Lezione 13

Comparatore Logico e Aritmetico, Circuiti sequenziali, Latch SR, Segnale Orologio, Diagramma Temporale, Flip-Flop SR, Flip-Flop D

Comparatore Logico e Aritmetico, Circuiti sequenziali, Latch SR, Segnale Orologio, Diagramma Temporale, Flip-Flop SR, Flip-Flop D

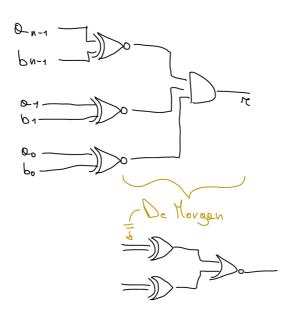
Lezione 13

Combonatore

· Logico -> esegue un consvonto tra olve sequenze di bit

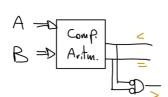
A 0010 1001

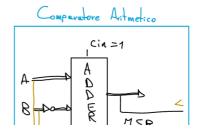
B 1011 0111 -> Constants tra coppie

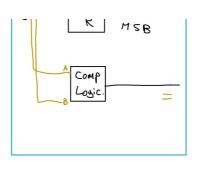


· Avitmetico - A < B => A - B < O (ca2)

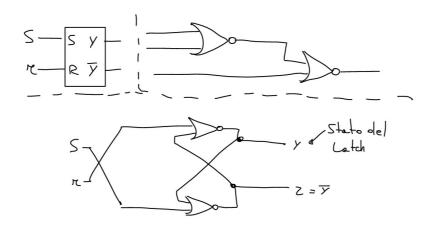
MSB & 1 Se







- · Circuiti sequenziali
 - Sunzione dipendente dal tempo
 - Memorizzazione
 - Cella elementare d: momoria
 - Sono ammessi cicli ("Linee di feedback")
- · Latch SR (Set-Reset)

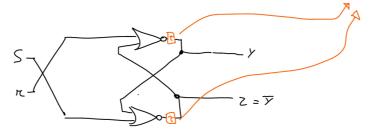


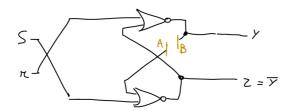
У
Memor
Reset
set
l Non ammessa

y = 7	5+	= 7 +	<u>S + y</u>	$=\overline{\tau}\left(S+\gamma\right)$
Y(+1)				E × (€)
7 (6+1)	050			/ (e)

220

Esprimiamo y con una y Stessa y ma di un tempo diverso quindi abbiamo bisogno di aspettare un vitardo -> T





• Consideriumo S=2=0 • colcoliumo Y=B Sapendo Y= ₹ (A+S)

$$A = 1$$
 $Y = 1(1+0) = 1 = B$

$$\boxed{A=0} \quad Y=1(0+0)=0=8$$

L'essetto sostiene la causa

ST	Y= Y(++1)
00	У(t)
01	0
10	1
11	N.A.

· Reset

partions con x = s = 0

Y=1 e Z=0

adua certo punto si ha == 1

e dopo

Z= Y+5 = 0+0 = 1

· Segnale Ovologio

- è rappresentato de un'onde quadra

· Set

Doutions con r = 5 = 0

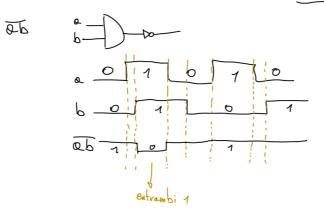
- e rappresentato da un'onda quadra



- Prodotto de un "clock pulse generator =

| Portionno con x = 5 = 0| Y = 0 & Z = 1 | Pontonno S = 1 | Z = S + Y = 1+0 = 0 | Poi | Y = π +z = π +o = 1

· Diegramma Temporale



· Flip Flop SR

Flip Flop D (deley)

