Lezione 14

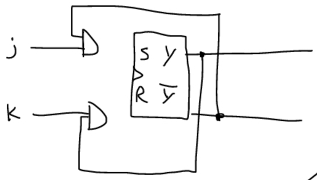
Flip Flop JR, Flip Flop T (Toggle), Circuiti sequenziali, Analisi dei ciruiti sequenziali, Tavola degli stati futuri, Automa

Flip Flop JR, Flip Flop T (Toggle), Circuiti sequenziali, Analisi dei ciruiti sequenziali, Tavola degli stati futuri, Automa

Lezione 14 (PSD)

venerdì 12 novembre 2021 10:16

• Flip Flop JR



$Y = y(t+1) = (s+y)\bar{r}$

$S = j\bar{y}$

$r = ky$

$(j\bar{y}+y)\,\overline{ky} =$

$(j\bar{y}+y)(\bar{k}+\bar{y}) =$

$\cancel{j\bar{y}}\bar{k} + y\bar{k} + j\bar{y} =$

ASS.

$j = k = 0 \quad y(t+1) = y(t)$

$\left\{ j = 0 \text{ e } k = 1 \rightarrow y(t+1) = 0 \right.$ Reset

$\left\{ j = 1 \text{ e } k = 0 \rightarrow Y(t+1) = Y + \bar{Y} = 1 \right.$ Set

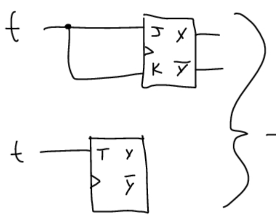
j k	y(t+1)
0 0	$Y(t)$
0 1	0
1 0	1
1 1	$\bar{Y}(t)$

$j = 1 \text{ e } k = 1 \rightarrow Y(t+1) = \bar{Y}(t)$

Al contrario degli altri flip-flop con il JR possiamo utilizzare entrambi i valori j e k = 1

• Flip Flop T (toggle)

Flip Flop → stato di memoria di un bit

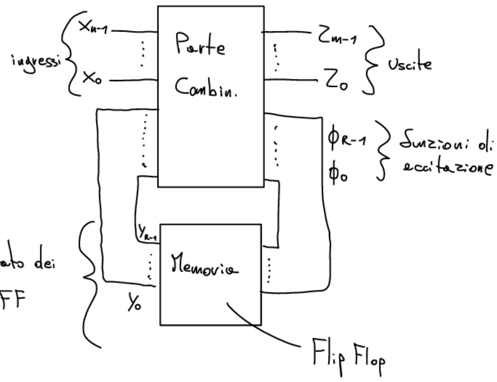


t	Y(t+1)
0	$y(t)$
1	$\bar{y}(t)$

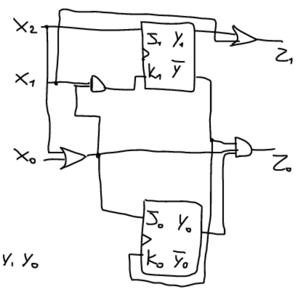
• Circuiti sequenziali

- parte combinatoria (porte logiche e moduli standard - MUX - Decoder)

- Insieme di Flip-Flop che rappresentano la memoria che vengono impostati e mantenuti usando gli ingressi e assegnando valori tramite funzioni di eccitazione



es



t_i $y_1 y_0$

t_{i+1} $y_1 y_0$

• Analisi di Circuiti sequenziali

Data una rete sequenziale

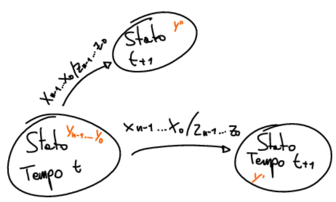
- Espressioni booleane delle funzioni di eccitazione
- Espressioni booleane degli output
- Tavola di verità - Tavola degli stati futuri
- Rappresentare tramite diagramma evoluzione nel tempo - Automa stati finiti
- Descrizione verbale

• Tavola degli stati futuri

- Tavola degli stati futuri

Comb. degli ingressi x_i e degli stati dei FF y_j	Funz. di Eccitazione	Funz. di Uscita	Stati futuri $Y = Y(t+1)$

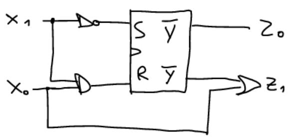
- Automa



Possiamo avere diversi stati in base ad una comb. di ingressi.

Ogni stato rappresenta un valore diverso della memoria

es.



S	r	y
0	0	y
0	1	0
1	0	1
1	1	—

- Espressioni booleane

$S = \overline{x_1}$

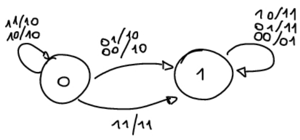
$r = x_1 x_0$

$z_1 = \overline{y} + x_0$

$z_0 = y$

x_1	x_0	y	S	r	z_1	z_0	Y
0	0	0	1	0	1	0	1
0	0	1	1	0	0	1	1
0	1	0	1	0	1	0	1
0	1	1	1	0	1	1	1
1	0	0	0	0	1	0	0
1	0	1	0	0	0	1	1
1	1	0	0	1	1	0	0
1	1	1	0	1	1	1	0

- Stato



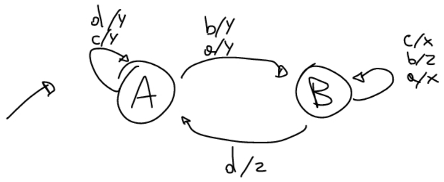
- Automa della macchina sequenziale

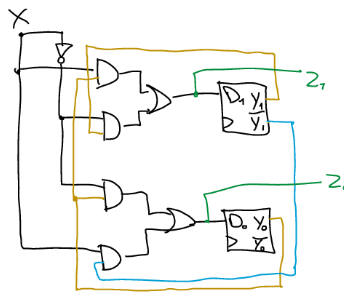
- Si assegnano nomi simbolici agli stati, alle combinazioni di in/out

Stati $0 \rightarrow A$, $1 \rightarrow B$

ingressi $00 \rightarrow a$, $01 \rightarrow b$, $10 \rightarrow c$, $11 \rightarrow d$

uscite $00 \rightarrow W$, $01 \rightarrow X$, $10 \rightarrow Y$, $11 \rightarrow Z$





1) Espressioni booleane

$$d_1 = z_1 = xy_0 + \bar{x}y_1$$

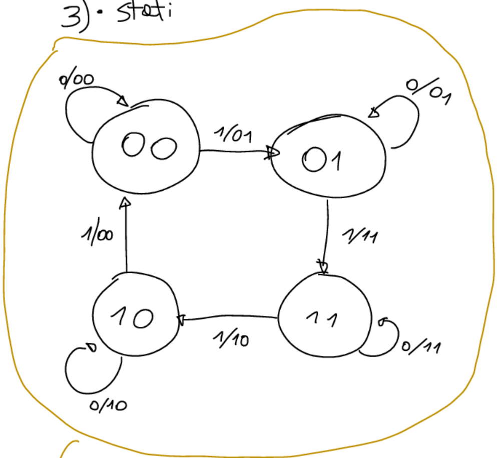
$$d_0 = z_0 = \bar{x}y_0 + \bar{x}y_1$$

2) Tavola degli stati futuri

$x\ y_1\ y_0$	$D_1 D_0$	$Z_1 Z_0$	$Y_1 Y_0$
0 0 0	0 0	0 0	0 0
0 0 1	0 1	0 1	0 1
0 1 0	1 0	1 0	1 0
0 1 1	1 1	1 1	1 1
1 0 0	0 1	0 1	0 1
1 0 1	1 1	1 1	1 1
1 1 0	0 0	0 0	0 0
1 1 1	1 0	1 0	1 0

D	Y
0	0
1	1

3) stati



Automa contatore di 1
Modulo 4
Secondo codice di Gray

4) Automa sottoforma di tabella

Nomi simbolici

Stati $S_0 \rightarrow 00$, $S_1 \rightarrow 01$, $S_2 \rightarrow 10$, $S_3 \rightarrow 11$

5) Diagramma temporale

- Rappresentazione in funz. di una seq. in ingresso con stato di partenza spec.

• Clock

	0	1
S_0	$S_0/00$	$S_1/01$
S_1	$S_1/01$	$S_3/11$
S_2	$S_2/10$	$S_0/00$
S_3	$S_3/11$	$S_2/10$

- Seq. in ingresso (tutti i bit)
- Seq. Stati (tutti i bit)
- Seq. output (tutti i bit)

Diag. temp. è dallo stato 11 per input 1011