

Lezione 10

Analisi di un circuito combinatorio

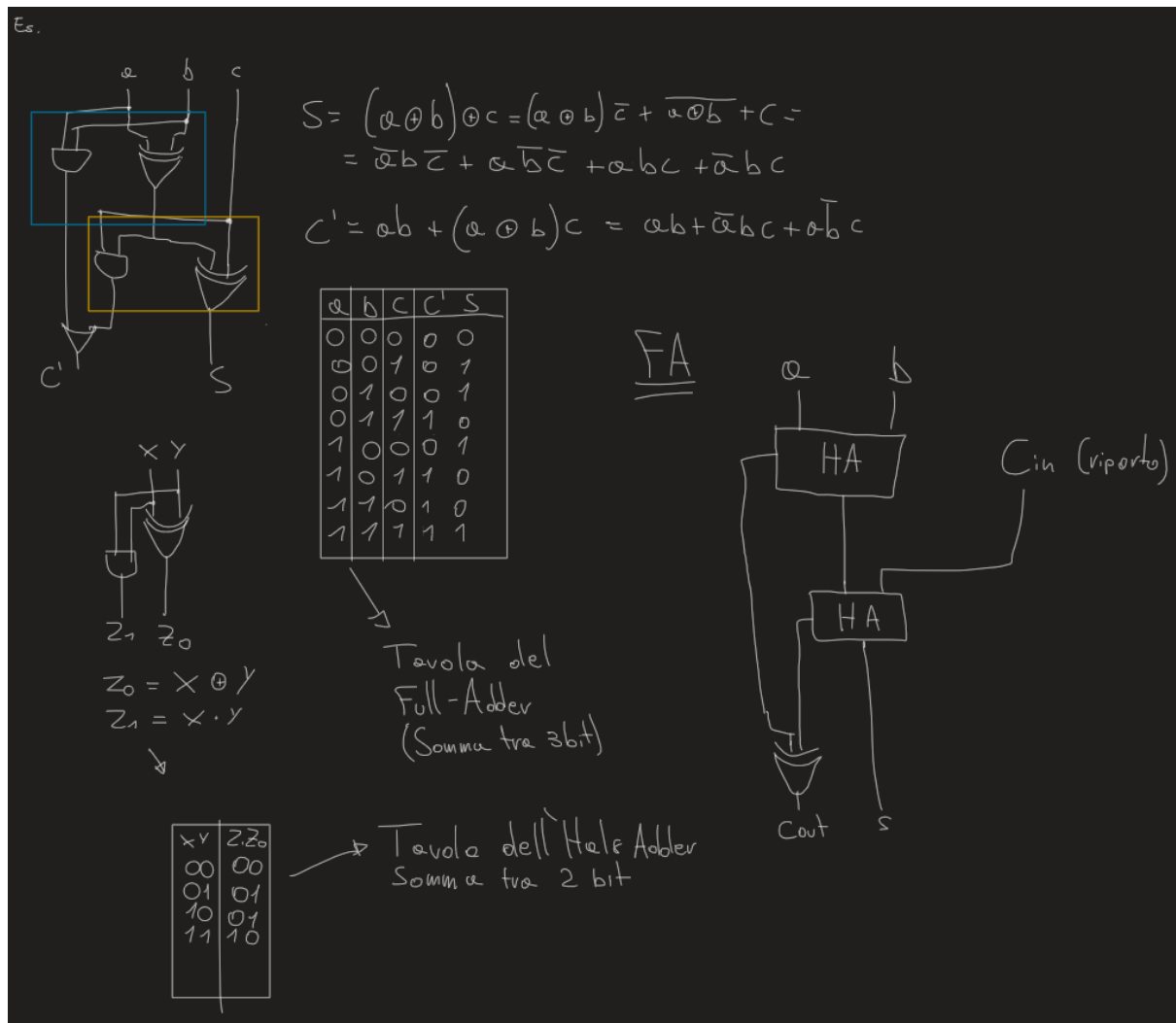
Sintesi di circuiti combinatori

Moduli standard

Analisi di un circuito combinatorio

Dato un circuito si vuole capire cosa realizza:

- Ricaviamo le espressioni degli output
- Stendiamo la tavola della verità
- Descrizione verbale esempio



Sintesi di circuiti combinatori

Data la descrizione verbale (specific) si vuole ottenere il circuito che realizza gli output (in funzione degli input)

- Scrivere le Espressioni Booleane degli input
- Stendere la tavola di verità
- Ottenere la Espressioni Boolean
- Disegnare il circuito

E. 7 esercizio 10/11/2016

Senza di accensione di un impianto di innaffiamento

- Sensore crepuscolo - Luce sotto soglia : S

OR

- E' l'ora impostata e non piove : $O \cdot \bar{P}$

OR

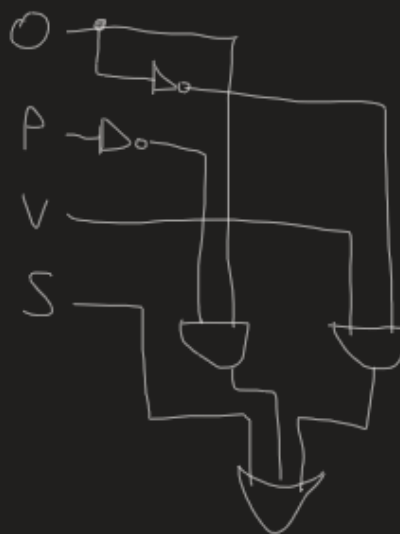
- Non e' l'ora ma la temp $> T$: $\bar{O} \cdot V$

$$S_a = S + O\bar{P} + \bar{O}V$$

SOPV	
0000	0
0001	1
0010	0
0011	1
0100	1
0101	1
0110	0
0111	0
1000	1
1001	1
1010	1
1011	1
1100	1
1101	1
1110	1
1111	1

S \ PV	00	01	11	10
00	0	1	1	0
01	1	1	0	0
11	1	1	1	1
10	1	1	1	1

$$S_a = S + O\bar{P} + \bar{O}V$$



Moduli standard

Moduli standard

codificatore

Matrice d. OR

Decodificatore

Esempio:

$X_2 X_1 X_0$	$U_2 U_1 \dots U_0$
000	1 0 ... 0
001	0 1 ... 0
010	"
011	"
100	"
101	"
110	"
111	0 0 ... 1

$U_0 = \overline{X_2} \overline{X_1} \overline{X_0}$
 $U_1 = \overline{X_2} \overline{X_1} X_0$

Matrice d. And

Si ottiene mettendo a cascata un decodificatore (produce tutti i mintermini) e un codificatore quindi matrice d. And e matr. d. OR

ROM → Read Only Memory

n linee ingresso-variabil.
(indirizzi nel caso di memoria)

m linee d. uscita per rapp. guzioni:

$X_1 X_0$	$Y_3 Y_2 Y_1 Y_0$
00	0 1 1 0 1
01	1 0 1 0 0
10	1 0 1 1 1
11	0 0 0 0 1

PLA - Programmable Logic Array

- Serve a realizzare insieme di funzione booleane in forma SOP minimale
- Matrice di And che realizza termini prodotto che compaiono nelle E.B. minime.
- Matrice di Or per sommare termini: prodotto.

Realizz. con la PLA

EB Min.

$$Y_4 = \overline{X_1}X_0 + X_1\overline{X_0}$$

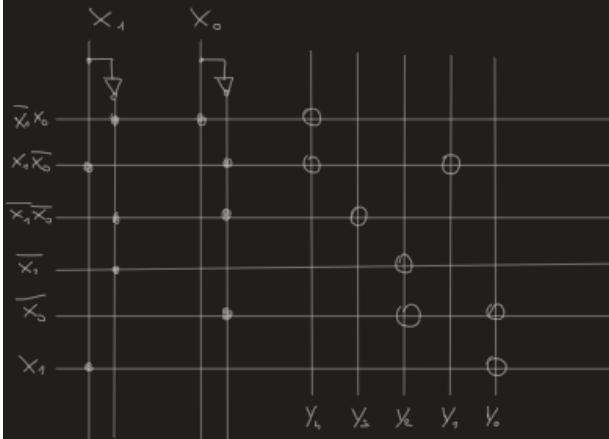
$$Y_3 = \overline{X_1}\overline{X_0}$$

$$Y_2 = \overline{X_1}X_0$$

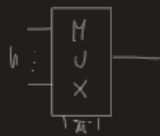
$$Y_1 = X_1\overline{X_0}$$

$$Y_0 = X_1X_0$$

$X_1 \backslash X_0$	0	1
0	0	1
1	1	1



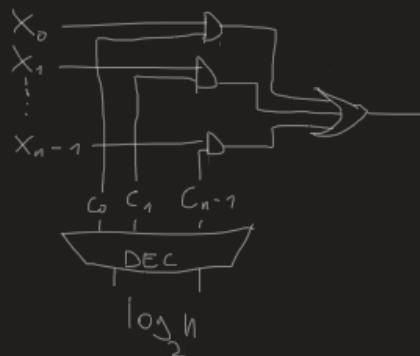
Multiplexer



N linee dati

M linee controllo, di cui:
solo una vale 1

1 linea di uscita



Porta AND

↓
Funzione di controllo
(o gating)