



Apellidos :

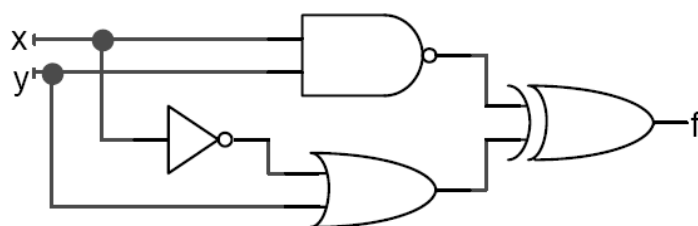
Nombre :

Grupo :

D.N.I. :

EJERCICIOS:

- (1,00 pto.)** Un procesador que funciona a 900 Mhz de frecuencia de reloj y que consume 6 ciclos de reloj por instrucción, por término medio, ejecuta un programa de benchmark de 4.500.000.000 instrucciones.
 - Indicar el tiempo que tarda en ejecutarlo.
 - Indicar la velocidad que se obtiene en MIPS (millones de instrucciones en un segundo).
- (1,00 pto.)** Se tiene almacenada una película de 1 hora y 5 minutos (30 imágenes/segundo) con 8 bits (1 Byte) por cada uno de los tres colores básicos. La película ocupa algo menos de 257.1 GB.
 - Indicar con qué resolución está grabada la película: a) VGA (640x480), b) SVGA (800x600), c) XGA (1024x768), d) UXGA (1600x1200)
 - Indicar el tiempo (en horas y minutos) que se podría almacenar en esa misma capacidad de 257.1 GB, si la película estuviera comprimida con un factor 9:1.
- (0,50 pto.)** Pasar el número $N=-5$ a representación interna en coma flotante de 32 bits (en hexadecimal) según IEEE 754, precisión sencilla.
Nota: El sesgo del exponente es 127 en precisión sencilla para números normalizados.
- (0,50 pto.)** Analice el circuito de la figura y obtenga la tabla de verdad de la función de conmutación resultante.



- (0,50 pto.)** Dada la siguiente función de conmutación, en la que " x_0 " representa la variable menos significativa:

$$f(x_3, x_2, x_1, x_0) = \sum m(1,4,5,7,11) + d(0,12,14)$$

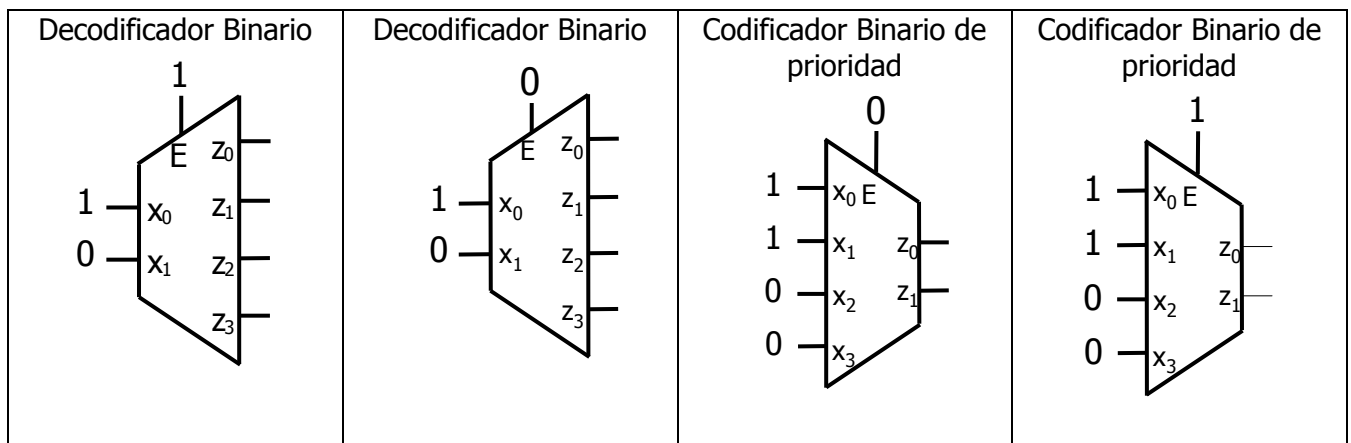
Minimícela e impleméntela (dibuje los circuitos) mediante síntesis AND/OR (Suma de Productos) y OR/AND (Producto de Sumas).

6. (0,50 pto.) Dadas las siguientes funciones de conmutación, en las que "x₀" representa la variable menos significativa:

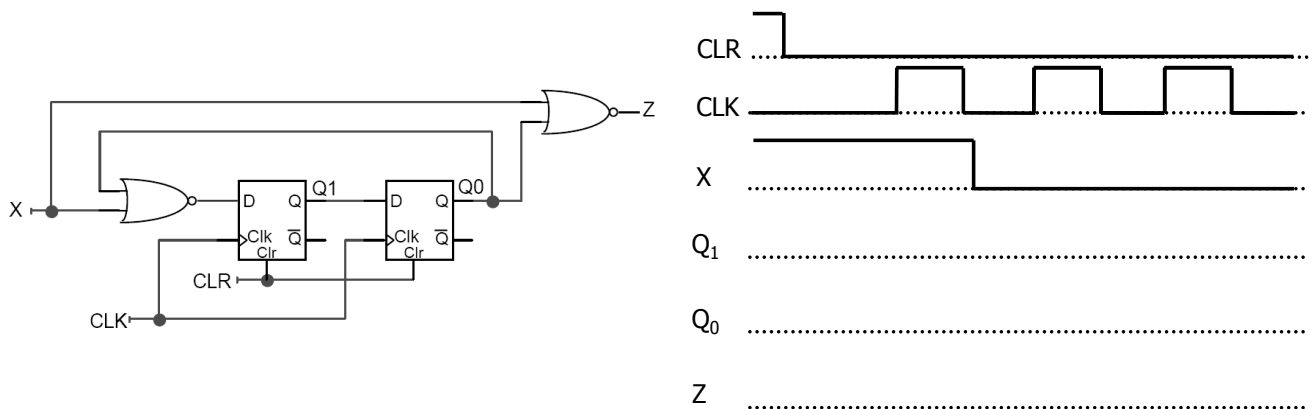
- $f_0(x_2, x_1, x_0) = \sum m(0, 3, 4, 5)$
- $f_1(x_2, x_1, x_0) = \sum m(2, 4, 5, 7)$
- $f_2(x_2, x_1, x_0) = \sum m(0, 1, 3)$

Implemente dichas funciones mediante una ROM de tamaño adecuado. ¿Cuál es el tamaño de dicha memoria ROM?. Dibuje la estructura interna de la ROM con las conexiones adecuadas en el plano OR.

7. (0.50 pto.) Determine las salidas de los siguientes circuitos combinacionales para los valores de las entradas que se indican en cada uno de ellos. La señal E es la de habilitación.



8. (0,75 pto.) Complete el siguiente diagrama de tiempos para el circuito de la figura:



9. (0,50 pto.) Un sistema secuencial síncrono tiene dos entradas (A y B), y una salida (Z). Su función es comparar las secuencias que recibe por ambas entradas. Si A = B durante al menos cuatro ciclos de reloj consecutivos, el circuito genera Z = 1 a partir del cuarto ciclo (mientras A = B); en cualquier otro caso, produce Z=0, tal como se refleja en el siguiente ejemplo:

A	=	0 1 1 0 1 1 1 0 0 0 1 1 0 ...
B	=	1 1 1 0 1 0 1 0 0 0 1 1 1 ...
Z	=	0 0 0 0 1 0 0 0 0 1 1 1 0 ...

Obtenga el diagrama de estados y la tabla de estados del sistema secuencial síncrono.

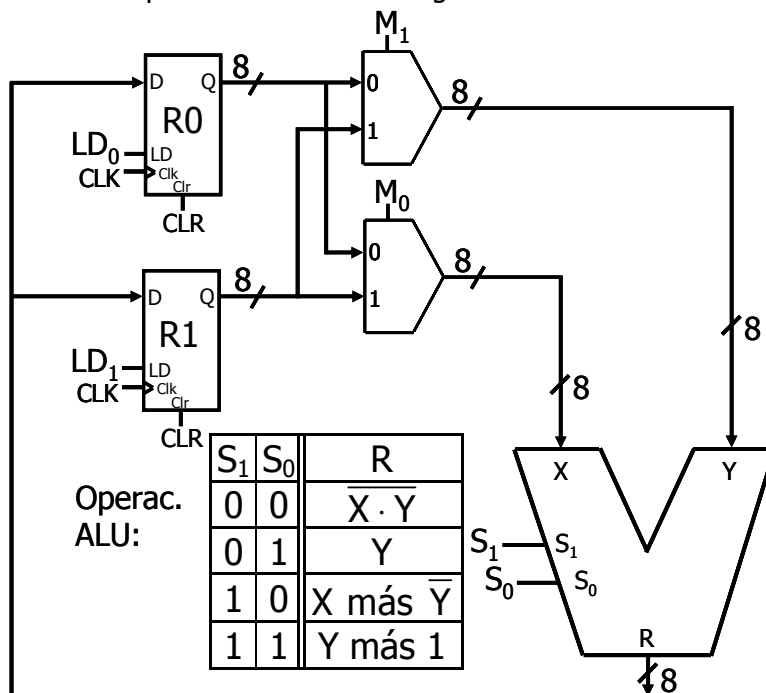
No hace falta hacer el circuito.

10.(1,00 pto.) Diseñe un generador de secuencias que genere cíclicamente la secuencia de salidas siguiente

$$Z = 3, 8, 2, 2, 4, 5 ; 3, 8, 2, 2, 4, 5 ;$$

Utilice para el diseño biestables de tipo D activos por flanco de subida. Dibuje el circuito resultante.

11.(0.75 pto) Para la unidad de procesamiento de la figura:



Complete la siguiente tabla indicando la operación RT que se realiza tras el flanco de subida de la señal de reloj. En la primera fila se ha proporcionado un ejemplo.

LD ₀	LD ₁	M ₁	M ₀	S ₁	S ₀	Operación RT
1	0	0	1	1	0	R0 ← R1 más $\overline{R0}$, R1 No cambia
1	0	1	1	0	1	
1	1	0	0	1	1	
0	1	0	0	0	0	



Apellidos :

Nombre :

Grupo :

D.N.I. :

1. (0,25 pto.) Se quiere diseñar un circuito semisumador y encapsularlo como se muestra en la Figura 1.1. Un estudiante ha diseñado el circuito de la Figura 1.2, pero tiene problemas en el encapsulado. El error está en que le faltan elementos o componentes al circuito de la Figura 1.2 para que se genere correctamente el símbolo asociado en la Figura 1.1. Indique los elementos o componentes que tendría que añadir en el circuito de la Figura 1.2.

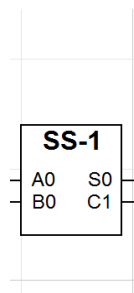


Figura 1.1

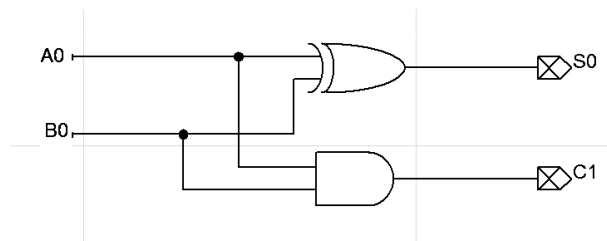


Figura 1.2

2. (0,50 pto.) En la práctica 4, de "realización de una ALU de 4 bits", un estudiante implementó la etapa aritmética sencilla (de un bit) según el esquema de circuito mostrado en la Figura 2.

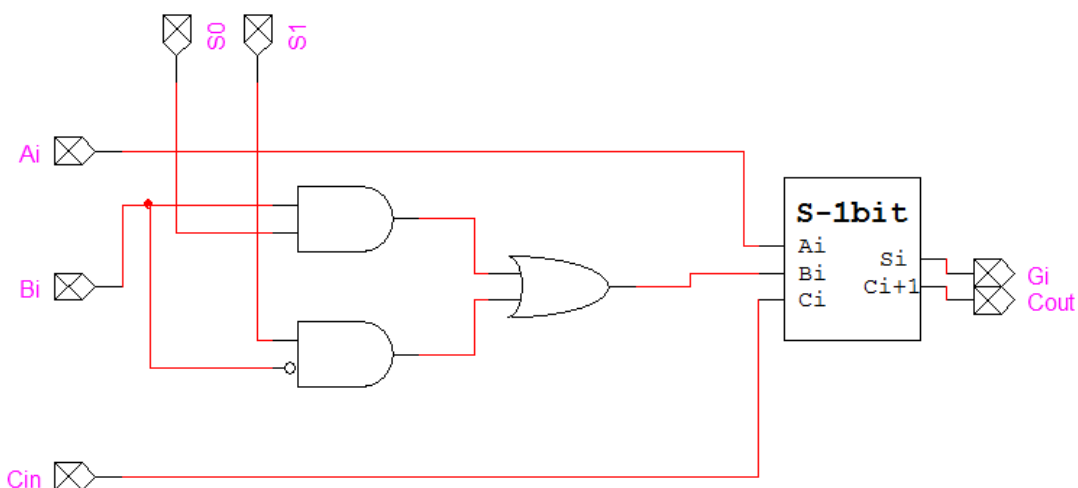


Figura 2

Rellene la Tabla 2.1 indicando la operación que se realiza entre los datos A y B de cuatro bits, que se obtendría en la salida G de la ALU, según las señales de control (S_1, S_0) que se especifican en dicha Tabla 2.1, considerando la versión de etapa aritmética de la Figura 2.

Señales de control $S_1 S_0$	Operación
00	
01	
10	
11	

Tabla 2.1

3. (0,25 pto.) En la práctica 5.2 "Análisis de un sistema secuencial síncrono" se analizó el circuito secuencial síncrono de la Figura 3. En dicho contexto responda a las siguientes cuestiones:

- ¿En qué estado actual se encuentra el circuito secuencial de la Figura 3 ?
- ¿ Qué estado siguiente se tendrá, tras el próximo flanco activo de reloj?
- Si mantenemos la señal R en R=1, en vez de R=0, ¿ Qué estado siguiente se tendrá, tras el próximo flanco activo de reloj?

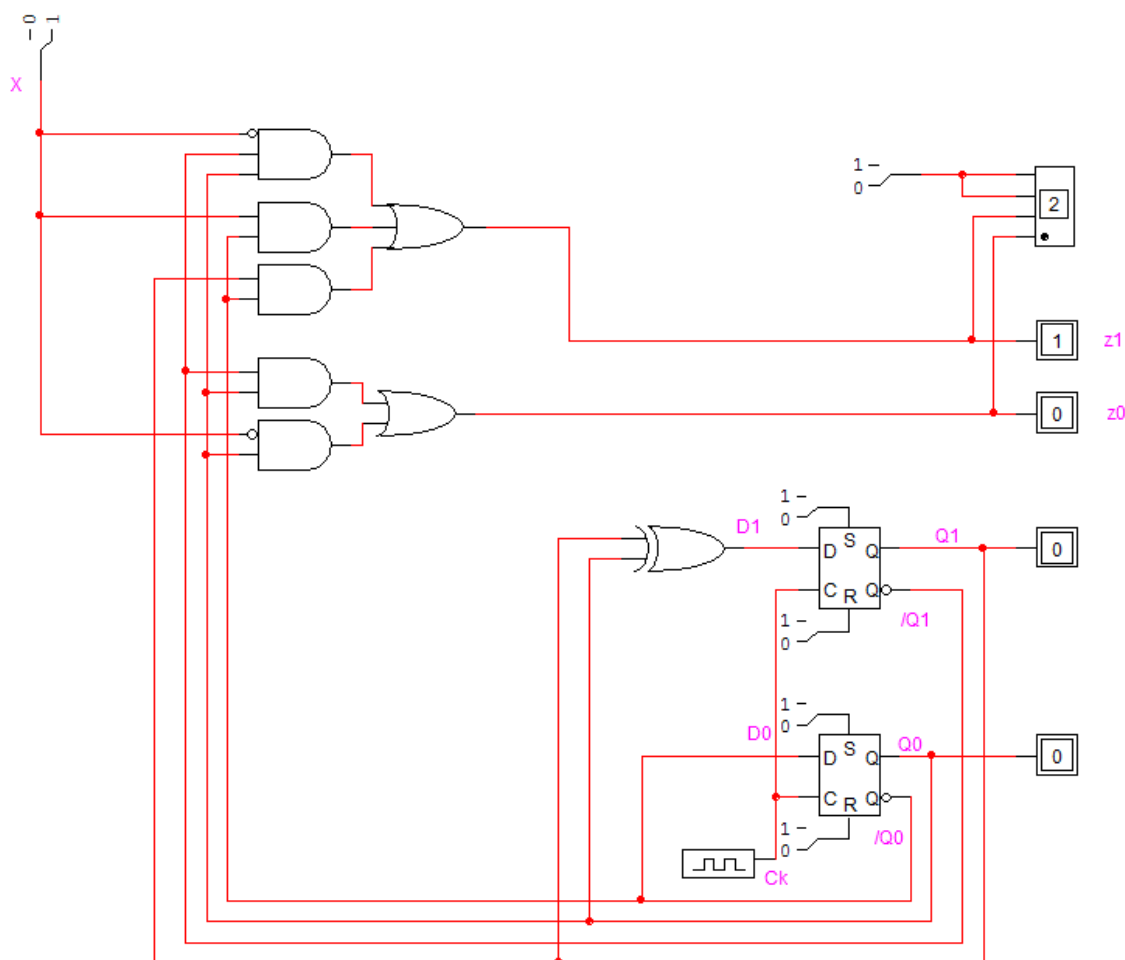


Figura 3