

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES 1º Grado en Ingeniería Informática.

GRANADA, 27 de Junio de 2016 EXAMEN DE TEORÍA Y PROBLEMAS

DEPARTAMENTO DE ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

Apellidos :		
Nombre :	Grupo :	
D.N.I. :		
EJERCICIOS: (5 puntos)		

1. (1 pto.) Para el circuito de la figura 1: (a) Obtenga razonadamente la tabla de verdad de la función de conmutación F(X,Y,Z) resultante. (b) Diseñe un circuito equivalente con estructura AND/OR?

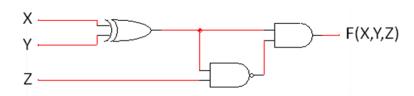
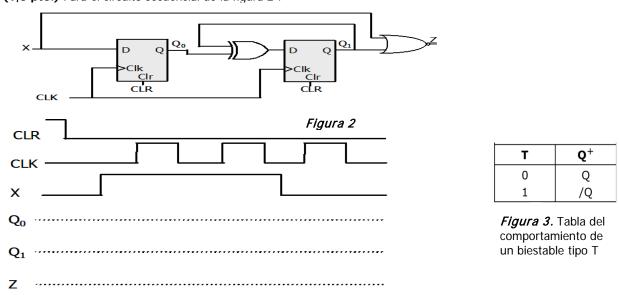


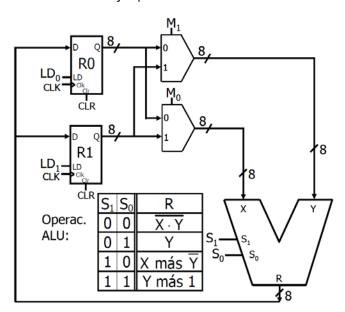
Figura 1

- **2.** (1 pto.) Dadas las siguientes funciones de conmutación, en las que " x_0 " representa la variable menos significativa:
 - $f_0(x_2, x_1, x_0) = \sum m(0, 3, 5)$
 - $f_1(x_2, x_1, x_0) = \sum_{i=1}^{n} m(0,1,3,6)$
 - $f_2(x_2, x_1, x_0) = \sum m(2, 3, 4, 5, 6)$
 - a) Implemente dichas funciones mediante una ROM de tamaño mínimo. Dibuje explícitamente la estructura interna de la ROM con las conexiones adecuadas del plano OR e indique el tamaño de la ROM.
 - Implemente dichas funciones con tres multiplexores de 4 a 1 (2 entradas de control). En las entradas de control se aplican las variables X₂,X₁. Teniendo en cuenta que se dispone del complemento de X₀, dibuje los multiplexores indicando en sus entradas los valores posibles de: {0, 1, X₀ ó complemento de X₀}. Dentro del símbolo del multiplexor se deben especificar las entradas en decimal de las combinaciones de (X₂,X₁) para las que se selecciona cada entrada.
- **3.** (1,5 pto.) Para el circuito secuencial de la figura 2 :



- a) Complete el diagrama de tiempos de Q0, Q1 y Z, teniendo en cuenta que al principio la señal de Clear (CLR) está activada, tal y como se indica en el cronograma, por lo que todos los biestables comienzan con un valor Q=0.
- b) Obtenga la tabla de estados del circuito de la figura 2 y realice un circuito equivalente a éste (es decir con el mismo comportamiento en el cronograma y que tenga la misma tabla de estados), pero con biestables de tipo T, (ver figura_3 que indica el comportamiento de un biestable tipo T).

- **4. (1 pto.)** Diseñe un generador de secuencia síncrono que genere cíclicamente la siguiente secuencia (1,3,3,7,1,3,3,7...), utilizando biestables de tipo D. Para ello: (a) Obtener la tabla de estados o tabla de transición, (b) expresiones lógicas simplificadas de las funciones de excitación de los biestables y de las funciones de salida, (c) esquema del circuito.
- **5. (0,5 pto)** Para la unidad de procesamiento de la figura, complete la tabla adjunta con los valores de las señales de control. La primera fila viene rellena como ejemplo.



LD_0	LD ₁	M ₁	M ₀	S ₁	S ₀	Operación RT
1	0	0	1	1	0	R0 <- R1 mas R0 , R1 no cambia
						R0 no cambia , R1 <- R0·R1
						R0 no cambia , R1 <- R1 mas 1
						R0 <- R0·R1 , R1 no cambia
						R0 <- R1 , R1 no cambia



DEPARTAMENTO DE ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES
1º Grado en Ingeniería Informática.

GRANADA, 27 de Junio de 2016 EXAMEN DE SEMINARIOS Y PRÁCTICAS.

Apellidos :		
Nombre :	Grupo :	
D.N.I. :	•	

PRACTICAS: (1 punto)

- 1. (0,3 pto.) Disponiendo de un dispositivo ("pendrive" USB) de 1 GB:
 - a) Indicar el número de imágenes que caben en el dispositivo, si se utiliza una resolución XGA (1024x768) y 8 bits por cada color básico.
 - b) Indicar el tiempo de música (en segundos) que cabe en el dispositivo si se utiliza calidad radio FM estéreo (fs=22,05 KHz, 2B/muestra, 2 canales).
- **2. (0,2 pto.)** En la práctica 4 se realizó un conversor de código para activar un visualizador de siete segmentos como el que se muestra en la figura. Complete la tabla anexa, rellenando las filas que corresponden a los números 3, 4, 5, 6.

CÓDIGO Entrada (x ₂ , x ₁ , x ₀)	N°	a	b	с	d	e	f	5 0
000	0	1	1	1	1	1	1	0
001	1	0	1	1	0	0	0	0
010	2	1	1	0	1	1	0	1
011	3							
100	4							
101	5			_	_			
110	6							
111	7	1	1	1	0	0	0	0

Tabla 1.1

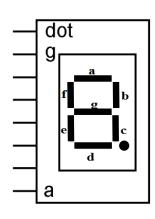


Figura 1.1

3. (0,50 pto.) En la *Tabla P.1* de la figura siguiente se muestra el repertorio de las 4 instrucciones del computador simple CS1 (de la práctica 8). Para cada instrucción, se indican su nemotécnico en ensamblador, el resultado de su ejecución descrita a nivel de transferencia a registros (RT) y su formato en binario.

Ensamblador		Formato de la Instrucción en binario			
(\$DirDato en hexadecimal)	Descripción RT	со	Dirección del Dato en binario		
STOP	Fin ejecución	00	XXXXXX		
ADD \$DirDato	AC ← AC + M(\$DirDato)	01	$A_5 A_4 A_3 A_2 A_1 A_0$		
SUB \$DirDato	AC ← AC - M(\$DirDato)	10	$A_5 A_4 A_3 A_2 A_1 A_0$		
STA \$DirDato	M(\$DirDato) ← AC	11	$A_5 A_4 A_3 A_2 A_1 A_0$		

Tabla P.1

Utilizando las instrucciones del computador CS1, realice un programa que sume TRES veces el valor que hay en la dirección \$3A y almacene el resultado en la dirección \$3B.

- a) Especifique dicho programa en ensamblador en la primera columna de la *Tabla P.2*.
- **b)** Completar las filas de la tabla, indicando la descripción RT del programa, las instrucciones en binario (con sus códigos de operación y de direcciones de los datos (operandos) en binario) y notación en hexadecimal del programa.

Nota: Antes de nada, especifique las primeras instrucciones necesarias para poner el acumulador AC al valor cero. Ya que al ejecutar el programa supondremos que, en general, el AC tendrá un valor inicial distinto de cero. Como ejemplo, se incluye en la tabla una posible primera instrucción del programa (con toda la fila rellena).

Programa en ensamblador (\$DirDato en hexadecimal)		Instr	ucción en binario	la atuu a ai dua
	Descripción RT del programa	CO 2 bits	Dirección del dato en binario con 6 bits	Instrucción en hexadecimal
STA \$3D	M(\$3D) ← AC	11	11 1101	FD

Tabla P.2