

DEPARTAMENTO DE AROUITECTURA Y TECNOLOGÍA DE COMPUTADORES

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES

1º Grado en Ingeniería Informática.

GRANADA, 14 de Septiembre de 2012 EXAMEN DE TEORÍA Y PROBLEMAS

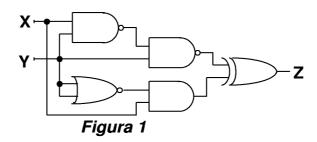
| Apellidos : | |
|-------------|---------|
| Nombre: | Grupo : |
| D.N.I. : | _ |

EJERCICIOS:

- **1. (1,00 pto.)** Un computador tiene almacenados distintos tipos de ficheros en su disco duro:
- a) Un fichero de texto en ASCII Latín 1 que ocupa 1 MB. ¿Qué tamaño ocuparía si se pasara a un fichero de texto UNICODE?
- b) Un fichero audio de 1 hora en calidad radio FM (frecuencia de muestreo $f_s = 22,05$ KHz, 2 Bytes/muestra, 2 canales). ¿Qué tamaño (expresado en MBytes) ocuparía dicho fichero?.
- c) Un fichero de video, de de 1 minuto de duración, grabado a 24 imágenes por segundo, con una resolución VGA (640x480 y 1 Byte por cada uno de los tres colores básicos). ¿Qué tamaño (expresado en MBytes) ocuparía dicho fichero?.
- **2. (1,00 pto.)** Suponga que un computador trabaja con datos enteros y con longitud de palabra n = 8 bits. Dados los datos de la columna de la derecha de la tabla siguiente, indique su representación interna en la forma Signo Magnitud (para el dato -8), Complemento a 1 (para el dato -3), Complemento a 2 (para el dato +7) y Representación Sesgada (para el dato -8, siendo el sesgo de S = 2ⁿ⁻¹).

| | Representación interna | Valor decimal que representa |
|------------------|------------------------|------------------------------|
| (Signo Magnitud) | | - 8 |
| (complemento 1) | | - 3 |
| (complemento 2) | | +7 |
| (Sesgada) | | - 8 |

- **3. (0,50 pto.)** En un registro está almacenada una cadena de 32 bits, que en hexadecimal viene dada por C0C0 0000)_H. Esta cadena representa a un dato numérico en coma flotante en formato IEEE 754, precisión sencilla. Indicar el valor numérico real de dicho dato (Nota: El sesgo del exponente es 127 para IEEE 754, precisión sencilla y números normalizados).
- **4. (0,50 pto.)** Analice el circuito de la figura 1 y obtenga razonadamente la tabla de verdad de la función de conmutación **Z**(X,Y) resultante.



5. (0,50 pto.) Dada la siguiente función de conmutación, en la que "x₀" representa la variable menos significativa:

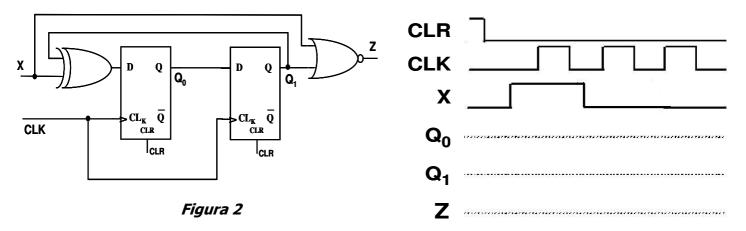
$$f(x_3, x_2, x_1, x_0) = \sum m(0, 1, 4, 11, 14, 15) + d(10, 12, 13)$$

Minimícela e impleméntela (dibuje los circuitos) mediante síntesis AND/OR (Suma de Productos) y OR/AND (Producto de Sumas).

- **6. (0,50 pto.)** Dadas las siguientes funciones de conmutación, en las que "x₀" representa la variable menos significativa:
 - $f_0(x_2, x_1, x_0) = \sum m(0, 3, 7)$
 - $f_1(x_2, x_1, x_0) = \sum m(1, 2, 6)$
 - $f_2(x_2, x_1, x_0) = \sum m(1, 2, 3, 4, 5, 6)$

Implemente dichas funciones mediante una ROM de tamaño adecuado. ¿Cuál es el tamaño de dicha memoria ROM?. Dibuje explícitamente la estructura interna de la ROM con las conexiones adecuadas entre el plano AND y el plano OR.

7. (0,75 pto.) Complete el siguiente diagrama de tiempos para el circuito de la figura 2:



8. (0,50 pto.) Dado el diagrama de estados de la figura 3 que describe el comportamiento de un circuito secuencial síncrono, conteste a las cuestiones siguientes: **a)** Número mínimo de biestables necesarios para implementar el circuito. **b)** El circuito es un detector de secuencia. Indique la secuencia principal que, una vez detectada, hace poner su salida Z a 1. **c)** Rellene la segunda fila de la tabla, especificando la secuencia de unos y ceros que se tendría en la salida Z del circuito, según la secuencia de entrada X indicada en dicha tabla.

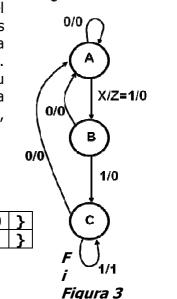
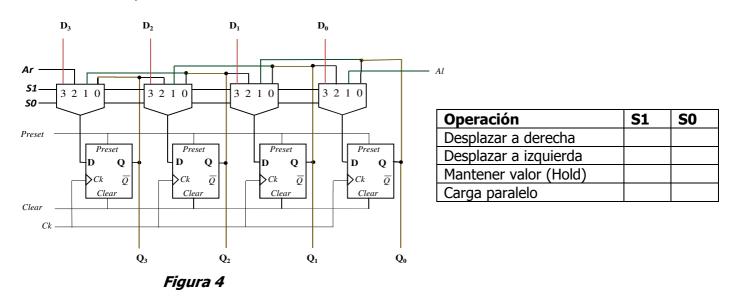


Diagrama de estados

| X={ | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | } |
|-----|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Z={ | | | | | | | | | | | | | | | | | | | | | } |

9. (0,50 pto.) El circuito de la figura 4 es un registro de desplazamiento universal, que realiza las operaciones siguientes: Desplazar a derecha, Desplazar a izquierda, Carga paralelo y Mantener Valor (Hold). Indique para cada una de estas operaciones qué valores han de tomar las señales de control S1 y S0.



10. (1,00 pto.) Diseñe un generador de secuencias que genere cíclicamente la secuencia de salidas siguiente:

$$Z = \{ 0, 9, 6, 6, 9, 0, 15; 0, 9, 6, 6, 9, 0, 15; ... \}$$

11. (0,75 pto) Para la unidad de procesamiento de la figura:

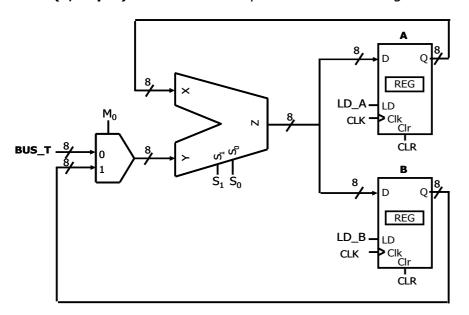


Tabla de Operaciones de la ALU

| S1 | S0 | Z |
|----|----|------------------------|
| 0 | 0 | X MAS Y |
| 0 | 1 | Y |
| 1 | 0 | $\overline{X \cdot Y}$ |
| 1 | 1 | Y MAS 1 |

Complete la siguiente tabla indicando la operación RT que se realiza tras el flanco de subida de la señal de reloj. En la primera fila se ha proporcionado un ejemplo.

| LD_A | LD_B | M0 | S1 | S0 | Operación RT |
|------|------|----|----|----|--------------------------------------|
| 1 | 0 | 1 | 1 | 1 | $A \leftarrow B MAS 1$, B no cambia |
| 1 | 0 | 1 | 0 | 1 | |
| 1 | 1 | 0 | 0 | 0 | |
| 0 | 1 | 1 | 1 | 0 | |



DEPARTAMENTO DE ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES 1º Grado en Ingeniería Informática.

GRANADA, 14 de Septiembre de 2012 EXAMEN DE PRÁCTICAS.

| Apellidos : | | |
|-------------|---------|--|
| Nombre : | Grupo : | |
| D.N.I. : | • | |

1. (0,50 pto.) En la práctica 2 se realizó un conversor de código para activar un visualizador de siete segmentos como el que se muestra en la figura. Se tuvo que rellenar la tabla anexa (que se facilita rellena, salvo para los símbolos 3, 4 y 5, números 3, 4 y 5 en la tabla). Implementar el circuito necesario para realizar todas estas funciones con una memoria ROM de 8 palabras de 7 bits (un bit para cada segmento, tal y como se tiene en la tabla).

| CÓDIGO Entrada (x ₂ , x ₁ , x ₀) | N° | a | b | c | d | e | f | g |
|--|----|---|---|---|---|---|---|---|
| 000 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 001 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 010 | 2 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 011 | 3 | | | | | | | |
| 100 | 4 | | | | | | | |
| 101 | 5 | | | | | | | |
| 110 | 6 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 111 | 7 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |



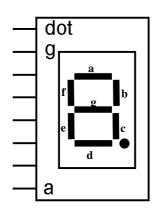


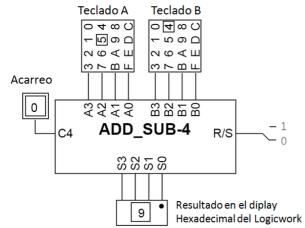
Figura 1.1

Obtener las expresiones canónicas como suma de minterms, en la forma a $(x_2, x_1, x_0) = \sum m$ (...). Es decir, rellene las siguientes expresiones (Nota: No hay que minimizar las funciones).

```
\begin{array}{lll} - & a \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & b \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & c \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & d \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & e \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & f \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ - & g \ (x_2, \, x_1, \, x_0) = \sum m \ ( & ) \\ \end{array}
```

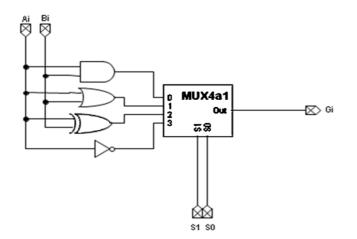
2. (0,25 pto.) En la práctica 3 se comprobaba el funcionamiento de un sumador/restador (en complemento a dos). Se realizaban distintas operaciones de sumas y restas teóricamente y se comprobaban experimentalmente con el simulador sus resultados.

Indicar el resultado de cada una de las siguientes operaciones (resultado y acarreo), tras presionar las teclas marcadas en los teclados hexadecimales (tal y como aparece en la figura).



| Teclado A | Teclado B | R/S | Acarreo | Resultado |
|-----------|-----------|--------------|---------|-----------|
| | | (suma/resta) | | |
| 5 | 4 | 0 | 0 | 9 |
| 4 | 5 | 1 | | |
| 3 | 2 | 1 | | |
| Α | F | 0 | | |

3. (0,25 pto.) En la práctica 4 se simularon los circuitos para realizar algunas operaciones lógicas como parte de una ALU. Se tenía el siguiente circuito. Indicar las operaciones que se realizan con distintos valores en las entradas de control (S1, S0). Es decir, rellenar la tabla de más abajo.



| Señales de control | Operación |
|--------------------|--------------|
| $S_1 S_0$ | |
| 00 | Ejemplo: A·B |
| 01 | |
| 10 | |
| 11 | |