

Nombre:

DNI:

Grupo:

Examen Test (3.0p)

Tipo A

Todas las preguntas son de elección simple sobre 4 alternativas.

Cada respuesta vale 3/30 si es correcta, 0 si está en blanco o claramente tachada, -1/30 si es errónea.

Anotar las respuestas (a, b, c o d) en la siguiente tabla.

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30

1. ¿Cuál de las siguientes direcciones está alineada a double (8-byte)?

- a. 1110110101110111)₂
- b. 1110110101110100)₂
- c. 1110110101110000)₂
- d. Ninguna de ellas

2. ¿Cómo se devuelve en ensamblador x86 Linux gcc el valor de retorno de una función al terminar ésta?

- a. La instrucción RET lo almacena en un registro especial de retorno
- b. Por convención se guarda en %eax
- c. Se almacena en pila justo encima del (%ebp) del invocado
- d. Se almacena en pila justo encima de los argumentos de la función

3. ¿Cuál afirmación es FALSA en arquitecturas x86-64?

- a. El tamaño de un double es 64 bits
- b. El tamaño de los registros es 64 bits
- c. El tamaño de un puntero es 64 bits
- d. El tamaño de las posiciones de memoria es 64 bits

4. Considerar las siguientes declaraciones de estructuras en una máquina Linux de 64-bit.

```
struct RECORD {
    long value2;
    int ref_count;
    char tag[4];
};

struct NODE {
    double value;
    struct RECORD record;
    char string[8];
};
```

También se declara una variable global my_node como sigue:

```
struct NODE my_node;
```

Si la dirección de my_node es 0x601040, ¿cuál es el valor de &my_node.record.tag[1] ?

- a. 0x601050

b. 0x601054

c. 0x601055

d. Ninguna de las anteriores

5. En la pregunta anterior, ¿cuál es el tamaño de my_node en bytes?

- a. 32
- b. 40
- c. 28
- d. Ninguno de los anteriores

6. ¿Cuál de las siguientes instrucciones x86 se puede usar para sumar dos registros y guardar el resultado sin sobrescribir ninguno de los registros originales?

- a. mov
- b. lea
- c. add
- d. Ninguna de ellas

7. Respecto a los registros enteros en arquitectura IA-32

- a. Hay 8, y en cada uno puede accederse a todos los 32 bits (p.ej. EAX), a los 16 bits menos significativos (p.ej. AX) ó a los 8 LSBs (p.ej. AL)
- b. Hay 8 de cada tamaño (32, 16, 8 bits), aunque no todos los registros tienen versión en 8 y 16 bits
- c. No hay distintos tamaños, son sólo registros de 32 bits, como corresponde a dicha arquitectura
- d. Son de 32bits en las aplicaciones de 32bit, y de 64bits en las aplicaciones de 64bit

8. Respecto a direccionamiento a memoria en ensamblador IA-32 (sintaxis AT&T), de la forma D(Rb, Ri, S), sólo una de las siguientes afirmaciones es FALSA. ¿Cuál?

- a. El desplazamiento D puede ser una constante literal (1, 2 ó 4 bytes)

- b. Los registros base e índice (Rb y Ri) pueden ser cualesquiera de los 8 registros enteros (EAX...ESP)
- c. El factor de escala S puede ser 1, 2, 4, 8
- d. El desplazamiento D también puede ser el nombre de una variable (que se traduce por su dirección, de 4bytes)
-
- 9.** Las siguientes afirmaciones sugieren que el tamaño de varios tipos de datos en C (usando el compilador gcc) son iguales tanto en IA-32 como en x86-64. Sólo una de ellas es FALSA. ¿Cuál?
- a. El tamaño de un `int` es 4 bytes
- b. El tamaño de un `unsigned` es 4 bytes
- c. El tamaño de un `long` es 4 bytes
- d. El tamaño de un `short` es 2 bytes
-
- 10.** Estudiando el listado de una función C presuntamente compilada con gcc en modo 64bit (x86-64), nos dicen que la primera instrucción, `movl %eax, (%rdi)`, carga en EAX el valor adonde apunta el primer argumento.
- a. Está mal, porque EAX no se puede usar en modo 64bit, debería ser RAX
- b. Está mal, porque EAX no se carga con ningún valor
- c. Está mal, porque el primer argumento de una función C no se pasa en RDI
- d. Está bien, y pone a cero los 32 bits más significativos de RAX
-
- 11.** ¿Qué parámetro es más importante para comparar la velocidad de dos ordenadores diferentes?
- a. La frecuencia de reloj del procesador.
- b. El número medio de ciclos de reloj por instrucción.
- c. La arquitectura del procesador.
- d. El resultado de la ejecución de un conjunto de programas de prueba.
-
- 12.** ¿Cuál es la característica tecnológica principal de la segunda generación de computadores?
- a. Los circuitos integrados
- b. Los transistores
- c. La gran integración de los circuitos (VLSI)
- d. Las válvulas
-
- 13.** ¿Cuál de las siguientes no es una característica de los computadores RISC?
- a. La decodificación de las instrucciones debe ser simple: un computador RISC debería emplear un único formato de instrucción
- b. Para acelerar el computador RISC se emplean técnicas de *pipelining*.
- c. Las funciones que realizan los computadores RISC deben ser lo más complejas y potentes que sea posible.
- d. Un computador RISC no debe emplear *microprogramación*.
-
- 14.** ¿Cuál de las siguientes instrucciones no modifica necesariamente la secuencia de ejecución del programa?
- a. `JMP` dir
- b. `JNE` dir
- c. `CALL` dir
- d. `RET`
-
- 15.** ¿Cuál de las siguientes parejas de *nemotécnicos* de ensamblador corresponden a la misma instrucción máquina?
- a. `CMP` (comparar), `SUB` (restar).
- b. `JC` (saltar si acarreo), `JL` (saltar si menor, para números con signo).
- c. `JZ` (saltar si cero), `JE` (saltar si igual).
- d. `SAR` (desplazamiento aritmético a la derecha) / `SHR` (desplazamiento lógico a la derecha).
-
- 16.** ¿Cuál de los siguientes grupos de instrucciones sólo modifican los indicadores de estado sin almacenar el resultado de la operación?
- a. `AND`, `OR`, `XOR`
- b. `ADC`, `SBB`
- c. `CMP`, `TEST`
- d. `IMUL`, `IDIV`
-
- 17.** ¿Cuál de las siguientes características es típica de la *microprogramación horizontal*?
- a. Muchos campos solapados.
- b. Ninguna o escasa codificación.
- c. *Microinstrucciones cortas*.
- d. Escasa capacidad para expresar paralelismo entre *microoperaciones*.
-
- 18.** ¿En qué pareja de registros están el dato/instrucción que se leerá o escribirá en memoria, y la dirección de memoria?
- a. `MAR` y `ACUMULADOR`
- b. `IR` y `ACUMULADOR`
- c. `MBR` y `MAR`
- d. `MBR` y `PC`
-
- 19.** ¿Qué circuito suele utilizarse para traducir el código de operación de una instrucción máquina a dirección de comienzo en la memoria de control del *microprograma* correspondiente?
- a. Una memoria.
- b. Un contador.
- c. Un *multiplexor*.
- d. Un registro.
-
- 20.** ¿Con cuál de los siguientes dispositivos tendría sentido utilizar E/S programada sin consulta de estado?
- a. Salida a un display de 7 segmentos
- b. Entrada desde un disco duro
- c. Salida a una impresora
- d. Con ningún dispositivo tiene sentido
-
- 21.** ¿Cuál de las siguientes funciones no corresponde a un módulo de E/S?
- a. Comunicación con el microprocesador
- b. Comunicación con el dispositivo
- c. Almacenamiento de programas
- d. Almacenamiento temporal de datos
-
- 22.** ¿Cuál de los siguientes grupos de instrucciones podrá pertenecer a un procesador con E/S *mapeada en memoria*?
- a. `IN`, `LOAD`, `OUT`
- b. `IN`, `LOAD`, `MOV`
- c. `LOAD`, `MOV`, `STORE`
- d. Ninguno de los anteriores
-

- 23.** ¿Cuántas señales de control se necesitan como mínimo para implementar un sistema de gestión de interrupciones?
- a. 2
 - b. 3
 - c. 4
 - d. 5
-
- 24.** ¿Cuántos bits hacen falta como mínimo para implementar tres niveles de inhibición de interrupciones (general, nivel y máscara) en un sistema con cuatro niveles de interrupción?
- a. 4
 - b. 5
 - c. 6
 - d. 7
-
- 25.** ¿En qué tipo de transferencias es necesario establecer un periodo de tiempo máximo después del cual se considera que ha fallado?
- a. En las transferencias síncronas
 - b. En las transferencias asíncronas
 - c. En ambas
 - d. En ninguna
-
- 26.** ¿Qué técnica de E/S requiere menos atención por parte del procesador?
- a. E/S programada
 - b. E/S mediante acceso directo a memoria
 - c. E/S mediante interrupciones
 - d. Todas requieren la misma atención
-
- 27.** ¿A qué tipo de localidad de memoria hace referencia la siguiente afirmación: "si se referencia un elemento, los elementos cercanos a él serán referenciados pronto"?
- a. Localidad espacial
 - b. Localidad secuencial
 - c. Localidad temporal
 - d. Ninguna de las respuestas anteriores es correcta
-
- 28.** ¿A qué tipo de memoria caché corresponde la siguiente afirmación: "permite que cualquier dirección se pueda almacenar en cualquier marco de bloque de caché"?
- a. Con correspondencia directa
 - b. Totalmente asociativa
 - c. Asociativa por conjuntos
 - d. Ninguna de las anteriores
-
- 29.** ¿Cuál de las siguientes afirmaciones acerca de las memorias RAM dinámicas es cierta?
- a. Los datos permanecen en cada celda indefinidamente
 - b. Las celdas de almacenamiento son complejas
 - c. Las operaciones de lectura no son destructivas
 - d. Las operaciones de escritura sirven como operaciones de refresco
-
- 30.** Cada celda de un chip de memoria DRAM de 1M x 1, organizada en una matriz de 512 filas x 2048 columnas, necesita ser refrescada cada 16 ms. ¿Cada cuánto tiempo ha de realizarse una operación de refresco en el chip?
- a. 31,25 microsegundos
 - b. 61 nanosegundos
 - c. 8192 milisegundos
 - d. 7,8125 microsegundos
-