



/ UGR / plataforma de
apoyo a la docencia

Estudiante:  Valentín

7 notificaciones

diciembre

21
12:37


Plataforma
> España
> ugr.es
> ETSIIT
> Db.Gr.Ing.Inf./Matem.
>

EC



Estructura de Computadores EC



Inicio



Asignatura



Evaluación



Archivos



Usuarios



Comunicación








Análisis



Perfil

Frecuentes

-  Test
-  Timeline
-  Documentos
-  Exámenes
-  Compartidos
-  Calificaciones

DICIEMBRE 2020

L M M J V S D

30	1	2	3	4	5	6
7	8	9	10	11	12	13
14	15	16	17	18	19	20
21	22	23	24	25	26	27
28	29	30	31	1	2	3
4	5	6	7	8	9	10

2020-12-17
09:26

Curso 2020-
2021.
Examen tipo test.
Fe...

...

Ignacio
Rojas Ruiz

2020-12-10
14:00

Curso 2020-
2021.
Examen tipo test.
Fe...

...

Ignacio
Rojas Ruiz

2020-11-24
16:24

Ya se pueden ver
los resultados del
e...

...

Ignacio
Rojas Ruiz

2020-11-12
18:07

Curso 2020-
2021.
Examen tipo test.
Re...

...

Ignacio
Rojas Ruiz

2020-11-06
13:03

Curso 2020-
2021.
Examen tipo test.
F...

...

Ignacio
Rojas Ruiz

2020-10-22
12:46

CURSO 2020-
2021. Practica 2.

La fech...

...

Ignacio
Rojas Ruiz

2020-01-28
11:12

NOTA
IMPORTANTE:
MODIFICACION
HORA IN...

...

Ignacio
Rojas Ruiz

2020-01-09
13:15

Estimados
estudiantes de
EC,

Mañana,...

...

Ignacio
Rojas Ruiz

2019-12-09
23:13

Estimados
estudiantes de
EC,

Debido ...

...

Ignacio
Rojas Ruiz

2019-09-16
14:45

Ya estan abiertos
los grupos de
pract...

...

Ignacio
Rojas Ruiz

2019-01-24
14:18

Ya se han
enviado las
calificaciones ...

...

Ignacio
Rojas Ruiz

2019-01-08
11:06

Mediante este
correo quiero
anunciar ...

...

Ignacio
Rojas Ruiz

2018-01-17
11:48

Nanoprogramació
Informacion
actuali...

...

Ignacio
Rojas Ruiz

2017-01-17
09:47

Desactivar el
fichero
Bomba_NBA_201

...

Ignacio
Rojas Ruiz

2014-12-15
13:17

// Versión SSSE3
(pshufb) web
http://w...

...

Ignacio
Rojas Ruiz



57 de EC

57 estudiantes

	Valentín Guerrer...	40"
	Cristóbal Jiménez...	42"
	Francisco Matilla ...	59"
	Alberto Martos ...	1'00"
	Pablo Olivare...	1'42"
	Juan A...	1'51"
	Maurici...	
	Carlos Bermúd...	2'15"
	Nerea Alberdi ...	2'30"
	Pablo Fuente...	2'40"
	Guillermo López ...	2'50"

...

Sistema Actividades Proyectos Convocatorias **Test** Exámenes Juegos Encuestas

Resultado



Universidad de Granada - Doble Grado en Ingeniería Informática y Matemáticas
Estructura de Computadores



Test nº 26 que realiza usted en esta asignatura

1

Elección
única

[T6.2]

En el contexto de las DRAM, RAS significa:

Usuario Profesores

X

- a) Random Access Strobe (muestreo de acceso aleatorio)
- b) Row Access Strobe (muestreo de acceso a filas)
- c) Refresh After Select (refresco después de selección de la memoria)
- d) Random Access Shot (disparo de acceso aleatorio)

Puntuación: -0,33

2

Elección
única

[T6.5]

En una cache asociativa por conjuntos, la vía i está constituida por:

Usuario Profesores

✓

- a) todos los bloques i-ésimos de cada conjunto
- b) todos los bloques del conjunto i
- c) todos los conjuntos del bloque i
- d) ninguna de las anteriores es cierta

Puntuación: 1,00

Puntuación: 1,00

3Elección
única

Se tiene una memoria que emplea entrelazado. Si fallan varias celdas contiguas de uno de sus chips de memoria, ¿con qué tipo de entrelazado de memoria sería más fácil poder utilizarla?

Usuario Profesores



- a) Entrelazado de orden superior
- b) Entrelazado de orden inferior
- c) En ningún caso podremos reutilizar la memoria
- d) Es igual de difícil en ambos casos

Puntuación: 1,00

4Elección
única

¿Cuál es el tamaño de la marca de caché en un ordenador capaz de direccionar 1 MB de memoria principal y 32 KB de memoria caché, que emplea un tamaño de palabra de 32 bits y correspondencia asociativa por conjuntos con 16 palabras por bloque y 8 bloques por conjunto, suponiendo que las direcciones de memoria utilizan 20 bits?

Usuario Profesores



- a) 10 bits
- b) 6 bits
- c) 7 bits
- d) 8 bits

Puntuación: 1,00

5Elección
única

El tamaño del registro de salida de una memoria asociativa de n palabras y m bits/palabra es:

Usuario Profesores



- a) m bits
- b) $n+m$ bits
- c) n bits
- d) $n*m$ bits

Puntuación: 1,00

6Elección
única

Un computador emplea un sistema de memoria principal de 128 palabras y una memoria caché de 32 palabras. La organización de la memoria caché es totalmente asociativa y el tamaño de bloque es de 8 palabras. Se emplea el algoritmo de reemplazo FIFO. Si inicialmente la memoria caché está totalmente vacía, calcule el número de fallos cuando se lee la secuencia de direcciones de la memoria principal: 0000100, 1000001, 0000101, 0010011, 0100010, 1000100, 0000111.

Usuario Profesores



- a) 5 fallos
- b) 3 fallos
- c) 4 fallos
- d) 6 fallos

Puntuación: 1,00

7Elección
única

Los valores de los registros Argumento y Máscara de una memoria asociativa son los siguientes:

Argumento: 010010

Máscara: 101011

Si en la primera posición de la memoria está almacenado el valor 0, y las siguientes celdas de memoria tienen el valor de la celda inmediatamente anterior incrementado en

1, siendo el valor de la última celda el 7, ¿cuál sería el valor del registro indicador o de marca?

Usuario Profesores

- X
- a) 00100010
 - b) 01001011
 - c) 10101100
 - d) Ninguno de los anteriores

Puntuación: -0,33

8

Elección
única

Supongamos una memoria asociativa con un registro indicador de x bits y otro de máscara de y bits. ¿Cuántas palabras puede almacenar dicha memoria?

Usuario Profesores

- X
- a) x
 - b) y
 - c) x + y
 - d) Ninguna de las anteriores respuesta es cierta

Puntuación: -0,33

9

Elección
única

Aunque en general el entrelazado de memoria de orden inferior provoca menos conflictos en el acceso a memoria, ¿en cuál de los siguientes casos un entrelazado de orden superior provocaría menos conflictos?

$N = 2^n$ palabras, $M = 2^m$ módulos, módulo i, $0 \leq i \leq M$

Usuario Profesores

- ✓
- a) En cualquier caso
 - b) Información distribuida en posiciones $i * 2^{(n-m)}$
 - c) En ningún caso
 - d) Información distribuida en posiciones consecutivas

Puntuación: 1,00

10

Elección
única

Se dispone de un computador cuyo tiempo medio de acceso al sistema de memoria caché y memoria principal es de 18 ns. Si la tasa de fallo de la caché es de 0,2 y el tiempo de acceso a la memoria principal es 50 ns. ¿Cuál es el tiempo de acceso a la caché?

Usuario Profesores

- ✓
- a) 24,4 ns
 - b) 6 ns
 - c) 10 ns
 - d) 8 ns

Puntuación: 1,00

Puntuación: 6,00

Nota: 6,00/10,00

Información Documentación UGR

Community Software iOS Android

iOS

¿Qué es SWAD? Manual breve [Condición legTwitter
What is SWAD? Brief manual [EProtección de dFacebook
Publicaciones Guía usuario [ETwitter SWAD UWikipedia

Source code SWADroid GoogliSWAD App Str
Download SWADroid Blog iSWAD Twitter
Install SWADroid TwitteiSWAD GitHub

Funcionalidad	User guide [EN	Estadísticas	Google+	Database	SWADroid	Googl
Difusión	Presentaciones	Póster	YouTube	Translation	SWADroid	GitHub
Prensa	Videotutoriales	Servidor	alternativeTo	API	SWADroid	Open HUB
	Logos	Encuentro	startupRANKI	Changelog		
			Capterra	Roadmap		
			SourceForge	Authors		
			GitHub	Implementación		
			Open HUB			



Universidad de Granada

Consultas y problemas: swad@ugr.es

Acerca de SWAD 20.8 (2020-12-15) Página generada en 57 ms y enviada en 804 µs