

WUOLAH



RullenCastro

www.wuolah.com/student/RullenCastro



214

750-preguntas-test-SWAD-EC-Resueltas.pdf

750 preguntas test SWAD EC Resueltas



2º Estructura de Computadores



Grado en Ingeniería Informática



Escuela Técnica Superior de Ingenierías Informática y de
Telecomunicación
Universidad de Granada



Descarga la APP de Wuolah.

Ya disponible para el móvil y la tablet.





**KEEP
CALM
AND
ESTUDIA
UN POQUITO**

1-La(s) instrucción(es) necesaria(s) para cargar el dividendo 0xa30bf18a en la pareja edx:eax como

paso previo a una división sin signo son:

b) `movl $0xa30bf18a,%eax`
 `xorl %edx,%edx`

2-¿Qué hace gcc -O?

a) Compilar con optimización suave

3-La diferencia entre el flag de acarreo y de overflow es que...

c) Ambos se recalculan tras cada operación aritmético-lógica con ints, correspondiendo al programador consultar uno u otro según piense que sus datos son con o sin signo

4-De las siguientes instrucciones, ¿cuál no utiliza un modo de direccionamiento implícito?

Push

5-El direccionamiento relativo a registro base utiliza...

c) un registro y un desplazamiento.

6-En un sistema de gestión de interrupciones mediante "polling" o sondeo, el dispositivo que

solicita la interrupción envía, junto con la señal de petición de interrupción, su correspondiente vector de interrupción.

Falso

7-Indique cuál de las siguientes afirmaciones sobre el ENIAC no es correcta:

Como los computadores actuales, era una máquina binaria, es decir, los números estaban representados en

forma binaria y los cálculos aritméticos se realizaban también en el sistema binario.

8-Se puede programar un controlador de interrupciones 8259 de manera que atienda equitativamente a 8 dispositivos de igual prioridad (cada vez que se atiende a un dispositivo, éste

pasa automáticamente a tener la prioridad más baja).

Verdadero

9-¿Qué modificador (switch) de ld hace falta para enlazar una aplicación de 32bits en un sistema de

64bits en el que se ha instalado también el compilador de 32bits?

-m elf_i386

10-En una bomba como las estudiadas en prácticas, del tipo...

0x080486e8 <main+120>: call 0x8048524 <strcmp>

0x080486ed <main+125>: test %eax,%eax
0x080486ef <main+127>: je 0x080486f6 <main+134>
0x080486f1 <main+129>: call 0x08048604 <boom>
0x080486f6 <main+134>: ...

- a) el valor que tenga %eax
- b) el string almacenado a partir de donde apunta %eax
- c) el entero almacenado a partir de donde apunta %eax
- ✓ • d) ninguna de las anteriores

11-¿Qué modo de funcionamiento permite a la interfaz de periféricos programable 8255 utilizar un bus bidireccional?
2

12-En IA32, el registro contador de programa se denomina:
EIP

13-La desventaja de las transferencias por bloques en un bus es que hay que transmitir todas las direcciones consecutivas de los datos del bloque.
Falso

14-La consulta de estado que se puede llevar a cabo en la E/S programada sirve para...
Consultar si el dispositivo está dispuesto para recibir datos o tiene datos disponibles

15-El controlador de interrupciones programable 8259 no permite enmascarar selectivamente líneas de interrupción.
Falso

16-El concepto de "ventanas de registros solapadas" es un mecanismo eficiente de llamada/retorno de procedimientos, utilizado en el procesador RISC-I.
Verdadero

17-Una posible codificación en microinstrucciones de la instrucción CALL X es:
SP=SP-1 ; m[SP]=PC ; PC=X

18-La técnica de sondeo, escrutinio o "polling"...
Se utiliza para identificar la fuente de una interrupción

19-El lenguaje máquina es...
Difícil de codificar manualmente.

20-Un programa de ordenador que convierte un programa fuente de alto nivel completo en lenguaje máquina se llama un:
Compilador

21-Un puerto de entrada de un bit puede estar constituido únicamente por un simple biestable tipo
D.
Falso

22-Si el registro EAX contiene X, la sentencia en C
x &= 0x1;
se traducirá a ensamblador como:
andl \$1, %eax

23-En la práctica "media" se suma una lista de 32 enteros de 4 B con signo para producir una media y un resto usando la instrucción IDIV. ¿Cuál de las siguientes afirmaciones es falsa?
La media se redondea al entero más próximo
división truncada IDIV - no se redondea, se trunca

24-La práctica "popcount" debía calcular la suma de bits (peso Hamming) de los elementos de un array. Un estudiante entrega la siguiente versión de popcount3:

```
int popcount3(unsigned* array,
int len){
int i, res = 0;
unsigned x;
for( i=0; i<len; i++ ) {
x = array[i];
asm("ini3: \n"
"shr %[x] \n"
"adc $0, %[r] \n"
"add $0, %[x] \n"
"jne ini3 \n"
: [r] "+r" (res)
: [x] "r" (x) );
}
return res;
}
```

Esta función produce siempre el resultado correcto, a pesar de que una instrucción máquina en la sección asm() es distinta a la que se esperaba después de haber estudiado pcount_r en teoría. La



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

instrucción distinta también se podría haber cambiado por...

test %[x], %[x]

así viene en pcount_r (Tema 2.3 tr.38)

25-Hay procesadores que desactivan automáticamente las interrupciones sólo durante la ejecución

de la primera instrucción de la ISR, con lo cual es inevitable que se produzcan interrupciones por

parte de otros dispositivos de forma anidada.

Falso

26-¿Qué parámetro es más importante para comparar la velocidad de dos ordenadores diferentes?

El resultado de la ejecución de un conjunto de programas de prueba.

27-En IA32, ¿cuál de los siguientes fragmentos de programa tiene un efecto sobre los flags distinto al resto?

mov \$-1, %edi

mov no afecta a los flags

28-El especificador de operando de una instrucción, cuando existe, es siempre una dirección de memoria o de entrada/salida

Falso

29-Una de las diferencias entre el 8086 y el 8088 es que este último no dispone de BIU ("Bus Interface Unit").

Falso

30-Respecto a registros base e índice en IA32, la excepción es que

ESP no puede ser registro índice

31-La práctica "popcount" debía calcular la suma de bits de los elementos de un array. Un estudiante entrega la siguiente versión de popcount4:

```
int popcount4(unsigned* array, int len)
```

```
{
```

```
int i, j, res = 0;
```

```
for(i = 0; i < len; ++i) {
```

```
unsigned x = array[i];
```

```
int n = 0;
```

```
do {
```

```
n += x & 0x01010101L;
```

```
x >>= 1;
```

```
} while(x);
```

```

for(j = 16; j == 1; j /= 2){
n ^= (n >>= j);
}
res += n & 0xff;
}
return res;
}

```

Esta función popcount4:

produce el resultado correcto

Caso real, entregado en prácticas. La máscara está pensada para `for(j=0;j<8;j++)`. En lugar de eso,

se hace `do...while(x)`, con lo cual no se ahorran iteraciones y todo el resultado queda acumulado

en el LSB de `n`. El `for(j)` es absurdo, no itera ninguna vez. El resultado se extrae y acumula con

`n&0xFF`. Es correcto, pero no mejora la eficiencia. `popcount2` es igual de eficiente y más elegante, porque no tiene código superfluo.

32-Una forma usual de realizar el arbitraje distribuido consiste en una competición por la concesión del bus realizada por medio del envío por cada maestro peticionario de un número de arbitraje que lo identifica, de manera que un solo número "gane", y se le conceda el bus al maestro con ese número ganador.

Verdadero

33-¿Qué modificador (switch) de gcc hace falta para compilar una aplicación de 32 bits en un sistema de 64 bits?

-m32

34-¿Cuál de las siguientes afirmaciones es incorrecta?

- a) En el direccionamiento inmediato el dato se encuentra en la propia instrucción
- b) El direccionamiento indexado es útil para manejo de vectores.
- c) En el direccionamiento implícito no se indica la ubicación del operando
- ***d) El direccionamiento indirecto indica la dirección del operando.

INDICA UN PUNTERO AL OPERANDO

35-¿Cuál de las siguientes afirmaciones sobre los lenguajes ensambladores es falsa?

A cada sentencia le corresponde un conjunto preestablecido de instrucciones máquina.

36-La conexión de un 8086 a un sistema de memoria y E/S requiere algún circuito externo más en modo máximo que en modo mínimo.

Verdadero

37-¿Cuál de las siguientes afirmaciones es incorrecta?

- a) Las arquitecturas RISC simplifican la decodificación
- b) Las arquitecturas RISC son del tipo registro-registro.
- c) En las arquitecturas CISC hay más instrucciones que en las RISC.
- >d)El tamaño de una instrucción en lenguaje máquina siempre ocupa dos bytes en los procesadores RISC

38-En la nomenclatura del ensamblador de IA32, una cantidad de 16 bits es designada como:

Word

39-Suponga un programa residente que utiliza DMA por robo de ciclo para reproducir a través de

una tarjeta de sonido una melodía de fondo, que se encontraba en memoria, de manera simultánea

a la ejecución de un programa de usuario. La velocidad de ejecución de dicho programa de usuario

no se verá afectada por el programa residente, ya que éste utiliza DMA.

Falso

40-Una instrucción típica de entrada / salida tiene

tiene dos argumentos: un registro del procesador y una dirección de puerto de E/S claramente inspirado en el repertorio IA32 - no encuentro dónde aparece en las transparencias -

"Ida a Data" en transparencia 40 es mapeado a memoria - evitar volver a poner esta pregunta en exámenes

41-Si D es un desplazamiento, RI un registro índice e I una constante apropiada, el modo de

direccionamiento indexado con postautodecremento realiza $EA = RI + D$ y a continuación $RI = RI - I$.

(EA = Effective Address)

Verdadero

42-En un computador cuya pila "crece" hacia direcciones menores se puede simular la instrucción

PUSH con una instrucción MOV con direccionamiento indexado con preautodecremento a través del registro SP.

Verdadero

43-La instrucción $ADD Rn, \#3$ suma el contenido del registro Rn con el de la posición de memoria 3.

Falso

44-El fragmento de código ensamblador de un microprocesador de 8 bits

lds IOBuf ; Apuntar puntero pila a
; ...área mem.intermedia
ldx Count ; Inicializar X-contador
poll Ida a Status; Leer estado en A
bpl poll ; Signo(A)!=1 => repetir
Ida a Data ; Leer dato en A
psh a ; Transferir dato a pila
dex ; Decrementar contador X
bne poll ; Seguir leyendo si X!=0
corresponde a:

Entrada programada con consulta de estado

Ida a Data -> lectura del puerto de Datos

Ida a Status -> poll (consulta) de estado

45-Siendo EDX=0xf000 y ECX=0x0100, ¿cuál de las siguientes instrucciones tiene como dirección efectiva 0xf400?

xorl (%edx, %ecx, 4), %eax

46-Suponiendo que todos los registros inicialmente contienen el valor 1 y que el destino es el primer registro, ¿cuál es el valor de r1 tras la ejecución de la siguiente secuencia de instrucciones?

mov r1, #4

mov r2, #3

add r3, r1, r1

sub r1, r3, r2

mul r3, r1, r1

5

47-En la captación de la instrucción:

en MAR indicamos la dirección donde está la instrucción y en MBR recogemos la instrucción.

48-En el modo mínimo el 8086 genera menos señales que en el máximo, y por tanto depende del

controlador de bus 8288 para generar el conjunto completo de señales de control del bus.

Falso

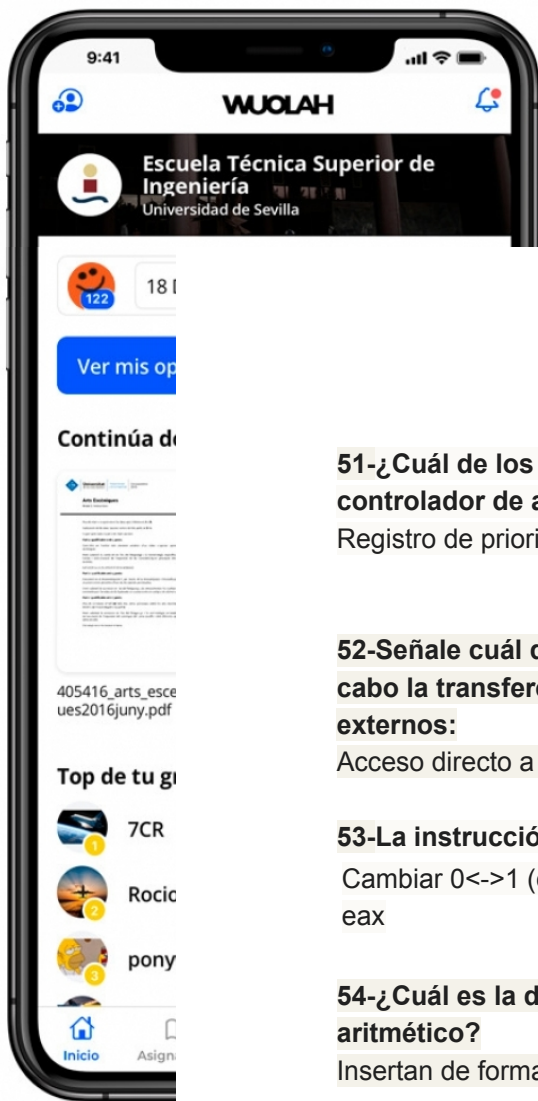
49-Si N es el número de instrucciones máquina de un programa, F es la frecuencia de reloj, y C el

número promedio de ciclos por instrucción, el tiempo de ejecución del programa será:

$N \cdot C / F$

50-En general, cualquier ordenador debe incluir instrucciones específicas para E/S, por ejemplo IN y OUT.

Falso



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



51-¿Cuál de los siguientes elementos no forma parte de un canal de un controlador de acceso directo a memoria?

Registro de prioridades

52-Señale cuál de las siguientes opciones es una técnica habitual para llevar a cabo la transferencia de datos entre el computador y los dispositivos de E/S externos:

Acceso directo a memoria (DMA)

53-La instrucción xor \$3, %eax tiene como resultado:

Cambiar 0<->1 (complemento a 1 de) los 2 bits menos significativos del registro eax

54-¿Cuál es la diferencia entre los desplazamientos a la derecha lógico y aritmético?

Insertan de forma distinta el bit más a la izquierda

55-Cuando se ejecuta la instrucción ret al final de una subrutina:

la dirección almacenada en la cima de la pila se transfiere al contador de programa

56-Después de ejecutar el siguiente código, ¿qué variables serán igual a 0? (Suponer ints de 32bits y longs de 64bits)

c y d

En el problema 3.4 sólo se explica que una extensión de tamaño se hace según el fuente sea signed (extensión sgn) o unsigned (ext. con ceros), pero no se explica la sección 2.2.6 (y 2.2.5) en donde se aclara que las operaciones que impliquen a algún unsigned se hacen en unsigned. Evitar esta pregunta en el futuro.

57-En el modo mínimo el 8086 genera menos señales que en el máximo, y por tanto depende del controlador de bus 8288 para generar el conjunto completo de señales de control del bus.

Falso

58-¿Es posible utilizar 4 GB de memoria en un sistema cuya CPU emplea E/S mapeada en memoria, cuyo bus de direcciones es de 32 bits y que tiene al menos un puerto de E/S? Supondremos que no se puede emplear ninguna técnica de extensión del bus de direcciones.

No

59-En un sistema de gestión de interrupciones mediante "polling" o sondeo, el dispositivo que solicita la interrupción envía, junto con la señal de petición de interrupción, su correspondiente vector de interrupción.

Falso

60-Alguna de las siguientes líneas de código sirve para definir una variable entera llamada tam en GNU/as Linux x86. ¿Cuál?

tam: .int .-msg

61-En la práctica "media" se pide calcular la media y resto de una lista de 32 enteros CON signo de 32bits en una plataforma de 32bits sin perder precisión, esto es, evitando desbordamiento. ¿Qué (media : resto) se debe obtener para una lista rellena a -1 salvo el primer elemento, que valiera -31?

(-1 :-30)

62-Si declaramos `int val[5]={1,5,2,1,3};` entonces

`&val[2]` es de tipo `int*` y vale lo mismo que `(void*)val+8`

En Sep15 faltaba `(void*)` y entonces sería falsa por aritmética de punteros

63-Un procesador de 8 bits, ¿a cuántos puertos de E/S podrá acceder?

Depende del método de selección de periféricos que emplee

64-Las interrupciones generadas por el teclado interrumpirán al procesador: sólo si el procesador tiene activado el indicador de habilitación de interrupciones

65-La codificación Huffman no es la más utilizada debido a que el tamaño promedio del código de operación no es mínimo.

Falso

66-¿Qué hace `gcc -O1`?

Compilar con optimización

67-En un máquina con arquitectura de pila, todas las instrucciones aritméticas tienen dos operandos implícitos: la cima de la pila y el elemento siguiente de la cima de la pila.

Falso

68-Se suelen utilizar PLA en las unidades de control cableadas.

Verdadero

69-Suponga que la micropalabra de una máquina microprogramada tiene 8 bits de ancho y se usan 16 micropalabras diferentes en un microprograma de 256 micropalabras. Si se usa nanoprogramación...

se ahorran bits pero el funcionamiento es más lento.

70-De los siguientes grupos de técnicas de E/S, ¿cuáles están controlados por programa?

E/S programada y E/S mediante interrupciones.

71-¿Cuál de las siguientes instrucciones x86 se puede usar para sumar dos registros y guardar el resultado sin sobrescribir ninguno de los registros originales?

lea

72-La instrucción leave equivale a:

movl %ebp, %esp; popl %ebp

73-En el 8086, si tras una instrucción de comparación CMP A,B aparece una instrucción JC, ésta realiza un salto si $A > B$, siendo A y B números sin signo.

Falso

74-La instrucción necesaria para cargar 0x07 en %eax es:

movl
\$0x07,%eax

75-Compilar .c→exe (de fuente C a ejecutable) usando sólo as y ld, sin gcc...

No se puede

76-Si varios dispositivos comparten una única línea de solicitud de interrupción:

todas son ciertas

77-¿Cuál es el contenido de una pila al terminar de ejecutarse la siguiente secuencia de operaciones push y pop:

push #1
push #2
push #3
pop a
push #4
pop a
pop a

78-¿Cuál de las siguientes secuencias de instrucciones calcula $a=b-a$, suponiendo que `%eax` es a y `%ebx` es b ?

Varias o ninguna de las respuestas anteriores son correctas, no se puede marcar una y sólo una

79-La práctica "parity" debía calcular la suma de paridades impar (XOR de todos los bits) de los elementos de un array. Un estudiante entrega la siguiente versión de parity6:

```
int parity6(unsigned * array, int len)
{
    int i, result = 0;
    unsigned x;
    for (i=0; i<len; i++){
        x = array[i];
        asm( "mov %[x], %%edx \n\t"
            "shr $16, %%edx \n\t"
            "shr $8, %%edx \n\t"
            "xor %%edx, %%edx \n\t"
            "setp %%dl \n\t"
            "movzx %%dl, %[x] \n\t"
            : [x] "+r" (x)
            :
            : "edx"
        );
        result += x;
    }
    return result;
}
```

Esta función parity6:

no es correcta; fallaría por ejemplo con `array={0,1,2,3}`

Caso real, entregado en prácticas. Las tres primeras instrucciones asm se pierden al poner `edx` a 0 usando `xor`. Consecuentemente, se activa PF para ajustar a impar, y termina siendo `x=1`. Es decir, todos los elementos del array contabilizan paridad=1. El array `{1,2,4,8}` pasa desapercibido, pero `{0,1,2,3}` debería producir resultado=2<>4.

80-En el contexto del lenguaje máquina, el acrónimo ISA suele referirse a:

Instruction Set Architecture

Estúdialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

81-El polling consiste en chequear cada fuente de eventos (por ejemplo interrupciones) en algún orden predeterminado.

Verdadero

82-En un microprocesador de 4 bits, una operación en la que el bit 0 de un registro se copia en el acarreo, después el bit 1 se copia en el bit 0, después el bit 2 se copia en el bit 1, y por último el bit 3 se copia en el bit 2, es:

Un desplazamiento aritmético a la derecha.

83-Alguna de las siguientes señales NO es salida de la unidad de control.

¿Cuál? Dirección de la siguiente microinstrucción (bits del campo DIR o Memoria B de Wilkes)

84-La segmentación de cauce...

- a) permite ejecutar varias instrucciones concurrentemente
- b) acelerar la ejecución de un programa
- c) provoca riesgos debido a datos
- ✓ •d) todas las respuestas son ciertas

85-El bus AGP permite que los aceleradores gráficos accedan directamente a texturas almacenadas en la memoria principal.

Verdadero

86-¿Qué método de control de acceso directo a memoria es preferible por velocidad (más rápida), economía (coste no prohibitivo) y conveniencia de diseño (compatible con memorias y sistemas actuales)?

Transferencia de bloques o parada de CPU

87-En la práctica "media" se pide sumar una lista de 32 enteros SIN signo de 32 bits en una plataforma de 32 bits sin perder precisión, esto es, evitando perder acarreo. De entre los siguientes, ¿cuál es el mínimo valor entero que repetido en toda la lista causaría acarreo con 32 bits (sin signo)? Se usa notación decimal y espacios como separadores de millares/millones/etc.

1 000 000 000

Se pasa, 1000 millones >> 128M

88-¿Qué método de identificación de la fuente de una interrupción suele ser más económico desde el punto de vista hardware?

La identificación mediante la técnica de sondeo

89-Un computador tiene una memoria de control de 16 Kpalabras de 250 bits, de las que 447 son diferentes. ¿Cuántos bits ahorramos usando nanoprogramación en lugar de microprogramación?

a)

3928652

b)

259206

c)

287935

✓•d)

ninguno de los resultados anteriores es exacto

90-Las instrucciones máquina que aparecen en segundo lugar en el análisis dinámico de uso de instrucciones son las de bifurcación.

Verdadero

91-Considerar las siguientes declaraciones de estructuras en una máquina Linux de 64-bit.

```
struct RECORD {  
    long value2;  
    int ref_count;  
    char tag[4];  
};
```

```
struct NODE {  
    double value;  
    struct RECORD record;  
    char string[8];  
};
```

También se declara una variable global "my_node" como sigue:

```
struct NODE my_node;
```

¿Cuál es el tamaño de my_node en bytes?

32 bytes

92-La función gettimeofday() en la práctica de la "bomba digital" se utiliza para
Para cronometrar lo que tarda el usuario en introducir la contraseña

93-En un sistema Linux x86-64, ¿cuál de las siguientes expresiones es equivalente a la expresión C $(x[2] + 4)[3]$? Suponer que previamente se ha declarado `int **x`.

`*((*(x + 2) + 4) + 3)`

sería `x[2][4+3]`, `+4+3 == +7` sí sería aritmética punteros

94-En las arquitecturas RISC hay...

muchos registros y pocos modos de direccionamiento.

95-En la práctica "media" se pide sumar una lista de 32 enteros CON signo de 32bits en una plataforma de 32bits sin perder precisión, esto es, evitando desbordamiento. ¿Cuál es el valor negativo más pequeño (en valor absoluto) que repetido en toda la lista causaría desbordamiento con 32bits (en complemento a 2)?

`0xfbff ffff`

96-En el direccionamiento indirecto a través de registro, la dirección efectiva...
se encuentra en un registro general del procesador.

97-En 80x86, los parámetros a las subrutinas se pueden pasar:

a)

a través de variables globales

b)

a través de los registros

c)

a través de la pila

✓ • d)

todas las anteriores son ciertas

98-La etiqueta del punto de entrada a un programa ensamblador en el entorno de las prácticas 1 a 4 (GNU/as Linux x86) es:

`_start`

P3 y P4 se redactan en C.

P1 y P2 sí son en ensamblador GNU/as Linux x86.

Incluso en P2 se llega a usar main para ensamblar con gcc ya que usamos printf.

En cualquier caso, las otras opciones son descabelladas

99-Sean un int^*a y un $\text{int } n$. Si el valor de `%ecx` es `a` y el valor de `%edx` es `n`, ¿cuál de los siguientes fragmentos de ensamblador se corresponde mejor con la sentencia C `return a[n]`?

```
mov (%ecx,%edx,4),%eax  
ret
```

100-Durante un robo de ciclo DMA el procesador mantiene en alta impedancia el bus de direcciones.

Verdadero.

101-Una cola de precaptación sirve para:

Reducir el efecto de los fallos de cache

102-¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila: `push #4; push #7; push #8; add; push #10; sub; mul`?

20

103-En el RISC-I, una ventana de registros contiene:

registros de propósito general.

104-En un camino de datos con un solo bus, para realizar la operación de copia de un registro `r1` en un registro `r2`, es decir $r2 \leftarrow r1$, es necesario:

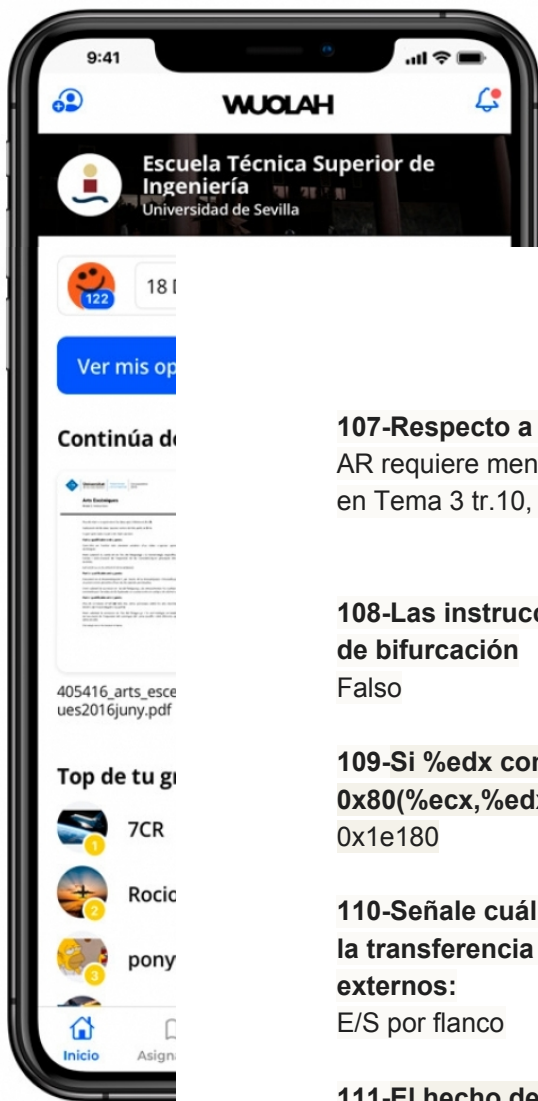
Habilitar la salida triestado del registro `r1` y activar la carga del registro `r2`

105-Se llama bit slice a la operación de desplazamiento de bits que realiza una instrucción `SHL` o `SHR`.

Falso

106-De los siguientes grupos de técnicas de E/S, ¿cuáles están controlados por programa?

E/S programada y E/S mediante interrupciones.



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



107-Respecto a MBR y MAR

AR requiere menos señales de control que MBR
en Tema 3 tr.10, sólo una (LoadMAR), frente a 4 de MBR (Load/Enable Mem/Bus)

108-Las instrucciones máquina más usadas según el análisis dinámico son las de bifurcación

Falso

109-Si %edx contiene 0xf000 y %ecx contiene 0x0100, el direccionamiento 0x80(%ecx,%edx,2) se refiere a la posición 0x1e180

110-Señale cuál de las siguientes opciones no es un modo para llevar a cabo la transferencia de datos entre el computador y los dispositivos de E/S externos:

E/S por flanco

111-El hecho de utilizar "polling" no implica que la prioridad de los dispositivos interruptores quede fijada mediante encadenamiento ("daisy-chain").

Verdadero

112-¿En qué pareja de registros están el dato/instrucción que se leerá o escribirá en memoria, y la dirección de memoria?

MBR y MAR

113-Debido al pequeño número de operaciones simples, la sección de control de un procesador RISC puede ser cableada en lugar de microprogramada.

Verdadero

114-Se podría diseñar una CPU microprogramada de manera que la captación y la ejecución de microinstrucciones se solapasen en el tiempo.

Verdadero

115-De entre las siguientes construcciones de flujo de control en lenguaje C, la que se traduce más directamente a lenguaje ensamblador es...

El bucle do-while

116-¿Qué tipo de direccionamiento se usa para el registro destino en la instrucción IA32 add array(%ebx,4), %edx?

Direccionamiento a registro

117-La instrucción test es...

Lo mismo que and, pero no guarda el resultado, sólo ajusta los flags

118-El primer computador electrónico basaba su funcionamiento en:

tubos de vacío

1ª generación

119-¿Cuál de las siguientes afirmaciones es cierta respecto al lenguaje C?

En lenguaje C, al llamar a una subrutina o función se introducen los parámetros en la pila y después se realiza una llamada a la subrutina

suponiendo convención cdecl x86, porque x86-64 usa regs.

120-¿Cuál es la característica tecnológica principal de la segunda generación de computadores?

Los transistores

121-Un procesador cuya instrucción CALL guarda la dirección de retorno en un registro:

No permite llamadas anidadas ni recursivas.

122-Un procesador de 8 bits, ¿a cuántos puertos de E/S podrá acceder?

Depende del método de selección de periféricos que emplee

123-Las instrucciones de salto...

complican el diseño eficiente de los procesadores segmentados.

124-En la técnica de salto retardado:

El compilador puede reorganizar el código para rellenar los huecos de retardo con instrucciones útiles

125-En la actualidad todos los microprocesadores utilizan pipeline, tanto RISC como CISC.

Verdadero

126-En una máquina con 32 registros direccionables e instrucciones de 16 bits, es posible codificar 63 instrucciones de dos registros, 31 instrucciones de 1 registro y 32 instrucciones de 0 direcciones.

Verdadero

127-¿Qué nº de modo de funcionamiento permite a la interfaz de periféricos programable 8255 utilizar un bus bidireccional?

2, el modo 2.

128-En una arquitectura RISC típica:

suele usarse segmentación

129-El controlador de DMA programable 8237 puede realizar una operación de acceso directo a memoria en la que se transfiera un bloque de 512 KBytes sin intervención de la CPU una vez comenzada la transferencia.

Verdadero

130-¿Cuál de los siguientes elementos no forma parte del canal de un controlador de acceso directo a memoria?

Registro de prioridades

131-¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila?:

push #4

push #7

add

push #10

sub

a) 1

132-Un procesador está segmentado en las etapas F, D, E, M y W. Cada una de ellas consume un tiempo t. La aceleración ideal (si no hay riesgos) al ejecutar n instrucciones respecto a un procesador no segmentado será:

a) $5n / (4+n)$

$kn/(k+n-1)$, con

$k=5$

133-La idea de desarrollar máquinas CISC surgió para:

tener instrucciones cercanas al lenguaje de alto nivel.

134-¿En qué método para determinar la dirección de comienzo de una rutina de servicio de interrupción se envía parte de dicha dirección?

Direccionamiento relativo

135-Un procesador con unidad de control microprogramada tiene un generador de direcciones de memoria de microprograma en lugar de otros mecanismos de resolución de dirección efectiva.

Falso

136- Si un computador X ejecuta un programa de 450 millones de instrucciones en 26 segundos y un computador Y tarda 14 segundos en ejecutar ese mismo programa, ¿cuántas veces es más rápido el computador Y que el X?

1.857

137-Suponga la siguiente sentencia asm en un programa:

```
asm(" add (%[a],[i],4),%[r]"
    :[r] "+r" (result)
    :[i] "r" (i),
    [a] "r" (array)
    );
```

¿Cuál de las siguientes afirmaciones es correcta?

- a) r es una posición de memoria de entrada/salida
- b) el código de retorno de la función asm se fuerza a que esté en la variable result
- c) i es un registro de entrada
- d) a es una posición de memoria de entrada



138-Un computador que utilice únicamente controladores programables 8237 para realizar el DMA por robo de ciclo puede realizar:
más de cuatro transferencias por DMA concurrentes

139-La instrucción máquina DI (Disable Interrupts), conocida como CLI (Clear Interrupt Flag) en x86, se utiliza para desactivar:
Todas las interrupciones enmascarables

140-En una arquitectura de registros (a nivel de lenguaje máquina):

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

a)
operar usando registros es más rápido.

b)
la generación de código resulta más simple que en arquitecturas de pila o acumulador.

c)
tiene el problema de que las instrucciones pueden ser largas.
✓ •d)
todas las respuestas anteriores son ciertas.

141-Las interrupciones se utilizan únicamente para realizar operaciones de E/S.
Falso

142-¿Cuál de las siguientes afirmaciones es falsa respecto al lenguaje C (en convención cdecl x86)?

a)
Al llamar a una subrutina o función se introducen los parámetros en la pila y después se realiza una llamada a la subrutina

b)
Los parámetros se introducen en la pila en el orden inverso a como aparecen en la llamada de C, es decir, empezando por el último y acabando por el primero

•c)
Antes de volver de la rutina llamada, el programa en C se encarga de quitar de la pila los parámetros de llamada realizando varios pop

x

d)
Pasar a una función un puntero a una variable se traduce en introducir en la pila el valor de la dirección de memoria donde está almacenada la variable

143-El objetivo del control residual es optimizar el tamaño del microprograma.

Verdadero

144-Uno de los objetivos del uso de direccionamiento relativo al contador de programa en los saltos es posibilitar la escritura de programas relocizables.

Verdadero

145-En general, el acceso a una palabra no alineada es más lento que a una alineada.

Verdadero

146-El pipeline o segmentación consiste es una técnica para solapar la ejecución de varias instrucciones máquina.

Verdadero

147-El 8086 tiene:

14 registros de 16 bits y un bus de direcciones de 20 bits

148-En una memoria de bytes que contuviera a partir de la posición 0 los valores 1,0,0,0,0xFE,0xFF,0xFF,0xFF, se puede decir que...

a)

Hay una palabra de 16bit big-endian con valor 1 en la posición 0

b)

Hay una palabra de 16bit little-endian con valor 254 en la posición 3

c)

Hay una palabra de 32bit little-endian con valor -1 en la posición 4

•d)

Todas las respuestas anteriores son incorrectas

149-Los procesadores comerciales con unidad de control microprogramada suelen almacenar los microprogramas...

en una ROM.

150-El arbitraje estático de un bus es muy simple, pero es poco flexible, y además hay que calcular previamente qué ancho de banda va a requerir cada dispositivo para no bloquear al más rápido.

Verdadero

151-Si el registro %eax contiene el siguiente valor binario:

11111111 10101010 01010101 11110000

¿Cuál será el valor de %eax tras ejecutar la instrucción xorb %al, %al?

11111111 10101010 01010101 00000000

152-¿Cuál de las siguientes tareas no es responsabilidad de un circuito de interfaz o controlador de periféricos sencillo?

Ejecutar el programa de transferencia de información entre el procesador y los dispositivos de E/S

153-¿Cómo se almacenaría como palabra de 32 bits el número -128 en un sistema que utilice el criterio del extremo menor ("little endian")?

a)

posición 0: FF pos.1:FF pos.2: FF pos.3: 00

b)

0:00 1:FF 2:FF 3:FF

c)

0:00 1:01 2: 00 3:80

✓•d)

Ninguna de las anteriores

154-La E/S por DMA requiere la presencia de un circuito controlador de DMA.

Verdadero

155-¿Cuál de los siguientes registros tiene que ser salvaguardado (si va a modificarse) dentro de una subrutina según la convención cdecl para IA32?
ebx

156-Una señal Bus Grant sirve para indicar que se cede el control del bus a un módulo que lo había necesitado.

Verdadero

157-La instrucción INTO del 8086 realiza la entrada de un dato desde un puerto de entrada al registro AL o AX.

Falso

158-Estudiando el listado de una función C presuntamente compilada con gcc en modo 64bit (x86-64), nos dicen que la primera instrucción, movl %eax, (%rdi), carga en EAX el valor adonde apunta el primer argumento.

Está mal, porque EAX no se carga con ningún valor

159-Alguna de las siguientes no es una operación básica de la unidad de control

a)

(leer o escribir) un registro (de / a) memoria

✓•b)

(guardar o recuperar) un registro (en / de) la pila

c)

transferir un registro a otro

d)

realizar operación ALU y guardar resultado en registro

160-En una máquina little-endian con memoria de bytes y representación en complemento a dos que permite accesos a memoria de tamaño byte (1 B), media palabra (2 B) y palabra (4 B), se almacenan a partir de la posición 0xCAFEBAB0 cuatro palabras con valores -1, -2, -3, -4. ¿Qué se obtendría al consultar la media palabra de la posición 0xCAFEBABE?

-1

los contenidos son

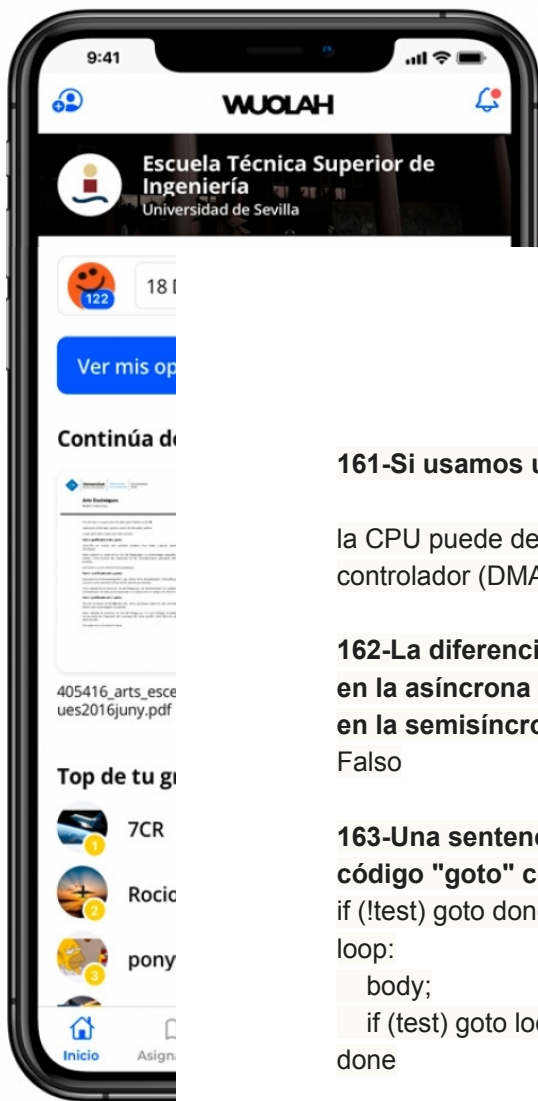
CAFEBAB0: FF FF FF FF

CAFEBAB4: FE FF FF FF

CAFEBAB8: FD FF FF FF

CAFEBABC: FC FF FF FF

las últimas dos posiciones, a partir de CAFEBABC, contienen FF FF, que es -1



Descarga la APP de Wuolah.

Ya disponible para el móvil y la tablet.



161-Si usamos una estructura de bus con DMA:

la CPU puede dejar las transferencias entre MP y periféricos en manos de este controlador (DMA) y seguir ejecutando otras instrucciones.

162-La diferencia entre temporización de bus asíncrona y semisíncrona es que en la asíncrona las transferencias ocurren en algún múltiplo de ciclo de reloj, y en la semisíncrona no existe reloj del bus.

Falso

163-Una sentencia en C del tipo "while (test) body;" puede transformarse en código "goto" como:

```
if (!test) goto done;
loop:
    body;
    if (test) goto loop;
done
```

164-Alguna/s de las ventajas de la E/S mapeada en memoria frente a la E/S aislada o independiente es/son:

El diseño de la CPU es más sencillo.

165-Respecto a las unidades de control nanoprogramadas:

La anchura de la memoria de nanoprograma es la misma que la de memoria de microprograma en un diseño de la misma unidad de control que no usara nanoprogramación.

166-¿Cuál de los siguientes fragmentos es correcto para comenzar un programa en ensamblador que conste de un solo archivo .s?

```
.section .text
.global _start
_start:
```

167-Las arquitecturas memoria-memoria tienen la ventaja de emplear instrucciones máquina muy cortas y así los accesos a memoria son mínimos.

Falso

168-¿Cuál de las siguientes parejas de buses contiene sólo buses de tipo serie?

169-De las siguientes instrucciones, ¿cuál utiliza un modo de direccionamiento no implícito?

push

170-En una unidad de control microprogramada con formato de microinstrucciones vertical, un subcampo que deba especificar 16 señales de control codificadas de tal forma que pueda activarse sólo una o ninguna habrá de tener una anchura mínima de

5 bits

171-En un computador cuya pila "crece" hacia direcciones menores se puede simular la instrucción PUSH con una instrucción MOV con direccionamiento indexado con preautodecremento a través del registro SP.

Verdadero

172-El registro RDM (MAR en inglés) contiene la última instrucción o dato leído de memoria o el dato que se va a escribir en memoria.

Falso

173-¿Cuál de los siguientes es el orden correcto en el ciclo de compilación de un programa en lenguaje C? (el fichero sin extensión es un ejecutable):

fich.c → fich.s → fich.o → fich

174-Técnicas que se pueden usar para determinar la causa de una interrupción (señalar la opción incorrecta)

a)

interrupciones vectorizadas

b)

múltiples líneas de interrupción INT1#, INT2#...

c)

consulta de estado, o polling

✓•d)

línea de reconocimiento INTA#

175-En las instrucciones de salto condicional se suele usar direccionamiento relativo.

Verdadero

176-Para compilar un programa escrito en C en el entorno GNU/Linux se usa el programa:

gcc

177-La tendencia actual y futura en buses de periféricos es pasar de diseños serie a paralelo.

Falso

178-En el fragmento de código

```
804854e:e8 3d 06 00 00  call 8048b90 <main>
8048553:50                pushl %eax
```

la instrucción call suma al contador de programa la cantidad:

0x0000063d

179-En el pseudocódigo usado para representar las microinstrucciones, la expresión “goto f(IR)”:

Salta a una dirección de memoria de control que depende de la instrucción máquina actual.

180-¿Cuál fue el primer procesador de Intel de 64-bits en la familia x86(-64)?

Pentium 4F

181-Un procesador con una unidad de control microprogramada tiene una memoria de control de 256 palabras de 16 bits, de las que 128 son diferentes.

¿Qué ahorro en número de bits obtendríamos si usáramos nanoprogramación?

256 bits

182-En el secuenciamiento de microinstrucciones explícito cada microinstrucción incluye la dirección de la microinstrucción siguiente.

Verdadero

183-La instrucción JGE / JNL provoca un salto si...

OF = SF

basta recordar que "Less" no era un flag solo (es $OF \wedge SF$)

recordar también que "Below" comprueba CF

184-El direccionamiento directo a memoria utiliza...

un desplazamiento.

185-En un sistema con interrupciones vectorizadas, el dispositivo o interfaz siempre suministra la dirección de la rutina de servicio de interrupción, aunque a esa dirección le falten bits.

Falso

186-El direccionamiento relativo necesita hacer uso de una tabla de direcciones, cada una de las cuales apunta a la base del siguiente dato.

Falso

187-¿Cuál de los siguientes no es un tipo de bus?

Secuencial

opuestos a buses paralelos son los buses serie

opuestos a programas secuenciales son los programas paralelos

188-La operación aritmética calculada por el programa

```
mov $5, %eax
```

```
mov $3, %ebx
```

```
mov $7, %ecx
```

```
mov $8, %edx
```

```
mul %ebx, %ecx
```

```
add %ecx, %eax
```

```
sub %edx, %eax
```

es:

$5 + (3 \times 7) - 8$

*Estúdialo bien, que
tiene pinta de importante**Esto lo pregunta
segurísimo!**Echa un vistazo
verás que guay*Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

189-Qué instrucciones son típicas del repertorio de un procesador que sólo disponga de E/S mapeada en memoria?

LOAD, MOV, STORE

190-Sea un formato de microinstrucción que incluye dos campos independientes de 10 bits cada uno. Si se rediseña de modo que se solapen los dos campos, ¿cuántos bits se ahorran en cada microinstrucción?

9

191-La diferencia entre un análisis estático y uno dinámico sobre la frecuencia de utilización de las instrucciones máquina es que el estático recuenta sobre el listado y el dinámico contabiliza las repeticiones debidas a bucles, etc.

Verdadero

192-En un programa en ensamblador queremos crear espacio para una variable entera var inicializada a 1. La línea que hemos de escribir en la sección de datos es:

var: .int 1

193-El espacio direccionable de memoria de un computador depende del diseño del:

Bus de direcciones

194-Si almacenamos según el criterio little-endian la palabra de 64 bits 0xFACEB00C a partir de la dirección 0xCAFEBAFE, el byte 0xCE quedará almacenado en la dirección:

0xCAFEBAF0

195-Un fragmento de una “bomba” desensamblada es:

```
0x0804873f: call 0x8048504 <scanf>
0x08048744: mov 0x24(%esp),%edx
0x08048748: mov 0x804a044,%eax
0x0804874d: cmp %eax,%edx
0x0804874f: je 0x8048756 <main+230>
0x08048751: call 0x8048604 <boom>
0x08048756: ...
```

La contraseña/clave en este caso es...

el entero almacenado a partir de la posición de memoria 0x804a044
se hace `mov 0x0804a044, %eax` justo antes de `cmp %eax, %edx`, en donde `%edx` está relacionado con `scanf`

196-En el 8086, la secuencia de instrucciones `ADD SP,10` seguida de `RET` es equivalente a `RET 10`.

Falso

**197-Si la variable `val` está almacenada en `ebx` y la variable `x` está almacenada en `eax`, la sentencia `val ^= x`; se puede traducir a ensamblador como:
gunas de las ventajas de la E/S mapeada en memoria frente a la E/S aislada o independiente son:
`xorl %eax,%ebx`**

198-La primera generación de computadores se caracteriza por el uso de:
Tubos de vacío.

199-La práctica “parity” debía calcular la suma de paridades impar (XOR de todos los bits) de los elementos de un array. Un estudiante entrega la siguiente versión de `parity6`:

```
int parity6(unsigned* array, int len){
    int i,j,res=0;
    unsigned x;
    for (i=0; i<len; i++){
        x=array[i];
        asm("\n"
            "mov %[x],%%edx\n\t"
            "shr $16, %%edx\n\t"
            "xor %%edx,%[x]\n\t"
            "mov %[x],%%edx\n\t"
            "mov %%dh, %%dl\n\t"
            "xor %%edx, %[x]\n\t"
            "setpo %%cl\n\t"
            "movzx %%cl, %[x]"
            :[x] "+r" (x)
```

```

:
:"edx","ecx"
);
res+=x;
}
return res;
}

```

La sentencia asm() del listado anterior tiene las siguientes restricciones

- a) ninguna
- b) arquitectura de 32 bits
- ☒ c) dos entradas y una salida
- d) un registro y dos sobrescritos (clobber)
el registro es [x] "+r" y los sobrescritos son "edx","ecx"

200-En la E/S controlada por interrupciones la CPU no tiene que ejecutar un programa para realizar la transferencia de datos.

Falso

201-Hay procesadores que desactivan automáticamente las interrupciones sólo durante la ejecución de la primera instrucción de la ISR, con lo cual es inevitable que se produzcan interrupciones por parte de otros dispositivos de forma anidada

Falso

202-En los procesadores CISC gran parte del área del chip se consume en la unidad de control.

Verdadero

203-¿Cuál es la diferencia entre las instrucciones mov y lea?

mov referencia (accede) la posición indicada, mientras que lea no lo hace

204-Un sistema no segmentado tarda 10 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce (pipeline) de 5 segmentos con un ciclo de reloj de 4 ns. Cuando se procesan muchas tareas, la ganancia máxima de velocidad que se obtiene se acerca a:

2,5

205-Considerar las siguientes declaraciones de estructuras en una máquina Linux de 64-bit.

```
struct RECORD {  
    int value2;  
    short ref_count;  
    char tag[10];  
};
```

```
struct NODE {  
    long value;  
    struct RECORD record;  
    char string[8];  
};
```

También se declara una variable global "my_node" como sigue:

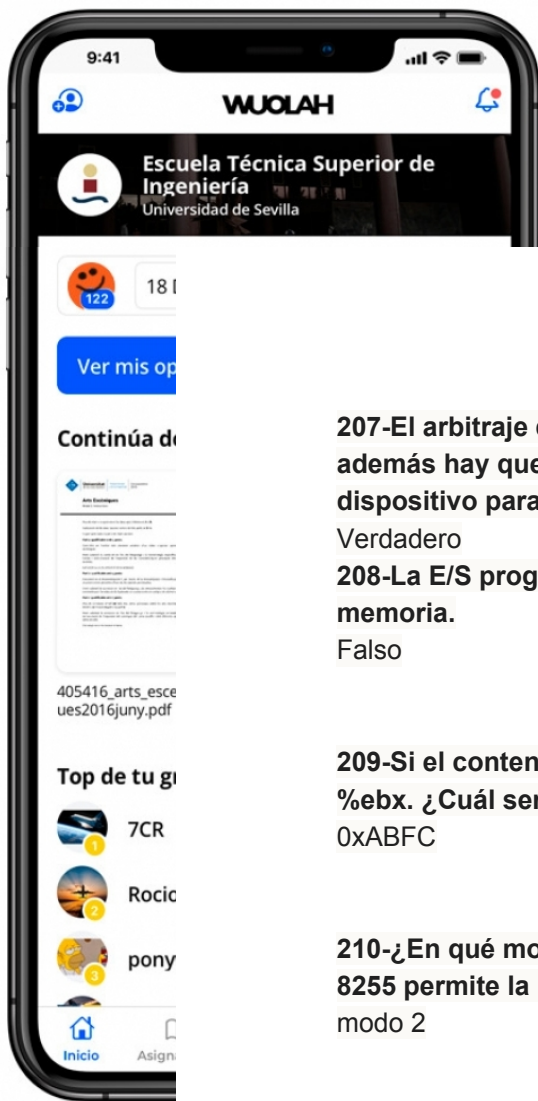
struct NODE my_node;

Si la dirección de my node es 0x600940, ¿cuál es el valor de &my_node.record.tag[1]?

0x60094f

206-Un computador tiene una memoria de control de 640 palabras de 70 bits, de las que 280 son diferentes. ¿Qué ahorro en número de bits obtendríamos si usáramos nanoprogramación en lugar de microprogramación?

19440



Descarga la APP de Wuolah.

Ya disponible para el móvil y la tablet.



207-El arbitraje dinámico de un bus es muy simple, pero es poco flexible, y además hay que calcular previamente qué ancho de banda va a requerir cada dispositivo para no bloquear al más rápido

Verdadero

208-La E/S programada con consulta de estado ha de ser mapeada en memoria.

Falso

209-Si el contenido de ESP es 0xAC00 antes de ejecutar la instrucción push %ebx. ¿Cuál será su contenido tras ejecutarla?

0xABFC

210-¿En qué modo de funcionamiento la interfaz de periféricos programable 8255 permite la E/S con bus bidireccional?

modo 2

211-Utilizando E/S programada y como modo de direccionamiento selección lineal, ¿cuántos periféricos podrían conectarse a un 8086? Recordar que el 8086 disponía de E/S separada, con bus de direcciones de 20 bits para memoria y de 16 bits para E/S.

16 periféricos

212-Un sistema no segmentado tarda 50 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce ("pipeline") de 5 segmentos con un ciclo de reloj de 50 ns. Cuando se procesan muchas tareas, la ganancia de velocidad que se obtiene se acerca a 5.

Falso

213- ¿Es cierto que la consulta de estado permite averiguar el estado de un periférico y alterar la prioridad de los periféricos?

Sí, permite averiguar el estado de un periférico y también alterar la prioridad de los periféricos

214-Las siguientes afirmaciones sugieren que el tamaño de varios tipos de datos en C (usando el compilador gcc) son iguales tanto en IA32 como en x86-64. Sólo una de ellas es FALSA. ¿Cuál?

•a)

El tamaño de un puntero es 4 bytes

X

b)

El tamaño de un int es 4 bytes

c)

El tamaño de un double es 8 bytes

d)

El tamaño de un short es 2 bytes

215-Un computador que utilice únicamente controladores programables 8237 para realizar el DMA puede realizar más de cuatro transferencias por DMA concurrentes.

Verdadero

216-La conexión de las salidas de tres registros hacia un bus común en el camino de datos puede realizarse usando...

dos multiplexores de 2 a 1

217-¿Cuál de los siguientes grupos de instrucciones IA32 sólo modifican los indicadores de estado sin almacenar el resultado de la operación?

CMP, TEST

218-¿Cuál de los siguientes grupos de instrucciones podrá pertenecer a un procesador con E/S mapeada en memoria?

LOAD, MOV, STORE

219-Al traducir de lenguaje C a ensamblador, gcc en máquinas Linux/IA-32 almacena (reserva espacio para) una variable “var” local a una función “fun” en una dirección de memoria referenciable (en lenguaje ensamblador) como: -k(%ebp), siendo k un número constante positivo relativamente pequeño

220-¿En qué técnica para determinar la dirección de comienzo de la rutina de servicio de interrupción se fija dicha dirección en los circuitos de la CPU?
Direcciones fijas.

221-Si $R0=2$, $R1=5$ y $M[3]=3$ ¿Qué valor toman $R0$, $R1$ y $M[3]$ tras ejecutarse la instrucción $XOR\ 1h[R0],R1$?
 $R0=2$, $R1=5$, $M[3]=6$

222-El sufijo l de la instrucción movl significa:
Que la instrucción trabaja con operandos de 32 bits (long word).

223-Las ventanas de registros solapadas se utilizan para ahorrar registros en el diseño del procesador.
Falso

224-¿Cuál de los siguientes lenguajes no permite el paso de parámetros por referencia?
C

225-Teniendo en cuenta que el tiempo de ejecución de un programa es proporcional al producto número de instrucciones del programa * número medio de ciclos de reloj por instrucción, la filosofía CISC pretende reducir el tiempo de ejecución reduciendo el número de instrucciones del programa y la RISC reduciendo el número medio de ciclos de reloj por instrucción.
Verdadero

226-En el 80x86, la instrucción "JNE etiqueta" es equivalente a "JNZ etiqueta".
Verdadero

227-Tras comparar números con signo, para saltar si menor se utilizan:
El overflow y el signo

228-Dada la siguiente declaración en lenguaje C, una estructura de este tipo podría ocupar, bien sea en un sistema Linux IA32 o bien en uno x86-64, un total de...

```
struct a{  
    int i;  
    double d;  
    char c;  
    short s; };
```

24 B

4 B relleno entre i y d, 1B entre c y s, 4B relleno tras s.

229-Cuál de las siguientes características es posterior a la segunda generación de computadores?

RISC.

230-Si usamos una estructura de bus con DMA:

la CPU puede dejar las transferencias entre MP y periféricos en manos de este controlador (DMA) y seguir ejecutando otras instrucciones.

231-La especificación de un bus a nivel eléctrico debe incluir las siguientes partes:

Alimentación, impedancia, nivel de señal,...

232-¿Cuál de las siguientes afirmaciones es cierta?

En E/S independiente, las instrucciones de acceso a memoria suelen ser más largas que las de E/S

233-Un conjunto de microoperaciones compatibles constituye una microinstrucción, y una secuencia de microinstrucciones es un microprograma.

Verdadero

234-¿Cuáles de las siguientes instrucciones utilizan sólo direccionamiento implícito?

lahf, movs

235-La instrucción cmovb %edx, %eax

copia en %eax el contenido de %edx si el indicador de acarreo es 1
"below" equivale a CF

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

236- Los microprocesadores RISC puede ser implementados en un tiempo más corto, pero requieren mayor área de silicio que los CISC.
falsa

237-Una línea de interrupción organizada en colector abierto permite conectar varios dispositivos de manera sencilla sin necesidad de circuitos combinacionales (puertas OR).
Verdadera

238-En el direccionamiento directo, la dirección efectiva se encuentra en un registro general del procesador.
falsa

239-El control residual se utiliza para:
reducir el tamaño de la memoria de control

240-¿Cuál de los siguientes elementos no forma parte de un canal de un controlador de acceso directo a memoria?

- a)Registro contador
- b)Registro de órdenes
- c)Registro de dirección
- **d)Registro de prioridades

241-En la E/S mapeada en memoria, el procesador (CPU) no distingue entre accesos a memoria y accesos a los dispositivos de E/S.
verdadero

242-Si varios dispositivos comparten una única línea de solicitud de interrupción se puede usar "polling" para identificar el origen de una interrupción.
verdadero

243-Una operación de transferencia READ-MODIFY-WRITE es ideal para implementar la instrucción TEST AND SET.
verdadero

244-La convención de llamada Linux/GCC x86-32 considera, respecto a convenios de uso de registros:

3 registros salva-invocante, 3 registros salva-invocado, y 2 especiales

245-¿Qué valor contendrá el registro edx tras ejecutar las dos instrucciones siguientes?

`movl $-1, %edx`

`movb $1, %dl`

11111111 11111111 11111111 00000001

246-En la realización de la práctica de la bomba digital, una parte del código máquina es el siguiente:

`0x080486e8 <main+120>: call 0x8048524 <strcmp>`

`0x080486ed <main+125>: test %eax,%eax`

`0x080486ef <main+127>: je 0x80486f6 <main+134>`

`0x080486f1 <main+129>: call 0x8048604 <boom>`

¿Cuál de los siguientes comandos cambiaría el salto condicional por un salto incondicional?

`set *(char*)0x080486ef=0xeb`

247-El direccionamiento inmediato no es más lento que el direccionamiento directo

verdadero

248-Supongamos dos CPU con bus de direcciones de ancho idéntico. Si una de ellas emplea E/S independiente y la otra mapeada en memoria, ¿cuál podrá acceder a una mayor cantidad de memoria?

La CPU con E/S independiente.

249-Sea un formato de microinstrucción que incluye dos campos independientes de 9 bits cada uno. Si se rediseña de modo que se solapen los dos campos, ¿cuántos bits se ahorran en cada microinstrucción?

8

250- ¿Cuál de las siguientes afirmaciones es incorrecta?

a)El repertorio de instrucciones es el conjunto de operaciones que es capaz de interpretar la unidad de control.

b)El repertorio de instrucciones debe ser capaz de realizar una tarea en un tiempo finito.

c)El modo de direccionamiento permite determinar un operando o la ubicación del operando.

***d)Los operandos siempre están almacenados en memoria.

251- ¿De qué depende el tamaño del contador de programa?

a) de la longitud del código de operación

b) del ancho del bus de datos

c) el tamaño no importa

***d) ninguna de las anteriores es cierta

252- El número -12 se almacenará en complemento a 2 en el registro %eax como:

0xFFFFFFFF4

253- En el controlador de DMA 8237 los registros de dirección de memoria y contador de bytes están duplicados para cada canal para que en el modo de autoinicio el circuito sea capaz de recordar los valores originales de esos registros.

Verdadero

254- Un sistema no segmentado tarda 200 ns en procesar una instrucción. Las instrucciones pueden ser procesadas en un cauce segmentado de 20 etapas con un ciclo de reloj de 12 ns. Cuando se procesan muchas instrucciones, la máxima ganancia de velocidad que podría obtenerse se acerca a:

16,67

255- El punto de entrada de un programa ensamblador en GNU/as Linux x86 se llama

_start

256- Como parte del proceso de compilación de una aplicación en lenguaje C, enlazar .o → .exe (de objeto proveniente de fuente C a ejecutable) usando sólo as y ld, sin gcc...

Basta usar ld, con los modificadores de gcc que corresponda, y añadiéndole el runtime de C

257- En los modos de direccionamiento del tipo Desplazamiento (Base, Índice, Factor Escala), puede usarse como

desplazamiento, cualquier constante de 1, 2 o 4 bytes (incluso el nombre de una

variable, por su dirección)

258- Un sistema no segmentado tarda 10 ns en procesar una instrucción. Las instrucciones pueden ser procesadas en un cauce (pipeline) de 5 segmentos con un ciclo de reloj de 4 ns. Cuando se procesan muchas instrucciones, la ganancia máxima de velocidad que se obtiene se acerca a:
2,5

259-Indique cuál de las siguientes características no es cierta en el direccionamiento indirecto a memoria a través de memoria:
La instrucción contiene la dirección de memoria exacta en que se encuentra el objeto.

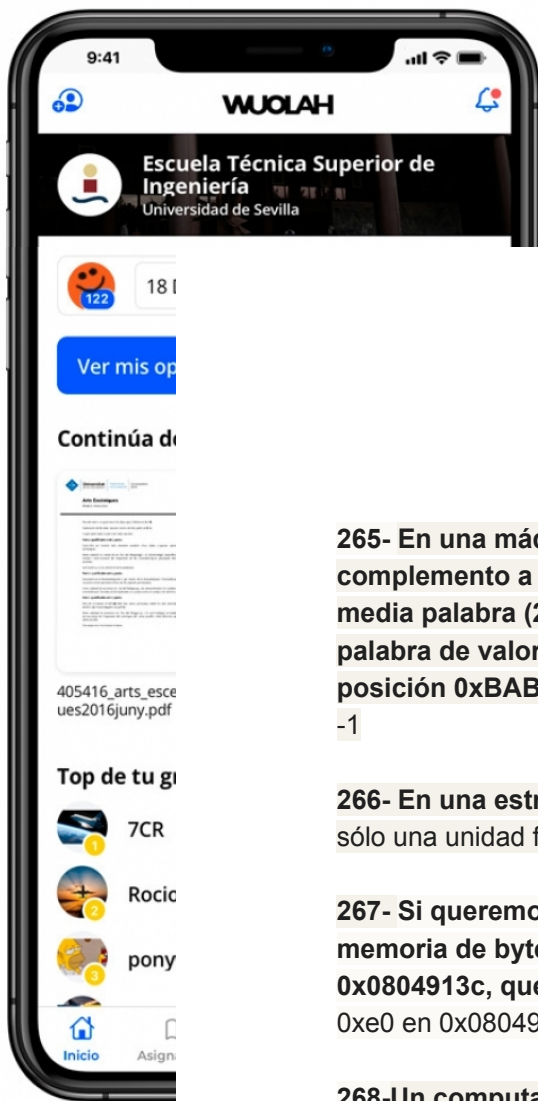
260- En la práctica “media” se pide sumar una lista de enteros *con* signo de 32 bits en una plataforma de 32 bits sin perder precisión, esto es, evitando overflow. ¿Cuál es el menor valor positivo que repetido en los *dos* primeros elementos de la lista causaría overflow con 32 bits al realizar la suma de *esos dos* primeros elementos de la lista?
0x4000 0000

261- Las interrupciones no se utilizan únicamente para realizar operaciones de E/S.
Verdadero

262- Si una pila crece hacia direcciones de memoria decrecientes, una instrucción PUSH utiliza direccionamiento indexado con postautodecremento, siendo SP el registro índice.
falsa

263- La técnica de sondeo, escrutinio o "polling"...
a)Se utiliza para identificar el destino de una interrupción
***b)Permite establecer un mecanismo de asignación de prioridades a los distintos dispositivos
c)En caso de utilizarse, es necesario emplear varias líneas para que los dispositivos soliciten una interrupción
d)Todas las respuestas anteriores son falsas

264-Cuál de las siguientes características es típica de la microprogramación horizontal?
Ninguna o escasa codificación.



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



265- En una máquina little-endian con memoria de bytes y representación en complemento a dos que permite accesos a memoria de tamaño byte (1B), media palabra (2B) y palabra (4B), si se almacena en la posición 0xBABC una palabra de valor -2, ¿qué se obtendría al consultar la media palabra en la posición 0xBABE?

-1

266- En una estructura de computador de bus único (bus del sistema): sólo una unidad funcional puede tener el control del bus en cada momento

267- Si queremos almacenar la palabra de 64bits 0x0000001f ffffffe0 en una memoria de bytes según la convención little-endian a partir de la posición 0x0804913c, quedará

0xe0 en 0x0804913c y 0x1f en 0x08049140

268-Un computador con 13 líneas de direcciones utiliza E/S mapeada a memoria. Si se supone que cada uno de los periféricos ocupa 4 direcciones y que el número de periféricos que se planea conectar es de 2^{10} , ¿qué tamaño de memoria admite el computador?

2^{12} palabras

269-La segunda generación de computadores se caracteriza tecnológicamente por la utilización del transistor.

V

270- Son funciones de la unidad de control:
el secuenciamiento de las instrucciones máquina

271- La ecuación básica de rendimiento calcula
cuánto tiempo tarda en ejecutarse un programa concreto conociendo su número de instrucciones y el número de etapas (promedio) y la frecuencia del procesador

272- ¿Cuál de las siguientes afirmaciones es cierta?

a) la unidad de control necesita como entrada el registro contador de programa para saber cuál es la instrucción que debe ejecutar a continuación realmente la UC copia PC en MAR, y lo que lee en MDR (captación) lo lleva a IR que sí es entrada a la UC (decodificación)

b) la arquitectura von Neumann de los computadores tradicionales consiste en tener almacenados los datos separados de las instrucciones en memorias distintas vimos en [T4.2EjmSeg] tr.12 que tener memoria de instrucciones separada de la de datos es una variante llamada "arquitectura Harvard", llamándose "arquitectura Princeton" la original
https://en.wikipedia.org/wiki/Von_Neumann_architecture
https://en.wikipedia.org/wiki/Modified_Harvard_architecture



c) el registro de estado (flags) es un registro de propósito específico cuyo contenido puede ser visto directa o indirectamente por el usuario mediante el uso de ciertas instrucciones específicas aunque no hemos visto pushf y popf, por eliminación ésta es la respuesta

d) el registro de direcciones de memoria es un registro de propósito general que puede contener tanto direcciones como datos
MAR no está disponible al programador, lo usa la UC para indicar la dirección de memoria a leer/escribir

273- La 5ª generación de computadores comenzó aproximadamente en 1971 con el primer microprocesador.

F

274-¿Cuántos bits hacen falta como mínimo para implementar tres niveles de inhibición de interrupciones (general, nivel y máscara) en un sistema con cuatro niveles de interrupción?

7

275-Un circuito controlador de interrupciones permite resolver prioridades entre las fuentes de interrupción conectadas a él.

Verdadero

276-En un sistema de 32bits, ¿cuál de las siguientes expresiones C es equivalente a la expresión $(x[2] + 4)[3]$?

(Asumir que x se ha declarado como `int **x`. Recordar que C usa aritmética de punteros. Notar que muchos de los paréntesis no son necesarios, sólo se han añadido para evitar confusiones por precedencia de operadores)

`*((*x + 2)) + 7`

277-Alguna de las siguientes técnicas NO es de utilidad para determinar la causa de una interrupción

•a)

Línea de reconocimiento INTA#

b)

Interrupciones vectorizadas

x

c)

Múltiples líneas de interrupción INT1#, INT2#...

f

d)

Consulta de estado, o polling

278-¿A qué tipo de interrupciones corresponde la forma de determinar la dirección de comienzo de una rutina de interrupción en la que se envía una instrucción de bifurcación completa?

Interrupciones vectorizadas

279-El programa ensamblador siempre resuelve todas las referencias usadas en el fichero fuente.

Falso

280-La instrucción TEST_AND_SET comprueba si la posición de memoria especificada como operando vale 0 y a continuación la pone a 1, todo ello sin posibilidad de interrupción.

Verdadero

281-En una arquitectura de registros de propósito general (a nivel de lenguaje máquina):

a)

operar usando registros es más rápido.

b)

la generación de código resulta más simple que en arquitecturas de pila o acumulador.

c)

se evita el cuello de botella (por ejemplo, pila, o acumulador) que otras arquitecturas presentan al evaluar expresiones aritméticas complejas

✓•d)

todas las respuestas anteriores son ciertas.

282-¿Cuál de las siguientes direcciones NO está alineada a double (8-byte)? (Al no poder escribir el 2 como subíndice, aclaramos que ")2" indica binario)

1110110101110100)2

*Estudialo bien, que
tiene pinta de importante*

*Esto lo pregunta
seguuuuuuuro!*

*Echa un vistazo
verás que guay*



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

283-Considerar la declaración C

```
int array[10] = {0, 1, 2, 3, 4, 5, 6, 7, 8, 9};
```

Suponer que el compilador tiene la dirección de array en el registro %ecx.

¿Cómo se

movería el valor array[3] al registro %eax? Asumir que %ebx es 3.

```
movl (%ecx,%ebx,4),%eax
```

284-Para traducir una construcción if-then-else de lenguaje C a lenguaje ensamblador, gcc utiliza generalmente

un salto condicional, según la condición opuesta a la del código C, y otro salto incondicional

285-Según el convenio little-endian, encontraremos el byte más significativo en una dirección menor.

Falso

286-Para conectar las salidas de dos registros hacia un bus común en el datapath...

se pueden usar dos buffers triestado.

287-Las operaciones elementales de transferencia de datos en E/S por interrupciones deben ser realizadas por programa.

Verdadero

288-Cuanto más horizontal es la microprogramación más largas son las microinstrucciones.

Verdadero

289-¿Qué técnica de E/S requiere menos atención por parte del procesador?

E/S mediante acceso directo a memoria

290-¿Qué técnica de E/S consume menos tiempo del procesador?

E/S mediante DMA

291-Una instrucción máquina puede desglosarse en las siguientes operaciones elementales:

$sp := sp - 1; m[sp] := pc; pc := x$

llamada a subrutina

292-El 8255 es un interfase paralelo de periféricos que puede utilizarse para E/S programada, pero también puede generar interrupciones.

Verdadero

293-En 8086, los parámetros a las subrutinas se pueden pasar:

a)

a través de variables globales

b)

a través de los registros

c)

a través de la pila

✓•d)

todas las anteriores son ciertas

294-En arbitraje por "daisy-chain" la señal BUS_REQUEST es compartida por los maestros potenciales.

Verdadero

295-Las instrucciones JB y JNAE del Pentium provocan un salto si...

CF == 1

296-Una instrucción de llamada a subrutina es más compleja en general que una de salto.

Verdadero

297-¿Cuál de las siguientes afirmaciones acerca del daisy-chain es cierta?

- a) Es incompatible con la técnica de sondeo o polling
- b) Todos los componentes se conectan directamente y con igual prioridad al procesador o gestor de interrupciones
- ✓ • c) Los componentes se comportan de forma cooperativa: sólo al de mayor prioridad se le concede la interrupción o se apodera del bus de comunicaciones
lo del "bus de comunicaciones" no se explica en las transparencias actuales - el daisy-chain se puede usar también como método de arbitraje para conceder el bus - las señales suelen llamarse BR/BG (Bus request/grant) en lugar de INTR/INTA (IRQ request/acknowledge)
- d) Los componentes están conectados todos con todos y un gestor centralizado decide la prioridad

298-¿En qué modo de transferencia el controlador de DMA programable 8237 no tiene en cuenta el registro contador?

Transferencia por demanda

299-¿Cuál afirmación es FALSA en arquitecturas x86-64?

- a) El tamaño de las posiciones de memoria es 64 bits ←Esta es la falsa
- b) El tamaño de un double es 64 bits
- c) El tamaño de los registros es 64 bits
- d) El tamaño de un puntero es 64 bits

300-En la práctica de la bomba, el tercer ejercicio consistía en usar un editor hexadecimal para crear un ejecutable sin “explosiones”. Para saber qué contenidos del fichero hay que modificar, se puede utilizar... (marcar la opción *falsa*)

hexedit

el enunciado implícitamente indica que no basta con hexedit. Aún así hubo quien la dejó en blanco (pocos) y quien falló (50%)

301-En los computadores con arquitectura Von Neumann los programas están en memoria principal (o caché) cuando se ejecutan.

Verdadero

302-La instrucción seta %al (seta significa "set if above"):

Pone AL a 1 si CF=0 y ZF=0

303-¿Cuál de las siguientes afirmaciones acerca del concepto de interrupción no es cierta?

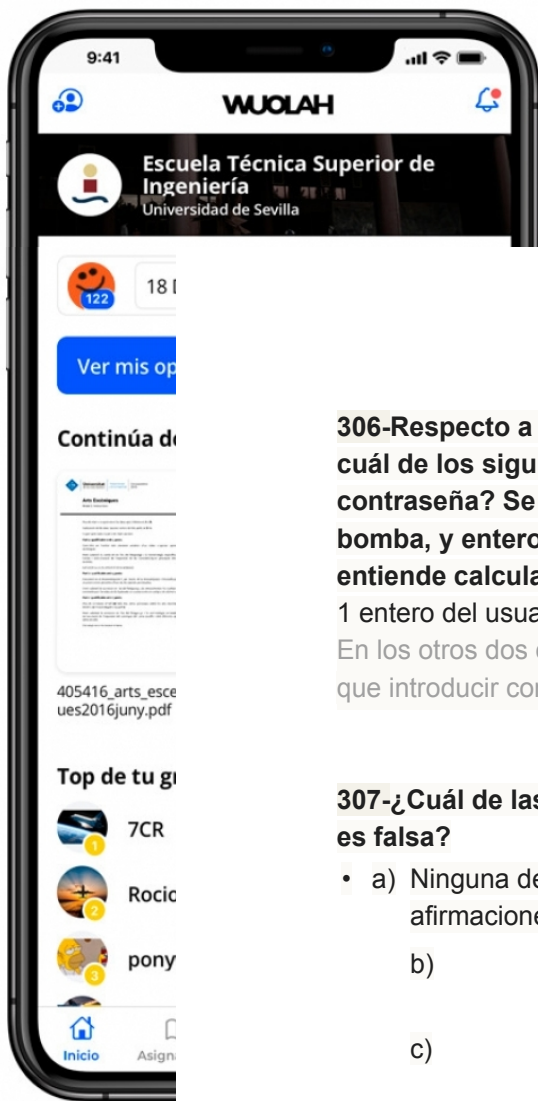
- a) Es una bifurcación normalmente externa al programa en ejecución
- b) Su objetivo es reclamar la atención del procesador
- c) Solicita que se ejecute un programa específico para tratarla
- d) Ninguna de las anteriores <-Esta

304-En las instrucciones aritméticas con dos operandos de un procesador con arquitectura de pila, los dos operandos, implícitos, son la cima de la pila y el elemento siguiente de la cima de la pila.

Verdadero

305-La principal desventaja de la nanoprogramación es que requiere un programa ensamblador muy complejo.

Falso



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



306-Respecto a las bombas estudiadas en la práctica "bomba digital", ¿en cuál de los siguientes tipos de bomba sería más difícil descubrir la contraseña? Se distingue entre enteros definidos en el código fuente de la bomba, y enteros solicitados al usuario mediante scanf(). Por "procesar" se entiende calcular el n-ésimo elemento de la serie de Fibonacci.

1 entero del usuario se procesa, y se compara con el entero del fuente

En los otros dos casos usando el debugger se puede ver el resultado literal que hay que introducir como contraseña, parando justo antes de comparar

307-¿Cuál de las siguientes afirmaciones acerca del concepto de interrupción es falsa?

- a) Ninguna de las afirmaciones es falsa **<-ESTA**
- b) Solicita que se ejecute un programa específico para tratarla
- c) Su objetivo es reclamar la atención del procesador
- d) Es una bifurcación normalmente externa al programa en ejecución

308-Respecto a la convención de llamada usada en Linux/gcc:

Hay registros que pueden ser modificados libremente por las subrutinas, y otros que, si se modifican, se deben restaurar posteriormente. Y también hay registros especiales

309-¿Cuál de las siguientes afirmaciones es cierta?

- a) Ninguna de las otras respuestas es cierta
- b) Los estándares ATA/IDE, SCSI y Firewire (IEEE 1394) definen buses de funcionamiento paralelo a diferencia del estándar USB que define un bus de funcionamiento serie
- c) El bus AGP se utiliza para conectar tarjetas gráficas y controladoras de disco
- d) Los buses PC XT, AT/ISA, MCA, EISA, VLB, PCI y AGP son buses de placa madre de PC **<-ESTA**

310-Un 8086 necesita al menos 1 KB de memoria RAM para funcionar correctamente.

Falso

311-¿Cuál de las siguientes afirmaciones acerca de las interrupciones en el PC es cierta?

- a) Ninguna de las otras respuestas es cierta **<-ESTA**
- b) No todas las interrupciones se pueden generar por software
- c) Cada vector de interrupción es una palabra de 16 bits
- d) Existen 1024 vectores de interrupción

312-Respecto a la diferencia entre dispositivos activos y pasivos en un bus podemos decir:

a) Los dispositivos pasivos siempre son esclavos

b) Los dispositivos activos pueden actuar como maestros



•

c) Las respuestas a y b son ciertas

d) Las respuestas a y b son falsas

313-Respecto a registros de propósito general (RPG), el 80386 tiene:

8 registros de 32 bits

314-Suponga una memoria de microprograma de n microinstrucciones de w bits cada una. Suponiendo que de esas n microinstrucciones, hay 2^m distintas, el ahorro en bits si se utiliza nanoprogramación es $n \cdot w - (n \cdot m + 2^m \cdot w)$.

V

315- Sobre las técnicas de transferencia en operaciones de E/S:

a) Pueden ser controladas por programa o por hardware

b) Si se emplea E/S programada puede hacerse con consulta de estado o sin consulta de estado

c) En el caso de utilizar E/S mediante DMA hace falta emplear un controlador de DMA



•

d) Todas las respuestas anteriores son ciertas

316-Un 8086 puede funcionar correctamente con 1 MB de memoria ROM.

V

317-En IA32, tras dividir 0x640000 (64 bits) entre 0x8000 (32 bits), el resultado será:

0xC8 en EAX y 0x0 en EDX

318-La práctica “parity” debía calcular la suma de paridades impar (XOR de todos los bits) de los elementos de un array. Un estudiante entrega la siguiente versión de parity5:

```
int parity5(unsigned* array, int len){
    int i,j,res=0;
    unsigned x;
    for (i=0; i<len; i++){
        x=array[i];
        for (j=sizeof(unsigned)*4;
            j>0; j=j/2){
            x^=x>>j;
        }
        x = x & 0x1;
        res+=x;
    }
    return res;
}
```

Esta función parity5:

produce siempre el resultado correcto

solemos escribir `res+=x&0x1`, en lugar de ponerlo en 2 sentencias C

319-El registro MBR...

contiene el valor que va a ser almacenado en la memoria, o bien se usa para recibir un valor procedente de la memoria

320-Un sistema no segmentado tarda 20 ns en procesar una instrucción. Las instrucciones pueden ser procesadas en un cauce (pipeline) de 4 segmentos con un ciclo de reloj de 5 ns. Cuando se procesan muchas instrucciones, la ganancia máxima de velocidad que se obtiene se acerca a:

4

321-Si queremos almacenar la palabra de 16 bits 8965h en memoria según "little-endian", quedará almacenada a partir de la posición 8600h como:
en el byte 8600h se guarda 65h y en el byte 8601h se guarda 89h

322-En las últimas generaciones de computadores la mejora de prestaciones viene dada por:

avances en tecnología y avances en la estructura y arquitectura del computador.

323-Los arrays bidimensionales en lenguaje C se almacenan en orden...
mayor-de-fila" (row-major)

324-La secuencialidad es la forma de direccionamiento implícita en el flujo de ejecución de un programa.

V

325-Un controlador de DMA suele ser programado con la siguiente información relativa a una operación de E/S:

tipo de operación, tamaño de bloque a transferir, dirección inicial de memoria

326-Una implementación diferencial del bus SCSI permite mayor distancia o velocidad que una "single-ended".

V

327-Más de la cuarta parte de las instrucciones máquina que se ejecutan en un programa típico son de movimiento o transferencia de datos.

V

328-A qué tipo de interrupciones pertenecen las condiciones de tiempo real y los fallos hardware?

No enmascarables

329-La diferencia entre las instrucciones test y cmp consiste en que

Estúdialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

a) test realiza una operación and lógico, mientras que cmp realiza una resta

b) test modifica sólo los flags lógicos (ZF,SF) mientras que cmp modifica los aritmético-lógicos (ZF,SF,CF,OF)

c) ambas respuestas son correctas

d) ambas respuestas son incorrectas

330-¿Cuál de las siguientes afirmaciones es cierta?

a) Al realizar la segmentación de cauce aumenta en general el tiempo necesario para la ejecución de un programa

b) Debido a que pueden existir dependencia de datos, los resultados de un programa pueden ser diferentes a si el programa se ejecutara sin segmentación

c) La segmentación de cauce disminuye el número de instrucciones necesarias para la ejecución de un programa

d) Ninguna de las afirmaciones anteriores

331-Una instrucción de salto si menor, para números positivos sin signo, tiene que comprobar el valor de:
el bit de acarreo

332-¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila?:

push #4

push #7

add

push #10

sub

1

333-Para traducir una construcción if-then-else de lenguaje C a lenguaje ensamblador, gcc utiliza generalmente

un salto condicional, según la condición opuesta a la del código C, y otro salto incondicional

334-No en todas las instrucciones máquina

hay una fase de captura de operandos

335-El programa RISC

ld r4,(r2)

ld r5,(r3)

add r6,r4,r5

st (r1),r6

Almacena la suma de los contenidos de las posiciones de memoria direccionadas por los registros r2 y r3, y almacena el resultado en la posición de memoria direccionada por el registro r1.

336-¿Cuál de las siguientes características es posterior a la segunda generación de computadores?

RISC

337-¿En qué pareja de registros están el dato/instrucción que se leerá o escribirá en memoria, y la dirección de memoria?

MBR y MAR

338-En un procesador con segmentación de cauce, aumentar el número de etapas (p.ej. de 2 a 4, o de 4 a 8), tiene en general como consecuencia:

Un incremento de las prestaciones

339-¿Cuál de las siguientes afirmaciones acerca de las interrupciones en el PC es cierta?

Todas las interrupciones se pueden generar por software

340-¿Cuál de las siguientes listas menciona registros x86-64 del mismo tipo respecto a convenio de uso? (salva-invocante, invocado, etc)

a)

RAX, RBX, RCX, RDX

•b)

CL, DX, R8d, R9

c)

RBX, RSI, RDI

☒

d)

RSP, RBP

341-Con tres controladores de interrupciones 8259 se pueden manejar exactamente:

a)

8 niveles de prioridad

b)

16 niveles de prioridad

☒

c)

24 niveles de prioridad

•d)

Ninguna de las anteriores es cierta

342-La instrucción SKIP pone a 0 un registro o posición de memoria si se cumple una condición.

Falso

343-Si AX = FA50h y ejecutamos AND AX, 00FFh

El registro AH se pone a 0

344-El cuerpo del siguiente código C: unsigned copy(unsigned u) {return u;} puede traducirse a ensamblador como:

`movl 8(%ebp), %eax`

345-¿Qué modificador (switch) de as hace falta para ensamblar una aplicación de 32bits en un sistema de 64bits en el que se ha instalado también el compilador de 32bits?

-32

346-En el direccionamiento inmediato, tras captarse completamente la instrucción:

se accede al operando, que es una constante contenida en la propia instrucción.

347-¿Cuál de los siguientes contenidos no está incluido en un fichero ELF ejecutable?

a)

código máquina
sección .text

b)

tabla de símbolos
incluso símbolos de depuración con -g

c)

variables globales
secciones .data/.bss

✓•d)

pila del usuario
por exclusión... y por lógica, para qué almacenarla si está vacía

348-La precaptación (cola de instrucciones) está relacionada con...

Los riesgos estructurales (intenta evitar el efecto de un fallo de cache)

349-¿Cuántos niveles de interrupción podremos gestionar si disponemos de 7 controladores de interrupciones programables 8259?

50



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



350-No hay diferencia entre un desplazamiento lógico a la derecha y un desplazamiento aritmético a la derecha.

Falso

351-Si se almacena el número de 16 bits 1234h en la palabra (16 bits) 0 de memoria en una arquitectura "Big Endian", el byte 0 contendrá 12h y el byte 1 contendrá 34h.

Verdadero

352-En las arquitecturas RISC:

se usan instrucciones muy simples que se pueden segmentar.

353-¿Cuál de las siguientes parejas de mnemotécnicos de ensamblador IA32 corresponden a la misma instrucción máquina?

JZ (saltar si cero), JE (saltar si igual)

354-El primer parámetro de printf:

es un puntero

355-En un 8086, la ejecución de una instrucción LODSB seguida inmediatamente de una STOSB nunca modifica el contenido de ninguna posición de memoria

Falso

356-En la arquitectura Von Neumann...

el programa se encuentra residente en memoria.

357-En una microinstrucción que hace uso del registro de control residual, el contenido de éste normalmente se interpreta como señales de control.

V

358-Para direccionar una memoria de bytes en la que quepan 1G palabras de 32 bits se necesitarán:

32 bits

359-Cuando dos o más instrucciones necesitan un recurso hardware en el mismo ciclo, se trata de un riesgo:
estructural

360-La instrucción INC [3] no tiene sentido.

F

361-Cuando una CPU dispone de muchas líneas de interrupción con un dispositivo en cada una, será necesario utilizar "polling" para detectar la fuente de la interrupción.

F

362-¿Cuál de las siguientes afirmaciones sobre el direccionamiento absoluto es falsa?

El tamaño del operando direccionado queda limitado por el nº de bits del campo dirección de memoria.

363-Un programa con muchas bifurcaciones hace que no se aprovechen al máximo las prestaciones del pipeline.

V

364-Si el sistema operativo lo permite, la tabla de vectores de interrupción puede ser modificada por el usuario.

V

365-Si el registro EAX contiene X, la sentencia en C

x &= 0x1;

se traducirá a ensamblador como:

andl \$1, %eax

366-Al diseñar el formato de instrucción:

se suele omitir el campo que indica la siguiente instrucción (la siguiente a ejecutar es la siguiente en memoria, salvo en caso de salto).

367-Se llama "Broadcall" a la escritura simultánea en varios esclavos.

F

368-La transmisión isócrona garantiza un ancho de banda fijo sin que se produzcan interrupciones en el flujo de datos.

V

369-Sobre la E/S mapeada en memoria podemos decir que:

Usa direcciones de memoria para acceder a puertos de E/S

370-Respecto a tamaños de tipos integrales en x86 y x86-64, la excepción es que

long int pasa de 4 B a 8 B

371-En los modos de direccionamiento del tipo

Desplazamiento(Base,Indice,Factor Escala), puede usarse como

desplazamiento, cualquier constante de 1, 2 o 4 bytes (incluso el nombre de una variable, por su dirección)

372-Una computadora puede funcionar prescindiendo de:

un acumulador

373-Los compiladores pueden generar código más fácilmente, y también código más eficiente, para conjuntos de instrucciones tipo RISC.

V

374-Alguna de las siguientes afirmaciones sobre sistemas Linux x86-64 no es cierta

Todos los argumentos de función se pasan a través de la pila

375-Los microprocesadores RISC puede ser implementados en un tiempo más corto, y requieren menos área de silicio que los CISC.

V

376-Dada la siguiente definición de datos:

```
lista: .int 0x10000000, 0x50000000,  
       0x10000000, 0x20000000
```

```
longlista: .int (.-lista)/4
```

```
resultado: .quad 0x123456789ABCDEF
```

```
formato: .ascii "suma=%llu=%llx hex\n\0"
```

```
movl $lista, %ebx
```

377-La instrucción xor \$3, %eax tiene como resultado:

Cambiar 0<->1 (complemento a 1 de) los últimos 2 bits del registro EAX

378- El direccionamiento indirecto a través de registro es más rápido que el indirecto a través de memoria.

V

379- Una de las diferencias entre el 8086 y el 8088 es que este último no dispone de BIU ("Bus Interface Unit").

F

380- Las arquitecturas memoria-memoria tienen la ventaja de emplear instrucciones máquina muy cortas y así los accesos a memoria son mínimos.

F

381- Todas las instrucciones de salto/bifurcación realizan una operación del tipo $PC = X$, si bien X puede ser un dato inmediato, el contenido de un registro, o el contenido de una posición de memoria.

F

382- Un procesador emplea codificación en bloque del código de operación. Existen 123 instrucciones que tienen una longitud de 16 bits. ¿A cuántas direcciones de memoria pueden acceder como máximo si todas emplean una estructura "código de operación + dirección de memoria"?

512

383- Si una pila crece hacia direcciones de memoria decrecientes, una instrucción PUSH utiliza direccionamiento indexado con postautodecremento, siendo SP el registro índice.

F

384- ¿Cuántos controladores de interrupciones 8259 hacen falta como mínimo para manejar 25 líneas de interrupción?

✓ • d) 4

385- Una instrucción de "salto si igual" tiene que comprobar el valor de:

- c) el bit de
cero

386- Un diseño CISC pretende disminuir el número de instrucciones a ejecutar por un programa, mientras que uno RISC pretende disminuir el número medio de ciclos por instrucción.

Estudíalo bien, que
tiene pinta de importante

Esto lo pregunta
segurísimo!

Echa un vistazo
verás que guay



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

Verdadero

387-Dentro de una función declarada como void swap(int *xp, int *yp), que intercambia los valores de los dos enteros cuyas direcciones de memoria (punteros) son pasadas como parámetros a la función, la instrucción movl 12(%ebp),%ecx copia en %ecx...

el valor del puntero pasado como segundo parámetro

388-Respecto a direccionamiento a memoria en ensamblador IA32 (sintaxis AT&T), de la forma D(Rb, Ri, S), sólo una de las siguientes afirmaciones es FALSA. ¿Cuál?

- a) El factor de escala S puede ser 1, 2, 4, 8
- b) ESP no se puede usar como registro índice
- c) EBP no se puede usar como registro base
- d) El desplazamiento D puede ser una constante literal (1, 2 ó 4 bytes)

389-Para obtener una única velocidad comparativa final, el benchmark SPEC CPU combina las velocidades de ejecución de una serie de tests, respecto a un ordenador de referencia, usando la media...

- c) geométrico

390-Por x86-64 se entiende la misma arquitectura de repertorio (ISA) que AMD64

391-Las rutinas de servicio de interrupción son microprogramas que pueden ser escritos por el usuario.

Falso

392-En un PC, un dispositivo que pida interrupciones a través del controlador de interrupciones 8259 no podrá interrumpir por segunda vez a la CPU hasta que no mandemos el comando EOI (20h) al 8259 (puerto 20h).

VERDADERO

393-En las instrucciones aritméticas con dos operandos de un procesador con arquitectura de pila, los dos operandos...

son la cima de la pila y el elemento siguiente de la cima de la pila.

394-Si queremos almacenar la palabra de 16 bits 8965h en memoria según "big-endian", quedará almacenada a partir de la posición 1000h como
en el byte 1000h se guarda 89h y en el 1001h 65h

395-¿Qué novedad se desarrolló en la tercera generación de computadores?

Los circuitos integrados

396-En el direccionamiento inmediato, la dirección efectiva se encuentra en un registro general del procesador

Falso

397-¿Cuál de las siguientes afirmaciones sobre la segmentación de cauce es cierta?

En general, un operación segmentada ("pipelined") requiere el mismo tiempo o más, desde el principio hasta el fin, que la misma operación en una implementación no segmentada

398-¿Cuál de las siguientes afirmaciones es correcta?

- ✓ • a) Las instrucciones en lenguaje máquina se almacenan y tratan como cadenas de unos y ceros.
- b) Las instrucciones en lenguaje ensamblador se almacenan y tratan como cadenas de unos y ceros.
- c) El lenguaje máquina es igual para todos los computadores.
- d) El lenguaje ensamblador es igual para todos los computadores.

399-Cuando se usan interrupciones vectorizadas, el periférico puede suministrar al procesador un índice referente a una tabla de vectores de interrupción.

Verdadero

400-Los modos de direccionamiento de una instrucción se especifican en ensamblador mediante las directivas

Falso

401-El programador de lenguaje ensamblador necesita conocer:

la arquitectura del ordenador.

402-¿Qué forma de realizar acceso directo a memoria es más rápida?

Transferencia de bloques o parada de CPU

403-En un sistema IA32 Linux, ¿cuál es el tamaño de un long?

4 bytes

404-¿Qué hace gcc -S?

Compilar .c → .s (fuente C a fuente ASM)

405-Un sistema no segmentado tarda 20 ns en procesar una instrucción. Las instrucciones pueden ser procesadas en un cauce (pipeline) de 4 segmentos con un ciclo de reloj de 6 ns. Cuando se procesan muchas instrucciones, la ganancia máxima de velocidad que se obtiene se aproxima a:

3,33

406-Las unidades de control microprogramadas utilizan habitualmente memorias RAM para almacenar los microprogramas.

Falso

407-Justo antes de que una instrucción máquina escriba un resultado en memoria:

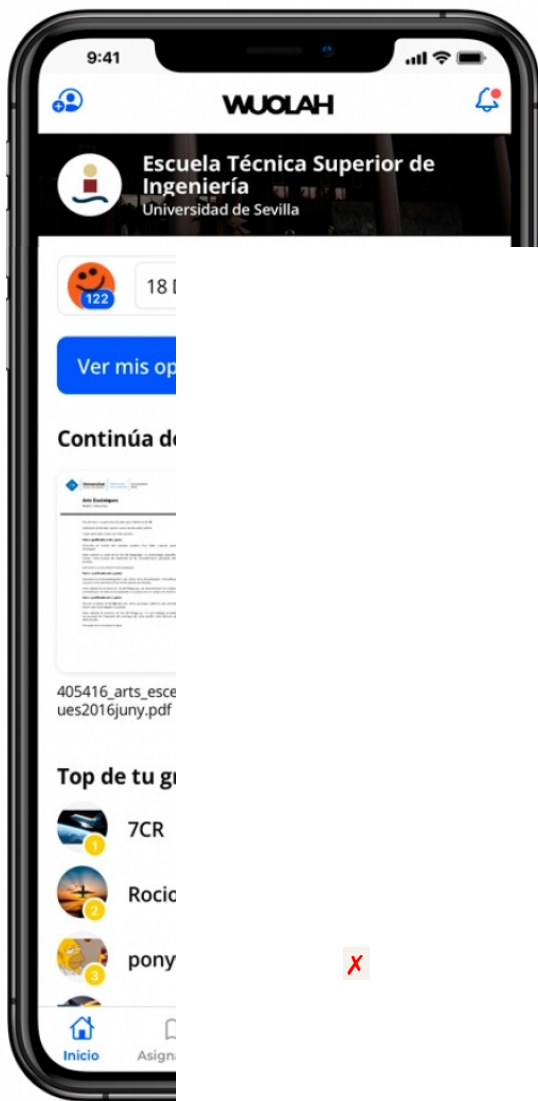
en MBR está el resultado y en MAR la dirección donde se almacenará

408-En la práctica "media" se suma una lista de 32 enteros de 4 B con signo para producir una media y un resto usando la instrucción IDIV. ¿Cuál de las siguientes afirmaciones es falsa?

a) El resto siempre tiene el mismo signo que la suma
división truncada IDIV - resto del mismo signo que dividendo
En matemáticas se usa división euclídea - resto modular $0 \leq r < \text{divisor}$
https://es.wikipedia.org/wiki/Divisi%C3%B3n_eucl%C3%ADdea
a

•

b) La media se redondea al entero más próximo división truncada IDIV - no se redondea, se trunca



Descarga la APP de Wuolah.

Ya disponible para el móvil y la tablet.



c) IDIV
produce el
mismo
resto que el
operador %
en lenguaje
C
división
truncada
ambos -
resto del
mismo
signo que
dividendo

d) IDIV
produce el
mismo
cociente
que el
operador /
en lenguaje
C
división
truncada
ambos -
resto del
mismo
signo que
dividendo

409-¿Qué modificador (switch) de ld hace falta para enlazar una aplicación de 32bits en un sistema de 64bits en el que se ha instalado también el compilador de 32bits?

-m elf_i386

410-¿Cuál de las siguientes afirmaciones es correcta?

Las instrucciones en lenguaje máquina se almacenan y tratan como cadenas de unos y ceros.

411-Un sistema no segmentado tarda 50 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce ("pipeline") de 5 segmentos con un ciclo de reloj de 10 ns. Cuando se procesan muchas tareas, la ganancia de velocidad que se obtiene se acerca a 5.

Verdadero

412-Si queremos almacenar la palabra de 16 bits 0x8965 en una memoria de bytes según "little-endian", quedará almacenada a partir de la posición 0x8600 como

$M[0x8600]=0x65$ y $M[0x8601]=0x89$

413-Considerar las siguientes declaraciones de estructuras en una máquina Linux de 64-bit.

```
struct RECORD {  
    long value2;  
    int ref_count;  
    char tag[4];  
};
```

```
struct NODE {  
    double value;  
    struct RECORD record;  
    char string[8];  
};
```

También se declara una variable global "my_node" como sigue:
`struct NODE my_node;`

Si la dirección de my_node es 0x601040, ¿cuál es el valor de &my_node.record.tag[1]?

0x601055

414-¿Qué hace gcc -O?

Compilar con optimización, igual que -O1

415-En una bomba como las estudiadas en prácticas, del tipo...

0x080486e8 <main+120>: call 0x8048524 <strncmp>

0x080486ed <main+125>: test %eax,%eax

0x080486ef <main+127>: je 0x80486f6 <main+134>

0x080486f1 <main+129>: call 0x8048604 <boom>

0x080486f6 <main+134>: ...

la contraseña es...

a) el string almacenado a partir de
0x8048524

b) el string almacenado a partir de
0x80486f6

c) el string almacenado a partir de
0x8048604

d) ninguna de las anteriores

416-Las técnicas principales de E/S son (señalar la respuesta falsa)

a) IRQ (por
interrupciones)



•

b) E/S cableada
(hardwired)

c) E/S programada

d) DMA (por acceso
directo)

417-Una forma usual de realizar el arbitraje distribuido consiste en una competición por la concesión del bus realizada por medio del envío por cada maestro peticionario de un número de arbitraje que lo identifica, de manera que un solo número "gane", y se le conceda el bus al maestro con ese número ganador.

VERDADERO

418-Si AX = FA50h y ejecutamos XOR AX, 00FFh

Se realiza el complemento a 1 de AL

419-La instrucción "desplazar a la derecha aritméticamente" suele ser idéntica a la "desplazar a la derecha lógicamente".

FALSO

420-Suele existir una instrucción en el repertorio de la mayoría de los microprocesadores para inhibir la petición HOLD del controlador de DMA.

FALSO

421-Respecto a los conceptos de procesamiento segmentado y superescalar, una de las siguientes afirmaciones es falsa

En cualquier procesador resulta ventajoso usar una cola de instrucciones, pero es más importante para uno segmentado (fundamental) que para uno superescalar (conveniente)

423-La CPU no guarda automáticamente el contexto del programa que ejecuta cuando le llega y atiende una petición de DMA.

Verdadero

424-La diferencia entre temporización de bus semisíncrona y asíncrona es que en la semisíncrona las transferencias ocurren en algún múltiplo de ciclo de reloj, y en la asíncrona no existe reloj del bus

VERDADERO

425-Una unidad de control microprogramada con secuenciamiento explícito con dos direcciones por microinstrucción, tiene una memoria de control con 35 bits de longitud de palabra. Si las microinstrucciones emplean 15 bits en total para los campos de control y de tipo y condición de salto, el número máximo de palabras de la memoria de control de esta unidad de control microprogramada es de:

2^{10}

426-Si en un bus de direcciones de 32 bits se decodifica parcialmente la dirección de un dispositivo de 32 posiciones usando 22 bits, ¿cuántas veces aparecerá repetido en el mapa de memoria?

32

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

32

el dispositivo tiene 32 puertos, usa 5 bits de direccionamiento (probablemente los 5 LSB), pero en lugar de decodificarse con 27, se usan sólo 22 bits (probablemente los 22 MSB) de manera que quedan 5 bits (probablemente intermedios) sin usar, que pueden tomar 32 combinaciones posibles

427-La instrucción DISABLE (CLI en el 8086) inhibe la petición HOLD del controlador de DMA.

Falso

428-Suponga que la micropalabra de una máquina microprogramada tiene 8 bits de ancho y se usan 256 micropalabras diferentes en un microprograma de 512 micropalabras. No se ahorran bits usando nanoprogramación.

Verdadero

429-Las instrucciones máquina más usadas según el análisis dinámico son las de bifurcación.

Falso

430-El ajuste de marco de pila que gcc (Linux/IA-32) prepara para todas las funciones consiste en las instrucciones

```
pushl %ebp  
movl %esp,  
%ebp
```

431-Algunas de las ventajas de la E/S mapeada en memoria frente a la E/S aislada o independiente son:

El diseño de la CPU es más sencillo.

432-En la práctica “media” se pide sumar una lista de 32 enteros *con* signo de 32bits en una plataforma de 32bits sin perder precisión, esto es, evitando overflow. ¿Cuál es el mayor valor negativo (menor en valor absoluto) que repetido en toda la lista causaría overflow con 32bits?

0xfbff

ffff

433-La transferencia de datos en un computador y los dispositivos de E/S puede manejarse de diversos modos. Uno de los siguientes es falso; indíquelo:

Manejo de todas las líneas del bus de control, paralizando la CPU

434-Las señales de carga/incremento/desplazamiento de registros, las de selección de entradas de multiplexores, y las de selección de función de la ALU son entradas a la unidad de control

FALSO

435-¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila: push #4; push #7; add; push #10; sub?

1

436-Un controlador de DMA de un sistema de que emplee buses separados avanzados suele ser programado con la siguiente información relativa a una operación de E/S

tipo de operación, tamaño de bloque a transferir, dirección inicial de memoria

437-¿Por qué se impusieron las arquitecturas de registros de propósito general a las arquitecturas basadas en pila?

Porque las basadas en registros son capaces de lograr un mejor rendimiento cuando se asignan variables a registros

438-¿Cuál de los siguientes microprocesadores no es de 64 bits?

Pentium III

439-¿Cuál de las siguientes afirmaciones acerca de las interrupciones en el PC (modo real) es cierta?

a) Existen

1024

vectores de
interrupción



b) Cada vector de interrupción es una doble palabra de 32 bits formada en primer lugar (dirección menor) por el segmento y seguida por el desplazamiento (dirección mayor) de cada rutina de servicio de interrupción

c) No todas las interrupciones se pueden generar por software

d) Ninguna de las anteriores afirmaciones es cierta

440-Un procesador emplea codificación en bloque del código de operación. Existen 120 instrucciones que tienen una longitud de 16 bits. ¿A cuántas direcciones de memoria pueden acceder como máximo si todas emplean una estructura "código de operación + dirección de memoria"?

512

441-El direccionamiento a registro es similar al directo. La diferencia es que el campo de direcciones referencia un registro en lugar de una dirección de memoria

VERDADERO

442-La práctica "popcount" debía calcular la suma de bits (peso Hamming) de los elementos de un array. Un estudiante entrega la siguiente versión de popcount3:

```
int popcount3(unsigned* array,  
              int len){  
    int i, res = 0;  
    unsigned x;  
    for( i=0; i<len; i++ ) {  
        x = array[i];  
        asm("ini3: \n"  
            "shr %[x] \n"  
            "adc $0, %[r] \n"  
            "add $0, %[x] \n")
```



```

    "jne ini3 \n"
    : [r] "+r" (res)
    : [x] "r" (x) );
}
return res;
}

```

Esta función produce siempre el resultado correcto, a pesar de que una instrucción máquina en la sección `asm()` es distinta a la que se esperaba después de haber estudiado `pcount_r` en teoría. La instrucción distinta también se podría haber cambiado por

```
test %[x], %[x]
```

443-¿Cuál es el contenido de una pila al terminar de ejecutarse la siguiente secuencia de operaciones push y pop:

```

push #1
push #2
push #3
pop a
push #4
pop a
pop a

```

1

444-En la práctica "media" se programa la suma de una lista de 32 enteros de 4 B para producir un resultado de 8 B, primero sin signo y luego con signo. Si la lista se rellena con el valor 0x0400 0000, ¿en qué se diferencian los resultados de ambos programas?

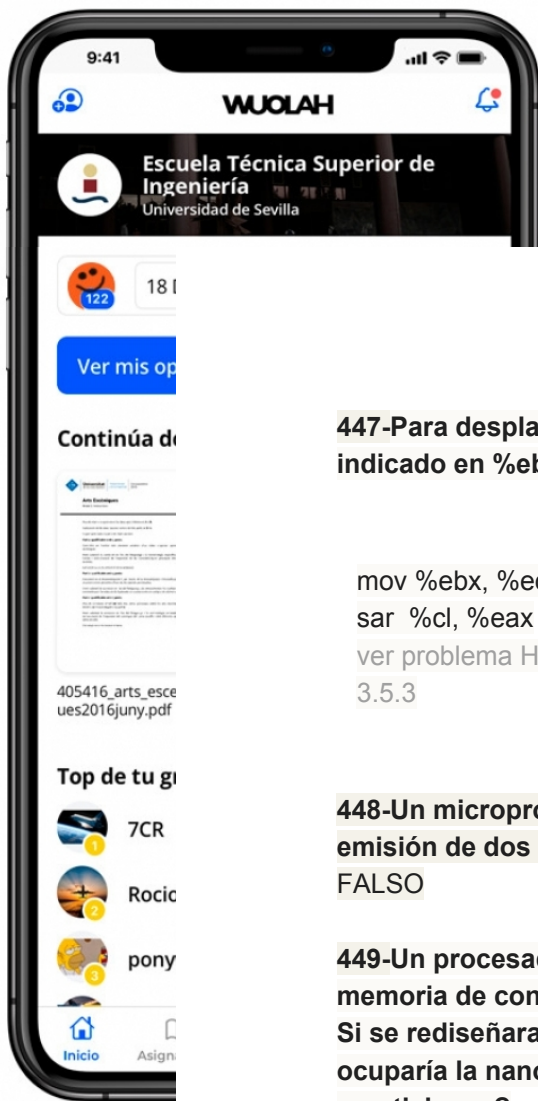
no se diferencian

445-El campo tipo de secuenciamiento indica al generador de direcciones de una unidad de control microprogramada el mecanismo de cómputo de la EA del operando de la instrucción.

FALSO

446-La conexión de un 8086 a un sistema de memoria y E/S requiere algún circuito externo más en modo máximo que en modo mínimo.

Verdadero



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



447-Para desplazar %eax a la derecha un número variable de posiciones ≤ 32 , indicado en %ebx, se puede hacer

```
mov %ebx, %ecx  
sar %cl, %eax  
ver problema Hallaron 3.8 y sección  
3.5.3
```

448-Un microprocesador es superencauzado ("superpipelined") si permite la emisión de dos o más instrucciones en un mismo ciclo de reloj
FALSO

449-Un procesador con una unidad de control microprogramada tiene una memoria de control de 300 palabras de 100 bits, de las que 200 son diferentes. Si se rediseñara como unidad de control nanoprogramada, ¿qué tamaño ocuparía la nanomemoria que contiene las microinstrucciones completas sin repeticiones?

20000 bits
200 uinstr. x 100 bits

450-Una máquina que almacene el número 4321h a partir de la dirección 0 como 21h, 43h utiliza el sistema little-endian.
VERDADERO

451-En las arquitecturas de registros de propósito general suele ser menor el tráfico entre procesador y memoria que en las de acumulador.

Verdadero

452-En la codificación por extensión de campo, el campo de código de operación aumenta su tamaño a medida que disminuye el número o la longitud de campos de dirección de operandos.
VERDADERO

453-
Si un procesador no segmentado necesita 5 ns para leer una instrucción de memoria, 2 ns para decodificar la instrucción, 3 ns para leer del banco de registros, 3 ns para realizar el cálculo requerido por la instrucción, y 2 ns para

escribir el resultado en el banco de registros, ¿cuál es la frecuencia de reloj máxima del procesador?

66,67 MHz

454-El especificador de operando de una instrucción, cuando existe, es siempre una dirección de memoria o de entrada/salida.

F

455-¿Cuál de las siguientes instrucciones de IA32 (en sintaxis Intel) no es una instrucción de transferencia?

cmp eax,15h

456-El análisis dinámico de la frecuencia de utilización de instrucciones se realiza mediante el estudio de un gran número de listados de programas.

F

457-¿Cuál de las siguientes instrucciones convierte $\%eax = 5 * \%eax$?

1) mov (%eax, %eax, 4), %eax

2) lea (%eax, %eax, 4), %eax

Sólo 2

458-La codificación Huffman es la más utilizada debido a que consigue resultados óptimos y su proceso de decodificación es sencillo.

F

459-Un computador que almacene el número 2143h como 43h en el byte de la dirección 0 y 21h en el byte de la dirección 1, utiliza el sistema big-endian.

F

460-¿Cuál de las siguientes afirmaciones es incorrecta?

a) En lenguajes de alto nivel no se tiene acceso a detalles del procesador como las tablas de páginas, el paso de modo usuario a modo supervisor, el bit de paridad, etc.

b) El lenguaje de alto nivel es más portable que el lenguaje máquina.



- c) En lenguaje ensamblador cada instrucción se corresponde con una instrucción máquina.
- d) En lenguaje ensamblador las instrucciones se escriben en binario.

461-El direccionamiento relativo a contador de programa favorece la implementación de código reubicable.

V

462-Un computador usa el formato vertical de codificación de instrucciones para parte de las señales de control y el formato horizontal para k señales de control. El formato vertical posee n campos codificados de m bits cada uno. ¿Cuál es el máximo número de señales de control que pueden usarse en este computador?

$k + n \cdot (2^m - 1)$

463-¿De qué depende el tamaño del contador de programa?

Del número de direcciones de memoria.

464-En X86-64, el registro contador de programa se denomina:

RIP

465-En una CPU de 32 bits con memoria de bytes, el problema es que...

Hay que respetar el ordenamiento de bytes y reglas de alineamiento con que se diseñó la CPU

466-En el direccionamiento inmediato:

el tamaño (rango de valores) de la constante está limitado.

467-Un procesador emplea codificación en bloque del código de operación. Existen 130 instrucciones que tienen una longitud de 16 bits. ¿A cuántas direcciones de memoria pueden acceder como máximo si todas emplean una estructura "código de operación + dirección de memoria"?

256

468-Se puede programar un controlador de interrupciones 8259 de manera que atienda equitativamente a 8 dispositivos de igual prioridad (cada vez que se atiende a un dispositivo, éste pasa automáticamente a tener la prioridad más baja)

VERDADERO

469-¿Cuál es el resultado de evaluar la expresión $0b1110 \wedge 0b1010$ en lenguaje C?

0b0100 (hace el AND y pone 1 cuando no es AND, 1 y 1 = 0, 0 y 1 = 1)

470-La práctica "popcount" debía calcular la suma de bits (peso Hamming) de los elementos de un array. Un estudiante entrega la siguiente versión de popcount3:

```
int popcount3(unsigned* array,
               int len){
    int i, res = 0;
    unsigned x;
    for( i = 0; i < len; i++ ) {
        x = array[i];
        asm("ini3: \n"
            "shr %[x] \n"
            "adc $0, %[r] \n"
            "add $0, %[x] \n"
            "jne ini3 \n"
            : [r] "+r" (res)
            : [x] "r" (x) );
    }
    return res;
}
```

Esta función sólo tiene una diferencia con la versión "oficial" recomendada en clase. En concreto, una instrucción máquina en la sección asm() es distinta.

Esta función popcount3:

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
segurísimo!

Echa un vistazo
verás que guay



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

produce siempre el resultado correcto

Si sumar $x+0$ activa ZF sólo puede ser porque ya era $x=0$, así que la lógica es equivalente a la deseada.

471-En E/S por DMA, las operaciones elementales de transferencia de datos deben ser realizadas por medio de la ejecución de instrucciones del procesador

FALSO

472-Si A y B son dos enteros almacenados respectivamente en %eax y %ebx, ¿cuál de las siguientes implementaciones de if (!A && !B) {...then part...} es incorrecta?

```
test  %ebx, %eax
jne   not_true
...then part...
not_true:
...
```

test hace AND, no OR
equivale a if (A&&B) {... then_part ...}

473-Si el contenido de r4 es 0x13000, ¿a qué dirección se hace referencia con la instrucción LD -0x80(r4)?

(Nota: 0x indica notación hexadecimal en C y C++)

0x12F80

474-¿Cuál de las siguientes instrucciones es errónea? (sale mensaje de error al intentar ensamblar)

a)
movw %dx, (%eax)

b)
movzbl %dl, %eax

c)

movswl (%eax), %edx

•d)

pushb \$0xFF

475-El "handshaking" se utiliza en transferencias de datos "síncronas" entre CPU y periféricos.

Falso

476-El primer microprocesador de 32 bits de la familia x86 fue 80386

477-Si el acceso directo a memoria se realiza mediante robo de ciclo:
es posible que la ejecución de una instrucción máquina sea temporalmente detenida

478-Un cauce ("pipeline") de instrucciones inicialmente vacío y con 3 etapas tardará siempre 5 ciclos de reloj en ejecutar 3 instrucciones si cada una de ellas utiliza las 3 etapas.

Falso

479-Para direccionar una memoria de 2 G palabras de 32 bits cada una, que se direcciona byte a byte, se necesitarán:
33 bits como mínimo

480-En los RISC la sección de control del procesador debe ser microprogramada en lugar de cableada debido al uso de un pequeño número de operaciones simples.

481-¿En qué generación, dentro de la historia de los computadores digitales, aparecen los sistemas operativos multiusuario?
tercera

482-¿Qué dice la ley de Moore?

Que el número de transistores de un chip se duplica cada 18 meses.

483-En el acceso directo a memoria la CPU pone en el bus de direcciones del sistema las direcciones de memoria correspondientes a cada dato que se transfiere por DMA.

FALSO

484-¿Qué circuito suele utilizarse para traducir el código de operación de una instrucción máquina a dirección de comienzo en la memoria de control del microprograma correspondiente?

Una memoria.

485-¿Con cuál de los siguientes dispositivos tendría sentido utilizar E/S programada sin consulta de estado?

Salida a un display de 7 segmentos

486-Después de ejecutar el siguiente código, ¿qué variables serán igual a 0? (Suponer ints de 32bits y longs de 64bits)

```
unsigned int a = 0xffffffff;  
unsigned int b = 1;  
unsigned int c = a + b;  
unsigned long d = a + b;  
unsigned long e = (unsigned long)a + b;
```

c y d

En el problema 3.4 sólo se explica que una extensión de tamaño se hace según el fuente sea signed (extensión sgn) o unsigned (ext. con ceros), pero no se explica la sección 2.2.6 (y 2.2.5) en donde se aclara que las operaciones que impliquen a algún unsigned se hacen en unsigned. Evitar esta pregunta en el futuro.

487-Un microprocesador es superencauzado ("superpipelined") si permite la emisión de dos o más instrucciones en un mismo ciclo de reloj.

Falso

488-Una arquitectura de registros de propósito general puede tener instrucciones máquina de la ALU con un único operando explícito.

Verdadero

489-¿Qué tipo de instrucciones se emplean más en una arquitectura de acumulador?

de transferencia de datos con memoria

490-¿Qué modificador (switch) de gcc hace falta para compilar .s → .o sin llamar al enlazador?

gcc -c

491-Si queremos almacenar la palabra de 16 bits 9660h en memoria según "little-endian", quedará almacenada a partir de la posición 1000h como:

en el byte 1000h se guarda 60h y en el 1001h se guarda 96h

492-En una resta de dos números en complemento a dos, se produce desbordamiento cuando...

a)

los dos operandos son negativos y el resultado es positivo.

b)

los dos operandos son positivos y el resultado es negativo.

x

c)

Las dos respuestas a y b son correctas.

•d)

Ninguna de las anteriores es correcta.

493-Si el registro %edx contiene la variable definida con la sentencia en C "int n", y queremos dividirla por 2, usaremos la instrucción:

sarl %edx,1

494-Una de las funciones de una interfaz de E/S es realizar la conversión de cualquier formato que pueda ser necesaria para transferir datos entre el bus de E/S y el dispositivo de E/S (por ejemplo, de paralelo a serie).



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



Verdadero

495-Indicar cuál es la dirección de salto (en qué dirección empieza la subrutina <main>) para esta instrucción call

0804854e: e8 3d 06 00 00 call <main>

08048553: 50 pushl %eax

08048b90

496-Si tenemos un número n, de 64 bits, almacenado en la pareja de registros EDX:EAX (EDX contiene los 32 bits más significativos y EAX los 32 bits menos significativos) y queremos realizar la división $n / (2^{32})$ entonces:

Podemos quedarnos con EDX tanto si n es un número con signo como sin signo.

Cocientes positivos o sin signo redondeados hacia cero, cocientes negativos redondeados hacia más negativo: es decir, redondeado siempre hacia inferior.

No es la división entera estándar de C (que redondea hacia cero) pero el enunciado tampoco lo exige.

497-¿Cuántos puertos de E/S permite manejar la interfaz de periféricos programable 8255?

c) 4 puertos de 32 bits

498-Con respecto a los buses de la placa base:

El bus ISA es un bus

a) local.

X

•

b) El bus EISA es un bus local.

c) El bus MCA es un bus local.

d) Ninguna de las anteriores es cierta.

499-Una función C llamada `get_el()` genera el siguiente código ensamblador. Se puede adivinar que:

```
movl 8(%ebp), %eax
leal (%eax,%eax,4), %eax
addl 12(%ebp), %eax
movl var(,%eax,4), %eax
```

`var` es un array bidimensional de enteros, con cinco columnas

se puede adivinar incluso el código:

```
int get_el(int fila, int columna){
    return var[fila][columna];
}
```

porque se calcula $\text{\%eax} = \text{fila} * 5 + \text{columna}$ para indexar en `var(,%eax,4)`

500-La práctica “parity” debía calcular la suma de paridades impar (XOR de todos los bits) de los elementos de un array. Un estudiante entrega la siguiente versión de `parity4`:

```
int parity4(unsigned* array, int len){
    int val,i,res=0;
    unsigned x;
    for (i=0; i<len; i++){
        x=array[i];
        val=0;
        asm("\n"
            "ini3:    \n\t"
            "xor %[x],%[v] \n\t"
            "shr %[x]    \n\t"
            "test %[x], %[x]\n\t"
            "jne ini3    \n\t"
            :[v]" +r" (val)
            :[x] "r" (x)
            );
        val = val & 0x1;
        res+=val;
    }
    return res;
}
```

La sentencia `asm()` del listado anterior tiene las siguientes restricciones

dos entradas y una salida

- c) [v] cuenta como salida y entrada, [x] como entrada

501-¿Cuántas patillas de dirección tiene una memoria DRAM de 1G palabra, siendo la longitud de palabra de 16 bits?

15

502-Una memoria que está estructurada en palabras de 8 bits tiene una capacidad de 64 Kbits. ¿Cuántas líneas de dirección tiene dicha memoria?

13

503-Las celdas de memoria estática...

mantienen la información almacenada por tiempo indefinido mientras se mantenga la alimentación

504-Toda celda de memoria DRAM tiene al menos cuatro transistores.

FALSO

505-Una organización de interrupciones de niveles múltiples con prioridad significa que, durante la ejecución de una rutina de servicio de interrupción, se aceptarán solicitudes de interrupción de algunos dispositivos, pero no de otros, según sea su prioridad

506-¿Cuál de los siguientes grupos de señales son entradas a la unidad de control?

- a) Las señales de carga/incremento/desplazamiento de registros

- b) Las señales de selección de entradas de multiplexores del datapath

•

- c) Los bits del registro de indicadores (flags)

- d) Los bits de las opciones b y c

x

507-Para direccionar una memoria de bytes en la que quepan 2G palabras de 32 bits se necesitarán:

33 bits como mínimo

508-Los riesgos de datos consisten en que...

una instrucción necesita un dato calculado por otra anterior

509-Las unidades de control cableadas memorizan los pasos de ejecución de una instrucción máquina en una memoria de control, y las microprogramadas en una PLA.

Falso

510-La instrucción IA32 test sirve para...

Realizar la operación and lógico bit-a-bit ($a \& b$) pero no guardar el resultado, sino simplemente ajustar los flags

511-Respecto a las técnicas de direccionamiento por selección lineal, decodificación centralizada y distribuida

la selección lineal permitiría escribir un mismo dato a varios puertos E/S

512-¿Cuál sería el "equivalente x86-64" del "pseudo-código C" $rcx = ((int*)rax)[rcx]$?

`mov (%rax,%rcx,4),%rcx`

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
segurísimo!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

513-En la configuración de E/S mapeada en memoria, la CPU tiene instrucciones de E/S, y cuando se ejecuta una de ellas, la CPU habilita alguna línea especial que sirve para que la circuitería externa decodifique por separado las direcciones correspondientes a memoria y las correspondientes a puertos de E/S.

Falso

514-Si ECX vale 0, la instrucción `adc $0,%ecx`

Pone CF=0

515-En el modo de direccionamiento relativo a registro base se especifica un registro base y una dirección de memoria cuyo contenido se suma al contenido del registro base para obtener la dirección efectiva.

Falso

516-¿Cuál de las siguientes afirmaciones sobre el benchmark SPEC CPU es falsa?

El resultado final es la media aritmética de las (12 ó 17) velocidades, bien sea de enteros ó de punto flotante (SPECint2006 ó SPECfp2006)

517-¿Qué valor contendrá `%edx` tras ejecutar las siguientes instrucciones?
`xor %eax, %eax`
`sub $1, %eax`
`cld`
`idiv %eax`

0

518-¿Cuál de las siguientes no es una sección de un fichero ELF?

- a)
.text
para el código
- b)
.static

inventada

c)

.data

para datos inicializados como en la Práctica "media"

~~x~~ d)

.bss

para datos sin inicialización, mencionada en P2 Apéndice 2 Tabla 9

519-La evolución de la arquitectura de computadores a lo largo de la historia de éstos se ha producido de forma desligada a la evolución de la tecnología de fabricación de dispositivos electrónicos.

Falso

520-El incremento de velocidad de los RISC se consigue a costa de un aumento del área de chip dedicado a la unidad de control.

Falso

521-El objetivo del control residual es aumentar la velocidad de ejecución de microinstrucciones, aunque esto tiene el inconveniente de aumentar el tamaño del microprograma.

FALSO

522-¿De qué depende el tamaño del contador de programa?

Del número de direcciones de memoria.

523-En un sistema con un único bus...

a) sólo un dispositivo puede escribir en un instante dado en el bus

b) se utilizan las mismas líneas de control para conectar todos los dispositivos

c) el procesador y los periféricos pueden funcionar a diferentes velocidades si el funcionamiento del bus es asíncrono



d) Todas las respuestas anteriores son ciertas

524-Escribiendo en el registro de máscara de interrupciones es posible inhabilitar todas las interrupciones enmascarables.

Verdadero

525-¿Cuál de las siguientes no es una característica de los computadores RISC?

La decodificación de las instrucciones

- a) debe ser simple: un computador RISC debería emplear un único formato de instrucción
- b) Para acelerar el computador RISC se emplean técnicas de pipelining.
- c) Las funciones que realizan los computadores RISC deben ser lo más complejas y potentes que sea posible.
- d) Un computador RISC no debe emplear microprogramación.

526-Los procesadores RISC no tiene instrucciones para sumar un registro con una posición de memoria.

Verdadero

527-En la práctica "media" se programa la suma de una lista de 32 enteros de 4 B para producir un resultado de 8 B, primero sin signo y luego con signo. Si la lista se rellena con el valor que se indica a continuación, ¿en qué caso ambos programas producen el mismo resultado?

0x1111 1111

resultado 0x0000 0002 2222 2220

porque es positivo incluso en complemento a 2

todos los demás valores se interpretan como negativos, lo primero que hace la suma con signo es extenderlos a 64bit de manera que se activan los 32 bits superiores... resultado radicalmente distinto

528-El entrelazado de orden superior se utiliza más que el de orden inferior en procesadores vectoriales debido a que su expansión es más fácil.

FALSO

529-La expresión $d(t+k) = d(t)$, donde $d(x)$ es la dirección de memoria referenciada en el instante de tiempo x y k es un pequeño incremento de tiempo, corresponde al principio de localidad espacial.

FALSO

530-La penalización por una falta de página suele ser de unas pocas decenas de ciclos de reloj de la CPU.

Compilar sin optimización

531-De las siguientes parejas de instrucciones, ¿cuál utiliza únicamente direccionamiento implícito?

- a) mul,
div
- b) push,
call
- c) jnz, cmp
- d) sti, popf

532-Suponga un ordenador que usa un tamaño de palabra de 32 bits y un espacio de direccionamiento de 20 bits. El valor hexadecimal de la dirección más alta es FFFFFFFFh.

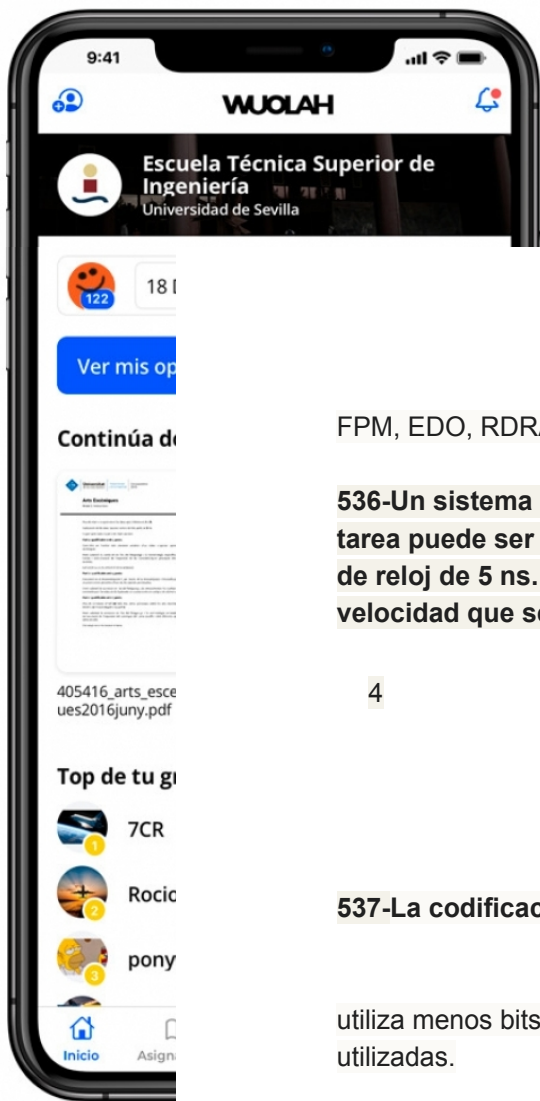
FALSO

533-¿Qué hace gcc -O0?

534-El 8255 es un interfase paralelo de periféricos que suele utilizarse para E/S programada, pero también puede generar interrupciones.

VERDADERO

535-¿Cuál de las siguientes secuencias de tipos de memoria está ordenada de menores a mayores prestaciones?



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



FPM, EDO, RDRAM

536-Un sistema no segmentado tarda 20 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce (pipeline) de 4 segmentos con un ciclo de reloj de 5 ns. Cuando se procesan muchas tareas, la ganancia máxima de velocidad que se obtiene se acerca a:

4

537-La codificación Huffman...

utiliza menos bits para las instrucciones más frecuentes y más bits para las menos utilizadas.

538-La penalización por una falta de página suele ser de unas pocas decenas de ciclos de reloj de la CPU.

FALSO

539-En un procesador capaz de direccionar la memoria a nivel de bytes, con una longitud de palabra y tamaño del bus de datos de 32 bits, ¿cuántos accesos a memoria hacen falta para llevar de la memoria al procesador un objeto de tamaño doble palabra situado a partir del byte de dirección 4 (inclusive)?

2

540-El primer microprocesador de 32 bits de la familia x86 fue el:

80386

541-En los procesadores RISC todas las instrucciones son del tipo registro-registro, exceptuando las de movimiento de datos entre registros.

Falso

542-El acceso a memoria en modo página no se utiliza en segmentación no paginada.

Falso

543-¿Qué técnica de E/S se dice controlada por hardware?

Acceso directo a memoria

544-GCC/Linux IA32 resuelve el ajuste de marco de pila mediante las instrucciones:

`pushl %ebp; movl %esp, %ebp`

545-En una memoria virtual con segmentos paginados, cada entrada de la tabla de segmentos contiene un puntero a la primera dirección física del segmento correspondiente.

Falso

546-Respecto a los términos microinstrucción y microcódigo:

Microcódigo es el contenido de la memoria de control, y una microinstrucción es una palabra de dicha memoria

tr.42 define literalmente ucód. como conjunto de microprogs. que a su vez son el conjunto de uinstr. de una instr.

547-Sólo los microprocesadores RISC utilizan segmentación en la ejecución de sus instrucciones.

FALSO

548-SP y PC no son registros de uso general (GPR).

VERDADERO

549-La propiedad de localidad espacial se puede enunciar como: "la información que se usará en un futuro próximo es la misma que se está usando actualmente".

Falso

550-Un procesador de 1GHz tarda 4ns en realizar 4 instrucciones sin realizar segmentación de cauce. ¿Cuanto tardaría en realizar 9 instrucciones un procesador con segmentación de cauce de 4 etapas si no existiera ningún retraso en ninguna de las instrucciones?

3 ns

551-Cuando se usan interrupciones vectorizadas, el periférico siempre suministra a la CPU la dirección de memoria (completa o incompleta) donde comienza la rutina de servicio de interrupción.

FALSO

552-RAS significa impulso de acceso a filas o selección de acceso a filas.

VERDADERO

553-¿Cuál de las siguientes afirmaciones es falsa?

a)
el bus de control transporta señales de estado

x

b)
el bus de direcciones es unidireccional

c)
el bus de datos es bidireccional

•d)
la anchura del bus de datos es de 16 bits

554-No existen instrucciones máquina que únicamente contengan campo de operación.

FALSO

555-La eficiencia de un sistema que emplea memoria caché (definida como la razón entre el tiempo de acceso a caché y el tiempo medio de acceso al sistema caché-M.P.) vale 0 cuando la razón de aciertos de la caché vale también 0.

VERDADERO

556-En una arquitectura RISC típica:

se usan muchas instrucciones de las disponibles en el conjunto de instrucciones.

557-Si un byte puede agrupar píxeles consecutivos, un modo de vídeo de 512 x 256 píxeles y 16 colores por píxel ocupa una memoria de:

64 KB

558-La instrucción movl %esp,%ebp

Copia el contenido del registro ESP en el registro EBP.

559-Es más caro emplear buses dedicados que no dedicados, pero ello permite establecer más comunicaciones simultáneamente, aumentando las prestaciones de un computador.

VERDADERO

560-En una bomba como las estudiadas en prácticas, del tipo...

```
0x08048705 <main+149>: call 0x80484c4 <gettimeofday>
```

```
...
```

```
0x08048718 <main+168>: cmp $0x5,%eax
```

```
0x0804871b <main+171>: jle 0x8048722 <main+178>
```

```
0x0804871d <main+173>: call 0x8048604 <boom>
```

```
0x08048722 <main+178>: ...
```

ejecutada paso a paso con el depurador ddd, interesaría...

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

cambiar jle por jmp usando ddd o un editor hex, salvar el programa y reiniciar la depuración con el nuevo ejecutable

561-En una caché asociativa por conjuntos, la vía i está constituida por:

todos los bloques i-ésimos de cada conjunto

562-Una caché puede incrementar las prestaciones de la memoria incluso si opera a la misma velocidad que la memoria principal.

Falso

563-Un computador con 15 líneas de direcciones tiene 3 módulos de memoria de 2^{13} palabras y utiliza E/S mapeada en memoria. ¿Cuál es el número máximo de periféricos que pueden conectarse, si cada uno de ellos utiliza 8 direcciones?

2^{10}

564-Para un tamaño de línea fijo, llega un momento en que la tasa de faltas aumenta al aumentar el tamaño de la memoria caché.

Falso

565-En las transferencias asíncronas, es común acompañar a cada dato transferido de una señal de control que indica la presencia del dato en el bus.
VERDADERO

566-¿En qué tipo de traducción de memoria virtual se utilizan los campos base y límite?

Segmentación

567-En el contexto de una llamada a función cdecl: si los contenidos de ESP y EBP son, respectivamente, 0x0008d040 y 0x00000000 antes de ejecutar una instrucción call, tras ejecutar el ret correspondiente, los contenidos serán:
0x0008d040 y 0x00000000

568-La directiva de ensamblador "DW 100 DUP(0)" reserva 100 palabras inicializadas a cero.

Verdadero

569-En un sistema con dos buses separados, uno para el subsistema de memoria y otro para la E/S...

el bus que une la memoria y el procesador suele funcionar a la velocidad de la memoria

570-El marco de pila en x86-64 Linux...

se crea para funciones en las que GCC no puede evitar que RSP baje más, como por ejemplo: que haya que calcular la dirección de una variable local, o pasar más de 6 argumentos a otra función

571-El objetivo de un diseño CISC es...

disminuir el número de instrucciones a ejecutar por un programa.

572-¿Cuál de las siguientes afirmaciones es falsa?

Las memorias DRAM

a) presentan generalmente una capacidad de almacenamiento mucho mayor que las SRAM.

b) La lectura de un bit de la matriz de almacenamiento de una memoria DRAM proporciona una señal mucho más débil que la suministrada por los inversores de una celda de memoria SRAM.

•

c) Las memorias DRAM son en general mucho más rápidas que las SRAM

d) Una celda DRAM sólo necesita un transistor y un condensador.

573-¿Cómo actúa el indicador Z del registro de indicadores de estado?

Se pone a 1 cuando el resultado de una operación es 0

574-Los buses de placa madre ("board level") son relativamente rápidos y no requieren terminadores.

VERDADERO

575-Dada la siguiente definición de datos:

```
lista: .int 0x10000000, 0x50000000,  
        0x10000000, 0x20000000  
longlista: .int (.-lista)/4  
resultado: .quad 0x123456789ABCDEF  
formato: .ascii "suma=%llu=%llx hex\n\0"
```

y suponiendo que hemos llamado a una función suma que devuelve un número de 64 bits en la pareja EDX:EAX, las instrucciones que copian ese número en resultado son:

```
movl %eax, resultado  
movl %edx, resultado+4  
little-endian => primero el menos significativo
```

576-Para construir una DRAM de 4GB con pastillas de 512Mx4bit hacen falta 16 pastillas

577-En una jerarquía de memoria, a medida que nos alejamos del procesador...

El tamaño de la unidad de transferencia entre dos niveles aumenta.

578-¿Cuál de las siguientes afirmaciones es falsa respecto al lenguaje C?

- En lenguaje C, al llamar a una
- a) subrutina o función se introducen los parámetros en la pila y después se realiza una llamada a la subrutina
 - b) Pasar a una función un puntero a una variable se traduce en introducir en la pila el valor de la dirección de memoria donde está almacenada la variable

✗

- - c) Antes de volver de la rutina llamada, el programa en C se encarga de quitar de la pila los parámetros de llamada realizando varios pop
 - d) Los parámetros se introducen en la pila en el orden inverso a como aparecen en la llamada de C, es decir, empezando por el último y acabando por el primero

579- Un computador emplea un sistema de memoria principal de 128 palabras y una memoria caché de 32 palabras. La organización de la memoria caché es totalmente asociativa y el tamaño de bloque es de 8 palabras. Se emplea el algoritmo de reemplazo FIFO. Si inicialmente la memoria caché está totalmente vacía, calcule el número de fallos cuando se lee la secuencia de direcciones de la memoria principal: 0000100, 1000001, 0000101, 0010011, 0100010, 1000100, 0000111.

- 6
- a) fallos
 - b) 3 fallos
 - ✓ • c) 4 fallos
 - d) 5 fallos

580- Respecto a direccionamiento a memoria en ensamblador IA32 (sintaxis AT&T), de la forma D(Rb, Ri, S), sólo una de las siguientes afirmaciones es FALSA. ¿Cuál?

Los registros base e índice (Rb y Ri) pueden ser cualesquiera de los 8 registros enteros (EAX...ESP)

581- La política de correspondencia de una memoria cache con la mitad de conjuntos que líneas es:

Asociativa por conjuntos de 2 vías



Descarga la APP de Wuolah.

Ya disponible para el móvil y la tablet.



"vía" se refiere a cuántas "alternativas" (líneas) hay en un conjunto.
Además, todas las demás opciones tienen defectos

582-¿Cuál es el tamaño de la marca de caché en un ordenador capaz de direccionar 1 MB de memoria principal y 32 KB de memoria caché, que emplea un tamaño de palabra de 32 bits y correspondencia asociativa por conjuntos con 16 palabras por bloque y 8 bloques por conjunto, suponiendo que las direcciones de memoria utilizan 20 bits?
8 BITS

583-La ventaja de las transferencias de bloques en un bus es que sólo hay que transmitir la primera dirección y se ahorran las siguientes direcciones consecutivas.

Verdadero

584-Los modos de direccionamiento de una instrucción se especifican en ensamblador mediante las directivas.

Falso

585-En las arquitecturas del tipo registro-registro se usan instrucciones LOAD y STORE para transferir información entre registros y memoria principal.

Verdadero

586-El bus de direcciones contiene líneas para indicar el sentido de la transferencia de datos, por ejemplo una línea para distinguir entre lectura y escritura.

Falso

587-Si se necesitan 60 ns para escribir una palabra de datos de cache en memoria principal y cada bloque de cache tiene 8 palabras, ¿cuántas veces "seguidas" (sin que haya reemplazo) se tiene que escribir en un mismo bloque para que una cache de postescritura sea más eficiente que una de escritura inmediata?

No se puede responder con los datos proporcionados

588-Si el proceso de empaquetado de un producto (50 segundos de duración) puede segmentarse en 5 etapas, cada una de 10 segundos, de modo que 5 operarios puedan trabajar cada uno en una etapa, ¿cuál de las siguientes afirmaciones es falsa al aplicar la segmentación?

Cada 50 s saldrá un nuevo producto empaquetado, el mismo tiempo que cuando no había cadena de empaquetamiento

589-Son funciones de la unidad de control la lectura de memoria principal de la instrucción apuntada por el uPC y la codificación de esa instrucción.

Falso

590-Lo que se lee de una dirección de E/S siempre es lo mismo que lo último que se ha escrito en ella.

Falso

591-¿Cuál de las siguientes listas está correctamente ordenada temporalmente?

8088, 80386, Pentium, Pentium Pro,
a) Pentium 4, Pentium II.

X

•

b) 8088, 80386, Pentium, Pentium II,
80486, Pentium 4.

c) 8088, 80486, Pentium, Pentium Pro,
Pentium II Pentium 4.

d) 80286, 8088, Pentium, Pentium Pro,
Pentium III, Pentium 4.

592-En IA32, ¿cuál de las siguientes afirmaciones es incorrecta?

CALL ETIQUETA guarda en la pila la dirección de retorno y el registro de indicadores

593-Un ciclo de refresco en una memoria DRAM requiere un impulso RAS y un CAS.

FALSO

594-Un computador con 8 bits en el bus de direcciones puede direccionar como máximo:

256 palabras

595-¿Cuál de las siguientes afirmaciones es cierta?

Los modos de

a) direccionamiento de una instrucción se especifican en ensamblador mediante las directivas.



•

- b) El direccionamiento a registro es similar al directo. La diferencia es que el campo de direcciones referencia un registro en lugar de una dirección de memoria principal.
- c) En el direccionamiento directo, la dirección efectiva se encuentra en un registro de uso general del procesador.
- d) En el modo de direccionamiento implícito, el objeto direccionado es una constante contenida en la propia instrucción.

596-Un microprocesador es superescalar si tiene un número mayor de etapas y éstas son más cortas que las de un cauce ("pipeline") normal, permitiendo una velocidad de reloj mayor.

FALSO

597-Un mapa de direcciones de memoria es una representación pictórica del espacio de direcciones asignado a cada chip o tipo de memoria en el sistema.
VERDADERO

598-Se dice que las máquinas con arquitectura Von Neumann siguen un modelo de programa...

Almacenado.

599-¿Cuál de las siguientes afirmaciones respecto a la memoria RDRAM no es cierta?

El bus de datos suele ser muy ancho.

600-¿Cuál de las siguientes es una idea fundamental de la jerarquía de memoria?

Que dispositivos más pequeños y rápidos sirvan de cache para dispositivos más grandes y lentos

601-Sea un computador de 32 bits que dispone de una memoria cache de 512 KB y líneas de 64 bytes. ¿Cuántas líneas tiene la cache?

8192

602-Una placa madre de un 486 con un único SIMM de 30 contactos con 8 chips de 1M x 1, tiene 2 M palabras de memoria principal.

Falso

603-Con el repertorio IA32, para sumar %eax y %ebx dejando el resultado en %ecx se podría hacer lo siguiente:

lea (%eax, %ebx, 1), %ecx

604-El registro MDR/MBR...

contiene el valor que va a ser almacenado en la memoria, o bien se usa para recibir un valor procedente de la memoria

606-Respecto a requisitos de alineamiento de structs en gcc/IA32 x86 y x86-64, alguna de las siguientes afirmaciones es falsa

en x86-64 Linux alinea float a 8x (Windows también)

redacción original era "x86-64 Linux long double 8x, Windows no", motivo por el cual notamos errata transparencias (no dicen nada de x86-64 Windows, y dicen que x86-64 Linux long double 8x, cuando libro pág.325 dice que 16x). Posible corrección: "alinea long double a 12x (Windows no)". Redacción final es aún más claramente errónea.

607-¿En qué generación, dentro de la historia de los computadores digitales, aparece la microprogramación?

tercera

608-Respecto a los conceptos de interfaz de dispositivo, controlador(a), puerto de E/S:

La controladora o interfaz contiene los puertos necesarios para utilizar el dispositivo

Estudíalo bien, que
tiene pinta de importante

Esto lo pregunta
segurísimo!

Echa un vistazo
verás que guay

Clases en
DIRECTOAudio y vídeo
PROFESIONALPizarra digital
COMPARTIDAMáximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

609-En una máquina con 32 registros direccionables e instrucciones de 16 bits, no se pueden codificar 32 instrucciones de dos registros, 32 instrucciones de 1 registro y 32 instrucciones de 0 direcciones.

Falso

610-Sea un computador con 48 registros y 200 instrucciones máquina. ¿Cuántas direcciones de memoria permite el formato de la instrucción de 32 bits hipotética "beqz r1, r2, dir"?

2^{12}

En la antigua ECI se hacían estos cálculos, códigos Hamming, etc. En la nueva EC no se ha explicado con tanto detalle. Evitar esta pregunta.

(En este enunciado el símbolo \wedge representa potenciación)

611-La expresión que cumplen las direcciones de una memoria de bytes en las que queda mal alineada una palabra de 32 bits es Dirección mod 4 \neq 0.
VERDADERO

612-La instrucción NOP no se usa nunca, ya que no hace nada.
FALSO

613-Para que el modo de direccionamiento indirecto a través de registro coincida con el modo de direccionamiento indexado, el campo de desplazamiento en el direccionamiento indexado ha de ser igual al contenido del registro, pero cambiado de signo.

Falso

614-Respecto al sistema de Entrada / Salida, ¿cuál de las siguientes afirmaciones es incorrecta?

- a) La CPU se comunica con el periférico por medio del controlador y de software de E/S.
- b) Un protocolo sirve para "ponerse de acuerdo" en cosas como velocidad, paridad, nº de bits, etc.

- - c) Un controlador se encarga de la comunicación con la CPU.
 - d) La mayoría de los periféricos trabajan a velocidad muy superior a la CPU; por eso es necesario sincronizar.

615-En las transacciones de bloques del bus PCI se envía una dirección por cada dato, ya que direcciones y datos no están multiplexados en el tiempo.

Falso

616-La codificación Huffman utiliza menos bits para las instrucciones menos frecuentes y más bits para las instrucciones más utilizadas.

FALSO

617-La gestión distribuida del arbitraje consiste en un árbitro central del bus al que llegan múltiples líneas de petición de varios maestros potenciales y del que salen las correspondientes señales de concesión.

FALSO

618-Una memoria SRAM tiene una capacidad de 64 Kbits y utiliza 12 líneas para direccionamiento. Indique cuál es el tamaño de palabra de dicha memoria:

16 bits

619-Una dirección de memoria se refiere siempre a:

a)
una palabra

b)
16 bits

c)
un byte

✓•d)
ninguna de las anteriores

620-La idea fundamental en la que se basan los computadores RISC es minimizar el número de instrucciones necesarias para realizar una tarea determinada.

F

621-En la ejecución de una instrucción...

la ALU realiza las operaciones aritméticas y lógicas

622-¿Para qué se utiliza la función gettimeofday en la práctica de la "bomba digital"?

Para lanzar un error cuando el usuario tarde demasiado tiempo en introducir la contraseña o el PIN

623-Respecto a si un computador dispone de E/S independiente (separada) o usa E/S mapeada a memoria:

Si el repertorio del procesador tiene instrucciones del tipo IN y OUT, es que el computador dispone de E/S separada

624- Compilar .s → ejecutable, usando sólo as y ld, sin gcc...

Se puede, usando en as y ld los modificadores (switches) que corresponda

625-Si AX = 0xFA50 y ejecutamos XOR \$0xFF, AX

Se realiza el complemento a 1 de AL.

626-Dado un camino de datos concreto, un posible formato de microprogramación se caracteriza como horizontal o vertical según tenga más o menos (señalar la respuesta falsa)

microbifurcaciones

627-En una arquitectura Von Neumann cada palabra de memoria contiene un campo que permite diferenciar entre instrucción o dato.

F

628-Se puede construir procesadores de varios anchos de palabra usando varios chips de sección de 4 bits.

V

629-El 8086 sólo permite direccionar directamente 640 KB de memoria. Por eso los PCs basados en este chip no disponían de más memoria RAM.

F

630-Al llamar a una función de 2 argumentos foo(arg1, arg2), ¿cuál es el orden correcto de las operaciones? (suponiendo convención de llamada x86 cdecl, y que foo requiere ajustar marco de pila, esto es, salvar %ebp)

push arg2, push arg1, call foo, push %ebp

631-En la E/S controlada por interrupciones:

La CPU transfiere el control a una rutina de servicio cuando recibe una interrupción.

632-Los computadores con estructura Von Neumann utilizan el modelo de programa externo, frente a programa cableado y almacenado.

F

633-Un computador que utilice el sistema big-endian, almacena el número 2143h a partir de la dirección 0 como:

21h en el byte de la dirección 0 y 43h en el byte de la dirección

1

634-La microprogramación vertical se caracteriza por tener:

mucha codificación

635-Se dispone de un computador cuyo tiempo medio de acceso al sistema de memoria caché y memoria principal es de 18 ns. Si la tasa de fallo de la caché es de 0,2 y el tiempo de acceso a la memoria principal es 50 ns. ¿Cuál es el tiempo de acceso a la caché?

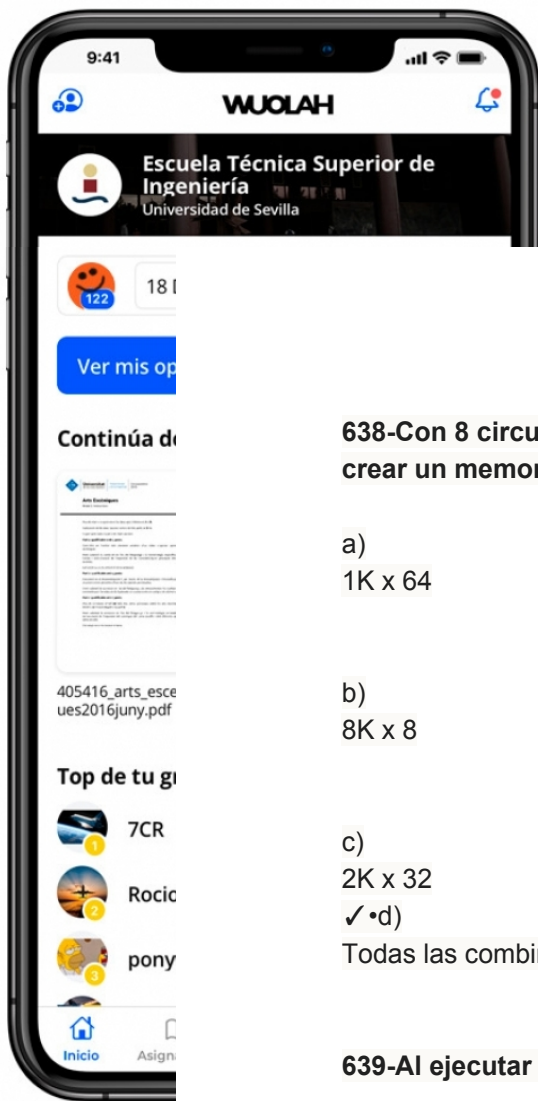
8 ns

636-Siempre que se utiliza "polling" la prioridad de los dispositivos interruptores queda fijada mediante encadenamiento ("daisy-chain").

Falso

637-¿Cuál de las siguientes afirmaciones es cierta?

El modo de direccionamiento indirecto a través de registro es el modo más sencillo de direccionamiento a memoria.



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



638-Con 8 circuitos de memoria RAM de 1K x 8 se puede crear un memoria de:

a)
1K x 64

b)
8K x 8

c)
2K x 32
✓•d)

Todas las combinaciones anteriores son posibles

639-AI ejecutar el fragmento de código:

```
leal  -48(%eax), %edx  
cmpl  $9, %edx  
ja    .L2
```

se salta a .L2 si el contenido del registro %eax:

está fuera del intervalo [48,57]

640-Cada bit de una RAM dinámica ha de ser refrescado cada pocos nanosegundos.

Falso

641-Cuál de los siguientes no es un modo de direccionamiento IA32?

•a)
Cache
no existe, ver [T2.1.3ConASM] tr.27

b)

Registro

c)

Inmediato

d)

Memoria

642-¿Cuál de las siguientes afirmaciones acerca de las interrupciones en el PC es cierta?

Ninguna de las otras afirmaciones es cierta

643-Si se dice que en un sistema computador cada dirección especifica uno o dos puertos de E/S, se refiere a que:

Un puerto será de sólo lectura, otro de sólo escritura, y ambos se decodifican en la misma dirección

644-Un bus se compone de:

líneas de control/estado, líneas de dirección y líneas de datos

645-El Intel 8086:

Incluía instrucciones de multiplicación.

646-El fragmento de código:

```
poll:  in a, 0x20
      cmp a, $0
      jnz poll
      load a, 0x11
      out 0x21, a
```

corresponde a:

E/S programada con consulta de estado

647-La idea de la arquitectura RISC se debe, entre otros, a:

John Cocke

648-¿Qué necesitamos para construir una memoria de 1K x 8 bits?

8 memorias de 256 x 4 bits y un decodificador de 2 a 4

649-¿Cuál de los siguientes grupos de instrucciones sólo modifican los indicadores de estado sin almacenar el resultado de la operación?

CMP, TEST

650-Un TLB (buffer de traducción anticipada) tiene un número de entradas o elementos mucho menor que el número de páginas de la memoria virtual.

V

651-En una arquitectura little-endian el código de operación aparece al final de la instrucción.

F

652-Motivos que impiden que la ganancia (aceleración) de un cauce segmentado sea ideal (señalar la respuesta falsa)

cola de instrucciones (precaptación)

653-Nunca puede utilizarse "polling" para identificar la fuente de una interrupción en un sistema con "daisy-chain"

F

654-SCSI son las siglas de Small Computer System Interface (interfaz del sistema para computadores pequeños).

Verdadero

655-Un procesador cuya instrucción CALL guardara la

dirección de retorno en un registro RL (llamado "de enlace"):

No permitiría llamadas anidadas ni recursivas.

656-En un procesador RISC, las bifurcaciones no degradan las prestaciones del "pipeline".

F

657-Una de las funciones de una interfaz de E/S es generar señales de temporización cuando se necesiten, según el esquema que se utilice el subbus de control.

658-¿Cuál afirmación es FALSA al comparar las arquitecturas x86 y x86-64?

659-A medida que aumenta el tamaño de página en un sistema de memoria virtual, ¿qué ocurre con el tamaño de las tablas de páginas?

Disminuye

660-¿En qué tipo de memoria virtual es un problema la fragmentación externa?

661-Se tiene una memoria que emplea entrelazado. Si fallan varias celdas contiguas de uno de sus chips de memoria, ¿con qué tipo de entrelazado de memoria sería más fácil poder utilizarla?

662-Una cache de 256 B asociativa por conjuntos de 4-vías con líneas de 16 B tendría

4 conjuntos

663-Para diseñar una memoria con ancho de palabra $k \cdot m$ (y mismo nº palabras que los módulos) a partir de módulos con ancho de palabra m , se utilizan k módulos (mediante $_$ se representa subíndice)

664-El Pentium III es superescalar porque permite "emitir" varias instrucciones por ciclo de reloj.

665-¿Cómo actúa el indicador N del registro de indicadores de estado?

Estudialo bien, que
tiene pinta de importante

Esto lo pregunta
seguuuuuuuro!

Echa un vistazo
verás que guay



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

666-En una bomba como las estudiadas en prácticas, del tipo...

```
0x080486e8 <main+120>: call 0x8048524 <strncmp>
0x080486ed <main+125>: test %eax,%eax
0x080486ef <main+127>: je 0x80486f6 <main+134>
0x080486f1 <main+129>: call 0x8048604 <boom>
0x080486f6 <main+134>: ...
```

la contraseña es...

ninguna de las anteriores

667-¿Qué modo de funcionamiento permite a la interfaz de periféricos programable 8255 utilizar un bus bidireccional?

668-

669-Un SIMM con 8 chips de 4Mx1 contiene 1 M palabras de 32 bits.

F

670-En el contexto de las DRAM, la activación de la señal CAS se emplea para realizar ciclos de refresco.

671-La "postescritura ("write-back") marcada" es más eficiente que la "postescritura siempre".

V

672-La cache es gestionada por:

unidades de "manejo" (gestión) hardware

673-Un modo de direccionamiento en el que se especifica un registro y una dirección de memoria cuyo contenido se suma al contenido del registro base para obtener la dirección efectiva, se conoce como:

- a)base con desplazamiento
- b)absoluto o directo
- c)indirecto a registro a través de memoria
- d)ninguna de las anteriores*****

674-Si la estructura struct a ocupa un espacio de 28 bytes

en memoria, ¿cuántos bytes ocupa la siguiente estructura
struct b cuando se compila en 64 bits?

```
struct b {  
    struct a a1;  
    int i;  
    struct a a2;  
}
```

60 bytes

675-En un sistema de memoria con entrelazado de orden inferior y M módulos de memoria la dirección de memoria a está en el módulo a mod M.

V

676-Alguna de las siguientes señales no sirve de entrada a la unidad de control. ¿Cuál?

contador de programa (bits del registro PC)

677-¿Cuál es la característica tecnológica principal de la tercera generación de computadores?

Los circuitos integrados

678-¿Cuál de las siguientes secuencias de instrucciones multiplica el (contenido del) registro EAX por 18?

leal (%eax,%eax,8), %eax

leal (%eax,%eax), %eax

679-Un sistema no segmentado tarda 20 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce (pipeline) de 4 segmentos con un ciclo de reloj de 6 ns. Cuando se procesan muchas tareas, la ganancia máxima de velocidad que se obtiene se aproxima a:

3,33

680-Al traducir la sentencia C `r->i = val;` gcc genera el código ASM `movl %edx, 12(%eax)`. Se deduce que

el desplazamiento de i en *r es 12
y en concreto r está en %eax

681-El computador EDVAC, propuesto por John Von Neumann, presentaba dos importantes diferencias respecto al ENIAC:

Empleaba aritmética binaria y permitía trabajar con un programa almacenado.

682-Cada celda de un chip de memoria DRAM de 1M x 1, organizada en una matriz de 512 filas x 2048 columnas, necesita ser refrescada cada 16 ms. ¿Cada cuánto tiempo ha de realizarse una operación de refresco en el chip?

31,25 microsegundos

683-El lenguaje máquina...

a)
es un conjunto de nombres simbólicos o nemotécnicos.

b)
facilita la portabilidad de los programas.

c)
es el mismo para todos los computadores.

✓•d)
Ninguna de las respuestas anteriores es correcta.

684-La instrucción negl:

realiza el complemento a dos

685-Una caché totalmente asociativa es equivalente a una asociativa por conjuntos de una vía.

Falso

686-En la secuencia de programa siguiente:

804854e:e8 3d 06 00 00 call 8048b90 <main>

8048553:50 pushl %eax

¿cuál es el valor que introduce en la pila la instrucción call?

0x8048553

687-Una máquina que almacene el número 4321h a partir de la dirección 0 como 21h, 43h utiliza el sistema big-endian.

Falso

688-Las instrucciones que asignan la dirección 0x78e00 a un puntero situado en la posición 0xff00 son:

mov \$0x78e00,%eax

mov %eax,0xff00

689-En general, un operación segmentada ("pipelined") requiere el mismo tiempo o más, desde el principio hasta el fin y para un único par de operandos, que la misma operación en una implementación no segmentada.

V

690-La penalización por una falta de página suele ser de cientos de miles de ciclos de reloj de la CPU.

Verdadero

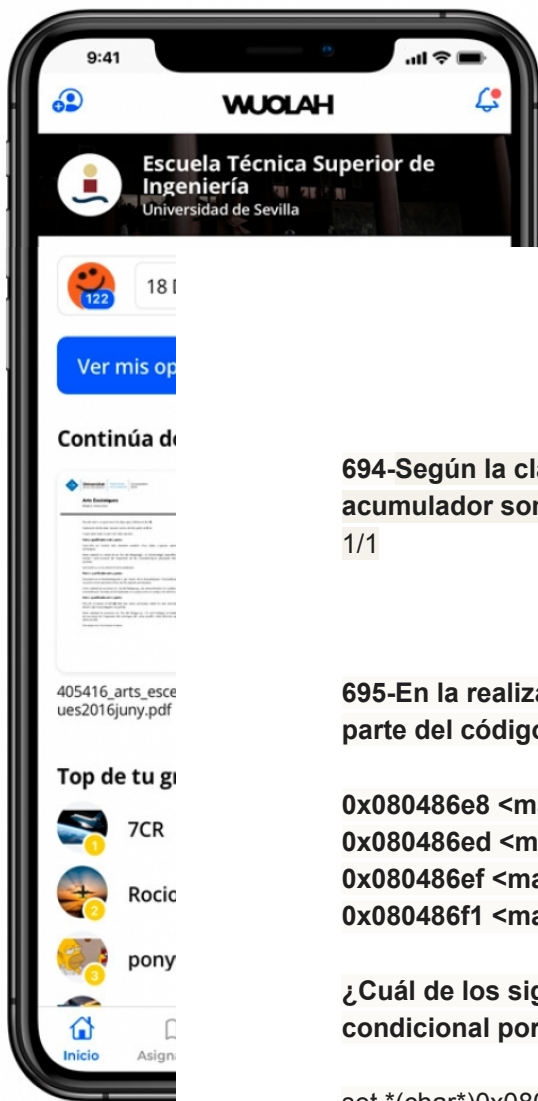
691-En el direccionamiento inmediato el operando reside en:

en la instrucción tras el código de operación

692-El bus del sistema es

el que conecta CPU-M, ya sea un sistema con bus único o con múltiples buses

693-La CPU guarda automáticamente el contexto del programa que ejecuta cuando le llega y atiende una petición de DMA.



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



694-Según la clasificación m/n, las máquinas de acumulador son de tipo

1/1

695-En la realización de la práctica de la bomba digital, una parte del código máquina es el siguiente:

```
0x080486e8 <main+120>:  call 0x08048524 <strncmp>
0x080486ed <main+125>:  test %eax,%eax
0x080486ef <main+127>:  je 0x080486f6 <main+134>
0x080486f1 <main+129>:  call 0x08048604 <boom>
```

¿Cuál de los siguientes comandos cambiaría el salto condicional por un salto incondicional?

```
set *(char*)0x080486ef=0xeb
```

696-Respecto a las bombas estudiadas en la práctica "bomba digital", ¿en cuál de los siguientes tipos de bomba sería más fácil descubrir la(s) contraseña(s)? Se distingue entre strings definidos en el código fuente de la bomba, y strings solicitados al usuario mediante scanf(). Por "cifrar" se entiende aplicar la cifra del César (sumar o restar una constante fija a los códigos ASCII).

1 string del fuente se cifra, y se compara con el string del usuario
aunque hubieran sido 2, aunque su hubieran cifrado y concatenado o al revés, sigue siendo igual de fácil, porque con el debugger se puede ver qué hay que poner de contraseña literalmente

697-Un archivo .o que contiene código objeto:
Contiene instrucciones máquina binarias.

698-¿En qué tipo de transferencias es necesario establecer un periodo de tiempo máximo después del cual se considera que ha fallado?

En las transferencias asíncronas

699-La instrucción MOVSB del 8086 transfiere el byte apuntado por ES:DI al acumulador AL.

FALSO

700-En el bus PCI las direcciones y los datos están multiplexados en el tiempo, y existen transacciones de bloques de datos en las que se envía una única dirección y se envían (o reciben) muchos datos.

Verdadero

701-¿Qué tipo de localidad de las referencias a memoria se define como: "si se referencia un elemento, volverá a ser referenciado pronto"?

Localidad temporal

702-Después de ejecutar una instrucción de suma sobre dos números con signo de la que sabemos que no provocará overflow (los dos números son pequeños en valor absoluto), queremos comprobar si el resultado de la suma es menor que 0. ¿Qué flag necesita comprobar la instrucción de salto condicional equivalente a "if (resultado<0) then goto label"?

SF

703-Un bus de ciclo partido está disponible para otro maestro en las ranuras entre la petición de una lectura y la contestación con el dato.

VERDADERO

704-En una caché con 64 bytes de longitud de línea, ¿qué bits de una dirección de memoria se utilizan para determinar a qué byte dentro de la línea se refiere dicha dirección?

Los 6 bits menos significativos

705-La memoria caché del computador es:

a)

Más rápida que la memoria principal

b)

De menor capacidad que la memoria principal

✓•c)

a) y b) son correctas

d)

Ninguna de las anteriores es correcta

706-Una jerarquía de memoria consta de una cache de con una tasa de aciertos del 92% y 4 ns de tiempo de acceso y una memoria principal con una tasa de aciertos del 100% y 100 ns de tiempo de acceso. ¿Cuál es el tiempo promedio estimado de acceso a memoria?

12 ns

$0.92 \cdot 4\text{ns} + 0.08 \cdot (100+4)\text{ns}$

707-EI bus GPIB utiliza handshake de 6 flancos. Esto es necesario para que un emisor pueda enviar datos a varios receptores distinguiéndose el hecho de que el dato haya sido leído por todos del hecho de que todos estén listos para recibir un nuevo dato.

VERDADERO

708-Respecto a registros salva-invocante y salva-invocado en GCC/Linux IA32, ¿cuál de éstos es de distinto tipo que el resto?

EAX

709-Para la memoria virtual se suele utilizar correspondencia directa

FALSO

710-Un programa de ordenador que convierte un programa fuente de alto nivel completo en lenguaje máquina se llama un:
compilador

711-¿Cómo se devuelve en ensamblador x86-64 Linux gcc el valor de retorno de una función long int al terminar ésta?

- a) La instrucción RET lo almacena en un registro especial de retorno.
- b) Por convención se guarda en %eax.
- c) Se almacena en pila justo encima de los argumentos de la función
- d) **CORRECTA**->Ninguna de esas formas es la correcta

712-¿Qué política de memoria virtual para colocar nuevos segmentos en los huecos libres de la memoria principal evita el que se generen huecos pequeños?

Peor ajuste

713-¿Cuántas señales de control se necesitan como mínimo para implementar un sistema de gestión de interrupciones?

2

714-El tiempo de acceso de un SIMM es mayor que el de un único chip, debido al retraso de los decodificadores que contiene para generar los distintos "Chip Select".

FALSO

715-Usar un procesador más rápido siempre implica un incremento proporcional en las prestaciones de un computador, incluso si la velocidad de la memoria principal permanece inalterada.

FALSO

716-El resultado de desplazar aritméticamente dos posiciones hacia la derecha el número de 8 bits en complemento a dos -32 es:

-8

*Estudialo bien, que
tiene pinta de importante*

*Esto lo pregunta
seguuuuuuuro!*

*Echa un vistazo
verás que guay*



Clases en
DIRECTO



Audio y vídeo
PROFESIONAL



Pizarra digital
COMPARTIDA



Máximo
10 PERSONAS

Una página más, y a por un café

Ánimo, tu puedes

717-El direccionamiento inmediato no es más lento que el direccionamiento directo.

V

718-El volcado mostrado abajo se ha obtenido con el comando...

00000000 <main>:

0: 55 push %ebp

1: 89 e5 mov %esp,%ebp

3: 83 e4 f0 and \$-16,%esp

6: 83 ec 10 sub \$0x10,%esp

9: c7 44 24 movl \$3, 4(%esp)

c: 04 03 00 00 00

11: c7 04 24 movl \$0x1, (%esp)

14: 01 00 00 00

18: e8 fc ff ff call <main+0x19>

1d: c9 leave

1e: c3 ret

objdump -d p2.o

-d porque es un desensamblado (no cabeceras -h ni tablas -t)

719-La conexión entre un dispositivo de E/S y el procesador mediante bus:

Permite conectar en paralelo varios dispositivos

720-Según el concepto de máquina virtual de Tanenbaum, el nivel de máquina convencional consiste en una computadora hipotética con un determinado lenguaje máquina, cuyos programas son interpretados por la máquina virtual del nivel de microprogramación, supuesto que éste existe.

Verdadero

721-Si desplazamos a la izquierda un registro 3 posiciones:

Lo multiplicamos por 8

722-Dada la siguiente definición de datos:

```
lista: .int 0x10000000, 0x50000000,  
        0x10000000, 0x20000000  
longlista: .int (.-lista)/4  
resultado: .quad 0x123456789ABCDEF  
formato: .ascii "suma=%llu=%llx hex\n\0"
```

```
push resultado+4  
push resultado  
push resultado+4  
push resultado  
push $formato  
call printf  
add $20, %esp  
Sí. 20 = 8 (%llx) +8 (%llu) +4 ($formato)
```

723-Alguno de los siguientes no es un nombre de registro en una máquina IA32 en modo 32 bits

sil
Sí lo sería en modo 64 bits

724-Las instrucciones máquina contienen toda la información necesaria para ejecutarse, y además su interpretación es independiente de la posición que ocupan en el programa.

Verdadero

725-Para realizar la microoperación $MAR \leftarrow PC$, habrá que activar:

EnPC y LdMAR

726-El primer nivel de una jerarquía de memoria tiene una tasa de aciertos del 75% y las peticiones de memoria tardan 12 ns en completarse si dicha posición se encuentra en ese nivel y 100 ns si no es así. ¿Cuál es el tiempo medio de acceso de la jerarquía?

34 ns

727-¿En qué registro se pasa el primer argumento a una función en Linux gcc x86-64?

edi

728-¿Cuál de las siguientes secuencias de instrucciones multiplica %eax por 10?

a)

leal(%eax,%eax,4), %eax
sall \$2, %eax
sería $x5 \times 4 = x20$

b)

imull \$0x10, %eax
sería $x16$

c)

addl %eax, %eax
shll \$5, %eax
sería $x2 \times 32 = x64$

✓•d)

Varias o ninguna de las respuestas anteriores son correctas, no se puede marcar una y sólo una

729-¿Qué política de colocación en caché necesita más comparadores, la correspondencia asociativa por conjuntos o la correspondencia por sectores?

Depende de si es mayor el número de bloques por conjunto o el número de sectores

730-Dada la siguiente definición de datos:

lista: .int 0x10000000, 0x50000000,
0x10000000, 0x20000000
longlista: .int (.-lista)/4
resultado: .quad 0x123456789ABCDEF

formato: .ascii "suma=%llu=%llx hex\n\0"

la instrucción movl longlista, %ecx copia el siguiente valor:

4

Práct.2, Tut, pág.7

731-¿Cuál de las siguientes características es típica de la microprogramación horizontal?

Ninguna o escasa codificación.

732-HIJO DE PUTA

733-En una memoria con entrelazado de orden inferior, M módulos y acceso simultáneo, el tiempo de acceso a las 2M palabras cuyas direcciones son 0, 1, ..., 2M-1 es menor o igual que 3Ta, siendo Ta el tiempo de acceso a cada módulo de memoria.

Verdadero

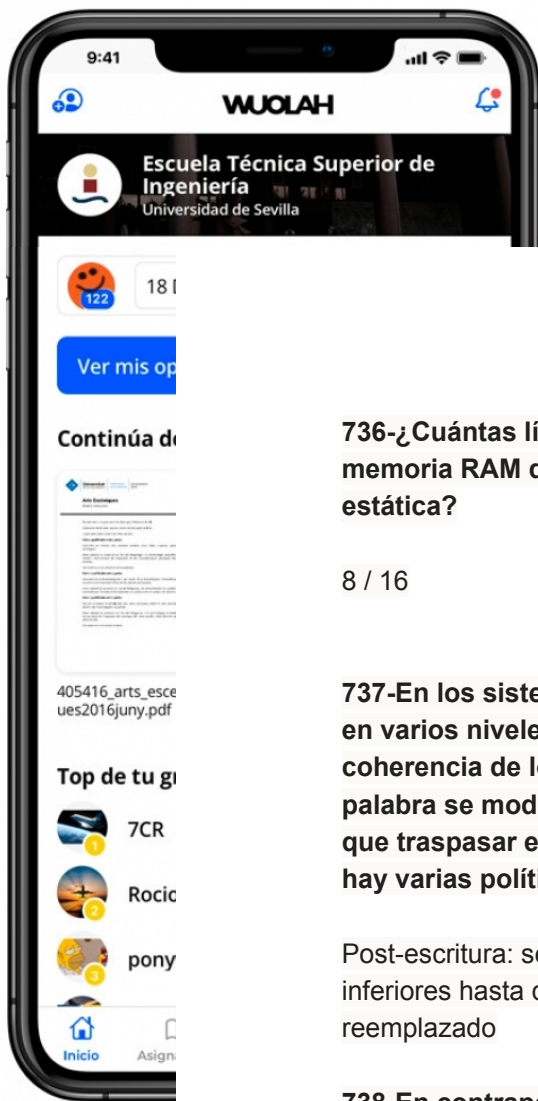
734-Los buses síncronos y semisíncronos disponen de una línea de reloj "maestro", y todas las actividades del bus tienen una duración igual a un número entero de ciclos de ese reloj.

Verdadero

735-Suponiendo que todos los registros inicialmente contienen el valor 1, ¿cuál es el valor de ECX tras la ejecución de la siguiente secuencia de instrucciones?

```
mov $4, %eax
mov $3, %ebx
lea (%eax, %eax), %ecx
sub %ebx, %ecx
imul %ecx, %eax
```

5



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



736-¿ Cuántas líneas de dirección son necesarias en un memoria RAM dinámica de 64 K palabras? ¿Y en una estática?

8 / 16

737-En los sistemas con una jerarquía de memoria dividida en varios niveles se da el problema de la consistencia o coherencia de los datos entre los distintos niveles. Si una palabra se modifica en un nivel, en algún momento habrá que traspasar ese cambio a los niveles inferiores. Para ello hay varias políticas:

Post-escritura: se retrasa la actualización en los niveles inferiores hasta que el bloque modificado tenga que ser reemplazado

738-En contraposición a un ejecutable Linux ELF, un fichero objeto (obtenido con gcc -c)

ubica el código (y los datos) a partir de la posición 0x0, las direcciones definitivas sólo se calculan tras enlazar

739-Un Pentium 4 a 3,2 GHz dispone de 7 unidades de ejecución en paralelo, con 20 etapas de segmentación, y es capaz de emitir (comenzar a ejecutar) 3 instrucciones en cada ciclo de reloj. ¿Qué velocidad aproximada de ejecución de instrucciones será capaz de alcanzar (MIPS = millones de instrucciones por segundo)?

9000 MIPS

740-En IA32, ¿cuál de los siguientes fragmentos de programa tiene un efecto sobre los flags distinto al resto?

mov \$-1, %edi
mov no afecta a los flags

741-Un sistema no segmentado tarda 200 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce segmentado de 20 etapas con un ciclo de reloj de 12 ns. Cuando se procesan muchas tareas, la máxima ganancia de velocidad que podría obtenerse se acerca a:

16,67

742-Las memorias caché con política de extracción anticipativa (prebúsqueda o preextracción) no soportan búsqueda por demanda.

Falso

743-Si el tiempo de acceso a la memoria cache es de 2 ns y el tiempo necesario para tratar un fallo de cache es de 80 ns, ¿cuál es la tasa de aciertos necesaria para que el tiempo medio de acceso al sistema de memoria sea de 10 ns?

0.9

744-La cache con correspondencia directa se puede considerar como un caso límite de la asociativa por conjuntos, en donde...

745-Un overflow nunca puede ocurrir cuando:

•d)

se suma un número positivo a un número negativo
resultado queda entre ambos => se puede representar

746-El algoritmo LRU ("Menos Recientemente Usado/a") se puede utilizar tanto en memoria caché como en sistemas de memoria virtual con paginación.

Verdadero

747-En una CPU de 32 bits con memoria de bytes, el problema es que.

Hay que respetar el ordenamiento de bytes y reglas de alineamiento con que se diseñó la CPU

748-La primera instrucción ensamblador de una subrutina compilada con gcc en Linux/x86 cdecl suele ser:

push %ebp

749-¿En qué generación, dentro de la historia de los computadores digitales, aparecieron la microprogramación, la segmentación de cauce, la memoria cache, los S.O. multiusuario y la memoria virtual?

3ª generación (1965-75)
en la 3ª generación se inventó casi todo

750-Un cauce ("pipeline") de instrucciones con 5 etapas tarda 7 ciclos de reloj o más en ejecutar 3 instrucciones si éstas utilizan las cinco etapas.

Verdadero

751-PC y SP son dos registros de uso general (GPR).

Falso

752-Si se necesitan 60 ns para escribir una palabra de datos de caché en memoria principal y cada bloque de caché tiene 8 palabras, ¿cuántas veces seguidas se tiene que escribir en un mismo bloque para que una caché de postescritura sea más eficiente que una de escritura inmediata?

Depende de la tasa de aciertos

753-¿Cuál de las siguientes afirmaciones acerca de las

interrupciones en el PC (modo real) es cierta?

X a)

Cada vector de interrupción es una palabra de 16 bits

b)

Existen 1024 vectores de interrupción

c)

La tabla de interrupciones tiene un tamaño de 256 bytes

• d)

Todas las interrupciones se pueden generar por software