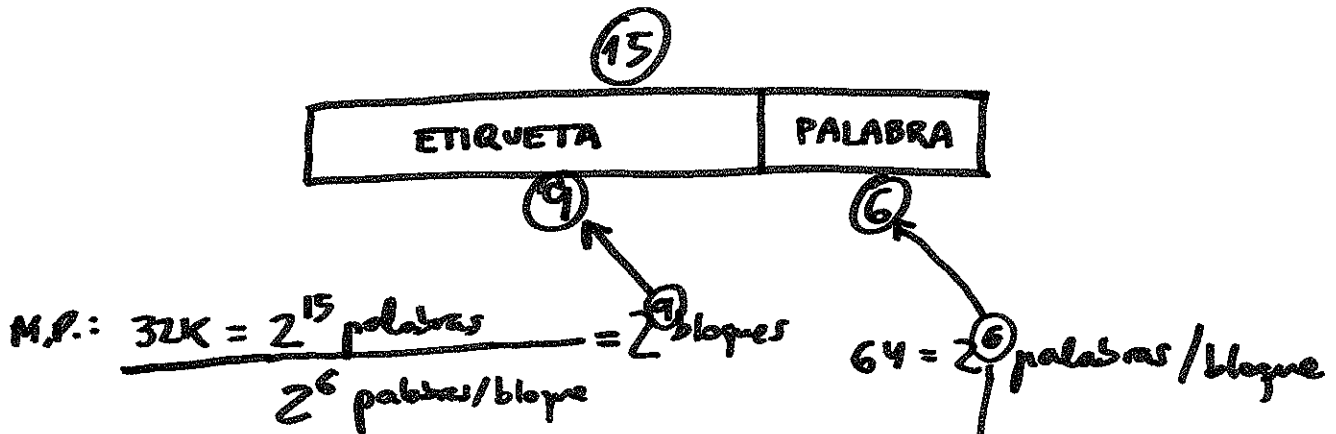
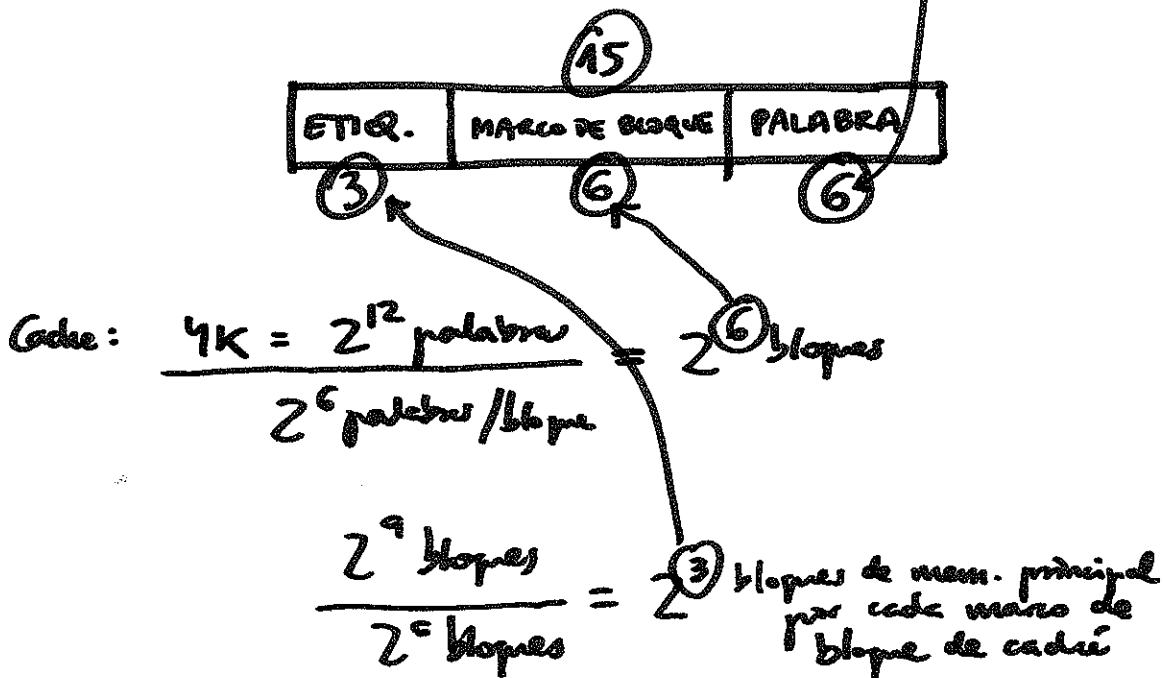


3. Memoria caché (0,5 puntos)

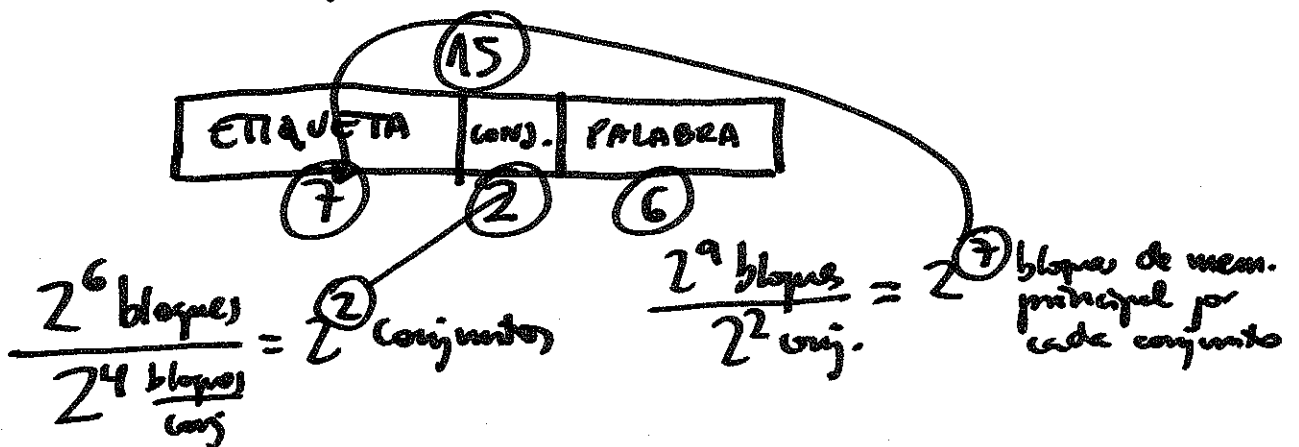
A. Totalmente asociativa



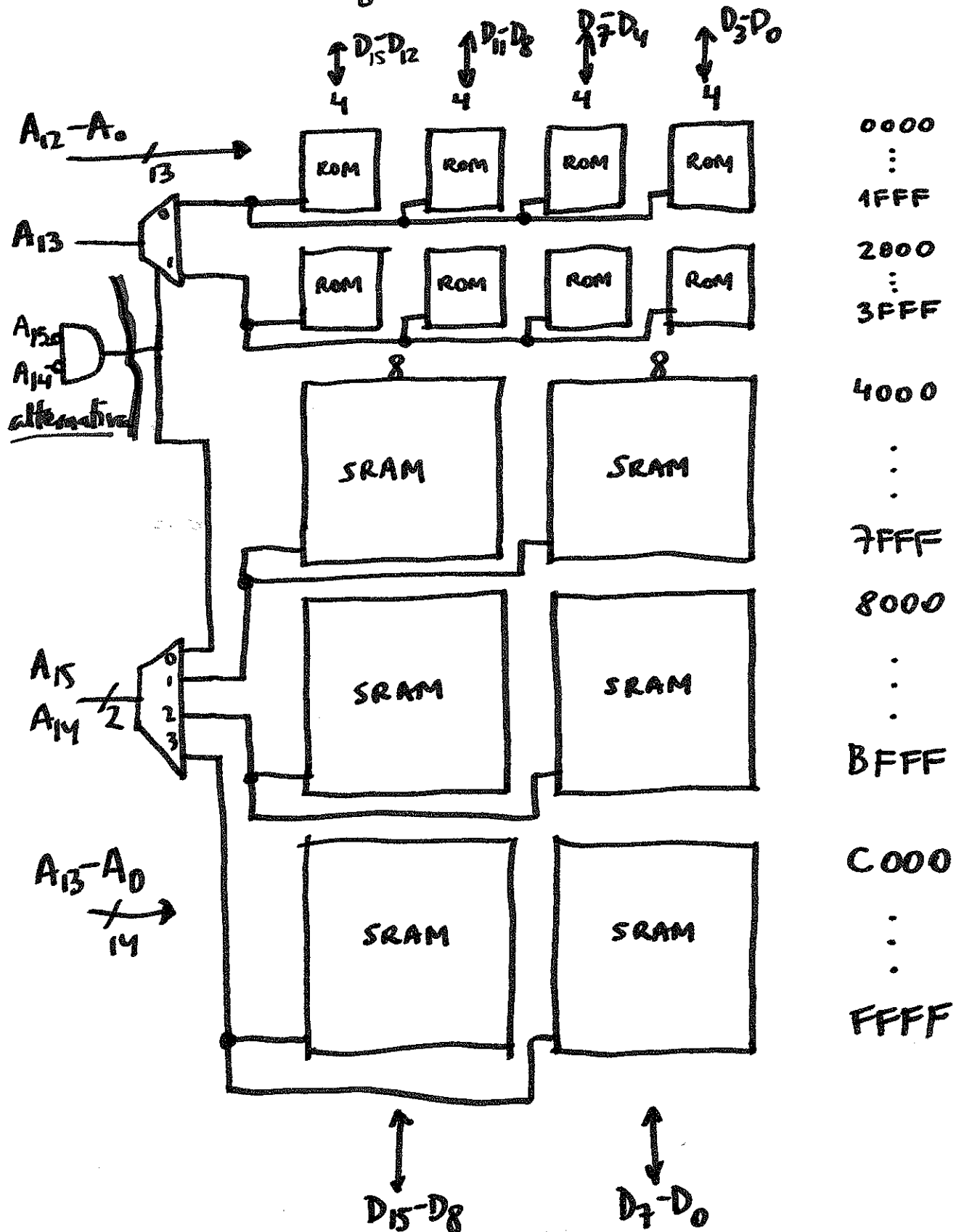
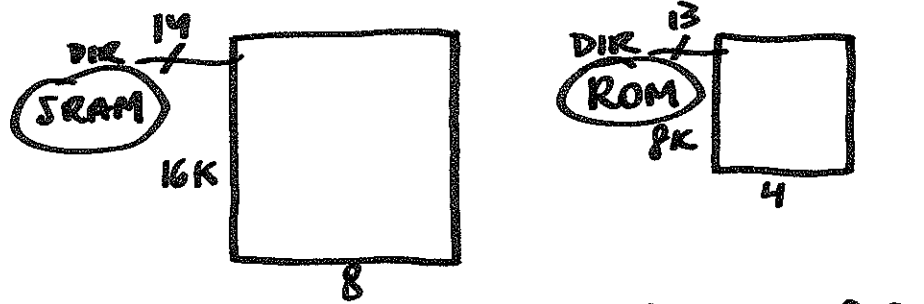
B. Por correspondencia directa



C. Asociativa por conjuntos con 16 bloques por conjunto

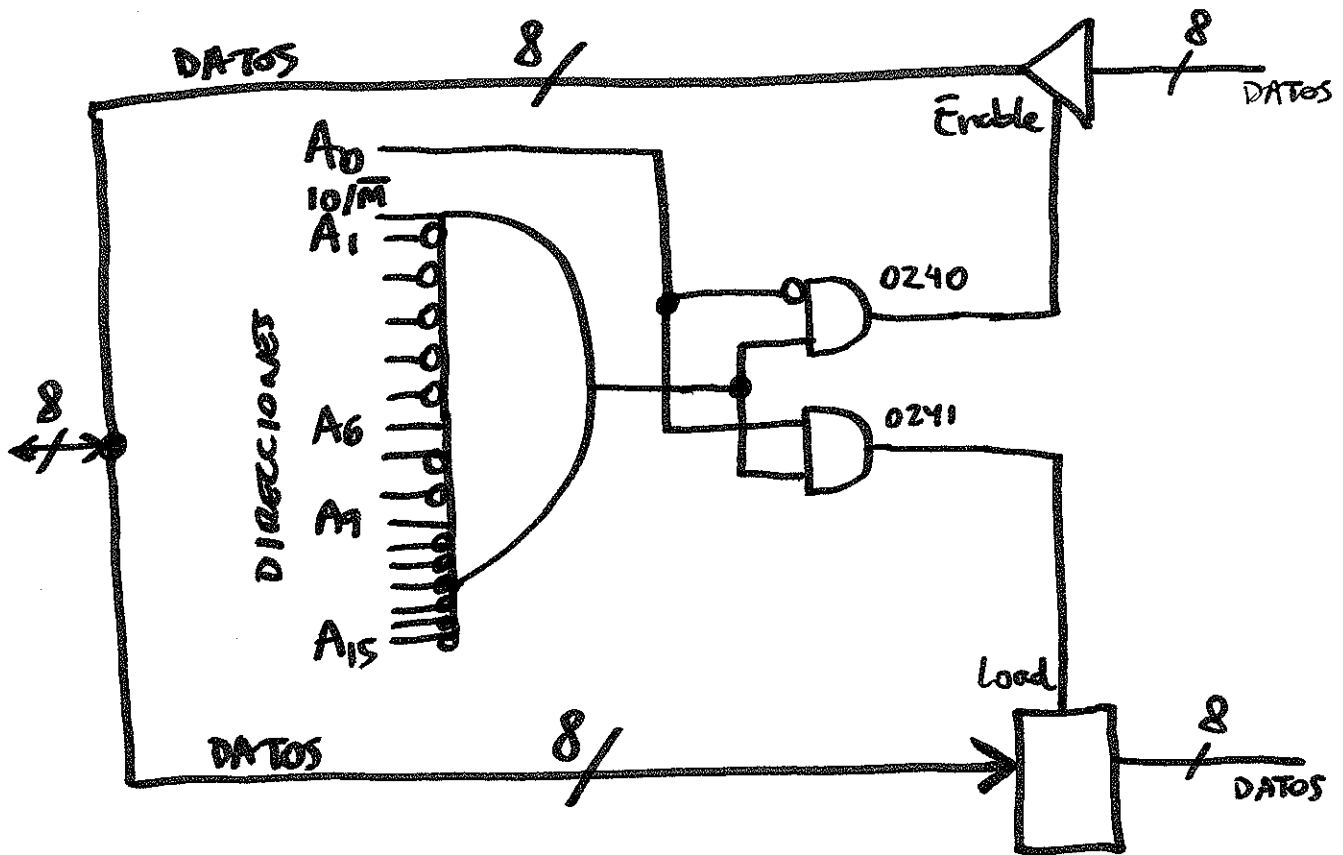


4. Diseño del sistema de memoria (0,5 puntos)



5. Entrada / Salida (0,5 puntos)

0 2 4 0
0000 0010 0100 0000
15 9 6 0



6. Unidad de control microprogramada (0,5 puntos)

Captación y decodificación de instrucción:

```
Fetch:  MAR := PC; Z := PC + 1;  
        MBR := M[MAR]; PC := Z;  
        IR := MBR;  
        goto f(IR); // decodificación
```