

IIC2343 - Arquitectura de Computadores

Guía 2 - I/O

Profesor: Yadran Francisco Eterovic Solano

Ayudantes: Germán Leandro Contreras Sagredo (glcontreras@uc.cl)

Jurgen Dieter Heysen Palacios (jdheysen@uc.cl)

Temas a tratar

Los temas a tratar dentro de esta ayudantía son:

■ Comunicación de CPU y Memoria con I/O.

Preguntas

- 1. a. (I2 II/2015) Explique cómo funciona la transferencia de direcciones y datos desde/hacia los dispositivos mapeados a memoria.
 - b. Describa las instrucciones de la ISA de un computador x86 que permiten acceder a dispositivos mediante port I/O.
 - c. (I2 I/2017) ¿Con qué tipo de dispositivo de I/O es preferible utilizar mapeo de memoria por sobre puertos?
 - d. ¿Por qué es mejor hacer uso de interrupciones en vez de polling? Mencione un ejemplo.
 - e. (I2 I/2016) ¿Cuál es la función del vector de interrupciones? ¿Cuál es su contenido?
 - f. (I2 II/2016) Luego de recibir la señal INTA, ¿qué tarea(s) debe realizar un controlador de interrupciones?
 - g. (I2 I/2017) ¿Cómo modificaría el mecanismo de comunicación del controlador de DMA a la CPU, para poder medir el progreso de una copia de memoria?
 - h. Detalle, paso a paso, cómo se manejaría una interrupción realizada por un dispositivo (llamémoslo IO_i) que se encuentra conectado a otro dispositivo (llamémoslo IO_j), donde la ISR de este último se encuentra almacenada en el vector de interrupciones del computador.
 - i. Explique la diferencia entre las interrupciones realizadas por *hardware* y *software*, dando un ejemplo de cada una.

2. (I2 - II/2016) Para los siguientes ejercicios, considere la siguiente tabla, que presenta el vector de interrupciones completo de un computador con ISA x86 de 16 bits. El vector de interrupciones se encuentra almacenado a partir de la dirección de memoria 0x0000:

IRQ	Dispositivo	Pos. en vector
IRQ0	Timer del sistema	00
IRQ1	Disco Duro	01
IRQ2	Interfaz USB	02
IRQ3	Interrupción software	03

- a. ¿Cuantos dispositivos que generen solicitudes de interrupción pueden conectarse?
- b. Dos dispositivos, teclado y *mouse*, están conectados a la interfaz USB. Describa un mecanismo para ejecutar la ISR correspondiente al *mouse*, cuando este genera una interrupción.
- c. ¿Que ocurriría en este computador si se ejecuta la instrucción MOV [0], AX?
- d. Proponga un esquema para permitir el acceso (lectura y escritura) controlado y centralizado al vector de interrupciones por parte de los programas, *i.e.*, el acceso sólo puede realizarse a través de una interfaz entregada por el sistema operativo (o la BIOS).

Hint: El esquema puede incluir cambios a la arquitectura del computador.