



PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE
ESCUELA DE INGENIERÍA
DEPARTAMENTO DE CIENCIAS DE LA COMPUTACIÓN

IIC2343 – Arquitectura de Computadores

Ayudantía 10

Profesores: Hans-Albert Löbel Díaz, Jorgen Dieter Heysen Palacios

Ayudante: Germán Leandro Contreras Sagredo (glcontreras@uc.cl)

Temas a tratar

Los temas a tratar dentro de esta ayudantía son:

- Paralelismo avanzado.
- Coherencia de *caché*.

Preguntas

1. a. ¿Qué es la taxonomía de Flynn? ¿Existe alguna categoría de esta taxonomía que sea difícil de ejemplificar en la práctica?
- b. **(Examen - II/2014)** Describa los tipos de paralelismo **SIMD** y **SISD**. ¿Qué tipo de operaciones son las que más beneficio sacan del paralelismo **SIMD**? ¿Es posible tener simultáneamente paralelismo del tipo **SISD** y **SIMD**?
- c. **(Examen - II/2015)** ¿En qué se diferencian los tipos de paralelismo **SIMD** y **SIMT**? Complemente las diferencias con ejemplos para cada uno de los casos.
- d. ¿Qué es una GPU? ¿Es siempre más conveniente que una CPU?

2. a. Dentro del contexto de múltiples procesadores, existen dos formas de que estos tengan acceso a una misma fuente de memoria: UMA (*Uniform Memory Access*) y NUMA (*Non-Uniform Memory Access*). ¿En qué consiste cada una de estas? Mencione, además, una ventaja y desventaja para cada una.
- b. **(I3 - I/2018)** Mencione una ventaja y una desventaja de actualizar las líneas de *caché* desactualizadas en vez de invalidarlas.
- c. Mencione y explique cada estado del protocolo *write-back* MESI.
- d. **(Examen - I/2018)** El protocolo MOESI corresponde a una variante del protocolo MESI estudiado en clases. Este posee el mismo comportamiento, salvo por la existencia de un nuevo estado **O** (*Owned*). Este es utilizado para indicar que uno y solo uno de los controladores de *caché* tiene el permiso para modificar el valor de una línea de la *caché* asociada a un bloque de la memoria y compartirlo con el resto de las *cachés* que la posean. Esto permite que, en caso de que se hagan lecturas de un recurso compartido, la transferencia de datos se haga entre *cachés* y, además, no es necesario que se escriban los cambios directamente en la memoria principal, solo cuando es estrictamente necesario.
 - 1) ¿Cómo se podría asegurar que sea una sola *caché* la que posea el estado **O** para un recurso compartido? Comente considerando el procedimiento del protocolo MESI para recursos compartidos (en particular, para los estados **M**, **S** e **I**).
 - 2) Suponga que un par de *cachés* comparten una línea con estados **O** y **S**, respectivamente. Si la segunda *caché*, en estado **S**, solicita realizar cambios en la línea compartida, ¿qué protocolo se puede seguir para mantener la consistencia?