

Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ciencia de la Computación



IIC2343 – Arquitectura de Computadores

Ayudantía T11

a.k.a. por qué sirve simular las cosas

a.k.a. por qué sirve ir a ayudantía

Ayudante: Germán Contreras

Pregunta 1

En un computador x86 de 16 bits se desea implementar un mecanismo que permita al sistema operativo terminar programas que llevan mucho tiempo en ejecución, e informarle al usuario de esto mediante un mensaje en la pantalla. Para esto, se considera la siguiente tabla que indica los vectores de interrupción:

Dirección del vector	Tipo	Función asociada
00-01	Excepción	<i>Exception handlers</i>
02	Excepción	Usada para errores críticos del sistema, no enmascarable
03-07	Excepción	
08	IRQ0	<i>Timer del sistema</i>
09	IRQ1	Puerto PS/2: Teclado
0A	IRQ2	Conectada al PIC esclavo
0B	IRQ3	Puerto serial
0C	IRQ4	Puerto serial
0D	IRQ5	Puerto paralelo
0E	IRQ6	<i>Floppy disk</i>
0F	IRQ7	Puerto paralelo
10	Int. de <i>Software</i>	Funciones de video
11-6F	Int. de Software	Funciones varias
70	IRQ8	<i>Real time clock (RTC)</i>
71 - 73	IRQ9-11	No tienen asociación estándar, libre uso
74	IRQ12	Puerto PS/2: <i>Mouse</i>
75	IRQ13	Coprocesador matemático
76	IRQ14	Controlador de disco 1
77	IRQ15	Controlador de disco 2
78-FF	Int. de <i>Software</i>	Funciones varias

- a) ¿Qué dispositivos de I/O de los descritos en la tabla utilizaría para implementar el mecanismo? Indique qué función cumpliría cada uno. **(2 ptos.)**
- b) Describa a alto nivel el procedimiento completo que realiza el mecanismo. **(2 ptos.)**
- c) Para cada uno de los dispositivos utilizados, indique en detalle cómo sería la interacción con él (tipo de comunicación, instrucciones, modelo de interacción, función de interrupción), desde que comienza su participación en el proceso. **(2 ptos.)**

- ¿Qué utilidad práctica tiene esta pregunta?
- ¿Qué tarea está relacionada?
- Si no hizo esa parte, ¿tuvo otra instancia para trabajar con este contenido del curso?

Pregunta 2

- a) ¿Tiene sentido utilizar una memoria *caché* de tamaño superior al de la memoria principal? ¿Cambia el análisis si el tamaño es igual al de la memoria direccionable? **(1.5 ptos.)**
- b) Considere una memoria *caché fully-associative*, con *hit-time* igual a $12L^3 - 81L + 68$ [ns], donde L es la cantidad de líneas de la *caché*. Si el *hit-rate* de esta memoria es de 0.95, ¿cuál es la cantidad de líneas que genera el tiempo de acceso promedio mínimo? **(1.5 ptos.)**
- c) La contención de bloques es un problema del esquema de mapeo directo, donde dos o más bloques pelean por la misma línea, existiendo otras líneas no utilizadas en la *caché*. ¿Existe un problema similar en el esquema *N-way*? Si su respuesta es negativa, justifíquela, y si es positiva, indique detalladamente un caso en que esto se de. **(1.5 ptos.)**
- d) Suponga que está escribiendo una subrutina que realiza el producto punto entre dos matrices de $N \times N$. Explique detalladamente qué consideraciones se deben tomar para maximizar el *hit-rate*. **(1.5 ptos.)**
Nota: Con detalladamente, se espera que otra persona sea capaz de replicar los resultados.

- ¿Qué utilidad práctica tiene esta pregunta?
- ¿Tiene relación con alguna de las tareas anteriores? ¿Ayudantías?

Pregunta 3

¿Qué problema podría existir en un sistema operativo con soporte para memoria virtual, si **muchos procesos** se encuentran en ejecución **simultánea**? En caso de existir uno, indique cómo solucionarlo desde el punto de vista del uso de memoria, detallando claramente los elementos y estructuras involucradas. En caso de no existir problema, justifique el por qué. **(6 ptos.)**

- ¿Qué utilidad práctica tiene esta pregunta?
- ¿Tiene relación con alguna de las tareas anteriores? ¿Se hizo algún supuesto que evitara preguntarnos la situación planteada en la pregunta?

Pregunta 4

- a) ¿Qué desventajas tiene el uso de un *pipeline* muy profundo en un computador? (1 pto.)
- b) Comente brevemente en qué consisten las vulnerabilidades *Spectre* y *Meltdown* y por qué no se pueden solucionar en los procesadores actuales. (1 pto.)
- c) Considere el siguiente código escrito para el **Assembly** del computador básico con *pipeline*:

```
DATA
    n 2
CODE
    main:
        MOV A,0
        MOV B,(n)
        JEQ end
        SUB B,1
        MOV (n),B
        JMP main
    end:
```

Indique con un diagrama, si y cuando ocurre *forwarding*, *stalling* y *flushing* al ejecutar el código anterior y cómo los detectan las *forwarding units* correspondientes, especificando las señales de control participantes. Considere que el *pipeline* tiene *forwarding* entre todas sus etapas, el manejo de *stalling* es por *software* (instrucción NOP) y predicción de salto asumiendo que no ocurre. (4 ptos.)

- ¿Qué utilidad práctica tiene esta pregunta?
- ¿Alguna **simulación** nos ayudará a responderla?

Pregunta 5

A partir del protocolo MESI, haga una extensión para crear el protocolo MOESIF. En este protocolo, el estado **O** significa “*Owned*”, es decir, que una *caché* es “dueña” de la línea. Por otra parte, **F** significa *Forward*, el que indica que uno, y solo uno de los controladores de *caché* será el encargado de compartir una línea compartida con el resto de las *cachés* **siempre que posea el mismo valor que en la memoria principal**. Para ello, debe tener las siguientes consideraciones:

- Para este protocolo, cuando una línea en estado **E** es solicitada por otra *caché*, la original la marca en estado **F** y las copias se realizan con estado **S**. La copia se hace entre *cachés*.
- Cuando una línea en estado **F** o **S** es cambiada, la *caché* que realiza el cambio solicita cambiar el estado a **O** e invalida a todas las otras. Luego, en el siguiente acceso, la *caché* que tiene la línea en estado **O** envía directamente la línea a las otras *cachés*, que la marcarán con estado **S**.
- Si una *caché* tiene una línea en estado **M** y esta es solicitada por otra *caché*, esta marca su línea en estado **O** y envía ella directamente el dato a la nueva *caché* que lo marcará como **S**.

Sea lo más claro posible con el funcionamiento del protocolo a partir de la descripción anterior, incluyendo las acciones realizadas por todas las partes involucradas. **(6 ptos.)**

- ¿Haber hecho qué cosa podría ayudar a resolver este ejercicio?
- Si no lo hice, ¿estoy condenado?

A continuación, dudas puntuales de la Tarea 10.
¿Alguien?

Viendo algunos ejercicios...

¿Fue significativo haber asistido a ayudantía?

¿Sirve el material que quedó de referencia?

¿Fueron un aporte para mi aprendizaje?

Algunos avisos para terminar la ayudantía



- A10
 - A subirse como material durante la tarde.
 - **Solución:** Lunes, para que traten de ejercitar y no copiar.
 - Dudas del material: Siempre, mediante *issues* y correo.
- A11
 - ¿Quieren una última ayudantía previa al examen?
 - Si la desean: **lunes, pero en un horario decente.**
- A12
 - **IMPOSIBLE**, seamos razonables.
- **EXAMEN**
 - Si pueden abordar las tareas 10 y 11, **pueden tranquilamente** abordar el examen.
 - Algunas preguntas pueden derivarse de ayudantías, podrían copiarlas... ¿pero ganan con esto?

Pontificia Universidad Católica de Chile
Escuela de Ingeniería
Departamento de Ciencia de la Computación



IIC2343 – Arquitectura de Computadores

Ayudantía T11

a.k.a. por qué sirve simular las cosas

a.k.a. por qué sirve ir a ayudantía

Ayudante: Germán Contreras