## Universidade Federal do Ceará Campus Sobral Engenharia da Computação e Engenharia Elétrica

Eletrônica Digital (SBL0069) Prof. David Nascimento Coelho

Nome: Francisco Ruan Comes Damas uno Matrícula: 514916 7,6

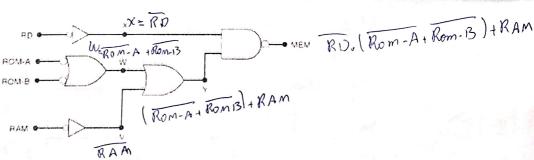
Avaliação Parcial 1 (1ª Chamada) - 22/09/2022

## Informações Gerais

- Avaliação individual e sem consulta externa.
- A duração da avaliação é de 2h.
- O aluno pode solucionar a prova utilizando lápis/lapiseira, porém, pelo menos o final de cada solução deve ser redigido com caneta azul ou preta.

1)(2,0 pts) O circuito lógico a seguir gera uma saída MEM, que é usada para ativar os CIs de memória de um microcomputador. A partir deste circuito, responda:

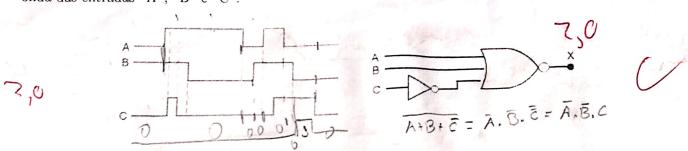
- a) Qual a expressão booleana que descreve a função lógica que este circuito implementa?
- b) Descreva, com suas palavras, a lógica do circuito (em quais situações o CI de memória é ativado?)
- c) Monte a tabela verdade deste circuito.
- d) A partir da tabela verdade, escreva uma nova expressão booleana, baseada na soma de mintermos, que implementa a mesma função lógica.



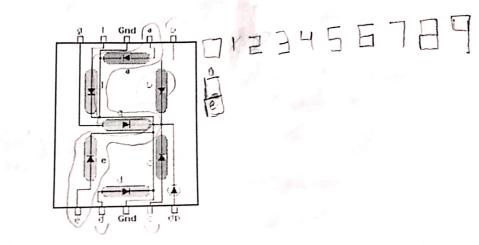
2)(2,0 pts) Utilizando apenas portas NOR, implemente um circuito digital que realiza a seguinte expressão booleana:

$$X = \overline{\overline{A.B} + \overline{C.\bar{D}}}$$

3)(2,0 pts) Considerando o seguinte circuito lógico, determine a forma de onda "X" dada as formas de onda das entradas "A", "B" e "C".



4)(2,0 pts) O circuito a seguir, representa um display de 7 segmentos. Considerando que este será utilizado para representar um número binário de 0 a 9, encontre a expressão lógica reduzida para o decodificador binário (BCD) / para os segmentos "a" e "e".



5)(2,0 pt) Encontre, utilizando o mapa K, uma expressão booleana reduzida que implementa a mesma função lógica da seguinte expressão:

$$X = ar{A}ar{B}ar{C}ar{D}ar{E} + ar{A}ar{B}Car{D}ar{E} + ar{A}BCar{D}ar{E} + ar{A}BCar{D}ar{E} + ar{A}BCar{D}ar{E} + ar{A}BCar{D}ar{E} + ar{A}ar{B}Car{D}ar{E} + ar{A}ar{B}Car{D}ar{E}$$

A=1 A=0 DE DE BC BC 0.1