

	procesador			Señales de estado (AF, est.)				memoria		árbitro	
	petición		!petición	lectura		escritura		resp. memoria		concesión	
	inicio	! inicio		si	no	si	no	si	no	si	no
DES0	INI	COMPETIQ	DES0								
	pc_listo	ET_acc, EST_acc, pc_listo	pc_listo								
INI											
ESCINI											
DES		COMPETIQ	DES								
		ET_acc, EST_acc, pc_listo	pc_listo								
COMPETIQ				LEC	PML	PMEA	PMEF				
				arb_pet							
LEC											
HEHCOL											
PML										ESPL	PML
										m_acc, m_pet, trans_bus	arb_pet
ESPL								ESB	ESPL		
								trans_bus			
ESB											
PMEA										ESPEA	PMEA
										pm_val, pm_esc, trans_bus	arb_pet
ESPEA								ESCP	ESPEA		
								trans_bus			
ESCP											
PMEF										ESPEF	PMEF
										pm_val, pm_esc, trans_bus	arb_pet
ESPEF								HECHOE	ESPEF		
								trans_bus			
HEHCOE											

ESCINI
HECHOE
ET_acc, ET_esc, EST_DE, DAT_acc
HECHOL
DAT_acc
DES
rc_val
LEC
ET_acc, ET_esc, EST_DE, DAT_acc, DAT_esc, muxE
HECHOE
DAT_acc, DAT_esc
DES