

## D. PROJETO DE PLACAS DE CIRCUITO IMPRESSO - BÁSICO

Para garantir um perfeito funcionamento e durabilidade, o projeto de um circuito eletrônico deve contemplar um bom desenho da placa de circuito impresso (PCI). O desenho, a espessura de trilhas e a disposição dos componentes na placa de circuito devem seguir regras para assegurar que o diagrama esquemático do circuito se comporte como desejado e que as normas de compatibilidade eletromagnética<sup>1</sup> sejam respeitadas.

O desenho de uma PCI é baseado no diagrama esquemático do circuito, o qual é feito em um software adequado. Dependendo da complexidade do projeto o circuito necessitará ser simulado e até mesmo montado para garantir que realmente funcionará. Após o projeto do circuito com todos os seus componentes, é hora de desenhar a PCI. Os programas profissionais de projeto permitem que as conexões do diagrama esquemático sejam exportadas para o *software* de desenho (no caso do PROTEUS, o ARES). Neste ponto, entram as habilidades de desenho e conhecimento técnico do desenhista.

### D.1 UNIDADE IMPERIAL E MÉTRICA

A unidade mais empregada ainda é a polegada, assim a maioria dos componentes eletrônicos possui suas dimensões nessa unidade, bem como as trilhas e vias nos *softwares* de desenho. A polegada é chamada de unidade imperial enquanto o milímetro é a unidade métrica. A Tab. D.1 apresenta a relação entre essas unidades e os nomes usuais encontrados.

<sup>1</sup> O circuito projetado não pode produzir interferência em outros equipamentos, nem sofrer interferência externa, sendo que os níveis de ruído produzidos devem respeitar normas específicas.

Tab. D.1 – Relação entre unidade imperial e métrica.

Imperial (polegada)	Métrica (mm)	Nome usual
1	25,4 (2,54cm)	1 inch pitch ou pitch
0.2	5,08	0.2 inch pitch ou pitch
0.1	2,54	100 mils ou 100 th (thou)
0.05	1,27	50 mils ou 50 th (thou)
0.01	0,25	10 mils ou 10 th (thou)

100 mils é o valor de referência no desenho dos encapsulamentos dos componentes (distância entre pinos), seguido de suas frações, como 50, 75 e 200 mils, por exemplo. Para os desenhos a regra geral é sempre usar a unidade imperial.

### D.2 ENCAPSULAMENTOS

Os invólucros dos componentes eletrônicos ou encapsulamentos estão disponíveis em bibliotecas fornecidas com o *software* de desenho. Todavia, todo desenhista acaba criando seus próprios componentes, pois muitos não existem e outros necessitam ser alterados para se adequar às necessidades do projeto. Existem dois tipos de componentes eletrônicos, os que utilizam terminais que atravessam a placa de circuito impresso (PTH - *Plated Through-Hole*, inserido através de furo) e os componentes que são soldados na superfície da placa (SMD - *Surface Mount Device*, dispositivos de montagem na superfície). Todo desenhista deve se familiarizar com o nome dado aos diversos encapsulamentos para poder definir que tipo de componente será empregado na montagem da placa.

Os encapsulamentos são desenhados conforme espaçamento entre os pinos do componente, sendo representados por *pads*. Para componentes PTH, os *pads* indicam o cobre em torno do pino do componente e o diâmetro do furo por onde o pino será inserido. Para componentes SMD, os *pads* são áreas de cobre que ficarão na superfície da placa para a soldagem

dos terminais do componente. O encapsulamento também apresenta o desenho que será impresso sobre a PCI, o que facilita a identificação do tipo de componente eletrônico, fornecendo referência para a sua solda e orientação.

### D.2.1 COMPONENTES PTH

Na Fig. D.1 são apresentados alguns exemplos de encapsulamentos para capacitores eletrolíticos e cerâmicos, com seus respectivos nomes. Observar que as distâncias entre os pinos são dadas em mils (th).

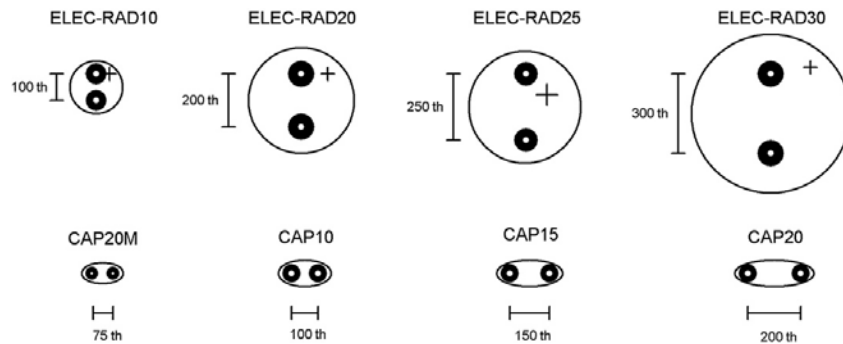


Fig. D.1. - Encapsulamento para capacitores eletrolíticos e cerâmicos PTH.

Para resistores o tamanho do encapsulamento está geralmente associado com a potência que será dissipada pelo mesmo. Na Fig. D.2 são apresentados exemplos, com os respectivos nomes, para resistores PTH.

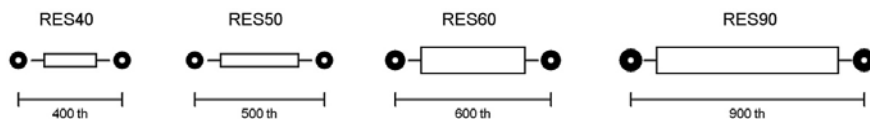


Fig. D.2. - Encapsulamento para resistores PTH.

Da mesma forma que os resistores, para os diodos, o tamanho do encapsulamento está relacionado com a capacidade de dissipação de

potência (no caso dos diodos, também com a capacidade de condução de corrente). Alguns exemplos são apresentados na Fig. D.3, nos desenhos o retângulo menor do encapsulamento indica o catodo do diodo.

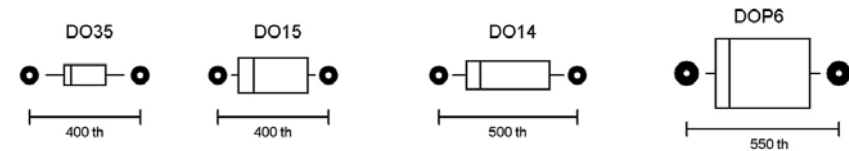


Fig. D.3. - Encapsulamento para diodos PTH.

Na Fig. D.4 são apresentados alguns encapsulamentos para componentes eletrônicos de 3 terminais, tais como: transistores, triacs, tiristores, reguladores e sensores. A sequência dos pinos é indicada pelo desenho do encapsulamento.



Fig. D.4 - Encapsulamento para componentes eletrônicos de 3 terminais.

Uma grande parcela de circuitos integrados com mais de 3 pinos emprega o encapsulamento duplo em linha (DIL – *Dual In Line*), conforme exemplos da Fig. D.5.

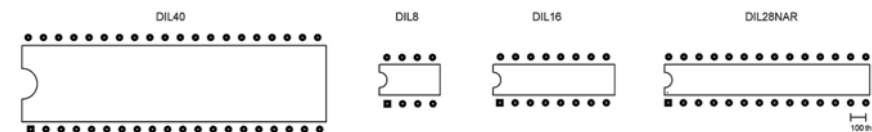


Fig. D.5 - Circuitos integrados com encapsulamento duplo em linha.

Para concluir os exemplos de encapsulamentos PTH, na Fig. D.6 são apresentados exemplos de barras de pinos em linha simples e dupla.

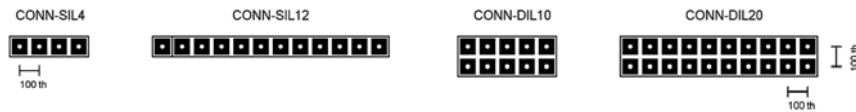


Fig. D.6 – Encapsulamento para barra de pinos.

## D.2.2 COMPONENTES SMD

Os componentes de superfície são feitos para serem soldados na superfície das placas de circuito impresso, apresentando tamanho inferior aos componentes PTH de mesma funcionalidade. Assim, eles são adequados para a miniaturização de circuitos eletrônicos, permitindo a produção de PCIs extremamente pequenas. Entretanto, sua solda manual é complicada, exigindo ferros de solda com pontas bem finas ou equipamentos especiais. Quando a placa de circuito impresso empregar componentes SMDs e a solda dos mesmos for manual (com ferro de solda) é importante aumentar o tamanho usual dos *pads* dos encapsulamentos, facilitando, assim, a soldagem.

Na Fig. D.7 são apresentados exemplos de encapsulamentos usuais para componentes passivos, a maioria para capacitores e resistores (0402 → 1512), um transistor (SOT23) e um diodo (DSM). O tamanho do componente tem relação com a potência que os mesmos podem dissipar. Quanto menor o componente, mais difícil é a sua solda manual.



Fig. D.7 – Encapsulamentos SMD: componentes passivos 0402 – 2512, SOT23 para transistor e DSM para diodo.

Os circuitos integrados SMD possuem uma infinidade de encapsulamento, incluindo componentes com pinos na parte de baixo, formando uma matriz de pontos (BGA - *Ball Grid Array*, soldado somente

com máquina). Na Fig. D.8 são apresentados dois encapsulamentos comuns para circuitos integrados: o TQFQ (*Thin Quad Flat Pack*), empregado, por exemplo, no microcontrolador ATmega32 do kit ATmega++; e o encapsulamento SOIC (*Small-Outline Integrated Circuit*) empregado em uma infinidade de circuitos integrados, tais como: ADCs, D/As, amplificadores operacionais e circuitos de lógica digital.

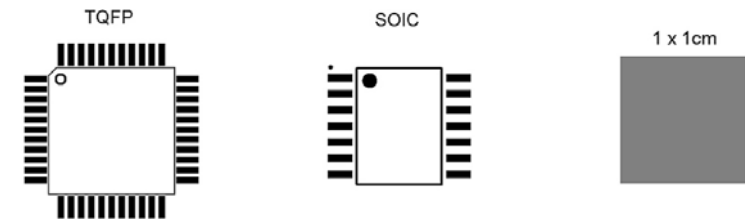


Fig. D.8 – Exemplos de encapsulamentos de circuitos integrados SMD.

## D.3 PADS E VIAS (PTH)

Como comentado, o *pad* descreve o cobre em torno do pino de um componente (neste caso, PTH). É o local onde será realizada a solda do componente e por onde o pino será inserido. Portanto, o *pad* possui um furo interno. Quando se desenha uma PCI deve-se ter o cuidado de não se errar as dimensões dos *pads*, senão se torna muito difícil atravessar os pinos dos componentes pelos furos. Existem basicamente três tipos de *pads*: os circulares (DILCC), os quadrados (DILSQ) e os retangulares (STDDIL). Na Fig. D.9 são apresentados algumas configurações de *pads* circulares e quadrados, o primeiro número descreve a dimensão externa do *pad*, o segundo o diâmetro do furo (em mils).

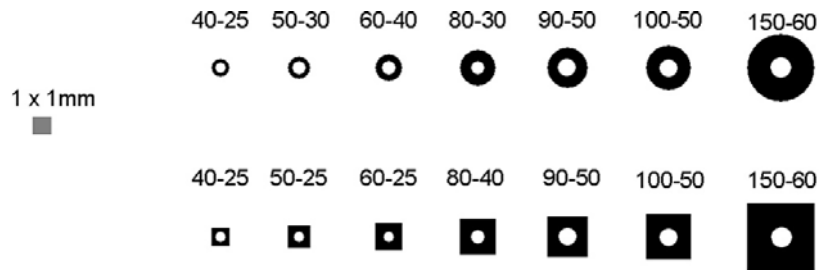


Fig. D.9 - Pads PTH, X-Y (X = diâmetro ou largura externa, Y = diâmetro do furo interno, em mils).

As vias são similares aos *pads*, entretanto, são empregadas para realizar conexões elétricas em placas com mais de uma superfície de cobre. Servem, portanto, para ligar eletricamente as trilhas da parte superior da placa às trilhas da parte inferior, ou de camadas intermediárias se houverem.

Dimensões usuais de vias são: 40-15 th, 50-20 th, 60-20 th, 70-20 th, 80-20 th. Como não será transpassada por pino, o diâmetro interno da via é menor que o dos *pads*. É boa prática manter o diâmetro das vias igual ao dobro da largura da trilha que conecta. Em frequências elevadas as vias maiores possuem maior indutância, por isso, devem ser evitadas.

## D.4 TRILHAS

Trilha é o caminho de cobre sobre a superfície da placa do circuito impresso por onde as correntes elétricas do circuito fluirão. Quanto menor o comprimento da trilha, menor será sua resistência, capacitância e indutância intrínseca. Quanto mais espessa, maior sua resistência mecânica e elétrica. Na Fig. D.10 são apresentadas as trilhas usuais empregadas em PCIs. Quando menor o tamanho da trilha, mais difícil e caro é o seu processo de fabricação.

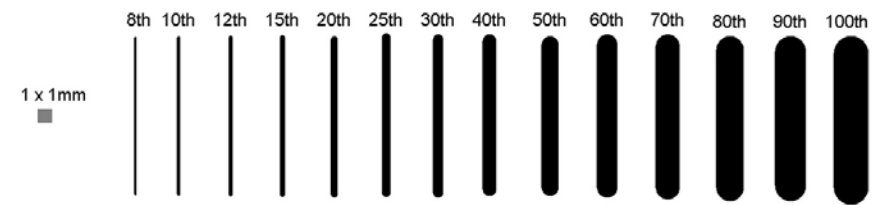


Fig. D.10 - Trilhas e suas larguras.

A trilha deve ter sua largura mínima determinada pela corrente que a irá percorrer. Esta largura depende da espessura do cobre da placa. Como as unidades de desenho ainda são antigas, emprega-se a onça/pé<sup>2</sup> (oz) para descrever o peso do cobre por unidade de superfície. O padrão é 1 oz, mas existem 0,5, 2 e 4 oz. A Tab. D.2 apresenta a largura mínima de trilha que deve ser empregada para a corrente dada. É bom manter um coeficiente de segurança no dimensionamento das trilhas, lembrando que o aumento de temperatura demanda uma trilha mais larga do que uma empregada em uma temperatura menor. A resistência elétrica da trilha pode ser calculada empregando-se o volume do cobre da trilha e a condutividade elétrica do cobre, como explanado nos livros de física.

Tab. D.2 – Largura mínima da trilha de acordo com a corrente que deverá suportar.

Largura da trilha (cobre)	Corrente [A]	Corrente [A]
	<b>1 oz*</b>	<b>2 oz</b>
5 mils	0,5	0,7
10 mils	0,8	1,4
20 mils	1,4	2,2
30 mils	1,9	3,0
50 mils	2,5	4,0
100 mils	4,0	7,0

\*oz = 1 onça/pé<sup>2</sup> = 30 mg/cm<sup>2</sup>

Outra questão importante no desenho das trilhas é a distância entre trilhas adjacentes ou entre pontos eletricamente distintos. A distância é empregada de acordo com a diferença de tensão entre os pontos em

questão. A Tab. D.3 apresenta a distância mínima entre trilhas para diferentes potenciais elétricos a que possam estar submetidas; a mesma distância vale para os *pads*, vias, etc. Geralmente é bom aumentar essas distâncias, melhorando o isolamento entre as trilhas.

Tab. D.3 – Distância mínima entre trilhas de acordo com a diferença de potencial que estarão sujeitas.

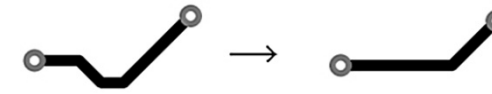
Tensão (DC ou AC de pico)	Distância entre trilhas	
0-30 V	0,1 mm	8 mils
31-50 V	0,6 mm	25 mils
51-100 V	1,5 mm	60 mils
101-170 V	3,2 mm	150 mils
171-250 V	6,4 mm	300 mils
251-500 V	12,5 mm	500 mils

## D.5 REGRAS BÁSICAS DE DESENHO

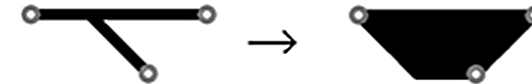
A seguir são apresentadas inúmeras regras para um bom desenho da placa de circuito impresso. As regras ou são de estética ou de compatibilidade eletromagnética. É bom compreender que toda regra pode ter exceções desde que se saiba o que se está fazendo. Com a prática, as técnicas de desenho vão sendo aperfeiçoadas e os desenhos terão uma melhor aparência e organização, apresentando também, robustez elétrica e mecânica.

### Regras para um bom desenho e qualidade de uma PCI:

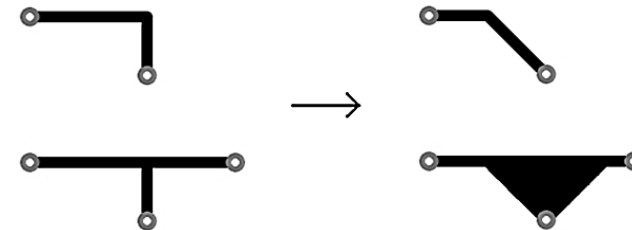
- Organizar os componentes na PCI empregando simetria sempre que possível. A disposição dos componentes deve ser bem pensada, de acordo com as questões elétricas, de fixação da placa após montada e conforme será realizada a solda (automatizada).
- Dispor os componentes com ligações entre si o mais próximo possível. Conexões curtas.



- O dimensionamento das trilhas, vias e *pads* devem ser adequados aos componentes, tensões e correntes que estarão presentes no circuito.
- Empregar polígonos nas trilhas sempre que possível.



- Empregar trilhas de maior espessura sempre que possível (a espessura de uma única trilha pode diminuir e aumentar, dependendo do desenho).
- Nos planos de alimentação utilizar a maior área de cobre possível.
- No desenho das trilhas, evitar mudanças de direção com ângulos de 90° ou outros que não 45°. O padrão é 45° e não deve ser alterado. Este ângulo melhora o desenho da placa e suas características elétricas.



- Separar espacialmente circuitos de potência de circuitos digitais.
- Separar terra digital de terra analógico. A interconexão entre estas terras pode ser realizada em um ou mais pontos. Depende das questões de compatibilidade eletromagnética.
- Se possível, os circuitos digitais de maior frequência devem ficar localizados no centro da placa.
- Para placas com mais de uma superfície de cobre, criar planos

independentes de terra e alimentação (VCC). Quando a placa possuir apenas duas faces, pode ser criado apenas um plano de terra.

- As trilhas de alimentação devem ser bem dispostas no desenho: se forem críticas, devem ser as primeiras a ser desenhadas. Procurar distribuir homoganeamente as correntes elétricas ao longo do circuito de cobre. As trilhas de terra e alimentação devem ser as mais largas possíveis e ainda devem estar próximas, evitando laços de corrente.
- Evitar trilhas de potência ao longo da extensão da placa. Se a placa tiver uma entrada de tensão alternada e uma saída de baixa tensão, uma deve estar de um lado da placa e outra, do outro.
- Evitar a proximidade entre trilhas de potência e sinal e mesmo de alta potência e baixa potência. Caso o cruzamento das vias não puder ser evitado, em placas com mais de uma face de cobre, cruzar perpendicularmente vias de sinal e de potência. Regra geral: vias de sinal e potência devem estar afastadas.
- Aumentar a espessura do cobre próximo a terminais, vias, etc, sempre mantendo a estética. Isto melhora as características elétricas da trilha com o componente que faz contato e aumenta a robustez mecânica para retrabalhos de soldagem.
- Não deixar planos de cobre isolados sem conexão ao terra do circuito.
- Aterrar a carcaça metálica de componentes que as tenham, tais como: cristais osciladores, dissipadores e blindagens.
- Em placas de face simples usar, preferencialmente, ligações com fios externos (*jumper*s) com orientação vertical e horizontal. Jamais fazer estas ligações entre pinos de componentes, é necessário colocar *pads* para isto.
- Capacitores de filtro para ruídos de alta frequência, os chamados capacitores de desacoplamento (geralmente de 100 nF), só tem

utilidade se são colocados próximo ao circuito integrado que devem proteger.

Se o circuito trabalhar em frequências elevadas, onde o comprimento das trilhas é próximo ao comprimento de onda dos sinais empregados, muito das considerações acima terão que ser avaliadas. Questões de compatibilidade eletromagnética (emitir ruído elétrico ou sofrer interferência de ruídos externos) podem exigir desenhos fora do senso comum, com estética ruim, mas que apresentam as características elétricas desejadas.

Dependendo da complexidade do circuito, pode ser empregada uma placa de face simples (cobre em somente um dos lados), dupla face (cobre em ambos lados) ou com N camadas, formando um sanduíche. Quanto mais simples a placa, menor é o seu custo. O viés da placa de face simples é a quantidade de *jumper*s que a mesma pode exigir e a sua menor robustez elétrica. Tudo vai depender do custo benefício do projeto.

As placas podem ser feitas de fenolite (um tipo de papel impregnado com resina) ou fibra de vidro, com espessuras de 1 mm, 1,6 mm (padrão), 1,8 mm e 2,5 mm. As melhores são as de fibra de vidro e, obviamente, as mais caras.

## D.6 PASSOS PARA O DESENHO DA PCI

**1.** Desenhar o diagrama esquemático do circuito tendo a PCI em mente. Testar e ter certeza da funcionalidade do circuito. Nas Figs. D.11a e D.11b são apresentados exemplos de desenho de um mesmo diagrama esquemático: um ruim e outro bom. Em um diagrama esquemático as linhas de conexão devem apresentar simetria, organização e serem capazes de expressar com clareza as ligações elétricas.

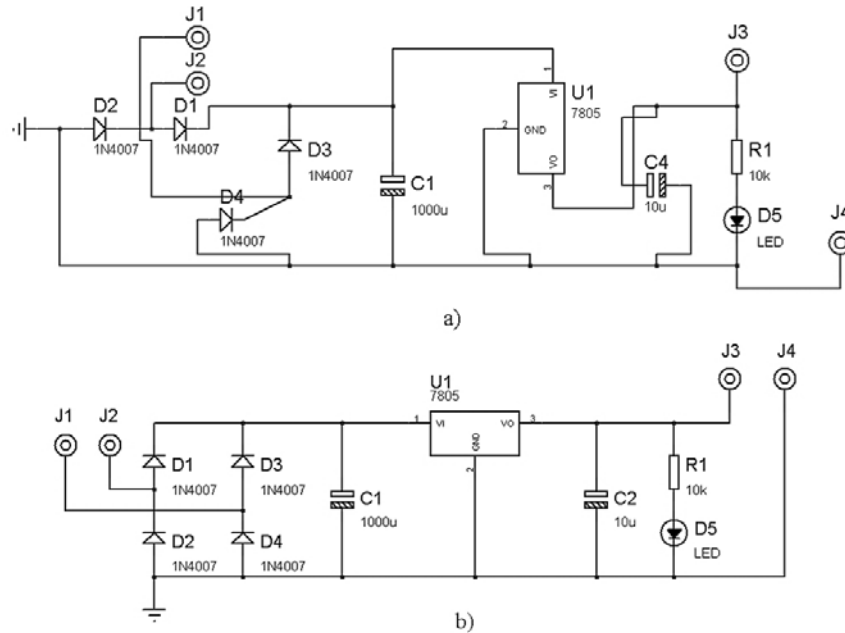


Fig. D.11 – Diagrama esquemático de circuitos eletrônicos: a) desenho confuso e b) desenho organizado.

**2.** Transferir as ligações elétricas, o chamado *netlist*, para o software de confecção da PCI. A Fig. D.12 apresenta esta etapa: observar a organização dada aos componentes conforme o diagrama da Fig. D.11a.

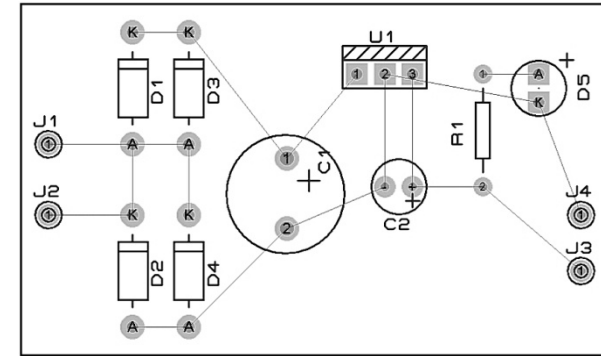


Fig. D.12 – Componentes eletrônicos e suas ligações elétricas (*netlist*) antes do desenho das trilhas.

**3.** Organizar os componentes na placa - etapa fundamental. Deve-se gastar um bom tempo dispondo da melhor forma os componentes eletrônicos na placa, pois isto facilitará e garantirá uma boa qualidade no desenho final. A Fig. D.12 apresenta uma boa organização. A organização, também depende do local onde a placa será fixada. Dependendo do software empregado é possível visualizar tridimensionalmente como ficará a montagem da placa (Fig. D.13).

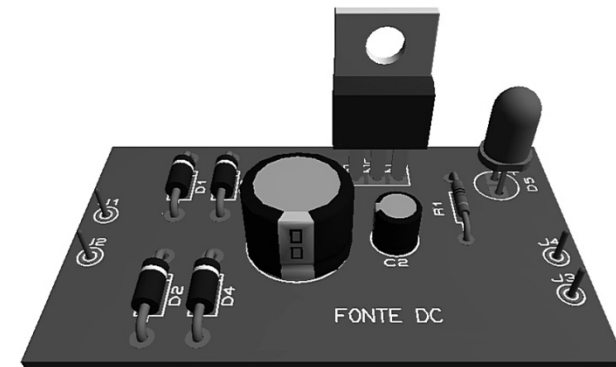


Fig. D.13 – Imagem tridimensional da disposição dos componentes eletrônicos na PCI.

4. Utilizar a ferramenta do software de desenho para a geração automática das trilhas e conexões do circuito. Após isto, desfazer as trilhas e voltar ao passo 3 até obter uma melhor organização das ligações elétricas.

5. Após a geração automática das trilhas, refazer manualmente trilha por trilha, de acordo com as regras de desenho. Um bom desenho é feito manualmente, jamais de forma automática. Na Fig. D.14a e D.14b é apresentado o desenho da PCI para o circuito da Fig. D.11.

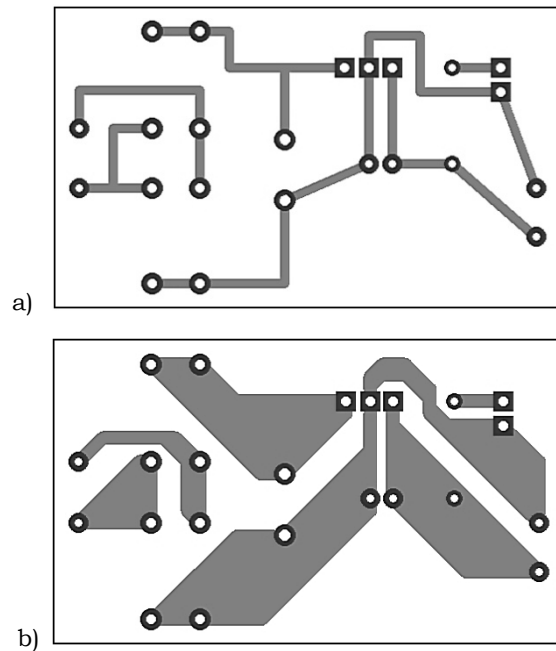


Fig. D.14 – a) PCI com um desenho ruim, b) PCI com um bom desenho.

Na Fig. D.14a percebe-se o descuido com os ângulos das trilhas, diferentes de 45°, o emprego de uma mínima área de cobre e conexões mal feitas. Já na Fig. D.14b é utilizada uma maior área de cobre, com o emprego de polígonos e trilhas largas; as conexões são robustas e eletricamente eficientes.

6. Depois de desenhadas as trilhas, colocam-se os planos de terra e alimentação. Isto permite uma melhor distribuição das correntes ao longo da placa, como apresentado na Fig. D.15.

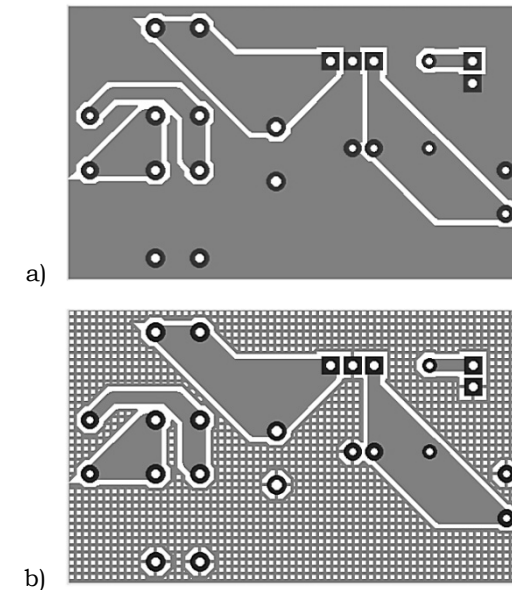


Fig. D.15 – a) PCI com um plano de terra maciço, b) PCI com plano de terra quadriculado e *relieve pins*.

O plano de terra ou alimentação pode ser maciço (cobre contínuo) ou quadriculado e possuir conexões nos *pads* para facilitar a soldagem (*relieve pins*), as quais são importantes quando a placa será soldada automaticamente. Existe certa controvérsia sobre qual forma de plano é melhor: se maciço ou quadriculado. Sob transformadores, o plano quadriculado deve ter melhor resultado na diminuição das correntes parasitas (correntes de Foucault).



**7.** Detalhes finais: revisão das regras empregadas e desenho da parte impressa da placa (*silkscreen*). A parte impressa é muito importante para a montagem e uso da PCI, pois contém dados, como: a numeração dos componentes, nomes de pinos e outras funcionalidades. Deve conter o nome ou número da placa, data e versão do projeto, bem como a assinatura do desenhista. Estas informações podem ser feitas no cobre da placa. Uma placa que se preza deve ser assinada!

**8.** Conferir calmamente todo o trabalho, incluindo a revisão das conexões elétricas entre os componentes eletrônicos.

Nas PCIs acima, para uma melhor visualização, a superfície do desenho não foi espelhada. A superfície de cobre na prática estará na parte inferior da placa e os componentes serão colocados na parte superior, lembrando que essas são placas de face simples.

A seguir são apresentadas figuras para um exemplo de projeto real para uma placa de circuito impresso de dupla face (kit ATmega++), que emprega componentes PTH e SMD. A Fig. D.16 apresenta a parte inferior da placa (*bottom*) onde está localizado o plano de terra. A Fig. D.17 apresenta a parte superior da placa (*top*) onde está localizado o plano de alimentação VCC (5 V) (muitos projetistas preferem empregar apenas planos de terra para placas dupla face). É importante analisar os desenhos, observando a simetria das trilhas e as regras que foram empregadas. Na Fig. D.18 é apresentado o *silkscreen*, que foi cuidadosamente desenhado para facilitar o uso da PCI. Nesse projeto não foram previstos furos para fixação de parafusos. Quando houver necessidade, o projeto deve dispor de espaços para furação, cuidando nesses casos de manter as trilhas suficientemente afastadas dos furos.

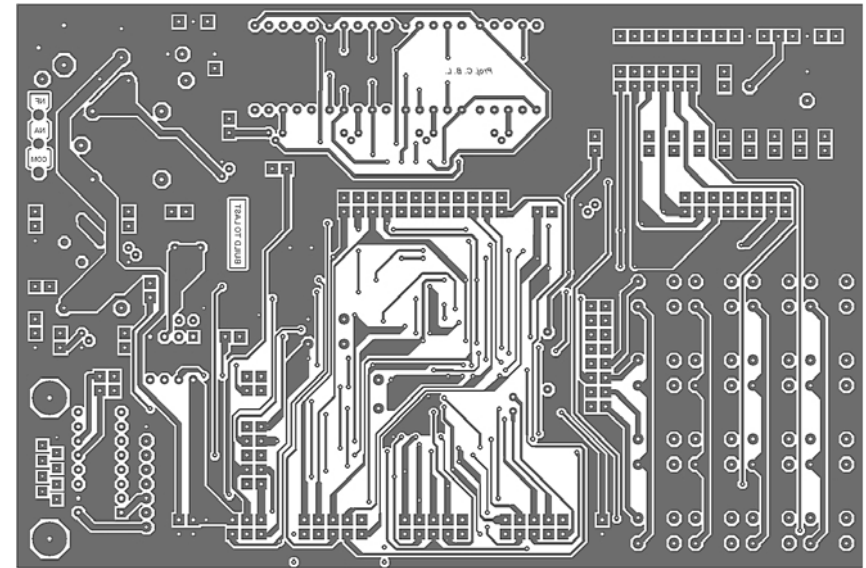


Fig. D.16 – Desenho da PCI da parte inferior de uma placa de dupla face (kit ATmega++).

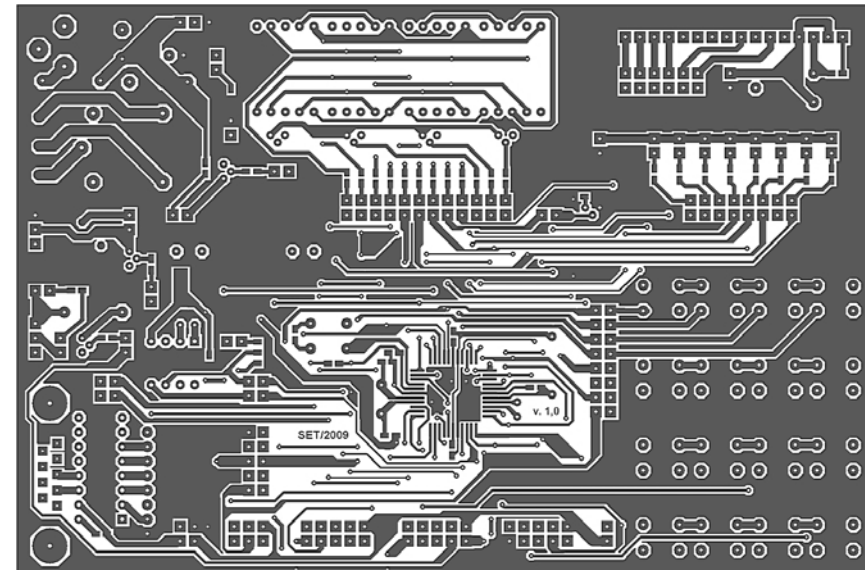


Fig. D.17 – Desenho da PCI da parte superior de uma placa de dupla face (kit ATmega++).

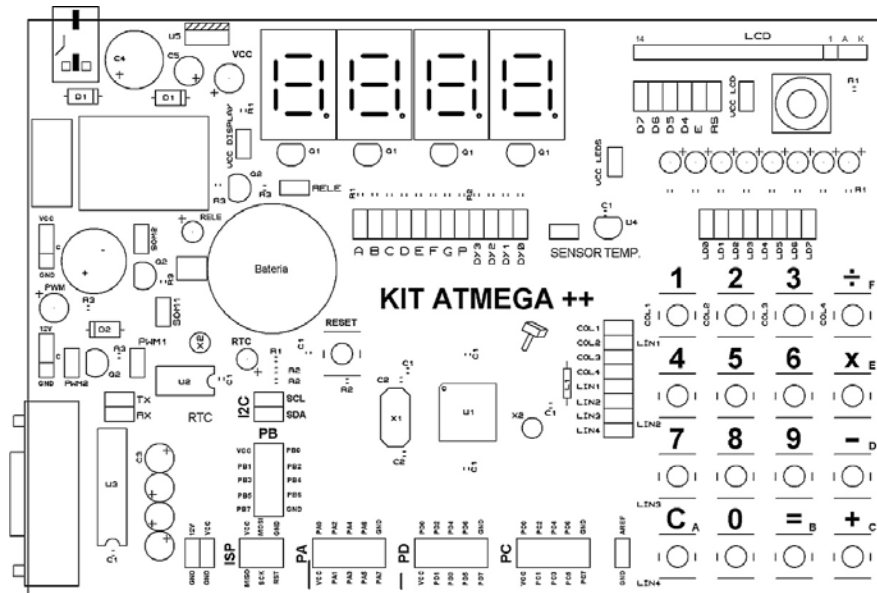


Fig. D.18 – Desenho da parte a ser impressa sobre a parte superior da PCI (kit ATmega++).

## D.7 CONCLUSÕES

As regras de desenho e estética da PCI devem ser seguidas sempre que possível, garantindo a qualidade da PCI.

Desenhar uma placa de circuito impresso exige muito mais que conhecimento técnico, é uma questão de arte. Bons desenhistas são raros e demandam muita prática para garantir excelência.

Para atender as exigências de compatibilidade eletromagnética pode ser necessário o desenho e teste de várias PCIs para um mesmo circuito. Projetos por tentativa e erro ainda são comuns. Para frequências elevadas, a disposição das trilhas e componentes se torna delicada, exigindo cuidados e o conhecimento de complexas teorias de eletromagnetismo.

A qualidade de uma placa é diretamente proporcional à prática, ao conhecimento do desenhista e ao tempo gasto no seu desenho. O desenho de uma boa PCI demanda muitas horas de trabalho.

## BIBLIOGRAFIA



Lima, Charles Borges de. **Técnicas de Projetos Eletrônicos com os Microcontroladores AVR.**

Edição do autor - Clube de Autores, 1ª ed. Nov/2010.