

# Cours Architecture de circuit numérique

Victor Lezard

13 novembre 2017

## Sommaire

<b>1</b>	<b>Le binaire</b>	<b>3</b>
1.1	Nombre en base 2 . . . . .	3
1.1.1	Entiers naturels en base 2 . . . . .	3
1.1.2	Valeurs importantes . . . . .	3
1.1.3	Entier relatif : complément à 2 . . . . .	3
1.2	Conversion . . . . .	4
1.2.1	Binaire -> décimal . . . . .	4
1.2.2	Décimal -> binaire . . . . .	4
<b>2</b>	<b>Combinatoire</b>	<b>5</b>
2.1	Calcul booléen . . . . .	5
2.1.1	Base de l'algèbre booléenne . . . . .	5
2.1.2	Règle de calcul . . . . .	5
2.1.3	Expression booléenne . . . . .	5
2.1.4	Table de vérité . . . . .	5
2.2	Circuit combinatoire . . . . .	5
2.2.1	Porte logiques . . . . .	5
2.2.2	Règle d'assemblage . . . . .	6
2.2.3	Multiplexeur . . . . .	6
<b>3</b>	<b>Mémoire</b>	<b>8</b>
3.1	But . . . . .	8
3.2	Réalisation de la mémoire . . . . .	8
3.2.1	Clock . . . . .	8
3.2.2	Registre . . . . .	8
3.3	Machine à Etat Fini . . . . .	10
3.3.1	Définition . . . . .	10
3.3.2	Automates de Mealy et de Moore . . . . .	10
3.3.3	Exemple . . . . .	11
3.3.4	Séparation du contrôle et des données . . . . .	11
3.3.5	Schéma de l'automate de Moore avec séparation des données	11
<b>4</b>	<b>Machine de Von Neumann</b>	<b>12</b>
4.1	Problème . . . . .	12
4.2	Divide et Impera . . . . .	12
4.2.1	Présentation . . . . .	13
4.2.2	La mémoire . . . . .	13

4.2.3	L'automate de contrôle . . . . .	13
4.2.4	L'unité de calcul . . . . .	14
4.2.5	En dessin . . . . .	15

# 1 Le binaire

## 1.1 Nombre en base 2

### 1.1.1 Entiers naturels en base 2

En base 2 les entiers naturels ne sont définis que par des 1 et des 0. Comme en base 10, on use de notation positionnelle : il faut multiplier chaque chiffre par  $2^n$  avec  $n$  le nombre de chiffre avant lui.

Soit  $x$  un nombre codé sur  $n$  bits, noté  $x_i$  :  $x = \sum_{i=0}^n x_i \times 2^i$

### 1.1.2 Valeurs importantes

Il est important de retenir quel est le maximum que l'on peut stocker en un certain nombre de bits :

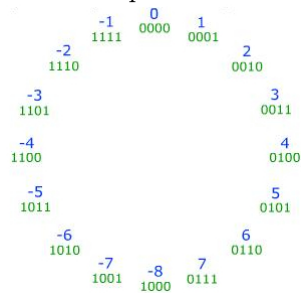
- 8 bits : 255
- 10 bits :  $\sim 10^3$
- 16 bits : 65.000
- 32 bits :  $\sim 4 \times 10^9$

### 1.1.3 Entier relatif : complément à 2

**Première idée :** Dans un ordinateur on ne peut enregistrer que des 1 et des 0 alors comment noter des entiers relatifs ? L'une des solutions serait d'utiliser par exemple le bit de poids fort pour définir le signe (0 pour plus et 1 pour moins). Le problème de cette méthode est qu'elle implique de redéfinir les opérations pour les nombres négatifs.

**Le complément à 2** permet de garder les mêmes opérations pour les nombre positifs et négatifs. L'appellation complément à 2 est un abus de langage on devrait dire complément à  $2^n$  avec  $n$  le nombre de bits utilisé. En effet la définition du complément à  $2^n$  est que  $x - x$  donne  $2^n$  en binaire (soit un 1 suivi de  $n$  0) ce qui rapporté à  $n$  bits vaut 0.

FIGURE 1 – Complément à 2 sur 4 bits



**L'opposé :** est obtenu simplement en complément à 2 : on inverse tous les chiffres et on ajoute 1. Par exemple  $-3 = -(0011) = 1100 + 1 = 1101$

## 1.2 Conversion

### 1.2.1 Binaire -> décimal

**Entier positif :** Soit  $x$  un nombre codé sur  $n$  bits, noté  $x_i : x = \sum_{i=0}^n x_i \times 2^i$ . Chaque 1 ajoute donc  $2^n$  avec  $n$  le nombre de chiffres après.

**Parité et signe :** En binaire on peut voir directement le signe d'un nombre (en codage en complément à 2) avec son bit de poids fort (0 positif, 1 négatif) et sa parité avec le bit de poids faible (0 pair, 1 impair).

**Entier négatif :** Il n'y a pas de conversion simple entre la base 2 et la base 10 pour les entiers négatifs. On prend donc l'opposé puis on convertit en base 10 et on ajoute le signe.

### 1.2.2 Décimal -> binaire

**Entier positif :** On effectue la division euclidienne du nombre, le reste donne le premier bit et on recommence avec le quotient pour obtenir le deuxième bit et ainsi de suite jusqu'à obtenir un quotient nul. Exemple :

**Entier négatif :** De même pour passer du décimal et binaire d'un nombre négatif il faut prendre l'opposé puis faire la conversion et reprendre l'opposé.

## 2 Combinatoire

### 2.1 Calcul booléen

#### 2.1.1 Base de l'algèbre booléenne

**Valeur booléenne :** Les valeurs booléennes n'ont que deux valeurs possibles  $VRAI = 1$  ou  $FAUX = 0$ . Cela correspond à un bit dans un ordinateur.

**Fonctions booléennes :** L'algèbre booléenne possède trois opérations :

- La négation est une opération unaire, notée  $NOT(a) = \neg a = \bar{a}$
- La disjonction est une opération binaire, notée  $OR(a, b) = a \vee b = a + b$ , 0 est élément neutre.
- La conjonction est une opération binaire, notée  $AND(a, b) = a \wedge b = ab$ , 1 est élément neutre

#### 2.1.2 Règle de calcul

Absorption	$a + 1 = 1$	$a \cdot 0 = 0$
Elt neutre	$a + 0 = a$	$a \cdot 1 = a$
Idempotence	$a + a = a$	$aa = a$
Tautologie/Antilogie	$a + \bar{a} = 1$	$a\bar{a} = 0$
Distributivité	$a + (bc) = (a + b)(a + c)$	$a(b + c) = ab + ac$
Associativité	$a + (b + c) = (a + b) + c$	$(ab)c = a(bc)$
De Morgan	$\overline{a + b} = \bar{a} \cdot \bar{b}$	$\overline{ab} = \bar{a} + \bar{b}$

#### 2.1.3 Expression booléenne

La combinaison de variables booléennes grâce aux 3 opérateurs forme une expression booléenne qui renvoie une valeur booléenne en fonction des autres valeurs. Une expression booléenne avec  $n$  variables crée une fonction de  $\mathbb{B}^n$  à  $\mathbb{B}$ . Il faut donc  $m$  expressions pour créer une fonction  $\mathbb{B}^n$  à  $\mathbb{B}^m$ .

#### 2.1.4 Table de vérité

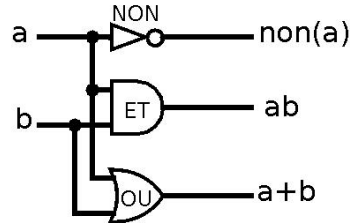
$a$	$b$	$\bar{a}$	$a + b$	$ab$
0	0	1	0	0
0	1	1	1	0
1	0	0	1	0
1	1	0	1	1

### 2.2 Circuit combinatoire

#### 2.2.1 Porte logiques

Il existe une porte logique pour chacune des opérations de l'algèbre booléenne. Les portes logiques permettent de réaliser les expressions booléennes.

FIGURE 2 – Porte logique élémentaire



### 2.2.2 Règle d'assemblage

Un Circuit Logique Combinatoire est :

- Une porte
- Un fil
- Deux CLC connecté entre eux

Il est interdit de :

- créer des cycles
- connecter des sorties ensembles

### 2.2.3 Multiplexeur

**Principe :** Un multiplexeur de  $n$  vers 1 permet de choisir laquelle des  $n$  entrées donne sa valeur à la sortie. Un démultiplexeur de 1 vers  $n$  permet de choisir laquelle des sorties récupère la valeur de l'entrée.

TABLE 1 – Table de vérité de multiplexeur 2 vers 1

E0	E1	choix	Sortie
0	0	0	0
0	1	0	0
1	0	0	1
1	1	0	1
0	0	1	0
0	1	1	1
1	0	1	0
1	1	1	1

TABLE 2 – Table de vérité de démultiplexeur 1 vers 2

Entrée	choix	S0	S1
0	0	0	0
1	0	1	0
0	1	0	0
1	1	0	1

**Réalisation :** A partir des tables de vérité, on peut déduire les expressions booléennes suivantes, à partir desquelles on construit les circuits combinatoires :

FIGURE 3 – Circuit numérique multiplexeur 2 vers 1

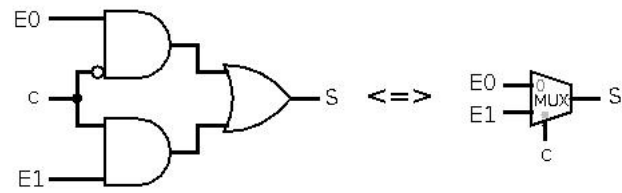
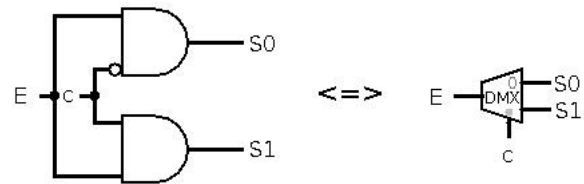


FIGURE 4 – Circuit numérique démult 1 vers 2



- Multiplexeur 2 vers 1 :  $s = e_0\bar{c} + e_1c$
- Multiplexeur 1 vers 2 :  $s_0 = e\bar{c}$  et  $s_1 = ec$

## 3 Mémoire

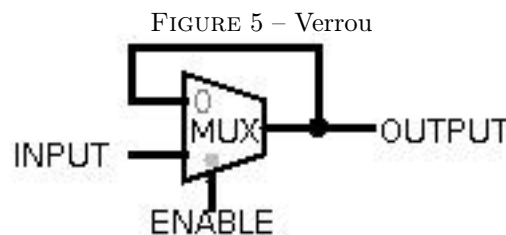
### 3.1 But

Jusqu'à maintenant nous avons réalisé que des circuits combinatoires qui associent toujours les mêmes sorties aux mêmes entrées quelque soient les entrées précédentes. Mais la plupart du temps on veut que l'automate réagisse différemment en fonction de ce qu'il s'est passé avant.

### 3.2 Réalisation de la mémoire

**Principe :** On cherche à stocker un bit en mémoire, c'est à dire quand on veut pouvoir fixer la valeur à stocker par le circuit et le circuit doit renvoyer cette valeur jusqu'à ce qu'on décide de la changer.

**Verrou :** Un verrou permet de stocker un bit grâce à un multiplexeur 2 vers 1. Une entrée permet d'envoyer la valeur à stocker et l'autre est branchée sur la sortie. Le bit de sélection permet de choisir si on veut modifier ou non la valeur stocker



#### 3.2.1 Clock

Aujourd'hui 99% des circuits numériques sont synchrones. Un circuit synchrone est basé sur une horloge (ou CLOCK). Cela permet de masquer les délais de propagation.

Les circuits séquentiels ne s'actualisent qu'à des instants précis définis par des fronts montants (ou descendants) de l'horloge

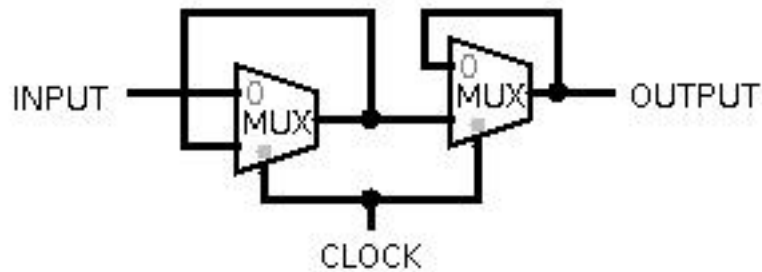
#### 3.2.2 Registre

**Le problème du verrou :** Le verrou qu'on a vu plus haut n'est malheureusement pas synchrone. On va donc chercher maintenant à créer une mémoire synchrone.

**Bascule synchrone :** Le Flip-Flop permet de créer une bascule synchrone, c'est-à-dire que la valeur de la sortie est toujours égale à la valeur de l'entrée au dernier top d'horloge.

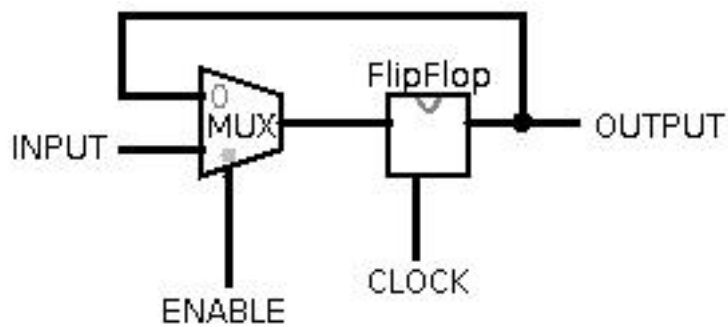


FIGURE 6 – Flip-Flop



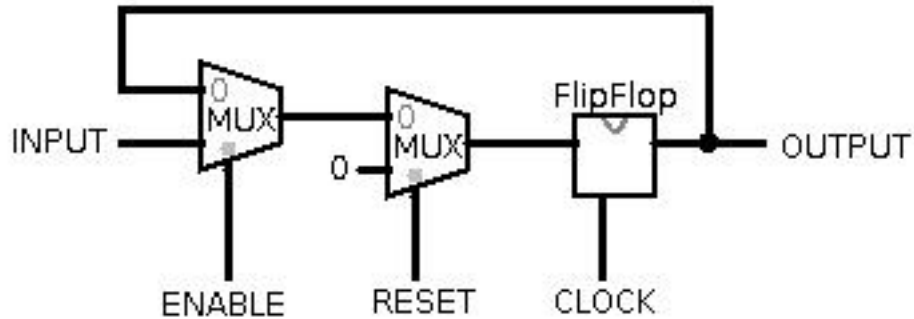
**Flip-Flop + Verrou :** En mettant un verrou avant un Flip-Flop, on rend le verrou synchrone et cela permet bien de stocker une valeur de manière synchrone. On a donc un circuit qui permet de stocker l'entrée au top d'horloge si  $ENABLE = 1$  et de la garder jusqu'à ce qu'on la modifie à un autre top d'horloge.

FIGURE 7 – Flip-Flop avec enable



**Dernière étape :** Pour finir notre registre 1bit on ajoute une entrée RESET pour remettre à zéro le registre. Donc voici comment réaliser un registre :

FIGURE 8 – Registre



**Registre n bits :** Pour réaliser un registre à n bits il suffit de mettre n registre à 1bit côte à côte. Chaque bit d'entrée est lié à un des registre à 1bit et de même pour les sorties. On lie les RESET et ENABLE pour qu'il soit géré par un seul bit.

### 3.3 Machine à Etat Fini

#### 3.3.1 Définition

**Une Machine à État Fini** est un tuple  $(Q, q_0, I, T)$  avec :

- $Q$  est l'ensemble des états
- $q_0 \in Q$  est l'état initial
- $I$  est l'alphabet d'entrées
- $T \subseteq Q \times I \times Q$  est la fonction de transition

**Et les sorties ?** En effet en l'état la machine n'a aucune sortie et donc ne communique aucun résultat. Il y a deux manières d'ajouter les sorties :

- Lors des transitions : Machine de Mealy
- Lors des états : Machine de Moore

#### 3.3.2 Automates de Mealy et de Moore

**Un automate de Mealy** est un tuple  $(Q, q_0, I, O, T)$  avec :

- $Q$  est l'ensemble des états
- $q_0 \in Q$  est l'état initial
- $I$  est l'alphabet d'entrées
- $T \subseteq Q \times I \times O \times Q$  est la fonction de transition

**Un automate de Moore** est un tuple  $(Q, q_0, I, O, T)$  avec :

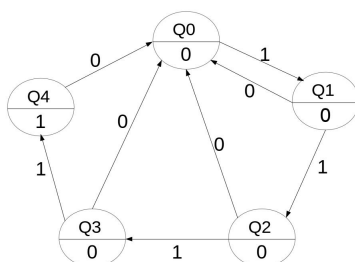
- $Q$  est l'ensemble des états
- $q_0 \in Q$  est l'état initial
- $I$  est l'alphabet d'entrées
- $T \subseteq Q \times I \times Q$  est la fonction de transition
- $F \subseteq Q \rightarrow O$  est une fonction de sortie

**Mealy ou Moore :** Les deux sont équivalents mais Mealy représente plus un aspect événementiels. En architecture des ordinateurs on utilise plus Moore.

### 3.3.3 Exemple

Dans cet exemple On réalise un automate qui renvoie 1 s'il reçoit au moins 4 fois 1 d'affilée et 0 sinon.

FIGURE 9 – Exemple d'automate de Moore



Pour décrire le fonctionnement d'une machine de Moore il suffit de représenter la fonction de transition est la fonction de sortie :

T	Q	I	Q		
	0	0	0	S	Q O
	0	1	1		
	1	0	0		
	1	1	1		
	2	0	0		
	2	1	1		
	3	0	0		
	3	1	1		

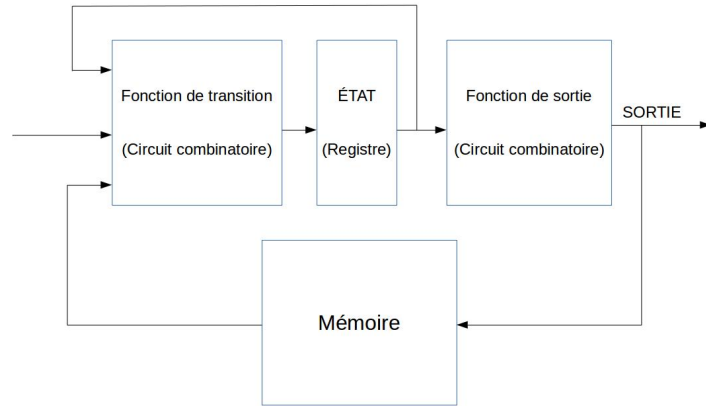
### 3.3.4 Séparation du contrôle et des données

**Limite de la machine de Moore :** Reprenons l'exemple précédent et imaginons que nous voulions attendre 100 tops d'horloge. Il faudrait créer 100 états différents.

**Séparation du contrôle et des données :** Pour régler le problème on sépare le contrôle (effectué par l'automate) et les données. Ainsi de 100 états on passe à 3. Certains problèmes ne peuvent être résolu que de cette manière.

### 3.3.5 Schéma de l'automate de Moore avec séparation des données

FIGURE 10 – L'automate de Moore



## 4 Machine de Von Neumann

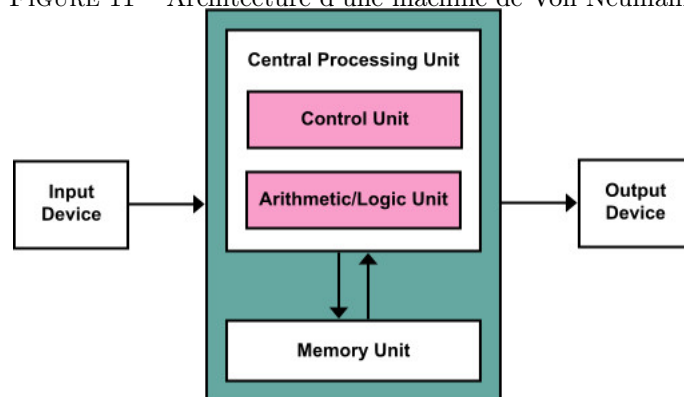
### 4.1 Problème

**Jusque là** nous avons créé des automates qui réalisent toujours un objectif bien précis. Ils exécutent toujours le même algorithme, on crée d'ailleurs l'automate dans l'unique but de réaliser un algorithme bien précis.

**Un ordinateur** est fondamentalement différent car il réalise des algorithmes qui sont stockés dans la mémoire. On a donc besoin d'une organisation et d'un automate beaucoup plus flexible. L'ensemble des ordinateurs modernes sont basés sur la machine de Von Neumann qui permet de résoudre ces problèmes.

### 4.2 Divide et Impera

FIGURE 11 – Architecture d'une machine de Von Neumann



#### 4.2.1 Présentation

L'organisation de la Machine de Von Neumann sépare au maximum les tâches à effectuer, elle est composée de trois éléments :

- La mémoire
- L'automate de contrôle
- L'unité de calcul (Arithmetic Logic Unit et Datapath)

#### 4.2.2 La mémoire

La mémoire stocke toutes les données de l'ordinateur. C'est ici que se trouvent les programmes exécutés par la machine.

#### 4.2.3 L'automate de contrôle

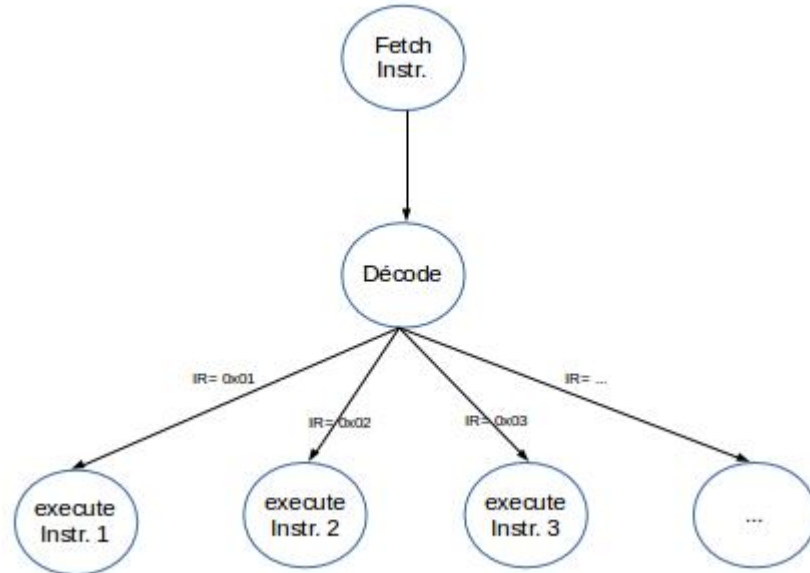
**Principe :** L'automate de contrôle est le seul à savoir ce qui doit être fait et quand cela doit être fait et il doit activer les autres. Il ne sait faire absolument aucun traitement et ne stocke que son état actuel mais il est le seul à pouvoir activer tout le reste de la machine.

**I/O :** Ses entrées sont l'instruction en cours, les rapports de l'unité de calcul, son état actuel et les entrées de l'utilisateur. Ses sorties sont les ordres pour l'unité de calcul et des sorties de la machine (ultrason de télémètre par exemple)

**Cycle de Von Neumann :**

```
Boucle{
    Récupérer l'instruction
    Décoder l'instruction
    Executer l'instruction
    Aller à l'instruction suivante
}
```

FIGURE 12 – Cycle de Von Neumann en automate de Moore



#### 4.2.4 L'unité de calcul

L'unité de calcul est la partie capable de traiter les données. Elle regroupe l'ensemble des calcul réalisable par l'ordinateur. Elle est pilotée par l'unité de contrôle qui grâce à des multiplexeurs va pouvoir sélectionner le calcul qui doit être envoyé en sortie.

#### 4.2.5 En dessin

FIGURE 13 – Schéma détaillé de la machine de Von Neumann

