

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ

Учреждение образования

**«Белорусский государственный университет информатики и
радиоэлектроники»**

Факультет компьютерных систем и сетей

Кафедра программного обеспечения информационных технологий

ОТЧЁТ

по лабораторной работе №1

по дисциплине

«Контроль и диагностика вычислительных систем»

Тема: «Метод активизации одномерного пути»

Выполнил:

магистрант 1 курса магистратуры
факультета компьютерных систем и сетей
группы 556301

Лебедевич Артём Владимирович

Проверил:

доктор технических наук, профессор
Ярмолик Вячеслав Николаевич

Минск, 2025 г.

1. Цель работы

Целью лабораторной работы является изучение метода активизации одномерного пути, применяемого для генерации тестов обнаружения неисправностей в комбинационных цифровых схемах. Дополнительно ставится задача освоить приёмы построения тестовых наборов для константных неисправностей типа *stuck-at*, а также проанализировать получаемое покрытие и трудоёмкость метода.

2. Теоретические сведения

2.1. Модель константных неисправностей

Одной из наиболее распространённых моделей логических неисправностей является модель константных неисправностей (*stuck-at faults*). Предполагается, что некоторый полюс схемы (вход элемента, его выход или ветвь разветвления) независимо от подаваемых сигналов находится в фиксированном логическом состоянии:

- неисправность типа *stuck-at-0* (SA0) — полюс постоянно имеет логический ноль;
- неисправность типа *stuck-at-1* (SA1) — полюс постоянно имеет логическую единицу.

Несмотря на простоту, указанная модель позволяет аппроксимировать значительную часть реальных дефектов, возникающих в интегральных схемах (обрыв, короткое замыкание и др.).

2.2. Характеристические неисправности

Для комбинационной схемы с N входами и M логическими элементами рассматриваются характеристические неисправности на всех входах и выходах элементов, а также на выходах разветвлений. В простейшем приближении число характеристических константных неисправностей можно оценить как

$$N_{\text{fault}} \approx 2(N + M),$$

где множитель 2 соответствует двум видам неисправностей (SA0 и SA1).

2.3. Суть метода активизации одномерного пути

Метод активизации одномерного пути относится к классическим детерминированным методам генерации тестов. Его идея заключается в целенаправленном выборе выхода схемы и пути распространения влияния неисправности от рассматриваемого полюса к данному выходу.

Для каждой неисправности формируется последовательность этапов:

1. **Формирование условия наблюдаемости.** Необходимо обеспечить, чтобы изменение состояния неисправного полюса приводило к изменению значения на выбранном выходе.
2. **Выбор пути.** Определяется простой путь от неисправного полюса к одному из выходов схемы.
3. **Формирование условий активности элементов на пути.** Для каждого логического элемента на пути задаются значения на неактивных входах (обычно это единицы для элементов AND/NAND и нули для элементов OR/NOR), обеспечивающие прохождение сигнала.
4. **Решение системы условий.** Объединённая система условий преобразуется к ограничениям на входные переменные схемы и решается аналитически или перебором.
5. **Верификация теста.** Найденный входной вектор проверяется моделированием исправной и неисправной схем; тест считается корректным, если выходные векторы различаются.

2.4. Правила активности основных логических элементов

При распространении сигнала неисправности используются следующие правила активности:

- для элементов AND и NAND все остальные входы на пути должны быть равны 1;
- для элементов OR и NOR все остальные входы должны быть равны 0;
- инвертор (NOT) не накладывает дополнительных ограничений на входной сигнал;
- для элемента XOR выбор комбинации входов осуществляется так, чтобы изменение сигнала на одном из входов приводило к изменению значения на выходе.

3. Структура исследуемой схемы

В рамках лабораторной работы рассматривается комбинационная схема варианта 3 со следующими соотношениями между внутренними сигналами:

$$F1 = \text{NAND}(x1, x2)$$

$$F2 = \text{NOT}(x4)$$

$$F3 = \text{NOR}(F2, x6)$$

$$F4 = \text{AND}(x3, F3)$$

$$F5 = \text{OR}(F1, F4)$$

Схема имеет шесть входов x_1, \dots, x_6 , пять логических элементов и один выход $F5$. Число характеристических неисправностей для рассматриваемой структуры составляет $N_{\text{fault}} = 2(6 + 5) = 22$.

4. Реализация алгоритма

Для автоматизации построения тестов на языке Python реализован модуль, включающий представление схемы, перечисление неисправностей и функции генерации тестов. Ниже приведён фрагмент псевдокода основной функции поиска теста для заданной неисправности:

```
def find_test_for_fault(circuit, fault):
    # Входные неисправности обрабатываются полным перебором
    if fault.pole in circuit.inputs:
        return find_test_for_input_fault(circuit, fault)

    # Шаг 1: формирование условия наблюдаемости
    obs_cond = get_observability_condition(gate, fault.stuck_at)

    # Шаг 2: поиск путей к выходу
    paths = find_paths(circuit, fault.pole, circuit.outputs)

    # Шаг 3: формирование условий активности для каждого пути
    for path in paths:
        conditions = [obs_cond]
        for element in path:
            act_cond = get_activation_condition(element)
            conditions.append(act_cond)

    # Шаг 4: решение системы условий
    solutions = solve_conditions(conditions, circuit)

    # Шаг 5: верификация найденного теста
    if verify_test(solutions[0], circuit, fault):
        return solutions[0]
```

Реализация включает процедуры перебора по входам, построения путей в графе схемы и логического моделирования исправного и неисправного вариантов.

5. Результаты экспериментов

В результате работы программы были получены тестовые наборы для всех 22 характеристических неисправностей. Ниже приведены полученные тесты.

5.1. Тесты для входных неисправностей

x1/0: 110100 x1/1: 010100

x2/0: 110100	x2/1: 100100
x3/0: 001100	x3/1: 000100
x4/0: 001000	x4/1: 001100
x6/0: 001100	x6/1: 001000

5.2. Тесты для внутренних неисправностей

F1/0: 110100	F1/1: 010100
F2/0: 001100	F2/1: 001000
F3/0: 001100	F3/1: 001000
F4/0: 001100	F4/1: 000100
F5/0: 110100	F5/1: 000000

Таким образом, для каждой характеристической неисправности построен как минимум один обнаруживающий её тестовый вектор.

6. Анализ и обсуждение результатов

Полученные результаты подтверждают применимость метода активизации одномерного пути для систематической генерации тестов комбинационных схем. К достоинствам метода можно отнести:

- детерминированный характер алгоритма и понятная пошаговая процедура;
- гарантированное обнаружение всех неисправностей, включённых в рассматриваемую модель;
- возможность ручной трассировки путей и верификации результатов на схемах небольшой размерности.

Основными недостатками являются:

- сравнительно большое число тестовых векторов (минимизация тестового набора не является целью метода);
- рост трудоёмкости при увеличении числа входов и элементов схемы;
- необходимость выбора пути вручную либо применения дополнительных эвристик.

7. Выводы

В ходе лабораторной работы был изучен метод активизации одномерного пути и выполнена его программная реализация на языке Python. На примере комбинационной схемы варианта 3 сгенерированы тесты для всех 22 характеристических константных неисправностей. Метод показал свою работоспособность и может использоваться как базовый

подход при изучении методов тестирования цифровых устройств и при построении более сложных алгоритмов генерации тестов.