

Ροή Υ :: Υπολογιστικά Συστήματα, ΕΜΠ **Βικέντιος Βιτάλης el18803**

Προηγμένα Θέματα Αρχιτεκτονικής Υπολογιστών 8° Εξάμηνο, 1^η Σειρά



7. Πειραματική αξιολόγηση

Βασική μετρική επίδοσης στην παρούσα αναφορά είναι οι οδηγίες ανά κύκλο ή αλλιώς Instructions Per Cycle (IPC). Η μελέτη χωρίζεται σε δύο μέρη. Πρώτο μέρος, με σταθερό IPC ανεξαρτήτως μνήμης και δεύτερο μέρος, μεταβλητό IPC καθώς αλλάζουν τα χαρακτηριστικά της μνήμης.

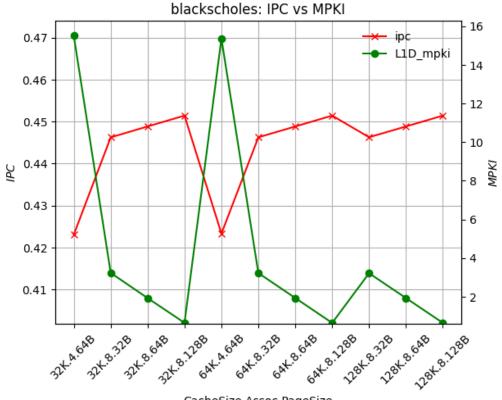
1ο Μέρος:

7.1.1 L1 Cache

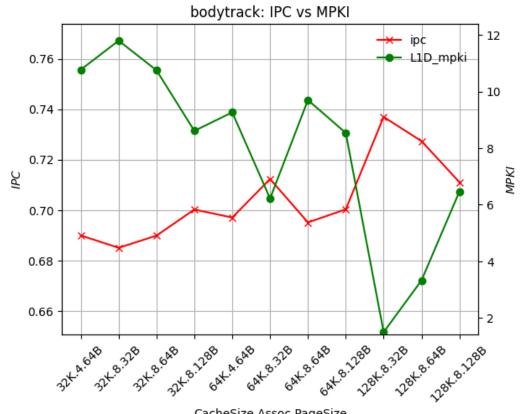
Σύμφωνα με την εκφώνηση, οι παράμετροι για την L2 Cache και του TLB θα διατηρηθούν σταθερές και ίσες με:

- ➤ L2 size = 1024 KB, L2 associativity = 8, L2 block size = 128 B,
- > TLB size = 64 entries , TLB associativity = 4, TLB page size = 4096 B

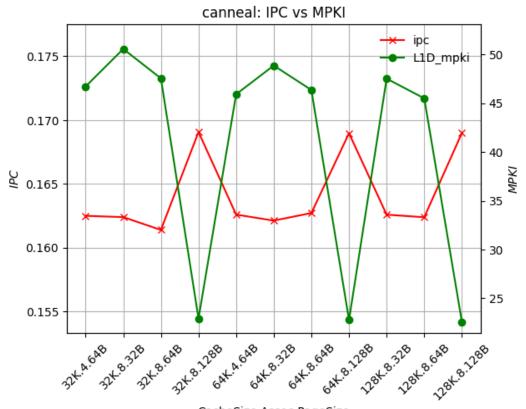
Στη κορυφή κάθε διαγράμματος παρουσιάζεται το αντίστοιχο benchmark.



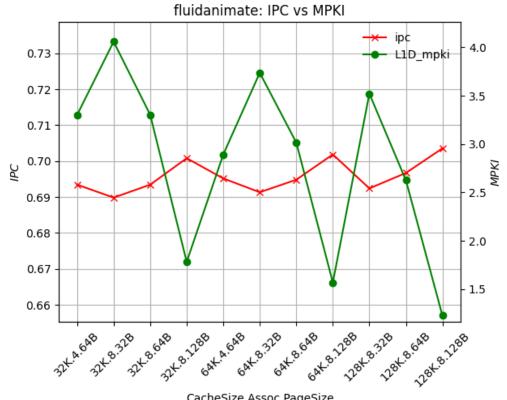
CacheSize.Assoc.PageSize



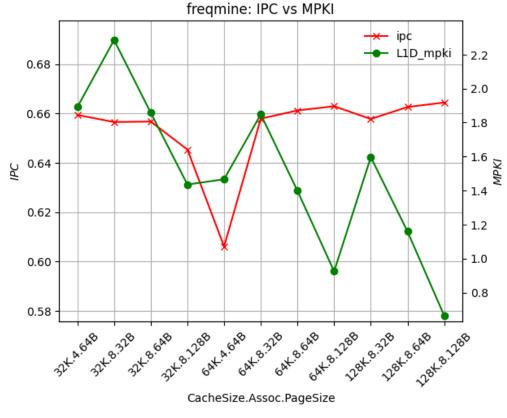
CacheSize.Assoc.PageSize



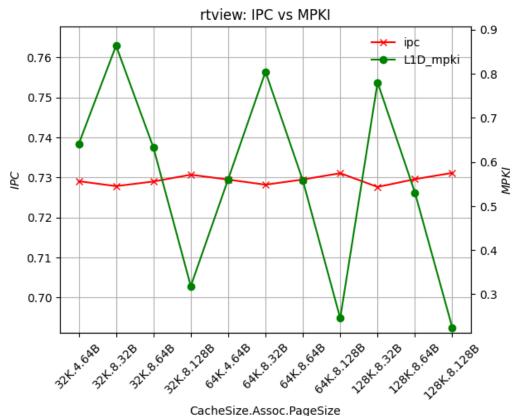
CacheSize.Assoc.PageSize



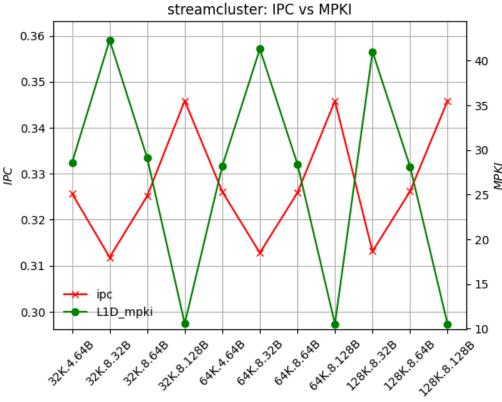
CacheSize.Assoc.PageSize



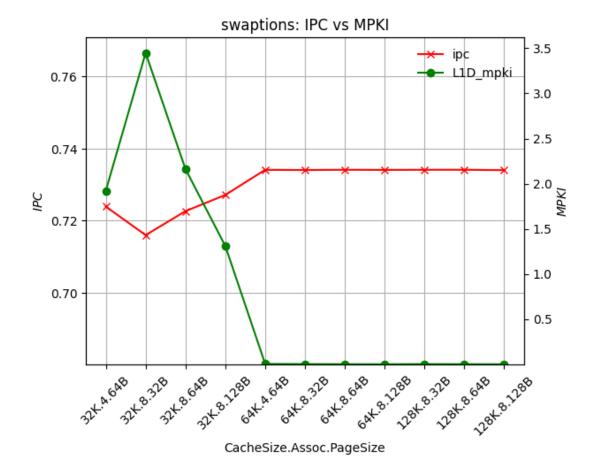
CacheSize.Assoc.PageSize



CacheSize.Assoc.PageSize



CacheSize.Assoc.PageSize

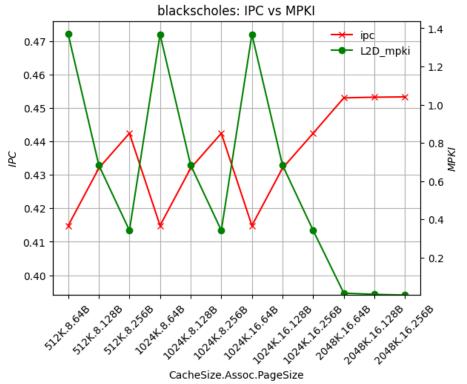


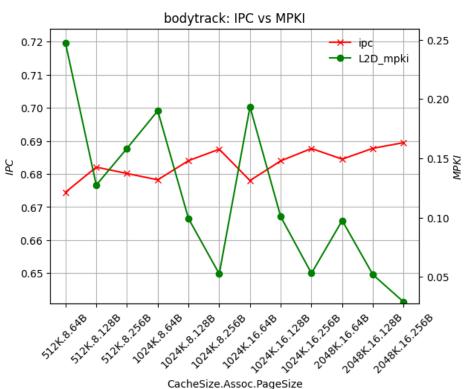
Παρατηρούμε πως τα μεγέθη IPC και MPKI έχουν αντιστρόφως ανάλογη μεταβολή. Όσες περισσότερες είναι οι αστοχίες (μεγάλο ΜΡΚΙ) τόσο περισσότεροι κύκλοι χρειάζονται για να εκτελεστεί η εντολή. Έτσι, η επίδοση είναι χειρότερη και το IPC μικρότερο. Φυσικά, ισχύει και το αντίστροφο. Σε όλα τα benchmarks (χωρίς το swaptions) η μεταβολή του μεγέθους της cache δεν επηρεάζει ιδιαίτερα το IPC. Θα μπορούσαμε να συμπεράνουμε πως στα benchmarks αυτά έχουμε compulsory κι όχι capacity misses. Στα benchmarks bodytrack, canneal, fluidanimate, streamcluster, swaptions (κυρίως για μικρές τιμές της cache) παρατηρούμε πως η αύξηση του block size οδηγεί στην αύξηση του IPC κι επομένως στη μείωση των MPKI (κυρίως compulsory misses). Στο blackscholes benchmark βλέπουμε πως η αύξηση του associativity αύξησε το IPC και μείωσε το MPKI(ελάττωση conflict misses). Το swaptions benchmark επηρεάζεται δραματικά από το μέγεθος της L1 Cache. Η επιλογή της L1 Cache Size μεγαλύτερο ή ίσο των 64Κ βελτιώνει δραστικά την επίδοση. Το rtview benchmark είναι εκείνο που επηρεάζεται λιγότερο από τις αλλαγές των παραμέτρων. Γενικά παρατηρούμε πως το block size και το associativity επηρεάζουν σε μεγαλύτερο βαθμό συγκριτικά με το Cache Size.

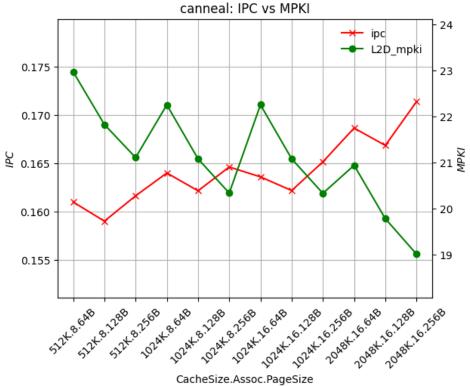
7.1.2.1 <u>L2 Cache</u>

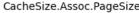
Όμοια με το παραπάνω ερώτημα έχουμε τις εξής παραμέτρους για την L1 Cache και του TLB:

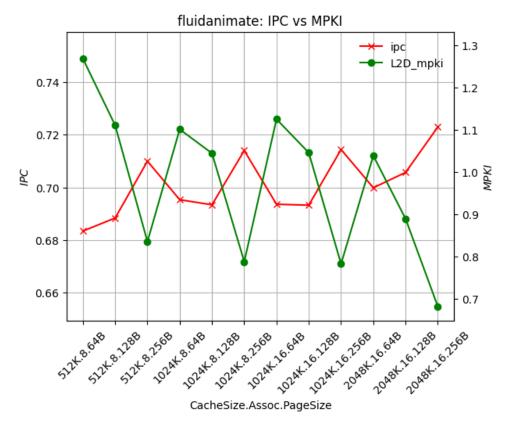
- ➤ L1 size = 32 KB, L1 associativity = 8, L1 block size = 64 B
- TLB size = 64 entries , TLB associativity = 4, TLB page size = 4096 B

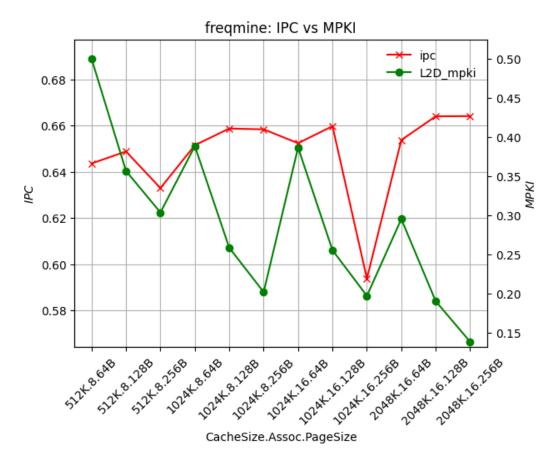


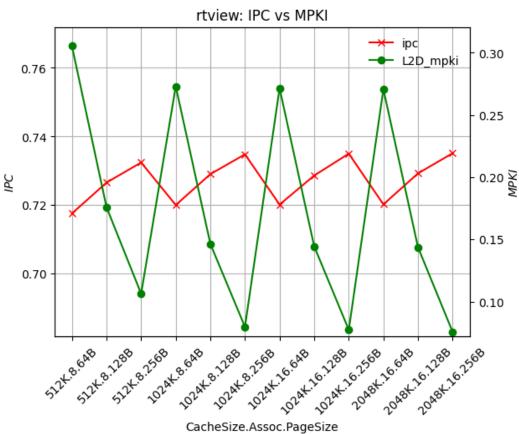


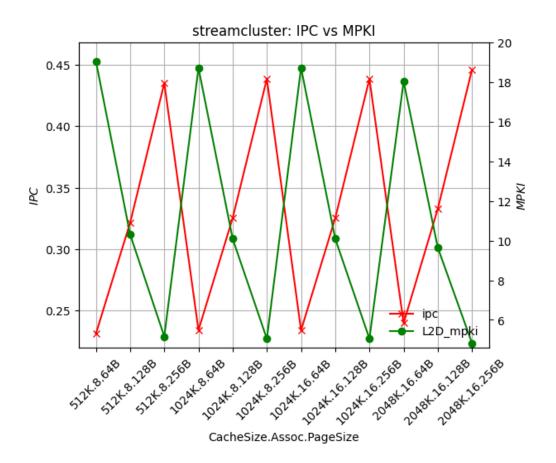


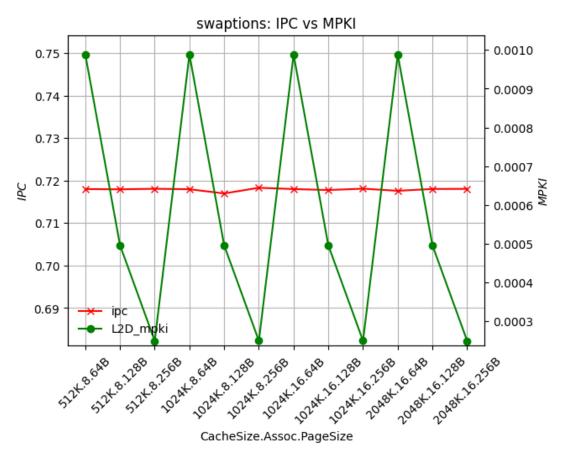










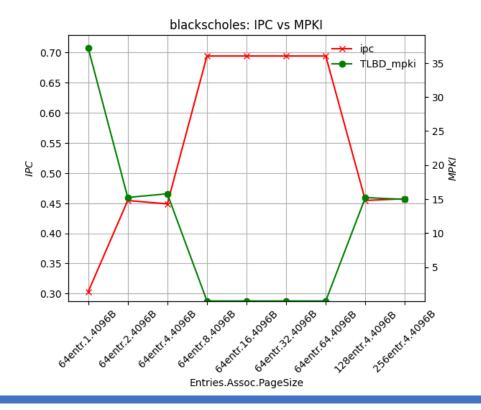


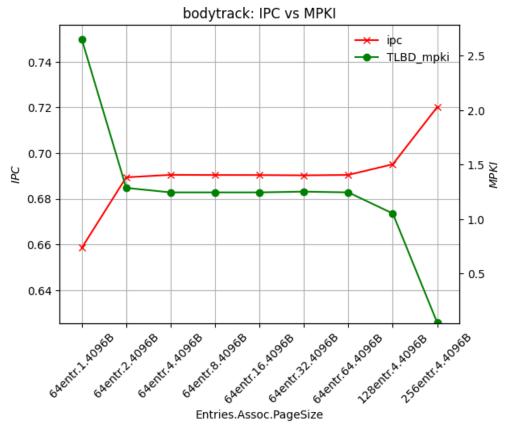
Σε αυτή την περίπτωση παρατηρούμε πως τα μεγέθη Instructions Per Cycle και Misses Per KiloInstructions μεταβάλλονται αντιστρόφως ανάλογα. Όσο περισσότερες αστοχίες υπάρχουν (μεγαλύτερο MPKI), τόσο περισσότεροι κύκλοι χρειάζονται για να εκτελεστεί η εντολή κι έτσι η επίδοση θα είναι χειρότερη, δηλαδή το IPC μικρότερο, κι αντίστροφα. Στα benchmarks canneal και fluidanimate παρατηρούμε ότι η αύξηση του μεγέθους της cache προκαλεί βελτίωση της επίδοσης, οπότε και μειώνονται τα capacity misses. Στο benchmark blackscholes, παρατηρούμε πως η επιλογή L2 Cache Size 2048Κ επιφέρει δραστική βελτίωση της επίδοσης. Το benchmark blackscholes επηρεάζεται περισσότερο από το associativity το οποίο οφείλεται σε μείωση των conflict misses. Σε γενικές γραμμές, η αύξηση του associativity δεν επηρεάζει αρνητικά. Στα benchmarks blackscholes, bodytrack, fluidanimate, rtview και streamcluster είναι εμφανές ότι η αύξηση του block size προκαλεί και αύξηση στο IPC, ενώ τα compulsory misses μειώνονται. Το benchmark swaptions δείχνει να επηρεάζεται λιγότερο από τις αλλαγές των παραμέτρων και διατηρεί σχεδόν σταθερό ΙΡC. Αυτό ίσως οφείλεται στο μέγεθος των δεδομένων που επεξεργάζεται και είτε χρησιμοποιεί συνεχώς τα ίδια blocks, είτε όποια blocks διώχνονται δεν απαιτούνται ξανά. Βλέπουμε και πάλι ότι τη μεγαλύτερη επίδραση στην απόδοση έχει η μεταβολή του block size, χωρίς να είναι αμελητέες οι αλλαγές που προκύπτουν από την αύξησημείωση των cache size και associativity.

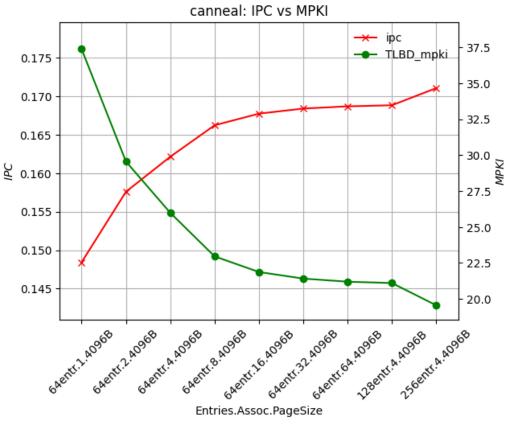
7.1.3.1 TLB

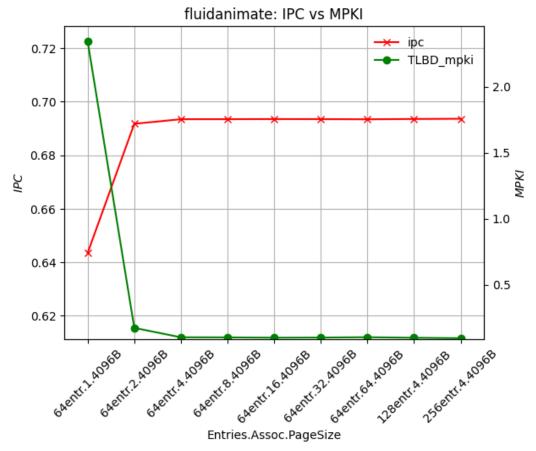
Για το πείραμα αυτό θα έχουμε τις εξής τιμές για τις παραμέτρους L1 και L2 Cache.

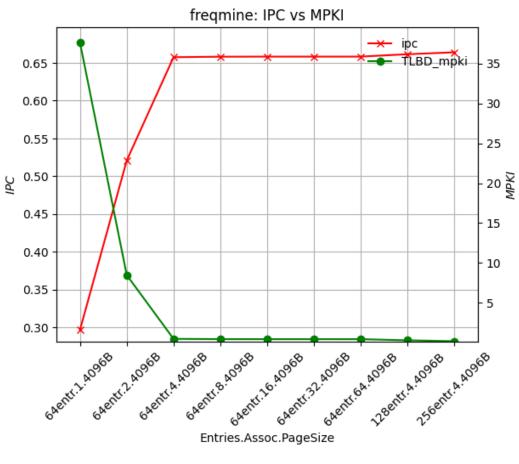
- L1 size = 32 KB, L1 block size = 64 B, L1 associativity = 8
- ➤ L2 size = 1024KB, L2 associativity = 8, L2 block size = 128 B

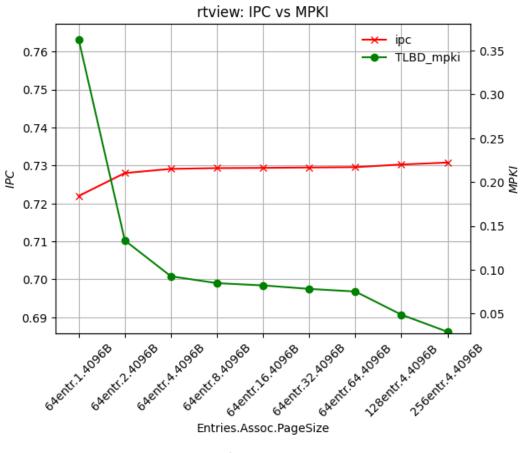


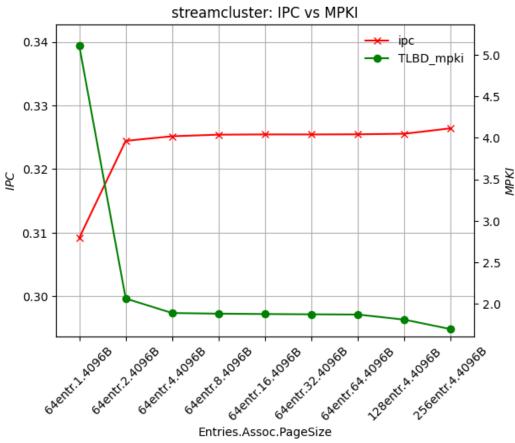


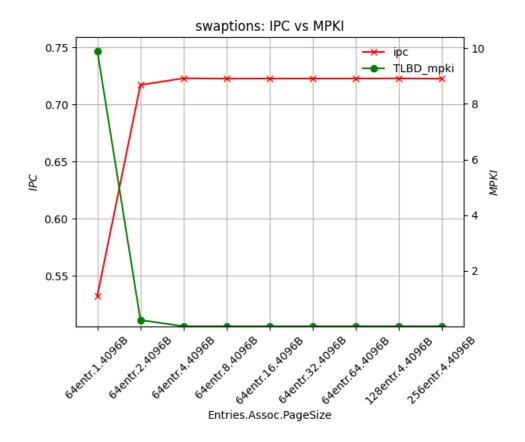








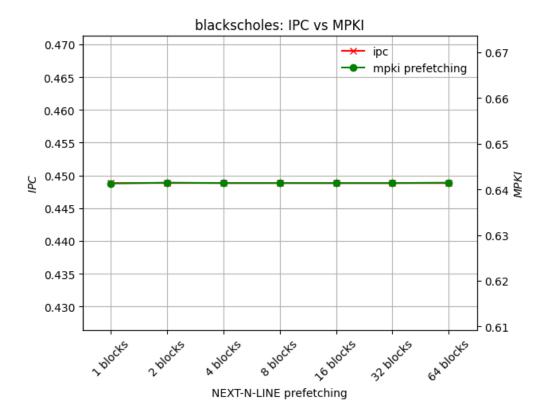


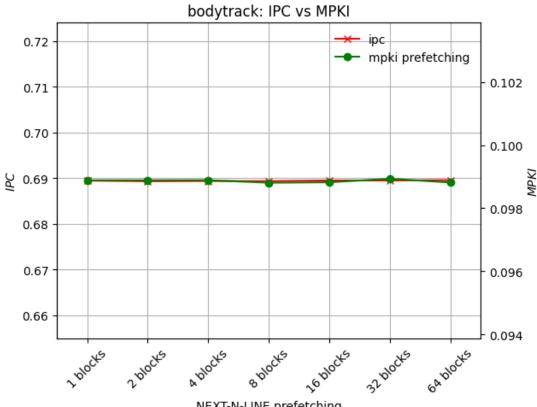


Παρατηρούμε να μεταβάλλονται αντιστρόφως ανάλογα τα μεγέθη IPC, MPKI. Λογικό αφού όσο περισσότερες αστοχίες γίνονται, τόσο χειρότερη επίδοση θα έχουμε (άρα μικρότερο IPC) και αντίστροφα. Σε όλα τα benchmarks, παρατηρούμε ότι η αύξηση του TLB size έχει ως αποτέλεσμα την αύξηση του IPC, οπότε και τη μείωση των misses. Ώστόσο, σε όλα τα μετροπρογράμματα με εξαίρεση ίσως των blackscholes, bodytrack, η συνεχής αύξηση του TLB size πάνω από 64B ή 128B δεν προσέφερε κάποια ουσιαστική αλλαγή στην απόδοση. Για το TLB page δεν μπορούμε να εξάγουμε κάποιο συμπέρασμα, δίοτι μας δίνεται σε όλες τις μετρήσεις ίσο με 4096B. Όσον αφορά το associativity, παρατηρούμε σε όλα τα benchmarks ότι συμβάλει θετικά στην αύξηση της απόδοσης, ωστόσο μέχρι ένα όριο. Στα περισσότερα, η απόδοση είχε σημαντική βελτίωση μέχρι το associativity να πάρει τιμές από 4 έως 8, αλλά απο εκεί και πάνω, δεν υπήρχε κάποια αξιοσημείωτη μεταβολή. Δεν υπήρχε κάποιο benchmark του οποίου δεν επηρεάστηκε η απόδοση κι οι αστοχίες μετά τη μεταβολή των παραμέτρων. Διαπιστώνουμε ότι τόσο το μέγεθος του TLB, όσο και η το associativity παίζουν σημαντικό ρόλο στην επίδοση, μέχρι ενός ορίου. Από ένα σημείο και πέρα η αύξησή τους δεν επηρεάζει σημαντικά, ούτε στο IPC, ούτε στα misses.

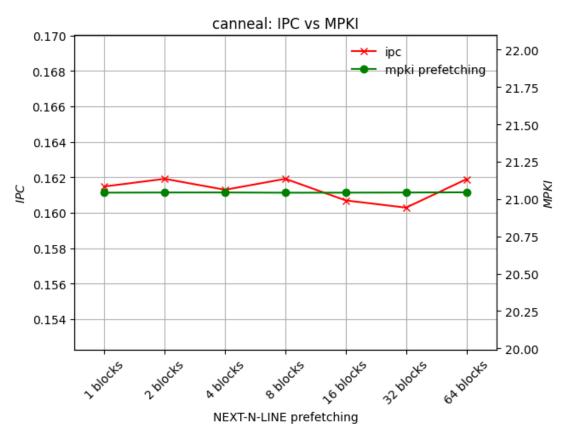
7.1.4.1 Προανάκληση (prefetching)

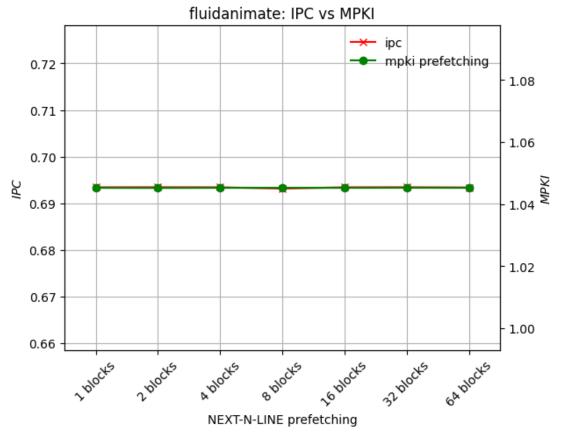
- ➤ L1 size = 32 KB, L1 block size = 64 B, L1 associativity = 8
- L2 size = 1024KB, L2 block size = 128 B, L2 associativity = 8
- ➤ TLB size = 64 entries, TLB associativity = 4, TLB page size = 4096 B

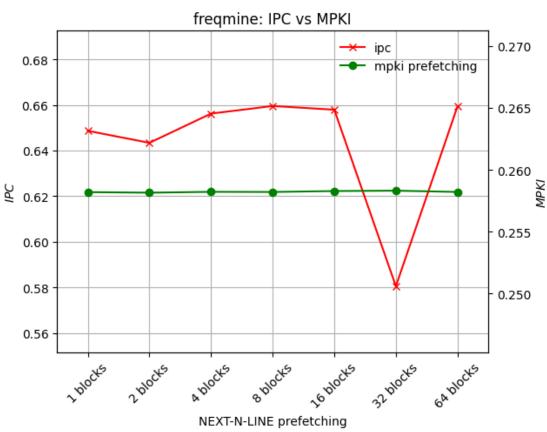


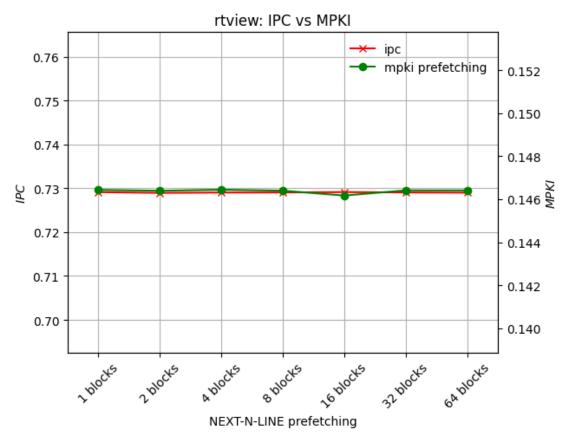


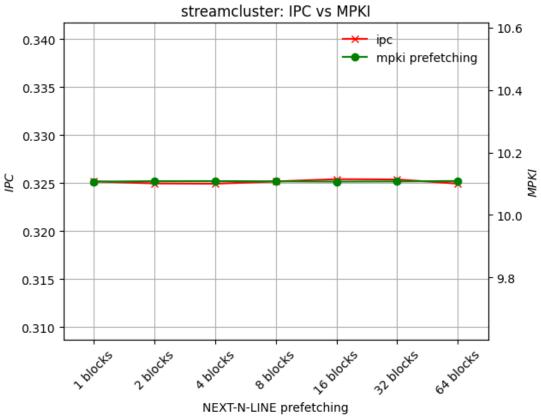


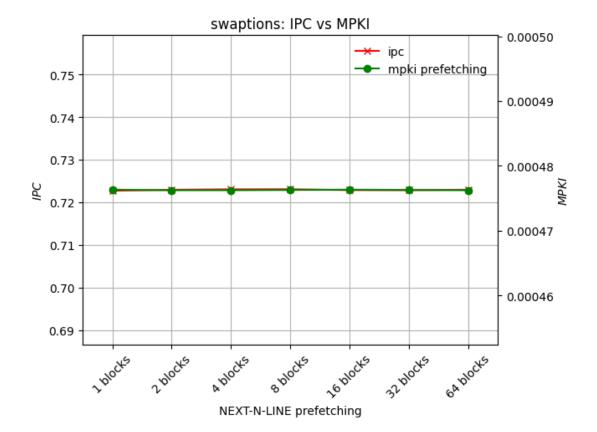










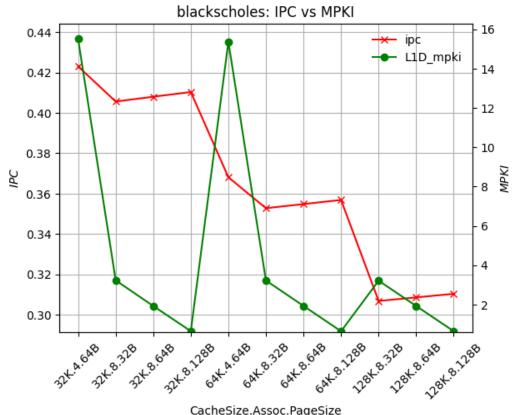


Στα benchmarks fluidanimate, streamcluster παρατηρούμε ότι παρουσιάζουν σημαντική βελτίωση στο IPC τους για αυξανόμενο πλήθος prefetched blocks. Παρατηρούμε πως υπάρχουν benchmarks, στα οποία δεν επηρεάζεται σχεδόν καθόλου το IPC τους από το prefetching. Λόγω αυτής της συμπεριφοράς, μπορούμε να συμπεράνουμε πως οι προσπελάσεις δεν γίνονται σε διαδοχικά blocks. Στο benchmark freqmine βλέπουμε ότι παρουσιάζει κατά κύριο λόγο μείωση του IPC με την αύξηση του πλήθους των prefetched blocks. Αυτό μπορεί να συμβαίνει διότι κατά το prefetching, κάποια block στην cache αντικαθίστανται υποχρεωτικά από άλλα, και αν φεύγουν συνεχώς αυτά που χρειάζεται το πρόγραμμα, θα αυξάνονται τα misses. Το prefetching είναι επιθυμητό κι επιδρά θετικά στην αύξηση της επίδοσης των προγραμμάτων μέχρι ενός ορίου.

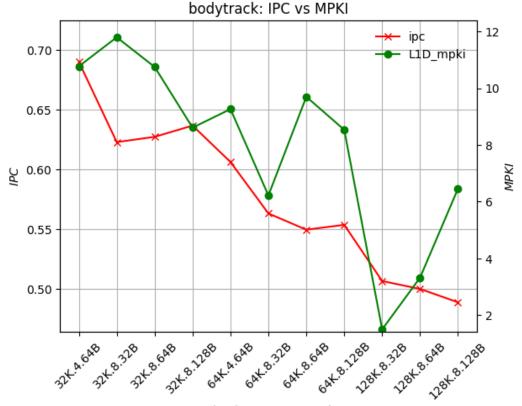
2ο Μέρος:

Θεωρούμε ότι ο κύκλος του ρολογιού μεταβάλλεται καθώς αλλάζουν τα χαρακτηριστικά των L1 Cache, L2 Cache, TLB. Σχολιάζουμε την επίδοση των διαφορετικών benchmarks θεωρώντας κάθε φορά ως αρχικό σημείο αναφοράς τη πρώτη προσομοίωση για το καθένα από αυτά και πως διπλασιασμός του associativity ή του μεγέθους (size) προκαλεί αύξηση του κύκλου κατά 10 % ή 15% αντίστοιχα. Συγκεκριμένα, θεωρώντας ως αρχικό κύκλο αναφοράς τον κύκλος της πρώτης προσομοίωσης, σχεδιάζουμε διαγράμματα στα οποία το IPC αντιπροσωπεύει το πλήθος των εντολών που εκτελούνται σε χρονικό διάστημα ίσο με τον αρχικό κύκλο αναφοράς.

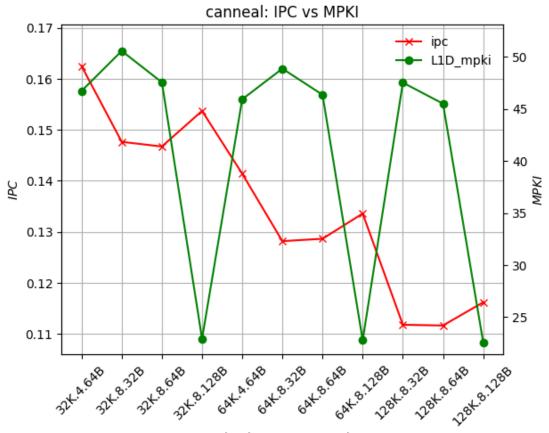
7.1.2.2 L1 Cache



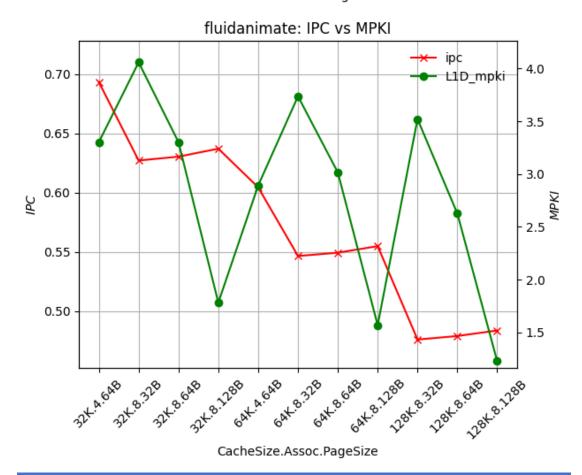
CacheSize.Assoc.PageSize

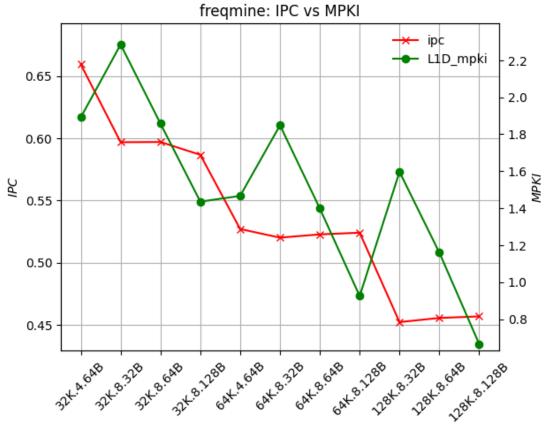


CacheSize.Assoc.PageSize

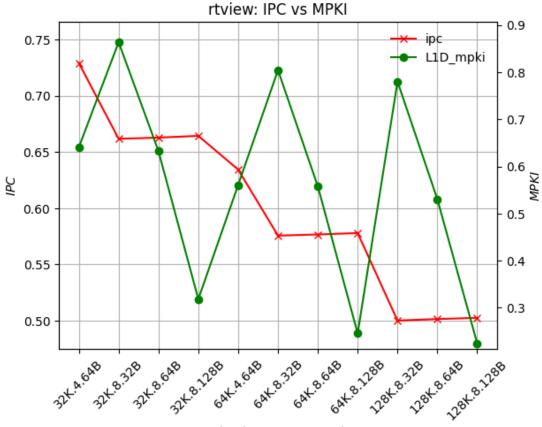


CacheSize.Assoc.PageSize

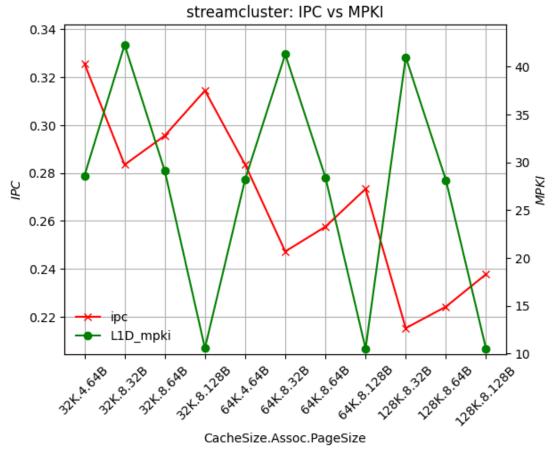




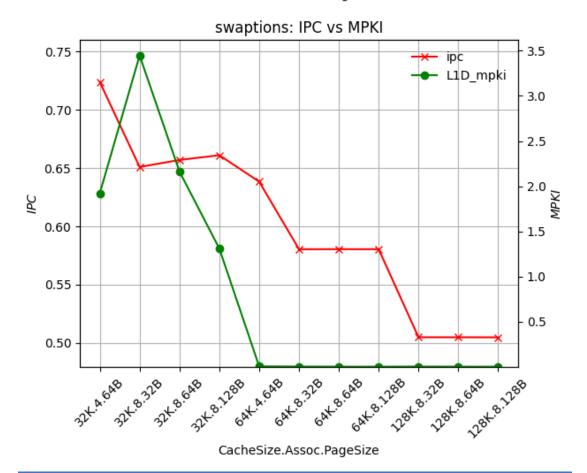




CacheSize.Assoc.PageSize

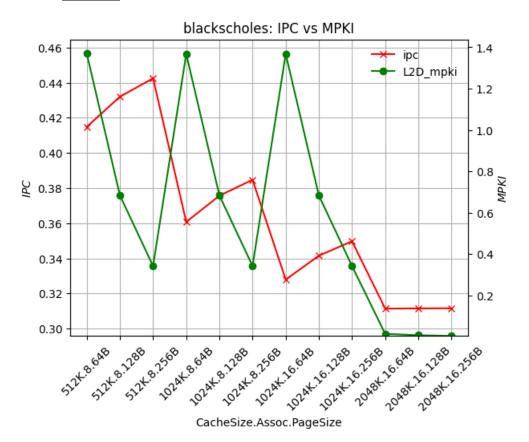


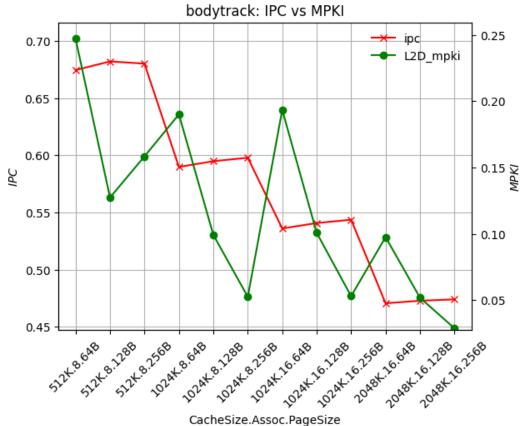
CacheSize.Assoc.PageSize

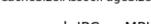


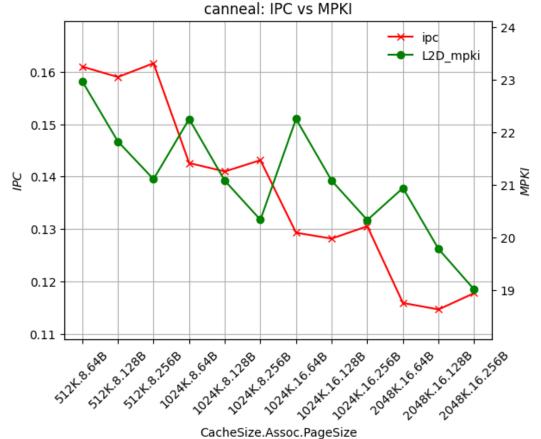
Παρατηρούμε πως πλέον δεν είναι απαραίτητα αντιστρόφως ανάλογα τα μεγέθη IPC, MPKI. Καθώς, όπως αναφέραμε, πλέον το IPC αναφέρεται στον αρχικό κύκλο του πειράματος αναφοράς, πλέον ενώ μπορεί να αυξάνονται οι εντολές που εκτελούνται στον νέο κύκλο, η διάρκεια του κύκλου λόγω μεταβολής ενδέχεται να είναι αρκετά μεγαλύτερη σε σχέση με τον κύκλο αναφοράς οπότε και η επίδοση, δηλαδή οι εντολές ανα χρονικό διάστημα να μην είναι καλή. Είναι εμφανές ότι η μεταβολή των χαρακτηριστικών της L1 Cache επιδρά ή αρνητικά ή χωρίς καμία μεταβολή στην επίδοση, καθώς οι εντολές που εκτελούνται στον αρχικό κύκλο αναφοράς ή μειώνονται ή παραμένουν σταθερές.

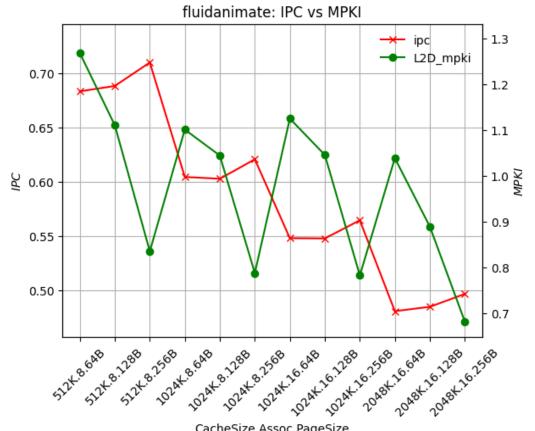
7.1.2.2 L2 Cache



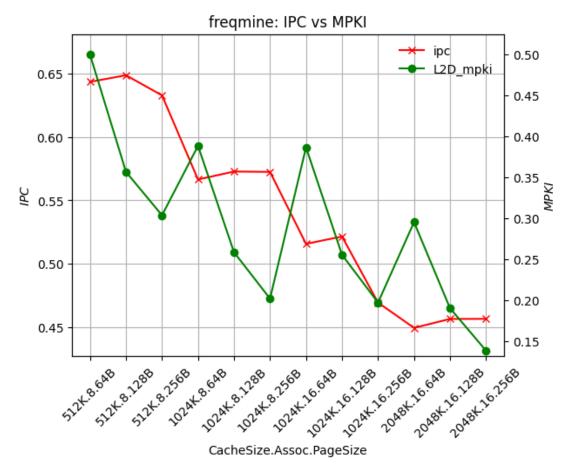


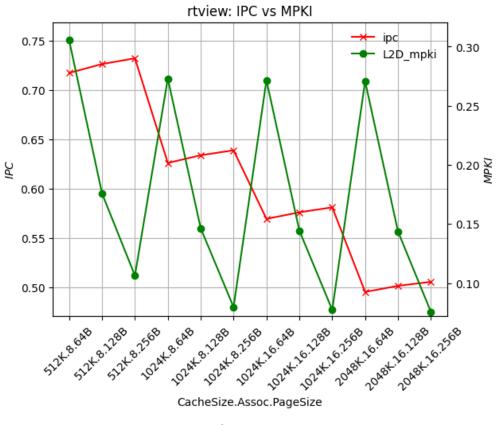


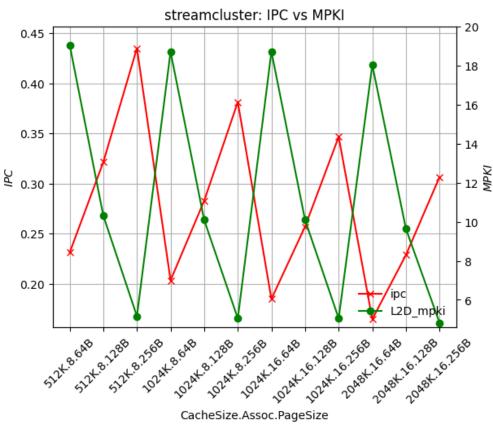


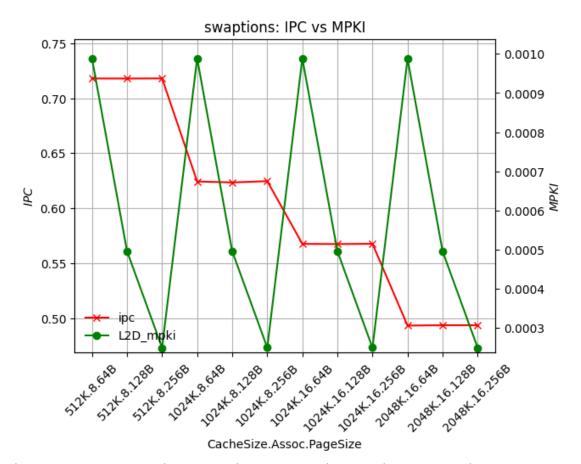






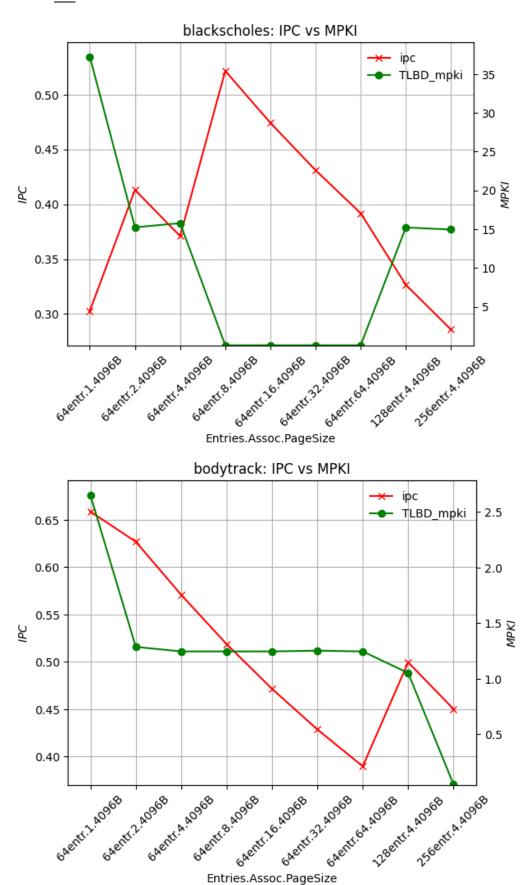


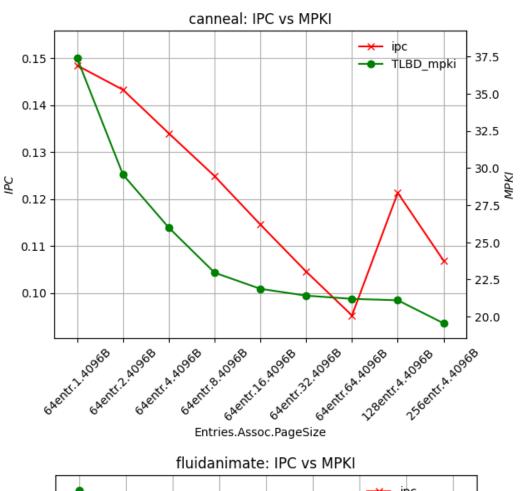


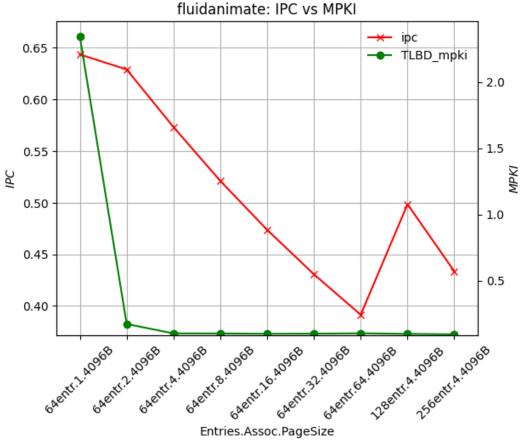


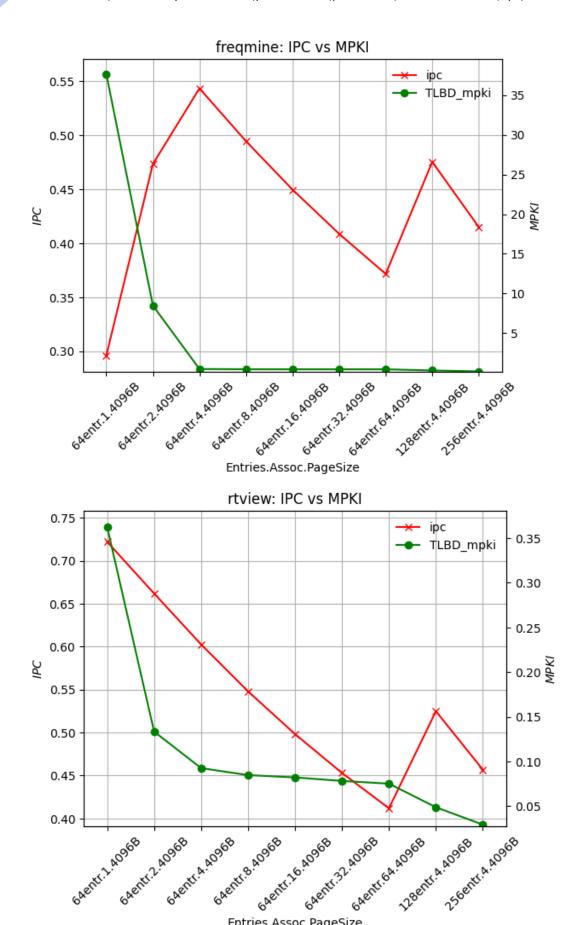
Όμοια για την L2 δεν είναι απαραίτητα αντιστρόφως ανάλογα τα μεγέθη IPC, MPKI. Καθώς, όπως αναφέραμε, πλέον το IPC αναφέρεται στον αρχικό κύκλο του πειράματος αναφοράς, πλέον ενώ μπορεί μεν να αυξάνονται οι εντολές που εκτελούνται στον νέο κύκλο, η διάρκεια του κύκλου λόγω μεταβολής ενδέχεται να είναι αρκετά μεγαλύτερη σε σχέση με τον κύκλο αναφοράς οπότε και η επίδοση, δηλαδή οι εντολές ανα χρονικό διάστημα να μην είναι καλή. Σε όλα τα bencmarks βλέπουμε πως η επίδοση μειώνεται καθώς αυξάνεται το associativity ή το μέγεθος της L2. Αυτό συμβαίνει καθώς ο κύκλος του ρολογιού αυξάνεται πιο γρήγορα σε σχέση με το πόσες περισσότερες εντολές εκτελούνται στον νέο κύκλο. Για σταθερά τα υπόλοιπα χαρακτηριστικά, η αύξηση του block size επιφέρει σε όλα τα benchmarks σημαντική βελτίωση της επίδοσης (εκτός από το benchmark swaptions που δεν επηρεάζεται).

7.1.2.2 <u>TLB</u>

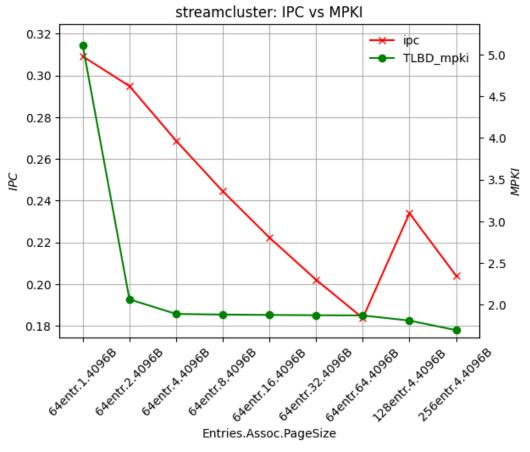


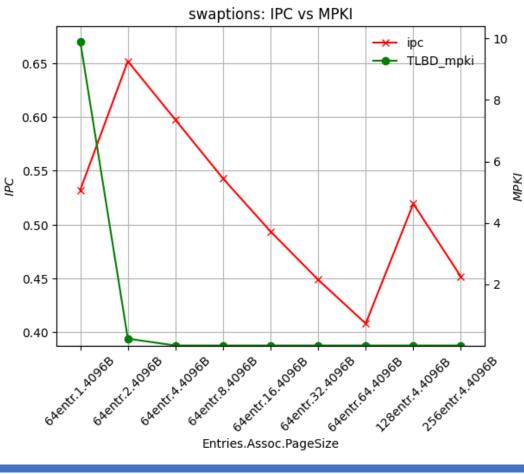






Entries.Assoc.PageSize





Παρατηρούμε να μεταβάλλονται αντιστρόφως ανάλογα τα μεγέθη IPC, MPKI. Αυτό είναι λογικό αφού όσο περισσότερες αστοχίες γίνονται, τόσο χειρότερη επίδοση θα έχουμε (άρα και μικρότερο IPC) και αντίστροφα. Σε όλα τα παραπάνω bencmarks, για μέγεθος TLB 64 η αλλαγή του associativity από 1 σε 2 ή και 4 οδηγεί σε βελτίωση της επίδοσης κατά μέσο όρο. Από το σημείο αυτό και πέρα ωστόσο, για μέγεθος 64 κάθε διπλασιασμός του associativity οδηγεί σε μείωση της επίδοσης με γραμμικό τρόπο. Στο swaptions η καλύτερη επίδοση επιτυγχάνεται για 32.4.4096B.
Συγκεκριμένα για σταθερό το associativity = 4 και το Page Size, η αυξηση των TLB Entries από 8 μέχρι 32 οδηγεί σε βελτίωση της επίδοσης, ενώ από 32 σε 64 μειώνει την επίδοση. Στα benchmark swaptions και rtview η καλύτερη επίδοση επιτυγχάνεται για το αρχικό configuration 8.4.4096B. Γενικότερα, κάθε bencmark επηρεάζεται με διαφορετικό τρόπο από τα χαρακτηριστικά της TLB.

