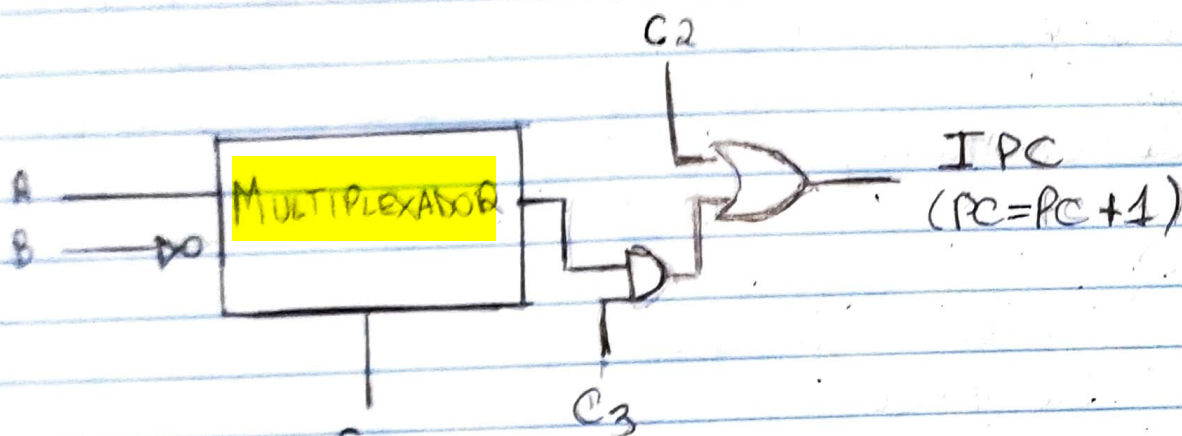


Universidade Brunhilde Circuitos de Computação - Integral

Arquitetura de computadores - 2020

1)



CASOS POSSÍVEIS C_1

C_1	A	B	I
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

$C_1 = 0$ durante instruções A

$C_1 = 1$ durante instruções B

A ideia seria receber as linhas A e B no multiplexador, durante a instrução A, $C_1 = 0$, então ele consideraria apenas as saídas de A. Se incrementa PC se A for 1. Durante a instrução B, $C_1 = 1$, então ele consideraria apenas as saídas de B. Se B=0, então como 1 (PORTA-NOT) no multiplexador.

do e PC é incrementada. Se $B=1$, entra como 0 no multiplexador e não incrementa PC.

O bit de controle C_2 se tornaria 1 durante as buscas de instruções, de forma que PC seria incrementado apenas durante as buscas (ou se viesse bit 1 do multiplexador a partir da Instrução A ou B).

O bit de controle C_3 não estaria em 1 durante as instruções A ou B, em que é preciso analisar os sinais que vêm das linhas de controle A e B e dos resultados do multiplexador.

2)

a) PIPELINE DE INSTRUÇÕES

INSTRUÇÕES

↳ DIVIDIDAS EM 3 ESTÁGIOS INDEPENDENTES

↳ 6 INSTRUÇÕES

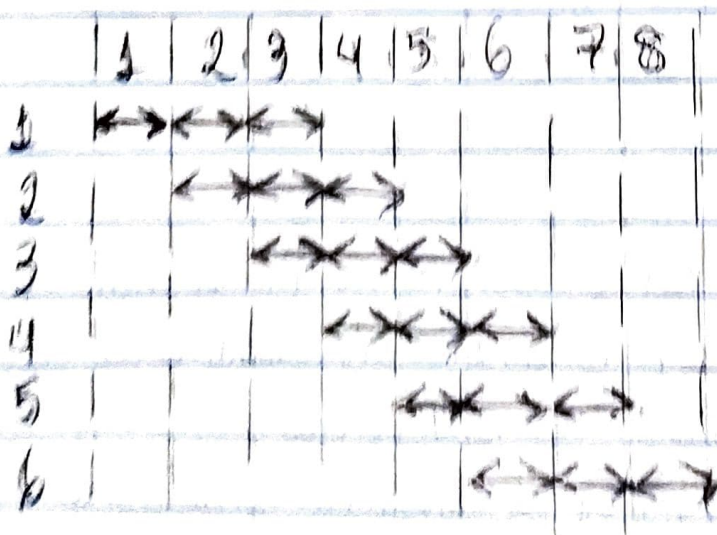
↳ TEMPO DE EXECUÇÃO IGUAIS

(TEMPO TOTAL)

$$T_k = [k + (n-1)] \cdot \tau$$

$$(3+5) \cdot 1 = 8 \mu = 8 \text{ unidades de tempo}$$

RES. II.

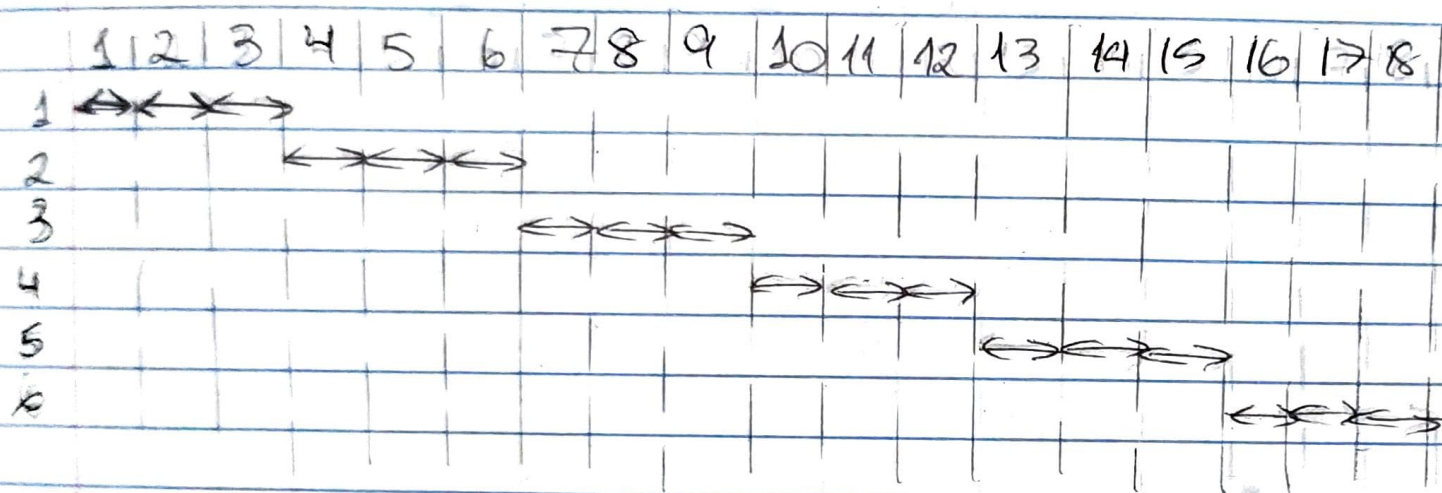


b)

$$S_k = T_c = \frac{N \cdot k \cdot \tau}{\tau_k [k + (N-1)]} = \frac{N \cdot k}{k + (N-1)} = \frac{6 \cdot 3}{3+5} = \frac{18}{8}$$

A diferença do número de estágios é de 18 (sem pipeline) para 8 (com pipeline)

Portanto, houve uma redução de 10 unidades de tempo para a unidade de processamento que usa pipeline de instruções.



3)

- a) 1 UBD
2 UE

Brigue com 2 UE, a velocidade de processamento é mais rápida em relação à 1 UBD que busca instruções. Poderia se pensar em dividir partes da instrução entre as UEs. Além disso, aplicar o sistema de pipeline de instruções, acelerando o processo de busca e execução e melhorando o desempenho da UCP.

b) 2 UBD
3 UE

$$3 \div 2 = 1,5$$

2

Com essa organização de elementos dentro do processador a proporção de velocidade seria de 3:2, a UE poderia processar 1,5 vezes mais rápida que a UBD. Essa organização funcionaria junto da pipeline de instruções para acelerar o processo de busca e execução evitando o desperdício de ciclos de relógio.