

Design und Herstellung eines Beam Steering-fähigen Saiteninstruments

Nathanael Gubler

TS TSE 2302 A



Juventus Technikschule HF

Betreuer: Martin Burger

21. Dezember 2025

Management Summary

Projektübersicht

Diese Diplomarbeit befasst sich mit der Entwicklung und Herstellung eines *Beam Steering*-fähigen Line-Array-Systems. Die Grundlage bildete die Frage, ob ein *Beam Steering*-fähiges Saiteninstrument entwickelt und hergestellt werden konnte, welches Schall gezielt in eine bestimmte Richtung abstrahlen kann. Das Projekt umfasste die komplette Entwicklung von der Konzeptphase über das System Engineering, Simulationen, Bauteilevaluation, PCB-Design bis hin zur Herstellung und Funktionstests. Der Fokus lag dabei auf einer praktischen Umsetzung innerhalb von 14 Wochen. Bereits früh in der Projektphase zeigte sich, dass eine Umsetzung mittels einer Saite enorm umständlich und einige Risiken bot. Daher musste das namensgebende Konzept abgeändert werden, da fix-fertig verfügbare Exciter eingesetzt wurden. Leider konnte die Inbetriebnahme des kompletten Systems wegen Lieferverzögerungen eines MILAN-Moduls nicht mehr innerhalb der gegebenen Zeit realisiert werden.

Methodisches Vorgehen

Die Entwicklung begann mit dem System Engineering. Nach einer SWOT- und Ishikawa-Analyse wurden zehn Projektziele definiert und gewichtet. Als Primärziele ergaben sich daraus: **Reduziertes Brandrisiko, Mobilität bezüglich Dimensionen, Direktionale Abstrahlung**

Mittels eines morphologischen Kastens wurden nun fünf Systemvarianten generiert und anhand einer Nutzwertanalyse sowie Kosten-Nutzen-Analyse bewertet. Die Variante "Einfache Anwendung, Plug'n'Play" erwies sich als optimal und wurde zur Umsetzung ausgewählt.

Umsetzung

Das entwickelte System basierte auf folgenden Hauptkomponenten:

- Sechs DAEX25-Exciter auf Plexiglasplatten.
- Das entwickelte Driverboard enthielt sechs TAS5720 Endstufen. Die Speisungen wurden mit einem LT8650S Dual-Output Schaltregler erzeugt.
- Ein MILAN-Modul der Firma JOYNED. Dies erfüllte das Ziel einer Plug'n'Play-Lösung mit minimaler Steckerzahl.

Herstellung und Fazit

Das Gehäuse wurde mittels CO2-Lasercutter des Fablab Winterthur aus 8mm MDF in acht Schichten hergestellt und zusammengeleimt. Die PCB-Fertigung und Bestückung erfolgte bei AISLER.

Das Projekt erreichte trotz beträchtlicher Lieferverzögerung des MILAN-Moduls einen zufriedenstellenden Stand. Alle Hardwarekomponenten wurden erfolgreich entwickelt, hergestellt und so weit es ging getestet.

Das PCB zeigte nach einigen kleineren Anpassungen ein einwandfreies Verhalten. Das MILAN-Modul konnte jedoch nicht mehr im Rahmen dieser Arbeit integriert werden.

Inhaltsverzeichnis

Management Summary	i
Einleitung	vi
Abstract	vi
Fragestellung	vi
Theorie	vi
Das Prinzip des Linienstrahlers	vi
Vorarbeiten	viii
Konstruktion und Herstellung Prototyp	viii
Schwingspulen	viii
Erkenntnisse	x
Konstruktion Korpus mit sechs Elementen	xi
System Engineering	1
1 Situationsanalyse	1
1.1 SWOT Analyse	1
1.2 Ishikawa Diagramm	2
2 Zieldefinition	3
2.1 Zielbeziehungen	4
3 Zielgewichtung	5
3.1 Primärziele	5
4 Variantendefinition	6
4.1 Morphologischer Kasten	6
4.1.1 Variante A: Alles Analog	7
4.1.2 Variante B: Drahtlos & Portabel	9
4.1.3 Variante C: High-End Audiophil	11
4.1.4 Variante D: Einfache Anwendung, Plug'n'Play	13
4.1.5 Variante E: Neu ist besser	15
5 Variantenauswertung	17
5.0.1 Nutzwertanalyse	17
5.0.2 Kosten-Nutzen Analyse	17
6 Variantenauswahl	19
7 Terminplanung	19
Umsetzung	20
8 2D-Simulation Line Array	21
9 Blockschaltbild	25
10 Kennzahlen	26
10.1 Leistungsbudget	26

10.1.1	Leistungsangaben bei Lautsprechern	26
10.1.2	Endstufenleistung	27
10.1.3	Entscheid Exciterleistung	27
10.1.4	PoE	29
10.1.5	Gesamtes Leisungsbudget	29
11	Bauteilevaluation	30
11.1	Evaluation der Endstufe(n)	30
11.1.1	Kurzevaluation	31
11.1.2	Vergleich der Endstufen TAS2781 und TAS5720	33
11.1.3	Ausgangstrom	36
11.1.4	Fazit und Entscheid Endstufen	36
11.2	Evaluation der Spannungsregelung	37
11.2.1	Kennzahlen	37
11.2.2	Speisungsaufbau	38
11.3	Simulation der Last und passiven Entkopplung	39
11.3.1	Parameter-Sweep	41
11.3.2	Simulation 3x2 Kanäle und 15V-Kennwerte	45
11.4	Schaltregler	46
11.4.1	Direktvergleich von LT8650S und TPSM64406	47
12	Systemaufbau	48
12.1	Blockschatzbild PCB	48
12.2	Evaluation Einzelkomponenten	50
12.2.1	ext. Netzteil	50
12.2.2	Speisungsstecker	50
12.2.3	Speisungsschalter	50
12.2.4	Überspannungsschutz	50
12.2.5	Speisungsfilter	50
12.2.6	Verpolungsschutz	50
12.2.7	interne 3.3V-Speisung & Supply Switchover	51
12.2.8	Group SDZ	51
12.2.9	Power-Good LED	51
12.2.10	Fault LEDs	51
12.2.11	Output Connectors	51
12.2.12	GPIO LED	52
12.2.13	opt. ext. TDM Input	52
12.2.14	Testsignale	52
12.2.15	ext. Modul	52
12.2.16	opt.: System Monitor I2C-ADC	52
12.3	Simulation des Schaltreglers	52
12.3.1	OUT2 auf 15V	54
12.3.2	Lastentkopplung durch drei Ls	54

12.3.3	Erhöhung der Induktivität L2	54
12.3.4	Kaskadierung von OUT1 und OUT2	55
12.3.5	Verbessertes Transientenverhalten	55
12.3.6	Bessere Stabilität durch Anpassung des FB-Kondensators	55
12.3.7	Eingangsnetzwerk	55
12.3.8	Efficiency Report	56
12.3.9	Kontrolle Wärmeverhalten	57
12.4	Schema Driverboard	60
12.4.1	Überwachungs-ADC	60
12.4.2	Stiftleiste für externes Modul	60
12.4.3	Sicherungen	60
12.4.4	Diode für die 5V-Speisung des Milan Moduls	60
12.4.5	Resetschaltung	61
12.4.6	Endstufenkodierung	61
12.4.7	Ausgangsfilter	61
12.4.8	Speisungsumschaltung	62
12.4.9	Testsignale	63
12.4.10	Schema komplett	63
12.5	Layout Driverboard	63
12.5.1	Platzierung und Dimensionen des Prints	64
12.5.2	GND-Fläche	65
12.5.3	Bauteilplatzierung	65
12.5.4	Signalführung	66
12.5.5	Signal-Layers	66
12.5.6	Reflektionen TDM-Signale	68
12.6	Rendering PCB	71
13	Herstellung/Zusammenbau	72
13.1	Herstellung/Bestellung von Milan-Modul und Driverboard	72
13.2	Herstellung Gehäuse	72
13.2.1	Neue Exciter	74
14	Firmware	74
14.1	XMOS	74
14.2	I2C-Register	75
14.2.1	Steuersignale	75
14.2.2	Signalverarbeitung und Gains	76
14.2.3	I2S-Format	78
14.2.4	Status	80
Auswertung & Fazit		80
15	Lieferverzögerung MILAN-Modul	81
16	Tests	81

16.1	Funktionstest Driverboard	81
16.1.1	Verpolung TVS-Diode	81
16.1.2	Stromaufnahme	82
16.1.3	Aufstartverhalten	83
16.1.4	I2C-Verhalten	83
17	Fazit	85
	Quellenverzeichnis	88
	Abbildungsverzeichnis	91
	Tabellenverzeichnis	92
A	Schema Driverboard	93
B	BOM Driverboard	99

Einleitung

Abstract

Diese Diplomarbeit dokumentiert die Entwicklung eines Line-Array-Systems zur gerichteten Schallabstrahlung (Beam Steering). Die Grundlage bildete die Frage, ob ein Beam-Steering-fähiges Saiteninstrument entwickelt und hergestellt werden konnte. Mittels den Methoden des System Engineering wurden fünf Varianten zur Umsetzung erarbeitet und bewertet. Dabei zeigte sich, dass eine Konstruktion mit einer Saite nur sehr aufwändig und mit gewissen Risiken realisiert werden konnte. Die ausgewählte Variante kombinierte daher anstatt den Saiten sechs DAEX25-Exciter in einem MDF-Gehäuse, ein PCB mit TAS5720 Class-D Endstufen, einem LT8650S Dual-Output Schaltregler sowie ein MILAN-Modul für die Datenübertragung. Das System wurde konstruiert und das Verhalten mit den vorhandenen Mitteln simuliert. Ein 4-Lagen-PCB wurde hergestellt und getestet. Aufgrund von Lieferverzögerungen des MILAN-Moduls konnte die Inbetriebnahme nicht mehr innerhalb dieser Arbeit dokumentiert werden. Das Projekt bietet dennoch eine solide Grundlage für weitere Entwicklungen.

Fragestellung

Die Grundlage dieser Arbeit war die Frage, ob es möglich war, ein Beam-Steering-fähiges Saiteninstrument zu entwickeln und herzustellen. Mittels Methoden des System Engineering sollten dabei Varianten zur Umsetzung erarbeitet werden und gemäss verschiedenen Analysemethoden verglichen werden.

Theorie

Das Prinzip des Linienstrahlers

Liebhaber gröserer Eventveranstaltungen sind wohl Vertraut mit dem Anblick der markanten, J-förmigen Lautsprechersysteme neben der Hauptbühne. Jedoch kennen nur die wenigsten deren Wirkungsweise, da oft die visuellen Effekte im Vordergrund stehen. Jedoch könnte ein Stadion ohne diese Technologie wohl kaum effizient und in genügender Audioqualität beschallt werden.

Die Wirkungsweise eines solchen *Line Arrays* ist schnell erklärt: Lautsprecherelemente werden gleichmäßig auf einer Linie angeordnet so dass sich die Schallwellen gezielt gegenseitig auslöschen und dadurch akustische Energie nur in eine bestimmte Richtung abgestrahlt wird. Das ganze kann man sich sozusagen als "akustischen Scheinwerfer" vorstellen.

Wie so oft ist dieser Effekt allerdings von mehreren Faktoren abhängig und nur innerhalb eines bestimmten Frequenzbandes wirksam. Dieses wird im wesentlichen durch die Arraylänge und den Abstand zwischen den Arrayelementen bestimmt. Abbildung 1 zeigt die Simulation des Herstellers [Renkus-Heinz](#).

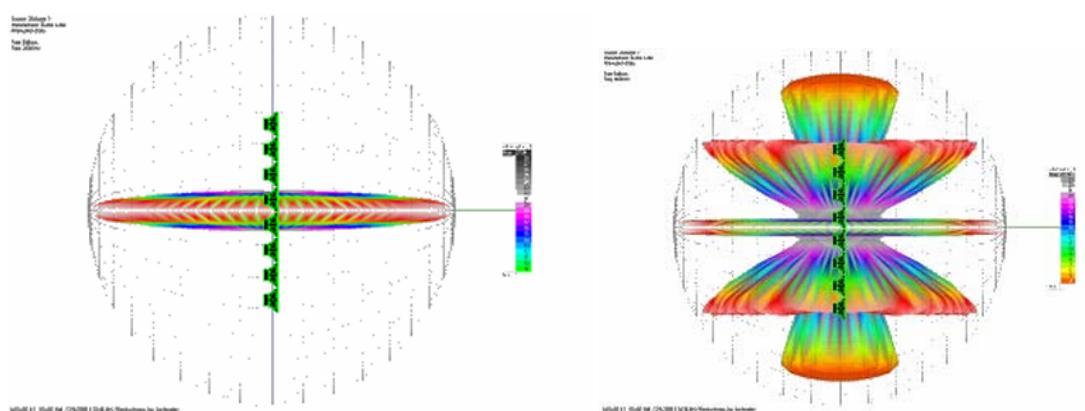
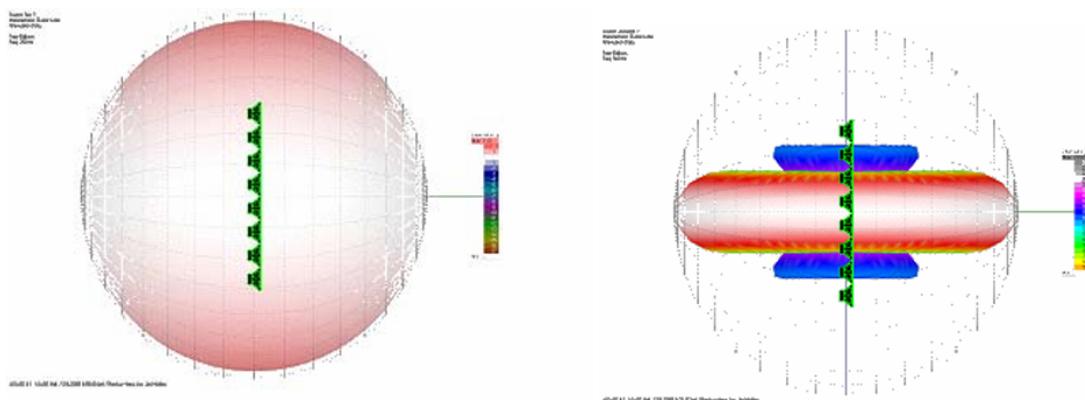


Abbildung 1: Simulation des Herstellers Renkus-Heinz. Siehe: [DSP-Driven Vertical Arrays](#)

Beam Steering Wenn alle Elemente des Line Arrays das genau gleiche Signal, mit der gleichen Phasenlage erhalten entsteht das in Abbildung 1 zu sehende Verhalten, also im Idealfall eine Ausrichtung von 90° . Wenn aber nun jedes Element ein eigenes Signal erhält, kann durch geschickte Verzögerungen und Filterungen die Ausrichtung verändert werden. Abbildung 2 zeigt eine Simulation des Herstellers Meyer Sound. Da diese Ausrichtung sich mit der Frequenz ändert (In der Abbildung zu sehen), müssen die Verzögerungen für jede Frequenz neu berechnet werden.

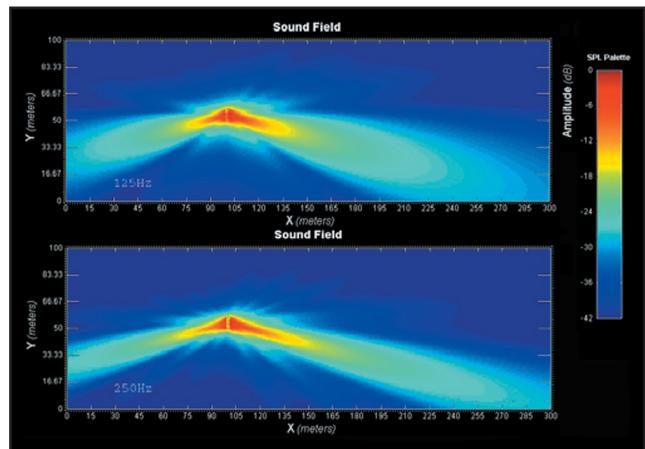


Abbildung 2: Beam Steering Simulation. Quelle: [DSP Beam Steering with Modern Line Arrays](#)

Vorarbeiten

Vorgängig zu dieser Arbeit wurden einige Teile davon in Vorleistung angegangen. Dies mit dem Ziel, sich in der eigentlichen Projektzeit voll und ganz auf die Elektronik und ggf. die Software zu konzentrieren. Diese Vorarbeiten beinhalten darum hauptsächlich Konstruktions- sowie Testaufbauten und werden im folgenden aufgezeigt. Dementsprechend sind alle in diesem Kapitel behandelten Komponenten und Tests als bereits vorhanden, bzw. als Ausgangslage anzusehen¹.

Konstruktion und Herstellung Prototyp

Um das mechanische Verhalten einer Saite und die Herstellungsmethode mit Lasergeschnittenem MDF zu testen, wurde ein Prototyp konstruiert und hergestellt. Dieser bestand aus einem Resonanzkasten mit einer einzelnen Saite, Steg sowie einer Halterung für einen Rundmagneten. Abbildung 3 zeigt ein 3D-Rendering der Konstruktion, welche in *Autodesk Fusion* konstruiert wurde. Anschliessend wurden MDF-Platten mit einem CO2-Lasercutter des Fablab Winterthur zugeschnitten und diese dann aufeinander geleimt. Somit konnten schon erste Tests durchgeführt werden.



Abbildung 3: Rendering des Prototyps

Schwingspulen

Da noch unklar war, wie eine Saite am besten in Schwingung versetzt werden kann, wurden verschiedene Methoden getestet. Dabei wurden hauptsächlich drei Ansätze verfolgt:

Anregung mittels Schwingspule Hierfür wurde Kupferdraht verschiedener Dicke um verschiedene Bobinen gewickelt und dann mittels hitzebeständigem Kautschuk auf der Saite befestigt. Durch die Anwesenheit eines Magnetfeldes bewegt sich die Spule in Abhängigkeit des durchflossenen Stromes². In Abbildung 4 sind einige Varianten aufgeführt. Getrieben wurde der Aufbau von einer D-Klasse Endstufe³ mit analogen Eingängen. Hier zeigten sich schnell einige Herausforderungen: Oftmals war die Impedanz zu niedrig, oder

¹Die Arbeit an sich beginnt somit mit dem Kapitel **System Engineering**.

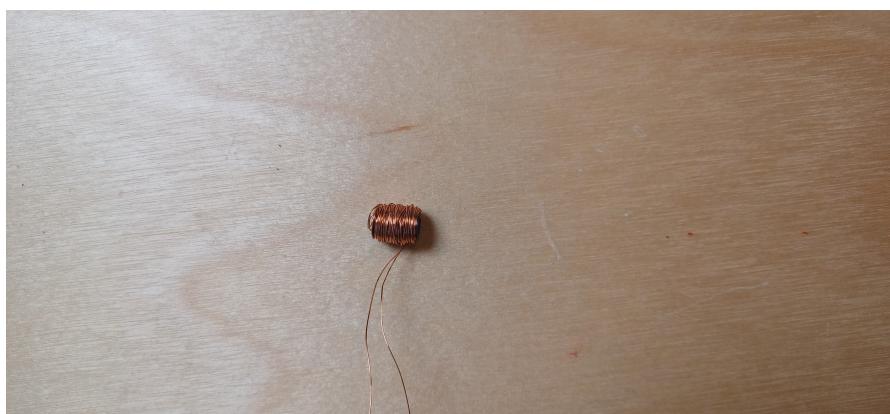
²Diese Kraft ist durch die Lorentzkraft definiert und kann bei gekrümmten Leitern mit der Formel $\vec{F}_L = I \int \vec{dl} \times \vec{B}$ bestimmt werden.

³Eine Verstärkertyp, bei dem das Ausgangssignal durch Pulsweitenmodulation einer Halbbrücke erzeugt wird.

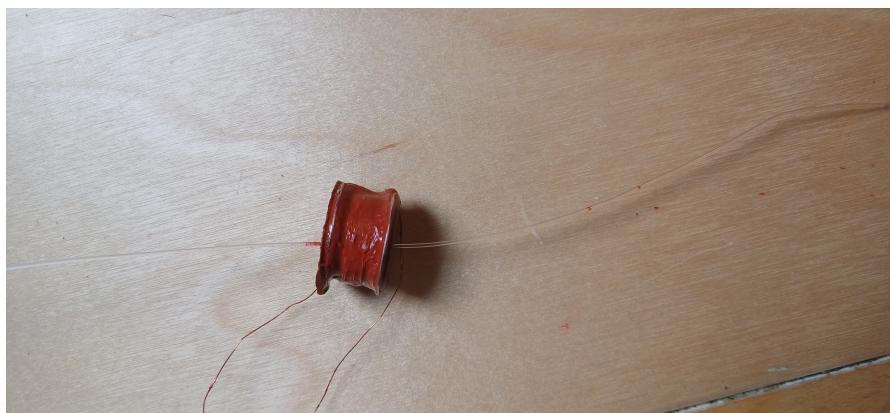
die Hitzeentwicklung war zu stark. Ausserdem war ein grundsätzliches Problem, dass die Schwingspule sehr schnell zu rotieren begann, anstatt zu vibrieren und somit die Zuleitungen aufwickelte.



(a) lange Schwingspule auf 5 Polymerbobinen



(b) kurze Schwingspule auf 3 Polymerbobinen



(c) Schwingspule mit Eisenbobine, vergossen mit hitzebeständigem Kautschuk

Abbildung 4: verschiedene Schwingspulentyphen

Des weiteren zeigte sich, dass ein einzelner Magnet neben einer Schwingspule die Spule nicht genügend mit einem Magnetfeld umschliesst. Die Bewegung blieb so sehr schwach. Weitauß besser funktionierte der Aufbau als zwei Magnete parallel montiert wurden und die Saite mit der Schwingspule dazwischen geführt wurde. So erzeugte die Schwingspule mit der Eisenbobine eine sehr starke Bewegung, konnte aber wegen des Rotationsproblems nicht verwendet werden.

Anregung mittels blanker Saite Eine sehr einfache Methode war es dann, den Signalstrom schlichtweg direkt durch die Saite zu leiten. Dabei wurde eine alte Instrumentensaite auf den Prototypen gespannt und Kontaktklemmen an den Enden angebracht. Zufälligerweise hatte die Saite eine Impedanz von ca. 3.2Ω , wodurch sie direkt mit der Endstufe getrieben werden konnte.

Dieser Aufbau hatte allerdings andere Limitationen: Ohne Wicklungen und Eisenkern blieb das erzeugte Magnetfeld der Saite sehr schwach. Zudem reagierte dieser Aufbau sehr stark auf die Resonanzfrequenz und deren harmonische Schwingungen, während andere Frequenzen kaum hörbar waren⁴. Somit lag ein stark nicht-linearer Frequenzgang vor, welcher aber allenfalls mittels parametrischen Filtern zumindest teilweise kompensiert werden könnte.

Anregung mittels Exciter Ein weiterer Versuch bestand darin, einen Exciter, also einen Lautsprecher, welcher nur Schwingungen erzeugt und eine beliebige Fläche als Membrane nutzt, auf dem Prototypen zu montieren. Somit wäre natürlich die Saite obsolet und der Begriff eines Saiteninstrument wohl nicht mehr zutreffend. Nichtsdestotrotz zeigte sich, dass dieser Aufbau um einiges effektiver, also bisweilen auch ohrenbetäubend laut war. Auf der Innenseite montiert wäre das ganze Instrument schlichtweg eine unscheinbare Box welche auf Knopfdruck Klang abstrahlt⁵.



Abbildung 5: DAEX25QLP-4 Exciter von Dayton Audio

Erkenntnisse

Nach ersten Tests mit diesen drei Anregungsmethoden zeigte sich, dass alle drei prinzipiell möglich waren. Jedoch war klar, dass für die Variante mit der Schwingspule noch sehr viel Arbeit nötig wäre, um die Rotation zu verhindern. Mit der blanken Saite stellen sich Fragen bezüglich Sicherheit, da ein stromführender Leiter direkt berührt werden kann und am Gehäuse anliegt.

Mit dem Exciter waren fix-fertige Komponenten verfügbar, die bloss noch montiert werden mussten und darüber hinaus ein vielfaches effizienter waren.

⁴Eine Aufnahme davon kann [HIER](#) abgerufen werden.

⁵Das Prinzip existiert bereits als dekorative *Flat Panel* oder *Invisible Loudspeakers*.

Konstruktion Korpus mit sechs Elementen

In *Autodesk Fusion* wurde ein Gehäuse konstruiert, welches mittels des CO2-Lasers des Fablab Winterthur hergestellt werden konnte. Dieses enthielt einen möglichst grossen Resonanzkörper und ein Fach zur Montage der Elektronik sowie sechs abgetrennte Platten, welche als Membrane dienen konnten. Abbildung 7 zeigt diese erste Version des Gehäuses und Abbildung 6 ein Rendering davon.

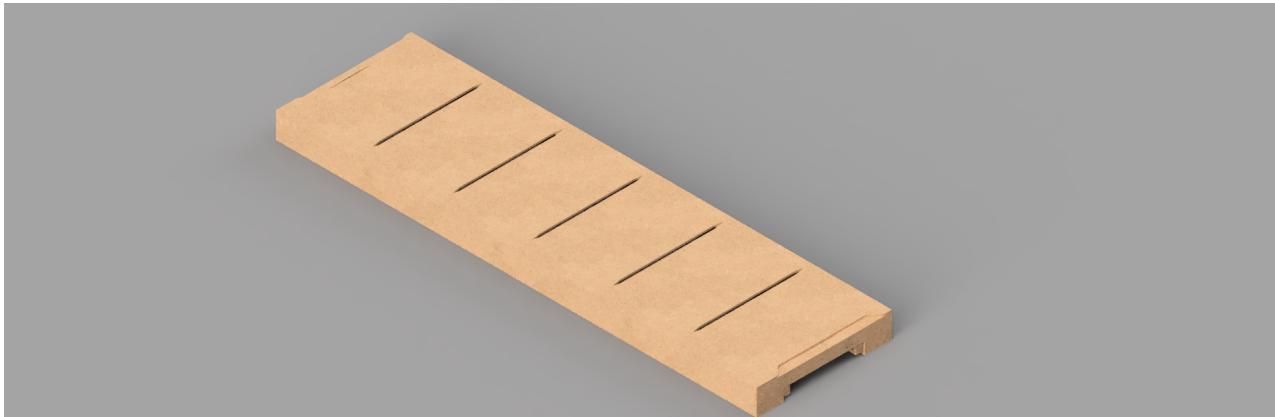


Abbildung 6: Das Gehäuse mit 6 Frontplatten

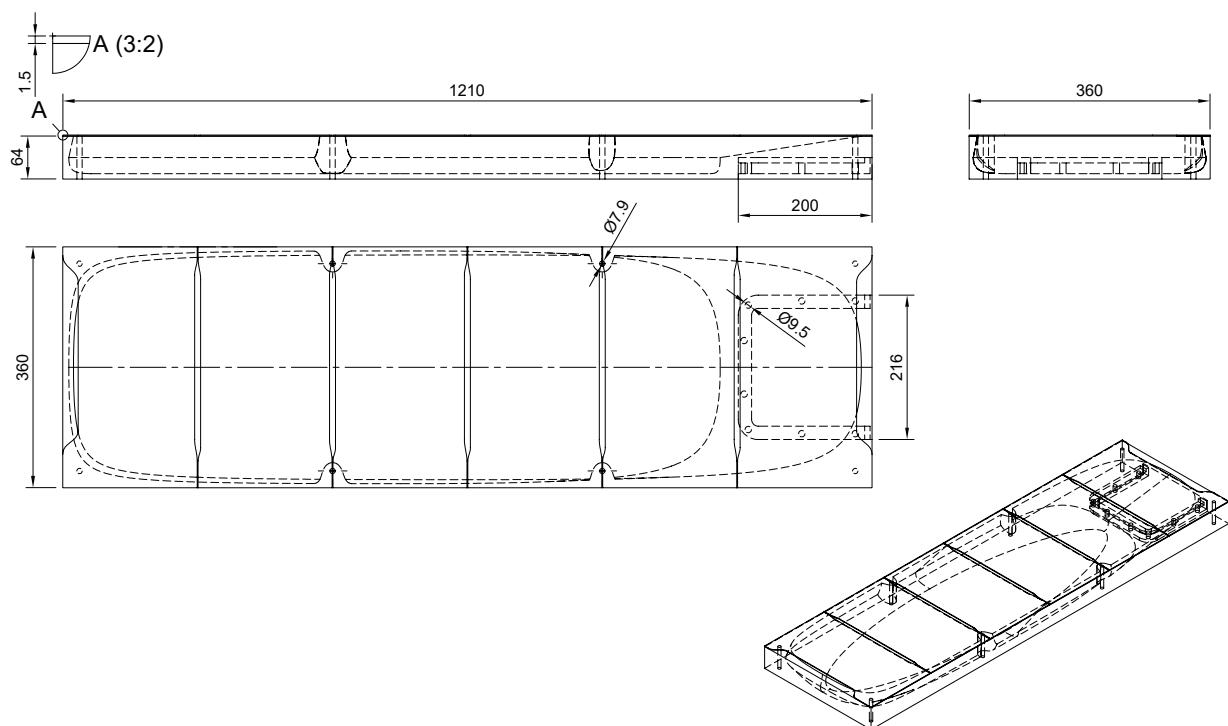


Abbildung 7: Dimensionen des Gehäuses (in mm)

System Engineering

1 Situationsanalyse

Als erster Schritt wurden einige Fakten und Rahmenbedingungen zum Projekt ausgelegt und so das Umsystem definiert.

- Die Grundmotivation Projekts ist hauptsächlich ästhetischer Natur.
- Es bietet (voraussichtlich) weder marktwirtschaftlicher noch funktionellen Nutzen.
- Es besteht auch kein Auftraggeber- oder Kundenverhältnis in dem Sinne, und somit auch keine damit verknüpften Interessen.
- Markteinführung nicht zwingend, daher auch keine Zielgruppen bzw. Benutzer per se.
- Es liegt in dem Sinne auch kein systematisches Problem vor, welches gelöst werden soll.
- Das Projekt soll innerhalb von 14 Wochen realisiert werden.
- Es wurden bereits einige Vorarbeiten als Vorleistung getätigt (siehe).
- Zum Zeitpunkt der Arbeit sind aufwändige physikalische Simulationsprogramme wie COMSOL o.ä. nicht oder nur beschränkt verfügbar.
- Zudem war kein Zugang zu einer anechoischen Kammer verfügbar, worin z.B. die Abstrahlcharakteristik sehr genau hätte gemessen werden können.
- Als Produktionsstandort stand das FabLab Winterthur zur Verfügung.
- Die Firma **JOYNED GmbH**  erklärte sich bereit, ihr Fachwissen und Beratung zur Implementierung ihrer MILAN-Software zur Verfügung zu stellen.

1.1 SWOT Analyse

Anhand der gegebenen Aufgabenstellung wurde nun eine SWOT-Analyse durchgeführt, in der die Ausgangslage nach Stärken (*strengths*), Schwächen (*weaknesses*), Chancen (*opportunities*) und Gefahren (*threats*) kategorisiert wurde. Diese sind in Abbildung 8 abgebildet und zeigten deutlich, dass die Ausgangslage geprägt

ist von Schwächen, jedoch für die Zukunft überwiegen Chancen bereitstellt. Die der Ist-Zustand konnte somit als *High Risk - High Reward Situation* bezeichnet werden.

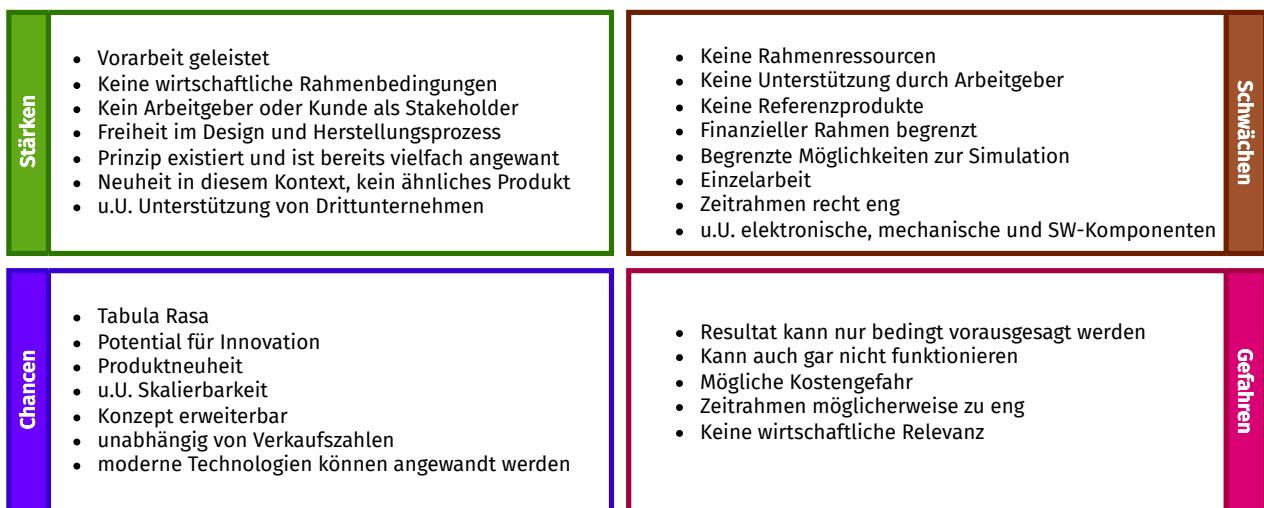


Abbildung 8: SWOT-Analyse

1.2 Ishikawa Diagramm

Die möglichen Problemursachen für das Projekt wurden nun kategorisiert und danach in Abbildung 9 aufgezeichnet. Es zeigte sich, dass sich die (möglichen) Problemursachen in folgende Oberkategorien aufteilen liessen:

Physik Hier war zum einen das grundlegende Phänomen, welches genutzt werden sollte recht komplex und von vielen Faktoren abhängig. Zum anderen musste eine Saite in Schwingung versetzt werden, was physikalisch gesehen nicht unbedingt eine Effiziente Methode zur Klangerzeugung war.

Material Nebst den Faktoren wie Materialdichte, Gewicht und Nachgiebigkeit⁶, spielte vor allem auch die Herstellungsmöglichkeiten eine Rolle: Wie kann ein Material in welchen Dimensionen produziert werden?

Engineering Hier war vor allem die Hardware- und Software zu nennen. Je nach Variante konnte dabei keines, eines oder beide davon umgesetzt werden. Zudem konnten aus der Signalübertragung her auch Fehlerquellen entstehen.

Zeit Die Projektdauer von ca. 14 Wochen stellte zudem einen eher sportlichen Zeitrahmen für eine einzelne Person dar.

Budget Da kein Auftraggeber oder Firma als finanzielle Unterstützung vorhanden war, musste das ganze Projekt aus privaten Reserven finanziert werden.

⁶siehe: [Compliance \(Physiologie\)](#)

Produktesicherheit Obwohl das Produkt nicht direkt als Verkaufsprodukt vorgesehen war, musste die Sicherheit doch als Faktor miteinbezogen werden.

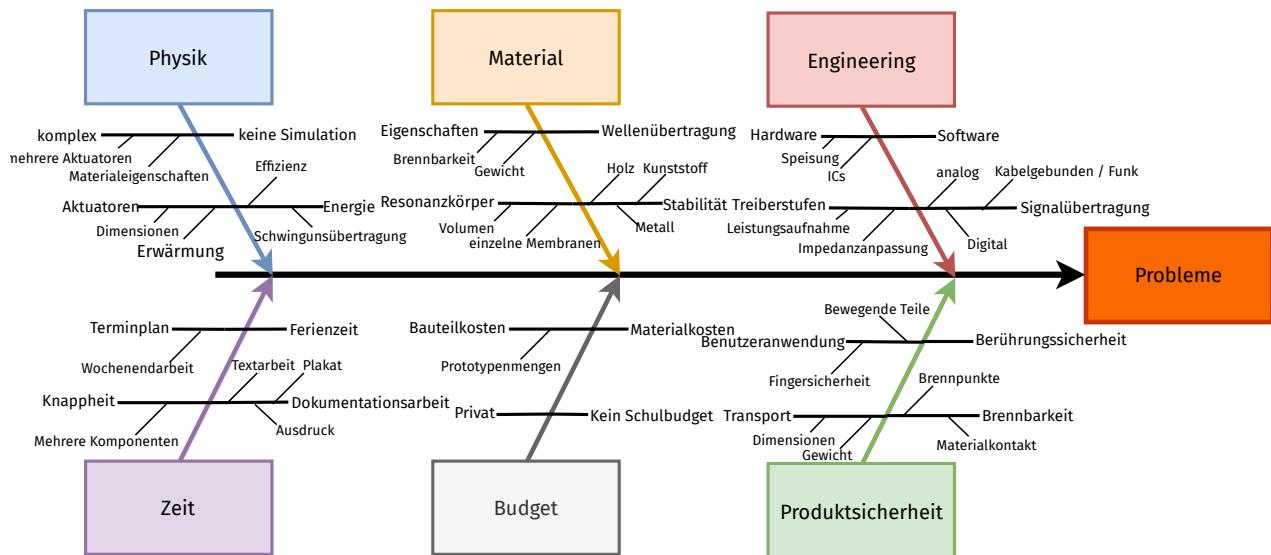


Abbildung 9: Ishikawa-Analyse

2 Zieldefinition

Das Grundlegende Projektziel konnte wie folgt beschrieben werden: Es soll ein Gerät entwickelt werden, welches den Klang in eine bestimmte Richtung abstrahlen kann (Beam Forming/Steering). Da jedoch in Rahmen dieser Ausbildung bzw. dieses Projekts keine anechoische Kammer und/oder eine genau winkelverstellbare Halterung zur Verfügung stand, um die Direktionalität des Schallpegels zu messen, war die grundsätzliche Messbarkeit dieses Ziels fraglich.

Nichtsdestotrotz sollen sowohl das oben genannte Hauptziel (**Muss**) als auch Nebenziele (**Soll, Kann**) an dieser Stelle definiert und quantifiziert werden. Dabei ist der Ziel-Zeitpunkt jeweils der Abgabetermin der Arbeit. Tabelle 1 zeigt die verschiedenen Ziele und deren Messgrößen.

Zielbezeichnung	MUSS	SOLL	KANN	Messgrösse	Kenn/Grenzzahl	Bedingung
A Direktionale Abstrahlung	x			Direktivität	-3dB SPL	> 10° von Bezugssachse
B Möglichst wenige Stecker		x		Anzahl Stecker	max. 3	-
C Untere Grenzfrequenz tief genug		x		-3dB Punkt	min. 100 Hz	-
D.1 Mobilität		x		Gewicht	max. 6 kg	-
D.2 Mobilität			x	Dimensionen	max. 1.8x0.8x0.3m	-
E Speisung + Daten auf einem Stecker			x	Anzahl Stecker	1	-
F Abstrahlung softwaremäßig steuerbar			x	Möglich	Ja	-
G Reduziertes Brandrisiko	x			MTBF (durch Brand)	min. 200 Jahre	Sachgemässer Benutzung
H Benutzersicherheit		x		MTBF (durch Benutzerunfall)	min. 80 Jahre	Sachgemässer Benutzung
I Batteriebetrieb			x	Akkulaufzeit	12h	-
J Drahtlose Signalübertragung			x	Funkstrecke	Ja	-

Tabelle 1: Projektziele

2.1 Zielbeziehungen

Aus den beschriebenen Zielen können einige Widersprüche festgestellt werden:

C vs. D.2 Eine tiefe untere (akustische) Grenzfrequenz bedingt immer ein grösseres Volumen des Resonanzkörpers. Eine Mobilität bedingt eine gewisse *Handlichkeit* bzw. Transportfähigkeit. Somit setzen sich diese Ziele direkt im Widerspruch.

I vs. G Je nach Batterietyp können diese sehr wohl ein Risiko der Brennbarkeit bergen. Somit ist mit einer Batterie automatisch die Brennbarkeit erhöht. Allerdings ergab sich auch ein sich ergänzendes Zielpaar:

B vs. E Beide Ziele haben im Endeffekt den selben Fokus. Eine ideale Erfüllung wäre hier ein einziger Stecker mit Speisung und Datensignalen.

3 Zielgewichtung

Anschliessend wurden die Ziele jeweils gegeneinander verglichen und eines davon als Präferenz ausgewählt. Somit entstand eine in Tabelle 2 ersichtliche Präferenzmatrix. Aus den Anzahl gewonnenen Vergleichen kann nun pro Ziel ein Rang und eine Gewichtung ermittelt werden.

Rang	Gewicht	Anzahl	Zielbezeichnung	Präferenzen						
2	18	4	A Direktionale Abstrahlung	A						
7	5	1	B Möglichst wenige Stecker		A					
9	0	0	C Untere Grenzfrequenz tief genug	B		A				
4	9	2	D.1 Mobilität (Gewicht)	D.1						A
2	18	4	D.2 Mobilität (Dimensionen)	D.2	D.2					G
9	0	0	E Speisung+Daten auf einem Stecker	F						
4	9	2	F Abstrahlung softwaremässig steuerbar	G						G
1	27	6	G Reduziertes Brandrisiko	G	G					
4	9	2	H Benutzersicherheit	H						
9	0	0	I Batteriebetrieben	J	H					
7	5	1	J Drahtlose Signalübertragung							

Tabelle 2: Zielgewichtung

3.1 Primärziele

Somit konnten die drei Hauptziele eruiert werden:

G Reduziertes Brandrisiko Das Endprodukt muss ein möglichst minimiertes Brennbarkeitsrisiko aufweisen. Zwar gibt es mit der EN 13501-1 eine Klassifikation zum Brandverhalten, jedoch behandelt dieses rein Baustoffe und nicht ein Produkt als ganzes. Dieses Ziel ist insbesondere relevant, da u.U. Brennbare Materialien wie MDF in Kombination von Leistungsendstufen vorkommen.

D.2 Mobilität Da das Endprodukt nicht an einem Ort fix installiert werden soll, muss es vom Gewicht und den Dimensionen her innerhalb von den gegebenen Limiten dimensioniert sein.

A Direktionale Abstrahlung Das ursprüngliche Hauptziel ist und bleibt, einen Klangkörper herzustellen, welcher den Klang kontrolliert in eine bestimmte Richtung abstrahlen kann.

4 Variantendefinition

4.1 Morphologischer Kasten

Da das Projekt mehrere Ebenen (Elektronisch, mechanisch und Signaltechnisch) umfasst, wurde versucht, alle Möglichkeiten zu jedem Sub-Element in einem morphologischen Kasten aufzuzeichnen. Dieser ist in Abbildung 10 zu sehen. Aus diesen konnten nun verschiedene Varianten generiert und bewertet werden.

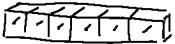
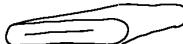
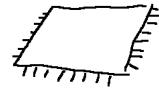
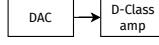
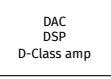
Morphologischer Kasten						
	PoE	PoE+	USB	internes Netzteil	externes Netzteil	Batterie
Speisung	<ul style="list-style-type: none"> - RJ45-Stecker - 802.3af - max. 12.95 W verfügbar am Gerät 	<ul style="list-style-type: none"> - RJ45-Stecker - 802.3at - max. 25.5 W verfügbar am Gerät 	<ul style="list-style-type: none"> - USB-B oder -C Stecker - Je nach spezifikation max. 0.5 - 15W 	 <ul style="list-style-type: none"> - Aufwändige Leistungselektronik - sehr grosse Leistung (mehrere kW) verfügbar 	 <ul style="list-style-type: none"> - Einkaufsteil + Rundstecker - Auch Phoenixstecker möglich - grosse Leistung (mehrere 100W verfügbar) 	 <ul style="list-style-type: none"> - Unabhängigkeit vom Netz - evtl. Schaltung für Aufladung - Je nach Typ besteht erhöhte Brandgefahr
Signalübertragung	Analog  <ul style="list-style-type: none"> - Phoenix Klemmen - Pro Kanal ein Signal oder ein Signal für alle - Differentiell/single ended - "dumme" Treiberstufe 	USB  <ul style="list-style-type: none"> - USB-C Anschluss - USB-Endpoint IC benötigt - Kanalanzahl? - Programmieraufwand 	Dante  <ul style="list-style-type: none"> - RJ45 Stecker - etabliertes Netzwerkprotokoll - Modular oder Softwaremäßig erhältlich - u.U. teuer 	Milan  <ul style="list-style-type: none"> - RJ45 Stecker - eher wenig bekanntes Netzwerkprotokoll - Module erhältlich - Unterstützung durch JOINED - Braucht spezifische Switches 	serielle Protokolle (MADI, AES/EBU)	Bluetooth/WLAN  <ul style="list-style-type: none"> - Bluetooth oder WiFi - Latenzen - Verbindungsauflauf / Discovery
Signalverarbeitung	PC/DAW  <ul style="list-style-type: none"> - Bereits verfügbar - Einfache Konfiguration - Erzeugt 6-Kanäle als Ausgang - Benötigt externe Übertragung 	interner DSP  <ul style="list-style-type: none"> - Layout Zeitintensiv - Programmierung Zeitintensiv - Flexibilität - Benötigt nur ein CH als Input 	externer USB-DSP/DAC  <ul style="list-style-type: none"> - grossflächig erhältlich - Ausgangsformate Seriell oder Analog - Braucht empfängerseitig entsprechende Decoder 	analoge Filterschaltung  <ul style="list-style-type: none"> - rein analog - Delays werden mit passiven Bauteilen eingestellt. - aufwendig, komplex 		
Treiberstufe	DAC mit D-Klasse  <ul style="list-style-type: none"> - 2 ICs - beide müssen korrekt konfiguriert werden - TDM oder I2S Input - Limiter muss vorher gehandelt werden 	integrierter DAC + Limiter + D-Klasse  <ul style="list-style-type: none"> - all-in-one Lösung - evtl. aufwändiger zu lösen - Konfiguration u.U. erheblich 	analoger Amp (AB)  <ul style="list-style-type: none"> - tried and tested - robust - Signalqualität - Hohe Ruheleistung 	analoger Amp (Röhren)  <ul style="list-style-type: none"> - fast ausgestorben - Bauteile schwer zu finden - braucht Hochspannung (mehrere 100V) - komplexes Design 		
Klangzeugung	Saite mit Schwingspule  <ul style="list-style-type: none"> - komplexe Herstellung - braucht zusätzliche Permanentmagnete - Befestigung an Saite fraglich - Wärmeentwicklung 	Saite ohne Schwingspule  <ul style="list-style-type: none"> - einfacher Aufbau - braucht zusätzliche Permanentmagnete - sehr schlechter Wirkungsgrad, kaum Hörbar - nur genau eine Frequenz und deren Oberschwingungen - Wärmeentwicklung 	Exciter  <ul style="list-style-type: none"> - einfache Montage - relativ günstig erhältlich - effektiver Aufbau - einfach austauschbar - kann auch unterseitig montiert werden 	trad. Lautsprecher  <ul style="list-style-type: none"> - bekanntes System - sehr verbreitet und grossflächig erhältlich - günstig bis sehr teuer - verschiedene Größen - Keine Neuheit 		
Material	MDF  <ul style="list-style-type: none"> - nahezu perfekt eben, darum sehr leicht bearbeitbar - Laserschneidbar oder CNC - günstig erhältlich in allen Dicken, Farben und Zuschnitten - nicht unbedingt hochwertig 	PLA  <ul style="list-style-type: none"> - im 3D-Druck weit verbreitet - Einfach erhältlich, relativ günstig - verschiedenste Geometrien möglich - sehr langsame Geschwindigkeit - Volumen sehr stark begrenzt 	Birke-Multiplex  <ul style="list-style-type: none"> - hochwertiger Baustoff aus geschichtetem Holz - relativ teuer - nur in bestimmten Dicken erhältlich - hochwertig 	PMMA (Plexiglas)  <ul style="list-style-type: none"> - schlagfest, feuerfest - verschiedene Farben/Durchsichtigkeiten erhältlich - relativ günstig 		

Abbildung 10: Der morphologische Kasten

4.1.1 Variante A: Alles Analog

In dieser Variante wird möglichst alles via analoge Signalpfade geführt. So kann zum Beispiel die Signalverzögerung durch Allpass-Filter realisiert werden. Fokus ist auf Robustheit und Signalreinheit.

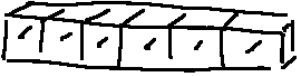
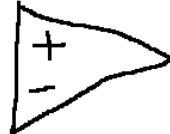
Speisung:	Signalübertragung:	Signalverarbeitung:
externes Netzteil	Analog	analoge Filterschaltung
		
<ul style="list-style-type: none"> - Einkaufsteil + Rundstecker - Auch Phoenixstecker möglich - grosse Leistung (mehrere 100W verfügbar) 	<ul style="list-style-type: none"> - Phoenix Klemmen - Pro Kanal ein Signal oder ein Signal für alle - Differentiell/single ended - "dumme" Treiberstufe 	<ul style="list-style-type: none"> - rein analog - delays werden mit passiven Bauteilen eingestellt. - aufwendig, komplex
Treiberstufe:	Material:	Klangerzeugung:
analoger Amp (AB)	MDF	Saite mit Schwingspule
		
<ul style="list-style-type: none"> - tried and tested - robust - Signalqualität - Hohe Ruheleistung 	<ul style="list-style-type: none"> - nahezu perfekt eben, darum sehr leicht bearbeitbar - Laserschneidbar oder CNC - günstig erhältlich in allen Dicken, Farben und Zuschnitten. - nicht unbedingt hochwertig 	<ul style="list-style-type: none"> - komplexe Herstellung - braucht zusätzliche Permanentmagnete - Befestigung an Saite fraglich - Wärmeentwicklung

Abbildung 11: Variante A

Vorteile Resultate sind relativ schnell messbar. Programmierarbeit erübrigt sich komplett. Zudem sind rein analoge Designs tendenziell robuster und langlebiger. Durch die fehlende Abtastung bleiben Höhenanteile erhalten und die Signalqualität eher hochwertiger.

Nachteile Fehlersuche ist rein messtechnisch möglich. Nachträgliche Änderungen sehr teuer und Zeitaufwändig. Der Überwachung sind starke Grenzen gesetzt: So muss bei einem Unterbruch der gesamte Signalpfad durchgemessen werden. Ein weiterer Nachteil ist die Schwingspule, deren Befestigung an der Saite noch genauer ausgearbeitet werden muss.

Risikoanalyse Durch sich bewegende Teile, welche unter Umständen durch den Benutzer berührt werden können entsteht zum einen ein Risiko einer körperlichen Verletzung. Zum anderen könnte die physikalische Montage von analoger Leistungselektronik auf MDF zu einer Brandgefahr führen. Zudem können sehr leicht durch fehlende, unsaubere oder falsche Steckverbindungen Funktionsfehler auftreten. Mit der noch offenen Montagetechnik der Schwingspule besteht zudem die Gefahr, dass die Klangerzeugung nicht überzeugend funktioniert, insbesondere im Dauereinsatz.

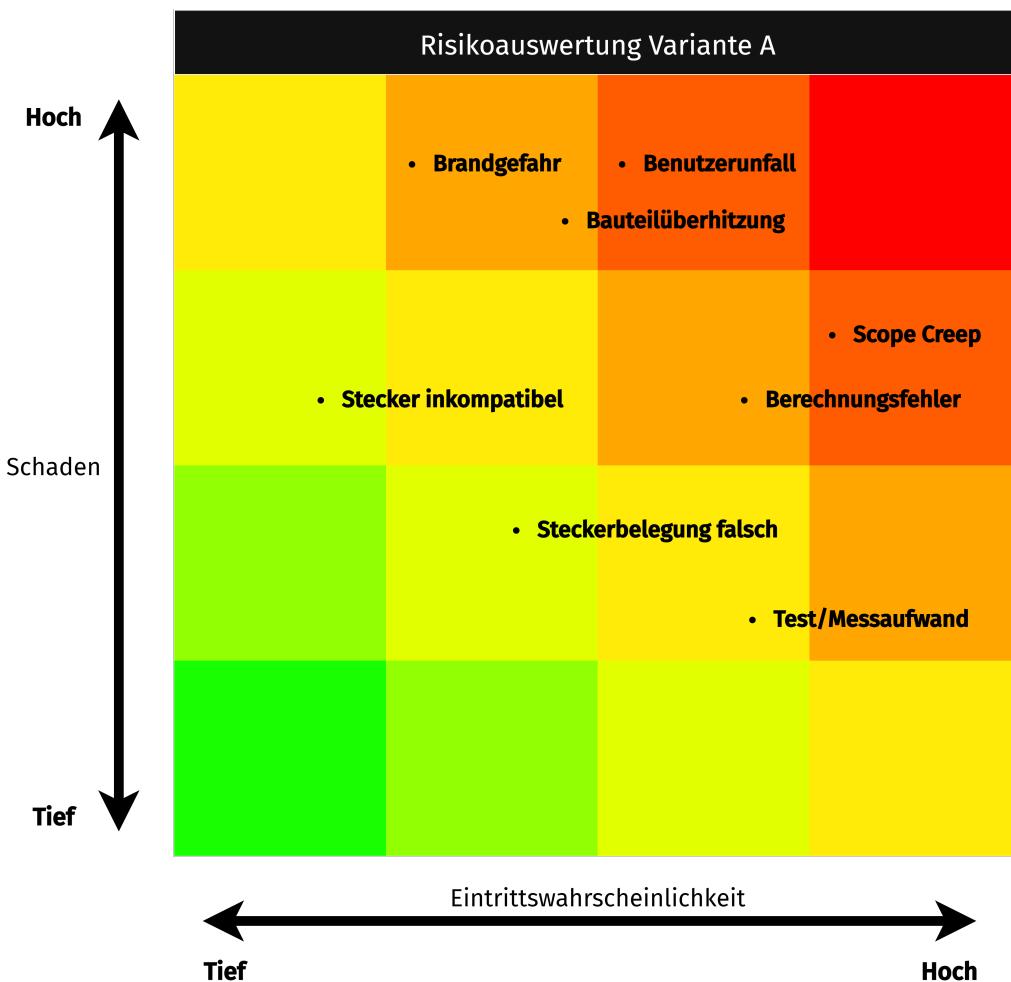


Abbildung 12: Risikoanalyse der Variante A

4.1.2 Variante B: Drahtlos & Portabel

Der Hauptfokus dieser Variante ist maximale Mobilität und minimale Steckverbindungen. Dies wird zum einen durch eine Batterie erreicht, und zum anderen durch eine drahtlose Signalübertragung.

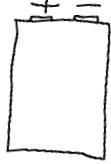
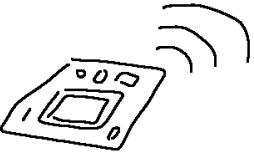
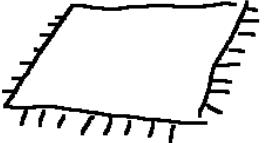
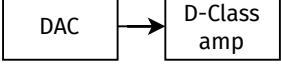
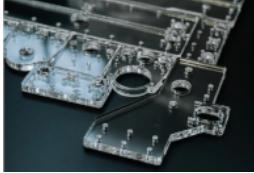
Speisung:	Signalübertragung:	Signalverarbeitung:
Batterie	Bluetooth/WLAN	interner DSP
		
<ul style="list-style-type: none"> - Unabhängigkeit vom Netz - evtl. Schaltung für Aufladung - Je nach Typ besteht erhöhte Brandgefahr 	<ul style="list-style-type: none"> - Bluetooth oder WiFi - Latenzzzeiten - Verbindungsaufbau / Discovery 	<ul style="list-style-type: none"> - Layout Zeitintensiv - Programmierung Zeitintensiv - Flexibilität - Benötigt nur ein CH als Input
Treiberstufe:	Material:	Klangerzeugung:
DAC mit D-Klasse	PMMA (Plexiglas)	Exciter
		
<ul style="list-style-type: none"> - 2 ICs - beide müssen korrekt konfiguriert werden - TDM oder I2S Input - Limiter muss vorher gehandelt werden 	<ul style="list-style-type: none"> - schlagfest, feuerfest - verschiedene Farben/Durchsichtigkeiten erhältlich - relativ günstig 	<ul style="list-style-type: none"> - einfache Montage - relativ günstig erhältlich - effektiver Aufbau - einfach austauschbar - kann auch unterseitig montiert werden

Abbildung 13: Variante B

Vorteile Da hier die Datenübertragung ohne Stecker auskommt, kann hier im Einsatz komplett auf Kabel verzichtet werden. Somit vereinfachen sich insbesondere weiträumigere Setups, in dem das Gerät weiter weg aufgestellt ist. Als einziger Stecker bleibt ein Ladestecker für die Batterie übrig. Für die Einbindung von Batterien bzw. deren Ladezyklus gibt es zudem bereits sehr viele fertige Komponenten.

Nachteile Die korrekte Implementierung des Signalpfades von Bluetooth oder WiFi über DSP, den DAC und die D-Klasse Endstufe wird wohl einiges an Aufwand brauchen, insbesondere wenn Signale zeitlich aufeinander abgestimmt werden müssen. Zudem entsteht je nach Batterietyp eine Brandgefahr, die zwar durch das Plexiglas verhindert ist aber dennoch z.B. andere Materialien im Raum in Brand setzen kann.

Risikoanalyse Zwar entfällt hier das Risiko einer falschen Steckverbindung komplett, jedoch erhöht sich durch die Anwesenheit einer Batterie die Brandgefahr deutlich. Dies auch wenn PMMA als Material verwendet wird, da sich die Batterie selbst schon entzünden kann. Zudem entsteht durch den komplexen Aufbau ein unter Umständen zeitintensive Designphase, welche auch mit HF-Layoutfehlern verbunden sein können.

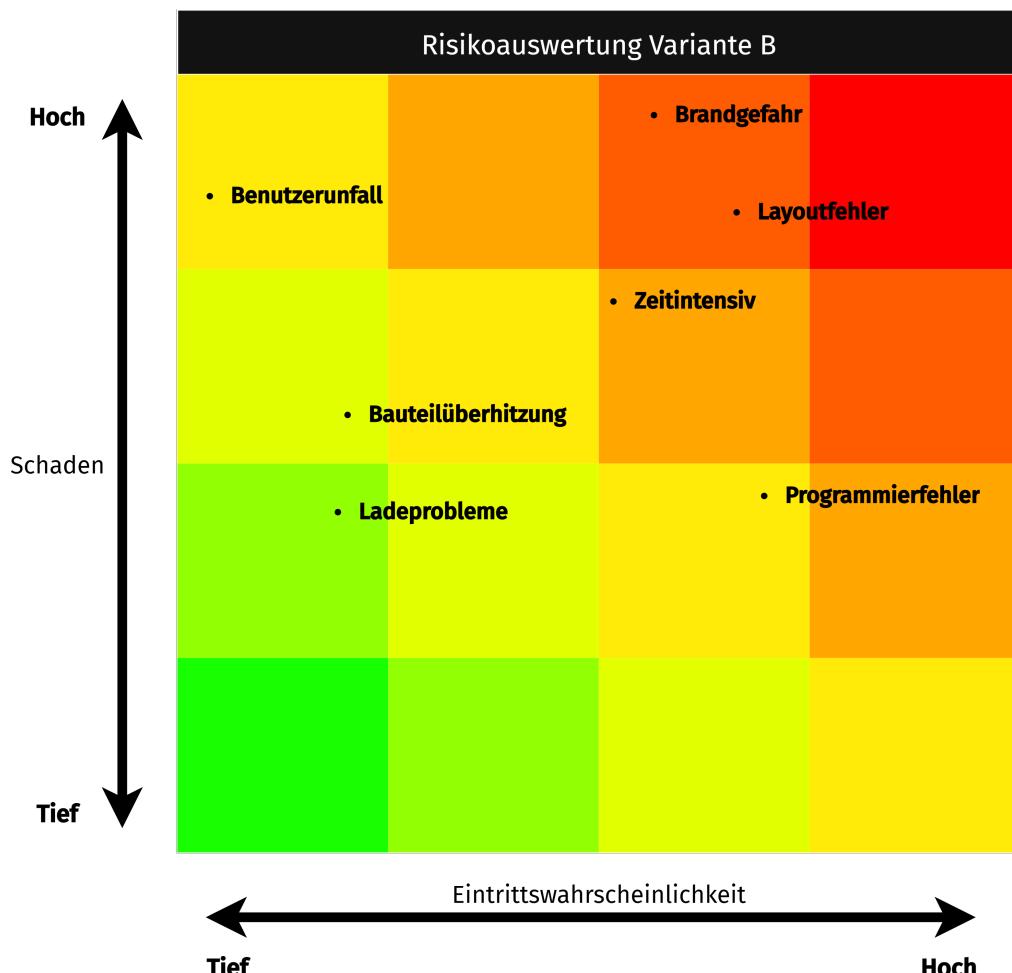


Abbildung 14: Risikoanalyse der Variante B

4.1.3 Variante C: High-End Audiophil

Maximale Kontrolle steht bei dieser Variante im Zentrum. Nur bewährte und zuverlässige Komponenten sollen verwendet werden. Einkaufsteile sind nach Verzerrungsfreiheit und rauscharmen Signalpfaden auszuwählen. Preispunkt ist sekundär.

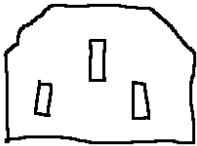
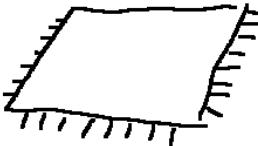
Speisung:	Signalübertragung:	Signalverarbeitung:
internes Netzteil	serielle Protokolle (MADI, AES/EBU)	interner DSP
		
<ul style="list-style-type: none"> - Aufwändige Leistungselektronik - sehr grosse Leistung (mehrere kW) verfügbar 	<ul style="list-style-type: none"> - BNC oder Glasfaser - hochwertige Signalübertragung - modulator und demodulator benötigt 	<ul style="list-style-type: none"> - Layout Zeitintensiv - Programmierung Zeitintensiv - Flexibilität - Benötigt nur ein CH als Input
Treiberstufe:	Material:	Klangerzeugung:
analoger Amp (AB)	Birke-Multiplex	trad. Lautsprecher
		
<ul style="list-style-type: none"> - tried and tested - robust - Signalqualität - Hohe Ruheleistung 	<ul style="list-style-type: none"> - hochwertiger Baustoff aus geschichtetem Holz - relativ teuer - nur in bestimmten Dicken erhältlich - hochwertig 	<ul style="list-style-type: none"> - bekanntes System - sehr verbreitet und grossflächig erhältlich - günstig bis sehr teuer - verschiedenste Größen - Keine Neuheit

Abbildung 15: Variante C

Vorteile Die Audioqualität als oberste Priorität begünstigt ein beeindruckendes Hörerlebnis. Zudem ist die Auswahl an bewährten Methoden und robusten Materialien ein Garant für eine lange Lebensdauer.

Nachteile Als erstes ist hier die Komplexität dieser Variante zu nennen, da unter Umständen spezifische Bauteile ausgewählt werden müssen, deren Verfügbarkeit nicht garantiert ist. Zum anderen würde hier auch das Budget deutlich stärker belastet, wahrscheinlich über den noch vertretbaren Rahmen.

Risikoanalyse Die grosse Anzahl verschiedener eigens entworfenen Komponenten führt nebst der Gefahr eines Scope Creeps auch eventuell zu Ungenauigkeiten oder unvorhergesehenen negativen Effekten. Zudem kommt zur Leistungselektronik der Endstufe auch die Leistungselektronik des Netzteils hinzu. Auch der Lautsprecher an sich kann überhitzen und zu Brandursachen führen.

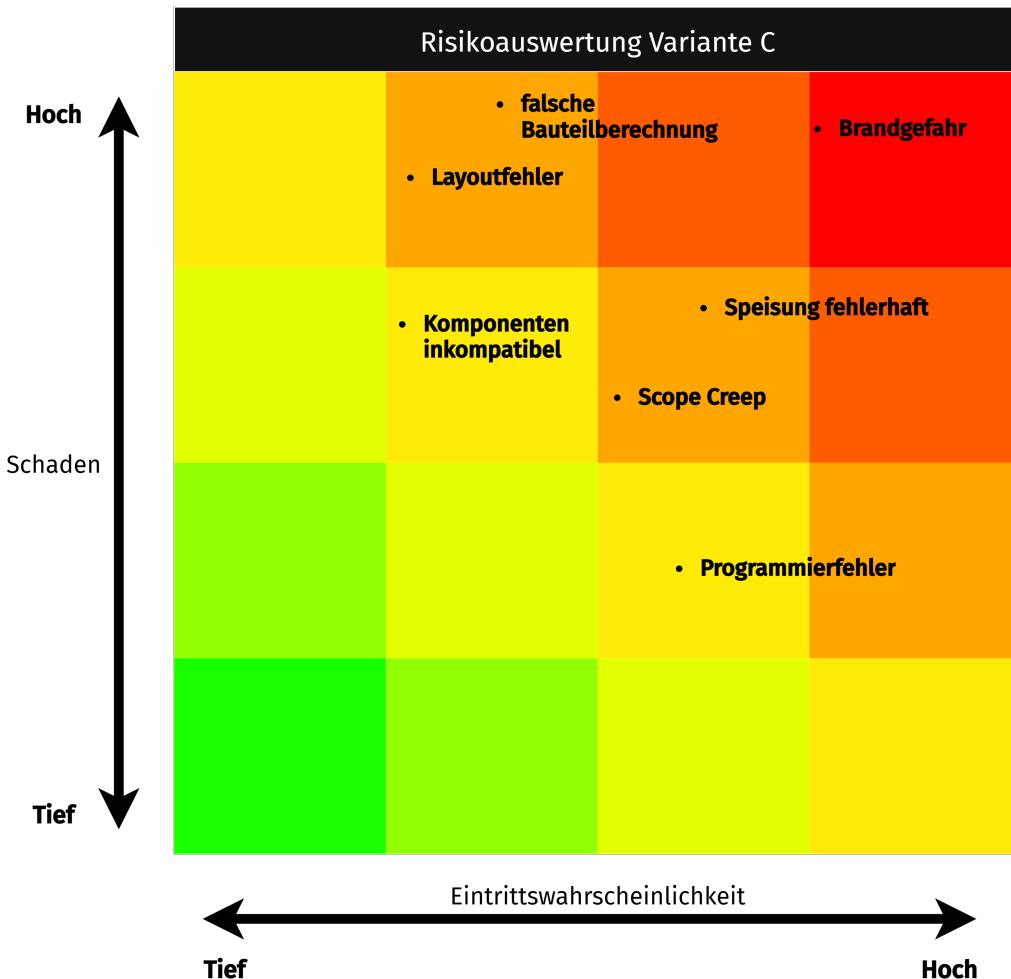


Abbildung 16: Risikoanalyse der Variante C

4.1.4 Variante D: Einfache Anwendung, Plug'n'Play

Möglichst einfache Anwendung ist zentral für ein überzeugendes Benutzererlebnis. Daher wurde diese Variante mit diesem Fokus generiert. Zudem ist ein Nebenfokus hier die günstige Herstellung des Systems.

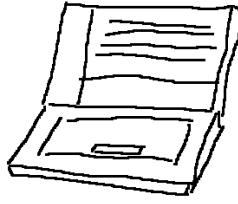
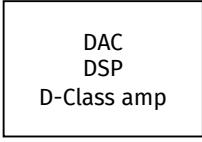
Speisung:	Signalübertragung:	Signalverarbeitung:
PoE+	Milan	PC/DAW
Treiberstufe:	Material:	Klangerzeugung:
Speisung: PoE+	Signalübertragung:   <ul style="list-style-type: none"> - RJ45-Stecker - 802.3at - max. 25.5 W verfügbar am Gerät 	Signalverarbeitung:  <ul style="list-style-type: none"> - Bereits verfügbar - Einfache Konfiguration - Erzeugt 6-Kanäle als Ausgang - Benötigt externe Übertragung
Treiberstufe: integrierter DAC + Limiter + D-Klasse	Material: MDF	Klangerzeugung: Exciter
 <ul style="list-style-type: none"> - all-in-one Lösung - evlt. aufwändiger zu löten - Konfiguration u.U. erheblich 	 <ul style="list-style-type: none"> - nahezu perfekt eben, darum sehr leicht bearbeitbar - Laserschneidbar oder CNC - günstig erhältlich in allen Dicken, Farben und Zuschnitten. - nicht unbedingt hochwertig 	 <ul style="list-style-type: none"> - einfache Montage - relativ günstig erhältlich - effektiver Aufbau - einfach austauschbar - kann auch unterseitig montiert werden

Abbildung 17: Variante D

Vorteile Da Datensignale und Speisung auf einem RJ45-Stecker geliefert werden, muss nur diese eine Verbindung hergestellt werden. Zudem ist mit dem MILAN-Protokoll eine automatische Bandbreitenreservation und somit keine Benutzerkonfiguration notwendig. Da DAC und Treiberstufe in einem Chip integriert ist, bleibt die Programmierung begrenzt.

Nachteile Da das Signal direkt vom PC generiert wird, muss dieses über eine Schnittstelle in das MILAN-Protokoll umgewandelt werden. Zudem benötigt MILAN für den Transport AVB-zertifizierte Switches⁷.

⁷Siehe [Milan - How Does it Work](#)

Risikoanalyse Die Brandgefahr bleibt nach wie vor ein Hauptfaktor in der Risikoauswertung, bedingt durch die Verbindung von Holzfasern und Leistungsendstufen. Der noch nicht weitum verbreitete MILAN-Standard könnte hier auch zu Inkompatibilitäten, oder zumindest zu einem komplexen Setup führen. Auch könnte die Implementierung eines neuen Standards schnell Scope Creep führen, da keine fix fertigen Lösungen bereitstehen.

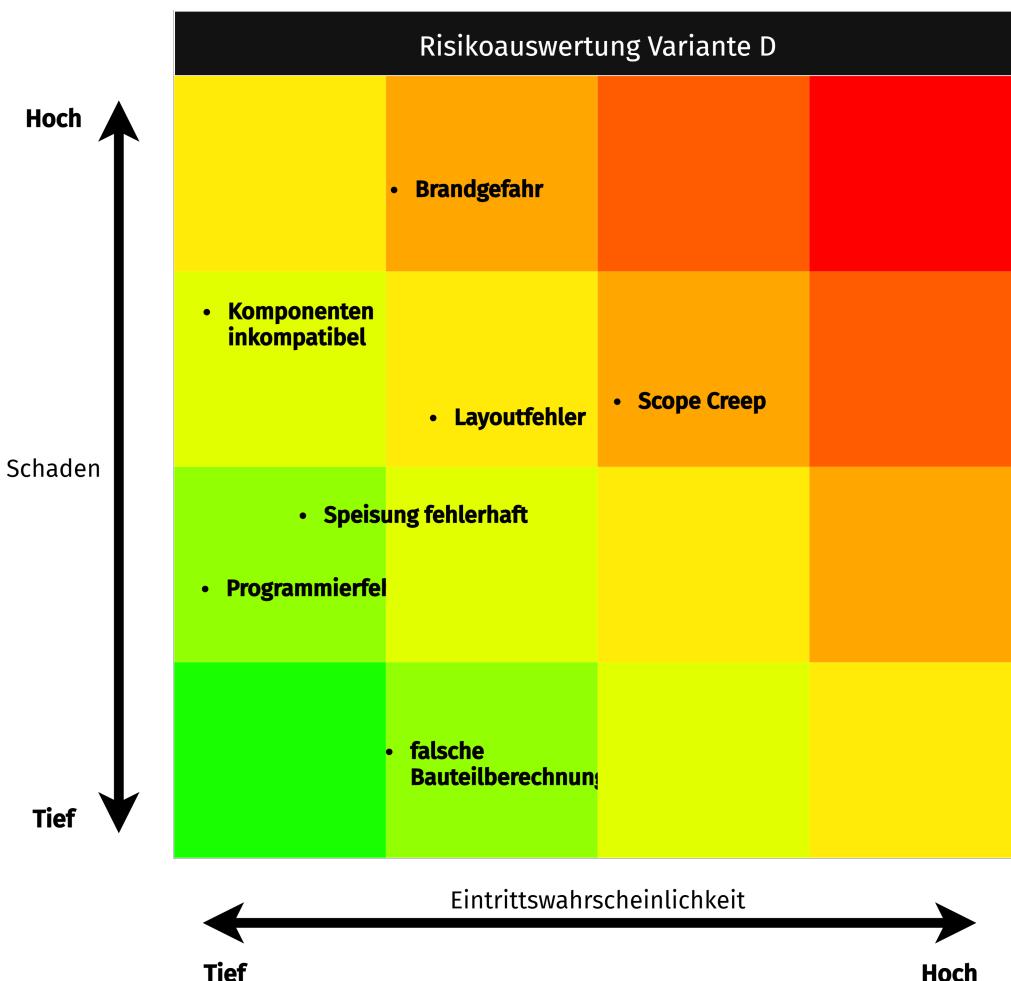


Abbildung 18: Risikoanalyse der Variante D

4.1.5 Variante E: Neu ist besser

Innovation und moderne Technologie ist das Hauptmerkmal dieser Variante. Es sollen möglichst die neusten Methoden und Komponenten verwendet werden. Etablierte Verfahren sind bereits vollumfänglich im Markt vorhanden und daher uninteressant. Daher werden alles entweder neue Technologien oder bislang nicht verwendete Ideen verwendet.

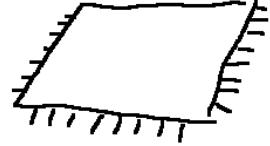
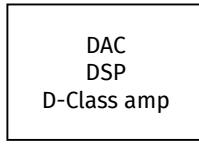
Speisung:	Signalübertragung:	Signalverarbeitung:
PoE+	Milan	interner DSP
		
<ul style="list-style-type: none"> - RJ45-Stecker - 802.3at - max. 25.5 W verfügbar am Gerät 	 <ul style="list-style-type: none"> - RJ-45 Stecker - eher wenig bekanntes Netzwerkprotokoll - Module erhältlich - Unterstützung durch JOYNED - Braucht spezifische Switches 	 <ul style="list-style-type: none"> - Layout Zeitintensiv - Programmierung Zeitintensiv - Flexibilität - Benötigt nur ein CH als Input
Treiberstufe:	Material:	Klangerzeugung:
integrierter DAC + Limiter + D-Klasse	PMMA (Plexiglas)	Saite ohne Schwingspule
		
<ul style="list-style-type: none"> - all-in-one Lösung - evlt. aufwändiger zu löten - konfiguration u.U. erheblich 	<ul style="list-style-type: none"> - schlagfest, feuerfest - verschiedene Farben/Durchsichtigkeiten erhältlich - relativ günstig 	<ul style="list-style-type: none"> - einfacher Aufbau - braucht zusätzliche Permanentmagnete - sehr schlechter Wirkungsgrad, kaum hörbar - nur genau eine Frequenz und deren Obertöne - Wärmeentwicklung

Abbildung 19: Variante E

Vorteile Durch die Neuheit und Innovation entsteht Freiheit: Es gibt in dem Sinne keine etablierte Verfahren oder Protokolle. Daher eröffnet sich ein Spielraum für Eigeninitiative.

Nachteile Durch die undefinierten Variablen muss sehr viel Arbeit in deren Ausarbeitung investiert werden. So muss die gesamte Signalverarbeitung und die Kommunikation mit dem DAC definiert werden. Zudem entstehen unter Umständen weitere Kosten durch wenig verfügbare Bauteile.

Risikoanalyse Nebst hohen Herstellungskosten kann hier eine stromdurchflossene Saite erhitzten und zu Verbrennungen führen. Des weiteren kann die Impedanz der Saite schlicht zu tief sein für die Endstufe, wodurch die Schwingung wenn überhaupt nur kaum wahrnehmbar also extrem leise erzeugt werden kann. Zudem entsteht durch den internen DSP auch hier die Gefahr des *Scope Creep*, da die Signalverarbeitung potentiell recht umfangreich werden kann.

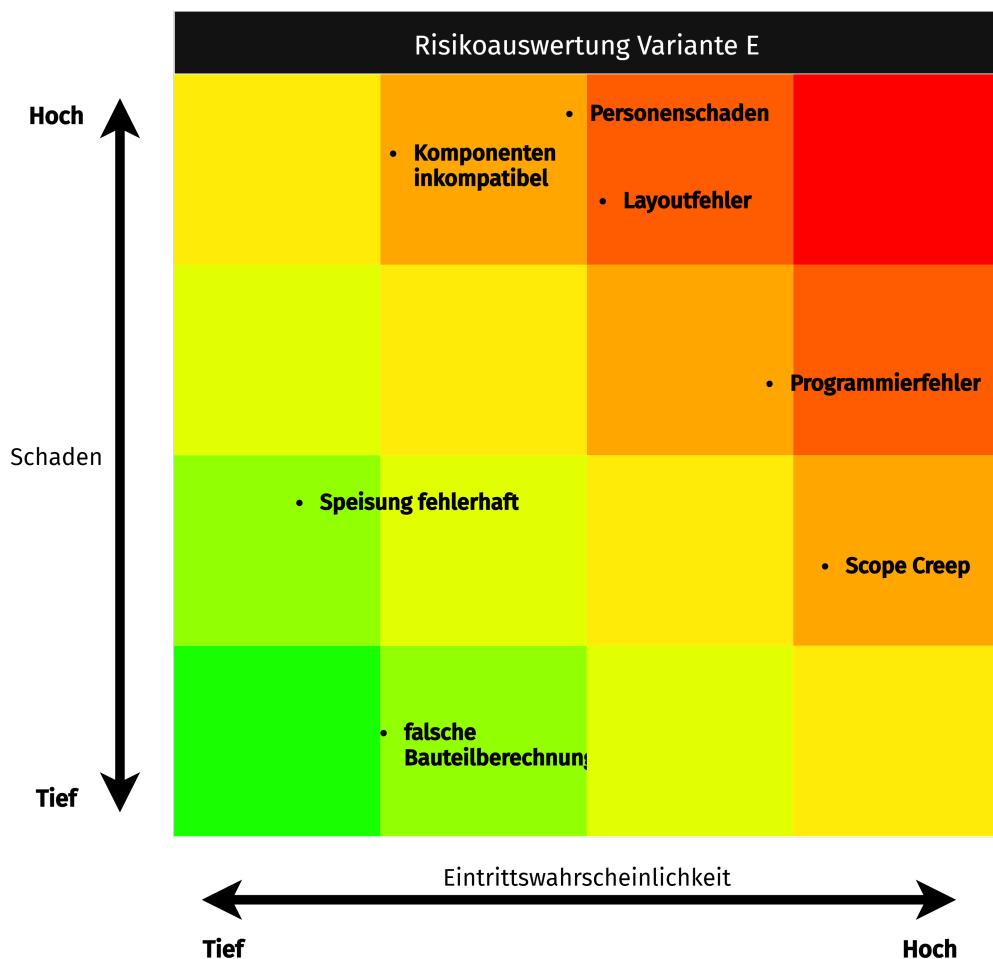


Abbildung 20: Risikoanalyse der Variante E

5 Variantenauswertung

5.0.1 Nutzwertanalyse

Zur Auswertung wurde eine Nutzwertanalyse durchgeführt, bei der die Primärkriterien auf Erfüllung oder Nichterfüllung hin geprüft wurden. Idealerweise sollten dabei alle Primärziele erfüllt werden. Alle anderen Ziele wurden gemäss Tabelle 2 neu gewichtet und deren Erfüllung mit einer Note von 1 bis 10 und bei Nichterfüllung 0 bewertet. Die Multiplikation der Gewichtung mit der Note ergibt ein Zwischenresultat für ein Ziel. Die Summe der Zwischenresultate ergibt die Gesamtpunktzahl nach Sekundärzielen. Diese Analyse ist in Abbildung 22 dargestellt. Mit diesen Kriterien erfüllt nur **Variante D** die Muss-Ziele.

5.0.2 Kosten-Nutzen Analyse

In Bezug zu den verwendeten Komponenten und Materialien kann eine Schätzung für die Kosten jeder Variante abgegeben werden:

- **Variante A: Alles Analog:** Hoch, vor allem durch den Zeitaufwand
- **Variante B: Drahtlos & Portabel:** Mittel, jedoch PMMA als Preistreiber
- **Variante C: High-End Audiophil:** Sehr hoch, durch Spezial- und High-End Komponenten
- **Variante D: Einfache Anwendung, Plug'n'Play:** Tief-Mittel
- **Variante E: Neu ist besser:** Mittel, jedoch PMMA und Zeitaufwand

Diese Erkenntnis kann auf die in der Nutzwertanalyse erreichte Punktzahl abgebildet werden. Abbildung 21 zeigt dieses Verhältnis grafisch auf. Dabei sind Lösungen mit Tendenz in Richtung untere rechte Ecke (*hoher Nutzen, tiefe Kosten*) zu bevorzugen. Dagegen sind Lösungen mit Tendenz Richtung oberen linken Ecke mit hohen Kosten, aber wenig Nutzen verbunden.

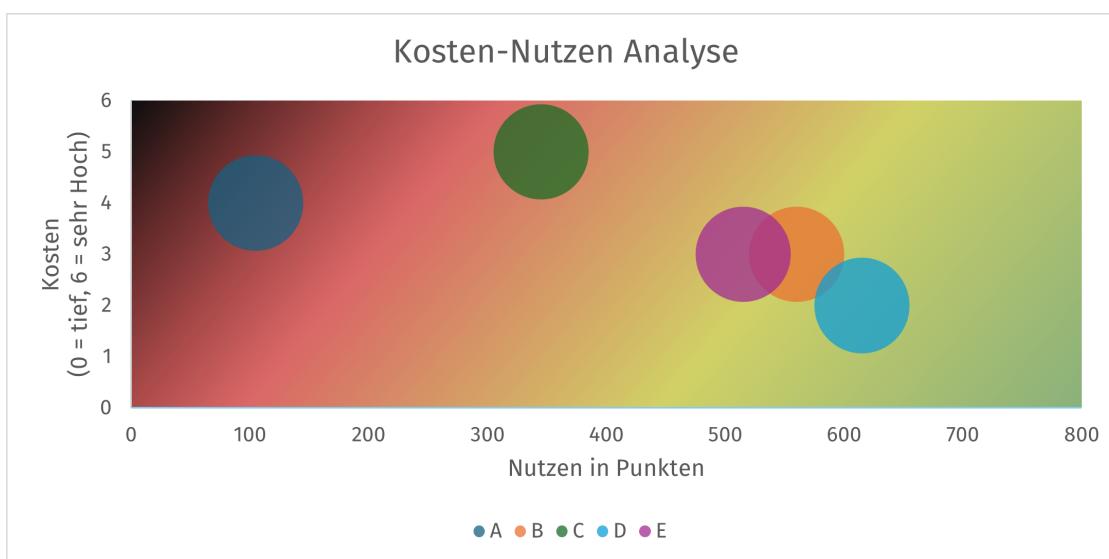


Abbildung 21: Kosten-Nutzen Analyse

Primärkriterien	Varianten					E
	A	B	C	D	Einfache Anwendung, Plug'n'Play	
G: Reduziertes Brandrisiko	Alles Analog	Drahtlos & Portabel	High-End Audiophil			
	Lösung - externes Netzteil - selbst gebaute Schwingsspule mögliche Brandursache	- Batterie - PMMA für Gehäuse	- internes Netzteil - Leistungselektronik auf MDF - ansonsten keine Massnahmen	- Gewicht durch Netzteil - Gewicht durch Endstufe - Gewicht durch Lautsprecher	- Speisung extern (PoE) - Nur die Endstufe als Leistungsbauteil	- Speisung extern (PoE) - Stromdurchflossene Saite von aussen zugänglich
D: Mobilität	Erfüllt? nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt
	Lösung - Befestigung der Schwingsspule unklar	- Batteriegewicht - PMMA Schlagfest	- Keine schweren Komponenten - Fix montierte Elemente	- Gewicht durch Netzteil - Gewicht durch Endstufe - Gewicht durch Lautsprecher	- Keine schweren Bauteile	- Keine schweren Bauteile
A: Direktionale Abstrahlung	Erfüllt? nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt
	Lösung - Effizienz der Schwingsspule evtl. ungeeignet	- 6x Exciter, individuell getrieben	- 6x Exciter, individuell getrieben	- Gewicht durch Netzteil - Gewicht durch Endstufe - Gewicht durch Lautsprecher	- Klang evtl. unhörbar - Klang evtl. unhörbar	- Klang evtl. unhörbar
Anzahl nicht erfüllter Primärkriterien		3	1	2	✓	✗
Sekundärkriterien						
Ziel	Gewichtung (1 = min, 10 = max)	Note (1 = min, 10 = max)	Resultat	Note (1 = min, 10 = max)	Resultat	Note (1 = min, 10 = max)
B: Möglichst wenige Stecker	10	1	10	9	90	9
C: Untere Grenzfrequenz tief genug	5	3	15	7	35	7
E: Speisung+Daten auf einem Stecker	15	0	0	5	75	0
F: Abstrahlung softwaremäßig steuerbar	20	1	20	9	180	7
G: Benutzersicherheit	30	2	60	6	180	4
I: Batteriebetrieben	10	0	0	10	100	0
J: Drahtlose Signalübertragung	5	0	0	10	50	0
Punkte	105	560	345	615	515	515
Rang	5	2	4	1	3	3

Abbildung 22: Nutzwertanalyse

6 Variantenauswahl

Die Variantenanalysen zeigt klar, dass **Variante D: Einfache Anwendung** aus Risikogründen, Nutzwertanalyse und der Kosten-Nutzen die vielversprechendste Variante ist. Die Kombination aus fixfertigen Modulen, wenigen Neuentwicklungen und wenigen Komponenten führt in vielen Belangen zu vorteilhaften Eigenschaften. Ein weiterer Vorteil ist, dass durch den Einsatz von Excitern sich die Konstruktion erheblich vereinfacht, da keine Saite gespannt oder fixiert werden muss und keine sich bewegende Teile von aussen zugänglich sind.

7 Terminplanung

Für das Projekt wurden nun abgegrenzte Arbeitspakete definiert und diese in einen Zeitplan überführt. Dabei wurde darauf geachtet, dass wichtigere bzw. kritische Pakete (z.B. die Bauteilevaluation) mehr Zeit bekamen. Als Hilfsmittel wurde zudem die Projektfunktion von [github.com](#) verwendet. Dieses Tool bietet nicht nur den Vorteil einer grafischen Darstellung (Roadmap, Burn-up etc.), sondern auch dass jedes Paket mit einer Historie, Kommentaren (auch von dritten), Files, Links sowie Referenzen untereinander ergänzt werden. So kann der Projektverlauf dynamisch auf jedes einzelne Paket hin verfolgt werden.

In Tabelle 3 sind alle Arbeitspakete, deren Zeitrahmen sowie den jeweiligen Github-Links nochmals tabellarisch dargestellt.

Arbeitspaket	URL	Startdatum	Enddatum
Terminplanung	Link	Sep 4, 2025	Sep 5, 2025
IST-Zustandsanalyse	Link	Sep 6, 2025	Sep 7, 2025
Zieldefinition	Link	Sep 8, 2025	Sep 9, 2025
Zielgewichtung	Link	Sep 10, 2025	Sep 11, 2025
Varianten- & Risikoanalyse	Link	Sep 12, 2025	Sep 16, 2025
Variantenauswahl	Link	Sep 17, 2025	Sep 17, 2025
Kennzahlberechnung / Limits	Link	Sep 18, 2025	Sep 21, 2025
Bauteilevaluation	Link	Sep 22, 2025	Sep 30, 2025
Bauteilauswahl	Link	Oct 1, 2025	Oct 4, 2025
Print Schema draft	Link	Oct 5, 2025	Oct 11, 2025
Print Schema v1	Link	Oct 12, 2025	Oct 18, 2025
Print Layout v1	Link	Oct 19, 2025	Oct 26, 2025
Peer-review Schema und Layout	Link	Oct 27, 2025	Oct 31, 2025
Print Schema Final	Link	Nov 1, 2025	Nov 3, 2025
Print Layout final	Link	Nov 3, 2025	Nov 6, 2025
Gerber-Daten generieren und Printbestellung	Link	Nov 7, 2025	Nov 7, 2025
Konstruktion des Korpus fertigstellen	Link	Nov 8, 2025	Nov 10, 2025
Herstellung Korpus-Teile	Link	Nov 11, 2025	Nov 15, 2025
Zusammenbau Korpus	Link	Nov 16, 2025	Nov 22, 2025
Bestückung + Lötarbeit Print	Link	Nov 23, 2025	Nov 30, 2025
Funktionstest Print	Link	Dec 1, 2025	Dec 4, 2025
Zusammenbau Komplettsystem & Programmierung	Link	Dec 4, 2025	Dec 18, 2025
Funktionstests Komplettsystem	Link	Dec 18, 2025	Dec 25, 2025
Schlussmessung & Auswertungen	Link	Dec 25, 2025	Dec 31, 2025
Audruck (Plakat und Arbeit)	Link	Jan 1, 2026	Jan 6, 2026
Abgabe Diplomarbeit	Link	Jan 7, 2026	Jan 7, 2026

Tabelle 3: Terminplanung in tabellarischer Form

Umsetzung

8 2D-Simulation Line Array

Es wurde eine Methode gesucht, das Verhalten eines Line Arrays zumindest ansatzweise zu visualisieren. Insbesondere, ob und welche Signalbearbeitung nötig ist. Dabei wurden im Internet teils sehr komplexe physikalische Berechnungsmethoden gefunden. Die einfachste Berechnungsmethode wurde allerdings in einer Masterarbeit eines kolumbianischen Studenten entdeckt. Abbildung 23 ist dabei die Grundlage für Gleichung 1 und entspricht der Gleichung 36 in der Arbeit.

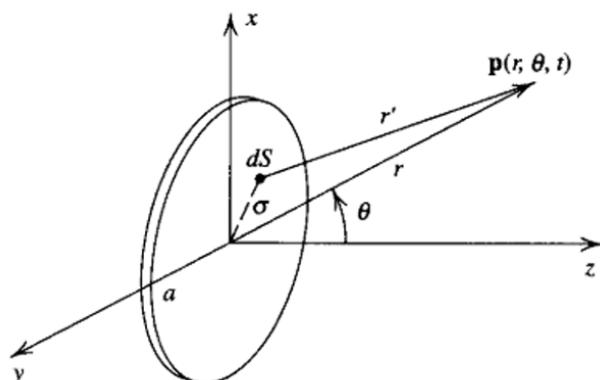


Abbildung 23: Diagramm zur Luftdruckberechnung

$$p(r, \theta, t) = j\rho_0 c \frac{U_0}{\lambda} \int_S \frac{1}{r'} e^{j(\omega t - kr')} dS \quad (1)$$

mit

r = Distanz eines Punktes zum Membranmittelpunkt

r' = Distanz eines Punktes zur Membranoberfläche

p_0 = Nominaldruck

c = Ausbreitungsgeschwindigkeit der Luft

S = Membranoberfläche

U_0 = Geschwindigkeit der Membranoberfläche

λ = Wellenlänge

t = Zeit

k = Kreiswellenzahl

Aus: Salazar und Sanchez, "Evaluacion del efecto de la variabilidad de los parámetros Thiele Small en un arreglo lineal de altavoces a través de un modelo analítico de fuente acustica."

Für eine einfache Visualisierung spielen die absoluten Werte keine Rolle, da nur die Verteilung dargestellt werden musste. Zudem wurde das Verhalten bei einer konstanten Frequenz simuliert. Somit konnten alle Vorfaktoren weggelassen werden. Wenn ein Line-Array als Aufreihung von Punktschallquellen angesehen werden kann, verschwindet zudem auch der Unterschied zwischen r und r' .

In [R2023b Release Highlights - MATLAB and Simulink](#) wurde die Simulation berechnet. Dazu wurde die bekannte Länge von 121cm in Punkte mit 1cm Distanz unterteilt (also $N = 121$) und jeder Punkt als ideale Punktschallquelle angesehen. Nun wurde diese Punktlinie in sechs Abschnitte eingeteilt und allen Punkten innerhalb eines Abschnitts die gleiche Verzögerung und Verstärkung zugewiesen. Um den (relativen) Luftdruck an einem Punkt im Raum zu berechnen, kann nun der Beitrag jeder Quelle mit Gleichung 2 als komplexe Zahl berechnet und summiert werden. Somit konnten die Auslöschungen durch Phasenverschiebungen abgebildet werden. Zur besseren Darstellung kann das Ergebnis noch in dB umgerechnet werden.

$$p_{dB}(t, r, \omega, k) = 10 \cdot \log_{10} \left(\sum_1^N a_n \frac{e^{j(\omega t_{delay} - r_n k)}}{r_n} \right) \quad (2)$$

mit

r_n = Distanz eines Punktes zur Quelle

t_{delay} = Verzögerungszeit pro Line-Array Abschnitt

a_n = Verstärkung des Line-Array-Abschnitts

k = Kreiswellenzahl

Zur visuellen Darstellung wurde ein Feld aus 600x600 Punkten definiert und das Line-Array links mittig an den Rand platziert. Zunächst wurde der Gain für alle Elemente auf 1 gesetzt. Abbildungen 24 bis 27 zeigen diese Simulation bei verschiedenen Frequenzen und Phasenverschiebungen ($\Delta\Phi$) zwischen den Elementen, mit X- und Y-Achsen jeweils als Punktkoordinaten. Deutlich zu sehen der Übergang von omnidirektionaler zu stark direktonaler Abstrahlung. Jedoch hat die Phasenverschiebung bei zunehmender Frequenz immer weniger Einfluss. Außerdem sind Side-Lobes⁸ deutlich sichtbar (siehe 26c).

⁸Abstrahlungen ausserhalb der Haupt-Achse. Meistens sind diese unerwünscht.

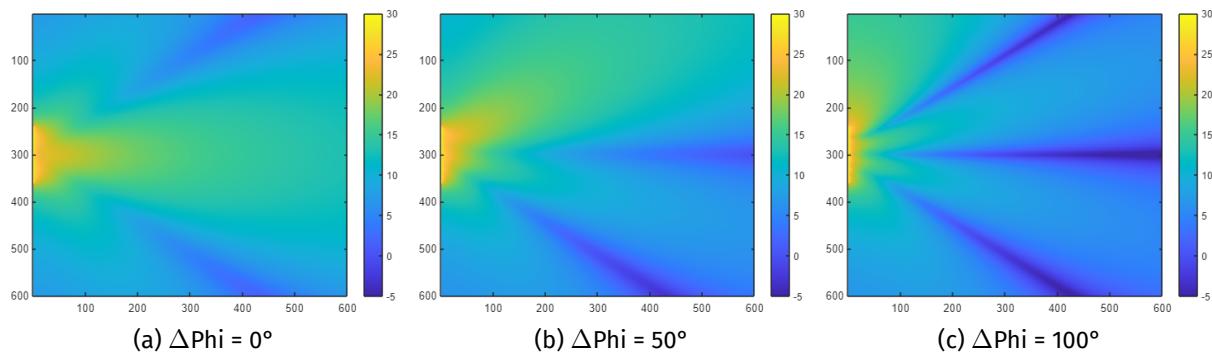


Abbildung 24: Simulation bei 500 Hz

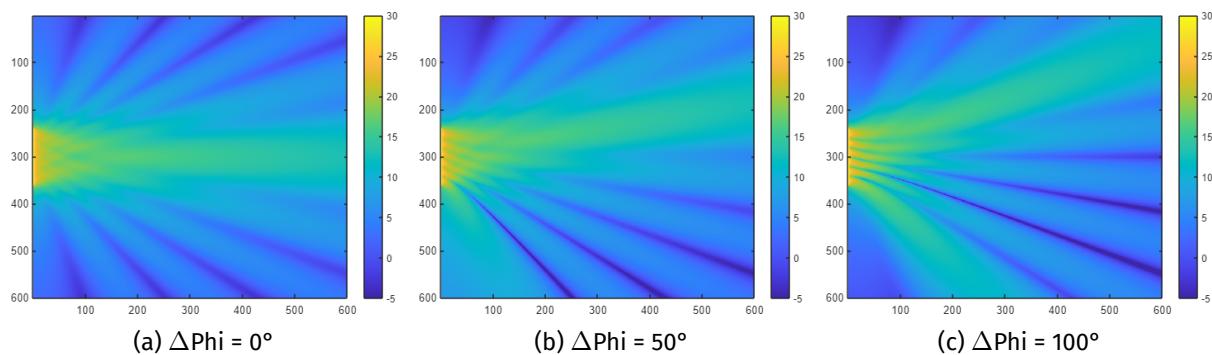


Abbildung 25: Simulation bei 1500 Hz

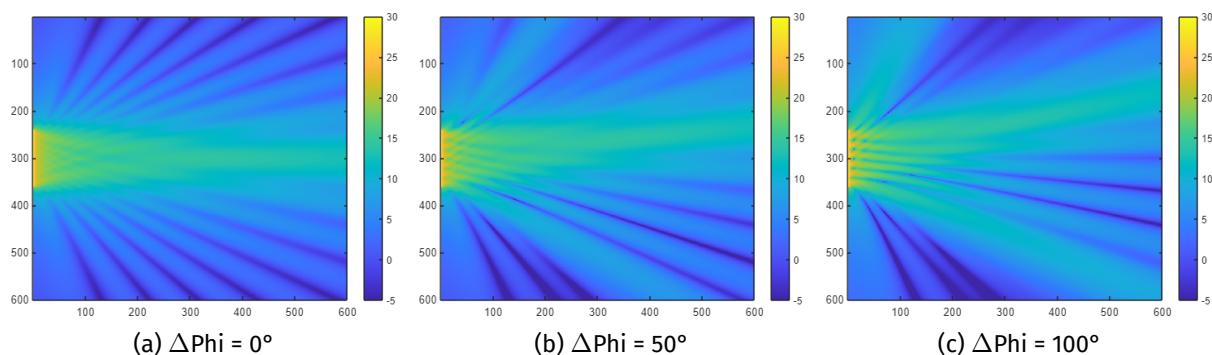


Abbildung 26: Simulation bei 2500 Hz

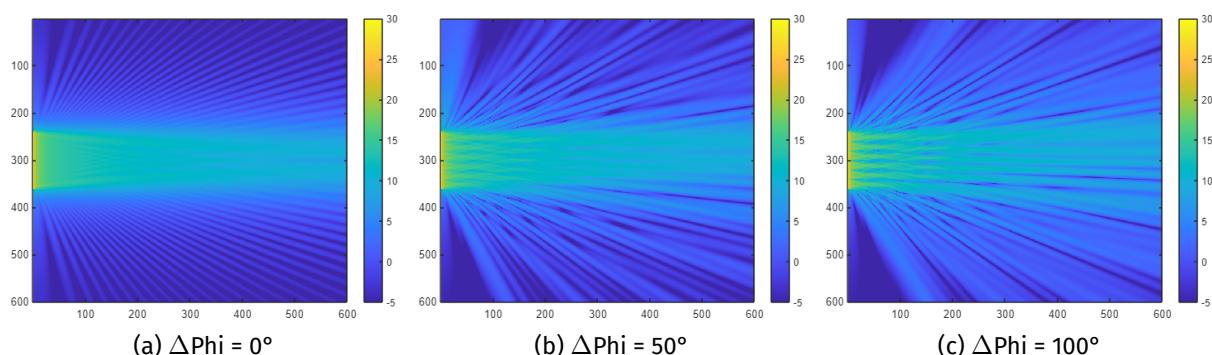


Abbildung 27: Simulation bei 9000 Hz

Diese Simulation konnte nun als Grundlage dienen, um die Verzögerungszeiten (*delays*) jedes Arrayelements zu berechnen. Zudem könnten die Side-Lobes durch Tiefpass-Filter an den Enden weiter reduziert werden.

The upper limit of a vertical array's pattern control is always set by the inter-driver spacing: the design challenge is to minimize this dimension while optimizing frequency response and maximum output, and do it without imposing excessive cost. Line arrays become increasingly directional as frequency increases: at high frequencies they are too directional to be acoustically useful. However, if we have individual DSP available for each driver, we can use it to make the array acoustically "shorter" as frequency increases – this will keep the vertical directivity more consistent.

Aus: *DSP-Driven Vertical Arrays*

Die Simulation geht an dieser Stelle davon aus, dass sich ein Element 100% gleichmässig und ohne Reflektionen bewegt. Zudem wird der Einfluss des Gehäuses vernachlässigt. Somit stellt diese Berechnung eine reine Veranschaulichung dar.

Ein weiterer Punkt, welcher auch schon in *DSP-Driven Vertical Arrays* beschrieben wird, ist, dass durch die Gehäusedimensionen dem Beam-steering eine physikalische Grenze⁹ gesetzt wird:

- Um genügend Direktionalität zu erreichen, muss das Line Array mindestens 2λ lang sein.
- Um keine Side-Lobes zu haben, dürfen die Elemente maximal $\frac{\lambda}{2}$ voneinander entfernt sein.

Mit den bekannten Dimensionen können somit die Grenzen berechnet werden.

$$f_{min} = \frac{c_{sound}}{\frac{l_{array}}{2}} \rightarrow \frac{343.5 \frac{m}{s}}{\frac{1.21m}{2}} = \mathbf{567.8Hz} \quad f_{max} = \frac{c_{sound}}{2 \cdot l_{element}} \rightarrow \frac{343.5 \frac{m}{s}}{2 \cdot 0.202m} = \mathbf{850.2Hz} \quad (3)$$

Dieser Frequenzbereich ist natürlich sehr eng. Durch mehr Elemente könnte dieser auf höhere Frequenzen erweitert werden. Im Rahmen dieser Arbeit wird jedoch darauf verzichtet.

⁹Idealerweise würde ein Line-Array unendlich lang sein und aus unendlich kleinen Punktquellen bestehen. Dies ist jedoch schwierig herzustellen.

9 Blockschaltbild

Mit der erarbeiteten Variante aus dem System Engineering wurde nun ein Blockschaltbild erstellt. Dieses ist in Abbildung 28 dargestellt. In diesem wurden bereits einige Komponenten ausgewählt.

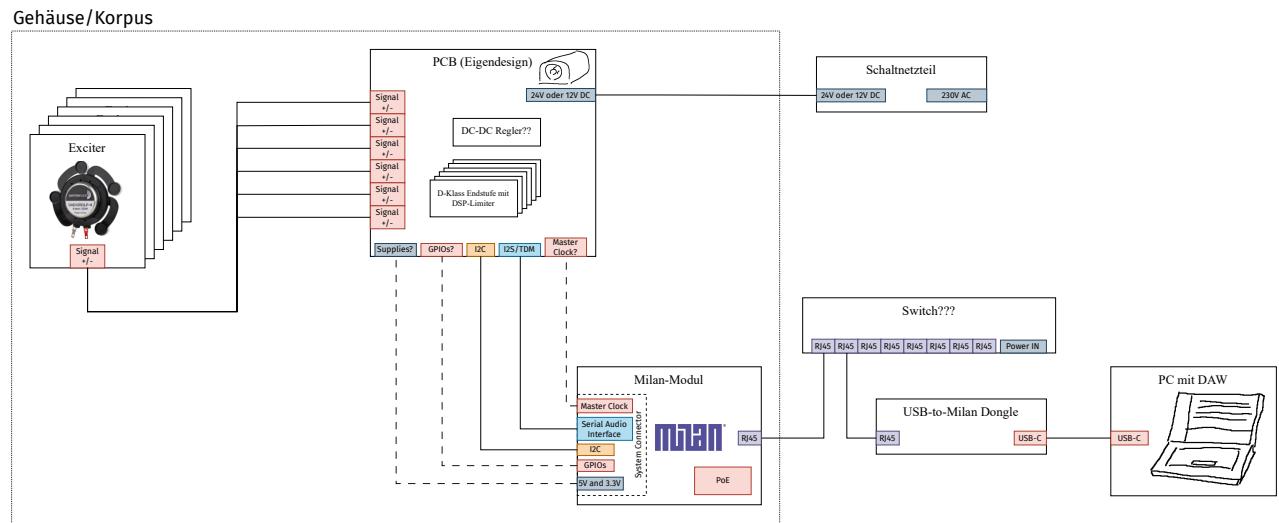


Abbildung 28: Das Blockschaltbild

MILAN Modul MT32-TDM to MILAN

Die Firma [JOY-NED GmbH](#) bietet auf ihrem Webshop bereits ein fix-fertiges Milan-Modul an, welches über PoE gespiesen wird und 16x16 Audiokanäle verarbeiten kann (siehe [Joyned Store](#)). Abbildung 29 zeigt das Modul. Zum Anschluss in einem Gerät dient ein System Connector, welches nebst den Datensignalen in TDM-Format (**Time Division Multiplex**¹⁰) auch Master Clock-, I²C-, GPIO-, 3V- und 5V-Leitungen besitzt.

Bei der Erstellung des Blockschaltbilds wurde schnell klar, dass auch noch einige undefinierte Komponenten vorhanden waren. So musste noch bestimmt werden, was von wo gespiesen werden soll. Zudem war noch unklar, ob der USB-Milan Dongle direkt auf das Modul verbunden werden kann (evtl. über einen PoE-Injector¹¹) oder über einen Milan-fähigen Switch verbunden werden muss.

Des weiteren war noch nicht klar, ob nebst den Datenleitungen des Moduls (Serial Audio Interface und I²C) auch noch die anderen Signale wie Master Clock etc. verwendet werden müssen.

Als letzter Punkt musste noch abgeklärt werden, ob das Modul zwingend mit PoE, oder ob auch über den System Connector gespiesen werden kann. Also 3V- und 5V-Pins als Eingänge.



Abbildung 29: Das Milan-Modul der Firma Joyed GmbH

¹⁰Eine Datenübertragungsart, bei der jedem Kanal ein *time slot*, also ein Zeitabschnitt innerhalb des Datenpakets zugewiesen wird. Dies ermöglicht, dass separate Samples für eine grössere Anzahl von Kanälen in einem einzelnen Datenpaket übertragen werden können.

¹¹Ein Gerät, welches einer Ethernet-Verbindung eine PoE-Speisespannung hinzufügt und seriell in die Verbindung geschaltet wird.

10 Kennzahlen

10.1 Leistungsbudget

Somit lagen bereits einige Kennzahlen vor, die eingehalten werden mussten:

Anzahl Exciter: 6 Dies ist durch den Korpusaufbau gegeben. Eine höhere Anzahl hätte zwar akustisch einige Vorteile, ist aber mit grösseren Dimensionen und/oder höheren Kosten verbunden.

Leistung (Continous) pro Exciter: 0.5 bis 150 Watt Dies sind zunächst der Bereich der Leistungskennzahlen aller verfügbaren Exciter auf soundimports.eu. Da die grösseren Excitermodelle oft für Kino-Effekte wie z.B. Vibrationen des Tyrannosaurus Rex verwendet werden, gibt es entsprechende Modelle für Bassfrequenzen mit Leistungsangaben bis 150W. Da bei dieser Arbeit das Ziel einer möglichst tiefen Grenzfrequenz nicht im Vordergrund stand (siehe [Zielgewichtung](#)), kamen wesentlich kleinere Modelle für die Exciter in Frage. Zu den Leistungskennzahlen allerdings noch ein kurzer Einschub, da diese immer wieder zu Missverständnissen führen:

10.1.1 Leistungsangaben bei Lautsprechern

In der Audioindustrie werden in der Regel mindestens drei Kennzahlen für die Maximalleistung eines Lautsprechers genannt:

- **RMS Power Handling¹²** oder auch **Continuous Power** oder auch **Rated Noise Power**
- **Power(Programm)** oder auch **Rated Power**
- **Peak Power** oder auch **Power handling Peak**

Diese Begriffe werden teilweise sehr unterschiedlich verwendet, bisweilen auch vom selben Hersteller. Es ist am einfachsten, beim letzten Begriff zu beginnen: **Peak Power** beschreibt die absolut maximale Leistung, die ein Lautsprecher zu einem einzelnen Zeitpunkt noch verträgt. Also führt einem Signal mit einem 1mW höheren Spitzenwert (theoretisch) zur Zerstörung des Produkts.

Der Peak-Wert wird nun als Ausgangsbasis verwendet, um die durchschnittliche kontinuierliche Leistung zu berechnen, die der Lautsprecher über längere Zeit¹³ noch aushält. Diese maximale Durchschnittsleistung hängt allerdings stark vom Crest-Faktor, also dem Verhältnis zwischen Spitzen- und Effektivwert eines Signals, ab. Die *Pro Audio Reference* der Acoustic Engineering Society (AES) erläutert den Begriff:

crest factor The term used to represent the ratio of the peak (crest) value to the rms value of a waveform measured over a specified time interval. For example, a sine wave has a crest factor of 1.4 (or 3 dB), since the peak value equals 1.414 times the rms value. Music has a wide crest

¹²Im Grunde genommen ist der Effektiv- oder RMS-Wert einer Leistung keine sinnvolle Angabe: Der Effektivwert eines Strom- und Spannungssignals wird nur genutzt, um die durchschnittliche Leistung zu berechnen. Der RMS-Wert eines Leistungssignals hat somit eigentlich keinen weiteren Nutzen.

¹³meist eine Stunde

factor range of 4-10 (or 12-20 dB) [Hier wird in Volt, also 6dB pro Verdopplung gerechnet.]. This means that music peaks occur 12-20 dB higher than the rms value, which is why headroom is so important in audio design.

Quelle: Bohn, *Pro Audio Reference*

In der Praxis wird also ein Testsignal¹⁴ verwendet, welches typischerweise einen Crest-Faktor von 6dB (Leistungsbezogen) hat. Somit ist der Wert für *RMS Power Handling* oder *Cont. Noise Power* 4-mal tiefer als der Peak Wert.

10.1.2 Endstufenleistung

Die Endstufe muss diese Leistung des Lautsprechers auch tatsächlich liefern können. Andernfalls wird die in vielen Endstufen vorhandene Leistungsbegrenzung (eng. *Limiter*) aktiviert und somit bei Vollausschlag eine Gleichspannung erzeugt, welche die Schwingspule im Lautsprecher maximal stark auf eine Seite hin auslenkt und somit den Lautsprecher beschädigen oder gar zerstören kann. Die Endstufe muss also mindestens die nominale Cont.-Leistung des Lautsprechers liefern können. In der Praxis wird als Faustregel für die Endstufenleistung die doppelte Cont.-Leistung des Lautsprechers empfohlen, damit die Endstufe auch alle Signalspitzen gut abbilden kann. Durch digitale Limiter-Presets, welche Grenzwerte für Cont. und Peak enthalten, kann der Schutz des Lautsprechers sichergestellt werden. Abbildung 30 zeigt diese Angaben aus einem Datenblatt eines Deckeneinbaulautsprechers (*AD C820 C821 AcousticDesign High Output Ceiling Mount Loudspeakers*). Jedoch wird keine Peak-Leistung angegeben. Abbildung 31 zeigt die Fussnoten, welche einen Crestfaktor von 6dB angeben.

Power Rating	
RMS Power Handling ³	200 W
Recommended Max Amp	400 W
Power	

Abbildung 30: Leistungsangaben eines Deckenlautsprechers, ohne Peak Power

- 1) All frequency ranges specified refer to measured half-space response (2 pi).
- 2) Calculated maximum peak SPL at 1 m, half-space, speaker operating at rated rms power pink noise input, 50 Hz – 20 kHz.
- 3) Maximum input power tested in accordance with IEC recommendations; 50 Hz – 20 kHz band limiting, 6 dB signal crest factor.

Abbildung 31: In den Fussnoten findet sich der Crest-Faktor

10.1.3 Entscheid Exciterleistung

Aus den Vorarbeiten ging heraus, dass bereits ein Excitermodell mit 10W Cont.-Leistung extrem Effizient und weitaus höhere Schallpegel erzeugt als in dieser Anwendung erforderlich. Der dabei verwendete Exciter war ein **DAEX25QLP-4** von Dayton Audio. Abbildung 32 zeigt den Frequenzgang dieses Modells. Dieser bewegt sich durchschnittlich im Bereich von 75-80 dB SPL¹⁵. Der Vergleich mit dem kleineren Modell **DAEX19QLP-4**

¹⁴gemäss IEC 60268-1:1985

¹⁵Eine SPL-Nominalwert wird im Datenblatt nicht angegeben. Zudem fehlt die Angabe ob A-, B- oder Z-Gewichtet wurde

(Abbildung 33) zeigt, dass dieser im Bereich von 100-1000Hz zwar ca. 5 dB weniger Pegel erzeugt, darüber sogar noch einen lineareren Frequenzgang aufweist.

Aus dieser Beobachtung wurde geschlossen, dass auch ein **Exciter mit 5W Cont.** bereits für diese Anwendung ausreicht.

Aus Zeitgründen und um genug Headroom für hohe Signalpegel zu haben, wurde darauf verzichtet, noch kleinere Leistungsmodelle zu evaluieren.

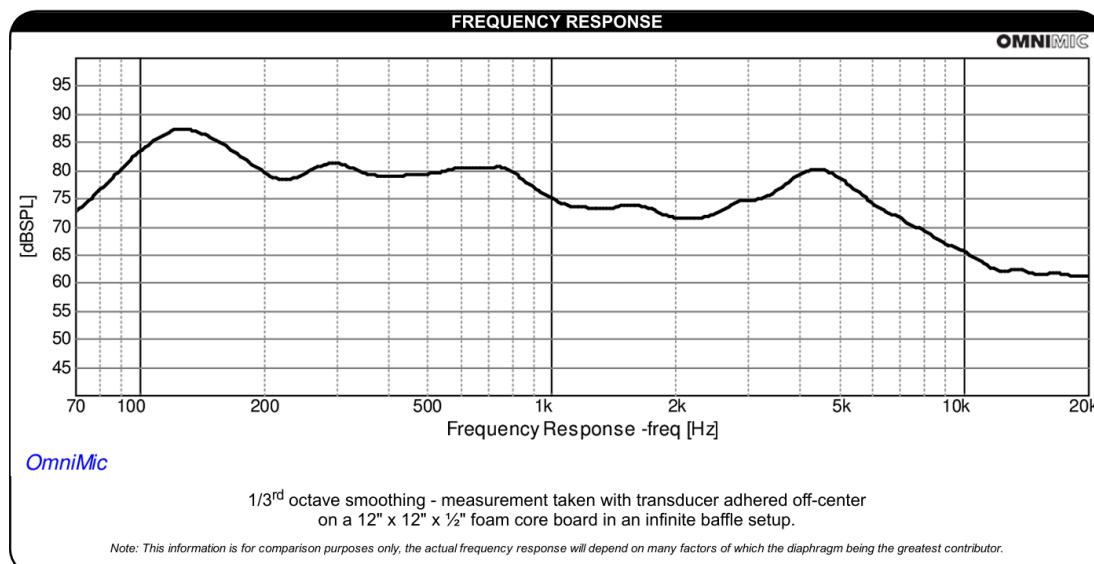


Abbildung 32: Quelle: DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm

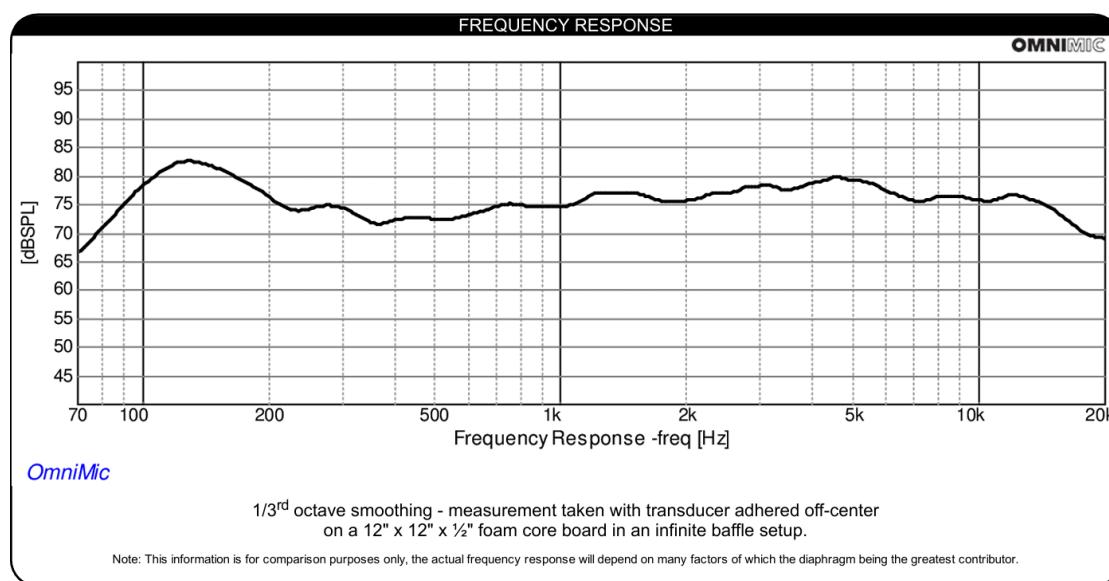


Abbildung 33: Quelle: DAEX19QLP4 Quad Feet Low Profile 19mm Exciter

10.1.4 PoE

In der Netzwerktechnik als weit verbreiteter Standard zur gleichzeitigen Übertragung von Speisung und Daten etabliert, bietet PoE (Power over Ethernet) eine extrem einfache und attraktive Lösung für dieses Projekt. Jedoch hat der Standard auch einige Tücken, und gerade die höheren Leistungsklassen (PoE++) können schnell extrem kostenintensiv werden. Zudem hängt die verfügbare Leistung nochmals vom verwendeten Kabel, und dessen Querschnitt ab. Abbildung 34 zeigt eine anschauliche Übersicht über den Standard und die Leistungskennzahlen, wobei PSE die Quelle (Power Sourcing Equipment) und PD das betriebene Gerät (Powered Device) darstellt.¹⁶

Type 3 (802.3bt)							
Type 1 (802.3af)		Type 2 (802.3at)					
PSE	PD	Class 1 4 W	Class 2 7 W	Class 3 15.4 W	Class 4 30 W	Class 5 45 W	Class 6 60 W
2-pair only (Type 1 & 2) 2-pair or 4-pair power (Type 3 & 4)				always 4-pair power			
		Class 1 3.84 W	Class 2 6.49 W	Class 3 13 W	Class 4 25.5 W	Class 5 40 W	Class 6 51 W
		Class 7 75 W	Class 8 90 W	Class 7 62 W	Class 8 71.3 W		

Abbildung 34: Eine Übersicht über die PoE-Klassen

10.1.5 Gesamtes Leistungsbudget

Mit dem Wissen aus 10.1.1 konnte nun eine Aussage über die voraussichtlich benötigte Nominalleistung der Endstufe und der Speisung gemacht werden. Zu beachten war hier, dass die gesamte Endstufe sechs Kanäle enthielt. In einer Grafik konnten nun alle Leistungswerte als Balken dargestellt und verglichen werden (Abbildung 35). Darin sind zum Vergleich auch die am Gerät verfügbaren Nennleistungen der PoE-Klassen (PoE, PoE+ und PoE++). Es zeigte sich somit, dass auch die höchste PoE-Klasse nur sehr knapp die geforderte Gesamtleistung für sechs Kanäle zu erbringen vermochte (bzw. nur mit einem sehr aufwändigen Puffer) und daher als alleinige Speisung für das komplette Gerät nicht infrage kam. Die Stromaufnahme des Milan-Moduls betrug laut Herstellerangaben zwischen 350-500mA, also 1.75-2.5W bei 5V. Diese Leistung war also relativ gering im Vergleich zu den Endstufenkanälen.

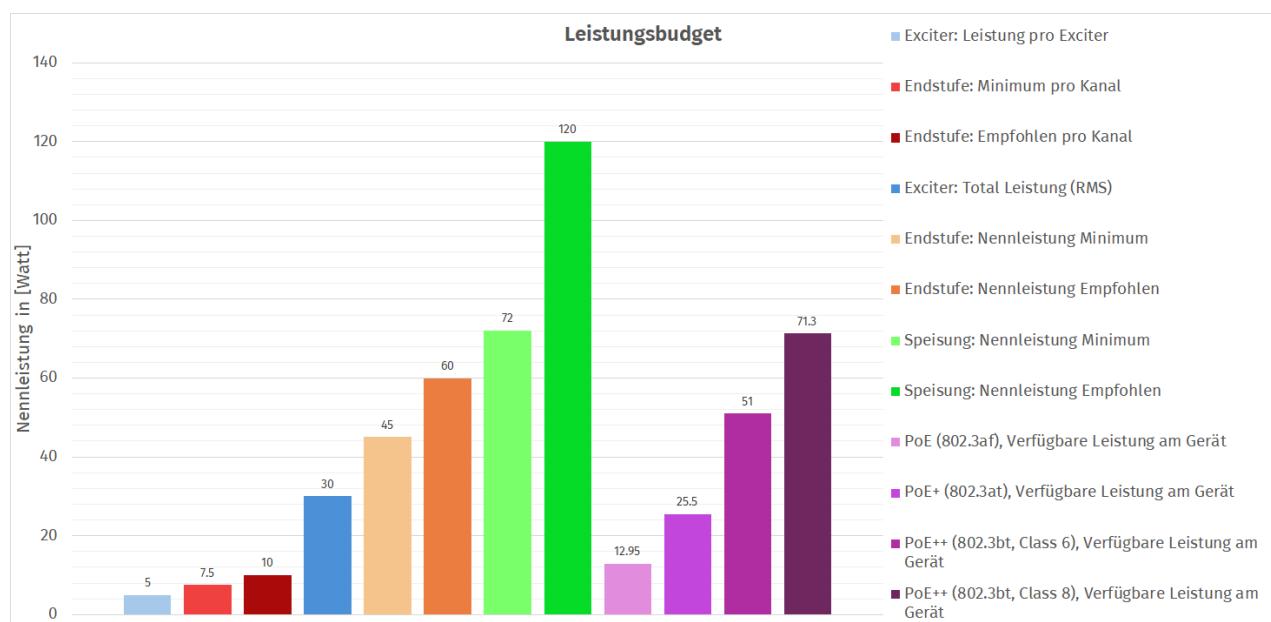


Abbildung 35: Das Leistungsbudget

¹⁶Quelle: Lennart Yseboodt, *Overview of 802.3bt - Power over Ethernet standard*

11 Bauteilevaluation

Gemäss dem Blockschaltbild (Abbildung 28) mussten also hauptsächlich zwei noch unbekannte Komponenten definiert werden: **Die Endstufe(n)** und **die Speisungsregelung**.

11.1 Evaluation der Endstufe(n)

Es blieb zu wenig Zeit, um die unzähligen verfügbaren Endstufen einzeln zu evaluieren. Deshalb wurde hier mit ChatGPT eine AI eingesetzt, welche mit folgendem Prompt getriggert wurde:

.....
*recommend me some D-Class loudspeaker driver chips which can handle at least
7.5 Watts and accepts digital inputs such as I2S or TDM and has an integrated
limiter*
.....

Die Antwort der KI war:

Recommendations (short list)

1) **TAS2770 (TI)** – Mono, 20 W class-D, digital in, speaker-protection / peak limiter

Power: up to 20 W (mono) (depends on VDD and load).

Digital input: I2S/TDM compatible (host supplies I2S / TDM).

Limiter/protection: built-in speaker voltage & current sensing and a battery-tracking peak-voltage limiter / SmartAmp style protections.

Supply: 4.5–18 V (check datasheet graphs for exact conditions).

Good for: battery-powered speakers, portable devices where speaker protection & headroom tracking matter.

2) **TAS5720 / TAS5720x (TI)** – Mono, 20 W class-D, digital/TDM input, protection features

Power: 20 W (mono) (VDD and load dependent).

Digital input: supports I2S / TDM (up to multi-device arrays).

Limiter/protection: includes speaker protection and status/diagnostics; datasheet describes the SAIF serial audio interface and protection features.

Supply: 4.5–26.4 V (device variant dependent).

Good for: simple mono modules and multichannel TDM systems.

3) **TAS5760 / TAS5760L(TI)** – Stereo, closed-loop digital-in Class-D, integrated digital clipper/limiter

Power: stereo ≈21 W / ch (mono bridged higher) depending on supply/impedance.

Digital input: native I2S input (digital-in family).

Limiter/protection: integrated digital clipper / closed-loop speaker sensing and diagnostic features.

Supply: 4.5–16 V (variant dependent).

Good for: stereo compact systems that need closed-loop control and built-in clipping/limiting. Texas Instru-

ments

4) **TAS2781 (TI)** – Mono digital-in SmartAmp, 25 W, integrated speaker-protection & real-time algorithms

Power: 25 W (mono) (depends on supply and load).

Digital input: I2S from host; integrated DSP for processing and protection.

Limiter/protection: TI “SmartAmp” speaker protection algorithms and I/V sense for real-time protection.

Supply: 4.5–23 V.

Good for: louder mono drivers where sophisticated protection and DSP control are wanted.

5) **TAS2557 / TAS255x family (TI)** – Integrated DAC + Class-D with SmartAmp protection (lower power members available 5–10 W up to bigger SoCs)

Power: some family members are in the >7.5 W range (check exact part variant).

Digital input: on-chip DAC + I2S input.

Limiter/protection: TI SmartAmp/clipper features, speaker sensing on higher-end members.

Good for: integrated DAC + amp single-chip solutions for compact designs.

6) **SSM3515 (Analog Devices)** – Mono digital-input Class-D, up to 25–31 W (depending on VDD & load), with AGC/limiting features

Power: datasheet shows 25–31 W under certain VDD / load / THD conditions (check graphs).

Digital input: supports digital audio interface; I2C control for gain/setting.

Limiter/protection: supply-monitoring AGC function and other protection features (useful as a limiter/level control).

Good for: applications needing a digital-in amp with AGC/limiting.

.....

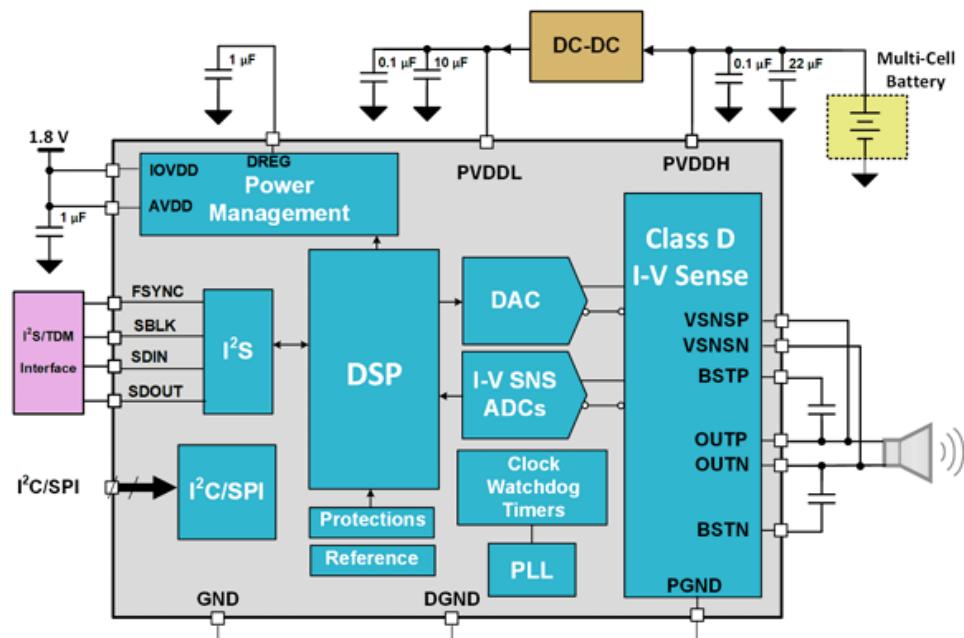
11.1.1 Kurzevaluation

Obwohl die Kl anscheinend bevorzugt die grösseren Hersteller (Texas Instruments und Analog Devices) auf-listet und hier eher TI-Produkte auswählt, wurde die Antwort als wertvoller Input angesehen. Nach einer kurzen Recherche wurde klar, dass einige bereits ältere Modelle vorgeschlagen wurden. Jedoch haben sich bei genauerer Evaluation zwei Modelle als potentiell interessant für dieses Projekt erwiesen: Der TAS2781 und TAS5720. Abbildungen 36a und 36b zeigen jeweils das Blockschaltbild und Tabelle 4 zeigt eine Gegen-überstellung der Kennzahlen.

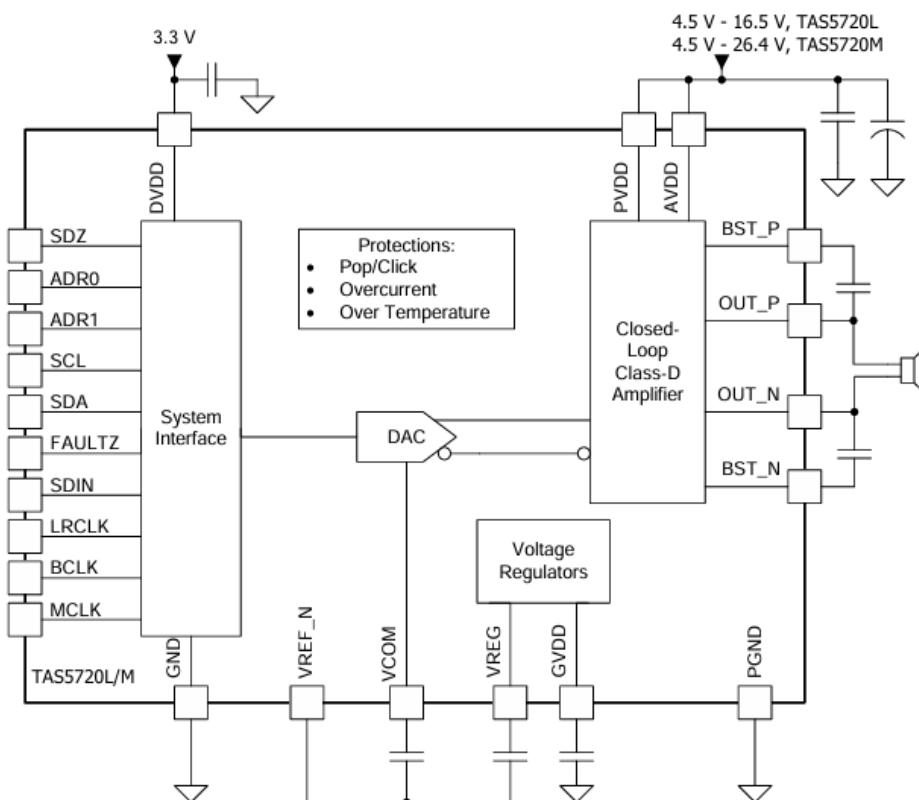
Die anderen Modelle fielen aus folgenden Gründen weg:

- **TAS2770:** EOL, der Nachfolger **TAS2780** ist ähnlich wie der **TAS2781**, besitzt jedoch keinen internen DSP für den Lautsprecherschutz.
- **TAS2557:** EOL, die Nachfolger sind eher zu wenig Leistungsfähig (ca. 6.5W).
- **TAS5760:** Reiner Stereo-Amp, es können daher nicht 6 Kanäle gleichzeitig verstärkt werden.
- **SSM3515:** Besitzt zwar die Möglichkeit bis zu 16 TDM-Kanäle auszulesen, es können aber nur maximal 4 verschiedene I2C-Adressen konfiguriert werden, wodurch die TDM-Slot Zuweisung nicht möglich ist.

Aus Erfahrungswerten war auch die Firma [Cirrus Logic](#) als Hersteller für Audio-ICs bekannt. Jedoch waren deren Endstufen CS35L42 und CS35L45 mit 5.3 und 6.8 Watt ein wenig zu Leistungsschwach.



(a) Blockschaltbild des TAS2781



(b) Blockschaltbild des TAS5720

Abbildung 36: Blockschaltbilder der potentiellen Endstufen

11.1.2 Vergleich der Endstufen TAS2781 und TAS5720

Grundsätzlich wurde schnell klar, dass der **TAS2781** wesentlich komplexer und aufwändiger zu konfigurieren war, aber einiges mehr an Features hatte. Insbesondere die vier Speisungen, die teilweise auch vom Chip selber generiert werden konnten (Power Modes). Der **TAS5720** dagegen war rudimentärer aufgebaut, hatte aber einiges weniger an Features. Insbesondere der Limiter war ein "harter" Limiter: Er begrenzt das Ausgangssignal pro Sample ohne einen zeitlichen Faktor. Somit wird das Signal lediglich pro Sample begrenzt und es werden hörbare Verzerrungen erzeugt.

	TAS2781	TAS5720
Output Power	25W @ 1% THD+N into 4 Ohm	20W @ 0.15% THD+N into 4 Ohm
No. of Supplies	4 AVDD: 1.8 V IOVDD: 1.8 V/ 3.3 V PVDDL: 2.7 V to 5.5 V PVDDH: 3 V to 24 V	2 Digital I/O: 3.3 V 4.5 V to 16.5 V (TAS5720L) 4.5 V to 26.4 V (TAS5720M)
Input	I2S/TDM 8 channels of 32 bits up to 192 KSPS	TDM Audio Input Up to 8 Channels (32-bit, 48 kHz)
Sample Rate	16 kHz to 192 kHz	44.1 - 48 kHz (Single Speed) 88.2 - 96 kHz (Double Speed)
Control Interface	I2C with fast mode+ or SPI Inter-chip communication bus	I2C Control With 8 Selectable I2C Address
No. of Configuration Registers	156	9
Exposed Pad	No	Yes
min. PSRR	88 dB	50 dB
Special Features	-Low Voltage Signaling (LVS) -Noise Gate Mode -Supply Tracking Limiter -Brownout Prevention -ICC Pin and Inter-Chip Communication -Ultrasonic -Hard- & Software Shutdown -Mute Mode -Beep Generator	Digital Clipper -Shutdown Mode (SDZ) -Sleep Mode -Mute Mode
Stückpreis auf DigiKey	\$ 3.07	\$ 2.60

Tabelle 4: Vergleich zwischen zwei Endstufen-ICs

Ein weiterer wesentlicher Unterschied bestand in den Angaben zu THD+N¹⁷ und zur Effizienz. Abbildung 37 zeigt die THD+N Diagramme bei verschiedenen Speisespannungen. Zu beachten ist dass die y-Achse unterschiedlich skaliert sind: Beim TAS5720 sind diese in % angegeben (Abbildung 37b). Der tiefste Wert ist ungefähr bei 0.02%, was $20 \cdot \log_{10}(\frac{0.02\%}{100}) = -73.98dB$ entspricht. Somit erzeugt der TAS2781 weniger (ca. 18dB tiefer) Verzerrungen und Rauschen.

Bei der Effizienz ist zu beachten, dass der TAS2781 verschiedene Power Modes hat, mit denen festgelegt werden kann wann und von welcher Speisung der Strom der internen Endstufe bezogen werden soll. Abbildung 38 zeigt diese Operationsmodi. Der Vergleich zwischen Abbildungen 39a und 39b zeigt den Vorteil des Umschaltens: Die Effizienz bleibt auch bei niedrigen Signalpegeln über 30%¹⁸. Dies ist vor allem bei Batteriebetriebenen Anwendungen wichtig. Der Vergleich mit der Effizienz des TAS5720 zeigt, dass bei 5W Ausgangsleistung der TAS2781 ca. 5-10% effizienter arbeitet. Dies hängt allerdings bei beiden Modellen auch von der Speisespannung ab: Je höher desto weniger effizient.

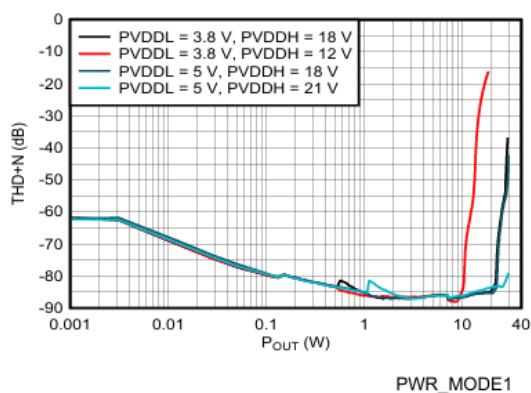


Figure 6-4. THD+N vs Output Power

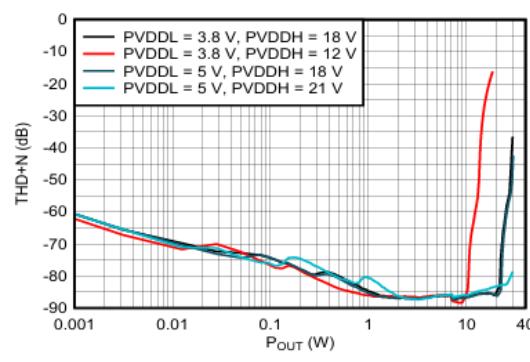


Figure 6-5. THD+N vs Output Power

(a) THD+N Diagramm des TAS2781 (4 Ohm Last)

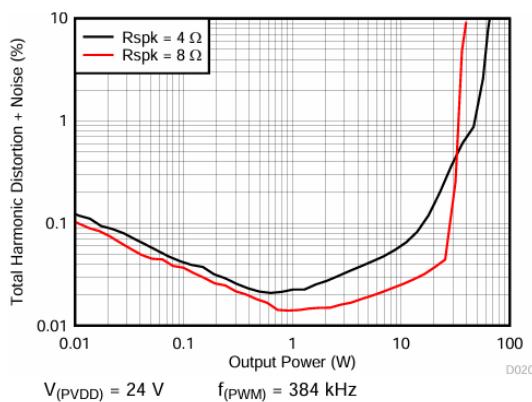


Figure 23. THD+N vs Output Power

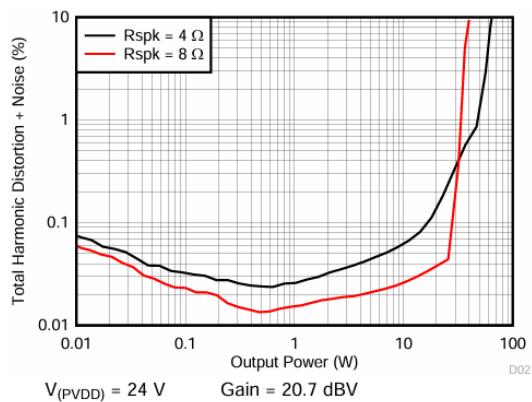


Figure 24. THD+N vs Output Power

(b) THD+N Diagramm des TAS5720

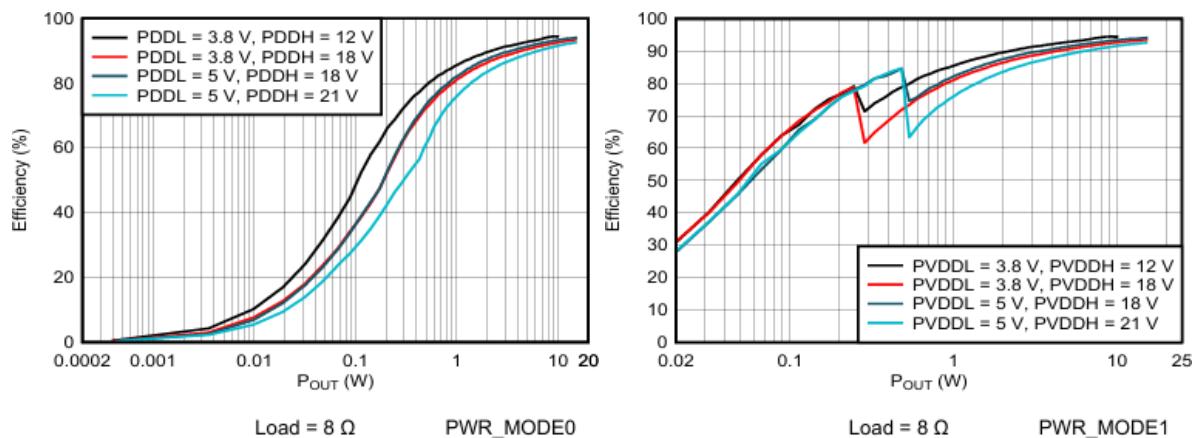
Abbildung 37: THD+N Vergleich der Endstufen

¹⁷Total Harmonic Distortion plus Noise

¹⁸Zu beachten ist jedoch dass die X-Achse in Abbildung 39a bei 0.0002W beginnt und in Abbildung 39b bei 0.02W. Somit wird eine Effizienzsteigerung im Bereich von 10-20% erreicht und nicht 30%.

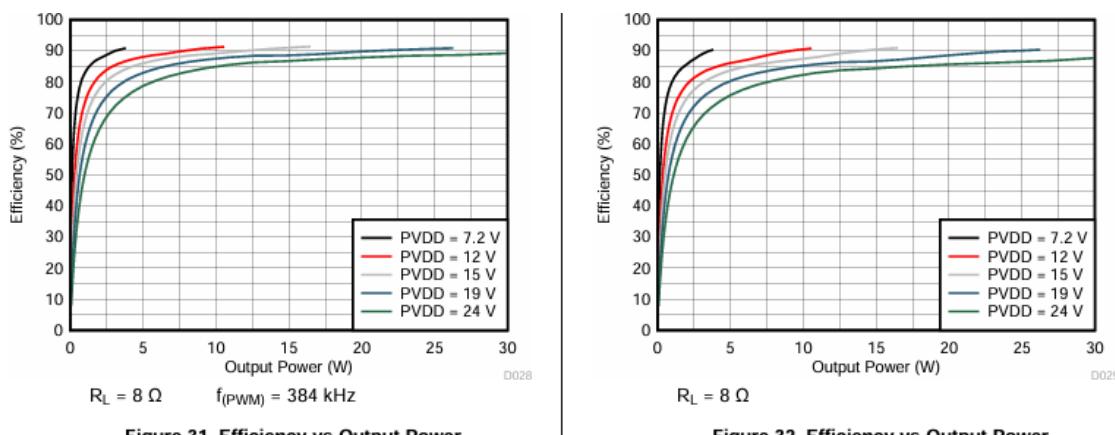
Table 11-1. Device Configuration and Power Supply Modes

Supply Power Mode	Output Switching Mode	Supply Condition	PVDDL Mode	Device Configurations	Use Case and Device Functionality
PWR_MODE0	High Power on PVDDH	PVDDH>PVDDL	External	PVDDL_MODE=0 CDS_MODE[1:0]=10	PVDDH is the only supply used to deliver output power.
PWR_MODE1	Y Bridge - High Power on PVDDL	PVDDH	External	PVDDL_MODE=0 CDS_MODE[1:0]=00	PVDDL is used to deliver output power based on level and headroom configured. When audio signal crosses a programmed threshold Class-D output is switched over PVDDH.
PWR_MODE2	Y Bridge - Low Power on PVDDL	PVDDH	Internal	PVDDL_MODE=1 CDS_MODE[1:0]=11	PVDDH is the only supply. PVDDL is delivered by an internal LDO and used to supply at signals close to idle channel levels. When audio signal levels crosses -100dBFS (default), Class-D output switches to PVDDH.
PWR_MODE3	PVDDL	PVDDL	External	PVDDL_MODE=0 CDS_MODE[1:0]=01	The device can be forced to work out of a low power rail mode of operation. For example this can be used for a low power ultrasonic chirp when audio is not played.

Abbildung 38: Power Modes des TAS2781

Figure 6-18. Efficiency vs Output Power
Figure 6-17. Efficiency vs Output Power

(a) Effizienz des TAS2781 (Power Mode 0)

(b) Effizienz des TAS2781 (Power Mode 1)


Figure 31. Efficiency vs Output Power
Figure 32. Efficiency vs Output Power

(c) Effizienz des TAS5720

Abbildung 39: Vergleich der Effizienz der Endstufen

11.1.3 Ausgangstrom

Aus der Effektivleistung und dem Crest-Faktor kann der Spitzenstrom berechnet werden:

$$I_{out, ch(peak)} = \sqrt{\frac{P_{exciter(nom.)} \cdot Crest}{R_{exciter}}} \rightarrow I_{out, ch(peak)} = \sqrt{\frac{5W \cdot 10^{\frac{6}{10}}}{4\Omega}} = \mathbf{2.23 \text{ A}} \quad (4)$$

Im Datenblatt des TAS5720 sind zwei Werte für den Maximalstrom angegeben: *Peak output current I_{PK}* und *Overcurrent error (OCE) threshold $OCE_{(THRESH)}$* . Während der erste Wert ein nominaler Grenzwert ist, zeigt der OCE-Wert die Stromstärke, bei der am Status-Pin *FAULTZ* aktiviert wird (aktive low). Dieser Wert kann auch prozentual konfiguriert werden. Die Werte sind folgendermassen gegeben:

- I_{PK} : **5 A**
- $OCE_{(THRESH)}$: **6 A**

Der Spitzenausgangsstrom (I_{PK}) des TAS5720 wird mit **5A** angegeben, somit kann die Endstufe auch die Spitzenströme gut liefern.

Im Datenblatt des TAS2781 sind lediglich das *Output Over Current Limit on PVDDL* mit min. **2 A** und *Output Over Current Limit on PVDDH* mit min. **5.5 A** angegeben.

Somit können beide Endstufen die geforderten Spitzenströme liefern.

11.1.4 Fazit und Entscheid Endstufen

Beide Endstufen bieten Leistungsmässig genug Headroom, um zu einem späteren Zeitpunkt auch 10W-Exciter zu treiben¹⁹. Die Unterschiede liegen hauptsächlich darin, dass der TAS2781 sehr viel mehr Funktionen und bessere Performance bietet, insbesondere im PSSR-Wert. Allerdings erfordert die 156 Register einiges an Programmier- und Testaufwand. Zudem beinhaltet der TAS2781 einiges an Features, welche für dieses Projekt nicht relevant sind. Der Supply Tracking Limiter wäre sehr nützlich gewesen bei einer PoE-Speisung. Jedoch wird hier nun eine Netz-Betriebene Speisung verwendet und darum Spannungseinbrüche eher weniger zu erwarten bzw. werden vom externen Netzteil abgefangen.

Daher wurde der **TAS5720** als kombinierter D/A-Wandler und Endstufe ausgewählt.

Für eine optimierte Effizienz wurde zudem die Speisespannung auf **15V**, mit einer PWM-Frequenz von 384kHz festgelegt.

¹⁹Dies hätte Auswirkungen auf die Speisungsevaluation und soll dort entschieden werden.

11.2 Evaluation der Spannungsregelung

11.2.1 Kennzahlen

Zunächst einmal können die Spannungspegel definiert werden:

- Speisespannung PCB (vom Netzteil): **24V**
- Treiberspeisung Endstufen (PVDD): **15V**
- Digitale Speisung Endstufen (DVDD): **3.3V**
- Speisung Milan-Modul: **5V**

Aus dem Datenblatt des DAEX19QLP-4 *DAEX19QLP4 Quad Feet Low Profile 19mm Exciter* kann die Nominalimpedanz von 4 Ohm bestimmt werden. Da dieser Exciter mit maximal 5 Watt betrieben wird, kann nun die erwartete Effizienz eines Kanals aus Abbildung 40 abgelesen werden: ca. 82.5%. Dadurch lässt sich auch die benötigte Gesamtleistung (cont. und peak) pro Kanal berechnen:

$$P_{ch(nom)} = \frac{P_{out}}{\mu_{amp} @ 15V} \rightarrow P_{ch(nom)} = \frac{5}{0.825} = \mathbf{6.06 W} \quad (5)$$

$$P_{ch(peak)} = P_{ch(nom)} \cdot Crest \rightarrow P_{ch(peak)} = 6.06W \cdot 10^{\frac{6}{10}} = \mathbf{24.24 W} \quad (6)$$

Somit beträgt die benötigte Gesamtleistung und die empfohlene Nominalleistung der Speisung bei Volllast:

$$P_{max} = N_{Exciter} \cdot P_{ch} \rightarrow P_{max} = 6 \cdot 6.1W = \mathbf{36.6 W} \quad (7)$$

$$P_{supply(nom.)} = P_{max} \cdot 2 \rightarrow P_{supply(nom.)} = 36.6W \cdot 2 = \mathbf{73.2 W(@15V)} \quad (8)$$

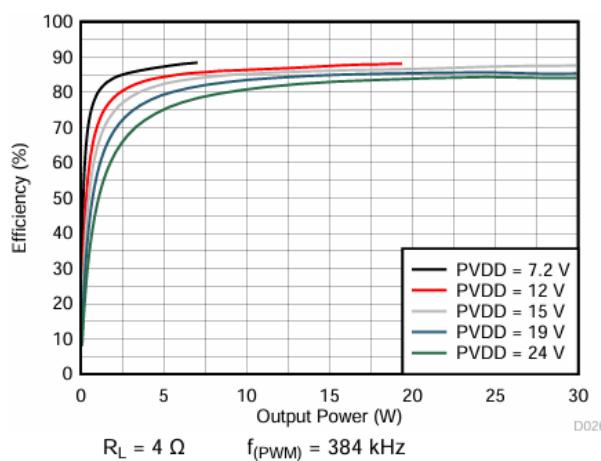


Figure 29. Efficiency vs Output Power

Abbildung 40: Effizienz des TAS5720 bei 4 Ohm

11.2.2 Speisungsaufbau

Nun können verschiedene Ansätze gewählt werden um die Speisung zu realisieren:

- Ein einzelner IC regelt die Spannung für alle sechs Endstufen.
- Zwei ICs speisen jeweils drei Endstufen.
- Drei ICs speisen jeweils zwei Endstufen.
- Jeder IC hat eine eigene Spannungsregelung.

Zudem muss entschieden werden, ob Linearregler oder Schaltregler, oder eine Kombination aus beiden verwendet werden müssen²⁰. Hierzu könnte auch eine Zwischenspannung von beispielsweise 17V nötig sein, um die Verlustleistung der LDOs zu begrenzen.

Schaltregler

- Vorteile
 - Effizient, wenig Verlustleistung
 - Leistungen können (fast) direkt umgerechnet werden
 - Grosse Zahl an Varianten erhältlich
 - Leistungsstark
- Nachteile
 - Durch Schaltvorgang Ripple- und Noise auf der Speisung
 - Komplex im Aufbau
 - Bauteile müssen sorgfältig ausgewählt werden.

Linearregler

- Vorteile
 - Einfach im Aufbau
 - Wenig Bauteile nötig
 - Günstig
 - Varianten mit extrem wenig Noise erhältlich.
- Nachteile
 - Rein "kontrollierter Spannungsabfall". Der Laststrom wird 1:1 aus der Hauptspannung bezogen!
 - Durch Verlustleistung nur bis zu begrenzten Lastströmen möglich

²⁰Siehe auch Zhang, AN-140: Basic Concepts of Linear Regulator and Switching Mode Power Supplies

Aus der Gleichung 5 der maximale Effektiv- und Spitzenstrom berechnet werden, wobei hier ein Crest-Factor von 6dB verwendet wird.

$$I_{ch(rms)} = \frac{P_{ch(max)}}{U_{supply}} \rightarrow I_{ch(max,rms)} = \frac{6.06W}{15V} = \mathbf{0.404 A} \quad (9)$$

$$I_{ch(peak)} = \frac{P_{ch(max)} \cdot Crest}{U_{supply}} \rightarrow I_{ch(max,rms)} = \frac{6.06W \cdot 10^{\frac{6}{10}}}{15V} = \mathbf{1.608 A} \quad (10)$$

Hinzu kommt die Stromaufnahme des Milan-Moduls, welches mit 5V betrieben wird und je nach Konfiguration ca. 350 bis 500mA beträgt²¹.

$$I_{Module} = \mathbf{350 - 500mA @ 5V} \quad (11)$$

Speisung mit nur Linearreglern Die Verwendung von ausschliesslich Linearreglern hätte zwar einige Vorteile im Rauschverhalten, jedoch würde der in Gleichung 10 berechnete Spitzenstrom pro Kanal aus der Hauptspeisung bezogen werden. Dies ergäbe, allein für die Endstufen und mit angenommen 100% Effizienz, bei einem 24V-Netzteil eine Leistungsanforderung von mindestens $P_{peak} = I_{peak} \cdot N_{ch} \cdot U_{supply} \rightarrow P_{peak} = 1.608A \cdot 6 \cdot 24V = \mathbf{231.5W}$ benötigt wird. Zwar gibt es Netzteile mit solchen Leistungen, jedoch wären die Kosten und Gewicht sehr hoch für diese Anwendung.

11.3 Simulation der Last und passiven Entkopplung

Um das Lastverhalten so detailliert wie möglich zu simulieren, muss ein Signalverlauf erzeugt werden, dessen Spitzenwert und Crestfaktor²² der letztendlichen Anwendung so nahe wie möglich kommt. Zu diesem Zweck wurde von der Webseite der AES ein Lautsprecher-Testsignal heruntergeladen²³. Dieses Signal ist ein auf Musikinhalte zugeschnittenes Pinkes Rauschen (Dateiname: *Music-Noise_48kHz*). Mittels dem Open Source Programm *Audacity* wurde das Signal an einer Stelle mit einer hohen Spalte als einzelne Samplewerte exportiert. Diese Werte konnten dann in das Simulationsprogramm NI Multisim als PWL-Spannungsquelle (*PIECEWISE_LINEAR_VOLTAGE*) importiert werden. Mittels eines Skalierungs-Bausteins (*VOLTAGE_CONTROLLED_PIECEWISE_LINEAR_SOURCE*) kann dieses Signal umgewandelt werden, sodass schliesslich eine Last gesteuert werden kann (*VOLTAGE_CONTROLLED_RESISTOR_VIRTUAL*).

Keine Simulationsmodelle des TAS5720 Sowohl auf der Webseite von Texas Instruments als auch in PSpike²⁴ waren zum Zeitpunkt der Arbeit keine Simulationsmodelle des TAS5720 verfügbar. Daher konnte nur aus der Effizienz und der bekannten Last das Verhalten des TAS5720 ermittelt werden: Die Skalierung des Simulations-Bausteins wurde so angepasst, dass die simulierte Leistungsspitze über dem Lastwiderstand genau den berechneten Spitzenwert aus Gleichung 6 erreichte. Es konnten dabei auch zwei oder mehr Lasten parallel betrieben werden, was einem Parallelbetrieb von mehreren Kanälen entspricht. Abbildung 41 zeigt den Simulationsaufbau und Abbildung 42 die damit erzeugte Transiente. Danach wurde mit einer

²¹Dies wurde per E-Mail mitgeteilt und ist in keinem Datenblatt ausgegeben.

²²Siehe: 10.1.1

²³Siehe: *AES75 Users and Resources*

²⁴Die Simulationssoftware von Texas Instruments

idealen 15V-Spannungsquelle und einem 250mOhm²⁵ Innenwiderstand die Speisung simuliert. Die somit entstehende Stromspitze erzeugte nun einen entsprechenden Speisungsabfall (Abbildung 43).

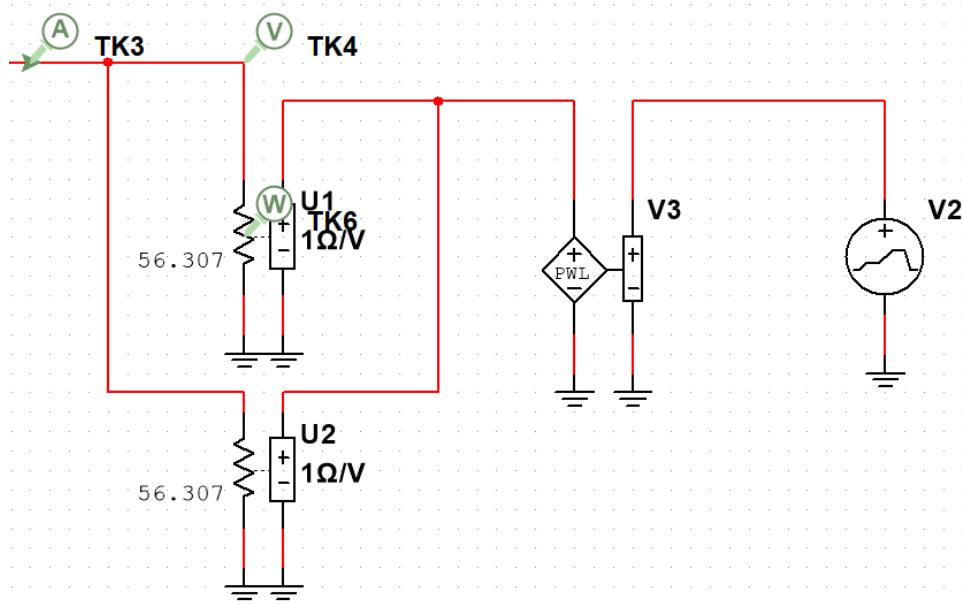


Abbildung 41: Aufbau der Lastsimulation

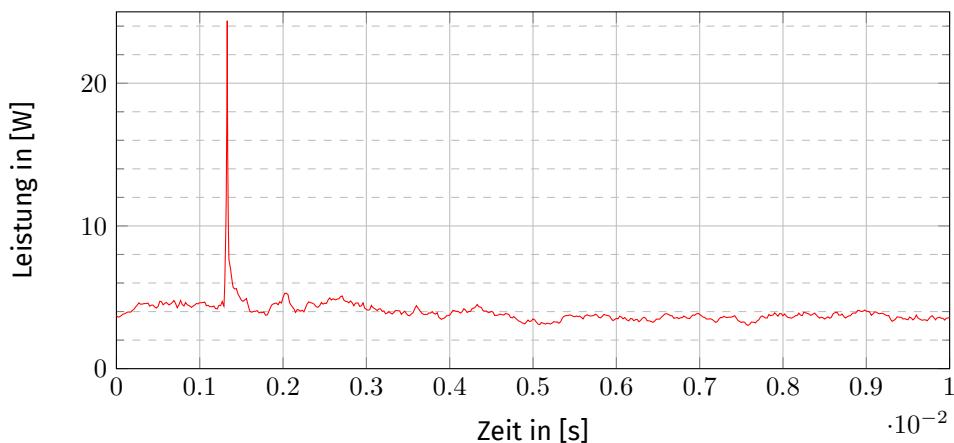


Abbildung 42: Leistungstransiente einer Last

²⁵Was einer eher schlechten Speisung entspricht.

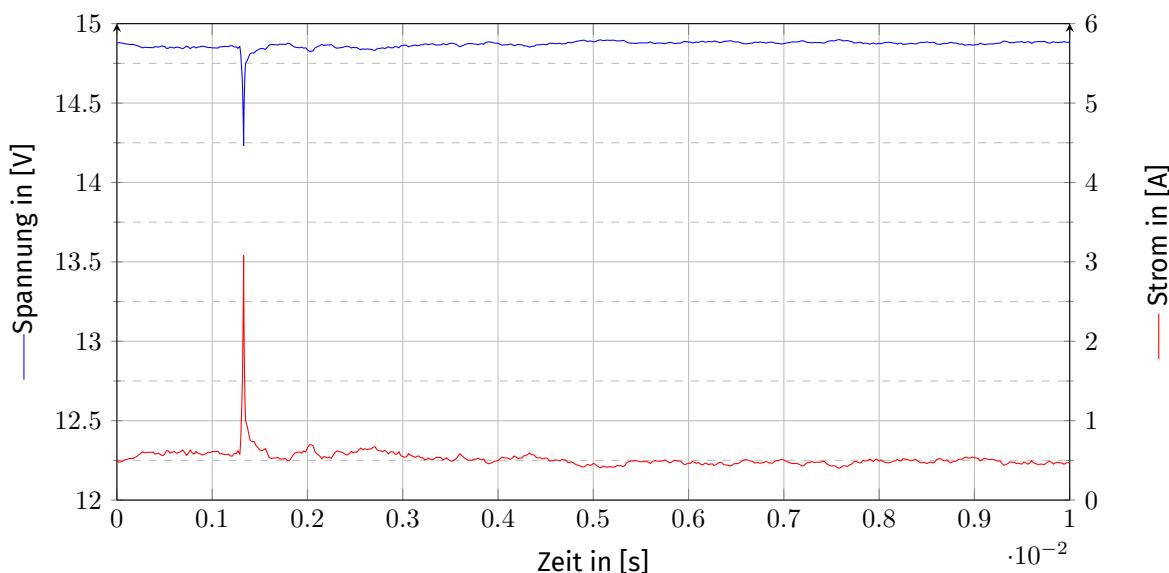


Abbildung 43: Strom und Spannung bei einer Leistungstransiente (zwei Lasten parallel)

Der Spannungseinbruch und die Stromspitze mussten nun möglichst reduziert werden. Insbesondere die Stromspitze würde bei sechs Kanälen zu einem Spitzenstrom vom 9 A führen.

11.3.1 Parameter-Sweep

Es wurde nun eine Induktion in Serie und eine Kapazität in parallel zur Last eingefügt. Die Induktion wurde mit einem ESR von 120mOhm und die Kapazität mit ESR von 25mOhm simuliert. Abbildung 44 zeigt den kompletten Simulationsaufbau. Mit einem Parameter-Sweep können nun die optimalen Bauteilwerte eruiert werden. Da dies jedoch pro Durchgang nur für einen Bauteilwert möglich ist, wurde die Kapazität von 0 F an in 100uF-Schritten erhöht und ein Parameter-Sweep auf die Induktivität durchgeführt. Dabei wurde pro Durchgang der Speisungsstrom und die Lastspannung aufgezeichnet. Der Übersichtlichkeit halber wurden diese in separate Diagramme aufgezeichnet. Abbildungen 45 bis 49 zeigen das Verhalten von Lastspannung und Speisungsstrom unter verschiedenen Voraussetzungen.

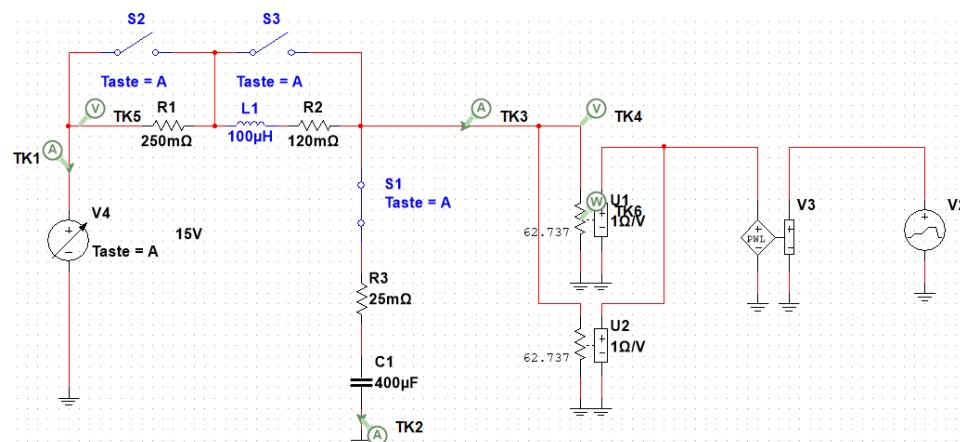
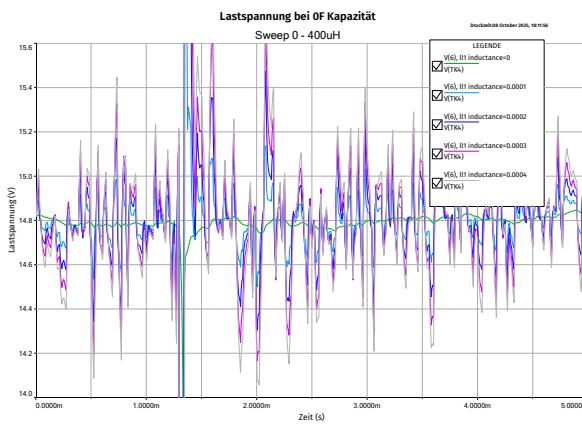
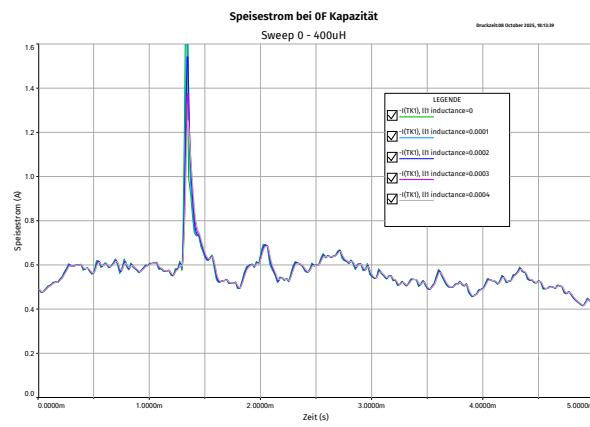


Abbildung 44: Kompletter Aufbau der Simulation

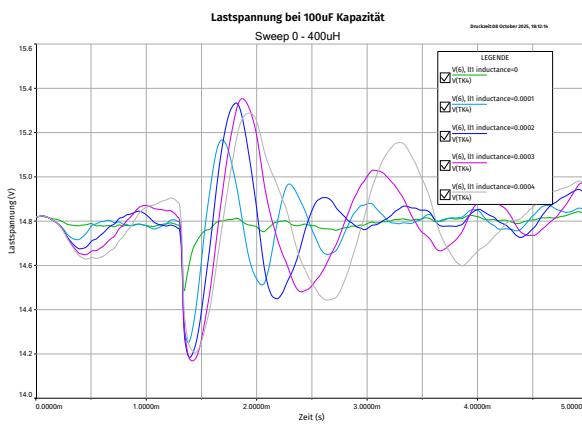


(a) Lastspannung bei OF und 0-400uH

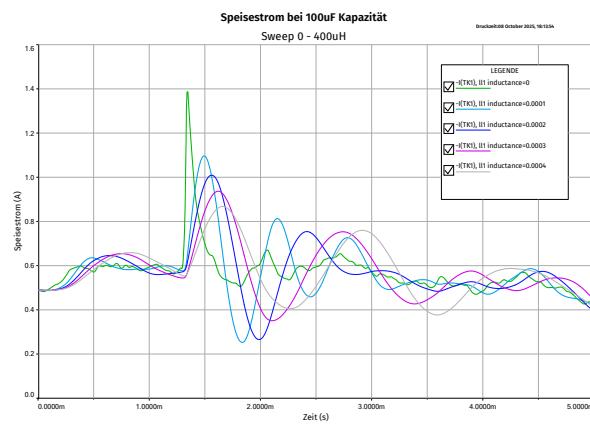


(b) Speisestrom bei OF und 0-400uH

Abbildung 45: Lastspannung und Speisestrom bei OF und 0-400uH

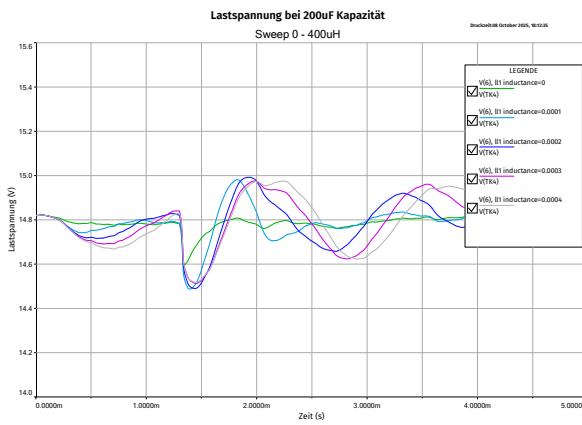


(a) Lastspannung bei 100uF und 0-400uH

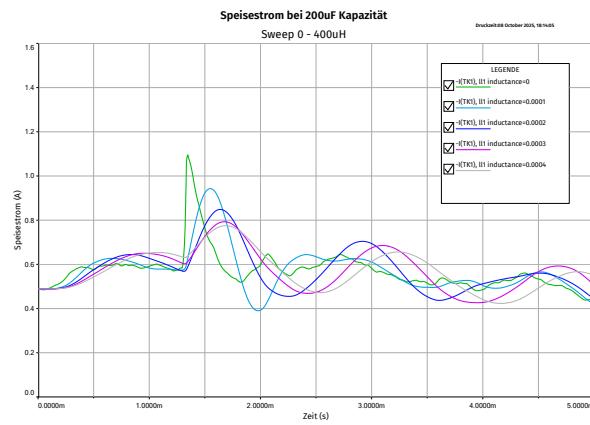


(b) Speisestrom bei 100uF und 0-400uH

Abbildung 46: Lastspannung und Speisestrom bei 100uF und 0-400uH

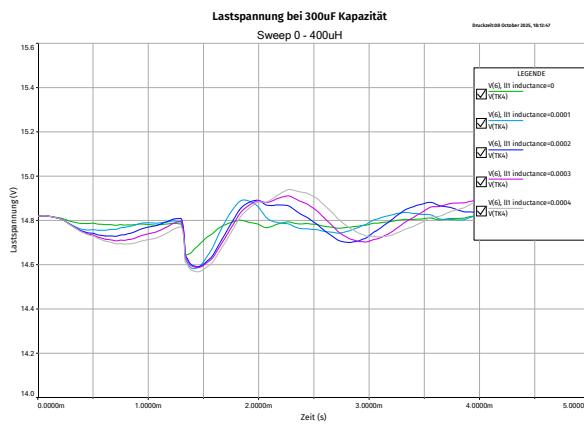


(a) Lastspannung bei 200uF und 0-400uH

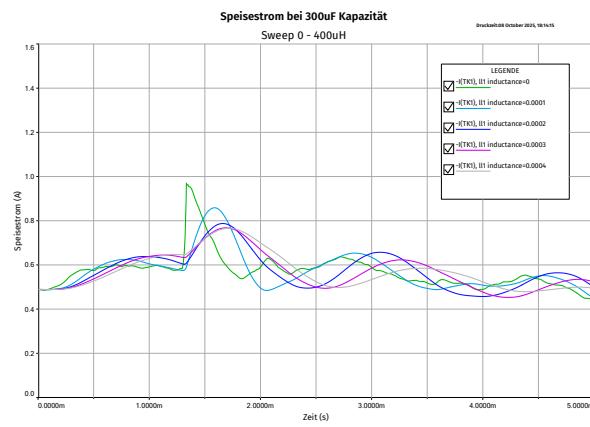


(b) Speisestrom bei 200uF und 0-400uH

Abbildung 47: Lastspannung und Speisestrom bei 200uF und 0-400uH

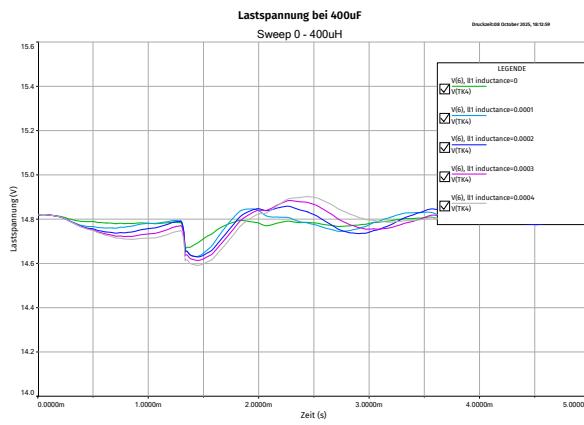


(a) Lastspannung bei 300uF und 0-400uH

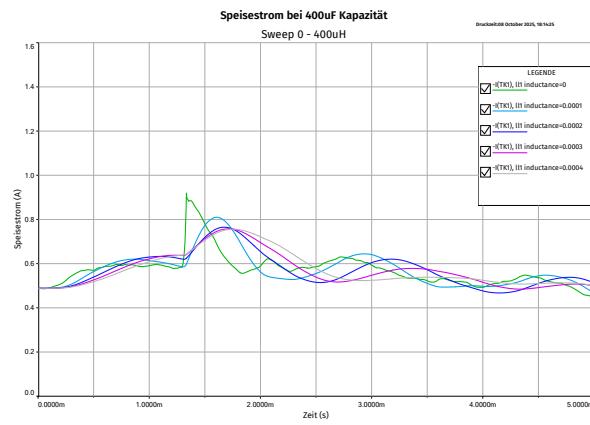


(b) Speisestrom bei 300uF und 0-400uH

Abbildung 48: Lastspannung und Speisestrom bei 300uF und 0-400uH



(a) Lastspannung bei 400uF und 0-400uH



(b) Speisestrom bei 400uF und 0-400uH

Abbildung 49: Lastspannung und Speisestrom bei 400uF und 0-400uH

So wurde ersichtlich, dass ab ca. 300uF keine deutliche Verbesserung für die Spannungsstabilität mehr erreicht werden konnte²⁶. Bei dieser Kapazität war ab ca. 200uH auch keine Verringerung des Spitzestro- mes mehr erkennbar²⁷. Es wurde klar, dass mit einer Kapazität von **350uF** und einer Induktivität von **150uH** auch bei Leistungsspitzen der Spannungsbereich stabil zwischen 14.6V und 14.9V und der Speisungsstrom unter 0.9A gehalten werden konnte. Abbildung 50 zeigt das Verhalten bei einer Lasttransiente mit diesen Bauteilwerten.

²⁶Vergleich von Abbildungen 48a und 49a

²⁷Siehe Abbildung 48b

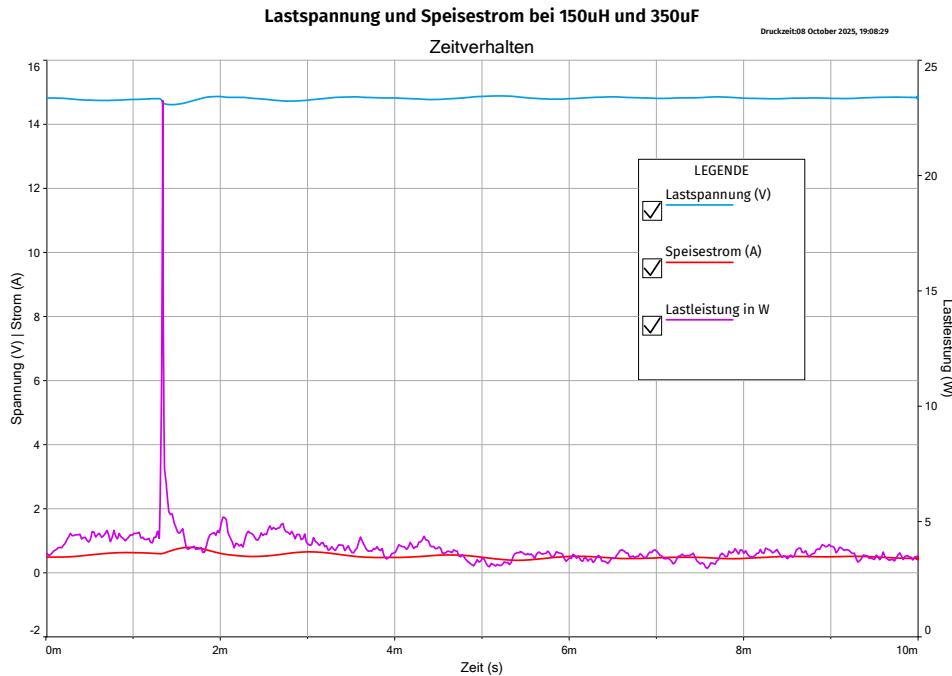


Abbildung 50: Speisungsverhalten bei 150uH und 350uF

Kapazität Das Datenblatt des TAS5720 gibt einige Empfehlungen, wie die Kapazität gestaltet werden sollte. Es wird zudem empfohlen, an beiden PVDD-Eingängen einen Kondensator zu platzieren²⁸.

Somit mussten also pro Eingang ein grösserer Kondensator sowie ein kleinerer, etwa 100nF, vorgesehen werden. Da zwei Kanäle zusammen gefiltert werden sollen, sind also insgesamt vier grössere Kondensatoren vorgesehen. Für den grossen Kondensator kamen wegen der DC-Spannung von 15V und den Dimensionen nur Aluminium-Polymer Kondensatoren in Frage. Das Datenblatt gab hier pro Kondensator eine Kapazität von mindestens 100uF an. Hier musste auch der Spitzen-Ripplestrom überprüft werden: Die Simulation gab dabei einen Spitzenstrom von ca. 0.6A pro Kondensator an. Die Hersteller geben jeweils den maximalen Welligkeitsstrom bei Niederfrequenz, 120 Hz, und Hochfrequenz, 100k Hz, an. Die im Testsignal vorkommende Transientendauer von 160us entspräche also 6kHz, oder 3kHz wenn sie als eine Halbwelle interpretiert wird. Welcher Spitzenstrom kann also als Kennwert verwendet werden? Da dies wahrscheinlich nicht so einfach linear interpoliert werden kann, wurde sicherheitshalber der A782MS107M1JLAS030 gewählt, welcher eine Spannungsfestigkeit von 63V hat und bei 120Hz 800mA aushält. Dimensionen: 10,80mm x 10,30mm x 12,70mm.

²⁸ Siehe Kapitel 8.2.2.4 und 8.2.2.5 in [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#)

Induktivität Die Spule musste lediglich den neuen Spitzenstrom aushalten und möglichst klein sein. Die Spule [74404086151 von Würth Elektronik](#) erfüllte diese Anforderungen, hatte jedoch mit 355mOhm einen höheren ESR als in der Simulation. Nach einer erneuten Simulation mit diesem ESR-Wert zeigten sich jedoch keine Probleme dadurch. Dimensionen: 8,00mm x 8,00mm x 6,50mm.

Alle 6 Kanäle zusammen entkoppeln? Es wäre nun möglich gewesen, einen Schritt weiter zu gehen und gleich alle sechs Kanäle mit nur diesen zwei Bauteilen zu entkoppeln. Dies führte jedoch zu einem Spannungseinbruch auf 13.5V und einem Kondensatorstrom von über **7.1A**, was nicht akzeptabel war.

11.3.2 Simulation 3x2 Kanäle und 15V-Kennwerte

Nun wurde die Last mit den Entkoppelungselementen zwei mal kopiert, so dass der Parallelbetrieb von allen sechs Kanälen simuliert werden konnte. Dabei blieb die Lastspannung zwischen **14.2V und 14.4V** und der Spitzen-Speisungsstrom bei max. **2.11A**.

Aus diesen Ergebnissen wurde entschieden, jeweils zwei Kanäle mit insgesamt vier **100uF Aluminium-Polymer Kondensatoren** und einer **150uH Drosselspule** zu entkoppeln.

11.4 Schaltregler

Mit den nun bekannten Kennwerten zum Spitzenstrom wurde versucht, die Speisung mit einem einzelnen Schaltregler, ohne LDO, zu regeln. Auch hier wurde ChatGPT eingesetzt, um eine Empfohlene Bauteilliste zu generieren, jedoch schlug die KI hier fast ausschliesslich uModules²⁹ mit Ausgangsströmen von 6-8A vor oder mit einer maximalen Ausgangsspannung von 15V. Hier zeigte sich, dass viele Datenblätter Angaben zur Ausgangsspannung nur bis 12V machten. Diese Speisespannung hätte allerdings Nachteile für die Endstufe gebracht.

Als weitere Beobachtung schien die KI fast ausschliesslich Produkte von Texas Instruments oder Analog Devices vorzuschlagen. Als weiterer Hersteller kam MPS infrage, deren einziges Modul welches die Anforderung erfüllt (MPM3530) ist 15V zwar die maximal mögliche Ausgangsspannung, jedoch zeigen die Diagramme nur das Verhalten bis 12V.

Letztendlich wurde folgender Promt eingesetzt, da auch eine 5V-Spannung erzeugt werden musste:

.....
recommend me some switching regulator ICs which can handle an input voltage of 24V, dual output voltage of 15V and 5V, peak Current of 2.2A. Fokus on low noise, high PSRR.
.....

Die zusammengefasste Antwort darauf:

-
- **Top Pick:** Analog Devices – LT8650S (Silent-Switcher®2, dual channel)
 - Analog Devices – LT8648S
 - 2x Analog Devices – LTM4613 µModule
 - 2x Texas Instruments – TPSM33625 (power module, 3–36 V VIN, 2.5 A)
-

Kurzevaluation Der LT8648S ist mit einem einzelnen Ausgang und einem Nennstrom von 15A viel zu gross dimensioniert. Zweimal ein uModule zu nutzen vernichtet die Vorteile dieses Ansatzes. Als Alternative zum Top Pick LT8650S wurde zusätzlich zu dieser Liste manuell der TI TPSM64406, ein Dual Output uModule, gesucht und ins Auge gefasst. Tabelle 5 zeigt den Direktvergleich zwischen den Modellen. Es gibt viele Ähnlichkeiten und von der Performance her sind beide auf dem selben Level. Der Vergleich zwischen den Transientenverhalten (Abb. 51) zeigte jedoch durch die externe Kompensation ein leicht besseres Verhalten. Jedoch waren bei diesem Chip die Kosten leicht höher und brauchte leicht mehr Platz auf dem PCB.

²⁹Schaltregler mit integrierten Passivelementen, meist die Ausgangsspule.

11.4.1 Direktvergleich von LT8650S und TPSM64406

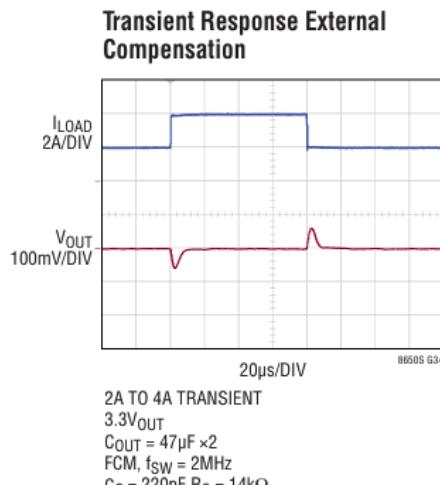
	LT8650S	TPSM64406
Hersteller	Analog Devices	Texas Instruments
Typ	Synchronous Step-Down Si- lent Switcher 2	High-density, dual 3A output power module
Induktivität	extern	integriert
Kapazität	extern	extern
Baugröße	4mm x 6mm x 0.94mm	7mm x 6.5mm x 2mm
geschätzte Grösse des recomm. Layout	ca. 20mm x 20mm	ca. 10mm x 20mm
Ausgangsspannungen	Keine Direkte Angabe	0.8-16V
Schaltfrequenz	300kHz to 3MHz	300kHz to 2200kHz
max. Ausgangsstrom	3A	4A
Ein Kanal		
Output Ripple	<10mVP-P Hängt auch von externen Kom- ponenten ab	1% Output voltage regulation des Design 1
Features	-Optional Spread Spectrum Modulation -Burst Mode® Operation -Optional External VC Pin: Fast Transient Response -Forced Continuous Mode -programmable Soft-Start	-Negative output voltage ca- pability -External bias option -dual input paths -integrated capacitors -Precision enable input -internal Soft-Start
Stückpreis auf DigiKey	12.69 CHF	11.10 CHF

Tabelle 5: Direktvergleich zwischen zwei Schaltreglern

Fazit Hier war die Präferenz nicht so eindeutig zu treffen. Die Vor- und Nachteile heben sich jeweils grösstenteils auf. Auch die Effizienz war bei beiden Modellen mit den gegebenen Spannungen und Strömen bei ca. 92%. Jedoch wurde der LT8650S als einfacher zu integrieren³⁰ erachtet und hatte leicht besseres Verhalten bei Lasttransienten.

Daher wurde der LT8650S als Schaltregler ausgewählt.

³⁰Das Landing Pattern des TPSM64406 ist recht komplex.



(a) Transientenverhalten des LT8650S, ca. 50mV-Ausschläge

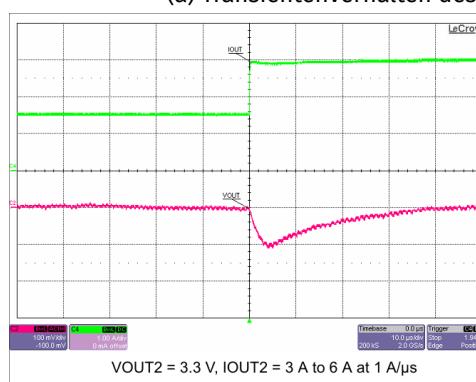


Figure 8-12. Load Transient Rising (CH2)

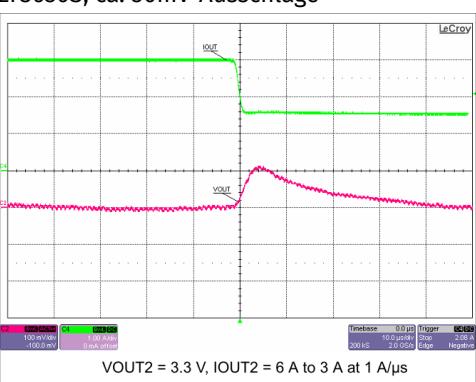


Figure 8-13. Load Transient Falling (CH2)

(b) Transientenverhalten des TPSM64406, ca. 100mV-Ausschläge

Abbildung 51: Der Vergleich des Transientenverhalten zeigte einen leichten Unterschied.

12 Systemaufbau

12.1 Blockschaltbild PCB

Mit den nun bekannten Hauptbauteilen wurde zunächst ein Blockschaltbild erstellt, um die Signale zwischen den einzelnen Komponenten zu bestimmen. Dabei einige kleinere Bauteile direkt ausgewählt, da eine komplette Detailevaluation zu zeitintensiv gewesen wäre. Die Überlegungen dazu sind in 12.2 kurz erläutert. Abbildung 52 zeigt das Blockschaltbild. Dieses diente nun als Ausgangspunkt für den folgenden Designprozess.

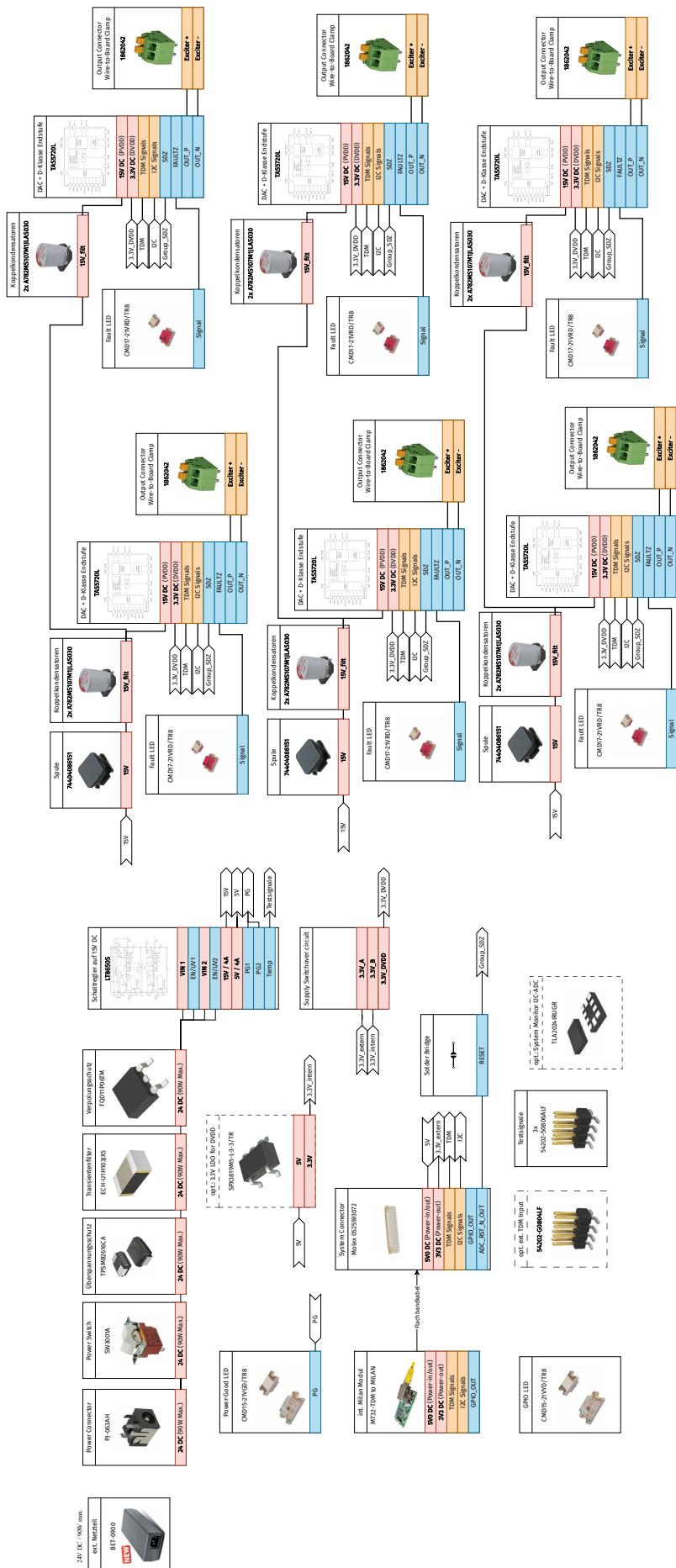


Abbildung 52: Erster Entwurf des Blockschaltbildes

12.2 Evaluation Einzelkomponenten

Hier sind die Begründungen aufgeführt, wie einzelne Teile oder Komponenten ausgewählt wurden. Dabei spielte zu einem grossen Teil auch die Verfügbarkeit eine wichtige Rolle.

12.2.1 ext. Netzteil

Hier musste ein genügend Leistungsstarkes Netzteil gewählt werden. Gemäss Abbildung 35 sind dies zwischen 72 und 120W. Die Wahl fiel auf [BET-0900](#).

12.2.2 Speisungsstecker

Der Stecker musste von der Bauform her auf das Netzteil passen, genügend Spannungsfestigkeit haben (min. 36V) und den erwartbaren Spitzenstrom aushalten. Da der Spitzenstrom erst noch simuliert werden musste, fiel die Wahl zunächst auf den [PJ-063AH](#).

12.2.3 Speisungsschalter

Es wurde entschieden, dass die gesamte Speisung über einen Hauptschalter ein- oder ausgeschaltet werden soll. Es wäre auch möglich gewesen, die EN-Pins des Schaltregler dafür zu nutzen. Jedoch wurde bevorzugt, dass sich im AUS-Zustand auf gar keinen Fall Strom in die Schaltung fliessen kann. Die Wahl fiel zunächst auf den [SW3001A](#) welcher allerdings nicht als Print-Montage erhältlich war und somit über Litzen verbunden werden musste.

12.2.4 Überspannungsschutz

Um möglicherweise auftretende Transienten (z.B. bei Einschaltvorgängen) abzublocken, wurde eine TVS-Supressor eingesetzt. Dabei musste eine Klemmspannung gewählt werden, die höchstens der kleinsten maximalen Eingangsspannung eines Bauteils entsprach. Die Wahl fiel auf den [TPSMB2616CA](#) mit einer Klemmspannung von 39.5V.

12.2.5 Speisungsfilter

Um die erwartbare Rippelspannung des Netzteils zu glätten und kurze Spitzen des eigenen Schaltreglers abzufangen wurde ein Filterkondensator vorgesehen. Dabei wurde ein 10nF Filmkondensator gewählt, da Metallfilm-kondensatoren keine DC-Degradierung erfahren und zudem selbstheilende Effekte³¹ haben. Die Wahl fiel auf [ECH-U1H103JX5](#), welcher eine Spannungsfestigkeit von 50 VDC hat.

12.2.6 Verpolungsschutz

Ein effektiver Verpolungsschutz kann mit einem N-Kanal Mosfet realisiert werden. Dieser muss eine genügend grosse Drain-Source und Gate-Source Spannungsfestigkeit aufweisen und den erwartbaren Spitzen-

³¹Siehe: [The self-healing characteristics of film capacitors](#)

strom aushalten. Die Wahl fiel auf den [FQD11P06TM](#) mit einem ID_{max} von 9.4A und ID_{pulsed} von 37.6A.

12.2.7 interne 3.3V-Speisung & Supply Switchover

Die gesamte Signalanbindung ging bislang von einem Milan-Modul aus, welches die 3.3V-Spannung erzeugt und zurück auf das Driverboard speist. Was aber, wenn dieses Modul in einer künftigen Anwendung nicht vorhanden ist? Dann wäre plötzlich keine 3.3V-Speisung vorhanden. Daher wurde entschieden, eine interne 3.3V-Speisung mit einem LDO-Regler einzubauen. Zudem soll eine einfache Schaltung zur automatischen Umschaltung der Speisung, mit Priorität auf der externen Speisung, eingebaut werden. Somit ist in jedem Fall eine 3.3V-Spannung, welche die Endstufen für deren digitalen Teil benötigen, gegeben. Als LDO wurde der [SPX3819M5-L-3-3/TR](#) mit 0.5A nom. und Überstromschutz ausgewählt. Als für die Speisungsumschaltung wurden zwei P-Kanal MOS-FETs (FDN340P) und ein N-Kanal MOS-FET (N7002N) verwendet.

12.2.8 Group SDZ

Die Endstufen besitzen einen Low-Aktiven Shutdown-Eingang. Da es bei einem Line-Array bei einem Fehlerfall auf einem Kanal keinen Sinn macht, wenn die restlichen Endstufen weiterlaufen, wurden alle Shutdown-Signale miteinander verbunden. Daher wurde das Signal *Group_SDZ* benannt. Das Milan-Modul besitzt ebenfalls einen ADC-Reset Ausgang (*ADC_RST_N_OUT*), dessen Verhalten vom Hersteller wie folgt beschrieben wird:

The reset line allows to reset peripherals on the extension cards. The reference firmware pulls the reset line low on initialisation or whenever a sample rate change occurs.
- Braun, [MT32-EVK - MILAN To TDM - Datasheet](#)

Aus Erfahrungswerten wurde mittels einer Lötbrücke die Möglichkeit eingebaut, dieses Signal mit dem *Group_SDZ* Signal zu verbinden oder zu trennen.

12.2.9 Power-Good LED

Die beiden Power Good-Signale des Schalreglers wurden zusammengeschlossen und verwendet, um eine grüne LED-Anzusteuerung. Diese signalisiert somit den Zustand der Speisespannung.

12.2.10 Fault LEDs

Im Gegensatz zum Group-SDZ wurde jeder FAULTZ-Ausgang der Endstufe auf eine separate rote LED verbunden. Somit ist bei Fehlerfällen ersichtlich, welche Endstufe eine Störung ausgelöst hat.

12.2.11 Output Connectors

Für die Verbindung zu den Excitern wurden Leiterplattenklemmen von Phoenix Contact verwendet: [1862042](#). Diese sind nur 8mm hoch, haben einen Abgangswinkel von 45° und sind mit 8A und 300V genügend robust spezifiziert. Zudem können die Kontakte ohne Werkzeug verbunden werden.

12.2.12 GPIO LED

Das Milan-Modul besitzt zudem einen GPIO-Ausgang, welcher vom Hersteller mit "Reserved for future use." beschrieben wird. Da die Funktionalität u.U. auch konfigurierbar sein könnte, wurde trotzdem eine gelbe LED vorgesehen. So könnte z.B. der Verbindungsstatus angezeigt werden.

12.2.13 opt. ext. TDM Input

Mittels Stifteisten soll auch die Möglichkeit bestehen, aus einer anderen Quelle ein TDM-Signal einspeisen zu können. Ob und wie sehr diese Stifteiste HF-mässig eine Störung hervorruft oder gar als Antenne wirkt musste noch eruiert werden.

12.2.14 Testsignale

Zur Fehlersuche wurden einige Stifteisten mit Speisungsleitungen, Ein- und Ausgängen vorgesehen.

12.2.15 ext. Modul

Damit in Zukunft evtl. auch die Anbindung anderer TDM-Module möglich ist, wurden I2C- und TDM-Leitungen und 5V- und 3V-Leitungen auf eine eigene Stifteiste geführt.

12.2.16 opt.: System Monitor I2C-ADC

Es kam auch die Idee auf, mittels eines einfachen I2C-ADCs alle Speisungs- und Signalpegel digital überwachen zu können. Es war allerdings fraglich, ob dieser Nutzen den Aufwand für die korrekte Umsetzung rechtfertigt.

12.3 Simulation des Schaltreglers

Auf der Produktewebseite des LT8650S³² konnte ein vorbereitetes Simulations-File für LTSpice heruntergeladen. Dieses diente als Ausgangslage, um die schlussendliche Speisungsschaltung zu simulieren. Abbildung 53 zeigt den Aufbau dieser Beispiel-Simulation und entspricht der Konfiguration mit 5V- und 3.3V-Ausgängen.

³²Siehe: [Analog Devices - LT8650S](#)

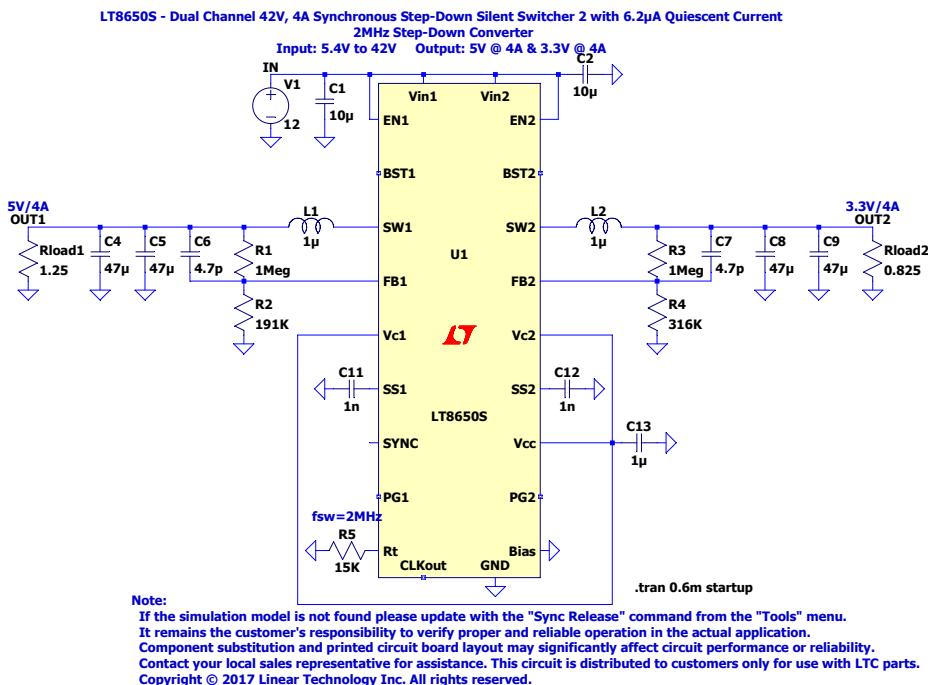


Abbildung 53: Aufbau der Beispielsimulation des LT8650S

Dieser Aufbau wurde nun auf die vorliegende Anwendung angepasst. Schritt für Schritt konnte und die Schaltung optimiert werden. Dabei wurde die Last allerdings als rein statischer DC-Strom angenommen, welcher von der ersten μ s an den vollen Strom bezieht. Dies ist nicht wirklich realitätsnah, aber gibt u.U. Hinweise auf das Verhalten bei solchen Extremsituationen. Abbildung 54 zeigt die adaptierte Simulation.

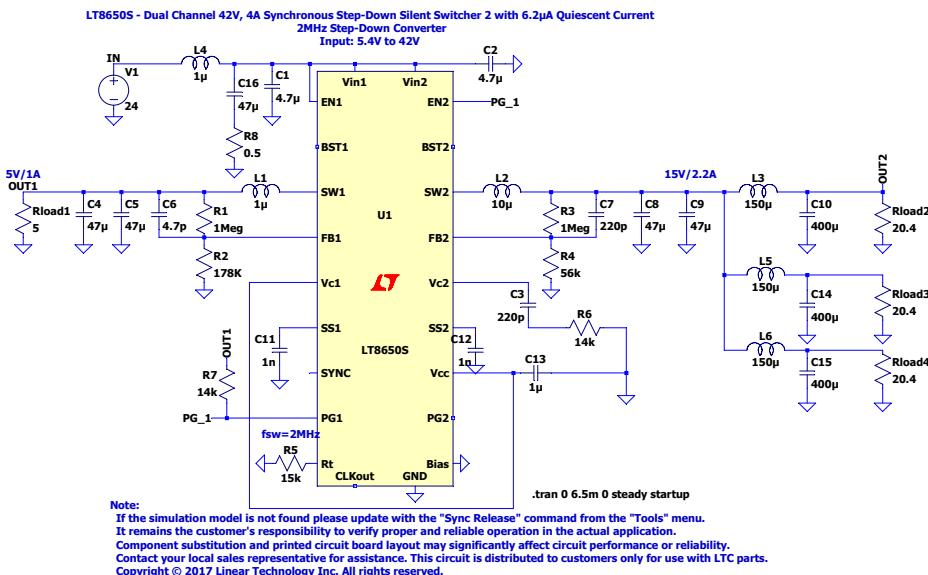


Abbildung 54: Adaptierte Simulation des LT8650S

Zu bemerken ist, dass die Schaltfrequenz f_{sw} bei 2MHz beibehalten wurde. Die sonstigen Anpassungen waren wie folgt:

12.3.1 OUT2 auf 15V

Die erste Anpassung war logischerweise die Anpassung der Ausgangsspannung des zweiten Outputs. Dazu musste lediglich **R4 auf 56k³³** gesetzt werden.

12.3.2 Lastentkopplung durch drei Ls

Da die Endstufen jeweils durch 150uH-Induktivitäten und 400uF-Kapazitäten entkoppelt werden, wurden diese entsprechend eingebunden.

12.3.3 Erhöhung der Induktivität L2

Als zentrales Bauteil eines jeden Schaltreglers fungiert die Ausgangsspule. Das Datenblatt gibt einen Anhaltspunkt, wie gross die Induktivität gewählt werden sollte:

A good first choice for the inductor value is:

$$L_{1,2} = \frac{V_{OUT1,2} + V_{SW(BOT)}}{2f_{SW}}$$

where fSW is the switching frequency in MHz, VOUT is the output voltage, VSW(BOT) is the bottom switch drop (0.12V) and L is the inductor value in μ H. - [LT8650S - Datasheet](#)

Interessant dabei ist, dass die Einheiten ($\frac{V}{Hz} = Vs$) hier keine Induktivität als Einheit ($\frac{Vs}{A}$) entsteht. Mit den hier vorhandenen Werten eingesetzt entspräche das $L_2 = \frac{15V + 0.12V}{2 \cdot 2MHz} = 3.78uH(?)$. Dies ist wohl eher als Faustregel zu verstehen. Eine andere Formel aus dem Datenblatt gibt weiteren Aufschluss über das Verhalten. Diese beschreibt den Rippelstrom (ΔI_L) in der Spule.

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) \quad (12)$$

Zudem sind weitere Formeln gegeben, welche die Auswirkungen des Rippelstroms beschreiben.

$$I_{L(PEAK)} = I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (13)$$

$$I_{OUT(MAX)} = I_{LIM} - \frac{\Delta I_L}{2} \quad (14)$$

Diese sagen also zwei Dinge aus:

- Je höher der Rippelstrom, desto höher der maximale Spulenstrom.
- Je höher der Rippelstrom, desto kleiner der maximale Ausgangsstrom.

Daher ist es ein kleiner Rippelstrom zu bevorzugen. Gemäss Formel 12 kann dies entweder durch eine höhere Schaltfrequenz, eine grössere Spule oder durch eine kleinere Differenz zwischen Vout und Vin erreicht werden. Es wurde daher eine 10uH-Spule, welche somit fast drei mal so hoch ist wie der Wert aus der Faustregel. Mit allen Werten in Formel 12 eingesetzt ergibt das $\Delta I_L = \frac{15V}{10uH \cdot 2MHz} \cdot \left(1 - \frac{15V}{24V}\right) = 281mA$.

³³Die entsprechende Formel aus dem Datenblatt: $R1 = R2 \left(\frac{V_{OUT}}{0.8V} - 1 \right)$, mit R1 zwischen FB und Output, und R2 zwischen FB und GND.

Letztenendes wurde die Spule [7443251000](#) (7.2A rated current) für die 15V-Speisung und [74404043010A](#) für die 5V-Speisung, beide von Würth Elektronik, ausgewählt.

12.3.4 Kaskadierung von OUT1 und OUT2

Generell ist es bei Audioanwendungen angebracht, die Speisung der Endstufe als letztes einzuschalten, da dadurch Pop-Geräusche bei Signalbeginn tendenziell verhindert werden. Bei der Simulation wurde zudem beobachtet, dass der Spitzenstrom der Speisung verringert werden kann wenn die Speisungen nacheinander eingeschaltet werden. Dazu musste lediglich das *PG1*-Signal mit dem *EN2*-Eingang verbunden werden.

12.3.5 Verbessertes Transientenverhalten

Für das in Abbildung [51a](#) zu sehende Transientenverhalten wurde der *VC2*-Pin über eine RC-Serieschaltung auf GND verbunden. Die Werte wurden aus dem Datenblatt übernommen³⁴.

12.3.6 Bessere Stabilität durch Anpassung des FB-Kondensators

Es wurde zudem beobachtet, dass die Schwinganfälligkeit erheblich verbessert werden konnte, wenn für *C7* ein 220pF-Kondensator eingesetzt wurde.

12.3.7 Eingangsnetzwerk

Im Datenblatt wird am Ende des Kapitels *Input Capacitor* eine Überspannung erwähnt, die durch eine Kombination von Keramikkondensatoren mit niedrigem ESR und einer parasitären Kabelinduktion entsteht:

[...] A second precaution regarding the ceramic input capacitor concerns the maximum input voltage rating of the LT8650S. A ceramic input capacitor combined with trace or cable inductance forms a high quality (under damped) tank circuit. If the LT8650S circuit is plugged into a live supply, the input voltage can ring to twice its nominal value, possibly exceeding the LT8650S's voltage rating. This situation is easily avoided (see Analog Devices Application Note 88). - [LT8650S - Datasheet](#)

Die erwähnte Überspannung entsteht genau dann, wenn ein Netzteil über ein langes Kabel und einem Schalter mit noch ungeladenen Keramikkondensatoren verbunden ist. Genau das ist ja die Situation hier! In der Application Note³⁵ wird die Anwendung eines Snubber-Netzwerkes, also eines grösseren Kondensators mit einem kleinen (0.5Ohm) Widerstand in Serie. Dieser sozusagen künstlich verschlechterte Kondensator sorgt dafür, dass Energie weiterhin aus dem Netzwerk entzogen sobald die Keramikkondensatoren geladen sind. Ansonsten würde die Spule einen stark abfallenden Strom "sehen" und eine Spannung erzeugen, welche sich zu den bereits vorhandenen 24V hinzubaddiert. In Abbildung [56](#) ist der direkte Vergleich zwischen dem Aufstartverhalten mit und ohne Snubber zu sehen. Dabei wurde ein 47uH-Kondensator und einem

³⁴Hier könnte noch weiter optimiert werden, jedoch war dies aus Zeitgründen nicht mehr möglich.

³⁵Siehe: Perica, [Application Note 88: Ceramic Input Capacitors Can Cause Overvoltage Transients](#)

0.50Ohm-Widerstand in Serie ausgewählt. Zu beachten ist, dass bei 56a nicht nur eine Spannungsüberhöhung stattfindet sondern auch Strom zurück in die Speisung fliesst! Das in 56b zu sehende Aufstartverhalten wird allerdings erkauft mit einem erhöhtem Eingangsstrom. Da dieser Strom allerdings nur wenige μs andauert, kann dieser als unproblematisch erachtet werden bzw. sollten Netzteile mit einem Einschaltstrom umgehen können.

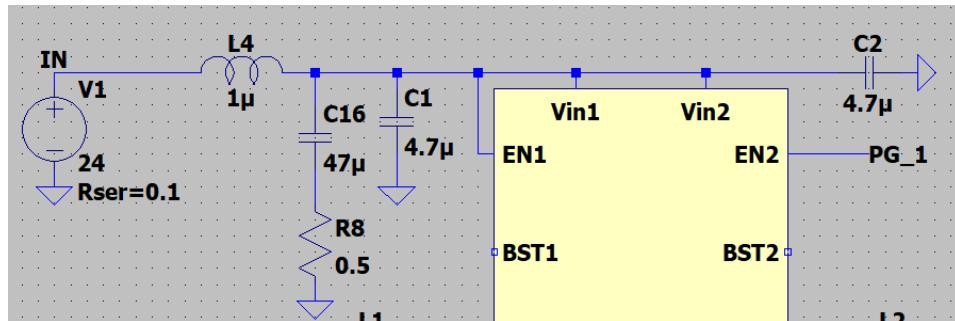


Abbildung 55: Das Eingangsnetzwerk

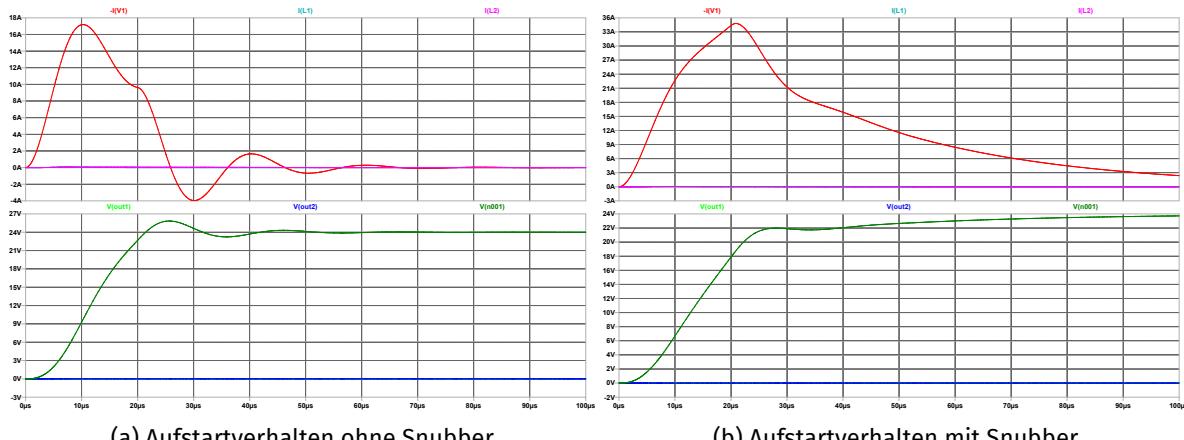


Abbildung 56: Der Snubber stabilisiert das System

Zusätzlich wurden zwei $4.7\mu\text{H}$ Keramikkondensatoren gemäss dem Datenblatt³⁶ verwendet.

12.3.8 Efficiency Report

LTS spice bietet auch die Möglichkeit, einen Efficiency Report zu generieren. Bei diesem wird für jedes Bauteil sowohl RMS- und Peak-Ströme als auch die Verlustleistung berechnet. Dabei werden bei reaktiven Bauteilen ein gesondertes Verfahren angewandt. In Abbildung 57 ist der gesamte Report zu sehen.

³⁶Siehe Input Capacitor aus *LT8650S - Datasheet*

--- Efficiency Report ---

Efficiency: 0.0%

Input: 39W @ 23.9V
Output: 0W @ 0V

Ref.	Irms	Ipeak	Dissipation
C1	359mA	747mA	6mW
C2	359mA	747mA	6mW
C3	0mA	0mA	0mW
C4	295mA	525mA	0mW
C5	295mA	525mA	0mW
C6	0mA	0mA	0mW
C7	0mA	0mA	0mW
C8	40mA	75mA	0mW
C9	40mA	75mA	0mW
C10	187mA	187mA	1mW
C11	0mA	0mA	0mW
C12	0mA	0mA	0mW
C13	20mA	336mA	0mW
C14	187mA	187mA	1mW
C15	187mA	187mA	1mW
C16	34mA	78mA	0mW
L1	1193mA	2108mA	20mW
L2	1625mA	1775mA	43mW
L3	542mA	542mA	104mW
L4	1291mA	1295mA	83mW
L5	542mA	542mA	104mW
L6	542mA	542mA	104mW
R1	0mA	0mA	20μW
R2	0mA	0mA	4μW
R3	0mA	0mA	204μW
R4	0mA	0mA	11μW
R5	0mA	0mA	67μW
R6	0mA	0mA	0μW
R7	0mA	0mA	0μW
R8	34mA	78mA	581μW
Rload1	1058mA	1059mA	5600mW
Rload2	729mA	729mA	10849mW
Rload3	729mA	729mA	10849mW
Rload4	729mA	729mA	10849mW
U1	1790mA	3477mA	372mW

Abbildung 57: Der Efficiency Report der Simulation

Zu beachten ist, dass dieser von einer einzelnen Last ausgeht. Da hier mehrere Lasten anliegen, kann der Report nicht die "richtige" Last bestimmen. Die Effizienz kann jedoch einfach rechnerisch bestimmt werden:

$$\mu_{Schaltregler} = \frac{P_{out}}{P_{in}} = \frac{\sum_{n=1}^{N_{Loads}} P_{Load}}{P_{in}} \rightarrow \mu_{Schaltregler} = \frac{5.6W + 3 \cdot 10.849W}{39W} = 97.81\%$$

12.3.9 Kontrolle Wärmeverhalten

Mit den Daten aus dem Efficiency Report konnte nun abgeschätzt werden, wie warm der Schaltregler während des Betriebs werden könnte und ob dieser u.U. einen Kühlkörper brauchte. Da eine genaue Simulation zeitaufwändig und keine Software verfügbar war, wurde eine andere Methode angewandt:

Auf der Webseite [PCB Temperature Calculator](#) war nebst anderen ein Berechnungstool verfügbar, mit welchem die voraussichtliche Junction-Temperatur³⁷ eines Chips berechnet werden kann. Diese ist von sehr vielen Umgebungsgrößen wie größe des PCBs, Anteil der Kupferfläche, Anzahl Vias, Luftstrom etc. ab-

³⁷Also die Temperatur zwischen zwei Materialien im Silizium-Chip. Überschreiten der maximalen Junction-Temperatur führt zur Zerstörung des Bauteils.

hängig und recht aufwändig zu berechnen. Mit diesem Tool konnten nun die Dimensionen sowie Kenndaten eingetragen und alle Berechnungen³⁸ automatisch durchgeführt werden. Somit konnte nicht nur die Junction-Temperatur abgeschätzt werden, sondern auch der thermische Widerstand zwischen Junction und Umgebung, also welche Temperaturdifferenz pro Watt Verlustleistung entsteht.

Abbildung 58 zeigt alle eingegebenen Daten, wovon einige zu diesem Zeitpunkt Schätzungen waren. Das Resultat (58f) zeigte bei 0.5W Verlustleistung eine Junctiontemperatur von 36.7 °C. Im Datenblatt des LT8650S wird eine maximale Junctiontemperatur von 125° bis 150° C angegeben³⁹.

Somit wurde entschieden, dass der Schaltregler **kein Kühlkörper** braucht.

PCB Layers	Air Flow	Device	Via	Heat Sink	Calculate																																
PCB Dimensions																																					
 L: 150 mm W: 150 mm																																					
PCB Layers																																					
Number of Layers: 4 <table border="1"> <thead> <tr> <th>Material</th> <th>Thickness [mm]</th> <th>% Coverage</th> <th>Device</th> </tr> </thead> <tbody> <tr> <td>Copper</td> <td>0.04</td> <td>50</td> <td>L1</td> </tr> <tr> <td>FR-4/Pre-preg</td> <td>0.13626</td> <td>-</td> <td>L2</td> </tr> <tr> <td>Copper</td> <td>0.035</td> <td>60</td> <td>L3</td> </tr> <tr> <td>FR-4/Pre-preg</td> <td>1.13</td> <td>-</td> <td>L4</td> </tr> <tr> <td>Copper</td> <td>0.035</td> <td>60</td> <td></td> </tr> <tr> <td>FR-4/Pre-preg</td> <td>0.13626</td> <td>-</td> <td></td> </tr> <tr> <td>Copper</td> <td>0.04</td> <td>50</td> <td></td> </tr> </tbody> </table>						Material	Thickness [mm]	% Coverage	Device	Copper	0.04	50	L1	FR-4/Pre-preg	0.13626	-	L2	Copper	0.035	60	L3	FR-4/Pre-preg	1.13	-	L4	Copper	0.035	60		FR-4/Pre-preg	0.13626	-		Copper	0.04	50	
Material	Thickness [mm]	% Coverage	Device																																		
Copper	0.04	50	L1																																		
FR-4/Pre-preg	0.13626	-	L2																																		
Copper	0.035	60	L3																																		
FR-4/Pre-preg	1.13	-	L4																																		
Copper	0.035	60																																			
FR-4/Pre-preg	0.13626	-																																			
Copper	0.04	50																																			

(a) Daten des PCBs

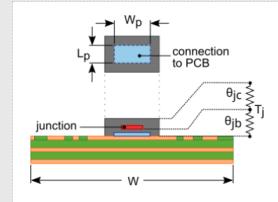
Ambient Temperature: 25 °C
PCB Emissivity: 0.9
Flow
<input checked="" type="radio"/> Natural Convection <input type="radio"/> Forced Convection


(b) Daten der Umgebungsluft

³⁸Die genauen Berechnungsmethoden waren hier hinterlegt: [How to calculate the thermal resistance of a PCB](#)
³⁹Es gab verschiedene Modellnummern, welche zum Teil einen erweiterten Temperaturbereich besitzen.

Device Specifications

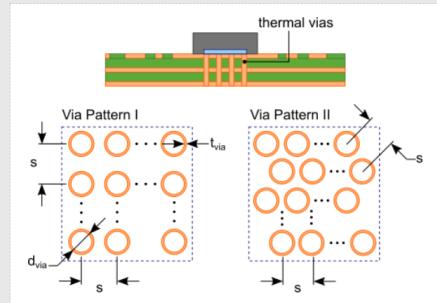
W_p :	4.4	mm
L_p :	2.4	mm
P :	0.52	Watts
θ_{jp} :	4.92	°C/W
θ_{jc} (top):	30.24	°C/W
emissivity:	0.9	



(c) Daten des Chips

Thermal Vias

d_{via} :	0.3	mm
t_{via} :	0.02	mm
k_{via} :	400	W/(m·K)
<input checked="" type="radio"/> Via Pattern I		
<input type="radio"/> Via Pattern II		
s :	0.4	mm
<input type="checkbox"/> Filled Thermal Vias		
k_{filler} :	0.9	W/(m·K)



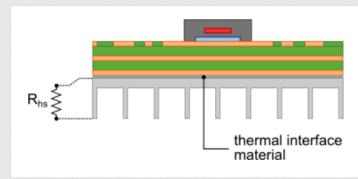
(d) Daten der Vias

Heat Sink

Attached to PCB

Attached to device

R_{hs} :	2	°C/W
<input type="checkbox"/> Thermal interface material		
t_{int} :	0.5	mm
k_{int} :	1.2	W/(m·K)



(e) Daten des Kühlkörpers (nicht vorhanden)

Results

36.7 °C	22.4 °C/W	Dissipation from PCB surface : 0.518 W
Junction Temperature	Junction to Ambient Thermal Resistance	Dissipation from device top : 0.00163 W

(f) Resultat der Temperaturberechnung

Abbildung 58: Berechnungsdaten für die Temperaturberechnung

12.4 Schema Driverboard

Nun konnte mit dem Schema begonnen werden. Die Bauteile wurden weitgehend gemäss dem Blockschaltbild in Abbildung 52 eingefügt. Jedoch wurden im Zuge der Arbeit einige Änderungen vorgenommen:

12.4.1 Überwachungs-ADC

Dieser Teil wurde nicht umgesetzt, da mit Testpunkten alle Spannungen gut genug zugänglich waren. Zudem hätte ein Multiplexer eingesetzt werden müssen, was alles kompliziert gemacht und wenig Nutzen gebracht hätte.

12.4.2 Stifteleiste für externes Modul

Eine eigene Stifteleiste für den Anschluss eines externen Modules wurde vorgesehen. Auf dieser sind alle TDM-Signale, I2C sowie 5V und 3.3V-Speisungen enthalten.

12.4.3 Sicherungen

Speisespannungen wurden nicht direkt auf die Testpins verbunden. Stattdessen wurden rücksetzbaren PTC-Sicherungen verwendet. Diese besitzen eine Polymer-Schicht mit Kohlenstoff-Granulaten, welche bei Erhitzung aufquillt und die Kontakte zwischen den einzelnen Granulaten unterbrechen. Sobald die Temperatur wieder unter ein Limit fällt, fällt der elektrische Widerstand wieder unter den Nominalwert. Somit ist die Gefahr einer unabsichtlichen Zerstörung deutlich verringert. Für das externe Modul wurden Sicherungen mit 1.25A vorgesehen, für reine Testpins 0.25A-Sicherungen.

12.4.4 Diode für die 5V-Speisung des Milan Moduls

Da das MILAN-Modul einen PoE-Baustein besitzt wäre es theoretisch möglich, dass dieses an einen Switch mit PoE angeschlossen könnte. In diesem Fall würden plötzlich zwei 5V-Speisungen kurzgeschlossen. Man hätte hier auch eine Speisungs-Umschaltung realisieren können. Jedoch gab es eine einfachere Möglichkeit: Nach kurzer Recherche konnte das dort verwendete PoE-Modul eruiert werden (AG9905LP). In dessen Datenblatt ist klar ersichtlich, dass am Ausgang eine Diode in Serie verwendet wird (Abbildung 59). Somit kann die interne 5V-Speisung ebenfalls mit einer 5V-Diode geschützt werden.

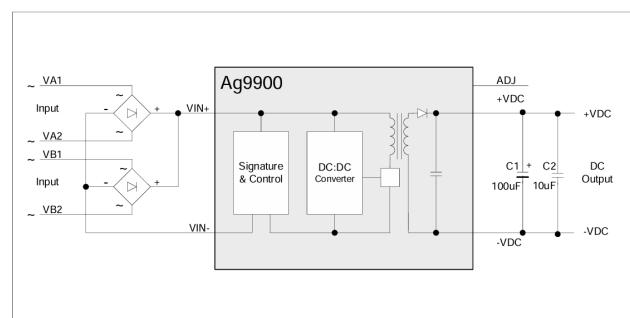


Figure 1: Block Diagram

Abbildung 59: Das Blockschaltbild des Ag9900 PoE-Moduls

12.4.5 Resetschaltung

Anstatt einer fixen Lötbrücke wurde eine flexible Lösung eingesetzt: Es sollte sowohl die Möglichkeit erhalten bleiben, das Reset-Signal des Milan-Moduls mit dem Group-SDZ zu verbinden oder zu trennen als auch manuell einen Reset auszulösen. Zu diesem Zweck wurde ein Logik-Buffer mit Open-Drain Ausgängen (74LVC2G07) eingesetzt, dessen Ausgänge kurzgeschlossen werden können. Zudem wurde ein Schalter eingebaut, der das Reset-Signal des Moduls vom Group-SDZ abtrennt. Somit bleibt volle Flexibilität erhalten. Abbildung 60 zeigt die Resetschaltung.

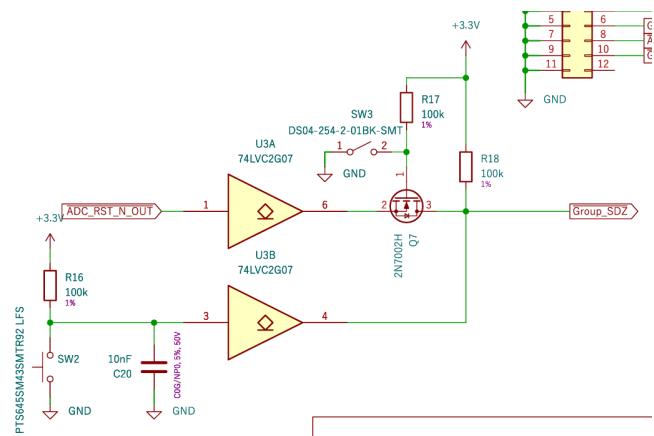


Abbildung 60: Die Resetschaltung

12.4.6 Endstufenkodierung

Die Endstufen wurden grösstenteils gemäss den Angaben im Datenblatt beschaltet. Speziell zu beachten gab nur die I²C-Adresskonfiguration, für die bei jeder Endstufe die zwei ADR0 und ADR1-Eingänge ein wenig anders beschaltet werden mussten. Abbildung 61 zeigt, wie diese für die Adressen 0x6C bis 0x73 konfiguriert werden können.

Table 2. I²C Device Identifier (ID) Generation

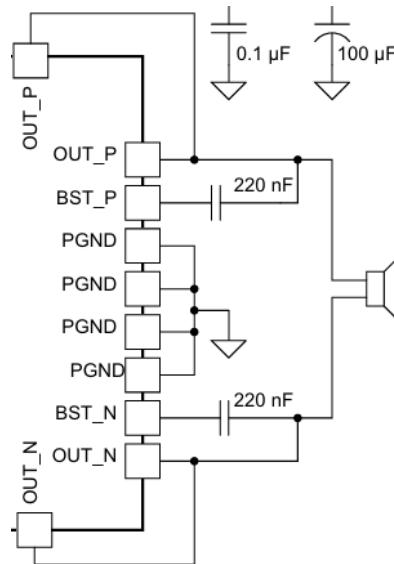
ADR1	ADR0	I ² C_DEV_ID	DEFAULT TDM SLOT
Short to GND	Short to GND	0x6C	0
	22-kΩ to GND	0x6D	1
	22-kΩ to DVDD	0x6E	2
	Short to DVDD	0x6F	3
22-kΩ to GND	Short to GND	0x70	4
	22-kΩ to GND	0x71	5
	22-kΩ to DVDD	0x72	6
	Short to DVDD	0x73	7

Abbildung 61: Die I²C-Adresse bestimmt auch den Standardmässigen TDM-Slot

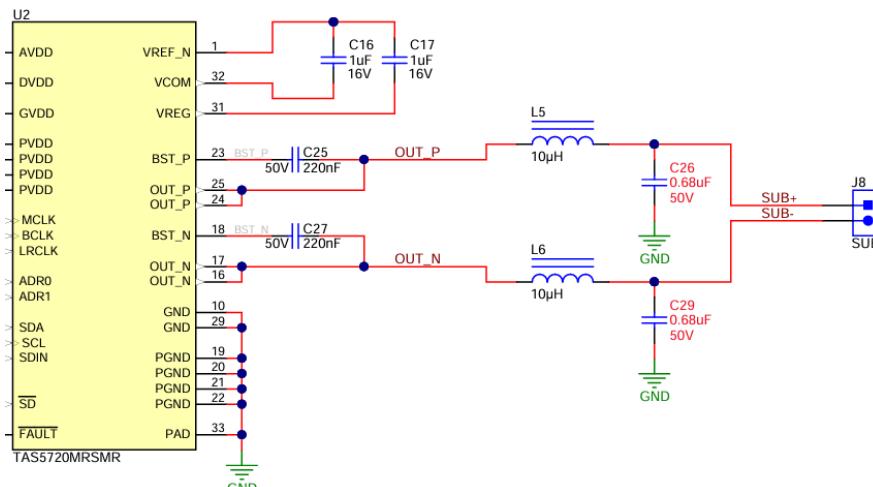
12.4.7 Ausgangsfilter

In der Regel werden für die Ausgänge von D-Klasse Endstufen noch einige passive Filterbausteine benötigt. Diese werden in der Beispielschaltung⁴⁰ des TAS5720M allerdings nicht gezeigt. Erstaunlicherweise sind diese jedoch im Evaluation Board (TAS5825MEVM) enthalten. Abbildungen 62a und 62b zeigen das Datenblatt und die Anwendung auf einem Eval-Board. Letztendlich wurde entschieden, Bauteile für diese Filter vorzusehen, jedoch unbestückt zu lassen oder mit einem OR-Widerstand zu überbrücken.

⁴⁰Kapitel 8.2 Typical Application im Datenblatt



(a) Die Ausgänge des TAS5720 ohne Filter...



(b) ... auf dem TAS5825MEVM jedoch mit

Abbildung 62: Der Vergleich zwischen verschiedenen Anwendungen des TAS5720 zeigte Unterschiede

12.4.8 Speisungsumschaltung

Die Schaltung zur automatischen Umschaltung der Speisung von externer zu interner 3.3V-Speisung ist in Abbildung 63 zu sehen. Q3 leitet nur, wenn 3.3V-ext anliegt. Q5 leitet nur, wenn 3.3V-ext **nicht** anliegt. Somit war sichergestellt, dass +3.3V immer nur von einer Speisung gespiesen wird und keine Kurzschlüsse entstehen.

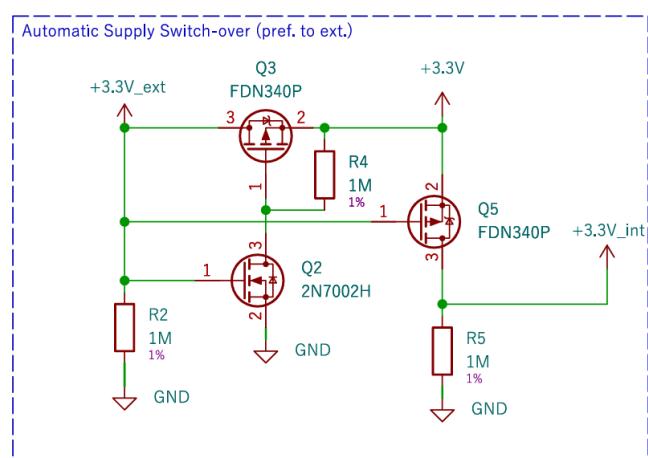


Abbildung 63: Die Umschaltungsschaltung

12.4.9 Testsignale

Es wurden mehrere Stifteleisten für die Testsignale definiert:

Steckerbezeichnung	Zweck	Signale
J2	Speisungsüberwachung	+24V, +5.3V, 3.3V_int, PG_1, PG_2, U1_temp
J4	Anschluss für externes TDM-Modul	+5.3V, +3.3V_int, TDM-Signale, I2C-Signale
J5	Überwachung der Steuersignale	+3.3V_ext, +5V_ext, GPIO, ADC_RST, Group_SDZ
J6	Endstufenausgänge	Alle Endstufenausgänge
J8	FAULT-Signale	FAULT_0 bis FAULT_5

Tabelle 6: Die Verteilung der Testsignale

12.4.10 Schema komplett

Das komplette Schema ist im Anhang [A Schema Driverboard](#) zu sehen.

12.5 Layout Driverboard

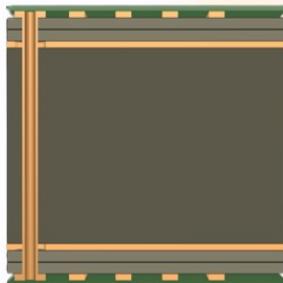
Es wurde ein 4-Lagen PCB für das Driverboard vorgesehen. Die Firma [AISLER](#) stellt PCBs direkt in der EU her und bietet auch einen Bestückungsservice an. Für KiCAD bietet die Firma ein Plugin an, mit welchen die Daten mit einem einzigen Mausklick auf den Aisler-Server gespielt werden können. Dadurch erübrigts sich jegliches Erzeugen von Gerber-Daten. Das genaue Stack-up eines 4-Lagen PCBs von Aisler ist in Abbildung [64](#) zu sehen. Darüber hinaus liess sich von der Aisler-Webseite Parameter für den DRC-Check, also die Überprüfung der PCB-Regeln, herunterladen⁴¹.

⁴¹Die kompletten Regeln können hier eingesehen werden: Thea, [4 Layer 1.6mm ENIG Design Rules](#)

4 Layer Stackup



AISLER



Supplier	Description	ϵ_r	Base Thickness [µm]	Processed (final) Thickness [µm]
Peters	Elpemer AS 2467 SM-DG (green)	3,70	25,00	25,00
Elga	Copper foil 18um		18,00	40,00
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
			35,00	35,00
Panasonic	FR4 Core / R-1566(W)	4,60	1130,00	1130,00
			35,00	35,00
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Elga	Copper foil 18um		18,00	40,00
Peters	Elpemer AS 2467 SM-DG (green)	3,70	25,00	25,00

Abbildung 64: Die 4-Lagen Schichtung des PCB

12.5.1 Platzierung und Dimensionen des Prints

Für das effektive Layout des Prints wurde zuerst im Schacht des Gehäuses (Siehe Abb. 6) das MILAN-Modul (Abb. 29) platziert und dann die Umrisse des Driverboards skizziert. Abbildung 65 zeigt die Platzierung. Anschliessend wurde dieser Umriss als .svg in KiCAD importiert.

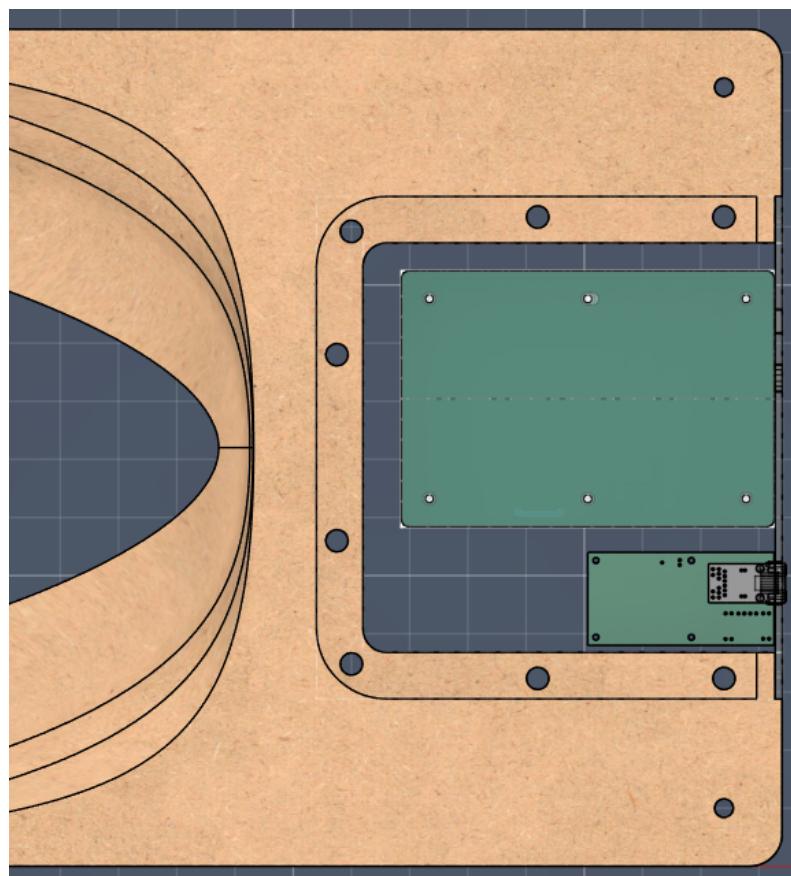


Abbildung 65: Platzierung des Driverboards im Gehäuse

12.5.2 GND-Fläche

Es wurde zunächst eine GND-Fläche angelegt, welche möglichst Sternförmig aufgeteilt wurde: Idealerweise hat jedes einzelne Bauteil eine eigene, getrennte Rückführung zum zentralen GND-Punkt⁴². Da dies in der Realität nicht immer so umsetzbar ist, können zumindest grobe Schaltungsteile, wie z.B. zwei Endstufenschaltungen, zusammen zurückgeführt werden und von den anderen getrennt werden.

Zusätzlich dazu wurde an den Rändern entlang eine weitere separat geführte GND-Leitung gelegt und mit zahlreichen Vias versehen. Auf der gegenüberliegenden Seite des GND-Punkts wurde diese Leitung wieder aufgeteilt, sodass eine klammerförmige Außenleitung entsteht. Diese wirkt als eine Art faradayischer Käfig und leitet zumindest einen Teil der ein- oder austretenden Elektromagnetischen Wellen ab.

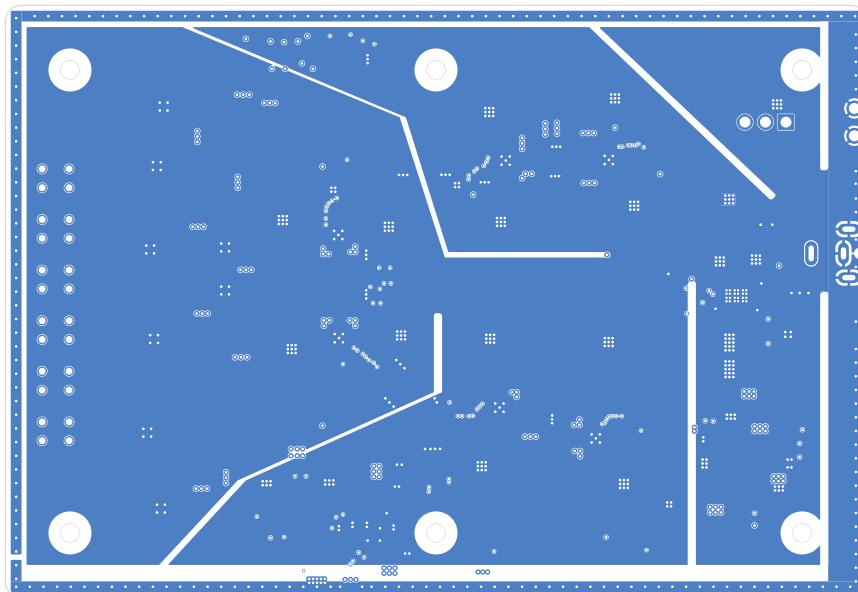


Abbildung 66: Das GND-Layer des Driverboards

12.5.3 Bauteilplatzierung

Die Footprints aller Bauteile mussten korrekt importiert, und sowohl die Pin-Nummerierung als auch die Belegung kontrolliert werden. In den Datenblättern des Schaltreglers und der Endstufe waren zudem Empfehlungen zur Platzierung der einzelnen Bauteile enthalten. Dies wurde so weit möglich beachtet.

Bei der Anordnung der Endstufen ergab es sich, sie am einfachsten Ringförmig angeordnet wurden. Es wurde auch beachtet, dass die Speisungspins gegen innen und die Ausgänge alle gegen aussen gerichtet sind. Abbildung 67 zeigt die gesamte Platzierung der Bauteile und den Siebdruck.

⁴²Ob dies auch für Koppelungs-Cs der Fall ist kann gestritten werden. Es gibt Argumente dafür und dagegen.

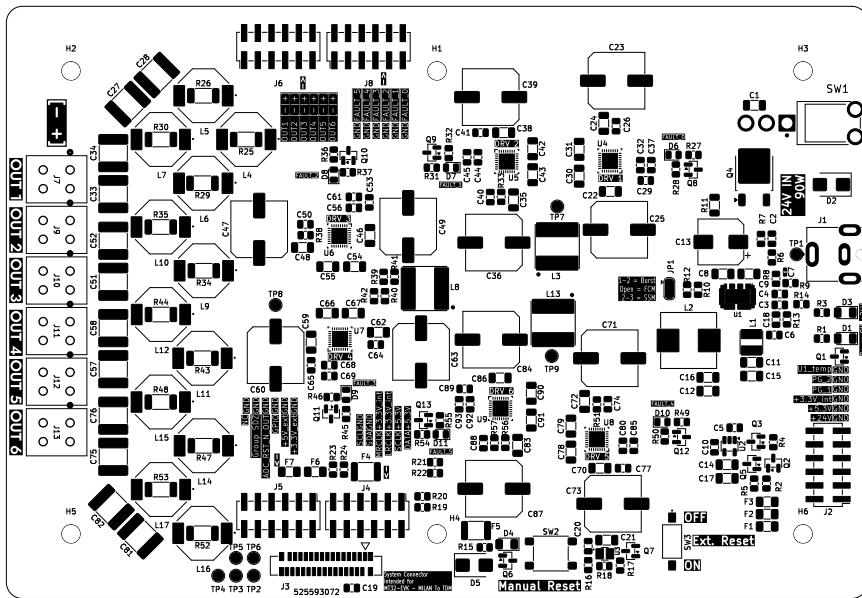


Abbildung 67: Die Bauteilplatzierung

12.5.4 Signalführung

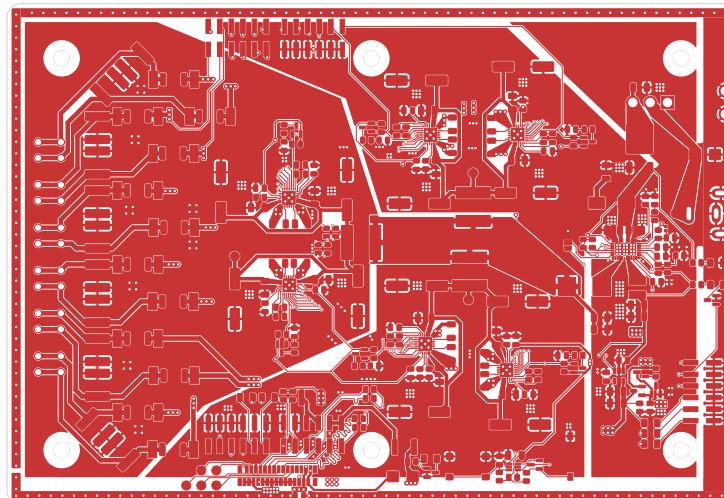
Grundsätzlich wurde versucht, wo immer möglich, folgende Grundsätze einzuhalten:

- Ground Layer nie für Signalführung nutzen.
 - Auf Layer 2 eher nur horizontale Signalwege.
 - Auf Layer 3 eher nur vertikale Signalwege.
 - Hochfrequente Signale wie I2C oder TDM wo möglich auf Layer 2 und 3 führen.
 - Nicht sparen bei Vias, besonders auf Speisungen.
 - Koppelkondensatoren direkt mit den Speisungspins verbinden.
 - Bei hohen Strömen besser eine Fläche einsetzen als ein Trace.

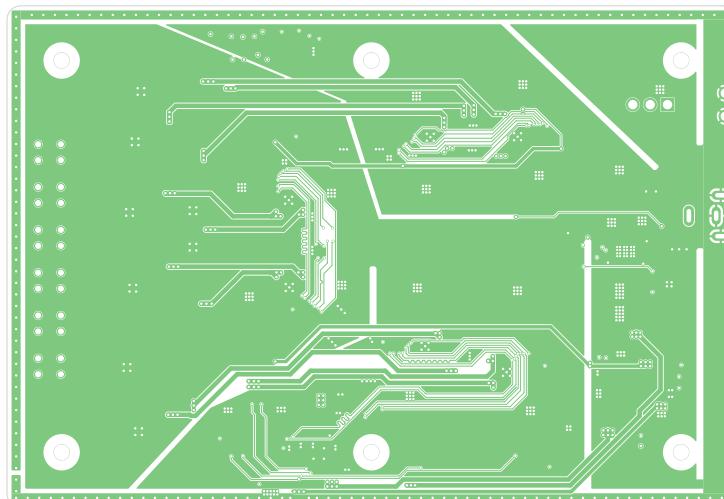
Diese Regeln sollen vor allem dazu führen, dass A. GND-Rückführungen möglichst direkt verlaufen und B. Hochfrequente Stromspitzen möglichst lokal abgefangen werden.

12.5.5 Signal-Layers

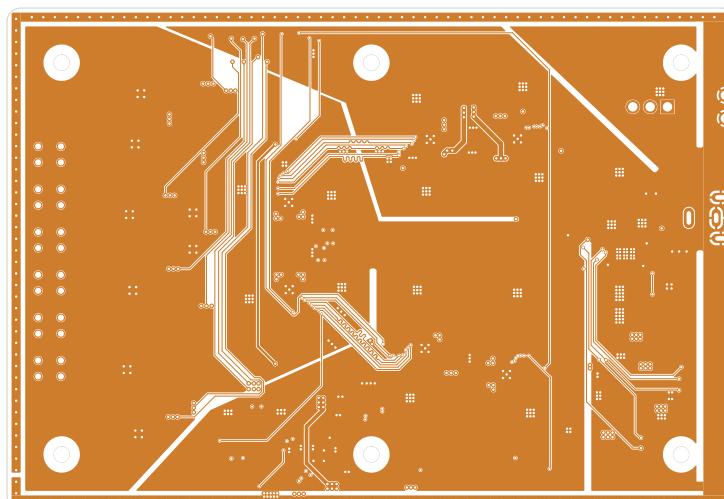
Abbildung 68 zeigt die restlichen Layers, welche gemäss den beschriebenen Regeln designt wurden.



(a) Top Layer des PCB



(b) Layer 2 des PCB



(c) Layer 3 des PCB

Abbildung 68: Die restlichen Layers des PCB

12.5.6 Reflektionen TDM-Signale

Aus der Platzierung ergab sich, dass die TDM-Signale in S-Form über das ganze PCB geführt werden mussten. Hinzu kam, dass die Chips jeweils 180° gedreht waren, was dazu führte, dass die Signale sich jeweils überkreuzten. Um eine möglichst kompakte Signalführung zu erreichen, mussten die Signale zwischen Layer 2 und 3 hin- und hergewechselt werden.

Nun war insbesondere das BCLK-Signal mit bis zu 25MHz getaktet. Bei diesen Frequenzen mussten elektrische Signalreflektionen beachtet werden. Auf dem MILAN-Modul war bereits ein Serie-Termininierungswiderstand von 33 Ohm vorhanden. Somit war der Signalweg wie folgt:

- XMOS-Prozessor (Signalquelle)
- 33-Ohm Seriewiderstand
- Trace auf MILAN-Board
- System Connector
- 10cm-Flachbandkabel
- System Connector
- evtl. weiterer Seriewiderstand
- Via zu Layer 2
- Via zu Layer 3, mit Stichleitung zum Chip
- Via zu Layer 2, mit Stichleitung zum Chip
- etc.

Dieser Aufbau war physikalisch gesehen recht komplex. Es standen auch weder die genauen Leitungsparameter aller Teile (z.B. vom Flachbandkabel) noch ein Simulationssoftware zur Verfügung.

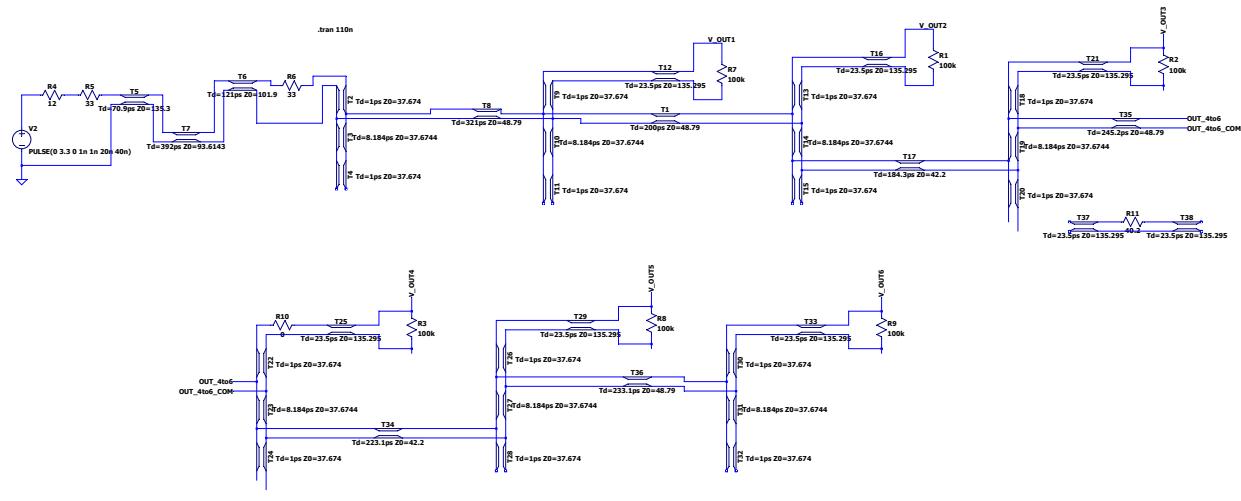
Um jedoch trotzdem eine Aussage über das Reflektionsverhalten machen zu können, wurde in LTSpice der Aufbau mit Lossless Transmission Line-Elementen⁴³ nachgebildet.

Zur Berechnung der Impedanz- und Zeitwerte für Traces und Vias wurden zwei Tool verwendet und die entsprechenden Werte aus Abbildung 64 verwendet:

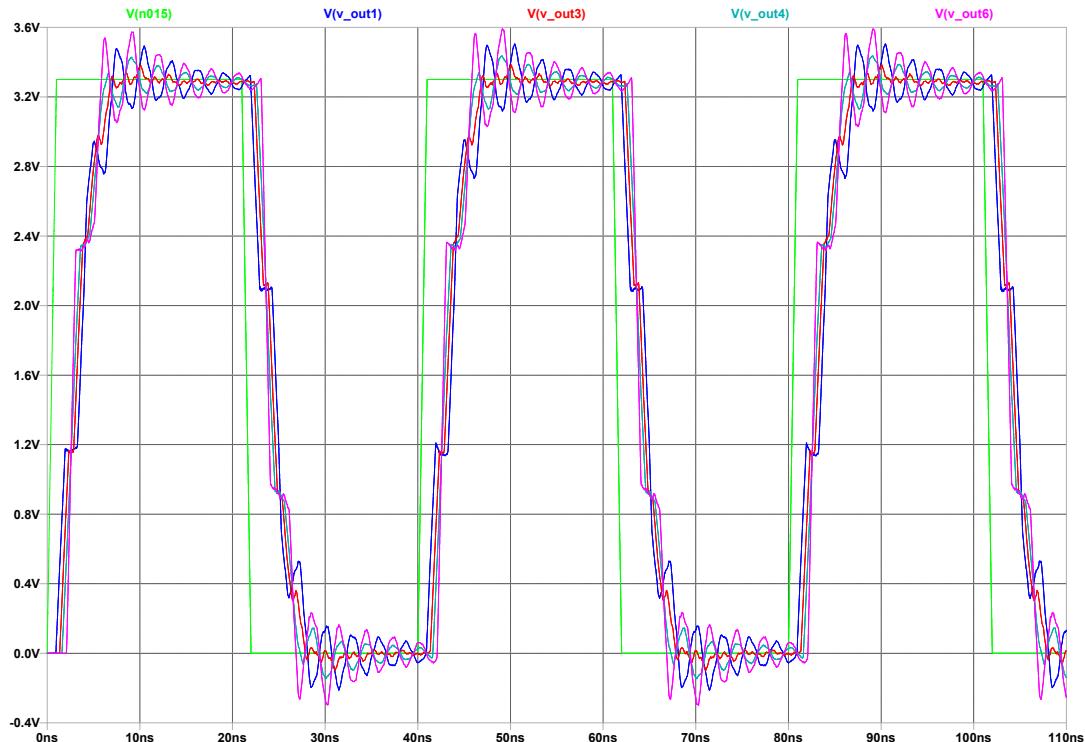
- **Via Calculator:** [Via Impedance Calculator](#), ein Online-Tool von Sierra Circuits
- **Traces:** Transmission Line Calculator von KiCAD. Siehe: [Calculator Tools: TransLine](#).

Danach wurde die Simulation aufgesetzt (siehe Abbildung 69a). Die Enden von Vias wurde dabei als unterminierte Transmission Lines angesehen. Dabei zeigte sich, dass sehr viele Verzerrungen und Überschwinger entstehen, auch mit einem weiteren 33-Ohm Seriewiderstand auf dem Driverboard. Abbildung 69b zeigt den Signalverlauf.

⁴³Es standen auch Lossy Transmission Line Elemente zur Verfügung, deren Simulation bzw. Berechnung war allerdings wesentlich zeitaufwändiger.



(a) Simulationsaufbau mit einer Serieterminierung



(b) Signalverlauf mit einer Serieterminierung

Abbildung 69: Die Simulation mit einer Serieterminierung zeigte ungenügendes Verhalten.

Ein optimales Resultat wurde gefunden, als zwischen dem 3. und 4. Ausgang ein weiterer Seriewiderstand eingefügt wurde und beide auf 40.2 Ohm gesetzt wurden. Der dadurch entstehende Signalverlauf (70b) zeigte deutlich besseres Verhalten.

Daher wurden für die TDM-Signale jeweils zwei Serieterminierungen^a von 40.2 Ohm eingefügt.

^aWiderstände R19-22 und R39-42

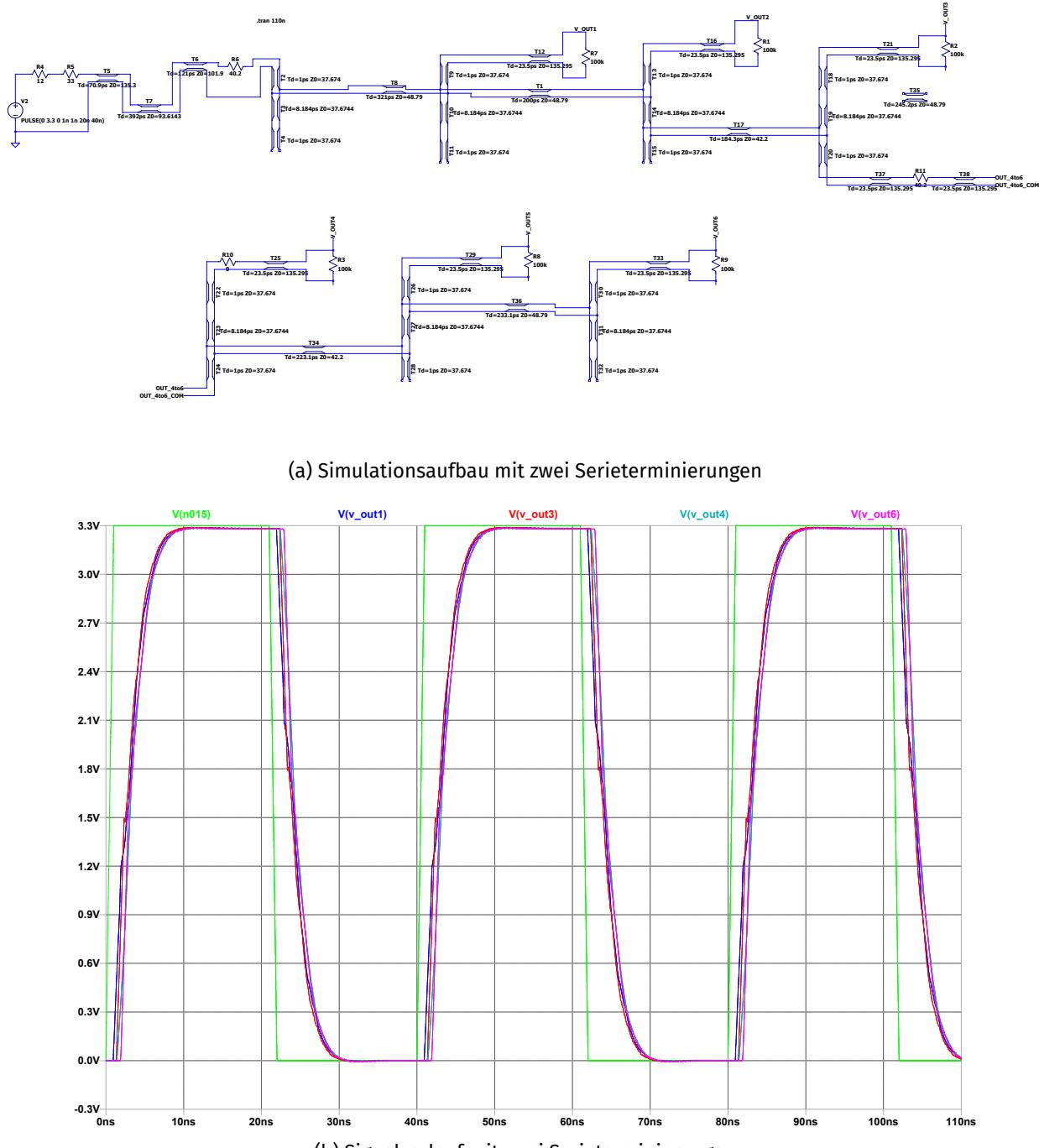


Abbildung 70: Mit zwei Serieterminierungen zeigte das Signal besseres Verhalten.

Des weiteren wurde die Länge der TDM-Signaltraces aufeinander abgestimmt. Dies verhinderte Laufzeitunterschiede, welche zu falschen Samplewerten führen könnten.

12.6 Rendering PCB

Mittels den CAD Programmen KiCAD und Fusion360 konnte das Driverboard separat und im Gehäuse gerendert werden. Abbildung 71 zeigt das fertige Driverboard, Abbildung 72a das Gehäuse mit den beiden PCBs von vorne und Abbildung 72b als Detailansicht⁴⁴.



Abbildung 71: Render des Driverboards



(a) Ansicht von vorne



(b) Detailansicht

Abbildung 72: Renderings mit Gehäuse

⁴⁴Der Kippschalter passte aus reinem Zufall genau in die Aussparung.

13 Herstellung/Zusammenbau

13.1 Herstellung/Bestellung von Milan-Modul und Driverboard

Mitte Oktober wurde das Milan-Modul und eine USB-to-Milan Bridge bei Joyned.at bestellt. Die Lieferung wurde zunächst auf Ende November angekündigt.

Zudem trat bei Aisler bei der Herstellung des Driverboards ein Fehler auf, wodurch das Board nochmals neu hergestellt werden musste. Dies verzögerte die Lieferung des Driverboards ebenfalls auf Ende November.

13.2 Herstellung Gehäuse

Plattenmaterial Bei der Fertigstellung des Gehäusedesigns wurde eine Empfehlung für die Exciterverwendung auf der Herstellerseite gefunden. Dieser *Buyers Guide* enthielt eine interessante Passage und Abbildung (73) über die Befestigung von Exciterpanels. Darin wird empfohlen, mit Excitern ausgestattete Panels nicht fest an einen Rahmen zu montieren, sondern mittels eines Übergangs aus Schaum, Silikon oder Gummi.

As described earlier, prior to being radiated into the room by the vibrating panel surface, acoustic waves first travel through the material of the panel itself, as though it were its own acoustic environment, with its own speed of sound. When these traveling waves in the panel material encounter a different acoustic impedance (such as a different material or a panel edge), some or all of the traveling wave is reflected and propagates in a new direction across the panel. In some instances it may be desirable to reduce this reflected energy to improve clarity and transient response, and this can be achieved through controlled termination of the panel edge, or by applying a soft damping material to the panel itself.

Aus: *EXCITERS and TACTILE TRANSDUCERS 101, An Introduction*

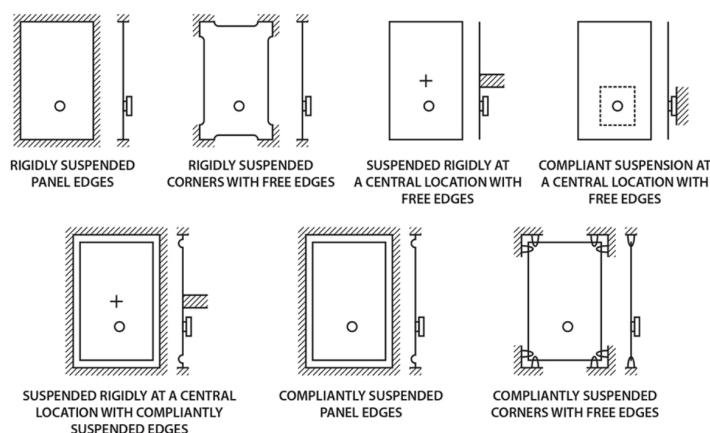


Abbildung 73: Methoden zur Befestigung der Exciterpanels

Daher wurde das Gehäusedesign dahingehend geändert das die Exciterplatten nicht fix an den Rahmen geleimt werden sondern mittels Gummidurchführungen (engl. Grommets) auf den Rahmen geschraubt werden. Da diese meist nur für eine Plattendicke von ca. 1.5mm erhältlich waren, und nur Plexiglasplatten in

dieser Dicke erhältlich waren, wurde das Panelmaterial kurzerhand von MDF auf Plexiglas geändert und entsprechende Aussparungen für die Grommets vorgesehen. Abbildung 74 zeigt eine solche Schraubentülle.



Abbildung 74: Eine Schraubentülle aus Gummi verhindert Reflektionen

Lagenschichtung Das 3D-Modell des Gehäuses wurde in 8 Schichten aufgeteilt, welche aus 8mm MDF hergestellt werden sollten. Dazu wurde ein CO₂-Lasercutter des Fablab Winterthur⁴⁵ verwendet. Abbildung 75a zeigt den Laser in Aktion und 75b das Zwischenresultat. Nach Herstellung der Schichten wurden diese mit Holzleim zusammengefügt. Für die genaue Positionierung wurden Durchgangslöcher vorgesehen, deren Durchmesser gerade genug Platz für eine M8-Schraube bot. Für die Halterung der Exciterplatten wurden M6-Schraubmuttern vorgesehen.



(a) Der Lasercutter des Fablab

⁴⁵Siehe: [Lasersaur - Fablab Winterthur](#)



(b) Detailansicht

Abbildung 75: Herstellung des Gehäuses

13.2.1 Neue Exciter

Beim Bestellvorgang des DAEX19QLP4 zeigte sich, dass dieser erst mit einigen Monaten Verspätung geliefert werden konnte. Daher wurde entschieden, einen anderen, besser lieferbaren Exciter zu evaluieren. Schliesslich fiel die Wahl auf das [DAEX25 Sound Exciter Pair](#), welche ebenfalls 5W-Cont. Leistung aushalten, jedoch eine Impedanz von 8 Ohm besassen. Dieser wies auch einen höheren Signalpegel im 70-100Hz Bereich auf, jedoch nur geringfügig weniger im 5k-20kHz. Zudem war auch die Montage mit Klemmblöcken einfacher.

14 Firmware

14.1 XMOS

Beim Aufstarten des Systems mussten einige Register in den Endstufen-Chips beschrieben werden. Dazu sollte der XMOS-Chip des Milan-Moduls verwendet werden, da dieser die I2C-Leitung als Host verwenden kann. XMOS ist eine RTOS-Umgebung, welche aber hier Hardwaremässig umgesetzt ist. Dazu werden Hardware-Ressourcen wie Memory, IOs, Clocks etc. auf so genannte *Tiles* aufgeteilt. In diesen können eine oder mehrere Prozessoreinheiten, *Cores*, platziert werden, welche dann parallel betrieben werden. Diese *Cores* können nun einen oder mehrere *Tasks* ausführen welche wiederum untereinander Daten mittels *Interfaces* austauschen können. Abbildung 76 zeigt den Aufbau der XMOS Hardware-Architektur.

Programmiert wird ein solcher Chip mit **xC**, welches eine Erweiterung von C darstellt. So wird zum Beispiel das *select*-Statement genutzt um das Event-Handling abzuhandeln. Zudem werden verschiedene Konzepte genutzt, zum Beispiel *Memory Ownership*, um Datenkorruption zu verhindern.⁴⁶

⁴⁶Für mehr Informationen zu XMOS siehe: [XMOS Programming Guide](#)

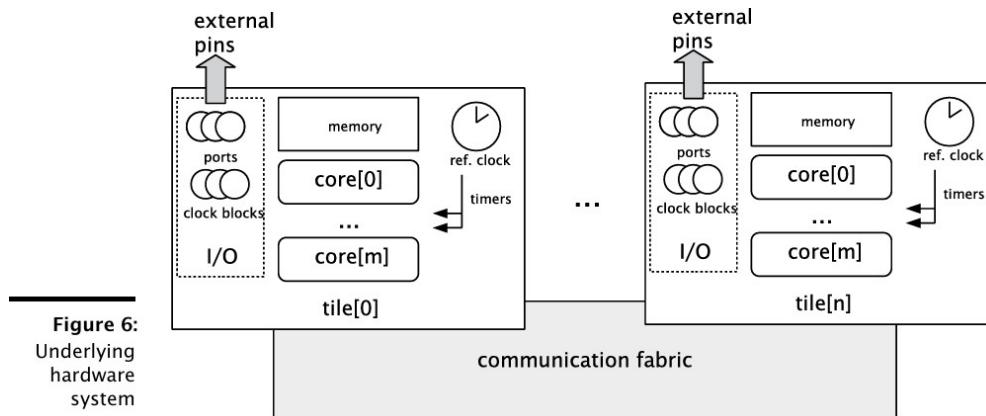


Abbildung 76: Aufbau der XMOS Architektur

Die Firma Joyned stellt Firmware für XMOS-Chips her, welche in einem Ethernet-Netzwerk als Milan-Endpoints agieren und so Daten empfangen oder auch senden können. Für diese Arbeit wurde ein fertiges Repository einer solchen Implementierung von Joyned zur Verfügung gestellt. Diese Scripts mussten nun dahingehend verändert werden, dass beim Aufstarten die entsprechenden Register in den Endstufen korrekt beschrieben werden.⁴⁷

14.2 I2C-Register

Abbildung 77 zeigt alle Register eines TAS5720. Diese beinhalten Steuersignale, I2S-Formatkonfiguration, Device ID sowie Verstärkungs- und Clip-Werte für die Signalkette. Nachfolgend sind alle Registerwerte nach Funktion hin erläutert.

Table 9. I²C Register Map Summary

ADDR (Dec)	ADDR (Hex)	REGISTER NAME	REGISTER BITS								DEFAULT (Hex)
			B7	B6	B5	B4	B3	B2	B1	B0	
0	0x00	Device ID	DEVICE_ID								0x01
1	0x01	Power Control	0	0	0	0	0	0	0	1	0xFD
2	0x02	Digital Control 1	HPF_BYPASS	TDM_CFG_SRC	RSV		SSZ/DS	SAIF_FORMAT			
3	0x03	Digital Control 2	0	0	0	0	0	1	0	0	0x04
4	0x04	Volume Control	RSV		MUTE	RSV	TDM_SLOT_SELECT				0x80
6	0x06	Analog Control	1	1	0	0	1	1	1	1	0xCF
8	0x08	Fault Config and Error Status	RSV	PWM_RATE		ANALOG_GAIN	RSV				0x55
16	0x10	Digital Clipper 2	0	1	0	1	0	1	0	1	0x00
17	0x11	Digital Clipper 1	DIGITAL_CLIP_LEVEL[13:6]								0xFF
			DIGITAL_CLIP_LEVEL[5:0]								0xFC
			1	1	1	1	1	1	0	0	

Abbildung 77: Register des TAS5720

14.2.1 Steuersignale

0x01, bit1: SLEEP High-aktives Signal welches die Endstufe in einen Schlafmodus versetzt.

Wert: 0_b

⁴⁷Leider konnte dies wegen Lieferverzögerungen nicht mehr innerhalb der Arbeit umgesetzt werden. Siehe [Lieferverzögerung MILAN-Modul](#)

0x01, b0: SDZ Low-aktives Signal zum Herunterfahren der Endstufe. Muss bei Fehlern getriggert werden.

Wert: 1_b

0x03, b4: MUTE High-aktives Signal zum Stummschalten des Ausgangs.

Wert: 0_b

0x06, b4-6: PWM_RATE Setzt die interne Schaltgeschwindigkeit der Endstufe. Diese ist ein Mehrfaches der Sample-Rate. Eine höhere Schaltfrequenz führt zu (leicht) weniger Verzerrungen⁴⁸, jedoch auch zu einem höheren Stromverbrauch und somit weniger Effizienz⁴⁹. Da die Endstufe in dieser Anwendung eher unter- als überbelastet ist, wurde die Schaltfrequenz auf das Maximum⁵⁰ erhöht.

Wert: 111_b

0x08, b4-5: OC_THRESH Mit diesen Register kann der Schwellwert für den Überstrom eingestellt werden.

In 25%-Schritten des Maximalstroms (6A), wobei 11_b 25% und 00_b 100% entspricht.

Wert: 00_b

14.2.2 Signalverarbeitung und Gains

Abbildung 78 zeigt, wie das Signal im Chip verarbeitet wird. Daher werden nachfolgend die Register vom Ausgang her erläutert.

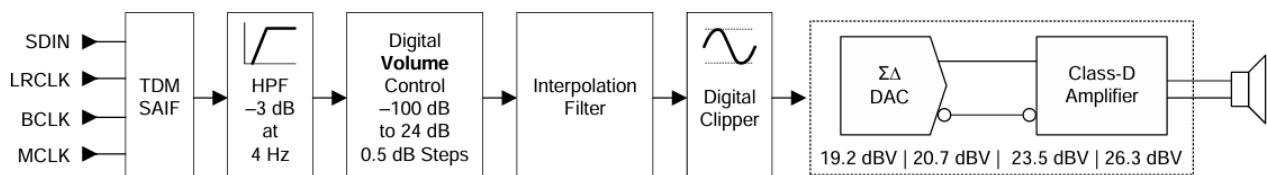


Figure 49. Audio Signal Path

Abbildung 78: Signalpfad des TAS5720

0x06, b2-3: ANALOG_GAIN Dieser Wert stellt die effektive Verstärkung der Endstufe dar. 00_b entspricht dabei einem Output von 19.2 dBV, also dB relativ zu 1Vrms. Dies entspricht $\frac{10^{\frac{19.2dBV}{20}} \cdot 2}{8Ohm} = 10.4W$ und ist somit bereits doppelt so hoch wie die der Exciter aushält (5W cont.). Daher wurde die Verstärkung auf den niedrigsten Wert (19.2 dBV) programmiert.

Wert: 00_b

⁴⁸Siehe [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#), Figure 9 vs. 10 sowie 19 vs. 20

⁴⁹Siehe [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#), Figure 37 und Figure 31 vs. 32

⁵⁰Je nach Sample-Rate zwischen 1058.4kHz und 1152kHz.

0x01, 0x10, 0x11: Digital Clipper Ein 20-bit Digital Clipper ist auf drei Register verteilt. Dieser ist das letzte Glied vor dem Analog-Teil und bietet somit einen Schutz für den Exciter. Ein Problem dabei ist, dass hierbei nur der maximale digitale Wert pro Sample begrenzt wird. Somit wird eine zeitliche (RMS) Berechnung nicht durchgeführt. Je nach Crest Faktor kann es somit vorkommen, dass zwar der eingestellte Peak Wert nicht überschritten wird, aber jedoch der RMS-Wert.

Bei einem Signal mit 6dB Crest Faktor entspricht die Spitzenleistung 4x der durchschnittlichen Leistung. Damit läge die Maximalleistung bei diesem Excitermodell bei 20W. Zur Sicherheit kann die Spitzenleistung um weitere 10% begrenzt werden, was dann 18W entspricht. Bei einer Impedanz von 8 Ohm entspricht das $\sqrt{18W \cdot 8\text{Ohm}} = 12V$. Dies entspricht $20 \cdot \log_{10}(\frac{12V}{1V}) = 21.58\text{dBV}$.

Im Datenblatt des TAS5720 ist das Verhältnis von Clipper-Einstellung zur maximalen Ausgangsspannung der Endstufe wie folgt gegeben:

$$V_{AMP} = 20 \cdot \log_{10}\left(\frac{DC_{level}}{0xFFFF}\right) + 0.5 + A_{AMP} \quad (15)$$

mit

V_{AMP} : Maximale Ausgangsspannung der Endstufe

DC_{level} : Clipper Level

A_{AMP} : Analog Gain Setting

Somit kann das Clipper Level berechnet werden.

$$DC_{level} = 10 \frac{V_{max\text{AMP}} - A_{AMP} - 0.5}{20} \cdot 0xFFFF \rightarrow DC_{level} = 10 \frac{21.58\text{dBV} - 19.2\text{dBV} - 0.5}{20} \cdot 0xFFFF \quad (16)$$

Allerdings zeigte sich hier, dass mit diesen Werten ein höherer Wert als 0xFFFF resultiert. Dies bedeutete, dass das Signal gemäss dieser Berechnung eigentlich gar nicht geclipt werden musste. Dies beruhte allerdings auf der Annahme, dass der Exciter auch wirklich eine Spitzenleistung von 20W aushält.

Um wirklich auf Nummer sicher zu gehen, wurde entschieden, dass die gesamte Berechnung neu mit 5W Spitzenleistung zu berechnen. Somit waren die Exciter in jedem Fall geschützt und bei Bedarf hätte der Clipper-Wert vorsichtig erhöht werden können. Somit die neue Berechnung wie oben: $\sqrt{5W \cdot 8\text{Ohm}} = 6.324V$, $20 \cdot \log_{10}(\frac{6.324V}{1V}) = 16.02\text{dBV}$

$$DC_{level} = 10 \frac{16.02\text{dBV} - 19.2\text{dBV} - 0.5}{20} \cdot 0xFFFF = 0.655 \cdot 0xFFFF \approx \text{0xA7AE1} \quad (17)$$

Wert: 0xA7AE1 $\equiv 1010011101011100001_b$

Top 6 Bits: 1010 01

Middle 8 Bits: 11 1010 11

Last 6 Bits: 10 0001

0x04, b0-7: VOLUME_CONTROL 8-Bit Register für die Volumenregelung. Dieses kann in 0.5dB-Schritten von -100dB bis +24dB geregelt werden. Da dieser Teil vor dem Clipper liegt, kann die Volumeneinstellung den Exciter nicht gefährden⁵¹. Jegliche Änderungen werden durch 0.5dB-Schritte alle 8 Samples erreicht⁵². Das Datenblatt enthält folgende Formel zur Berechnung des Registerwerts:

$$DVC_{value} = 0xCF + \frac{A_{dvc}}{0.5} \quad (18)$$

mit

A_{dvc} = Digital Volume Control, der Volumeneinstellung in dB.

Wert: Variabel, standardmäßig 0xCF

0x02, b7: HPF_BYPASS Der Chip hat einen integrierten Hochpassfilter, dessen Grenzfrequenz von der Samplerate abhängig ist. Abbildung 79 zeigt die jeweiligen Grenzfrequenzen, die alle im einstelligen Hz-Bereich liegen. Dadurch wird verhindert, dass der Lautsprecher durch Gleichspannung beschädigt wird (siehe Abschnitt 10.1.2). Der Filter kann mit 1_b deaktiviert werden.

Table 3. High-Pass Filter –3 dB Corner Frequencies by Sample Rate

SAMPLE RATE (kHz)	-3dB CORNER FREQUENCY (Hz)
44.1	3.675
48.0	4.000
88.2	7.350
96.0	8.000

Abbildung 79: Grenzfrequenzen des internen Hochpassfilters

Wert: 0_b

14.2.3 I2S-Format

I2S ist ein von NXP spezifizierter flexibler Audiodaten-Bus und kann zum einen für ein reines Stereosignal mit zwei Kanälen oder mehr Kanälen mittels TDM genutzt werden. In dieser Anwendung kommt der TDM-Modus zum Einsatz. Dazu nutzt I2S drei oder vier Leitungen. Abbildung 7 erläutert die Signale und deren Funktion.

⁵¹Ein anderer Aspekt ist der Headroom, also der maximal möglichen analogen Spannung, welche die Endstufe erzeugen kann. Diese ist durch eine einfache Spannungsteiler-Formel gegeben: $V_{PK(max,preclip)} = V_{PVDD} \cdot \frac{R_L}{2 \cdot R_{DS(on)} + R_{interconnect} + R_L}$ in diesem Fall also $V_{PK(max,preclip)} = 15V \cdot \frac{8\Omega}{2 \cdot 150m\Omega + 200m\Omega + 8\Omega} = 14.11V$. Dies entspricht ca. 24.91W bei 8Ohm Last.

⁵²Dadurch kann eine maximale Rampenzeit wie folgt berechnet werden: $t_{max} = \frac{MAX_{dB} - MIN_{dB}}{0.5dB} \cdot \frac{8}{SR_{min}} \rightarrow t_{max} = \frac{+24dB - (-100dB)}{0.5dB} \cdot \frac{8}{44.1kHz} = 44.99ms$

Signalbezeichnung	Funktion
BCLK	Synchronisiert mit pos. Flanke die Datenübertragung eines Bits.
LRCLK	Signalisiert in einer Stereo-Anwendung die Abschnitte für linken bzw. rechten Kanal und in einer TDM-Anwendung den Start eines Datenpakets.
SDIN	Die Datenleitung. Daten können ab dem zweiten Clock mit dem MSB beginnen (I2S Format), oder ab dem ersten Clock mit dem MSB (Left-Justified), oder so dass das LSB immer auf den letzten Clock fällt (Right-Justified)
MCLK	Zusätzliches Hilfssignal, welches dem internen DAC als Referenzclock dient. Dieses Signal kann allerdings auch vom BCLK-Signal abgeleitet falls dieses schnell genug ist. Nicht im offiziellen Standard enthalten (Siehe <i>I2S bus specification</i> im Vergleich mit Arbona und Agarwal, <i>Audio Serial Interface Configurations for Audio Codecs</i>).

Tabelle 7: Signale des I2S-Bus

Alle diese Formate können nun in den Registern konfiguriert werden. Zu beachten ist hier, dass eine fixe Auflösung von 32 Bit pro Sample pro Kanal gegeben ist. Es können im TDM-Modus pro Übertragung 4 oder 8 Kanäle übertragen werden. Somit muss ein Verhältnis zwischen BCLK- zu LRCLK-Periodendauer von entweder 128 (4x32) oder 256(8x32) eingehalten werden. Die Samplerate selber wird aus der BCLK-Frequenz abgeleitet, welche aber nur bestimmte Werte annehmen darf. Abbildung 80 zeigt die möglichen Einstellungen für Sample Rates und BCLK-Frequenz.

SERIAL AUDIO PORT						
D _(BCLK)	Allowable BCLK duty cycle		45%	50%	55%	
f _(BCLK)	BCLK input frequency				25	MHz
	Supported single-speed BCLK frequencies	Values: 64, 128, 256, and 512	64 × f _s	512 × f _s		
	Supported double-speed BCLK frequencies	Values: 64, 128, and 256	64 × f _s	256 × f _s		
f _s	Supported single-speed input sample rates	Values: 44.1 and 48	44.1	48	kHz	
	Supported double-speed input sample rates	Values: 88.2 and 96	88.2	96	kHz	

Abbildung 80: Es sind Sample Rates zwischen 44.1 und 96kHz möglich.

0x02, b6: TDM_CFG_SRC Einzelnes Bit, welches festlegt, ob der TDM-Slot über die I2C-Adresse (siehe 61) oder Register 0x03 (TDM_SLOT_SELECT) bestimmt werden soll. In diesem Fall wird der Slot bereits über die I2C-Adresse bestimmt.

Wert: 0_b

0x02, b3: SSZ/DS Einzelnes Bit, mit dem die Samplerate auf 88.2kHz bzw. 96kHz verdoppelt werden kann. Hier wurde Single speed operation (44.1 kHz/48 kHz) beibehalten.

Wert: 0_b

0x02, b0-2: SAIF_FORMAT Legt das Datenformat für den I2S-Bus fest (siehe [7](#)). Nach Absprache mit Joyned wurde dies auf TDM-Left Justified gesetzt.

Wert: 101_b

0x03, b0-2: TDM_SLOT_SELECT Legt fest, aus welchem TDM-Slot die Sampledaten bezogen werden sollen. Hier irrelevant, da der Slot bereits über die I2C-Adresse bestimmt wird.

Wert: 000_b

14.2.4 Status

Der Chip enthielt auch einige Statusbits, welche ausschliesslich gelesen werden konnten.

0x00, b0-8: Device ID Dieses Read-only Register ist schlichtweg mit dem Wert 0x01 beschrieben. Dieses kann genutzt werden, um zu prüfen, ob ein Chip überhaupt aktiv und ansprechbar ist.

0x08, b3: CLKE Einzelnes Bit, welches signalisiert, ob aktuell Clock-Errors (z.B. ein falsches Verhältnis von BLCK zu LRCLK) vorhanden sind (siehe [14.2.3](#)). Dieses Bit löscht sich selber sobald der Fehler behoben ist.

0x08, b2: OCE Einzelnes Bit, welches einen Überstromfehler signalisiert (siehe [14.2.1](#)). Der Zustand bleibt auch nach dem Fehler bestehen und kann nur mit einem Neustart zurückgesetzt werden.

0x08, b1: DCE Einzelnes Bit, welches aktiv ist, wenn ein Gleichstromanteil auf dem Ausgang gemessen wurde. Bei einem Fehlerfall bleibt dieser Zustand bestehen und muss mit einem Neustart zurückgesetzt werden.

0x08, b0: OTE Einzelnes Bit, welches einen Übertemperaturfehler (über 150°C) anzeigt. Der Zustand bleibt bestehen und muss mit einem Neustart zurückgesetzt werden.

Auswertung & Fazit

15 Lieferverzögerung MILAN-Modul

Das MILAN-Modul wurde am 10.10.2025 bestellt. Jedoch verzögerte sich die Lieferung bis zum 18.12.2025, wo bei mehrmals ein neues Lieferdatum⁵³ kommuniziert wurde. In Kombination mit den Schlusskorrekturen der Arbeit, Ausdruck und Feiertagen war es schliesslich nicht mehr möglich, die Programmierung, Zusammenbau und die Funktionstests in dieses Dokument zu integrieren.

16 Tests

16.1 Funktionstest Driverboard

Nach Eintreffen des Driverboards wurde das Board zuerst optisch kontrolliert. Leider war SW2 nicht bestückt, was allerdings die Funktion nicht direkt beeinträchtigte.

Zudem waren die I2C-Pullup Widerstände R23 und R24 bestückt, obwohl sie eigentlich nicht bestückt sein sollten. Dies war kein so grosses Problem im Standalone-Betrieb, jedoch würden mit dem Milan-Modul zusammen mehrere Pullups parallel geschaltet werden, was zu einem zu grossen Stromfluss auf den I2C-Leitungen führen könnte. Also mussten diese Widerstände vor Betrieb mit dem Modul zuerst entfernt werden.

16.1.1 Verpolung TVS-Diode

Es wurde als Speisung ein Netzteil mit +24V und 0.5A Strombegrenzung eingestellt und an die Speisespannung (Main Power IN) angelegt. Dabei wurde beobachtet, dass die Stromaufnahme sofort 0.5A betrug, ohne dass überhaupt eine Last angehängt war. Die Ursache dafür wurde gefunden, als bemerkt wurde, dass dieser Strom auch floss wenn der Hauptschalter (SW1) noch gar nicht umgelegt war: Die TVS-Diode schien bereits im Durchbruchbereich zu sein.

Ein genauerer Blick in das Datenblatt zeigte, dass diese TVS-Diode tatsächlich ein asymmetrisches Modell war, also unterschiedliche Standoff- und Durchbruchsspannungen hatte je nach Polarisierung (siehe Abbildung 81)⁵⁴. Im Gegensatz zu einer symmetrischen TVS-Diode war es also sehr wichtig, in welche Richtung das Bau-

⁵³zunächst auf den 28. November 2025 und danach auf den 12. Dezember 2025.

⁵⁴Da die Bauteile in der Regel parametrisch gesucht wurden, war diese Eigenschaft bei der tabellarischen Anzeige nicht sichtbar. Auch auf der Produkteseite war nichts dahingehend vermerkt.

teil ausgerichtet war. Leider kam die Ausrichtung genau so zu liegen, dass die K-Seite auf GND verbunden war, also die Standoff-Spannung bei 16V lag und daher die Diode bereits hier im Durchbruch lag.

Electrical Characteristics @ Asymmetric Product ($T_A = 25^\circ\text{C}$ unless otherwise noted)																
Part Number	Marking	K to A							A to K							Agency Approval
		Maximum Reverse Leakage $I_{R1} @ V_{R1}$ (μA)	Stand off Voltage V_{R1} (V)	Breakdown Voltage $V_{BR} @ I_{T1}$ (V)		Maximum Clamping Voltage $V_{c1} @ I_{pp}$ (V)	Maximum Peak Pulse Current I_{pp1} (A)	Test Current I_{T1} (mA)	Maximum Reverse Leakage $I_{R2} @ V_{R2}$ (μA)	Stand off Voltage V_{R2} (V)	Breakdown Voltage $V_{BR} @ I_{T2}$ (V)		Maximum Clamping Voltage $V_{c2} @ I_{pp}$ (V)	Maximum Peak Pulse Current I_{pp2} (A)	Test Current I_{T2} (mA)	
TPSMB2412CA	2412	1	24	26.6	29.4	38.9	15.5	1	1	12	13.3	14.7	19.9	30.2	1	-
TPSMB2616CA	2616	1	26	28.9	31.9	39.5	14.3	1	1	16	17.8	19.7	26.0	23.1	1	-
TPSMB2818CA	2818	1	28	31.1	34.4	42.5	13.3	1	1	18	20.0	22.1	29.2	20.6	1	-
TPSMB3018CA	3018	1	30	33.3	36.8	48.4	12.4	1	1	18	20.0	22.1	29.2	20.6	1	-

Abbildung 81: Die Breakdown-Daten der TPSMB2616CA

Da dieses Bauteil mit relativ grossen Kupferflächen verbunden war, musste spezielles Werkzeug verwendet werden, um das Bauteil zu entlöten, zu drehen und wieder einzulöten.

16.1.2 Stromaufnahme

Nach der korrigierten Ausrichtung der TVS-Diode reduzierte sich die Stromaufnahme deutlich. Jedoch betrug diese immer noch ca. 55mA, was ohne jegliche Last ein eher hoher Wert war. Dies konnte allerdings durch die drei Betriebsmodi des Schaltreglers erklärt bzw. behoben werden:

- **Forced Continuous Mode (FCM)** Standardmässig arbeitet der Schaltregler in diesem Modus, welcher sich durch eine fixe Schaltfrequenz auszeichnet. Dadurch werden beide interne MOSFETs unabhängig von der Last gemäss dem Duty-Cycle, also dem Verhältnis von Ausgangs- zu Eingangsspannung durchgeschaltet und ohne Änderung der Schaltfrequenz.
- **Burst Mode** In diesem Modus wird, im Gegensatz zum FCM, bei kleinen Lasten die MOSFETs nur in Bursts, also kleinen "Paketen" aus sehr kurzen Sequenzen geschaltet, welche danach von Ruhezeiten gefolgt werden. Abbildung 82 zeigt den Signalverlauf von FCM und Burst Mode. Dieser Modus hat den Vorteil, dass die Spule nur genau dann von Strom durchflossen wird, wenn dieser auch wirklich zur Spannungsstabilisierung beiträgt. Somit muss bei geringen Lastströmen auch kein Strom unnötig durch den unteren MOSFET fliessen.
- **Spread Spectrum Mode** Dieser Modus ist sehr ähnlich zum FCM, mit dem Unterschied dass die Schaltfrequenz mit 5kHz moduliert wird. Dies hat den Vorteil, dass die Elektromagnetische Verträglichkeit verbessert wird, spielte aber in dieser Anwendung keine Rolle.

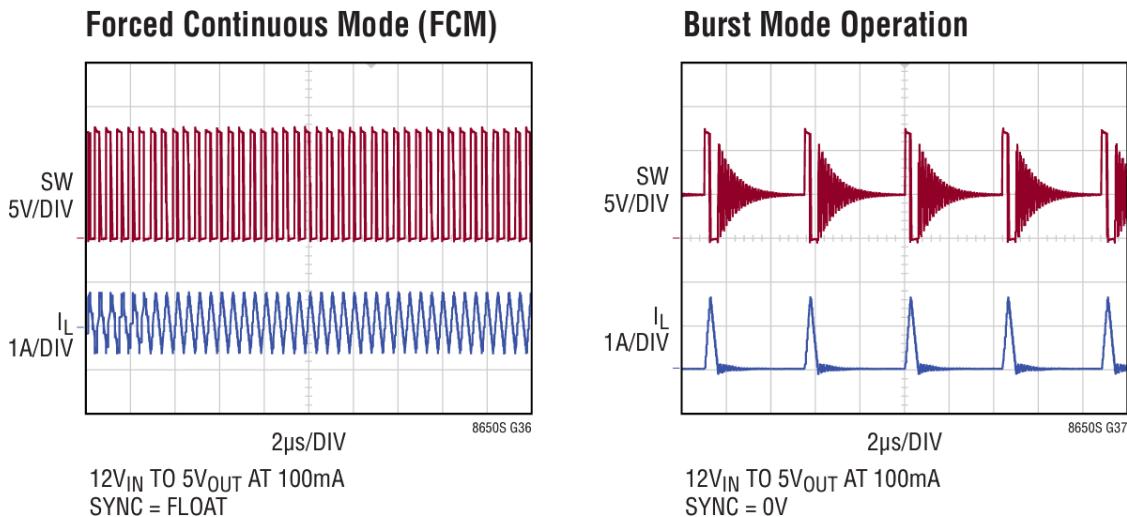


Abbildung 82: Die Breakdown-Daten der TPSMB2616CA

Der Burst Mode konnte nun sehr einfach durch eine Lötbrücke auf **JP1** aktiviert werden. Dadurch reduzierte sich die Stromaufnahme des Prints auf ca. **5-8mA** (Ohne Last und ohne MILAN-Modul).

16.1.3 Aufstartverhalten

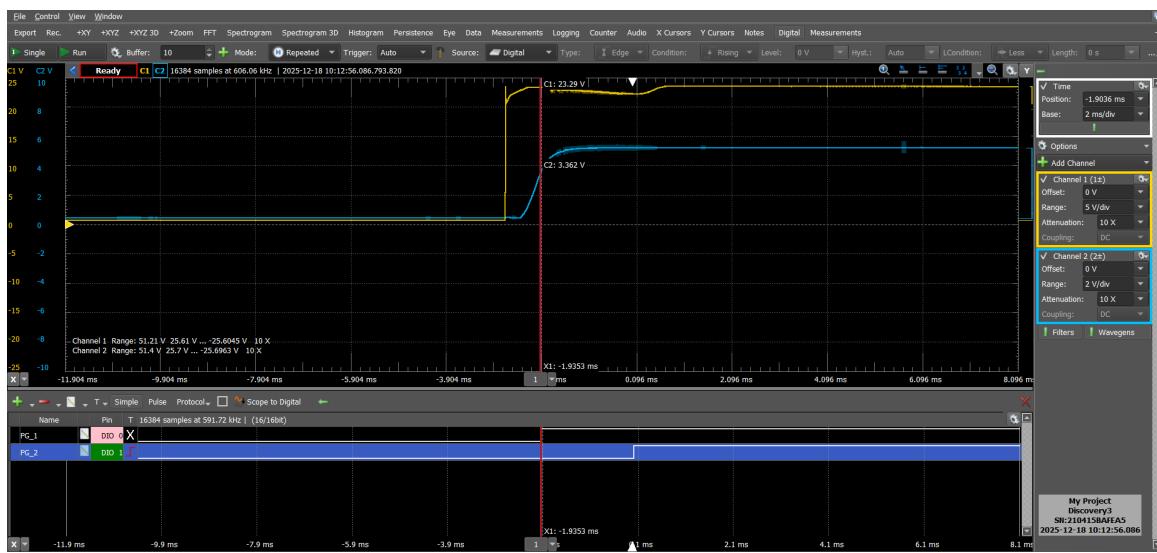
Mittels einem **Analog Discovery 3** konnte nun das Aufstartverhalten ausgemessen werden. Dieses ist ein USB-Oszilloskop mit analogen und digitalen Eingängen. Da die PG_1 und PG_2-Signale als Testpins vorhanden waren, konnten diese direkt mit den digitalen Eingängen DIO0 und DIO1 verbunden und darauf getriggert werden. Danach wurde das in [12.2.1](#) bestimmte Netzteil angeschlossen⁵⁵, der Hauptschalter SW1 umgelegt und die Speisungen gemessen⁵⁶. Abbildung [83](#) zeigt das so gemessene Aufstartverhalten aller Speisungen. Es wurde einzig auf der +24V-Speisung einige kleinere Einbrüche beobachtet, welche jedoch keinerlei Überschwinger, Spannungseinbrüche oder andere Störungen auf den restlichen Speisungen verursachten. Dies allerdings nach wie vor ohne Last und MILAN-Modul. Das Resultat wurde daher soweit als zufriedenstellend befunden.

16.1.4 I2C-Verhalten

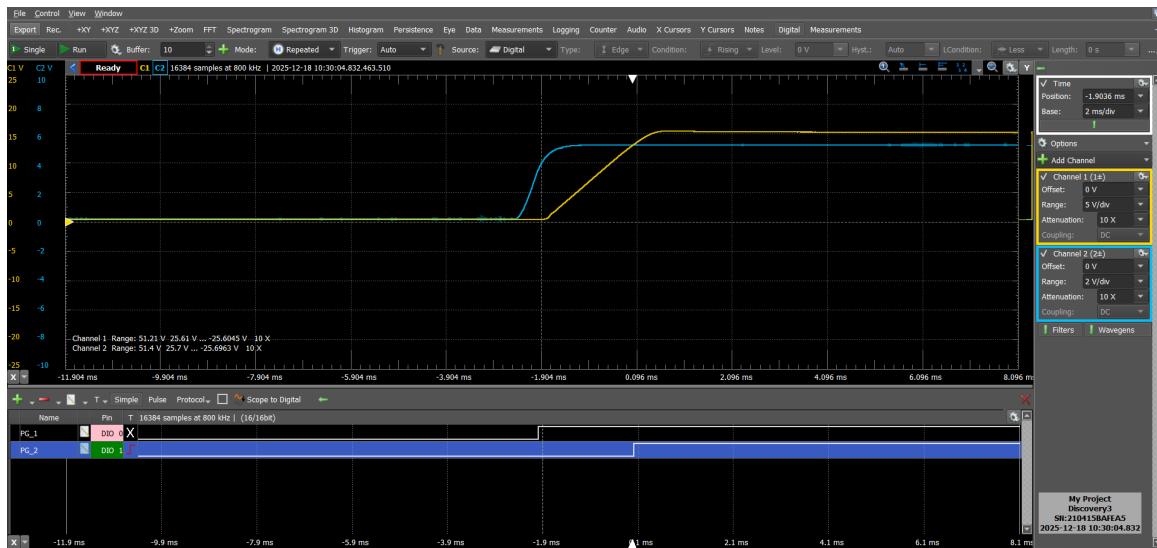
Wie in [14.2.4](#) beschrieben, besitzt jeder Endstufen-Chip ein Device-ID Register, welches schlachtweg mit 0x01 beschrieben ist. Dieses konnte erfolgreich aus allen sechs Chips ausgelesen werden, auch ohne angeschlossenes Milan-Modul.

⁵⁵Zuvor wurde beobachtet, dass ein Labornetzteil die +24V-Speisespannung über einige ms Hochfährt und dadurch die Stabilität der Speisungen beeinflusst.

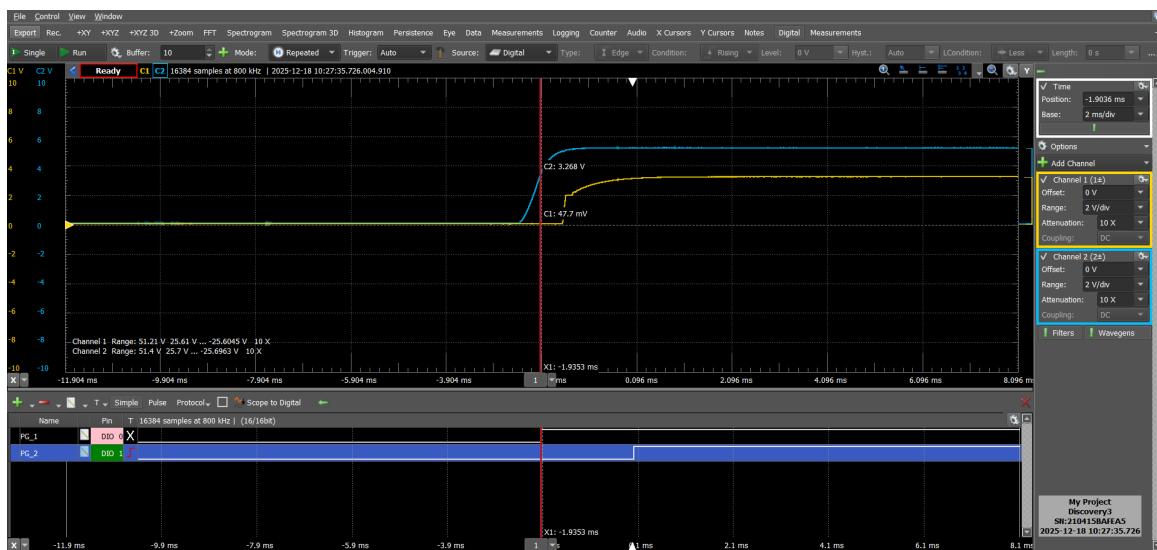
⁵⁶Gemessen mit dem BNC-Adapter. Auflösung: 3.36mV, Genauigkeit: ± 100mV, CMMR: ± 0.5%, DC-Offset Genauigkeit: ± 100mV ± 0.5%. Quelle: [Analog Discovery 3 Specifications](#)



(a) Aufstartverhalten der +24V (gelb) und +5.3V (blau) Speisung



(b) Aufstartverhalten der +15V (gelb, gemessen an TP7) und +5.3V (blau) Speisung



(c) Aufstartverhalten der +3.3V (gelb) und +5.3V (blau) Speisung

Abbildung 83: Aufstartverhalten der Speisungen

17 Fazit

17.1 Teschnisches Fazit

Diese Arbeit bot einige Herausforderungen, einiges an Umfang und forderte Entscheidungen in mehreren Fachgebieten. Trotz der Tatsache, dass es schlussendlich aus Zeitgründen nicht mehr ausreichte, das MILAN-Modul komplett einzubinden und zu dokumentieren, war das Projekt in einem sehr vielversprechenden Zustand. Leider musste das namensgebende Konzept der Arbeit bereits sehr früh verlassen werden, da die Konstruktion mit einer Saite zu viele Risiken und zu viel Zeitaufwand verursacht hätte. Nichtsdestotrotz konnten die in 3 beschriebenen Primärziele weitgehend umgesetzt oder zumindest Massnahmen dazu ergriffen werden. Dahingehend war es durchaus möglich, das System im Nachgang der Arbeit noch fertigzustellen und zu verifizieren.

Gerade im Bereich des Beam-Forming kann hier noch sehr viel verfeinert und abgestimmt werden. Zudem hat das Projekt auch Potential zur Erweiterung, z.B. könnte die gesamte Signalverarbeitung direkt auf dem XMOS-Chip implementiert werden oder es könnten noch Leistungsstärkere Exciter verwendet werden. Somit bietet der aktuelle Stand der Dinge einen sehr guten Rahmen für die weitere Zukunft.

17.2 Persönliches Fazit

Diese Arbeit war für mich ein Meilenstein, in dem ich vieles aus meinem Geschäftsalltag als Verkäufer und Berater für Audio/Video Anlagen einbringen konnte. Mein Hintergrund als Elektroniker half mir, ein funktionierenden Print herzustellen. Es ist schade, dass das komplette System nicht innerhalb dieser Arbeit in Betrieb genommen werden konnte. Gerade anfangs Dezember wäre, wie geplant, genug Zeit für die Programmierung und Inbetriebnahme da gewesen. Jedoch ist für mich trotz allem das Ergebnis dieser Arbeit zufriedenstellend und hat für mich einige interessante neue Gebiete (Beam Forming generell und XMOS) eröffnet, über die ich mehr lernen und weiter Anwenden möchte. Und gerne würde ich das Ding natürlich auch fertigstellen und bald mal mit eigenen Ohren hören können...

Quellenverzeichnis

- AD C820 C821 AcousticDesign High Output Ceiling Mount Loudspeakers.* QSC Audio Products. 2020. URL: https://www.qsys.com/resource-files/productresources/spk/ad/q_spk_adc_820_821_specs.pdf (besucht am 24.09.2025).
- AES75 Users and Resources.* Audio Engineering Society. 2025. URL: <https://www.aes.org/standards/AES75/>.
- Ahnert, Wolfgang und Dirk Noy. *Sound Reinforcement for Audio Engineers.* 4 Park Square, Milton Park, Abingdon, Oxon OX14 4RN: Routledge, 2023. ISBN: 978-1-032-11518-4. DOI: [10.4324/9781003220268](https://doi.org/10.4324/9781003220268).
- AISLER.* 2025. URL: <https://aisler.net/de> (besucht am 20.12.2025).
- Analog Discovery 3.* Digilent co NI. 2025. URL: <https://digilent.com/reference/test-and-measurement/analog-discovery-3/start> (besucht am 18.12.2025).
- Arbona, Jorge und Uttam Agarwal. *Audio Serial Interface Configurations for Audio Codecs.* SLAA469. URL: <https://www.ti.com/lit/an/slaa469/slaa469.pdf> (besucht am 23.11.2025).
- Audacity.* Muse Group und contributors, 2025. URL: <https://www.audacityteam.org/> (besucht am 07.12.2025).
- Autodesk Fusion.* Autodesk Inc., 2025. URL: <https://www.autodesk.com/ch-de/products/fusion-360/overview> (besucht am 29.11.2025).
- Bohn, Dennis A. *Pro Audio Reference.* 21. Sep. 2025. URL: <https://www.aes.org/par/> (besucht am 21.09.2025).
- Braun, Fabian. *MT32-EVK - MILAN To TDM - Datasheet.* HW Rev. V3, DOC Rev. 0.3. 20. Aug. 2025. (Besucht am 30.10.2025).
- Calculator Tools: TransLine.* KiCAD. 2025. URL: https://docs.kicad.org/9.0/en/pcb_calculator/pcb_calculator.html#transline (besucht am 16.11.2025).
- Charras, Jean-Pierre. *KiCad.* 2025. URL: <https://www.kicad.org/> (besucht am 13.11.2025).
- DAEX19QLP4 Quad Feet Low Profile 19mm Exciter.* Dayton Audio. URL: <https://doc.soundimports.nl/pdf/brands/Dayton%20Audio/DAEX19QLP-4/DAEX19QLP-4-datasheet.pdf> (besucht am 24.09.2025).
- DAEX25 Sound Exciter Pair.* Dayton Audio. URL: https://doc.soundimports.nl/pdf/brands/Dayton%20Audio/DAEX25/pdf_Dayton%20Audio_DAEX25_1.pdf (besucht am 20.12.2025).
- DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm.* Dayton Audio. URL: <https://www.daytonaudio.com/images/resources/295-262--dayton-audio-daex25qlp-4-specifications.pdf> (besucht am 24.09.2025).
- DSP Beam Steering with Modern Line Arrays.* MEYER SOUND LABORATORIES INC. 2002. URL: https://www.fast-and-wide.com/images/stories/White_papers/beam_steering.pdf (besucht am 27.11.2025).

-
- DSP-Driven Vertical Arrays. RH577. Version Rev B. Renkus-Heinz. 17-6. URL: <https://www.renkus-heinz.com/wp-content/uploads/2020/08/IconyxWhitePaper-1.pdf> (besucht am 27.11.2025).
- EXCITERS and TACTILE TRANSDUCERS 101, An Introduction. Dayton Audio. 2025. URL: <https://www.daytonaudio.com/topic/excitersbuyerguide> (besucht am 19.11.2025).
- Fox, Arthur. Complete Guide To Speaker Power Handling and Wattage Ratings. 1. Juni 2020. URL: <https://mynewmicrophone.com/complete-guide-to-speaker-power-handling-wattage-ratings/#Program-Power-Handling> (besucht am 21.09.2025).
- I2S bus specification. UM11732. Version 3.0. NXP Semiconductors. URL: <https://www.nxp.com/docs/en/user-manual/UM11732.pdf> (besucht am 23.11.2025).
- Joyned Store. Joyned GmbH. URL: <https://joyned.store/> (besucht am 25.09.2025).
- Lennart Yseboodt Philips Lighting, David Abramson. Overview of 802.3bt - Power over Ethernet standard. Texas Instruments. URL: https://ethernetalliance.org/wp-content/uploads/2018/04/WP_EA_Overview8023bt_FINAL.pdf (besucht am 29.09.2025).
- LT8650S - Datasheet. Dual Channel 4A, 42V, Synchronous Step-Down Silent Switcher 2 with 6.2µA Quiescent Current. Rev. D. ANALOG DEVICES, INC. 2017-2024. URL: <https://www.analog.com/media/en/technical-documentation/data-sheets/lt8650s.pdf> (besucht am 01.11.2025).
- Milan - How Does it Work. Avnu Alliance®. 2025. URL: <https://milanav.com/how-does-it-work/> (besucht am 18.12.2025).
- PCB Temperature Calculator. HeatSinkCalculator. 2025. URL: <https://www.heatsinkcalculator.com/pcb-temperature-calculator.html> (besucht am 12.11.2025).
- Perica, Goran. Application Note 88: Ceramic Input Capacitors Can Cause Overvoltage Transients. LINEAR TECHNOLOGY CORPORATION 2001. URL: <https://www.analog.com/media/en/technical-documentation/application-notes/an88f.pdf?doc=LT8650S.pdf> (besucht am 02.11.2025).
- R2023b Release Highlights - MATLAB and Simulink. The MathWorks, Inc., 2025. URL: https://ch.mathworks.com/products/new_products/release2023b.html (besucht am 18.12.2025).
- Salazar, Sebastian Carvalho und Felipe Carvajal Sanchez. "Evaluacion del efecto de la variabilidad de los parámetros Thiele Small en un arreglo lineal de altavoces a través de un modelo analítico de fuente acustica." Trabajo de Grado presentado para optar al título de Ingeniero de Sonido. Universidad de San Buenaventura Colombia, 2021. URL: <https://bibliotecadigital.usb.edu.co/entities/publication/f44572ec-8dd0-4ca0-a699-97512906be03> (besucht am 02.12.2025).
- TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels. Texas Instruments Incorporated. URL: https://www.ti.com/lit/ds/symlink/tas57201.pdf?ts=1760173341940&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FTAS5720L%253Fqgpn%253Dtas57201.
- The self-healing characteristics of film capacitors. ALTER TECHNOLOGY TÜV NORD S.A.U. URL: <https://www.doeet.com/content/eee-components/passive-components/the-self-healing-characteristics-of-film-capacitors/>.
- Thea. 4 Layer 1.6mm ENIG Design Rules. AISLER B.V. 7. Juli 2025. URL: <https://communityaisler.net/t/4-layer-1-6mm-enig-design-rules/3733> (besucht am 13.11.2025).

Via Impedance Calculator. Sierra Circuits. 2025. URL: <https://designtools.app.protoexpress.com/?appid=VIAIMPCAL> (besucht am 16.11.2025).

XMOS Programming Guide. XM004440A. XMOS. 18. Sep. 2015. URL: [https://www.xmos.com/download/XMOS-Programming-Guide-\(documentation\)\(F\).pdf/](https://www.xmos.com/download/XMOS-Programming-Guide-(documentation)(F).pdf/) (besucht am 20.11.2025).

Zhang, Henry. AN-140: Basic Concepts of Linear Regulator and Switching Mode Power Supplies. Version Rev. C. ANALOG DEVICES, INC. URL: <https://www.analog.com/media/en/technical-documentation/app-notes/an140.pdf> (besucht am 05.10.2025).

Abbildungsverzeichnis

1	Simulation des Herstellers Renkus-Heinz. Siehe: <i>DSP-Driven Vertical Arrays</i>	vii
2	Beam Steering Simulation. Quelle: <i>DSP Beam Steering with Modern Line Arrays</i>	vii
3	Rendering des Prototyps	viii
4	verschiedene Schwingspulentyphen	ix
5	DAEX25QLP-4 Exciter von Dayton Audio	x
6	Das Gehäuse mit 6 Frontplatten	xi
7	Dimensionen des Gehäuses (in mm)	xi
8	SWOT-Analyse	2
9	Ishikawa-Analyse	3
10	Der morphologische Kasten	6
11	Variante A	7
12	Risikoanalyse der Variante A	8
13	Variante B	9
14	Risikoanalyse der Variante B	10
15	Variante C	11
16	Risikoanalyse der Variante C	12
17	Variante D	13
18	Risikoanalyse der Variante D	14
19	Variante E	15
20	Risikoanalyse der Variante E	16
21	Kosten-Nutzen Analyse	17
22	Nutzwertanalyse	18
23	Diagramm zur Luftdruckberechnung	21
24	Simulation bei 500 Hz	23
25	Simulation bei 1500 Hz	23
26	Simulation bei 2500 Hz	23
27	Simulation bei 9000 Hz	23
28	Das Blockschaltbild	25
29	Das Milan-Modul der Firma Joyned GmbH	25
30	Leistungsangaben eines Deckenlautsprechers, ohne Peak Power	27
31	In den Fussnoten findet sich der Crest-Faktor	27
32	Quelle: <i>DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm</i>	28
33	Quelle: <i>DAEX19QLP4 Quad Feet Low Profile 19mm Exciter</i>	28
34	Eine Übersicht über die PoE-Klassen	29
35	Das Leistungsbudget	29

36	Blockschaltbilder der potentiellen Endstufen	32
37	THD+N Vergleich der Endstufen	34
38	Power Modes des TAS2781	35
39	Vergleich der Effizienz der Endstufen	35
40	Effizienz des TAS5720 bei 4 Ohm	37
41	Aufbau der Lastsimulation	40
42	Leistungstransiente einer Last	40
43	Strom und Spannung bei einer Leistungstransiente (zwei Lasten parallel)	41
44	Kompletter Aufbau der Simulation	41
45	Lastspannung und Speisestrom bei 0F und 0-400uH	42
46	Lastspannung und Speisestrom bei 100uF und 0-400uH	42
47	Lastspannung und Speisestrom bei 200uF und 0-400uH	42
48	Lastspannung und Speisestrom bei 300uF und 0-400uH	43
49	Lastspannung und Speisestrom bei 400uF und 0-400uH	43
50	Speisungsverhalten bei 150uH und 350uF	44
51	Der Vergleich des Transientenverhalten zeigte einen leichten Unterschied.	48
52	Erster Entwurf des Blockschaltbildes	49
53	Aufbau der Beispielsimulation des LT8650S	53
54	Adaptierte Simulation des LT8650S	53
55	Das Eingangsnetzwerk	56
56	Der Snubber stabilisiert das System	56
57	Der Efficiency Report der Simulation	57
58	Berechnungsdaten für die Temperaturberechnung	59
59	Das Blockschaltbild des Ag9900 PoE-Moduls	60
60	Die Resetschaltung	61
61	Die I2C-Adresse bestimmt auch den Standardmässigen TDM-Slot	61
62	Der Vergleich zwischen verschiedenen Anwendungen des TAS5720 zeigte Unterschiede	62
63	Die Umschaltungsschaltung	62
64	Die 4-Lagen Schichtung des PCB	64
65	Platzierung des Driverboards im Gehäuse	64
66	Das GND-Layer des Driverboards	65
67	Die Bauteilplatzierung	66
68	Die restlichen Layers des PCB	67
69	Die Simulation mit einer Serieterminierung zeigte ungenügendes Verhalten.	69
70	Mit zwei Serieterminierungen zeigte das Signal besseres Verhalten.	70
71	Render des Driverboards	71
72	Renderings mit Gehäuse	71
73	Methoden zur Befestigung der Exciterpanels	72

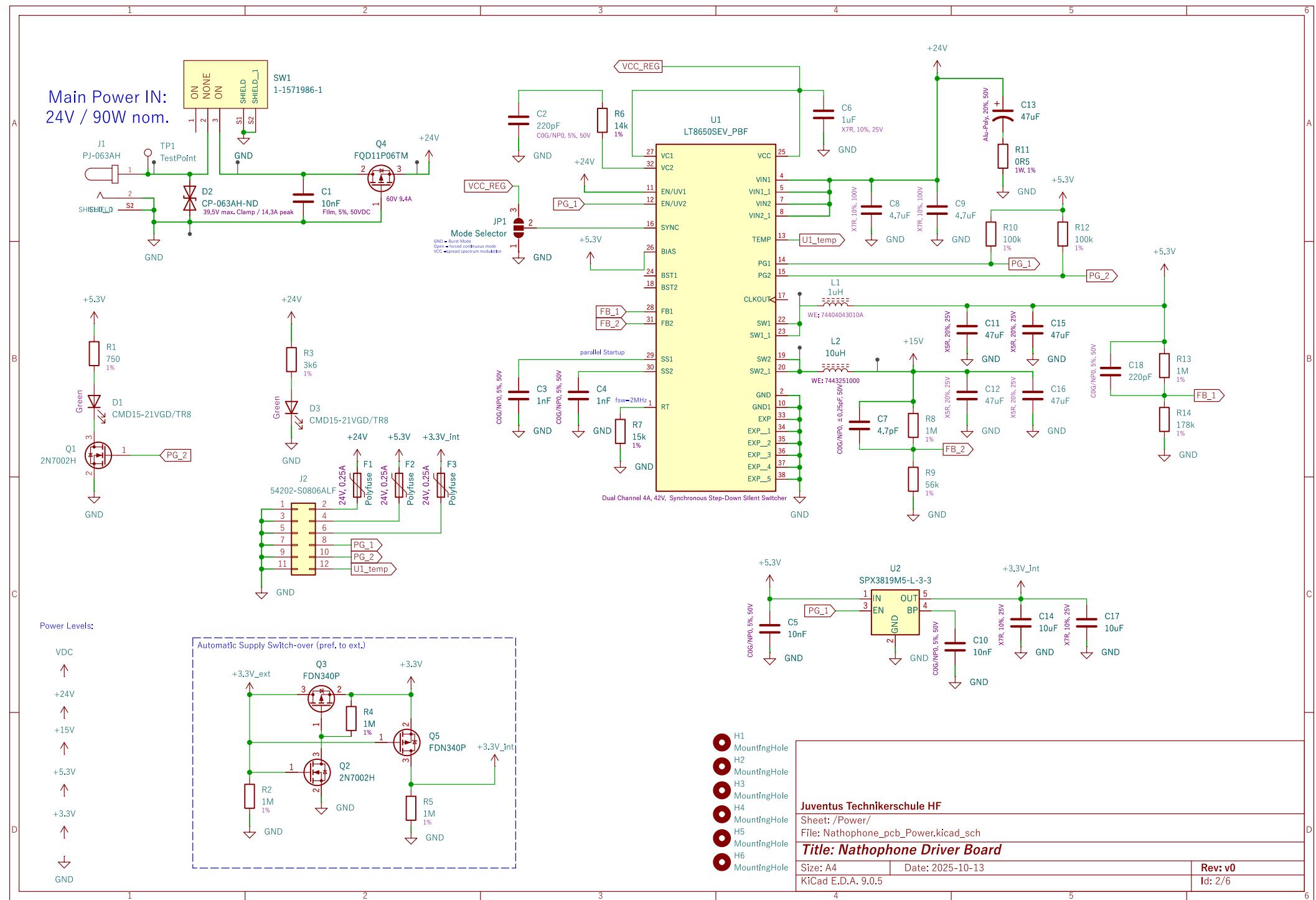
74	Eine Schraubentülle aus Gummi verhindert Reflektionen	73
75	Herstellung des Gehäuses	74
76	Aufbau der XMOS Architektur	75
77	Register des TAS5720	75
78	Signalpfad des TAS5720	76
79	Grenzfrequenzen des internen Hochpassfilters	78
80	Es sind Sample Rates zwischen 44.1 und 96kHz möglich.	79
81	Die Breakdown-Daten der TPSMB2616CA	82
82	Die Breakdown-Daten der TPSMB2616CA	83
83	Aufstartverhalten der Speisungen	84

Tabellenverzeichnis

1	Projektziele	4
2	Zielgewichtung	5
3	Terminplanung in tabellarischer Form	20
4	Vergleich zwischen zwei Endstufen-ICs	33
5	Direktvergleich zwischen zwei Schaltreglern	47
6	Die Verteilung der Testsignale	63
7	Signale des I2S-Bus	79

Anhang A

Schema Driverboard



Juventus Technikerschule HF

Sheet: /Power/
File: Nathophone_pcb_Power.kicad_sch

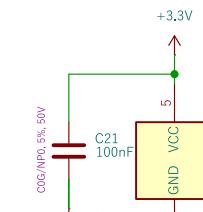
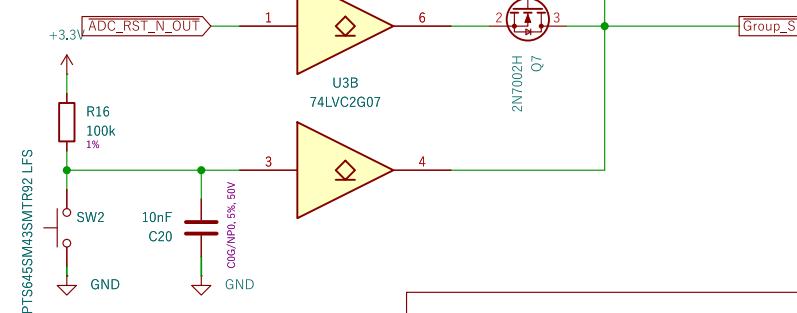
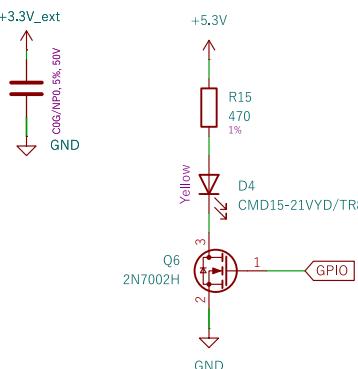
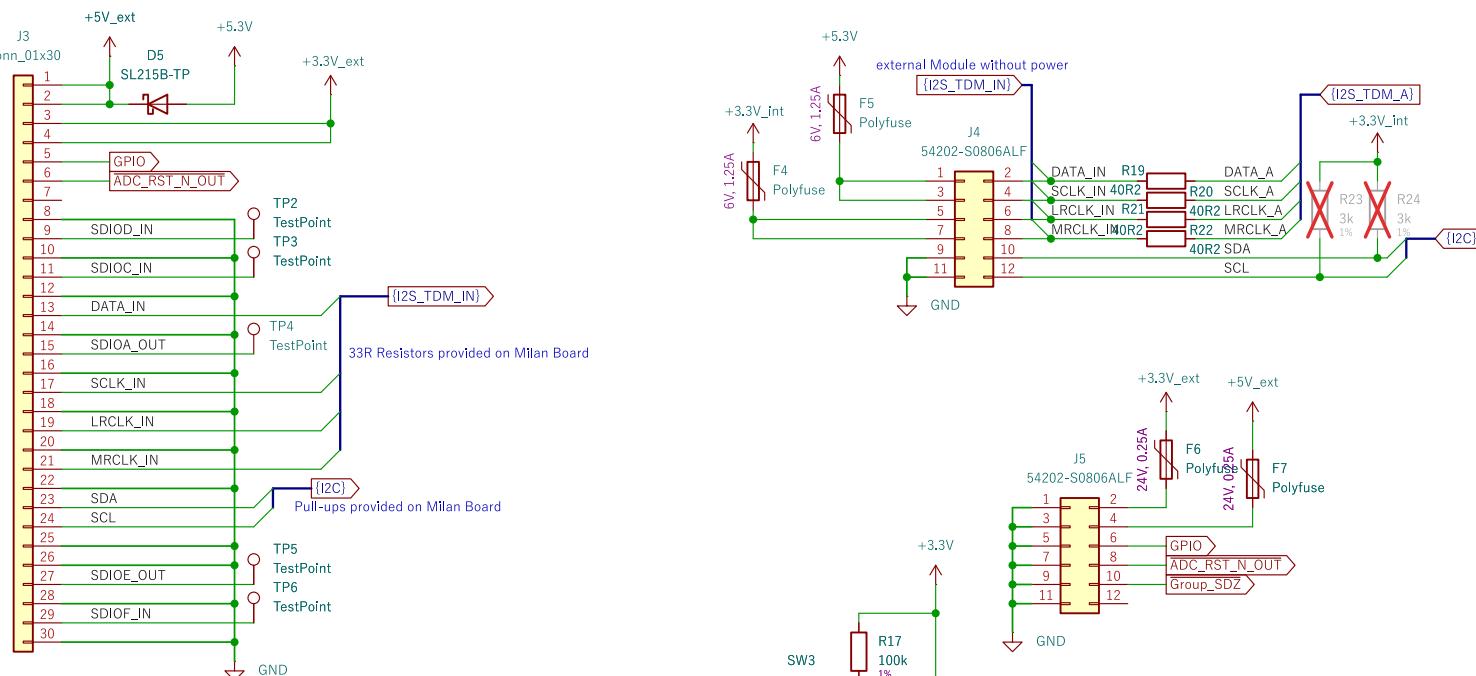
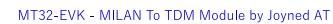
Title: Nathophone Driver Board

Size: A4 Date: 2025-10-13

KiCad E.D.A. 9.0.5

Rev: v0

Id: 2/6



Juventus Technikerschule HF

Sheet: /Data+Power Connections/
File: Nathophone_PCB_Data.kicad_sch

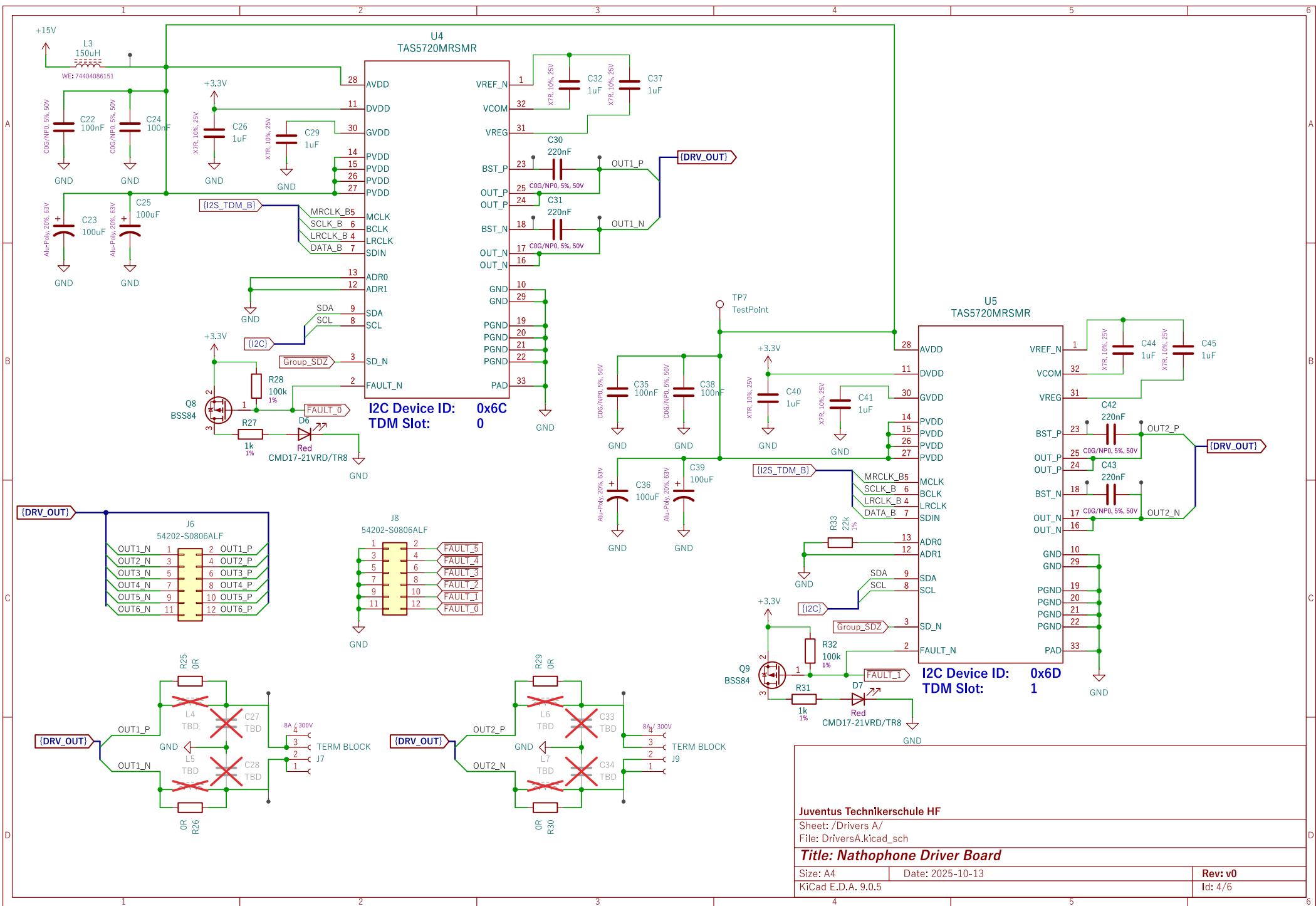
Title: Nathophone Driver Board

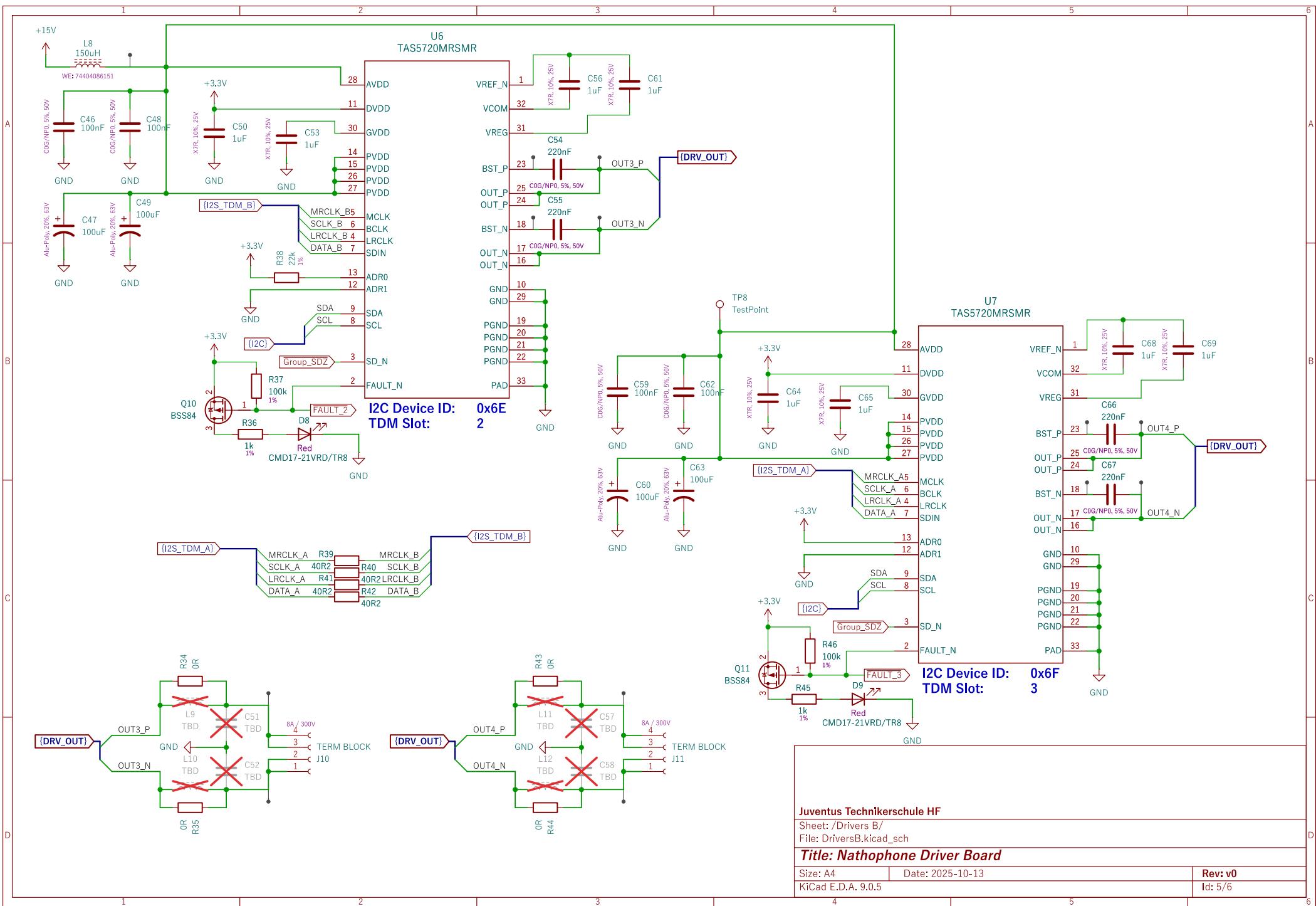
Size: A4

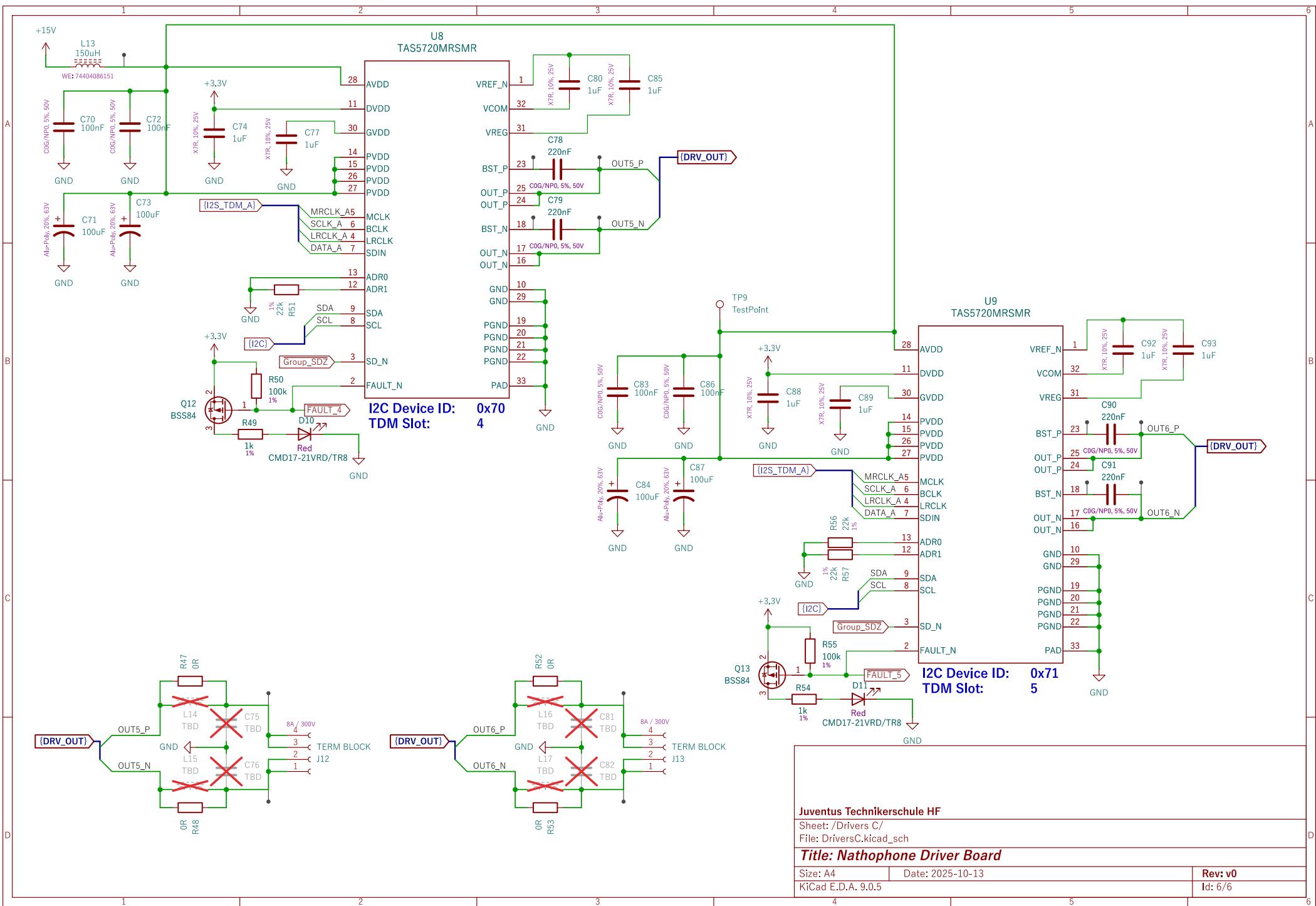
KiCad E.D.A. 9.0.5

Rev: v0

Id: 3/6







Anhang B

BOM Driverboard

Reference	Qty	Value	DigiKey_PartNo	MPN
C1	1	10nF	PCF1340TR-ND	ECH-U1H103JX5
C2,C18	2	220pF	1276-1164-2-ND	CL21C221JBANNNC
C3,C4	2	1nF	1276-2576-2-ND	CL21C102JBCNFNC
C5,C10,C19,C20	4	10nF	1276-6790-2-ND	CL21C103JBF1PNE
C6,C26,C29,C32,C37,C40,C41,C44,C45,C50,C53,C56,C61,C64,C65,C68,C69,C74,C77,C80,C85,C88,C89,C92,C93	25	1uF	1276-1066-2-ND	CL21B105KAFNNNE
C7	1	4.7pF	1276-6694-2-ND	CL05C4R7CB51PNC
C8,C9	2	4.7uF	445-C3216X7R2A475K160ACTR-ND	C3216X7R2A475K160AC
C11,C12,C15,C16	4	47uF	445-8047-2-ND	C3216X5R1E476M160AC
C13	1	47uF	GXC1H470MCQ1GTR-ND	GXC1H470MCQ1GS
C14,C17	2	10uF	1276-1804-2-ND	CL31B106KAHNNNE
C21,C22,C24,C35,C38,C46,C48,C59,C62,C70,C72,C83,C86	13	100nF	490-GRM3195C1H104JA05DTR-ND	GRM3195C1H104JA05D
C23,C25,C36,C39,C47,C49,C60,C63,C71,C73,C84,C87	12	100uF	399-A782MS107M1JLAS030TR-ND	A782MS107M1JLAS030
C27,C28,C33,C34,C51,C52,C57,C58,C75,C76,C81,C82	12	TBD	1928-1932-2-ND	SMDTC03680QB00MP00
C30,C31,C42,C43,C54,C55,C66,C67,C78,C79,C90,C91	12	220nF	490-GRM31C5C1H224JE02LTR-ND	GRM31C5C1H224JE02L
D2	1	CP-063AH-ND	18-TPSMB2616CATR-ND	TPSMB2616CA
D5	1	SL215B-TP	353-SL215B-TPTR-ND	SL215B-TP
F1,F2,F3,F6,F7	5	Polyfuse	5923-0ZCJ0025AF2ETR-ND	0ZCJ0025AF2E
F4,F5	2	Polyfuse	MINISMDC125F-2TR-ND	MINISMDC125F-2
H1,H2,H3,H4,H5,H6	6	MountingHole		
J1	1	PJ-063AH	CP-063AH-ND	PJ-063AH
J2,J4,J5,J6,J8	5	54202-S0806ALF	609-54202-S0806ALFTR-ND	54202-S0806ALF
J3	1	Conn_01x30	900-0525593072TR-ND	0525593072
J7,J9,J10,J11,J12,J13	6	TERM BLOCK	277-12154-ND	1862042
JP1	1	Mode Selector		
L1	1	1uH	732-10753-2-ND	74404043010A
L2	1	10uH	732-4179-2-ND	7443251000
L3,L8,L13	3	150uH	732-11733-2-ND	74404086151
L4,L5,L6,L7,L9,L10,L11,L12,L14,L15,L16,L17	12	TBD	SRU1048-150YTR-ND	SRU1048-150Y
Q1,Q2,Q6,Q7	4	2N7002H	2N7002H-7DITR-ND	2N7002H-7
Q3,Q5	2	FDN340P	FDN340PTR-ND	FDN340P
Q4	1	FQD11P06TM	FQD11P06TMTR-ND	FQD11P06TM
Q8,Q9,Q10,Q11,Q12,Q13	6	BSS84	5399-BSS84TR-ND	BSS84
R1	1	750	541-750CTR-ND	CRCW0805750RFKEA
R2,R4,R5,R8,R13	5	1M	541-1.00MCTR-ND	CRCW08051M00FKEA
R3	1	3k6	541-3.60KCTR-ND	CRCW08053K60FKEA
R6	1	14k	541-14.0KCTR-ND	CRCW080514K0FKEA
R7	1	15k	541-15.0KCTR-ND	CRCW080515K0FKEA
R9	1	56k	541-56.0KCTR-ND	CRCW080556K0FKEA
R10,R12,R16,R17,R18,R28,R32,R37,R46,R50,R55	11	100k	541-100KCTR-ND	CRCW0805100KFKEA
R11	1	0R5	283-MFHA1206R5000FCTR-ND	MFHA1206R5000FC
R14	1	178k	541-178KCTR-ND	CRCW0805178KFKEA
R15	1	470	541-470ATR-ND	CRCW0805470RJNEA
R19,R20,R21,R22,R39,R40,R41,R42	8	40R2	541-40.2CTR-ND	CRCW080540R2FKEA

Reference	Qty	Value	DigiKey_PartNo	MPN
R23,R24	2	3k	541-3.00KCTR-ND	CRCW08053K00FKEA
R25,R26,R29,R30,R34,R35,R43,R44,R47,R48,R52,R53	12	0R	541-0.0WTR-ND	CRCW20100000Z0EF
R27,R31,R36,R45,R49,R54	6	1k	541-1.00KCTR-ND	CRCW08051K00FKEA
R33,R38,R51,R56,R57	5	22k	541-CRCW080522K0FKEBTR-ND	CRCW080522K0FKEB
SW1	1	1-1571986-1	450-1518-ND	1-1571986-1
SW2	1	PTS645SM43SMTR92 LFS	CKN9112TR-ND	PTS645SM43SMTR92 LFS
SW3	1	DS04-254-2-01BK-SMT	2223-DS04-254-2-01BK-SMT-ND	DS04-254-2-01BK-SMT
TP1,TP2,TP3,TP4,TP5,TP6,TP7,TP8,TP9	9	TestPoint		
U1	1	LT8650SEV_PBF	505-LT8650SEV#PBF-ND	LT8650SEV#PBF
U2	1	SPX3819M5-L-3-3	1016-1873-2-ND	SPX3819M5-L-3-3/TR
U3	1	74LVC2G07	296-13495-2-ND	SN74LVC2G07DCKR
U4,U5,U6,U7,U8,U9	6	TAS5720MRSMR	296-TAS5720MRSMRTR-ND	TAS5720MRSMR
D1,D3	2	CMD15-21VGD/TR8	L62305TR-ND	CMD15-21VGD/TR8
D4	1	CMD15-21VYD/TR8	L62307TR-ND	CMD15-21VYD/TR8
D6,D7,D8,D9,D10,D11	6	CMD17-21VRD/TR8	L62501TR-ND	CMD17-21VRD/TR8