

# **Design und Herstellung eines Beam Steering-fähigen Saiteninstruments**

Nathanael Gubler

TS TSE 2302 A



Juventus Technikschule HF

Betreuer: Martin Burger

27. November 2025

# Inhaltsverzeichnis

Abbildungsverzeichnis . . . . .	6
1 Einleitung . . . . .	7
1.1 Abstract . . . . .	7
1.2 Theorie . . . . .	7
1.2.1 Das Prinzip des Linienstrahlers . . . . .	7
1.2.2 Das Prinzip des Monochord . . . . .	8
1.2.3 Signaltransport . . . . .	8
1.2.4 Elektronische Klangerzeugung . . . . .	8
1.3 Vorarbeiten . . . . .	8
1.3.1 Konstruktion und Herstellung Prototyp . . . . .	9
1.3.2 Schwingspulen . . . . .	9
1.3.3 Erkenntnisse . . . . .	11
1.3.4 Konstruktion Korpus mit sechs Elementen . . . . .	11
<b>1 System Engineering</b> . . . . .	<b>12</b>
1 Situationsanalyse . . . . .	12
1.1 SWOT Analyse . . . . .	13
1.2 Ishikawa Diagramm . . . . .	13
2 Zieldefinition . . . . .	14
2.1 Zielbeziehungen . . . . .	15
3 Zielgewichtung . . . . .	16
3.1 Primärziele . . . . .	16
4 Variantendefinition . . . . .	17
4.1 Morphologischer Kasten . . . . .	17
4.1.1 Variante A: Alles Analog . . . . .	18
4.1.2 Variante B: Drahtlos & Portabel . . . . .	20
4.1.3 Variante C: High-End Audiophil . . . . .	22
4.1.4 Variante D: Einfache Anwendung, Plug'n'Play . . . . .	24
4.1.5 Variante E: Neu ist besser . . . . .	26
5 Variantenauswertung . . . . .	28
5.0.1 Nutzwertanalyse . . . . .	28
5.0.2 Kosten-Nutzen Analyse . . . . .	28
6 Variantenauswahl . . . . .	30
7 Terminplanung . . . . .	30
<b>2 Umsetzung</b> . . . . .	<b>32</b>
1 Blockschaltbild . . . . .	32
2 Kennzahlen . . . . .	34

2.1	Leistungsbudget . . . . .	34
2.1.1	Leistungsangaben bei Lautsprechern . . . . .	34
2.1.2	Entscheid Exciterleistung . . . . .	35
2.1.3	PoE . . . . .	36
2.1.4	Gesamtes Leistungsbudget . . . . .	37
3	Bauteilevaluation . . . . .	38
3.1	Evaluation der Endstufe(n) . . . . .	38
3.1.1	Kurzevaluation . . . . .	39
3.1.2	Vergleich der Endstufen TAS2781 und TAS5720 . . . . .	41
3.1.3	Ausgangstrom . . . . .	45
3.1.4	Fazit und Entscheid Endstufen . . . . .	45
3.2	Evaluation der Spannungsregelung . . . . .	46
3.2.1	Kennzahlen . . . . .	46
3.2.2	Speisungsaufbau . . . . .	47
3.3	Simulation der Last und passiven Entkopplung . . . . .	48
3.3.1	Parameter-Sweep . . . . .	50
3.3.2	Simulation 3x2 Kanäle und 15V-Kennwerte . . . . .	54
3.4	Schaltregler . . . . .	54
3.4.1	Direktvergleich von LT8650S und TPSM64406 . . . . .	56
4	Systemaufbau . . . . .	57
4.1	Blockschaltbild PCB . . . . .	57
4.2	Evaluation Einzelkomponenten . . . . .	59
4.2.1	ext. Netzteil . . . . .	59
4.2.2	Speisungsstecker . . . . .	59
4.2.3	Speisungsschalter . . . . .	59
4.2.4	Überspannungsschutz . . . . .	59
4.2.5	Speisungsfilter . . . . .	59
4.2.6	Verpolungsschutz . . . . .	59
4.2.7	interne 3.3V-Speisung & Supply Switchover . . . . .	60
4.2.8	Group SDZ . . . . .	60
4.2.9	Power-Good LED . . . . .	60
4.2.10	Fault LEDs . . . . .	60
4.2.11	Output Connectors . . . . .	60
4.2.12	GPIO LED . . . . .	61
4.2.13	opt. ext. TDM Input . . . . .	61
4.2.14	Testsignale . . . . .	61
4.2.15	opt.: System Monitor I2C-ADC . . . . .	61
4.3	Simulation des Schaltreglers . . . . .	61
4.3.1	OUT2 auf 15V . . . . .	63
4.3.2	Lastentkopplung durch drei Ls . . . . .	63
4.3.3	Erhöhung der Induktivität L2 . . . . .	63

4.3.4	Kaskadierung von OUT1 und OUT2 . . . . .	63
4.3.5	Verbessertes Transientenverhalten . . . . .	63
4.3.6	Bessere Stabilität durch Anpassung des FB-Kondensators . . . . .	63
4.3.7	Eingangsnetzwerk . . . . .	64
4.3.8	Efficiency Report . . . . .	66
4.3.9	Kontrolle Wärmeverhalten . . . . .	66
4.4	Schema Driverboard . . . . .	68
4.4.1	Überwachungs-ADC . . . . .	69
4.4.2	Stiftleiste für externes Modul . . . . .	69
4.4.3	Sicherungen . . . . .	69
4.4.4	Diode für die 5V-Speisung des Milan Moduls . . . . .	69
4.4.5	Resetschaltung . . . . .	70
4.4.6	Endstufenkodierung . . . . .	70
4.4.7	Ausgangsfilter . . . . .	70
4.4.8	Speisungsumschaltung . . . . .	71
4.4.9	Testsignale . . . . .	72
4.4.10	Schema komplett . . . . .	72
4.5	Layout Driverboard . . . . .	72
4.5.1	Platzierung und Dimensionen des Prints . . . . .	73
4.5.2	GND-Fläche . . . . .	74
4.5.3	Bauteilplatzierung . . . . .	74
4.5.4	Signalführung . . . . .	75
4.5.5	Signal-Layers . . . . .	75
4.5.6	Reflektionen TDM-Signale . . . . .	77
4.6	Rendering PCB . . . . .	80
5	Herstellung/Zusammenbau . . . . .	81
5.1	Herstellung/Bestellung von Milan-Modul und Driverboard . . . . .	81
5.2	Herstellung Gehäuse . . . . .	81
6	Firmware . . . . .	83
6.1	XMOS . . . . .	83
6.2	I2C-Register . . . . .	84
6.2.1	Steuersignale . . . . .	85
6.2.2	Signalverarbeitung und Gains . . . . .	85
6.2.3	I2S-Format . . . . .	87
6.2.4	Status . . . . .	88
7	Tests . . . . .	89
<b>3</b>	<b>Auswertung &amp; Fazit</b>	<b>90</b>
13	Tabellenverzeichnis . . . . .	91
	Quellenverzeichnis . . . . .	93

---

A Schema Driverboard	94
B BOM Driverboard	100

# Abbildungsverzeichnis

1	Simulation des Herstellers Renkus-Heinz. Siehe: <i>DSP-Driven Vertical Arrays</i> . . . . .	7
2	Beam Steering Simulation. Quelle: <i>DSP Beam Steering with Modern Line Arrays</i> . . . . .	8
3	Rendering des Prototyps . . . . .	9
4	verschiedene Schwingspulentyphen . . . . .	10
5	DAEX25QLP-4 Exciter von Dayton Audio . . . . .	11
1.1	SWOT-Analyse . . . . .	13
1.2	Ishikawa-Analyse . . . . .	14
1.3	Der morphologische Kasten . . . . .	17
1.4	Variante A . . . . .	18
1.5	Risikoanalyse der Variante A . . . . .	19
1.6	Variante B . . . . .	20
1.7	Risikoanalyse der Variante B . . . . .	21
1.8	Variante C . . . . .	22
1.9	Risikoanalyse der Variante C . . . . .	23
1.10	Variante D . . . . .	24
1.11	Risikoanalyse der Variante D . . . . .	25
1.12	Variante E . . . . .	26
1.13	Risikoanalyse der Variante E . . . . .	27
1.14	Kosten-Nutzen Analyse . . . . .	28
1.15	Nutzwertanalyse . . . . .	29
2.1	Das Milan-Modul der Firma Joyned GmbH . . . . .	32
2.2	Das Gehäuse mit 6 Frontplatten . . . . .	33
2.3	Das Blockschaltbild . . . . .	33
2.4	Leistungsangaben eines Deckenlautsprechers, ohne Peak Power . . . . .	35
2.5	In den Fussnoten findet sich der Crest-Faktor . . . . .	35
2.6	Quelle: <i>DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm</i> . . . . .	36
2.7	Quelle: <i>DAEX19QLP4 Quad Feet Low Profile 19mm Exciter</i> . . . . .	36
2.8	Eine Übersicht über die PoE-Klassen . . . . .	37
2.9	Das Leistungsbudget . . . . .	37
2.10	Blockschaltbilder der potentiellen Endstufen . . . . .	40
2.11	THD+N Vergleich der Endstufen . . . . .	43
2.12	Power Modes des TAS2781 . . . . .	44
2.13	Vergleich der Effizienz der Endstufen . . . . .	45
2.14	Effizienz des TAS5720 bei 4 Ohm . . . . .	47
2.15	Aufbau der Lastsimulation . . . . .	49
2.16	Leistungstransiente einer Last . . . . .	50

2.17 Strom und Spannung bei einer Leistungstransiente (zwei Lasten parallel) . . . . .	50
2.18 Kompletter Aufbau der Simulation . . . . .	51
2.19 Lastspannung und Speisestrom bei 0F und 0-400uH . . . . .	51
2.20 Lastspannung und Speisestrom bei 100uF und 0-400uH . . . . .	51
2.21 Lastspannung und Speisestrom bei 200uF und 0-400uH . . . . .	52
2.22 Lastspannung und Speisestrom bei 300uF und 0-400uH . . . . .	52
2.23 Lastspannung und Speisestrom bei 400uF und 0-400uH . . . . .	52
2.24 Speisungsverhalten bei 150uH und 350uF . . . . .	53
2.25 Der Vergleich des Transientenverhalten zeigte einen leichten Unterschied. . . . .	57
2.26 Erster Entwurf des Blockschaltbildes . . . . .	58
2.27 Aufbau der Beispielsimulation des LT8650S . . . . .	62
2.28 Adaptierte des LT8650S . . . . .	62
2.29 Das Eingangsnetzwerk . . . . .	64
2.30 Der Snubber stabilisiert das System . . . . .	65
2.31 Der Efficiency Report der Simulation . . . . .	66
2.32 Berechnungsdaten für die Temperaturberechnung . . . . .	68
2.33 Das Blockschaltbild des Ag9900 PoE-Moduls . . . . .	69
2.34 Die Resetschaltung . . . . .	70
2.35 Die I2C-Adresse bestimmt auch den Standardmässigen TDM-Slot . . . . .	70
2.36 Der Vergleich zwischen verschiedenen Anwendungen des TAS5720 zeigt Unterschiede . . . . .	71
2.37 Die Umschaltungsschaltung . . . . .	72
2.38 Die 4-Lagen Schichtung des PCB . . . . .	73
2.39 Platzierung des Driverboards im Gehäuse . . . . .	73
2.40 Das GND-Layer des Driverboards . . . . .	74
2.41 Die Bauteilplatzierung . . . . .	75
2.42 Die restlichen Layers des PCB . . . . .	76
2.43 Die Simulation mit einer Serieterminierung zeigte ungenügendes Verhalten. . . . .	78
2.44 Mit zwei Serieterminierungen zeigte das Signal besseres Verhalten. . . . .	79
2.45 Render des Driverboards . . . . .	80
2.46 Renderings mit Gehäuse . . . . .	80
2.47 Methoden zur Befestigung der Exciterpanels . . . . .	81
2.48 Eine Schraubentülle aus Gummi verhindert Reflektionen . . . . .	82
2.49 Herstellung des Gehäuses . . . . .	83
2.50 Aufbau der XMOS Architektur . . . . .	84
2.51 Register des TAS5720 . . . . .	84
2.52 Signalfpfad des TAS5720 . . . . .	85
2.53 Grenzfrequenzen des internen Hochpassfilters . . . . .	87

# 1 Einleitung

## 1.1 Abstract

## 1.2 Theorie

### 1.2.1 Das Prinzip des Linienstrahlers

Ein jeder kennt die markanten Lautsprechersysteme von grösseren Eventveranstaltungen. Jedoch kennen nur die wenigsten deren Wirkungsweise, da oft die visuellen Effekte im Vordergrund stehen. Jedoch könnte ein Stadion ohne diese Technologie wohl kaum effizient und in genügender Audioqualität beschallt werden.

Die Wirkungsweise eines solchen *Line Array* ist schnell erklärt: Lautsprecherelemente werden gleichmäßig auf einer Linie angeordnet so dass sich die Schallwellen gezielt gegenseitig auslöschen und dadurch akustische Energie nur in eine bestimmte Richtung abgestrahlt wird. Das ganze kann man sich sozusagen als "akustischen Scheinwerfer" vorstellen.

Wie so oft ist dieser Effekt allerdings von mehreren Faktoren abhängig und nur innerhalb eines bestimmten Frequenzbandes wirksam. Dieses wird im wesentlichen durch die Arraylänge und den Abstand zwischen den Arrayelementen bestimmt. Abbildung 1 zeigt die Simulation des Herstellers [Renkus-Heinz](#).

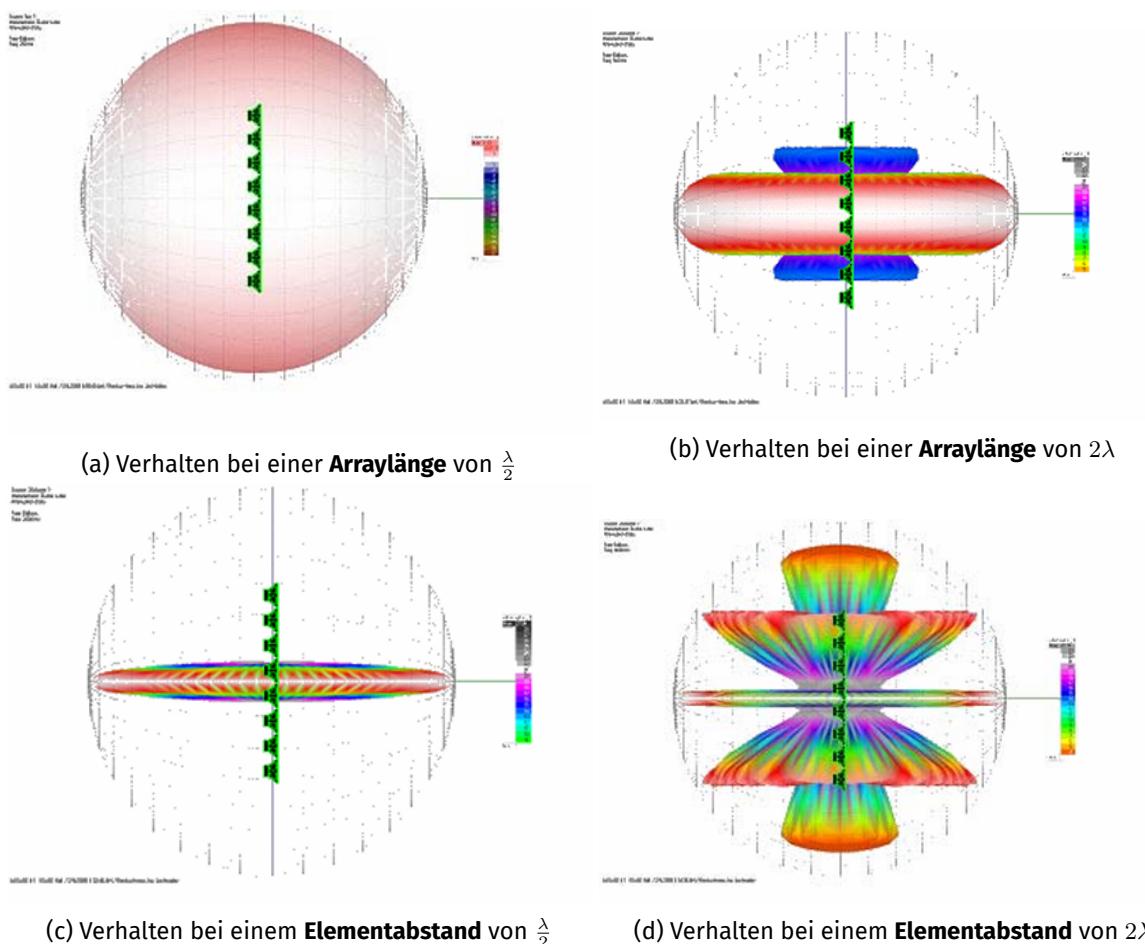


Abbildung 1: Simulation des Herstellers Renkus-Heinz. Siehe: [DSP-Driven Vertical Arrays](#)

**Beam Steering** Wenn alle Elemente des Line Arrays das genau gleiche Signal, mit der gleichen Phasenlage erhalten entsteht das in Abbildung 1 zu sehende Verhalten, also im Idealfall eine Ausrichtung von 90°. Wenn aber nun jedes Element ein eigenes Signal erhält, kann durch geschickte Verzögerungen und Filterungen die Ausrichtung verändert werden. Abbildung 2 zeigt eine Simulation des Herstellers Meyer Sound. Da diese Ausrichtung sich mit der Frequenz ändert (In der Abbildung zu sehen), müssen die Verzögerungen für jede Frequenz neu berechnet werden.

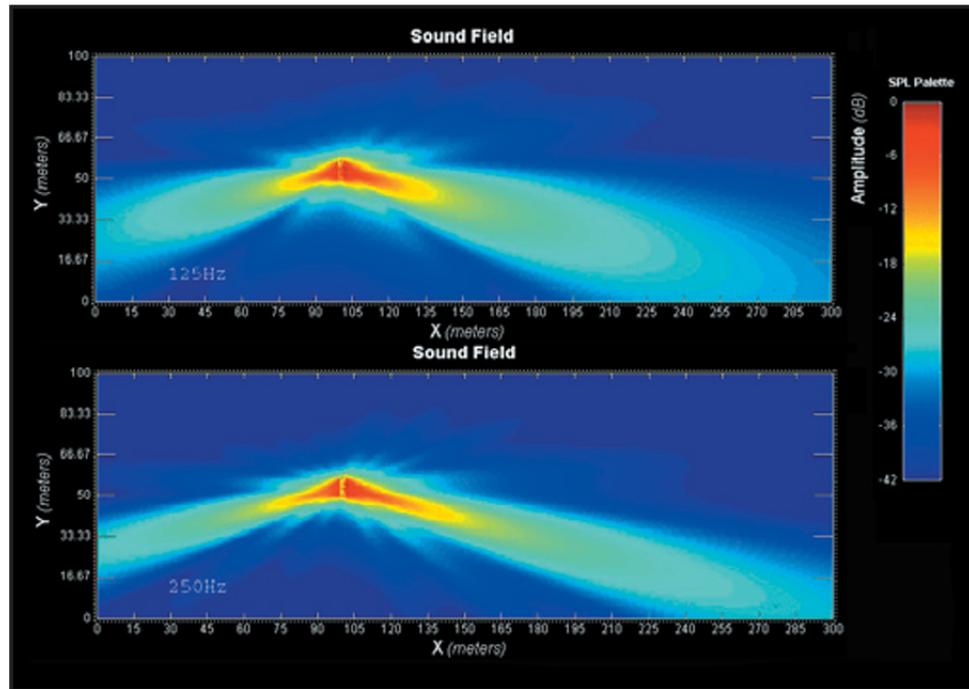


Abbildung 2: Beam Steering Simulation. Quelle: [DSP Beam Steering with Modern Line Arrays](#)

**Dreidimensionales Beam Steering** Das beschriebene Prinzip beruht auf einer Linienförmigen Anordnung der Elemente und ermöglicht eine steuerbare Ausrichtung auf einer Achse. Es können natürlich ohne weiteres auch mehrere Line Arrays nebeneinander aufgebaut werden, wodurch eine zweidimensionale Anordnung entsteht und Schall in jede beliebige Richtung ausgesendet werden kann. Dies ist allerdings nicht Bestandteil dieser Arbeit.

### 1.2.2 Das Prinzip des Monochord

### 1.2.3 Signaltransport

### 1.2.4 Elektronische Klangerzeugung

## 1.3 Vorarbeiten

Vorgängig zu dieser Arbeit wurden einige Teile davon in Vorleistung angegangen. Dies mit dem Ziel, sich in der eigentlichen Projektzeit voll und ganz auf die Elektronik und ggf. die Software zu konzentrieren. Diese Vorarbeiten beinhalten darum hauptsächlich Konstruktions- sowie Testaufbauten und werden im folgenden aufgezeigt. Dementsprechend sind alle in Kapitel 1.3 behandelten Komponenten und Tests als

---

bereits vorhanden, bzw. als Ausgangslage anzusehen.

### 1.3.1 Konstruktion und Herstellung Prototyp

Um das mechanische Verhalten einer Saite und die Herstellungsmethode mit Lasergeschnittenem MDF zu testen, wurde ein Prototyp konstruiert und hergestellt. Dieser bestand aus einem Resonanzkasten mit einer einzelnen Saite, Steg sowie einer Halterung für einen Rundmagneten. Abbildung 3 zeigt ein 3D-Rendering der Konstruktion, welche in Autodesk Fusion 360 konstruiert wurde. Anschliessend wurden MDF-Platten mit einem CO2-Lasercutter des Fablab Winterthur zugeschnitten und diese dann aufeinander geleimt. Somit konnten schon erste Tests durchgeführt werden.

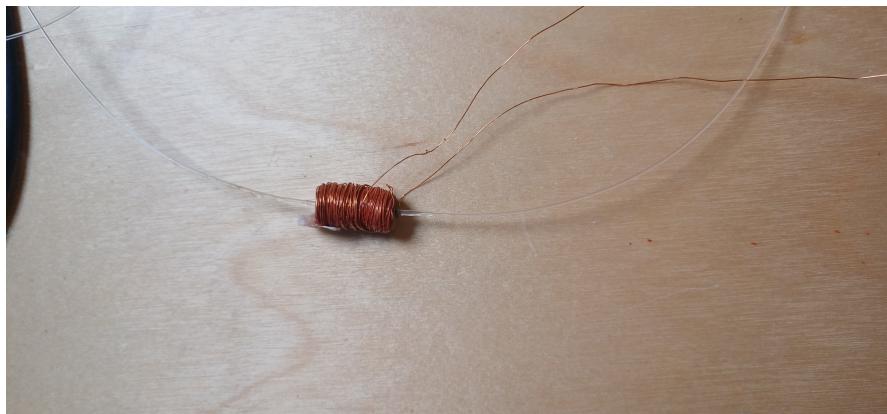


Abbildung 3: Rendering des Prototyps

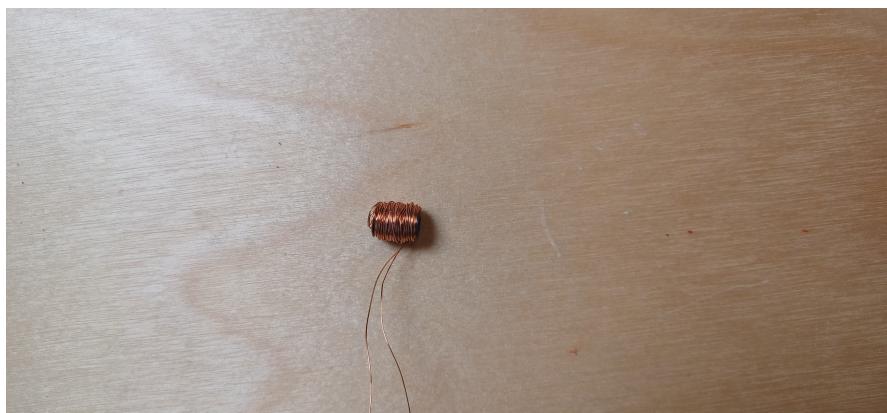
### 1.3.2 Schwingspulen

Da noch unklar war, wie eine Saite am besten in Schwingung versetzt werden kann, wurden verschiedene Methoden getestet. Dabei wurden hauptsächlich drei Ansätze verfolgt:

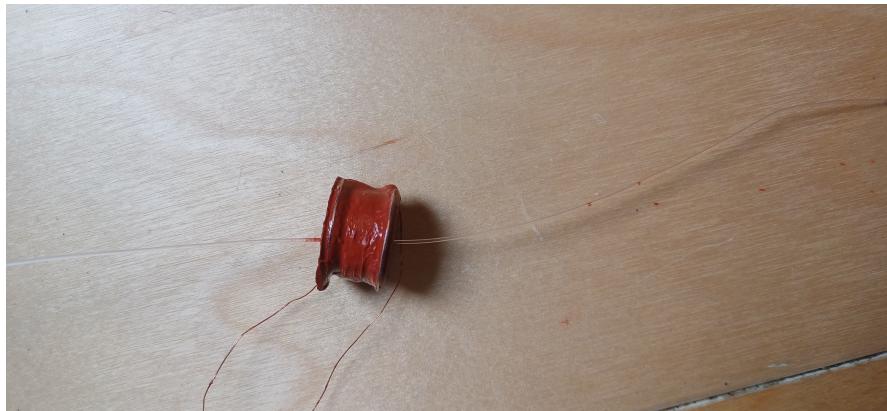
**Anregung mittels Schwingspule** Hierfür wurde Kupferdraht verschiedener Dicke um verschiedene Bobinen gewickelt und dann auf die Saite geleimt. Durch die Anwesenheit eines Magnetfeldes bewegt sich die Spule in Abhängigkeit des durchflossenen Stromes (Lorentzkraft). In Abbildung 4 sind einige Varianten aufgeführt. Getrieben wurde der Aufbau von einer analogen Endstufe. Hier zeigten sich schnell einige Herausforderungen: Oftmals war die Impedanz zu niedrig, oder die Hitzeentwicklung war zu stark. Außerdem war ein grundsätzliches Problem, dass die Schwingspule sehr schnell zu rotieren begann, anstatt zu vibrieren und somit die Zuleitungen aufwickelte.



(a) lange Schwingspule auf 5 Polymerbobinen



(b) kurze Schwingspule auf 3 Polymerbobinen



(c) Schwingspule mit Eisenbobine, vergossen mit hitzebeständigem Kautschuk

Abbildung 4: verschiedene Schwingspulentypen

Des weiteren zeigte sich, dass ein einzelner Magnet neben einer Schwingspule die Spule nicht genügend mit einem Magnetfeld umschliesst. Die Bewegung blieb so sehr schwach. Weitauß besser funktionierte der Aufbau als zwei Magnete parallel montiert wurden und die Saite mit der Schwingspule dazwischen geführt wurde. So erzeugte die Schwingspule mit der Eisenbobine eine sehr starke Bewegung, konnte aber wegen des Rotationsproblems nicht verwendet werden.

**Anregung mittels blanker Saite** Eine sehr einfache Methode war es dann, den Signalstrom schlichtweg direkt durch die Saite zu leiten. Dabei wurde eine alte Instrumentensaite auf den Prototypen gespannt und Kontaktklemmen an den Enden angebracht. Zufälligerweise hatte die Saite eine Impedanz von ca.  $3.2\Omega$ , wodurch sie direkt mit der Endstufe getrieben werden konnte.

Dieser Aufbau hatte allerdings andere Limitationen: Ohne Wicklungen und Eisenkern blieb das erzeugte Magnetfeld der Saite sehr schwach. Zudem reagiert dieser Aufbau sehr stark auf die Resonanzfrequenz und deren harmonische Schwingungen, während andere Frequenzen kaum hörbar sind. **VIDEO SWEEP** Somit liegt ein stark nicht-linearer Frequenzgang vor.

**Anregung mittels Exciter** Ein weiterer Versuch bestand darin, einen Exciter, also sozusagen einen Lautsprecher ohne Membrane, auf den Prototypen zu platzieren. Somit wäre natürlich die Saite obsolet und der Begriff eines Saiteninstrument wohl nicht mehr zutreffend. Nichtsdestotrotz zeigte sich, dass dieser Aufbau um mehrere Zehnerpotenzen effektiver, also bisweilen auch ohrenbetäubend laut war. Auf der Innenseite montiert wäre das ganze Instrument schlichtweg eine unscheinbare Box welche auf Knopfdruck Klang abstrahlt<sup>1</sup>.



Abbildung 5: DAEX25QLP-4 Exciter von Dayton Audio

### 1.3.3 Erkenntnisse

### 1.3.4 Konstruktion Korpus mit sechs Elementen

<sup>1</sup>Das Prinzip existiert bereits als dekorative *Flat Panel* oder *Invisible Loudspeakers*

# Kapitel 1

# System Engineering

## 1 Situationsanalyse

Als erster Schritt wurden einige Fakten und Rahmenbedingungen zum Projekt ausgelegt und so das Umsystem definiert.

- Die Grundmotivation Projekts ist hauptsächlich ästhetischer Natur.
- Es bietet (voraussichtlich) weder marktwirtschaftlicher noch funktionellen Nutzen.
- Es besteht auch kein Auftraggeber- oder Kundenverhältnis in dem Sinne, und somit auch keine damit verknüpften Interessen.
- Markteinführung nicht zwingend, daher auch keine Zielgruppen bzw. Benutzer per se.
- Es liegt in dem Sinne auch kein systematisches Problem vor, welches gelöst werden soll.
- Das Projekt soll innerhalb von 14 Wochen realisiert werden.
- Es wurden bereits einige Vorarbeiten als Vorleistung getätigt (siehe 1.3).
- Zum Zeitpunkt der Arbeit sind aufwändige physikalische Simulationsprogramme wie COMSOL o.ä. nicht oder nur beschränkt verfügbar.
- Zudem war kein Zugang zu einer anechoischen Kammer verfügbar, worin z.B. die Abstrahlcharakteristik sehr genau hätte gemessen werden können.
- Als Produktionsstandort stand das FabLab Winterthur zur Verfügung.
- Die Firma **JOYNED GmbH**  erklärte sich bereit, ihr Fachwissen und Beratung zur Implementierung ihrer MILAN-Software zur Verfügung zu stellen.

## 1.1 SWOT Analyse

Anhand der gegebenen Aufgabenstellung wurde nun eine SWOT-Analyse durchgeführt, in der die Ausgangslage nach Stärken (*strengths*), Schwächen (*weaknesses*), Chancen (*opportunities*) und Gefahren (*threats*) kategorisiert wurde. Diese sind in Abbildung 1.1 abgebildet und zeigten deutlich, dass die Ausgangslage geprägt ist von Schwächen, jedoch für die Zukunft überwiegen Chancen bereitstellt. Die der Ist-Zustand konnte somit als *High Risk - High Reward Situation* bezeichnet werden.

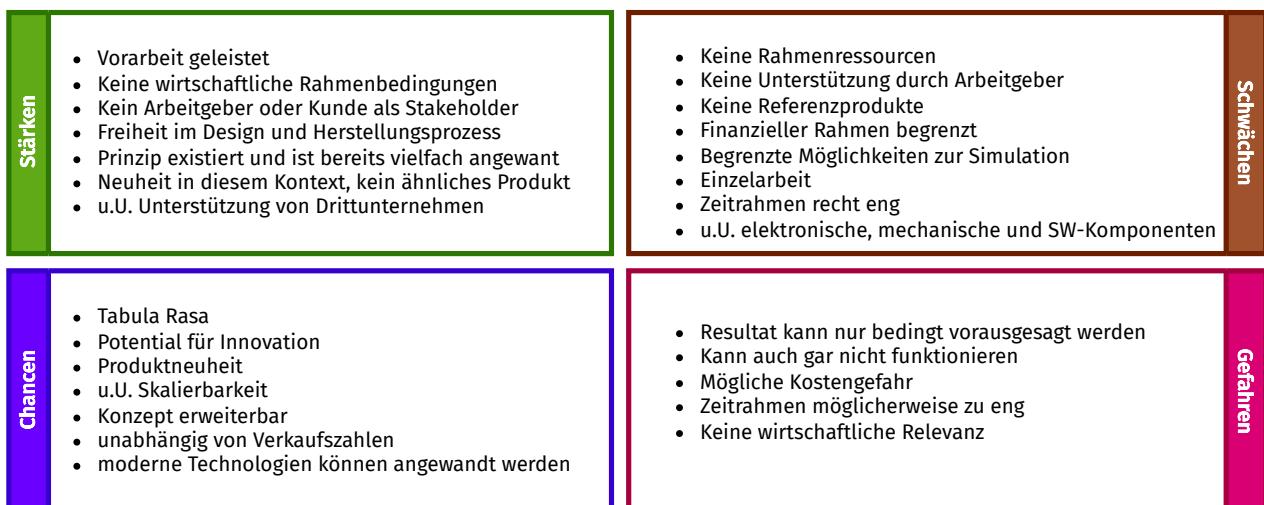


Abbildung 1.1: SWOT-Analyse

## 1.2 Ishikawa Diagramm

Die möglichen Problemursachen für das Projekt wurden nun kategorisiert und danach in Abbildung 1.2 aufgezeichnet. Es zeigte sich, dass sich die (möglichen) Problemursachen in folgende Oberkategorien aufteilen liessen:

**Physik** Hier ist zum einen das grundlegende Phänomen, welches genutzt werden soll recht komplex und von vielen Faktoren abhängig. Zum anderen muss eine Saite in Schwingung versetzt werden, was physikalisch gesehen nicht unbedingt eine Effiziente Methode zur Klangerzeugung ist.

**Material** Nebst den Faktoren wie Materialdichte, Gewicht und Nachgiebigkeit<sup>1</sup>, spielte vor allem auch die Herstellungsmöglichkeiten eine Rolle: Wie kann ein Material in welchen Dimensionen produziert werden?

**Engineering** Hier ist vor allem die Hardware- und Software zu nennen. Je nach Variante können dabei keines, eines oder beide obsolet werden. Zudem können aus der Signalübertragung her auch Fehlerquellen entstehen.

**Zeit** Der Zeitfaktor gilt wohl als grösster Problemverursacher, da der Abgabetermin fix vorgegeben ist und nicht verschoben werden kann.

<sup>1</sup>siehe: [Compliance \(Physiologie\)](#)

**Budget** Da kein Auftraggeber oder Firma als finanzielle Unterstützung vorhanden ist, muss das ganze Projekt aus privaten Reserven finanziert werden.

**Produktesicherheit** Obwohl das Produkt nicht direkt als Verkaufsprodukt vorgesehen ist, muss die Sicherheit doch als Faktor miteinbezogen werden.

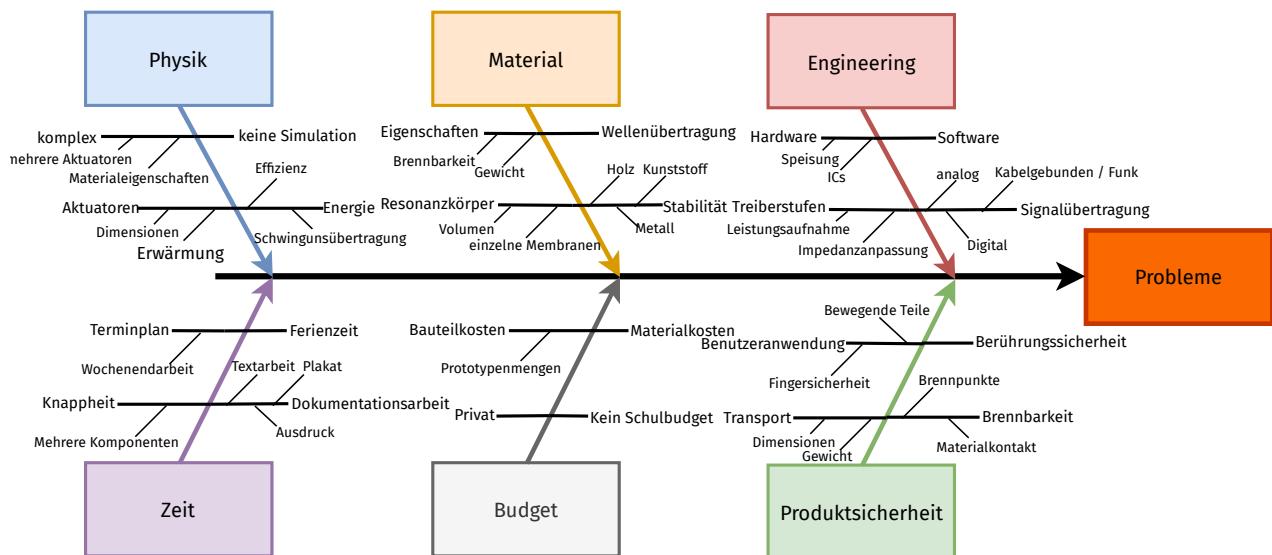


Abbildung 1.2: Ishikawa-Analyse

## 2 Zieldefinition

Das Grundlegende Projektziel ist eigentlich sehr einfach beschrieben: Es soll ein Gerät entwickelt werden, welches den Klang in eine bestimmte Richtung abstrahlen kann (Beam Forming). Da jedoch in Rahmen dieser Ausbildung bzw. dieses Projekts keine anechoische Kammer und/oder eine genau winkelverstellbare Halterung zur Verfügung stand, um die Direktionalität des Schallpegels zu messen, war die grundsätzliche Messbarkeit dieses Ziels fraglich.

Nichtsdestotrotz sollen sowohl das oben genannte Hauptziel (**Muss**) als auch Nebenziele (**Soll, Kann**) an dieser Stelle definiert und quantifiziert werden. Dabei ist der Ziel-Zeitpunkt jeweils der Abgabetermin der Arbeit. Tabelle 1.1 zeigt die verschiedenen Ziele und deren Messgrößen.

Zielbezeichnung	MUSS	SOLL	KANN	Messgrösse	Kenn/Grenzzahl	Bedingung
<b>A</b> Direktionale Abstrahlung	x			Direktivität	-3dB SPL	> 10° von Bezugsachse
<b>B</b> Möglichst wenige Stecker		x		Anzahl Stecker	max. 3	-
<b>C</b> Untere Grenzfrequenz tief genug		x		-3dB Punkt	min. 100 Hz	-
<b>D.1</b> Mobilität		x		Gewicht	max. 6 kg	-
<b>D.2</b> Mobilität			x	Dimensionen	max. 1.8x0.8x0.3m	-
<b>E</b> Speisung + Daten auf einem Stecker			x	Anzahl Stecker	1	-
<b>F</b> Abstrahlung softwaremäßig steuerbar			x	Möglich	Ja	-
<b>G</b> Reduziertes Brandrisiko	x			MTBF (durch Brand)	min. 200 Jahre	Sachgemässer Benutzung
<b>H</b> Benutzersicherheit		x		MTBF (durch Benutzerunfall)	min. 80 Jahre	Sachgemässer Benutzung
<b>I</b> Batteriebetrieb			x	Akkulaufzeit	12h	-
<b>J</b> Drahtlose Signalübertragung			x	Funkstrecke	Ja	-

Tabelle 1.1: Projektziele

## 2.1 Zielbeziehungen

Aus den beschriebenen Zielen können einige Widersprüche festgestellt werden:

**C vs. D.2** Eine tiefe untere (akustische) Grenzfrequenz bedingt immer ein grösseres Volumen des Resonanzkörpers. Eine Mobilität bedingt eine gewisse *Handlichkeit* bzw. Transportfähigkeit. Somit setzen sich diese Ziele direkt im Widerspruch.

**I vs. G** Je nach Batterietyp können diese sehr wohl ein Risiko der Brennbarkeit bergen. Somit ist mit einer Batterie automatisch die Brennbarkeit erhöht. Allerdings ergab sich auch ein sich ergänzendes Zielpaar:

**B vs. E** Beide Ziele haben im Endeffekt den selben Fokus. Eine ideale Erfüllung wäre hier ein einziger Stecker mit Speisung und Datensignalen.

### 3 Zielgewichtung

Anschliessend wurden die Ziele jeweils gegeneinander verglichen und eines davon als Präferenz ausgewählt. Somit entstand eine in Tabelle ?? ersichtliche Präferenzmatrix. Aus den Anzahl gewonnenen Vergleichen kann nun pro Ziel ein Rang und eine Gewichtung ermittelt werden.

Rang	Gewicht	Anzahl	Zielbezeichnung	Präferenzen						
2	18	4	A Direktionale Abstrahlung	A						
7	5	1	B Möglichst wenige Stecker		A					
9	0	0	C Untere Grenzfrequenz tief genug	B		A				
4	9	2	D.1 Mobilität (Gewicht)	D.1						A
2	18	4	D.2 Mobilität (Dimensionen)	D.2	D.2					G
9	0	0	E Speisung+Daten auf einem Stecker	F		D.2				
4	9	2	F Abstrahlung softwaremässig steuerbar	G						G
1	27	6	G Reduziertes Brandrisiko	G	G					
4	9	2	H Benutzersicherheit	H		G				
9	0	0	I Batteriebetrieben	J	H					
7	5	1	J Drahtlose Signalübertragung							

Tabelle 1.2: Zielgewichtung

#### 3.1 Primärziele

Somit konnten die drei Hauptziele eruiert werden:

**G Reduziertes Brandrisiko** Das Endprodukt muss ein möglichst minimiertes Brennbarkeitsrisiko aufweisen. Zwar gibt es mit der EN 13501-1 eine Klassifikation zum Brandverhalten, jedoch behandelt dieses rein Baustoffe und nicht ein Produkt als ganzes. Dieses Ziel ist insbesondere relevant, da u.U. Brennbare Materialien wie MDF in Kombination von Leistungsendstufen vorkommen.

**D.2 Mobilität** Da das Endprodukt nicht an einem Ort fix installiert werden soll, muss es vom Gewicht und den Dimensionen her innerhalb von den gegebenen Limiten dimensioniert sein.

**A Direktionale Abstrahlung** Das ursprüngliche Hauptziel ist und bleibt, einen Klangkörper herzustellen, welcher den Klang kontrolliert in eine bestimmte Richtung abstrahlen kann.

## 4 Variantendefinition

### 4.1 Morphologischer Kasten

Da das Projekt mehrere Ebenen (Elektronisch, mechanisch und Signaltechnisch) umfasst, wurde versucht, alle Möglichkeiten zu jedem Sub-Element in einem morphologischen Kasten aufzuzeichnen. Dieser ist in Abbildung 1.3 zu sehen. Aus diesen konnten nun verschiedene Varianten generiert und bewertet werden.

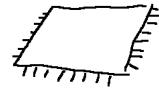
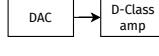
Morphologischer Kasten						
	PoE	PoE+	USB	internes Netzteil	externes Netzteil	Batterie
<b>Speisung</b>	<ul style="list-style-type: none"> <li>- RJ45-Stecker</li> <li>- 802.3af</li> <li>- max. 12.95 W verfügbar am Gerät</li> </ul>	<ul style="list-style-type: none"> <li>- RJ45-Stecker</li> <li>- 802.3at</li> <li>- max. 25.5 W verfügbar am Gerät</li> </ul>	<ul style="list-style-type: none"> <li>- USB-B oder -C Stecker</li> <li>- Je nach spezifikation max. 0.5 - 15W</li> </ul>	 <ul style="list-style-type: none"> <li>- Aufwändige Leistungselektronik</li> <li>- sehr grosse Leistung (mehrere kW) verfügbar</li> </ul>	 <ul style="list-style-type: none"> <li>- Einkaufsteil + Rundstecker</li> <li>- Auch Phoenixstecker möglich</li> <li>- grosse Leistung (mehrere 100W verfügbar)</li> </ul>	 <ul style="list-style-type: none"> <li>- Unabhängigkeit vom Netz</li> <li>- evtl. Schaltung für Aufladung</li> <li>- Je nach Typ besteht erhöhte Brandgefahr</li> </ul>
<b>Signalübertragung</b>	<b>Analog</b>  <ul style="list-style-type: none"> <li>- Phoenix Klemmen</li> <li>- Pro Kanal ein Signal oder ein Signal für alle</li> <li>- Differentiell/single ended</li> <li>- "dumme" Treiberstufe</li> </ul>	<b>USB</b>  <ul style="list-style-type: none"> <li>- USB-C Anschluss</li> <li>- USB-Endpoint IC benötigt</li> <li>- Kanalanzahl?</li> <li>- Programmieraufwand</li> </ul>	<b>Dante</b>  <ul style="list-style-type: none"> <li>- RJ45 Stecker</li> <li>- etabliertes Netzwerkprotokoll</li> <li>- Modular oder Softwaremäßig erhältlich</li> <li>- u.U. teuer</li> </ul>	<b>Milan</b>  <ul style="list-style-type: none"> <li>- RJ45 Stecker</li> <li>- eher wenig bekanntes Netzwerkprotokoll</li> <li>- Module erhältlich</li> <li>- Unterstützung durch JOINED</li> <li>- Braucht spezifische Switches</li> </ul>	serielle Protokolle (MADI, AES/EBU)	Bluetooth/WLAN  <ul style="list-style-type: none"> <li>- Bluetooth oder WiFi</li> <li>- Latenzen</li> <li>- Verbindungsauflauf / Discovery</li> </ul>
<b>Signalverarbeitung</b>	<b>PC/DAW</b>  <ul style="list-style-type: none"> <li>- Bereits verfügbar</li> <li>- Einfache Konfiguration</li> <li>- Erzeugt 6-Kanäle als Ausgang</li> <li>- Benötigt externe Übertragung</li> </ul>	<b>interner DSP</b>  <ul style="list-style-type: none"> <li>- Layout Zeitintensiv</li> <li>- Programmierung Zeitintensiv</li> <li>- Flexibilität</li> <li>- Benötigt nur ein CH als Input</li> </ul>	<b>externer USB-DSP/DAC</b>  <ul style="list-style-type: none"> <li>- grossflächig erhältlich</li> <li>- Ausgangsformate Seriell oder Analog</li> <li>- Braucht empfängerseitig entsprechende Decoder</li> </ul>	<b>analoge Filterschaltung</b>  <ul style="list-style-type: none"> <li>- rein analog</li> <li>- Delays werden mit passiven Bauteilen eingestellt.</li> <li>- aufwendig, komplex</li> </ul>		
<b>Treiberstufe</b>	<b>DAC mit D-Klasse</b>  <ul style="list-style-type: none"> <li>- 2 ICs</li> <li>- beide müssen korrekt konfiguriert werden</li> <li>- TDM oder I2S Input</li> <li>- Limiter muss vorher gehandelt werden</li> </ul>	<b>integrierter DAC + Limiter + D-Klasse</b>  <ul style="list-style-type: none"> <li>- all-in-one Lösung</li> <li>- evtl. aufwändiger zu löten</li> <li>- Konfiguration u.U. erheblich</li> </ul>	<b>analoger Amp (AB)</b>  <ul style="list-style-type: none"> <li>- tried and tested</li> <li>- robust</li> <li>- Signalqualität</li> <li>- Hohe Ruheleistung</li> </ul>	<b>analoger Amp (Röhren)</b>  <ul style="list-style-type: none"> <li>- fast ausgestorben</li> <li>- Bauteile schwer zu finden</li> <li>- braucht Hochspannung (mehrere 100V)</li> <li>- komplexes Design</li> </ul>		
<b>Klangzeugung</b>	<b>Saite mit Schwingspule</b>  <ul style="list-style-type: none"> <li>- komplexe Herstellung</li> <li>- braucht zusätzliche Permanentmagnete</li> <li>- Befestigung an Saite fraglich</li> <li>- Wärmeentwicklung</li> </ul>	<b>Saite ohne Schwingspule</b>  <ul style="list-style-type: none"> <li>- einfacher Aufbau</li> <li>- braucht zusätzliche Permanentmagnete</li> <li>- sehr schlechter Wirkungsgrad, kaum Hörbar</li> <li>- nur genau eine Frequenz und deren Oberschwingungen</li> <li>- Wärmeentwicklung</li> </ul>	<b>Exciter</b>  <ul style="list-style-type: none"> <li>- einfache Montage</li> <li>- relativ günstig erhältlich</li> <li>- effektiver Aufbau</li> <li>- einfach austauschbar</li> <li>- kann auch unterseitig montiert werden</li> </ul>	<b>trad. Lautsprecher</b>  <ul style="list-style-type: none"> <li>- bekanntes System</li> <li>- sehr verbreitet und grossflächig erhältlich</li> <li>- günstig bis sehr teuer</li> <li>- verschiedene Größen</li> <li>- Keine Neuheit</li> </ul>		
<b>Material</b>	<b>MDF</b>  <ul style="list-style-type: none"> <li>- nahezu perfekt eben, darum sehr leicht bearbeitbar</li> <li>- Laserschneidbar oder CNC</li> <li>- günstig erhältlich in allen Dicken, Farben und Zuschnitten</li> <li>- nicht unbedingt hochwertig</li> </ul>	<b>PLA</b>  <ul style="list-style-type: none"> <li>- im 3D-Druck weit verbreitet</li> <li>- Einfach erhältlich, relativ günstig</li> <li>- verschiedenste Geometrien möglich</li> <li>- sehr langsame Geschwindigkeit</li> <li>- Volumen sehr stark begrenzt</li> </ul>	<b>Birke-Multiplex</b>  <ul style="list-style-type: none"> <li>- hochwertiger Baustoff aus geschichtetem Holz</li> <li>- relativ teuer</li> <li>- nur in bestimmten Dicken erhältlich</li> <li>- hochwertig</li> </ul>	<b>PMMA (Plexiglas)</b>  <ul style="list-style-type: none"> <li>- schlagfest, feuerfest</li> <li>- verschiedene Farben/Durchsichtigkeiten erhältlich</li> <li>- relativ günstig</li> </ul>		

Abbildung 1.3: Der morphologische Kasten

#### 4.1.1 Variante A: Alles Analog

In dieser Variante wird möglichst alles via analoge Signalpfade geführt. So kann zum Beispiel die Signalverzögerung durch Allpass-Filter realisiert werden. Fokus ist auf Robustheit und Signalreinheit.

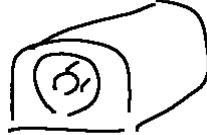
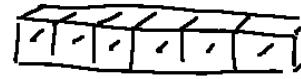
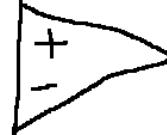
Speisung:	Signalübertragung:	Signalverarbeitung:
externes Netzteil	Analog	analoge Filterschaltung
		
<ul style="list-style-type: none"> <li>- Einkaufsteil + Rundstecker</li> <li>- Auch Phoenixstecker möglich</li> <li>- grosse Leistung (mehrere 100W verfügbar)</li> </ul>	<ul style="list-style-type: none"> <li>- Phoenix Klemmen</li> <li>- Pro Kanal ein Signal oder ein Signal für alle</li> <li>- Differentiell/single ended</li> <li>- "dumme" Treiberstufe</li> </ul>	<ul style="list-style-type: none"> <li>- rein analog</li> <li>- delays werden mit passiven Bauteilen eingestellt.</li> <li>- aufwendig, komplex</li> </ul>
Treiberstufe:	Material:	Klangerzeugung:
analoger Amp (AB)	MDF	Saite mit Schwingspule
		
<ul style="list-style-type: none"> <li>- tried and tested</li> <li>- robust</li> <li>- Signalqualität</li> <li>- Hohe Ruheleistung</li> </ul>	<ul style="list-style-type: none"> <li>- nahezu perfekt eben, darum sehr leicht bearbeitbar</li> <li>- Laserschneidbar oder CNC</li> <li>- günstig erhältlich in allen Dicken, Farben und Zuschnitten.</li> <li>- nicht unbedingt hochwertig</li> </ul>	<ul style="list-style-type: none"> <li>- komplexe Herstellung</li> <li>- braucht zusätzliche Permanentmagnete</li> <li>- Befestigung an Saite fraglich</li> <li>- Wärmeentwicklung</li> </ul>

Abbildung 1.4: Variante A

**Vorteile** Resultate sind relativ schnell messbar. Programmierarbeit erübriggt sich komplett. Zudem sind rein analoge Designs tendenziell robuster und langlebiger. Durch die fehlende Abtastung bleiben Höhenanteile erhalten und die Signalqualität eher hochwertiger.

**Nachteile** Fehlersuche ist rein messtechnisch möglich. Nachträgliche Änderungen sehr teuer und Zeitaufwändig. Der Überwachung sind starke Grenzen gesetzt: So muss bei einem Unterbruch der gesamte Signalpfad durchgemessen werden. Ein weiterer Nachteil ist die Schwingspule, deren Befestigung an der Saite noch genauer ausgearbeitet werden muss.

**Risikoanalyse** Durch sich bewegende Teile, welche unter Umständen durch den Benutzer berührt werden können entsteht zum einen ein Risiko einer leichten Verletzung. Zum anderen könnte die physikalische Montage von analoger Leistungselektronik auf MDF zu einer Brandgefahr führen. Zudem können sehr leicht durch fehlende, unsaubere oder falsche Steckverbindungen Funktionsfehler auftreten. Mit der noch offenen Montagetechnik der Schwingspule besteht zudem die Gefahr, dass die Klangzeugung nicht überzeugend funktioniert, insbesondere im Dauereinsatz.

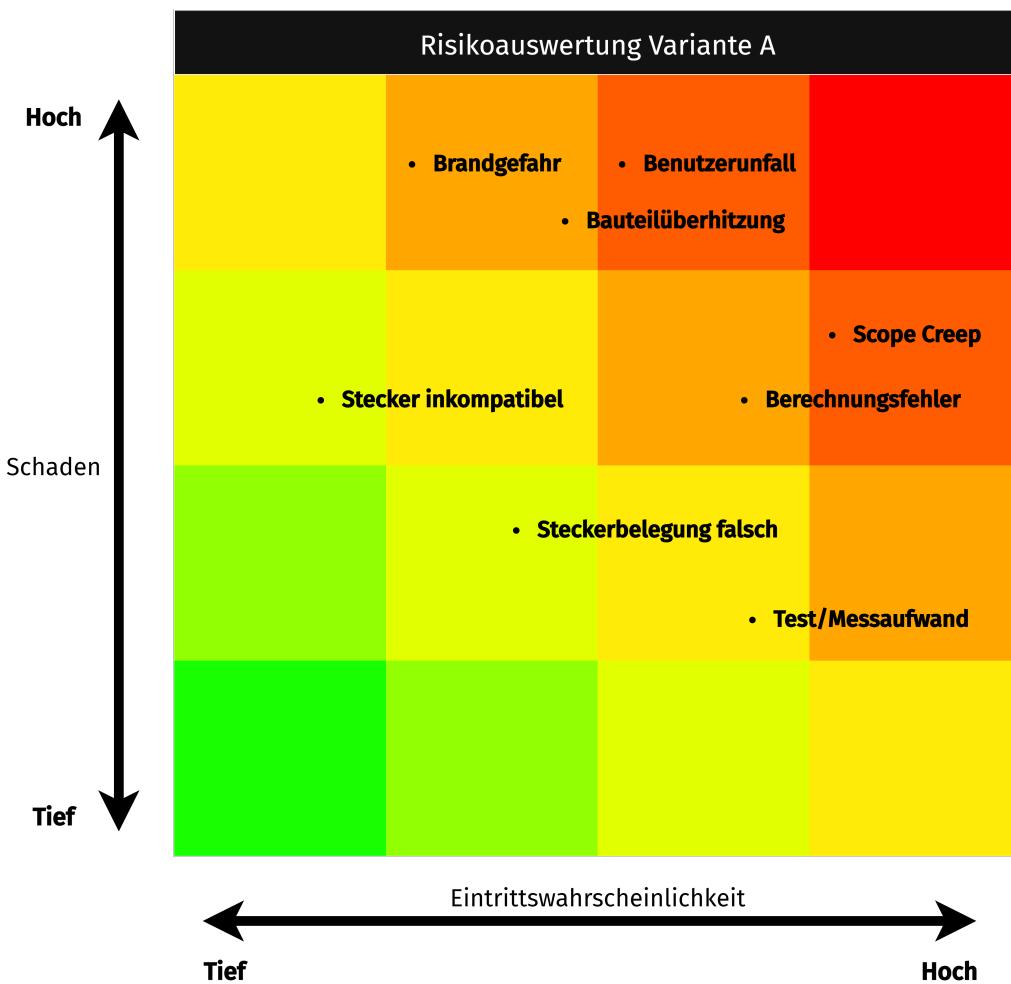


Abbildung 1.5: Risikoanalyse der Variante A

#### 4.1.2 Variante B: Drahtlos & Portabel

Der Hauptfokus dieser Variante ist maximale Mobilität und minimale Steckverbindungen. Dies wird zum einen durch eine Batterie erreicht, und zum anderen durch eine drahtlose Signalübertragung.

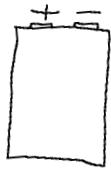
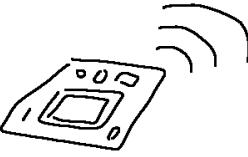
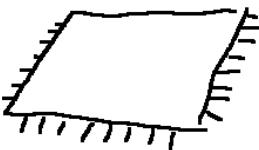
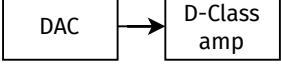
Speisung:	Signalübertragung:	Signalverarbeitung:
Batterie	Bluetooth/WLAN	interner DSP
		
<ul style="list-style-type: none"> <li>- Unabhängigkeit vom Netz</li> <li>- evtl. Schaltung für Aufladung</li> <li>- Je nach Typ besteht erhöhte Brandgefahr</li> </ul>	<ul style="list-style-type: none"> <li>- Bluetooth oder WiFi</li> <li>- Latenzzzeiten</li> <li>- Verbindungsaufbau / Discovery</li> </ul>	<ul style="list-style-type: none"> <li>- Layout Zeitintensiv</li> <li>- Programmierung Zeitintensiv</li> <li>- Flexibilität</li> <li>- Benötigt nur ein CH als Input</li> </ul>
Treiberstufe:	Material:	Klangerzeugung:
DAC mit D-Klasse	PMMA (Plexiglas)	Exciter
		
<ul style="list-style-type: none"> <li>- 2 ICs</li> <li>- beide müssen korrekt konfiguriert werden</li> <li>- TDM oder I2S Input</li> <li>- Limiter muss vorher gehandelt werden</li> </ul>	<ul style="list-style-type: none"> <li>- schlagfest, feuerfest</li> <li>- verschiedene Farben/Durchsichtigkeiten erhältlich</li> <li>- relativ günstig</li> </ul>	<ul style="list-style-type: none"> <li>- einfache Montage</li> <li>- relativ günstig erhältlich</li> <li>- effektiver Aufbau</li> <li>- einfach austauschbar</li> <li>- kann auch unterseitig montiert werden</li> </ul>

Abbildung 1.6: Variante B

**Vorteile** Da hier die Datenübertragung ohne Stecker auskommt, kann hier im Einsatz komplett auf Kabel verzichtet werden. Somit vereinfachen sich insbesondere weiträumigere Setups, in dem das Gerät weiter weg aufgestellt ist. Als einziger Stecker bleibt ein Ladestecker für die Batterie übrig. Für die Einbindung von Batterien bzw. deren Ladezyklus gibt es zudem bereits sehr viele fertige Komponenten.

**Nachteile** Die korrekte Implementierung des Signalpfades von Bluetooth oder WiFi über DSP, den DAC und die D-Klasse Endstufe wird wohl einiges an Aufwand brauchen, insbesondere bei zeitkritischen Anwendungen wie dieser. Zudem entsteht je nach Batterietyp eine Brandgefahr, die zwar durch das Plexiglas verhindert ist aber dennoch z.B. andere Materialien im Raum in Brand setzen kann.

**Risikoanalyse** Zwar entfällt hier das Risiko einer falschen Steckverbindung komplett, jedoch erhöht sich durch die Anwesenheit einer Batterie die Brandgefahr deutlich. Dies auch wenn PMMA als Material verwendet wird, da sich die Batterie selbst schon entzünden kann. Zudem entsteht durch den komplexen Aufbau ein unter Umständen zeitintensive Designphase, welche auch mit HF-Layoutfehlern verbunden sein können.

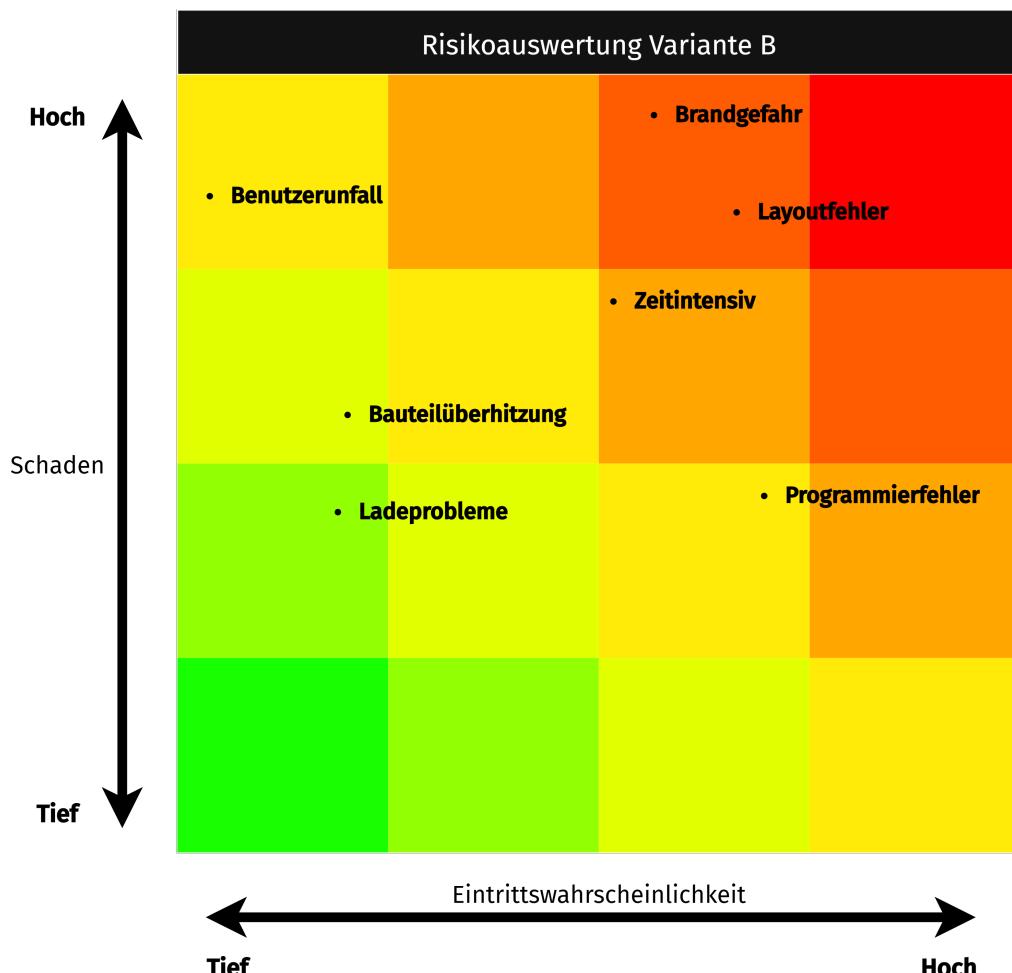


Abbildung 1.7: Risikoanalyse der Variante B

#### 4.1.3 Variante C: High-End Audiophil

Maximale Kontrolle steht bei dieser Variante im Zentrum. Nur bewährte und zuverlässige Komponenten sollen verwendet werden. Einkaufsteile sind nach Verzerrungsfreiheit und rauscharmen Signalpfaden auszuwählen. Preispunkt ist sekundär.

Speisung:	Signalübertragung:	Signalverarbeitung:
internes Netzteil	serielle Protokolle (MADI, AES/EBU)	interner DSP
		
<ul style="list-style-type: none"> <li>- Aufwändige Leistungselektronik</li> <li>- sehr grosse Leistung (mehrere kW) verfügbar</li> </ul>	<ul style="list-style-type: none"> <li>- BNC oder Glasfaser</li> <li>- hochwertige Signalübertragung</li> <li>- modulator und demodulator benötigt</li> </ul>	<ul style="list-style-type: none"> <li>- Layout Zeitintensiv</li> <li>- Programmierung Zeitintensiv</li> <li>- Flexibilität</li> <li>- Benötigt nur ein CH als Input</li> </ul>
Treiberstufe:	Material:	Klangerzeugung:
analoger Amp (AB)	Birke-Multiplex	trad. Lautsprecher
		
<ul style="list-style-type: none"> <li>- tried and tested</li> <li>- robust</li> <li>- Signalqualität</li> <li>- Hohe Ruheleistung</li> </ul>	<ul style="list-style-type: none"> <li>- hochwertiger Baustoff aus geschichtetem Holz</li> <li>- relativ teuer</li> <li>- nur in bestimmten Dicken erhältlich</li> <li>- hochwertig</li> </ul>	<ul style="list-style-type: none"> <li>- bekanntes System</li> <li>- sehr verbreitet und grossflächig erhältlich</li> <li>- günstig bis sehr teuer</li> <li>- verschiedenste Größen</li> <li>- Keine Neuheit</li> </ul>

Abbildung 1.8: Variante C

**Vorteile** Die Audioqualität als oberste Priorität begünstigt ein beeindruckendes Hörerlebnis. Zudem ist die Auswahl an bewährten Methoden und robusten Materialien ein Garant für eine lange Lebensdauer.

**Nachteile** Als erstes ist hier sicher auch die Komplexität zu nennen, da sehr spezifische Bauteile ausgewählt werden müssen, die unter Umständen nicht weit verbreitet sind. Zum anderen wird hier auch das Budget sehr strapaziert, wohl über die Belastungsgrenzen hinaus.

**Risikoanalyse** Die grosse Anzahl verschiedener eigens entworfenen Komponenten führt nebst der Gefahr eines Scope Creeps auch eventuell zu Ungenauigkeiten oder unvorhergesehenen negativen Effekten. Zudem kommt zur Leistungselektronik der Endstufe auch die Leistungselektronik des Netzteils hinzu. Auch der Lautsprecher an sich kann überhitzen und zu Brandursachen führen.

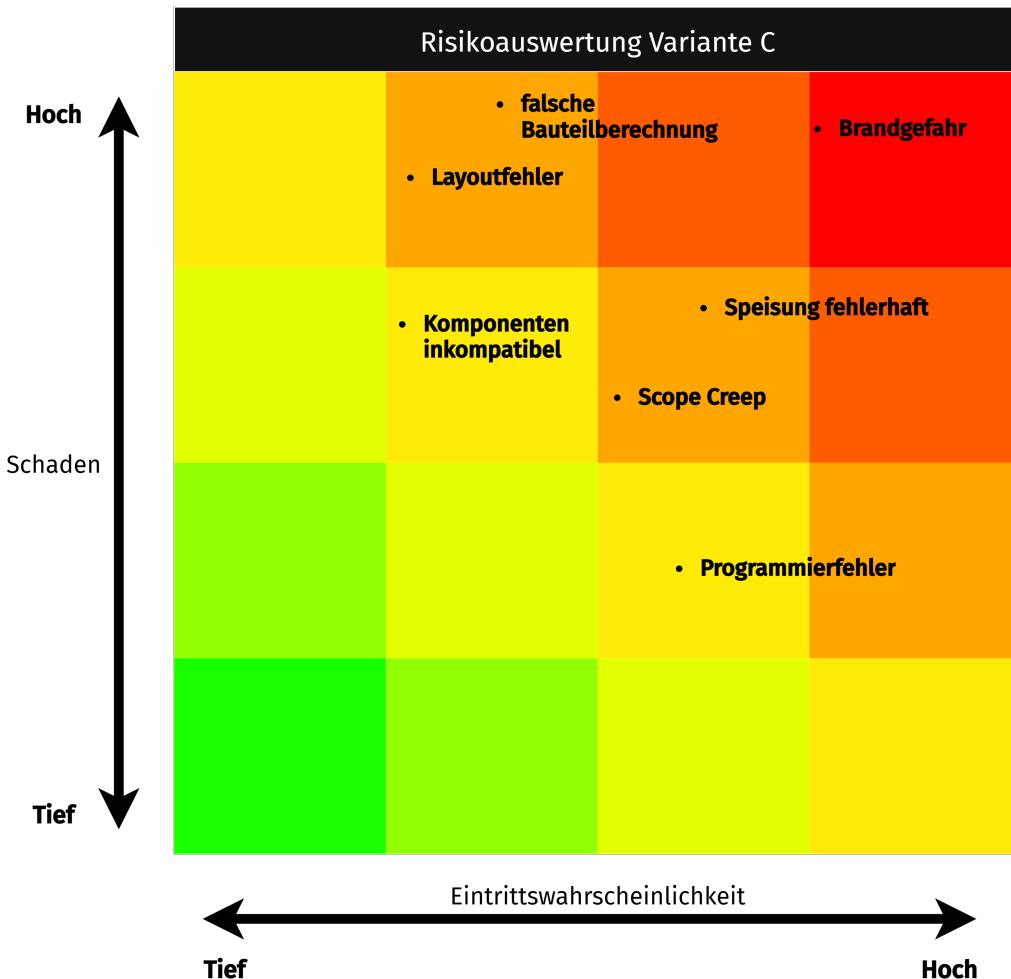


Abbildung 1.9: Risikoanalyse der Variante C

#### 4.1.4 Variante D: Einfache Anwendung, Plug'n'Play

Möglichst einfache Anwendung ist zentral für ein überzeugendes Benutzererlebnis. Daher wurde diese Variante mit diesem Fokus generiert. Zudem ist ein Nebenfokus hier die günstige Herstellung des Systems.

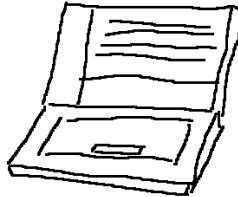
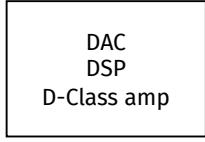
Speisung:	Signalübertragung:	Signalverarbeitung:
PoE+	Milan	PC/DAW
<b>Speisung:</b> PoE+	<b>Signalübertragung:</b>   <ul style="list-style-type: none"> <li>- RJ45-Stecker</li> <li>- 802.3at</li> <li>- max. 25.5 W verfügbar am Gerät</li> </ul>	<b>Signalverarbeitung:</b>  <ul style="list-style-type: none"> <li>- Bereits verfügbar</li> <li>- Einfache Konfiguration</li> <li>- Erzeugt 6-Kanäle als Ausgang</li> <li>- Benötigt externe Übertragung</li> </ul>
<b>Treiberstufe:</b> integrierter DAC + Limiter + D-Klasse	<b>Material:</b> MDF	<b>Klangerzeugung:</b> Exciter
 <ul style="list-style-type: none"> <li>- all-in-one Lösung</li> <li>- evlt. aufwändiger zu löten</li> <li>- Konfiguration u.U. erheblich</li> </ul>	 <ul style="list-style-type: none"> <li>- nahezu perfekt eben, darum sehr leicht bearbeitbar</li> <li>- Laserschneidbar oder CNC</li> <li>- günstig erhältlich in allen Dicken, Farben und Zuschnitten.</li> <li>- nicht unbedingt hochwertig</li> </ul>	 <ul style="list-style-type: none"> <li>- einfache Montage</li> <li>- relativ günstig erhältlich</li> <li>- effektiver Aufbau</li> <li>- einfach austauschbar</li> <li>- kann auch unterseitig montiert werden</li> </ul>

Abbildung 1.10: Variante D

**Vorteile** Da Datensignale und Speisung auf einem RJ45-Stecker geliefert werden, muss nur diese eine Verbindung hergestellt werden. Zudem ist mit dem MILAN-Protokoll eine automatische Bandbreitenreservation und somit keine Benutzerkonfiguration notwendig. Da DAC und Treiberstufe in einem Chip integriert ist, bleibt die Programmierung begrenzt.

**Nachteile** Da das Signal direkt vom PC generiert wird, muss dieses zuerst in das MILAN-Protokoll verpackt werden. Zudem muss ein AVB-fähiger Switch verwendet werden.

**Risikoanalyse** Die Brandgefahr bleibt nach wie vor ein Hauptfaktor in der Risikoauswertung, bedingt durch die Verbindung von Holzfasern und Leistungsendstufen. Der noch nicht weitum verbreitete MILAN-Standard könnte hier auch zu Inkompatibilitäten, oder zumindest zu einem komplexen Setup führen. Auch könnte die Implementierung eines neuen Standards schnell Scope Creep führen, da keine fix fertigen Lösungen bereitstehen.

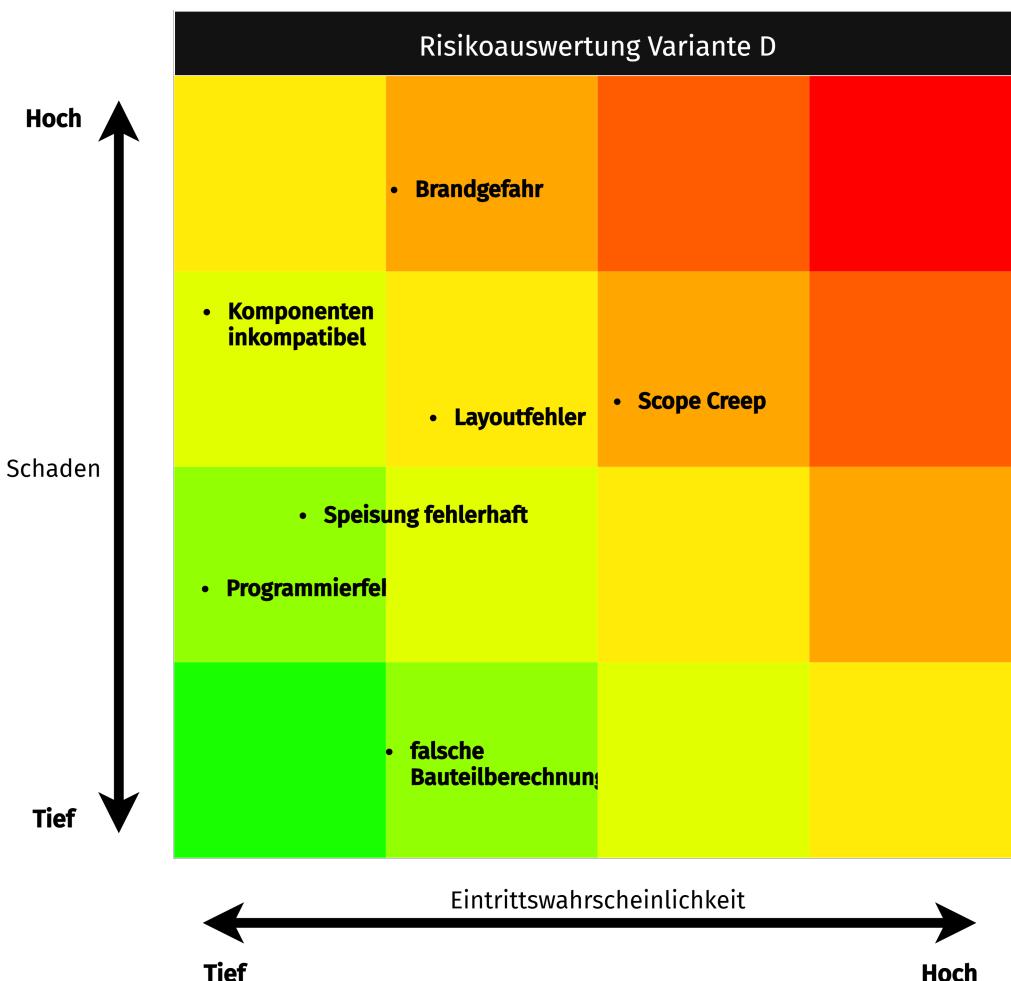


Abbildung 1.11: Risikoanalyse der Variante D

#### 4.1.5 Variante E: Neu ist besser

Innovation und moderne Technologie ist das Hauptmerkmal dieser Variante. Es sollen möglichst die neusten Methoden und Komponenten verwendet werden. Etablierte Verfahren sind bereits vollumfänglich im Markt vorhanden und daher uninteressant. Daher werden alles entweder neue Technologien oder bislang nicht verwendete Ideen verwendet.

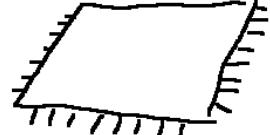
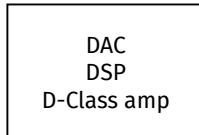
Speisung:	Signalübertragung:	Signalverarbeitung:
PoE+	Milan	interner DSP
		
<ul style="list-style-type: none"> <li>- RJ45-Stecker</li> <li>- 802.3at</li> <li>- max. 25.5 W verfügbar am Gerät</li> </ul>	 <ul style="list-style-type: none"> <li>- RJ-45 Stecker</li> <li>- eher wenig bekanntes Netzwerkprotokoll</li> <li>- Module erhältlich</li> <li>- Unterstützung durch JOYNED</li> <li>- Braucht spezifische Switches</li> </ul>	 <ul style="list-style-type: none"> <li>- Layout Zeitintensiv</li> <li>- Programmierung Zeitintensiv</li> <li>- Flexibilität</li> <li>- Benötigt nur ein CH als Input</li> </ul>
Treiberstufe:	Material:	Klangerzeugung:
integrierter DAC + Limiter + D-Klasse	PMMA (Plexiglas)	Saite ohne Schwingspule
		
<ul style="list-style-type: none"> <li>- all-in-one Lösung</li> <li>- evlt. aufwändiger zu löten</li> <li>- konfiguration u.U. erheblich</li> </ul>	<ul style="list-style-type: none"> <li>- schlagfest, feuerfest</li> <li>- verschiedene Farben/Durchsichtigkeiten erhältlich</li> <li>- relativ günstig</li> </ul>	<ul style="list-style-type: none"> <li>- einfacher Aufbau</li> <li>- braucht zusätzliche Permanentmagnete</li> <li>- sehr schlechter Wirkungsgrad, kaum hörbar</li> <li>- nur genau eine Frequenz und deren Obertöne</li> <li>- Wärmeentwicklung</li> </ul>

Abbildung 1.12: Variante E

**Vorteile** Durch die Neuheit und Innovation entsteht Freiheit: Es gibt in dem Sinne keine etablierte Verfahren oder Protokolle. Daher eröffnet sich ein Spielraum für Eigeninitiative.

**Nachteile** Durch die undefinierten Variablen muss sehr viel Arbeit in deren Ausarbeitung investiert werden. So muss die gesamte Signalverarbeitung und die Kommunikation mit dem DAC definiert werden. Zudem entstehen unter Umständen weitere Kosten durch wenig verfügbare Bauteile.

**Risikoanalyse** Nebst hohen Herstellungskosten kann hier eine stromdurchflossene Saite erhitzten und zu Verbrennungen führen. Des weiteren kann die Impedanz der Saite schlicht zu tief sein für die Endstufe, wodurch die Schwingung wenn überhaupt nur kaum wahrnehmbar also extrem leise erzeugt werden kann. Zudem entsteht durch den internen DSP auch hier die Gefahr des *Scope Creep*, da die Signalverarbeitung potentiell recht umfangreich werden kann.

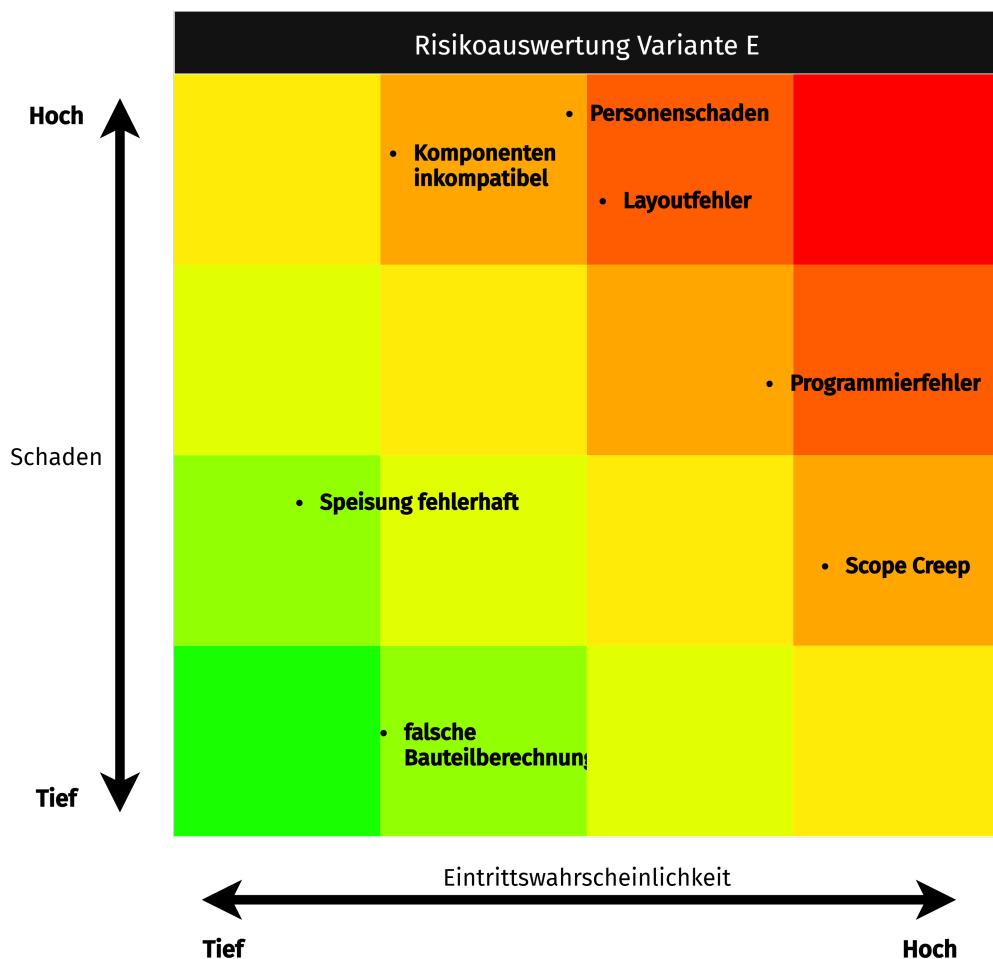


Abbildung 1.13: Risikoanalyse der Variante E

## 5 Variantenauswertung

### 5.0.1 Nutzwertanalyse

Zur Auswertung wurde eine Nutzwertanalyse durchgeführt, bei der die Primärkriterien auf Erfüllung oder Nichterfüllung hin geprüft wurden. Idealerweise sollten dabei alle Primärziele erfüllt werden. Alle anderen Ziele wurden gemäss Tabelle 1.2 neu gewichtet und deren Erfüllung mit einer Note von 1 bis 10 und bei Nichterfüllung 0 bewertet. Die Multiplikation der Gewichtung mit der Note ergibt ein Zwischenresultat für ein Ziel. Die Summe der Zwischenresultate ergibt die Gesamtpunktzahl nach Sekundärzielen. Diese Analyse ist in Abbildung 1.15 dargestellt. Mit diesen Kriterien erfüllt nur **Variante D** die Muss-Ziele.

### 5.0.2 Kosten-Nutzen Analyse

In Bezug zu den verwendeten Komponenten und Materialien kann eine Schätzung für die Kosten jeder Variante abgegeben werden:

- **Variante A: Alles Analog:** Hoch, vor allem durch den Zeitaufwand
- **Variante B: Drahtlos & Portabel:** Mittel, jedoch PMMA als Preistreiber
- **Variante C: High-End Audiophil:** Sehr hoch, durch Spezial- und High-End Komponenten
- **Variante D: Einfache Anwendung, Plug'n'Play:** Tief-Mittel
- **Variante E: Neu ist besser:** Mittel, jedoch PMMA und Zeitaufwand

Diese Erkenntnis kann auf die in der Nutzwertanalyse erreichte Punktzahl abgebildet werden. Abbildung 1.14 zeigt dieses Verhältnis grafisch auf. Dabei sind Lösungen mit Tendenz in Richtung untere rechte Ecke (*hoher Nutzen, tiefe Kosten*) zu bevorzugen. Dagegen sind Lösungen mit Tendenz Richtung oberen linken Ecke mit hohen Kosten, aber wenig Nutzen verbunden.

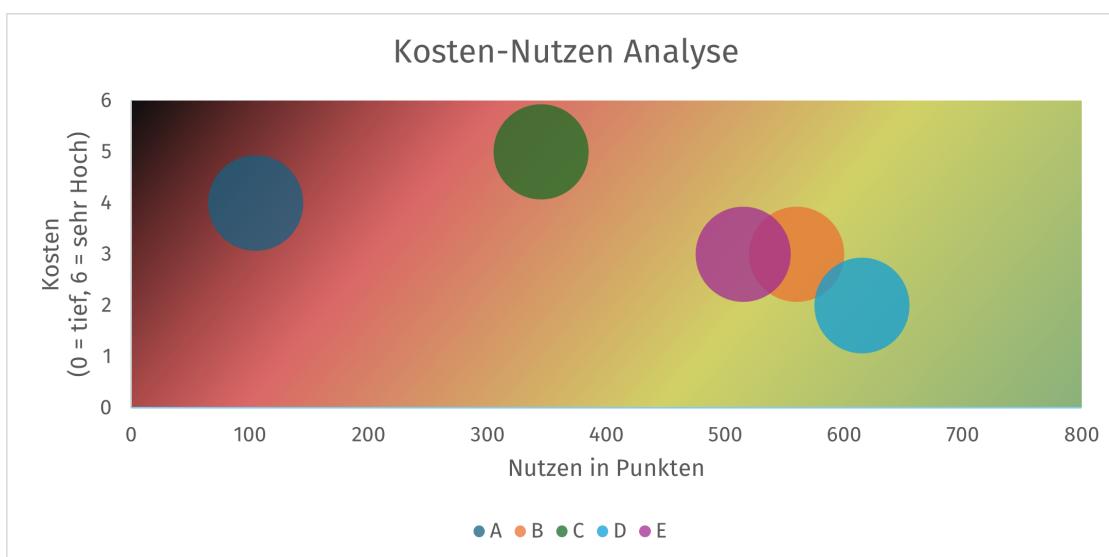


Abbildung 1.14: Kosten-Nutzen Analyse

Primärkriterien	Varianten					E
	A	B	C	D	Einfache Anwendung, Plug'n'Play	
G: Reduziertes Brandrisiko	Alles Analog	Drahtlos & Portabel	High-End Audiophil	Einfache Anwendung, Plug'n'Play		Neu ist besser
	Lösung - externes Netzteil - selbst gebaute Schwingsspule mögliche Brandursache	- Batterie - PMMA für Gehäuse	- internes Netzteil - Leistungselektronik auf MDF - ansonsten keine Massnahmen	- Speisung extern (PoE) - Nur die Endstufe als Leistungsbauteil	- Speisung extern (PoE) - Stromdurchflossene Saite von aussen zugänglich	
D: Mobilität	Erfüllt?	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt	nicht erfüllt
	Lösung - externes Netzteil unklar - Befestigung der Schwingsspule	- Batteriegewicht - PMMA Schlagfest	- Gewicht durch Netzteil - Gewicht durch Endstufe - Gewicht durch Lautsprecher	- Keine schweren Komponenten - Fix montierte Elemente	- Keine schweren Bauteile - Keine schweren Komponenten	erfüllt
A: Direktionale Abstrahlung	Erfüllt?	nicht erfüllt	erfüllt	nicht erfüllt	erfüllt	erfüllt
	Lösung - Effizienz der Schwingsspule evtl. ungenügend	- 6x Exciter, individuell getrieben	- 6x Exciter, individuell getrieben	- 6x Exciter, individuell getrieben	- Klang evtl. unhörbar - Klang evtl. unhörbar	nicht erfüllt
<b>Anzahl nicht erfüllter Primärkriterien</b>		<b>3</b>	<b>1</b>	<b>2</b>	<b>✓</b>	<b>✗</b>
Sekundärkriterien						
Ziel	Gewichtung (1 = min, 10 = max)	Note (1 = min, 10 = max)	Resultat	Note (1 = min, 10 = max)	Resultat	Note (1 = min, 10 = max)
B: Möglichst wenige Stecker	10	1	10	9	90	9
C: Untere Grenzfrequenz tief genug	5	3	15	7	35	7
E: Speisung+Daten auf einem Stecker	15	0	0	5	75	0
F: Abstrahlung softwaremäßig steuerbar	20	1	20	9	180	7
G: Benutzersicherheit	30	2	60	6	180	4
I: Batteriebetrieben	10	0	0	10	100	0
J: Drahtlose Signalübertragung	5	0	0	10	50	0
<b>Punkte</b>	105	560	345	615	515	515
<b>Rang</b>	<b>5</b>	<b>2</b>	<b>4</b>	<b>1</b>	<b>3</b>	<b>3</b>

Abbildung 1.15: Nutzwertanalyse

---

## 6 Variantenauswahl

Die Variantenanalysen zeigt klar, dass **Variante D: Einfache Anwendung** aus Risikogründen, Nutzwertanalyse und der Kosten-Nutzen die vielversprechendste Variante ist. Die Kombination aus fixfertigen Modulen, wenigen Neuentwicklungen und wenigen Komponenten führt in vielen Belangen zu vorteilhaften Eigenschaften. Ein weiterer Vorteil ist, dass durch den Einsatz von Excitern sich die Konstruktion erheblich vereinfacht, da keine Saite gespannt oder fixiert werden muss und keine sich bewegende Teile von aussen zugänglich sind.

---

## 7 Terminplanung

Für das Projekt wurden nun abgegrenzte Arbeitspakete definiert und diese in einen Zeitplan überführt. Dabei wurde darauf geachtet, dass wichtigere bzw. kritische Pakete (z.B. die Bauteilevaluation) mehr Zeit bekamen. Als Hilfsmittel wurde zudem die Projektfunktion von [github.com](#) verwendet. Dieses Tool bietet nicht nur den Vorteil einer grafischen Darstellung (Roadmap, Burn-up etc.), sondern auch dass jedes Paket mit einer Historie, Kommentaren (auch von dritten), Files, Links sowie Referenzen untereinander ergänzt werden. So kann der Projektverlauf dynamisch auf jedes einzelne Paket hin verfolgt werden.

In Tabelle 1.3 sind alle Arbeitspakete, deren Zeitrahmen sowie den jeweiligen Github-Links nochmals tabellarisch dargestellt.

Arbeitspaket	URL	Startdatum	Enddatum
<b>Terminplanung</b>	<a href="#">Link</a>	Sep 4, 2025	Sep 5, 2025
<b>IST-Zustandsanalyse</b>	<a href="#">Link</a>	Sep 6, 2025	Sep 7, 2025
<b>Zieldefinition</b>	<a href="#">Link</a>	Sep 8, 2025	Sep 9, 2025
<b>Zielgewichtung</b>	<a href="#">Link</a>	Sep 10, 2025	Sep 11, 2025
<b>Varianten- &amp; Risikoanalyse</b>	<a href="#">Link</a>	Sep 12, 2025	Sep 16, 2025
<b>Variantenauswahl</b>	<a href="#">Link</a>	Sep 17, 2025	Sep 17, 2025
<b>Kennzahlberechnung / Limits</b>	<a href="#">Link</a>	Sep 18, 2025	Sep 21, 2025
<b>Bauteileevaluation</b>	<a href="#">Link</a>	Sep 22, 2025	Sep 30, 2025
<b>Bauteilauswahl</b>	<a href="#">Link</a>	Oct 1, 2025	Oct 4, 2025
<b>Print Schema draft</b>	<a href="#">Link</a>	Oct 5, 2025	Oct 11, 2025
<b>Print Schema v1</b>	<a href="#">Link</a>	Oct 12, 2025	Oct 18, 2025
<b>Print Layout v1</b>	<a href="#">Link</a>	Oct 19, 2025	Oct 26, 2025
<b>Peer-review Schema und Layout</b>	<a href="#">Link</a>	Oct 27, 2025	Oct 31, 2025
<b>Print Schema Final</b>	<a href="#">Link</a>	Nov 1, 2025	Nov 3, 2025
<b>Print Layout final</b>	<a href="#">Link</a>	Nov 3, 2025	Nov 6, 2025
<b>Gerber-Daten generieren und Printbestellung</b>	<a href="#">Link</a>	Nov 7, 2025	Nov 7, 2025
<b>Konstruktion des Korpus fertigstellen</b>	<a href="#">Link</a>	Nov 8, 2025	Nov 10, 2025
<b>Herstellung Korpus-Teile</b>	<a href="#">Link</a>	Nov 11, 2025	Nov 15, 2025
<b>Zusammenbau Korpus</b>	<a href="#">Link</a>	Nov 16, 2025	Nov 22, 2025
<b>Bestückung + Lötarbeit Print</b>	<a href="#">Link</a>	Nov 23, 2025	Nov 30, 2025
<b>Funktionstest Print</b>	<a href="#">Link</a>	Dec 1, 2025	Dec 4, 2025
<b>Zusammenbau Komplettsystem &amp; Programmierung</b>	<a href="#">Link</a>	Dec 4, 2025	Dec 18, 2025
<b>Funktionstests Komplettsystem</b>	<a href="#">Link</a>	Dec 18, 2025	Dec 25, 2025
<b>Schlussmessung &amp; Auswertungen</b>	<a href="#">Link</a>	Dec 25, 2025	Dec 31, 2025
<b>Audruck (Plakat und Arbeit)</b>	<a href="#">Link</a>	Jan 1, 2026	Jan 6, 2026
<b>Abgabe Diplomarbeit</b>	<a href="#">Link</a>	Jan 7, 2026	Jan 7, 2026

Tabelle 1.3: Terminplanung in tabellarischer Form

# Kapitel 2

## Umsetzung

### 1 Blockschaltbild

Mit der erarbeiteten Variante aus dem System Engineering wurde zunächst ein Blockschaltbild erstellt. Dieses ist in Abbildung 2.3 dargestellt. In diesem wurden bereits einige Komponenten ausgewählt:

**MILAN Modul MT32-TDM to MILAN** Die Firma [JOYNED GmbH](#) bietet auf ihrem Webshop bereits ein fix-fertiges Milan-Modul an, welches über PoE gespiesen wird und 16x16 Audiokanäle verarbeiten kann (siehe [Joyned Store](#)). Abbildung 2.1 zeigt das Modul. Zum Anschluss in einem Gerät dient ein System Connector, welches nebst den Datensignalen in TDM-Format (**Time Division Multiplex**) auch Master Clock-, I<sup>2</sup>C-, GPIO-, 3V- und 5V-Leitungen besitzt.



Abbildung 2.1: Das Milan-Modul der Firma Joyned GmbH

**Gehäuse** Das Gehäuse wurde schon in der Vorarbeit gezeichnet und war daher schon gegeben. Auf einem länglicher Resonanzkasten sind sechs Membran-Platten angebracht, die unabhängig voneinander in Schwingung gebracht werden können. Zusätzlich ist auch eine Aussparung für die Elektronik vorgesehen. Abbildung 2.2 zeigt eine grafische Darstellung davon.



Abbildung 2.2: Das Gehäuse mit 6 Frontplatten

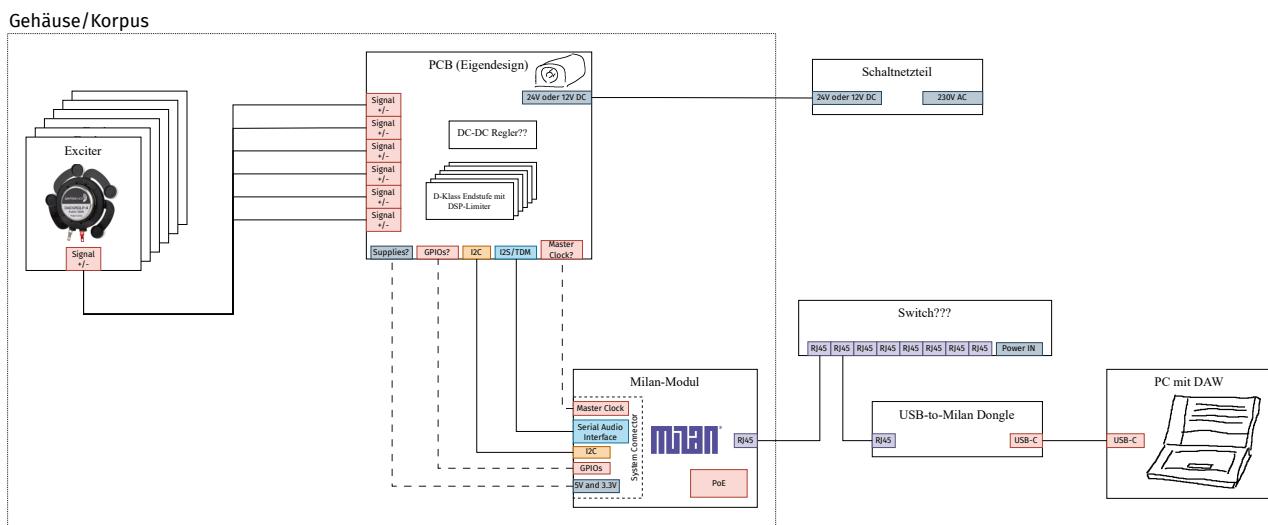


Abbildung 2.3: Das Blockschaltbild

Bei der Erstellung wurde schnell klar, dass auch noch einige undefinierte Komponenten vorhanden waren. So muss unter Umständen die interne Spannungsregelung noch definiert werden, da die externe Speisung direkt als Endstufenspeisung zu verwenden in der Regel keine gute Idee ist, da z.B. so eine Überwachung und Regelung der Stromaufnahme nur passiv und mit einem Leistungsverlust realisiert werden kann.

Zudem war noch unklar, ob der USB-Milan Dongle direkt auf das Modul verbunden werden kann (evtl. über einen PoE-Injector<sup>1</sup>) oder über einen Milan-fähigen Switch verbunden werden muss.

Des weiteren war noch nicht klar, ob nebst den Datenleitungen des Moduls (Serial Audio Interface und I<sub>2</sub>C) auch noch die anderen Signale wie Master Clock etc. verwendet werden müssen.

Als letzter Punkt musste noch abgeklärt werden, ob das Modul zwingend mit PoE, oder ob auch über den System Connector gespiesen werden kann. Also 3V- und 5V-Pins als Eingänge.

<sup>1</sup>Ein Gerät, welches einer Ethernet-Verbindung eine PoE-Speisespannung hinzufügt und seriell in die Verbindung geschaltet wird.

---

## 2 Kennzahlen

### 2.1 Leisungsbudget

Somit lagen bereits einige Kennzahlen vor, die eingehalten werden mussten:

**Anzahl Exciter: 6** Dies ist durch den Korpusaufbau gegeben. Eine höhere Anzahl hätte zwar akustisch einige Vorteile, ist aber mit grösseren Dimensionen und/oder höheren Kosten verbunden.

**Leistung (RMS) pro Exciter: 0.5 bis 150 Watt** Dies sind zunächst der Bereich der Leistungskennzahlen aller verfügbaren Exciter auf [soundimports.eu](http://soundimports.eu). Da solche Exciter oft für Kino-Effekte wie z.B. Vibrationen des Tyrannosaurus Rex verwendet werden, gibt es entsprechend Modelle für Bassfrequenzen mit Leistungsangaben bis 150W. Da bei dieser Arbeit das Ziel einer möglichst tiefen Grenzfrequenz nicht im Vordergrund stand (siehe [Zielgewichtung](#)), kamen wesentlich kleinere Modelle für die Exciter in Frage. Zu den Leistungskennzahlen allerdings noch ein kurzer Einschub, da diese immer wieder zu Missverständnissen führen:

#### 2.1.1 Leistungsangaben bei Lautsprechern

In der Audioindustrie werden in der Regel mindestens drei Kennzahlen für die Maximalleistung eines Lautsprechers genannt:

- **RMS Power Handling** oder auch **Power Cont.** oder auch **Rated Noise Power**
- **Power(Programm)** oder auch **Rated Power**
- **Peak Power** oder auch **Power handling Peak**

Diese Begriffe werden teilweise sehr unterschiedlich verwendet, bisweilen auch vom selben Hersteller. Es ist am einfachsten, beim letzten Begriff zu beginnen: **Peak Power** beschreibt die absolut maximale Leistung, die ein Lautsprecher zu einem einzelnen Zeitpunkt noch verträgt. Also führt einem Signal mit einem 1mW höheren Spitzenwert (theoretisch) zur Zerstörung des Produkts. Der Peak-Wert wird nun als Ausgangsbasis verwendet, um den Effektivwert (RMS) der Leistung zu berechnen. Dieser hängt allerdings stark vom Crest-Faktor, also dem Verhältnis zwischen Spitzen- und Effektivwert eines Signals, ab. Die *Pro Audio Reference* der Acoustic Engineering Society (AES) erläutert den Begriff:

**crest factor** The term used to represent the ratio of the peak (crest) value to the rms value of a waveform measured over a specified time interval. For example, a sine wave has a crest factor of 1.4 (or 3 dB), since the peak value equals 1.414 times the rms value. Music has a wide crest factor range of 4-10 (or 12-20 dB) [Hier wird in Volt, also 6dB pro Verdopplung gerechnet.]. This means that music peaks occur 12-20 dB higher than the rms value, which is why headroom is so important in audio design.

Quelle: Bohn, [Pro Audio Reference](#)

In der Praxis wird also ein Testsignal<sup>2</sup> verwendet, welches typischerweise einen Crest-Faktor von 6dB (Lei-

<sup>2</sup>gemäss IEC 60268-1:1985

stungsbezogen) hat. Somit ist der Wert für *RMS Power Handling* oder *Cont. Noise Power* 4-mal tiefer als der Peak Wert. Da Lautsprecher immer von Endstufen getrieben werden, muss diese nun auch die Leistung des Lautsprechers liefern können. Andernfalls wird die in vielen Endstufen vorhandene Leistungsbegrenzung (eng. *Limiter*) aktiviert und somit ein Gleichspannungssignal mit Vollausschlag erzeugt, welches die Schwingspule im Lautsprecher maximal stark auf eine Seite hin auslenkt und somit den Lautsprecher beschädigen oder gar zerstören kann. Die Endstufe muss also mindestens die nominale RMS-Leistung des Lautsprechers liefern können. In der Praxis wird hier als Nominalwert für die Endstufe die doppelte RMS-Leistung des Lautsprechers empfohlen, damit die Endstufe auch alle Signalspitzen gut abbilden kann. Durch digitale Limiter-Presets, welche Grenzwerte für RMS und Peak enthalten, kann der Schutz des Lautsprechers sichergestellt werden. Abbildung 2.4 zeigt diese Angaben aus einem Datenblatt eines Deckeneinbaulautsprechers (**AD C820 C821 AcousticDesign High Output Ceiling Mount Loudspeakers**). Jedoch wird keine Peak-Leistung angegeben. Abbildung 2.5 zeigt die Fussnoten, welche einen Crestfaktor von 6dB angeben.

---

Power Rating	
RMS Power Handling <sup>3</sup>	200 W
Recommended Max Amp Power	400 W
<hr/>	

---

Abbildung 2.4: Leistungsangaben eines Deckenlautsprechers, ohne Peak Power

- 1) All frequency ranges specified refer to measured half-space response (2 pi).
- 2) Calculated maximum peak SPL at 1 m, half-space, speaker operating at rated rms power pink noise input, 50 Hz – 20 kHz.
- 3) Maximum input power tested in accordance with IEC recommendations; 50 Hz – 20 kHz band limiting, 6 dB signal crest factor.

Abbildung 2.5: In den Fussnoten findet sich der Crest-Faktor

## 2.1.2 Entscheid Exciterleistung

Aus den Vorarbeiten ging heraus, dass bereits ein Excitermodell mit 10W RMS-Leistung extrem Effizient und weitaus höhere Schallpegel erzeugt als in dieser Anwendung erforderlich. Der dabei verwendete Exciter war ein **DAEX25QLP-4** von Dayton Audio. Abbildung 2.6 zeigt den Frequenzgang dieses Modells. Dieser bewegt sich durchschnittlich im Bereich von 75-80 dB SPL<sup>3</sup>. Der Vergleich mit dem kleineren Modell **DAEX19QLP-4** (Abbildung 2.7) zeigt, dass dieser im Bereich von 100-1000Hz zwar ca. 5 dB weniger Pegel erzeugt, darüber sogar noch einen lineareren Frequenzgang aufweist.

Aus dieser Beobachtung wurde geschlossen, dass auch ein **Exciter mit 5W RMS** bereits für diese Anwendung ausreicht.

Aus Zeitgründen und um genug Headroom für hohe Signalpegel zu haben, wurde darauf verzichtet, noch kleinere Leistungsmodelle zu evaluieren.

---

<sup>3</sup>Eine SPL-Nominalwert wird im Datenblatt nicht angegeben. Zudem fehlt die Angabe ob A-, B- oder Z-Gewichtet wurde

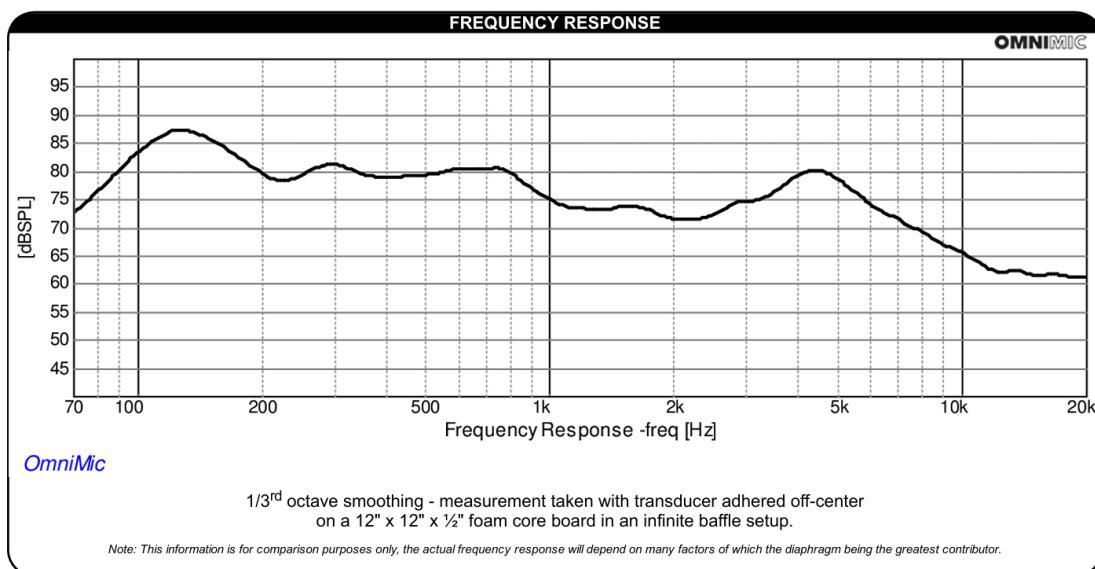


Abbildung 2.6: Quelle: DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm

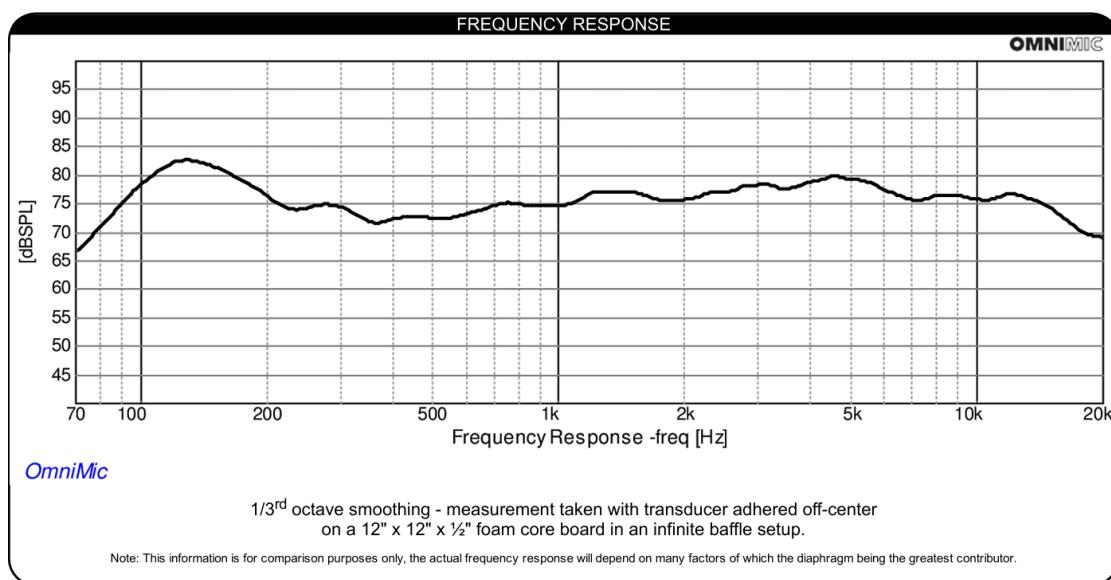


Abbildung 2.7: Quelle: DAEX19QLP4 Quad Feet Low Profile 19mm Exciter

### 2.1.3 PoE

In der Netzwerktechnik als weit verbreiteter Standard zur gleichzeitigen Übertragung von Speisung und Daten etabliert, bietet PoE (Power over Ethernet) eine extrem einfache und attraktive Lösung für dieses Projekt. Jedoch hat der Standard auch einige Tücken, und gerade die höheren Leistungsklassen (PoE++) können schnell extrem kostenintensiv werden. Zudem hängt das ganze nochmals vom verwendeten Kabel, und dessen Querschnitt ab. Abbildung 2.8 zeigt eine anschauliche Übersicht über den Standard und die verfügbaren Leistungen (Quelle: Lennart Yseboodt, *Overview of 802.3bt - Power over Ethernet standard*).

PSE	Type 3 (802.3bt)								Type 4 (802.3bt)								
	Type 1 (802.3af)				Type 2 (802.3at)				Type 3 (802.3bt)				Type 4 (802.3bt)				
	Class 1 4 W	Class 2 7 W	Class 3 15.4 W	Class 4 30 W	Class 5 45 W	Class 6 60 W	Class 7 75 W	Class 8 90 W		Class 1 3.84 W	Class 2 6.49 W	Class 3 13 W	Class 4 25.5 W	Class 5 40 W	Class 6 51 W	Class 7 62 W	Class 8 71.3 W
	2-pair only (Type 1 & 2) 2-pair or 4-pair power (Type 3 & 4)								always 4-pair power								

Abbildung 2.8: Eine Übersicht über die PoE-Klassen

## 2.1.4 Gesamtes Leisungsbudget

Mit dem Wissen aus 2.1.1 kann nun eine Aussage über die voraussichtlich benötigte Nominalleistung der Endstufe und der Speisung gemacht werden. Zu beachten ist, dass das MILAN-Modul direkt durch PoE gespiesen wird und somit in der Leistungsberechnung entfällt. Zu beachten ist auch, dass die gesamte Endstufenleistung sechs Kanäle enthält, also die Werte der Einzelkanäle mit dem Faktor 6 multipliziert. In einer Grafik können nun alle Leistungswerte als Balken dargestellt und verglichen werden (Abbildung 2.9). Darin sind zum Vergleich auch die am Gerät verfügbaren Nennleistungen der PoE-Klassen (PoE, PoE+ und PoE++). Es zeigt sich somit, dass auch die höchste PoE-Klasse nur sehr knapp die geforderte Gesamtleistung für sechs Kanäle zu erbringen vermag (bzw. nur mit einem sehr aufwändigen Puffer) und daher als alleinige Speisung für das komplette Gerät nicht infrage kommt.

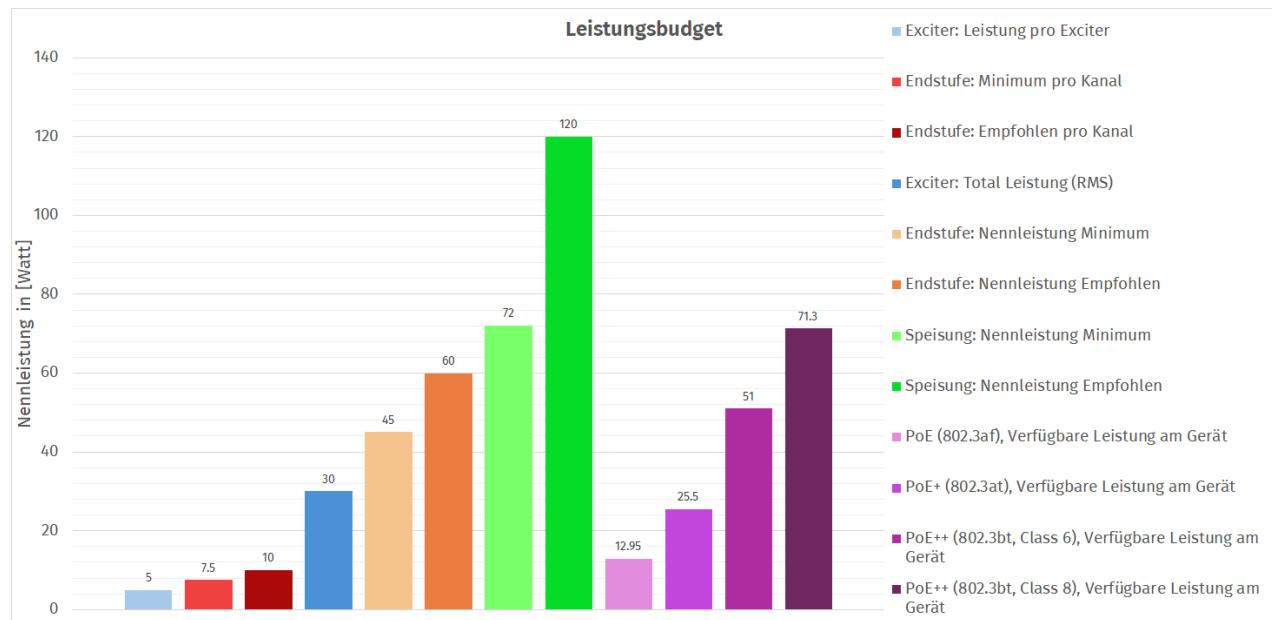


Abbildung 2.9: Das Leistungsbudget

---

### 3 Bauteilevaluation

Gemäss dem Blockschaltbild (Abbildung 2.3) mussten also hauptsächlich zwei noch unbekannte Komponenten definiert werden: **Die Endstufe(n)** und **die Speisungsregelung**.

#### 3.1 Evaluation der Endstufe(n)

Es blieb zu wenig Zeit, um die tausenden verfügbaren Endstufen einzeln zu evaluieren. Deshalb wurde hier mit ChatGPT eine AI eingesetzt, welche mit folgendem Prompt getriggert wurde:

.....  
recommend me some D-Class loudspeaker driver chips which can handle at least  
7.5 Watts and accepts digital inputs such as I2S or TDM and has an integrated  
limiter  
.....

Die Antwort der KI war:

#### Recommendations (short list)

1) **TAS2770 (TI)** – Mono, 20 W class-D, digital in, speaker-protection / peak limiter

Power: up to 20 W (mono) (depends on VDD and load).

Digital input: I2S/TDM compatible (host supplies I2S / TDM).

Limiter/protection: built-in speaker voltage & current sensing and a battery-tracking peak-voltage limiter / SmartAmp style protections.

Supply: 4.5–18 V (check datasheet graphs for exact conditions).

Good for: battery-powered speakers, portable devices where speaker protection & headroom tracking matter.

2) **TAS5720 / TAS5720x (TI)** – Mono, 20 W class-D, digital/TDM input, protection features

Power: 20 W (mono) (VDD and load dependent).

Digital input: supports I2S / TDM (up to multi-device arrays).

Limiter/protection: includes speaker protection and status/diagnostics; datasheet describes the SAIF serial audio interface and protection features.

Supply: 4.5–26.4 V (device variant dependent).

Good for: simple mono modules and multichannel TDM systems.

3) **TAS5760 / TAS5760L(TI)** – Stereo, closed-loop digital-in Class-D, integrated digital clipper/limiter

Power: stereo ≈21 W / ch (mono bridged higher) depending on supply/impedance.

Digital input: native I2S input (digital-in family).

Limiter/protection: integrated digital clipper / closed-loop speaker sensing and diagnostic features.

Supply: 4.5–16 V (variant dependent).

Good for: stereo compact systems that need closed-loop control and built-in clipping/limiting. Texas Instru-

ments

4) **TAS2781 (TI)** – Mono digital-in SmartAmp, 25 W, integrated speaker-protection & real-time algorithms

*Power: 25 W (mono) (depends on supply and load).*

*Digital input: I2S from host; integrated DSP for processing and protection.*

*Limiter/protection: TI “SmartAmp” speaker protection algorithms and I/V sense for real-time protection.*

*Supply: 4.5–23 V.*

*Good for: louder mono drivers where sophisticated protection and DSP control are wanted.*

5) **TAS2557 / TAS255x family (TI)** – Integrated DAC + Class-D with SmartAmp protection (lower power members available 5–10 W up to bigger SoCs)

*Power: some family members are in the >7.5 W range (check exact part variant).*

*Digital input: on-chip DAC + I2S input.*

*Limiter/protection: TI SmartAmp/clipper features, speaker sensing on higher-end members.*

*Good for: integrated DAC + amp single-chip solutions for compact designs.*

6) **SSM3515 (Analog Devices)** – Mono digital-input Class-D, up to 25–31 W (depending on VDD & load), with AGC/limiting features

*Power: datasheet shows 25–31 W under certain VDD / load / THD conditions (check graphs).*

*Digital input: supports digital audio interface; I2C control for gain/setting.*

*Limiter/protection: supply-monitoring AGC function and other protection features (useful as a limiter/level control).*

*Good for: applications needing a digital-in amp with AGC/limiting.*

.....

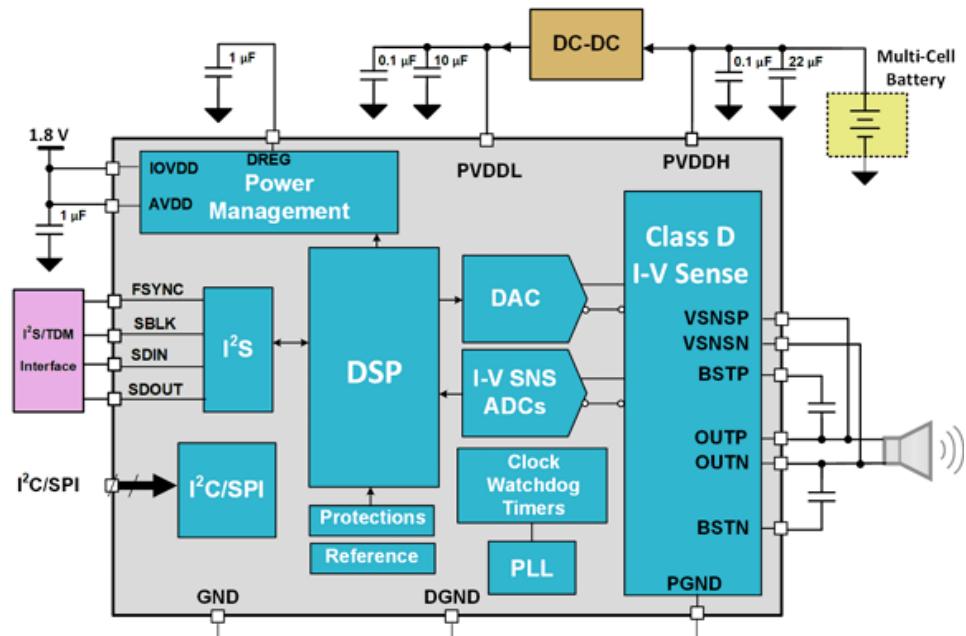
### 3.1.1 Kurzevaluation

Obwohl die KI anscheinend bevorzugt die grösseren Hersteller (Texas Instruments und Analog Devices) auf-  
listet und hier eher TI-Produkte auswählt, wurde die Antwort als wertvoller Input angesehen. Nach einer kurzen Recherche wurde klar, dass einige bereits ältere Modelle vorgeschlagen wurden. Jedoch haben sich bei genauerer Evaluation zwei Modelle als potentiell interessant für dieses Projekt erwiesen: Der TAS2781 und TAS5720. Abbildungen 2.10a und 2.10b zeigen jeweils das Blockschaltbild und Tabelle 2.1 zeigt eine Ge-  
genüberstellung der Kennzahlen.

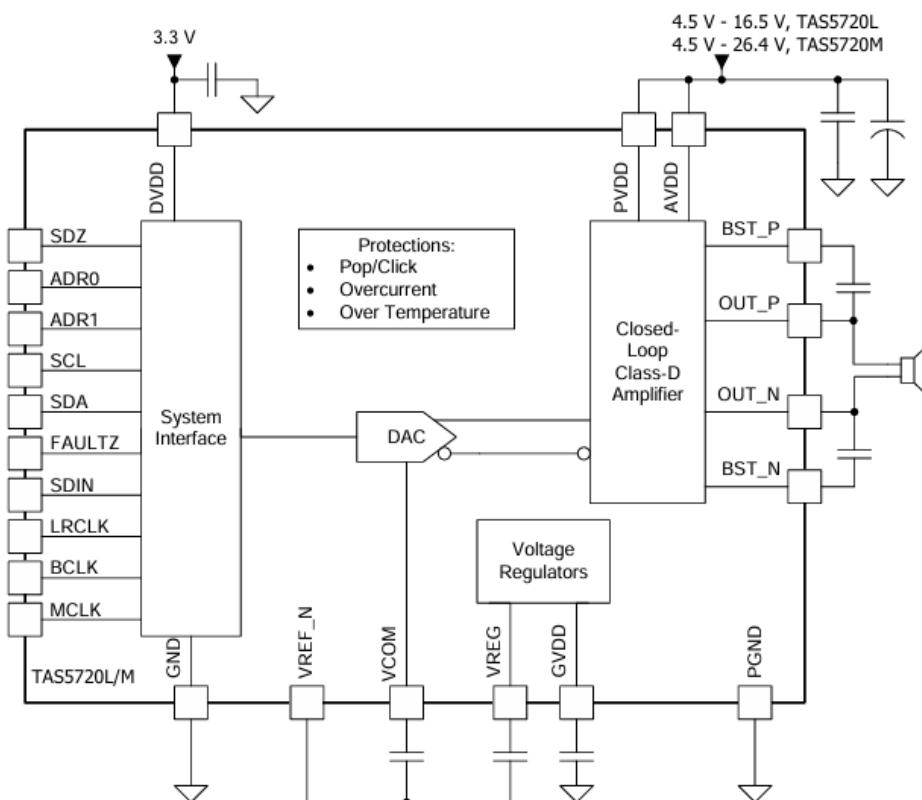
Die anderen Modelle fielen aus folgenden Gründen weg:

- **TAS2770:** EOL, der Nachfolger **TAS2780** ist ähnlich wie der **TAS2781**, besitzt jedoch keinen internen DSP für den Lautsprecherschutz.
- **TAS2557:** EOL, die Nachfolger sind eher zu wenig Leistungsfähig (ca. 6.5W).
- **TAS5760:** Reiner Stereo-Amp, es können daher nicht 6 Kanäle gleichzeitig verstärkt werden.
- **SSM3515:** Besitzt zwar die Möglichkeit bis zu 16 TDM-Kanäle auszulesen, es können aber nur maximal 4 verschiedene I2C-Adressen konfiguriert werden, wodurch die TDM-Slot Zuweisung nicht möglich ist.

Aus Erfahrungswerten war auch die Firma [Cirrus Logic](#) als Hersteller für Audio-ICs bekannt. Jedoch sind deren Endstufen CS35L42 und CS35L45 mit 5.3 und 6.8 Watt ein wenig zu Leistungsschwach.



(a) Blockschaltbild des TAS2781



(b) Blockschaltbild des TAS5720

Abbildung 2.10: Blockschaltbilder der potentiellen Endstufen

---

### 3.1.2 Vergleich der Endstufen TAS2781 und TAS5720

Grundsätzlich wurde schnell klar, dass der **TAS2781** wesentlich komplexer und aufwändiger zu konfigurieren ist, aber einiges mehr an Features hat. Insbesondere die vier Speisungen, die teilweise auch vom Chip selber generiert werden können (Power Modes). Der **TAS5720** dagegen ist rudimentärer aufgebaut, hat aber einiges weniger an Features. Insbesondere der Limiter ist ein "harter" Limiter, begrenzt das Ausgangssignal pro Sample ohne einen zeitlichen Faktor. Somit wird das Signal lediglich begrenzt und es werden hörbare Verzerrungen erzeugt.

	<b>TAS2781</b>	<b>TAS5720</b>
<b>Output Power</b>	25W @ 1% THD+N into 4 Ohm	20W @ 0.15% THD+N into 4 Ohm
<b>No. of Supplies</b>	4 AVDD: 1.8 V IOVDD: 1.8 V / 3.3 V PVDDL: 2.7 V to 5.5 V PVDDH: 3 V to 24 V	2 Digital I/O: 3.3 V 4.5 V to 16.5 V (TAS5720L) 4.5 V to 26.4 V (TAS5720M)
<b>Input</b>	I2S/TDM 8 channels of 32 bits up to 192 KSPS	TDM Audio Input Up to 8 Channels (32-bit, 48 kHz)
<b>Sample Rate</b>	16 kHz to 192 kHz	44.1 - 48 kHz (Single Speed) 88.2 - 96 kHz (Double Speed)
<b>Control Interface</b>	I2C with fast mode+ or SPI Inter-chip communication bus	I2C Control With 8 Selectable I2C Address
<b>No. of Configuration Registers</b>	156	9
<b>Exposed Pad</b>	No	Yes
<b>min. PSRR</b>	88 dB	50 dB
<b>Special Features</b>	<ul style="list-style-type: none"> <li>-Low Voltage Signaling (LVS)</li> <li>-Noise Gate Mode</li> <li>-Supply Tracking Limiter</li> <li>-Brownout Prevention</li> <li>-ICC Pin and Inter-Chip Communication</li> <li>-Ultrasonic</li> <li>-Hard- &amp; Software Shutdown</li> <li>-Mute Mode</li> <li>-Beep Generator</li> </ul>	<ul style="list-style-type: none"> <li>Digital Clipper</li> <li>-Shutdown Mode (SDZ)</li> <li>-Sleep Mode</li> <li>-Mute Mode</li> </ul>
<b>Stückpreis auf Dig-Key</b>	\$ 3.07	\$ 2.60

Tabelle 2.1: Vergleich zwischen zwei Endstufen-ICs

Ein weiterer wesentlicher Unterschied bestand in den Angaben zu THD+N<sup>4</sup> und zur Effizienz. Abbildung 2.11 zeigt die THD+N Diagramme bei verschiedenen Speisespannungen. Zu beachten ist dass die y-Achse unterschiedlich skaliert sind: Beim TAS5720 sind diese in % angegeben (Abbildung 2.11b). Der tiefste Wert ist ungefähr bei 0.02%, was  $20 \cdot \log_{10}(\frac{0.02\%}{100}) = -73.98dB$  entspricht. Somit erzeugt der TAS2781 weniger (ca. 18dB tiefer) Verzerrungen und Rauschen.

Bei der Effizienz ist zu beachten, dass der TAS2781 verschiedene Power Modes hat, mit denen festgelegt werden kann wann und von welcher Speisung der Strom der internen Endstufe bezogen werden soll. Abbildung 2.12 zeigt diese Operationsmodi. Der Vergleich zwischen Abbildungen 2.13a und 2.13b zeigt den Vorteil des Umschaltens: Die Effizienz bleibt auch bei niedrigen Signalpegeln über 30% und zusammen<sup>5</sup>. Dies ist vor allem bei Batteriebetriebenen Anwendungen wichtig. Der Vergleich mit der Effizienz des TAS5720 zeigt, dass bei 5W Ausgangsleistung der TAS2781 ca. 5-10% effizienter arbeitet. Dies hängt allerdings bei beiden Modellen auch von der Speisespannung ab: Je höher desto weniger effizient.

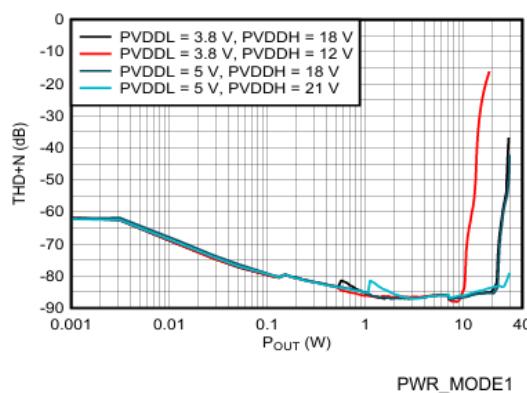


Figure 6-4. THD+N vs Output Power

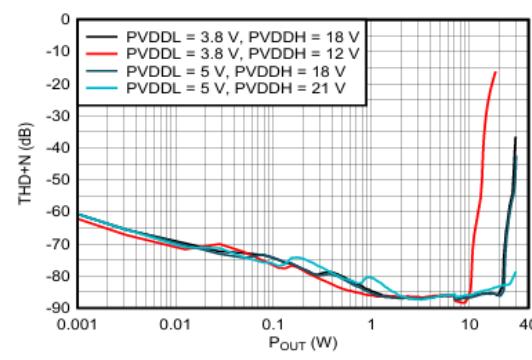


Figure 6-5. THD+N vs Output Power

(a) THD+N Diagramm des TAS2781 (4 Ohm Last)

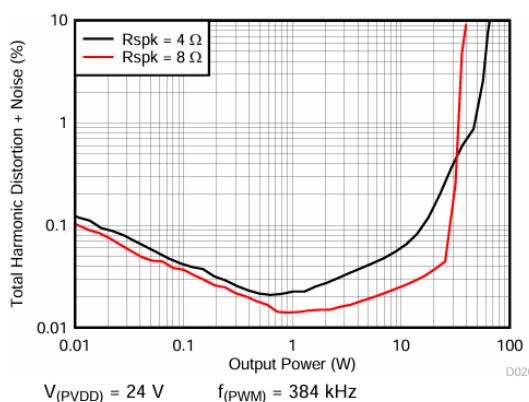


Figure 23. THD+N vs Output Power

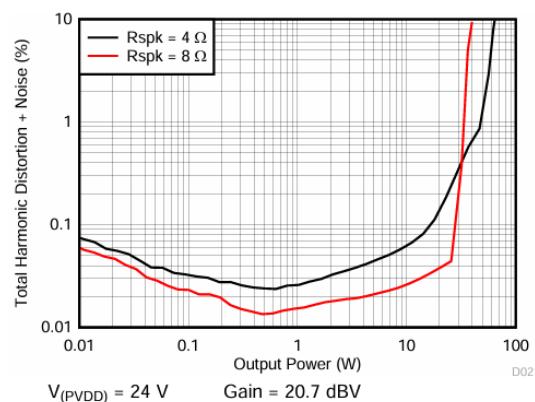


Figure 24. THD+N vs Output Power

(b) THD+N Diagramm des TAS5720

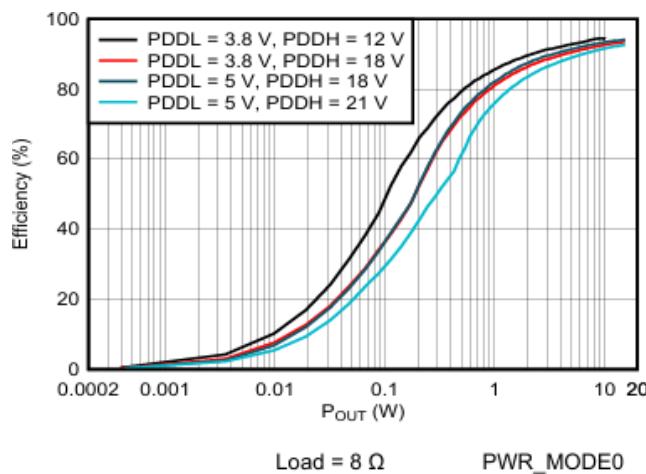
Abbildung 2.11: THD+N Vergleich der Endstufen

<sup>4</sup>Total Harmonic Distortion plus Noise

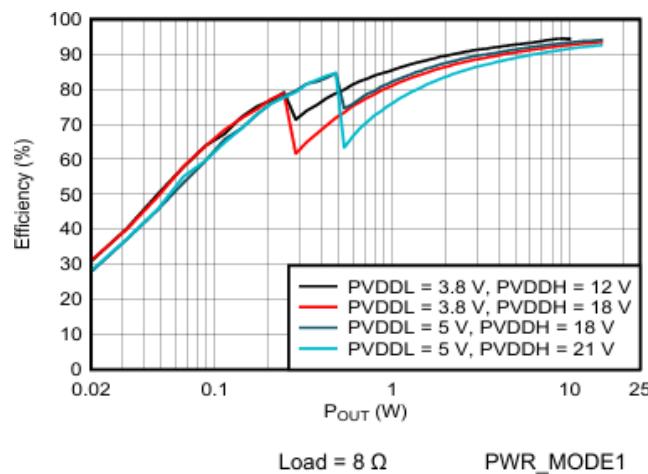
<sup>5</sup>Zu beachten ist jedoch dass die X-Achse in Abbildung 2.13a bei 0.0002W beginnt und in Abbildung 2.13b bei 0.02W. Somit wird eine Effizienzsteigerung im Bereich von 10-20% erreicht und nicht 30%.

**Table 11-1. Device Configuration and Power Supply Modes**

Supply Power Mode	Output Switching Mode	Supply Condition	PVDDL Mode	Device Configurations	Use Case and Device Functionality
PWR_MODE0	High Power on PVDDH	PVDDH>PVDDL	External	PVDDL_MODE=0 CDS_MODE[1:0]=10	PVDDH is the only supply used to deliver output power.
PWR_MODE1	Y Bridge - High Power on PVDDL	PVDDH	External	PVDDL_MODE=0 CDS_MODE[1:0]=00	PVDDL is used to deliver output power based on level and headroom configured. When audio signal crosses a programmed threshold Class-D output is switched over PVDDH.
PWR_MODE2	Y Bridge - Low Power on PVDDL	PVDDH	Internal	PVDDL_MODE=1 CDS_MODE[1:0]=11	PVDDH is the only supply. PVDDL is delivered by an internal LDO and used to supply at signals close to idle channel levels. When audio signal levels crosses -100dBFS (default), Class-D output switches to PVDDH.
PWR_MODE3	PVDDL	PVDDL	External	PVDDL_MODE=0 CDS_MODE[1:0]=01	The device can be forced to work out of a low power rail mode of operation. For example this can be used for a low power ultrasonic chirp when audio is not played.

**Abbildung 2.12: Power Modes des TAS2781**

**Figure 6-18. Efficiency vs Output Power**

(a) Effizienz des TAS2781 (Power Mode 0)


**Figure 6-17. Efficiency vs Output Power**

(b) Effizienz des TAS2781 (Power Mode 1)

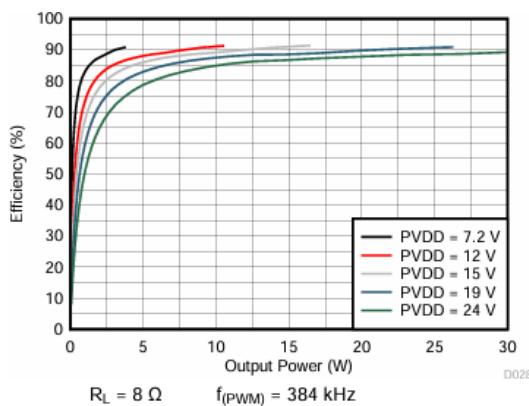


Figure 31. Efficiency vs Output Power

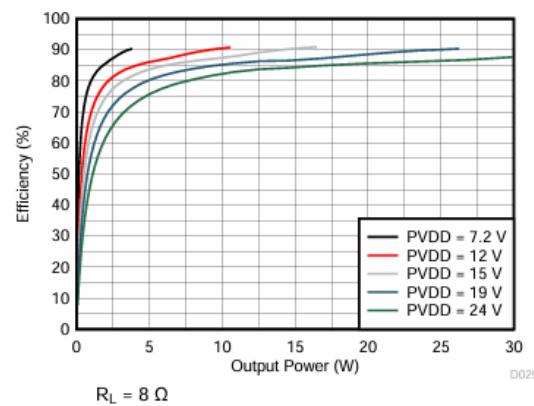


Figure 32. Efficiency vs Output Power

(c) Effizienz des TAS5720

Abbildung 2.13: Vergleich der Effizienz der Endstufen

### 3.1.3 Ausgangsstrom

Aus der Effektivleistung und dem Crest-Faktor kann der Spitzenstrom berechnet werden:

$$I_{out, ch(peak)} = \sqrt{\frac{P_{exciter(nom.)} \cdot Crest}{R_{exciter}}} \rightarrow I_{out, ch(peak)} = \sqrt{\frac{5W \cdot 10^{\frac{6}{10}}}{4\text{Ohm}}} = \mathbf{2.23 \text{ A}} \quad (2.1)$$

Im Datenblatt des TAS5720 sind zwei Werte für den Maximalstrom angegeben: *Peak output current  $I_{PK}$*  und *Overcurrent error (OCE) threshold  $OCE_{(THRESH)}$* . Während der erste Wert ein nominaler Grenzwert ist, zeigt der OCE-Wert die Stromstärke, bei der am Status-Pin *FAULTZ* aktiviert wird (aktive low). Dieser Wert kann auch prozentual konfiguriert werden. Die Werte sind folgendermassen gegeben:

- $I_{PK}$ : **5 A**
- $OCE_{(THRESH)}$ : **6 A**

Der Spitzenausgangsstrom ( $I_{PK}$ ) des TAS5720 wird mit **5A** angegeben, somit kann die Endstufe auch die Spitzenströme gut liefern.

Im Datenblatt des TAS2781 sind lediglich das *Output Over Current Limit on PVDDL* mit min. **2 A** und *Output Over Current Limit on PVDDH* mit min. **5.5 A** angegeben.

Somit können beide Endstufen die geforderten Spitzenströme liefern.

### 3.1.4 Fazit und Entscheid Endstufen

Beide Endstufen bieten Leistungsmässig genug Headroom, um zu einem späteren Zeitpunkt auch 10W-Exciter zu treiben<sup>6</sup>. Die Unterschiede liegen hauptsächlich darin, dass der TAS2781 sehr viel mehr Funktionen und bessere Performance bietet, insbesondere im PSSR-Wert. Allerdings erfordernd die 156 Register einiges an Programmier- und Testaufwand. Zudem beinhaltet der TAS2781 einiges an Features, welche für dieses Projekt nicht relevant sind. Der Supply Tracking Limiter wäre sehr nützlich gewesen bei einer PoE-Speisung. Jedoch wird hier nun eine Netz-Betriebene Speisung verwendet und darum Spannungseinbrüche

<sup>6</sup>Dies hätte Auswirkungen auf die Speisungsevaluation und soll dort entschieden werden.

eher weniger zu erwarten bzw. werden vom externen Netzteil abgefangen.

Daher wurde der **TAS5720** als kombinierter D/A-Wandler und Endstufe ausgewählt.

Für eine optimierte Effizienz wurde zudem die Speisespannung auf **15V**, mit einer PWM-Frequenz von 384kHz festgelegt.

### 3.2 Evaluation der Spannungsregelung

#### 3.2.1 Kennzahlen

Zunächst einmal können die Spannungspegel definiert werden:

- Speisespannung PCB (vom Netzteil): **24V**
- Treiberspeisung Endstufen (PVDD): **15V**
- Digitale Speisung Endstufen (DVDD): **3.3V**
- Speisung Milan-Modul: **5V**

Aus dem Datenblatt des DAEX19QLP-4 **DAEX19QLP4 Quad Feet Low Profile 19mm Exciter** kann die Nominalimpedanz von 4 Ohm bestimmt werden. Da dieser Exciter mit maximal 5 Watt betrieben wird, kann nun die erwartete Effizienz eines Kanals aus Abbildung 2.14 abgelesen werden: ca. 82.5%. Dadurch lässt sich auch die benötigte Gesamtleistung (rms und peak) pro Kanal berechnen:

$$P_{ch(nom)} = \frac{P_{out}}{\mu_{amp} @ 15V} \rightarrow P_{ch(nom)} = \frac{5}{0.825} = \mathbf{6.06 \text{ W}} \quad (2.2)$$

$$P_{ch(peak)} = P_{ch(nom)} \cdot Crest \rightarrow P_{ch(peak)} = 6.06W \cdot 10^{\frac{6}{10}} = \mathbf{24.24 \text{ W}} \quad (2.3)$$

Somit beträgt die benötigte Gesamtleistung und die empfohlene Nominalleistung der Speisung bei Vollast:

$$P_{max} = N_{Exciter} \cdot P_{ch} \rightarrow P_{max} = 6 \cdot 6.1W = \mathbf{36.6 \text{ W}} \quad (2.4)$$

$$P_{supply(nom.)} = P_{max} \cdot 2 \rightarrow P_{supply(nom.)} = 36.6W \cdot 2 = \mathbf{73.2 \text{ W} (@15V)} \quad (2.5)$$

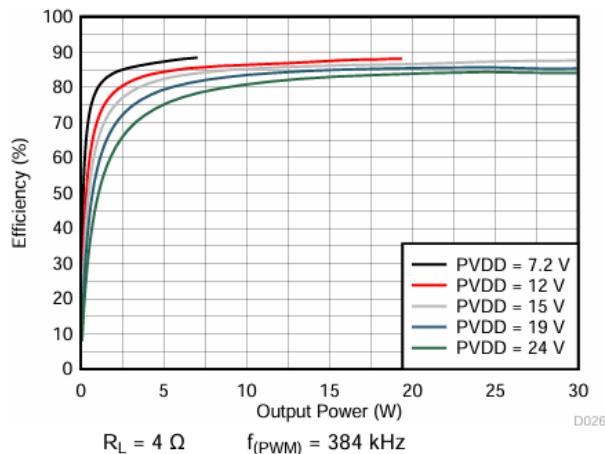


Figure 29. Efficiency vs Output Power

Abbildung 2.14: Effizienz des TAS5720 bei 4 Ohm

### 3.2.2 Speisungsaufbau

Nun können verschiedene Ansätze gewählt werden um die Speisung zu realisieren:

- Ein einzelner IC regelt die Spannung für alle sechs Endstufen.
- Zwei ICs speisen jeweils drei Endstufen.
- Drei ICs speisen jeweils zwei Endstufen.
- Jeder IC hat eine eigene Spannungsregelung.

Zudem muss entschieden werden, ob Linearregler oder Schaltregler, oder eine Kombination aus beiden verwendet werden müssen<sup>7</sup>. Hierzu könnte auch eine Zwischenspannung von beispielsweise 17V nötig sein, um die Verlustleistung der LDOs zu begrenzen.

### Schaltregler

- Vorteile
  - Effizient, wenig Verlustleistung
  - Leistungen können (fast) direkt umgerechnet werden
  - Grosse Zahl an Varianten erhältlich
  - Leistungsstark
- Nachteile
  - Durch Schaltvorgang Ripple- und Noise auf der Speisung
  - Komplex im Aufbau
  - Bauteile müssen sorgfältig ausgewählt werden.

### Linearregler

<sup>7</sup>Siehe auch Zhang, AN-140: Basic Concepts of Linear Regulator and Switching Mode Power Supplies

- Vorteile

- Einfach im Aufbau
- Wenig Bautteile nötig
- Günstig
- Varianten mit extrem wenig Noise erhältlich.

- Nachteile

- Rein "kontrollierter Spannungsabfall". Der Laststrom wird 1:1 aus der Hauptspannung bezogen!
- Durch Verlustleistung nur bis begrenzte Lastströme möglich

Aus der Gleichung 2.2 der maximale Effektiv- und Spitzenstrom berechnet werden, wobei hier ein Crest-Factor von 6dB verwendet wird.

$$I_{ch(rms)} = \frac{P_{ch(max)}}{U_{supply}} \rightarrow I_{ch(max,rms)} = \frac{6.06W}{15V} = \mathbf{0.404 A} \quad (2.6)$$

$$I_{ch(peak)} = \frac{P_{ch(max)} \cdot Crest}{U_{supply}} \rightarrow I_{ch(max,rms)} = \frac{6.06W \cdot 10^{\frac{6}{10}}}{15V} = \mathbf{1.608 A} \quad (2.7)$$

Hinzu kommt die Stromaufnahme des Milan-Moduls, welches mit 5V betrieben wird und je nach Konfiguration ca. 350 bis 500mA beträgt<sup>8</sup>.

$$I_{Module} = \mathbf{350 - 500mA @ 5V} \quad (2.8)$$

**Speisung mit nur Linearreglern** Die Verwendung von ausschließlich Linearreglern hätte zwar einige Vorteile im Rauschverhalten, jedoch würde der in Gleichung 2.7 berechnete Spitzenstrom pro Kanal aus der Hauptspeisung bezogen werden. Dies ergäbe, allein für die Endstufen und mit angenommen 100% Effizienz, bei einem 24V-Netzteil eine Leistungsanforderung von mindestens  $P_{peak} = I_{peak} \cdot N_{ch} \cdot U_{supply} \rightarrow P_{peak} = 1.608A \cdot 6 \cdot 24V = \mathbf{231.5W}$  benötigt wird. Zwar gibt es Netzteile mit solchen Leistungen, jedoch wären die Kosten und Gewicht sehr hoch für diese Anwendung.

### 3.3 Simulation der Last und passiven Entkopplung

Um das Lastverhalten so detailliert wie möglich zu simulieren, muss ein Signalverlauf erzeugt werden, dessen Spitzenwert und Crestfaktor der letztendlichen Anwendung so nahe wie möglich kommt. Zu diesem Zweck wurde von der Webseite der AES ein Lautsprecher-Testsignal heruntergeladen<sup>9</sup>. Dieses Signal ist ein auf Musikinhalte zugeschnittener Pinkes Rauschen (Dateiname: *Music-Noise\_48kHz*). Mittels dem Open Source Programm Audacity wurde das Signal an einer Stelle mit einer hohen Spitze als einzelne Samplewerte exportiert. Diese Werte konnten dann in das Simulationsprogramm NI Multisim als PWL-Spannungsquelle

<sup>8</sup>Dies wurde per E-Mail mitgeteilt und ist in keinem Datenblatt ausgegeben.

<sup>9</sup>Siehe: [AES75 Users and Resources](#)

(PIECEWISE\_LINEAR\_VOLTAGE) importiert werden. Mittels eines Skalierungs-Bausteins (VOLTAGE\_CONTROLLED\_LED\_PIECEWISE\_LINEAR\_SOURCE) kann dieses Signal umgewandelt werden, sodass schliesslich eine Last gesteuert werden kann (VOLTAGE\_CONTROLLED\_RESISTOR\_VIRTUAL).

**Keine Simulationsmodelle des TAS5720** Sowohl auf der Webseite von Texas Instruments als auch in PSpice<sup>10</sup> waren zum Zeitpunkt der Arbeit keine Simulationsmodelle des TAS5720 verfügbar. Daher konnte nur aus der Effizienz und der bekannten Last das Verhalten des TAS5720 ermittelt werden: Die Skalierung des Simulations-Bausteins wurde so angepasst, dass die simulierte Leistungsspitze über dem Lastwiderstand genau den berechneten Spitzenwert aus Gleichung 2.3 erreichte. Es konnten dabei auch zwei oder mehr Lasten parallel betrieben werden, was einem Parallelbetrieb von mehreren Kanälen entspricht. Abbildung 2.15 zeigt den Simulationsaufbau und Abbildung 2.16 die damit erzeugte Transiente. Danach wurde mit einer idealen 15V-Spannungsquelle und einem 250mOhm<sup>11</sup> Innenwiderstand die Speisung simuliert. Die somit entstehende Stromspitze erzeugte nun einen entsprechenden Speisungsabfall (Abbildung 2.17).

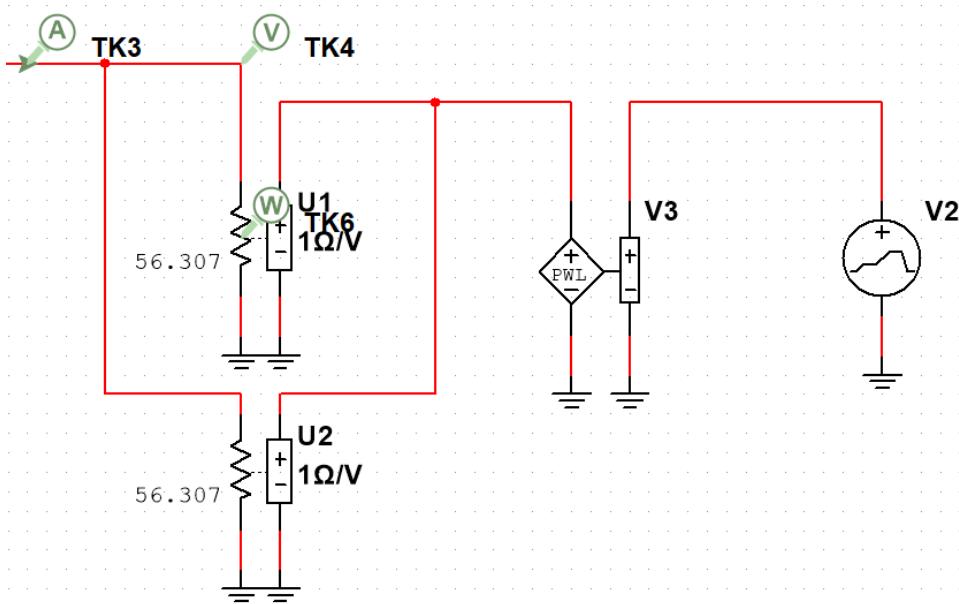


Abbildung 2.15: Aufbau der Lastsimulation

<sup>10</sup>Die Simulationssoftware von Texas Instruments  
<sup>11</sup>Was einer eher schlechten Speisung entspricht.

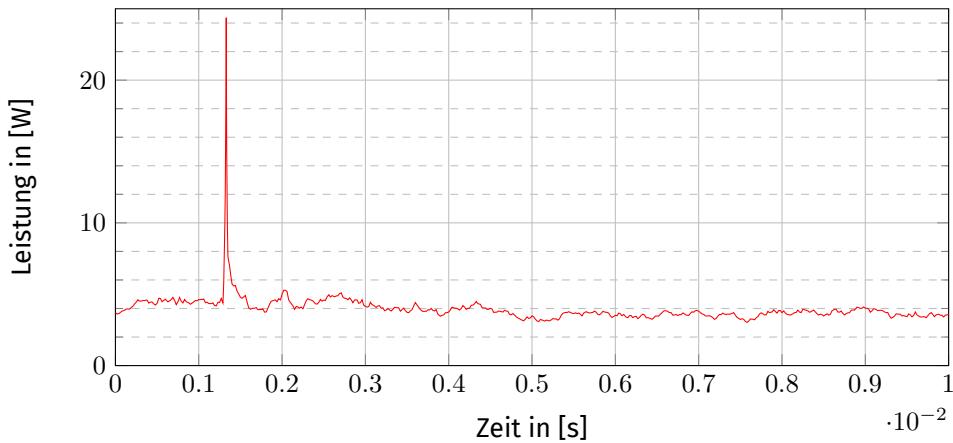


Abbildung 2.16: Leistungstransiente einer Last

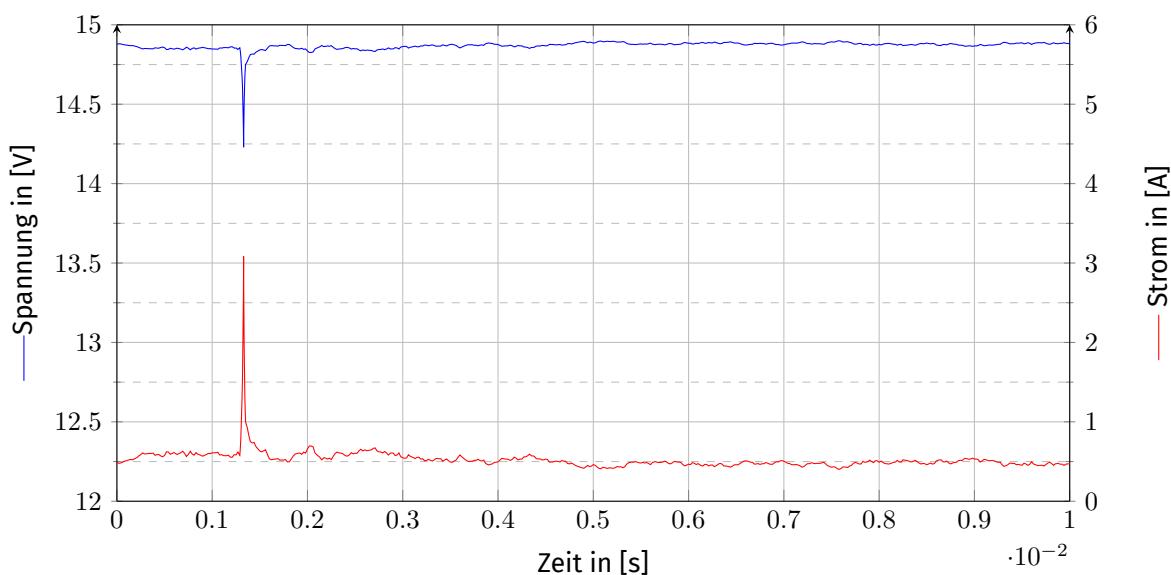


Abbildung 2.17: Strom und Spannung bei einer Leistungstransiente (zwei Lasten parallel)

Der Spannungseinbruch und die Stromspitze mussten nun möglichst reduziert werden. Insbesondere die Stromspitze würde bei sechs Kanälen zu einem Spitzenstrom vom 9 A führen.

### 3.3.1 Parameter-Sweep

Es wurde nun eine Induktion in Serie und eine Kapazität in parallel zur Last eingefügt. Die Induktion wurde mit einem ESR von 120mOhm und die Kapazität mit ESR von 25mOhm simuliert. Abbildung 2.18 zeigt den kompletten Simulationsaufbau. Mit einem Parameter-Sweep können nun die optimalen Bauteilwerte eruiert werden (*So viel wie nötig, so wenig wie möglich*). Da dies jedoch pro Durchgang nur für einen Bauteilwert möglich ist, wurde die Kapazität von 0 F an in 100uF-Schritten erhöht und ein Parameter-Sweep auf die Induktivität durchgeführt. Dabei wurde pro Durchgang der Speisungsstrom und die Lastspannung aufgezeichnet. Der Übersichtlichkeit halber, wurden diese in separate Diagramme aufgezeichnet. Abbildungen 2.19 bis 2.23 zeigen das Verhalten von Lastspannung und Speisungsstrom unter verschiedenen Voraussetzungen.

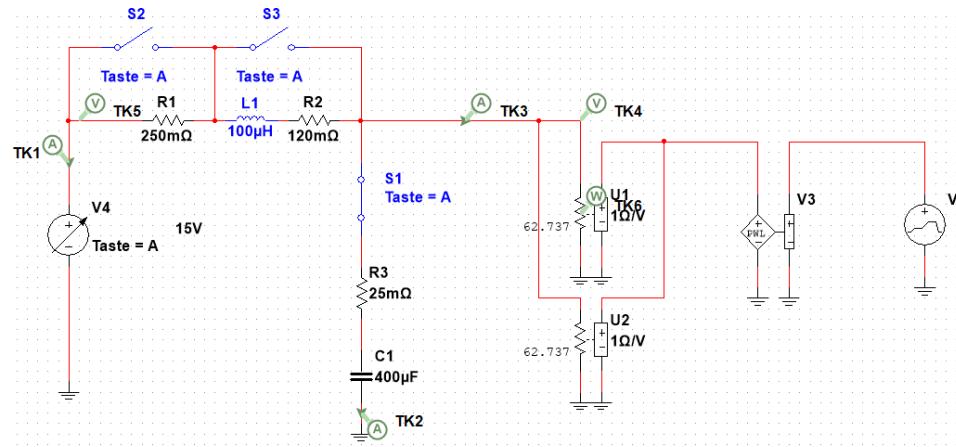
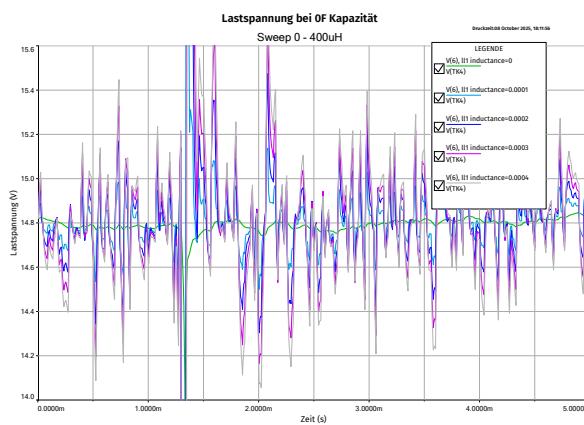
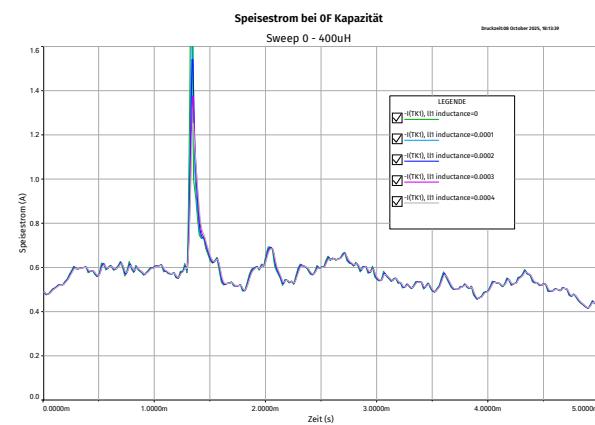


Abbildung 2.18: Kompletter Aufbau der Simulation

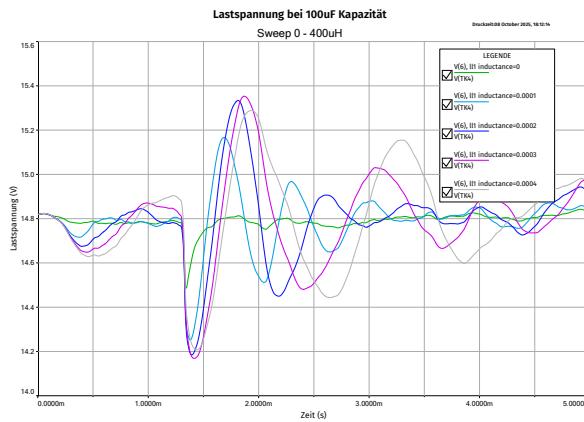


(a) Lastspannung bei OF und 0-400uH

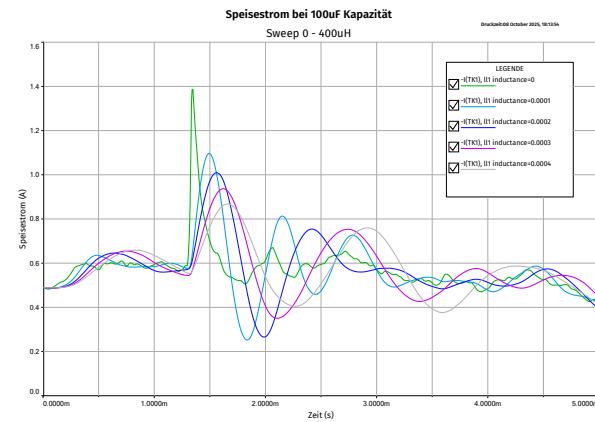


(b) Speisestrom bei OF und 0-400uH

Abbildung 2.19: Lastspannung und Speisestrom bei OF und 0-400uH



(a) Lastspannung bei 100uF und 0-400uH



(b) Speisestrom bei 100uF und 0-400uH

Abbildung 2.20: Lastspannung und Speisestrom bei 100uF und 0-400uH

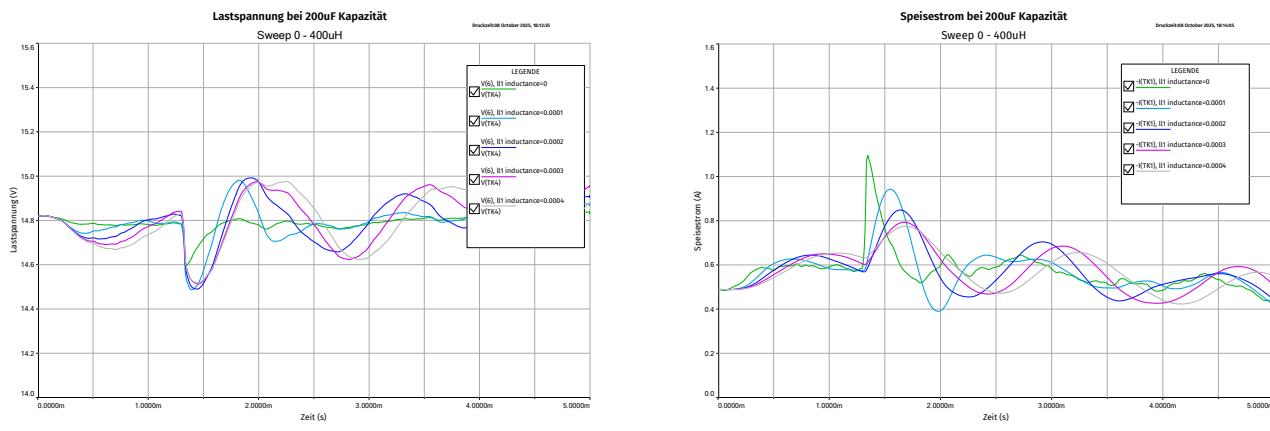


Abbildung 2.21: Lastspannung und Speisestrom bei 200uF und 0-400uH

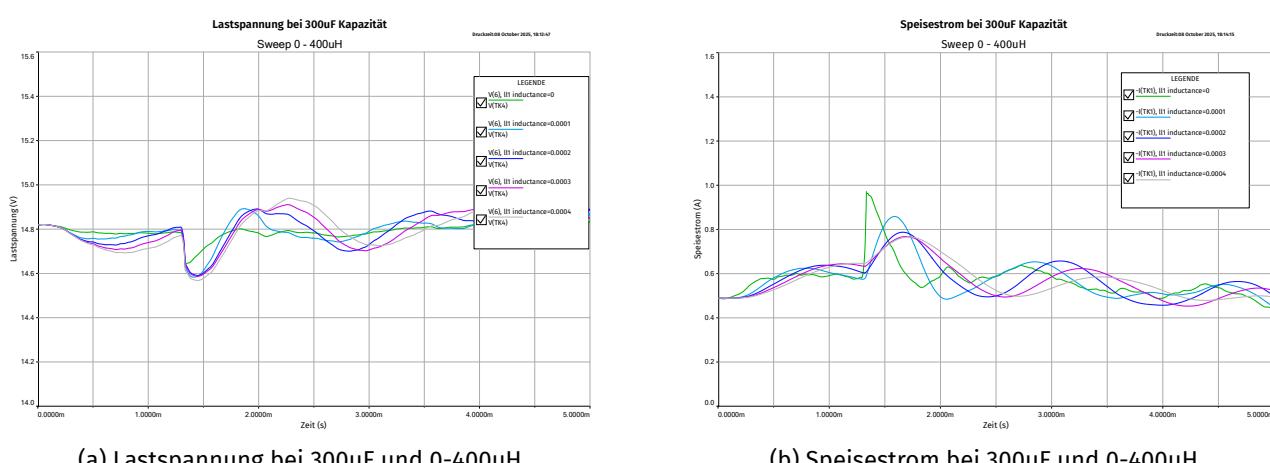


Abbildung 2.22: Lastspannung und Speisestrom bei 300uF und 0-400uH

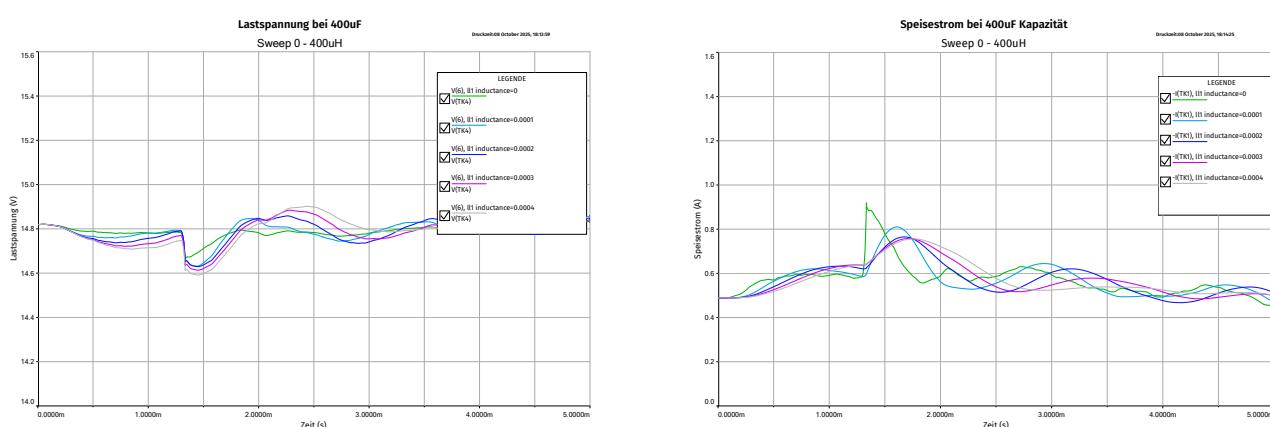


Abbildung 2.23: Lastspannung und Speisestrom bei 400uF und 0-400uH

So wurde ersichtlich, dass ab ca. 300uF keine deutliche Verbesserung für die Spannungsstabilität mehr erreicht werden kann<sup>12</sup>. Bei dieser Kapazität ist ab ca. 200uH auch keine Verringerung des Spitzenstromes mehr erkennbar<sup>13</sup>. Es wurde klar, dass mit einer Kapazität von **350uF** und **150uH** der Spannungsbereich auch

<sup>12</sup>Vergleich von Abbildungen 2.22a und 2.23a

<sup>13</sup>Siehe Abbildung 2.22b

bei Spitzenströmen zwischen 14.6V und 14.9V un der Speisungsstrom unter 0.9A gehalten werden konnte. Abbildung 2.24 zeigt das Verhalten bei einer Lasttransiente mit diesen Bauteilwerten.

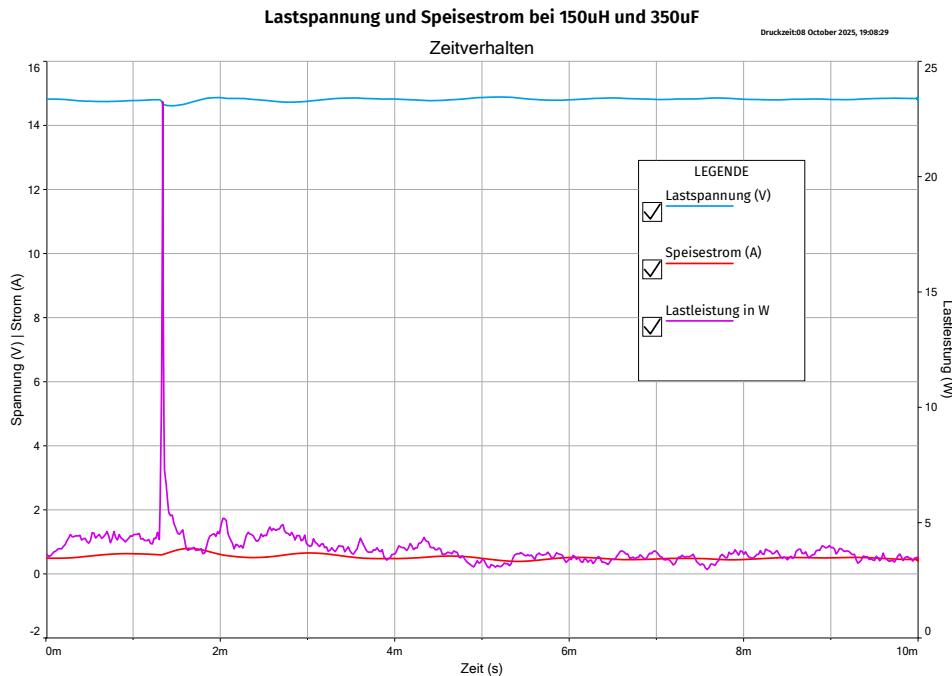


Abbildung 2.24: Speisungsverhalten bei 150uH und 350uF

**Kapazität** Das Datenblatt des TAS5720 gibt einige Empfehlungen, wie die Kapazität gestaltet werden sollte. Es wird zudem empfohlen, an beiden PVDD-Eingängen einen Kondensator zu platzieren.

**8.2.2.4 Select the bulk capacitors at the PVDD inputs for proper voltage margin and adequate capacitance to support the power requirements. The TAS5720L/M has very good PVDD PSRR, so the capacitor is more about limiting the ripple and droop for the rest of system than preserving good audio performance. The amount of bulk decoupling can be reduced as long as the droop and ripple is acceptable. One capacitor should be placed near the PVDD inputs at each side of the device. PVDD capacitors should be a low ESR type because they are being used in a high-speed switching application.**

**8.2.2.5 Select Decoupling Capacitors** Good quality decoupling capacitors should be added at each of the PVDD inputs to provide good reliability, good audio performance, and to meet regulatory requirements. X5R or better ratings should be used in this application. Consider temperature, ripple current, and voltage overshoots when selecting decoupling capacitors. Also, the decoupling capacitors should be located near the PVDD and GND connections to the device to minimize series inductances.

-Quelle: [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#)

Somit mussten also pro Eingang ein grösserer Kondensator sowie ein kleinerer, etwa 100nF, vorgesehen werden. Da zwei Kanäle zusammen gefiltert werden sollen, sind also insgesamt vier grössere Kondensatoren vorgesehen. Für den grossen Kondensator kamen wegen der DC-Spannung von 15V und den Dimensionen

---

nur Aluminium-Polymer Kondensatoren in Frage. Das Datenblatt gab hier pro Kondensator eine Kapazität von mindestens 100 $\mu$ F an. Hier musste auch der Spitzen-Ripplestrom überprüft werden: Die Simulation gab dabei einen Spitzenstrom von ca. 0.6A pro Kondensator an. Die Hersteller geben jeweils den maximalen Welligkeitsstrom bei Niederfrequenz, 120 Hz, und Hochfrequenz, 100k Hz, an. Die im Testsignal vorkommende Transientendauer von 160us entspräche also 6kHz, oder 3kHz wenn sie als eine Halbwelle interpretiert wird. Welcher Spitzenstrom kann also als Kennwert verwendet werden? Da dies wahrscheinlich nicht so einfach linear interpoliert werden kann, wurde sicherheitshalber der [A782MS107M1JLAS030](#) gewählt, welcher eine Spannungsfestigkeit von 63V hat und bei 120Hz 800mA aushält. Dimensionen: 10,80mm x 10,30mm x 12,70mm.

**Induktivität** Die Spule musste lediglich den neuen Spitzenstrom aushalten und möglichst klein sein. Die Spule [74404086151](#) von Würth Elektronik erfüllte diese Anforderungen, hatte jedoch mit 355mOhm einen höheren ESR als in der Simulation. Nach einer erneuten Simulation mit diesem ESR-Wert zeigten sich jedoch keine Probleme dadurch. Dimensionen: 8,00mm x 8,00mm x 6,50mm.

**Alle 6 Kanäle zusammen entkoppeln?** Es wäre nun möglich gewesen, einen Schritt weiter zu gehen und gleich alle sechs Kanäle mit nur diesen zwei Bauteilen zu entkoppeln. Dies führte jedoch zu einem Spannungsabfall auf 13.5V und einem Kondensatorstrom von über **7.1A**, was nicht akzeptabel war.

### 3.3.2 Simulation 3x2 Kanäle und 15V-Kennwerte

Nun wurde die Last mit den Entkoppelungselementen zwei mal kopiert, so dass der Parallelbetrieb von allen sechs Kanälen simuliert werden konnte. Dabei blieb die Lastspannung zwischen **14.2V und 14.4V** und der Spitzen-Speisungsstrom bei max. **2.11A**.

Aus diesen Ergebnissen wurde entschieden, jeweils zwei Kanäle mit insgesamt vier **100 $\mu$ F Aluminium-Polymer Kondensatoren** und einer **150 $\mu$ H Drosselspule** zu entkoppeln.

## 3.4 Schaltregler

Mit den nun bekannten Kennwerten zum Spitzenstrom wurde versucht, die Speisung mit einem einzelnen Schaltregler, ohne LDO, zu regeln. Auch hier wurde ChatGPT eingesetzt, um eine Empfohlene Bauteilliste zu generieren, jedoch schlug die KI hier fast ausschliesslich uModules<sup>14</sup> mit Ausgangsströmen von 6-8A vor oder mit einer maximalen Ausgangsspannung von 15V. Hier zeigte sich, dass viele Datenblätter die Angaben nur bis 12V machten. Diese Speisespannung hätte allerdings Nachteile für die Endstufe gebracht.

Als weitere Beobachtung schien die KI fast ausschliesslich Produkte von Texas Instruments oder Analog Devices vorzuschlagen. Als weiterer Hersteller kam [MPS](#) infrage, deren einziges Modul welches die Anforderung erfüllt ([MPM3530](#)) ist 15V jedoch wieder die maximale Ausgangsspannung.

Letztendlich wurde folgender Promt eingesetzt, da auch eine 5V-Spannung erzeugt werden musste:

<sup>14</sup>Schaltregler mit integrierten Passivelementen, meist die Ausgangsspule.

.....  
*recommend me some switching regulator ICs which can handle an input voltage  
of 24V, dual output voltage of 15V and 5V, peak Current of 2.2A. Fokus on low noise,  
high PSRR. limiter*  
.....

Die zusammengefasste Antwort darauf:

.....

- **Top Pick:** Analog Devices – LT8650S (Silent-Switcher®2, dual channel)
  - Analog Devices – LT8648S
  - 2x Analog Devices – LTM4613 µModule
  - 2x Texas Instruments – TPSM33625 (power module, 3–36 V VIN, 2.5 A)
- .....

**Kurzevaluation** Der LT8648S ist mit einem einzelnen Ausgang und einem Nennstrom von 15A viel zu gross dimensioniert. Zweimal ein uModule zu nutzen vernichtet die Vorteile dieses Ansatzes. Als Alternative zum Top Pick LT8650S wurde zusätzlich zu dieser Liste manuell der TI TPSM64406, ein Dual Output uModule, gesucht und ins Auge gefasst. Tabelle 2.2 zeigt den Direktvergleich zwischen den Modellen. Es gibt viele Ähnlichkeiten und von der Performance her sind beide auf dem selben Level. Der Vergleich zwischen den Transientenverhalten (Abb. 2.25) zeigte jedoch durch die externe Kompensation ein leicht besseres Verhalten. Jedoch waren bei diesem Chip die Kosten leicht höher und brauchte leicht mehr Platz auf dem PCB.

### 3.4.1 Direktvergleich von LT8650S und TPSM64406

	LT8650S	TPSM64406
<b>Hersteller</b>	Analog Devices	Texas Instruments
<b>Typ</b>	Synchronous Step-Down Si- lent Switcher 2	High-density, dual 3A output power module
<b>Induktivität</b>	extern	integriert
<b>Kapazität</b>	extern	extern
<b>Baugröße</b>	4mm x 6mm x 0.94mm	7mm x 6.5mm x 2mm
<b>geschätzte Grösse des recomm. Layout</b>	ca. 20mm x 20mm	ca. 10mm x 20mm
<b>Ausgangsspannungen</b>	Keine Direkte Angabe	0.8-16V
<b>Schaltfrequenz</b>	300kHz to 3MHz	300kHz to 2200kHz
<b>max. Ausgangsstrom</b>	3A	4A
<b>Ein Kanal</b>		
<b>Output Ripple</b>	<10mVP-P  Hängt auch von externen Kom- ponenten ab	1%  Output voltage regulation des Design 1
<b>Features</b>	<ul style="list-style-type: none"> <li>-Optional Spread Spectrum Modulation</li> <li>-Burst Mode® Operation</li> <li>-Optional External VC Pin:</li> <li>Fast Transient Response</li> <li>-Forced Continuous Mode</li> <li>-programmable Soft-Start</li> </ul>	<ul style="list-style-type: none"> <li>-Negative output voltage capability</li> <li>-External bias option</li> <li>-dual input paths</li> <li>-integrated capacitors</li> <li>-Precision enable input</li> <li>-internal Soft-Start</li> </ul>
<b>Stückpreis auf DigiKey</b>	12.69 CHF	11.10 CHF

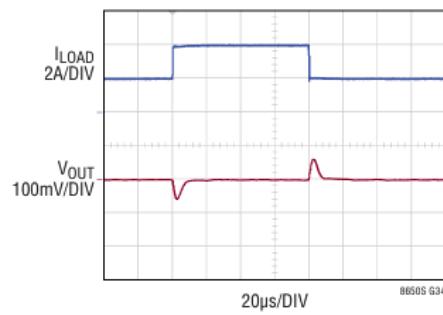
Tabelle 2.2: Direktvergleich zwischen zwei Schaltreglern

**Fazit** Hier war die Entscheidung recht schwierig. Die Vor- und Nachteile heben sich jeweils sehr gut auf. Auch die Effizienz war bei beiden Modellen mit den gegebenen Spannungen und Strömen bei ca. 92%. Jedoch wurde der LT8650S als einfacher zu integrieren<sup>15</sup> erachtet und hatte leicht besseres Verhalten bei Lasttransienten.

Daher wurde der LT8650S als Schaltregler ausgewählt.

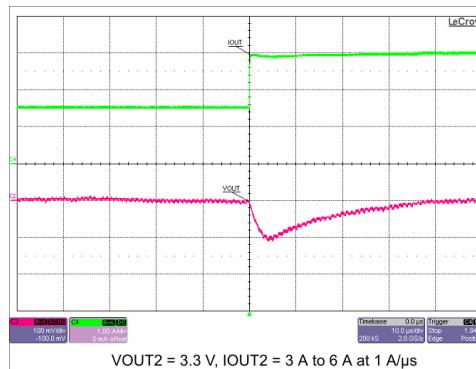
<sup>15</sup>Das Landing Pattern des TPSM64406 ist recht komplex.

### Transient Response External Compensation

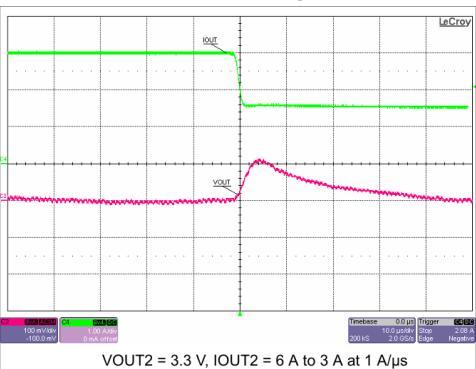


2A TO 4A TRANSIENT  
3.3V<sub>OUT</sub>  
 $C_{OUT} = 47\mu F \times 2$   
FCM,  $f_{SW} = 2MHz$   
 $C_C = 220pF$ ,  $R_C = 14k\Omega$

(a) Transientenverhalten des LT8650S, ca. 50mV-Ausschläge



VOUT2 = 3.3 V, IOUT2 = 3 A to 6 A at 1 A/ $\mu$ s



VOUT2 = 3.3 V, IOUT2 = 6 A to 3 A at 1 A/ $\mu$ s

(b) Transientenverhalten des TPSM64406, ca. 100mV-Ausschläge

Abbildung 2.25: Der Vergleich des Transientenverhalten zeigte einen leichten Unterschied.

## 4 Systemaufbau

### 4.1 Blockschaltbild PCB

Mit den nun bekannten Hauptbauteilen wurde zunächst ein Blockschaltbild erstellt, um die Signale zwischen den einzelnen Komponenten zu definieren. Dabei einige kleinere Bauteile direkt ausgewählt, da eine komplette Detailevaluation zu Zeitintensiv gewesen wäre. Die Überlegungen dazu sind in 4.2 kurz erläutert. Abbildung 2.26 zeigt das Blockschaltbild. Dieses diente nun als Ausgangspunkt für den folgenden Designprozess.

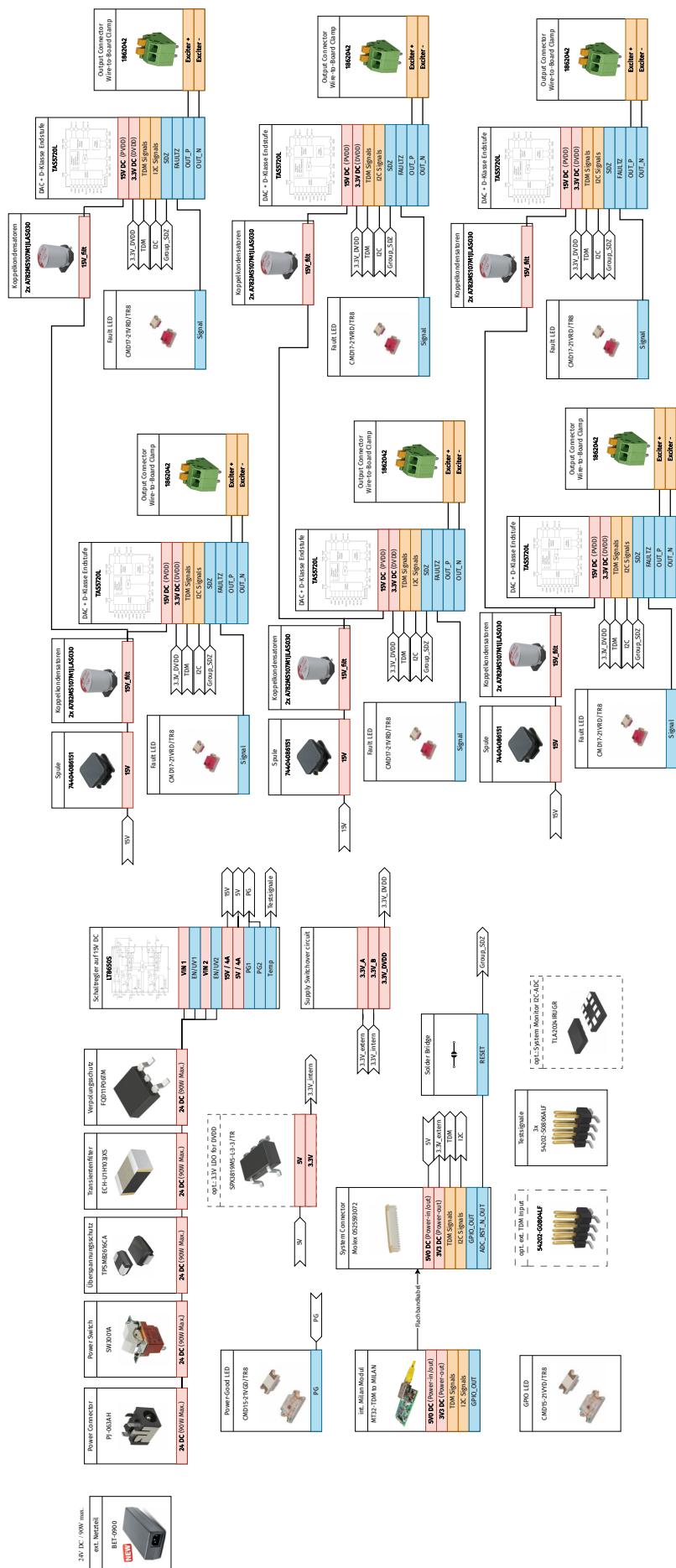


Abbildung 2.26: Erster Entwurf des Blockschaltbildes

## 4.2 Evaluation Einzelkomponenten

Hier sind die Begründungen aufgeführt, wie einzelne Teile oder Komponenten ausgewählt wurden. Dabei spielte zu einem grossen Teil auch die Verfügbarkeit eine wichtige Rolle.

### 4.2.1 ext. Netzteil

Hier musste ein genügend Leistungsstarkes Netzteil gewählt werden. Gemäss Abbildung 2.9 sind dies zwischen 72 und 120W. Die Wahl fiel auf [BET-0900](#).

### 4.2.2 Speisungsstecker

Der Stecker musste von der Bauform her auf das Netzteil passen, genügend Spannungsfestigkeit haben (min. 36V) und den erwartbaren Spitzenstrom aushalten. Da der Spitzenstrom erst noch simuliert werden musste, fiel die Wahl zunächst auf den [PJ-063AH](#).

### 4.2.3 Speisungsschalter

Es wurde entschieden, dass die gesamte Speisung über einen Hauptschalter ein- oder ausgeschaltet werden soll. Es wäre auch möglich gewesen, die EN-Pins des Schaltregler dafür zu nutzen. Jedoch wurde bevorzugt, dass sich im AUS-Zustand auf gar keinen Fall Strom in die Schaltung fliessen kann. Die Wahl fiel zunächst auf den [SW3001A](#) welcher allerdings nicht als Print-Montage erhältlich war und somit über Litzen verbunden werden musste.

### 4.2.4 Überspannungsschutz

Um möglicherweise auftretende Transienten (z.B. bei Einschaltvorgängen) abzublocken, wurde eine TVS-Supressor eingesetzt. Dabei musste eine Klemmspannung gewählt werden, die höchstens der kleinsten maximalen Eingangsspannung eines Bauteils entsprach. Die Wahl fiel auf den [TPSMB2616CA](#) mit einer Klemmspannung von 39.5V.

### 4.2.5 Speisungsfilter

Um die erwartbare Rippelspannung des Netzteils zu glätten und kurze Spitzen des eigenen Schaltreglers abzufangen wurde ein Filterkondensator vorgesehen. Dabei wurde ein 10nF Filmkondensator gewählt, da Metallfilm-kondensatoren keine DC-Degradierung erfahren und zudem selbstheilende Effekte<sup>16</sup> haben. Die Wahl fiel auf [ECH-U1H103JX5](#), welcher eine Spannungsfestigkeit von 50 VDC hat.

### 4.2.6 Verpolungsschutz

Ein effektiver Verpolungsschutz kann mit einem N-Kanal Mosfet realisiert werden. Dieser muss eine genügend grosse Drain-Source und Gate-Source Spannungsfestigkeit aufweisen und den erwartbaren Spitzen-

<sup>16</sup>Siehe: *The self-healing characteristics of film capacitors*

---

strom aushalten. Die Wahl fiel auf den [FQD11P06TM](#) mit einem  $ID_{max}$  von 9.4A und  $ID_{pulsed}$  von 37.6A.

#### 4.2.7 interne 3.3V-Speisung & Supply Switchover

Die gesamte Signalanbindung ging bislang von einem Milan-Modul aus, welches die 3.3V-Spannung erzeugt und zurück auf das Driverboard speist. Was aber, wenn dieses Modul in einer künftigen Anwendung nicht vorhanden ist? Dann wäre plötzlich keine 3.3V-Speisung vorhanden. Daher wurde entschieden, eine interne 3.3V-Speisung mit einem LDO-Regler einzubauen. Zudem soll eine einfache Schaltung zur automatischen Umschaltung der Speisung, mit Priorität auf der externen Speisung, eingebaut werden. Somit ist in jedem Fall eine 3.3V-Spannung, welche die Endstufen für deren digitalen Teil benötigen, gegeben. Als LDO wurde der [SPX3819M5-L-3-3/TR](#) 0.5A nom. und Überstrom ausgewählt. Als für die Speisungsumschaltung wurden zwei P-Kanal MOS-FETs (FDN340P) und ein N-Kanal MOS-FET (N7002N) verwendet.

#### 4.2.8 Group SDZ

Die Endstufen besitzen einen Low-Aktiven Shutdown-Eingang. Da es bei einem Line-Array bei einem Fehlerfall auf einem Kanal keinen Sinn macht, wenn die restlichen Endstufen weiterlaufen würden alle Shutdown-Signale miteinander verbunden. Daher wurde das Signal *Group\_SDZ* benannt. Das Milan-Modul besitzt ebenfalls einen ADC-Reset Ausgang (*ADC\_RST\_N\_OUT*), dessen Verhalten vom Hersteller wie folgt beschrieben wird:

The reset line allows to reset peripherals on the extension cards. The reference firmware pulls the reset line low on initialisation or whenever a sample rate change occurs.  
- Braun, [MT32-EVK - MILAN To TDM - Datasheet](#)

Aus Erfahrungswerten wurde mittels einer Lötbrücke die Möglichkeit eingebaut, dieses Signal mit dem *Group\_SDZ* Signal zu verbinden oder zu trennen.

#### 4.2.9 Power-Good LED

Die beiden Power Good-Signale des Schalreglers wurden zusammengeschlossen und verwendet, um eine grüne LED-Anzusteuerung. Diese signalisiert somit den Zustand der Speisespannung.

#### 4.2.10 Fault LEDs

Im Gegensatz zum Group-SDZ wurde jeder FAULTZ-Ausgang der Endstufe auf eine separate rote LED verbunden. Somit ist bei Fehlerfällen ersichtlich, welche Endstufe eine Störung ausgelöst hat.

#### 4.2.11 Output Connectors

Für die Verbindung zu den Excitern wurden Leiterplattenklemmen von Phoenix Contact verwendet: [1862042](#). Diese sind nur 8mm hoch, haben einen Abgangswinkel von 45° und sind mit 8A und 300V genügend robust spezifiziert. Zudem können die Kontakte ohne Werkzeug verbunden werden.

---

#### 4.2.12 GPIO LED

Das Milan-Modul besitzt zudem einen GPIO-Ausgang, welcher vom Hersteller mit "Reserved for future use." beschrieben wird. Da die Funktionalität u.U. auch konfigurierbar sein könnte, wurde trotzdem eine gelbe LED vorgesehen. So könnte z.B. der Verbindungsstatus angezeigt werden.

#### 4.2.13 opt. ext. TDM Input

Mittels Stifteisten soll auch die Möglichkeit bestehen, aus einer anderen Quelle ein TDM-Signal einspeisen zu können. Wie sehr diese Stiftleiste HF-Mässig eine Störung hervorruft oder gar aussendet muss noch eruiert werden.

#### 4.2.14 Testsignale

Zur Fehlersuche oder auch externe Module wurden einige weitere Stifteisten vorgesehen.

#### 4.2.15 opt.: System Monitor I2C-ADC

Es kam auch die Idee auf, mittels eines einfachen I2C-ADCs alle Speisungs- und Signalpegel digital überwachen zu können. Es war allerdings fraglich, ob dieser Nutzen den Aufwand für die korrekte Umsetzung rechtfertigt.

### 4.3 Simulation des Schaltreglers

Auf der Produktewebseite des LT8650S<sup>17</sup> konnte ein vorbereitetes Simulations-File für LTSpice heruntergeladen. Dieses diente als Ausgangslage, um die schlussendliche Speisungsschaltung zu simulieren. Abbildung 2.27 zeigt den Aufbau dieser Beispiel-Simulation und entspricht der Konfiguration mit 5V- und 3.3V-Ausgängen.

---

<sup>17</sup>Siehe: [Analog Devices - LT8650S](#)

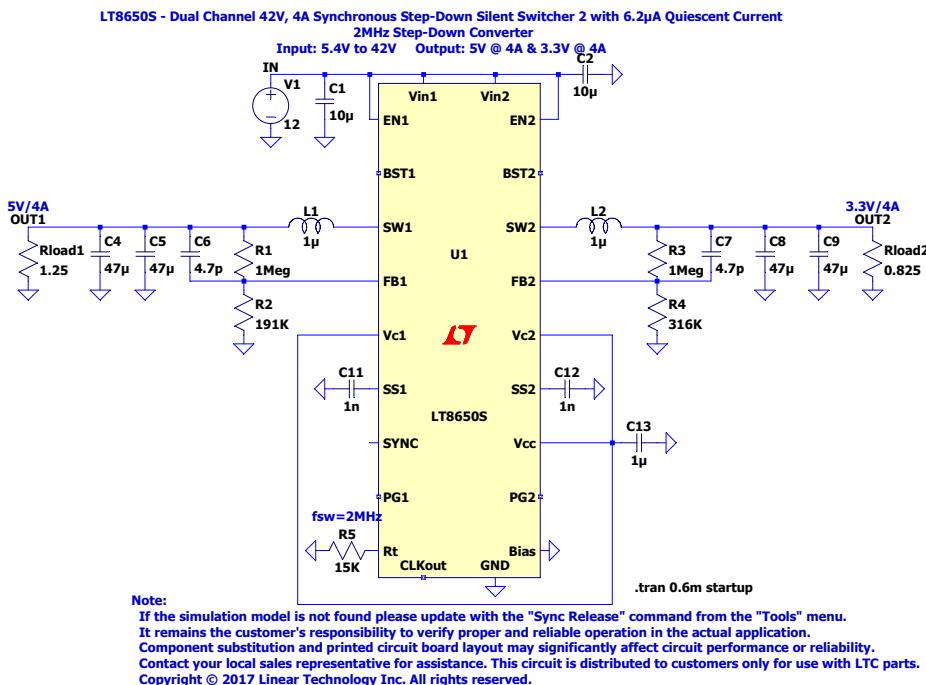


Abbildung 2.27: Aufbau der Beispielsimulation des LT8650S

Dieser Aufbau wurde nun auf die vorliegende Anwendung angepasst. Schritt für Schritt konnte und die Schaltung optimiert werden. Dabei wurde die Last allerdings als rein statischer DC-Strom angenommen, welcher von der ersten us an den vollen Strom bezieht. Dies ist nicht wirklich realitätsnah, aber gibt u.U. Hinweise auf das Verhalten bei solchen Extremsituationen. Abbildung 2.28 zeigt die adaptierte Simulation.

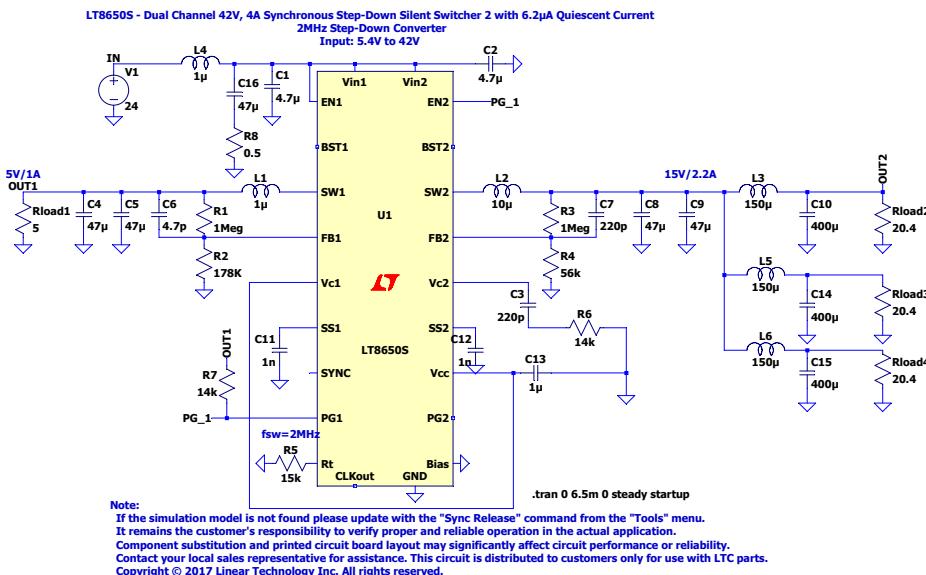


Abbildung 2.28: Adaptierte des LT8650S

Zu bemerken ist, dass die Schaltfrequenz  $f_{sw}$  bei 2MHz beibehalten wurde. Die sonstigen Anpassungen waren wie folgt:

#### 4.3.1 OUT2 auf 15V

Die erste Anpassung war logischerweise die Anpassung der Ausgangsspannung des zweiten Outputs. Dazu musste lediglich **R4 auf 56k<sup>18</sup>** gesetzt werden.

#### 4.3.2 Lastentkopplung durch drei Ls

Da die Endstufen jeweils durch 150uH-Induktivitäten und 400uF-Kapazitäten entkoppelt werden, wurden diese entsprechend eingebunden.

#### 4.3.3 Erhöhung der Induktivität L2

Als zentrales Bauteil eines jeden Schaltreglers fungiert die Ausgangsspule. Das Datenblatt gibt einen Anhaltspunkt, wie gross die Induktivität gewählt werden sollte:

A good first choice for the inductor value is:

$$L_{1,2} = \frac{V_{OUT1,2} + V_{SW(BOT)}}{2f_{SW}}$$

where fSW is the switching frequency in MHz, VOUT is the output voltage, VSW(BOT) is the bottom switch drop ( 0.12V) and L is the inductor value in  $\mu$ H. - [LT8650S - Datasheet](#)

Mit den hier vorhandenen Werten eingesetzt entspräche das  $L_2 = \frac{15V + 0.12V}{2 \cdot 2MHz} = 3.78uH$ . **MEHR ERKLÄREN**

#### 4.3.4 Kaskadierung von OUT1 und OUT2

Generell ist es bei Audioanwendungen angebracht, die Speisung der Endstufe als letztes einzuschalten, da dadurch Pop-Geräusche bei Signalbeginn tendenziell verhindert werden. Bei der Simulation wurde zudem beobachtet, dass der Spitzenstrom der Speisung verringert werden kann wenn die Speisungen nacheinander eingeschaltet werden. Dazu musste lediglich das PG1-Signal mit dem EN2-Eingang verbunden werden.

#### 4.3.5 Verbessertes Transientenverhalten

Für das in Abbildung [2.25a](#) zu sehende Transientenverhalten wurde der VC2-Pin über eine RC-Serieschaltung auf GND verbunden. Die Werte wurden aus dem Datenblatt übernommen<sup>19</sup>.

#### 4.3.6 Bessere Stabilität durch Anpassung des FB-Kondensators

Es wurde zudem beobachtet, dass die Schwinganfälligkeit erheblich verbessert werden konnte, wenn für C7 ein 220pF-Kondensator eingesetzt wurde.

<sup>18</sup>Die entsprechende Formel aus dem Datenblatt:  $R1 = R2(\frac{V_{OUT}}{0.8V} - 1)$ , mit R1 zwischen FB und Output, und R2 zwischen FB und GND.

<sup>19</sup>Hier könnte noch weiter optimiert werden, jedoch war dies aus Zeitgründen nicht mehr möglich.

#### 4.3.7 Eingangsnetzwerk

Im Datenblatt wird am Ende des Kapitels *Input Capacitor* eine Überspannung erwähnt, die durch eine Kombination von Keramikkondensatoren mit niedrigem ESR und einer parasitären Kabelinduktion entsteht:

A second precaution regarding the ceramic input capacitor concerns the maximum input voltage rating of the LT8650S. A ceramic input capacitor combined with trace or cable inductance forms a high quality (under damped) tank circuit. If the LT8650S circuit is plugged into a live supply, the input voltage can ring to twice its nominal value, possibly exceeding the LT8650S's voltage rating. This situation is easily avoided (see Analog Devices Application Note 88). - [LT8650S - Datasheet](#)

Die erwähnte Überspannung entsteht genau dann, wenn ein Netzteil über ein langes Kabel und einem Schalter mit noch ungeladenen Keramikkondensatoren verbunden ist. Genau das ist ja die Situation hier! In der Application Note<sup>20</sup> wird die Anwendung eines Snubber-Netzwerkes, also eines grösseren Kondensators mit einem kleinen (0.5Ohm) Widerstand in Serie. Dieser sozusagen künstlich verschlechterte Kondensator sorgt dafür, dass Energie weiterhin aus dem Netzwerk entzogen sobald die Keramikkondensatoren geladen sind. Ansonsten würde die Spule einen stark abfallenden Strom "sehen" und eine Spannung erzeugen, welche sich zu den bereits Vorhandenen 24V hinzuaddiert. In Abbildung 2.30 ist der direkte Vergleich zwischen dem Aufstartverhalten mit und ohne Snubber zu sehen. Dabei wurde ein 47uH-Kondensator und einem 0.5Ohm-Widerstand in Serie ausgewählt. Zu beachten ist, dass bei 2.30a nicht nur eine Spannungsüberhöhung stattfindet sondern auch Strom zurück in die Speisung fliesst! Dies wird allerdings erkauft mit einem erhöhtem Eingangstrom. Da dieser Strom allerdings nur wenige  $\mu$ s andauert, kann dieser als unproblematisch erachtet werden bzw. sollten Netzteile mit einem Einschaltstrom umgehen können.

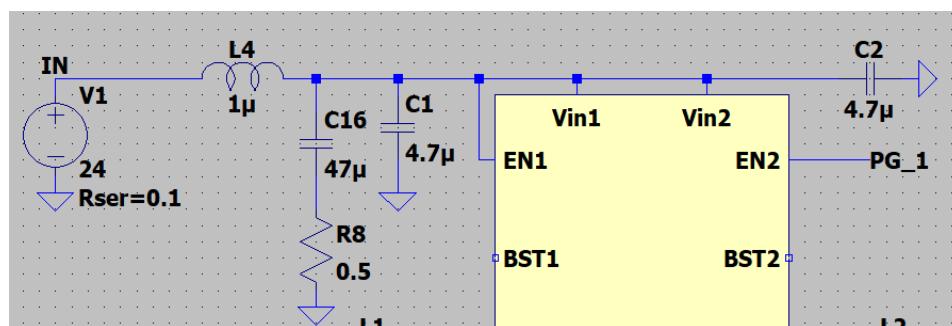
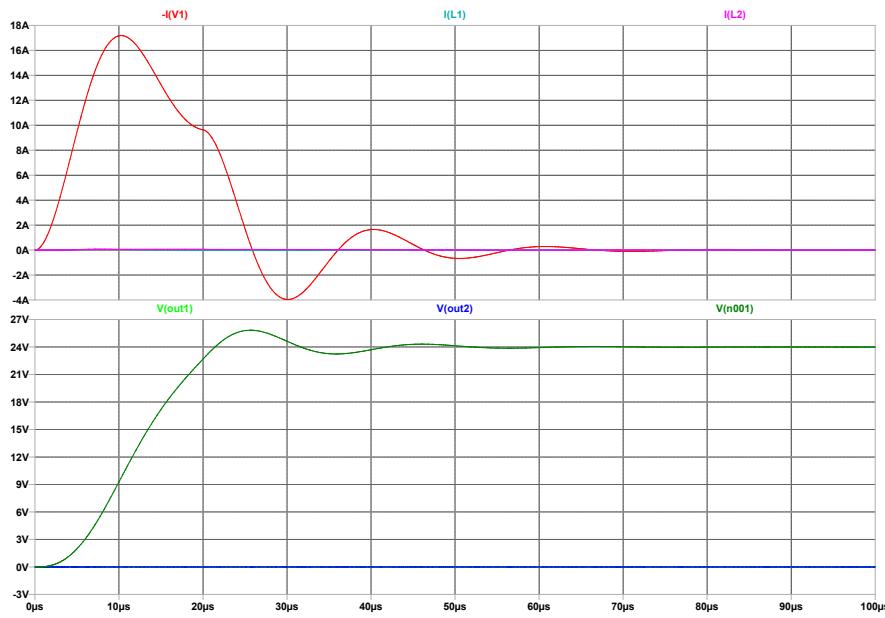
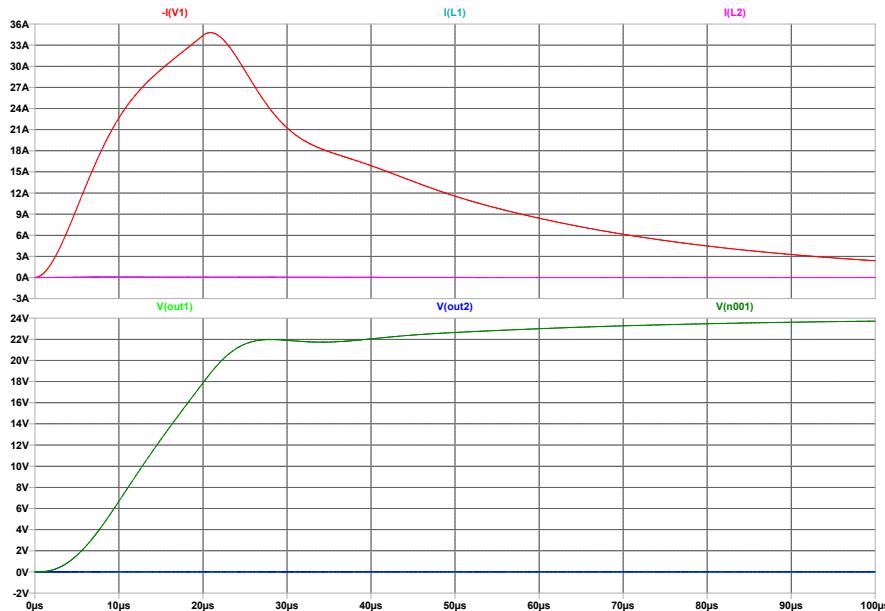


Abbildung 2.29: Das Eingangsnetzwerk

<sup>20</sup>Siehe: Perica, *Application Note 88: Ceramic Input Capacitors Can Cause Overvoltage Transients*



(a) Aufstartverhalten ohne Snubber



(b) Aufstartverhalten mit Snubber

Abbildung 2.30: Der Snubber stabilisiert das System

Zusätzlich wurden zwei 4.7uH Keramikkondensatoren gemäss dem Datenblatt verwendet:

Bypass the input of the LT8650S circuit with a ceramic capacitor of X7R or X5R type placed as close as possible to the VIN and GND pins. Y5V types have poor performance over temperature and applied voltage, and should not be used. A 4.7 $\mu$ F to 10 $\mu$ F ceramic capacitor is adequate to bypass the LT8650S and will easily handle the ripple current. Note that larger input capacitance is required when a lower switching frequency is used. If the input power source has high impedance, or there is significant inductance due to long wires or cables, additional bulk capacitance may be necessary. This can be provided with a low performance electrolytic capacitor. - [LT8650S Datasheet](#)

#### 4.3.8 Efficiency Report

LTS spice bietet auch die Möglichkeit, einen Efficiency Report zu generieren. Bei diesem wird für jedes Bauteil sowohl der RMS- und Peak-Ströme als auch die Verlustleistung berechnet. Dabei werden bei reaktiven Bauteilen ein gesondertes Verfahren angewandt. In Abbildung 2.31 ist der gesamte Report zu sehen.

--- Efficiency Report ---			
	Efficiency: 0.0%		
	Input: 39W @ 23.9V Output: 0W @ 0V		
Ref.	Irms	Ipeak	Dissipation
C1	359mA	747mA	6mW
C2	359mA	747mA	6mW
C3	0mA	0mA	0mW
C4	295mA	525mA	0mW
C5	295mA	525mA	0mW
C6	0mA	0mA	0mW
C7	0mA	0mA	0mW
C8	40mA	75mA	0mW
C9	40mA	75mA	0mW
C10	187mA	187mA	1mW
C11	0mA	0mA	0mW
C12	0mA	0mA	0mW
C13	20mA	336mA	0mW
C14	187mA	187mA	1mW
C15	187mA	187mA	1mW
C16	34mA	78mA	0mW
L1	1193mA	2108mA	20mW
L2	1625mA	1775mA	43mW
L3	542mA	542mA	104mW
L4	1291mA	1295mA	83mW
L5	542mA	542mA	104mW
L6	542mA	542mA	104mW
R1	0mA	0mA	20μW
R2	0mA	0mA	4μW
R3	0mA	0mA	204μW
R4	0mA	0mA	11μW
R5	0mA	0mA	67μW
R6	0mA	0mA	0μW
R7	0mA	0mA	0μW
R8	34mA	78mA	581μW
Rload1	1058mA	1059mA	5600mW
Rload2	729mA	729mA	10849mW
Rload3	729mA	729mA	10849mW
Rload4	729mA	729mA	10849mW
U1	1790mA	3477mA	372mW

Abbildung 2.31: Der Efficiency Report der Simulation

Zu beachten ist, dass dieser von einer einzelnen Last ausgeht. Da hier mehrere Lasten anliegen, kann der Report nicht die "richtige" Last bestimmen. Die Effizienz kann jedoch einfach rechnerisch bestimmt werden:

$$\mu_{Schaltregler} = \frac{P_{out}}{P_{in}} = \frac{\sum_{n=1}^{N_{Loads}} P_{Load}}{P_{in}} \rightarrow \mu_{Schaltregler} = \frac{5.6W + 3 \cdot 10.849W}{39W} = 97.81\%$$

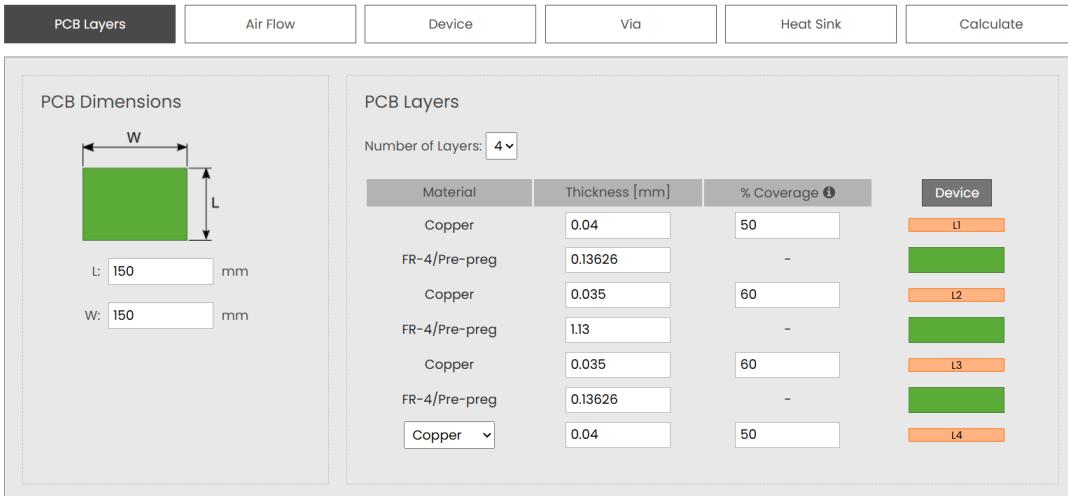
#### 4.3.9 Kontrolle Wärmeverhalten

Mit den Daten aus dem Efficiency Report kann nun abgeschätzt werden, wie warm der Schaltregler während des Betriebs werden könnte und ob dieser u.U. einen Kühlkörper braucht. Da eine genaue Simulation Zeitaufwändig war und keine Software verfügbar war, wurde eine andere Methode angewandt:

Auf der Webseite [PCB Temperature Calculator](#) war nebst anderen ein Berechnungstool verfügbar, mit welchem die voraussichtliche Junction-Temperatur eines Chips berechnet werden kann. Diese ist von sehr vielen Umgebungsgrößen wie größe des PCBs, Anteil der Kupferfläche, Anzahl Vias, Luftstrom etc. abhängig und recht aufwändig zu berechnen. Mit diesem Tool konnten die Kenndaten eingegeben werden und damit wurden alle Berechnungen automatisch durchgeführt und das Resultat ausgegeben<sup>21</sup>. Somit konnte nicht nur die Junction-Temperatur abgeschätzt werden, sondern auch der thermische Widerstand zwischen Junction und Umgebung, also welche Temperaturdifferenz pro Watt Verlustleistung entsteht.

Abbildung 2.32 zeigt alle eingegebenen Daten, wovon einige zu diesem Zeitpunkt Schätzungen waren. Das Resultat (2.32f) zeigte bei 0.5W Verlustleistung eine Junctiontemperatur von 36.7 °C. Im Datenblatt des LT8650S wird eine maximale Junctiontemperatur von 125° bis 150° C angegeben<sup>22</sup>.

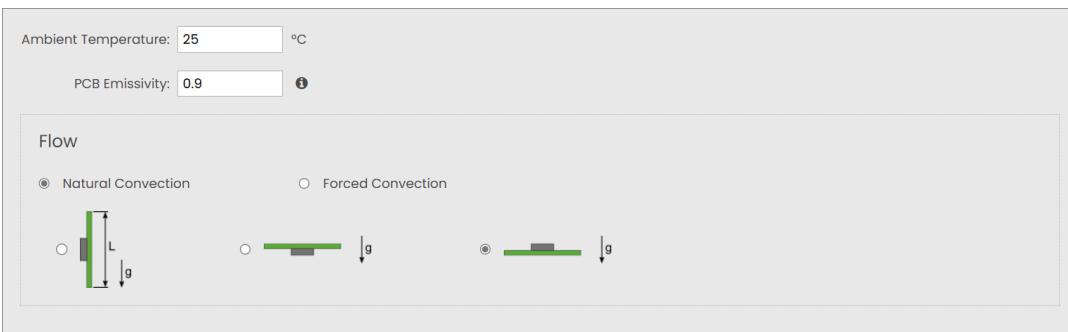
Somit wurde entschieden, dass der Schaltregler **kein Kühlkörper** braucht.



The screenshot shows the 'PCB Layers' tab selected. On the left, 'PCB Dimensions' are set to L: 150 mm and W: 150 mm. On the right, 'PCB Layers' are listed with 4 layers:

Material	Thickness [mm]	% Coverage	Device
Copper	0.04	50	L1
FR-4/Pre-preg	0.13626	-	
Copper	0.035	60	L2
FR-4/Pre-preg	1.13	-	
Copper	0.035	60	L3
FR-4/Pre-preg	0.13626	-	
Copper	0.04	50	L4

(a) Daten des PCBs



The screenshot shows the 'Air Flow' tab selected. It includes fields for 'Ambient Temperature: 25 °C' and 'PCB Emissivity: 0.9'. Under 'Flow', it specifies 'Natural Convection' and shows three diagrams illustrating air flow over a vertical PCB at different angles relative to gravity (g).

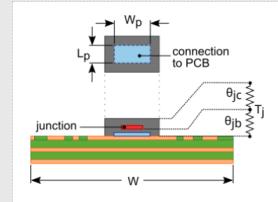
(b) Daten der Umgebungsluft

<sup>21</sup>Die genauen Berechnungsmethoden waren hier hinterlegt: [How to calculate the thermal resistance of a PCB](#)

<sup>22</sup>Es gab verschiedene Modellnummern, welche zum Teil einen erweiterten Temperaturbereich besitzen.

Device Specifications

$W_p$ :	4.4	mm
$L_p$ :	2.4	mm
$P$ :	0.52	Watts
$\theta_{jp}$ :	4.92	°C/W
$\theta_{jc}$ (top):	30.24	°C/W
emissivity:	0.9	

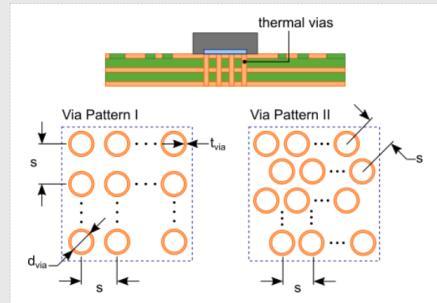


The diagram illustrates the thermal path from the chip junction to the PCB. The chip has width  $W$ , thickness  $L_p$ , and height  $W_p$ . The junction temperature  $T_j$  is indicated. Thermal resistance  $\theta_{jc}$  is shown between the junction and the PCB connection. The top surface emissivity is set to 0.9.

(c) Daten des Chips

Thermal Vias

$d_{via}$ :	0.3	mm
$t_{via}$ :	0.02	mm
$k_{via}$ :	400	W/(m·K)
<input checked="" type="radio"/> Via Pattern I		
<input type="radio"/> Via Pattern II		
$s$ :	0.4	mm
<input type="checkbox"/> Filled Thermal Vias		
$k_{filler}$ :	0.9	W/(m·K)



The diagram shows two via patterns. Via Pattern I consists of a square grid of vias with side length  $s$  and pitch  $d_{via}$ . Via Pattern II consists of a cross grid of vias with side length  $s$  and pitch  $d_{via}$ .

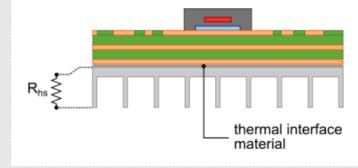
(d) Daten der Vias

Heat Sink

Attached to PCB

Attached to device

$R_{hs}$ :	2	°C/W
<input type="checkbox"/> Thermal interface material		
$t_{int}$ :	0.5	mm
$k_{int}$ :	1.2	W/(m·K)



The diagram shows a heat sink mounted on a PCB. The heat sink is connected to the PCB via thermal vias. The thermal resistance  $R_{hs}$  is indicated. A layer of thermal interface material is shown between the heat sink and the PCB.

(e) Daten des Kühlkörpers (nicht vorhanden)

Results

36.7 °C	22.4 °C/W
Junction Temperature	Junction to Ambient Thermal Resistance

Dissipation from PCB surface : 0.518 W

Dissipation from device top : 0.00163 W

(f) Resultat der Temperaturberechnung

Abbildung 2.32: Berechnungsdaten für die Temperaturberechnung

#### 4.4 Schema Driverboard

Nun konnte mit dem Schema begonnen werden. Die Bauteile wurden weitgehend gemäss dem Blockschaltbild in Abbildung 2.26 eingefügt. Jedoch wurden im Zuge der Arbeit einige Änderungen vorgenommen:

#### 4.4.1 Überwachungs-ADC

Dieser Teil wurde nicht übernommen, da mit genug Testpunkten alle Spannungen gut genug zugänglich waren. Zudem hätte ein Multiplexer eingesetzt werden müssen, was alles kompliziert gemacht und wenig Nutzen gebracht hätte.

#### 4.4.2 Stifteleiste für externes Modul

Eine eigene Stifteleiste für den Anschluss eines externen Modules wurde vorgesehen. Auf dieser sind alle TDM-Signale, I2C sowie 5V und 3.3V-Speisungen enthalten.

#### 4.4.3 Sicherungen

Speisespannungen wurden nicht direkt auf die Testpins verbunden. Stattdessen wurden rücksetzbaren PTC-Sicherungen verwendet. Diese besitzen eine Polymer-Schicht mit Kohlenstoff-Granulaten, welche bei Erhitzung aufquillt und den Kontakt zwischen den Granulaten unterbrechen. Sobald die Temperatur wieder unter ein Limit fällt, fällt der Widerstand wieder unter den Nominalwert. Somit ist die Gefahr einer unabsichtlichen Zerstörung deutlich verringert. Für das externe Modul wurden Sicherungen mit 1.25A vorgesehen, für reine Testpins 0.25A-Sicherungen.

#### 4.4.4 Diode für die 5V-Speisung des Milan Moduls

Da das MILAN-Modul einen PoE-Baustein besitzt wäre es theoretisch möglich, dass dieses an einen Switch mit PoE angeschlossen könnte. In diesem Fall würden plötzlich zwei 5V-Speisungen kurzgeschlossen. Man hätte hier auch eine Speisungs-Umschaltung realisieren können. Jedoch gab es eine einfachere Möglichkeit: Nach kurzer Recherche konnte das dort verwendete PoE-Modul eruiert werden (AG9905LP). In dessen Datenblatt ist klar ersichtlich, dass am Ausgang eine Diode in Serie verwendet wird (Abbildung 2.33). Somit kann die interne 5V-Speisung ebenfalls mit einer 5V-Diode geschützt werden.

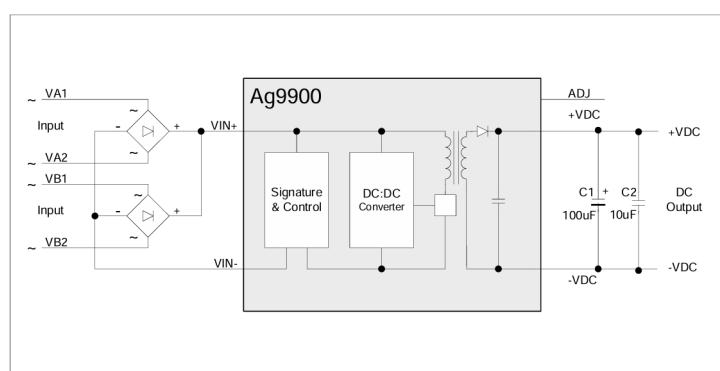


Figure 1: Block Diagram

Abbildung 2.33: Das Blockschaltbild des Ag9900 PoE-Moduls

#### **4.4.5 Resetschaltung**

Anstatt einer fixen Lötbrücke wurde eine flexiblere Lösung eingesetzt: Es sollte sowohl die Möglichkeit erhalten bleiben, das Reset-Signal des Milan-Moduls mit dem Group-SDZ zu verbinden als auch manuell ein Reset auszulösen. Zu diesem Zweck wurde ein Logik-Buffer mit Open-Drain Ausgängen (74LVC2G07) eingesetzt, dessen Ausgänge kurzgeschlossen werden können. Zudem wurde ein Schalter eingebaut, der das Reset-Signal des Moduls vom Group-SDZ abtrennt. Somit bleibt volle Flexibilität erhalten. Abbildung 2.34 zeigt die Resetschaltung.

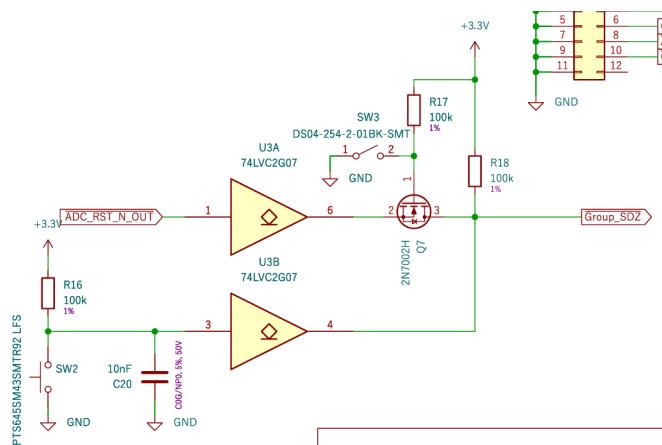


Abbildung 2.34: Die Resetschaltung

#### 4.4.6 Endstufenkodierung

Die Endstufen wurden grösstenteils gemäss den Angaben im Datenblatt beschaltet. Speziell zu beachten gab nur die I2C-Adresskonfiguration, für die bei jeder Endstufe die zwei ADR0 und ADR1-Eingänge ein wenig anders beschaltet werden mussten. Abbildung 2.35 zeigt, wie diese für die Adressen 0x6C bis 0x73 beschaltet werden können.

**Table 2.** I<sup>2</sup>C Device Identifier (ID) Generation

Table 2: I <sub>2</sub> C Device Identifier (ID) Generation			
ADR1	ADR0	I <sub>2</sub> C_DEV_ID	DEFAULT TDM SLOT
Short to GND	Short to GND	0x6C	0
	22-kΩ to GND	0x6D	1
	22-kΩ to DVDD	0x6E	2
	Short to DVDD	0x6F	3
22-kΩ to GND	Short to GND	0x70	4
	22-kΩ to GND	0x71	5
	22-kΩ to DVDD	0x72	6
	Short to DVDD	0x73	7

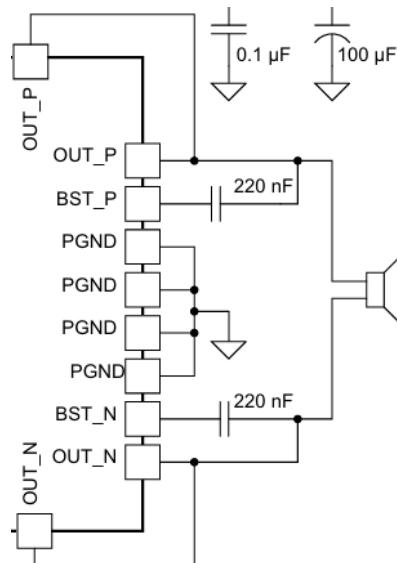
Abbildung 2.35: Die I2C-Adresse bestimmt auch den Standardmässigen TDM-Slot

#### **4.4.7 Ausgangsfilter**

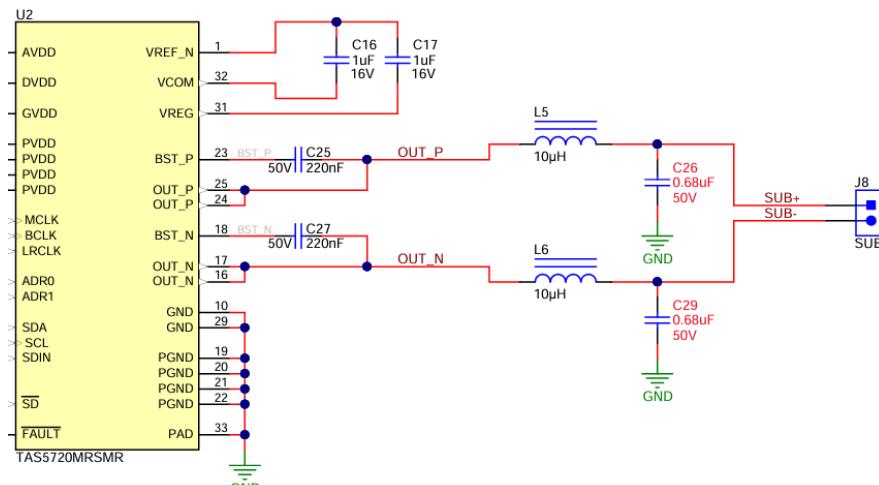
In der Regel werden für die Ausgänge von D-Klasse Endstufen noch einige passive Filterbausteine benötigt. Diese werden in der Beispielschaltung<sup>23</sup> des TAS5720M allerdings nicht gezeigt. Erstaunlicherweise sind diese jedoch im Evaluation Board (TAS5825MEVM) enthalten. Abbildungen 2.36a und 2.36b zeigen das Datenblatt und die Anwendung auf einem Eval-Board. Letztendlich wurde entschieden, Bauteile für diese Filter

<sup>23</sup>Kapitel 8.2 *Typical Application* im Datenblatt

vorzusehen, jedoch unbestückt zu lassen oder mit einem OR-Widerstand zu überbrücken.



(a) Die Ausgänge des TAS5720 ohne Filter...



(b) ... auf dem TAS5825MEVM jedoch mit

Abbildung 2.36: Der Vergleich zwischen verschiedenen Anwendungen des TAS5720 zeigt Unterschiede

#### 4.4.8 Speisungsumschaltung

Die Schaltung zur automatischen Umschaltung der Speisung von externer zu interner 3.3V-Speisung ist in Abbildung 2.37 zu sehen. Q3 leitet nur, wenn 3.3V-ext anliegt. Q5 leitet nur, wenn 3.3V-ext **nicht** anliegt. Somit ist sichergestellt, dass +3.3V immer nur von einer Speisung gespiesen wird und keine Kurzschlüsse entstehen.

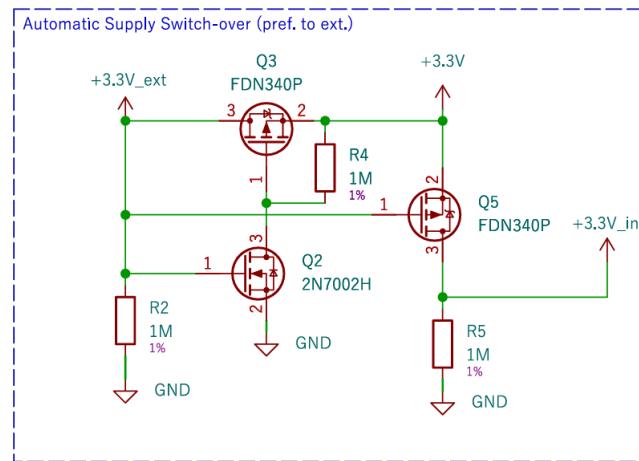


Abbildung 2.37: Die Umschaltungsschaltung

#### 4.4.9 Testsignale

Es wurden mehrere Stifteleisten für die Testsignale definiert:

Steckerbezeichnung	Zweck	Signale
J2	Speisungsüberwachung	+24V, +5.3V, 3.3V_int, PG_1, PG_2, U1_temp
J4	Anschluss für externes TDM-Modul	+5.3V, +3.3V_int, TDM-Signale, I2C-Signale
J5	Überwachung der Steuersignale	+3.3V_ext, +5V_ext, GPIO, ADC_RST, Group_SDZ
J6	Endstufenausgänge	Alle Endstufenausgänge
J8	FAULT-Signale	FAULT_0 bis FAULT_5

Tabelle 2.3: Die Verteilung der Testsignale

#### 4.4.10 Schema komplett

Das komplette Schema ist im Anhang [A Schema Driverboard](#) zu sehen.

### 4.5 Layout Driverboard

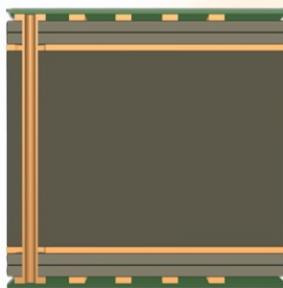
Es wurde ein 4-Lagen PCB für das Driverboard vorgesehen. Die Firma Aisler stellt PCBs direkt in der EU her und bietet auch einen Bestückungsservice an. Für KiCAD bietet die Firma ein Plugin an, mit welchen die Daten mit einem einzigen Mausklick auf den Aisler-Server gespielt werden können. Dadurch erübrigts sich jegliches Erzeugen von Gerber-Daten. Das genaue Stack-up eines 4-Lagen PCBs von Aisler ist in Abbildung [2.38](#) zu sehen. Darüber hinaus liess sich von der Aisler-Webseite Parameter für den DRC-Check, also die Überprüfung der PCB-Regeln, herunterladen<sup>24</sup>.

<sup>24</sup>Die kompletten Regeln können hier eingesehen werden: Thea, [4 Layer 1.6mm ENIG Design Rules](#)

## 4 Layer Stackup



AISLER



Supplier	Description	$\epsilon_r$	Base Thickness [µm]	Processed (final) Thickness [µm]
Peters	Elpemer AS 2467 SM-DG (green)	3,70	25,00	25,00
Elga	Copper foil 18um		18,00	40,00
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
			35,00	35,00
Panasonic	FR4 Core / R-1566(W)	4,60	1130,00	1130,00
			35,00	35,00
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Panasonic	Prepreg 1080 / R-1551(W)	4,30	69,00	68,13
Elga	Copper foil 18um		18,00	40,00
Peters	Elpemer AS 2467 SM-DG (green)	3,70	25,00	25,00

Abbildung 2.38: Die 4-Lagen Schichtung des PCB

### 4.5.1 Platzierung und Dimensionen des Prints

Für das effektive Layout des Prints wurde zuerst im Schacht des Gehäuses (Siehe Abb. 2.2) das MILAN-Modul (Abb. 2.1) platziert und dann die Umrisse des Driverboards skizziert. Abbildung 2.39 zeigt die Platzierung. Anschliessend wurde dieser Umriss als .svg in KiCAD importiert.

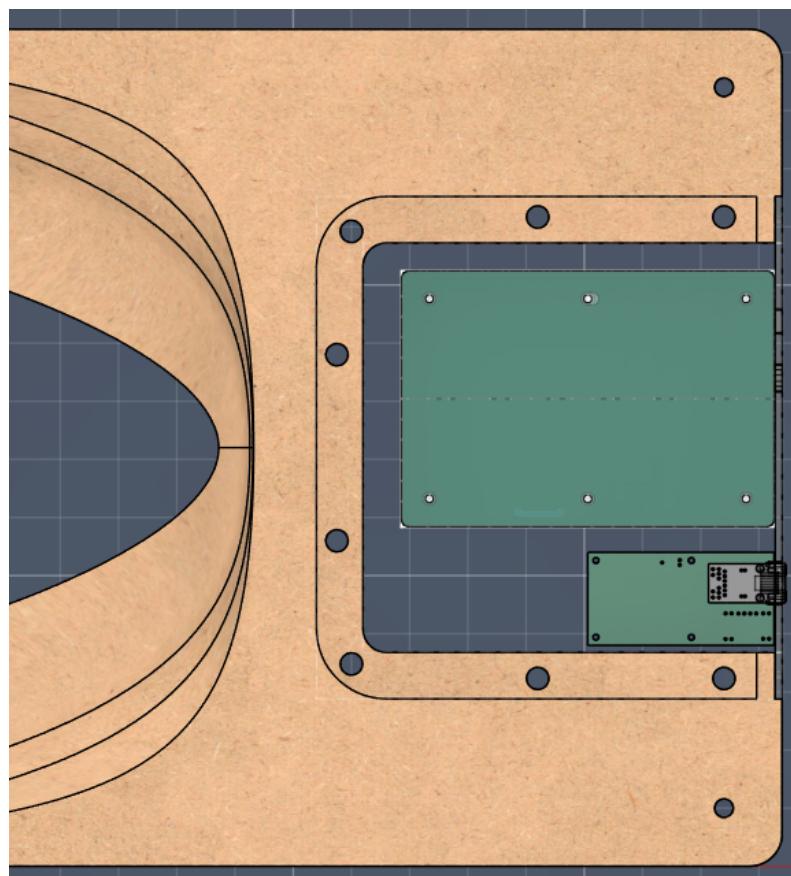


Abbildung 2.39: Platzierung des Driverboards im Gehäuse

#### 4.5.2 GND-Fläche

Es wurde zunächst eine GND-Fläche angelegt, welche möglichst Sternförmig aufgeteilt wurde: Idealerweise hat jedes einzelne Bauteil eine eigene, getrennte Rückführung zum zentralen GND-Punkt<sup>25</sup>. Da dies in der Realität nicht immer so umsetzbar ist, können zumindest grobe Schaltungsteile, wie z.B. zwei Endstufenschaltungen, zusammen zurückgeführt werden und von den anderen getrennt werden.

Zusätzlich dazu wurde an den Rändern entlang eine weitere separat geführte GND-Leitung gelegt und mit zahlreichen Vias versehen. Auf der gegenüberliegenden Seite des GND-Punkts wurde diese Leitung wieder aufgeteilt, sodass eine Klammerförmige Außenleitung entsteht. Diese wirkt als eine Art Faradayischer Käfig und leitet zumindest einen Teil von ein- oder austretenden Störungen ab.

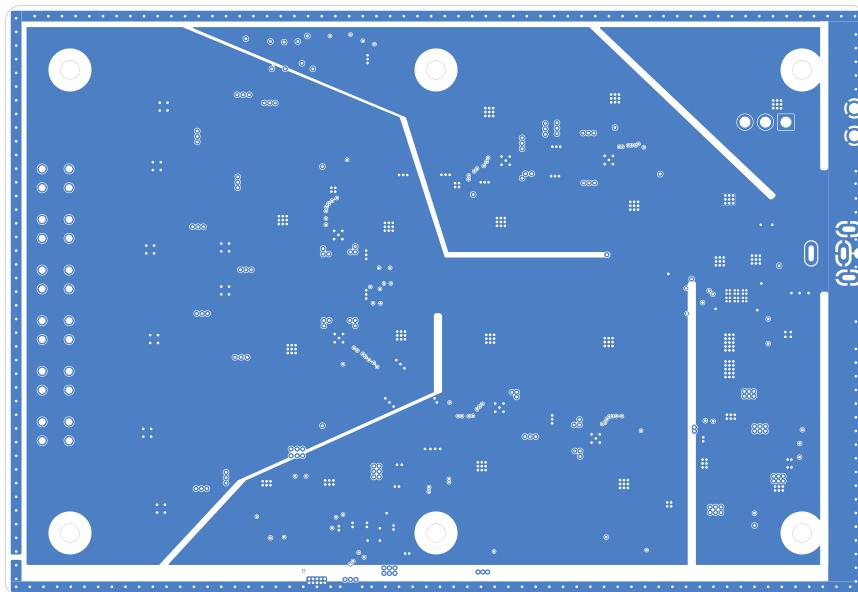


Abbildung 2.40: Das GND-Layer des Driverboards

#### 4.5.3 Bauteilplatzierung

Die Footprints aller Bauteile mussten korrekt importiert werden, und die Pin-Nummerierung und Belegung kontrolliert werden. In den Datenblättern des Schaltreglers und der Endstufe waren zudem Empfehlungen zur Platzierung der einzelnen Bauteile enthalten. Dies wurde so weit möglich beachtet.

Bei der Anordnung der Endstufen ergab es sich, sie am einfachsten Ringförmig angeordnet sind. Es wurde auch beachtet, dass die Speisungspins gegen innen und die Ausgänge alle gegen aussen gerichtet sind. Abbildung 2.41 zeigt die gesamte Platzierung der Bauteile und den Siebdruck.

<sup>25</sup>Ob dies auch für Koppelungs-Cs der Fall ist kann gestritten werden. Es gibt Argumente dafür und dagegen.

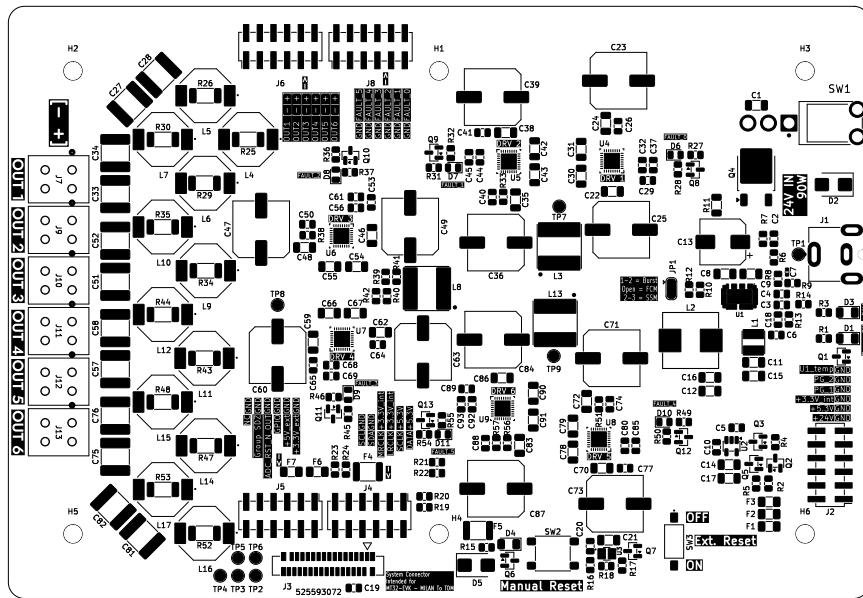


Abbildung 2.41: Die Bauteilplatzierung

#### 4.5.4 Signalführung

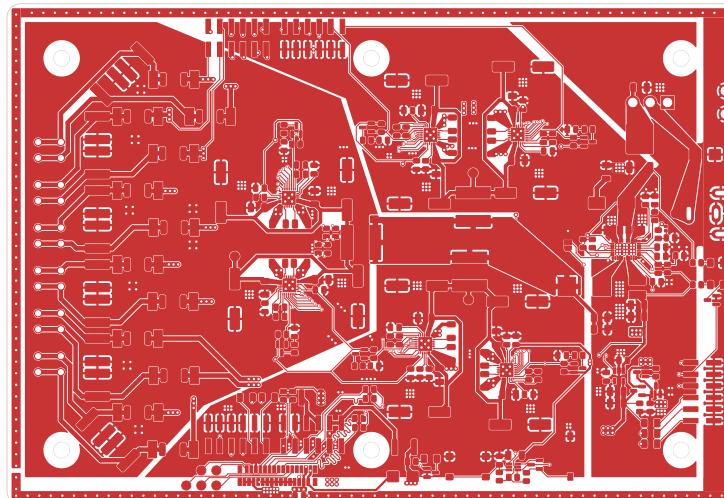
Grundsätzlich wurde versucht, wo immer möglich, folgende Grundsätze einzuhalten:

- Ground Layer nie für Signalführung nutzen.
- Auf Layer 2 eher nur horizontale Signalwege.
- Auf Layer 3 eher nur vertikale Signalwege.
- Hochfrequente Signale wie I2C oder TDM wo möglich auf Layer 2 und 3 führen.
- Nicht sparen bei Vias, besonders auf Speisungen.
- Koppelkondensatoren direkt mit den Speisungspins verbinden.
- Bei hohen Strömen besser eine Fläche einsetzen als ein Trace.

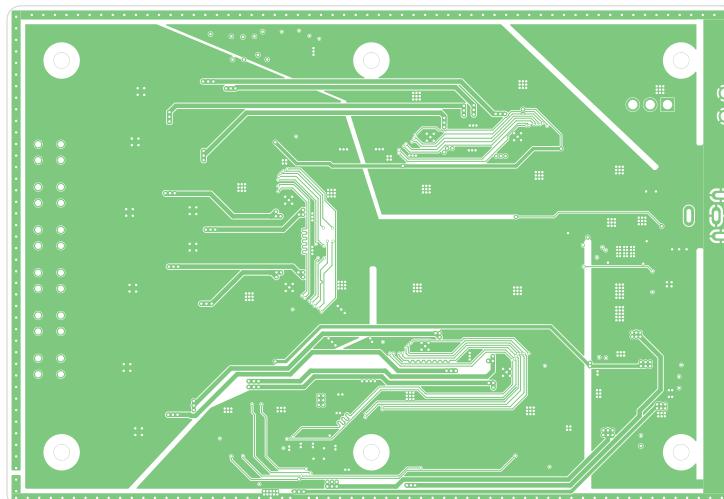
Diese Regeln sollen vor allem dazu führen, dass A. GND-Rückführungen möglichst direkt verlaufen und B. Hochfrequente Stromspitzen möglichst lokal abgefangen werden.

#### 4.5.5 Signal-Layers

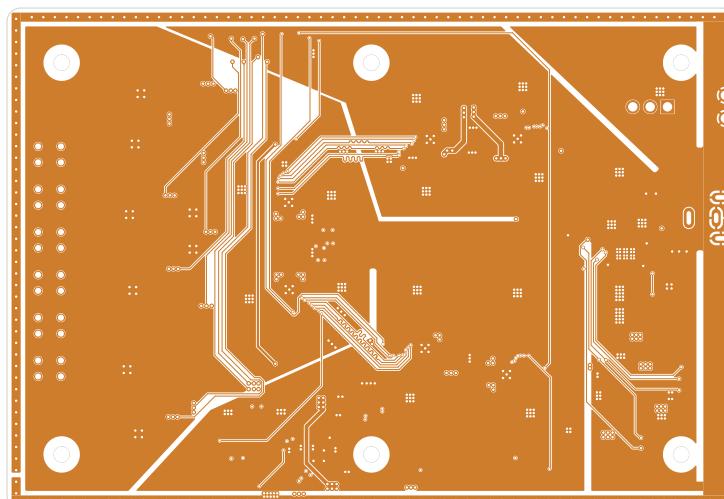
Aus den beschriebenen Regeln ergaben sich die weiteren Layers. Abbildung 2.42 zeigt die restlichen Layers.



(a) Top Layer des PCB



(b) Layer 2 des PCB



(c) Layer 3 des PCB

Abbildung 2.42: Die restlichen Layers des PCB

#### 4.5.6 Reflektionen TDM-Signale

Aus der Platzierung ergab sich, dass die TDM-Signale in S-Form über das ganze PCB geführt werden musste. Hizu kam, dass die Chips jeweils  $180^\circ$  gedreht waren, was dazu führte, dass die Signale sich jeweils überkreuzten. Dazu mussten die Signale zwischen Layer 2 und 3 hin- und hergewechselt werden. Insbesondere das BCLK-Signal ist mit bis zu 25MHz getaktet. Bei diesen Frequenzen müssen Reflektionen beachtet werden. Auf dem MILAN-Modul war bereits ein Serie-Termininierungswiderstand von 33 Ohm vorhanden. Somit war der Signalweg wie folgt:

- XMOS-Prozessor (Signalquelle)
- 33-Ohm Seriewiderstand
- Trace auf MILAN-Board
- System Connector
- 10cm-Flachbandkabel
- System Connector
- evtl. weiterer Seriewiderstand
- Via zu Layer 2
- Via zu Layer 3, mit Stichleitung zum Chip
- Via zu Layer 2, mit Stichleitung zum Chip
- etc.

Dieser Aufbau ist physikalisch gesehen recht komplex. Es standen auch weder die genauen Leitungsparameter (z.B. vom Flachbandkabel) noch Simulationsprogramme zur Verfügung.

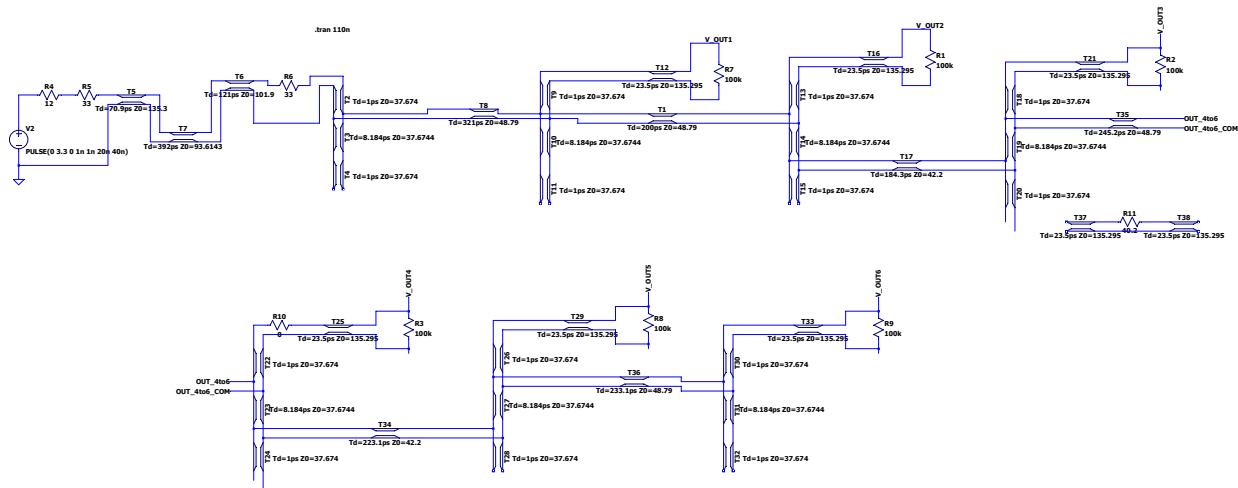
Um jedoch trotzdem eine Aussage über das Reflektionsverhalten machen zu können, wurde in LTSpice der Aufbau mit Lossless Transmission Line-Elementen<sup>26</sup> nachgebildet.

Zur Berechnung der Impedanz- und Zeitwerte für Traces und Vias wurden zwei Tool verwendet und die entsprechenden Werte aus Abbildung 2.38 verwendet:

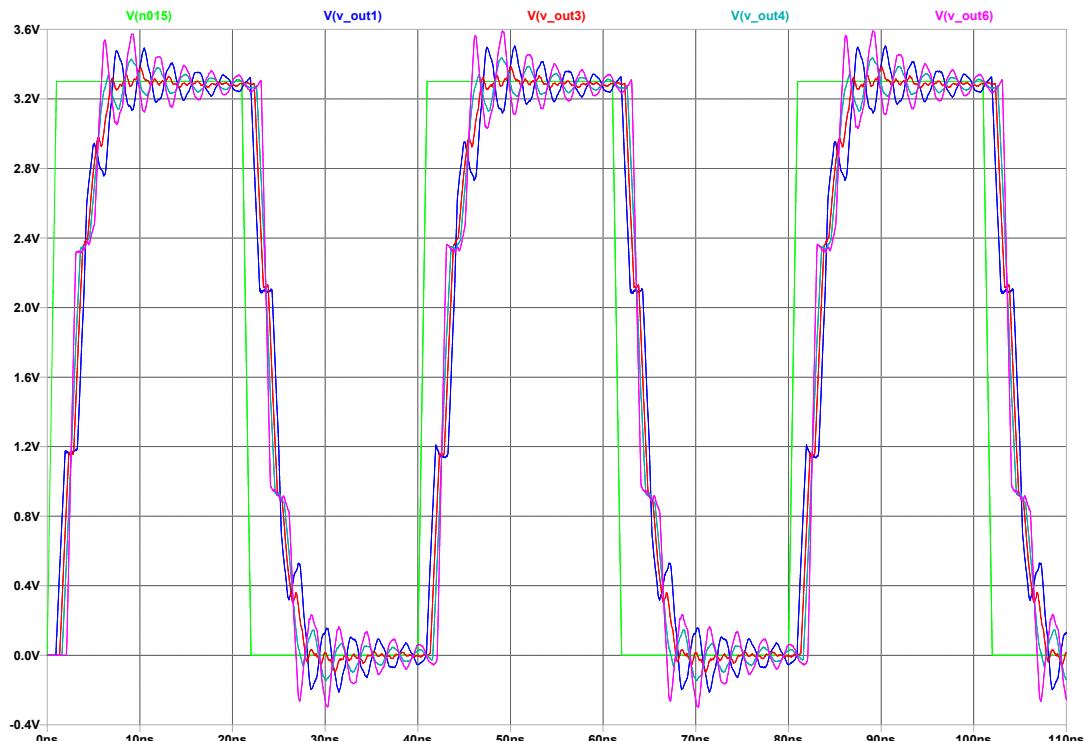
- **Via Calculator:** *Via Impedance Calculator*
- **Traces:** Transmission Line Calculator von KiCAD *Calculator Tools: TransLine*.

Danach wurde die Simulation aufgesetzt (siehe Abbildung 2.43a). Die Enden von Vias wurde dabei als unterminierte Transmission Lines angesehen. Dabei zeigte sich, dass sehr viele Verzerrungen und Überschwinger entstehen, auch mit einem weiteren 33-Ohm Seriewiderstand auf dem Driverboard. Abbildung 2.43b zeigt den Signalverlauf.

<sup>26</sup>Es standen auch Lossy Transmission Line Elemente zur Verfügung, deren Simulation bzw. Berechnung war allerdings wesentlich komplexer.



(a) Simulationsaufbau mit einer Serieterminierung



(b) Signalverlauf mit einer Serieterminierung

Abbildung 2.43: Die Simulation mit einer Serieterminierung zeigte ungenügendes Verhalten.

Ein optimales Resultat wurde gefunden, als zwischen dem 3. und 4. Ausgang ein weiterer Seriewiderstand eingefügt wurde und beide auf 40.2 Ohm gesetzt wurden. Der dadurch entstehende Signalverlauf (2.44b) zeigte deutlich besseres Verhalten.

Daher wurden für die TDM-Signale jeweils zwei Serieterminierungen<sup>a</sup> von 40.2Ohm eingefügt.

<sup>a</sup>Widerstände R19-22 und R39-42

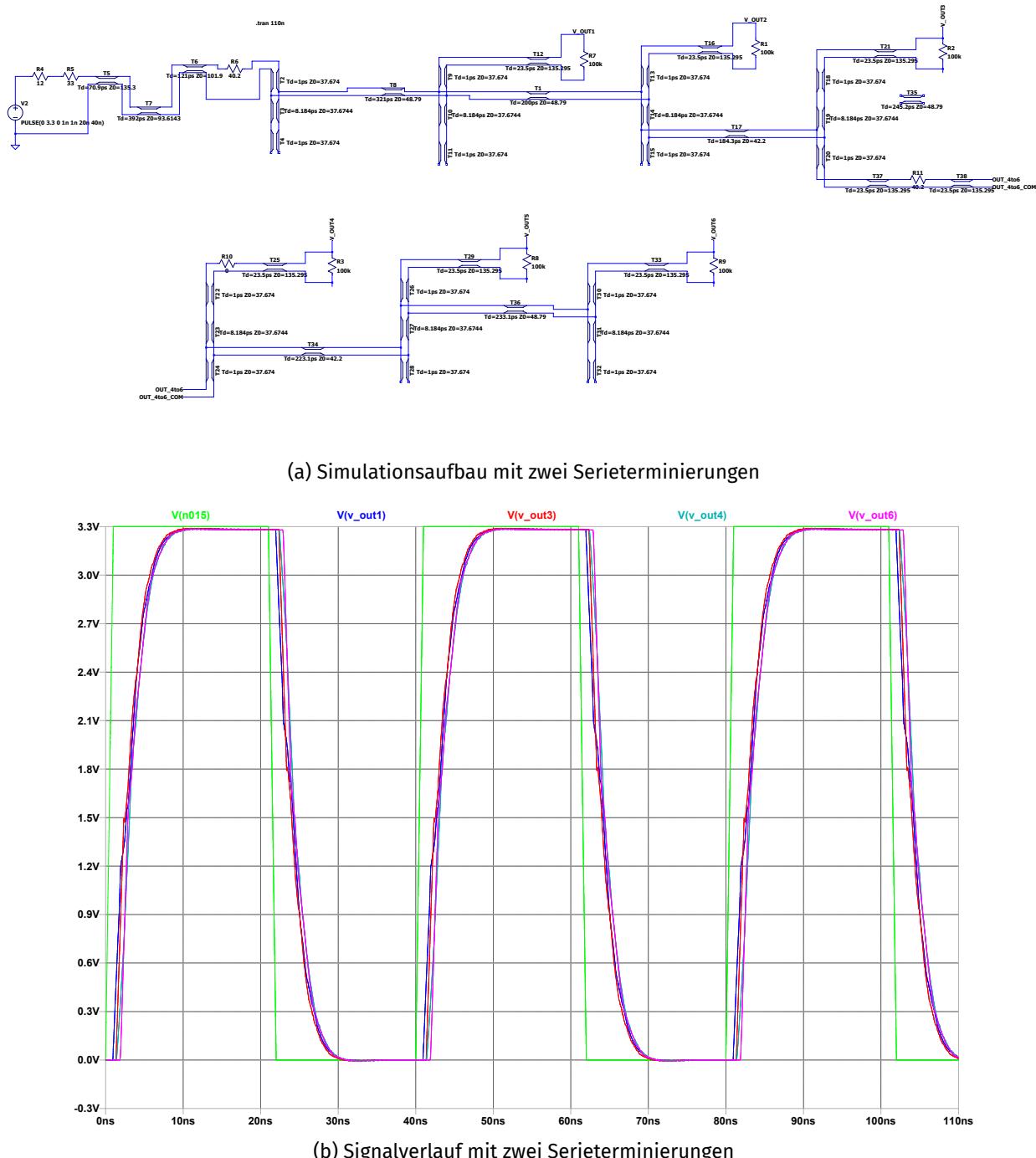


Abbildung 2.44: Mit zwei Serieterminierungen zeigte das Signal besseres Verhalten.

Des weiteren wurde die Länge der TDM-Signaltraces aufeinander abgestimmt. Dies verhindert Laufzeitunterschiede, welches zu falschen Samplewerten führen könnten.

## 4.6 Rendering PCB

Mittels den CAD Programmen KiCAD und Fusion360 konnte das Driverboard separat und im Gehäuse gerendert werden. Abbildung 2.45 zeigt das fertige Driverboard, Abbildung 2.46a das Gehäuse mit den beiden PCBs von vorne und Abbildung 2.46b als Detailansicht<sup>27</sup>.

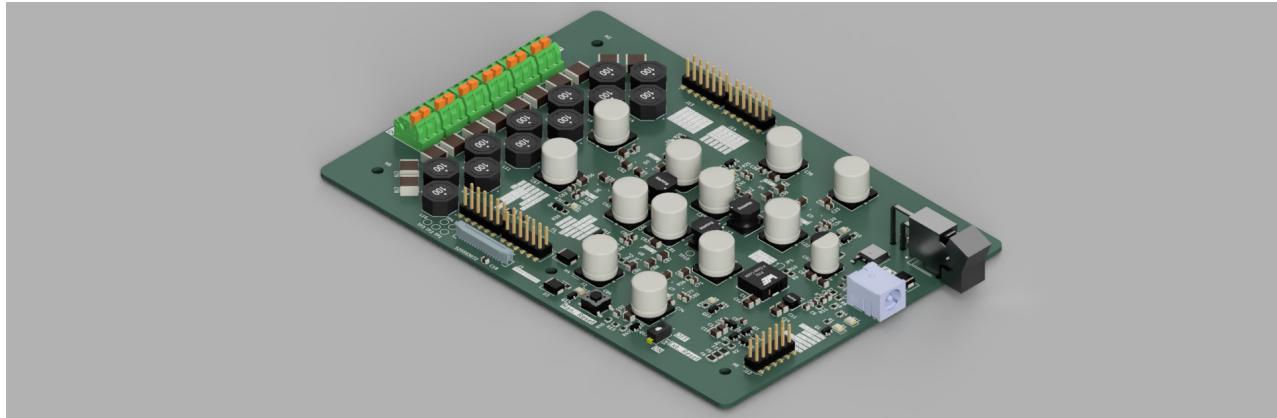
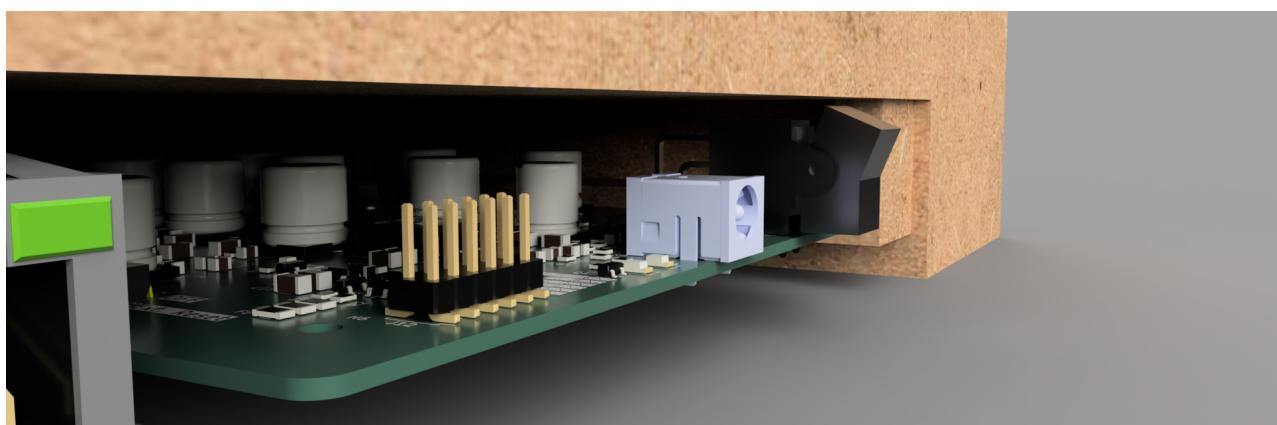


Abbildung 2.45: Render des Driverboards



(a) Ansicht von vorne



(b) Detailansicht

Abbildung 2.46: Renderings mit Gehäuse

<sup>27</sup>Der Schalter passte aus reinem Zufall genau in die Aussparung.

## 5 Herstellung/Zusammenbau

### 5.1 Herstellung/Bestellung von Milan-Modul und Driverboard

Mitte Oktober wurde das Milan-Modul und eine USB-to-Milan Bridge bei Joyned.at bestellt. Die Lieferung verzögerte sich allerdings bis Ende November.

Zudem trat bei Aisler bei der Herstellung des Driverboards ein Fehler auf, wodurch das Board nochmals neu hergestellt werden musste. Dies verzögerte die Lieferung des Driverboards ebenfalls auf Ende November.

### 5.2 Herstellung Gehäuse

**Plattenmaterial** Bei der Fertigstellung des Gehäusedesigns kam eine Empfehlung für die Exciterverwendung auf der Herstellerseite gefunden. Dieser *Buyers Guide* enthielt eine interessante Passage und Abbildung (2.47) über die Befestigung von Exciterpanels. Darin wird empfohlen, mit Excitern ausgestattete Panels nicht fest an einen Rahmen zu montieren, sondern mittels eines Übergangs aus Schaum, Silikon oder Gummi.

As described earlier, prior to being radiated into the room by the vibrating panel surface, acoustic waves first travel through the material of the panel itself, as though it were its own acoustic environment, with its own speed of sound. When these traveling waves in the panel material encounter a different acoustic impedance (such as a different material or a panel edge), some or all of the traveling wave is reflected and propagates in a new direction across the panel. In some instances it may be desirable to reduce this reflected energy to improve clarity and transient response, and this can be achieved through controlled termination of the panel edge, or by applying a soft damping material to the panel itself.

The benefit of compliantly suspending part or all of the panel is a reduction in the internally reflected energy, because some of the energy is transmitted into the compliant material and does not get reflected. Compliant suspension of the panel edges may be accomplished using a soft material like foam tape, a silicone adhesive bead, or a flexible rubber member.

Aus: *EXCITERS and TACTILE TRANSDUCERS 101, An Introduction*

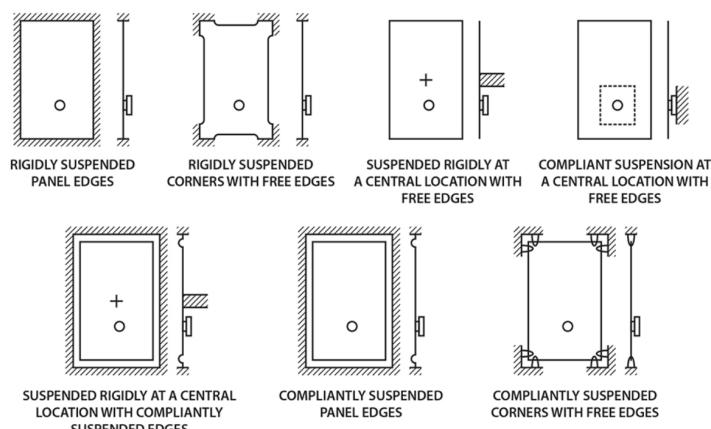


Abbildung 2.47: Methoden zur Befestigung der Exciterpanels

Daher wurde das Gehäusedesign dahingehend geändert das die Exciterplatten nicht fix an den Rahmen geleimt werden sondern mittels Gummidurchführungen (engl. *Grommets*) auf den Rahmen geschraubt werden. Da diese meist nur für eine Plattendicke von ca. 1.5mm erhältlich waren, und nur Plexiglasplatten in dieser Dicke erhältlich waren, wurde das Panelmaterial kurzerhand von MDF auf Plexiglas geändert und entsprechende Aussparungen für die Grommets vorgesehen. Abbildung 2.48 zeigt eine solche Schraubentülle.



Abbildung 2.48: Eine Schraubentülle aus Gummi verhindert Reflektionen

**Lagenschichtung** Das 3D-Modell des Gehäuses wurde in 8 Schichten aufgeteilt, welche aus 8mm MDF hergestellt werden sollten. Dazu wurde der Laser in Aktion gebracht und Abbildung 2.49a zeigt den Prozess. Nach Herstellung der Schichten wurden diese mit Holzleim zusammengefügt. Für die genaue Positionierung wurden Durchgangslöcher vorgesehen, deren Durchmesser gerade genug Platz für eine M8-Schraube bietet. Für die Halterung der Exciterplatten wurden M6-Schraubmuttern vorgesehen.



(a) Der Lasercutter des Fablab

<sup>28</sup>Siehe: [Lasersaur - Fablab Winterthur](#)



(b) Detailansicht

Abbildung 2.49: Herstellung des Gehäuses

## 6 Firmware

### 6.1 XMOS

Beim Aufstarten des Systems mussten einige Register in den Endstufen-Chips beschrieben werden. Dazu sollte der XMOS-Chip des Milan-Moduls verwendet werden. XMOS ist eine RTOS-Umgebung, welche aber hier Hardwaremäßig umgesetzt ist. Dazu werden Hardware-Ressourcen wie Memory, IOs, Clocks etc. auf so genannte *Tiles* aufgeteilt. In diesen können ein oder Prozessoreinheiten, *Cores*, platziert werden welche parallel laufen. Diese *Cores* können nun einen oder mehrere *Tasks* ausführen welche wiederum untereinander Daten mittels *Interfaces* austauschen können. Abbildung 2.50 zeigt den Aufbau der XMOS Hardware-Architektur.

Programmiert wird ein solcher Chip mit **xC**, welches eine Erweiterung von C darstellt. So wird zum Beispiel

das `select`-Statement genutzt um das Event-Handling abzuhandeln. Zudem werden verschiedene Konzepte genutzt, zum Beispiel *Memory Ownership*, um Datenkorruption zu verhindern.<sup>29</sup>

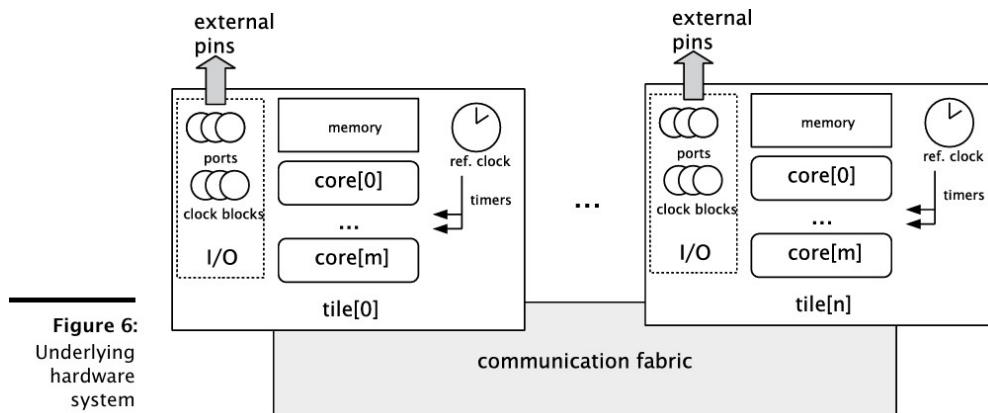


Abbildung 2.50: Aufbau der XMOS Architektur

Die Firma Joyned stellt Firmware für XMOS-Chips her, welche in einem Ethernet-Netzwerk als Milan-Endpoint agieren können und so Daten empfangen oder auch senden. Für diese Arbeit wurde ein fertiges Repository einer solchen Implementierung zur Verfügung gestellt. Diese Scripts mussten nun dahingehend verändert werden, dass beim Aufstarten die entsprechenden Register in den Endstufen korrekt beschrieben werden.

## 6.2 I<sup>2</sup>C-Register

Abbildung 2.51 zeigt alle Register eines TAS5720. Diese beinhalten Steuersignale, I2S-Formatkonfiguration, Device ID sowie Verstärkungs- und Clip-Werte für die Signalkette. Nachfolgend sind alle Registerwerte nach Funktion hin erläutert.

Table 9. I<sup>2</sup>C Register Map Summary

ADDR (Dec)	ADDR (Hex)	REGISTER NAME	REGISTER BITS								DEFAULT (Hex)		
			B7	B6	B5	B4	B3	B2	B1	B0			
0	0x00	Device ID	DEVICE_ID								0x01		
1	0x01	Power Control	0	0	0	0	0	0	0	1	0xFD		
2	0x02	Digital Control 1	HPF_BYPASS	TDM_CFG_SRC	RSV		SSZ/DS	SAIF_FORMAT					
3	0x03	Digital Control 2	RSV		MUTE	RSV		TDM_SLOT_SELECT					
4	0x04	Volume Control	1	1	0	0	1	1	1	1	0xCF		
6	0x06	Analog Control	RSV		PWM_RATE		ANALOG_GAIN		RSV		0x55		
8	0x08	Fault Config and Error Status	RSV		OC_THRESH		CLKE	OCE	DCE	OTE	0x00		
16	0x10	Digital Clipper 2	DIGITAL_CLIP_LEVEL[13:6]								0xFF		
17	0x11	Digital Clipper 1	DIGITAL_CLIP_LEVEL[5:0]								0xFC		

Abbildung 2.51: Register des TAS5720

<sup>29</sup>Für mehr Informationen zu XMOS siehe: [XMOS Programming Guide](#)

## 6.2.1 Steuersignale

**0x01, bit1: SLEEP** High-aktives Signal welches die Endstufe in einen Schlafmodus versetzt.

**Wert:**  $0_b$

**0x01, b0: SDZ** Low-aktives Signal zum Herunterfahren der Endstufe. Muss bei Fehlern getriggert werden.

**Wert:**  $1_b$

**0x03, b4: MUTE** High-aktives Signal zum Stummschalten des Ausgangs.

**Wert:**  $0_b$

**0x06, b4-6: PWM\_RATE** Setzt die interne Schaltgeschwindigkeit der Endstufe. Diese ist ein Mehrfaches der Sample-Rate. Eine höhere Schaltfrequenz führt zu (leicht) weniger Verzerrungen<sup>30</sup>, jedoch auch zu einem höheren Stromverbrauch und somit weniger Effizienz<sup>31</sup>. Da die Endstufe in dieser Anwendung eher unter- als überbelastet ist, wurde die Schaltfrequenz auf das Maximum erhöht.

**Wert:**  $111_b$

**0x08, b4-5: OC\_THRESH** Mit diesen Register kann der Schwellwert für den Überstrom eingestellt werden. In 25%-Schritten des Maximalstroms (6A).

**Wert:**  $00_b$

## 6.2.2 Signalverarbeitung und Gains

Abbildung 2.52 zeigt, wie das Signal im Chip verarbeitet wird. Daher werden nachfolgend die Register vom Ausgang her erläutert.

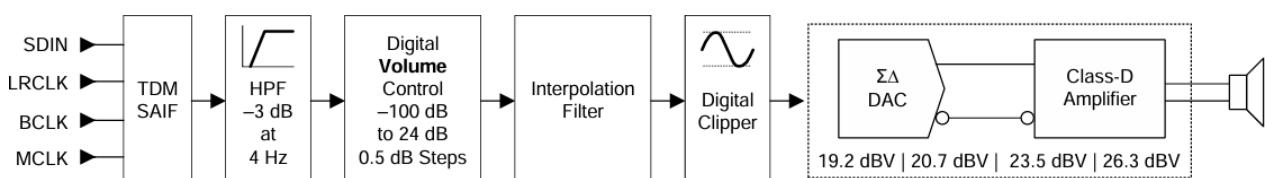


Figure 49. Audio Signal Path

Abbildung 2.52: Signalpfad des TAS5720

**0x06, b2-3: ANALOG\_GAIN** Dieser Wert stellt die effektive Verstärkung der Endstufe dar. 00 entspricht dabei einem Output von 19.2 dBV, also dB relativ zu 1Vrms. Dies entspricht  $\frac{10^{\frac{19.2 \text{ dBV}}{20} \cdot 2}}{8\Omega} = 10.4W$  und ist somit bereits doppelt so hoch wie die der Exciter aushält (5W cont.). Daher wurde die Verstärkung auf den niedrigsten Wert programmiert.

**Wert:**  $00_b$

<sup>30</sup>Siehe [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#), Figure 9 vs. 10 sowie 19 vs. 20  
<sup>31</sup>Siehe [TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels](#), Figure 37 und Figure 31 vs. 32

**0x01, 0x10, 0x11: Digital Clipper** Ein 20-bit Digital Clipper ist auf drei Register verteilt. Dieser ist das letzte Glied vor dem Analog-Teil und bietet somit einen Schutz für den Exciter. Ein Problem dabei ist, dass hierbei nur der maximale Digitale Wert pro Sample begrenzt wird. Somit wird eine gleitende Berechnung nicht durchgeführt. Je nach Crest Faktor kann es somit vorkommen, dass zwar der Peak Wert nicht überschritten wird, aber jedoch der RMS-Wert.

Bei einem Signal mit 6dB Crest Faktor entspricht die Spitzenleistung 4x der durchschnittlichen Leistung. Damit läge die Maximalleistung bei diesem Excitermodell bei 20W. Zur Sicherheit kann die Spitzenleistung um weitere 10% begrenzt werden, was dann 18W entspricht. Bei einer Impedanz von 8 Ohm entspricht das  $\sqrt{18W * 8\Omega} = 12V$ . Dies entspricht  $20 * \log_{10}(12) = 21.58dBV$ .

Im Datenblatt des TAS5720 ist das Verhältnis von Clipper-Einstellung zur maximalen Ausgangsspannung der Endstufe wie folgt gegeben:

$$V_{AMP} = 20 \cdot \log_{10}\left(\frac{DC_{level}}{0xFFFF}\right) + 0.5 + A_{AMP} \quad (2.9)$$

mit

$V_{AMP}$ : Maximale Ausgangsspannung der Endstufe

$DC_{level}$ : Clipper Level

$A_{AMP}$ : Analog Gain Setting

Somit kann das Clipper Level berechnet werden.

$$DC_{level} = 10 \frac{V_{maxAMP} - A_{AMP} - 0.5}{20} \cdot 0xFFFF \rightarrow DC_{level} = 10 \frac{21.58dBV - 19.2dBV - 0.5}{20} \cdot 0xFFFF \quad (2.10)$$

Allerdings zeigte sich, dass mit dieser Berechnung sich ein höherer Wert als 0xFFFF ergibt. Somit müsste das Signal eigentlich gar nicht geclipt werden. Dies beruht allerdings auf der Annahme, dass der Exciter auch wirklich eine Spitzenleistung von 20W aushält.

Um wirklich auf Nummer sicher zu gehen, wurde entschieden, dass die gesamte Berechnung neu mit 5W Spitzenleistung zu berechnen. Somit sind die Exciter in jedem Fall geschützt und bei Bedarf kann der Clipper-Wert vorsichtig erhöht werden. Berechnung wie oben:  $\sqrt{5W * 8\Omega} = 6.324V$ ,  $20 * \log_{10}(6.324V) = 16.02dBV$

$$DC_{level} = 10 \frac{16.02dBV - 19.2dBV - 0.5}{20} \cdot 0xFFFF = 0.655 \cdot 0xFFFF \approx \textbf{0xA7AE1} \quad (2.11)$$

**Wert:**  $0xA7AE1 \equiv 1010011101011100001_b$

Top 6 Bits: 1010 01

Middle 8 Bits: 11 1010 11

Last 6 Bits: 10 0001

---

**0x04, b0-7: VOLUME\_CONTROL** 8-Bit Register für die Volumenregelung. Diese kann in 0.5dB-Schritten von -100dB bis +24dB geregelt. Da dieser Teil vor dem Clipper liegt, kann die Volumeneinstellung den Exciter nicht gefährden. Änderungen werden über einen Zeitraum von 8 samples gerampt.

Das Datenblatt gibt folgende Formel zur Berechnung des Werts:

$$DVC_{value} = 0xCF + \frac{A_{dvc}}{0.5} \quad (2.12)$$

**Wert: Variabel, standardmäßig** 0xCF

**0x02, b7: HPF\_BYPASS** Der Chip hat einen integrierten Hochpassfilter, dessen Grenzfrequenz von der Samplerate abhängig ist. Abbildung 2.53 zeigt die jeweiligen Grenzfrequenzen. Der Filter kann mit  $1_b$  deaktiviert werden.

**Table 3. High-Pass Filter –3 dB Corner Frequencies by Sample Rate**

SAMPLE RATE (kHz)	-3dB CORNER FREQUENCY (Hz)
44.1	3.675
48.0	4.000
88.2	7.350
96.0	8.000

Abbildung 2.53: Grenzfrequenzen des internen Hochpassfilters

**Wert:** 0<sub>b</sub>

### 6.2.3 I2S-Format

I2S ist ein von NXP spezifizierter flexibler Audiodaten-Bus und kann zum einen für ein reines Stereosignal mit zwei Kanälen oder mehr Kanälen mittels TDM genutzt werden. In dieser Anwendung kommt der TDM-Modus zum Einsatz. Dazu nutzt I2S drei oder vier Leitungen. Abbildung 2.4 erläutert die Signale und deren Funktion.

Signalbezeichnung	Funktion
BCLK	Synchronisiert mit pos. Flanke die Datenübertragung
LRCLK	Signalisiert in Stereo-Anwendung linker und rechter Kanal, in TDM-Anwendung start eines Datenpackets mit allen Kanälen.
SDIN	Datensignale, welche ab dem <b>zweiten</b> Clock mit dem MSB beginnen (I2S Format), oder ab dem <b>ersten</b> Clock mit dem MSB beginnen (Left-Justified), oder so dass das LSB immer auf den letzten Clock fällt (Right-Justified)
MCLK	Zusätzliches Hilfssignal, welches dem internen DAC als Referenzclock dient. Dieses Signal kann allerdings auch vom BCLK-Signal abgeleitet falls dieses schnell genug ist. Nicht im offiziellen Standard enthalten <sup>32</sup> .

Tabelle 2.4: Signale des I2S-Bus

Alle diese Formate können nun in den Registern konfiguriert werden.

**0x02, b6: TDM\_CFG\_SRC** Einzelnes Bit, welches festlegt, ob der TDM-Slot über die I2C-Adresse (siehe [2.35](#)) oder Register 0x03 (TDM\_SLOT\_SELECT) bestimmt werden soll.

**Wert:**  $0_b$

**0x02, b3: SSZ/DS** Einzelnes Bit, mit dem die Samplerate auf 88.2kHz bzw. 96kHz verdoppelt werden kann.

**Wert:**  $0_b$

**0x02, b0-2: SAIF\_FORMAT** Legt das Datenformat für den I2S-Bus fest (siehe [2.4](#)). Nach Absprache mit Joyned wurde dies auf TDM-Left Justified gesetzt.

**Wert:**  $101_b$

**0x03, b0-2: TDM\_SLOT\_SELECT** Legt fest, aus welchem TDM-Slot die Sampledaten bezogen werden sollen.

**Wert:**  $000_b$  (**irrelevant**)

#### 6.2.4 Status

Der Chip enthält auch einige Statusbits, welche ausschliesslich gelesen werden können.

**0x00, b0-8: Device ID** Dieses Read-only Register ist schlichtweg mit dem Wert 0x01 beschrieben. Dies kann genutzt werden, ob ein Chip überhaupt aktiv ist.

**0x08, b3: CLKE** Einzelnes Bit, welches signalisiert, ob Clock-Errors vorhanden sind.

---

**0x08, b2: OCE** Einzelnes Bit, welches einen Überstromfehler signalisiert. Zustand bleibt bestehen und muss mit einem Neustart zurückgesetzt werden.

**0x08, b1: DCE** Einzelnes Bit, welches aktiv ist, wenn ein Gleichstromanteil auf dem Ausgang gemessen wurde. Zustand bleibt bestehen und muss mit einem Neustart zurückgesetzt werden.

**0x08, b0: OTE** Einzelnes Bit, welches einen Übertemperaturfehler anzeigt. Zustand bleibt bestehen und muss mit einem Neustart zurückgesetzt werden.

## 7 Tests

### 7.1 Funktionstest Driverboard

Nach Eintreffen des Driverboards wurde das Board zuerst optisch kontrolliert. Leider war SW2 nicht bestückt, was allerdings die Funktion nicht direkt beeinträchtigte.

#### 7.1.1 Aufstartverhalten

Mit einer Strombegrenzung von 0.5A wurde eine Spannung von 20V auf den Eingang gegeben. Leider wurde in diesem Moment klar, dass die +15V-Speisung auf keinen Testpunkt geführt war und somit nicht einfach so gemessen werden konnte.

## **Kapitel 3**

### **Auswertung & Fazit**

# Tabellenverzeichnis

1.1	Projektziele	15
1.2	Zielgewichtung	16
1.3	Terminplanung in tabellarischer Form	31
2.1	Vergleich zwischen zwei Endstufen-ICs	42
2.2	Direktvergleich zwischen zwei Schaltreglern	56
2.3	Die Verteilung der Testsignale	72
2.4	Signale des I2S-Bus	88

# Quellenverzeichnis

- AD C820 C821 AcousticDesign High Output Ceiling Mount Loudspeakers.* QSC Audio Products. 2020. URL: [https://www.qsys.com/resource-files/productresources/spk/ad/q\\_spk\\_adc\\_820\\_821\\_specs.pdf](https://www.qsys.com/resource-files/productresources/spk/ad/q_spk_adc_820_821_specs.pdf) (besucht am 24.09.2025).
- AES75 Users and Resources.* Audio Engineering Society. 2025. URL: <https://www.aes.org/standards/AES75/>.
- Ahnert, Wolfgang und Dirk Noy. *Sound Reinforcement for Audio Engineers.* 4 Park Square, Milton Park, Abingdon, Oxon OX14 4RN: Routledge, 2023. ISBN: 978-1-032-11518-4. DOI: [10.4324/9781003220268](https://doi.org/10.4324/9781003220268).
- Arbona, Jorge und Uttam Agarwal. *Audio Serial Interface Configurations for Audio Codecs.* SLAA469. URL: <https://www.ti.com/lit/an/slaa469/slaa469.pdf> (besucht am 23.11.2025).
- Bohn, Dennis A. *Pro Audio Reference.* 21. Sep. 2025. URL: <https://www.aes.org/par/> (besucht am 21.09.2025).
- Braun, Fabian. *MT32-EVK - MILAN To TDM - Datasheet.* HW Rev. V3, DOC Rev. 0.3. 20. Aug. 2025. (Besucht am 30.10.2025).
- Calculator Tools: TransLine.* KiCAD. 2025. URL: [https://docs.kicad.org/9.0/en/pcb\\_calculator/pcb\\_calculator.html#transline](https://docs.kicad.org/9.0/en/pcb_calculator/pcb_calculator.html#transline) (besucht am 16.11.2025).
- Charras, Jean-Pierre. *KiCad.* 2025. URL: <https://www.kicad.org/> (besucht am 13.11.2025).
- DAEX19QLP4 Quad Feet Low Profile 19mm Exciter.* Dayton Audio. URL: <https://doc.soundimports.nl/pdf/brands/Dayton%20Audio/DAEX19QLP-4/DAEX19QLP-4-datasheet.pdf> (besucht am 24.09.2025).
- DAEX25QLP4 Quad Feet Low Profile 25mm Exciter 10W 4 Ohm.* Dayton Audio. URL: <https://www.daytonaudio.com/images/resources/295-262--dayton-audio-daex25qlp-4-specifications.pdf> (besucht am 24.09.2025).
- DSP Beam Steering with Modern Line Arrays.* MEYER SOUND LABORATORIES INC. 2002. URL: [https://www.fast-and-wide.com/images/stories/White\\_papers/beam\\_steering.pdf](https://www.fast-and-wide.com/images/stories/White_papers/beam_steering.pdf) (besucht am 27.11.2025).
- DSP-Driven Vertical Arrays.* RH577. Version Rev B. Renkus-Heinz. 17-6. URL: <https://www.renkus-heinz.com/wp-content/uploads/2020/08/IconyxWhitePaper-1.pdf> (besucht am 27.11.2025).
- EXCITERS and TACTILE TRANSDUCERS 101, An Introduction.* Dayton Audio. 2025. URL: <https://www.daytonaudio.com/topic/excitersbuyerguide> (besucht am 19.11.2025).
- Fox, Arthur. *Complete Guide To Speaker Power Handling and Wattage Ratings.* 1. Juni 2020. URL: <https://mynewmicrophone.com/complete-guide-to-speaker-power-handling-wattage-ratings/#Program-Power-Handling> (besucht am 21.09.2025).
- I2S bus specification.* UM11732. Version 3.0. NXP Semiconductors. URL: <https://www.nxp.com/docs/en/user-manual/UM11732.pdf> (besucht am 23.11.2025).

---

Joyned Store. Joyned GmbH. URL: <https://joyned.store/> (besucht am 25.09.2025).

Lennart Yseboodt Philips Lighting, David Abramson. *Overview of 802.3bt - Power over Ethernet standard.*

Texas Instruments. URL: [https://ethernetalliance.org/wp-content/uploads/2018/04/WP\\_EA\\_Overview8023bt\\_FINAL.pdf](https://ethernetalliance.org/wp-content/uploads/2018/04/WP_EA_Overview8023bt_FINAL.pdf) (besucht am 29.09.2025).

*LT8650S - Datasheet. Dual Channel 4A, 42V, Synchronous Step-Down Silent Switcher 2 with 6.2µA Quiescent Current.* Rev. D. ANALOG DEVICES, INC. 2017-2024. URL: <https://www.analog.com/media/en/technical-documentation/data-sheets/lt8650s.pdf> (besucht am 01.11.2025).

*PCB Temperature Calculator.* HeatSinkCalculator. 2025. URL: <https://www.heatsinkcalculator.com/pcb-temperature-calculator.html> (besucht am 12.11.2025).

Perica, Goran. *Application Note 88: Ceramic Input Capacitors Can Cause Overvoltage Transients.* LINEAR TECHNOLOGY CORPORATION 2001. URL: <https://www.analog.com/media/en/technical-documentation/application-notes/an88f.pdf?doc=LT8650S.pdf> (besucht am 02.11.2025).

*TAS5720x Digital Input Mono Class-D Audio Amplifier With TDM Support Up To 8 Channels.* Texas Instruments Incorporated. URL: [https://www.ti.com/lit/ds/symlink/tas57201.pdf?ts=1760173341940&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FTAS5720L%253Fqgpn%253Dtas57201](https://www.ti.com/lit/ds/symlink/tas57201.pdf?ts=1760173341940&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FTAS5720L%253Fqgpn%253Dtas57201).

*The self-healing characteristics of film capacitors.* ALTER TECHNOLOGY TÜV NORD S.A.U. URL: <https://www.doeet.com/content/eee-components/pассивные-компоненты/the-self-healing-characteristics-of-film-capacitors/>.

*Thea. 4 Layer 1.6mm ENIG Design Rules.* AISLER B.V. 7. Juli 2025. URL: <https://community.aisler.net/t/4-layer-1-6mm-enig-design-rules/3733> (besucht am 13.11.2025).

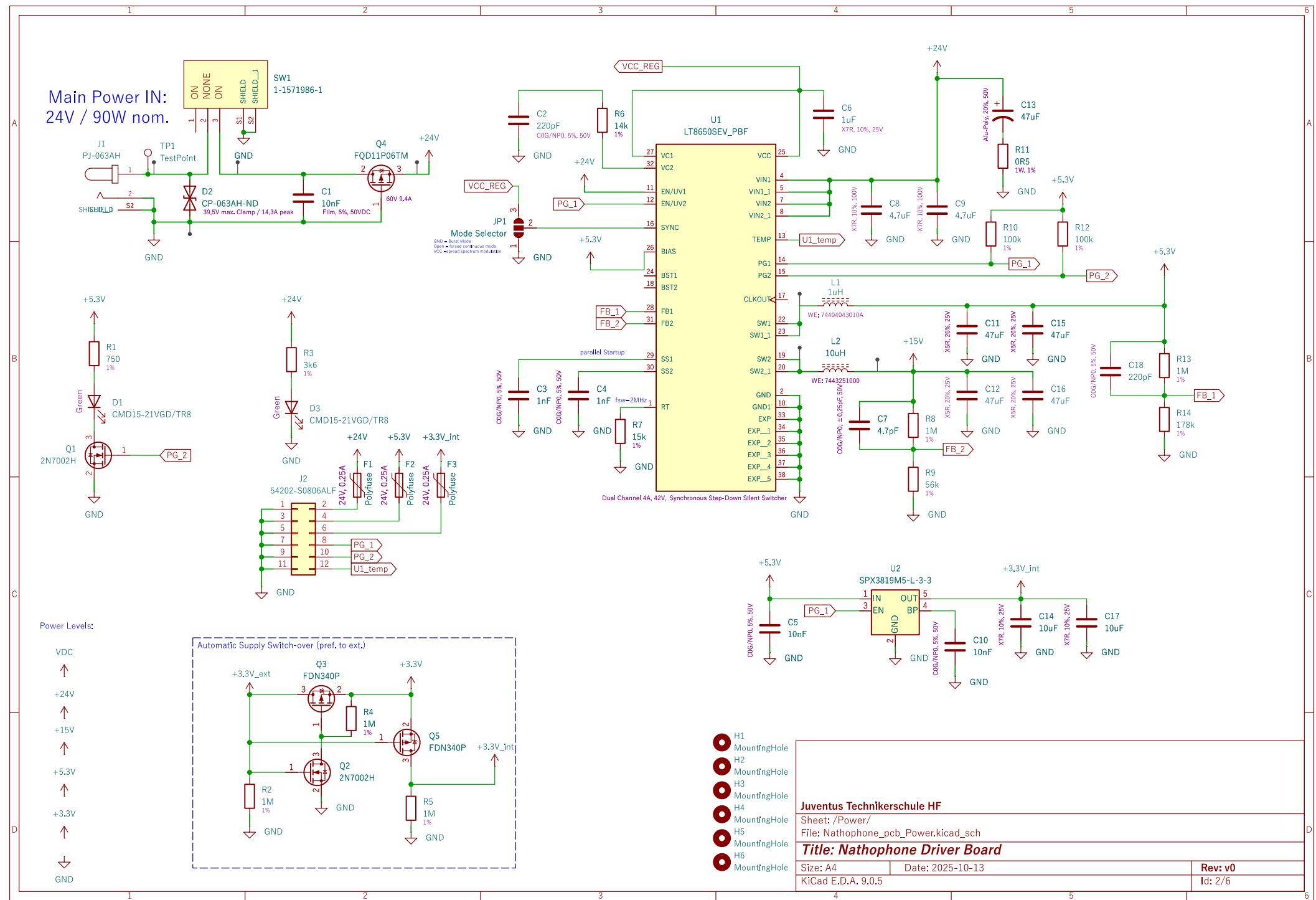
*Via Impedance Calculator.* Sierra Circuits. 2025. URL: <https://designertools.app.protoexpress.com/?appid=VIAIMPCAL> (besucht am 16.11.2025).

*XMOS Programming Guide.* XM004440A. XMOS. 18. Sep. 2015. URL: [https://www.xmos.com/download/XMOS-Programming-Guide-\(documentation\)\(F\).pdf](https://www.xmos.com/download/XMOS-Programming-Guide-(documentation)(F).pdf) (besucht am 20.11.2025).

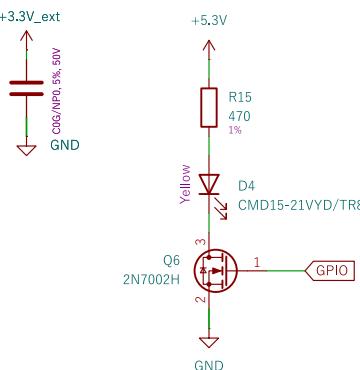
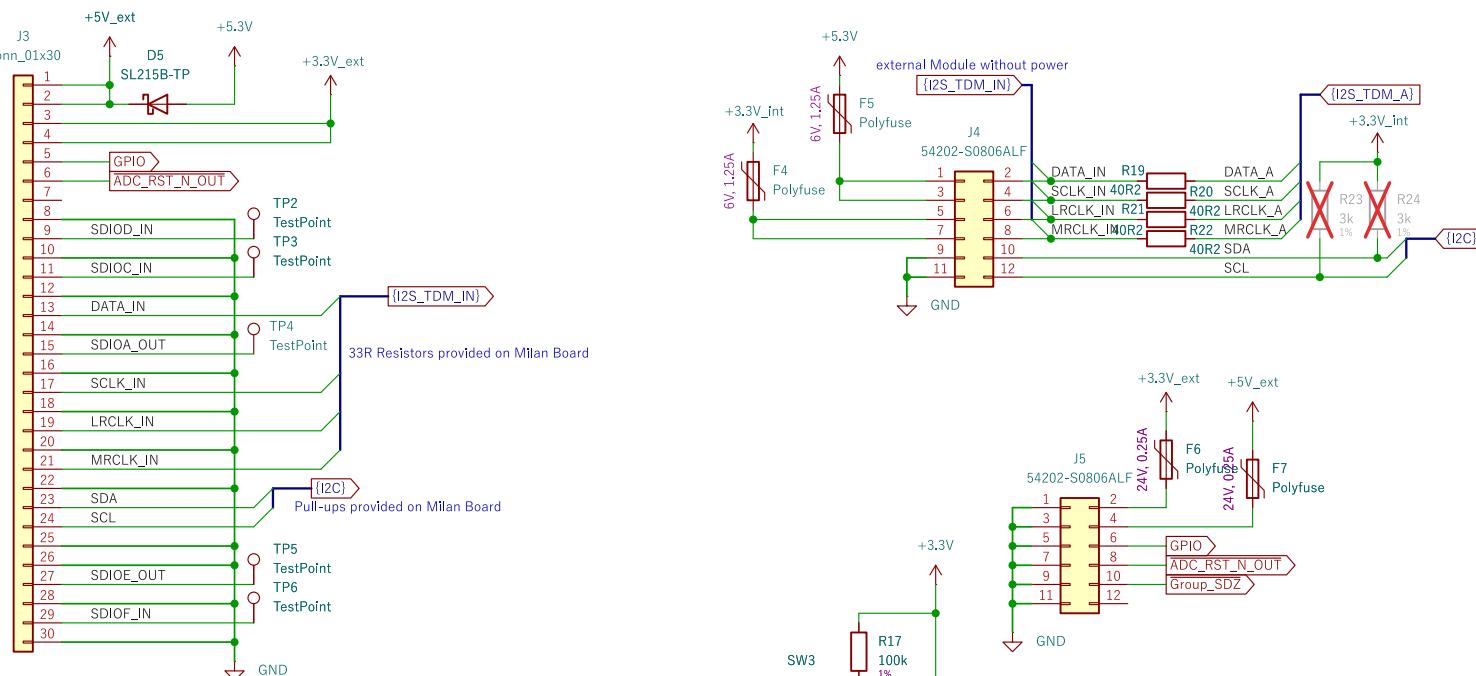
Zhang, Henry. *AN-140: Basic Concepts of Linear Regulator and Switching Mode Power Supplies.* Version Rev. C. ANALOG DEVICES, INC. URL: <https://www.analog.com/media/en/technical-documentation/application-notes/an140.pdf> (besucht am 05.10.2025).

## **Anhang A**

### **Schema Driverboard**



MT32-EVK - MILAN To TDM Module by Joyned AT



Juventus Technikerschule HF

Sheet: /Data+Power Connections/  
File: Nathophone\_PCB\_Data.kicad\_sch

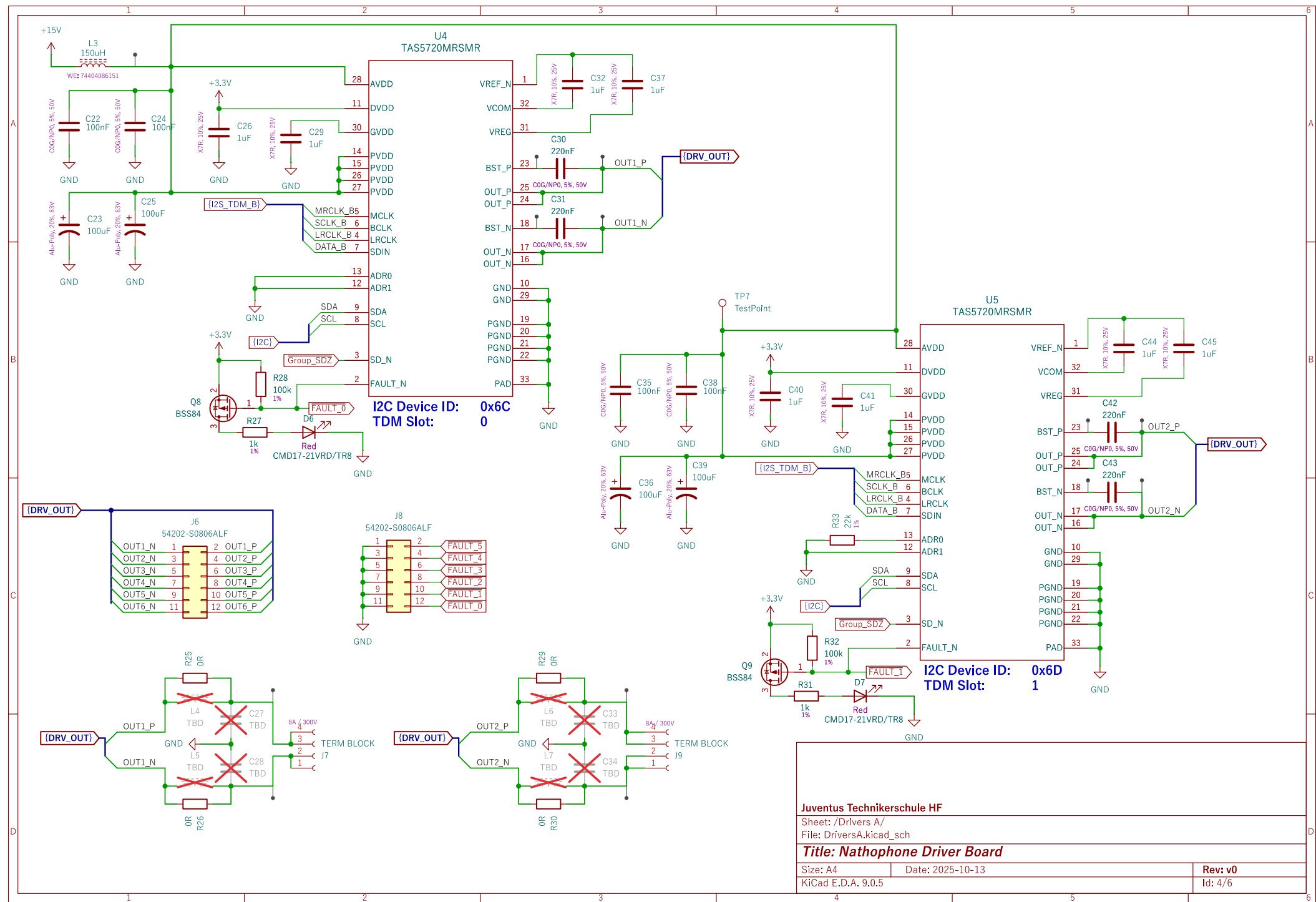
**Title: Nathophone Driver Board**

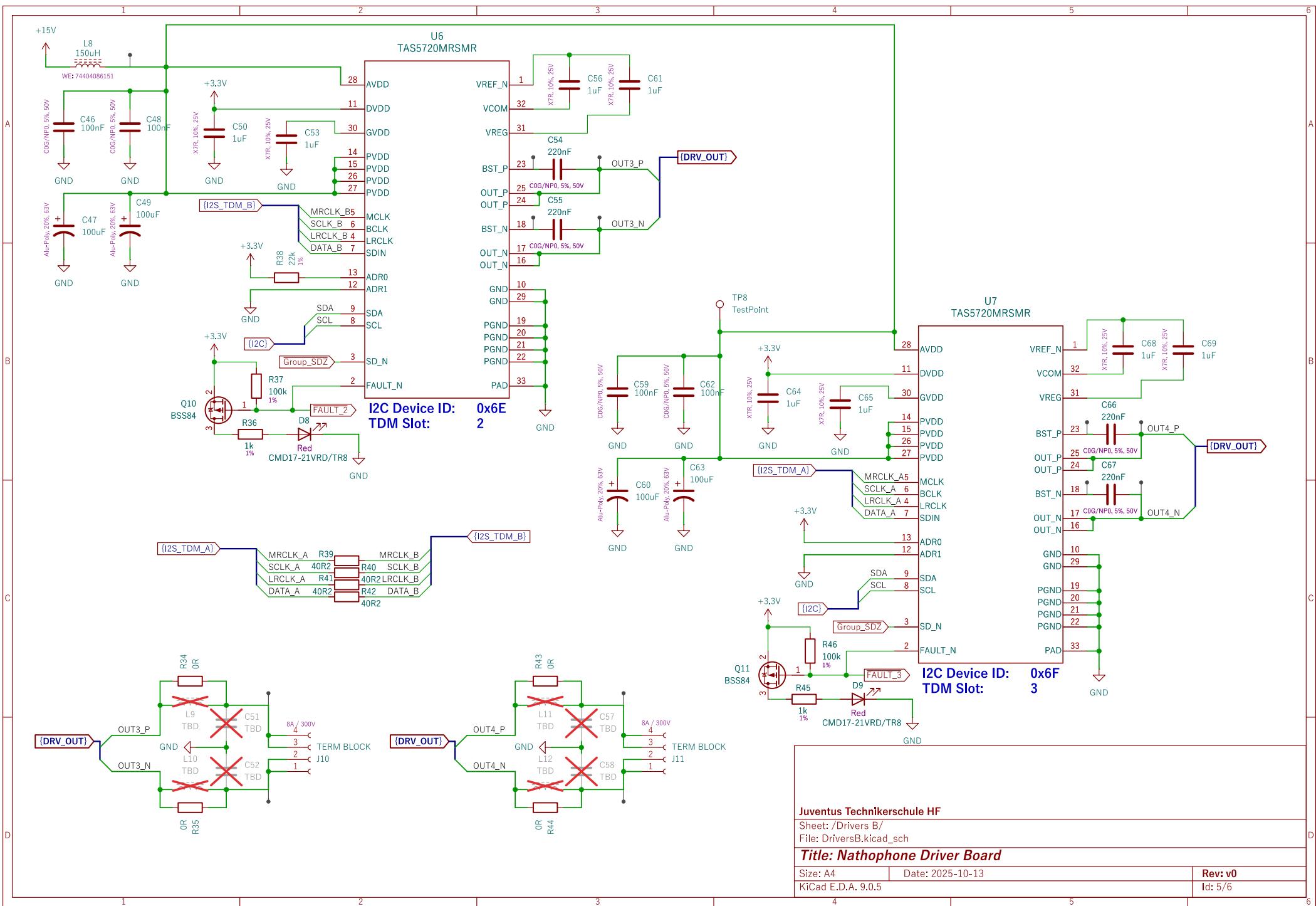
Size: A4 Date: 2025-10-13

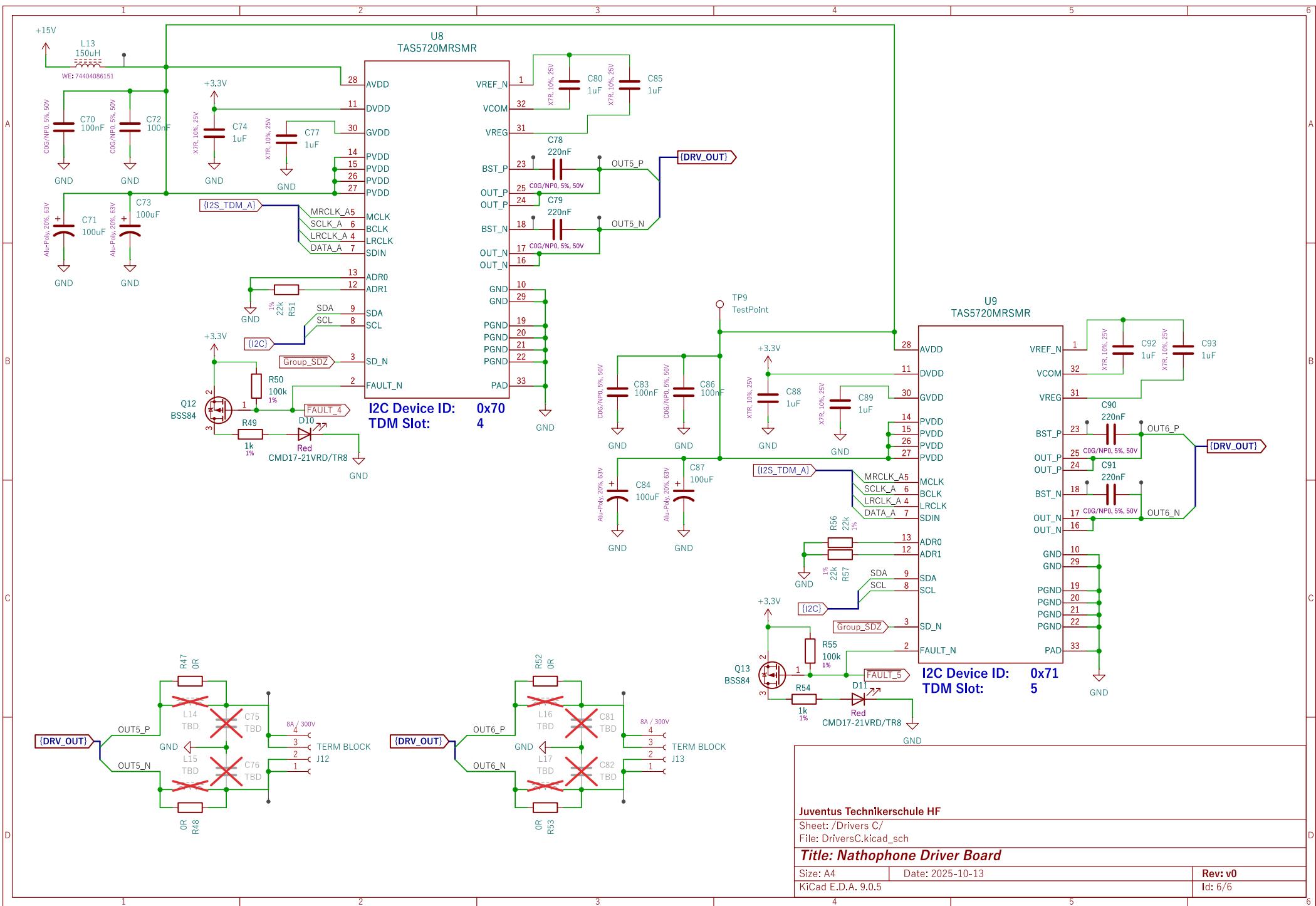
KiCad E.D.A. 9.0.5

Rev: v0

Id: 3/6







## **Anhang B**

### **BOM Driverboard**

<b>Reference</b>	<b>Qty</b>	<b>Value</b>	<b>DigiKey_PartNo</b>	<b>MPN</b>
C1	1	10nF	PCF1340TR-ND	ECH-U1H103JX5
C2,C18	2	220pF	1276-1164-2-ND	CL21C221JBANNNC
C3,C4	2	1nF	1276-2576-2-ND	CL21C102JBCNFNC
C5,C10,C19,C20	4	10nF	1276-6790-2-ND	CL21C103JBF1PNE
C6,C26,C29,C32,C37,C40,C41,C44,C45,C50,C53,C56,C61,C64,C65,C68,C69,C74,C77,C80,C85,C88,C89,C92,C93	25	1uF	1276-1066-2-ND	CL21B105KAFNNNE
C7	1	4.7pF	1276-6694-2-ND	CL05C4R7CB51PNC
C8,C9	2	4.7uF	445-C3216X7R2A475K160ACTR-ND	C3216X7R2A475K160AC
C11,C12,C15,C16	4	47uF	445-8047-2-ND	C3216X5R1E476M160AC
C13	1	47uF	GXC1H470MCQ1GTR-ND	GXC1H470MCQ1GS
C14,C17	2	10uF	1276-1804-2-ND	CL31B106KAHNNNE
C21,C22,C24,C35,C38,C46,C48,C59,C62,C70,C72,C83,C86	13	100nF	490-GRM3195C1H104JA05DTR-ND	GRM3195C1H104JA05D
C23,C25,C36,C39,C47,C49,C60,C63,C71,C73,C84,C87	12	100uF	399-A782MS107M1JLAS030TR-ND	A782MS107M1JLAS030
C27,C28,C33,C34,C51,C52,C57,C58,C75,C76,C81,C82	12	TBD	1928-1932-2-ND	SMDTC03680QB00MP00
C30,C31,C42,C43,C54,C55,C66,C67,C78,C79,C90,C91	12	220nF	490-GRM31C5C1H224JE02LTR-ND	GRM31C5C1H224JE02L
D2	1	CP-063AH-ND	18-TPSMB2616CATR-ND	TPSMB2616CA
D5	1	SL215B-TP	353-SL215B-TPTR-ND	SL215B-TP
F1,F2,F3,F6,F7	5	Polyfuse	5923-0ZCJ0025AF2ETR-ND	0ZCJ0025AF2E
F4,F5	2	Polyfuse	MINISMDC125F-2TR-ND	MINISMDC125F-2
H1,H2,H3,H4,H5,H6	6	MountingHole		
J1	1	PJ-063AH	CP-063AH-ND	PJ-063AH
J2,J4,J5,J6,J8	5	54202-S0806ALF	609-54202-S0806ALFTR-ND	54202-S0806ALF
J3	1	Conn_01x30	900-0525593072TR-ND	0525593072
J7,J9,J10,J11,J12,J13	6	TERM BLOCK	277-12154-ND	1862042
JP1	1	Mode Selector		
L1	1	1uH	732-10753-2-ND	74404043010A
L2	1	10uH	732-4179-2-ND	7443251000
L3,L8,L13	3	150uH	732-11733-2-ND	74404086151
L4,L5,L6,L7,L9,L10,L11,L12,L14,L15,L16,L17	12	TBD	SRU1048-150YTR-ND	SRU1048-150Y
Q1,Q2,Q6,Q7	4	2N7002H	2N7002H-7DITR-ND	2N7002H-7
Q3,Q5	2	FDN340P	FDN340PTR-ND	FDN340P
Q4	1	FQD11P06TM	FQD11P06TMTR-ND	FQD11P06TM
Q8,Q9,Q10,Q11,Q12,Q13	6	BSS84	5399-BSS84TR-ND	BSS84
R1	1	750	541-750CTR-ND	CRCW0805750RFKEA
R2,R4,R5,R8,R13	5	1M	541-1.00MCTR-ND	CRCW08051M00FKEA
R3	1	3k6	541-3.60KCTR-ND	CRCW08053K60FKEA
R6	1	14k	541-14.0KCTR-ND	CRCW080514K0FKEA
R7	1	15k	541-15.0KCTR-ND	CRCW080515K0FKEA
R9	1	56k	541-56.0KCTR-ND	CRCW080556K0FKEA
R10,R12,R16,R17,R18,R28,R32,R37,R46,R50,R55	11	100k	541-100KCTR-ND	CRCW0805100KFKEA
R11	1	0R5	283-MFHA1206R5000FCTR-ND	MFHA1206R5000FC
R14	1	178k	541-178KCTR-ND	CRCW0805178KFKEA
R15	1	470	541-470ATR-ND	CRCW0805470RJNEA
R19,R20,R21,R22,R39,R40,R41,R42	8	40R2	541-40.2CTR-ND	CRCW080540R2FKEA

<b>Reference</b>	<b>Qty</b>	<b>Value</b>	<b>DigiKey_PartNo</b>	<b>MPN</b>
R23,R24	2	3k	541-3.00KCTR-ND	CRCW08053K00FKEA
R25,R26,R29,R30,R34,R35,R43,R44,R47,R48,R52,R53	12	0R	541-0.0WTR-ND	CRCW20100000Z0EF
R27,R31,R36,R45,R49,R54	6	1k	541-1.00KCTR-ND	CRCW08051K00FKEA
R33,R38,R51,R56,R57	5	22k	541-CRCW080522K0FKEBTR-ND	CRCW080522K0FKEB
SW1	1	1-1571986-1	450-1518-ND	1-1571986-1
SW2	1	PTS645SM43SMTR92 LFS	CKN9112TR-ND	PTS645SM43SMTR92 LFS
SW3	1	DS04-254-2-01BK-SMT	2223-DS04-254-2-01BK-SMT-ND	DS04-254-2-01BK-SMT
TP1,TP2,TP3,TP4,TP5,TP6,TP7,TP8,TP9	9	TestPoint		
U1	1	LT8650SEV_PBF	505-LT8650SEV#PBF-ND	LT8650SEV#PBF
U2	1	SPX3819M5-L-3-3	1016-1873-2-ND	SPX3819M5-L-3-3/TR
U3	1	74LVC2G07	296-13495-2-ND	SN74LVC2G07DCKR
U4,U5,U6,U7,U8,U9	6	TAS5720MRSMR	296-TAS5720MRSMRTR-ND	TAS5720MRSMR
D1,D3	2	CMD15-21VGD/TR8	L62305TR-ND	CMD15-21VGD/TR8
D4	1	CMD15-21VYD/TR8	L62307TR-ND	CMD15-21VYD/TR8
D6,D7,D8,D9,D10,D11	6	CMD17-21VRD/TR8	L62501TR-ND	CMD17-21VRD/TR8