

Pontifícia Universidade Católica de Minas Gerais
Instituto de Ciências Exatas e Informática
Curso de Ciência da Computação

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	T	Dia	P	Descrição	OBS.
08						
			01	G00	Preparação para o início de atividades	
	02	A01			Apresentação da disciplina - Introdução	
	04	A02			Modelo de computador - Representação de dados	
			06	G01	Guia 01	
	09	A03			Sistemas de numeração	
	11	A04			Representação inteira	
			13	G02	Guia 02	
	16	A05			Representação fracionária	
	18	A06			Complementos	
			20	G03	Guia 03	
	23	A07			Álgebra de proposições	
	25	A08			Circuitos lógicos combinacionais	
			27	G04	Guia 04	
	30	A09			Simplificações de circuitos	
09						
	01	A10			Simplificações de circuitos	
			03	G05	Guia 05	
	06	A11			Arquitetura de microprocessadores - LU	
	08	A12			Arquitetura de microprocessadores - AU	
			10	G06	Guia 06	
	13	A13			Arquitetura de microprocessadores - ALU	
	15	A14			Circuitos lógicos sequenciais	
			17	G07	Guia 07	
	20	A15			Máquinas de estados finitos - FSM	
	22	A16			Máquinas de estados finitos - Mealy e Moore	
			24	G08	Guia 08	
	27	A17			Máquinas de estados finitos - Autômato de pilha	
	29	A18			Máquinas de estados finitos - Máquina de Turing	
10						
			01	G09	Guia 09	
	04	A19			<i>Latches e flip-flops</i>	
	06	A20			Contadores síncronos	
			08	G10	Guia 10	
	11	A21			Verificação 01 - Circuitos combinacionais	20
	13	--			Feriado	
			15	G11	Guia 11	
			19	R01	Recuperação/Refação 01a	(*)
	18	A22			Contadores assíncronos	
	20	A23			Registradores (RTL)	
			22	G12	Guia 12	
			26	T01	Artigo	(*)
	25	A24			Registradores (Deslocamento)	
	27	A25			Arquitetura de microprocessadores - Modelo	
			29	G13	Guia 13	

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	T	Dia	P	Descrição	OBS.
11						
				ADA	A programar	(*)
	01	A26			Arquitetura de microprocessadores - Memória	
	03	A27			Arquitetura de microprocessadores - Controle	
			05	G14	Guia 14	
	08	A28			Verificação 02 - Circuitos sequenciais	20
	10	A29			Arquitetura de microprocessadores - Endereçamento	
			12	G15	Guia 15	
	17	A30			Arquitetura de microprocessadores - Desvios	
	19	A31			Arquitetura de microprocessadores - Pilha	
			19	G16	Guia 16	
	24	A32			Arquitetura de microprocessadores - Funções	
	26	A33			Arquitetura de microprocessadores - Evolução	
			26	G17	Guia 17	
12						
	01	A34			Software básico	
			03	P01	Projeto 01	
	06	A35			Software básico	
					Divulgação de notas de atividades práticas + ADA	40
	08	--			Feriado	
			10	R02	Recuperação/Refação 02a	(*)
	13	A36			Verificação 03 - Todos os assuntos	20
	15	A37			Revisão	
			17	--	A programar	
	20	A38			Verificação 04 - Reavaliação - Todos os assuntos	20
	21				Divulgação de notas finais	
		02			Práticas investigativas (extra-classes)	
T		80		40	Totais	100

OBS.:

(*) - Entrega especial.

(ADA*) - A Avaliação de Desempenho Acadêmico será agendada para todas as disciplinas.

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

AULA	DATA	DISTRIBUIÇÃO DE AULAS DE TEORIA
01	02/08	Apresentação da disciplina - Introdução
02	04/08	Modelo de computador - Representações de dados
03	09/08	Sistemas de numeração
04	11/08	Representação inteira
05	16/08	Representação fracionária
06	18/08	Complementos
07	23/08	Álgebra de proposições
08	25/08	Circuitos lógicos combinacionais
09	30/08	Simplificações de circuitos (VK-Maps)
10	01/09	Simplificações de circuitos (QM)
11	06/09	Arquitetura de microprocessadores - LU
12	08/09	Arquitetura de microprocessadores - AU
13	13/09	Arquitetura de microprocessadores - ALU
14	15/09	Circuitos lógicos sequenciais
15	20/09	Máquinas de Estados Finitos (FSM)
16	22/09	Diagramas de Mealy e Moore
17	27/09	Autômato de pilha
18	29/09	Máquina de Turing
19	04/10	<i>Latches e Flip-flops</i>
20	06/10	Contadores assíncronos
21	11/10	Verificação de aprendizagem 01
	13/10	Feriado
22	18/10	Contadores síncronos
23	20/10	Registradores (RTL)
24	25/10	Registradores (Deslocamento)
25	27/10	Arquitetura de microprocessadores - Modelo
26	01/11	Arquitetura de microprocessadores - Memória
27	03/11	Arquitetura de microprocessadores - Controle
28	08/11	Verificação de aprendizagem 02
29	10/11	Arquitetura de microprocessadores - Endereçamento
	15/11	Feriado
30	17/11	Arquitetura de microprocessadores - Desvios
31	22/11	Arquitetura de microprocessadores - Pilha
32	24/11	Arquitetura de microprocessadores - Funções
33	29/11	Arquitetura de microprocessadores - Evolução
34	01/12	Software básico
35	06/12	Software básico
36	08/12	Feriado
37	13/12	Verificação de aprendizagem 03
38	15/12	Revisão
39	20/06	Reavaliação - Verificação de aprendizagem 04
	02h	Práticas investigativas (extra-classes)
40	80 h-a	Aulas teóricas previstas e prática investigativa

Observações:

A proposta a seguir é passível de modificações, dependentes do aceite e sugestões do Colegiado do Curso e eventualidades. Lançamentos no SGA poderão ser alterados.

As avaliações e atividades práticas acompanharão o desenvolvimento da teoria.

As datas previstas para as avaliações **são provisórias. Não haverá qualquer avaliação, sem prévio anúncio em sala de aula e posterior confirmação.**

Exercícios entregues fora do prazo serão penalizados por um fator de depreciação mínimo de 0.50 semana em atraso, **até o limite de 03 semanas**, após o que **NÃO mais serão aceitos para fins de avaliação** somativa. No último mês letivo, o fator de depreciação será de 0.90, **para qualquer entrega fora do prazo**, independente do atraso.

Ao final de cada mês será providenciada a publicação de valores provisórios acumulados até então, para acompanhamento das atividades já avaliadas.

Proposta provisória para verificações de aprendizagem				
Teoria				pontos
	01	P1	avaliação somativa individual acumulativa	20
		P2	avaliação somativa individual acumulativa	20
		P3	avaliação somativa individual acumulativa	20
Subtotal			$P1(20) + P2(20) + P3(20)$	60
Prática				
	15	P4	atividades práticas semanais (15 no mínimo) e	20
		P5	outras atividades semanais, projetos e artigo	15
			Avaliação de Desempenho Acadêmico (ADA=05)	05
Subtotal			$(P1+P2+P3)+(P4+P5)$	100
		P6	reavaliação (repositiva/substitutiva, se necessária)	20
Subtotal		P7	$P7 = \text{substituir}(P6, \text{menor}(P1, P2, P3, P4, P5))$	100
Total			$(P6 P7)$	100 pontos

As avaliações somativas e individuais serão aplicadas de forma incremental: parte menor do conteúdo já avaliado será revista, e a maior parte será do conteúdo mais recente.

A Avaliação de Desempenho Acadêmica (ADA) será aplicada em data e na forma indicada a ser definida, oportunamente, pela Coordenação de Curso. Os valores obtidos nessas avaliações serão incorporados em até 05 pontos.

A reavaliação poderá incluir o reaproveitamento parcial de valores obtidos anteriormente. Todos os pontos reunidos nessa etapa terão caráter substitutivo, independentemente do valor final ser superior ou inferior ao já obtido. O reaproveitamento de avaliações sobre atividades práticas, terão prioridade sobre outras formas de avaliação.

Em caso de perda de alguma avaliação (**e apenas nas condições previstas no Manual do Aluno**), comunicar imediatamente ao professor, e apresentar petição justificada; se aprovada, agendar a reposição (no prazo de uma semana, se possível). **Em qualquer outra situação, a avaliação correspondente terá valor igual a zero** e a reposição de pontos somente poderá ser obtida mediante o processo de reavaliação descrito acima.