Universidade Federal de São Carlos Centro de Ciências Exatas e de Tecnologia Departamento de Engenharia Elétrica



Circuitos integrados lineares

Giga de testes para fontes

Turma A - Grupo 5

Prof. Dr. Carlos Alberto de Francisco

Prof. Dr. Valdinei Luis Belini

Professor(es) Responsável(is)

Integrantes do Grupo

Bruno Gomes Martins Alves	_RA:_	769771
Davi Winther de Castro Moreira	_RA:_	790021
VITOR MENDES CAMILO	RA:	790736

1. Giga de testes para fontes

O circuito completo desenvolvido é exibido abaixo pela Figura 1, para facilitar a leitura dos circuitos as imagens serão incluídas em tamanho original nas ultimas paginas do relatório.

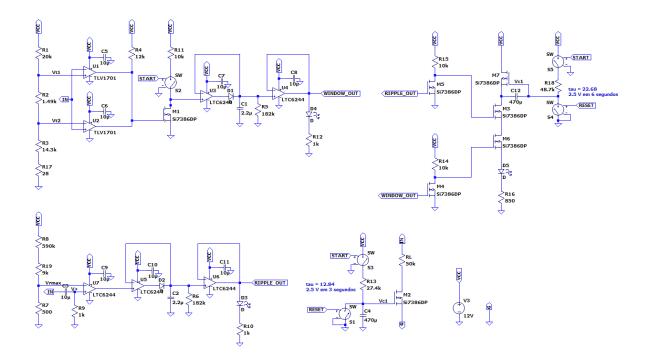


Figura 1: Circuito completo

Que visa testar uma fonte de acordo com os parametros de desempenho

$$Vomin = 4,8V; \quad Vomax = 5,3V \quad e \quad Vrmax = 20mVpp.$$

A fonte a ser testada foi simulada da seguinte forma

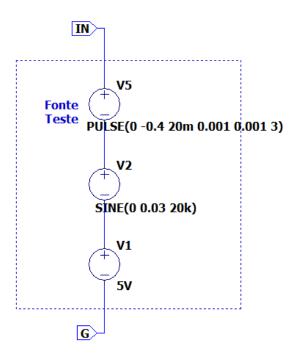


Figura 2: Circuito para simulação da fonte de teste

Dividida em componentes, temos uma tensão DC, uma senoidal que simula o ripple da fonte, e uma fonte pulso que simula a queda de tensão que ocorre ao adicionarmos uma carga a fim de testar V_o minimo. Onde IN e G são conectores presentes no instrumento para ligarmos a fonte ao aparelho de teste, sendo G conectado ao terra.

Além disso o instrumento possui um switch START que inicia o processo, e um push-button RESET que deve ser pressionado ao fim do processo para descarregar os capacitores dos temporizadores RC.

Começando pelo teste de V_o mínimo e máximo, foi usado um comparador de janela

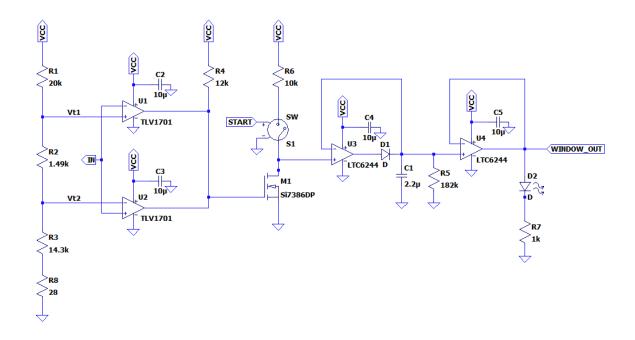


Figura 3: Circuito comparador de janela

É utilizado resistores 1% para o divisor de tensão que resulta em Vt1=5,3V e Vt2=4,8V. O mosfet M1 (Si7386DP) é de transição rápida e seu propósito é de inverter o sinal que vem do comparador, o comparador é alto quando o sinal está dentro da janela, desta forma o amplificador U4 recebe um sinal alto quando o sinal está fora da janela.

Como amplificador operacional do comparador foi utilizado o TLV1701 que é um amplificador operacional destinado a esta finalidade, já para o detector de pico foi utilizado o LTC6244 que é um amplificador de baixo ruído, rail-to-rail comumente utilizado em filtros ativos.

Uma chave S1 é acionada pelo switch START no instrumento, para que nas trocas de fonte (IN = 0V) o circuito não detecta sinal fora da janela e carregue o capacitor C1, que leva 2 segundos para descarregar,

$$\tau = C_1 * R_5 = 0,4004,$$
$$5\tau \approx 2s.$$

O circuito foi simulado e abaixo encontra-se o resultado



Figura 4: Simulação do comparador de janela

Pode-se observar que quando V(in) cai, por causa da adição de carga, para um valor menor que Vt2, o diodo D2 que indica defeito de janelamento é ligado, passando I(D2) = 10mA pelo mesmo. O mesmo ocorre quando V(in) > Vt1, demonstrando o correto funcionamento deste módulo do circuito.

Para que o comparador de janela detecte falhas foi criado um circuito temporizado que adiciona carga a fonte teste depois de 3 segundos do início da testagem, como mostrado abaixo:

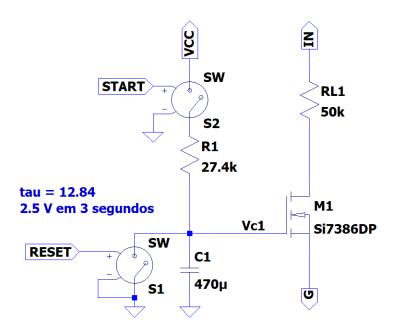


Figura 5: Circuito temporizador da carga

Foi utilizado o mesmo MOSFET de transição rápida, neste caso a transição rápida não é exatamente um requisito, mas ao comprar vários do mesmo MOSFET o preço da unidade é reduzido e o projeto simplificado, portanto o mesmo MOSFET foi utilizado, o mesmo possui Vth=2,5V, portanto foi dimensionado um circuito RC que atinge 2.5V em 3 segundos a partir de uma fonte VCC de 12V. O carregamento só começa quando o usuário liga o switch START e é descarregado quando o push-button RESET é pressionado no fim da execução. Simulação do circuito abaixo:

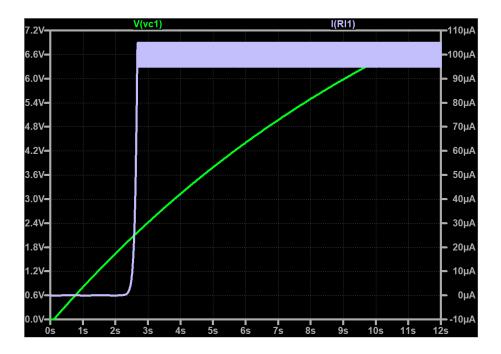


Figura 6: Simulação do circuito temporizador da carga

Dessa forma concluímos os módulos necessários para testar a tensão mínima e máxima da fonte sobre condição em aberto e com carga.

Passamos agora ao teste de ripple máximo, para o qual foi utilizado um detector de pico.

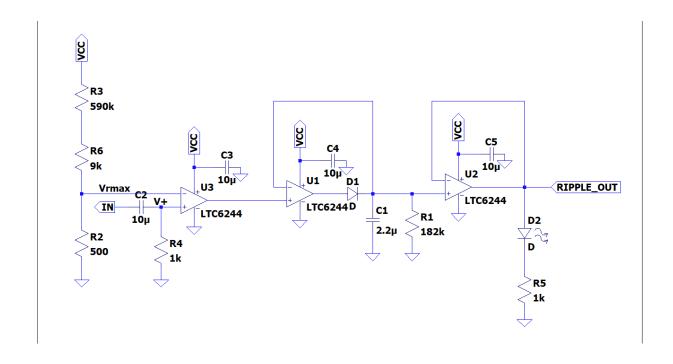


Figura 7: Circuito detector de ripple

No terminal negativo de U3 foi implementado um divisor de tensão para que Vrmax = 10mV, no terminal negativo temos um filtro DC que permite somente a passagem do ripple da fonte, como Vrmax é uma tensão positiva e o ripple não possui componente DC é permitido um ripple máximo de 20mVpp. Foi utilizado o mesmo $5\tau = 2s$ do comparador de janela.

Para simulação do funcionamento foi utilizado uma fonte com ripple variável, como mostra a Figura abaixo:

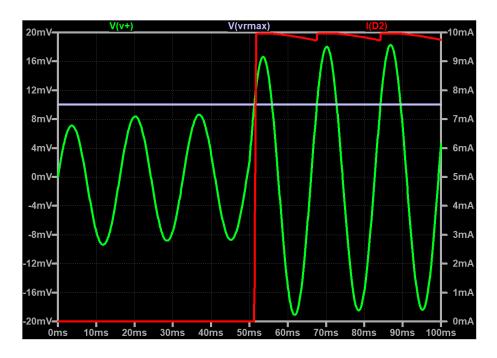


Figura 8: Simulação do circuito detector de ripple

Como podemos ver, quando o ripple de entrada se torna maior que 20mVpp o diodo indicador de falha D2 é acionado. Dessa forma terminamos ambos módulos para detecção de falha.

Agora, caso não haja falhas depois da execução de todos os testes, no total são 6 segundos, 3 segundos em aberto e 3 segundos com carga, o circuito a seguir é responsável por sinalizar a aprovação da fonte.

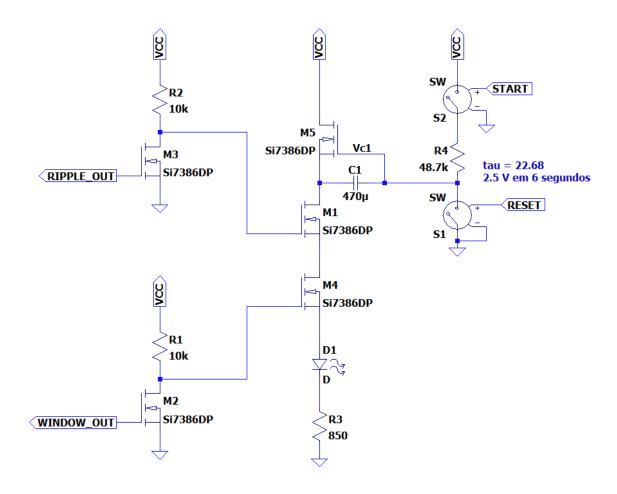


Figura 9: Circuito sinalizador de aprovação

Temos um temporizador de 6 segundos no início, RIPPLE_OUT e WINDOW_OUT serão positivos caso ocorreu alguma falha no ripple máximo e janelamento respectivamente, portanto foi utilizados circuitos inversores lógicos para que quando ambos estiverem em nível lógico baixo e 6 segundos se decorreram desde o início da testagem, um LED verde D1 acenda. Abaixo tanto o caso de aprovação como reprova são simulados:

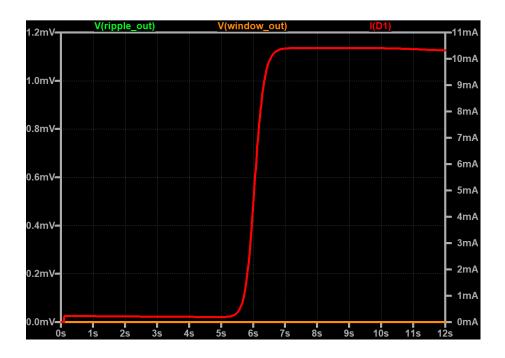


Figura 10: Simulação do circuito sinalizador de aprovação no caso de aprovação

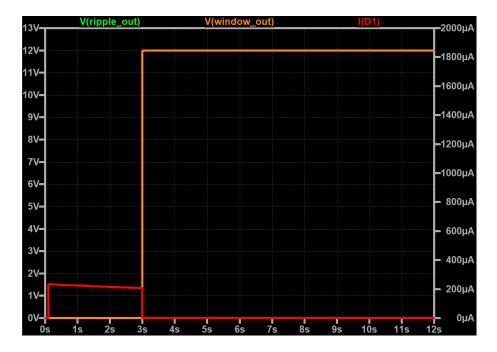


Figura 11: Simulação do circuito sinalizador de aprovação no caso de reprovação

Dessa forma demonstramos o correto funcionamento do circuito e consequentemente atingimos o objetivo de projetar um instrumento a fim de testar fontes utilizando os critérios de desempenho Vomin = 4,8V; Vomax = 5,3V e Vrmax = 20mVpp.

