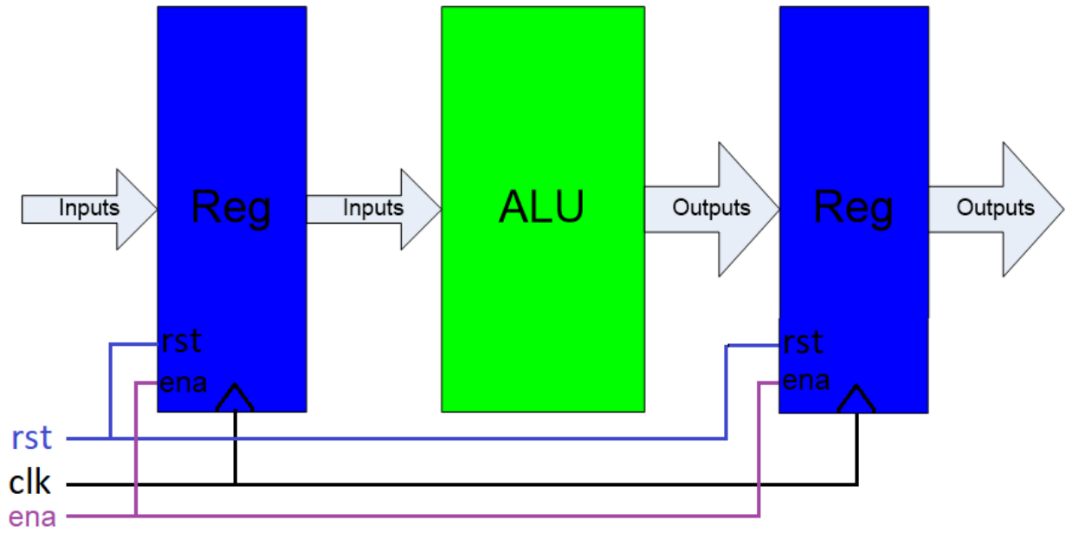
**top.vhd:**

בקובץ הזה נמצא Entity בשם top בעל הכניסות והמוצאים הבאים:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ביט שתפקידו לאפס את המערכת | Input bit | rst |
| סיגנל מחזורי שמסנכרן את כל המערכת | Input bit | clk |
| סיגנל אשר מפעיל את פעולת המערכת | Input bit | ena |
| ווקטור הכניסה A למעבד. | Input vector (n bits) | A |
| ווקטור הכניסה B למעבד. | Input vector (n bits) | B |
| ווקטור כניסה למעבד שמכיל מידע לגבי הפעולה שנרצה לבצע. | Input vector (m bits) | OPC |
| ווקטור תוצאה שמתקבלת מהמעבד. | Output vector (2n bits) | RES |
| ווקטור סטטוס שמתקבל מהמעבד (מביא מידע על ה-carry או התוצאה). | Output vector (k bits) | STATUS |

מודול זה בעצם עוטף את כלל המערכת והוא מכיל את המודולים הבאים: BACKregister, FRONTregister, ALU.

איור המודול:

דיאגרמה נקייה:

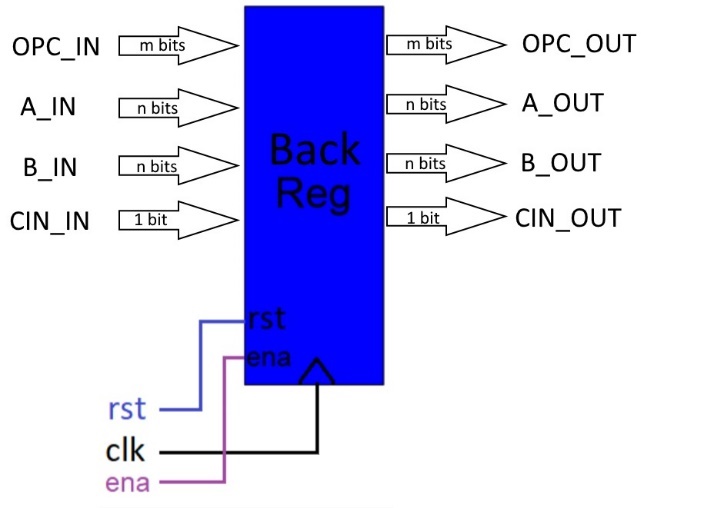
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**backRegister.vhd:**

מודול זה אחראי על פליטת הקלט למעבד בסנכרון לאות השעון, אות האיפוס ואות האיפשור (enable).  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ביט שתפקידו לאפס את המערכת | Input bit | rst |
| סיגנל מחזורי שמסנכרן את כל המערכת | Input bit | clk |
| סיגנל אשר מפעיל את פעולת המערכת | Input bit | ena |
| ווקטור הכניסה A למעבד. | Input vector (n bits) | A\_in |
| ווקטור הכניסה B למעבד. | Input vector (n bits) | B\_in |
| ווקטור כניסה למעבד שמכיל מידע לגבי הפעולה שנרצה לבצע. | Input vector (m bits) | OPC\_in |
| ביט כניסה למעבד עם ה-carry שאותו רוצים להכניס. | Input bit | cin\_in |
| ווקטור הכניסה A למעבד. (מסונכרן לפי שעון) | Output vector (n bits) | A\_out |
| ווקטור הכניסה B למעבד. (מסונכרן לפי שעון) | Output vector (n bits) | B\_out |
| ווקטור כניסה למעבד שמכיל מידע לגבי הפעולה שנרצה לבצע. (מסונכרן לפי שעון) | Output vector (m bits) | OPC\_out |
| ביט כניסה למעבד עם ה-carry שאותו רוצים להכניס. (מסונכרן לפי שעון) | Output bit | cin\_out |



איור המודול:

דיאגרמה נקייה:

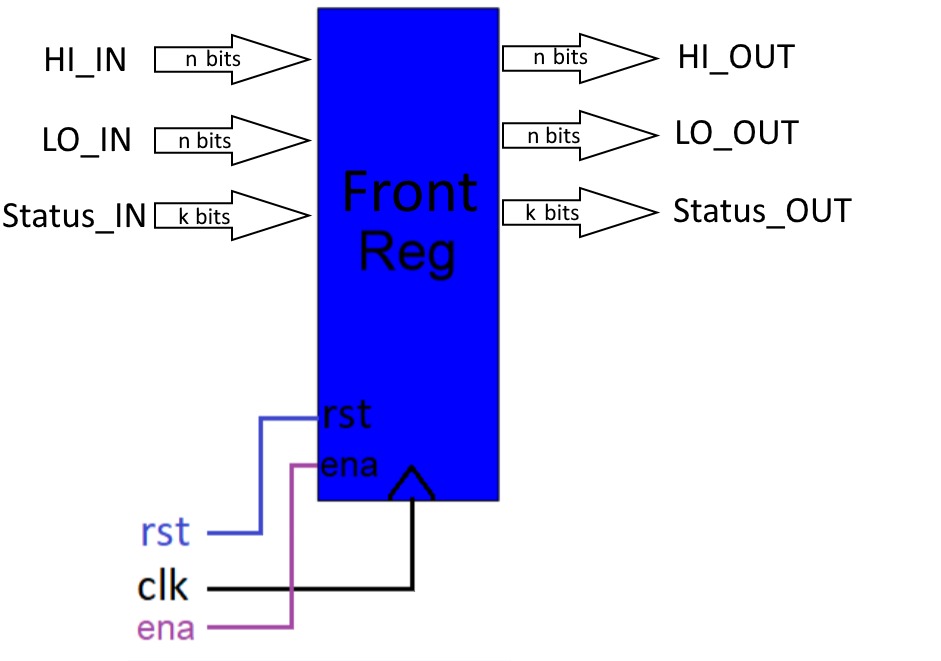
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**frontRegister.vhd:**

מודול זה אחראי על פליטת הקלט מהמעבד החוצה בסנכרון לאות השעון, אות האיפוס ואות האיפשור (enable).  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| סיגנל מחזורי שמסנכרן את כל המערכת | Input bit | clk |
| ווקטור היציאה מהמעבד (n סיביות MSB של התוצאה). | Input vector (n bits) | HI\_IN |
| ווקטור היציאה מהמעבד (n סיביות LSB של התוצאה). | Input vector (n bits) | LO\_IN |
| ווקטור סטטוס שמתקבל מהמעבד (מביא מידע על ה-carry או התוצאה). | Input vector (k bits) | STATUS\_IN |
| ווקטור היציאה מהמעבד (n סיביות MSB של התוצאה). (מסונכרן לפי שעון) | Output vector (n bits) | HI\_OUT |
| ווקטור היציאה מהמעבד (n סיביות LSB של התוצאה). (מסונכרן לפי שעון) | Output vector (n bits) | LO\_OUT |
| ווקטור סטטוס שמתקבל מהמעבד (מביא מידע על ה-carry או התוצאה). (מסונכרן לפי שעון) | Output vector (k bits) | STATUS\_OUT |

  
איור המודול:

דיאגרמה נקייה:

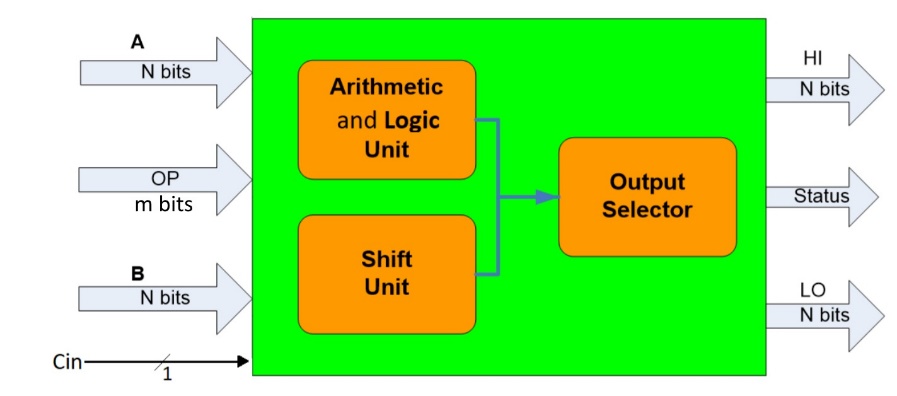
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**ALU.vhd:**

מודול זה בעצם עוטף את ה-ALU והוא מכיל את המודולים הבאים: ArithLogic, shifter, outputSelector.  
הוא בצעם מעביר את הכניסות ליחידת ההזזה וליחידת החישובים האריתמטיים והלוגיים ומוציא את התוצאה בעזרת מודול בחירת המוצא שבוחר את המוצא לפי קוד ה-OPC שהיה בכניסה.  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| סיגנל מחזורי שמסנכרן את כל המערכת | Input bit | clk |
| ווקטור הכניסה A למעבד. | Input vector (n bits) | A |
| ווקטור הכניסה B למעבד. | Input vector (n bits) | B |
| ווקטור כניסה למעבד שמכיל מידע לגבי הפעולה שנרצה לבצע. | Input vector (m bits) | OPC |
| ביט כניסה למעבד עם ה-carry שאותו רוצים להכניס. | Input bit | cin |
| ווקטור היציאה מהמעבד (n סיביות MSB של התוצאה). | Output vector (n bits) | HI |
| ווקטור היציאה מהמעבד (n סיביות LSB של התוצאה). | Output vector (n bits) | LO |
| ווקטור סטטוס שמתקבל מהמעבד (מביא מידע על ה-carry או התוצאה). | Output vector (k bits) | STATUS |

  
איור המודול:

דיאגרמה נקייה:

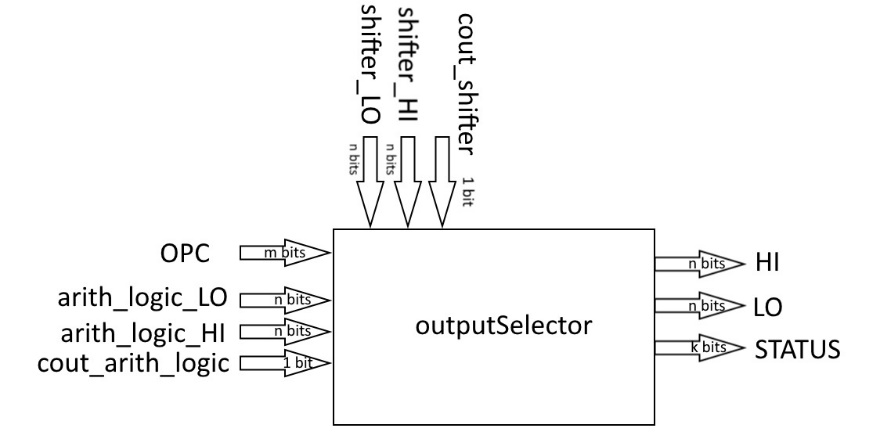
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**outputSelector.vhd:**

מודול זה בעצם בוחר איזה פלט המעבד יוציא לפי קוד ה-OPC שהיה בכניסה. בנוסף, הוא גם מקבל את ה-Carry של שני המודולים ומוציא בהתאם גם את ווקטור ה-Status המתאים בהתאם למצב הנתון.  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ווקטור כניסה למעבד שמכיל מידע לגבי הפעולה שנרצה לבצע. | Input vector (m bits) | OPC |
| ווקטור היציאה מיחידת ה-shifter (n סיביות MSB של התוצאה). | Input vector (n bits) | Shifter\_HI |
| ווקטור היציאה מיחידת ה-shifter (n סיביות LSB של התוצאה). | Input vector (n bits) | Shifter\_LO |
| ביט מוצא מיחידת ה-shifter שמכיל את הנשא של התוצאה. | Input bit | Cout\_shifter |
| ווקטור היציאה מיחידת ה-ArithLogic (n סיביות MSB של התוצאה). | Input vector (n bits) | Arith\_logic\_HI |
| ווקטור היציאה מיחידת ה- ArithLogic(n סיביות LSB של התוצאה). | Input vector (n bits) | Arith\_logic \_LO |
| ביט מוצא מיחידת ה- ArithLogicשמכיל את הנשא של התוצאה. | Input bit | Cout\_shifter |
| ווקטור היציאה המתאים (n סיביות MSB של התוצאה). | Output vector (n bits) | HI |
| ווקטור היציאה המתאים (n סיביות LSB של התוצאה). | Output vector (n bits) | LO |
| ווקטור סטטוס שנקבע ע"י התוצאה המתאימה (מביא מידע על ה-carry או התוצאה). | Output vector (k bits) | STATUS |

  
איור המודול:

דיאגרמה נקייה:

דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**shifter.vhd:**

מודול זה בעצם אחראי על כל פעולות ההזזה של המעבד. הוא בוחר איזה סוג הזזה לבצע לפי ה-sel שהיה בכניסה והוא עושה את ההזזה הנבחרת על ווקטור A לפי המספר שמכיל B. בנוסף, הוא גם מקבל Carry של שני המודולים ומוציא בהתאם גם את ביט ה-carry החדש שנוצר.  
עבור sel = “00” – ביצוע RLA.  
עבור sel = “01” – ביצוע RLC.  
עבור sel = “10” – ביצוע RRA.  
עבור sel = “11” – ביצוע RRC.  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ווקטור הכניסה A למודול (עליו מבצעים את ההזזה). | Input vector (n bits) | A |
| ווקטור הכניסה B למודול (מכיל מידע על כמה פעמים להזיז את A). | Input vector (3 bits) | B |
| ווקטור כניסה למודול שמורה על איזה סוג הזזה לבצע. | Input vector (2 bits) | sel |
| ביט כניסה למודול עם ה-carry שאותו רוצים להכניס. | Input bit | cin |
| ווקטור היציאה מהמודול (n סיביות MSB של התוצאה). | Output vector (n bits) | HI |
| ווקטור היציאה מהמודול (n סיביות LSB של התוצאה). | Output vector (n bits) | LO |
| ביט יציאה מהמודול עם ה-carry שנוצר. | Output bit | cout |

  
איור המודול:

דיאגרמה נקייה:

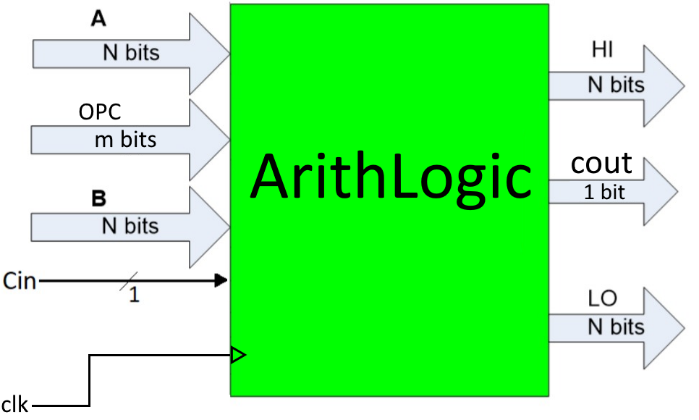
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**ArithLogic.vhd:**

מודול זה בעצם אחראי על כל הפעולות הלוגיות והאריתמטיות של המעבד. הוא בוחר איזה סוג פעולה לבצע לפי קוד ה-OPC שהיה בכניסה, והוא מכיל את המודולים הבאים: MaxMin, MACModule, AdderSub, MultSub.  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| סיגנל מחזורי שמסנכרן את כל המערכת | Input bit | clk |
| ווקטור הכניסה A למודול. | Input vector (n bits) | A |
| ווקטור הכניסה B למודול. | Input vector (n bits) | B |
| ווקטור כניסה למודול שמורה על איזה סוג פעולה לבצע. | Input vector (m bits) | OPC |
| ביט כניסה למודול עם ה-carry שאותו רוצים להכניס. | Input bit | cin |
| ווקטור היציאה מהמודול (n סיביות MSB של התוצאה). | Output vector (n bits) | HI |
| ווקטור היציאה מהמודול (n סיביות LSB של התוצאה). | Output vector (n bits) | LO |
| ביט יציאה מהמודול עם ה-carry שנוצר. | Output bit | cout |

  
איור המודול:

דיאגרמה נקייה:

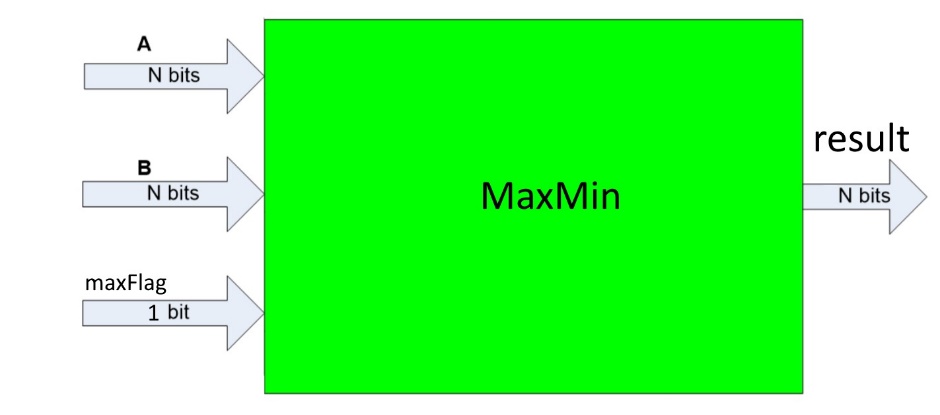
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**MaxMin.vhd:**

מודול זה בעצם אחראי על השוואה בין הכניסות A ו-B ולהוציא את המינימום/מקסימום שלהם בהתאם לסיגנל maxFlag (אם הוא '1' אז להוציא את המקסימום, אם הוא '0' אז להוציא את המינימום).  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ווקטור הכניסה A למודול. | Input vector (n bits) | A |
| ווקטור הכניסה B למודול. | Input vector (n bits) | B |
| ביט כניסה למודול שמורה על איזה מהווקטורים להוציא כפלט. | Input bit | maxFlag |
| ווקטור היציאה מהמודול. | Output vector (n bits) | result |

  
איור המודול:

דיאגרמה נקייה:

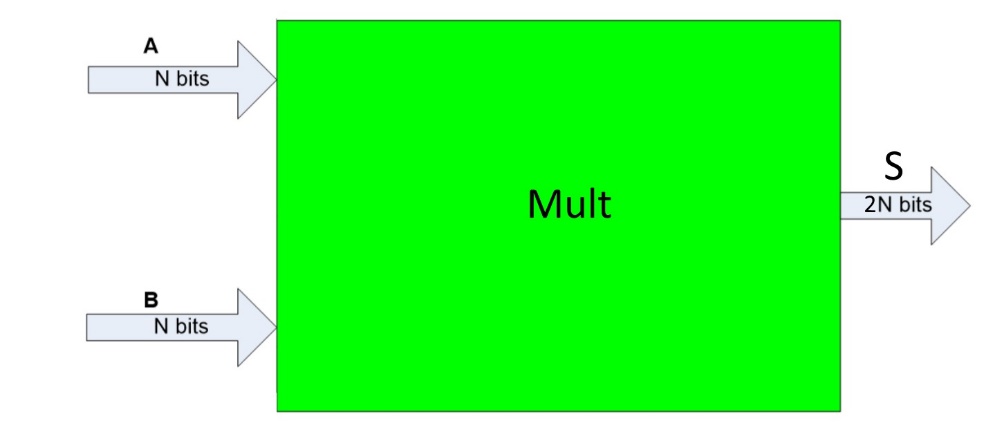
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**Mult.vhd:**

מודול זה בעצם אחראי על פעולת הכפל בין שתי הכניסות x ו-y.  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ווקטור הכניסה x למודול. | Input vector (n bits) | x |
| ווקטור הכניסה y למודול. | Input vector (n bits) | y |
| ווקטור היציאה מהמודול (2n סיביות, תוצאת הכפל בין x ל-y). | Output vector (2n bits) | s |

  
איור המודול:

דיאגרמה נקייה:

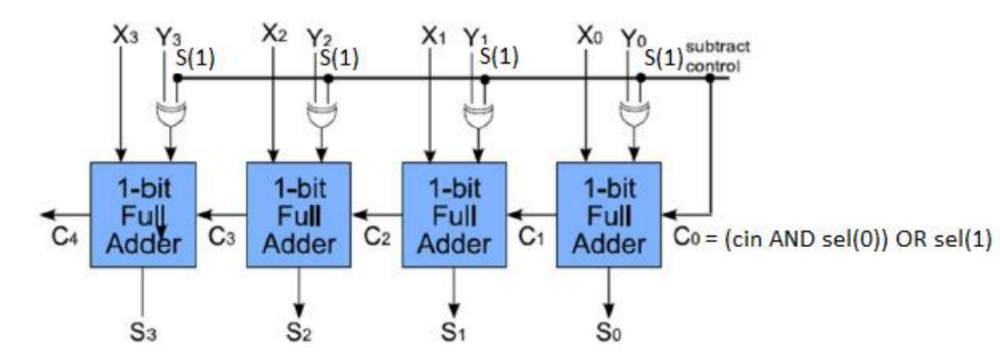
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**AdderSub.vhd:**

מודול זה בעצם אחראי על פעולות חיבור וחיסור של המעבד. הוא בוחר איזה סוג פעולה לבצע לפי קוד ה-sel שהיה בכניסה, והוא מכיל מודולים של FA.   
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ווקטור הכניסה x למודול. | Input vector (n bits) | x |
| ווקטור הכניסה y למודול. | Input vector (n bits) | y |
| ווקטור כניסה למודול שמורה על איזה סוג פעולה לבצע. | Input vector (2 bits) | sel |
| ביט כניסה למודול עם ה-carry שאותו רוצים להכניס. | Input bit | cin |
| ווקטור היציאה מהמודול (n סיביות MSB של התוצאה). | Output vector (n+1 bits) | s |

  
איור המודול (דוגמה עבור 4 ביטים):  
במודול שלנו זה בעצם .

דיאגרמה נקייה:

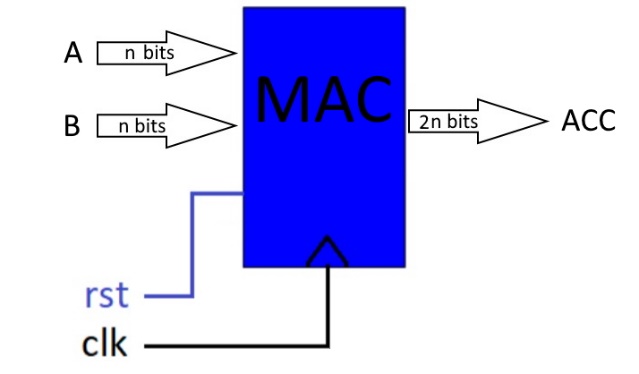
דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave:

**Mac.vhd:**

מודול זה בעצם אחראי על רגיסטר ה-MAC של המעבד. למעשה, הוא מכיל בתוכו 2 מודולים שקיימים כבר במערכת (AdderSub ו-Mult, אבל זה שימוש חוזר שלהם).  
פירוט הכניסות והמוצאים של המודול:

|  |  |  |
| --- | --- | --- |
| הסבר | סוג | שם הפורט |
| ביט שתפקידו לאפס את רגיסטר ה-MAC. | Input bit | rst |
| סיגנל מחזורי שמסנכרן את כל המערכת. | Input bit | clk |
| ווקטור הכניסה A למודול. | Input vector (n bits) | A |
| ווקטור הכניסה B למודול. | Input vector (n bits) | B |
| ווקטור היציאה מהמודול (2n סיביות). | Output vector (2n bits) | ACC |

  
יש לציין כי ביט ה-rst זה לא הביט שמאפס את כלל המערכת, אלא זה ביט שנדלק כאשר מתקבל ה-OPCODE שמתאים לפעולת MAC\_RST.  
איור המודול:

דיאגרמה נקייה:

דיאגרמה עם הסבר:

דיאגרמת ה-LIST כדי שנוכל לראות את טבלת האמת של גרף ה-wave: