



Burr-Brown Products from Texas Instruments

DAC902



Sbas094B - 2002年5月

12位, 165MSPS

Speed *plus*

数字-模拟转换器

特点

- 单一的+5v或+3v操作
- 高SFDR：5MHz 输出在100MSPS：67dBc
- 低开关：3pV-s
- 低功率：+5V时170mW
- 内部参考：

可选的外部参考可调整的全尺度

范围乘法选项

描述

DAC902是一款高速数模转换器（DAC），在*SpeedPlus*高性能转换器系列中提供12位分辨率的选择。DAC908、DAC900和DAC904具有家族成员之间的引脚兼容性，分别提供了8位、10位和14位分辨率的元件选择方案。这个系列的所有型号的DAC都支持超过165MSPS的更新速率，具有出色的动态性能，特别适合满足各种应用的要求。

DAC902的先进分段结构经过优化，可为单音和多音信号提供高无杂散动态范围（SFDR），这在使用时是必不可少的。

用于通信系统的发射信号路径。

DAC902有一个高阻抗（200k Ω ）电流输出，标称范围为20mA，输出符合性高达1.25V。差分输出允许使用差分或单端模拟信号接口。电流输出的紧密匹配确保了差分配置的卓越动态性能，这可以用变压器来实现。

利用小几何CMOS工艺，单片DAC902可在+2.7V至+5.5V的宽广单电源范围内运行。它的低功耗允许在便携式和电池操作的系统中使用。通过使用可调满量程选项降低输出电流，可以实现

申请

- 通信发射通道：
WLL，蜂窝式基站
数字微波链接 电缆调制解调器
- 波形生成：
直接数字合成 (DDS)
任意波形生成 (ARB)
- 医疗/超声
- 高速仪器和控制
- 视频，数字电视

对于DAC902的非连续操作，掉电模式仅导致45mW的待机功率。

DAC902带有一个集成的1.24V带隙基准和边沿触发输入锁存器，提供一个完整的转换器解决方案。+3V和+5V的CMOS逻辑系列都可以与DAC902相互连接。

DAC902的参考结构允许通过利用片上参考或应用外部参考来获得额外的灵活性。满量程输出电流可在2mA至20mA的范围内调整,只需一个外部电阻,同时保持指定的动态性能。

DAC902可采用SO-28和TSSOP-28封装。

进

—

步^{FSA REFIN}

INT/EXT

优

化

9

+VA

录像

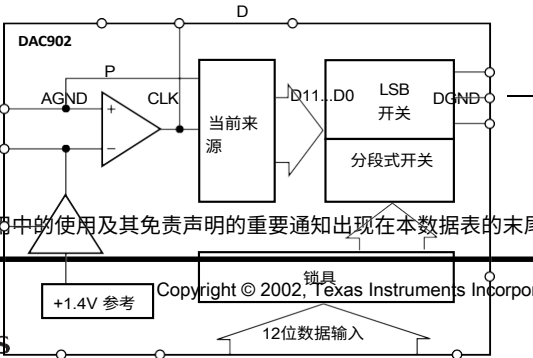
+VD

IOUT IOUT BYP



请注意，关于德州仪器半导体产品的可用性、标准保证和在关键应用中的使用及其免责声明的重要通知出现在本数据表的末尾。

生产数据信息是截至出版日期的最新信息。产品符合德州仪器标准
保修条款中的规格要求。生产处理不一定包括所有参数的测试。



Copyright © 2002, Texas Instruments Incorporated

+V _A 至	AGNDV至
+6V	
+V _D 至	DGNDV至
+6V	
AGND至	DGNDV至
+0.3V	
+V _A 至+V _D	V至+6V
CLK, PD至	DGNDV至V _D +
0.3V	
D0-D11至	DGNDV至V _D +
0.3V	
I _{OUT} , I _{OUT} 至	AGNDV 至 V _A +
0.3V	
RW, RXP至	AGNDV至 +



ESD损害的范围从细微的性能下降到完全的设备故障。精密集成电路可能更容易受到损害，因为非常小的参数变化可能导致器件不符合其公布的规格。

产品	包装	包装图 号码	指定的 温度 度 范围	CKAGE 秦始皇 N	订单 MBER (1)	运输 媒体	ORT
DAC902U	SO-28	217	-40°C至+85°C	DAC902U	DAC902U	铁轨	
"	"	"	"	"	DAC902U/1K	卷带和卷轴	
DAC902E	TSSOP-28	360	-40°C至+85°C	DAC902E	DAC902E	铁轨	
"	"	"	"	"	DAC902E/2K5	卷带和卷轴	

演示板订购信息

产品	演示板订购号	COMMENT
DAC902U DAC902E	DEM-DAC90xU DEM-DAC902E	不含DAC的评估板。单独订购所需DAC90x模型的样品。包含DAC902E的评估板。

电气特性

在 T_A =全指定温度范围, $+V_A$ =+5V, $+V_D$ =+5V, 差分变压器耦合输出, 50Ω双端, 除非另有规定。

[illegible]

DAC902
SBAS094B

f _{OUT} = 5.04MHz, f _{CLOCK} = 100MSPS 总谐波失真 (THD)	4MHz跨度		80		dBc
f _{OUT} = 2.1MHz, f _{CLOCK} = 50MSPS			-74		dBc
f _{OUT} = 2.1MHz, f _{CLOCK} = 125MSPS 双色调			-75		dBc
f _{OUT1} = 13.5MHz, f _{OUT2} = 14.5MHz, f _{CLOCK} = 100MSPS			64		dBc

电气特性

(续)

在 T_A =全指定温度范围, $V_A=+5V$, $V_D=+5V$, 差分变压器耦合输出, 50Ω两端, 除非另有规定。

参数	条件	DAC902U/E			UNITS
		敏	TYP	规模	
动态性能 (续)。					
输出稳定时间 ⁽²⁾	到0.1%		30		ns
输出上升时间 ⁽²⁾	10%至90%		2		ns
输出下降时间 ⁽²⁾	10%至90%		2		ns
突发的冲动			3		pV-s
腐蚀性(DC-ACCURACY)					
满刻度输出范围 ⁽³⁾ (FSR)	所有位高, I_{OUT}	2.0		20.0	毫安
输出符合性范围		-1.0		+1.25	V
增益误差	有内部参考资料	-10	±1	+10	%FSR
增益误差	有外部参考资料	-10	±2	+10	%FSR
增益漂移	有内部参考资料		±120		ppmFSR/°C
偏移误差	有内部参考资料	-0.025		+0.025	%FSR
偏移漂移	有内部参考资料		±0.1		ppmFSR/°C
电源拒绝, V_A		-0.2		+0.2	%FSR/V
电源拒绝, V_D		-0.025		+0.025	%FSR/V
输出噪音	$I_{OUT} = 20mA$, $R_{LOAD} = 50\Omega$		50		pA/√Hz
输出电阻	——		200		kΩ
输出电容	I_{OUT} , I_{OUT} 对地		12		pF
参考资料					
参考电压			+1.24		V
参考公差			±5		%
参考电压漂移			±50		ppmFSR/°C
参考输出电流			10		μA
参考输入电阻			1		MΩ
参考输入符合性范围		0.1		1.25	V
参考小信号带宽 ⁽⁴⁾			1.3		兆赫
数字输入					
逻辑编码			直线二进制		
门锁命令			瑞是边缘地带	ck	
逻辑高电压, V_{IH}	$+V_D = +5V$	3.5	5		V
逻辑低电压, V_{IL}	$+V_D = +5V$		0	1.2	V
逻辑高电压, V_{IH}	$+V_D = +3V$	2	3		V
逻辑低电压, V_{IL}	$+V_D = +3V$		0	0.8	V
逻辑高电流, I_{IH} ⁽⁵⁾	$+V_D = +5V$		±20		μA
逻辑低电流, I_{IL} 输入电容	$+V_D = +5V$		±20		μA
			5		pF
电源					
电源电压					
V_A		+2.7	+5	+5.5	V
V_D		+2.7	+5	+5.5	V
供应电流 ⁽⁶⁾					
I_{VA}			24	30	毫安
I_{VA} , 停电模式			1.1	2	毫安
I_{VD}			8	15	毫安
功率耗散	$+5V$, $I_{OUT} = 20mA$		170	230	mW
	$+3V$, $I_{OUT} = 2mA$		50		mW
			45		mW
功率耗散, 掉电模式					
热阻, θ_{JA}			75		°C/W
SO-28					
TSSOP-28			50		°C/W

注: (1) 在输出 I_{OUT} , 同时驱动一个虚拟地。(2) 在50Ω负载下进行单端测量。(3) 标称满量程输出电流为 $32 \cdot I_{REF}$; 详见应用部分。(4) 参考带宽取决于BW引脚的外部电容的大小和信号电平。(5) PD引脚通常为45μA, 它有一个内部下拉电阻。(6) 在 $f_{CLOCK} = 50MSPS$ 和 $f_{OUT} = 1.0MHz$ 时测量。

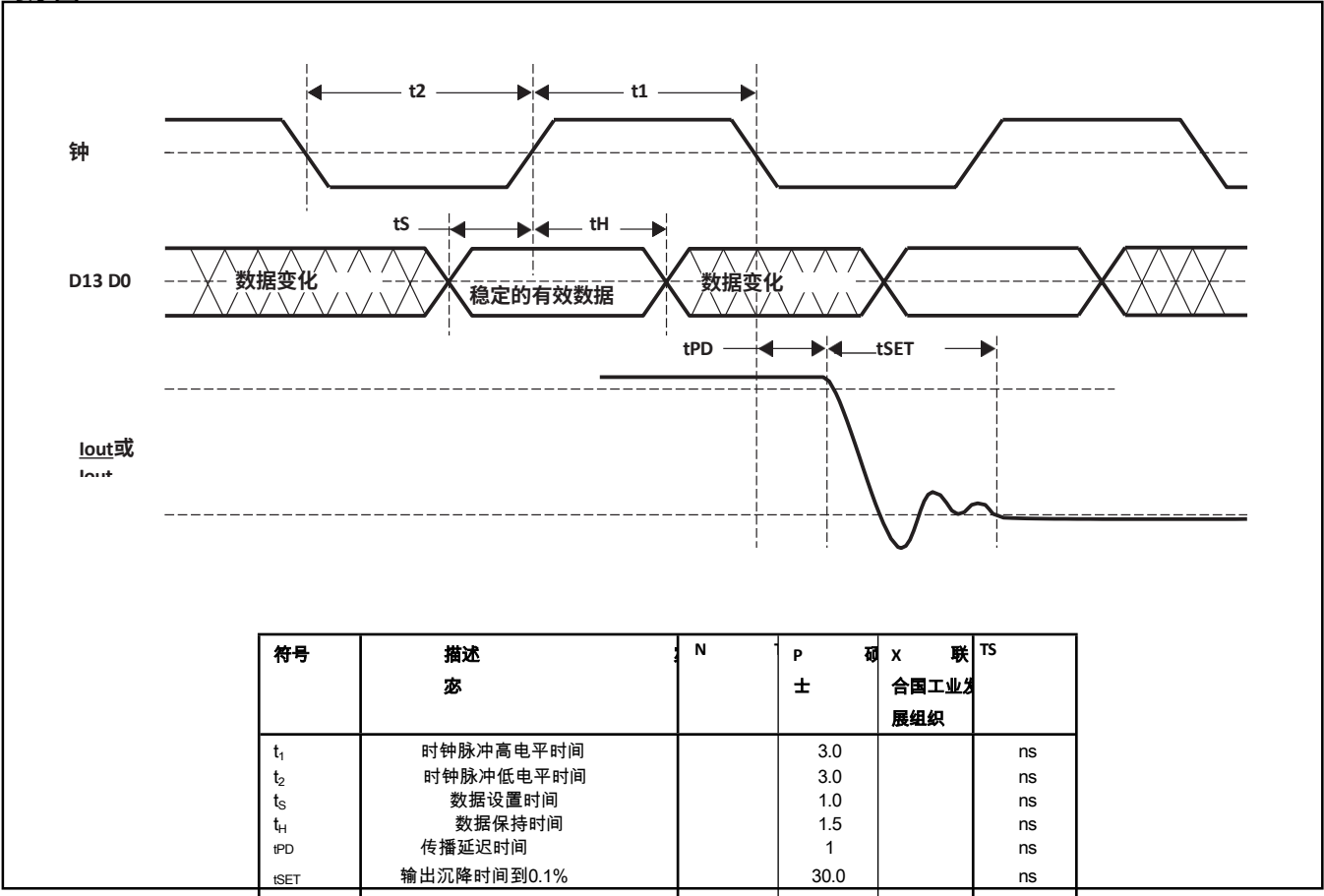
The diagram shows the top view of the DAC902 chip. The chip is represented by a central rectangle labeled "DAC902". The pins are arranged in two rows of 14 pins each. The left row is labeled "第1位" (Bit 1) to "第12位" (Bit 12), and the right row is labeled "循环" (Loop) to "PD". The pins are numbered 1 to 14 on the left and 28 to 15 on the right. The pin 15 is labeled "PD". The pin 14 is labeled "NC". The pin 13 is labeled "REFIN". The pin 12 is labeled "INT/EXT". The pin 11 is labeled "斐济" (Fiji). The pin 10 is labeled "BW". The pin 9 is labeled "AGND". The pin 8 is labeled "IOUT". The pin 7 is labeled "IOUT". The pin 6 is labeled "铂金" (Platinum). The pin 5 is labeled "+VA". The pin 4 is labeled "NC". The pin 3 is labeled "DGND". The pin 2 is labeled "+VD". The pin 1 is labeled "循环".

Pin Number	Label
1	循环
2	+VD
3	DGND
4	NC
5	+VA
6	铂金
7	IOUT
8	IOUT
9	AGND
10	BW
11	斐济
12	REFIN
13	INT/EXT
14	PD

密码	设计师 责人	脚本
1	第1位	数据位1 (D11) , MSB
2	第2位	数据位2 (D10)
3	第3位	数据位3 (D9)
4	第4位	数据位4 (D8)
5	第5位	数据位5 (D7)
6	第6位	数据位6 (D6)
7	第7位	数据位7 (D5)
8	第8位	数据位8 (D4)
9	第9位	数据位9 (D3)
10	第10位	数据位10 (D2)
11	第11位	数据位11 (D1)
12	第12位	数据位12 (D0) , LSB
13	NC	没有连接
14	NC	没有连接
15	PD	掉电, 控制输入; 有源
	——	高电平。包含内部下拉电路; 如果不使用, 可以不连接。
16	INT/EXT	参考选择引脚; 内部 (=0) 或 外部 (=1) 参考操作。
17	REFIN	参考输入/输出。请参阅 "应用"。 更多详情, 请参见 "捐款 "一节。
18	斐济共 和国	全尺度输出调整
19	BW	带宽/降噪声:
	——	用0.1μF到+V _A 进行旁路, 以获得最佳效果 性能。
20	AGND	模拟地
21	IOUT	互补DAC电流输出
22	IOUT	DAC电流输出
23	铂金	旁路节点: 使用0.1μF到AGND
24	+V _A	模拟电源电压, 2.7V至5.5V
25	NC	没有连接
26	DGND	数字地面
27	+V _D	数字电源电压, 2.7V至5.5V
28	循环器	时钟输入

The schematic diagram illustrates the DAC902 circuit. The chip is powered by +5V and +VA, with a feedback loop containing a 0.1μF capacitor and a 50Ω resistor. The REFIN pin is connected to a 1.4V reference, and the INT/EXT pin is connected to a 0.1μF capacitor. The 12-bit digital input (D11...D0) is connected to a 1.4V reference. The output is connected to a 1:1 transformer through a 50Ω resistor and a 20pF capacitor. The circuit also includes a 0.1μF capacitor and a 50Ω resistor in the feedback path, and a 20pF capacitor in the output path.

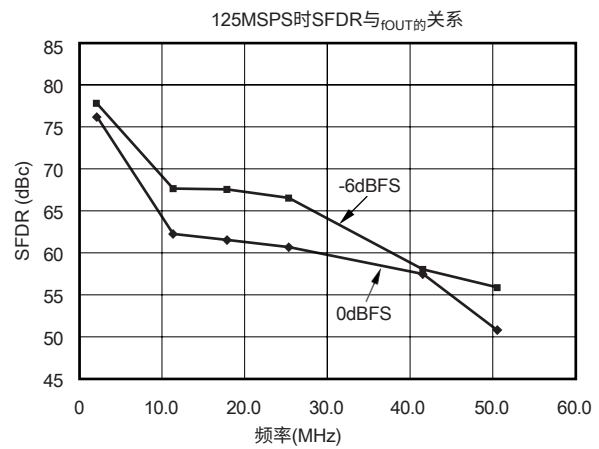
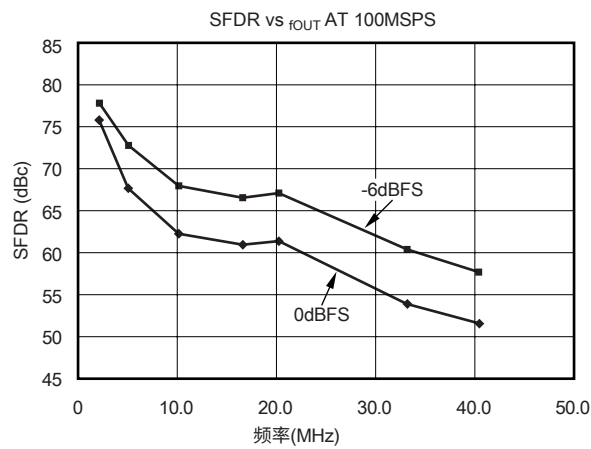
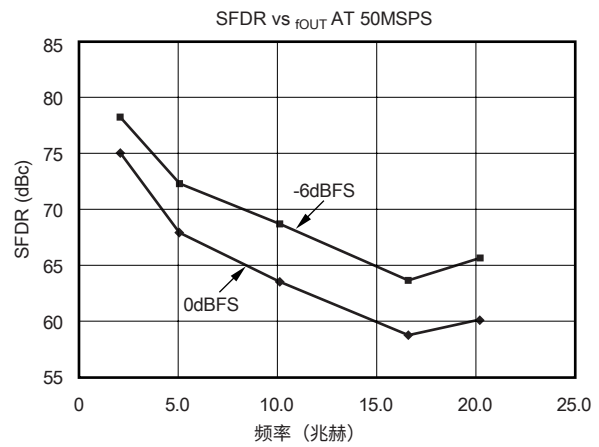
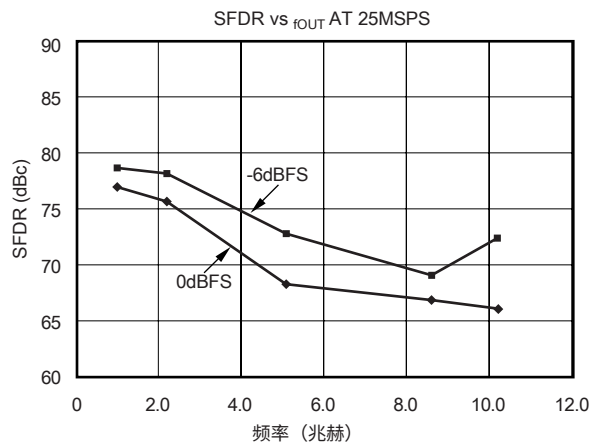
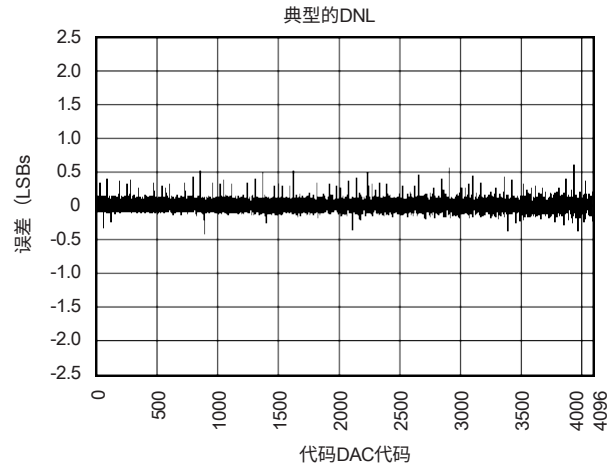
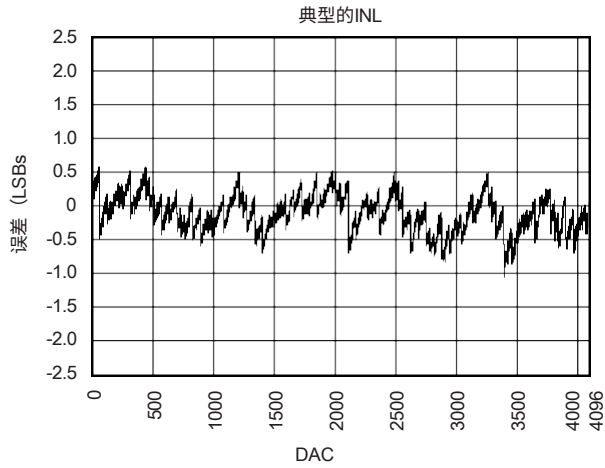
时序图



典型特征：V

$$D = V_A = +5V$$

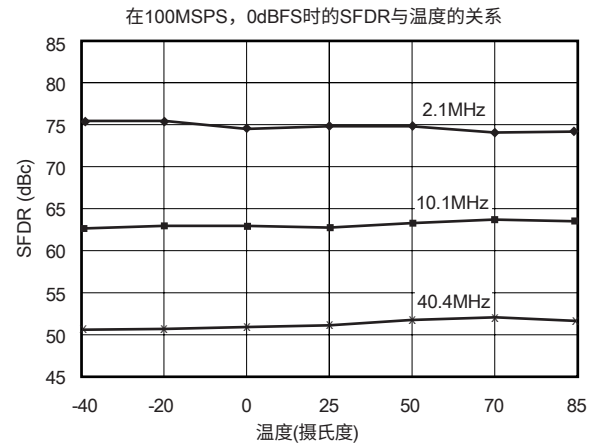
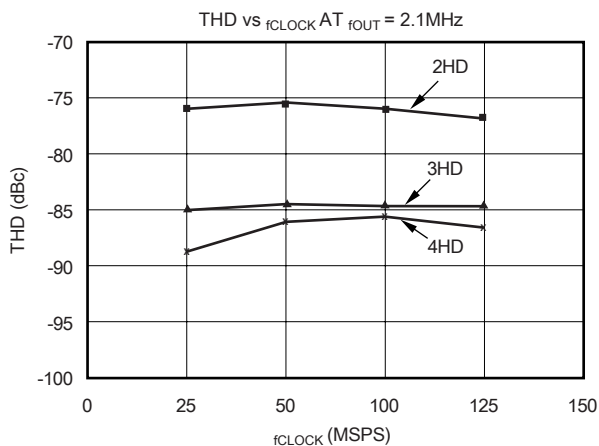
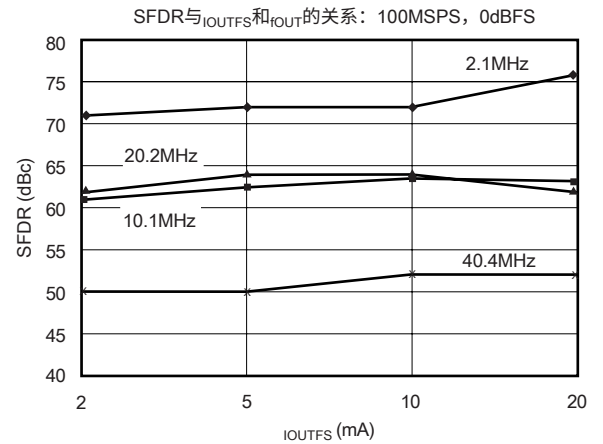
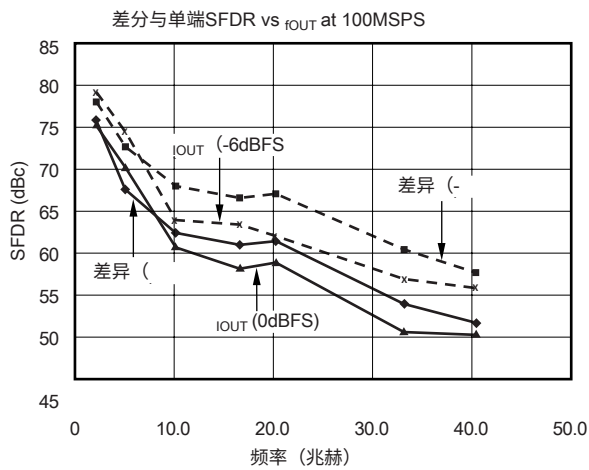
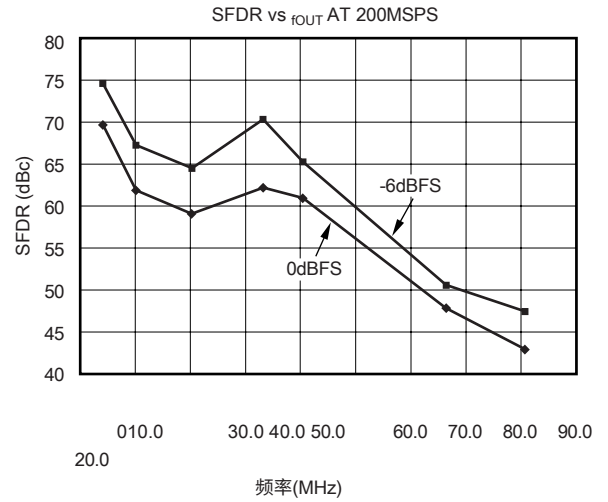
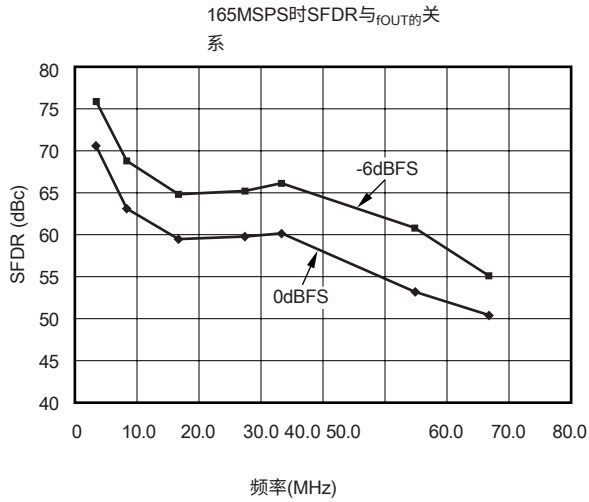
在 $T_A = +25^\circ\text{C}$ ，差分变压器耦合输出，50Ω双端接，SFDR达到奈奎斯特，除非另有说明。



典型特征：V

$$D = V_A = +5V \quad (\text{Cont.})$$

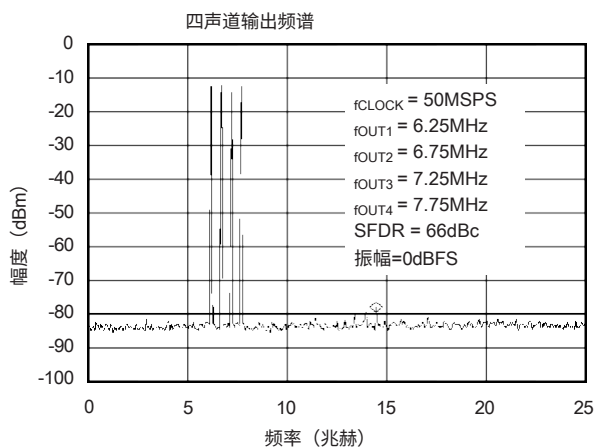
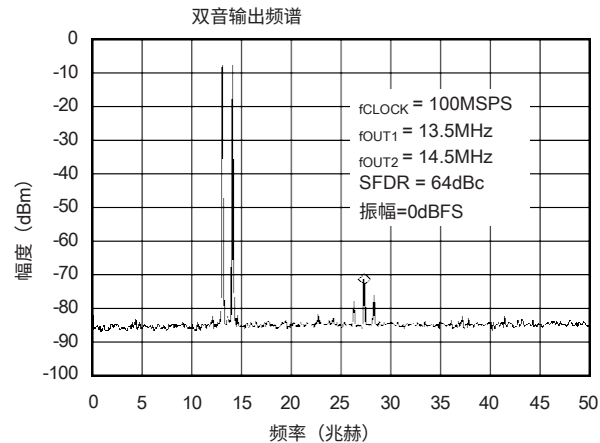
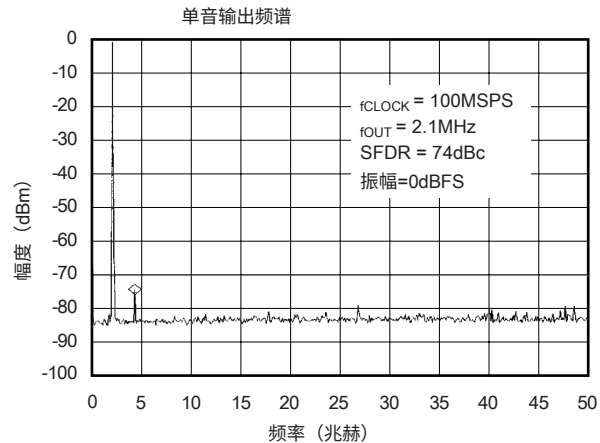
在 $T_A = +25^\circ\text{C}$ ，差分变压器耦合输出，50Ω双端接，SFDR达到奈奎斯特，除非另有说明。



典型特征：V

$$D = V_A = +5V \quad (\text{Cont.})$$

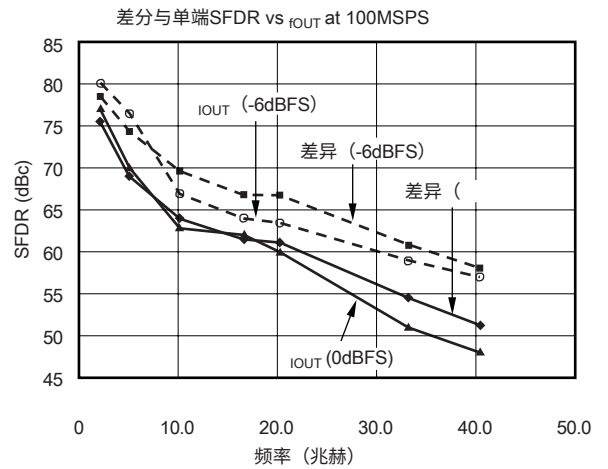
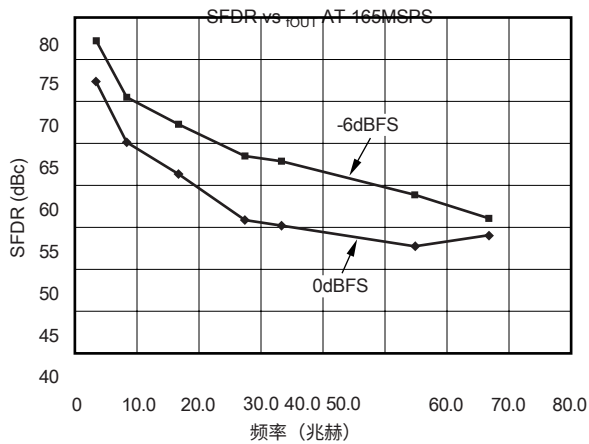
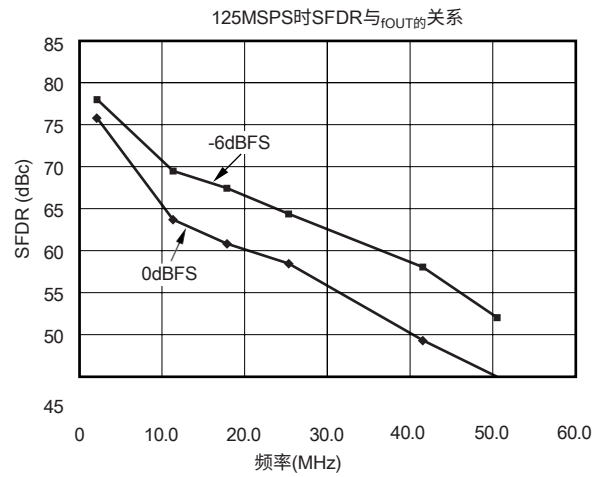
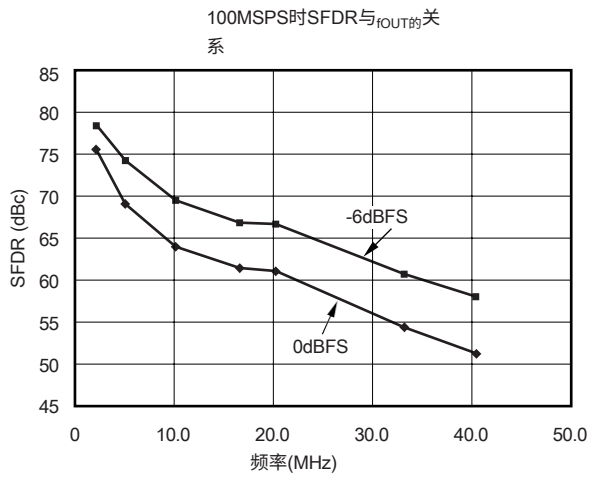
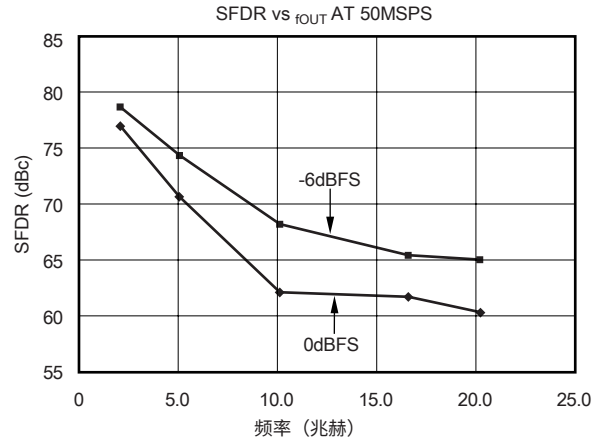
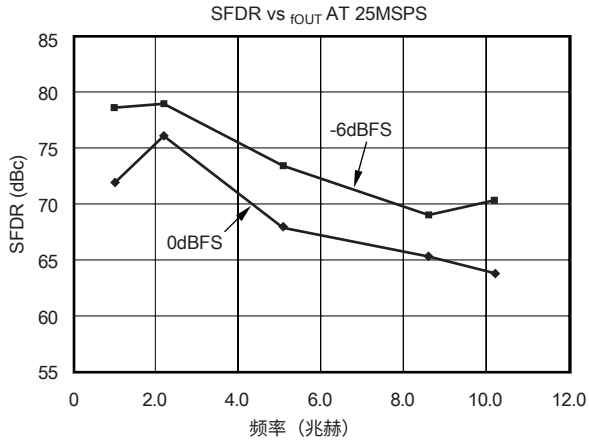
在 $T_A = +25^\circ\text{C}$ ，差分变压器耦合输出，50 Ω 双端接，SFDR达到奈奎斯特，除非另有说明。



典型特征：V

$$D = V_A = +3V$$

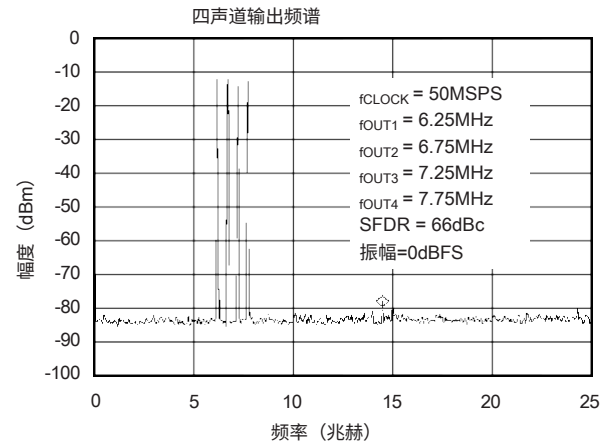
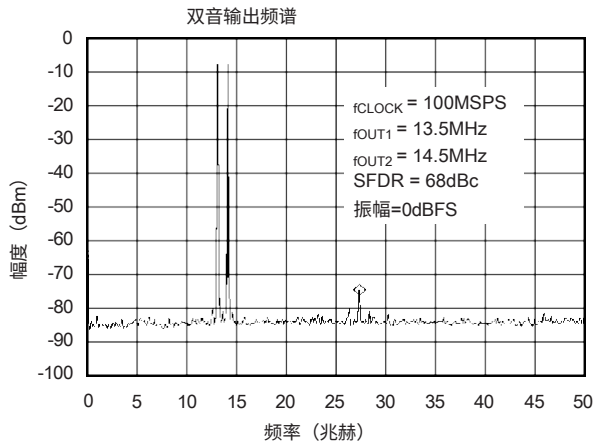
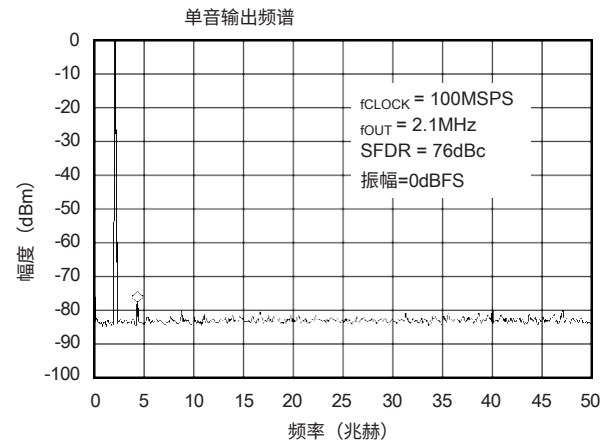
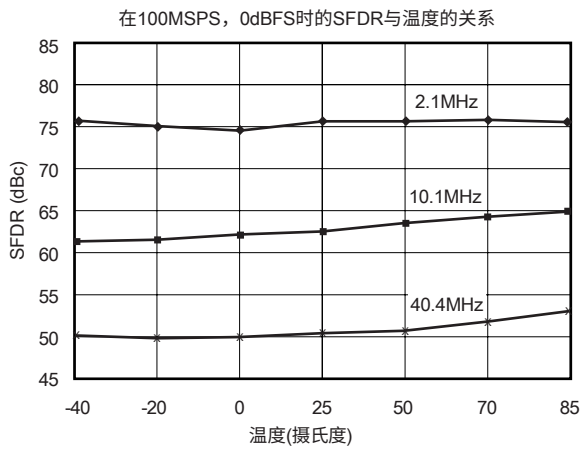
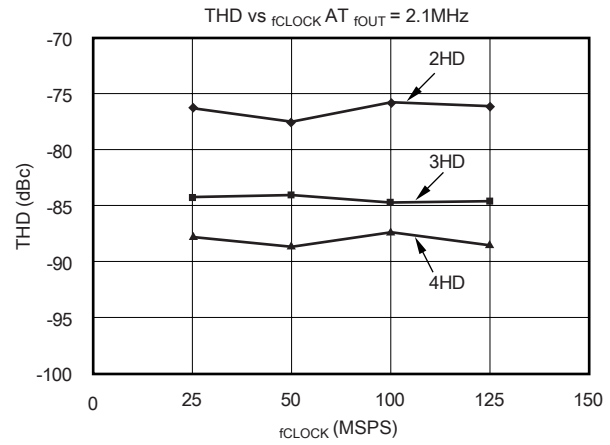
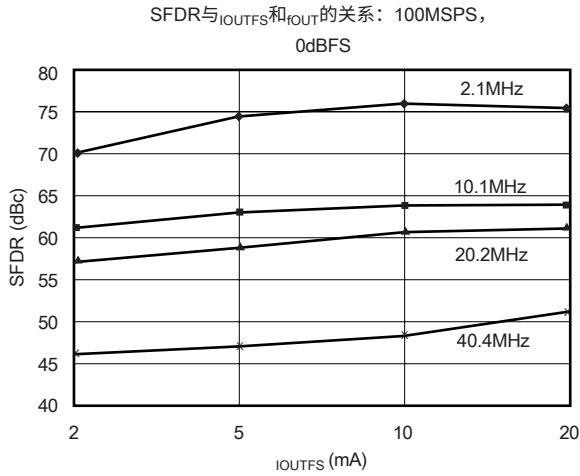
在 $T_A = +25^\circ\text{C}$ ，差分变压器耦合输出，50Ω双端接，SFDR达到奈奎斯特，除非另有说明。



典型特征：V

$$D = V_A = +3V \quad (\text{Cont.})$$

在 $T_A = +25^\circ\text{C}$ ，差分变压器耦合输出，50Ω双端接，SFDR达到奈奎斯特，除非另有说明。



申请信息

操作理论

DAC902的结构使用了电流转向技术来实现快速开关和高更新率。如图1所示，单片式DAC内的核心元件是一个分段式电流源阵列，其设计目的是提供高达20mA的满量程输出电流。每次更新DAC时，一个内部解码器对差分电流开关进行寻址，通过将所有电流引导到输出求和节点 I_{OUT} 或 I_{OUT} ，形成一个相应的输出电流。与单端操作相比，互补输出提供了一个差分输出信号，通过减少偶数次谐波、共模信号（噪声）和双倍的峰-峰输出信号摆动来提高动态性能。

分段式结构使突波能量显著减少，提高了动态性能（SFDR）和DNL。目前的输出保持一个非常高的输出阻抗，大于200Ωk。

满量程输出电流由内部参考电压（1.24V）和外部电阻（ R_{SET} ）的比率决定。所得的 I_{REF} 在内部乘以32的系数，产生有效的DAC输出电流，其范围从2mA到20mA，取决于 R_{SET} 的值。

DAC902分为数字和模拟部分，每个部分都通过自己的电源引脚供电。数字部分包括边沿触发的输入锁存器和解码逻辑，而模拟部分包括电流源阵列及其相关开关和参考电路。

dac传递函数

DAC902的总输出电流， I_{OUTFS} ，是两个互补输出电流的总和：

$$i_{outfs} = i_{out} + i_{out} \quad (1)$$

各个输出电流取决于DAC代码，可以表示为：

$$I_{OUT} = I_{OUTFS} - (\text{代码}/4096) \quad (2)$$

$$I_{OUT} = I_{OUTFS} - (4095 - \text{代码}/4096) \quad (3)$$

其中'Code'是DAC数据输入字的十进制表示。此外， I_{OUTFS} 是参考电流 I_{REF} 的一个函数，它由参考电压和外部设置电阻 R_{SET} 决定。

$$i_{outfs} = 32 \cdot i_{ref} = 32 \cdot v_{ref}/r_{set} \quad (4)$$

在大多数情况下，互补的输出将驱动电阻性负载或一个终端变压器。每个输出的信号电压将根据以下情况发展：

$$V_{out} = i_{out} \cdot r_{load} \quad (5)$$

$$V_{out} = i_{out} \cdot r_{load} \quad (6)$$

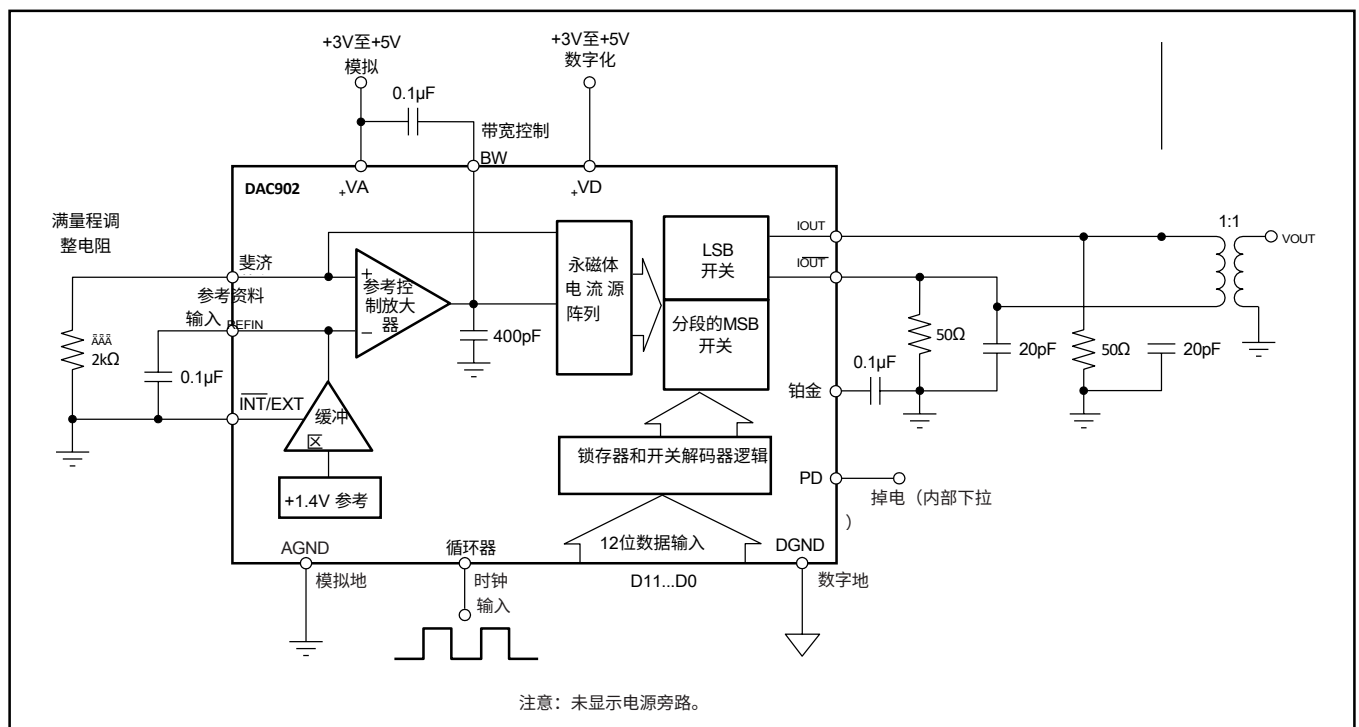


图1.DAC902的功能框图。

负载电阻的值受DAC902的输出符合性规格限制。为了保持规定的线性性能， I_{OUT+} 和 I_{OUT-} 的电压不应超过最大允许的合规范围。

两个单端输出电压可以结合起来，找到总的差分输出摆幅：

$$V_{outdiff} = V_{out+} - V_{out-} = \frac{(2 \cdot \text{代码} - 4095)}{4096} \cdot I_{OUTFS} \cdot R_{load} \quad (7)$$

模拟输出

DAC902提供两个互补的电流输出， I_{OUT+} 和 I_{OUT-} 。图2显示了代表差分拓扑结构的模拟输出级的简化电路。 O_{IUT} 和 I_{OUT-} 的输出阻抗为 $200k\Omega || 12pF$ ，是由不同的开关以及电流源和相关的寄生电容平行组合而成。

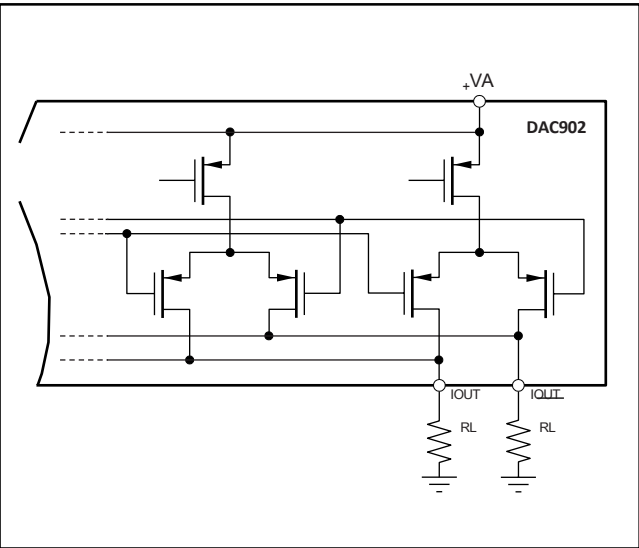


图2.等效模拟输出。

在两个输出端， I_{OUT+} 和 I_{OUT-} ，可能出现的信号电压摆动受到负值和正值的限制。负的限制为-1V，是由CMOS工艺的击穿电压决定的，超过这个限制会影响DAC902的可靠性，甚至会造成永久性损坏。在满量程输出设置为20mA的情况下，正向符合性等于1.25V，工作在 $+V_D = 5V$ 。请注意，在选择 $O_{IUTFS} = 2mA$ 的输出电流时，符合性范围会下降到1V左右。应注意DAC902的配置不超过符合性范围，以避免失真性能和积分线性度的下降。

最好的失真性能通常是在最大满量程输出信号被限制在大约0.5V时实现的。这是在50Ω双端负载和20mA满刻度输出电流的情况下。通过选择一个合适的变压器，各种负载都可以适应DAC902的输出，同时保持最佳的电压水平在

I_{OUT+} 和 I_{OUT-} 。此外，将差分输出配置与变压器结合使用，将有助于实现出色的失真性能。共模误差，如偶数次谐波或噪声，可以大大减少。这在高输出频率和/或输出振幅低于满量程的情况下尤其如此。

对于那些需要最佳失真和噪声性能的应用，建议选择20mA的满量程输出。对于需要低功率的应用，可以考虑低至2mA的满量程。消耗，但可以容忍降低的性能水平。

输入代码 (D11 - D0)	I _{输出}	I _{OUT-}
1111 1111 1111	20mA	0mA
1000 0000 0000	10mA	10mA
0000 0000 0000	0mA	20mA

表一.输入编码与模拟输出电流。

输出配置

DAC902的电流输出允许各种配置，其中一些配置在下面说明。如前所述，利用转换器的差分输出将产生最佳的动态性能。这种差分输出电路可以包括一个射频变压器或一个差分放大器配置。变压器配置是大多数交流耦合应用的理想选择，而运算放大器则适用于直流耦合配置。

单端配置可以考虑用于需要单极输出电压的应用。将一个电阻从任何一个输出端连接到地面，就可以将输出电流转换为一个接地参考电压信号。为了提高直流线性度，可以使用一个I-V转换器来代替。这将导致负信号偏移，因此，需要一个双电源放大器。

带变压器的差分

使用射频变压器提供了一种方便的方法，可以将差分输出信号转换为单端信号，同时获得出色的动态性能（见图3）。应根据输出频谱和阻抗要求仔细选择合适的变压器。差分变压器配置的好处是可以大大减少共模信号，从而在广泛的频率范围内提高动态性能。此外，通过选择一个合适的阻抗比（绕组比），变压器可以用来提供最佳的阻抗匹配，同时控制转换器输出的符合性电压。图3所示的模型有一个1:1的比率，可用于将DAC902连接到50Ω的负载。这导致每个输出的25Ω负载， O_{IUT} 和 I_{OUT} 。输出信号是交流耦合的，并且由于其磁耦合而具有内在的隔离性。

如图3所示，变压器的中心抽头与地相连。这迫使 i_{OUT} 和 i_{OUT} 的电压摆幅以0V为中心。在这种情况下，两个电阻 R_S 可以用一个 R_{DIFF} 代替，或者完全省略。这种方法只有在所有元件都相互靠近，并且驻波比不重要的情况下才可以使用。从DAC输出到负载的完整功率传输可以是实现，但应注意输出符合性范围。另外，如果不连接中心抽头，信号摆动将集中在 $R_S - I_{OUTFS}/2$ 。然而，在这种情况下，必须使用两个电阻(R_S)来为两个输出端提供必要的直流电流。

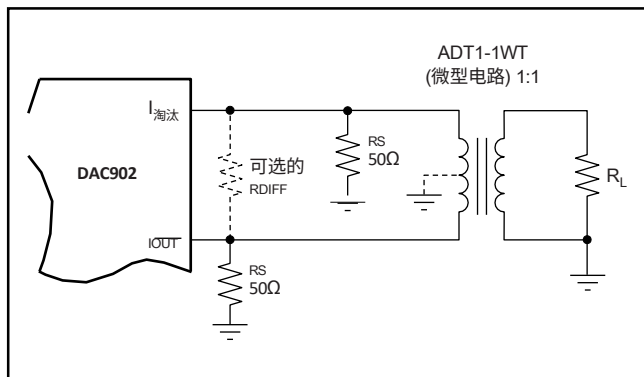


图3.使用射频变压器的差分输出配置。

使用运算放大器的差分配置

如果应用需要一个直流耦合输出，可以考虑使用差分放大器，如图4所示。需要四个外部电阻将电压反馈运算放大器OPA680配置为差分放大器，进行差分到单端转换。在所示配置下，DAC902在负载电阻 R_L 上产生0.5Vp-p的差分输出信号。由于差分放大器的输入阻抗与电阻 R_L 并联，所以选择所示的电阻值是为了使每个电流输出都有一个对称的25Ω负载，应该考虑到这一点。

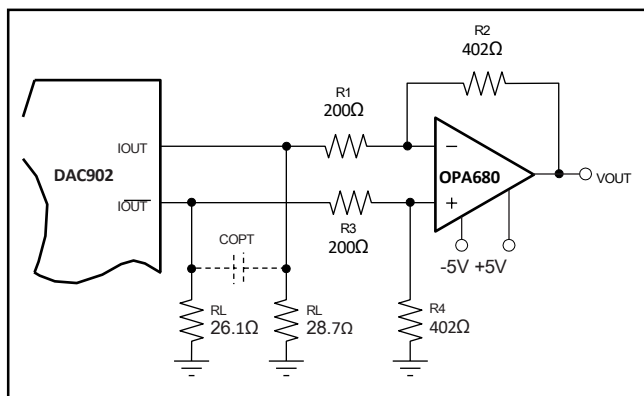


图4.差分放大器提供差分到单端转换和直流耦合。

OPA680被配置为一个2的增益。因此，以20mA满量程输出操作DAC902将产生±1V的电压输出。这就要求放大器在双电源（±5V）下工作。电阻器的公差通常设定了可实现的共模抑制的极限。通过微调电阻 R_4 ，可以获得改进。

这种配置的交流性能通常比前面讨论的变压器解决方案低，因为放大器引入了另一个失真源。应根据其回转率、谐波失真和输出摆动能力来选择合适的放大器。可以考虑使用OPA680或OPA687这样的高速放大器。该电路的交流性能可以通过在输出 i_{OUT} 和 i_{OUT} 之间添加一个小电容 C_{DIFF} 来提高（如图4所示）。这将引入一个真正的极点来创建一个低通滤波器，以限制DAC的快速输出信号步长，否则可能会使放大器进入回转限制或过载状态；两者都会导致过度失真。对于要求单端输出电压为单极性的应用，即在0V和+2V之间摆动的应用，差分放大器可以很容易地被修改以增加一个电平转换。

双跨阻输出配置

图5的电路实例显示了连接到OPA2680的求和结的信号输出电流，它被设置为一个跨阻级，或I-V转换器。有了这个电路，DAC的输出将保持在一个虚拟的地线上，将输出阻抗变化的影响降到最低，从而获得最佳的直流线性度（INL）。然而，如前所述，放大器可能被驱动到回转率的限制，并产生不想要的失真。特别是在高DAC更新率下，可能会出现这种情况。

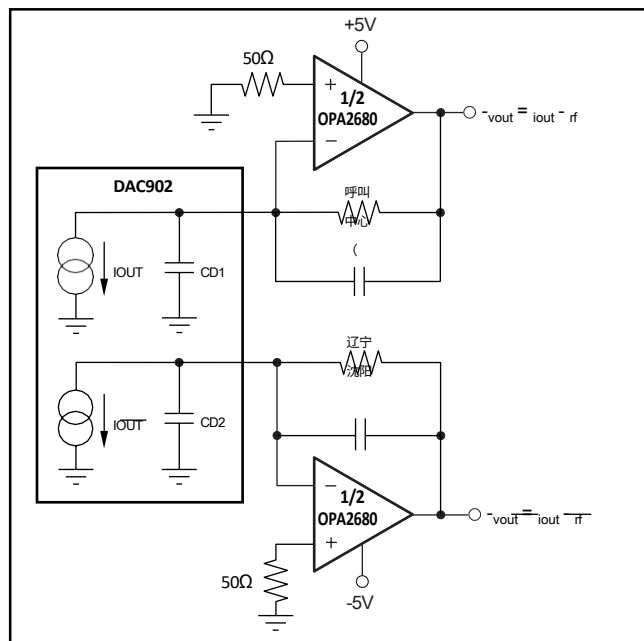


图5.双路，电压反馈放大器OPA2680形成差分跨阻放大器

该电路的直流增益等于反馈电阻 R_F 。在高频下，DAC输出阻抗(C_{D1}, C_{D2})将使OPA2680的噪声增益产生一个零点，可能导致闭环频率响应出现峰值。 C_F 被添加到 R_F 上以补偿这种噪声增益峰值。为了实现平坦的跨阻抗频率响应，每个反馈网络的极点应设置为：

$$\frac{1}{2\pi R_F C_F} = \frac{GBP}{4\pi R_{CD}} \quad (8)$$

GBP = OPA的增益带宽乘积

这将使角频率 f_{-3dB} 约为：

$$f_{-3dB} = \frac{GBP}{2\pi R_F C_F} \quad (9)$$

满量程输出电压是由 $I_{OUTFS} \cdot R_F$ 的product简单定义的，并且有一个负的单极偏移。为了提高该电路的交流性能，调整

R_F 和/或 I_{OUTFS} 应该考虑。进一步扩展

这个应用实例可能包括在OPA2680的输出端增加一个差分滤波器，然后再加上一个变压器，以便转换为单端信号。

单端配置

使用一个连接到DAC输出的单负载电阻，可以完成一个简单的电流-电压转换。图6中的电路显示了一个连接到 I_{OUT} 的50Ω电阻，提供了进一步连接的50Ω电缆的终端。因此，在标称输出电流为20mA的情况下，DAC在25Ω的负载上产生0V至0.5V的总信号摆动。

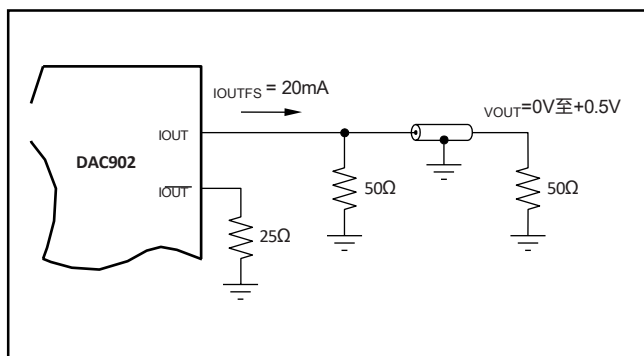


图6.直接驱动50Ω的双端线。

只要不超过输出符合性范围，就可以选择不同的负载电阻值。此外，输出电流 I_{OUTFS} 和负载电阻可以相互调整，

内部参考操作

DAC902有一个片上参考电路，包括一个1.24V带隙参考和一个控制放大器。接地引脚16，INT/EXT，使内部参考操作生效。DAC902的满量程输出电流 I_{OUTFS} 由参考电压 V_{REF} 和电阻 R_{SET} 的值决定。 I_{OUTFS} 可以通过以下方式计算：

$$I_{OUTFS} = 32 \cdot I_{REF} = 32 \cdot V_{REF} / R_{SET} \quad (10)$$

如图7所示，外部电阻 R_{SET} 连接到FSA引脚（满刻度调整）。参考控制放大器作为一个V-I转换器工作，产生一个参考电流 I_{REF} ，它由 V_{REF} 和 R_{SET} 的比率决定，如公式10所示。满量程输出电流， I_{OUTFS} ，由 I_{REF} 乘以一个固定系数32得出。

以提供所需的输出信号摆动和性能。

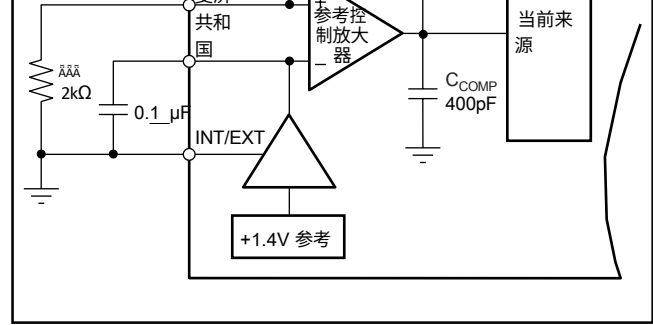


图7.内部参考配置。

使用内部参考，2kΩ的电阻值会导致20mA的满刻度输出。应考虑使用容差为1%或更高的电阻。选择更高的值，转换器的输出可以从20mA向下调整到2mA。在低于20mA的输出电流下操作DAC902可能是可取的，原因是减少总功耗，改善失真性能，或在给定的负载条件下遵守输出电压限制。

建议用一个0.1μF或更大的陶瓷片电容旁路_{REFIN}引脚。控制放大器是内部补偿的，其小信号带宽约为3MHz。为了改善交流性能，应在BW引脚和模拟电源+V_A之间加一个电容（C_{COMPEXT}），如图7所示。使用一个0.1μF的电容，控制放大器的小信号带宽和输出阻抗进一步降低，减少了输入电流源阵列的噪声。这也有助于更有效地分流反馈信号，并改善DAC902的噪声性能。

外部参考操作

内部参考可以通过在INT/EXT引脚上施加一个逻辑高电平(+V_A)而被禁用。然后,外部参考电压可以被驱动到REFIN引脚,在这种情况下,REFIN引脚作为一个输入,如图8所示。对于需要更高的精度和漂移性能的应用,或增加动态增益控制的能力,可以考虑使用外部参考。

虽然建议在内部参考时使用0.1μF的电容,但对于外部参考的操作来说,它是可选的。参考输入,REFIN,具有较高的输入阻抗(1MΩ),可以很容易地被各种来源驱动。请注意,外部基准的电压范围应保持在基准输入的符合性范围内(0.1V至1.25V)。

数字输入

DAC902的数字输入,D0(LSB)至D11(MSB)接受标准的正二进制编码。数字输入字随着时钟的上升沿被锁入一个主从锁。DAC输出在随后的下降时钟边沿被更新(详情请参考规格表和时序图)。50%的时钟占空比可以达到最佳性能,然而,只要符合时序规格,占空比可以变化。此外,设置和保持时间可以在其规定的范围内选择。

所有的数字输入都是CMOS兼容的。逻辑阈值取决于应用的数字电源电压,因此它们被设置为大约一半的电源电压; $V^{th} = +V_{D/2}$ (±20%的公差)。DAC902被设计为在2.7V至5.5V的电源范围内工作。

掉电模式

DAC902具有断电功能,可用于在2.7V至5.5V的指定电源范围内将电源电流降低到9mA以下。在PD引脚上施加逻辑高电平将启动掉电模式,而逻辑低电平则启用正常操作。当不连接时,内部有源下拉电路将启用转换器的正常工作。

接地、去耦和布局信息

适当的接地和旁路,较短的引线长度,以及接地层的使用,对于高频设计尤其重要。建议使用多层PC板以获得最佳性能,因为它们具有明显的优势,如接地阻抗最小化、信号层与地层分离等。

DAC902使用单独的引脚进行模拟和数字供电和接地连接。去耦电容的位置应使模拟电源(+V_A)旁路到模拟地(AGND),而数字电源旁路到数字地(DGND)。在大多数情况下,每个电源引脚的0.1μF陶瓷片电容足以提供一个低阻抗的去耦路径。请记住,它们的有效性在很大程度上取决于与各个电源和接地引脚的接近程度。因此,它们的位置应尽可能靠近这些设备引线。在可能的情况下,电容器应紧靠在PC板反面的每一对电源/接地引脚下。这种布局方法将最大限度地减少元件引线和pcb运行的寄生电感。

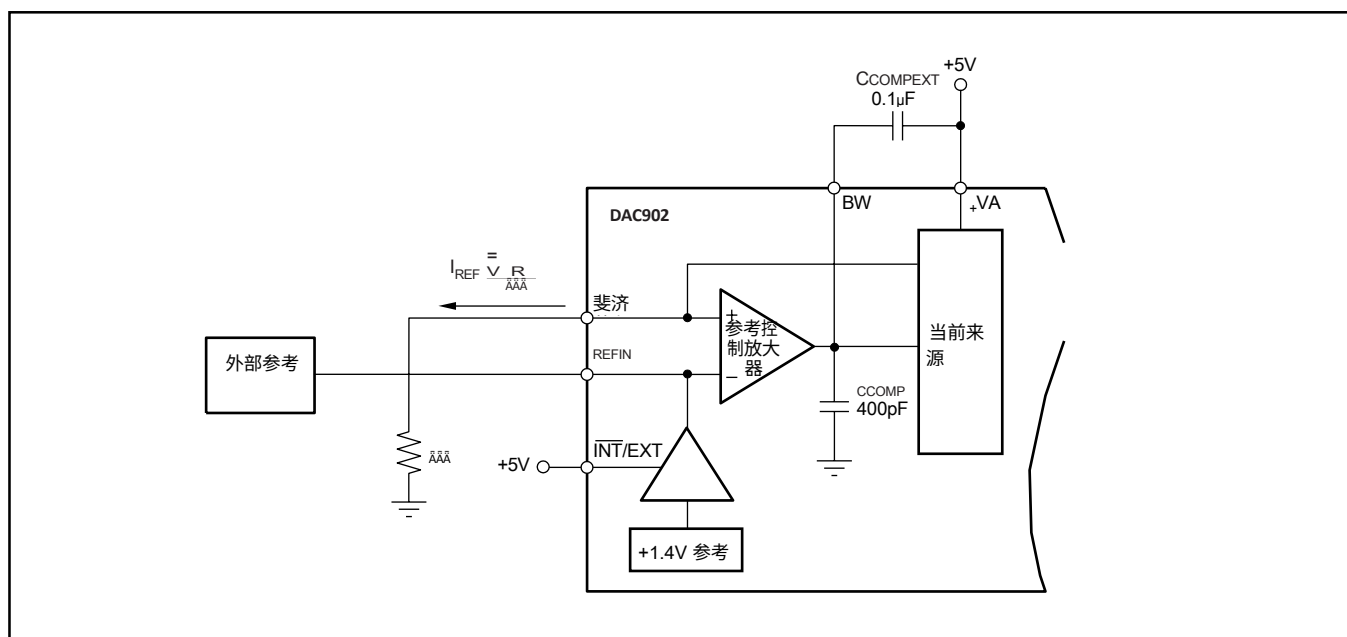


图8.外部参考配置。

可以根据需要在转换器附近添加表面贴装钽电容（1 μ F至4.7 μ F）的进一步电源去耦。

DAC902的所有电源和地线连接都需要低噪音。建议使用多层PC板，利用独立的电源和接地平面。混合信号设计需要特别注意不同电源电流和信号线的布线。一般来说，模拟电源和地线应该只延伸到模拟信号区域，如DAC输出信号和参考信号。数字电源和地线必须限制在覆盖数字电路的区域，包括连接到转换器的数字输入线，以及时钟信号。模拟和数字地平面应该在DAC下面的一个点上连接在一起。这可以通过一个大约1/8英寸（3毫米）的短轨道来实现。

DAC902的电源应该通过使用宽的PCB线路或平面来提供。宽的线路将呈现出较低的阻抗，进一步优化电源的解耦。转换器的模拟和数字电源应该只在PC板的电源连接器处连接在一起。在只有一个电源电压可供DAC使用的情况下，可以使用铁氧体磁珠和旁路电容来创建一个LC滤波器。这将产生一个低噪声的模拟电源电压，然后可以连接到DAC902的+ V_A 电源引脚。

在设计布局时，重要的是保持模拟信号线路与任何数字线路分开，以防止噪声耦合到模拟信号路径。

包装信息

可订购的设备	状况 (1)	包装类型	包装图 纸	插销	包装数 量	生态计划 (2)	铅/球表面处理 (6)	MSL峰值温度 (3)	操作温度 (°C)	器件标记 (4/5)	样品
DAC902E	激活的	TSSOP	PW	28	50	绿色 (RoHS &无Sb/Br)	CU NIPDAU	2级-260C-1年	-40至85	DAC902E	Samples
DAC902E/2K5	激活的	TSSOP	PW	28	2500	绿色 (RoHS &无Sb/Br)	CU NIPDAU	2级-260C-1年	-40至85	DAC902E	Samples
DAC902U	激活的	SOIC	邓小平	28	20	绿色 (RoHS &无Sb/Br)	CU NIPDAU	2级-260C-1年	-40至85	DAC902U	Samples
DAC902U/1K	激活的	SOIC	邓小平	28	1000	绿色 (RoHS &无Sb/Br)	CU NIPDAU	2级-260C-1年	-40至85	DAC902U	Samples

⁽¹⁾营销状态值定义如下：
ACTIVE：推荐用于新设计的产品装置。
LIFEBUY：德州仪器公司已宣布该设备将停产，并实行终身购买期。
NRND：不建议用于新设计。器件在生产中支持现有客户，但TI不建议在新设计中使用该部件。
预览：该设备已经公布，但还没有投入生产。可能有也可能没有样品。
废弃了：TI已停止生产该设备。

⁽²⁾生态计划 - 计划中的生态友好分类：无铅（RoHS）、无铅（RoHS豁免）或绿色（RoHS&无Sb/Br）--请查看<http://www.ti.com/productcontent>，了解最新的供应信息和其他产品内容细节。
待定：无铅/绿色转换计划还没有确定。
无铅（RoHS）：TI的术语 "无铅 "或 "无铅 "是指符合当前RoHS对所有6种物质的要求的半导体产品，包括在同质材料中铅的重量不超过0.1%的要求。在设计用于高温焊接的情况下，TI无铅产品适合用于指定的无铅工艺。
无铅（RoHS豁免）：该元件具有RoHS豁免，即1）在芯片和封装之间使用的基于铅的倒装芯片焊接凸点，或2）在芯片和引线框架之间使用的基于铅的芯片粘合剂。除此以外，该元件被认为是无铅的（RoHS兼容），如上文定义。
绿色（RoHS和无Sb/Br）：TI将 "绿色 "定义为无铅（RoHS兼容），并且不含溴（Br）和锑（Sb）基阻燃剂（Br或Sb在同质材料中不超过0.1%的重量）。

⁽³⁾MSL，峰值温度。- 根据JEDEC工业标准分类的湿度敏感度等级，以及峰值焊锡温度。

⁽⁴⁾可能会有额外的标记，这与标识、批次跟踪代码信息或设备上的环境类别有关。

⁽⁵⁾多个 "设备标记 "将被放在括号内。在一个设备上，只有一个包含在括号内并由"~"分隔的设备标记会出现。如果一行被缩进，那么它就是前一行的延续，这两行加起来就是该设备的全部 "设备标记 "。

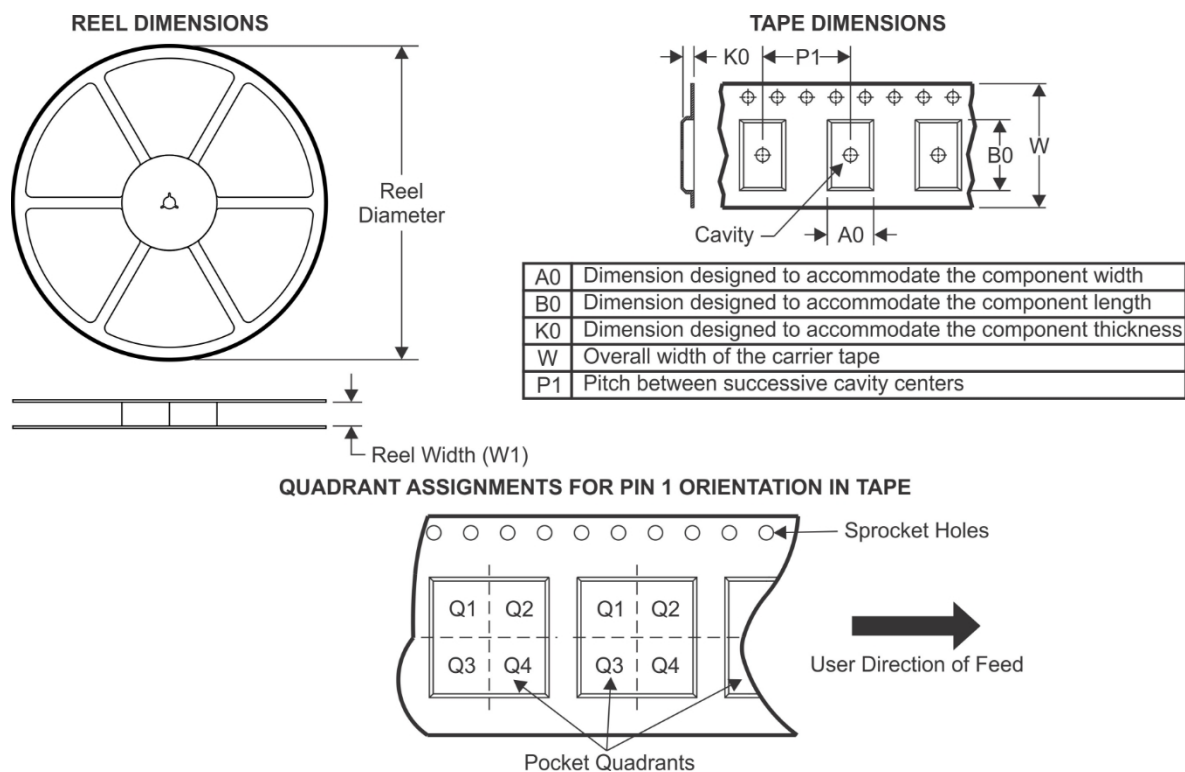
⁽⁶⁾引线/球体表面处理 - 可订购的器件可能有多种材料表面处理选项。光洁度选项由一条垂直的标线分开。如果表面处理值超过了最大列的宽度，铅/球表面处理值可能会被包成两行。



重要信息和免责声明：本页面上提供的信息代表了TI在提供信息之日的知识和信念。TI以第三方提供的信息为基础，对此类信息的准确性不做任何陈述或保证。目前正在努力更好地整合来自第三方的信息。德州仪器已经并将继续采取合理措施，以提供具有代表性的准确信息，但可能没有对进货材料和化学品进行破坏性测试或化学分析。德州仪器和德州仪器供应商认为某些信息是专有的，因此CAS号和其他有限的信息可能无法发布。

在任何情况下，由此类信息引起的TI责任都不得超过TI每年向客户出售的本文件中存在争议的TI部件的总购买价格。

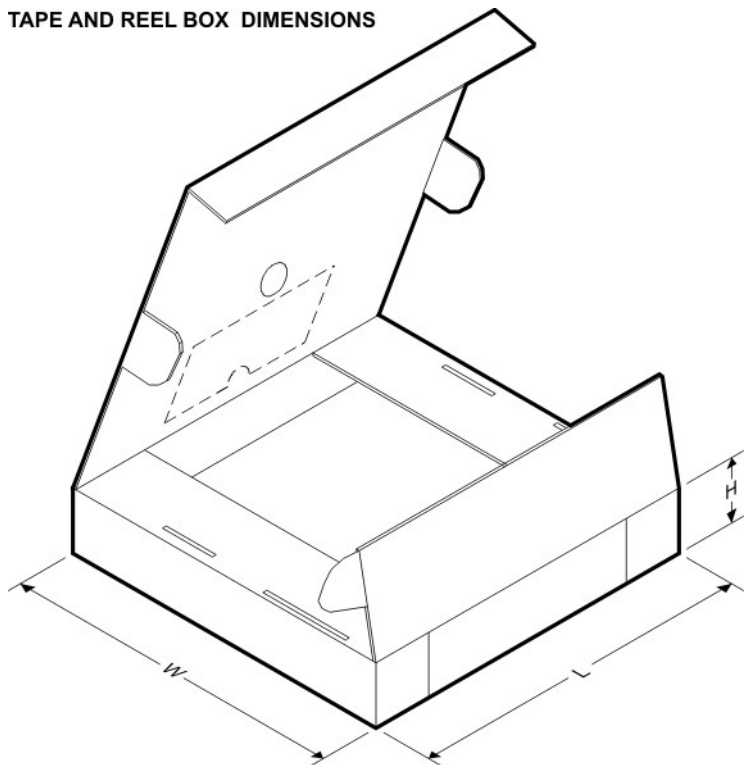
磁带和卷轴信息



*所有尺寸均为标称值

器材	包装类型	包装图纸	插销	SPQ	卷轴直径 (毫米)	卷轴宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	引脚1 象限
DAC902E/2K5	TSSOP	PW	28	2500	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1
DAC902U/1K	SOIC	邓小平	28	1000	330.0	32.4	11.35	18.67	3.1	16.0	32.0	Q1

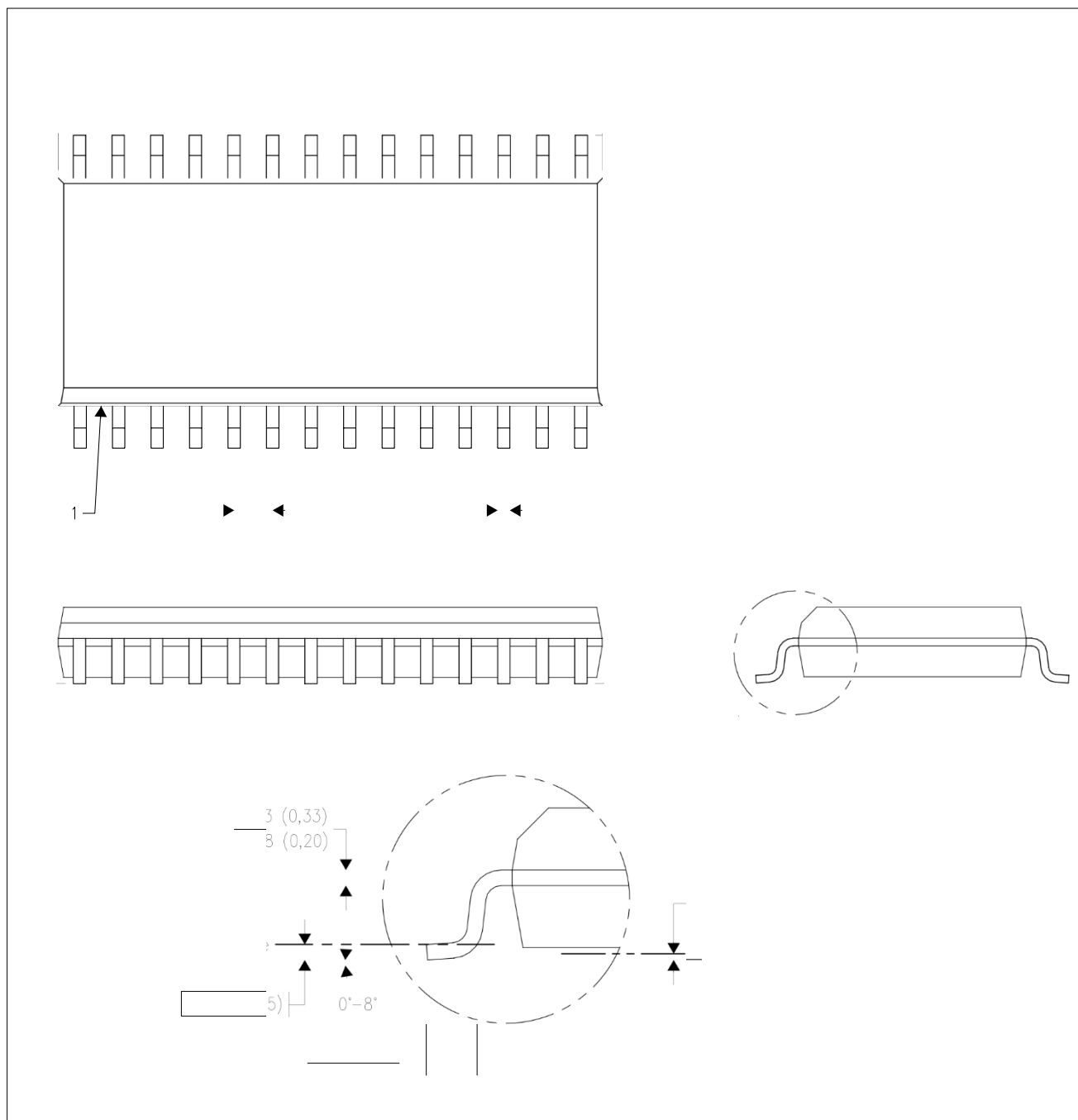
TAPE AND REEL BOX DIMENSIONS



*所有尺寸均为标称值

器材	包装类型	包装图纸	插销	SPQ	长度 (毫米)	宽度 (毫米)	高度 (毫米)
DAC902E/2K5	TSSOP	PW	28	2500	367.0	367.0	38.0

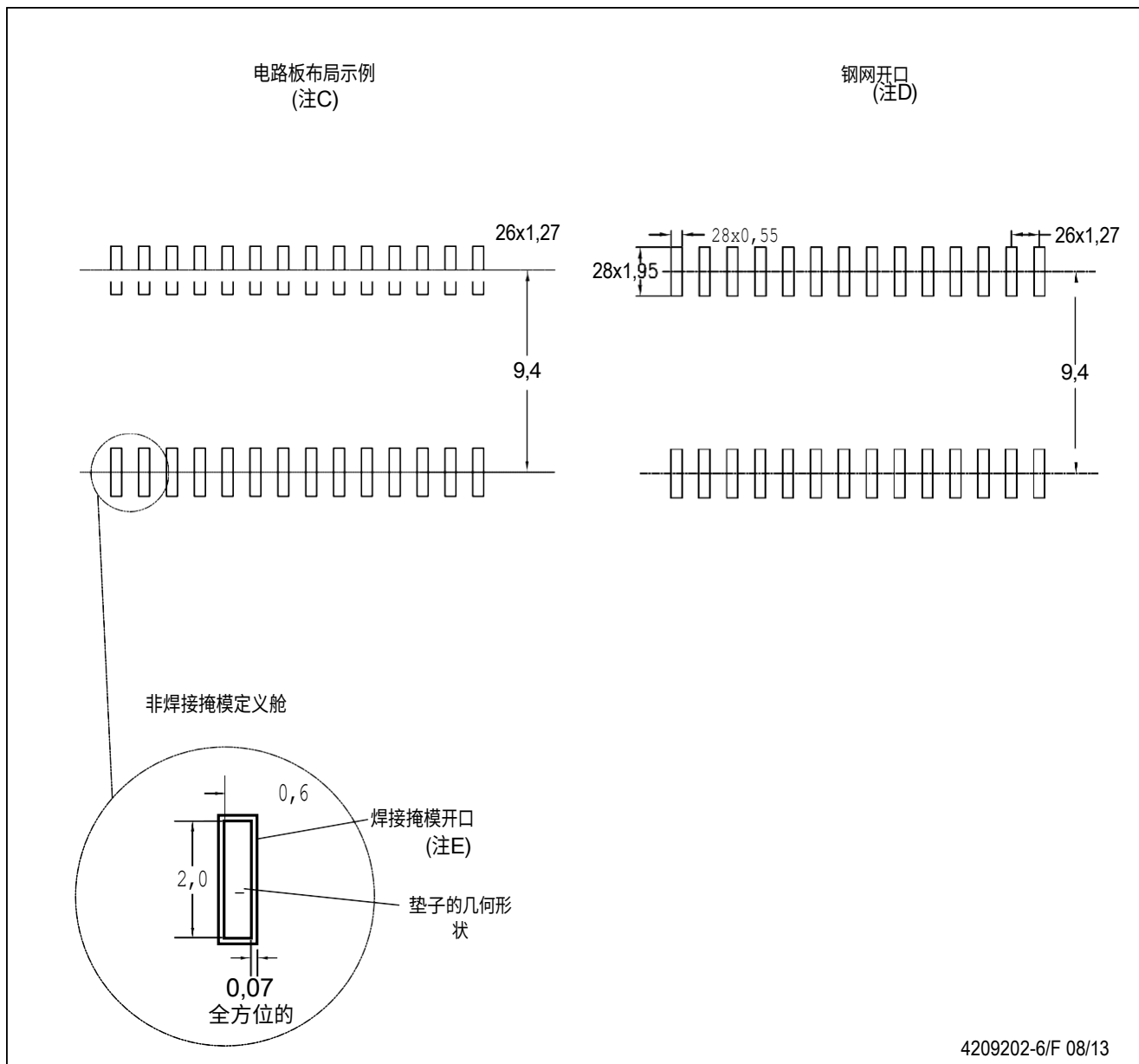
小欧线



- 注意事项: A. 所有线性尺寸的单位是英寸 (毫米)。尺寸和公差按ASME Y14.PM-1994标准, 本图如有更改, 恕不另行通知。
 B. 本体尺寸不包括不超过0.006(0,15)的模具灰或突出物, 属于JEDEC MS-013变体AE。
 C.
 D.

DW (R- PDS0- G28)

塑料制品 小欧线

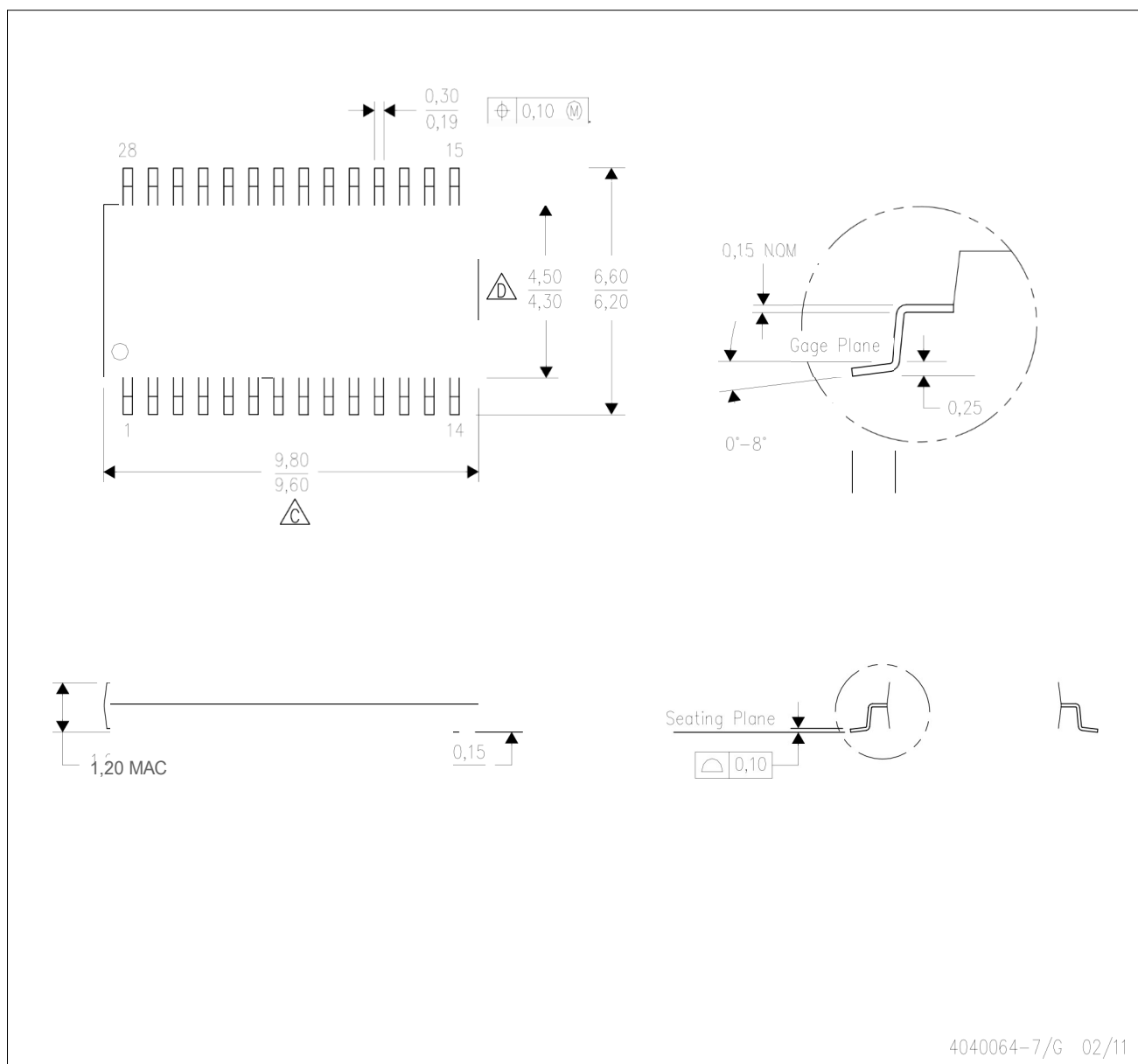


注意事项:

- A. 所有线性尺寸的单位是毫米。
- B. 本图纸如有更改，恕不另行通知。
- C. 请参考IPC7351的备用板设计。
- D. 梯形壁的切割孔和圆角的切割孔将提供更好的浆料释放。客户应联系他们的电路板装配现场以获得钢网设计建议。请参考IPC-7525
- E. 客户应与他们的电路板制造厂联系，了解信号舱之间和周围的焊接掩模公差。

经理 R - PDSO- G28)

P LAST!独家专访

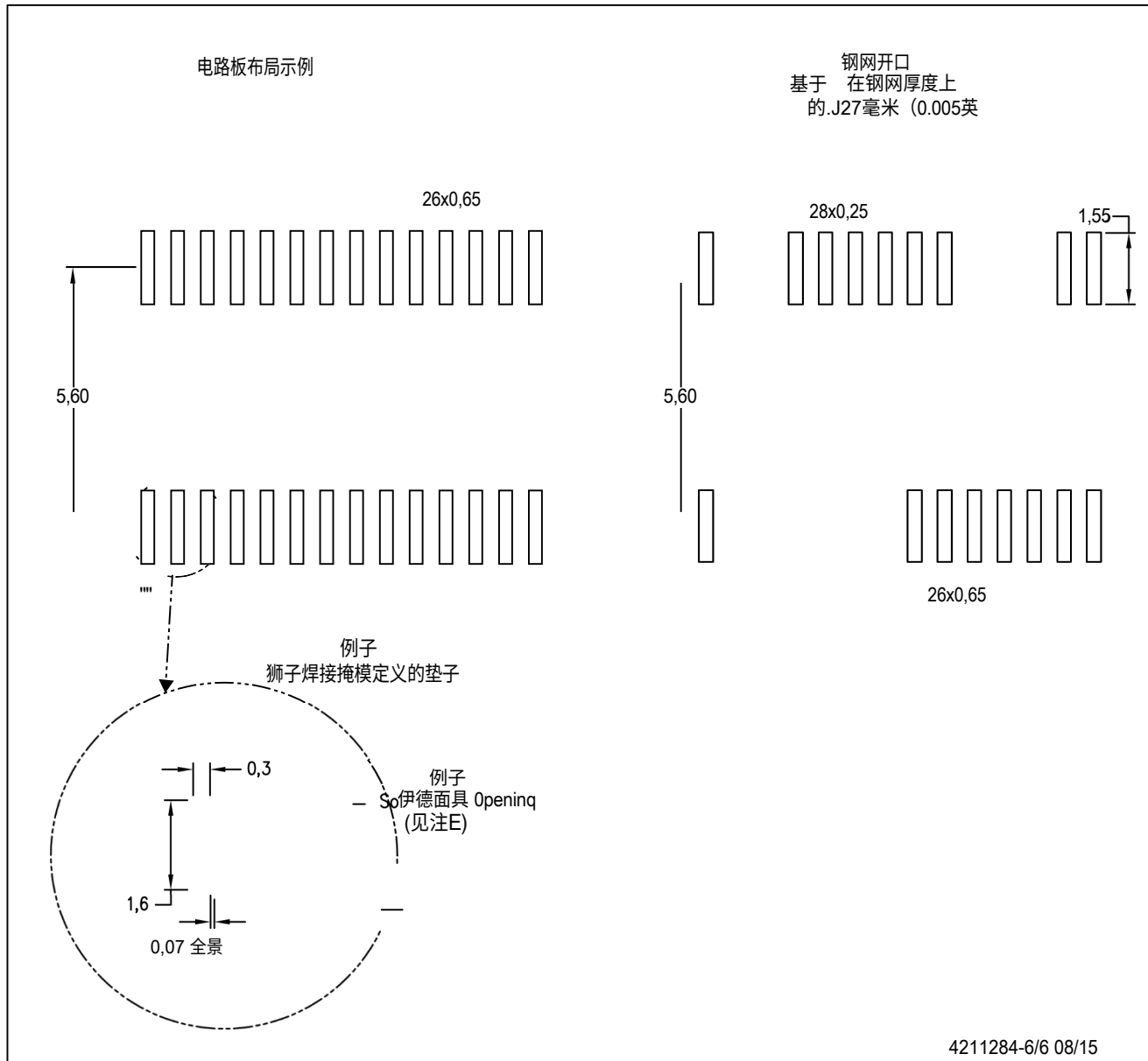


4040064-7/G 02/11

注意事项： A.所有线性尺寸的单位是毫米。尺寸和公差按照ASME Y14.5M-1994进行。
 .本图纸如有更改，恕不另行通知。
 本体长度不包括模具飞边、突起物或浇口毛刺。模具飞边、突出物或浇口毛刺不应超过0.15。
 车身宽度不包括车缝，车缝宽度每边不得超过0.25。
 E.属于JEDEC M0-155范畴

PW (R- PDS0- G28)

塑料小轮廓



- NOTES:
- A. 所有线性尺寸的单位是毫米。
 - B. 本图纸如有更改，恕不另行通知。
 - C. 推荐使用出版物IPC-7351进行替代设计。
 - D. 用tropezoidal轧辊切割较小的孔径，同时将角落磨圆将提供更好的浆料释放。客户应联系他们的电路板装配现场以获得钢网设计建议。关于其他网板建议，请参考IPC-7525。
 - E. 客户应与他们的电路板制造厂联系，了解信号舱之间和周围的焊接掩模公差。

重要通知

德州仪器公司及其子公司（TI）保留对其半导体产品和服务按照JESD46（最新一期）进行修正、增强、改进和其他变更的权利，以及按照JESD48（最新一期）停止任何产品或服务权利。买家在下订单前应获得最新的相关信息，并应确认这些信息是最新和完整的。所有半导体产品（在此也被称为“元件”）的销售都受制于在订单确认时提供的TI销售条款和条件。

根据TI半导体产品销售条款和条件中的保证，TI保证其组件的性能符合销售时适用的规格。测试和其他质量控制技术是在TI认为必要的范围内使用的，以支持这项保证。除适用法律规定的情况外，不一定对每个部件的所有参数进行测试。

TI 对应用协助或买方产品的设计不承担任何责任。买方对其使用 TI 组件的产品和应用负责。为了最大限度地降低与买方产品和应用相关的风险，买方应提供足够的设计和操作保障。

TI 不保证或表示根据任何专利权、版权、掩模权或在使用 TI 组件或服务的任何组合、机器或流程有关的其他知识产权，授予任何明示或暗示的许可。由TI发布的有关第三方产品或服务的信息并不构成使用此类产品或服务的许可，也不构成对其的保证或认可。使用此类信息可能需要获得第三方的专利或其他知识产权的许可，或获得TI的专利或其他知识产权的许可。

只有在没有修改的情况下，才允许复制TI数据手册或数据表中的TI信息的重要部分，并附有所有相关的保证、条件、限制和通知。德州仪器对这种更改的文件不负责任。第三方的信息可能受到额外的限制。

如果转售的TI组件或服务的声明与TI为该组件或服务所声明的参数不同或超出该参数，则相关的TI组件或服务的所有明示和任何默示保证均无效，并且是一种不公平和欺骗性的商业行为。TI 不对任何此类声明负责或承担责任。

买方承认并同意，对于遵守有关其产品的所有法律、法规和安全相关要求以及在其应用中对 TI 组件的任何使用，买方应承担全部责任，尽管 TI 可能提供了任何应用相关信息或支持。买方声明并同意，其拥有所有必要的专业知识来创建和实施保障措施，以预测故障的危险后果、监测故障及其后果、降低可能造成危害的故障的可能性并采取适当的补救措施。买方将完全赔偿TI及其代表因在安全关键应用中使用任何TI组件而造成的任何损失。

在某些情况下，TI组件可能会被专门推广，以促进安全相关的应用。通过此类组件，TI的目标是帮助客户设计和创建自己的最终产品解决方案，以满足适用的功能安全标准和要求。尽管如此，此类组件仍需遵守这些条款。

除非各方的授权官员签署了专门管理这种使用的特别协议，否则没有任何TI组件被授权用于FDA第三类（或类似的生命关键型医疗设备）。

只有那些被TI明确指定为军用级别或“增强型塑料”的TI组件才被设计用于军事/航空航天应用或环境。买方承认并同意，未被指定的TI组件的任何军事或航空航天用途完全由买方承担风险，并且买方完全负责遵守与此类用途有关的所有法律和监管要求。

TI特别指定某些组件符合ISO/TS16949要求，主要用于汽车用途。在使用非指定产品的任何情况下，TI将不对任何不符合ISO/TS16949的情况负责。

产品		应用	
音频	www.ti.com/audio	汽车和运输	www.ti.com/automotive
放大器	amplifier.ti.com	通信和电信	www.ti.com/communications
数据转换器	dataconverter.ti.com	计算机和外围设备	www.ti.com/computers
DLP®产品	www.dlp.com	消费类电子产品	www.ti.com/consumer-apps
DSP	dsp.ti.com	能源和照明	www.ti.com/energy
时钟和计时器	www.ti.com/clocks	工业类	www.ti.com/industrial
介面	接口.ti.com	医学	www.ti.com/medical
逻辑	logic.ti.com	安全问题	www.ti.com/security
电力管理	power.ti.com	空间、航空电子和国防	www.ti.com/space-avionics-defense
微控制器	microcontroller.ti.com	视频和图像	www.ti.com/video
RFID	www.ti-rfid.com		
OMAP应用处理器	www.ti.com/omap	TI E2E 社区	e2e.ti.com
无线连接	www.ti.com/wirelessconnectivity		

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright ©
2016, Texas Instruments Incorporated