Возможно использование двух или нескольких виртуальных адресных пространств. Независимые адресные пространства – сегменты. Каждый сегмент состоит из линейной последовательности адресов от 0 до некоторого максимума. Длина сегмента может быть любой (в допустимых пределах) и может меняться в процессе выполнения программы. В таком двухмерном пространстве необходимо указывать номер сегмента и адрес внутри сегмента.

Преимущества сегментированной памяти:

- Если каждая процедура занимает отдельный сегмент, у которого первый адрес равен 0, то связывание процедур, которые компилируются отдельно сильно упрощается. Для обращения к I-му слову n-й процедуры используем адрес (n,i).
- Если процедура в некотором сегменте изменялась и перекомпилировалась, то остальные можно не трогать.
- Сегментация облегчает разделение общих процедур и данных между несколькими программами.
- Разные сегменты могут иметь разные виды защиты. Например, кодовый сегмент допускает только считывание выполнение, для массивов данных запись и считывание и т.д.

## Реализация сегментации:

- Подкачка (сегменты вызываются по требованию, размер сегментов не фиксирован, поэтому может возникнуть эффект внешней фрагментации) Алгоритм оптимальной подгонки выбирает самую маленькую «дырку», в которую помещается подгружаемый сегмент, для этого необходим список адресов и размеров всех «дырок»)
- Разбиение на страницы(разделение каждого сегмента на страницы фиксированного размера и вызов страниц по требованию. Необходимо иметь отдельную таблицу страниц для каждого сегмента).

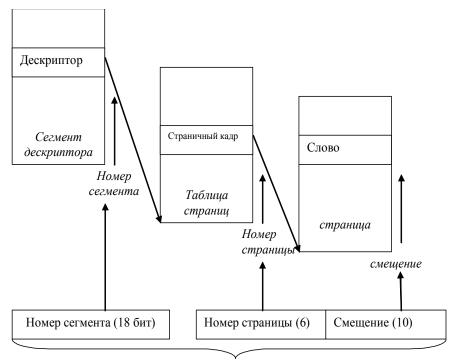


Рис. 5.4.

**Дескрипторная таблица** — область памяти для хранения дескрипторов. Это массив из 8—байтных элементов — дескрипторов. Таблица всегда находится в ОП. Максимальный размер 64 Кб.

<u>Глобальная дескрипторная таблица</u> (GDT). Является главной общесистемной таблицей дескрипторов. Все программы (задачи), выполняющиеся в системе, могут использовать эту таблицу. Местонахождение этой таблицы определяет специальный регистр GDTR. В нем находится 32—разрядное поле линейного базового адреса и 16—разрядное поле предела L=8\*N-1, где N — число дескрипторов.

<u>Дескрипторная таблица прерываний</u> (IDT). Является общесистемной и содержит дескрипторы специальных системных объектов, называемых «шлюзами» (gate), которые определяют точки входов в процедуры обработки прерываний и особых случаев. Системный регистр IDTR служит для локализации этой таблицы (аналогично по структуре с GDTR).

<u>Локальная дескрипторная таблица</u> (LDT). Для каждой задачи в дополнение к GDT можно простроить LDT. Она определяет сегменты, доступные только этой конкретной задаче. Для локализации LDT служит 16-разрядный регистр LDTR, который содержит только селектор сегмента, содержащего LDT.

## Формирование адреса

<u>Логический адрес</u> – это адрес, которым обычно оперирует ПО. Он формируется из двух величин: 16-битного селектора (указателя) сегмента (берется из соответствующего сегментного регистра) и 32 – разрядного смещения относительно начала сегмента. Логический адрес существует только внутри ПО. Его преобразование в физический адрес осуществляется при помощи достаточно сложного механизма, функционирование которого зависит от текущего режима работы процессора.

<u>Линейный адрес</u> — формируется из логического и предназначен для обращения к линейному (непрерывному и несегментированному) пространству объемом 2<sup>32</sup> байт. При отключении страничного механизма линейный адрес полностью совпадает с физическим, а способ его формирования зависит от текущего режима работы процессора.

Физический адрес – передается на внешнюю шину для обращения к ячейкам памяти.

## Режимы работы процессора:

Real Address Mode – режим реальной адресации (или просто реальный режим) полностью совместим с 8086. В этом режиме возможна адресация до 1 Мб физической памяти.



Protected Virtual Address Mode — защищенный режим виртуальной адресации (или просто защищенный режим). В этом режиме процессор позволяет адресовать до 4 Гб физической памяти. Действия механизма образования физического адреса основано на использовании дескрипторных таблиц.

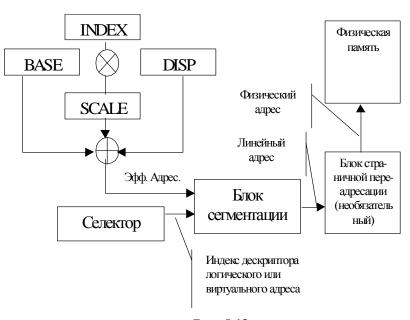


Рис. 5.12