

Задача микроархитектурного уровня – интерпретация уровня команд в управляющие сигналы (команды) для цифровых устройств. Реализация микроархитектурного уровня зависит от того, каков уровень архитектуры команд, от стоимости и назначения компьютера.

Для того, чтобы выполнить команду необходимо

- Найти операнды в памяти;
- Считать операнды;
- Выполнить операцию;
- Записать полученный результат в память.

Микроархитектура содержит микропрограмму, располагаемую в ПЗУ. Микропрограмма должна вызывать, декодировать и выполнять команды. Принято считать, что разработка микроархитектуры – это проблема программирования.

Микропрограмма содержит набор переменных, к которым имеют доступ другие функции. Эти переменные – состояние компьютера. Каждая команда состоит из нескольких полей. Каждое поле выполняет определенную функцию. Первое поле (код операции) определяет действие, которое не необходимо выполнить. Другие поля указывают с чем и каким образом (операнды, типы). Чем сложнее команда, тем больше полей требуется для ее описания.

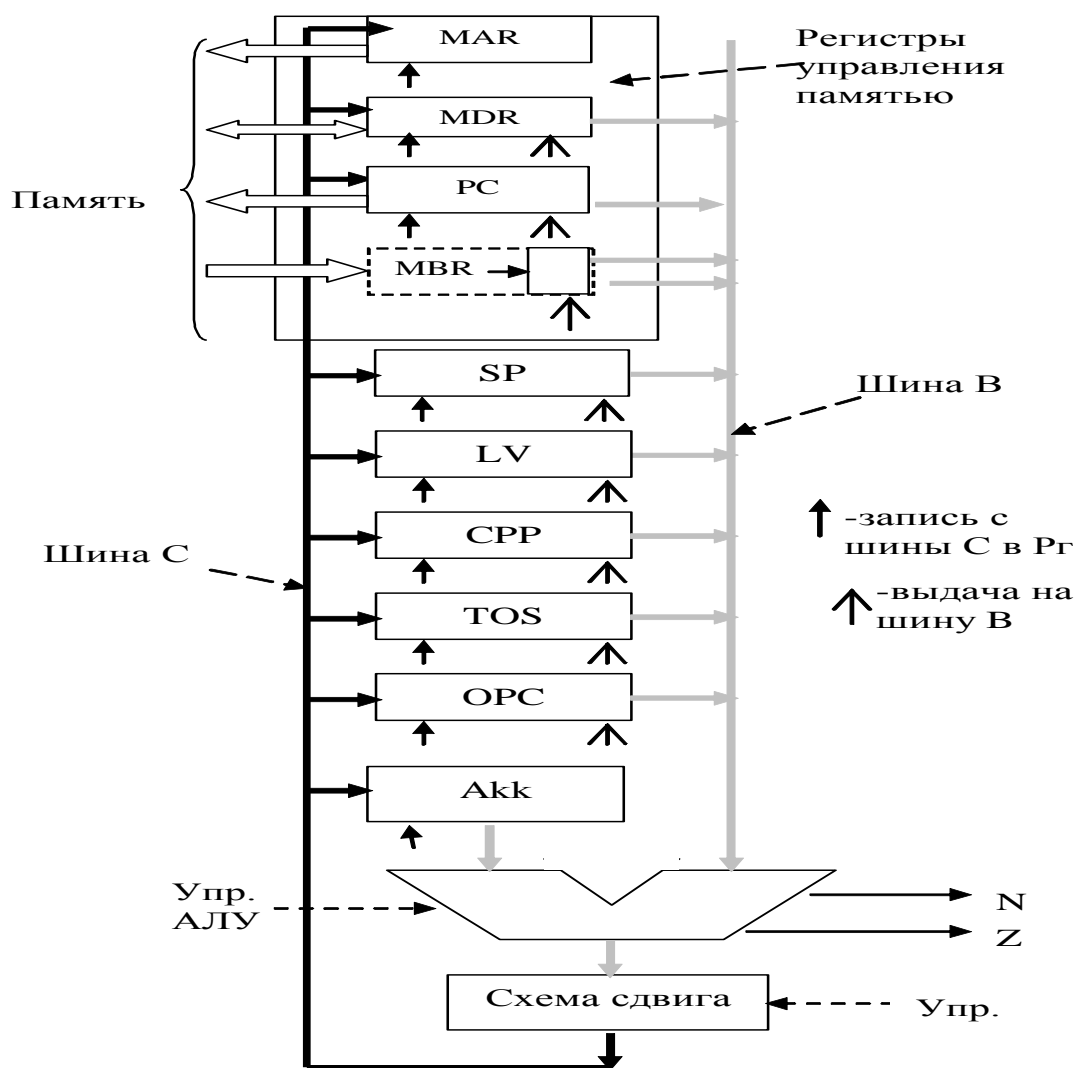
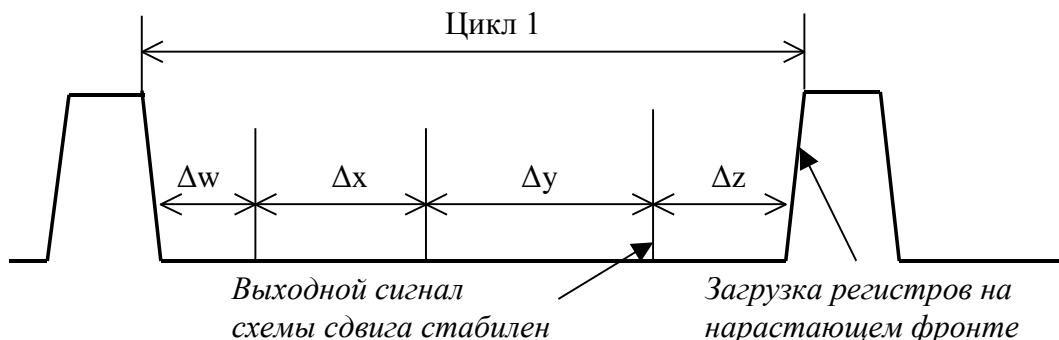


Рис. 3.1

Тракт данных – это часть центрального процессора, состоящего из АЛУ и его входов и выходов. В общем тракт данных содержит ряд регистров и АЛУ. Регистры и АЛУ связаны между собой шинами. Под действием управляющих сигналов содержимое определенных регистров передается на вход АЛУ, а результат записывается в требуемый регистр.

Функционирование АЛУ зависит от управляющих сигналов, имеет два входа. Схема сдвига имеет свое управление.

За один цикл АЛУ можно считать и записать один и тот же регистр. Процессы считывания и записи происходят в разных частях цикла. Содержимое одного из регистров выдается на шину «В» в начале цикла и сохраняются там на протяжении всего цикла. Затем АЛУ выполняет операцию, результат которой через схему сдвига поступает на шину «С». После стабилизации сигналов на шине «С» ее содержимое передается в один или несколько регистров. Одним из нескольких регистров может быть тот, от которого поступил сигнал на шину «В». Для реализации этих действий должна быть выполнена синхронизация тракта данных.



Δw —установка сигналов для запуска тракта данных

Δx —загрузка данных в Акк и шину В

Δy —АЛУ и схема сдвига

Δz —продвижение сигнала из схемы сдвига в регистры

Рис. 3.2

Для прохождения сигналов требуется некоторое время. Для правильной работы тракта данных требуется жесткая синхронизация и достаточно длительный цикл. Никаких синхронизирующих сигналов на вход тракта данных в течение цикла не поступает. Поэтому, необоснованное сокращение длительности цикла может привести к ошибкам работы тракта данных. АЛУ и схема сдвига работают постоянно, но в течение времени $\Delta w + \Delta x$ входные сигналы не действительны, а в течении времени $\Delta w + \Delta x + \Delta y$ недействительны выходные сигналы.

Работа с памятью:

- через порт с пословной адресацией (регистры MAR и MDR) - используются для чтения и записи слов
- через порт с байтовой адресацией (MBR – буферный регистр – для считывания программы на уровне архитектуры команд в виде потока байтов.

Для **управления трактом данных** необходимы управляющие сигналы (29), их 5 функциональных групп:

- Сигналы для записи данных из шины «С» в регистры (9);
- Сигналы для разрешения передачи содержимого регистров на шину «В» и в АЛУ (9);
- Сигналы управления АЛУ и схемой сдвига (8);
- Сигналы управления регистрами MAR\MDR (2);
- Сигналы управления регистрами PC\MBR (1).

Значения этих сигналов определяют операции для одного цикла тракта данных. Если был установлен сигнал обращения в память в k -ом цикле, то данные из памяти могут появиться в регистрах MDR(MBR) только в конце следующего $k+1$ -го цикла, а использовать эти данные можно только $k+2$ цикле и то только в том случае, если эти данные были в КЭШ-памяти.