

INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA
Arquiteturas Avançadas de Computação – 2020/2021

Projeto (parte I) - Convolução de imagens em FPGA

Objetivo: Pretende-se com este projeto desenvolver uma arquitetura HW/SW para convolução de imagens 64x64 com filtros de 5x5. As imagens têm formato RGB com os pixels representados a 8 bits. Os pesos dos filtros são representados com inteiros a 8-bits.

Fases do projeto:

Fase 1: Desenvolvimento do core em HLS e co-simulação. Considerar o ficheiro em anexo de descrição HLS do core;

Fase 2: Desenvolvimento e teste do algoritmo no ARM da ZYNQ FPGA (apenas software);

Fase 3: Desenvolvimento e teste do algoritmo com a solução HW/SW, em que a convolução 2D é realizada no core hardware ligado ao processador ARM através do porto GP0;

Fase 4: Otimizar o core da convolução.

O tempo previsto para realização do projeto é de 4 semanas. O trabalho deverá ser apresentado em data a combinar com o docente. A descrição do projeto fará parte do relatório do projeto completo.