

Отчет по 7 лабораторной работе по Основам Электроники

**«Исследование характеристик и параметров полевого транзистора»**

Подготовил Воякин Алексей  
Группа ИУ7-34Б

## Цель работы

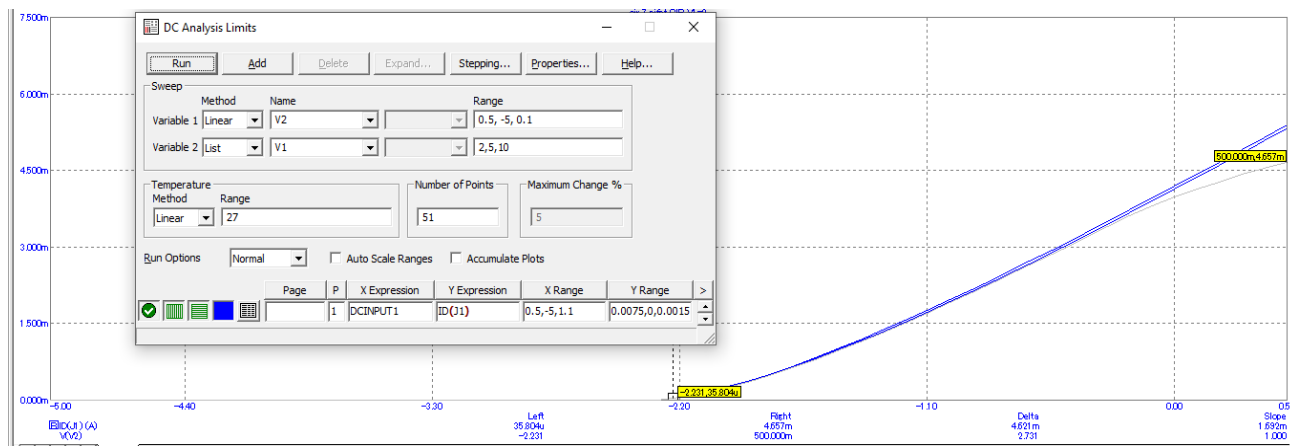
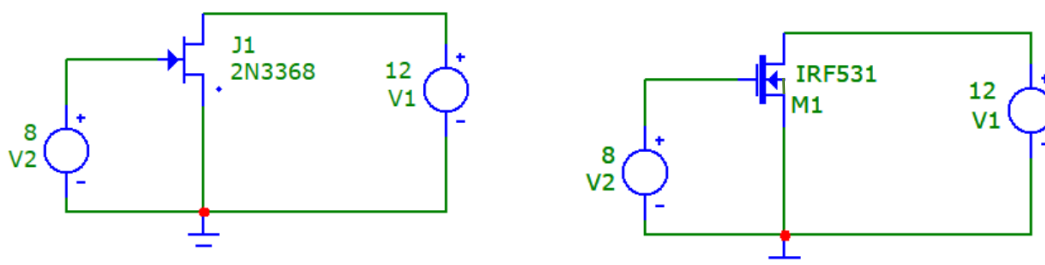
Получить навыки в использовании базовых возможностей программы Microcap и знания при исследовании и настройке усилительных и ключевых устройств на биполярных и полевых транзисторах.

## Эксперимент 7

### Характеристики полевого транзистора

#### 1. Модели транзисторов: 2N3368 (NJFET), IRF531(NMOS), IRF9531(PMOS)

Для исследования передаточной и выходных характеристик транзистора с управляющим р – n – переходом (JFET) использовалась следующая схема:



По графику можно определить напряжение отсечки (минимальное значение абсциссы):

$$U_{отс} = -2.2 \text{ В.}$$

Для разного значения  $U_{зи}$  будут различные значения начального тока стока (такой ток, при котором  $U_{зи} = 0$ ).

$$S_{max} = \frac{2I_{с\text{ нач}}}{U_{отс}}$$

Рассчитаем максимальную крутизну транзистора:

- $U_{си} = 2$ ,  $I_{снач} = 4.657\text{m}$ ,

$$S_{\max} = 2 * 4.657 \text{ m} / 2.2 = 4.2\text{m}$$

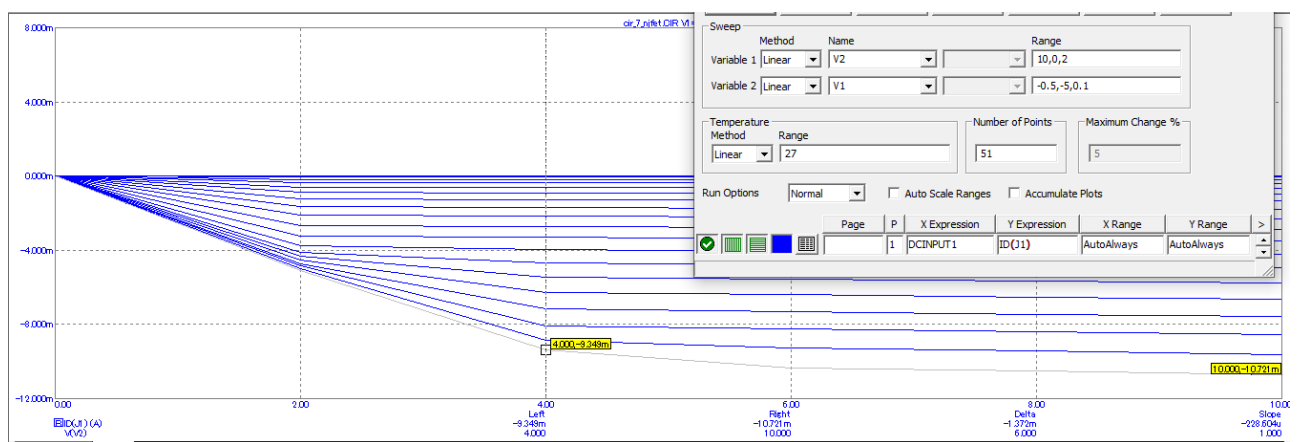
- $U_{си} = 5$ ,  $I_{снач} = 5.319 \text{ m}$ ,

$$S_{\max} = 2 * 5.319 \text{ m} / 2.2 = 4.8\text{m}$$

- $U_{си} = 10$ ,  $I_{снач} = 5.394 \text{ m}$ ,

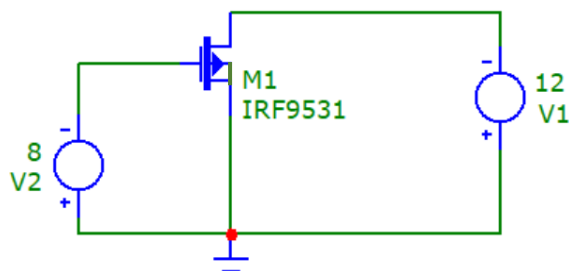
$$S_{\max} = 2 * 5.394 / 2.8 = 4.9 \text{ m}$$

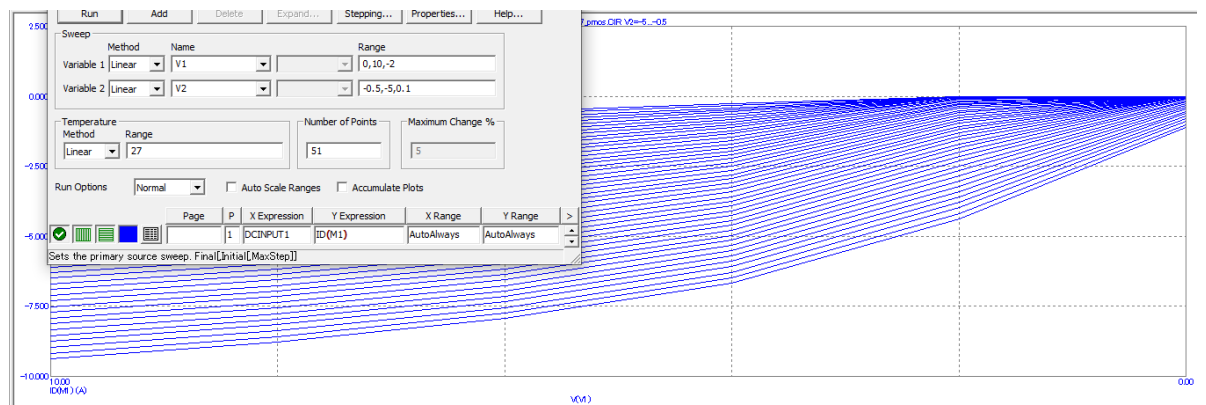
NJFET, выходная характеристика:



Примерно от 0 до 4 – крутая область, за ней – область насыщения.

Для исследования передаточной и выходных характеристик PMOS транзистора использовалась следующая схема:

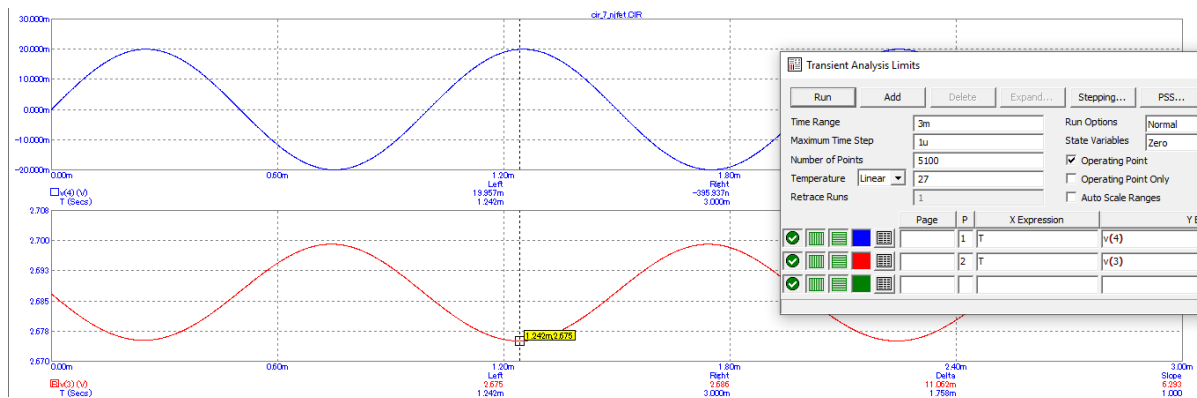
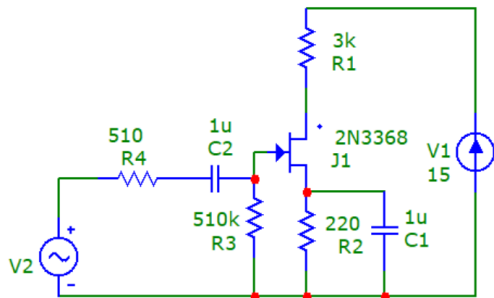




Отрицательные значения токов => о дырочная проводимость.

JFET схема с общим истоком и цепью автосмещения:

JFET схема с общим истоком и цепью автосмещения:

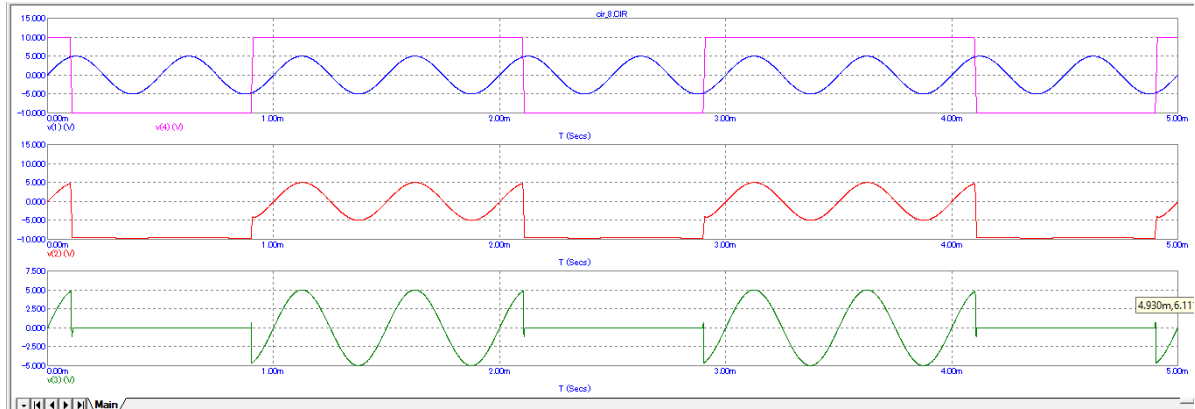
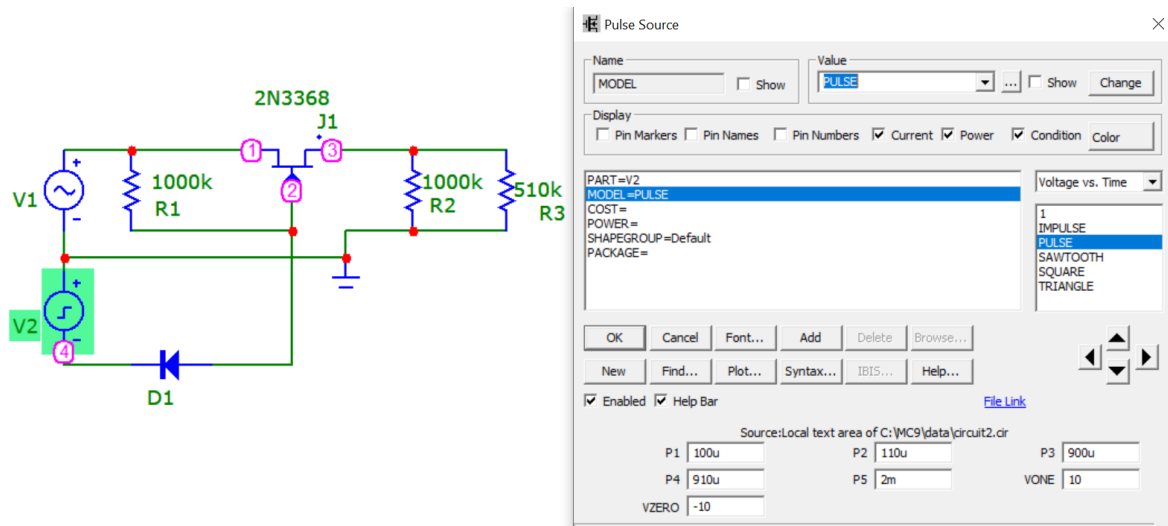


Выходной сигнал обозначен красным цветом, входной – синим. Коэффициент усиления по напряжению равен отношению амплитуд входного и выходного напряжения:  $K = 13.5m / 19.8m = 0.68$

## Эксперимент 8

### Полевой транзистор в импульсном режиме

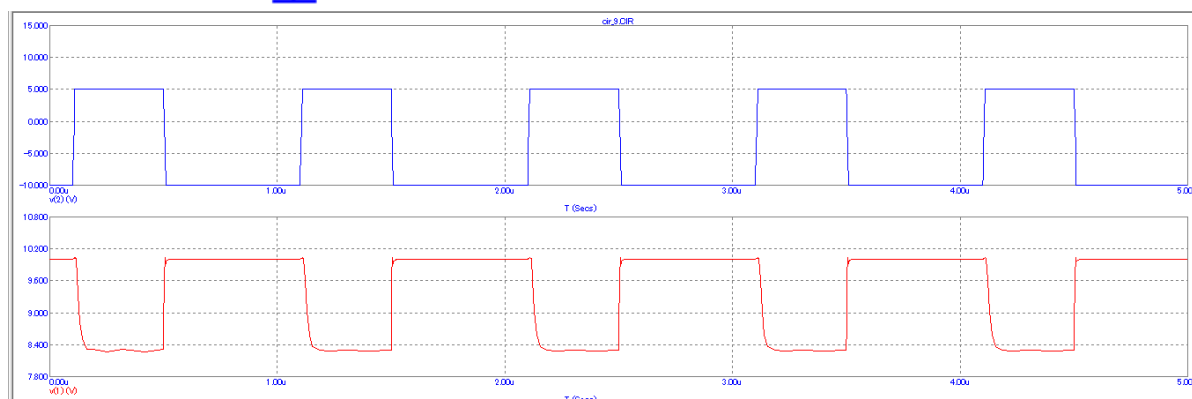
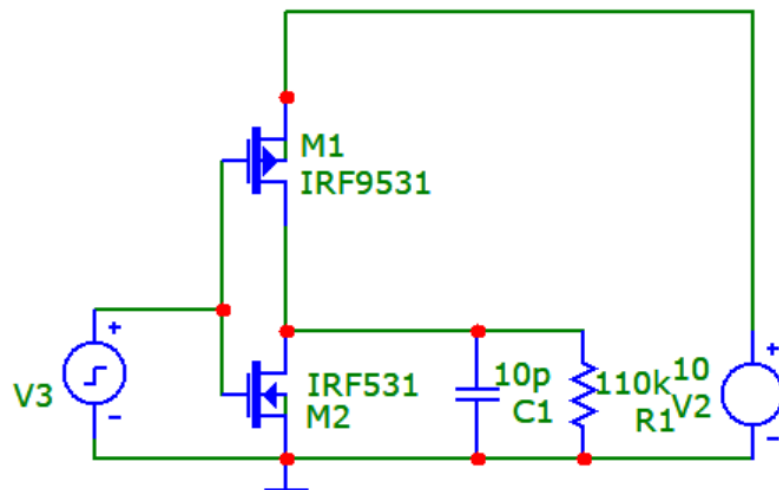
Была собрана следующая схема: (источник импульсного сигнала настроен таким образом, чтобы время, в течение которого ключ замкнут или разомкнут, составляло несколько периодов входного сигнала)



Открытие ключа при управляющем напряжении равном 10, закрытие при достижении управляющим напряжением минимума -10. При этом входное напряжение при открытии диода -4.54, а при закрытии: 4.78. Амплитуда выходного сигнала при открытом ключе примерно равна 4.975, а при закрытом состоянии 0. Выброс выходного напряжения при переключении ключа 4.786.

## Эксперимент 9

### Инвертор на основе КМОП ключа



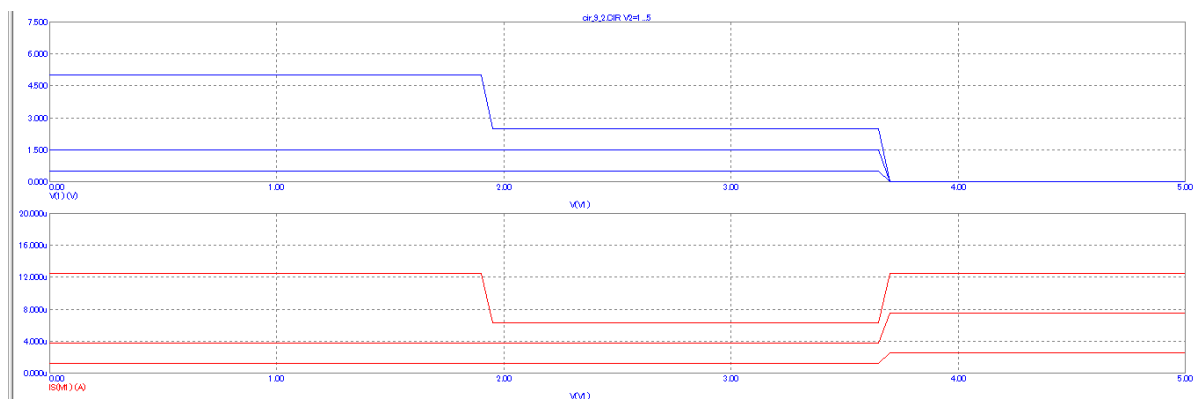
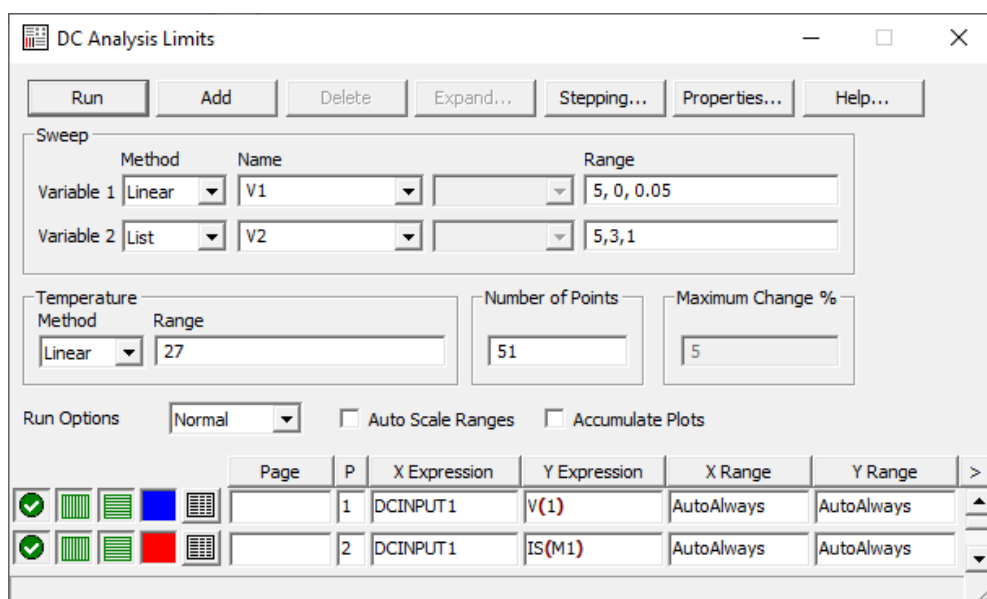
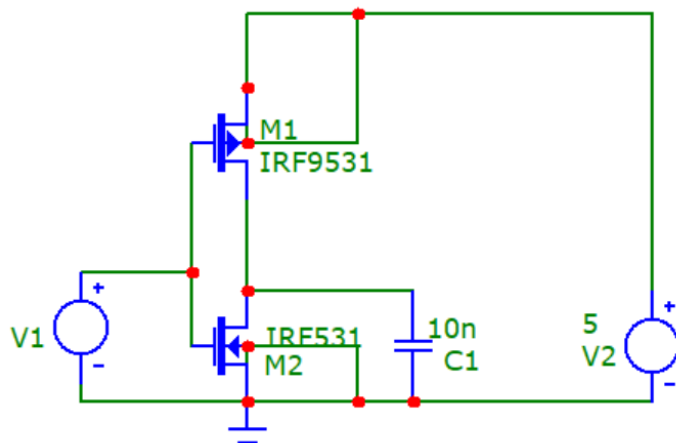
$t_{10}$  - задержка перехода из 1 в 0 - равна 31н

$t_{01}$  – задержка перехода из 0 в 1 - равна 11н

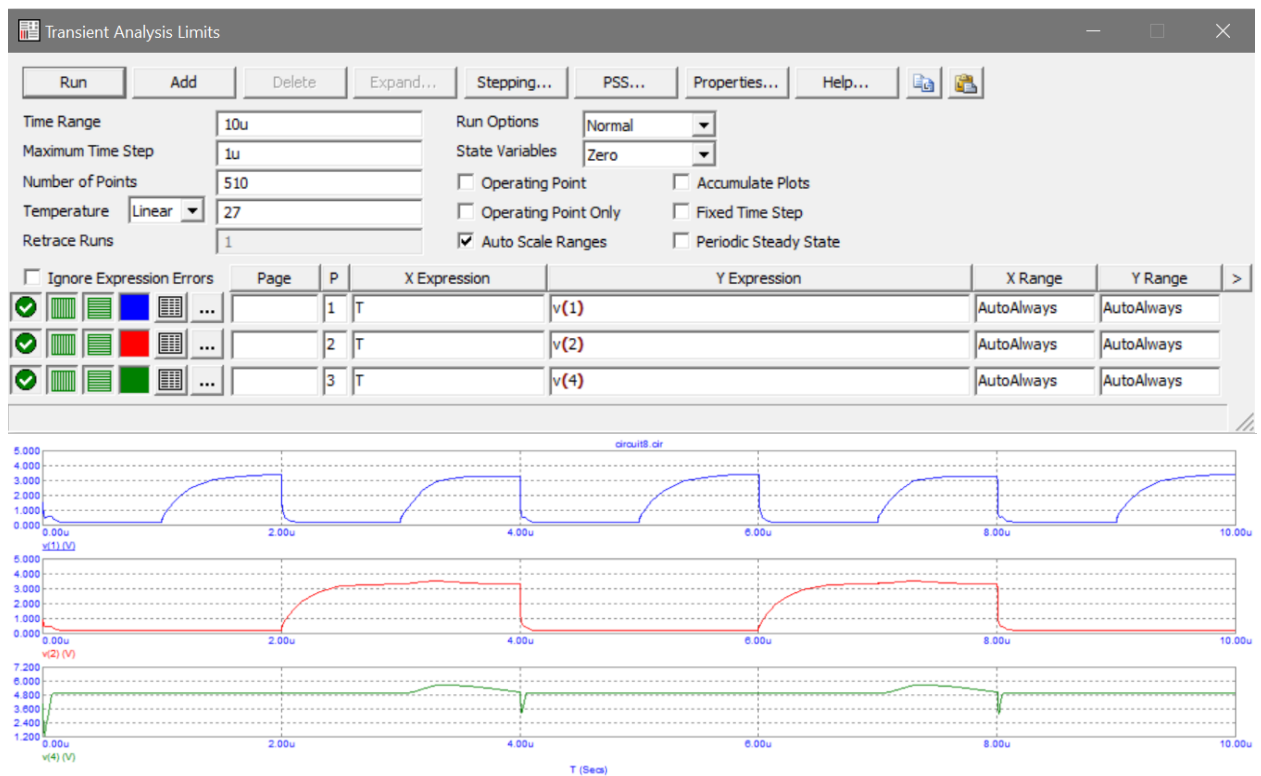
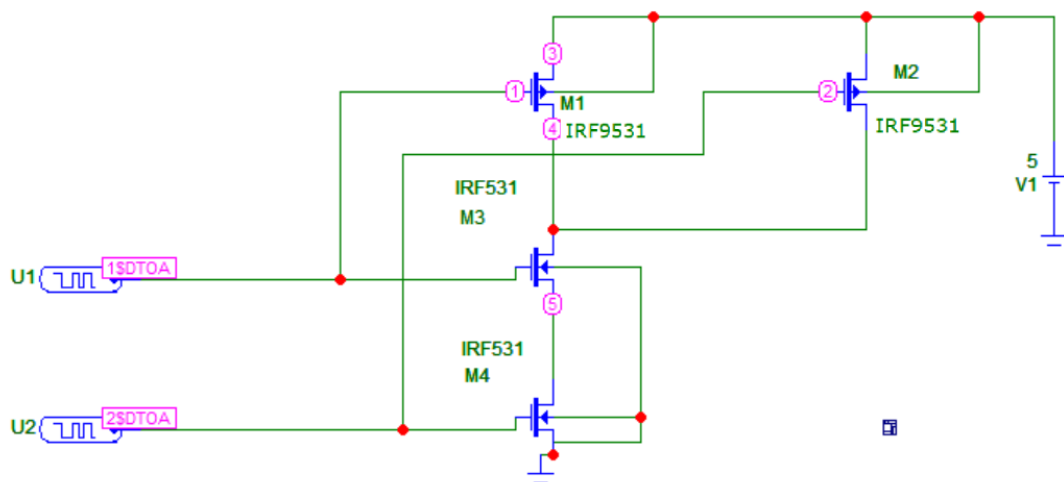
Тогда время задержки  $T_{\text{зад}} = (t_{10} + t_{01}) / 2 = (31 + 11) / 2 = 21\text{н}$

При длительности импульса примерно в 400н

Для исследования передаточной характеристики комплементарной пары транзисторов была использована следующая схема:



Получены передаточные характеристики для значений напряжения источника 5, 3 и 1 В. При напряжении источника 5В транзисторы открываются при значении входного напряжения = 1.5 В. Значение максимального тока через комплементарную пару равно 6.250  $\mu$ A. При напряжении источника 3В транзисторы уже открыты. Значение максимального тока через комплементарную пару равно 3.750  $\mu$ A.



На первом графике входные сигналы: 0 - 1 - 0 - 1 - 0 - 1 - 0 - 1 - 0 - 1

На втором графике входные сигналы: 0 - 0 - 1 - 1 - 0 - 0 - 1 - 1 - 0 - 0

На третьем графике получились сигналы: 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1

Это не может быть правильно, результат должен был быть: 1 - 1 - 1 - 0 - 1 - 1 - 1 - 0 - 1 - 1