Filip Gajewski 236597, Andrzej Gierlak 236411 09.05.2019

Raport projektu z Organizacji i Architektury Komputerów

Temat: Projekt i implementacja procesor liczącego na liczbach zespolonych

## Osiągnięcia

 Zaprojektowanie i zaimplementowanie działającego 8 bitowego procesora. CPU posiada 4 rejestry ośmio bitowe swobodnego dostępu dla użytkownika do przechowywania w nich wartości lub adresu do pamięci RAM. Dane oraz instrukcje dla procesora znajdują się w tym samym obszarze pamięci, to od programisty zależy które dane gdzie się znajdą.

Ośmio bitowa instrukcja procesora jest zbudowana w następujący sposób:

- najstarszy bit decyduje czy instrukcja jest instrukcją dla ALU albo instrukcją do pamięci(zapis, odczyt, zmiana adresu aktulanej instrukcji w pamięci)
- o trzy kolejne bity kodują konkretną instrukcje dla ALU lub pamięci
- o cztery najmłodsze kadują adresy dwóch rejestrów swobodnego dostępu
- Zaprojektowanie i zaimplementowanie ALU wykonującego dodawnie, odejmowanie, mnożenie, dzielenie
  na liczbach zespolonych. ALU przyjumje na wejścia cztery ośmio bitowe rejestry. Dwa z nich przechowują
  rzeczywiste części dwoch liczb zespolonych a kolejne dwa urojone części tych liczb.

## **Plany**

• Dostosowanie obecnego projektu CPU do działania na liczbach zespolonych.

Wstępne pomysły na realizację tego celu to:

- "poszerzenie" 8 bitowej instrukcji procesora oraz dodanie dodatkowych rejestrów swobodnego dostępu
- o zwiększenie liczby rejestrów tymczasowych obsługujących działanie ALU z jednego do trzech tak samo z akumulatorami wyjściowymi
- zwiększenie maksymalnej liczby kroków stepper w skecji kontrolnej