# 2022 Digital IC Design Homework 1

```
NAME
            王梓帆
            N26114976
Student ID
                       Functional Simulation Result
                           Stage 2
                                         Pass
                                                    Stage 3
  Stage 1
               Pass
                                                                  Pass
                                 Stage 1
        # ------Stage 1 : 1-bit ALU Simulation-----
        # --And Operation--
        # Pass!
        # --Or Operation--
        # Pass!
        # --Nand Operation--
        # Pass!
        # --Nor Operation--
        # Pass!
        # --Add Operation--
        # Pass!
        # --Sub Operation--
        # Pass!
        # --Slt Operation--
        # Pass!
                                 Stage 2
# ------Stage 2 : 8-bit ALU bitwise operation Simulation-----
# --And Operation--
# Pass!
# --Or Operation--
# Pass!
# --Nand Operation--
# Pass!
# --Nor Operation--
# Pass!
```

### Stage 3

## **Description of your design**

這次的作業主要是要讓我們學習該怎麼使用 RTL Code 來實作一個 1bit ALU, 並使用自己做的 ALU 接成一個 8 bit 的 ALU 電路。

### Stage 1:

在做 1 bit ALU 電路的時候,主要就是將電路的行為,依照 spec.的規範來做出硬體電路。首先,在讀取輸入 a、b 後,要先依照 Ainvert 與 Binvert 的訊號,來判斷是否要將輸入反向,接到自己設的 a\_temp 與 b\_temp。接著依照 op 來判斷要進行那些運算,op 為 2'b00 時,將判斷過的 a\_temp 與 b\_temp 做 AND 與 NOR 運算,而 NOR 則是依據迪摩根定理,由兩個反向後的輸入接上 AND 閘完成;op 為 2'b01 時,做 OR 與 NAND 運算,NAND 與 NOR 同理,是依據迪摩根定理,由兩個反向後的輸入接上 OR 閘完成;op 為 2'b10 時,輸出為 a\_temp 與 b\_temp 進入全加法器後的結果;op 為 2'b11 時,則將輸出的 result 接上輸入的 less 訊號。最後在 op case 的外面,會將 c\_out 與 c\_in 做 xor 運算,傳到 overflow 並輸出,c\_out 則為經過加法器後的 c\_out\_temp,set 則是經過加法器後的 result\_temp,完成 stage 1 的結果。

#### Stage 2 跟 3:

Stage 2 跟 3 要做到的,是將前面設計好的 1bit ALU 串接成一個 8bit ALU,基本上就是照著作業給的電路圖接,比較麻煩的是要透過 MSB 的 overflow,判斷最後是否要將 MSB 的 set 傳給 LSB 的 less,作業給的規格如下:

STATE ALL AND A	
1110	'Sl1 > Set less than , 32 4 tr op = 2'b11
	40果減免是負的,set 署等於1
	(ess 31 3/10 % 1 1 2 1 yesu t
Whi Q	中果城武物界是夏时,0000000
11/1/ 0	
1/1/10	177 4 4 7 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
11/1/1	
MIN O	
11/1/1/19	M 5 0 by set 3 p 3 kg, to 15 6 6 5 1 6 9 5 2 m
	24 132 310 11) b 3 J OVER 110W 210J 32
	以4 bit 自为主教主教教例
11/1/1	一多~)的海流主
我以 4 位元的加法模擬作業中組合電路 Comb 的輸出,發現真值表如下圖:	
ALU7_set   overflow   ALU0_less	

1 | 1 | 0

判斷其為一個 xor 閘。

另外,電路中還有將輸出的 result 陣列接上一個 NOR 閘,如果所有線都是 0,則 zero 訊號拉起。