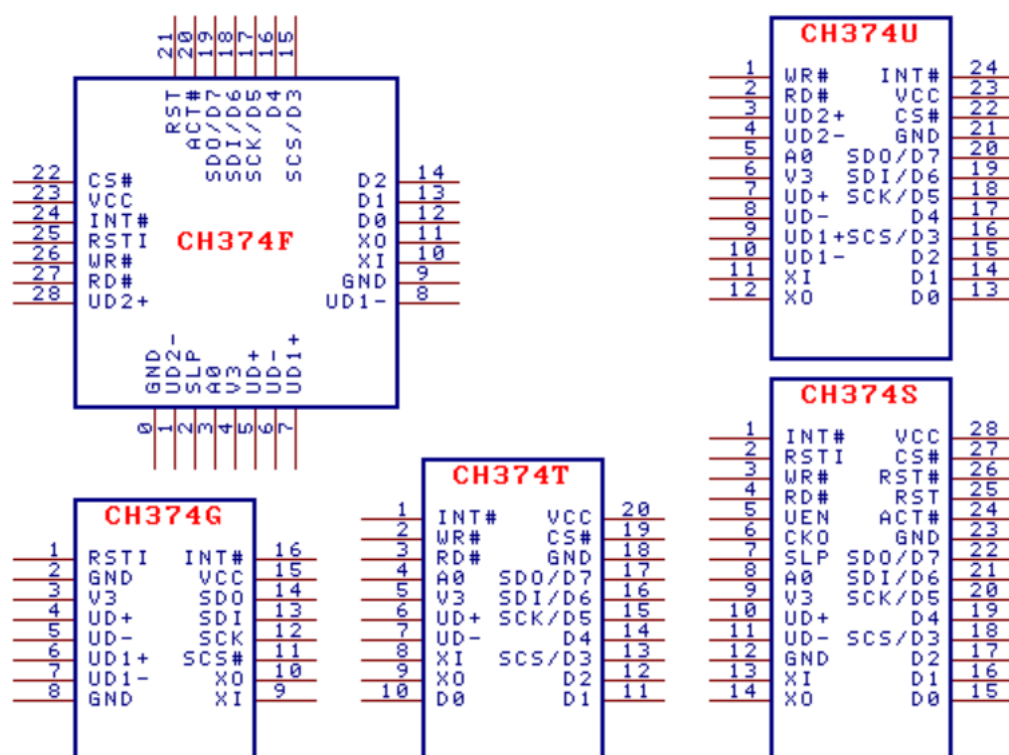


## 封装



封装的详细尺寸请参考 PACKAGE. PDF

PROEL 软件可以参考 CHXXXPCB. LIB (PCB 封装名称 SS0P24), CHXXXSCH. LIB.

芯片连接图请见 CH374DS1. PDF 中 8.4 节说明.

关于电源部分连接说明请见 6.4 节末尾. 电源方式分 5V 和 3.3V 两种接法

## 两种评估板 VCC 插针供电必须都是 5V

CH374 芯片支持5V和3.3V电源电压, 区别为如下:

**当使用5V工作电压时,**CH374 芯片的VCC引脚输入外部5V电源,VCC引脚推荐电容参数为0.1uF 电容。并且V3引脚应该只对地外接容量为0.01uF到0.1uF左右的电源退耦电容, 不可连接到外部3.3v电气网络, 退耦电容尽量靠近引脚且接地良好。

**当使用3.3V 工作电压时,**CH374芯片的V3引脚应该与VCC引脚相连接, 同时输入外部的3.3V 电源, 并且与CH374芯片相连接的其它电路的工作电压不能超过3.3V, 对地外接0.1uF的退耦电容, 退耦电容尽量靠近引脚且接地良好。

## 低功耗设置1

在外部无USB设备时, 建议设置寄存器位BIT\_CTRL\_USB\_POWER 为1 关闭电源调节器以节电 (从40uA 到15uA, 睡眠电流节约63%)

## SPI 模式接线

CH374 与 MCU, CPU 通过 SPI 接口连接时, 最大支持 28MHZ 的 SPI 时钟, 连接方式如下:

CH374	数据/信号方向	MCU/CPU
SCK	<-<-<-<-<-<-<-<-<-<-	SCK
SDI	<-<-<-<-<-<-<-<-<-<-	MOSI
SDO	->->->->->->->->->-	MISO
CS	<-<-<-<-<-<-<-<-<-<-	CS

解释：

SDI 为 CH374 的数据输入引脚应连接 MCU 的数据输出引脚

SDO 为 CH374 的数据输出引脚应连接 MCU 的数据输入引脚

WR，RD 引脚接地，即为 SPI 模式

## 关于中断说明

CH374 芯片INT#引脚输出的中断请求默认是低电平有效(某些边沿触发中断的单片机在过去芯片中断引脚中断状态的时候可能有问题)，可以连接到单片机的中断输入引脚或普通输入引脚，单片机可以使用中断方式或查询方式获知CH374 的中断请求。为了节约引脚，单片机可以不连接CH374 的INT#引脚，而直接查询CH374 的中断标志寄存器REG\_INTER\_FLAG 获知中断。

注：linux主机驱动使用的是中断方式，也即必须将CH374的中断引脚连接到CPU的支持中断的IO口上。中断号irq的获取一般有2种方式：

- (1) dts文件中指定，然后驱动中获取该中断号；
- (2) 驱动代码中通过指定函数接口获取，如：gpio\_to\_irq函数；

验证方法：

驱动默认在ch37x\_probe函数中申请中断：

```
devm_request_threaded_irq(&spi->dev, spi->irq, ch37x_irq_handler,
ch37x_irq_thread_handler,
IRQF_TRIGGER_LOW| IRQF_ONESHOT, "spi-ch37x-hcd", hcd);
```

当发生中断时，对应的服务函数ch37x\_irq\_thread\_handler会被调用，可以外部给相应引脚低电平脉冲用于测试中断功能是否正常；

## PCB 布线要求：

USB 为差分信号，要求 UD+，UD-平行走线，尽可能缩短 CH374 的 UD+，UD-与 USB 座之间的连线，减少过孔，UD+，UD-两侧布置 GND 铺铜。

为了保证时钟的稳定和提高抗干扰能力，建议电源地，USB 信号地，CH374 的 GND (PIN21)，时钟地（晶振谐振电容的 GND），尽量保持单点接地，大面积 GND 铺铜，多过孔，减小高频阻抗。

关于USB 芯片的电路及PCB 设计的重要注意事项详细参考README文档。

VCC 引脚上的 100nF 电容尽可能的靠近芯片

## CH374 的 SPI 连接测试：

将 ch37x\_hcd\_driver SPI 转 USB 主机驱动移植到 linux/安卓系统后：

需要确认 init\_ch37x\_host 函数执行的初始化结果是否正常，以此来确定 SPI 连接通讯是否

OK；正常状态下各寄存器输出结果：

REG\_INTER\_EN:0x03

REG\_SYS\_CTRL:0x40

REG\_USB\_SETUP:0xc0

REG\_HUB\_SETUP:0x00

若寄存器输出异常，可以用逻辑分析仪或示波器抓取 SPI 通讯波形，确定读写流程。

## UEN 引脚注意点

部分封装的 CH374 外部有 UEN 引脚，UEN 引脚的电平状态和芯片 REG\_SYS\_CTRL 寄存器的 BIT\_CTRL\_OE\_POLAR 位需要匹配，否则 USB 接口功能将不使能。

## 外接晶振注意点：

CH374 可以选择外接 12M\24M 晶振，默认是外接 24M 晶振，如果需要外接 12M 晶振，需要修改 REG\_SYS\_CTRL 中 BIT\_CTRL\_CLK\_12MHZ 位，此位不匹配将导致 USB 无法使用。

## 测试芯片是否工作正常，USB 口是否正常：

1、地址 40H 地址主机发送缓冲区寄存器读写无误，多种读写测试组合：

①写入 A->读出 A；②写入 A->写入 B->读出 B；③写入 A->读出 A->读出 A

2、在设备插入后，REG\_INTER\_FLAG 寄存器 BIT\_IF\_DEV\_ATTACH 位是否置 1（检测到设备接入），如果没有置 1，用万用表测试 UD+、UD-两根数据线的电平状态，主机默认下拉，接入设备后会有一根线上拉（UD+上拉全速，UD-上拉低速），检测到这个上拉次位应该置 1。建议用键盘鼠标的简单设备进行测试，或者直接将两根数据线其中一根和 3.3v 碰一下，也能模拟设备接入这一动作。

3、速度失配：374 自身速度是否切换成功

4、检测连接正常，但是通讯始终失败，关注 USB 两根数据线是否接反，导致速度匹配、数据都出了问题。其次注意主机是否在发送 SOF 包，防止设备挂起。