电 子 科 技 大 学

专业学位研究生学位论文开题报告表

攻读学位级别： □博士 ☑硕士

培养方式： ☑全日制 □非全日制

专业学位类别及领域： 仪器仪表工程

学 院： 自动化工程学院

组 号： 第6组

姓 名： 邹凌雯 蔡文韬 蒋洪俊

论文题目： 基于DDFS的调制信号合成

模块设计

校内指导教师： 刘科

校外指导教师：

填表日期： 2022 年 3 月 29 日

电子科技大学研究生院

1. 学位论文研究内容

|  |  |  |
| --- | --- | --- |
| 课题类型 | | □应用基础研究 ☑应用研究 |
| 课题来源 | | □纵向 □横向 ☑自拟 |
| 学  位  论  文  研  究  内  容 | 学位论文的研究目标、研究内容及拟解决的关键性问题（可续页）   1. 研究目标   由于直接频率合成(DDFS) 技术具有频率转换速度快、相对带宽宽、频率分辨率高以及波形稳定等优点，已经广泛用雷达、通信、导航、遥控遥测、电子对抗以及现代化的仪器仪表工业等领域[1]。基于DDFS的信号发生器则具有很高的频率稳定度，它可以输出多种波形，有宽而准确的输出电平调节，有较宽的频率输出范围，较小的频率间隔。因此拥有广泛的应用前景。本论文的目的是设计完成调制信号发生模块。该模块能够实现调幅、调频、调相等多种调制方式；同时分析设计参数与调制参数之间的关系并测试验证；最后完成上位机（PC端）显控界面，并能与模块进行通信控制。  调制信号发生模块主要指标：  （1） 载波频率：100kHz — 10MHz  （2） 调制波频率：1Hz — 10kHz  （3） 载波波形类型：正弦、三角、方波（50%占空比）  （4） 调制波形类型：正弦、三角、方波（50%占空比）  （5） 调制类型：AM、FM、PM、FSK、PSK、ASK   1. 研究内容   本文设计了一种基于DDFS的调制信号发生模块。该模块能够实现调幅、调频、调相等多种调制方式。设计主要包括硬件设计和软件设计两部分。软件设计主要是使用 Verilog进行编程，实现FPGA 逻辑电路，包括相位累加器、波形存储器等，以及通过Qt 设计了上位机显控界面实现对模块的通信控制。硬件设计主要分为电源模块、时钟产生电路、FPGA逻辑模块（DDS逻辑、驱动控制逻辑）、JTAG模块、DA转换模块、低通滤波器模块、串口模块。本文主要研究内容为：   1. 研究DDS技术的研究背景及意义，并且对国内外的研究现状和研究态势做详细分析。 2. 研究调制信号发生模块的逻辑设计。分析课题的设计指标，研究DDS模块的内部原理以及设计思路, 之后对信号调制(AM、FM、PM、FSK、PSK、ASK)进一步的分析和实现。然后根据指标选择DDS、FPGA以及UI显控界面的设计方案，最后得到整体的设计思路。 3. 研究实现硬件的设计方案。完成硬件电路设计包括电源模块、时钟产生电路、FPGA逻辑模块（DDS逻辑、驱动控制逻辑）、JTAG模块、DA转换模块、低通滤波器模块、串口模块。 4. 研究实现显控界面的设计与程序的编写，实现了通过上位机对输出波形类型、频率、相位、幅度、调制方式进行控制。完成FPGA的 DDS内部 Verilog语言逻辑设计 5. 测试结果与分析。对完成的调制信号发生模块进行测试，测试分析设计参数与调制参数之间的关系。 6. 拟解决的关键性问题 7. 上位机软件编写。 8. FPGA逻辑电路设计。 9. 分析设计参数与调制参数之间的关系。 | |

1. 学位论文研究依据

|  |
| --- |
| 学位论文的选题依据和研究意义，国内外研究现状和发展态势；选题在理论研究或实际应用方面的意义和价值；主要参考文献，以及已有的工作积累和研究成果。（2000字）   * 1. 论文的选题依据和研究意义   现代社会已步入信息时代，在各种信息技术中，信息的传输及通信起着支撑作用。电子技术的蓬勃发展推动了通信、雷达、测控、电子对抗等很多领域的发展，信号源作为一种电子测量工具在这些领域中起着不可替代的重要作用。与传统的信号发生器相比，现代化的电子技术对信号源性能和其他各个方面的要求都非常高。不仅要求它来产生正弦波、三角波、方波、基带调制信号，还要求其频率稳定度和准确度高，频率改变方便，而且还要求可以产生任意波形，输出不同幅度的信号等[2]。信号发生器一般有以下三点用途:一是波形的产生，作为信号的输入；二是在信号的分析和比较应用方面作为参考源来使用；三是信号仿真，仿真分析某些干扰信号。随着电子信息时代的不断推动向前发展，工业上对于信号发生器的功能和性能的要求也逐步提高，所以设计出高性能的信号发生器显得尤为重要。  传统信号发生器的设计是将软硬件集成在一起，其硬件结构灵活性差，不易后续改进升级，同时软件系统程序难以移植，不可修改。另外，计算机技术和嵌入式技术的联系日益紧密，使信号发生器越来越多与计算机相结合。在测量领域，传统信号发生器提供的通信接口难以匹配计算机接口，这给以计算机辅助控制信号的场景带来不便。因此，发展与现代计算机接口对接更适合的信号发生器成为当务之急。随着电子设计自动化技术的快速发展以及芯片功能和容量得到很大提升，这些变革为新式数字测量仪器带来新的发展机遇，促使以模拟电路技术为主导的传统信号发生器逐渐被数字电路技术为主导的现代信号发生器所代替，产生的信号在质量上比以前有明显改善。  早期的频率调制技术为锁相频率合成技术利用锁相环的原理，如图2.1所示，基本锁相环电路包括输入端的鉴相器、环路低通滤波器以及用变容二极管实现的VCO压控晶体振荡器。其中频率的控制是通过压控振荡器来完成的。    图2.1 锁相环原理图  现代电子通信领域最常见的频率合成调制技术是基于锁相环的模数混合式结构的，相比传统的锁相环电路的改进之处是在输入端用数字鉴相器来代替传统的模拟鉴相。由于具有较好的窄带跟踪特性，可以将带宽做到很宽，而且其具有很低的相位噪声和杂散，以及能够产生任意频率，此外还有低功耗和低成本等优势。但是它的缺点也很明显，频率响应速率不快频率分辨率达不到很高等。  电子设计实验用到的激励信号源通常是由函数信号发生器提供。但往往难以兼顾宽频带、宽幅度范围和低谐波失真，因此需要自行设计信号源实现既定信号输出。基于直接数字频率合成DDFS(Direct Digital Frequency Synthesize)技术，依据调制信号相关原理，设计出一种基于DDS的正弦信号发生器，能够得到低失真的宽带正弦波以及各种调制信号。其带负载能力强，可以满足多方面需求，发展前景良好，可广泛应用于工程领域。在现有条件下，该技术与其他技术相比具有独特的优势，其占用频带宽、转换速度快、分辨率高和相位连续，可实现对信号参数的参数控制。因此，高速信号发生器多采用这一技术来产生可变频的载波信号、各种类型调制信号以及用户自定义的有限带宽任意信号，也为各个领域提供稳定、准确、可靠的测试信号。  直接数字频率合成(DDS)是一种基于相位累加的方法来实现的技术。它的本质原理是通过对一个周期内的相位值量化之后再采取频率合成方法，把连续的模拟信号通过采样定理转换为离散的数字信号。直接数字合成技术的组成结构主要包括N位相位累加器、ROM信号波形存储表、DAC数模转换器以及后级低通滤波器。其中振荡器每经过一个时钟周期就会在相位累加器中相加计算一个相位值，然后通过该相位值查找ROM波形表中的地址值，之后把该地址值对应的量化幅度值映射到DAC输出端，通过低通滤波器后就得到输出的波形信号[3]。DDS频率合成从70年代开始发展的模拟式，到后来的锁相式，再到现如今的直接数字式，体现了电子设备对性能的要求不断提高。同时，直接数字式(DDS)也应其体积小、灵活度高等特点逐渐成为发展趋势。   * 1. 国内外发展现状   信号发生器作为一种最普遍的电子仪器仪表，在当今电子电路中应用广泛。其主要利用DDS(直接数字频率合成)技术。DDS技术是一种新的数字频率合成原理[5]。它主要是从相位累加的角度合成所要得到的波形。  DDS技术第一次是几个美国的学者在1971年提出的。但是由于那个时候的发展技术和某些制造工艺水平的约束，直接数字频率合成技术仅仅只是在一些理论方面做了探讨，并没在实践方面应用[5]。最近几十年来，随着大规模集成电路的发展，FPGA技术的出现以及对直接数字频率合成技术的深一层次的研究，才能让DDS发展迅速。在一般应用上，由于DDS有产生的频率快，精度高，可控能力强等优点，被广泛应用与电子测量，通信等领域.。DDS信号源更多地被应用与高校师生的调试和仿真。  随着21世纪信息时代的到来，我国也开始研究DDS函数信号发生器，并在这方面获得了不错成就。尤其是在通信系统，航空航天测控领域，高校科研方面取得了进步。我国正跨入信息时代。  现阶段随着FPGA技术的不断发展和广泛使用，DDS信号发生器逐渐渐入大众的视野。函数信号发生器普遍采用FPGA技术来实现频率的合成，与传统直接用DDS集成芯片相比可控度和灵活度更高。但是FPGA的倍频后的频率关系必须满足输出最高频率的要求。依据采样定理理想最高频率是输出的2倍频，但实际使用中更高。所以选择的DAC芯片必须考虑到最高频率问题。  在现今通信电子、航空航天、电子对抗、遥感等领域的发展中，函数信号发生器的作用不可替代，并且随着全球半导体技术和射频微波电路的不断发展，函数信号发生器一定会不断地完善。  中国在研制信号发生器领域得到了令人振奋的成果，但与此同时，从总体方面评价来看，我国目前能够产出的波形发生器在种类、性能等方面，与国外同类产品比较而言，存在不可忽视的差距。综上所述，对于这类产品的研制应加快步伐，同时在电子技术领域，正弦信号发生器被视作电子仪器中的最基本仪器。这类仪器，在电子通信、信号对抗、航空电子、测控系统等各个专业领域中，被广泛应用。在通信技术的飞速发展过程中，提出的对于正弦信号发生器在性能方面的要求也愈来愈高，例如较快的转换速率和较高的频率稳定度，以及对双通道信号源的频率要相同并且相位差要正交。在数字信号处理技术大力发展时，集成电路技术也在持续发展中，使得直接数字频率合成(DDS)技术被应用于也越来越多的领域。DDS技术有许多优点，特别是体现在频率转化率、分辨率、稳定性和相位连续性等方面。  在1980年后，不同国家的各个公司都在开发高性能的DDS芯片。主要包括亚德诺、德州仪器等公司，比如AD9834, AD9854, AD9951, AD9910等。这些芯片能够产生的最高频率都大于30MHz，其输出还具有通信信号的调制功能。并且这些芯片都是通过流水技术来提高其输出的频率以及频率分辨率。由于这些芯片大多数内部没有集成相应的算法，所以在输出杂散方面就比较不利。可编程门阵列(FPGA)技术在集成度方面比传统的数字电路更高，并且内部集成了大量的静态存储块，在开发过程中提高了其灵活度、提高了系统的开发周期和开发效率。可编程片上系统(SOPC)是在FPGA的基础上，内部嵌入了核心处理器。包括硬件ARM Cortex A9、软件NIOS 11, 8051等处理器，并且内部具有乘法器能够实现自定义的算法，使得其在系统控制方面变得越来越灵活。  基于FPGA实现的DDS信号发生器和以前相比有着灵活的接口和控制方式，并且可以在内部ROM中导入任意需要输出的波形，以及可以通过PC上位机界面的程序进行任意波形的切换。现如今，以FPGA为核心的DDS信号发生器扮演着重要的角色，在电子信号领域的应用也愈来愈广泛。 |
| * 1. 主要参考文献  1. 邢磊. 基于CORDIC算法的DDS信号发生器设计与实现[D].西安科技大学,2019. 2. 朱健,顾军,朱卫国.宽带频率捷变和复杂调制信号发生器的设计[J].电子测量技术,2019,42(02):52-57. 3. 杨东霞,巨永锋.基于FPGA和DDS的数字调制信号发生器设计与实现[J].电子设计工程,2013,21(06):90-93. 4. 林徐镔. 基于SOPC的高精度DDS信号发生器优化设计[D].电子科技大学,2020. 5. 贺理. 基于FPGA的直接数字频率合成器研究[D].苏州大学,2016. 6. 巩佳宁. 低杂散任意波形发生器硬件电路设计[D].电子科技大学,2021. 7. 金芳,杨强.基于DDS的调制信号发生器的设计[J].世界电子元器件,2006(06):54-55. 8. 李蓬勃. 基于DDS的高速任意信号发生器设计[D].北京交通大学,2019. 9. 黄昌黔. 任意波形发生器显控软件的可测性提升方法及其实现[D].电子科技大学,2020. 10. 朱海鹏. 0～10GHz任意波形发生器关键技术研究[D].西安电子科技大学,2020. 11. 宋祖国. 基于DDS的调制信号发生器的FPGA设计与实现[D].东北大学,2015. 12. 肖玉林,刘子揆.基于FPGA的调制信号发生器设计研究[J].中国无线电,2017(04):63-65+73. |

1. 学位论文研究计划及预期目标

|  |
| --- |
| 1.拟采取的主要理论、研究方法、技术路线和实施方案（可续页）   * 1. 主要理论      1. 直接数字频率合成技术   直接数字频率合成技术（Direct Digital Frequency Synthesis，DDFS），一般可以简称为DDS，该技术是从相位概念出发通过数字手段直接合成所需波形（例如正弦波，方波等）的一种频率合成技术。直接数字频率合成技术的理论基础是奈奎斯特采样定理。对一个模拟信号信号进行采样，信号频率为 , 如果以不小于  为信号中的最高频率) 的采样速率对  进行等间隔采样, 得到离散的采样数据 , 这样原始信号  采样到的信号  就可以保留原始信号的完整信息[1]。  DDS系统由四部分组成，相位累加器（PA)、波形查找表（ROM)、数模转换器(DAC)、低通滤波器(LPF)。系统结构如图3.1所示。  图3.1 DDS基本结构  在 DDS 系统中, 相位累加器是由一个  位加法器和一个  位寄存器构成, 其功能 是完成相位累加并将数据存储。相位累加器输入的相位增量又称频率控制字 , 表示为  。其中  为系统基准时钟,  为输出信号的频率。  ROM查找表中存储的是输出信号相位对应的信号幅度值，也称为相位幅度数据表。在时钟信号触发时，相位累加器的输出作为ROM表的寻址地址，从ROM数据表中读出相位对应的幅度值。N位的相位累加器对应的个相位累加值。  频率控制字 K用二进制编码表示，作为累加器的输入，即每次相加的相位增量。  DDS实现的工作过程是：在基准信号 脉冲作用下，频率控制字 K与寄存器的值进行相加，其结果存到寄存器中，并将得到的累加值反馈到全加器为下次相加作准备，从而实现不断累加的功能。将累加值作为波形的相位值，作为波形存储器的数字序列对 ROM寻址，ROM根据相位码输出相对应的幅度值，经数模转换器后得到阶梯形模拟信号，再通过低通滤波器进行滤波，输出平滑的模拟信号波形。 |
| * + 1. 信号调制        1. 调幅（AM）   调幅就是利用调制信号去控制高频载波的振幅，使其按调制信号的规律而变化的一种调制方式。调制信号m(t)叠加直流后与载波相乘就可以得到调幅信号。假设基带调制信号为, 频谱为 , 冲击响应为 , 即滤波器, 是全通网络, 载波信号为 。AM信号的时域和频域表达式分别为  (3-1)  (3-2)   * + - 1. 调频（FM）   幅度调制属于线性调制。非线性调制(角度调制)包括频率调制(FM)和相位调制(PM)，它们分别是通过高频载波的频率或者相位来传输信息的，但是幅度是保持恒定的。由于频率和相位之间存在微积分的关系，所以调频和调相之间存在着密切的联系。角调制的一般表达式为:  (3-3)  频率调制是指瞬时频率偏移随调制信号m(t)的变化而线性变化，设调制信号为单一频率正弦波，即，则得到调频信号为：  (3-4)  该等式中 为调频指数, 表示是大的相位偏移。  (3-5)   * + - 1. 调相（PM）   相位调制是指载波的振幅不变，载波的瞬时相位随着调制信号的大小而变化，实际上是载波瞬时相位偏移与调制信号成比例变化。  (3-6)  式1.6中瞬时相位为，瞬时相位偏移为。是调相灵敏度也叫调相系数。  最大相位偏移 。调相信号的产生分为直接法和间接法。将从 直接对载波相位过行调制称为直接调相，如果对先微分,后进行频率调制.得到的也是调相信号,称为间接调相。由于相位调制器的调制范围不大,所从直接调相和间接调频常用于窄带调制的情况，间接调相和直接调频常用于宽带调制的情况。   * + - 1. 振幅键控（ASK）   振幅键控（ASK）是用即利用数字基带矩形脉冲去控制高频载波的幅度，对于二进制的数字基带脉冲信号，调制过后的信号就是数字信号与载波信号相乘,这样得到的信号叫做BASK,又称2ASK信号，当BASK的二进制数字基带信号的状态为1时，输出就是载波的幅度，当其状态为0时，输出信号幅度为0，公式为:  (3-7)  (3-8)  其中  是基带信号的序列,  是 0-1 脉冲,  是发送的脉冲间隔, 是0-1脉冲基带信号。2ASK 产生的原理框图如图 3.2所示:    图3.2 ASK信号产生原理框图   * + - 1. 频率键控（FSK）   频率键控信号（FSK）是用数字基带信号的状态去控制载波的频率。其中二进制频率键控信号（BFSK)，又称2FSK信号，当BFSK的二进制数字基带信号的状态为 1 时, 输出的波形为载波的频率 ; 状态为 0 时, 输出的波形为载波的频率  的表示公式如下所示:  (3-9)  其中  为输出的 BFSK 信号,  是发送的码元间隔,  和  分别为两个载 波的不同角频率。   * + - 1. 相位键控（PSK）   相位键控 ( PSK) 是利用数字基带信号控制载波的相位。其中二进制相位键控 信号（BPSK）, 又称为 2PSK, 当 BFSK 的二进制数字基带信号的状态为 1 时, 其输出已调波的相位与载波的相位同相; 数字基带信号的状态为 0 时, 输出已调波的相位与载波相位反相。产生这种信号的方法是先将单极性数字基带信号通过电平转换变成双极性的数字脉冲序列信号, 然后与载波信号进行乘法运算, 正极性时载波相位不变, 负极性时载波相位相反。BPSK 的表示公式如下:  (3-10)  其中  为输出的 BPSK 信号,  是发送的码元间隔, 当  取值不同时, 对应的已调波的相位不同。   * 1. 设计方案      1. DDS模块方案   根据课题要求，需要自行设计DDS模块，而DDS模块又由信号产生模块和信号调制模块组成。其中信号产生模块要能产生正弦波、方波和三角波，并且频率、相位和幅度能连续可调。信号调制模块能够实现调幅（Amplitude Modulation，AM）、调相（Phase Modulation，PM）、调频（Frequency Modulation，FM）、幅度键控、相位键控和频率键控。  方案一：采用专用的DDS芯片，如ADI公司的集成DDS芯片AD9951，AD9951是一款拥有400MSPS，内部集成14位高速DA转换器的集成DDS芯片。该芯片内部集成了相位累加器、频率控制字，相位控制字，正弦ROM函数表。同时芯片内部还拥有最大20倍频的PLL锁相环。输出的最大波形频率理想状态下能达到200MHz，根据采样定理来算，实际输出波形也能达到160MHz，完全能满足本课题的输出要求。  方案二：采用以FPGA为核心，用Verilog HDl硬件描述语言来设计DDS模块。FPGA替代传统的DDS集成芯片，在内部构造硬件逻辑电路，通过仿真和调试来实现波形的产生和变化。FPGA要设计的逻辑电路包括相位累加器，ROM波形发生表和信号调制模块等。  通过选择合适的芯片，上面两种方案都能达到本课题的设计要求。专用DDS芯片具有频率范围广、波形较好等特点，但也存在控制不灵活、功能单一、性能固定以及外围电路比较复杂等缺点。利用FPGA来实现DDS模块，可以将各部分功能模块化，实现多种波形输出和多种调制模式，设计更加灵活，减轻了硬件电路的复杂度。综合考虑成本、系统灵活性等因素，决定用方案二来实现DDS模块。   * + 1. 显控界面   要对波形类型、频率、相位、调制方式等进行控制，需要设计上位机显控界面，并通过一定通信协议与下位机进行通信控制。   * + - 1. 图形界面   QT是Haavard Nord（奇趣科技CEO）和Eirik Chambe-Eng开发而成的，它是一种基于多语言（C++，C#，Python等）的图形用户界面应用程序框架。QT的优点包括以下几方面：  优良的跨平台特性：QT跨平台兼容性能强大，能都允许在Windows，Linux，Unix，Android，iOS以及嵌入式GUI，并且容易扩展，可以满足一次开发，多平台使用。  面向对象编程：由于QT利用C++来实现，故其在封装机制和面向对象上编程优势大，面向对象的继承和多态在可重用性方面有较大的优势，而且易于开发者开发。  丰富的API接口：QT包含了多达200多个以上的C++类，其封装了C++的一些类，包括QString，Qout等。  并且QT开发工具多种多样，如QT Creator、QT Designer、QT Assistant等。综上所述，本课题将采用QT来完成上位机图形界面的实现。   * + - 1. 功能设置   上位机显控界面主要实现两大功能：串口设置以及信号设置。串口设置主要设置端口号以及波特率。而信号设置功能较为复杂，主要包括载波波形设置、调制波形设置、调制类型设置以及对应的波形频率、幅度以及相位设置等，信号设置功能图如图3.3所示。并且由于不同调制方式的原理不同，不同的调制功能需要设置的参数也将不同，比如进行2FSK调制时需要输入两个载波频率值，其他数字调制只需要输入一个频率值和基本信号频率即可。    图 3.3 信号设置功能框图   * + 1. 硬件整体方案设计   本课题设计的DDS调制信号合成模块是以FPGA为核心实现的，整个硬件设计分为电源模块、时钟产生电路、FPGA逻辑模块（DDS逻辑、驱动控制逻辑）、JTAG模块、DA转换模块、低通滤波器模块、串口模块。整个硬件系统方案如图3.4所示。电源模块为系统中各器件供电，时钟产生电路用晶振作为芯片输入时钟，送入FPGA以驱动后续模块。串口模块主要实现下位机与上位机之间的通信，接收上位机传输的各设置参数，再送入到FPGA中。在FPGA中实现DDS模块以及信号调制模块啊，DDS逻辑模块由相位累加器和ROM波形查找表构成。FPGA通过JTAG接口与编程调试软件通信。DAC模块则接收来自FPGA的调制信号的输出数据，之后通过一个低通滤波器吧DAC输出波形中的高次谐波滤除，得到产生的波形。    图 3.4 硬件系统结构框图 |
| 2.研究计划可行性，研究条件落实情况，可能存在的问题及解决办法（可续页）  本课题需要的硬件及软件设计平台有：  硬件：计算机（工控机），FPGA、DAC等  软件：QT、Vivado、Modelsim、Matlab等  仪器：示波器、稳压电源、万用表、信号源等等  以上部分在实验室有，硬件部分需要购买，但不影响开题。  可能存在的问题：   1. 不了解器件选型的依据。 2. 不熟悉硬件电路的设计以及硬件各部分的焊接。 3. 需要从零开始学习FPGA代码的编写。 |

|  |  |  |
| --- | --- | --- |
| **3.研究计划及预期成果** | | |
| 研  究  计  划 | 起止日期 | 完成内容 |
| 第5周周一至第6周周三 | 课题确定，经过查阅文献，确定方案设计，完成开题 |
| 第6周周三至第11周周三 | 器件选型、完成上位机UI界面编写，波形产生模块编写并仿真调试，调制功能实现验证，以及准备中期答辩 |
| 第11周周三至第15周周三 | 完成电路板设计，保证上位机和下位机能正常通信以及答辩报告的撰写 |
| 第15周周三 | 课题答辩 |
| 预  期  创  新  点  及  成  果  形  式 | **成果形式：**   1. 调制信号合成模块电路板； 2. 调制信号合成模块上FPGA的Verilog代码； 3. 上位机UI界面； 4. 论文。 | |

1. 开题报告审查意见

|  |  |  |  |
| --- | --- | --- | --- |
| 1.导师对学位论文选题和论文计划可行性意见，是否同意开题：  校内导师（组）签字： 年 月 日  校外导师签字： 年 月 日 | | | |
| **2.开题报告考评组意见** | | | |
| 开题日期 | 2022年3月30日 | 开题地点 | 立人楼A209 |
| 考评专家 |  | | |
| 考评成绩 | 合格 票 基本合格 票 不合格 票 | | |
| 结 论 | □通过 □原则通过 □不通过  **通过：**表决票均为合格  **原则通过：**表决票中有1票为基本合格或不合格，其余为合格和基本合格  **不通过：**表决票中有2票及以上为不合格 | | |
| 考评组对学位论文的选题、研究计划及方案实施的可行性的意见和建议： | | | |
| 考评组签名：  年 月 日 | | | |
| **3.学院意见：** | | | |
| 负责人签名： 年 月 日 | | | |