

设计式问题 2

结合时钟模块（可参考教材，画出输入输出引脚即可）和 ALU,若干片 74HC374 必要的门电路及外围开关 8 位 SW 开关组用于输入数据，单总线结构，包含进位 C 的 9 位发光二极管显示，256B 的 RAM 存储器（带 OE，CE，地址线，数据线，WR 线），用 74HC374 作为地址寄存器，带有 4 个寄存器的双端口寄存器堆，用 74HC374 实现的 ER 寄存器，双端口寄存器堆 B 口旁路的 RS-BUS 74HC44，画出逻辑电路图，实现一个将一个数 55H 送到寄存器堆的 R1 寄存器，再将 R1 寄存器的数送到 20H 的存储器地址，再将 20H 的存储器内容送回到 R0 寄存器的电路，并说明操作过程。

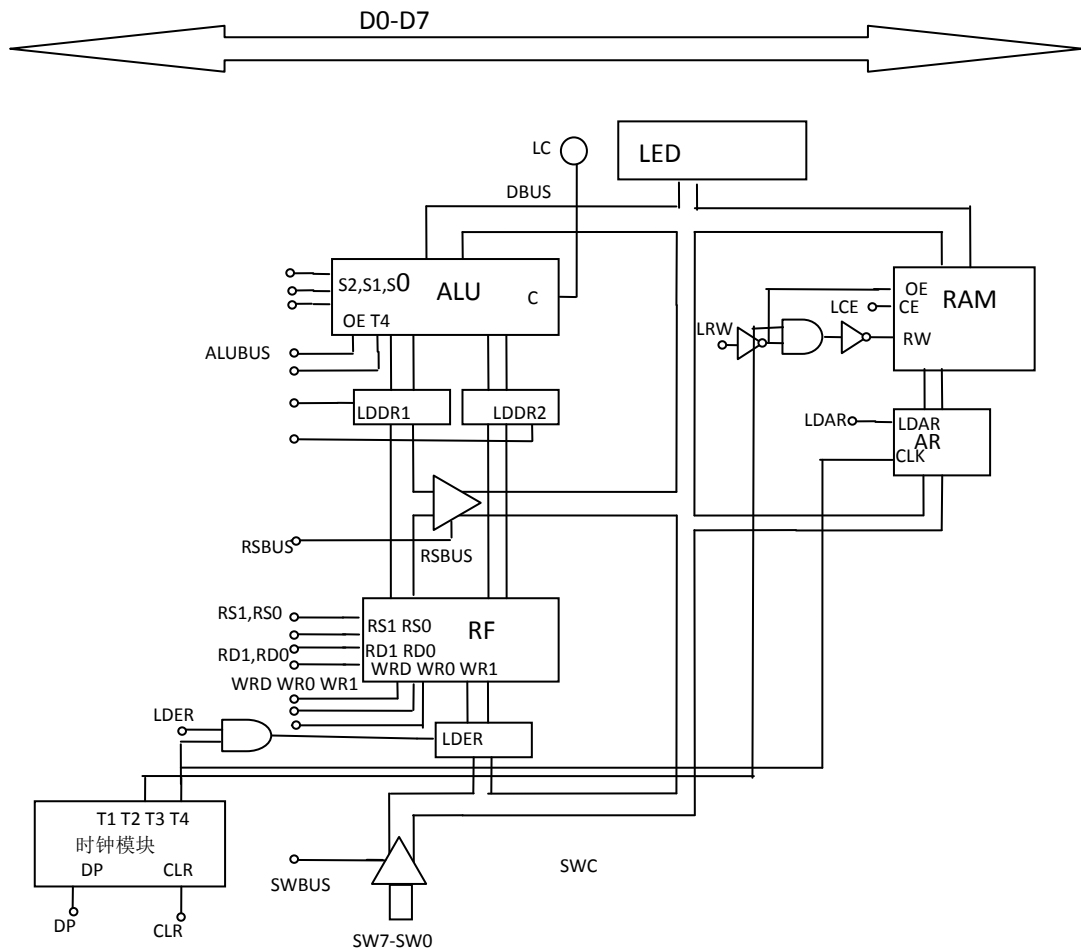
注意：要说明所用器件及功能，用到的输入输出引脚。总线形式可用下面的形式代替，并标出 D0-D7 这样的内容

回答问题:结合书上的指令系统，手动编译下面的指令，生成机器指令

LDA R1,[R2]

STA R2,[R3]

AND R0,R1



本次设计使用了 ALU 运算器, 8 个 LED 输出, LC 进位输出, DR1, DR2 数据暂存器, RSBUS 74HC244 RF B 口旁路器, RF 寄存器堆, ER 数据暂存器, SWBUS 键盘 74HC244 输入选择, RAM 存储器, AR 地址寄存器, 时钟模块

主要功能引脚是 RSBUS 使能旁路数据输出, RS1, RS2, RD1, RD0, WRD, WR0, WR1 是双端口寄存器堆的功能引脚用于读写寄存器, LDER 是使能 ER 数据暂存器写, LCE, LRW 是 RAM 的读写功能信号, LDAR 是 AR 寄存器的写使能

详细操作过程如下:

第一步

按 CLR 系统复位, RS_BUS=1, ALUBUS=0, LCE=1, LRW=1, LDAR=0, SWBUS=0, LDER=1, 使 SW7-SW0 为 55H, 按一次 QD 按钮, 将数据 55H 写入暂存器 ER

使 LDER=0, WRD=1, WR0=1, WR1=0, 按动一下 QD 按钮将 55H 写入 R1 寄存器

第二步

使 SWBUS=0, RSBUS=1, LCE=1, LDAR=1, 将 SW7-SW0 为 20H, 按动一次 QD, 将 AR 置为 20H, 使 SWBUS=1, RSBUS=0, LCE=0, LRW=0, LDAR=0, RS0=1, RS1=0, 按动一次 QD, 将 R1 数据写入到存储器 20H 中

第三步

使 RSBUS=1, ALUBUS=0, SWBUS=0, LDAR=1, LCE=1, WRD=0, 使 SW7-SW0=20H, 按一次 QD, 将 AR 置为 20H

使 WRD=0, SWBUS=1, LCE=0, LRW=1, LDAR=0, LDER=1, LDER=1 按动一次 QD, 将 20H 单元的数据读出, 写到暂存器 ER, 使 SWBUS=1, LCE=1, WRD=1, LDAR=0, LDER=0, WR0=0, WR1=0, 按动一次 QD, 将 ER 数据写入到 R0

对应机器指令是:

LDA	R1,[R2]	59H
STA	R2,[R3]	4EH
AND	R0,R1	34H