

第三节 双端口存储器原理实验

一、实验目的

- (1) 了解双端口静态随机存储器 IDT7132 的工作特性及使用方法。
- (2) 了解半导体存储器怎样存储和读出数据。
- (3) 了解双端口存储器怎样并行读写，产生冲突的情况如何。

二、实验电路

图 7 示出了双端口存储器的实验电路图。这里使用了一片 IDT7132 (U36) (2048 X 8 位)，两个端口的地址输入 A8—A10 引脚接地，因此实际使用存储容量为 256 字节。左端口的数据部分连接数据总线 DBUS7—DBUS0，右端口的数据部分连接指令总线 INS7—INS0。一片 GAL22V10 (U37) 作为左端口的地址寄存器 (AR1)，内部具有地址递增的功能。两片 4 位的 74HC298 (U28、U27) 作为右端口的地址寄存器 (AR2H、AR2L)，带有选择输入地址源的功能。使用两组发光二极管指示灯显示地址和数据：通过开关 IR/DBUS 切换显示数据总线 DBUS 和指令寄存器 IR 的数据，通过开关 AR1/AR2 切换显示左右两个端口的存储地址。写入数据由实验台操作板上的二进制开关 SW0—SW7 设置，并经过 SW_BUS 三态门 74HC244 (U38) 发送到数据总线 DBUS 上。指令总线 INS 上的指令代码输出到指令寄存器 IR (U20)，这是一片 74HC374。

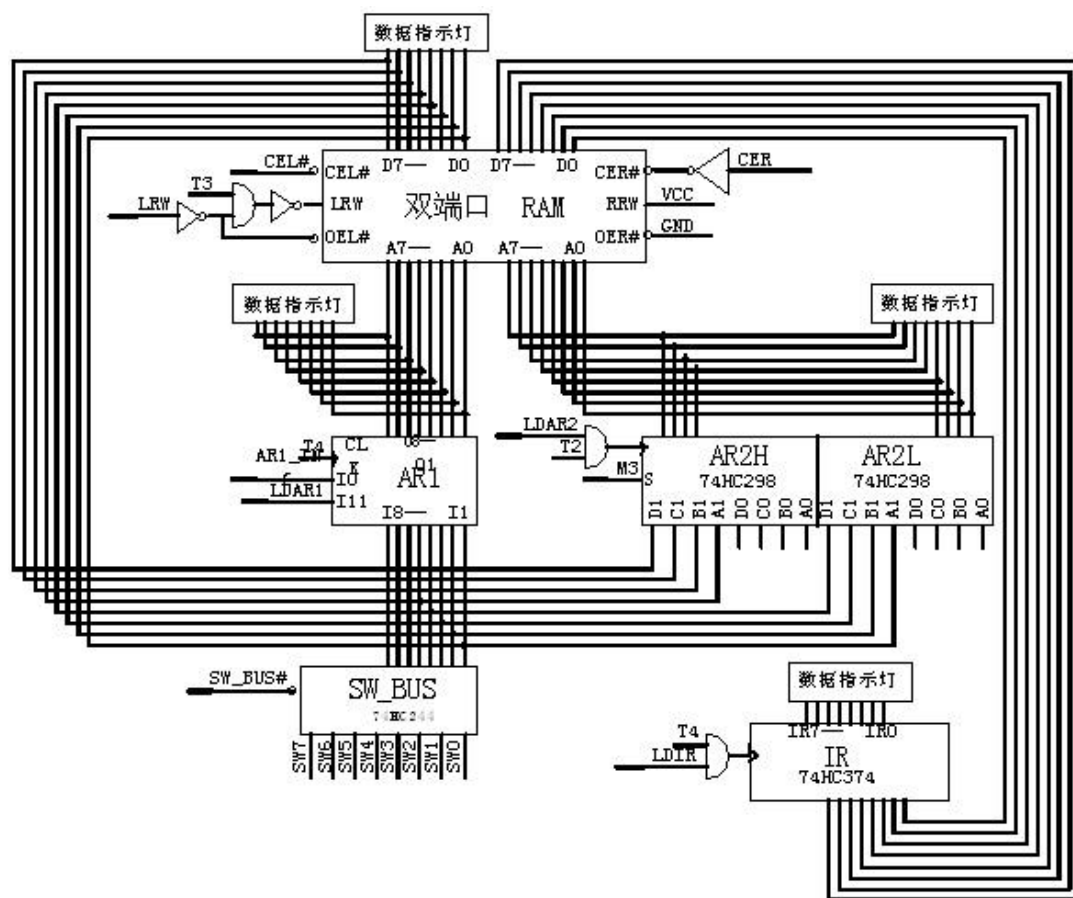


图7 双端口存储器实验电路图

存储器 IDT7132 有 6 个控制引脚：CEL#、LRW、OEL#、CER#、RRW、OER#。CEL#、LRW、OEL# 控制左端口读、写操作，CER#、RRW、OER# 控制右端口读、写操作。CEL# 为左端口选择引脚，低有效。当 CEL# =1 时，禁止左端口读、写操作；当 CEL# =0 时，允许左端口读、写操作。当 LRW 为高时，左端口进行读操作；当 LRW 为低时，左端口进行写操作。当 OEL# 为低时，将左端口读出的数据放到数据总线 DBUS 上；当 OEL# 为高时，禁止左端口读出的数据放到数据总线 DBUS 上。CER#、RRW、OER# 控制右端口读、写操作的方式与 CEL#、LRW、OER# 控制左端口读、写操作的方式类似，不过右端口读出的数据放到指令总线上而不是数据总线上。实验台上的 OEL# 由 LRW 经反相产生。当 CEL#=0 且 LRW=1 时，左端口进行读操作，同时将读出的数据放到数据总线 DBUS 上。当 CER#=0 且 LRW=0 时，在 T3 的上升沿开始进行写操作，将数据总线上的数据写入存储器。实验台上已连接 T3 到时序发生器的 T3 输出。实验台上 OER# 已固定接地，RRW 固定接高电平，CER# 由 CER 反相产生，因此当 CER=1 且 LDIR=1 时，右端口读出的指令在 T4 的上升沿打入 IR 寄存器。

存储器的地址由地址寄存器 AR1、AR2 提供，而 AR1 和 AR2 的内容根据数码开关 SW0—SW7 设置产生，并经三态门 SW_BUS 发送到数据总线时被 AR1 或 AR2 接收，三态门的控制信号 SW_BUS# 是低电平有效。数据总线 DBUS 有 5 个数据来源：运算器 ALU，寄存器堆 RF，控制台开关 SW0—SW7，双端口存储器 IDT7132 和中断地址寄存器 IAR。在任何时刻，都不允许 2 个或者 2 个以上的数据源同时向数据总线 DBUS 输送数据，只允许 1 个（或者没有）数据源向数据总线 DBUS 输送数据。在本实验中，为了保证数据的正确设置和观察，请令 RS_BUS# = 1, ALU_BUS = 0, IAR_BUS# = 1。AR1 的控制信号是 LDAR1 和 AR1_INC。当 LDAR1 = 1 时，AR1 从 DBUS 接收地址；当 AR1_INC = 1 时，使 AR1 中的存储器地址增加 1；在 T4 的上升沿，产生新的地址；LDAR1 和 AR1_INC 两者不可同时为 1。AR2 的控制信号是 LDAR2 和 M3。当 M3 = 1 时，AR2 从数据总线 DBUS 接收数据；当 M3 = 0 时，AR2 以 PC 总线 PC0—PC7 作为数据来源。当 LDAR2 = 1 时，在 T2 的下降沿，将新的 PC 值打入 AR2。

三、实验设备

- (1) TEC—4 计算机组成原理实验系统 1 台
- (2) 双踪示波器一台
- (3) 直流万用表一只
- (4) 逻辑测试笔一支

四、实验任务

(1) 按图 7 所示，将有关控制信号和二进制开关对应接好，仔细复查一遍，然后接通电源。

(2) 将数码开关 SW0—SW7（SW0 是最低位）设置为 00H，将此数据作为地址置入 AR1；然后重新设置二进制开关控制，将数码开关 SW0—SW7 上的数 00H 写入 RAM 第 0 号单元。依此方法，在存储器 10H 单元写入数据 10H，20H 单元写入 20H，30H 单元写入 30H，40H 单元写入 40H，共存入 5 个数据。

使用双端口存储器的左端口，依次读出存储器第 00H、10H、20H、30H、40H 单元中的内容，观察上述各单元中的内容是否与该单元的地址号相同。请记录数据。**注意：总线上禁止两个以上部件同时向总线输出数据。**当存储器进行读出操作时，必须关闭 SW_BUS 三态门！而当向 AR1 送入地址时，双端口存储器不能被选中。

(3) 通过双端口存储器右端口（指令端口），依次把存储器第 00H、10H、20H、30H、40H 单元中的内容置入指令寄存器 IR，观察结果是否与（2）相同，并记录数据。

(4) 双端口存储器的并行读写和访问冲突测试。

置 $CEL\#=0$ 且 $CER=1$ ，使存储器左、右端口同时被选中。当 $AR1$ 和 $AR2$ 的地址不不同时，没有访问冲突；地址相同时，由于都是读出操作，也不冲突。如果左、右端口地址相同且一个进行读操作、另一个进行写操作，则发生冲突。要检测冲突，可以用示波器测试 $BUSYL$ 和 $BUSYR$ 插孔（分别是两个端口的“忙”信号输出）。 $BUSY$ 为 0 时不一定发生冲突，但发生冲突时， $BUSY$ 一定为 0。当某一个端口（无论是左端口还是右端口）的 $BUSY=0$ 时，对该端口的写操作被 IDT7132 忽略掉。

五、实验要求

1) 做好实验预习，掌握 IDT7132 双端口存储器的功能特性和使用方法。

(1) 接线方法

$IAR_BUS\#$ 接 VCC， ALU_BUS 接 GND， $RS_BUS\#$ 接 VCC，禁止中断地址寄存器、运算器、多端口寄存器堆 RF 向数据总线 DBUS 送数据。 $AR1_INC$ 接 GND， $M3$ 接 VCC，使地址寄存器 $AR1$ 和 $AR2$ 从数据总线 DBUS 取得地址数据。

$CEL\#$ 接 $K0$ ， LRW 接 $K1$ ， CER 接 $K2$ ， $LDAR1$ 接 $K3$ ， $LDAR2$ 接 $K4$ ， $SW_BUS\#$ 接 $K5$ ， $LDIR$ 接 $K6$ 。

置 $DP=1$ ， $DB=0$ ， $DZ=0$ ，使实验台处于单拍状态。

合上电源。按复位按钮 $CLR\#$ ，使实验系统处于初始状态。

(2) 向存储器写数，并读出进行检查。

1. 令 $K0(CEL\#)=1$ ， $K1(LRW)=1$ ， $K2(CER)=0$ ， $K3(LDAR1)=1$ ， $K4(LDAR2)=0$ ， $K5(SW_BUS\#)=0$ ， $K6(LDIR)=0$ 。将 $IR/DBUS$ 开关拨到 DBUS 位置，将 $AR1/AR2$ 开关拨到 $AR1$ 位置。置 $SW7-SW0=00H$ ，按一次 QD 按钮，将 00H 写入 $AR1$ ，绿色的地址指示灯应显示 00H。

令 $K0(CEL\#)=0$ ， $K1(LRW)=0$ ， $K3(LDAR1)=0$ ，按一次 QD 按钮，则将 00H 数据写入存储器的 00H 单元。

依次重复进行，在存储器 10H 单元写入数据 10H，20H 单元写入 20H，30H 单元写入 30H，40H 单元写入 40H，共存入 5 个数据。

2. 令 $K0(CEL\#)=1$ ， $K1(LRW)=1$ ， $K2(CER)=0$ ， $K3(LDAR1)=1$ ， $K4(LDAR2)=0$ ， $K5(SW_BUS\#)=0$ ， $K6(LDIR)=0$ 。将 $IR/DBUS$ 开关拨到 DBUS 位置，将 $AR1/AR2$ 开关拨到 $AR1$ 位置。置 $SW7-SW0=00H$ ，按一次 QD 按钮，将 00H 写入 $AR1$ ，绿色的地址指示灯应显示 00H。令 $K5(SW_BUS\#)=1$ ，然后令 $K3(LDAR1)=0$ ， $K0(CEL\#)=0$ ， $K1(LRW)=1$ ，则读出存储器的 00H 单元的数据，读出的数据显示在 DBUS 数据指示灯上，应为 00H。照此方法，可依次读出存储器单元 10H、20H、30H、40H 的数据。

(3) 读出存储器的数据，写入 IR。

令 $K0(CEL\#)=1$ ， $K1(LRW)=1$ ， $K2(CER)=0$ ， $K3(LDAR1)=0$ ， $K4(LDAR2)=1$ ， $K5(SW_BUS\#)=0$ ， $K6(LDIR)=0$ 。将 $IR/DBUS$ 开关拨到 IR 位置，将 $AR1/AR2$ 开关拨到 $AR2$ 位置。置 $SW7-SW0=00H$ ，按一次 QD 按钮，将 00H 写入 $AR2$ ，绿色的地址指示灯应显示 00H。令 $K4(LDAR2)=0$ ， $K2(CER)=1$ ， $K6(LDIR)=1$ ，按一次 QD 按钮，则从右端口读出存储器的 00H 单元的数据，读出的数据写入指令寄存器 IR，显示在 IR 数据指示灯上，应为 00H。照此方法，可从右端口依次读出存储器单元 10H、20H、30H、40H 的数据，写入指令寄存器 IR。

(4) 双端口存储器的并行读写和访问冲突测试

1. 令 $K0(CEL\#)=1$ ， $K1(LRW)=1$ ， $K2(CER)=0$ ， $K3(LDAR1)=1$ ， $K4(LDAR2)=0$ ， $K5(SW_BUS\#)=0$ ， $K6(LDIR)=0$ 。将 $AR1/AR2$ 开关拨到 $AR1$ 位置。置 $SW7-SW0=38H$ ，

按一次 QD 按钮，将 38H 写入 AR1，绿色的地址指示灯应显示 38H。令 $K3(LDAR1) = 0$ ， $K4(LDAR2) = 1$ ， $K5(SW_BUS\#) = 0$ ，将 AR1/AR2 开关拨到 AR2 位置。置 $SW7-SW0 = 38H$ ，按一次 QD 按钮，将 38H 写入 AR2，绿色的地址指示灯应显示 38H。

2. 先令 $K2(CER) = 1$ ， $K0(CEL\#) = 1$ ，用示波器探头测试 BUSYL 插孔，BUSYL 应为高电平。保持 $K2(CER)$ 不变，将 $K2(CEL\#)$ 拨动到 0 位置，示波器上的 BUSYL 信号从高电平变为低电平；再将 $K0(CEL\#)$ 拨到 1 位置，BUSYL 信号从低电平变为高电平。

先令 $K0(CEL\#) = 0$ ， $K2(CER) = 0$ ，用示波器探头测试 BUSYR 插孔，BUSYR 应为高电平。保持 $K0(CEL\#)$ 不变，将 $K2(CER)$ 拨动到 1 位置，示波器上的 BUSYR 信号也从高电平变为低电平；再将 $K2(CER)$ 拨到 0 位置，BUSYL 信号也从低电平变为高电平。

2) 写出实验报告，内容是：

- (1) 实验目的；
- (2) 实验任务 (2) 的数据记录表格；
- (3) 实验任务 (3) 的数据记录表格；
- (4) 实验任务 (4) 的测试结果；
- (5) 值得讨论的其他问题。