

毕业论文（设计）开题报告

课题：船载 AIS 信号接收解调仿真与实现

姓名：宋霖峰

专业：电波传播与天线

学号：2016301200177

指导老师：杨国斌

一、毕业论文（设计）题目的来源

AIS 即为船舶自动识别系统，是指一种应用于船和岸，船和船之间的海事安全与通信的新型助航系统。常由甚高频（VHF）通信机、GPS 定位仪和与船载显示器及传感器等相连接的通信控制器组成，能自动交换船位、航速、航向、船名、呼号等重要信息。星载 AIS 系统因其可以实现对全球范围内海域船舶航行状态的监视，近年来受到了各国的重视，对该系统的可行性展开了深入的研究。

论文题目系指导教师结合实际项目需求的部分内容自拟确定。

二、毕业论文（设计）选题的目的和意义

近年来航海技术发展迅速，船舶数量的不断增加使得海上交通状态变得复杂。为了维护海上交通安全，需要成熟的海上通信技术实现对船舶的实时监控。于是国际海事组织（IMO）、国际电信联盟（ITU）和国际电工委员会（IEC）共同决定采用通用船舶自动识别系统（AIS），用于传递和接收船舶信息。

随着海上技术的进一步发展，为了克服传统 AIS 的局限性，扩大系统的视野范围，星载 AIS 应运而生。星载 AIS 的服务质量明显提高，在海事管理方面拥有广阔的前景，与此同时，还为我国的政治、经济、军事、科研等方面的发展提供了支持。

然而目前 AIS 信号还存在多普勒频移、时隙冲突等主要问题。因此，我国的 AIS 技术亟待提高，需要在对这些问题的克服上有进一步的创新和发展。研究 AIS 技术可以服务于我国的国防建设和水上经济，具有非常重要的战略意义。

三、国内外关于该选题的研究现状和发展趋势

近年来，各国关于 AIS 的研究情况如下：1994 年由瑞典和芬兰最早提出基于无线电 AIS 的概念；2003 年，美国、德国、加拿大等国提出了星载 AIS 的探测手段，由此可实现对全球海域的监控；2008 年，加拿大成功发射带有星载 AIS 接收机的卫星，并且在两年后的实验中证明了星载 AIS 系统的高检测效率；2010 年，加拿大提出了新一代星载 AIS 技术。我国对 AIS 系统研究的起始时间相对较晚，从 2003 年才开始起步，但我国的航海事业发展迅速，随着海事局和一些企业、研究机构的科研与调查，AIS 设备在我国也有了大范围的推广和应用。

目前 AIS 的研究主要有两个方面：一是对通信协议本身进行改善，二是在实现该协议上进行技术和方法上的创新。目前，国内外更侧重于对后者的研究，而利用 DSP 和 FPGA 实现则是主流趋势。使用 DSP 实现的系统应用相对较为广泛，但是成本较高，而使用 FPGA 实现的较少，所以基于 FPGA 的 AIS 系统开发具有广阔的前景。

四、毕业论文（设计）的主要内容、研究方法、技术路线及可行性分析

1.主要内容

- 1) AIS 系统信号传输理论仿真
- 2) 基于 FPGA 实现 AIS 信号的解调与基带信号处理
- 3) 总结实验结果，撰写毕业论文

2.研究方法

AIS 系统的信号经过循环冗余校验(CRC)、高级数据链路控制协议(HDLC)打包、非归零反相(NRZI)编码、高斯最小频移键控(GMSK)调制等处理后进行传输，其传输速率为 9.6kbps，一帧数据为一分钟，分为 2250 个时隙，每个时隙经 HDLC 打包后的信息格式如下表：

表格 1 信息格式

上升沿	训练序列	开始标志	数据	帧校验序列	结束标志	缓冲位
8bit	24bit 0101...01	8bit 01111110	168bit	16bit	8bit 01111110	24bit

1) AIS 发射端信号处理

AIS 发射端主要完成 CRC 校验码生成、HDLC 打包、NRZI 编码、GMSK 调制等部分。

a) CRC 校验

循环冗余校验（CRC）是一种重要的线性分组码，编解码方式简单适用于检测错误。实现校验的过程如下：

将 n 位信息码 $\mathbf{m} = (m_{n-1}, m_{n-2}, \dots, m_1, m_0)$ 用多项式的形式表示 $m(x) = \sum_{i=1}^n m_{n-i} x^{n-i}$

设生成多项式的次数为 k ，将信息码左移 k 位即 $x^k m(x) = \sum_{i=1}^n m_{n-i} x^{k+n-i}$

将 $x^k m(x)$ 模 2 除以生成多项式 $g(x)$ 得到商式和余式： $x^k m(x) = q(x)g(x) + r(x)$

$x^k m(x) + r(x)$ 为编码后的码组对应的多项式，最终得到 $n+k$ 位的码组：

$$\mathbf{m}' = (m_{n-1}, m_{n-2}, \dots, m_1, m_0, r_{k-1}, r_{k-2}, \dots, r_1, r_0)$$

b) HDLC 打包

HDLC 协议规定了 AIS 信息格式中的开始和结束标志，为使数据位不与标志位混淆，需要进行位填充，规则为：如果遇到 5 个连续的“1”，就在第 6 位插入 1 个“0”。比特填充完成后，将序列和起始标志、结束标志、训练序列、上升沿和缓冲位打包成一帧数据。

c) NRZI 编码

AIS 通信中要求对数据进行 NRZI 编码，其编码规则为：当前信号电平相对于前一电平不翻转时为 1，翻转时为 -1。NRZI 编码具有低频分量少、带宽小、有利于同步、易于实现等优点。

d) GMSK 调制

AIS 中采用的调制方式是高斯最小频移键控 (GMSK)。其原理为：先将 NRZI 编码信号通过高斯低通滤波器进行预平滑处理，然后再进行 MSK 调制。实现过程如下：

$$\text{高斯低通滤波器的冲激响应为 } h(t) = \frac{\sqrt{\pi}}{\alpha} e^{-\left(\frac{\pi}{\alpha} t\right)^2}$$

$$\text{NRZI 编码后的信号 } m(t) = \sum_{i=1}^n a_n b(t - nT_b),$$

$$\text{其中 } b(t) = \begin{cases} 1/(2T_b), & |t| < T_b/2 \\ 0 & |t| \geq T_b/2 \end{cases}$$

可得高斯脉冲信号 $x(t) = m(t) * h(t)$ ，调制的相位信息 $\varphi(t) = 2\pi h \int_{-\infty}^t x(\tau) d\tau$

则 GMSK 信号 $s(t) = \cos[\omega_c t + \varphi(t)] = \cos[\varphi(t)] \cos(\omega_c t) - \sin[\varphi(t)] \sin(\omega_c t)$

(以上式中, $\alpha = \frac{\sqrt{\ln 2}}{2B}$ 为高斯滤波器参数, AIS 中归一化带宽 $BT_b = 0.4$,

调制指数 $h=0.5$, T_b 为码元宽度, ω_c 为载波角频率)

调制方法考虑正交调制, 将信号分为同相分量 $I(t) = \cos[\varphi(t)]$, 和正交分量 $Q(t) = \sin[\varphi(t)]$ 两条支路, 再分别与载波信号相乘后相减, 即得到调制信号。原理框图如下:

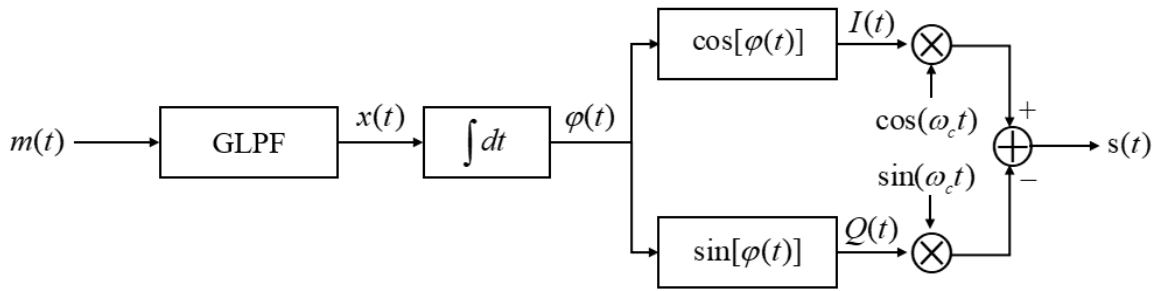


图 1 GMSK 调制原理框图

2) 接收端信号处理

为了节约成本, 并在一定信干比下达到更好的解调效果, 采用 1bit 差分解调算法进行 GMSK 解调。

考虑 T_b 时间内相位函数的变化量 $\Delta\varphi(T_b) = \varphi(t) - \varphi(t - T_b)$, 易知 $\Delta\varphi(T_b)$ 的符号体现了信号的极性。又由于 $\Delta\varphi(T_b)$ 的变化范围最多为 $\pm\pi/2$, 故可通过对 $\sin[\Delta\varphi(T_b)]$ 抽样判决解调出信号。将其展开表示为 I 路和 Q 路信号:

$$\sin[\Delta\varphi(T_b)] = \sin[\varphi(t)]\cos[\varphi(t - T_b)] - \cos[\varphi(t)]\sin[\varphi(t - T_b)] = I(t)Q(t - T_b) - I(t - T_b)Q(t)$$

故可通过以下原理框图实现解调:

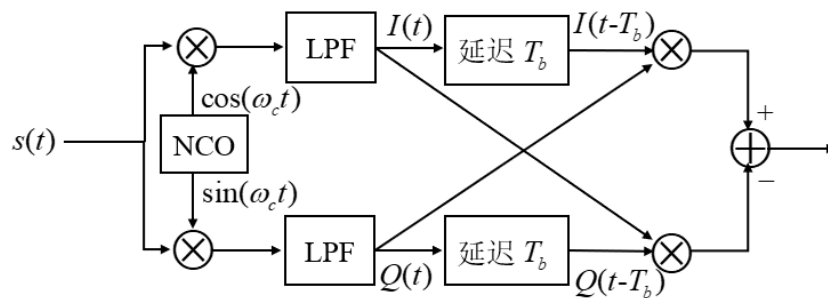


图 2 GMSK 解调原理框图

解调完成后需对数据进行 NRZI 解码，提取数据和帧校验序列，再将序列中连续 5 个 1 码后的 0 码删除，最后与发射端校验原理相同，求出解调出的数据位的校验序列，与数据本身的校验序列对比，若相同则解调正确，否则出现了误码。

3.技术路线及可行性分析

本课题主要包括理论仿真和 FPGA 实现两个部分。

理论仿真主要基于 Matlab，Matlab 具有非常良好的交互性，在通信仿真和算法验证上有着广泛的应用，故选用其作为理论仿真的平台。理论仿真可以分为两个阶段：第一阶段进行脚本编程，实现系统的初步仿真，包括从信号编码、打包、调制发射、接收解调到解包解码的全过程，并绘制关键波形进行分析与调整，第二阶段可以进行简单的用户图形界面设计，界面上可输入相应的参数，并显示波形和消息内容。

FPGA 实现则主要在信号的解调和解码部分。首先对接收机 AD 采样后的信号进行下变频、抽取滤波等操作，并进行帧头检测和频偏校正，再进行信号解调、解码等。基于 Verilog HDL 对系统进行描述与设计，先将系统划分为不同的层级模块，进行 Modelsim 仿真，仿真通过后在 Quartus 上建立工程，最后烧录到 FPGA 进行实验。

由于 Matlab 具有强大的矩阵运算能力和可视化功能，FPGA 可高速并行处理逻辑运算，适合比特流的处理，且具有丰富的 IP 核可供调用，故本课题具有较高的可行性。

五、毕业论文（设计）的进度安排

1) 2020 年 1 月：开题报告，收集整理毕业设计所需的参考资料，进行 AIS 系统相关知识学习。

2) 2020 年 2 月：AIS 系统信号传输系统理论仿真，包括发射端和接收端的信号处理、信号的调制和解调。

3) 2020 年 3-4 月：FPGA 内部实现 AIS 信号的解调

4) 2020 年 5 月：总结实验结果，撰写毕业论文，准备答辩材料

六、毕业论文（设计）的主要参考文献

- [1] 蔡云, AIS 信号接收解调算法研究与实现[D].南京:南京理工大学,2016.
- [2] 陈奇,星载 AIS 信号接收技术的研究[D].南京:南京理工大学,2016.
- [3] 刘宗明,星载 AIS 仿真平台的设计与实现[D].北京:北京邮电大学,2015.
- [4] 郑忠国,来飞. AIS 系统中 NRZI 编码及 GMSK 的调制与解调的仿真[J].
电子质量, 2011(10):38-41
- [5] 张焱,马金鑫.AIS 通用船舶自动识别系统简介[J].数字技术与应用,
2018(9):72-73
- [6] 李龙. 基于 FPGA 的 AIS 基带设计算法研究[D].武汉理工大学,2010.
- [7] 王鸿曦. AIS 信号中频采样与处理技术研究[D].南京理工大学,2017.
- [8] 史键.AIS 系统的构成及信息处理[J].中国水运(下半月刊),2010,10(10):91-
92.
- [9] 李大军,常青,梅顺良.AIS 系统协议栈的研究与实现[J].微计算机信
息,2005(25):47-49.
- [10]熊于菽. GMSK 调制解调技术研究[D].重庆大学,2007.
- [11]付新虎. HDLC 协议在通信系统中的应用及其在 FPGA 中的实现[D].中
国科学院研究生院（长春光学精密机械与物理研究所）,2006.
- [12]纪雪莲. 基于 FPGA 的 AIS 基带数据处理芯片设计[D].大连海事大
学,2012.
- [13]ITU-R,M.137-4.IALA:Technical Clarifications of Recommendation[S].
Electronic,Geneva,2010
- [14]Paolo Burzigotti, Alberto Ginesi, and Giulio Colavolpe. Advanced Receiver
Design for Satellite-Based AIS Signal Detection[J]. Advanced Satellite
Multimedia Systems Conference. 2010:1-8