No.3

2007年3月 Mar.2007

【电子与自动化】

Vol. 21

CRC 码的 FPGA 实现:

叶 懋,刘宇红,刘 桥

(贵州大学 电子科学系,贵阳 550025)

摘要:介绍了循环冗余校验 CRC 算法原理和校验规则,分析了 CRC 校验码的具体计算过程,并以 CRC - 16 为例,给出了使用硬件描述语言 Verilog HDL来实现 CRC - 16 的部分源程序,它既是校验码的生成器,也是待校验数据的校验器,对该例进行仿真并给出综合结果,最终可以在现场可编程门阵列(FPGA)上实现,其工作频率可达 400 MHz.

关键 词:循环冗余校验; Verilog HDL; FPGA

中图分类号:TN91

文献标识码:A

文章编号:1671-0924(2007)03-0085-03

Implementation of CRC Based on FPGA

YE Mao, LIU Yu-hong, LIU Qiao

(Department of Electronic Science, Guizhou University, Guiyang 550025, China)

Abstract: This paper introduces the algorithm, theory and checking regulations of CRC, analyzes the computational process of CRC, takes CRC-16 as an example and gives some of the source program of hardware description language Verilog HDL to achieve CRC-16. It is not only the generator of check codes but also the parity checker of data waiting for checking. This paper gives the result of emulation and synthesis of the example, which can be realized in field programmable gate array (FPGA) with a work frequency up to 400 MHz.

Key words: CRC; Verilog HDL; FPGA

0 引言

在数字通信及测控领域广泛存在应用到校验码和纠错码的实例.在实际的通信信道上传输数字信号时,由于信道传输特性不理想以及加性噪声的影响,接收端所收到的数字信号不可避免的会发生错误.因此,人们在信道编码和信源编码方面做了大量的工作来降低误码率.CRC码(Cyclic Redundancy Check)即循环冗余校验码,是一种实现简单、校验能力很强、在申行通信中广泛采用的校验编码,被广泛使用在各种数据校验应用中.CRC码占用系统资源少,用软硬件均能实现,是进行数据传输差错检测的一种

很好的手段.本文中讨论 CRC 码的 FPGA 实现,借助 EDA 工具和硬件描述语言的设计方法对这种算法进行验证和 实现.

1 CRC 校验的原理

1.1 CRC 的一般原理

CRC 校验的基本思想是利用线性编码理论, 串行传送的信息 M(x)是一串 k 位二进制序列, 在它被发送的同时, 被一个先选择的"生成多项式"相除, "生成多项式"长 r+1位, 相除后得到 r 位的余数就是校验位, 它拼接到原 k 位有效信息后面, 即形成 CRC 码. CRC 码到达接受方时,接受

^{*} 收稿日期:2007-01-15

方的设备一方面接受 CRC 码,一方面用同样的方法与"生成多项式"相除,如果正好除尽,表示无信息差错,接受方 去掉 CRC 码后面的 r 位校验,收下 k 位有效信息;如果不能除尽时,说明有信息的状态位发生了转变,即出错了,一般要求重新传送一次或者立即纠错.

1.2 CRC 的运算过程分析

在纠错编码代数中,把以二进制数字表示的一个数据 系列看成一个多项式.例如,二进制数字序列 10101111,用 多项式可以表示成:

$$M(x) = a_7 x^7 + a_6 x^6 + a_5 x^5 + a_4 x^4 + a_3 x^3 + a_2 x^2 + a_1 x^1 + a_0 x^0 = x^7 + x^5 + x^3 + x^2 + x^1 + 1$$
 (1)

式(1)中: x^i 表示代码的位置或某个二进制数位的位置; x^i 为前面的系数 a_i 表示码的值, 若 a_i 是一位二进制代码则取值是 0 或者 1; M(x) 称为信息代码多项式.

求 CRC 码采用模 2 加减运算法则,既是不带进位和借位的按位加减,这种加减运算实际上就是逻辑上的异或运算,加法和减法等价,乘法和除法运算与普通代数式的乘除法运算是一样的,符合同样的规律.在模 2 多项式代数运算中定义的规则有:

$$1x_i + 1x_i = 0$$
; $-1x_i = 1x_i$

对于模 2 运算来说,代码多项式的加法和减法运算所得结果相同. 所以在做代码多项式的减法时,可用做加法来代替做减法.

代码多项式的除法可按长除法做. 如果一个 k 位的二进制代码多项式为 M(x),再增加(n-k)位的校验码,那么增加(n-k)位之后,信息代码多项式在新的数据块中就表示成 $x^{n-k}M(x)$,如图 1 所示.



图 1 信息代码多项式在新的数据块中的表述图

如果用一个校验码生成多项式 G(x)去除代码多项式 $x^{n-k}M(x)$,得到的商假定为 Q(x),余式为 R(x),则可写成:

$$x^{n-k}M(x)/G(x) = Q(x) + R(x)/G(x)$$
 (2)

因为模 2 多项式的加法和减法运算结果相同,所以又可把式(2)写成:

$$x^{n-k}M(x) + R(x) = O(x)G(x)$$
(3)

G(x)称为校验码生成多项式,从式中可以看到,代表新的代码多项式 $x^{n-k}M(x)+R(x)$ 是能够被校验码生成多项式 G(x)除尽的,即它的余项为 0. 例如, CD 盘中的 q 通道和软磁盘存储器中使用的 CRC 校验码生成的多项式是 $G(x)=x^{16}+x^{12}+x^5+1$,若用二进制表示,则为:

$$G(x) = 100010000000100001(B) = 11021(H)$$

假定要写到盘上的信息代码 M(x)为: M(x) = 4D6F746F(H),由于增加了 2个字节共 16 位的校验码,所以信息代码变成 $x^{16}M(x)$: 4D6F746F 0000(H). CRC 校验码计

算如图 2.

图 2 CRC 校验码计算过程

2 数相除的结果,其商可不必关心,其余数为 B994 (H),就是 CRC 校验码.当把信息代码写到盘上时,将原来的信息代码和 CRC 码一起写到盘上.在这个例子中,写到盘上的信息代码和 CRC 码是 4D6F746FB994,这个码是能被11021(H)除尽的.从盘上把这块数据读出时,用同样的 CRC 码生成多项式去除这块数据,相除后得到 2 种可能结果,若余数为 0,表示读出没有出错;若余数为 1,表示有错.

CRC 码是 M(x)除以某一个预先选定的多项式后产生的,所以这个多项式叫生产多项式. 它能满足当任何一位发生传送错误时都能使余数不为 0,并且当不同位发生错误时应当使余数也不同,这样不但能够校验错误,而且能够判断是哪一位出错,从而有利于准确的纠错.

2 CRC 码的 Verilog 编程实现

CRC 码校验器依据的生成多项式是 CRC – $16: g(x) = x^{16} + x^{15} + x^2 + 1$. 通过反复调用一个高效的 CRC – 16 校验函数,可以对接收数据实现分段的 CRC 校验.

下面是部分源程序代码:

crcflagreg < = 1'b0;

end

```
hegin

if(reset) begin

ncrc < = 16'h0;

crcflagreg < = 1'b0;

end

else if (enable) begin

if (allinok)

crcflagreg < = (16'h0 = = ncrc);

else

ncrc < = nextCRC16-D32(datain, ncrc);//分段校

end

else begin

ncrc < = 16'h0;
```

end

3 CRC 码的仿真验证和逻辑综合

CRC 码仿真采用的是 Altera 公司的 Quartus II 5.0 软件的 波形 仿 真 器, 适 配 器 件 采 用 Cyclone 系 列 的 EPIC20F324C6.仿真采用的有效数据是 32 位 16 进制数 "A8C83765",生成的校验码是 16 进制数"9CCE".

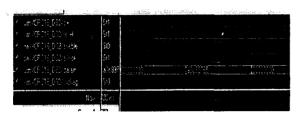


图 3 使用 Quartus II 5.0 软件的仿真图

4 结束语

本文中所给出的 CRC 码的生成和校验源程序在数字通信中可以得到很好的运用.其仿真结果与理论结果一致,既是 CRC - 16 校验码的生产器,也是待校验数据的校验器,此方案不仅大大减少了电路的体积,而且具有很好的稳定性.该校验器速度快,并且占用资源极少.经测试,

CRC - 16 工作频率高达 400 MHz. 完全能够满足实际的需要. 他具有非常好的可移植性,只需要根据具体需要选择相应的生成多项式 g(x),然后相应地更改程序中的数据即可.

参考文献:

- [1] 黄智伟. FPGA 系统设计与实践[M]. 北京: 电子工业 出版社,2005.
- [2] 徐光辉,程东旭.基于 FPGA 的嵌入式开发与应用 [M].北京:电子工业出版社,2006.
- [3] 刘凌,胡永生.数字信号处理的 FPGA 实现[M].北京: 清华大学出版社,2003.
- [4] 顾慰文.纠错码及其在计算机系统中的应用[M].北京:人民邮电出版社,1980.
- [5] 瞿中.CRC 算法在计算机网络通信中的应用[J]. 微机 发展,2002(2):12-14.
- [6] 王新梅,肖国镇.纠错码原理与方法[M].西安:西安 电子科技大学出版社,2001.
- [7] 马秀莲,李廷芳.数字通信差错控制技术[M].北京: 铁道出版社,1991.
- [8] 孙戎,梁宜勇.FPGA 在直流电机调速中的应用[J].重 庆工学院学报,2006(3):78-81.

(责任编辑 陈 松)

(上接第81页)

- [8] 申金媛,苏晓星.一种用于大气中杂质气体识别的新方法[J]、光电子激光,2003,14(9):955-957.
- [9] Nadya Goldovsky, Viktor Goldovsky. Correlational gas analyzer[J]. Measurement, 2003, 33:273 279.
- [10] Fleischer M, Meixner H. A selective CH₄ sensor using semiconducting Ga₂O₃ thin films based on temperature switching of multigas reactions[J]. Sensors and Actuators: B, 1995 (24/25):544-547.
- [11] Banakh V A, Yu N P. Simulation of operation of multiwave remote gas-analyzer based on NH₃-laser[J]. Infrared Physics & Technology, 2000, 41:115 131.
- [12] Meléndez J, Castro de A J. Spectrally selective gas cell for electrooptical infrared compact multigas sensor [J]. Sensors and Actuators: A, 1995, 4647: 417 – 421.
- [13] Steven H H. Hydrogen fluoride analyzer for gases and aerosols[J]. Analytica Chimica Acta, 2002, 460:219 - 225.
- [14] Andrianov V P, Bandurkin K V. A Laser Gas Analyzer[J].

- Instruments and Experimental Techniques, 2002, 45 (3): 393 396.
- [15] Nadezhdinskii A, Berezin A. High sensitivity methane analyzer based on tuned near infrared diode laser [J]. Spectrochimica Acta Part; A, 1999, 55:2083 2089.
- [16] Nadezhdinskii A, Berezin A. Application of near-IR diode lasers for measurement of ethanol vapor [J]. Spectrochimica Acta Part: A, 1999, 55:2049 – 2055.
- [17] Leonhardt J W. A new ppb-gas analyzer by means of GC-ion mobility spectrometry (GC - IMS)[J]. Journal of Radioanalytical and Nuclear Chemistry, 2003, 257(1):133 – 139.
- [18] Nikolaev I N, Galiev R R. Sensor selective gas analyzer for small concentrations of hydrogen sulfide [J]. Measurement Techniques, 2004,47(6):156-158.

(责任编辑 刘 舸)