## Semesterprojekt Gruppe 1

Gruppenteilnehmer:

* Radike Markus
* Sauer Lukas
* Wolf Benedict

**FPGA-Oszilloskop**

**Projektspezifikation:**

Entwickelt wird ein Piggy-Back für das FPGA DE10-Lite-Board und eine dazugehörige Top-Level-Design-Unit, welche gemeinsam die Grundlage für ein Zweikanal-Oszilloskop bilden. Das UI (user interface) wird einerseits über VGA realisiert und andererseits über eine Schnittstelle mit einem PC. Ein Rechtecksignal-Ausgang zur Kalibrierung ist angedacht.

Die Grundeinstellungen sollen per Taster und Drehgeber eingestellt werden und gemeinsam mit der graphischen Ausgabe per VGA eine simple Anwendung ermöglicht. Für genauere Analysen, um verschiedene Messwerte herauszufiltern, auszulesen und abzuspeichern und Screenshots zu machen, wird die USB-Schnittstelle zum Rechner verwendet.

Dimensioniert ist das FPGA-Oszi auf zwei Kanäle mit jeweils 50 MSa/s, was eine messbare Frequenz bis zu 1 MHz ergibt. Angedacht ist ein ADC mit einer Auflösung von 10 – 12 Bit, verschiedene Messbereiche werden automatisch gewählt.

**Meilensteine:**

* Gemeinsame Cloud / online Ablage
* Projekt genau spezifizieren
* Ansätze und Möglichkeiten abklären
* gleiche Programme und Versionen installieren
* Latex lernen

**Anfang:**

1. **Sauer:** ADC einlesen 🡪