

**Đề 4**(Sinh viên **không** được sử dụng tài liệu, máy tính cầm tay.

Làm bài trực tiếp trên đề)

STT		ĐIỂM
	Họ và tên: .....	
	MSSV: .....	

**TRẮC NGHIỆM (7 Điểm, 0.5đ/câu)**

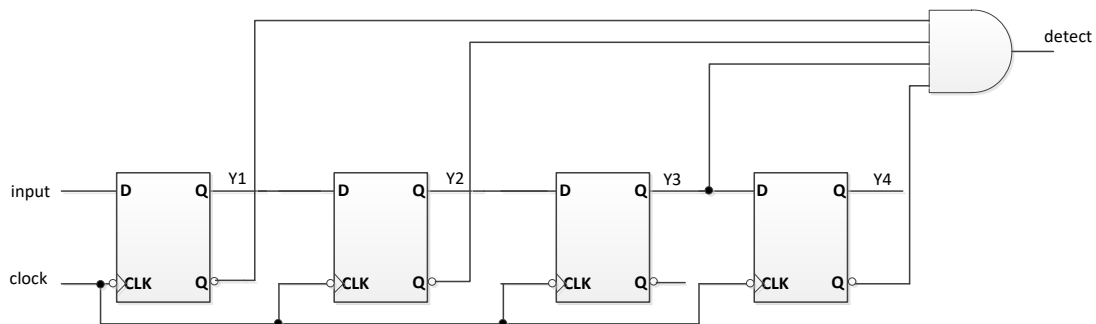
Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7

Câu 8	Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14

Câu 1. Phát biểu nào sau đây về mạch tổ hợp và mạch tuần tự là SAI:

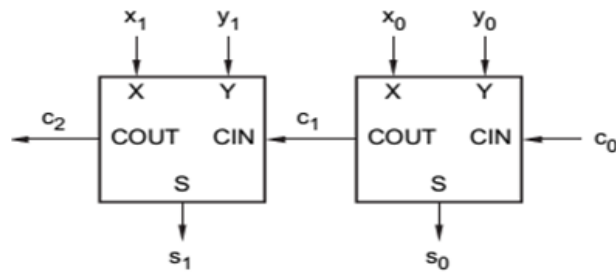
- A. Mạch tổ hợp là mạch có ngõ ra thay đổi ngay lập tức khi ngõ vào thay đổi  
 B. Mạch tuần tự có thể chứa các thành phần là mạch tổ hợp  
 C. Mạch tuần tự là mạch có ngõ ra thay đổi ngay lập tức khi ngõ vào thay đổi  
 D. Chốt là một phần tử có tính chất nhớ

Câu 2. Xác định chuỗi bit dữ liệu ở chân input để tín hiệu detect bật lên 1 (Bit đưa vào đầu tiên là bit ngoài cùng bên trái):



- A. 1001                      B. 0100                      C. 1110                      D. 0001

Câu 3. Cho mạch cộng CR như bên dưới, tính giá trị lần lượt của  $C_2$ ,  $C_1$ ,  $C_0$  cho phép cộng hai số nhị phân  $11_2 + 01_2$ :



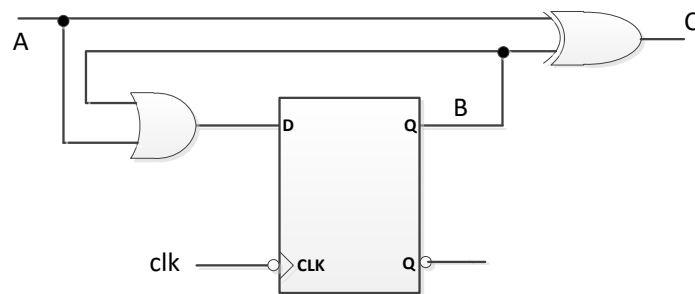
A. 1,0,1

B. 1,1,0

C. 1,0,0

D. 0,0,1

Câu 4. Xác định giá trị ngõ ra C của mạch sau cạnh xuống xung clock thứ nhất và thứ hai. Biết A=1 và khi bật nguồn ngõ ra D-FF có giá trị 0.



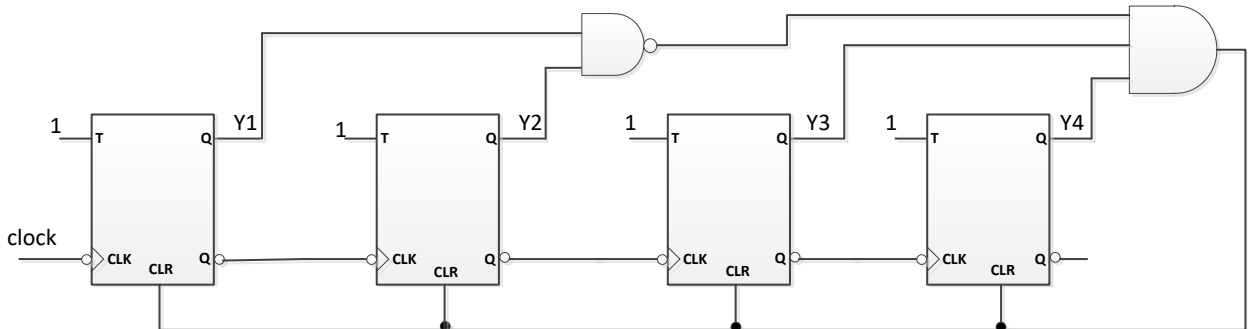
A. 0,0

B. 1,0

C. 0,1

D. 1,1

Câu 5 Xác định tần số của ngõ ra Y4 của mạch, khi tần số ngõ vào clk\_in=12KHz:



A. 3KHz

B. 1KHz

C. 6KHz

D. 2.4KHz

Câu 6. Cho hàm  $F(x,y,z)=xy + xz + yz$ , nếu thực hiện hàm F chỉ sử dụng Mux2->1 (không sử dụng cổng logic khác, kể cả cổng NOT) thì số lượng MUX2->1 tối thiểu phải dùng là:

A. 2

B. 3

C. 4

D. 5

Câu 7. . Số SR flipflop tối thiểu cần để thiết kế bộ đếm đồng bộ có chu trình đếm 1, 3, 5, 7, 1, 3 ... là:

A. 2

B. 3

C. 4

D. 5

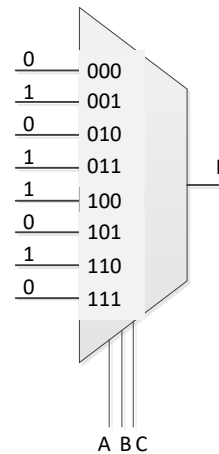
Câu 8. Xác định biểu thức đại số của mạch sau:

A.  $F(A,B,C)=m1+m2+m4+m5$

B.  $F(A,B,C)=M0.M2.M5.M7$

C.  $F(A,B,C)=m0+m2+m5+m7$

D.  $F(A,B,C)=M1+M3+M4+M6$



Câu 9. Một máy tính A truyền chuỗi ký tự “NMMS” sang máy tính B qua cổng COM, sử dụng phương thức kiểm tra Parity lẻ. Biết rằng sau mỗi ký tự truyền đi sẽ được chèn 1 bit Parity. Chuỗi bit của chuỗi ký tự “NMMS” nhận được ở máy tính B là (Với mã ASCII của ký tự ‘N’=1001110, ‘M’=1001101, ‘S’=1010011):

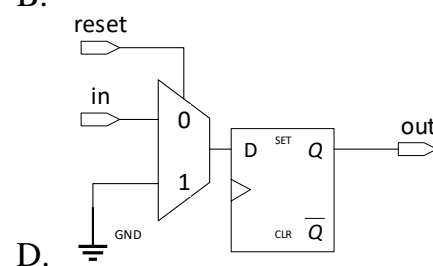
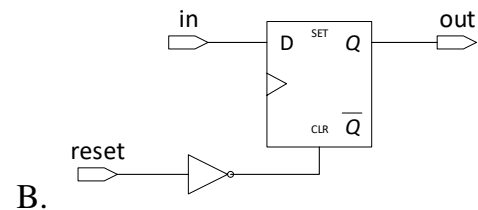
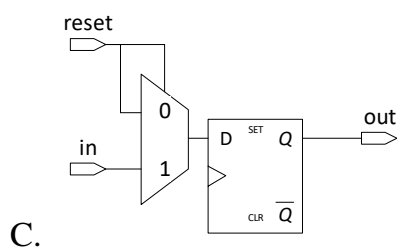
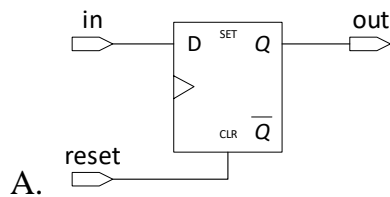
A. 10011101001110110011011010011

B. 1001110100111010011011010011

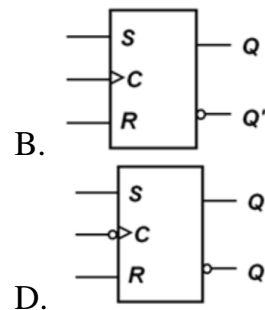
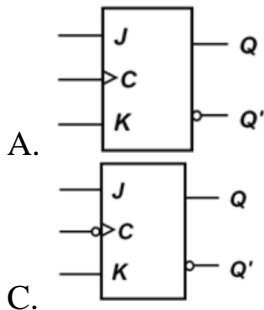
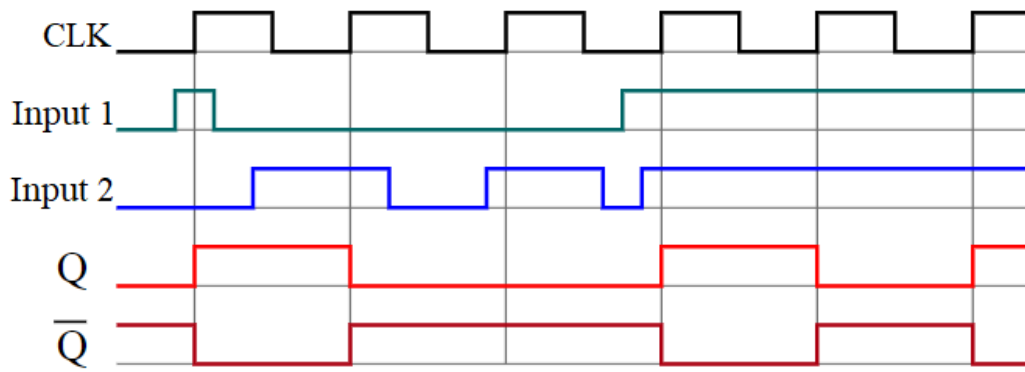
C. 1001110010011101010011010100110

D. 10011101100110111001101110100111

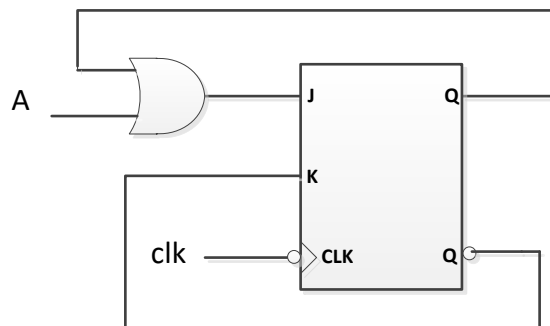
Câu 10. Đây là D flipflop với ngõ vào reset bất đồng bộ tích cực mức thấp:



Câu 11. Xác định biểu thức logic của mạch có giản đồ xung sau:



Câu 12. Hàm kích thích ngõ vào của mạch sau là:



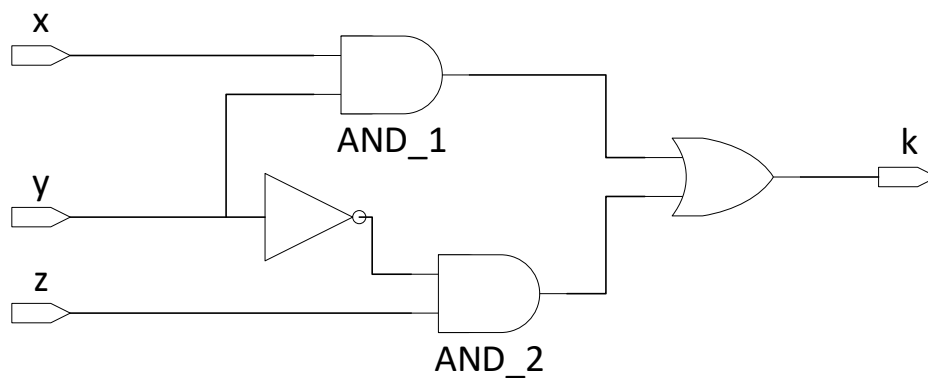
A.  $J=A, K=Q$

B.  $J=A+Q, K=Q'$

C.  $J=A+Q, K=Q \cdot \text{CLK}$

D.  $J=A, K=Q' \cdot \text{CLK}$

Câu 13. Cổng AND\_2 trong mạch bên dưới bị hỏng khiến cho ngõ ra của nó luôn luôn bằng 1. Tổ hợp ngõ vào theo thứ tự x, y, z nào có thể phát hiện được lỗi này?



A. 1,1,0

B. 0,0,1

C. 1,0,1

D. 1,0,0

Câu 14. Ngõ ra của bộ so sánh 2 số nhị phân không dấu 4 bit:  $A = 1100$  và  $B = 1001$  là gì?

A.  $(A > B) = 1, (A < B) = 0, (A = B) = 1$

B.  $(A > B) = 1, (A < B) = 0, (A = B) = 0$

C.  $(A > B) = 0, (A < B) = 1, (A = B) = 0$

D.  $(A > B) = 0, (A < B) = 1, (A = B) = 1$

### TỰ LUẬN (3Đ)

---

Câu 15. (1đ)

a) Cho bảng sự thật của bộ giải mã 3- $\rightarrow$ 8, thiết kế bộ giải mã (viết biểu thức logic và vẽ mạch) chỉ sử dụng cổng NAND\_2 ngõ vào và cổng NOT. (0.5đ)

A	B	C	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

- b) Giả sử bộ giả mã thiết kế ở câu trên được chế tạo thành chip, sử dụng chip đó và cổng logic thích hợp thực thi hàm  $F(x,y,z)=M_0.M_3.M_5.M_6$

Câu 16.

*“Lúc mới 9 tuổi, nó đã phải đi ở nhờ nhà một người bác họ, họ thúc bá. Bác nó nuôi nó thay đầy tớ và được cả họ khen là nuôi chấy bồ côi. Nhưng một hôm nó bị đánh một trận và bị đuổi đi. Bác gái nó tắm, nó đã khoét một chỗ phen nửa để nhìn! Từ đấy, thằng Xuân lấy đầu hè xó cửa làm nhà, lấy sáu ở các phố, cá hồ Hoàn Kiếm làm cơm. Nó đã bán phá xa, bán nhật trình, làm chạy hiệu rạp hát, bán cao đan hoàn tán trên xe lửa, và vài ba nghề tiểu xảo khác nữa. Ánh nắng mặt trời làm cho tóc nó đỏ như tóc Tây.”*

*Số đỏ - Vũ Trọng Phụng*

Trên đây là trích đoạn trong tác phẩm Số đỏ của nhà văn Vũ Trọng Phụng, và màu đỏ là một trong những màu hiển thị trên đèn giao thông. Hãy thiết kế một mạch số đơn giản, thực hiện tính năng chuyển màu đèn và hiển thị số đếm ngược cho đèn giao thông.

Mạch bao gồm 3 phần chính.

- Mạch đếm lên 4-bit: Mạch thực hiện việc đếm từ 0-15, mạch được cấp xung CLK có tần số là 1Hz và có 4 ngõ ra tương ứng với Q3, Q2, Q1, Q0.
- Mạch hiển thị màu đèn giao thông: mạch sẽ hiển thị màu cho đèn, mạch có đầu vào lần lượt là Q3, Q2, Q1, Q0 và ngõ ra lần lượt là Đỏ, Vàng, Xanh. Mạch sẽ hiển thị đèn đỏ trong 6s, đèn vàng trong 3s và đèn xanh trong 7s.
- Mạch hiển thị thời gian cần phải chờ: mạch sẽ cho ta biết thời gian cần phải chờ cho mỗi màu sắc đèn khác nhau. Mạch có đầu vào lần lượt là Q3, Q2, Q1, Q0

Mạch đếm lên 4 bit				Đèn giao thông			Số giây chờ		
Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Đỏ	Vàng	Xanh	W <sub>2</sub>	W <sub>1</sub>	W <sub>0</sub>
0	0	0	0	1	0	0	1	0	1
0	0	0	1	1	0	0	1	0	0
0	0	1	0	1	0	0	0	1	1
0	0	1	1	1	0	0	0	1	0
0	1	0	0	1	0	0	0	0	1
0	1	0	1	1	0	0	0	0	0
0	1	1	0	0	1	0	0	1	0
0	1	1	1	0	1	0	0	0	1
1	0	0	0	0	1	0	0	0	0
1	0	0	1	0	0	1	1	1	0
1	0	1	0	0	0	1	1	0	1
1	0	1	1	0	0	1	1	0	0
1	1	0	0	0	0	1	0	1	1
1	1	0	1	0	0	1	0	1	0
1	1	1	0	0	0	1	0	0	1
1	1	1	1	0	0	1	0	0	0

a) Hãy thiết kế mạch đếm lên 4-bit đồng bộ sử dụng Flip Flop D có xung CLK kích cạnh xuống.

B1: xác định số Flip Flop

B2: Vẽ sơ đồ (lưu đồ) chuyển trạng thái của bộ đếm

B3: Lập bảng chuyển trạng thái và bảng kích thích của mạch đếm

CLK	TTHT					TTKT					Ngõ vào các FF			
	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>		Q <sub>3</sub> <sup>+</sup>	Q <sub>2</sub> <sup>+</sup>	Q <sub>1</sub> <sup>+</sup>	Q <sub>0</sub> <sup>+</sup>		D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
1	0	0	0	0		0	0	0	1		0	0	0	1
2	0	0	0	1		0	0	1	0		0	0	1	0

3	0	0	1	0	0	0	1	1	0	0	1	1
4	0	0	1	1	0	1	0	0	0	1	0	0
5	0	1	0	0	0	1	0	1	0	1	0	1
6	0	1	0	1	0	1	1	0	0	1	1	0
7	0	1	1	0	0	1	1	1	0	1	1	1
8	0	1	1	1	1	0	0	0	1	0	0	0
9	1	0	0	0	1	0	0	1	1	0	0	1
10	1	0	0	1	1	0	1	0	1	0	1	0
11	1	0	1	0	1	0	1	1	1	0	1	1
12	1	0	1	1	1	1	0	0	1	1	0	0
13	1	1	0	0	1	1	0	1	1	1	0	1
14	1	1	0	1	1	1	1	0	1	1	1	0
15	1	1	1	0	1	1	1	1	1	1	1	1
16	1	1	1	1	0	0	0	0	0	0	0	0

B4: Sử dụng bìa Karnaugh để tìm phương trình ngõ vào của các FF

B5: Vẽ mạch

b) Hãy thiết kế mạch hiển thị màu đèn theo bảng chân trị trên.



B1: Kiểm tra bảng chân trị

B2: Viết biểu thức Logic (sinh viên có thể bỏ qua bước này)

Đỏ =

Vàng =

Xanh =

B3: Rút gọn biểu thức nhờ vào bìa Karnaugh

B4: Vẽ mạch

- c) Hãy thiết kế mạch hiển thị thời gian cần phải chờ cho mỗi màu sắc sử dụng MUX 4-1 với ngõ điều khiển lần lượt là Q2, Q0

B1: Kiểm tra bảng chân trị

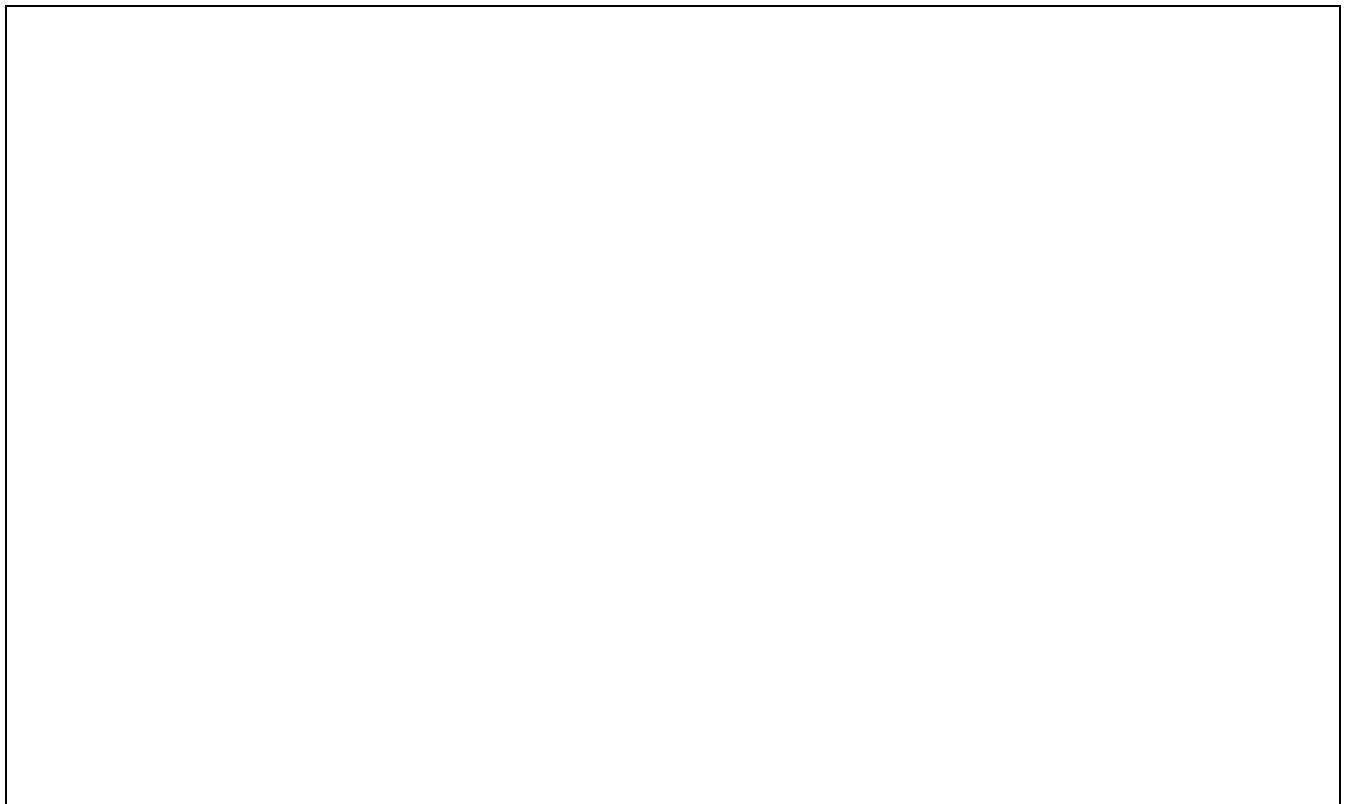
B2: Viết biểu thức logic

W2 =

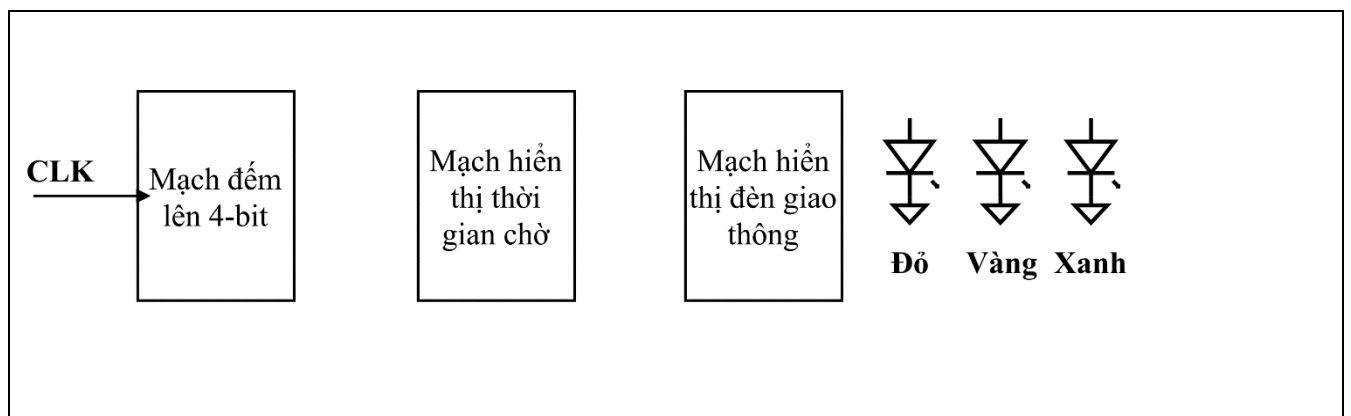
W1 =

W0 =

B3: Sử dụng định lý Shannon để thiết kế mạch dựa trên công MUX 4-1 với ngõ điều khiển lần lượt là Q2, Q0



- d) Liên kết các module lại với nhau để thực hiện mạch số đơn giản, thực hiện tính năng chuyển màu đèn và hiển thị số đếm ngược cho đèn giao thông



**Đây là phần đánh giá chuẩn đầu ra của đề thi theo đề cương chi tiết môn học (CĐRMH) (thí sinh không cần quan tâm mục này trong quá trình làm bài)**

Câu 1	Câu 2	Câu 3	Câu 4	Câu 5	Câu 6	Câu 7	Câu 8
G2	G2	G1	G1	G1	G1	G1	G2

Câu 9	Câu 10	Câu 11	Câu 12	Câu 13	Câu 14	Câu 15	Câu 16
G2	G2	G2	G1	G1	G1	G2	G2

CĐRMH	Mô tả
-------	-------

G1	<b>Trình bày</b> được các khái niệm cơ bản về tính toán logic
G2	<b>Trình bày</b> được quy trình, phương pháp thiết kế mạch logic

---

**Giảng viên ra đề**

**Duyệt đề của Khoa/ Bộ môn**

**Phạm Thanh Hùng**

**Trịnh Lê Huy**