集宁师范学院

FPGA 高级数字系统设计课程设计报告 (2020-2021 第二学期)

题目: 花样数码管电路设计

1

目 录

| ᠆. | 旋转的万块5 | |
|----|--------------------------------|----|
| | 1. 旋转的方块电路的功能简介 | 5 |
| | 2. 旋转的方块电路整体设计模块框图 | 5 |
| | 3. 旋转的方块电路整体接口信号(输入和输出信号) | 6 |
| | 4. 旋转的方块电路 RTL图和资源消耗 | 6 |
| | 5. 模块的功能实现 | 7 |
| | 5.1 clk_div 模块设计方案 | |
| | 5.1.1 clk_div 模块功能简介及模块框图 | 7 |
| | 5.1.2 clk_div 模块接口信号 | |
| | 5.1.3 clk_div 模块具体实现原理 | |
| | 5.1.4 clk_div 模块设计源代码(含有详细的注释) | 8 |
| | 5.1.5 clk_div 模块测试方案设计 | 8 |
| | 5.1.6 clk_div 模块测试源代码(含有详细的注释) | 9 |
| | 5.1.7 clk_div 模块功能仿真与时序仿真 | 9 |
| | 5.1.8 clk_div 模块 RTL 电路图 | 10 |
| | 5.2 sel 模块设计方案 | |
| | 5.2.1 sel 模块功能简介及模块框图 | |
| | 5.2.2 sel 模块接口信号 | 11 |
| | 5.2.3 sel 模块具体实现原理 | |
| | 5.2.4 sel 模块设计源代码(含有详细的注释) | |
| | 5.2.5 sel 模块测试方案设计 | |
| | 5.2.6 sel 模块测试源代码(含有详细的注释) | |
| | 5.2.7 sel 模块功能仿真与时序仿真 | |
| | 5.2.8 sel 模块 RTL电路图 | |
| | 5.3 seg_sel 模块设计方案 | |
| | 5.3.1 seg_sel 模块功能简介及模块框图 | |
| | 5.3.2 seg_sel 模块接口信号 | |
| | 5.3.3 seg_sel 模块具体实现原理 | |
| | 5.3.4 seg_sel 模块设计源代码(含有详细的注释) | |
| | 5.3.5 seg_sel 模块测试方案设计 | |
| | 5.3.6 seg_sel 模块测试源代码(含有详细的注释) | |
| | 5.3.7 seg_sel 模块功能仿真与时序仿真 | |
| | 5.3.8 seg_sel 模块 RTL 电路图 | |
| | 5.4 seg_7_1 模块设计方案 | |
| | 5.4.1 seg_7_1 模块功能简介及模块框图 | |
| | 5.4.2 seg_7_1 模块接口信号 | |
| | 5.4.3 seg_7_1 模块具体实现原理 | |
| | 5.4.4 seg_7_1 模块设计源代码(含有详细的注释) | |
| | 5.4.5 seg_7_1 模块测试方案设计 | |
| | 5.4.6 seg_7_1 模块测试源代码(含有详细的注释) | |
| | 5.4.7 seg_7_1 模块功能仿真与时序仿真 | |
| | 5.4.8 seg_7_1 模块 RTL 电路图 | 21 |

| | 5.5 top 模块设计方案 | 22 | |
|----------|-------------------------------|----|----|
| | 5.5.1 top 模块功能简介及模块框图 | 22 | |
| | 5.5.2 top 模块接口信号 | 22 | |
| | 5.5.3 top 模块具体实现原理 | 23 | |
| | 5.5.4 top 模块设计源代码(含有详细的注释) | | 23 |
| | 5.5.5 top 模块测试方案设计 | 24 | |
| | 5.5.6 top 模块测试源代码(含有详细的注释) | | 24 |
| | 5.5.7 top 模块功能仿真与时序仿真 | 24 | |
| | 5.5.8 top 模块 RTL 电路图 | 25 | |
| <u> </u> | 跳跃的方块 | 26 | |
| | 1. 跳跃的方块电路的功能简介 | 26 | |
| | 2. 跳跃的方块电路整体设计模块框图 | 26 | |
| | 3. 跳跃的方块电路整体接口信号(输入和输出信号) | | 27 |
| | 4. 跳跃的方块电路 RTL图和资源消耗 | 27 | |
| | 5. 模块的功能实现 | 28 | |
| | 5.1 clk 模块设计方案 | 28 | |
| | 5.1.1 clk 模块功能简介及模块框图 | 28 | |
| | 5.1.2 clk 模块接口信号 | 28 | |
| | 5.1.3 clk 模块具体实现原理 | 28 | |
| | 5.1.4 clk 模块设计源代码(含有详细的注释). | | 29 |
| | 5.1.5 clk 模块测试方案设计 | 29 | |
| | 5.1.6 clk 模块测试源代码(含有详细的注释). | | 30 |
| | 5.1.7 clk 模块功能仿真与时序仿真 | 30 | |
| | 5.1.8 clk 模块 RTL 电路图 | 32 | |
| | 5.2 sel 模块设计方案 | 32 | |
| | 5.2.1 sel 模块功能简介及模块框图 | 32 | |
| | 5.2.2 sel 模块接口信号 | 32 | |
| | 5.2.3 sel 模块具体实现原理 | 33 | |
| | 5.2.4 sel 模块设计源代码(含有详细的注释). | | 33 |
| | 5.2.5 sel 模块测试方案设计 | | |
| | 5.2.6 sel 模块测试源代码(含有详细的注释). | | 34 |
| | 5.2.7 sel 模块功能仿真与时序仿真 | 34 | |
| | 5.2.8 sel 模块 RTL电路图 | | |
| | 5.3 seg_sel 模块设计方案 | | |
| | 5.3.1 seg_sel 模块功能简介及模块框图 | | |
| | 5.3.2 seg_sel 模块接口信号 | | |
| | 5.3.3 seg_sel 模块具体实现原理 | | |
| | 5.3.4 seg sel 模块设计源代码(含有详细的注释 | | 37 |
| | 5.3.5 seg sel 模块测试方案设计 | | |
| | 5.3.6 seg sel 模块测试源代码(含有详细的注释 | | 38 |
| | 5.3.7 seg sel 模块功能仿真与时序仿真 | | |
| | 5.3.8 seg_sel 模块 RTL电路图 | | |
| | 5.4 seg7 模块设计方案 | | |
| | 5.4.1 seg7 模块功能简介及模块框图 | | |
| | | | |