数字电路与逻辑设计

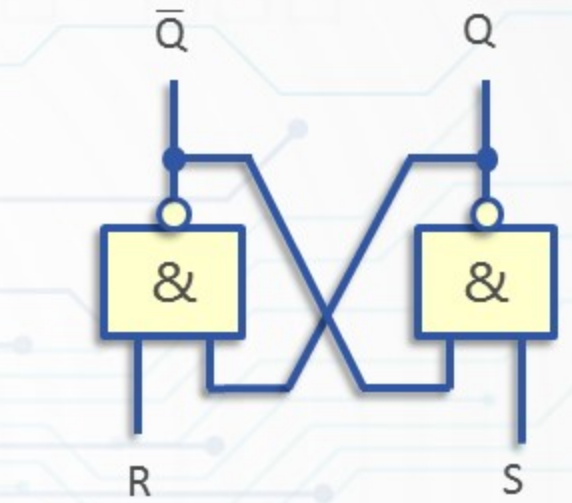
Digital circuit and logic design

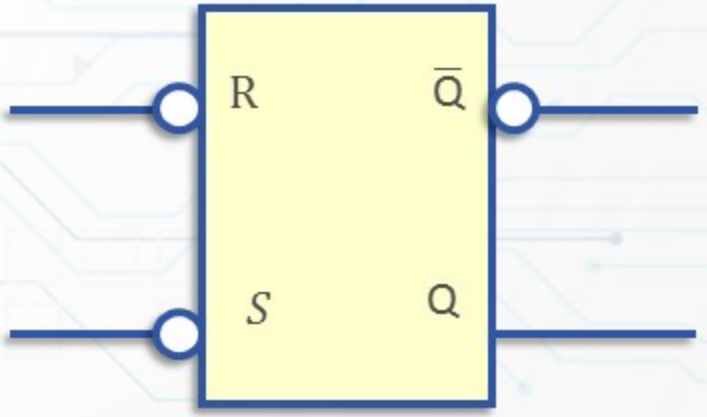
第三章 集成门电路与触发器

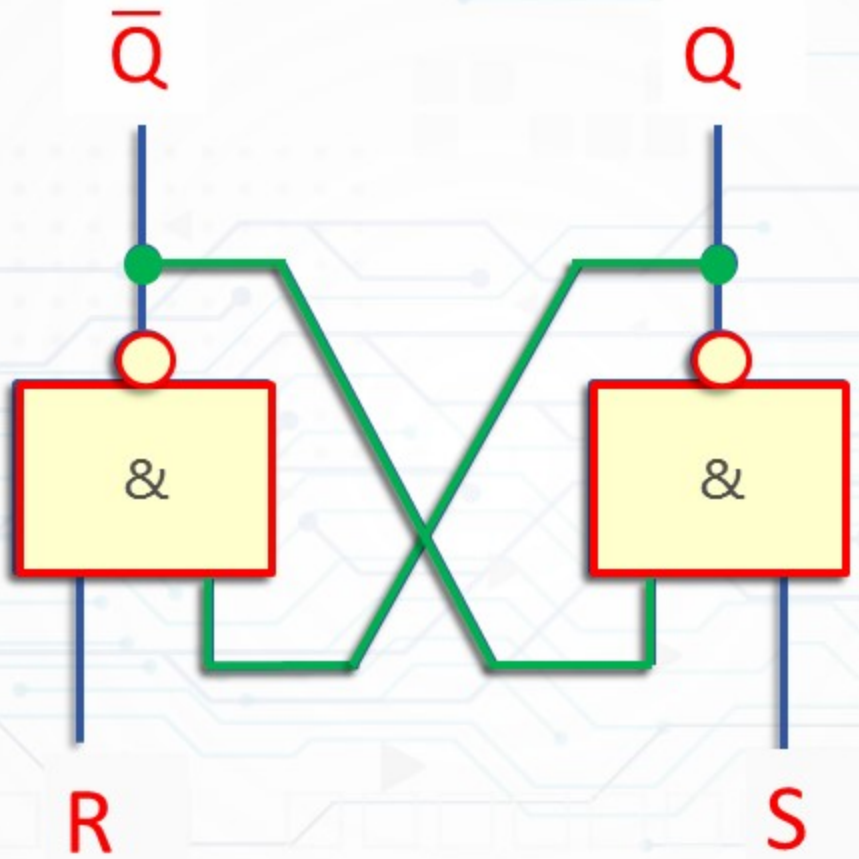
主讲教师 | 赵贻竹

触发器

与非门构成的基本R-S触发器



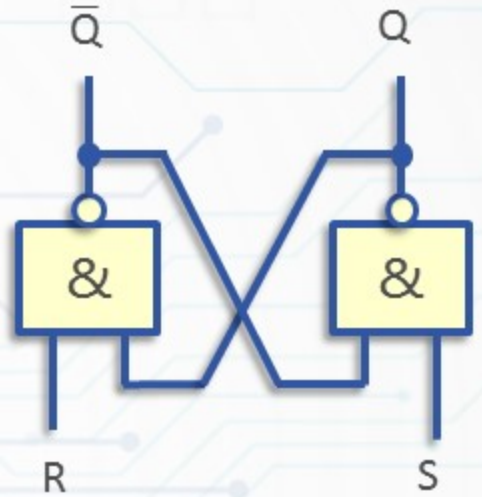


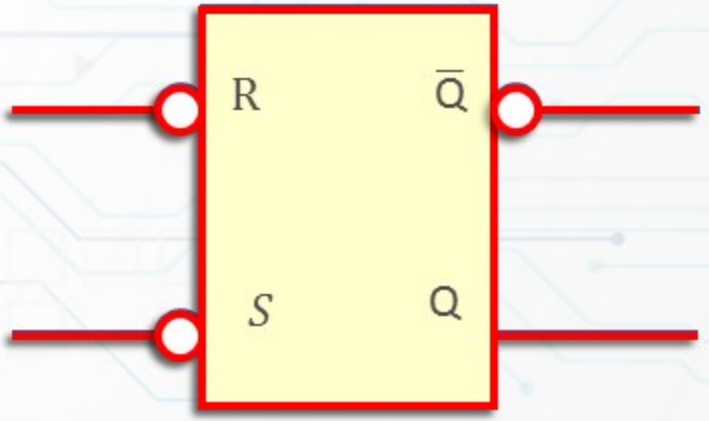

$\overline{Q}$
Q
&
&
R
S

触发器

与非门构成的基本R-S触发器

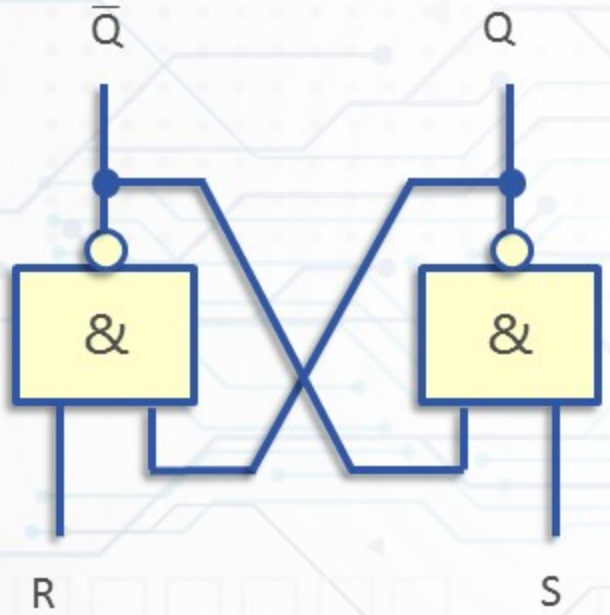
- 直接复位置位触发器
- 构成各种功能触发器的基本部件
- R：置0端或者复位端
- S：置1端或置位端





用与非门构成的基本R-S触发器

分　析

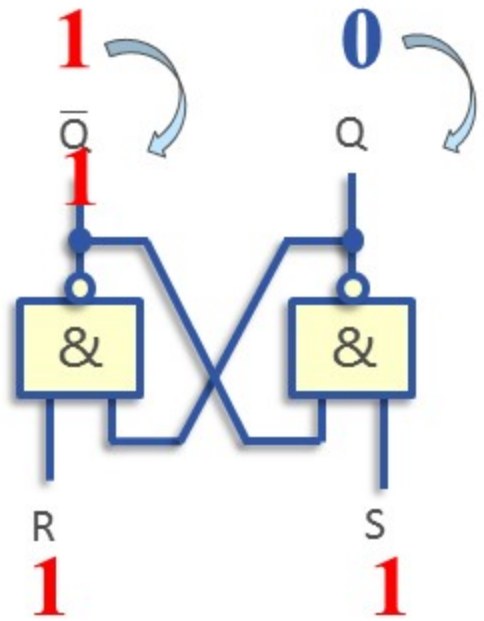


R	S
0	0
0	1
1	0
1	1

用与非门构成的基本R-S触发器

分　析

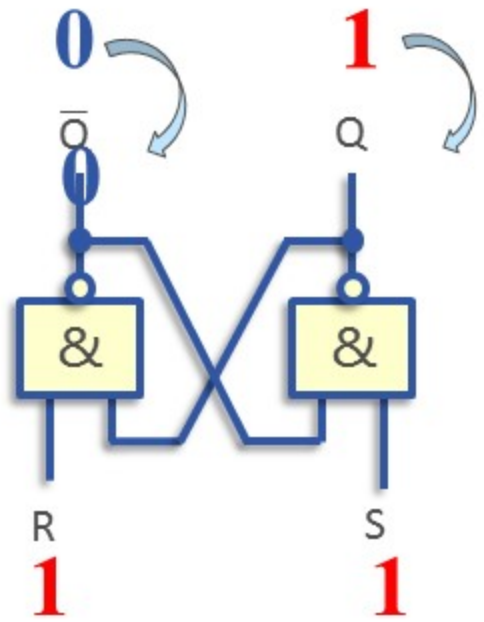
- RS=11
  - 现态$Q=0$
    - $Q^{n+1}=0$



用与非门构成的基本R-S触发器

分　析

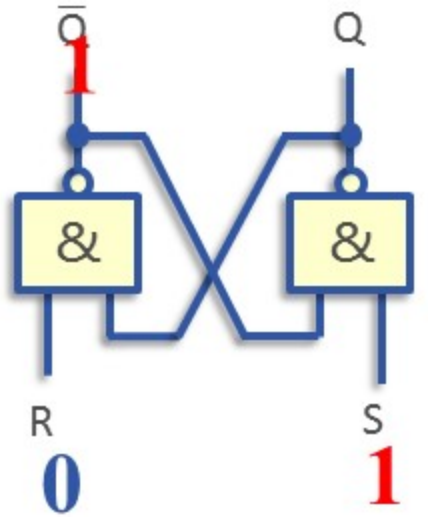
- RS=11
  - 现态$Q=0$
    - $Q^{n+1}=0$
  - 现态$Q=1$
    - $Q^{n+1}=1$
  - 结论：
    - $Q^{n+1}=Q$
    - 保持原来状态不变



用与非门构成的基本R-S触发器

分 析

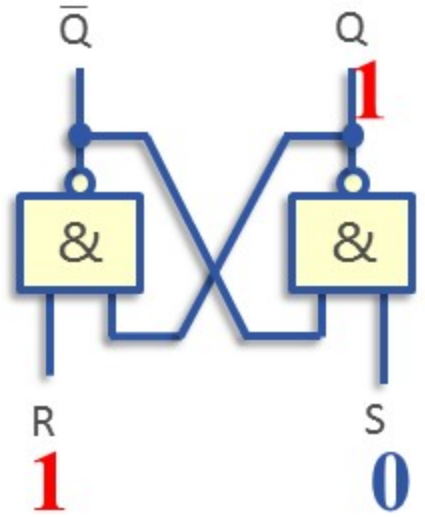
- RS=01
  - $\overline{Q^{n+1}} = 1$
  - $Q^{n+1} = 0$
  - 结论：
    - $Q^{n+1} = 0$
    - 置0



用与非门构成的基本R-S触发器

分　析

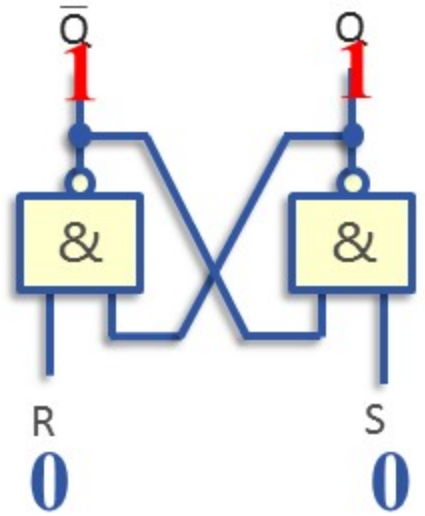
- RS=10
  - $Q^{n+1}=1$
  - $\overline{Q^{n+1}}=0$
  - 结论：
    - $Q^{n+1}=1$
    - 置1



用与非门构成的基本R-S触发器

分 析

- RS=00
  - $Q^{n+1}=1$
  - $\overline{Q^{n+1}}=1$
  - 没有互补输出端
  - 不允许这种输入



用与非门构成的基本R-S触发器

与非门构成基本R-S触发器功能表		
RS	Q^{n+1}	功能说明
0 0	d	不定
0 1	0	置 0
1 0	1	置 1
1 1	Q	不变

与非门构成基本R-S触发器状态表				
现态 Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	d	0	0	1
1	d	0	1	1

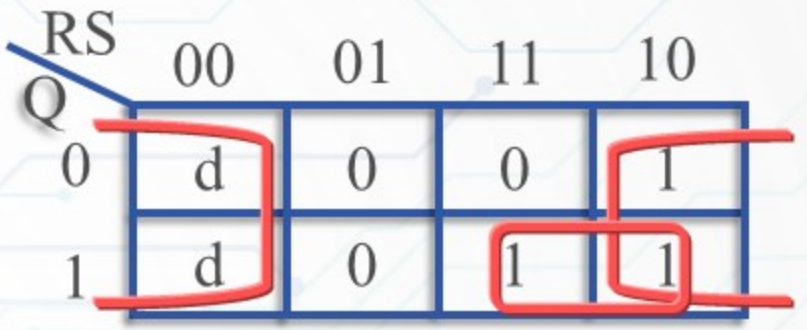
用与非门构成的基本R-S触发器

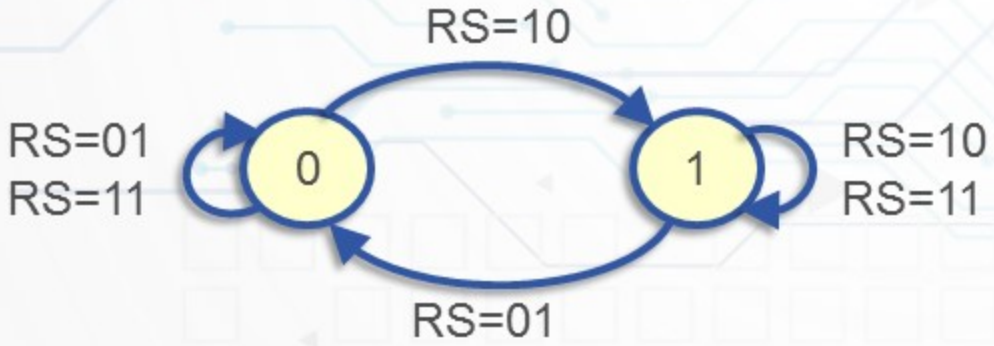
与非门构成基本R-S触发器状态表				
现态Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	d	0	0	1
1	d	0	1	1

与非门构成基本R-S触发器激励表		
现态Q	次态Q^{n+1}	RS
0	0	d 1
0	1	1 0
1	0	0 1
1	1	1 d

用与非门构成的基本R-S触发器

与非门构成基本R-S触发器状态表				
现态 Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	d	0	0	1
1	d	0	1	1





次态方程

$$Q^{n+1} = \bar{S} + RQ$$

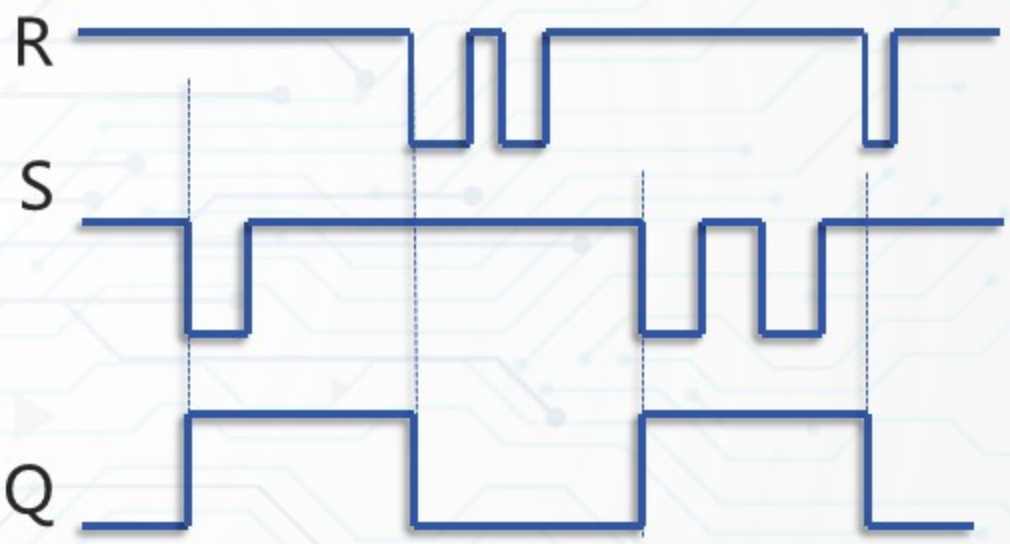
$$R + S = 1$$

约束方程

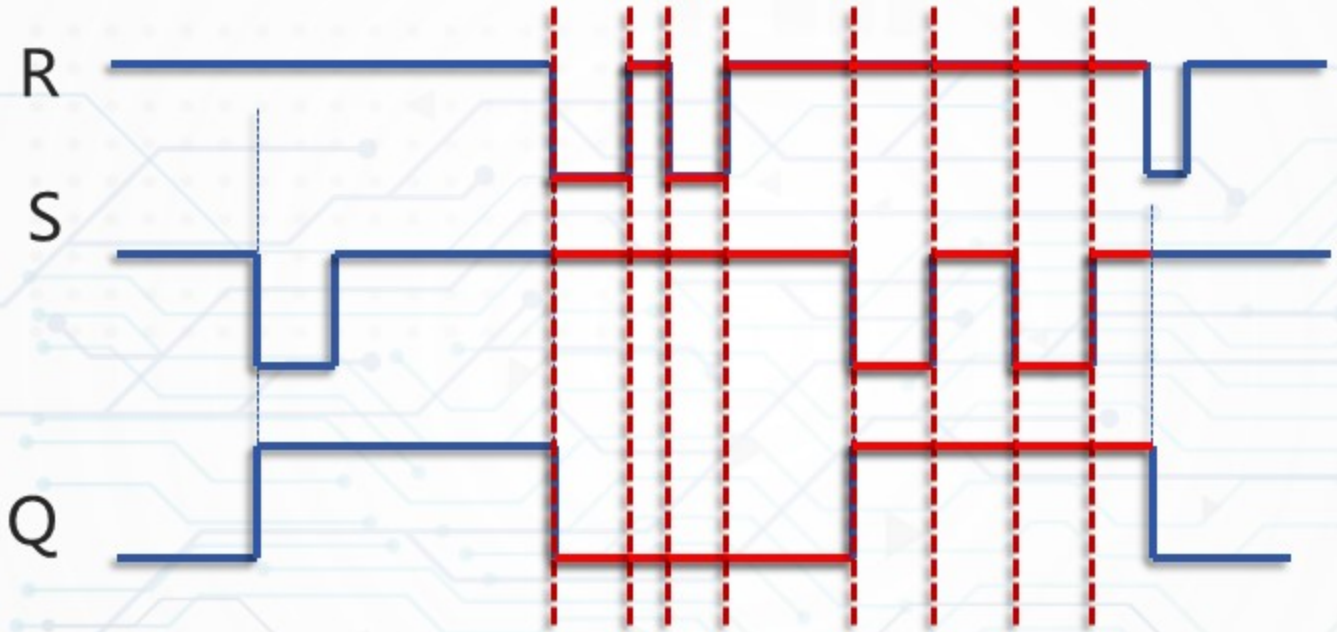
与非门构成的基本R-S触发器

特　征

当与非门构成的基本R-S触发器的同一输入端连续出现多个负脉冲信号时，仅第一个使触发器状态发生改变



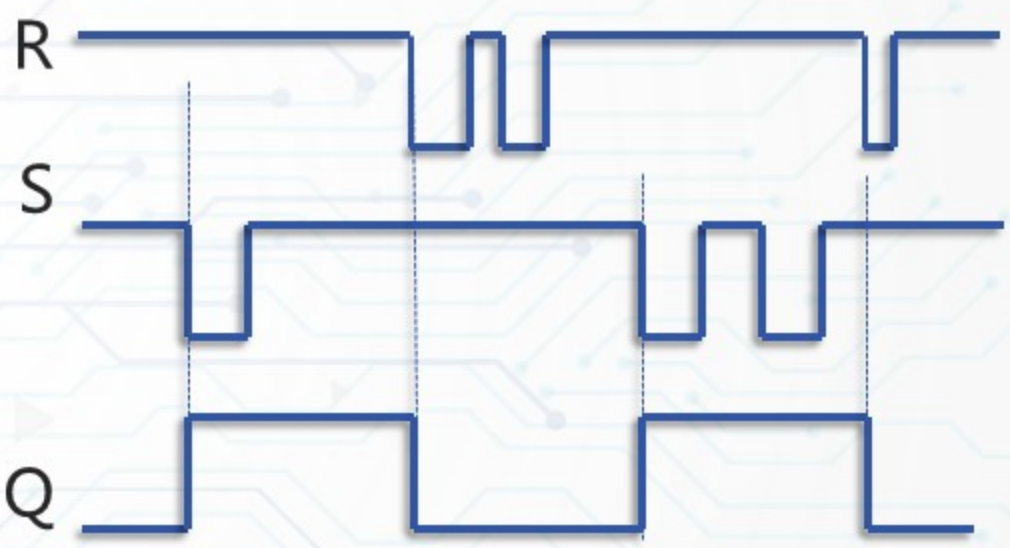
与非门构成的基本R-S触发器



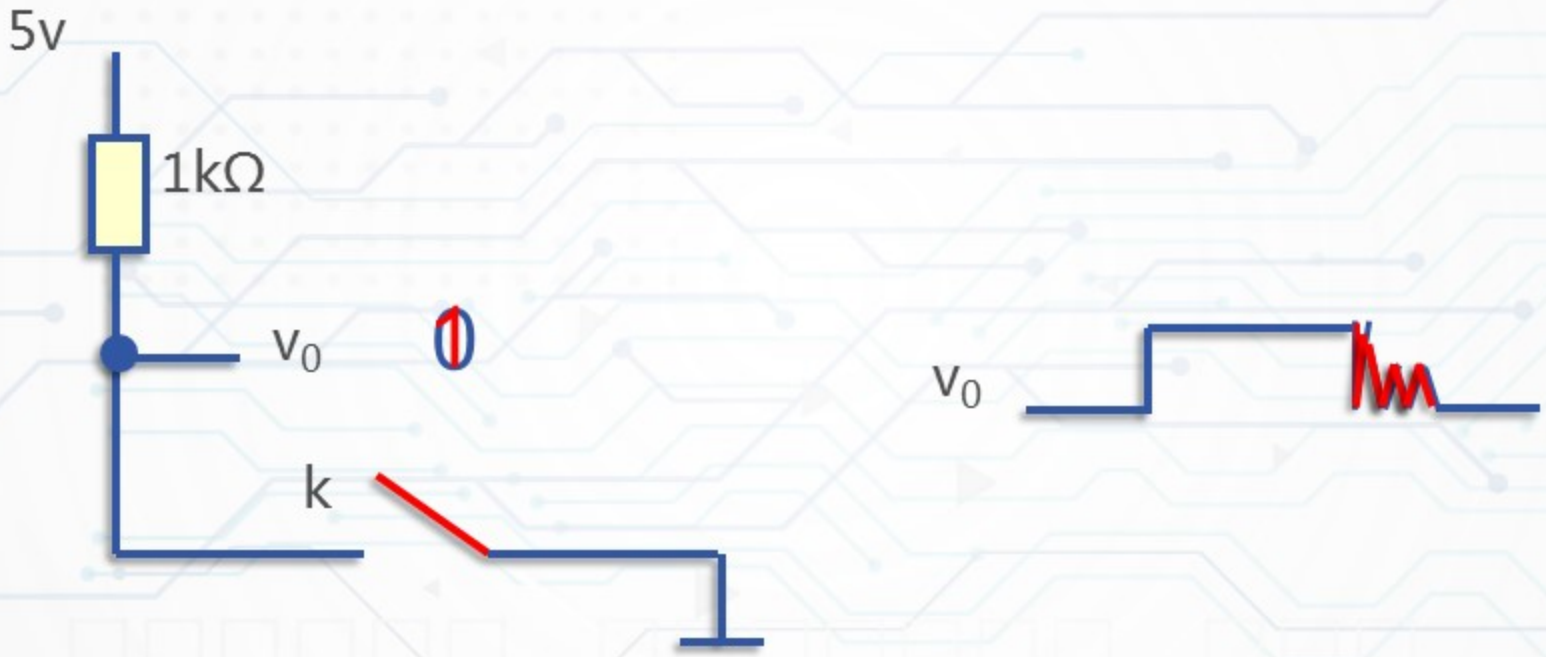
与非门构成的基本R-S触发器

特 征

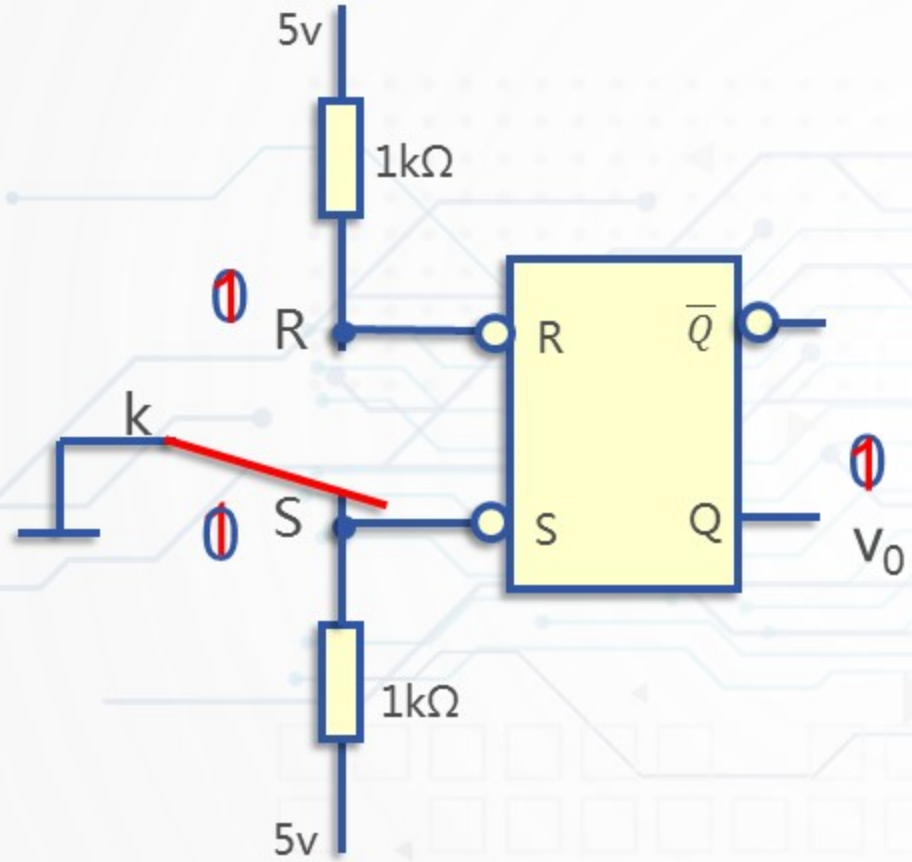
- 当与非门构成的基本R-S触发器的同一输入端连续出现多个负脉冲信号时，仅第一个使触发器状态发生改变
- 可以用来消除毛刺

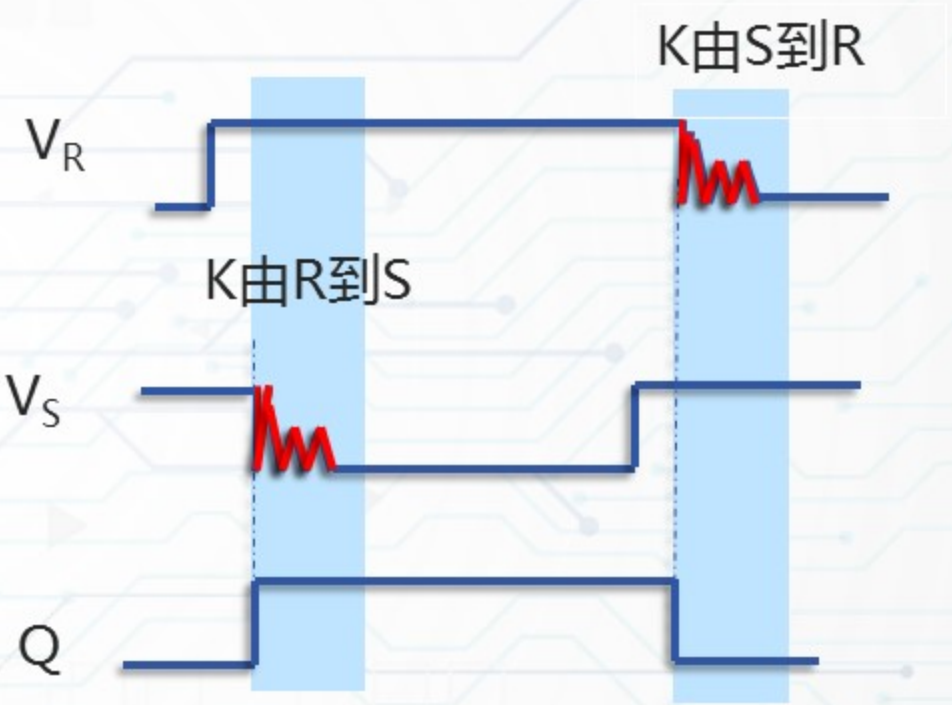


与非门构成的基本R-S触发器

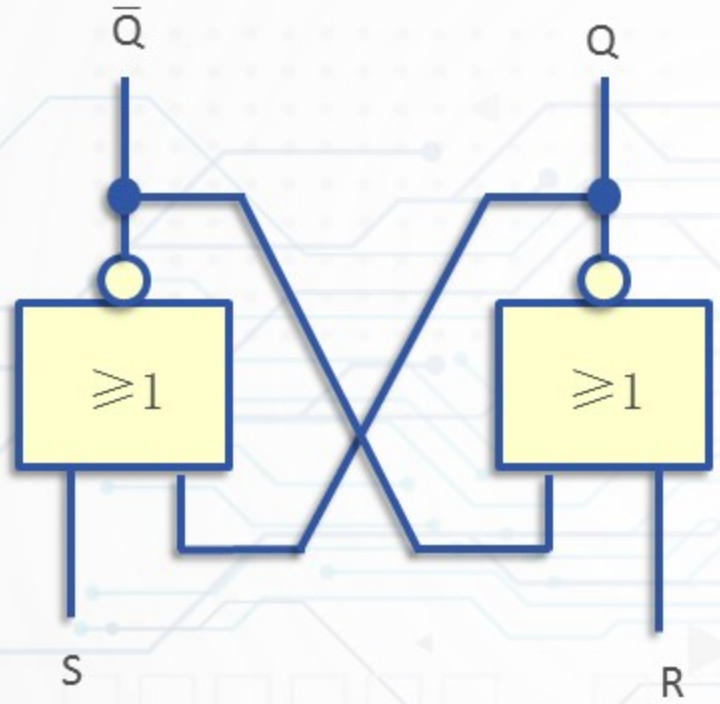


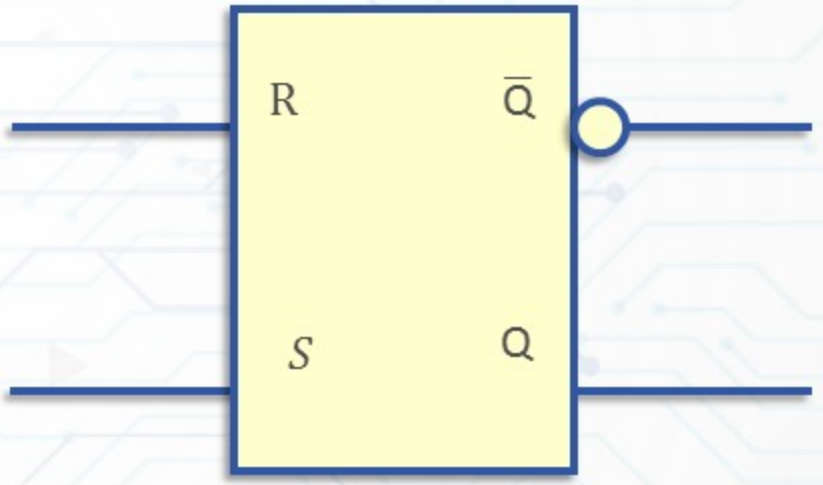
与非门构成的基本R-S触发器



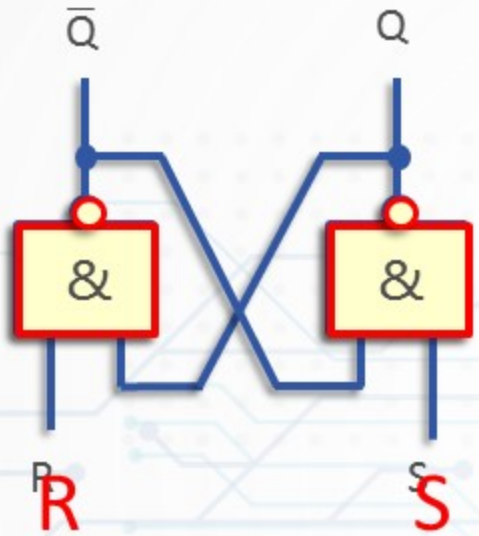


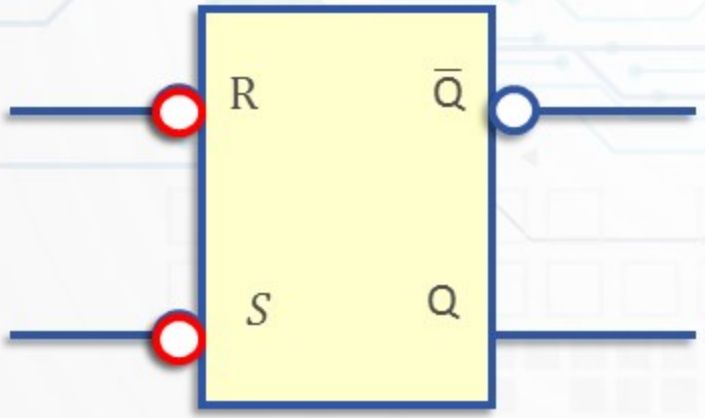
用或非门构成的基本R-S触发器



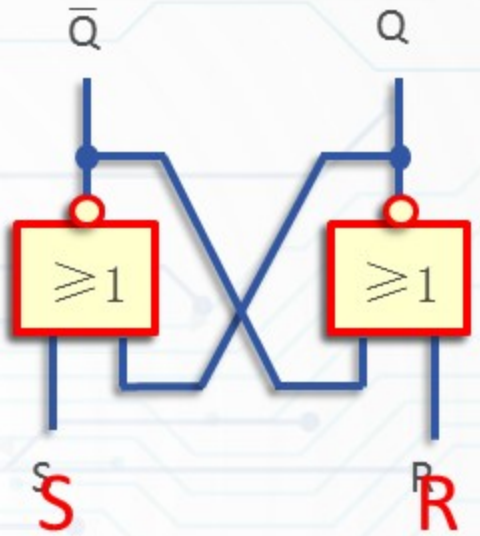


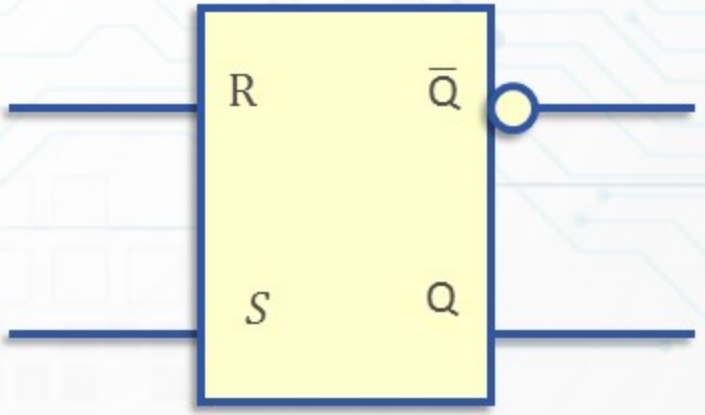
与非门构成的基本R-S触发器





或非门构成的基本R-S触发器

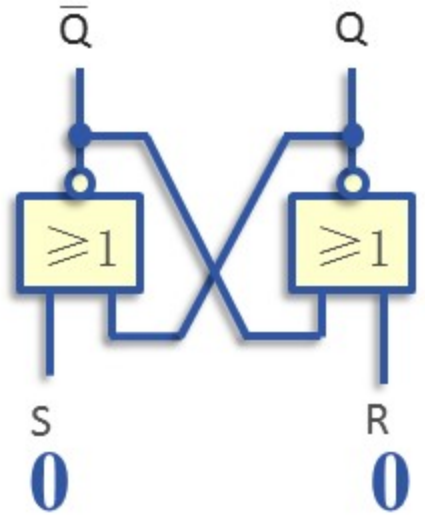




用与非门构成的基本R-S触发器

分　析

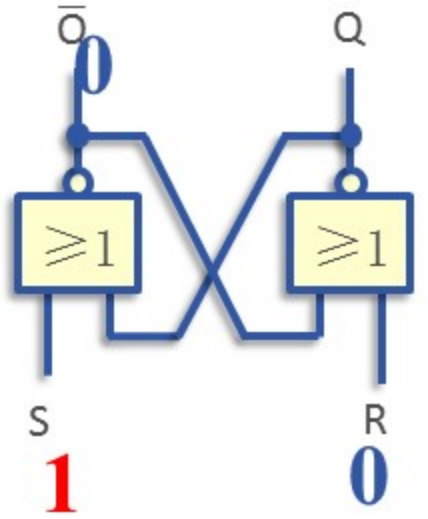
- RS=00
  - $Q^{n+1} = Q$
  - 保持原来状态不变



用与非门构成的基本R-S触发器

分 析

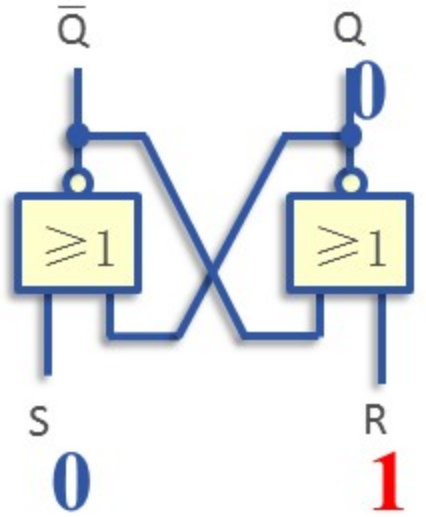
- RS=01
  - $Q^{n+1}=1$
  - $\overline{Q^{n+1}}=0$
  - 结论：
    - $Q^{n+1}=1$
    - 置1



用与非门构成的基本R-S触发器

分　析

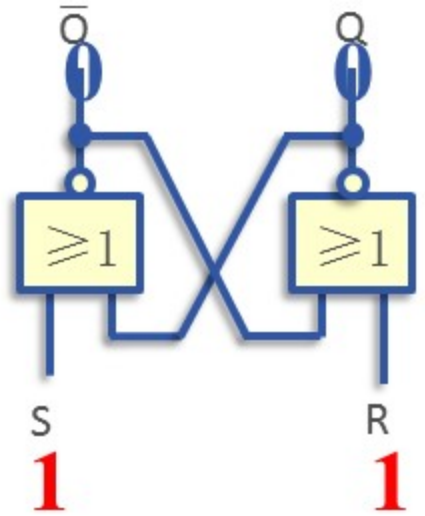
- RS=10
  - $\overline{Q^{n+1}} = 1$
  - $Q^{n+1} = 0$
  - 结论：
    - $Q^{n+1} = 0$
    - 置0



用与非门构成的基本R-S触发器

分　析

- RS=11
  - $Q^{n+1}=0$
  - $\overline{Q^{n+1}}=0$
  - 没有互补输出端
  - 不允许这种输入



用或非门构成的基本R-S触发器

或非门构成基本R-S触发器功能表		
RS	Q^{n+1}	功能说明
0 0	Q	不变
0 1	1	置 1
1 0	0	置 0
1 1	d	不定

或非门构成基本R-S触发器状态表				
现态 Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

用或非门构成的基本R-S触发器

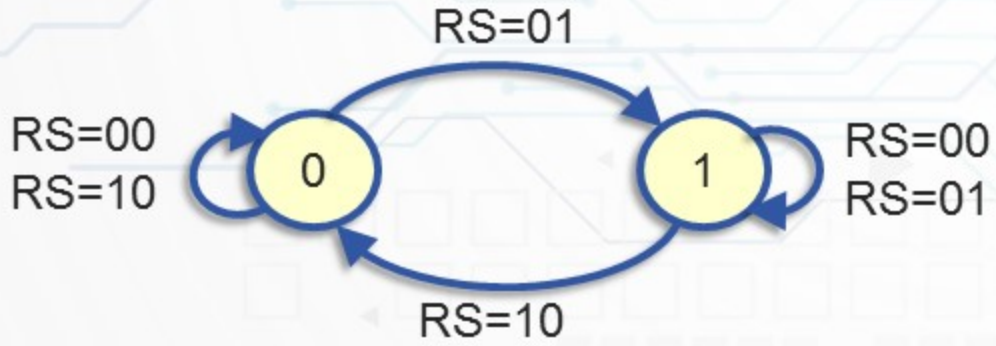
或非门构成基本R-S触发器状态表				
现态 Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

或非门构成基本R-S触发器激励表		
现态Q	次态Q^{n+1}	RS
0	0	d 0
0	1	0 1
1	0	1 0
1	1	0 d

用或非门构成的基本R-S触发器

或非门构成基本R-S触发器状态表				
现态 Q	次态Q^{n+1}			
	RS=00	RS=01	RS=11	RS=10
0	0	1	d	0
1	1	1	d	0

RS / Q	00	01	11	10
0	0	1	d	0
1	1	1	d	0



次态方程

$$Q^{n+1} = S + \bar{R}Q$$

$$R \cdot S = 0$$

约束方程

基本R-S触发器

优　点

- 结构简单
- 可作为记忆元件独立使用
- 被作为各种性能完善的触发器的基本组成部分
  - 具有直接复位、置位功能

缺　点

- R、S之具有约束关系
- 不能进行定时控制
- 使用受到一定限制

数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹