

数字电路与逻辑设计

Digital circuit and logic design

第七章 中规模通用集成电路及其应用

主讲教师 | 何云峰

07

■ 提纲



常用中规模组合逻辑电路



二进制并行加法器



译码器



编码器



多路选择器



多路分配器

■ 常用中规模组合逻辑电路

数据分配器

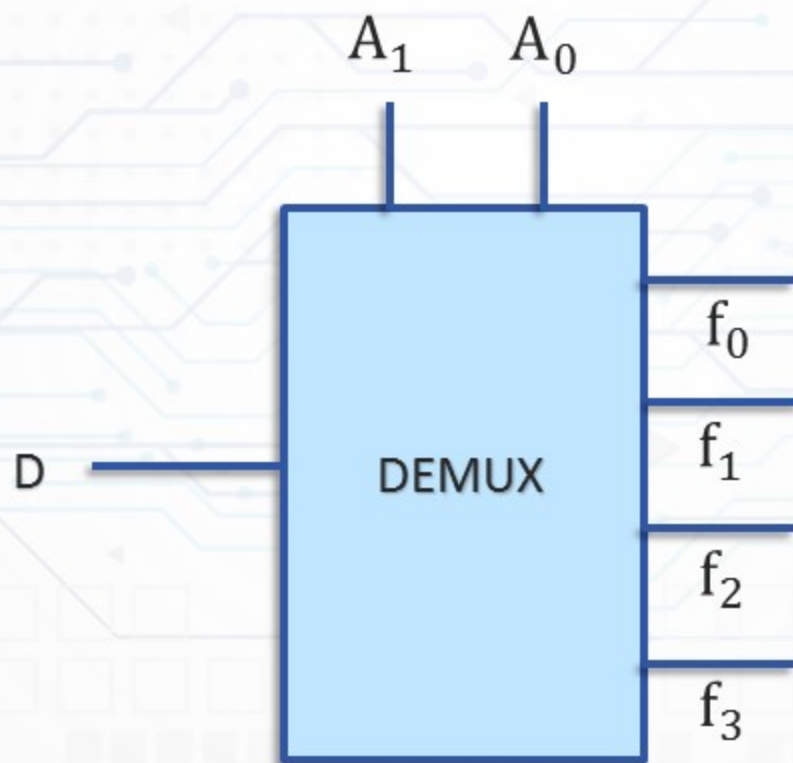
Demultiplexer

一种单输入、多输出组合逻辑部件

由选择控制变量决定输入从哪一路输出

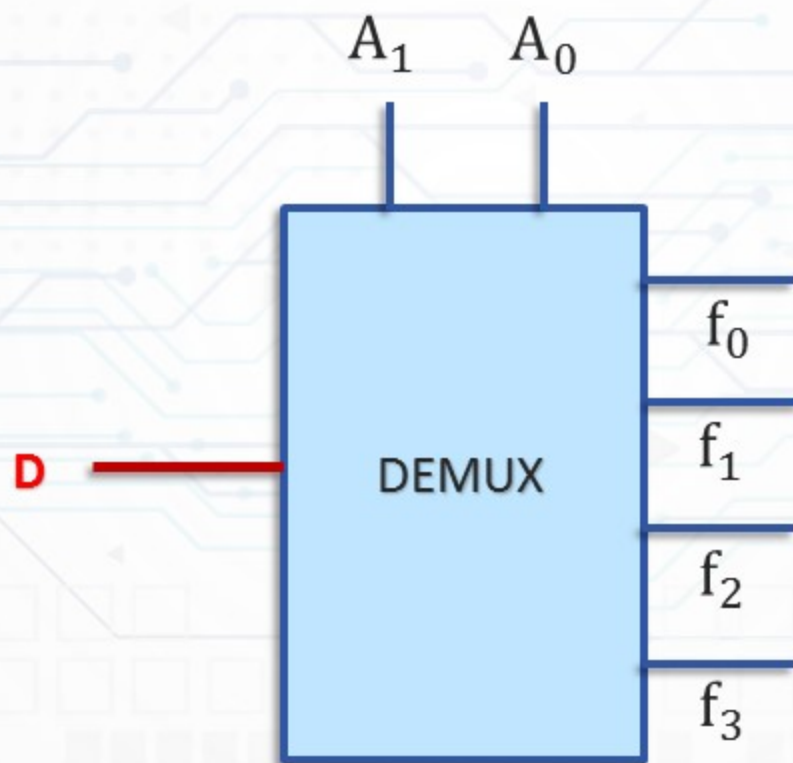
常用中规模组合逻辑电路

多路分配器(Demultiplexer)



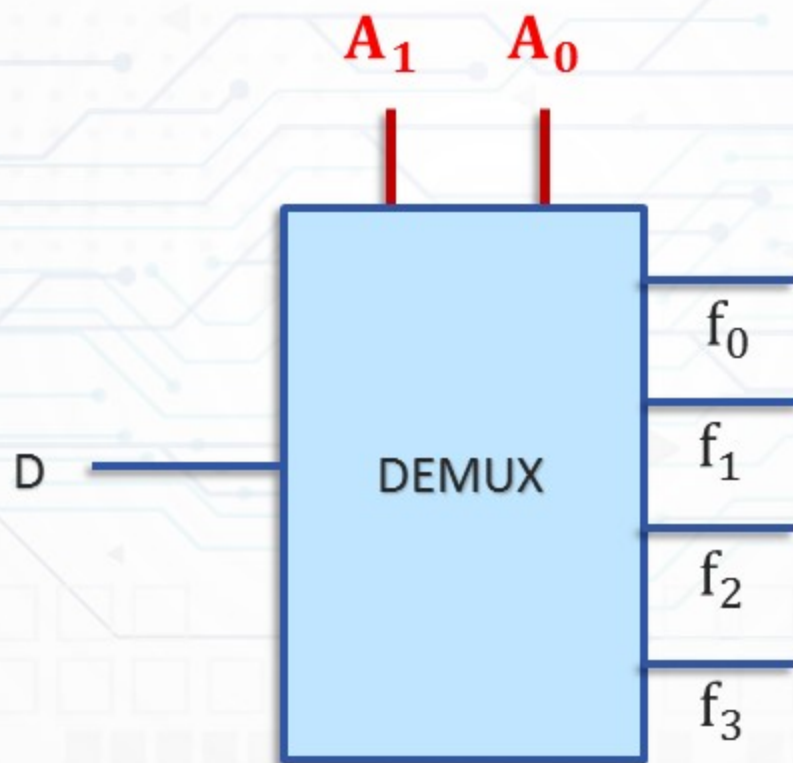
常用中规模组合逻辑电路

多路分配器(Demultiplexer)



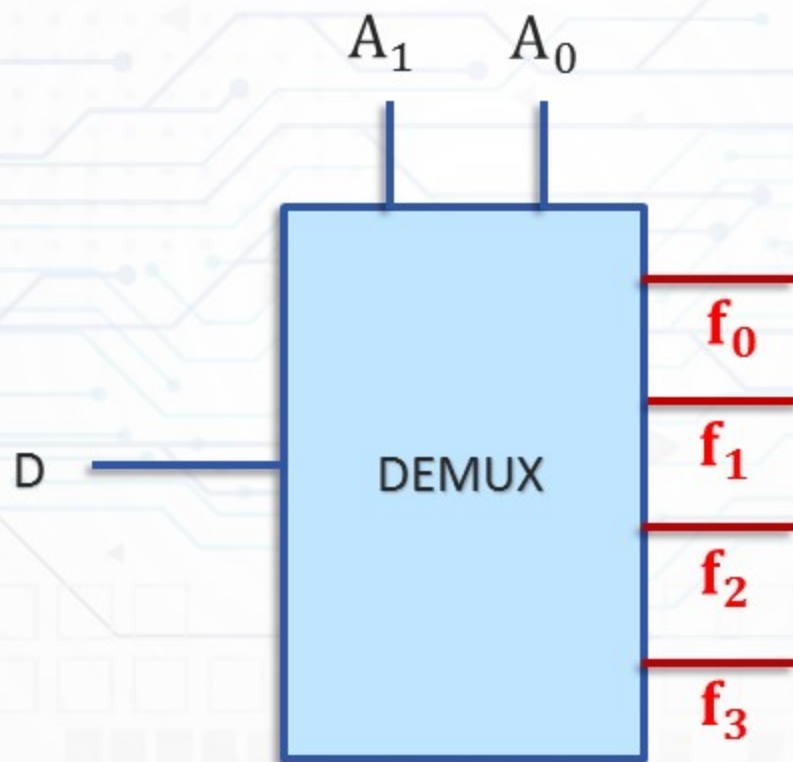
常用中规模组合逻辑电路

多路分配器(Demultiplexer)



常用中规模组合逻辑电路

多路分配器(Demultiplexer)



多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

$$f_0 = \overline{A_1} \overline{A_0} D = m_0 D$$

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

$$f_0 = \overline{A_1}\overline{A_0}D = m_0D$$

$$f_1 = \overline{A_1}A_0D = m_1D$$

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

$$f_0 = \overline{A_1}\overline{A_0}D = m_0D$$

$$f_1 = \overline{A_1}A_0D = m_1D$$

$$f_2 = A_1\overline{A_0}D = m_2D$$

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

$$f_0 = \overline{A_1}\overline{A_0}D = m_0D$$

$$f_1 = \overline{A_1}A_0D = m_1D$$

$$f_2 = A_1\overline{A_0}D = m_2D$$

$$f_3 = A_1A_0D = m_3D$$

多路分配器

四路分配器功能表

A_1	A_0	f_0	f_1	f_2	f_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$D = 1 \text{ 时} \quad f_0 = \overline{A_1} \overline{A_0} D = m_0$$

$$f_1 = \overline{A_1} A_0 D = m_1$$

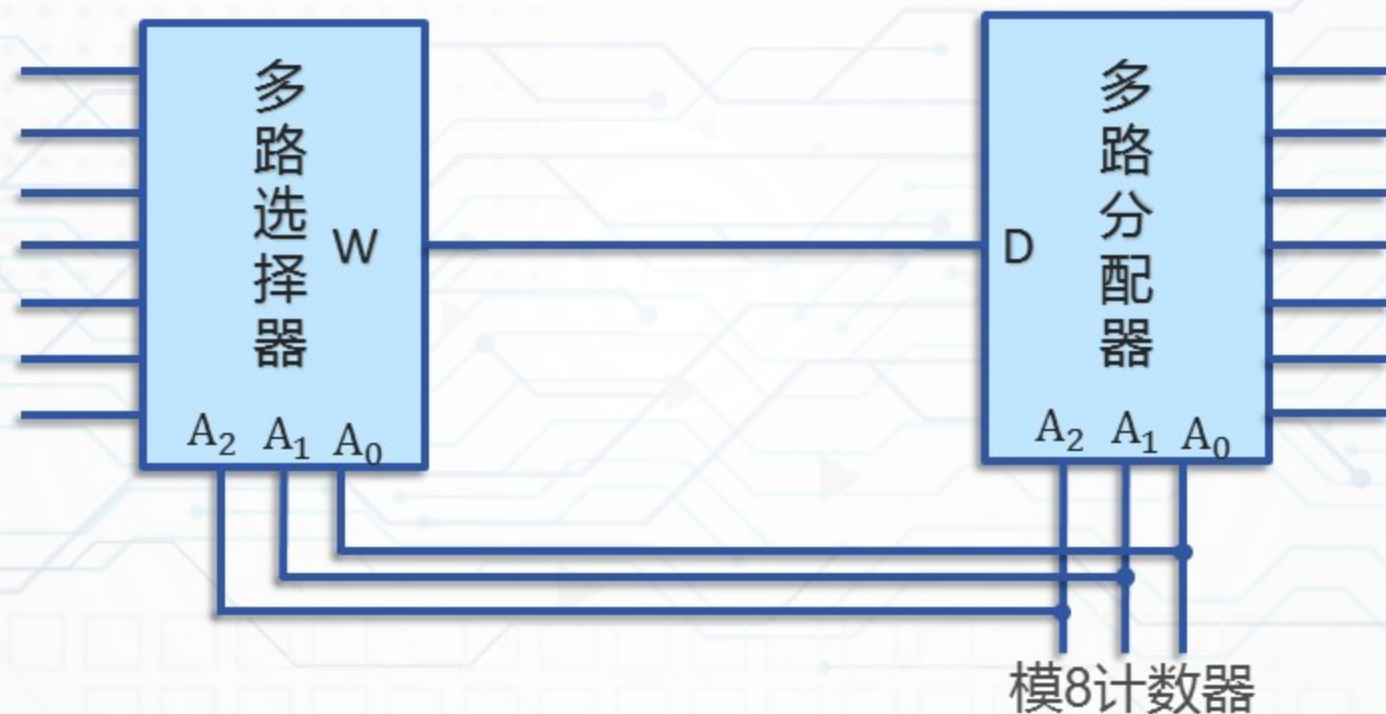
$$f_2 = A_1 \overline{A_0} D = m_2$$

$$f_3 = A_1 A_0 D = m_3$$

多路分配器



多路分配器常与多路选择器联用，以实现多通道数据分时传送

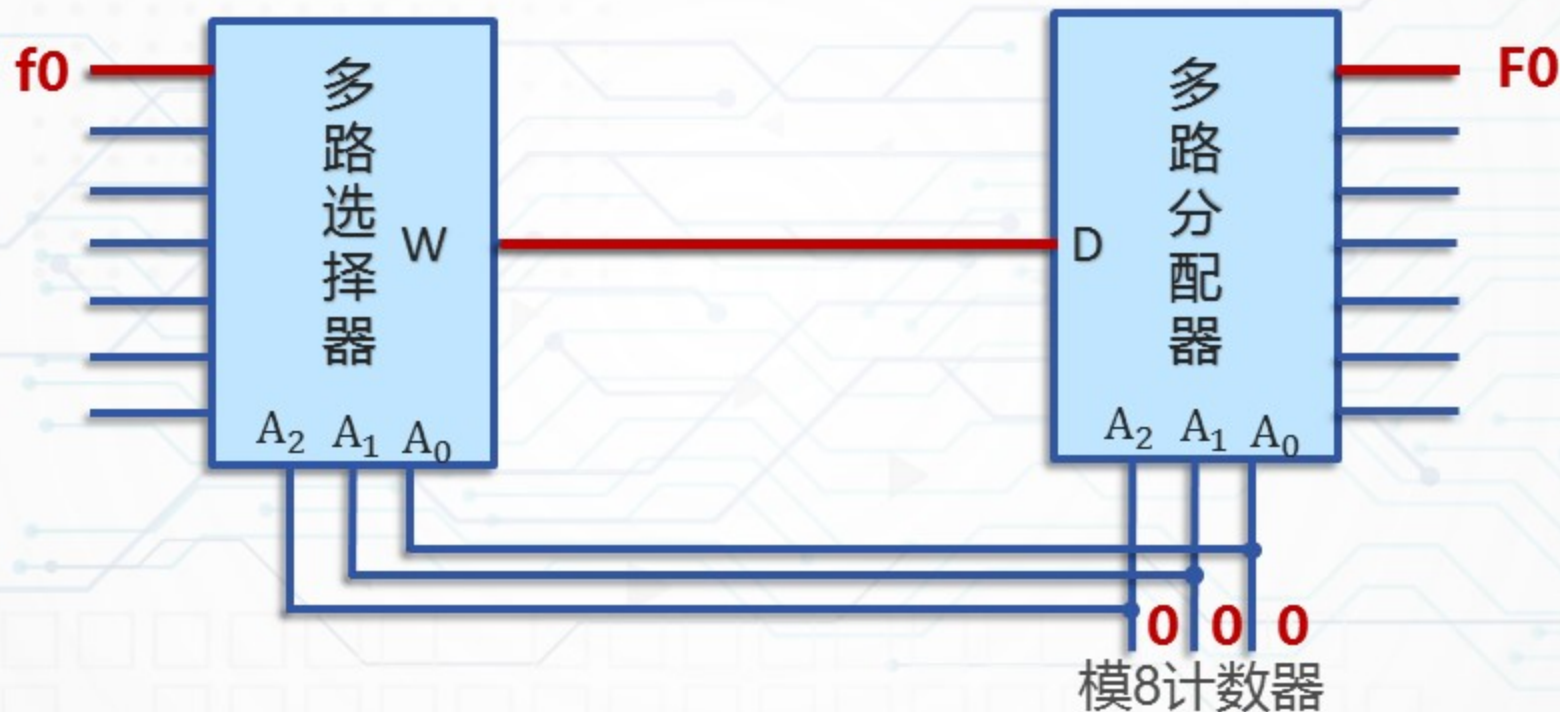


8路数据传输示意图

多路分配器



多路分配器常与多路选择器联用，以实现多通道数据分时传送

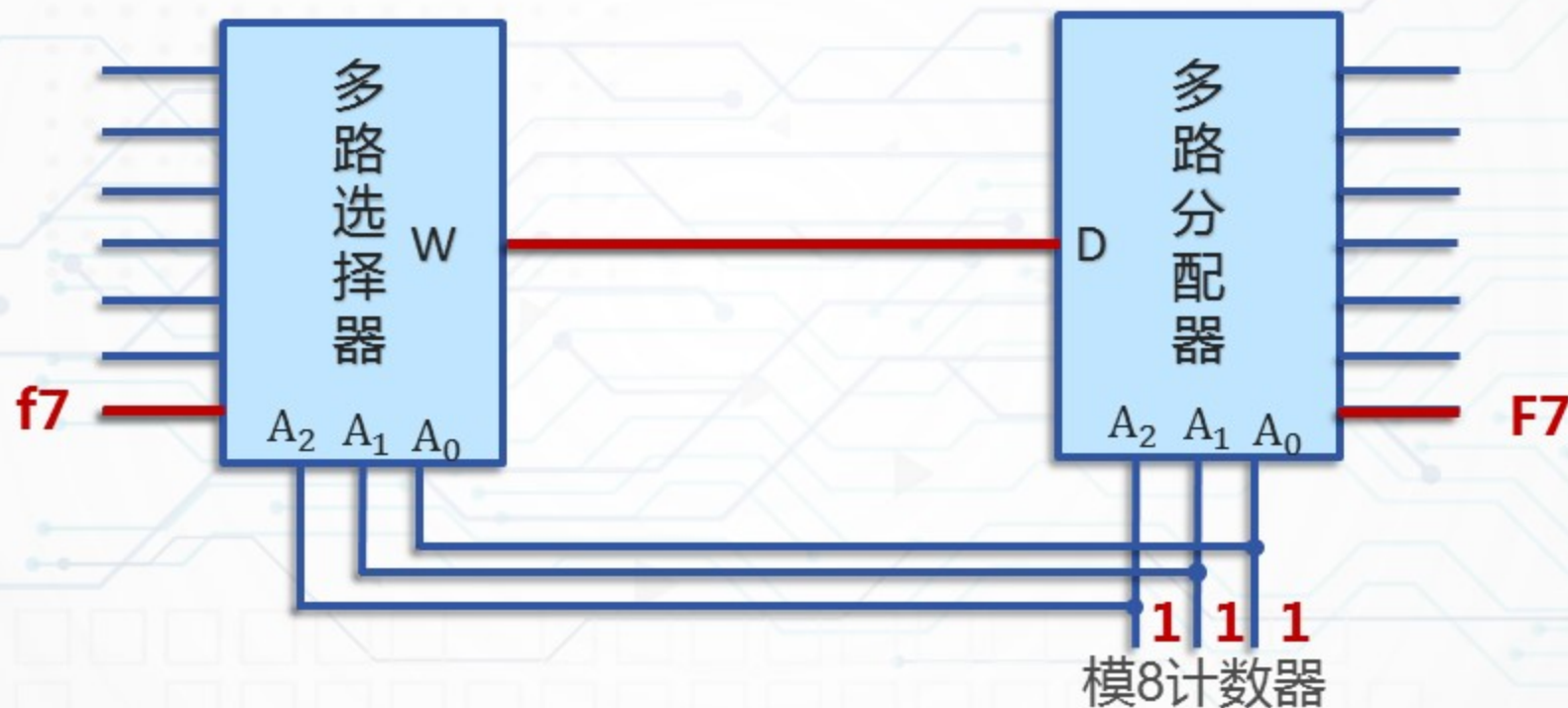


8路数据传输示意图

多路分配器



多路分配器常与多路选择器联用，以实现多通道数据分时传送

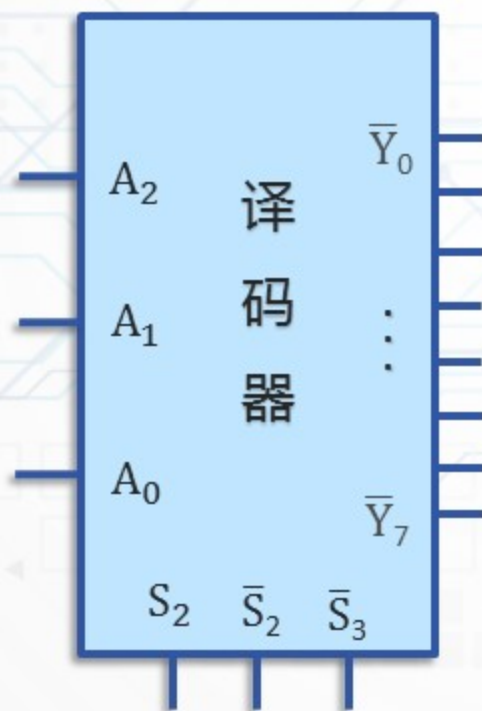


8路数据传输示意图

多路分配器

例

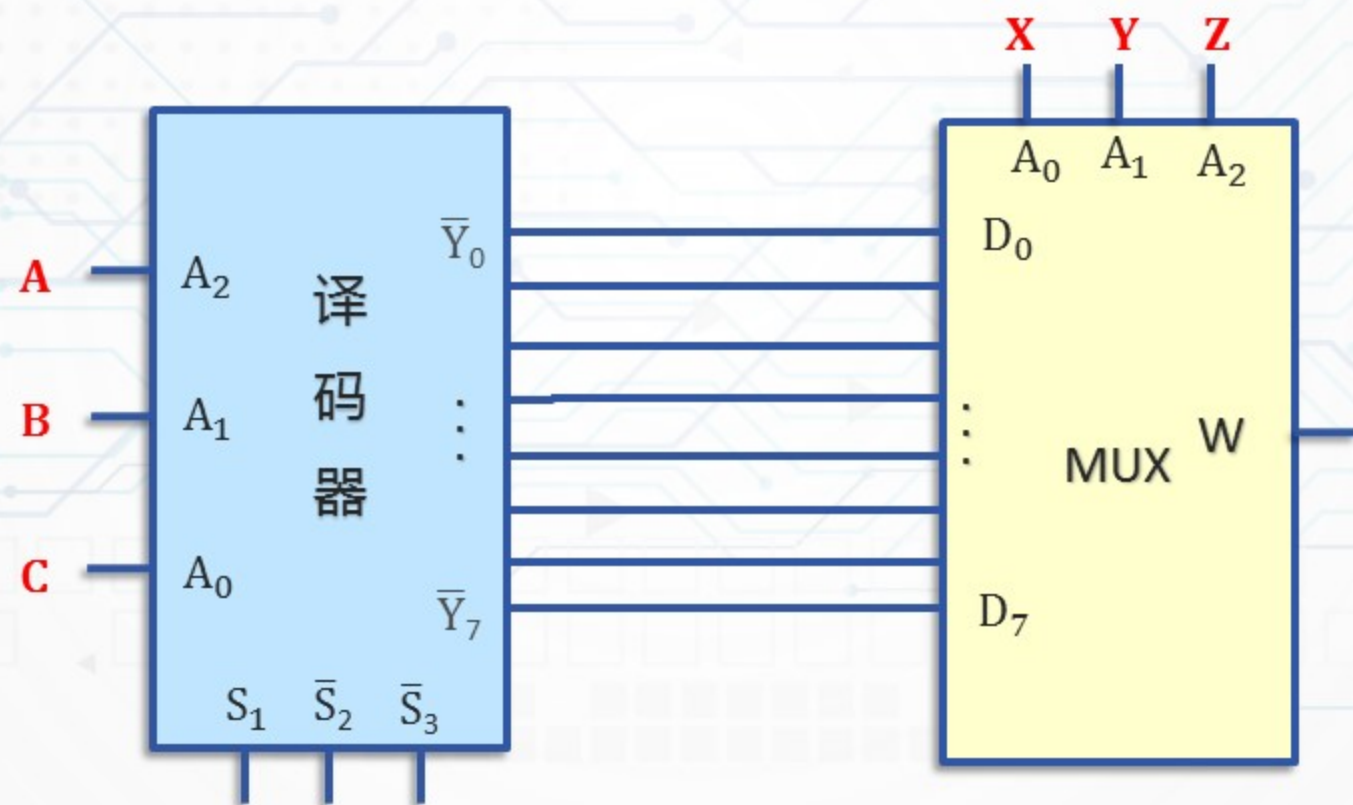
用8路选择器和3-8线译码器构造一个3位二进制数等值比较器。



多路分配器

例

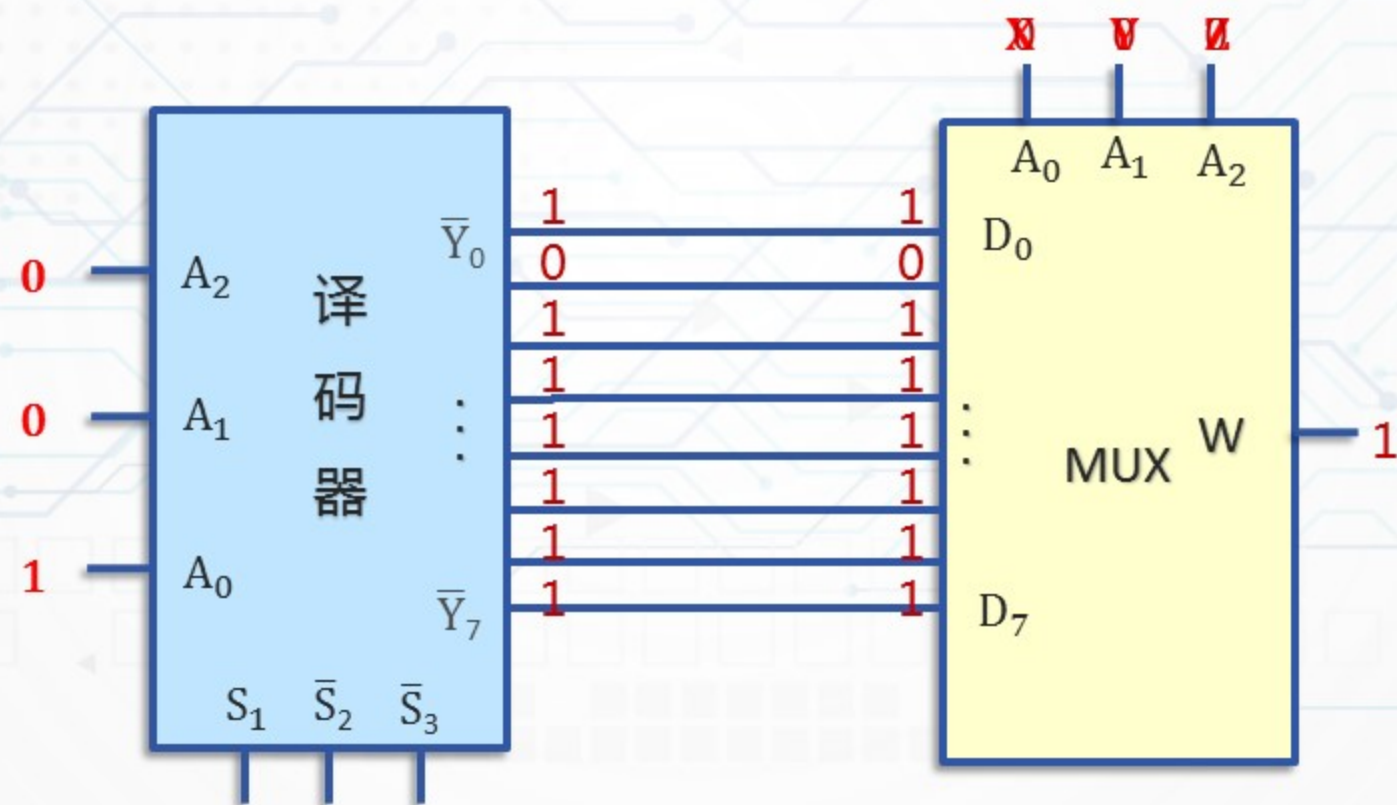
用8路选择器和3-8线译码器构造一个3位二进制数等值比较器。



多路分配器

例

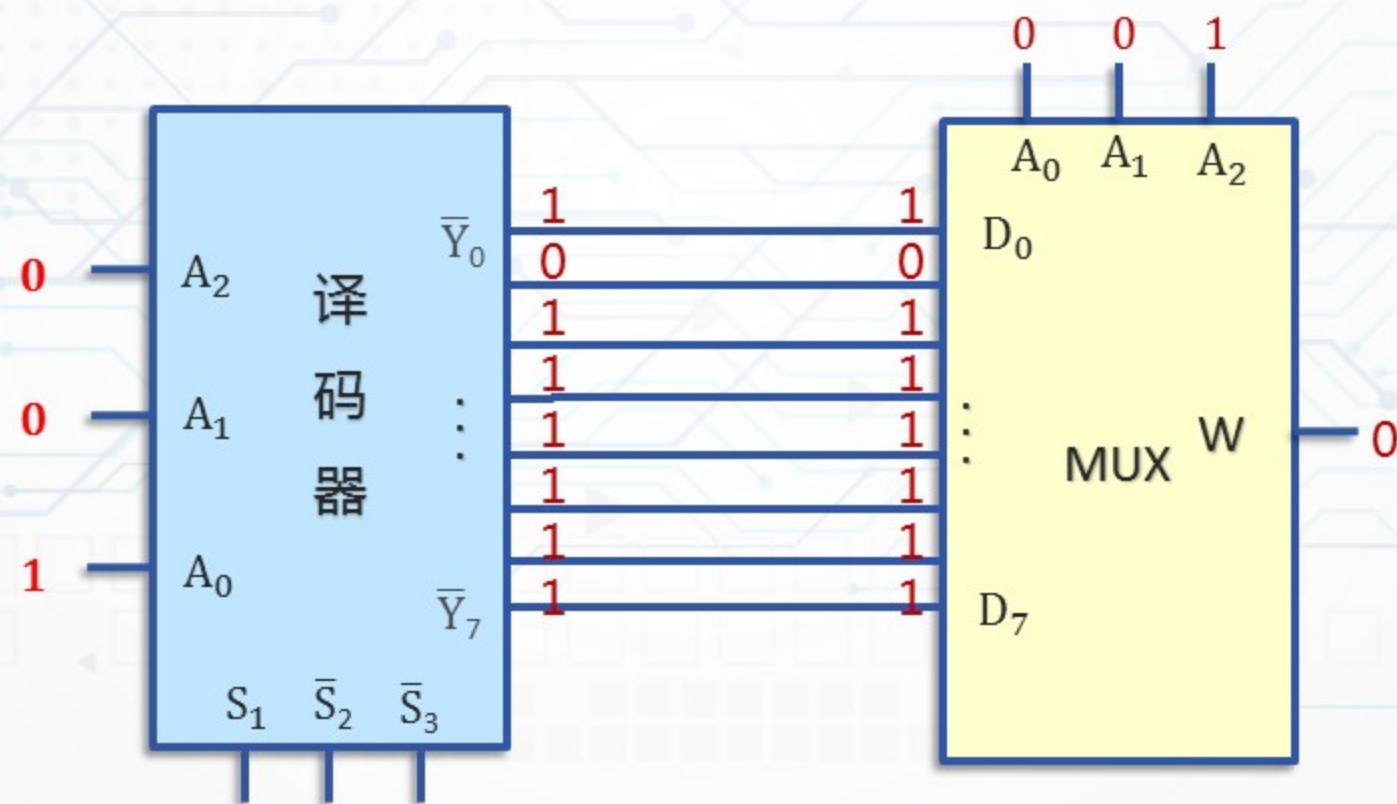
用8路选择器和3-8线译码器构造一个3位二进制数等值比较器。



多路分配器

例

用8路选择器和3-8线译码器构造一个3位二进制数等值比较器。



数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 何云峰

07