

数字电路与逻辑设计

Digital circuit and logic design

第五章 同步时序逻辑电路

主讲教师 | 赵贻竹

05

同步时序逻辑电路设计

形成原始状态图和原始状态表



根据对设计要求的文字描述，抽象出电路的输入、输出及状态之间的关系，形成状态图和状态表



先画状态图后作状态表



状态图比状态表更形象、灵活

■ 建立原始状态图步骤

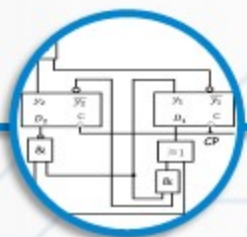
1 确定电路模型



Mealy型?



Moore型?



2 设立初始状态



4 确定各时刻电路输出



3 根据需要增加状态



需要记忆和区分的信息量?



转向已有状态?



增加新的状态?

■ 时序逻辑电路概述



确定各时刻电路的输出



时序逻辑电路的功能是通过输出对输入的响应来体现的



在建立原始状态图时，必须确定各时刻的输出值




在Moore型电路中，应指明每种状态下对应的输出



在Mealy型电路中应指明从每一个状态出发，在不同输入作用下的输出值

时序逻辑电路概述



注意



状态数目能否达到最少无关紧要，因为可以对它再进行状态化简



设计者应把清晰、正确地描述设计要求放在第一位



一般用字母或数字表示状态

原始状态表和状态图

例

某序列检测器有一个输入端 x 和一个输出端 Z 。输入端 x 输入一串随机的二进制代码，当输入序列中出现“011”时，输出 Z 产生一个1输出，平时 Z 输出0。典型输入、输出序列如下

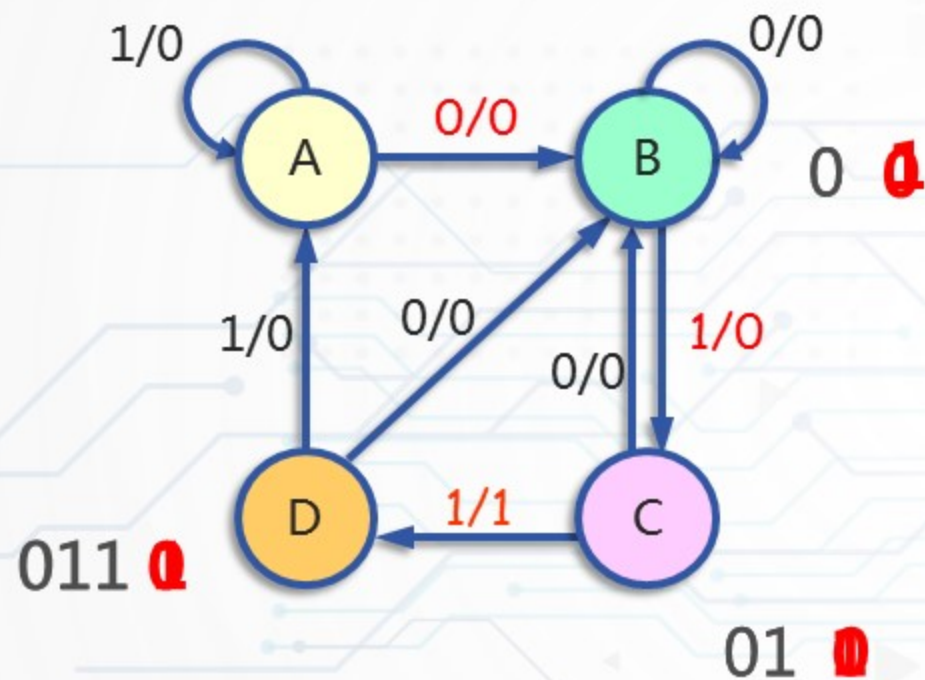
输入 x : 1 0 1 0 1 1 1 0 0 1 1 0

输出 Z : 0 0 0 0 0 1 0 0 0 0 1 0

试作出该序列检测器的原始状态图和原始状态表。

原始状态表和状态图

Mealy型



A: 初始状态

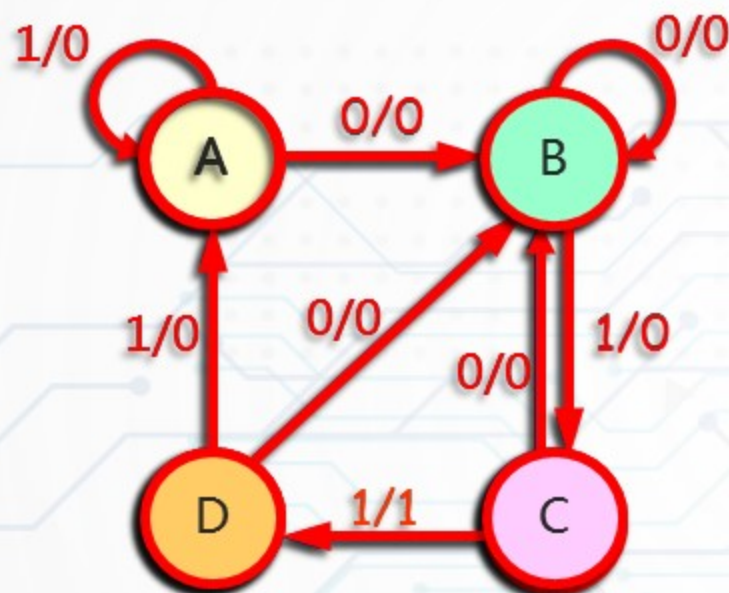
B: 来了0

C: 来了01

D: 来了011

原始状态表和状态图

Mealy型



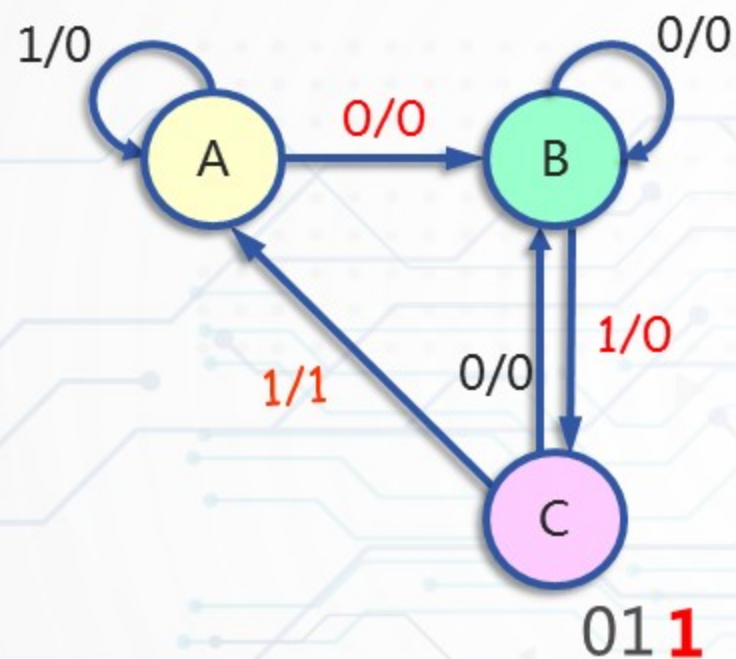
现态	次态/输出	
	X=0	X=1
A	B/0	A/0
B	B/0	C/0
C	B/0	D/1
D	B/0	A/0



思考：需要几个触发器？D是否可以省略？

原始状态表和状态图

Mealy型



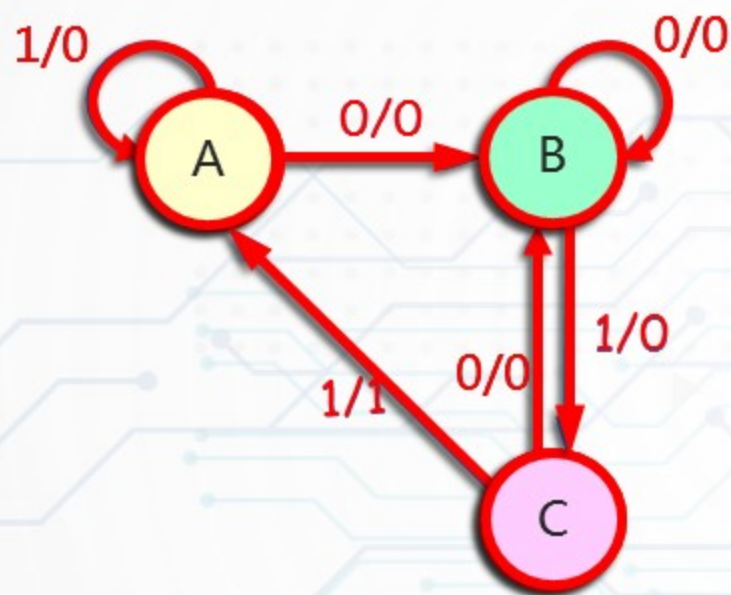
A: 初始状态

B: 来了0

C: 来了01

原始状态表和状态图

Mealy型



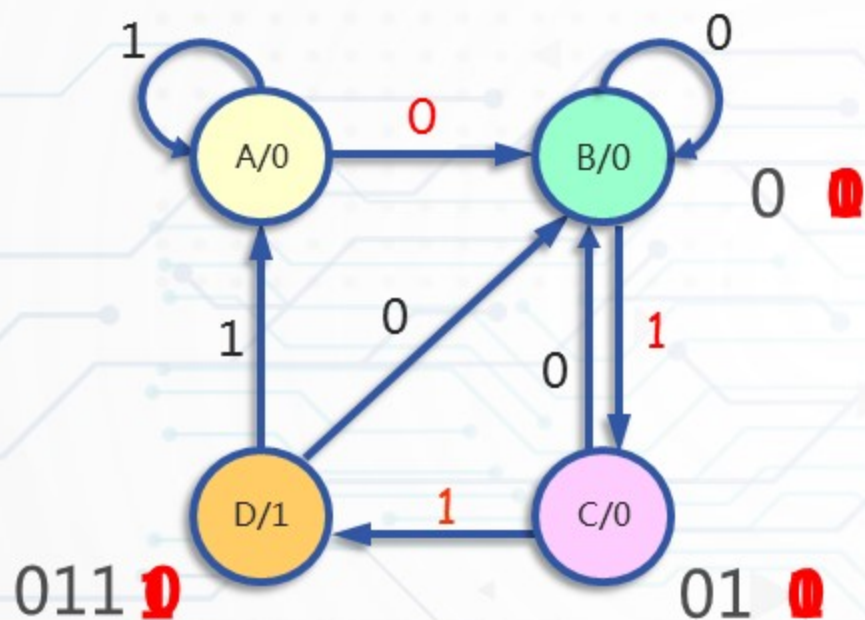
现态	次态/输出	
	X=0	X=1
A	B/0	A/0
B	B/0	C/0
C	B/0	A/ 1



思考：需要几个触发器？

原始状态表和状态图

Moore型



A: 初始状态 **输出0**

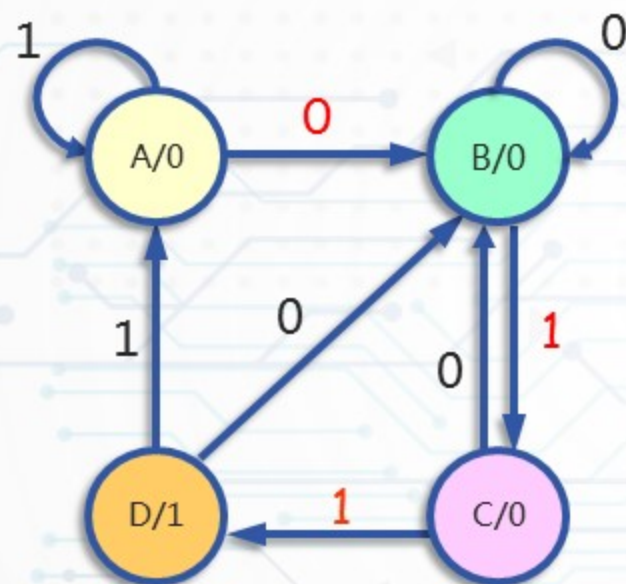
B: 来了0 **输出0**

C: 来了01 **输出0**

D: 来了011 **输出1**

原始状态表和状态图

Moore型



现态	次态/		输出 Z
	X=0	X=1	
A	B	A	0
B	B	C	0
C	B	D	0
D	B	A	1



思考：需要几个触发器？D是否可以省略？

数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

05