数季电路与逻辑设计

Digital circuit and logic design

● 第三章 集成门电路与触发器

主讲教师 于俊清



■提纲





数字集成电路的分类



半导体器件的开关特性



门电路



触发器

■门电路



简单逻辑门电路



TTL集成逻辑门电路





典型TTL与非门



常用的集成TTL门电路



两种特殊的门电路



CMOS集成逻辑门电路



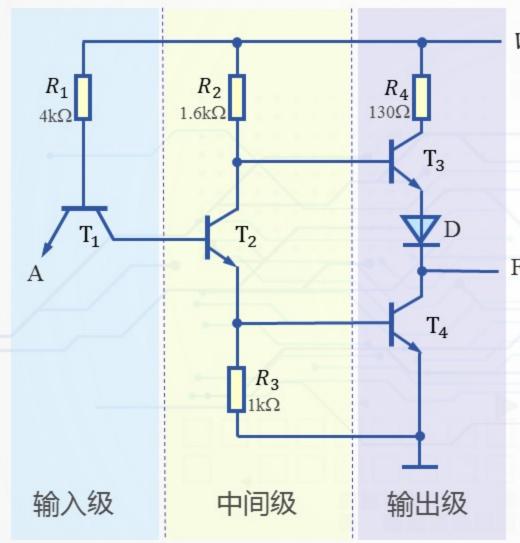
MOS晶体管的静态开关特性



CMOS集成门电路



正逻辑和负逻辑



 $V_{\rm CC}$ (+5V)



输入级

- \mathbb{R} 晶体管 T_1 和电阻 R_1
- ₹ 1个输入信号A接入T₁的发射极



中间级

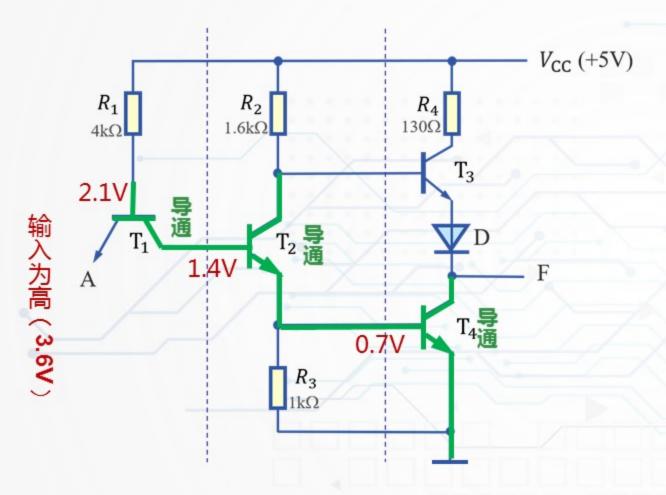
- 副体管 T_2 和电阻 R_2 和 R_3 组成
- T₂集电极和发射极分别控制T₃和T₄



输出级(推拉式)

- R_4 晶体管 T_3 、 T_4 、二极管 D_4 和电阻 R_4
- 优点:提高开关速度和负载能力

■ TTL结制门





输入为高电平 (3.6V)

- T_1 的集电结导通、 T_2 和 T_4 饱和导通
- ₹ T₁的基极电压

$$v_{b1} = v_{bc1} + v_{be2} + v_{be4}$$

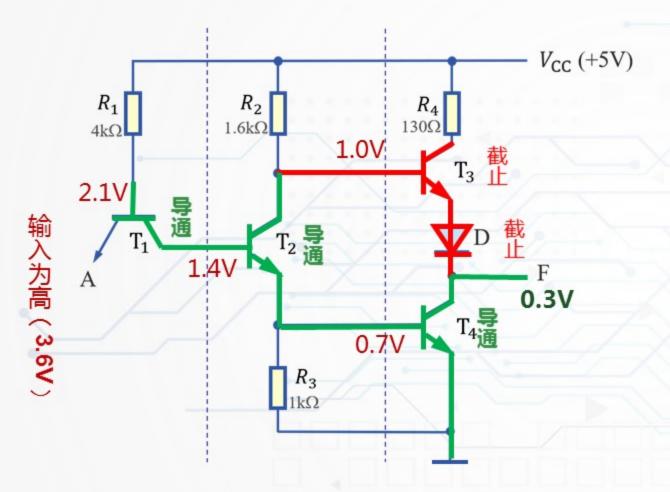
 $\approx 0.7 + 0.7 + 0.7 = 2.1 \text{V}$

 T_1 的集电极电压 $v_{c1} = v_{be2} + v_{be4}$

$$\approx 0.7 + 0.7 = 1.4$$
V

T₁的发射结反向偏置 T₁的集电结正向偏置

一"倒置"状态





输入为高电平 (3.6V)

T₂的集电极电压

$$v_{c2} = v_{be4} + v_{ce2}$$

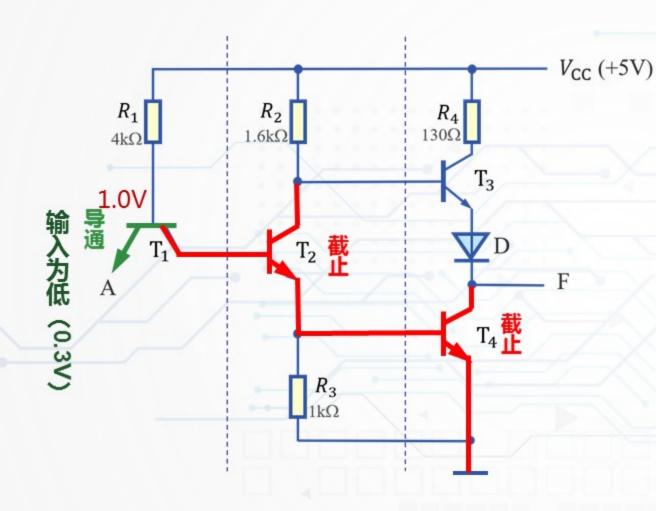
 $\approx 0.7 + 0.3 = 1.0 \text{V}$

- 1.0V的电压不足以使T₃和D导通 处于截止状态
- 输出电压等于T₄的集电极电压

$$v_F = v_{ce4}$$
 $\approx 0.3 \text{V}$

输入电压为高、输出电压为低







输入为低电平(0.3V)

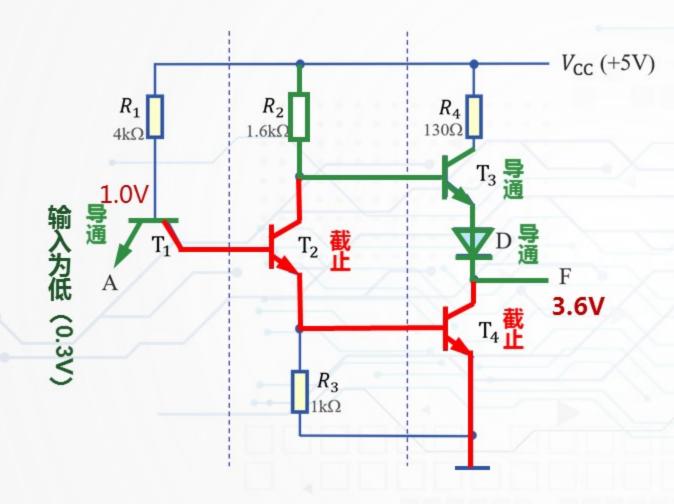
T₁的发射结导通

₩ T₁的基极电压

$$v_{b1} = v_{be1} + 0.3V$$

 $\approx 0.7 + 0.3 = 1.0V$

1.0V的电压不足以使T₂和T₄导通 处于截止状态





输入为低电平 (0.3V)

视 电源V_{CC}通过R₂驱动T₃和D₄导通

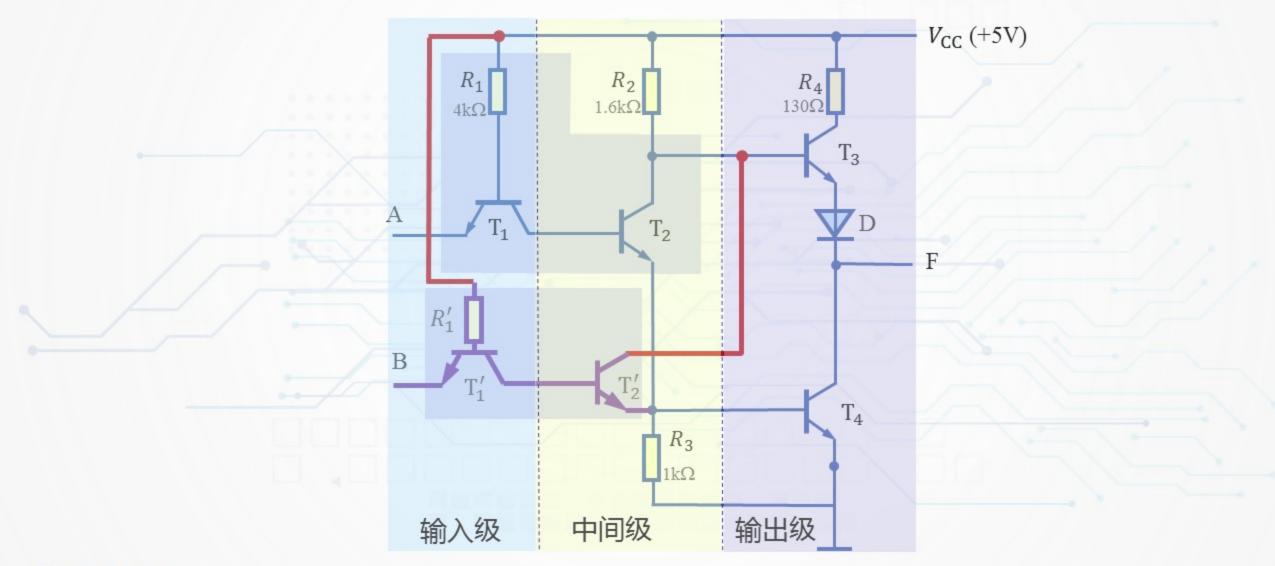
祝 输出电压 F

$$v_F = V_{CC} - v_{be3} - v_{D4}$$

 $\approx 5.0 - 0.7 - 0.7 = 3.6 \text{V}$

输入电压为低、输出电压为高

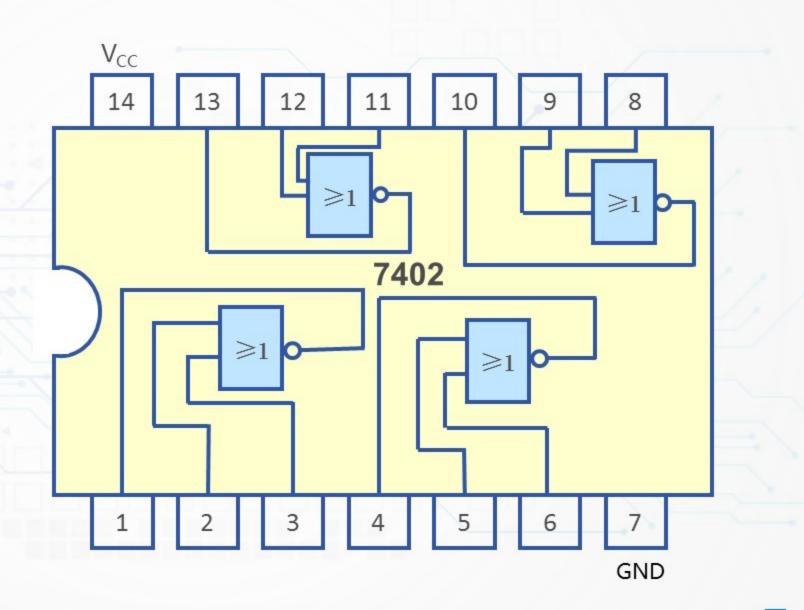
TTL或非门



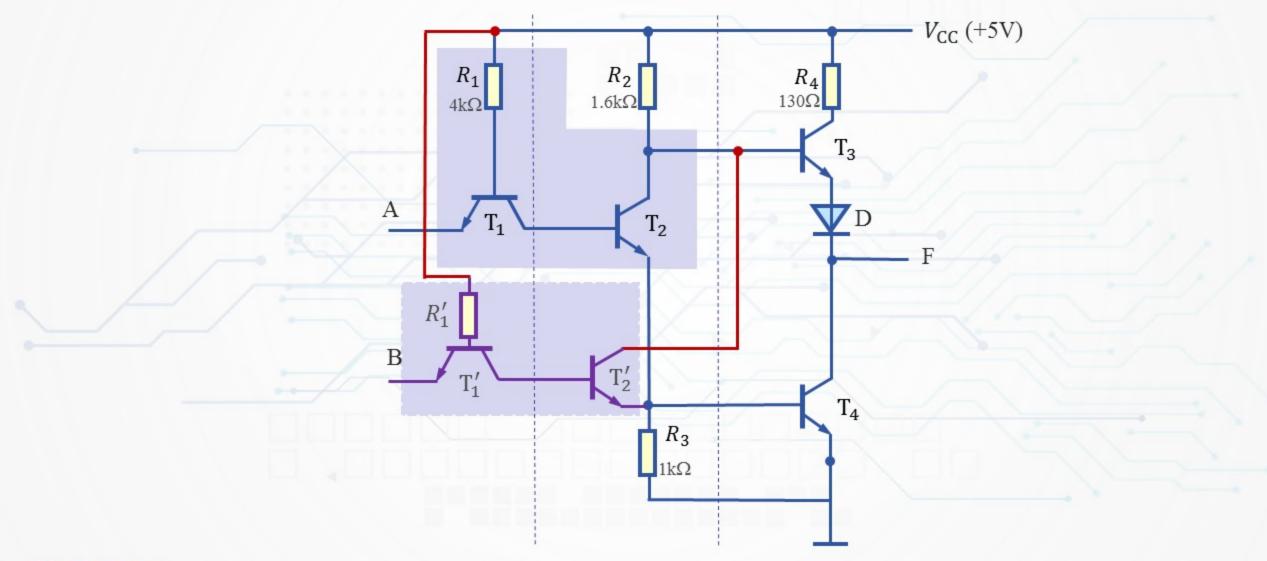
TTL或非门



$$F = \overline{A + B}$$

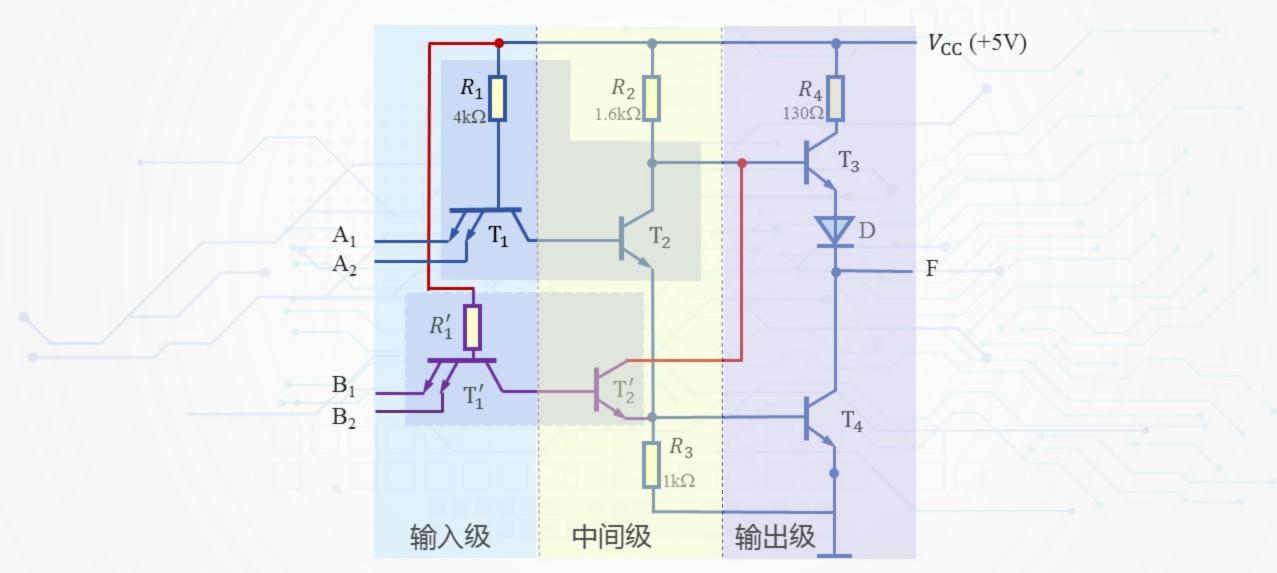


■ TTL与或非门

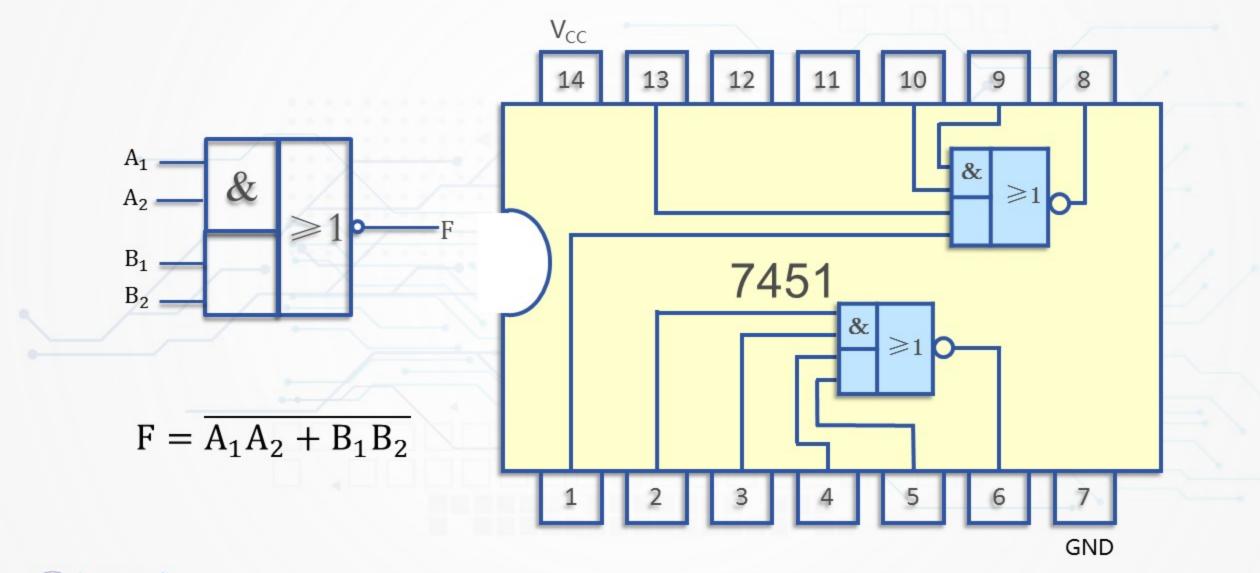




■ TTL与或非门



■ TTL与或非门电路





数季电路与逻辑设计

Digital circuit and logic design

● 谢谢,祝学习快乐!

主讲教师 于俊清

