

# 数字电路与逻辑设计

Digital circuit and logic design

## 第五章 同步时序逻辑电路

主讲教师 | 赵贻竹

05

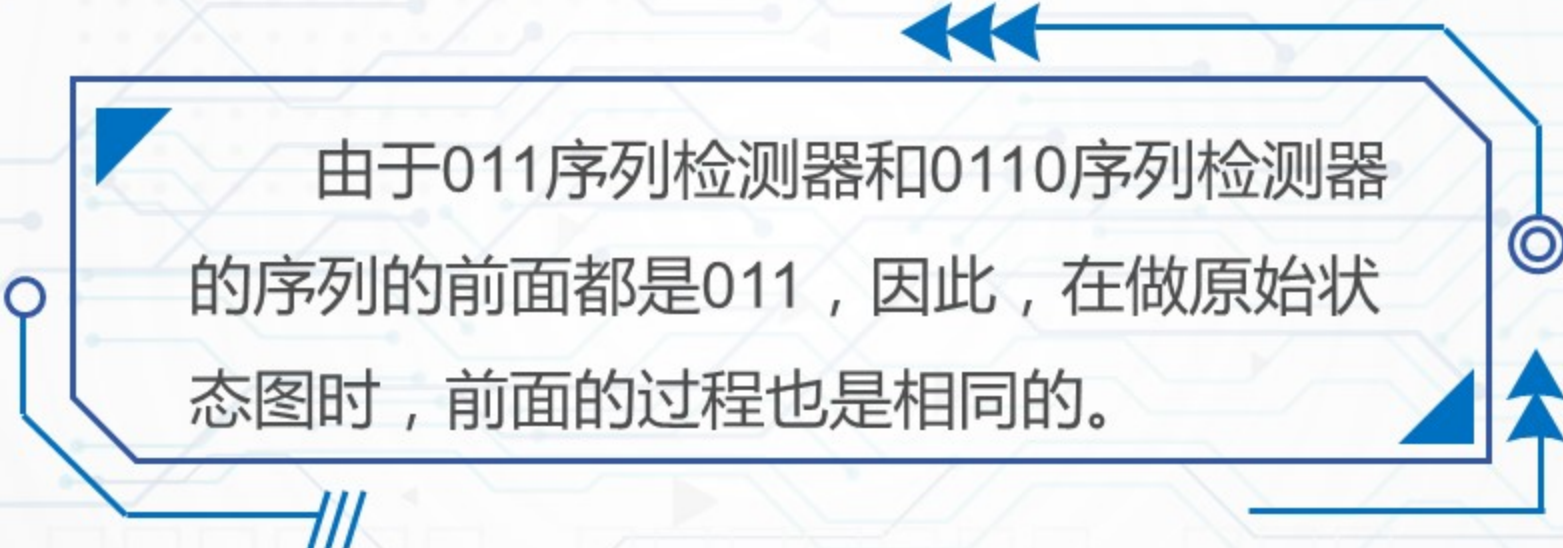
## 原始状态表和状态图

例

试作出0110序列检测器的原始状态图和原始状态表。

## 原始状态表和状态图

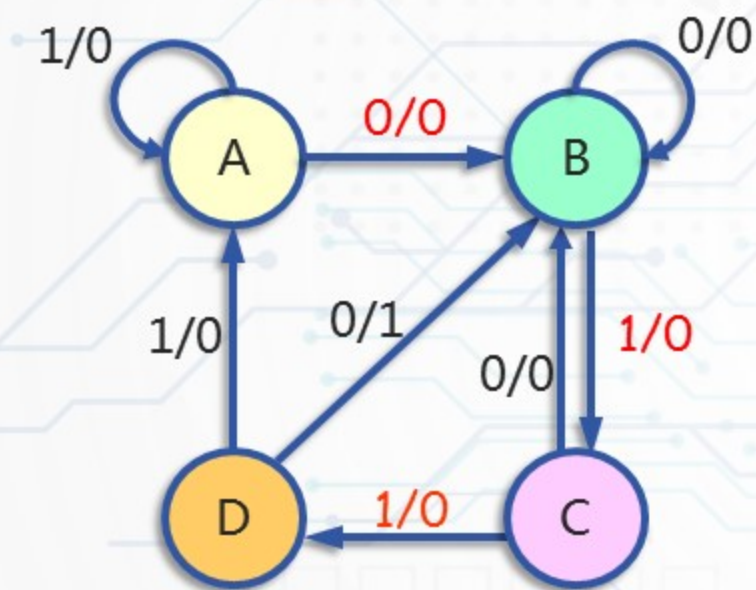
### 0110序列检测器 (Mealy型)



由于011序列检测器和0110序列检测器的序列的前面都是011，因此，在做原始状态图时，前面的过程也是相同的。

## 原始状态表和状态图

### 0110序列检测器 (Mealy型)



A: 初始状态

B: 来了0

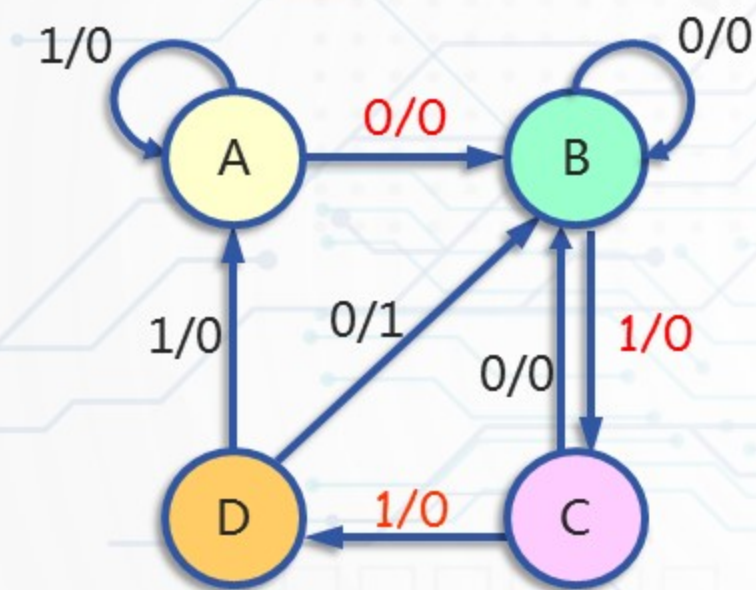
C: 来了01

可重叠的0110

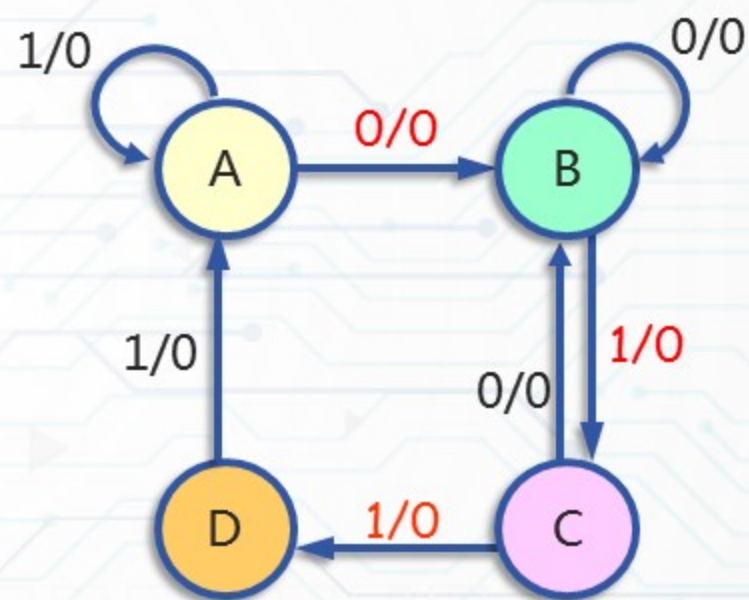


## 原始状态表和状态图

### 0110序列检测器 (Mealy型)



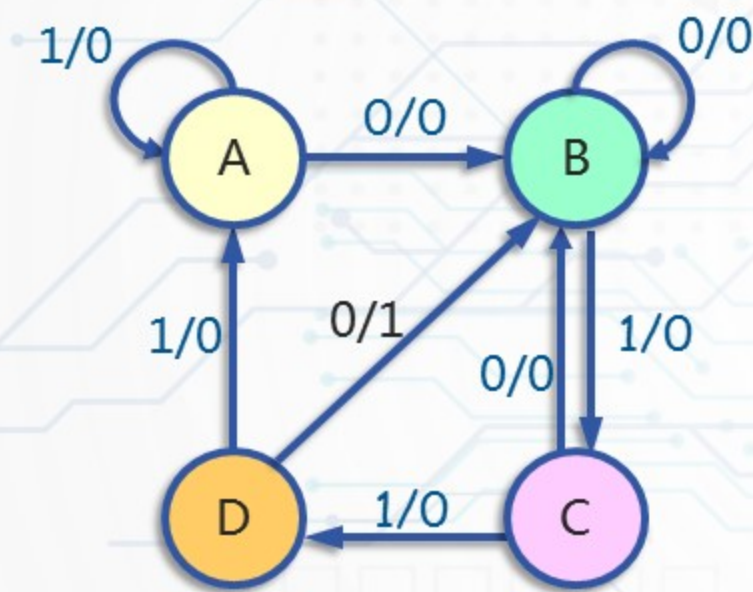
可重叠的0110



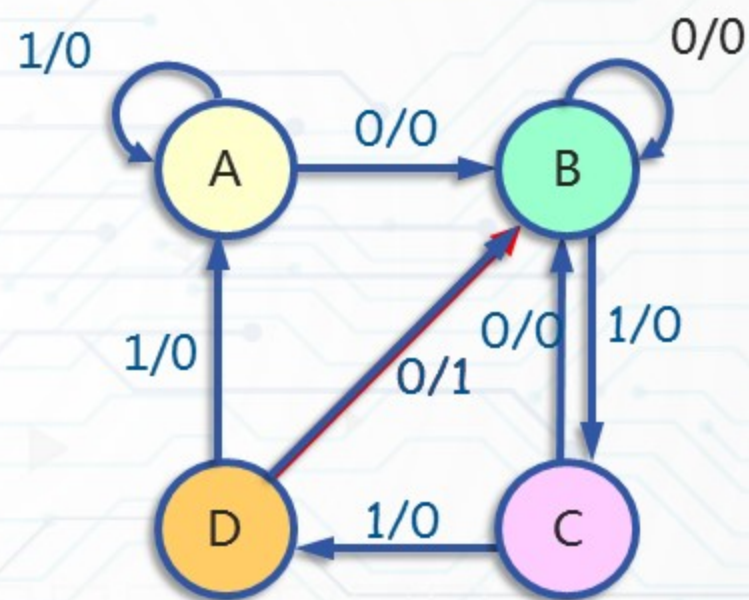
不可重叠的0110

## 原始状态表和状态图

### 0110序列检测器 (Mealy型)



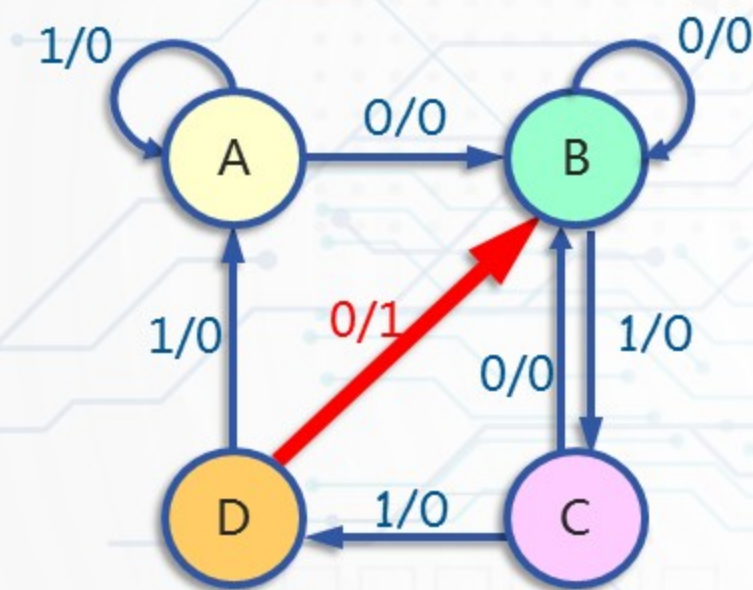
可重叠的0110



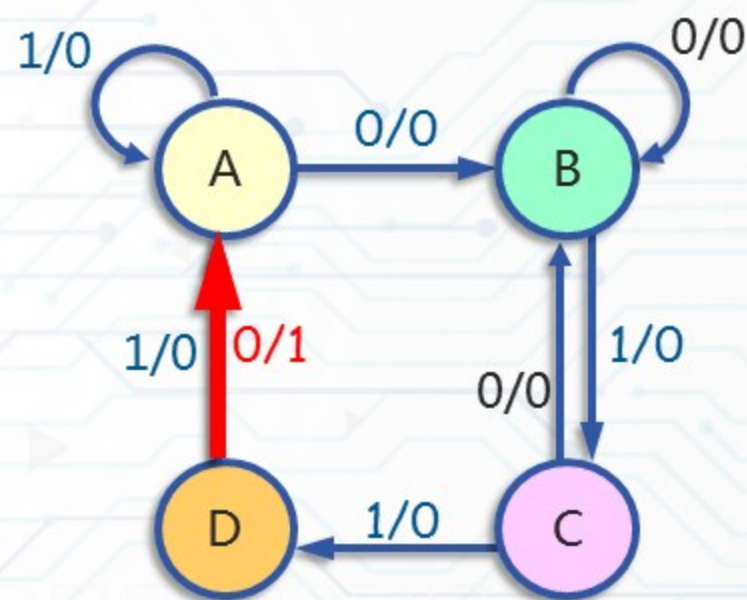
不可重叠的0110

## 原始状态表和状态图

### 0110序列检测器 (Mealy型)



可重叠的0110

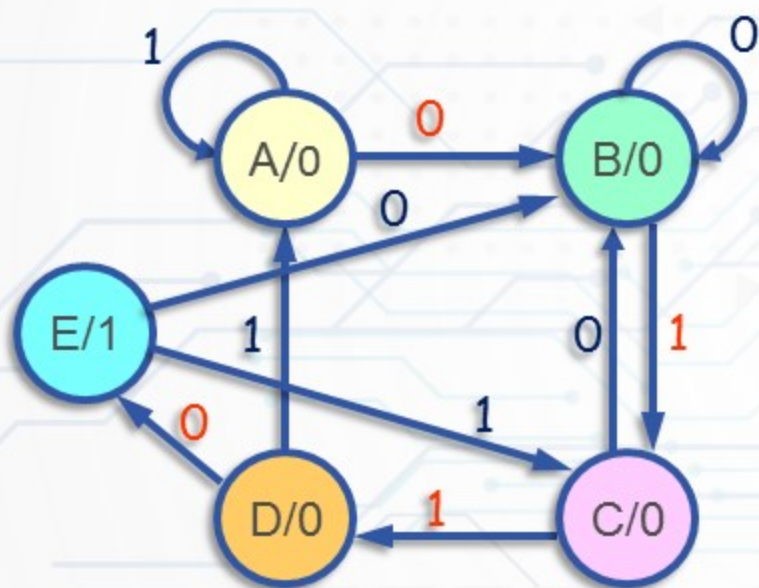


不可重叠的0110

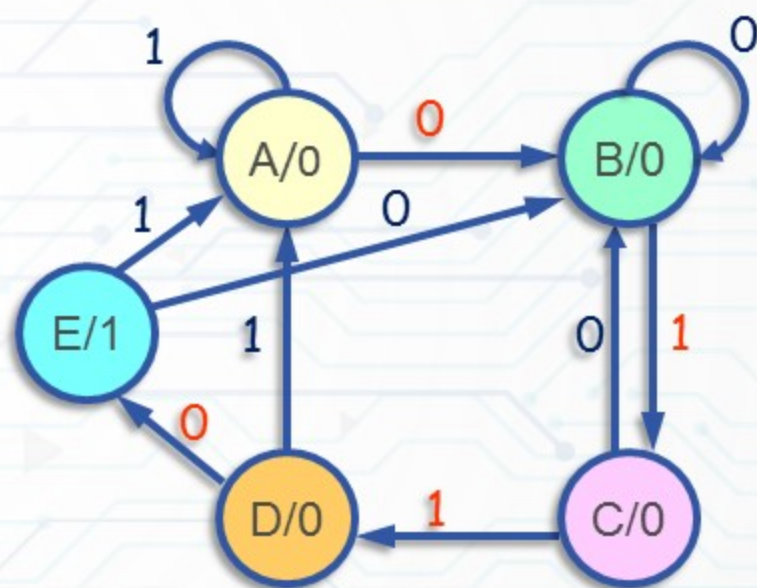


## 原始状态表和状态图

思考：如果是0110序列检测器（Moore型）？



可重叠的0110

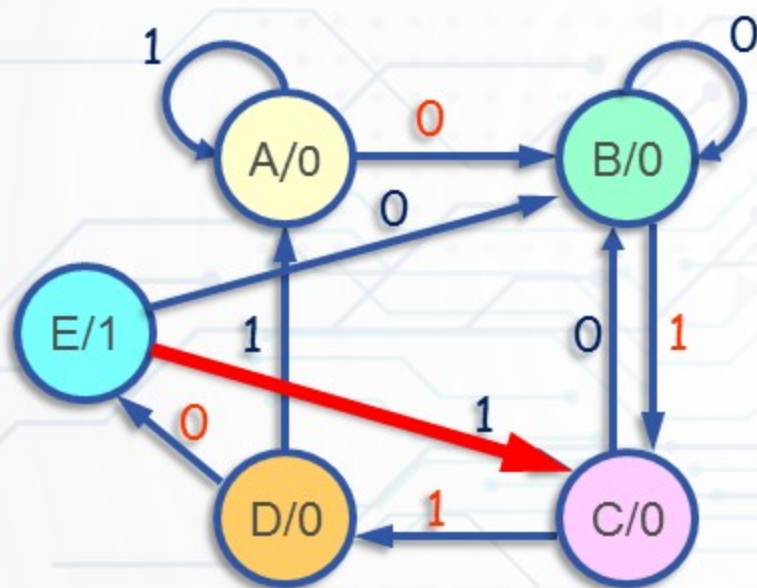


不可重叠的0110

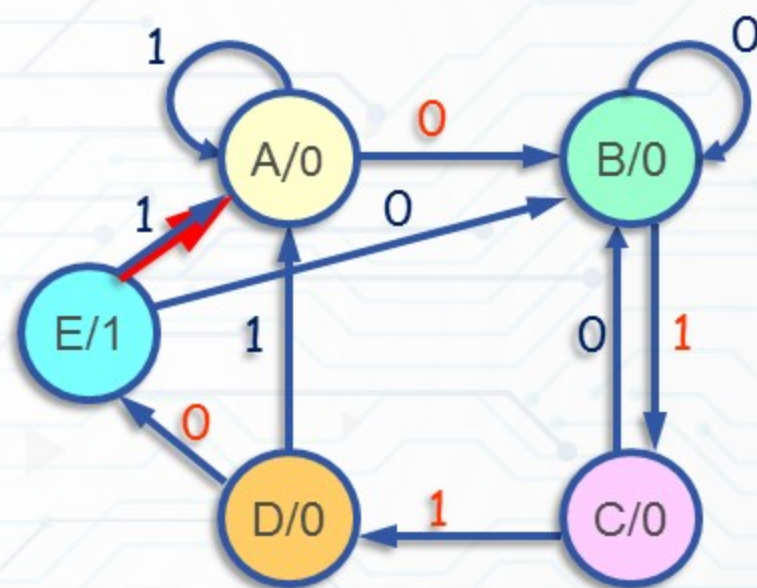


## 原始状态表和状态图

思考：如果是0110序列检测器（Moore型）？



可重叠的0110



不可重叠的0110

## 数字逻辑电路的特点

### 总结

- 一个序列检测器所需要的状态数与要识别的序列长度相关
- 序列越长，需要记忆的代码位数越多，状态数也就越多
- Mealy型一般比Moore型所需状态数少
- Mealy型不一定比Moore型所需触发器少

## 原始状态表和状态图

例

设计一个代码检测器，用于检测串行输入的8421码。



其输入的顺序是先低位后高位



当出现非法数字(即输入1010, 1011, 1100, 1101, 1110, 1111)时, 电路的输出为1

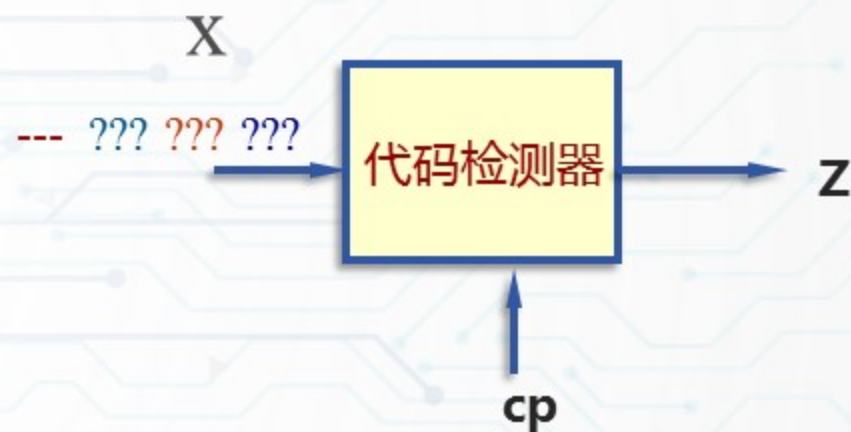


试作出该时序电路的Mealy模型状态图和状态表

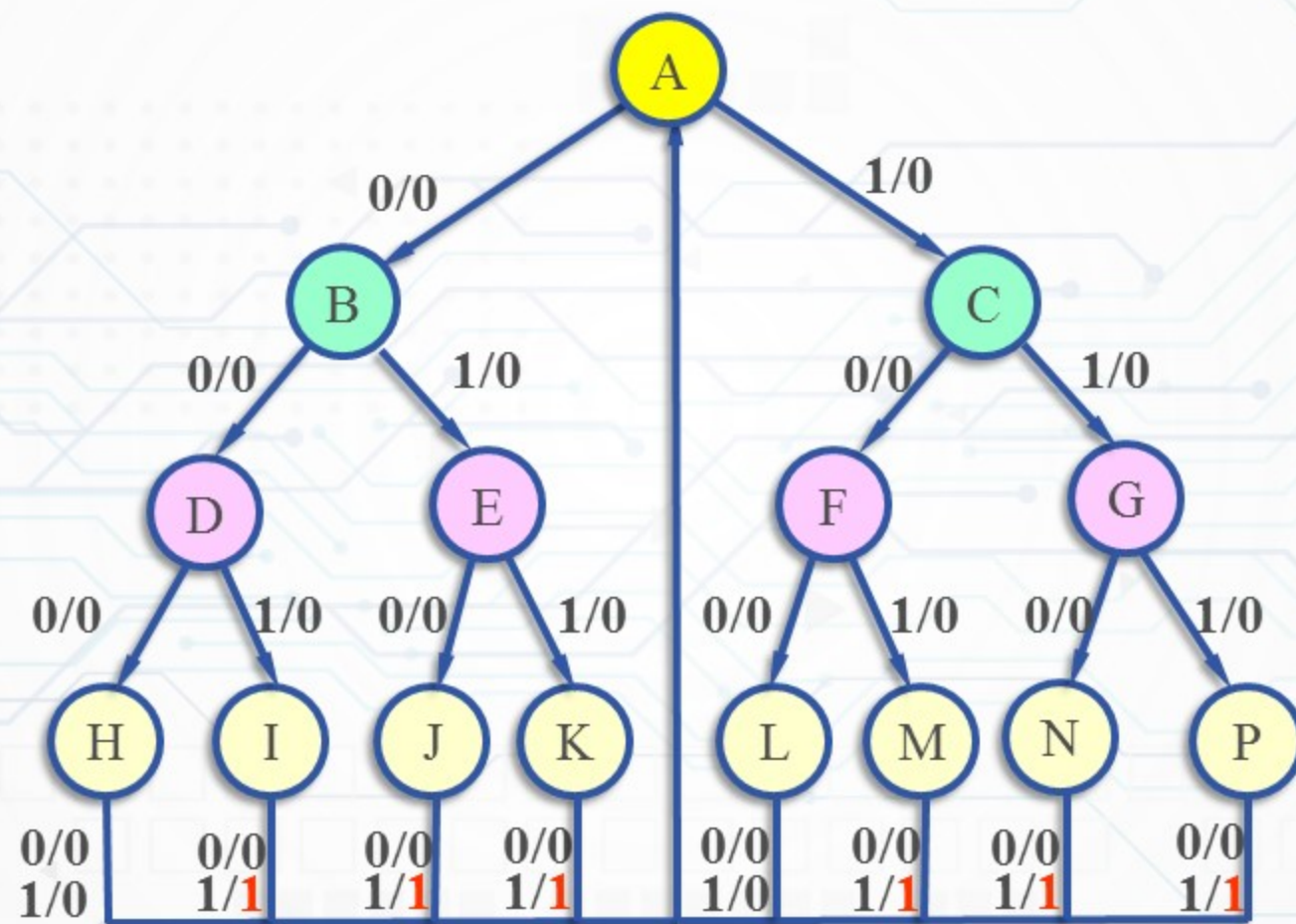


## 原始状态表和状态图

代码检测器的特点是输入信号是按位分组的，每组的检测过程相同，即一组检测完后，电路回到初始状态，接着进行下一组的检测。



## 原始状态表和状态图



## 原始状态表和状态图

现态	次态/输出		现态	次态/输出	
	X=0	X=1		X=0	X=1
A	B/0	C/0	I	A/0	A/1
B	D/0	E/0	J	A/0	A/1
C	F/0	G/0	K	A/0	A/1
D	H/0	I/0	L	A/0	A/0
E	J/0	K/0	M	A/0	A/1
F	L/0	M/0	N	A/0	A/1
G	N/0	P/0	P	A/0	A/1
H	A/0	A/0			



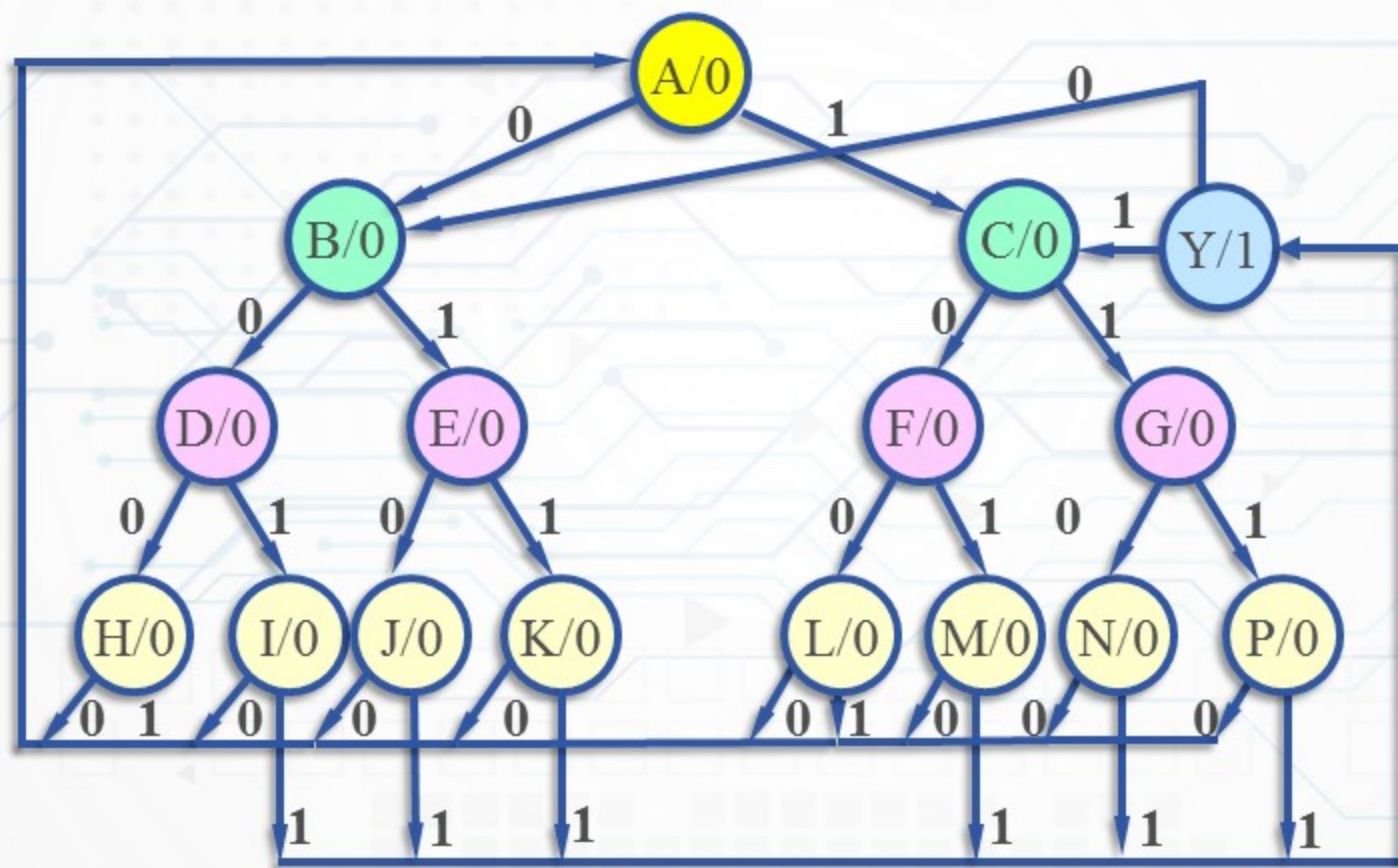
## 原始状态表和状态图



- ❖ 代码检测器与序列检测器的主要区别是什么？
- ❖ 若将该代码检测器设计成Moore型同步时序电路
  - ❖ 该如何建立原始状态图？
  - ❖ 需增加几个状态？

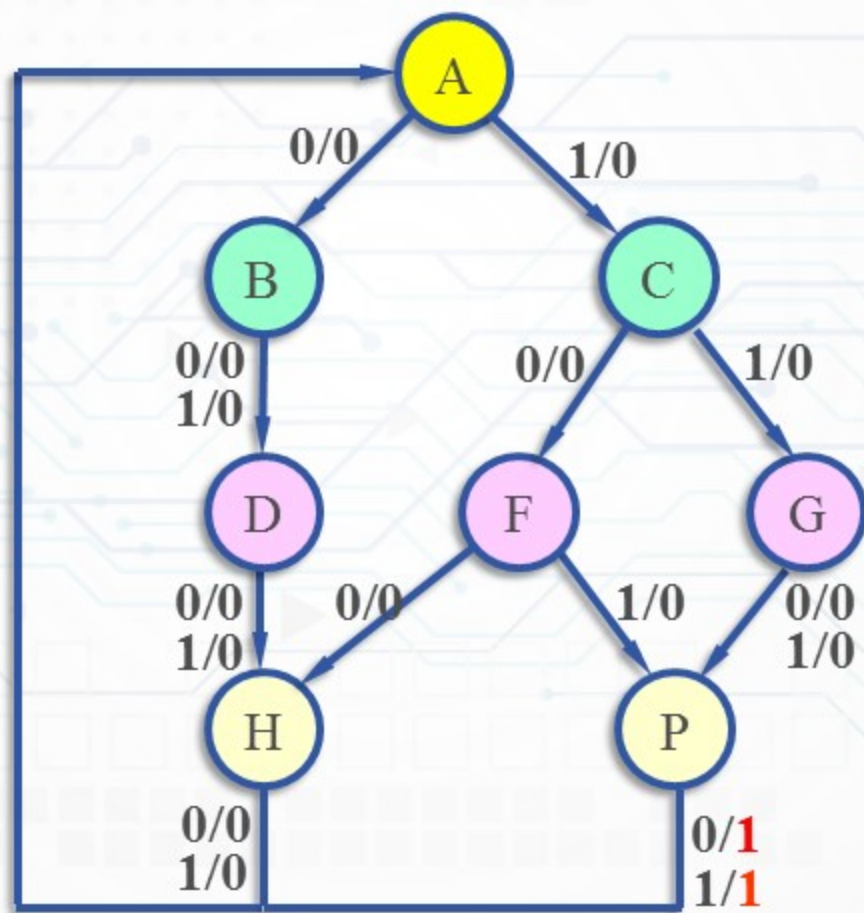
## 原始状态表和状态图

### Moore型代码检测器



## 原始状态表和状态图

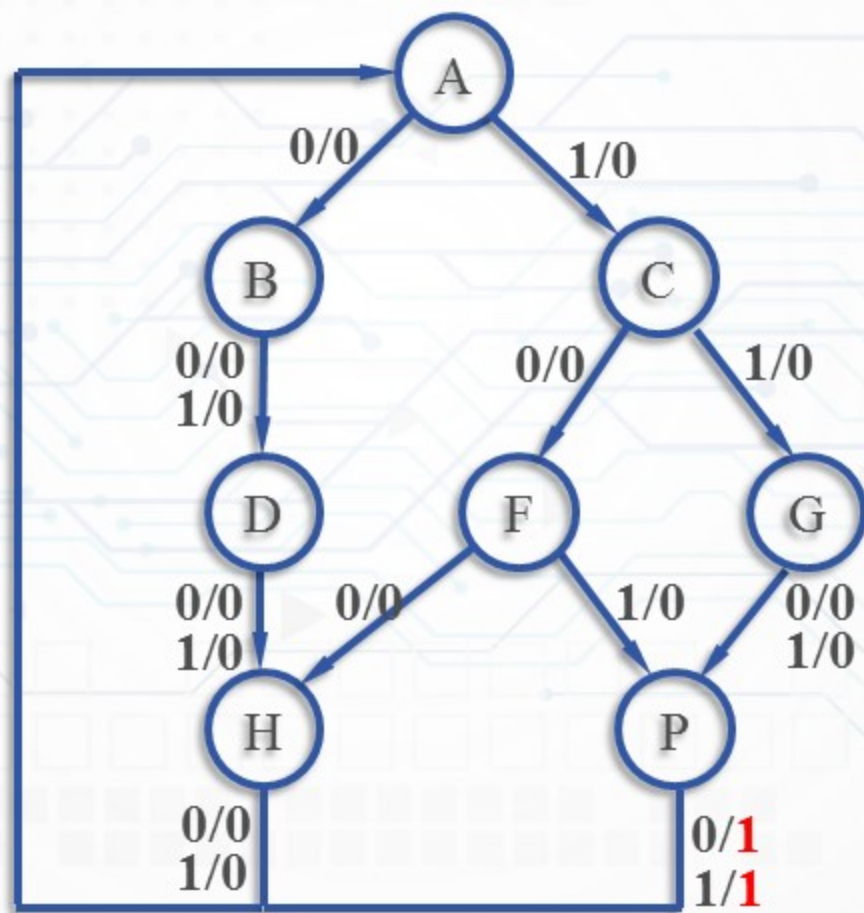
如果先输入高位，再输入低位如何做Mealy状态图？





## 原始状态表和状态图

如果先输入高位，再输入低位如何做Mealy状态图？



# 数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

05