

数字电路与逻辑设计

Digital circuit and logic design

第六章 异步时序逻辑电路

主讲教师 | 赵贻竹

06

提 纲



时序逻辑电路概述



脉冲异步时序逻辑电路分析与设计



电平异步时序逻辑电路分析

■ 电平异步时序逻辑电路

脉冲异步时序电路和同步时序电路共同点

电路对过去输入信号的记忆由触发器的状态体现



逻辑门加反馈回路

电路状态的转换是在脉冲作用下实现的



在同步时序电路中，电路的状态转换受统一的时钟脉冲控制



脉冲异步时序电路中规定输入信号为脉冲信号，即控制电路状态转换的脉冲由电路输入端直接提供

■ 电平异步时序逻辑电路

电平信号



电平信号是指信号的“0”值和“1”值的持续时间是随意的，它以电位的变化作为信号的变化



脉冲信号的“1”值仅仅维持一个固定的短暂时刻，它以脉冲信号的有、无标志信号的变化

脉冲信号

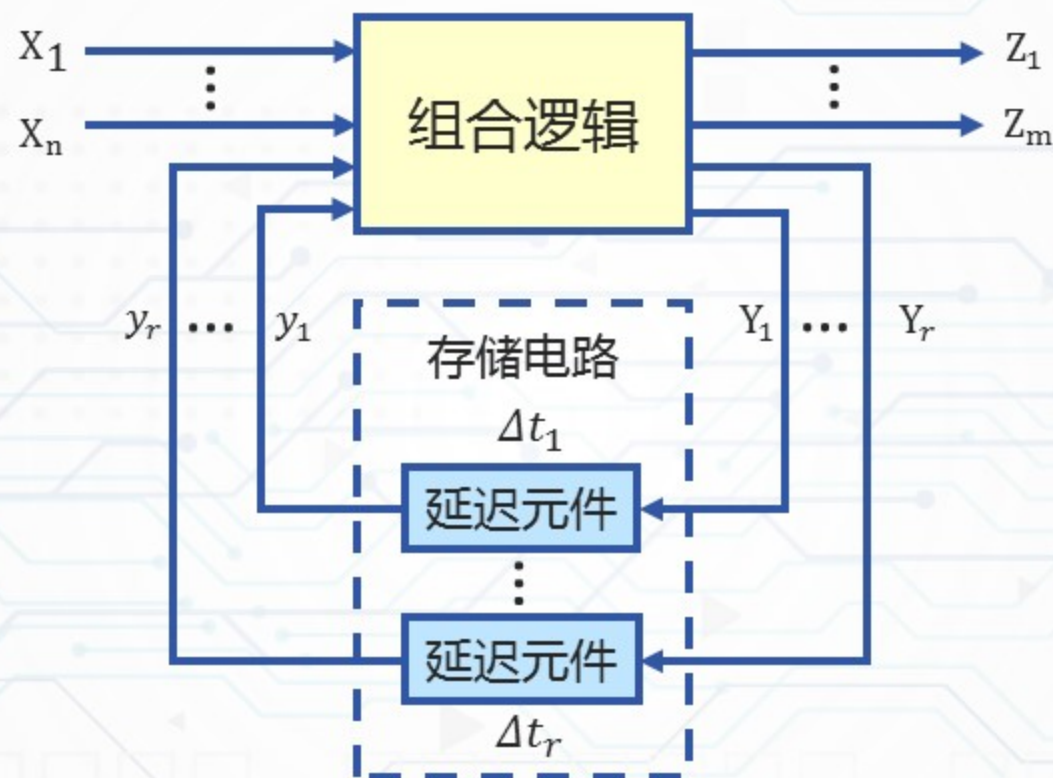
■ 电平异步时序逻辑电路



脉冲信号是电平信号的特殊形式



电平异步时序逻辑电路的结构特点



组成



逻辑门加反馈回路

电平异步时序逻辑电路的结构特点



输入信号： x_1, \dots, x_n



输出信号： z_1, \dots, z_m



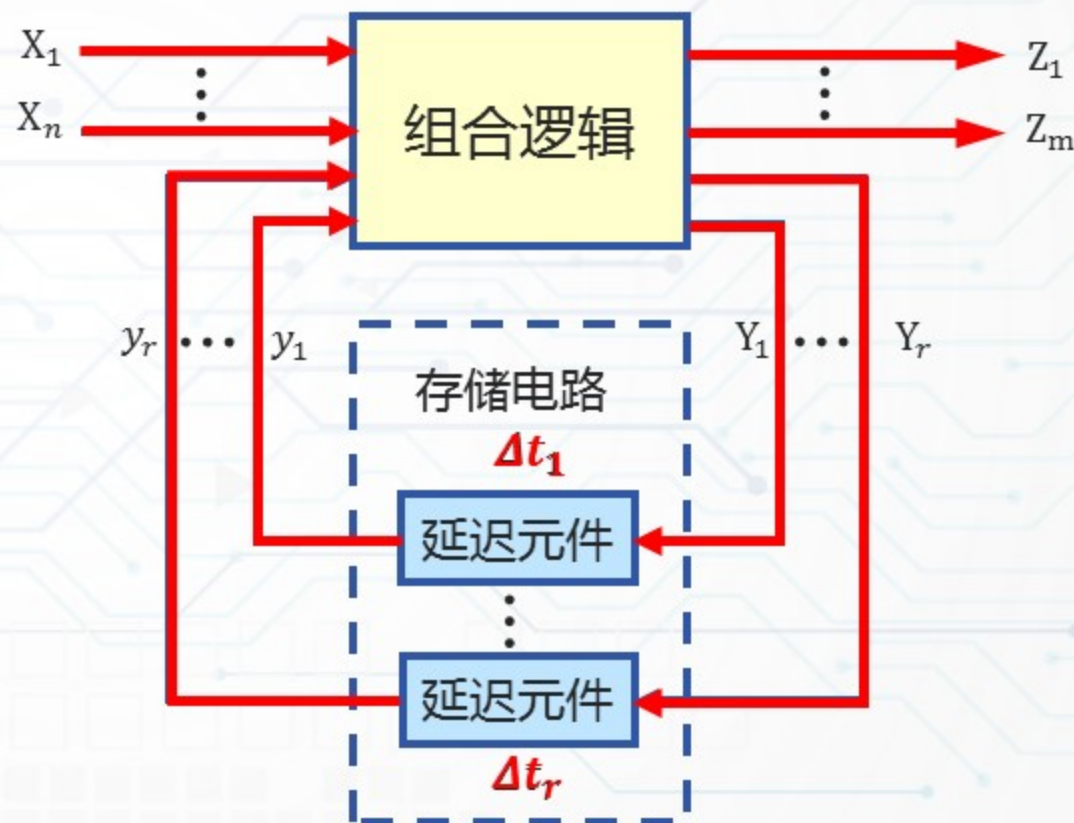
激励状态： Y_1, \dots, Y_r



二次状态： y_1, \dots, y_r



反馈回路中的时间延迟：
 $\Delta t_1, \dots, \Delta t_r$



电平异步时序逻辑电路

结构特点



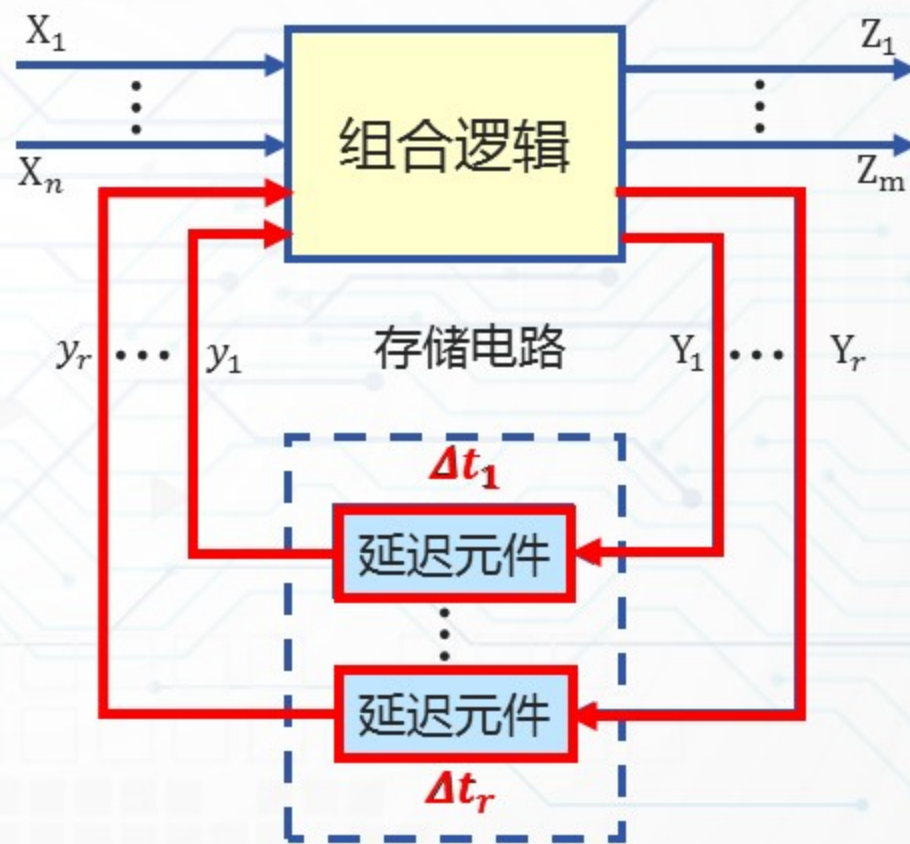
电路的二次状态和激励状态仅仅相差一个时间延迟



二次状态 y 是激励状态 Y 经过延迟 Δt 后的“重现”



稳定状态下，激励状态与二次状态相同，即 $y = Y$



电平异步时序逻辑电路

结构特点



输入信号的一次变化可能引起二次状态的多次变化



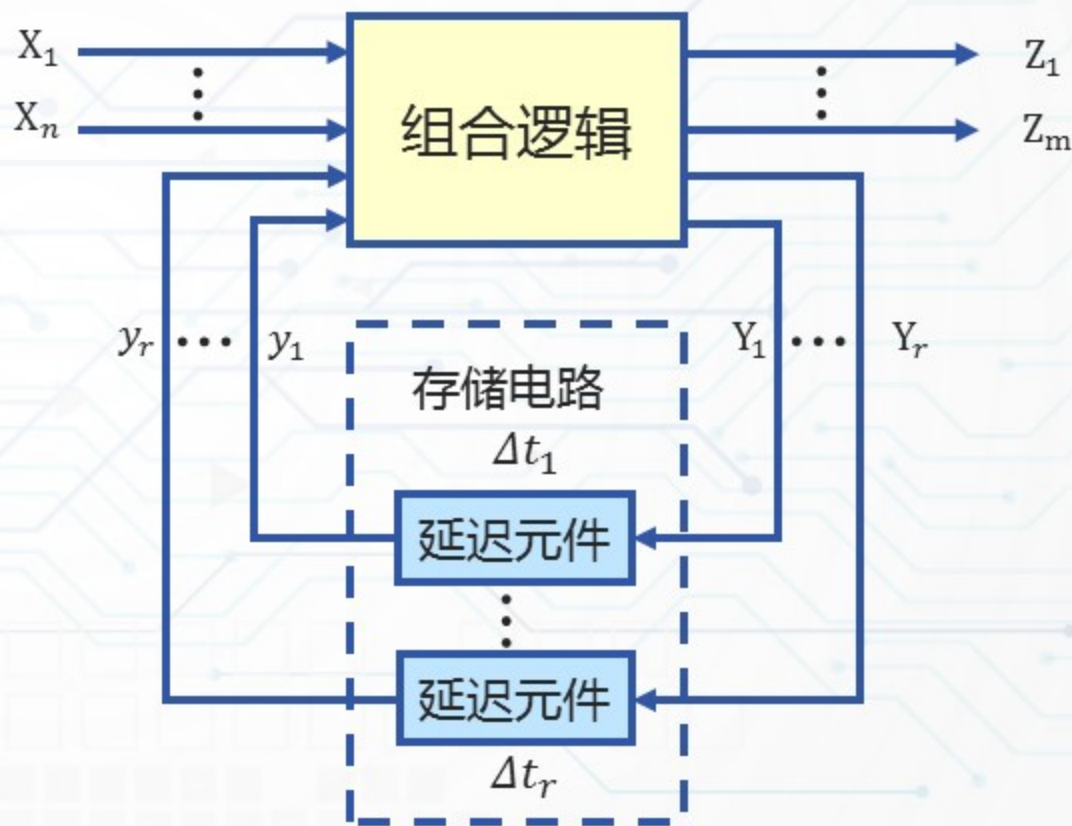
电路在状态转换过程中存在稳定状态和非稳定状态



稳定状态： $Y = y$



非稳定状态： $Y \neq y$



■ 电平异步时序逻辑电路



电路对过去输入信号的记忆



延迟元件



反馈



电路中一般不用专门插入延迟元件，而是利用电路本身固有的分布延迟在反馈回路中的“集总”



电路状态的转换



电平作用下实现

■ 电平异步时序逻辑电路

输入信号的约束

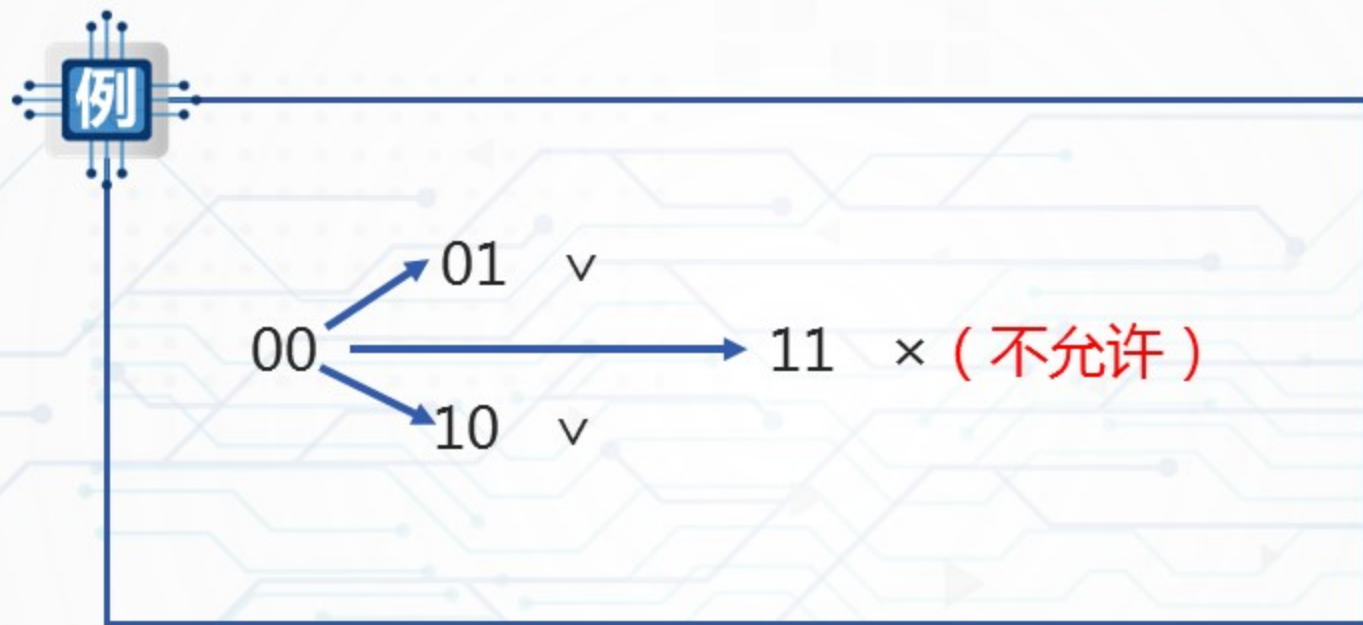


不允许两个或两个以上输入信号同时发生变化



因为客观上不可能有准确的“同时”，而微小的时差都可能使最终到达的状态不确定

■ 电平异步时序逻辑电路



■ 电平异步时序逻辑电路

输入信号的约束



不允许两个或两个以上输入信号同时发生变化



输入信号变化引起的电路响应必须完全结束后，才允许输入信号再次变化



因为客观上不可能有准确的“同时”，而微小的时差都可能使最终到达的状态不确定



必须使电路进入稳定状态后，才允许输入信号发生变化

■ 电平异步时序逻辑电路



电平异步时序逻辑电路的描述方法



电平异步时序逻辑电路

逻辑函数表达式

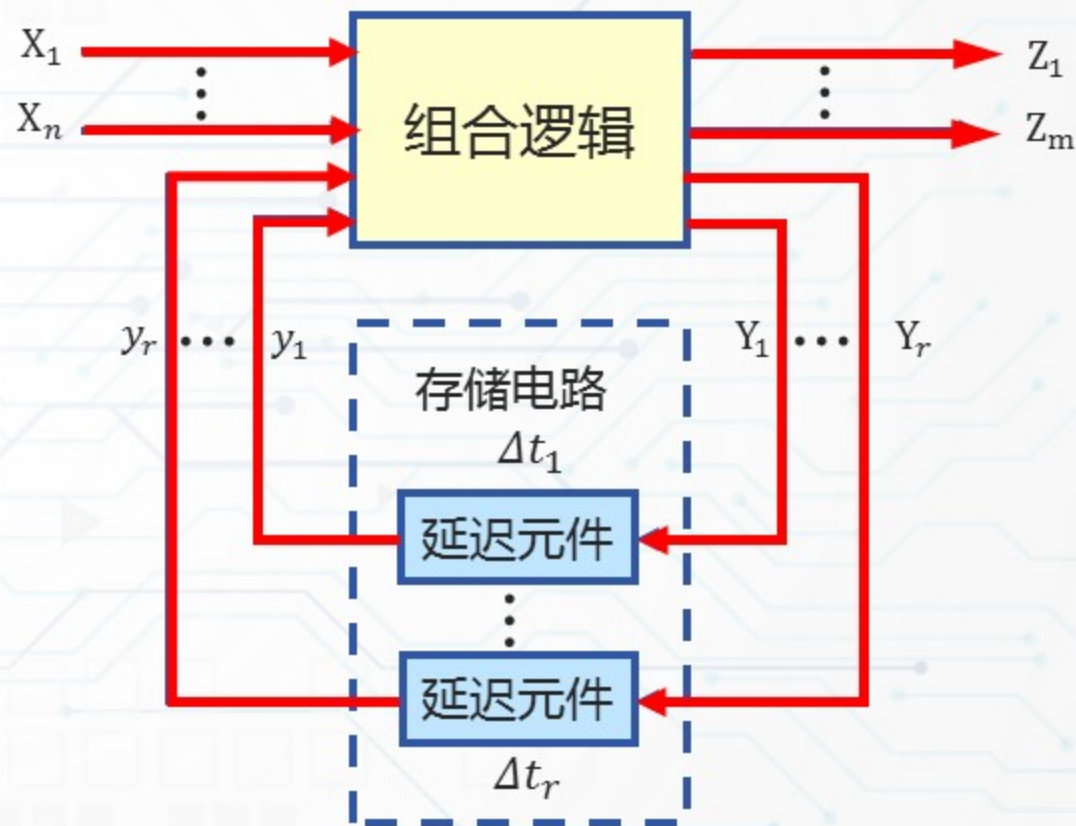
$$Z_i = f_i (x_1, \dots, x_n, y_1, \dots, y_r)$$

$$i = 1, \dots, m$$

$$Y_j = g_j (x_1, \dots, x_n, y_1, \dots, y_r)$$

$$j = 1, \dots, r$$

$$y_j(t + \Delta t_j) = Y_j(t)$$



■ 电平异步时序逻辑电路的描述



流程表

一种以卡诺图的格式反映电路输出信号、激励状态与电路输入信号、二次状态之间关系的一种表格。

■ 电平异步时序逻辑电路的描述

流 程 表

Mealy型流程表				
二次状态	激励状态/输出			
			输入x	
y			Y/Z	

Moore型流程表					
二次状态	激励状态				输出
			输入x		
y			Y		Z

■ 电平异步时序逻辑电路的描述

将表中与二次状态相同的激励状态加上圆圈，以表示电路处于稳态，否则处于非稳态

注意

将一位输入的各种取值按代码相邻的关系排列(与卡诺图相同)，以表示输入信号只能在相邻位置上发生变化

电平异步时序逻辑电路的描述

例

做出或非门构成的基本R-S触发器的流程表。



激励方程 $Y = S + \bar{R}y$



约束方程 $RS = 0$

二次状态 y	激励状态 Y				输出 Z
	$RS=00$	$RS=01$	$RS=11$	$RS=10$	
0	0	1	d	0	0
1	1	1	d	0	1

■ 电平异步时序逻辑电路的描述

流程表能详细反映电路的工作过程及工作特点！

二次状态 y_2y_1	激励状态 y_2y_1 /输出 Z			
	$x_2x_1=00$	$x_2x_1=01$	$x_2x_1=11$	$x_2x_1=10$
00	00/1	01/1	11/0	10/0
01	11/0	01/0	11/0	10/0
11	10/0	10/0	11/0	11/0
10	00/1	10/0	11/0	11/0

注意：

流程表并不能清晰地反映电路的逻辑功能！

■ 电平异步时序逻辑电路的描述

总 态

反映稳定总态之间转移关系及相应输出的一种有向图

总 态 图

指电路输入和二次状态的组合，
记作 (x,y)

■ 电平异步时序逻辑电路的描述

总 态 图

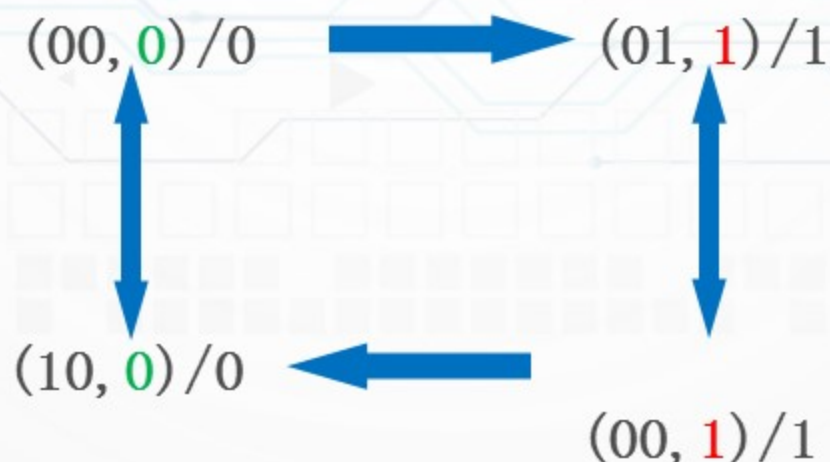
电平异步时序逻辑电路的逻辑功能，是由该电路在输入作用下各稳定总态之间的转移关系以及各时刻的输出来体现的，总态图能够清晰地描述一个电路的逻辑功能。

电平异步时序逻辑电路的描述

例

R-S触发器的流程表所对应的总态图。

二次状态 Y	激励状态 Y				输出 Z
	$RS=00$	$RS=01$	$RS=11$	$RS=10$	
0	0	1	d	0	0
1	1	1	d	0	1



数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

06