

# 数字电路与逻辑设计

Digital circuit and logic design

## 第八章 可编程逻辑器件

主讲教师 | 何云峰

08

# ■ 提纲



**PLD概述**



**低密度可编程逻辑器件**




**高密度可编程逻辑器件**

## PLD概述

### 可编程逻辑器件


#### 常用的大规模集成电路分类


 非用户定制电路(Noncustom design IC)

 全用户定制电路(Fullcustom design IC)


 半用户定制电路(Semicustom design IC)

#### 可编程逻辑器件

 PLD(Programmable Logic Device)

 半用户定制电路

 结构灵活、性能优越、设计简单

 特别适宜于构造小批量生产的系统



# PLD概述

## PLD的一般结构

### PLD的一般结构



组成：输入电路、与阵列、或阵列和输出电路



输出是输入的与—或函数

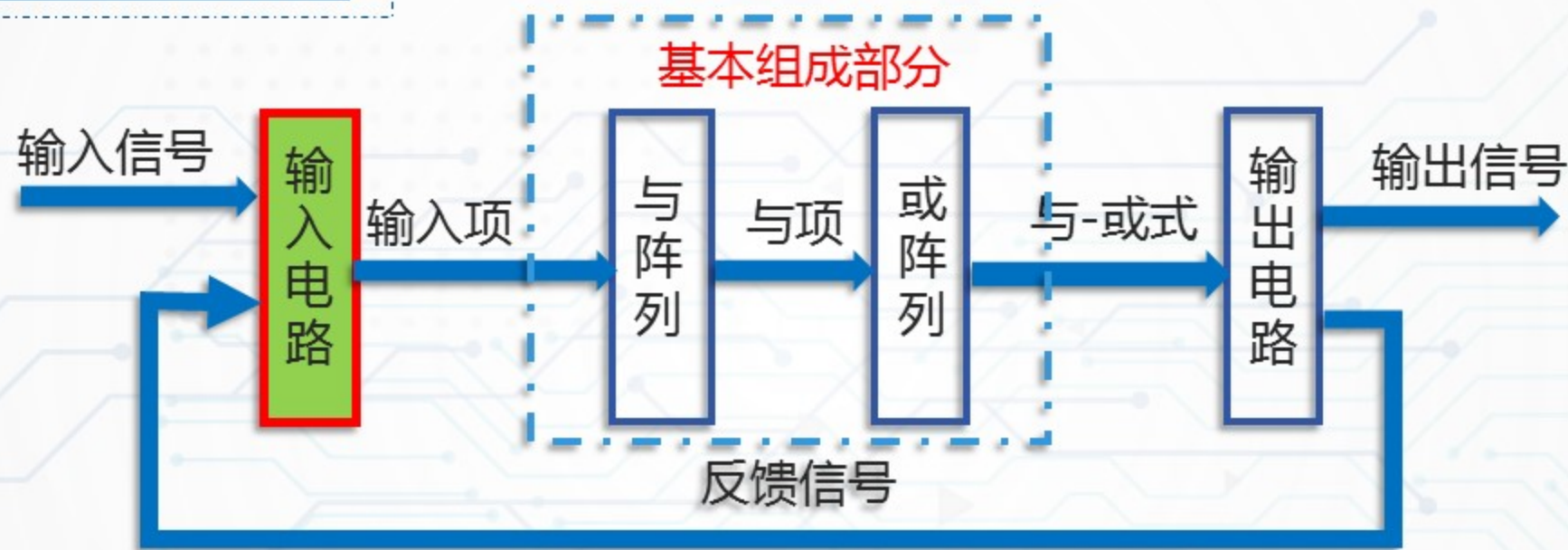
# PLD概述

## PLD的一般结构



# PLD概述

## PLD的一般结构



### 输入电路



起缓冲作用

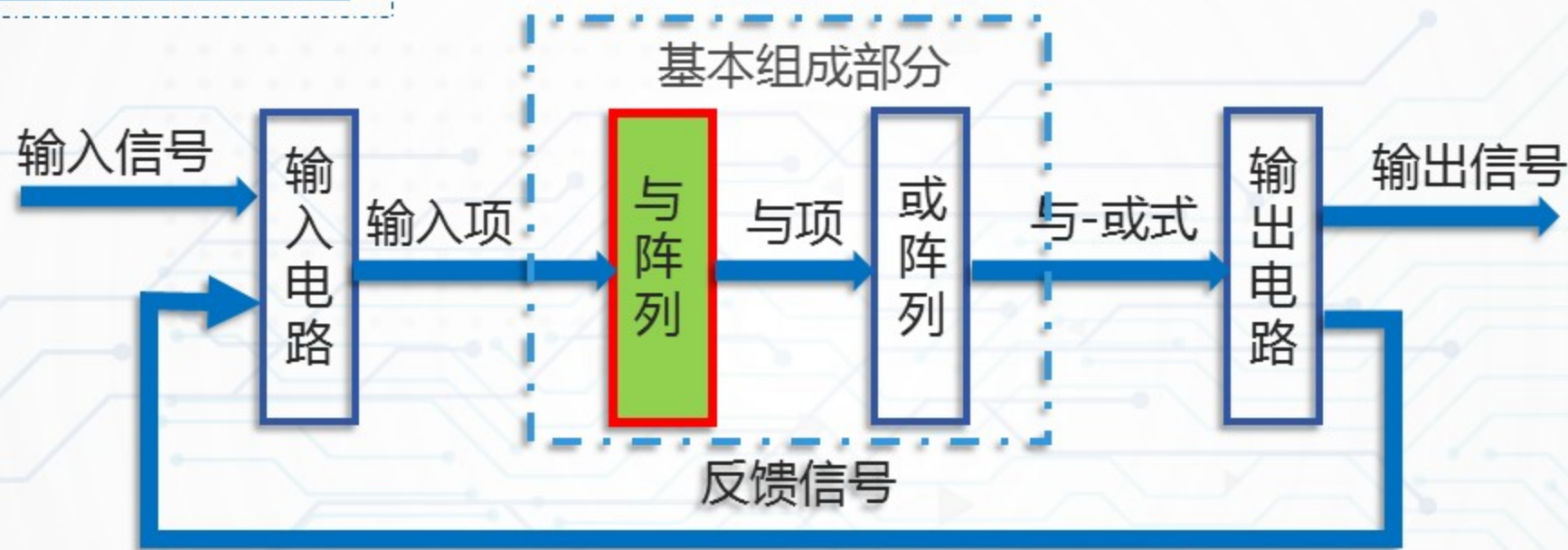


形成互补的输入信号送到与阵列



# PLD概述

## PLD的一般结构



### 与阵列



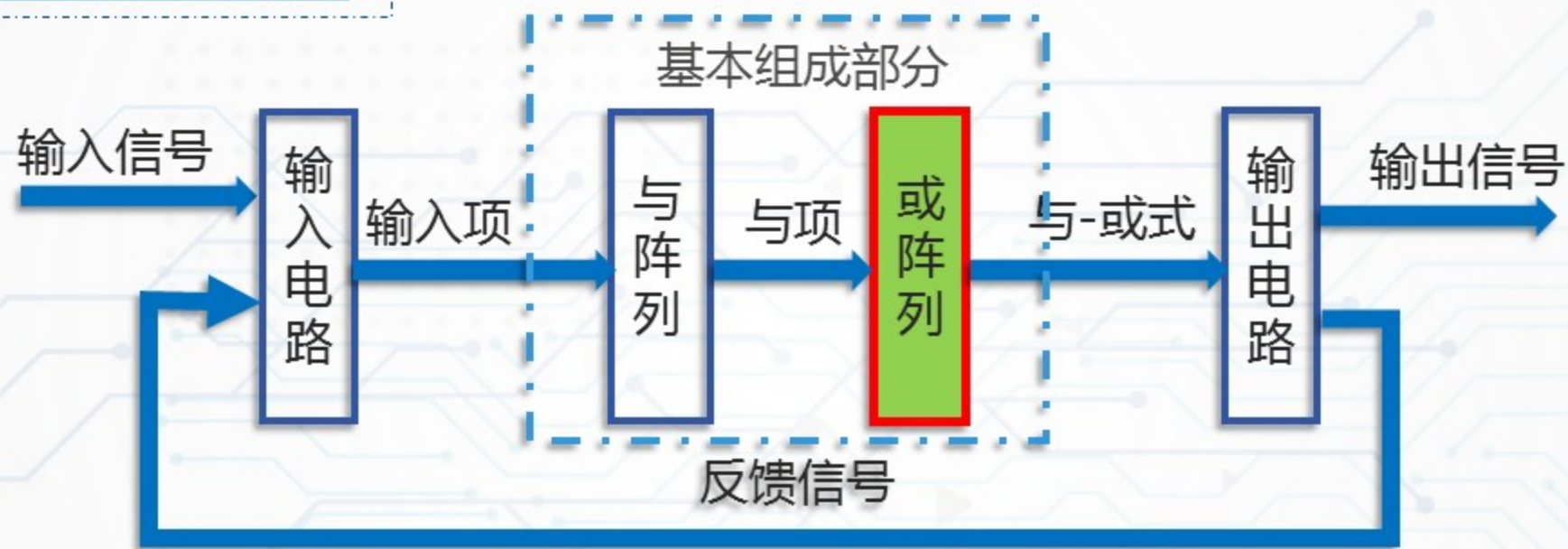
接收互补的输入信号



产生所需的与项作为或阵列的输入

# PLD概述

## PLD的一般结构



或阵列

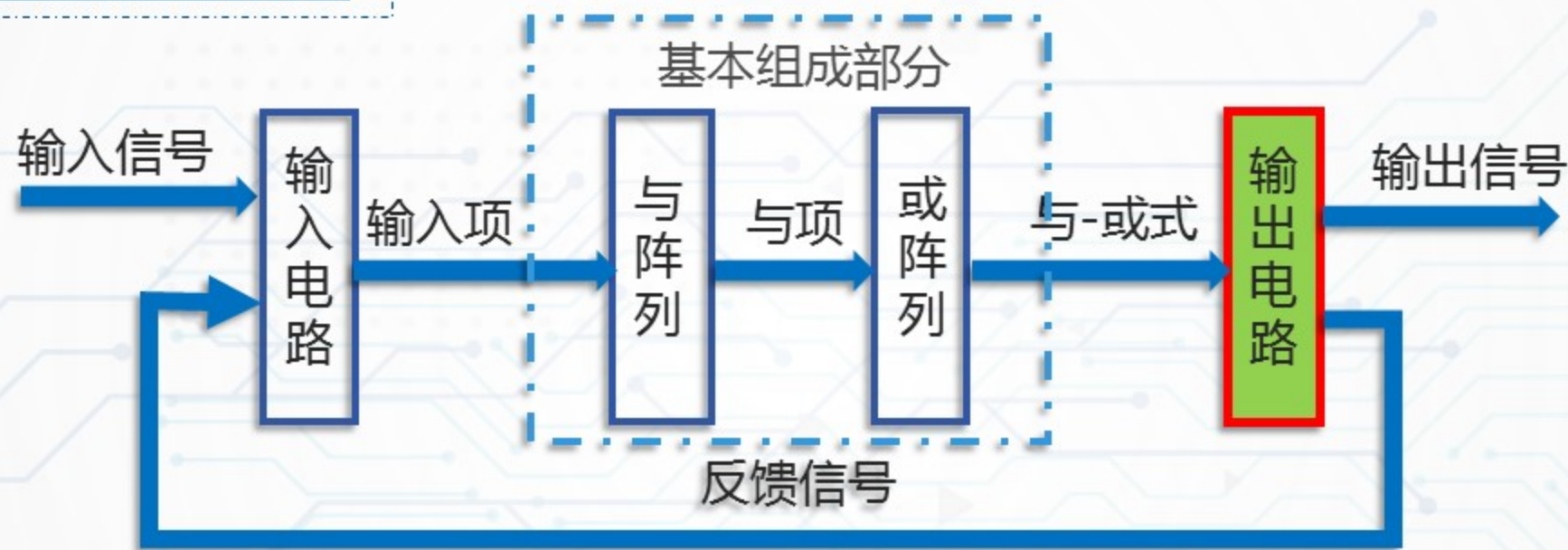


产生输入变量的与-或函数表达式



## PLD概述

### PLD的一般结构



### 输出电路



既有缓冲作用，又提供不同的输出结构



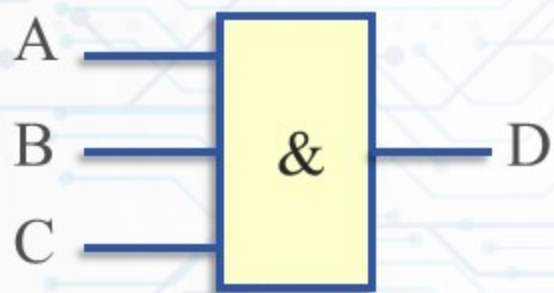
如输出寄存器、内部反馈、输出宏单元等

## PLD概述

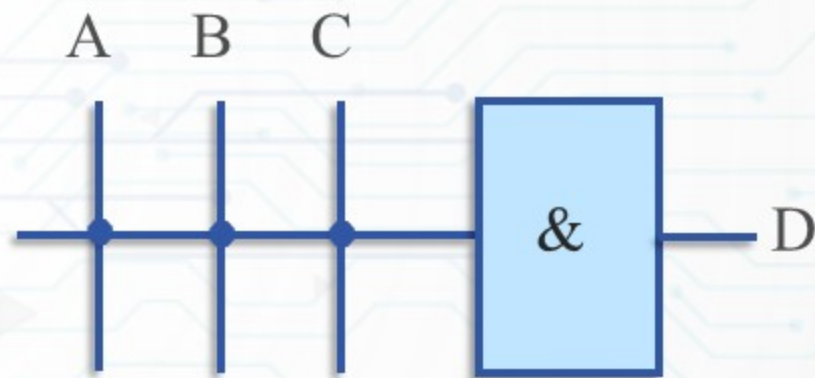
### PLD的电路表示法



#### 3输入与门的两种表示法



传统与门表示法



PLD中与门表示法

# PLD概述

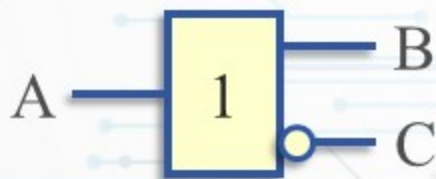
## PLD的电路表示法



### 输入缓冲器



两个输出B、C是其输入A的原变量和反变量



A	B	C
0	0	1
1	1	0

$$B = A$$

$$C = \bar{A}$$

PLD输入缓冲器



## PLD概述

### PLD的电路表示法

#### 连接方式



实点 “.” 表示硬线连接，即固定连接



“x” 表示可编程连接

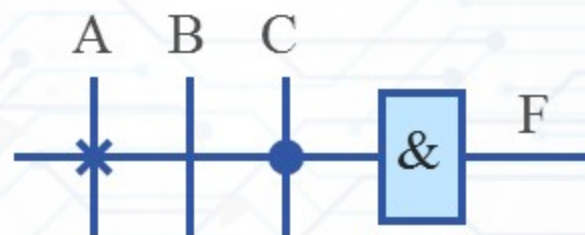


没有 “x” 和 “.” 的表示两线不连接

## PLD概述

### PLD的电路表示法

- 固定连接
- 可编程连接
- 不连接



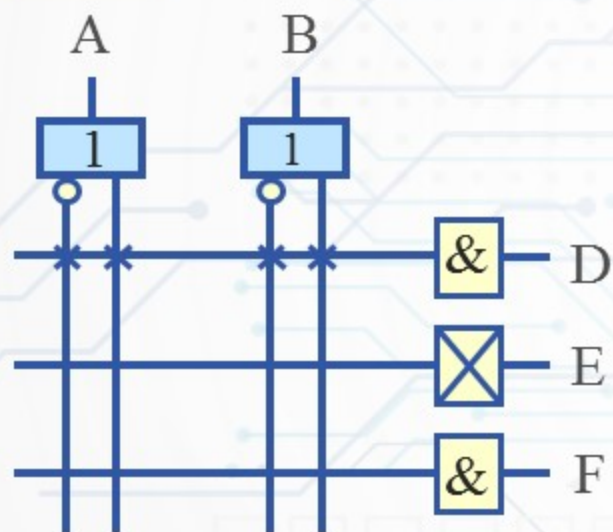
PLD连接方式的表示

# PLD概述

## PLD的电路表示法



与门不执行任何功能时的连接表示



A	B	D	E	F
0	0	0	0	1
0	1	0	0	1
1	0	0	0	1
1	1	0	0	1

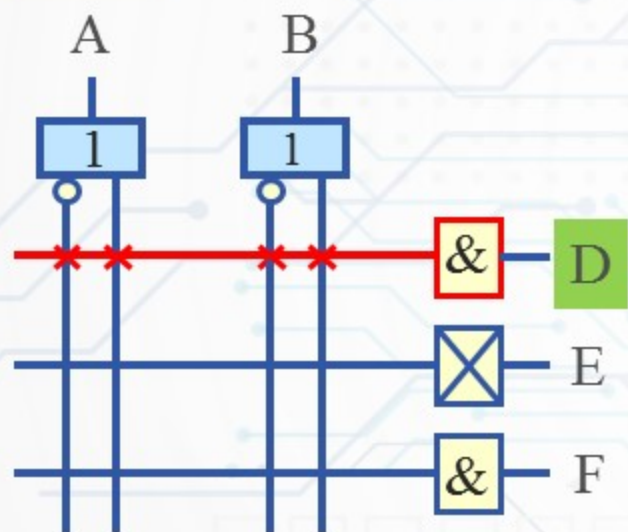


# PLD概述

## PLD的电路表示法



与门不执行任何功能时的连接表示



A	B	D	E	F
0	0	0	0	1
0	1	0	0	1
1	0	0	0	1
1	1	0	0	1



输出为D的与门连接了所有的输入项，其输出方程式为：

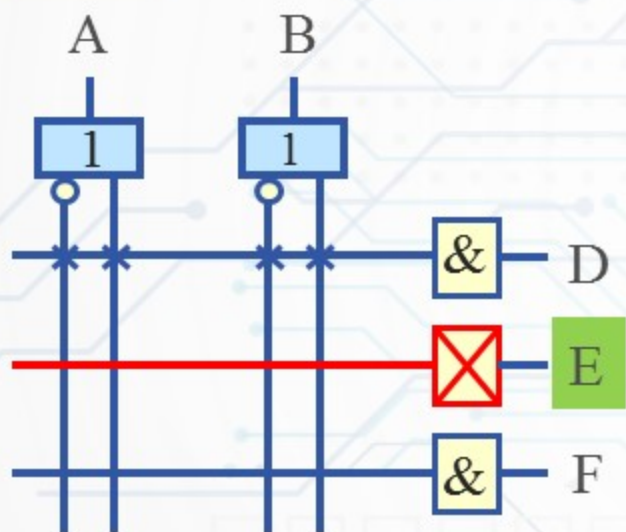
$$D = A \cdot \bar{A} \cdot B \cdot \bar{B} = 0$$

# PLD概述

## PLD的电路表示法



与门不执行任何功能时的连接表示



A	B	D	E	F
0	0	0	0	1
0	1	0	0	1
1	0	0	0	1
1	1	0	0	1

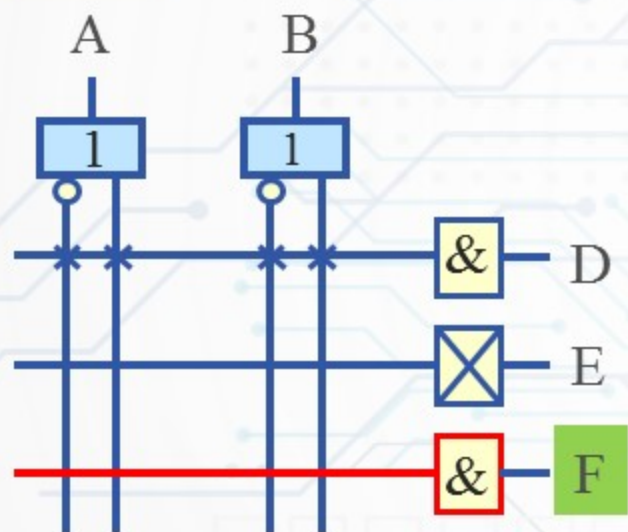


用标有“×”标记的与门输出来表示所有输入缓冲器输出全部连到某“与”项的情况

# PLD概述

## PLD的电路表示法

与门不执行任何功能时的连接表示



A	B	D	E	F
0	0	0	0	1
0	1	0	0	1
1	0	0	0	1
1	1	0	0	1

输出F表示无任何输入项与其相连，因此，该“与”项总是处于“浮动”的逻辑“1”



## PLD的发展

### 可编程只读存储器(PROM)



PROM: Programmable Read-Only Memory



70年代初期



“与”阵列 + “或”阵列



“与”阵列是固定的，  
“或”阵列是可编程的

### 可编程逻辑阵列(PLA)



PLA: Programmable Logic Array



70年代中期



“与”阵列 + “或”阵列



“与”阵列和“或”阵列都是可编程的

## ■ PLD的发展



### 可编程阵列逻辑(PAL)



PAL : Programmable Array Logic



“与” 阵列+ “或” 阵列



70年代末期



“与” 阵列是可编程的， “或” 阵列是固定的

## ■ PLD的发展



### 通用阵列逻辑 (GAL)



GAL : Generic Array Logic



80年代中期



### 复杂可编程逻辑器件 (CPLD)



CPLD : Complex Programmable Logic Device



### 现场可编程门阵列 (FPGA)



FPGA : Field - Programmable Gate Array



## ■ PLD的发展

在系统编程(ISP)器件

ISP : In-System Programming

90年代

用户具有在自己设计的目标系统中或线路板上为重构逻辑而对逻辑器件进行编程或反复改写的能力

PLD从根本上改变了系统设计方法，使各种逻辑功能的实现变得灵活、方便

## PLD的分类

### PLD的分类

低密度可编程  
逻辑器件  
( LDPLD )

高密度可编程  
逻辑器件  
( HDPLD )



LDPLD : Low Density PLD



集成度小于1000门的可编程逻辑器件



例如PROM , PLA , PAL和GAL



HDPLD : High Density PLD



集成度达到1000门以上的可编程逻辑器件



例如CPLD和FPGA等

# 数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 何云峰

08