

数字电路与逻辑设计

Digital circuit and logic design

第六章 异步时序逻辑电路

主讲教师 | 赵贻竹

06

■ 电平异步时序逻辑电路的分析步骤

1 输出函数和激励函数



3 总态图



4 描述功能



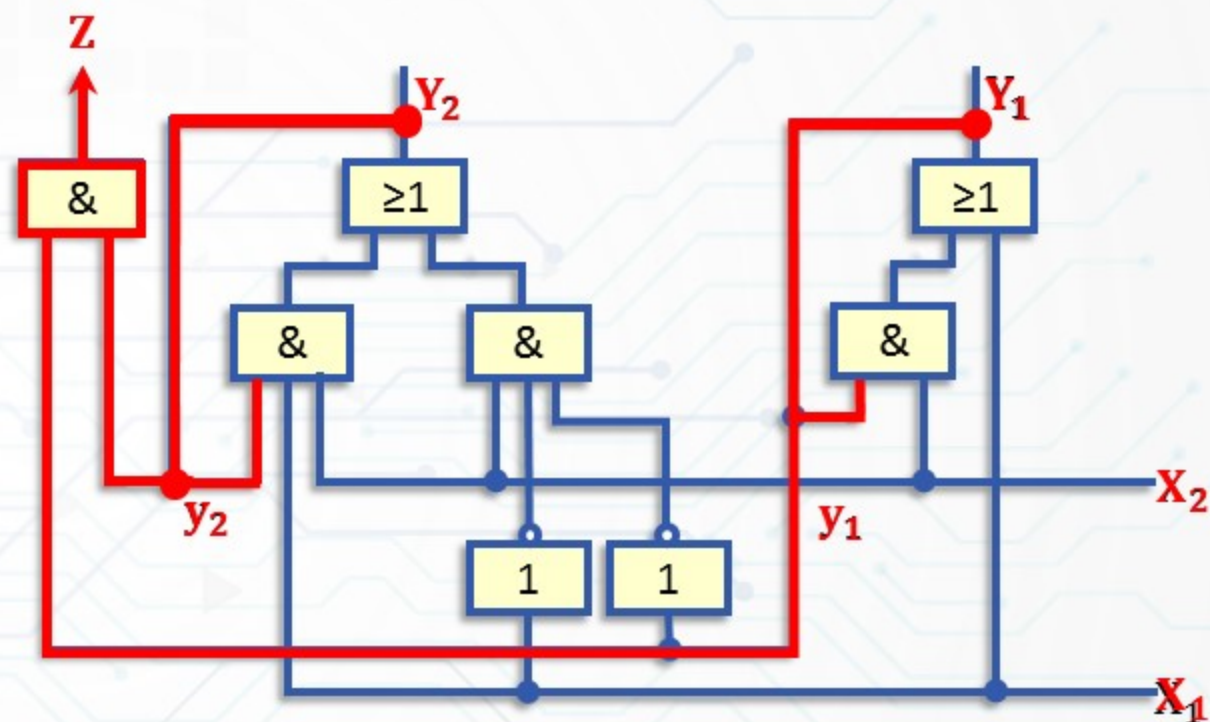
2 流程表



电平异步时序逻辑电路的分析

分析

- ◆ 输入： x_2, x_1
- ◆ 两条反馈回路
- ◆ 对应的激励状态为 Y_2, Y_1
- ◆ 二次状态为 y_2, y_1
- ◆ 输出： Z
- ◆ 属于Moore模型
- ◆ 输出仅仅是状态的函数



电平异步时序逻辑电路的分析

输出函数和激励函数的表达式



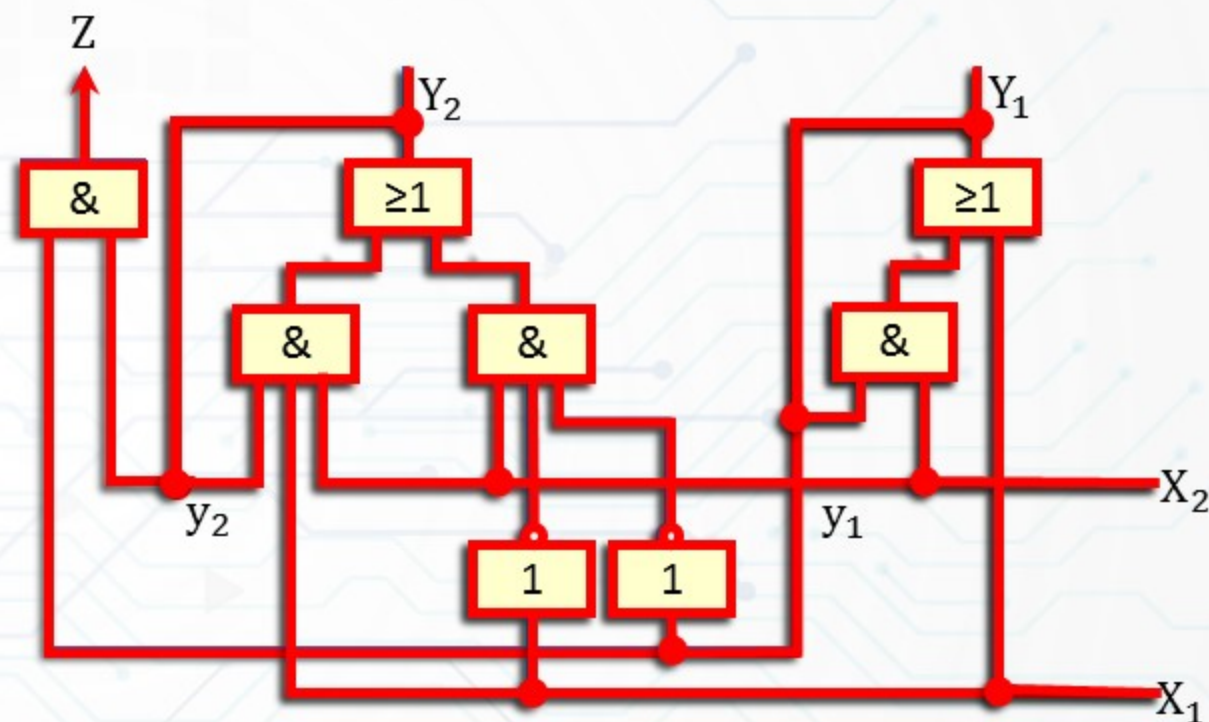
$$Z = y_2 y_1$$



$$Y_2 = x_2 x_1 y_2 + x_2 \bar{x}_1 \bar{y}_1$$



$$Y_1 = x_2 y_1 + x_1$$



■ 电平异步时序逻辑电路的分析

做出激励表



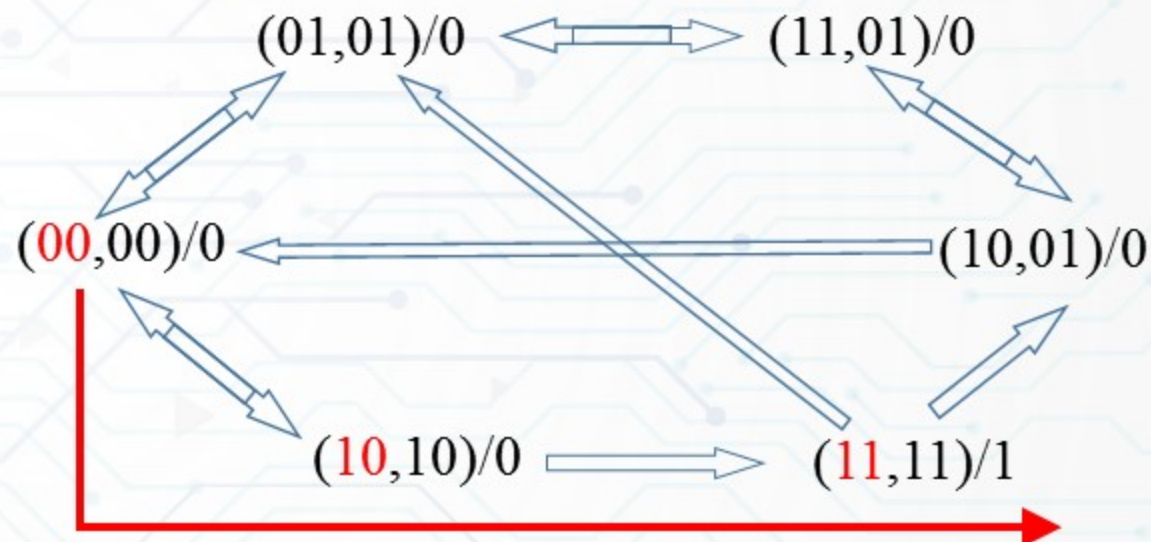
$$Z = y_2 y_1 \quad Y_2 = x_2 x_1 y_2 + x_2 \bar{x}_1 \bar{y}_1 \quad Y_1 = x_2 y_1 + x_1$$

二次状态 $y_2 y_1$	激励状态 $Y_2 Y_1$				输出 Z
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$	
0 0	0 0	0 1	0 1	1 0	0
0 1	0 0	0 1	0 1	0 1	0
1 1	0 0	0 1	1 1	0 1	1
1 0	0 0	0 1	1 1	1 0	0

电平异步时序逻辑电路的分析

做出总态图

二次状态 y_2y_1	激励状态 Y_2Y_1				输出 Z
	$x_2x_1=00$	$x_2x_1=01$	$x_2x_1=11$	$x_2x_1=10$	
00	00	01	01	10	0
01	00	01	01	01	0
11	00	01	11	01	1
10	00	01	11	10	0



电平异步时序逻辑电路的分析



总态和输出响应序列



假定电路初始总态为(00,00)



输入 x_2x_1 的变化序列为00→10→11→01→00→01→11→10

时刻	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
输入 x_2x_1	00	10	11	01	00	01	11	10
总态 (x_2x_1, y_2y_1)	(00,00)							
输出 Z								

电平异步时序逻辑电路的分析

二次状态 $y_2 y_1$	激励状态 $y_2 y_1$				输出 Z
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$	
00	00	01	01	10	0
01	00	01	01	01	0
11	00	01	11	01	1
10	00	01	11	10	0

时刻	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
输入 $x_2 x_1$	00	10	11	01	00	01	11	10
总态 ($x_2 x_1, y_2 y_1$)	(00,00)	(10,00)*	(11,10)*	(01,11)*	(00,01)*			
		(10,10)	(11,11)	(01,01)	(00,00)			
输出 Z	0	0	1	0	0			

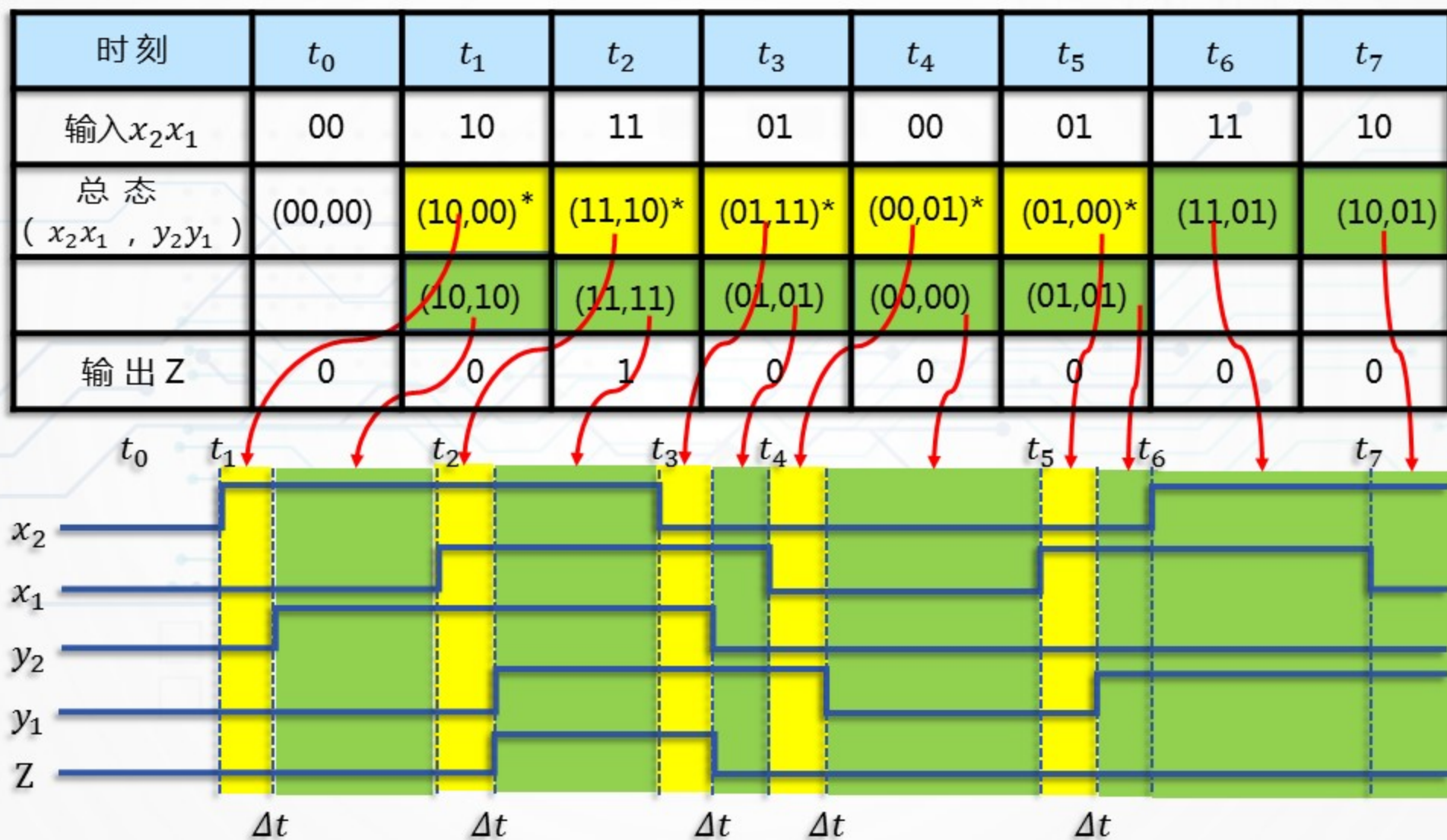
电平异步时序逻辑电路的分析

二次状态 y_2y_1	激励状态 y_2y_1				输出 Z
	$x_2x_1=00$	$x_2x_1=01$	$x_2x_1=11$	$x_2x_1=10$	
00	00	01	01	10	0
01	00	01	01	01	0
11	00	01	11	01	1
10	00	01	11	10	0

时刻	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
输入 x_2x_1	00	10	11	01	00	01	11	10
总态 (x_2x_1, y_2y_1)	(00,00)	(10,00)*	(11,10)*	(01,11)*	(00,01)*	(01,00)*	(11,01)	(10,01)
		(10,10)	(11,11)	(01,01)	(00,00)	(01,01)		
输出 Z	0	0	1	0	0	0	0	0

电平异步时序逻辑电路的分析

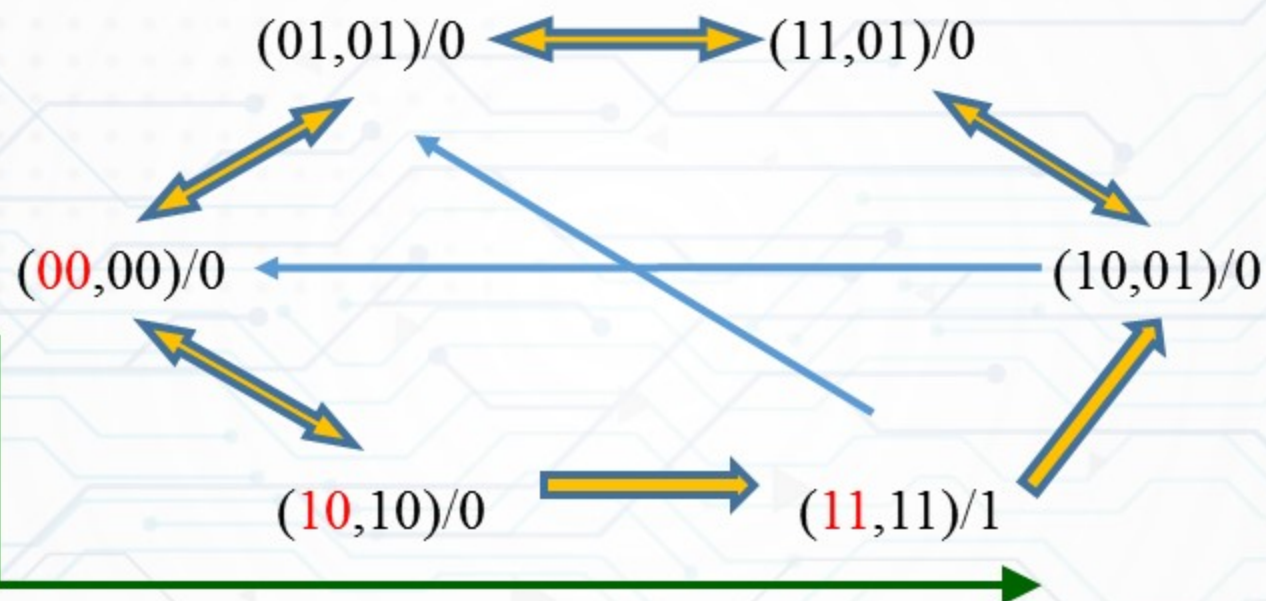
时
间
图



逻辑函数的基本概念



功能评述



该电路是一个 “00→10→11” 序列检测器

数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

06