

# 数字电路与逻辑设计

Digital circuit and logic design

## 第八章 可编程逻辑器件

主讲教师 | 何云峰

08

# ■ 提纲



**PLD概述**



**低密度可编程逻辑器件**



**高密度可编程逻辑器件**

# ■ 提纲



**可编程只读存储器PROM**



**可编程逻辑阵列PLA**



**其他低密度可编程逻辑器件**



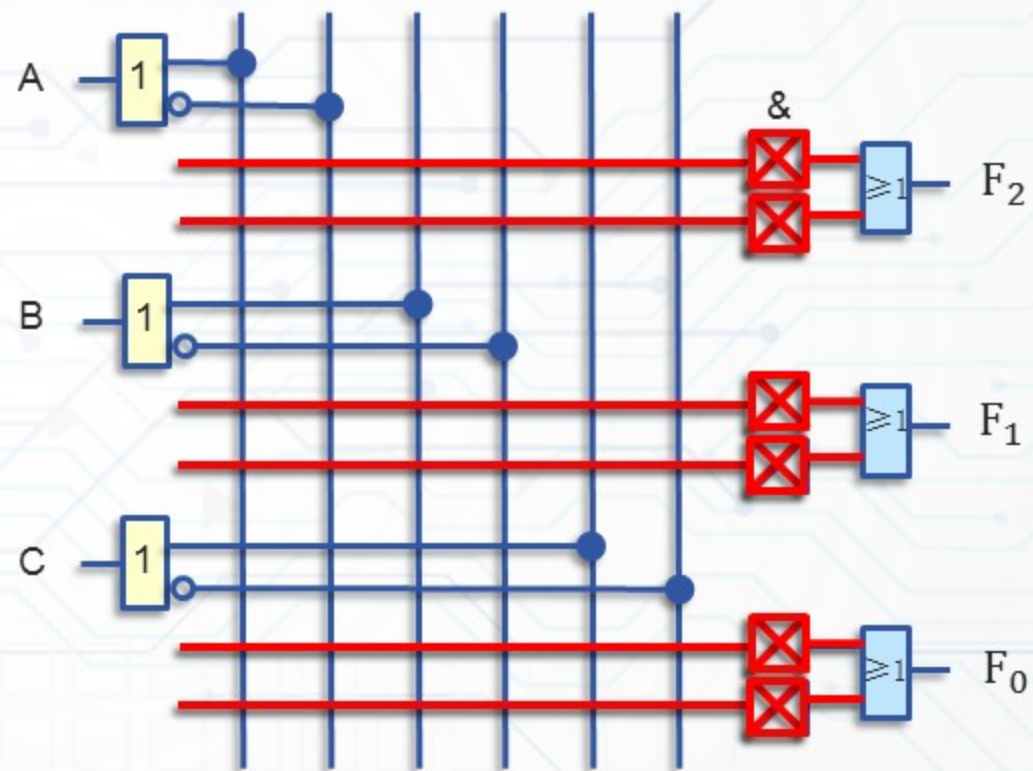
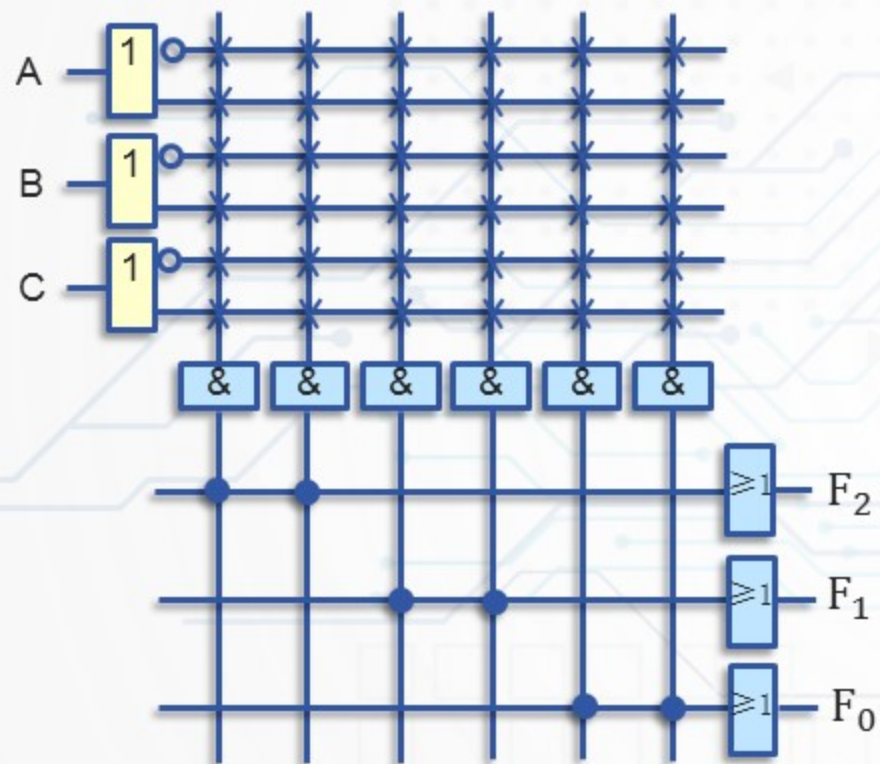
## ■ 其他低密度可编程逻辑器件

### 可编程阵列逻辑PAL

- ◆ Programmable Array Logic
- ◆ 在PROM和PLA的基础上发展起来
- ◆ **“与”阵列可编程，“或”阵列固定**的逻辑器件
- ◆ 相对于PROM而言，使用更灵活，且易于完成多种逻辑功能
- ◆ 比PLA工艺简单，易于实现






# 可编程阵列逻辑PAL

## PAL的逻辑结构



## ■ 可编程阵列逻辑PAL

### PAL的逻辑结构

-  PAL每个输出包含的“与”项数目是由固定连接的“或”阵列提供的
-  PAL能够完成各种常用的逻辑电路设计
  -  在典型逻辑设计中，一般函数约包含3个~4个“与”项
  -  现有PAL器件最多可为每个输出提供8个“与”项
-  PAL器件的结构(包括输入、输出、“与”项数目)是由生产厂家固定的

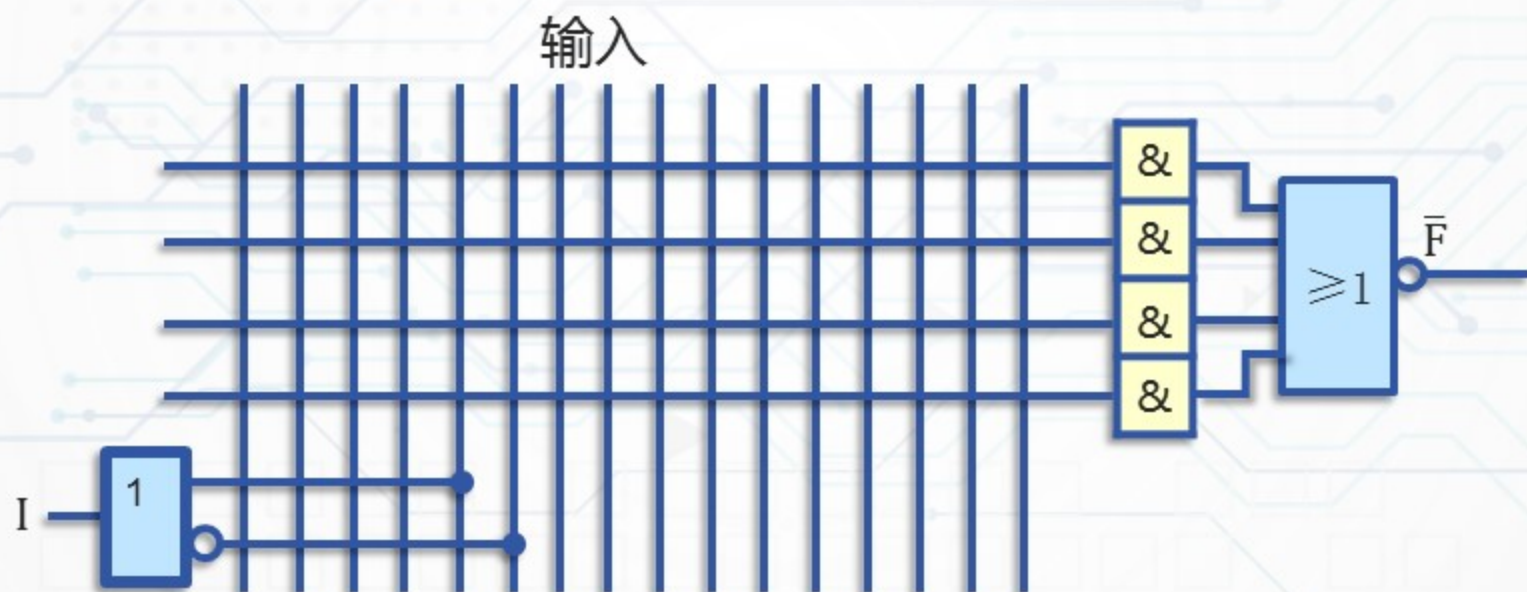


# 可编程阵列逻辑PAL

## PAL的类型



专用输出的基本门阵列结构

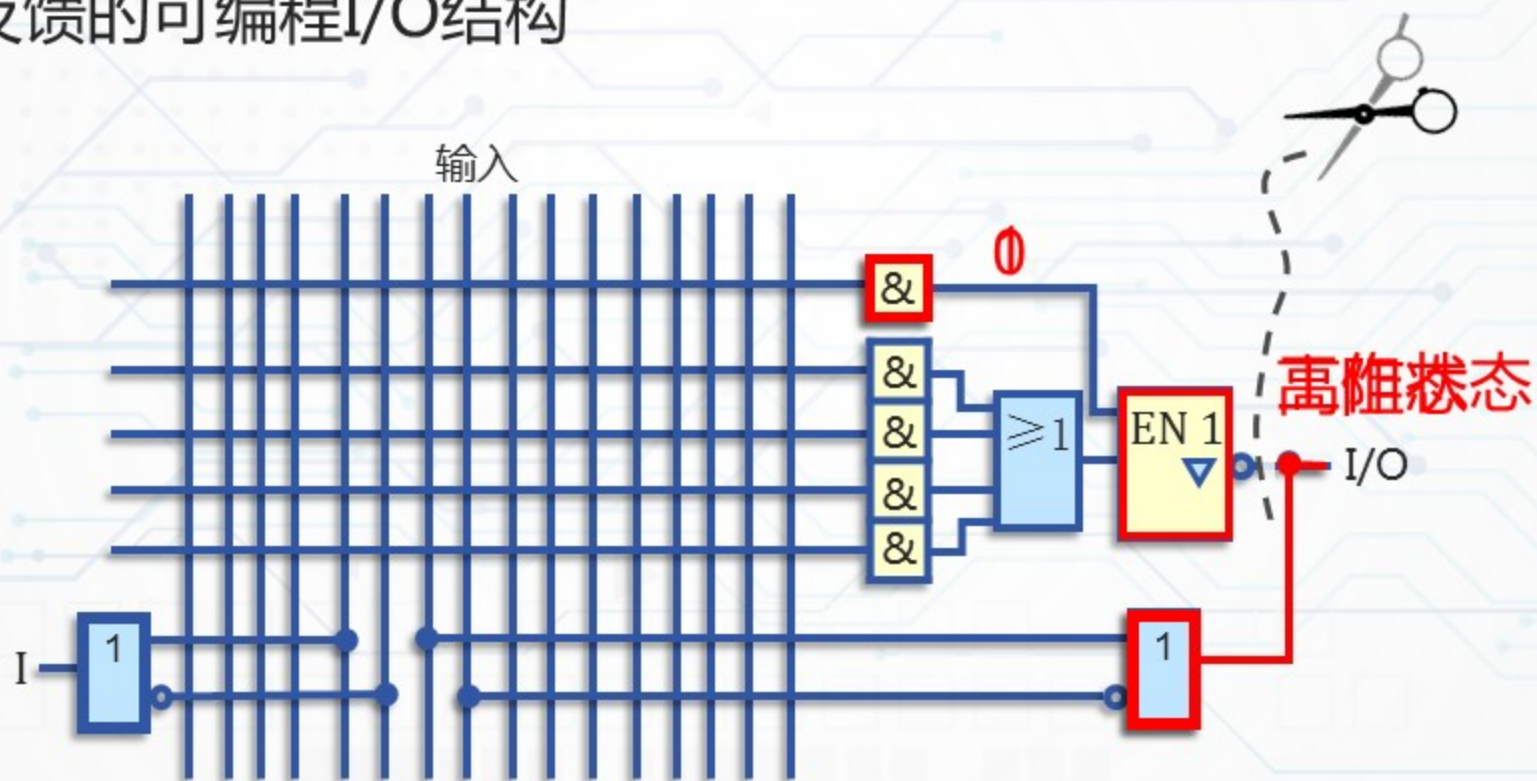


# 可编程阵列逻辑PAL

## PAL的类型



### 带反馈的可编程I/O结构



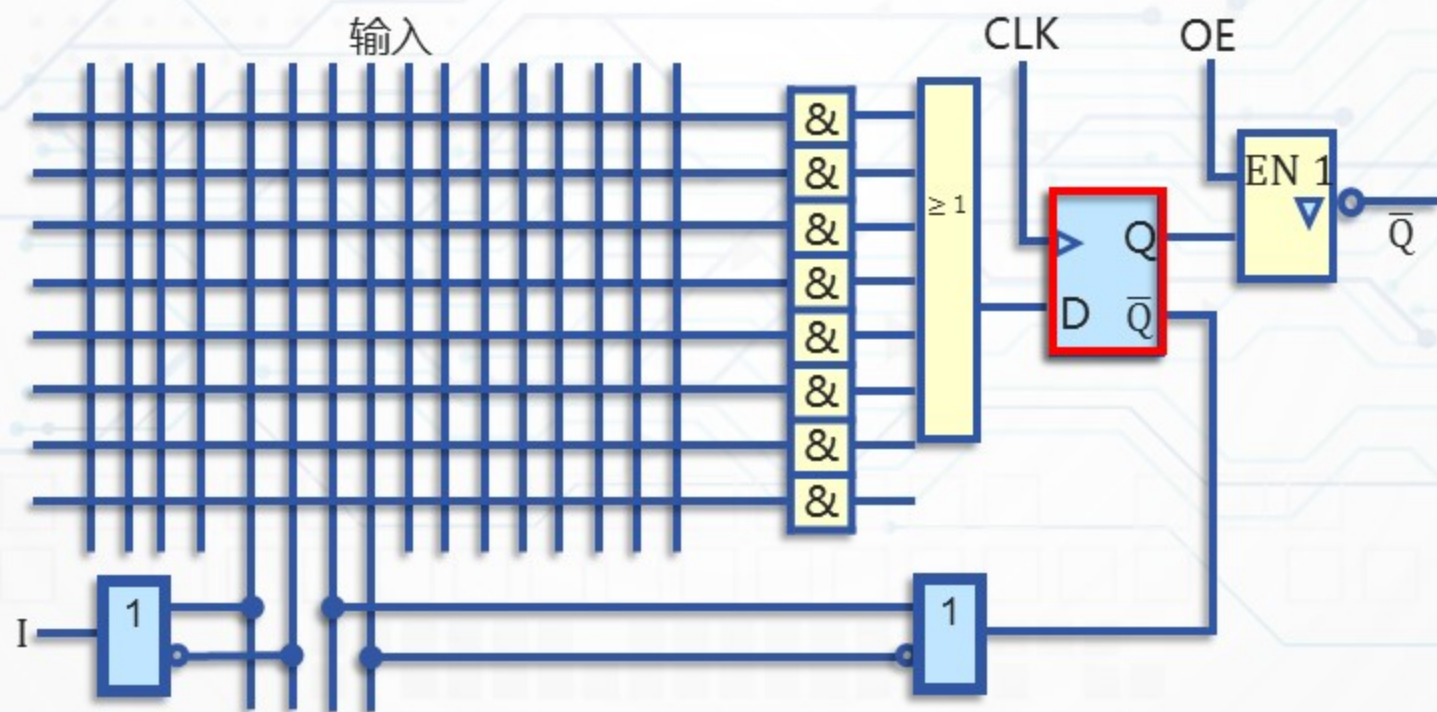


# 可编程阵列逻辑PAL

## PAL的类型



### 带反馈的寄存器输出结构

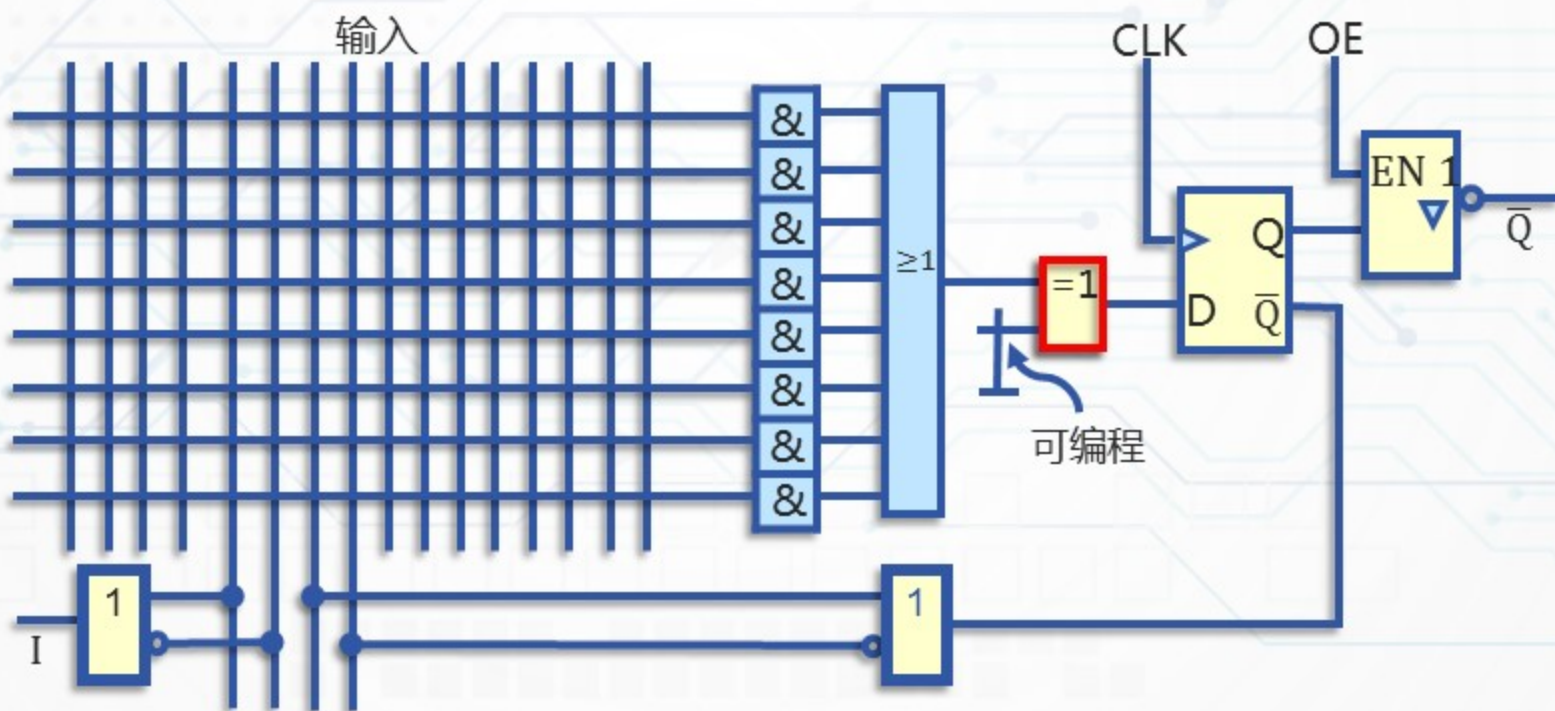


# 可编程阵列逻辑PAL

## PAL的类型



加“异或”、带反馈的寄存器输出结构

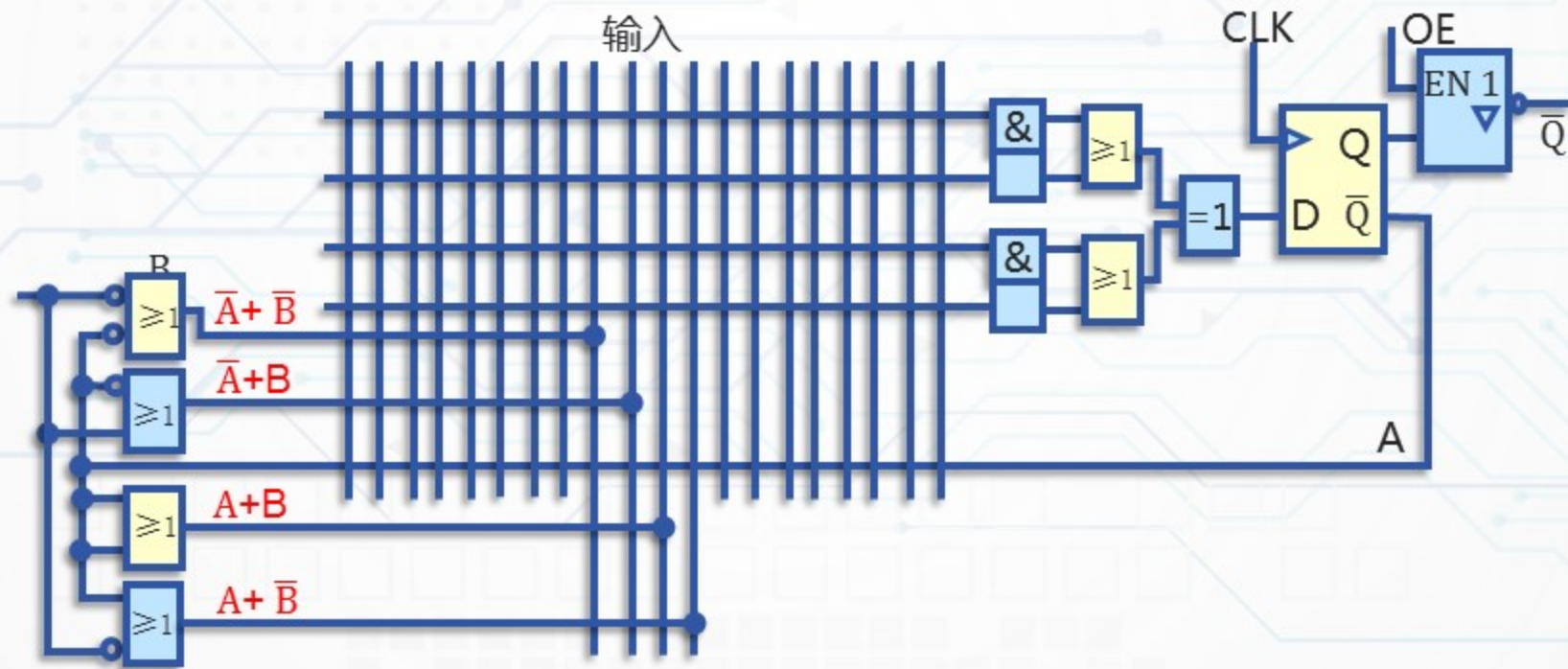


# 可编程阵列逻辑PAL

## PAL的类型



### 算术选通反馈结构





## ■ 可编程阵列逻辑PAL

### PAL的缺点

#### PAL的 缺点



一般采用熔丝式工艺，编程后不能再改写，用户使用不方便



输出结构的变更不够灵活，对不同输出结构的需求通过选用不同型号的PAL器件实现

## ■ 其他低密度可编程逻辑器件

### 通用阵列逻辑GAL



GAL : Generic Array Logic



GAL的基本结构与PAL相类似



由一个**可编程的“与阵列”**去驱动一个**固定连接的“或阵列”**



和PAL输出部件结构不同



GAL在每一个输出端都集成有一个输出逻辑宏单元(OLMC)



OLMC : Output Logic Marco Cell






允许用户定义每个输出的结构和功能





## 通用阵列逻辑GAL

### 通用阵列逻辑GAL

#### GAL 器件 特点

-  可擦除、可重写以及结构可组态
-  具有可测试性和高可靠性
-  具有更大的灵活性

#### 典型器件 GAL16V8

-  具有8个固定输入引脚
-  最多可达16个输入引脚
-  8个输出引脚
-  输出可编程



# 数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 何云峰

08