数季电路与逻辑设计

Digital circuit and logic design

● 第三章 集成门电路与触发器

主讲教师 于俊清



■提纲





数字集成电路的分类



半导体器件的开关特性



门电路



触发器

■门电路



简单逻辑门电路



TTL集成逻辑门电路



典型TTL与非门



常用的集成TTL门电路



两种特殊的门电路



CMOS集成逻辑门电路



MOS晶体管的静态开关特性



CMOS集成门电路



正逻辑和负逻辑



■ CMOS电路



为提高MOS器件的工作速度,引入CMOS电路



CMOS电路有较高的开关速度



充电电路和放电电路都是低阻电路





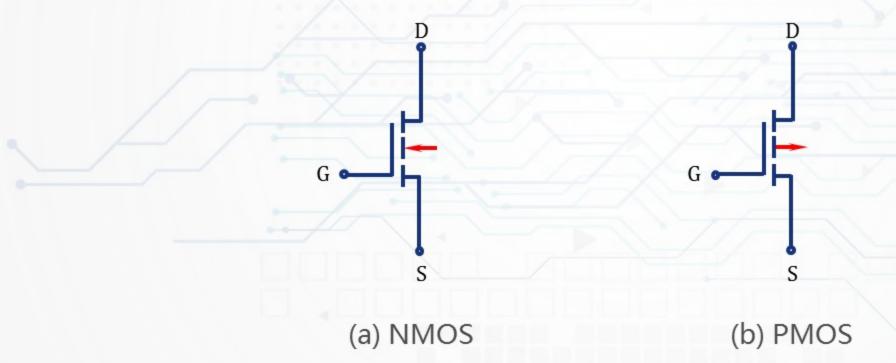
■ CMOS电路



高电平"1":NMOS导通 PMOS截止



低电平 "0" : NMOS截止 PMOS导通





■ CMOS反相器



电路原理

$$v_{\rm I} = 0$$

Tp导通



TN截止



 $V_{\rm O} = V_{\rm DD}$



F = 1





Tp截止



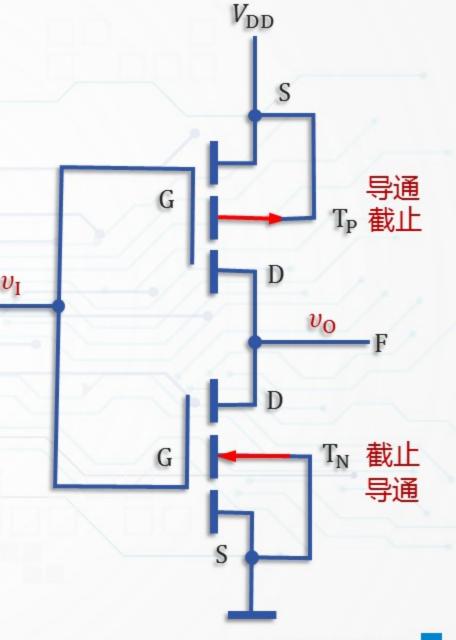
TN导通



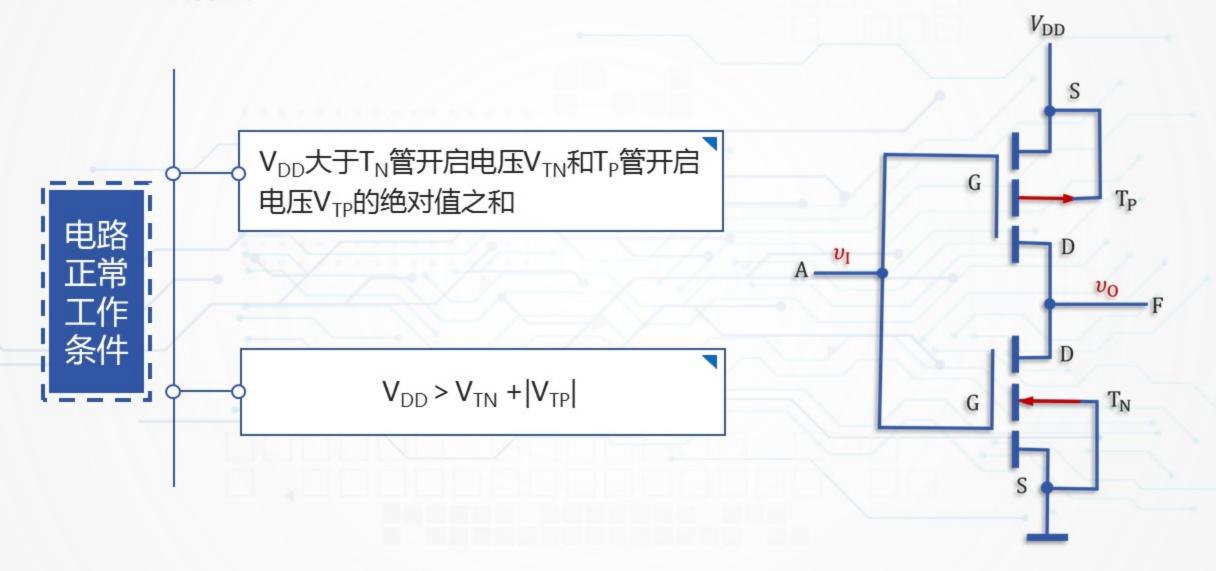
 $V_0 \approx 0$

F = 0

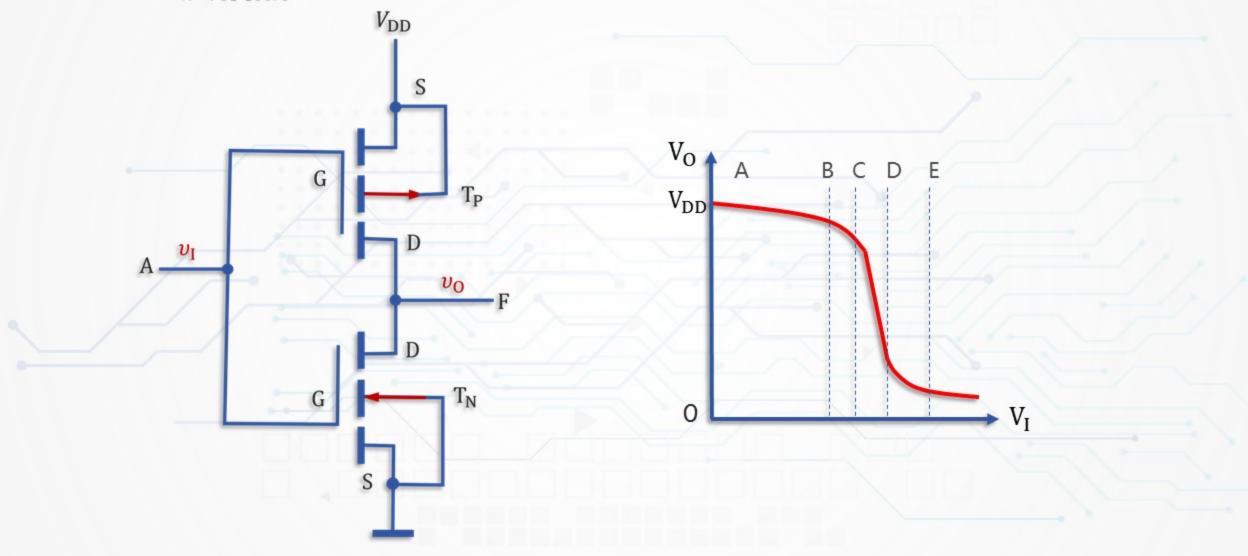
$$v_0 = \overline{v_i}$$



■ CMOS反相器

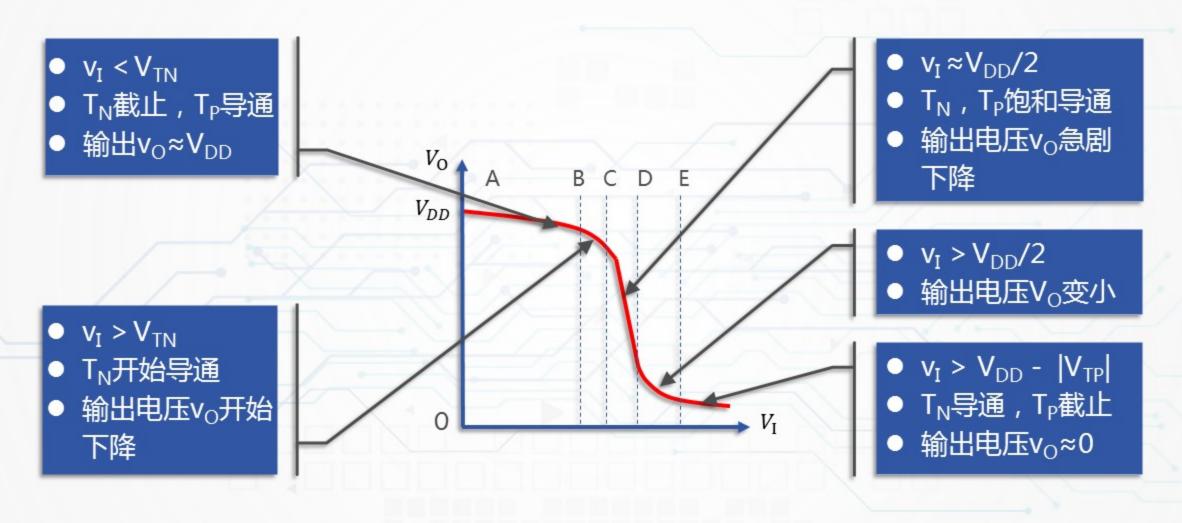


■ CMOS反相器





■ CMOS反相器



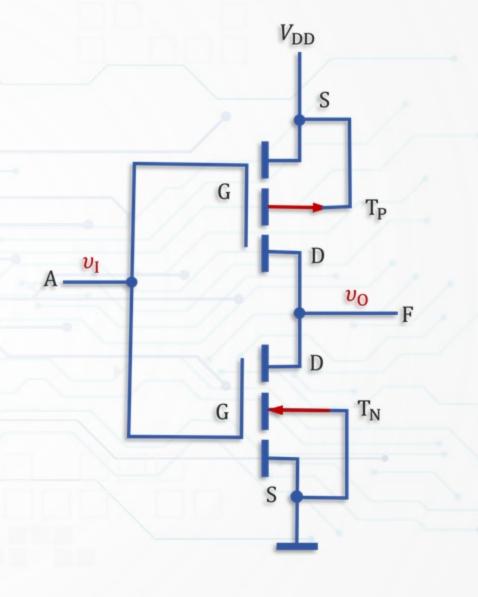
■ CMOS反相器

 $v_i = 0$

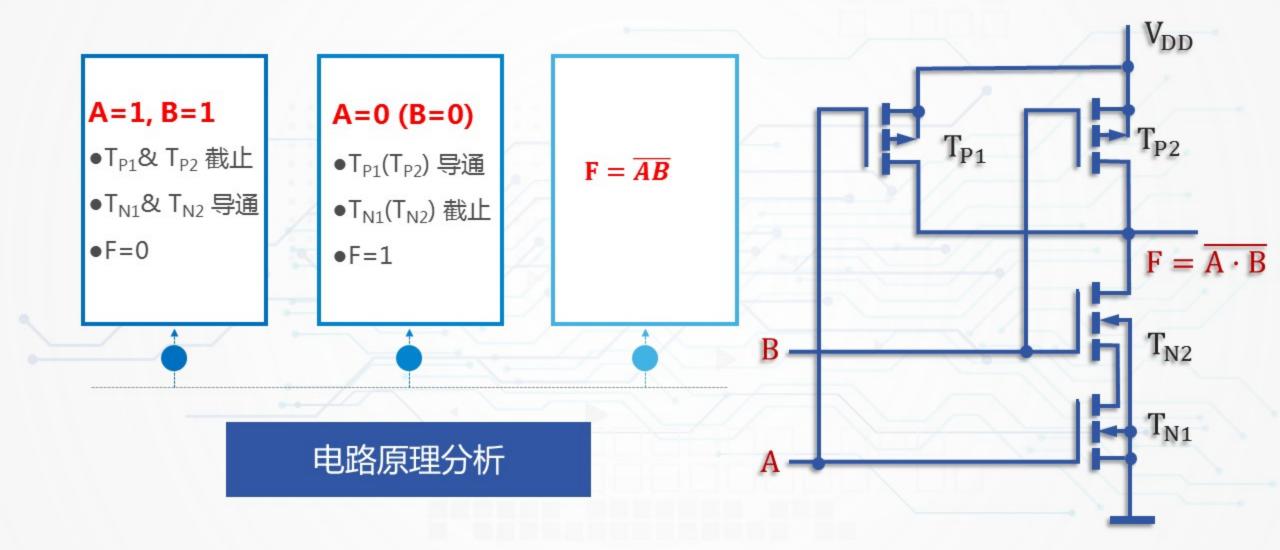
T_N截止, T_P导通 v_O≈V_{DD}为高电平 $v_i = V_{DD}$ T_N导通, T_P截止 v_o≈0V

逻辑功能: "非"

除有较好的动态 特性外, 电路静 态功耗很低



■ CMOS与非门



■ CMOS或非门

电路原理分析

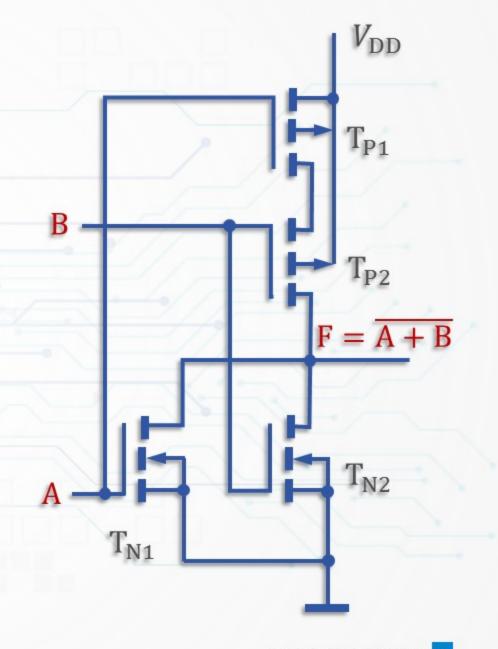
A=0, B=0

- ●T_{N1}& T_{N2} 截止
- ●T_{P1}& T_{N2} 导通
- •F=1

A=1 (B=1)

- ●T_{N1}(T_{N2}) 导通
- ●T_{P1}(T_{P2}) 截止
- ●F=0





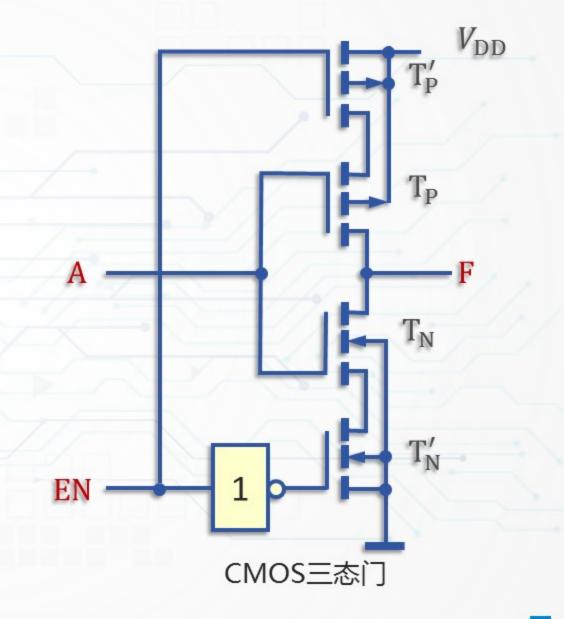




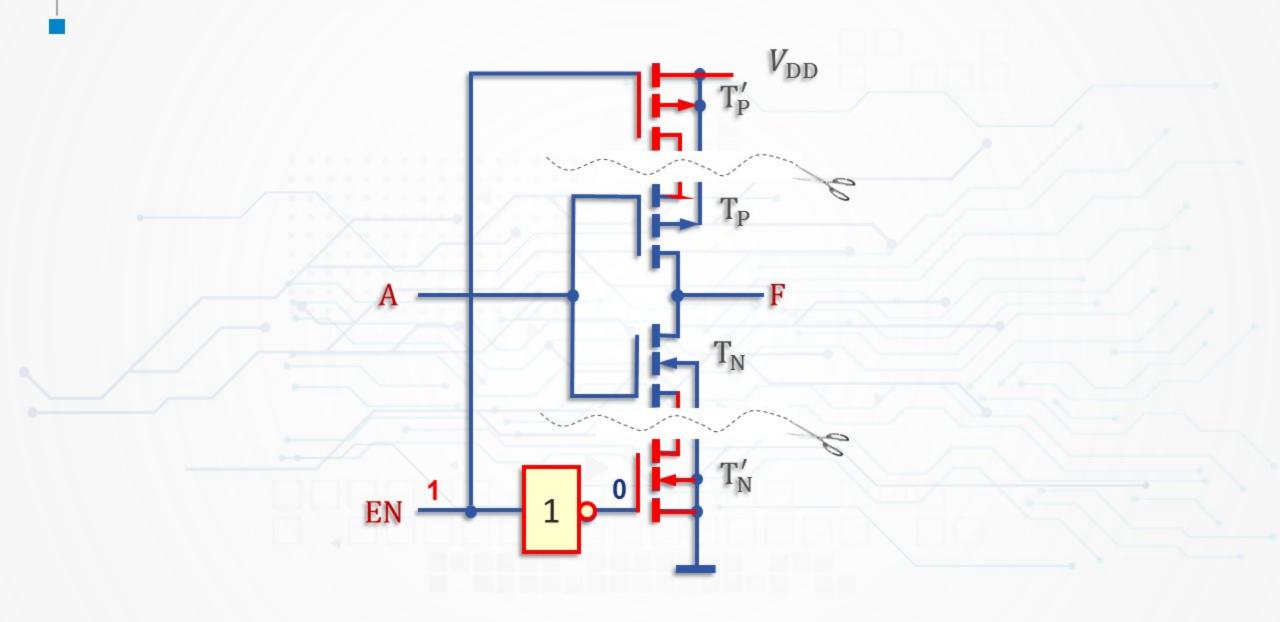
■ CMOS三态门

在CMOS反相器的基础上增加 NMOS管 T_N '和PMOS管 T_P'

低电平使能控制的三态非门







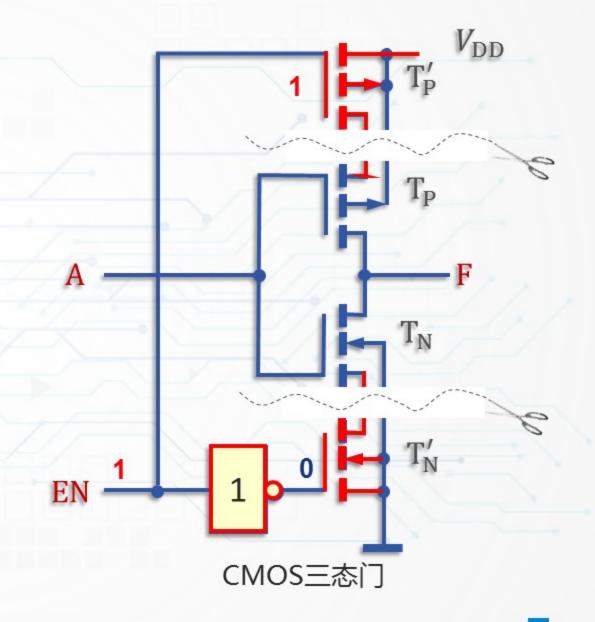


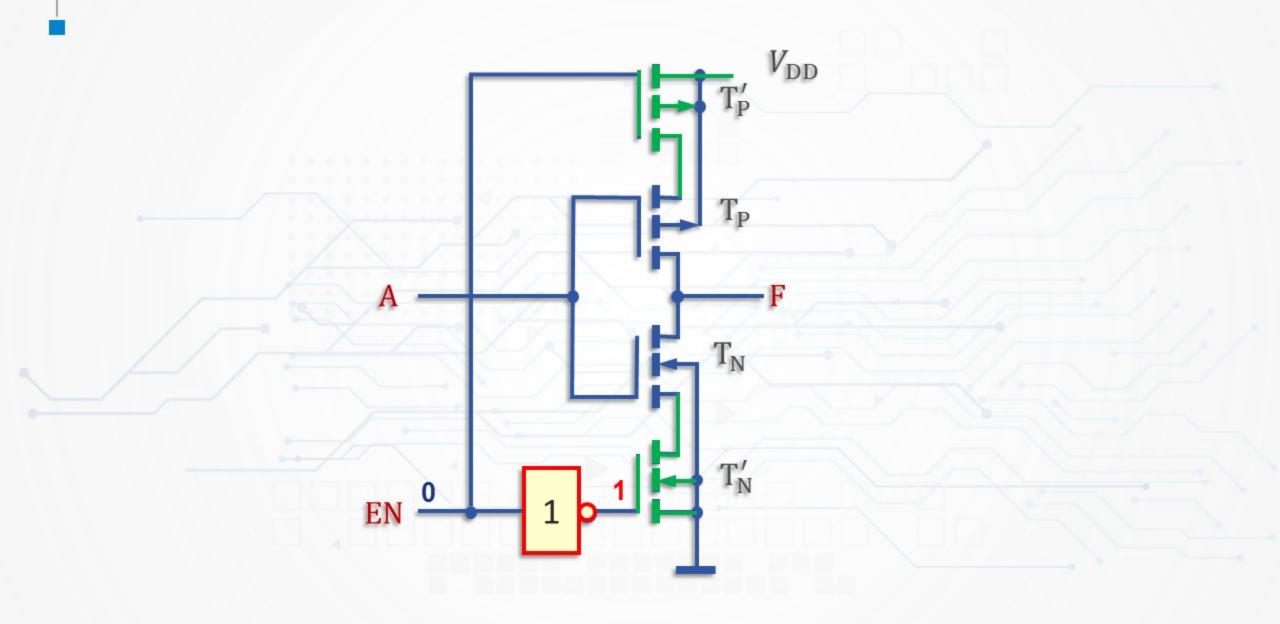


■ CMOS三态门

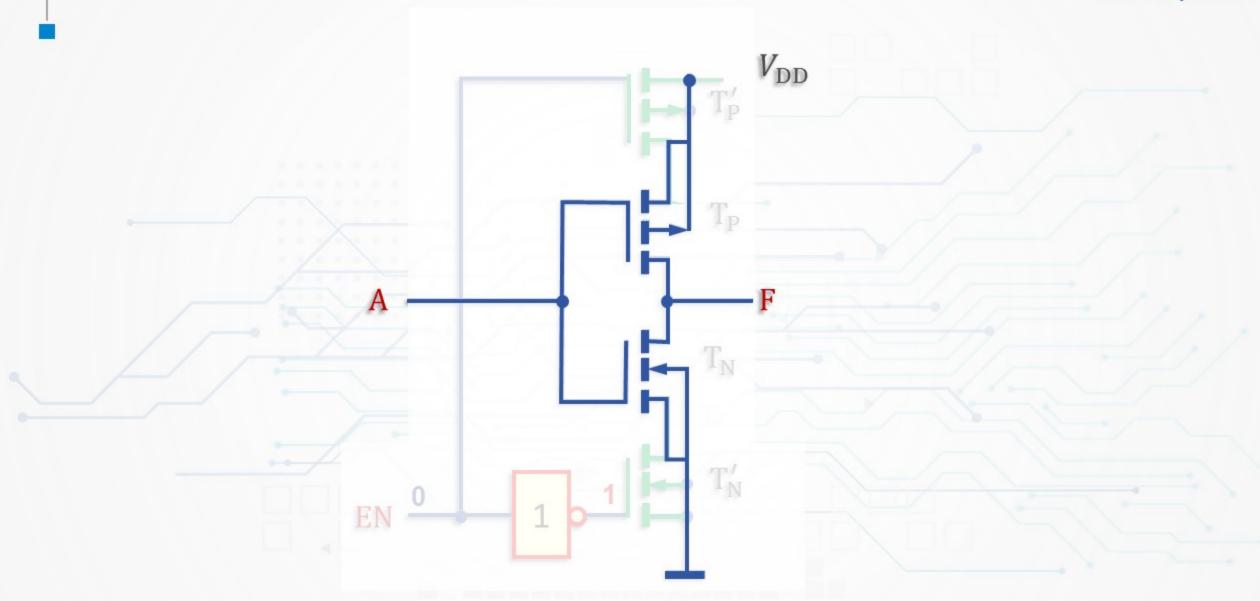
在CMOS反相器的基础上增加 NMOS管 T_N '和PMOS管 T_P'

低电平使能控制的三态非门









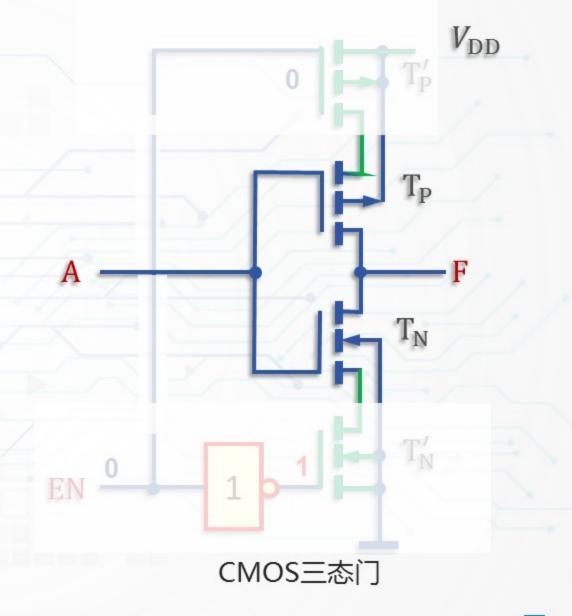




■ CMOS三态门

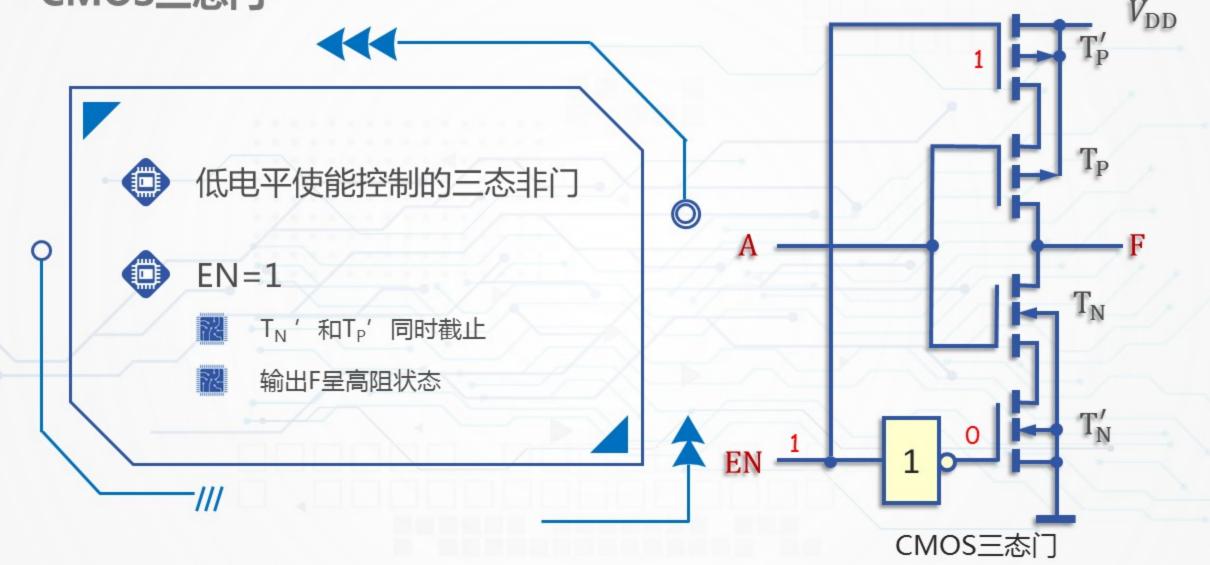
在CMOS反相器的基础上增加 NMOS管 T_N '和PMOS管 T_P'

低电平使能控制的三态非门



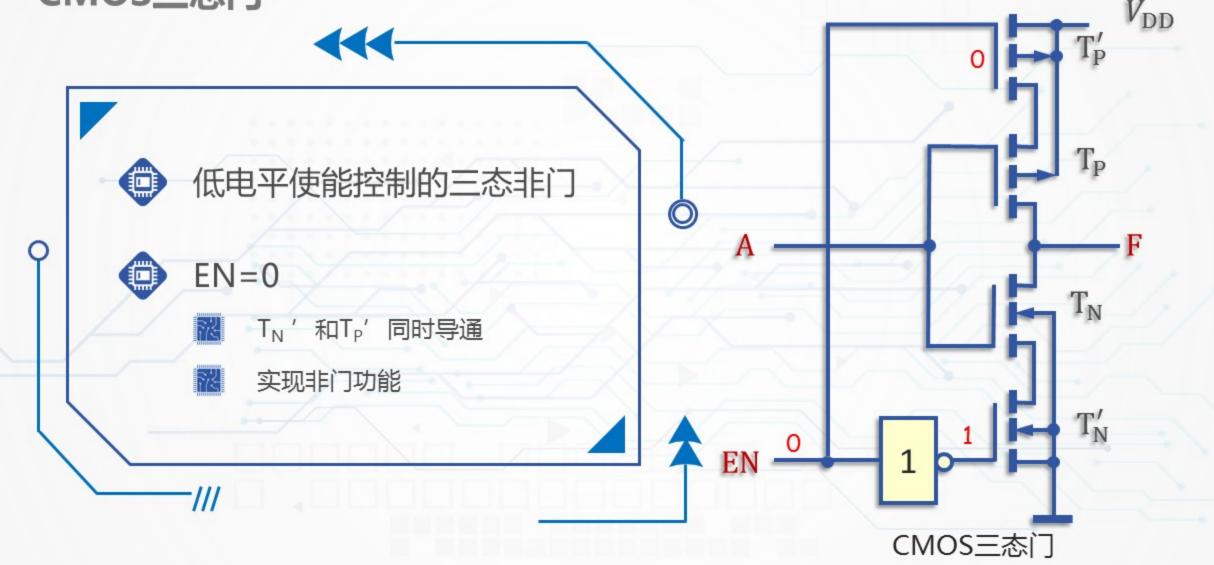


■ CMOS三态门



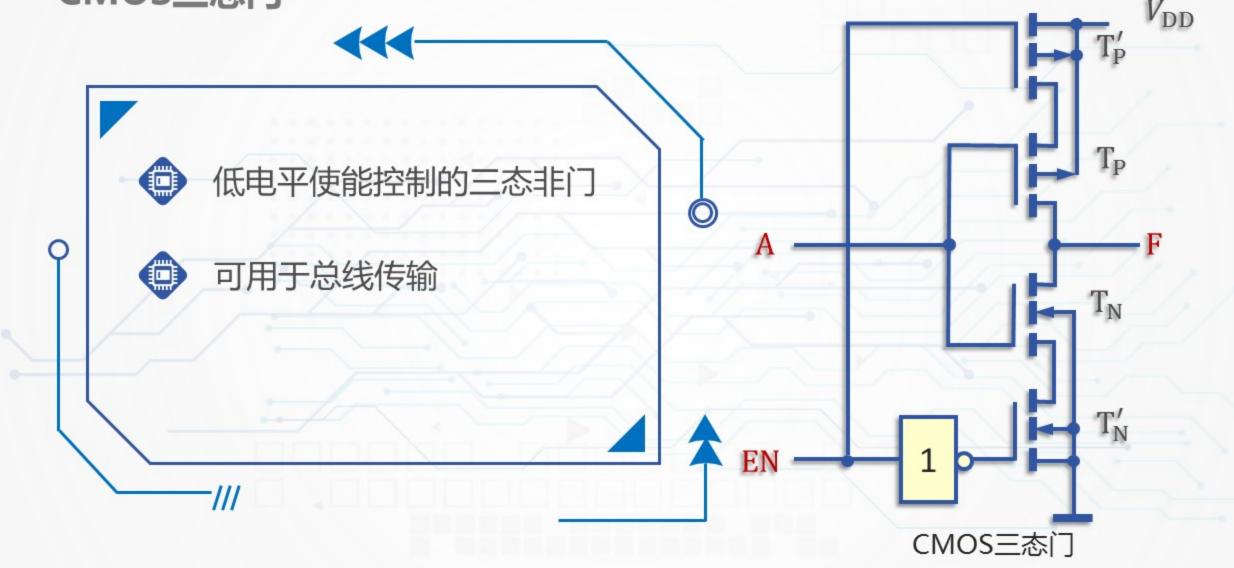


■ CMOS三态门



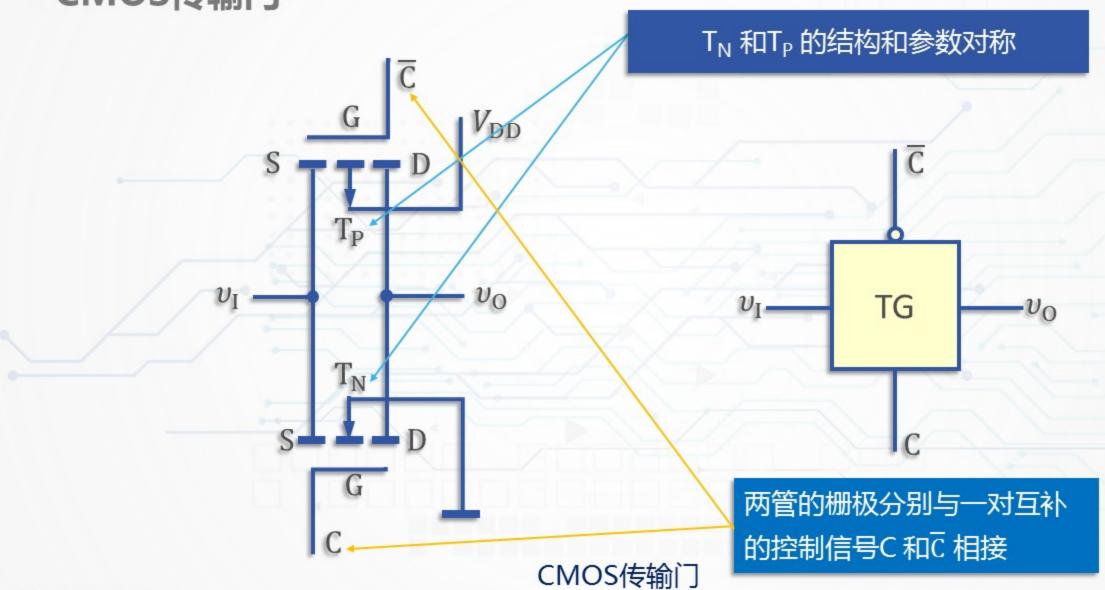


■ CMOS三态门





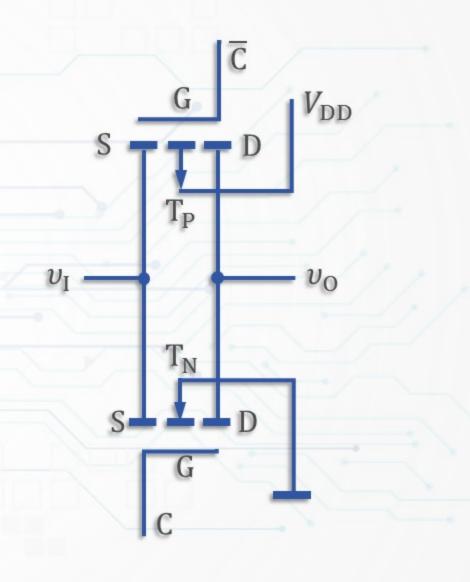
■ CMOS传输门





■ CMOS传输门







数季电路与逻辑设计

Digital circuit and logic design

● 谢谢,祝学习快乐!

主讲教师 于俊清

