

数字电路与逻辑设计

Digital circuit and logic design

第五章 同步时序逻辑电路

主讲教师 | 赵贻竹

05

■ 本章知识要点

同步时序逻辑
电路分析的
基本方法

同步时序逻辑
电路设计的
基本方法

同步时序逻辑
电路中无关状
态的分析和
处理

■ 提纲



时序逻辑电路概述



同步时序逻辑电路分析



同步时序逻辑电路设计

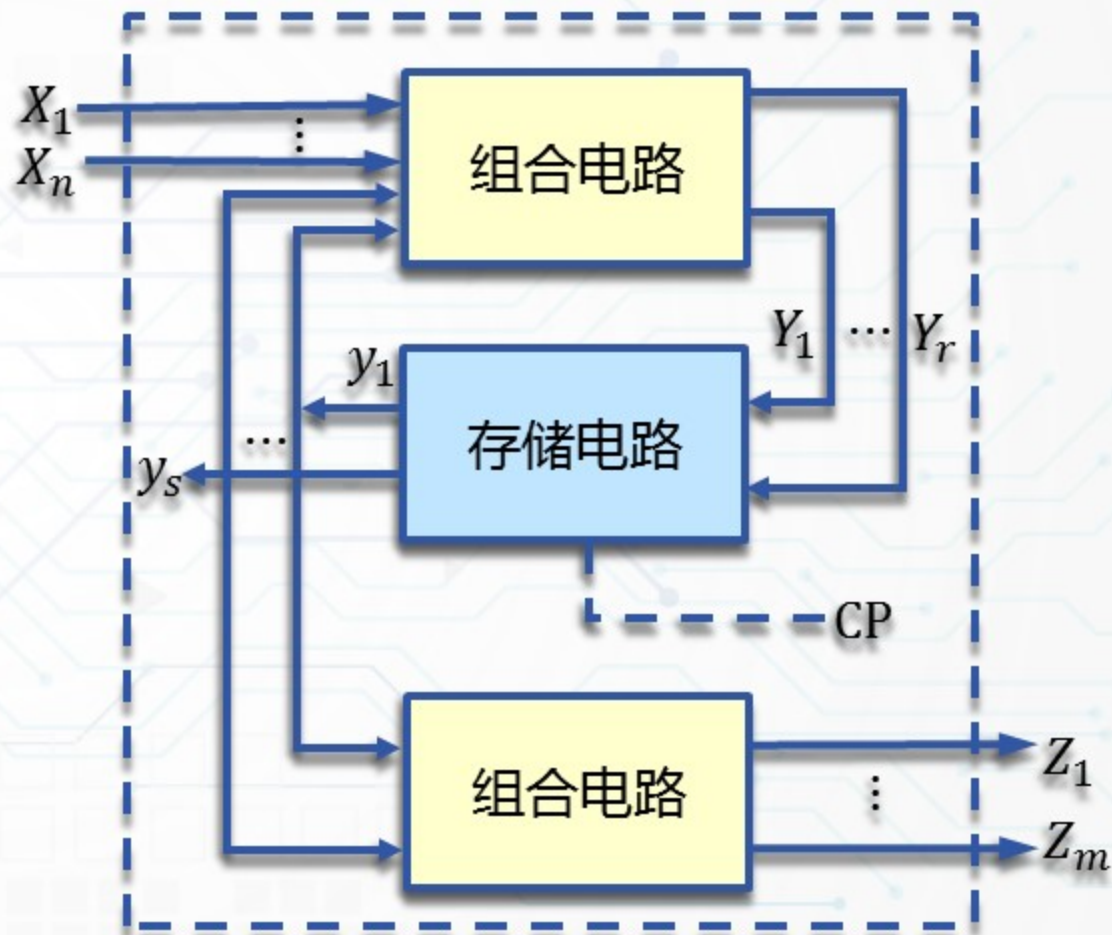
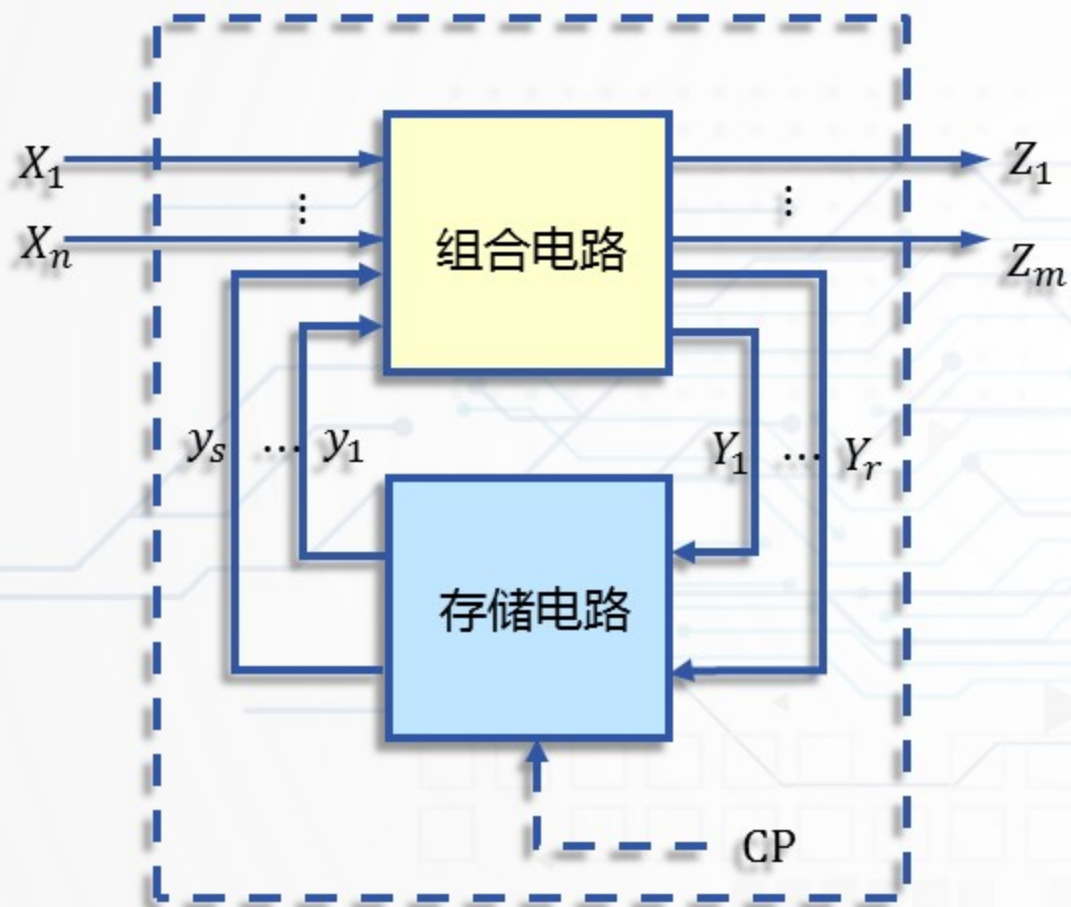
时序逻辑电路概述

时序逻辑电路

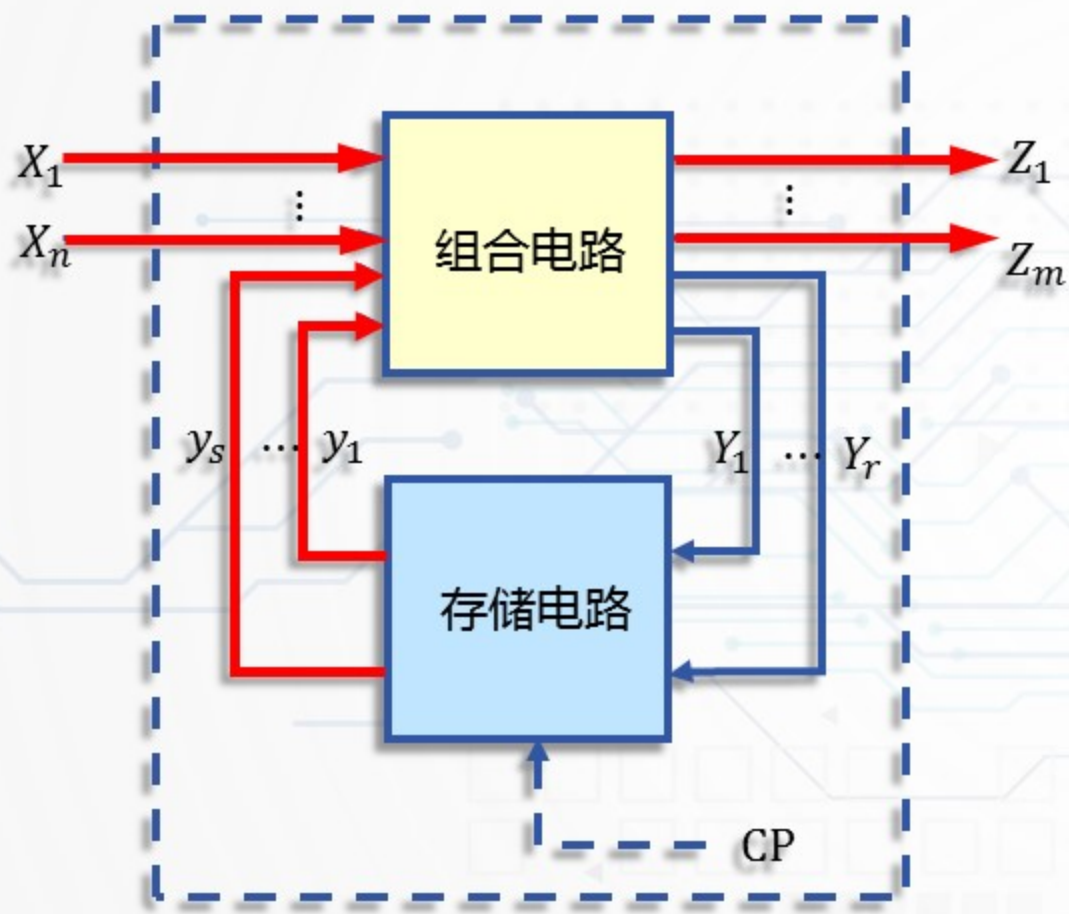
若逻辑电路在任何时刻产生的稳定输出信号不仅与电路该时刻的输入信号有关还与电路过去的输入信号有关，则称为时序逻辑电路。



时序逻辑电路一般结构



时序逻辑电路概述



输入信号： X_1, \dots, X_n

输出信号： Z_1, \dots, Z_m

“状态”： y_1, \dots, y_s

时序逻辑电路概述



状态



时序逻辑电路的状态 y_1, \dots, y_s 是存储电路对过去输入信号记忆的结果



随着外部信号的作用而变化

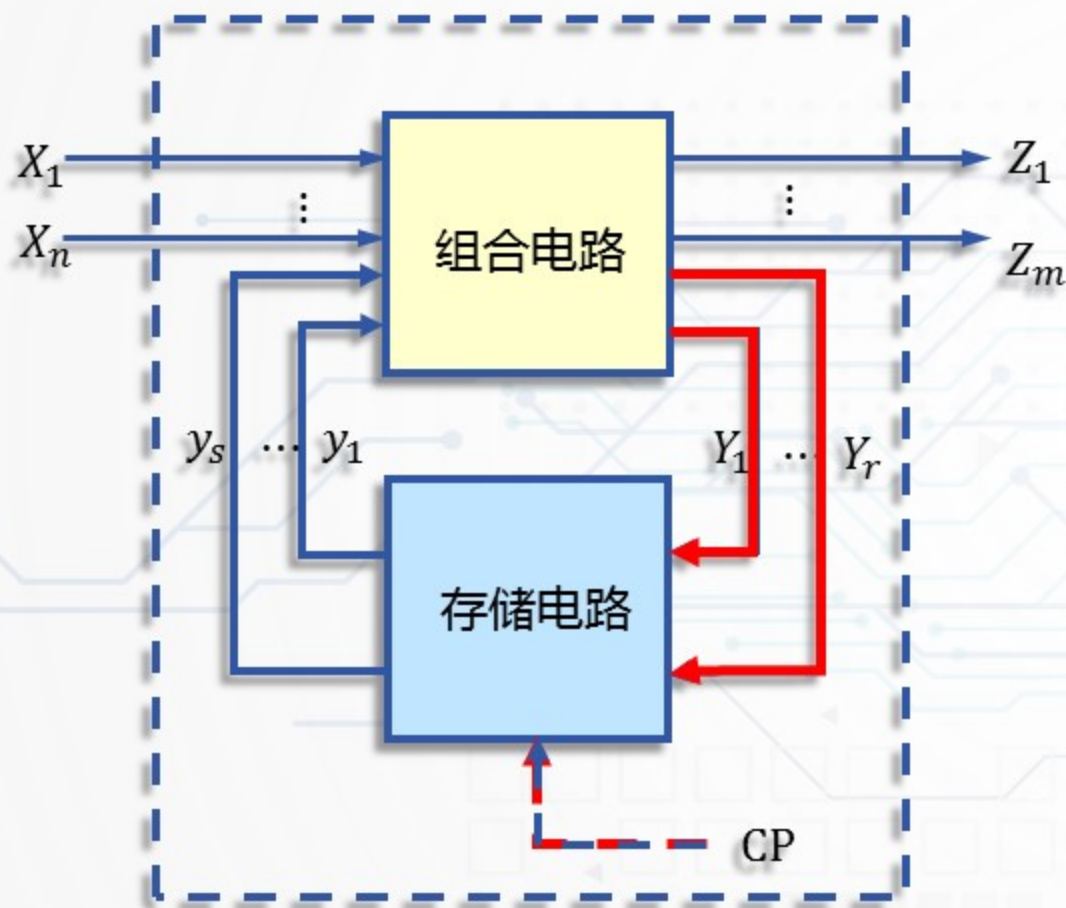


在对电路功能进行研究时，通常将某一时刻的状态称为“现态”，记作 y^n ，简记为 y



将在某一现态下，外部信号发生变化后到达的新的状态称为“次态”，记作 y^{n+1}

时序逻辑电路概述



输入信号： X_1, \dots, X_n

输出信号： Z_1, \dots, Z_m

“状态”： y_1, \dots, y_s

激励信号： Y_1, \dots, Y_r

时钟脉冲信号：CP



是否存在取决于时序逻辑电路的类型

时序逻辑电路概述

特点

电路由组合电路和存储电路组成，具有对过去输入进行记忆的功能

电路中包含反馈回路，通过反馈使电路功能与“时序”相关；

电路的输出由电路当时的输入和状态(过去的输入)共同决定

■ 时序逻辑电路概述

时序逻辑电路的分类

电路的工作方式

电路输出对输入的依从

输入信号的形式

时序逻辑电路概述

按照电路的工作方式分类

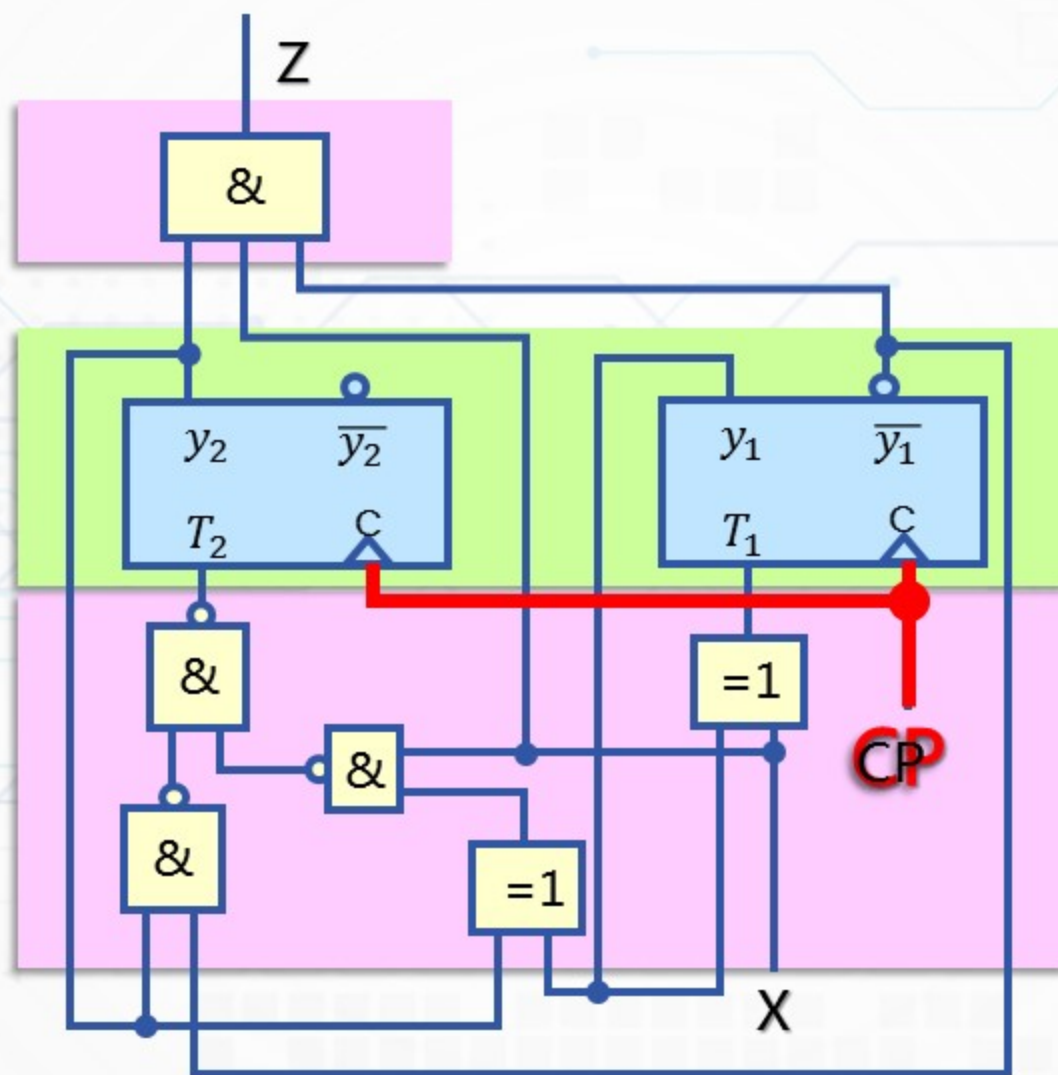
电路中有统一的定时信号，
存储器件采用时钟控制触发器，
电路状态在时钟脉冲控制下同时发生转换

同步时序逻辑电路:

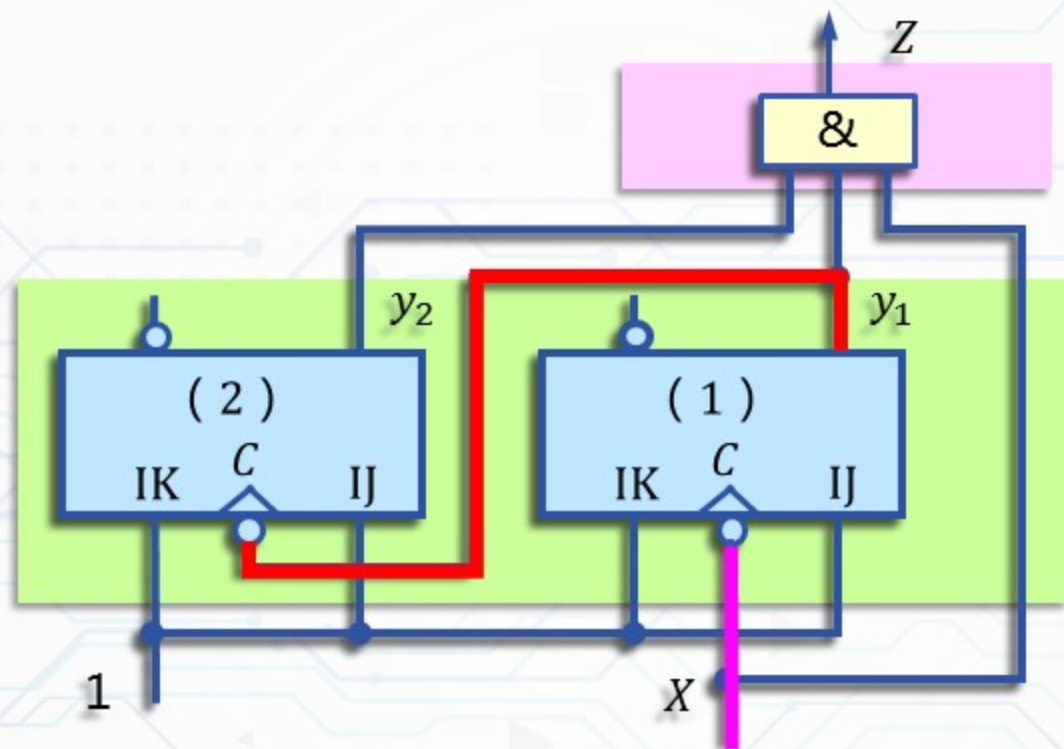
电路中没有统一的时钟信号同步，
电路输入信号的变化将直接导致电路状态的变化

异步时序逻辑电路:

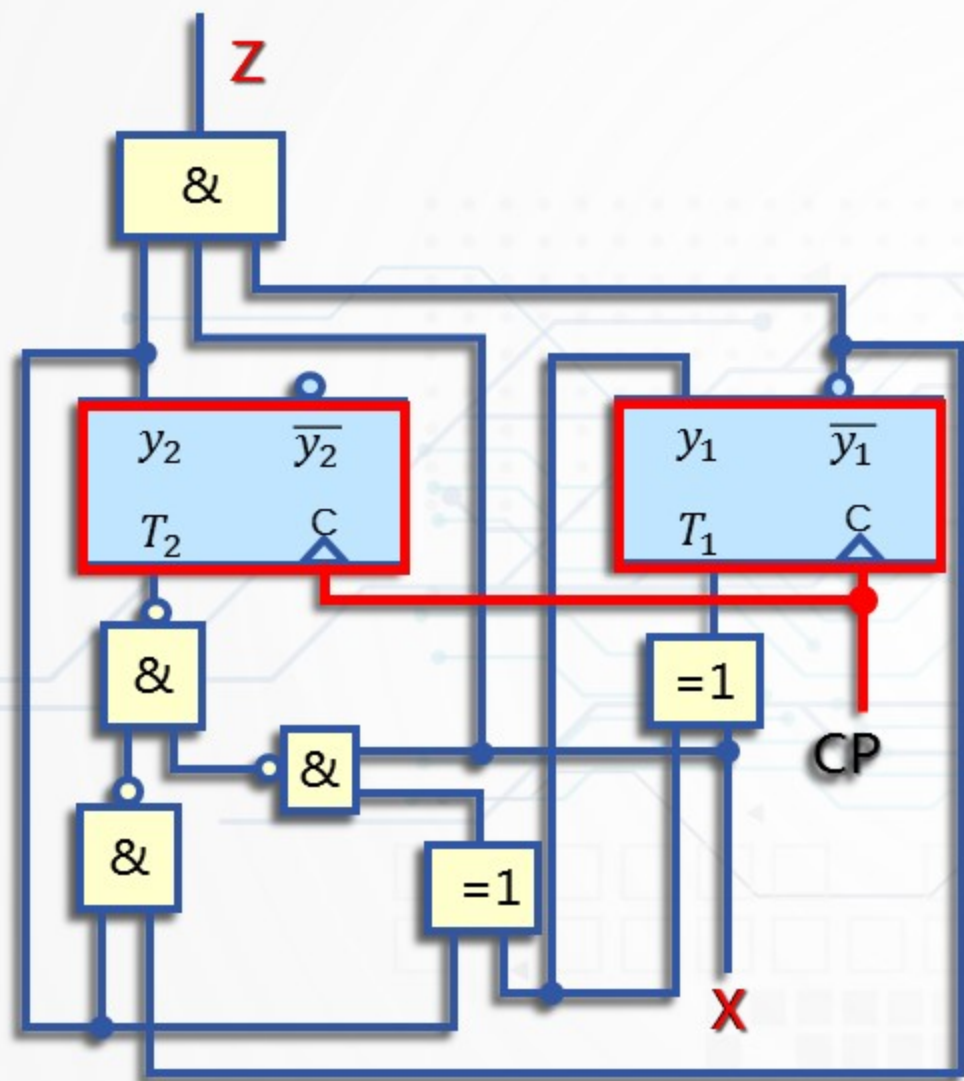
■ 时序逻辑电路概述



时序逻辑电路概述



时序逻辑电路概述



电路状态的改变依赖于
输入信号和时钟脉冲信号

状态变化
时间

取决于时钟
信号

状态如何
变化

取决于输入
信号

每个状态
维持时间

取决于时钟
脉冲的周期

■ 时序逻辑电路概述

在研究同步时序逻辑电路时，通常不把同步时钟信号作为输入信号处理，而是将它当成一种默认的时间基准。

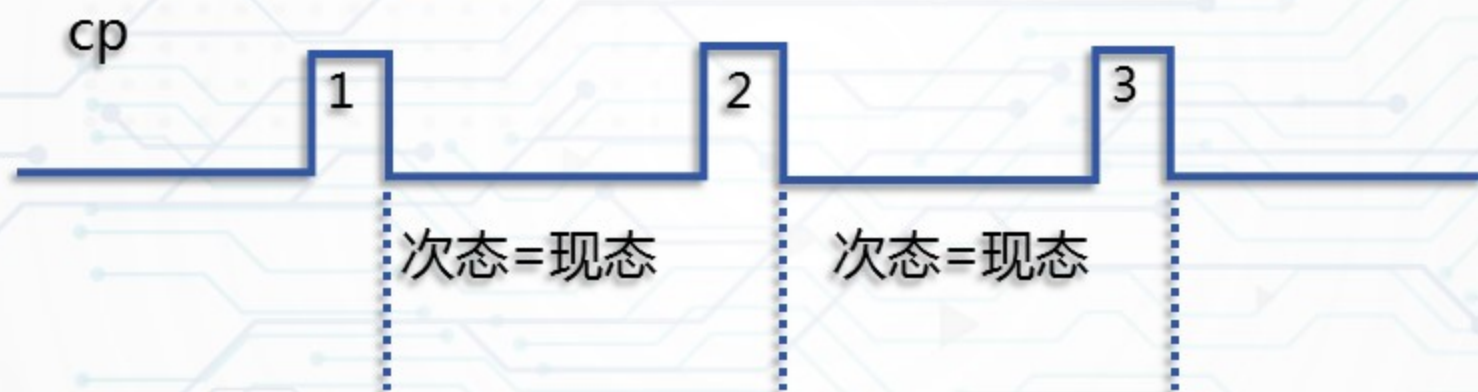
■ 时序逻辑电路概述

同步时序电路中的现态与次态是针对某个时钟脉冲而言的



时序逻辑电路概述

同步时序电路中的现态与次态是针对某个时钟脉冲而言的



■ 时序逻辑电路概述

同步时序逻辑电路对时钟的要求

脉冲的宽度

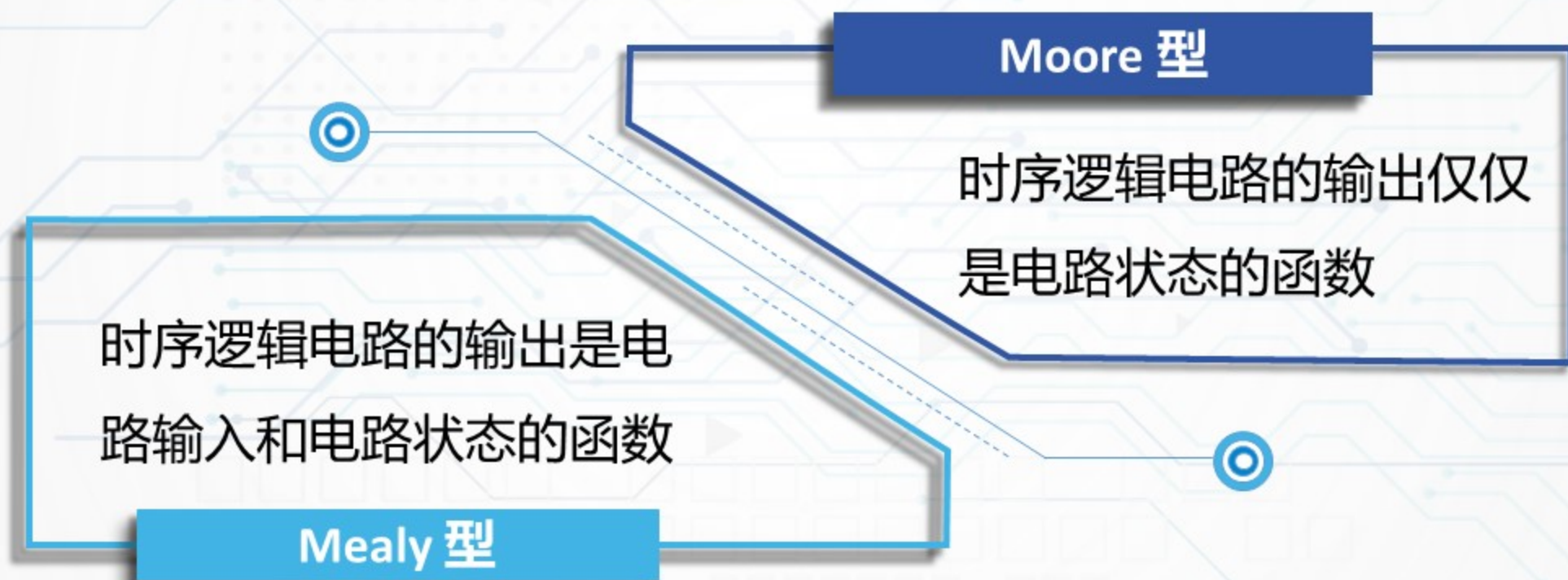
必须保证触发器可靠
翻转

脉冲的频率

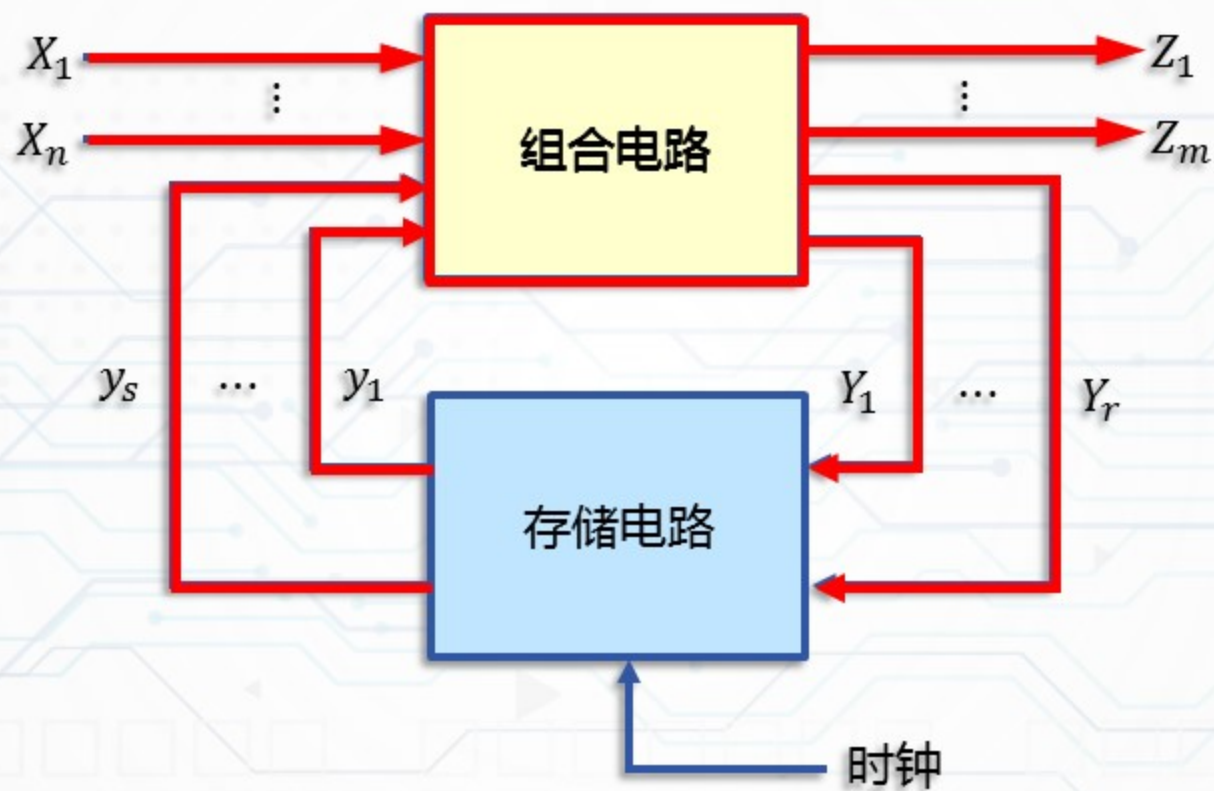
必须保证前一个脉冲
引起的电路响应完全
结束后，后一个脉冲
才能到来

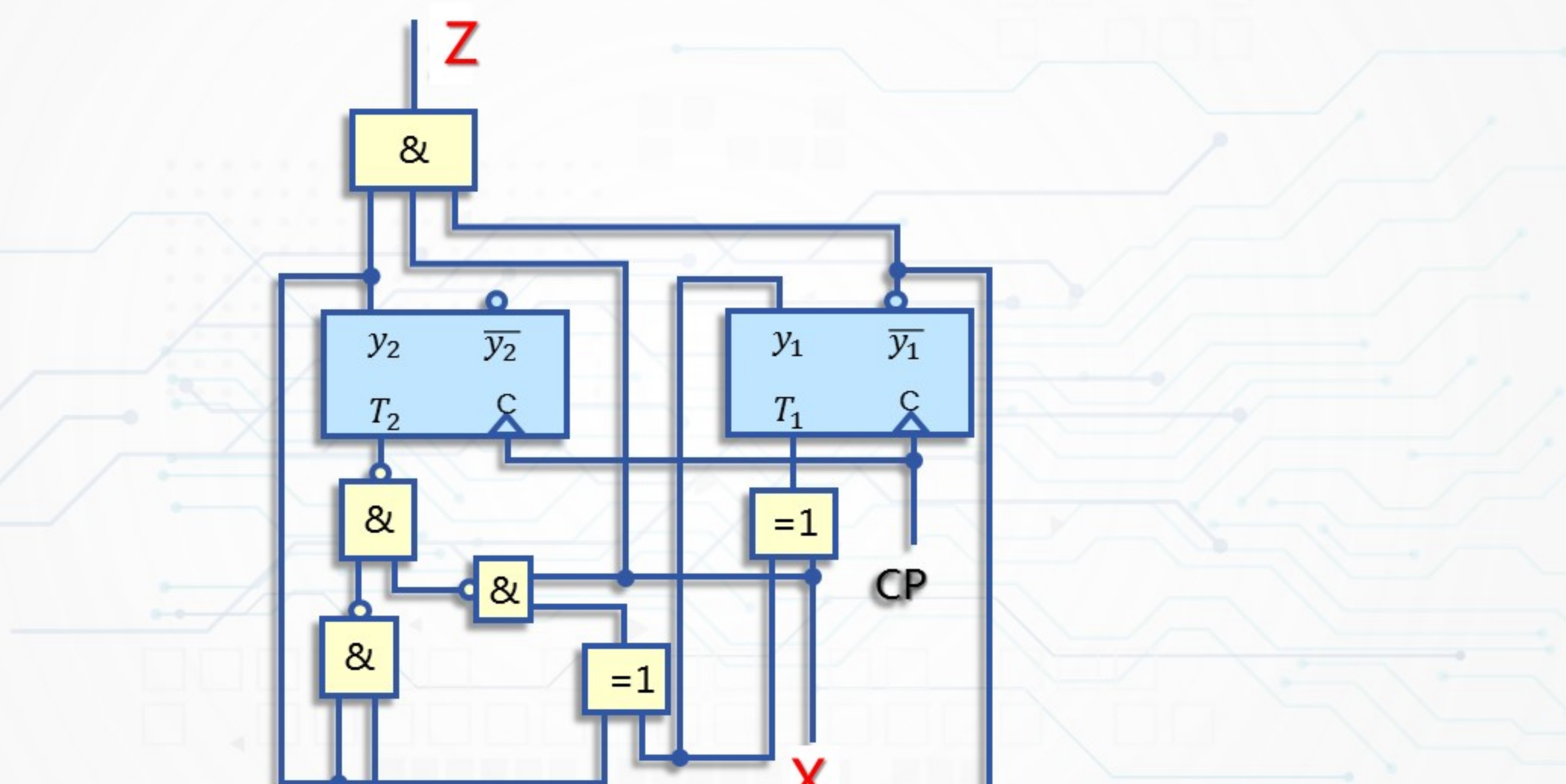
■ 时序逻辑电路概述

按照电路输出与输入的依从关系分类



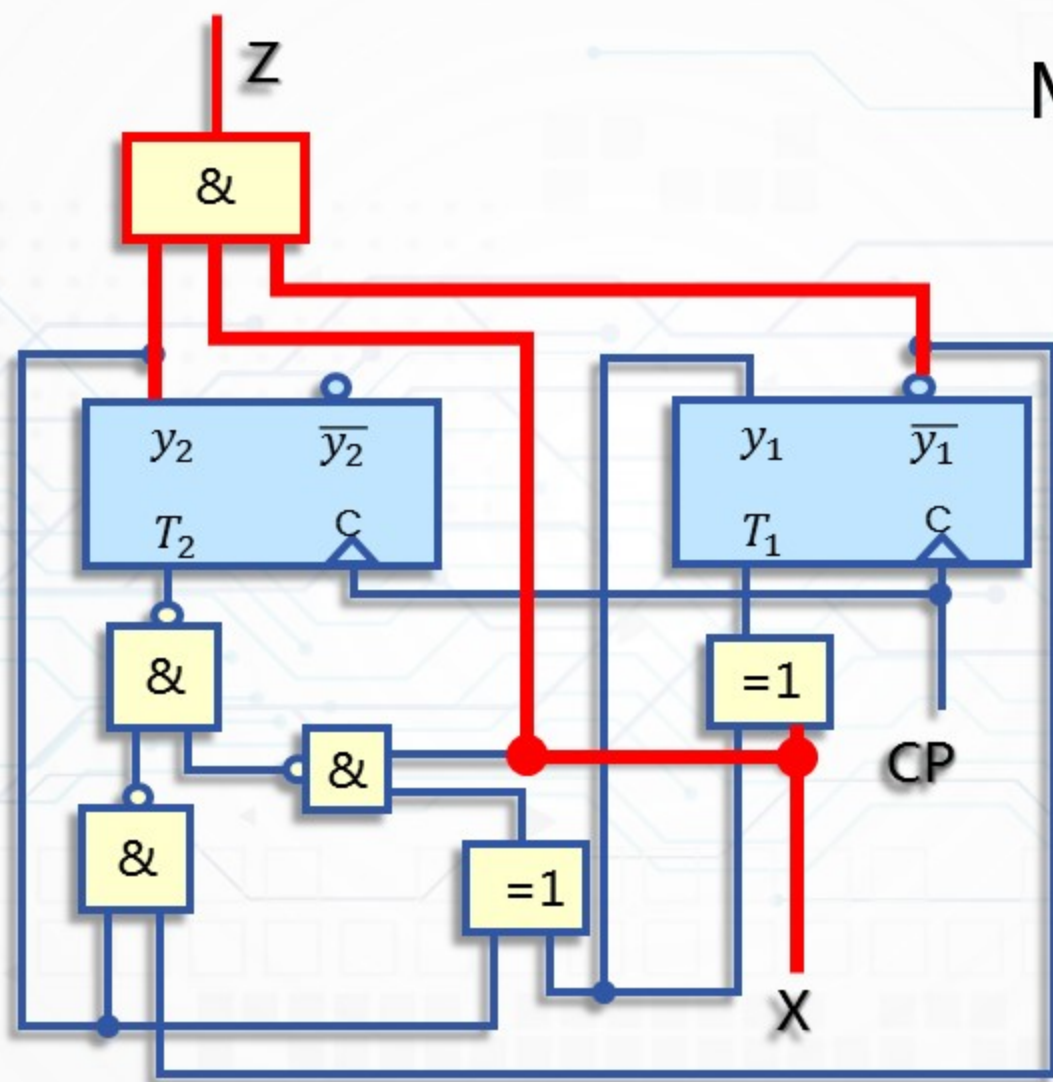
■ 时序逻辑电路概述



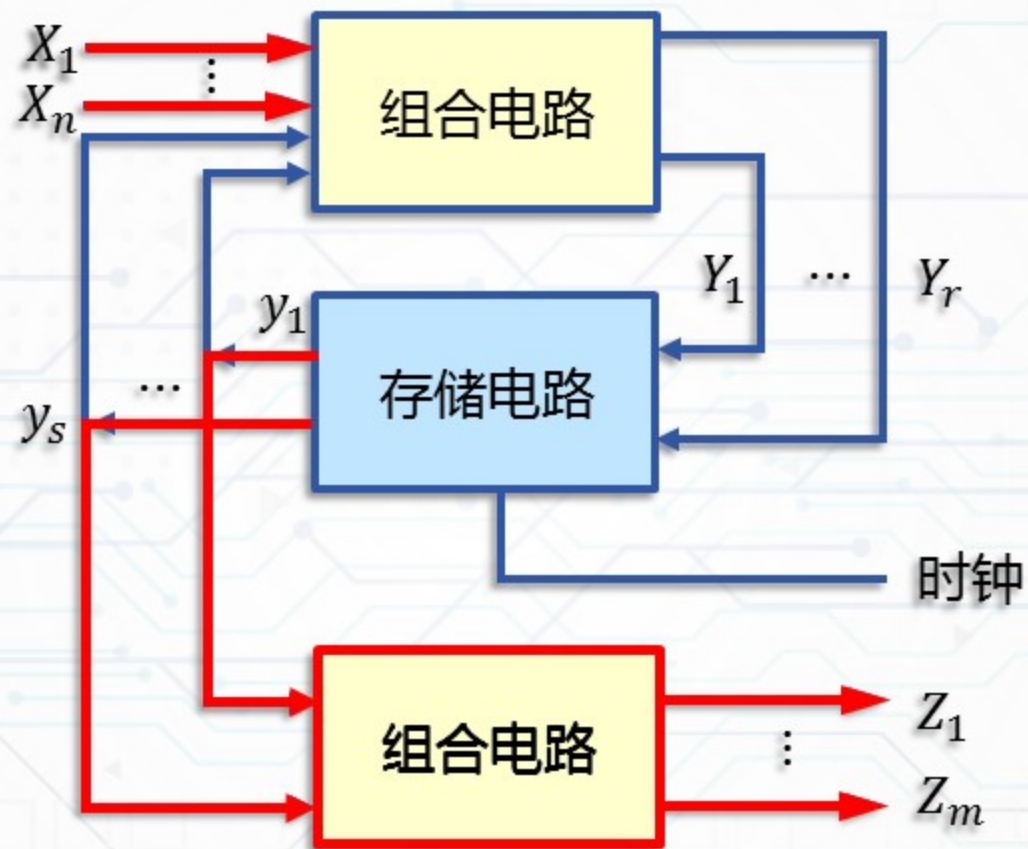


时序逻辑电路概述

Mealy型

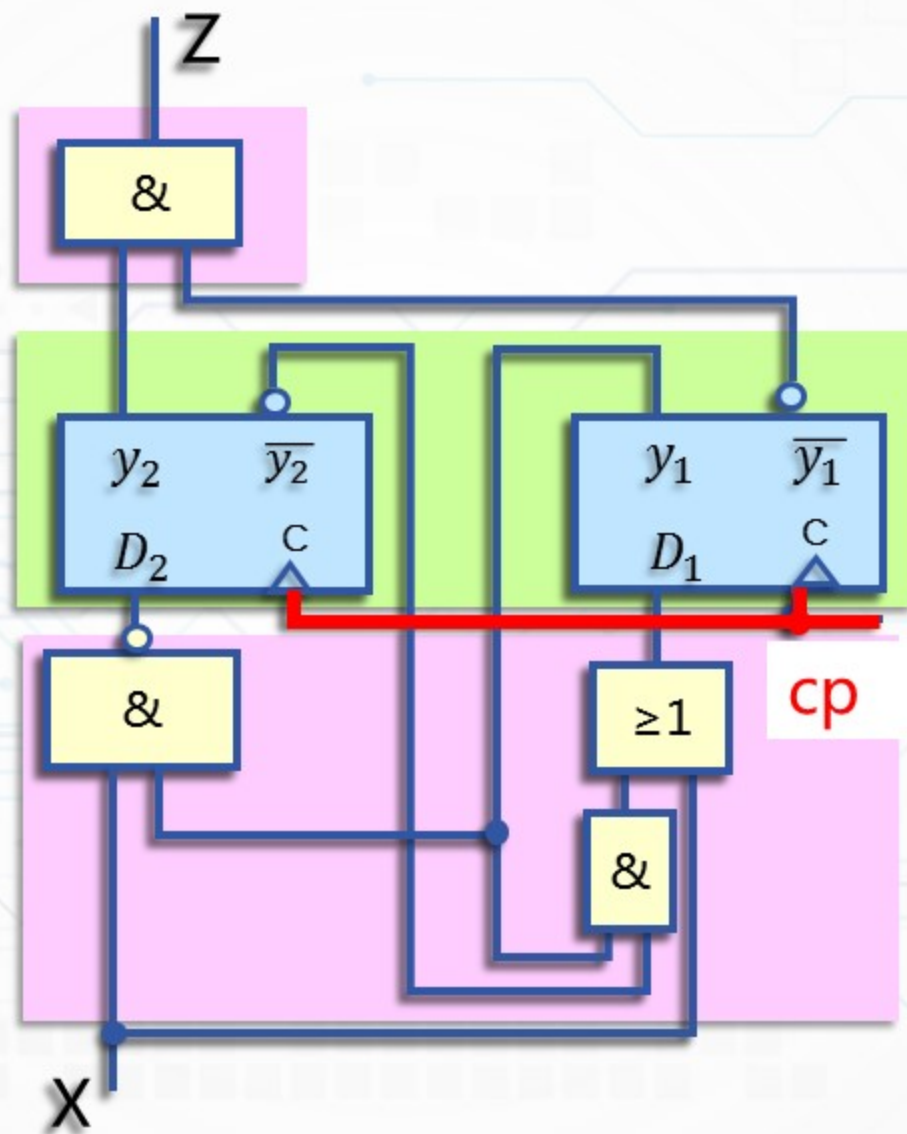


时序逻辑电路概述

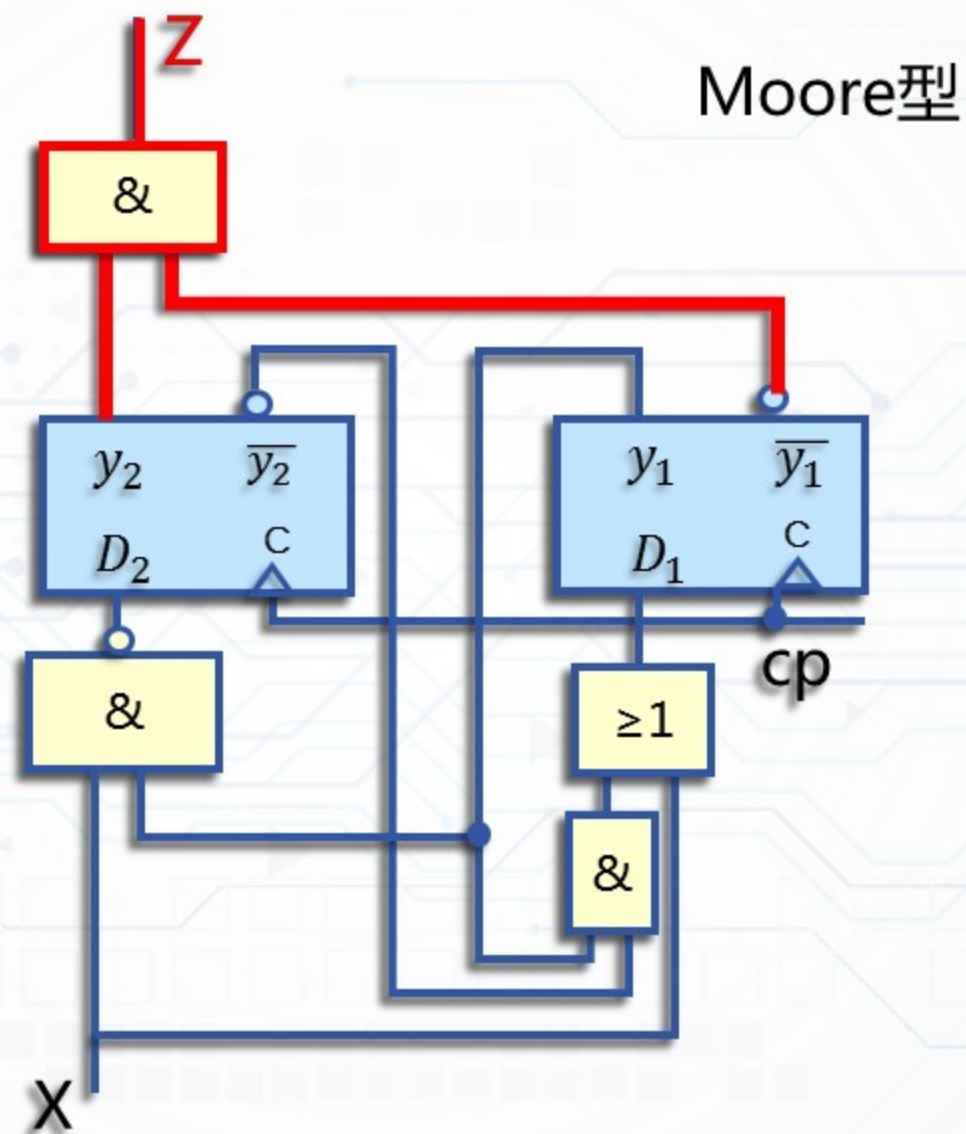


Moore型电路

时序逻辑电路概述



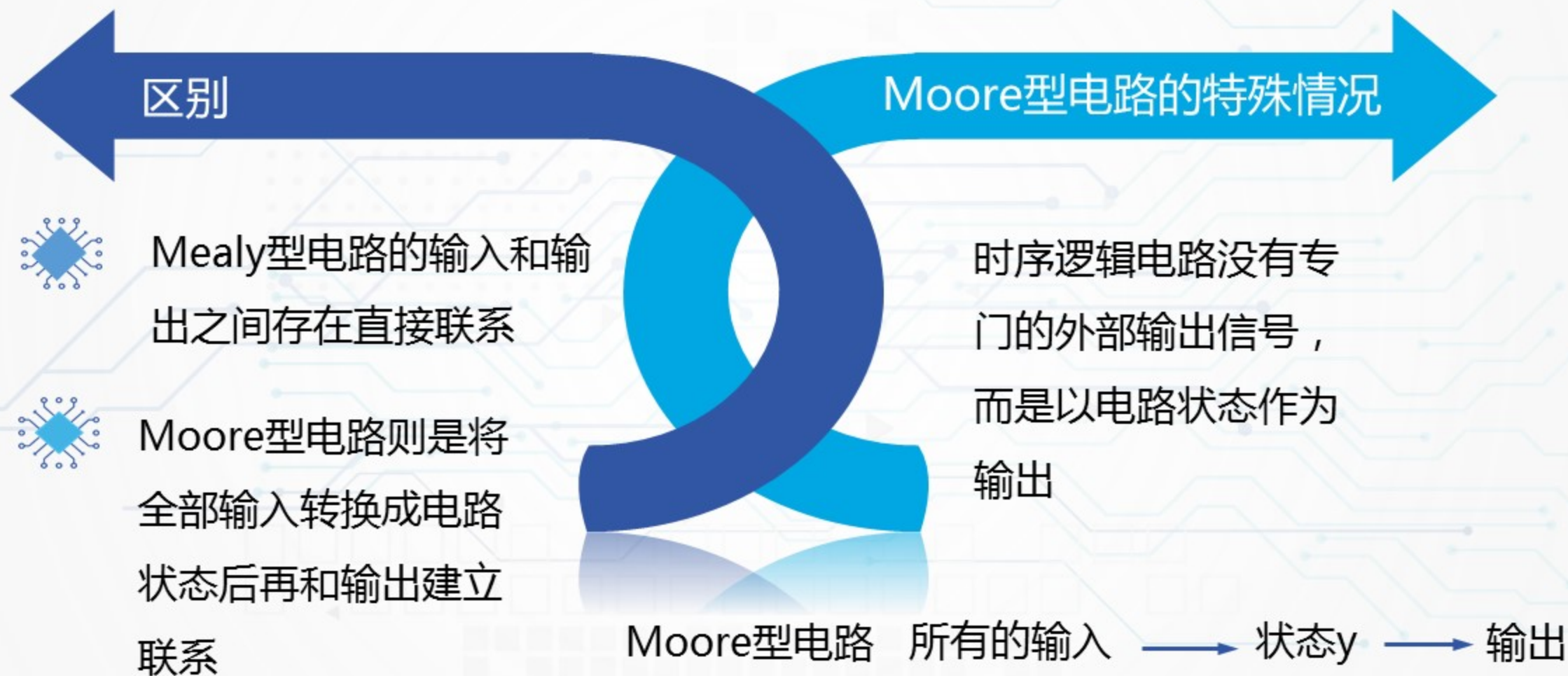
时序逻辑电路概述



时序逻辑电路概述



时序逻辑电路概述



时序逻辑电路概述

按照电路输入信号的形式划分



脉冲型

时钟脉冲 (CP)

同步输入脉冲

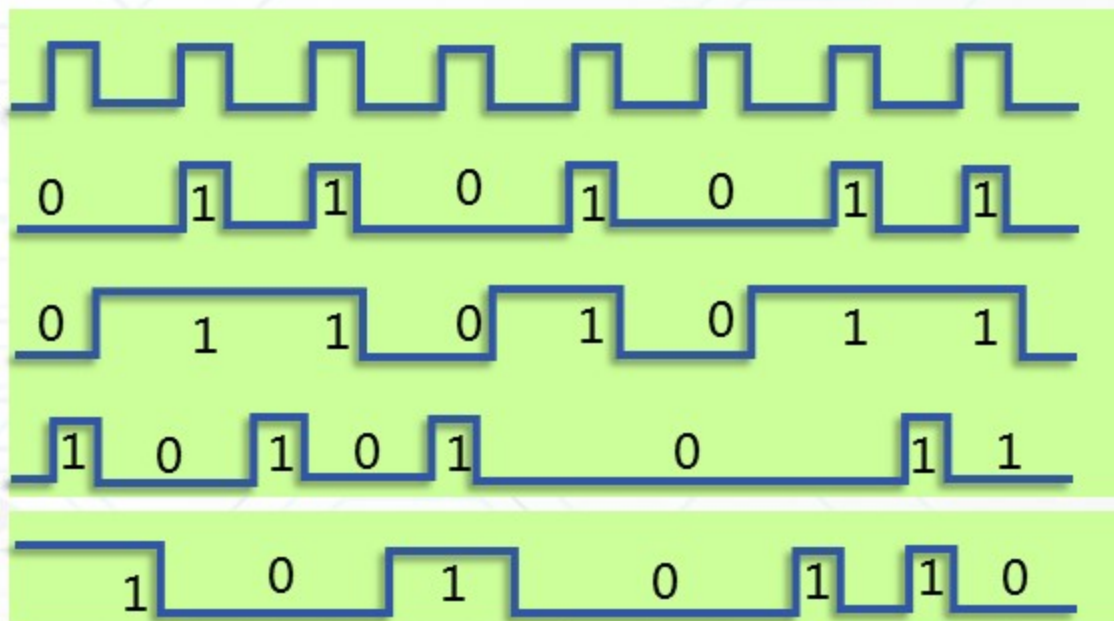
同步输入电平



电平型

异步输入脉冲

异步输入电平



■ 时序逻辑电路概述



典型的 时序逻辑电路

数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

05