

# 数字电路与逻辑设计

Digital circuit and logic design

## 第五章 同步时序逻辑电路

主讲教师 | 赵贻竹

05

# ■ 提纲



**时序逻辑电路概述**



**同步时序逻辑电路分析**



**同步时序逻辑电路设计**

# 同步时序逻辑电路分析

## 分析的关键



根据给定的逻辑电路，找出电路状态和输出随输入变化而变化的规律，以便确定其逻辑功能



# 同步时序逻辑电路设计



## 目 标

使用尽可能少的触发器和逻辑门实现预定的逻辑要求

## 逻辑电路设计



根据特定的逻辑要求，设计出能实现其逻辑功能的时序逻辑电路

# 同步时序逻辑电路设计

## 完全确定同步时序逻辑电路



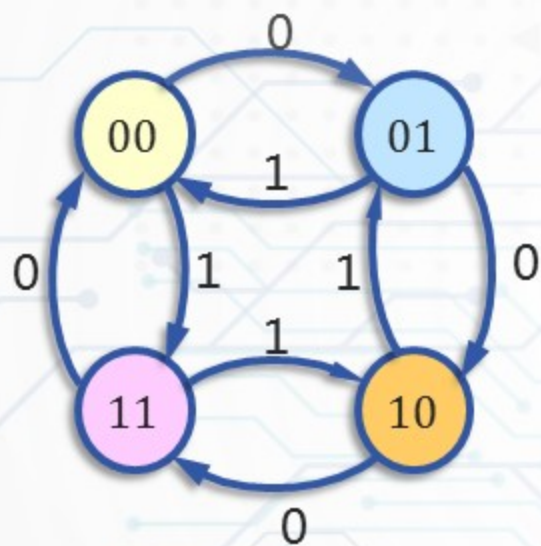
电路在在在不同输入取值下都有确定的次态和输出



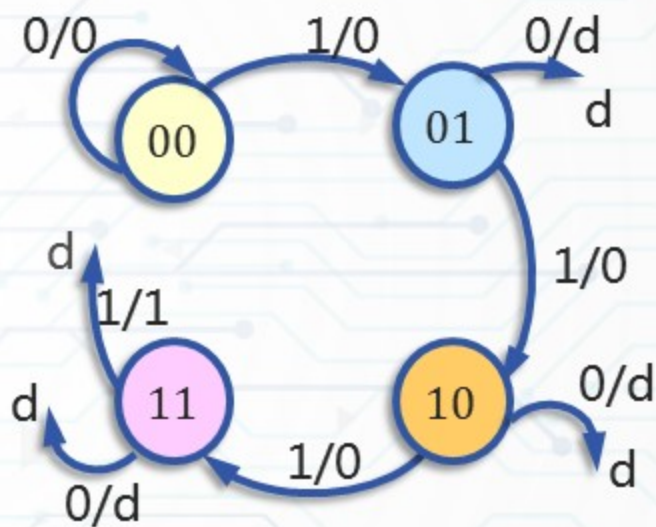
电路中存在不确定的次态或输出，即某些状态在某些输入取值下的次态或输出是随意的

## 不完全确定同步时序逻辑电路

## 同步时序逻辑电路设计



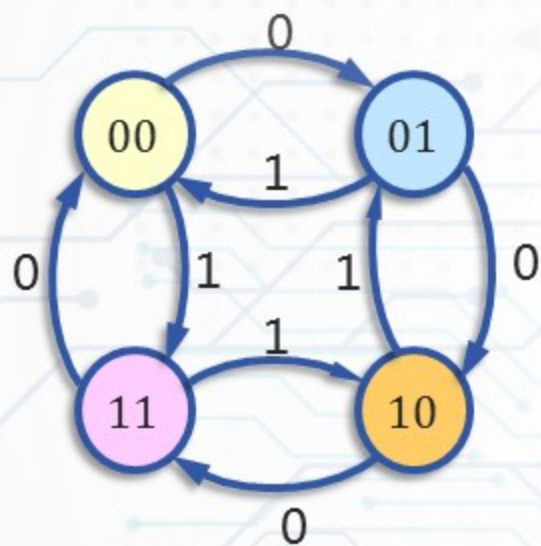
完全确定时序逻辑电路



不完全确定时序逻辑电路



# 同步时序逻辑电路设计



重点内容

完全确定时序逻辑电路

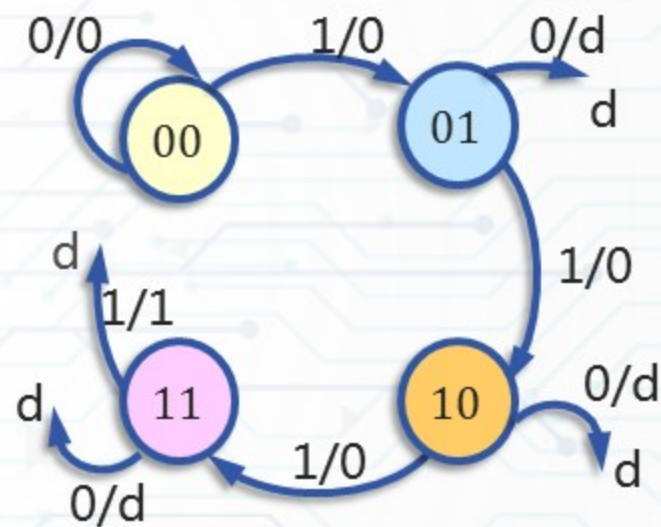
# 同步时序逻辑电路设计



辅助资料



自学

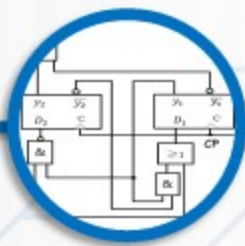


不完全确定时序逻辑电路



# 同步时序逻辑电路的分析步骤

## 1 逻辑电路图



- 输入？
- 输出？
- 组合电路？时序电路？
- Mealy型？Moore型？

## 2 输出函数与激励函数表达式

$$F = \Sigma$$

## 3 次态真值表



- 触发器功能表

## 4 状态表和状态图



## 5 描述功能

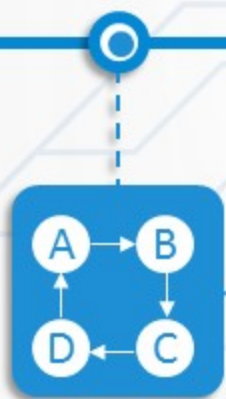


## 同步时序逻辑电路的设计步骤

### 状态图和状态表

- 状态图和状态图表可以直观、清晰、形象的反映同步时序逻辑电路的逻辑特性
- 首先根据设计要求，抽象出电路的输入、输出以及状态之间的关系
- 形成状态图和状态表

# 同步时序逻辑电路的设计步骤



首要任务



正确清晰的反映题意



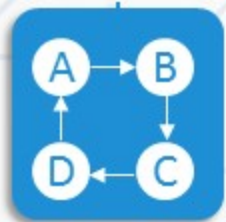
是否最简不做要求

## 1 原始状态图 和状态表



# 同步时序逻辑电路的设计步骤

1 原始状态图  
和状态表



2 状态化简



3 状态编码



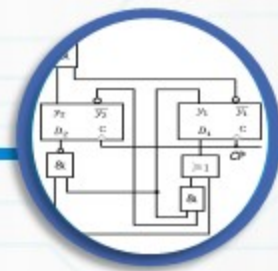
二进制的状态表

4 输出函数和激励函数

$$F = \Sigma$$

讨论

5 逻辑电路图



# 数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

05