

数字电路与逻辑设计

Digital circuit and logic design

第五章 同步时序逻辑电路

主讲教师 | 赵贻竹

05

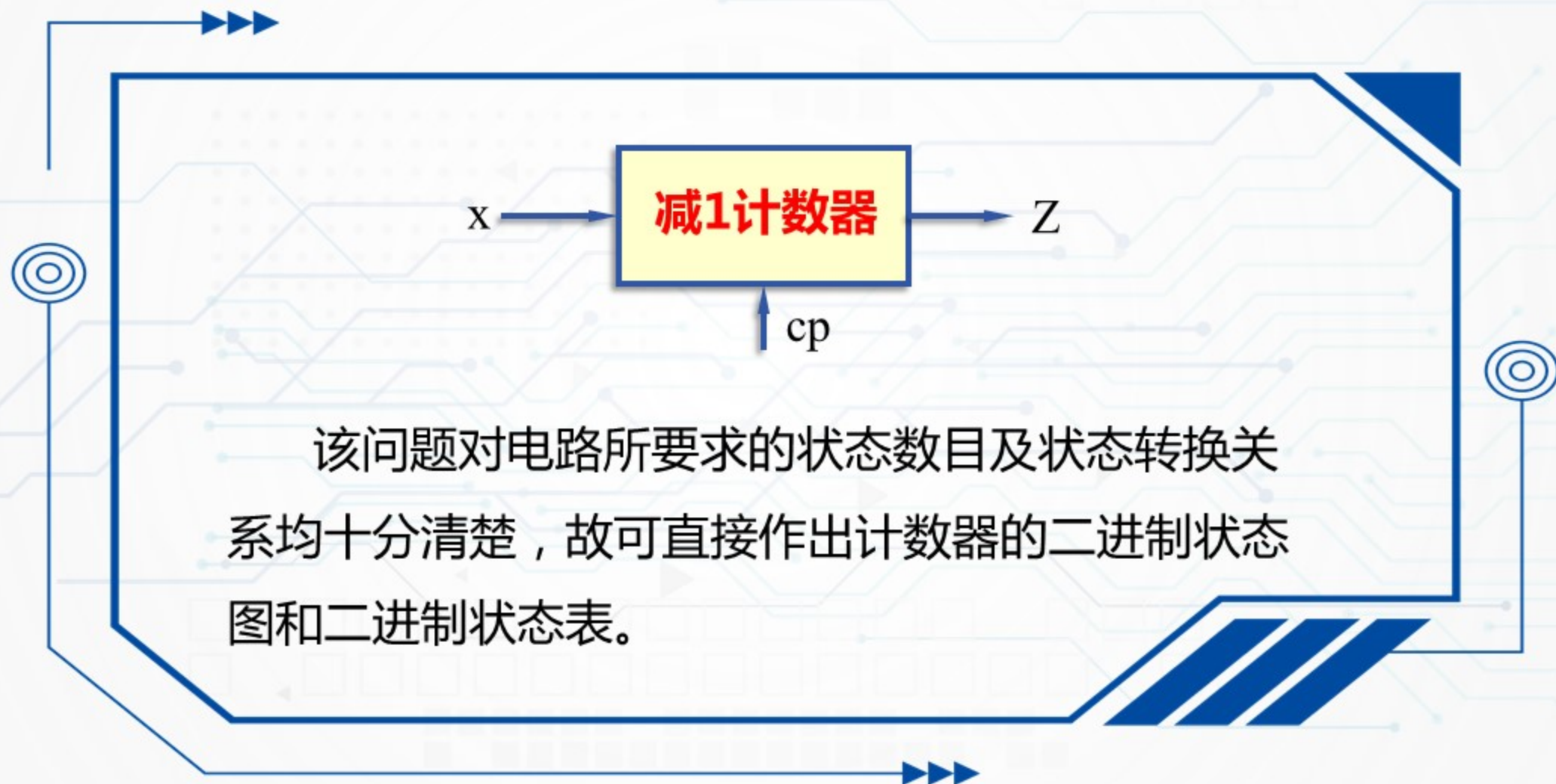
同步时序逻辑电路设计

例

用T触发器作为存储元件，设计一个2位二进制减1计数器。

- 电路工作状态受输入信号 x 的控制
- 当 $x=0$ 时，电路状态不变
- 当 $x=1$ 时，在时钟脉冲作用下进行减1计数
- 计数器有一个输出 Z ，当产生借位时 Z 为1，其他情况下 Z 为0

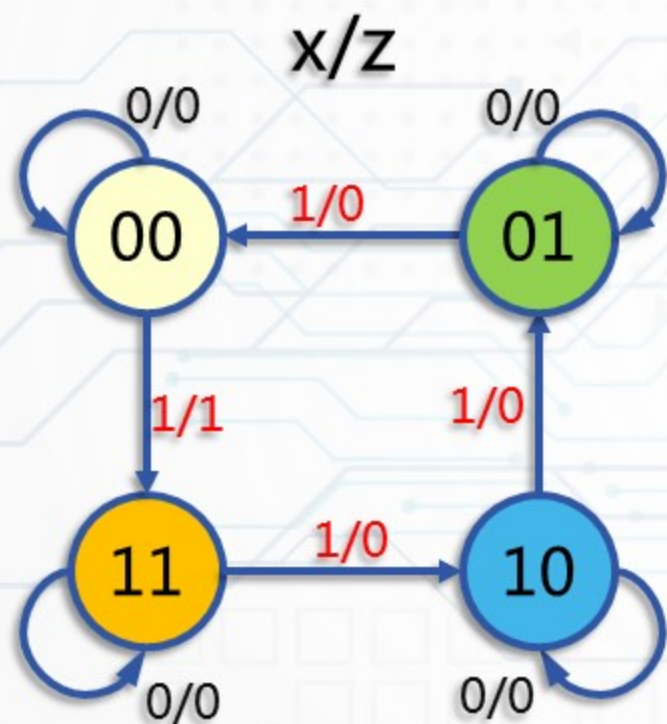
同步时序逻辑电路设计



状态图和状态表



设状态变量用 y_2 、 y_1 表示



现态 y_2y_1	次态 $y_2^{n+1}y_1^{n+1}$ /输出	
	$x=0$	$x=1$
00	00/0	11/1
01	01/0	00/0
10	10/0	01/0
11	11/0	10/0

激励函数和输出函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0			
0	0 1			
0	1 0			
0	1 1			
1	0 0			
1	0 1			
1	1 0			
1	1 1			

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$ /输出	
	$x=0$	$x=1$
00	00/0	11/1
01	01/0	00/0
10	10/0	01/0
11	11/0	10/0

激励函数和输出函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0	0 0		0
0	0 1	0 1		0
0	1 0	1 0		0
0	1 1	1 1		0
1	0 0	1 1		1
1	0 1	0 0		0
1	1 0	0 1		0
1	1 1	1 0		0

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$ /输出	
	$x=0$	$x=1$
00	00/0	11/1
01	01/0	00/0
10	10/0	01/0
11	11/0	10/0

钟控T触发器激励表		
现态 Q	次态 Q^{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

激励函数和输出函数真值表

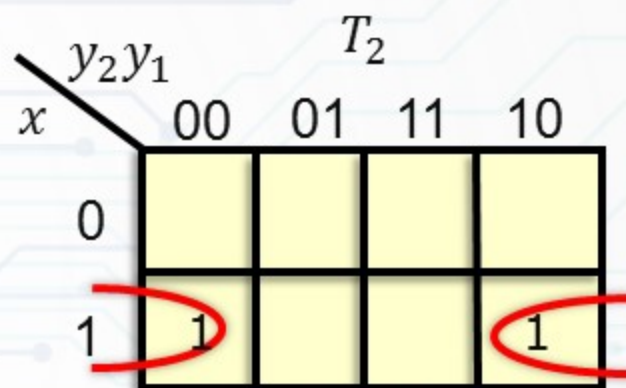
输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0	0 0	0 0	0
0	0 1	0 1	0 0	0
0	1 0	1 0	0 0	0
0	1 1	1 1	0 0	0
1	0 0	1 1	1 1	1
1	0 1	0 0	0 1	0
1	1 0	0 1	1 1	0
1	1 1	1 0	0 1	0

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$ /输出	
	$x=0$	$x=1$
00	00/0	11/1
01	01/0	00/0
10	10/0	01/0
11	11/0	10/0

钟控T触发器激励表		
现态 Q	次态 Q^{n+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

激励函数和输出函数

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0	0 0	0 0	0
0	0 1	0 1	0 0	0
0	1 0	1 0	0 0	0
0	1 1	1 1	0 0	0
1	0 0	1 1	1 1	1
1	0 1	0 0	0 1	0
1	1 0	0 1	1 1	0
1	1 1	1 0	0 1	0



$$T_2 = x\overline{y_1}$$

激励函数和输出函数

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0	0 0	0 0	0
0	0 1	0 1	0 0	0
0	1 0	1 0	0 0	0
0	1 1	1 1	0 0	0
1	0 0	1 1	1 1	1
1	0 1	0 0	0 1	0
1	1 0	0 1	1 1	0
1	1 1	1 0	0 1	0

	T_1				
	$y_2 y_1$	00	01	11	10
x	0	0	0	0	0
	1	1	1	1	1

$$T_1 = x$$

同步时序逻辑电路设计



激励函数和输出函数

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $T_2 \quad T_1$	输出 Z
0	0 0	0 0	0 0	0
0	0 1	0 1	0 0	0
0	1 0	1 0	0 0	0
0	1 1	1 1	0 0	0
1	0 0	1 1	1 1	1
1	0 1	0 0	0 1	0
1	1 0	0 1	1 1	0
1	1 1	1 0	0 1	0

		Z			
x	$y_2 y_1$	00	01	11	10
	0				
	1	1			

$$Z = x \overline{y_2} \overline{y_1}$$

同步时序逻辑电路设计

逻辑电路图



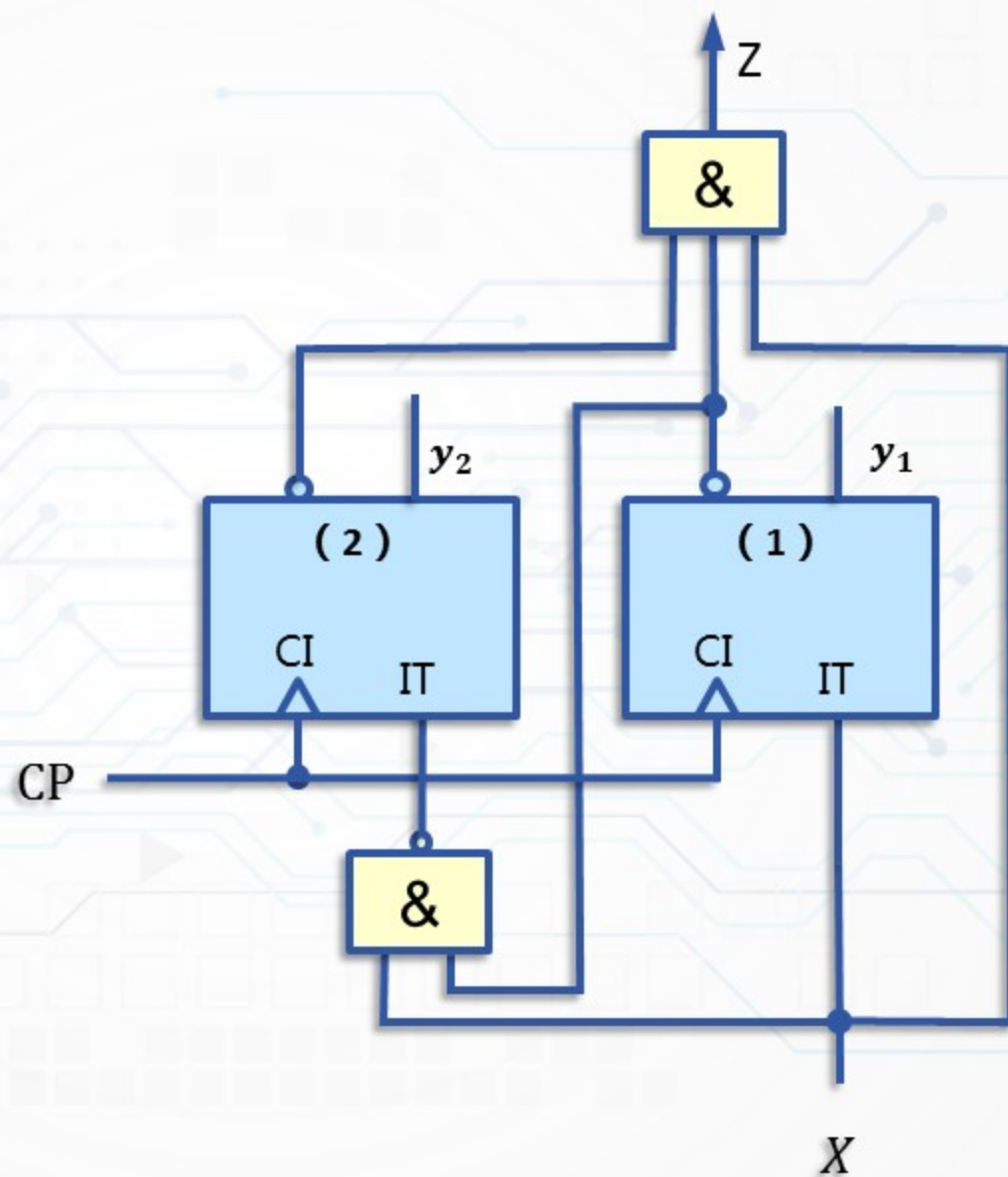
$$T_1 = x$$



$$T_2 = x\overline{y_1}$$



$$Z = x\overline{y_2}\overline{y_1}$$



同步时序逻辑电路设计

逻辑电路图



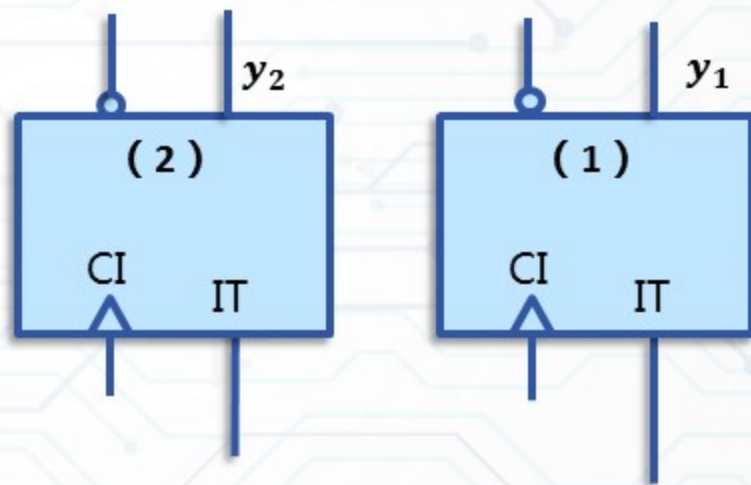
$$T_1 = x$$



$$T_2 = x\overline{y_1}$$



$$Z = x\overline{y_2}\overline{y_1}$$



同步时序逻辑电路设计

例

采用 J-K 触发器作为存储元件设计一个 “101” 序列检测器，一个输入 x ，一个输出 Z ，当随机输入信号中出现 “101” 序列时，输出一个 1 信号。典型输入、输出序列如下

输入 x : 0 0 1 0 1 0 1 1 0 1 0 0

输出 Z : 0 0 0 0 1 0 1 0 0 1 0 0

同步时序逻辑电路设计

分析



典型输入、输出序列如下

输入X : 0 0 1 0 1 0 1 1 0 1 0 0

输出Z : 0 0 0 0 1 0 1 0 0 1 0 0

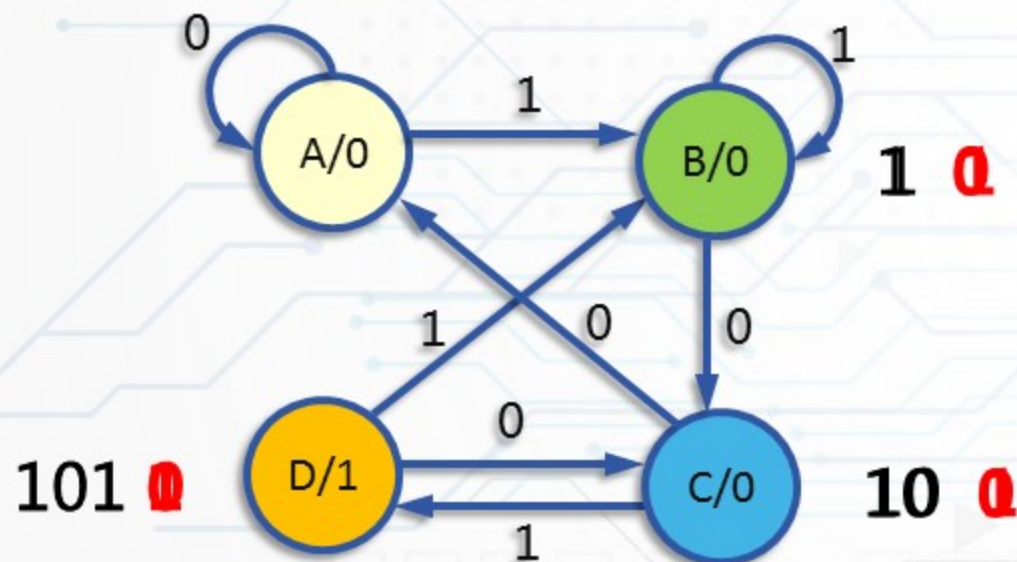


可重叠101序列检测器

同步时序逻辑电路设计



作出原始状态图和状态表 (Moore型)



A : 初始状态

B : 序列中来了一个1

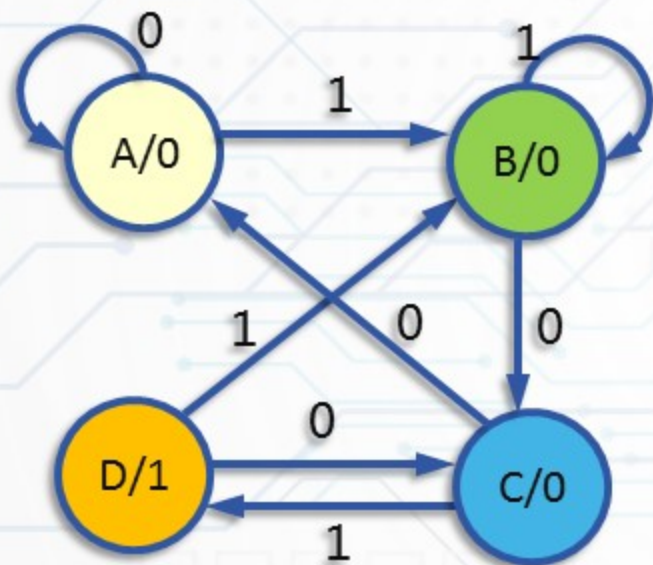
C : 序列中来了10

D : 序列中来了101

同步时序逻辑电路设计



作出原始状态图和状态表 (Moore型)

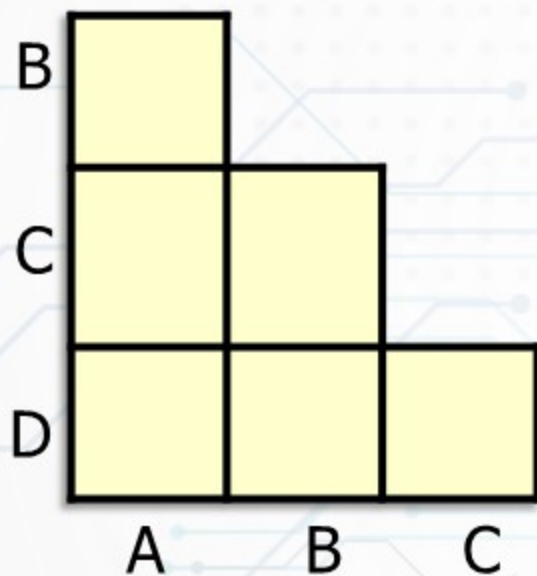


现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1

同步时序逻辑电路设计



状态化简



现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1

状态化简

等效状态的判断方法

若状态 S_i 和 S_j 是完全确定的原始状态表中的两个现态，则 S_i 和 S_j 等效的条件为在一位输入的各种取值组合下满足两条：



第一，输出相同



第二，次态属于下列情况之一



a. 次态相同



b. 次态交错或为各自的现态

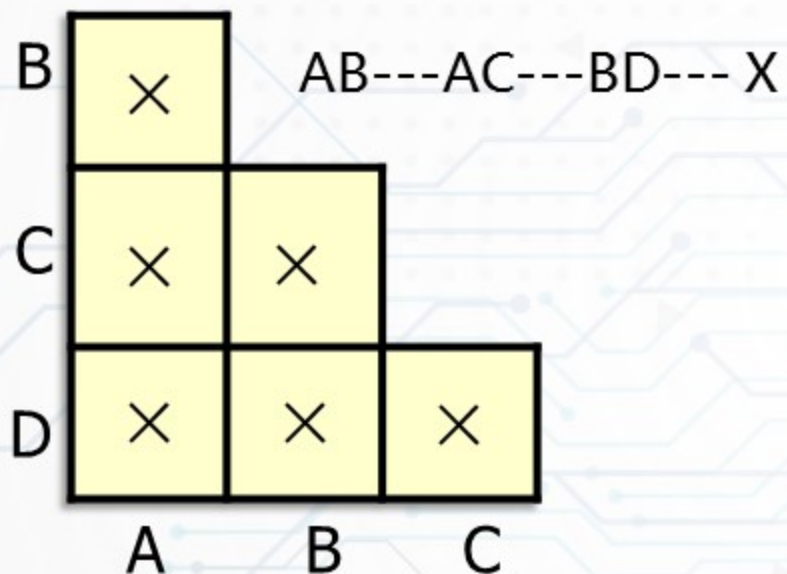


c. 次态循环或为等效对

同步时序逻辑电路设计



状态化简



现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1



所得原始状态表已是最小化状态表

同步时序逻辑电路设计



状态编码



4个状态



2位二进制代码



电路中要有2个触发器



设状态变量为 y_2 、 y_1

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1

状态编码

相邻分配法的状态编码原则

① 次态相同，现态相邻

 AC BD相邻  AB BD AD 相邻；

② 同一现态，次态相邻

 AB BC AD 相邻；

③ 输出相同，现态相邻

 AB BC AC 相邻；

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1

同步时序逻辑电路设计



状态编码



4个状态



2位二进制代码



电路中要有2个触发器



设状态变量为 y_2 、 y_1



$A=00$, $B=01$



$C=10$, $D=11$

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
A	A	B	0
B	C	B	0
C	A	D	0
D	C	B	1

同步时序逻辑电路设计



状态编码



4个状态



2位二进制代码



电路中要有2个触发器



设状态变量为 y_2 、 y_1



$A=00$, $B=01$

$C=10$, $D=11$

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出 Z
	$x=0$	$x=1$	
00	00	01	0
01	10	01	0
10	00	11	0
11	10	01	1

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \ J_1 K_1$	输出 Z
0	0 0			
0	0 1			
0	1 0			
0	1 1			
1	0 0			
1	0 1			
1	1 0			
1	1 1			

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出
	$x=0$	$x=1$	Z
00	00	01	0
01	10	01	0
10	00	11	0
11	10	01	1

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0		0
0	0 1	1 0		0
0	1 0	0 0		0
0	1 1	1 0		1
1	0 0	0 1		0
1	0 1	0 1		0
1	1 0	1 1		0
1	1 1	0 1		1

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出
	$x=0$	$x=1$	Z
00	00	01	0
01	10	01	0
10	00	11	0
11	10	01	1

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$		输出
	$x=0$	$x=1$	Z
00	00	01	0
01	10	01	0
10	00	11	0
11	10	01	1

钟控J-K触发器激励表		
现态Q	次态 Q^{n+1}	J K
0	0	0 d
0	1	1 d
1	0	d 1
1	1	d 0

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

		J_2				
		$y_2 y_1$	00	01	11	10
x						
0	0	0	1	d	d	d
1	0	0	0	d	d	d

$$J_2 = \bar{x}y_1$$

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

	$y_2 y_1$	00	01	11	10
x	0	d	d	0	1
	1	d	d	1	0

$$\begin{aligned}
 K_2 &= xy_1 + \bar{x} \bar{y}_1 \\
 &= \bar{x} \oplus y_1
 \end{aligned}$$

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

		J_1				
		$y_2 y_1$	00	01	11	10
x	0	0	d	d	0	
	1	1	d	d	1	

$$J_1 = x$$

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 $y_2 y_1$	次态 $y_2^{n+1} y_1^{n+1}$	激励函数 $J_2 K_2 \quad J_1 K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

		K_1				
		$y_2 y_1$	00	01	11	10
x	0	d	1	1	d	
	1	d	0	0	d	

$$K_1 = \bar{x}$$

同步时序逻辑电路设计



输出函数和激励函数真值表

输入 x	现态 y_2y_1	次态 $y_2^{n+1}y_1^{n+1}$	激励函数 $J_2K_2 \ J_1K_1$	输出 Z
0	0 0	0 0	0 d 0 d	0
0	0 1	1 0	1 d d 1	0
0	1 0	0 0	d 1 0 d	0
0	1 1	1 0	d 0 d 1	1
1	0 0	0 1	0 d 1 d	0
1	0 1	0 1	0 d d 0	0
1	1 0	1 1	d 0 1 d	0
1	1 1	0 1	d 1 d 0	1

		Z			
		y_2y_1			
		00	01	11	10
x	0	0	0	1	0
	1	0	0	1	0

$$Z = y_2y_1$$

同步时序逻辑电路设计

逻辑电路图

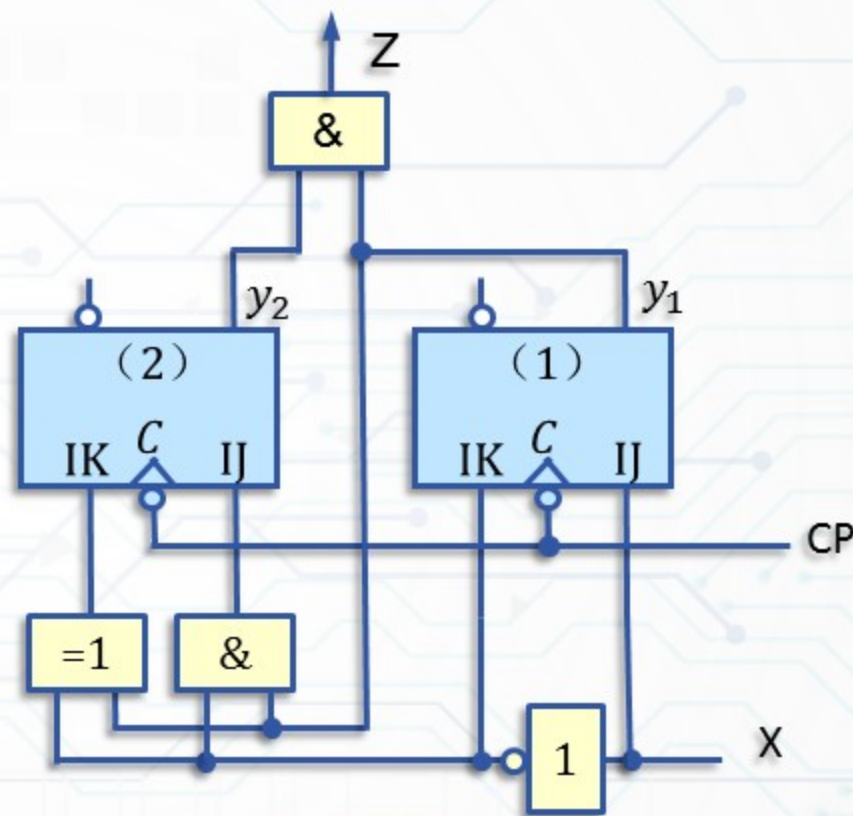
$$J_2 = \bar{x}y_1$$

$$K_2 = \bar{x} \oplus y_1$$

$$J_1 = x$$

$$K_1 = \bar{x}$$

$$Z = y_2y_1$$



数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

05