

# 数字电路与逻辑设计

Digital circuit and logic design

## 第四章 组合逻辑电路

主讲教师 | 赵贻竹

04

## 包含无关条件的组合逻辑电路设计

### 无关最小项

由于输入变量之间存在的相互制约，问题的某种特殊限定，使得逻辑函数与输入变量的某些取值组合无关，这些取值组合称为无关最小项，也叫无关项，任意项。



描述包含无关条件的逻辑问题的逻辑函数称为包含无关条件的逻辑函数。

## 包含无关条件的组合逻辑电路设计

### 例

假定用A、B、C表示计算机中的+、-、 $\times$ 运算，并令变量取值1执行相应运算，则A、B、C三个变量不允许两个或两个以上同时为1。

### 分 析



只能取值：000，001，010，100



不允许出现：011，101，110，111



无关最小项： $\bar{A}BC$ ， $A\bar{B}C$ ， $ABC\bar{C}$ ， $ABC$



包含无关条件的逻辑函数



## 包含无关条件的组合逻辑电路设计

当采用“最小项之和”表达式描述一个包含无关条件的逻辑问题时，函数表达式中是否包含无关项，以及对无关项是令其值为1还是为0，并不影响函数的实际逻辑功能



利用无关项的随意性往往可以使逻辑函数得到更好地简化，从而使设计的电路达到更简

## 包含无关条件的组合逻辑电路设计

代码转换器，将 8421 BCD 转换为 2421 BCD

### 分 析



输入：4个



输出：4个

8421BCD

$B_3$   
 $B_2$   
 $B_1$   
 $B_0$

logic  
circuit

2421BCD

$F_3$   
 $F_2$   
 $F_1$   
 $F_0$

# 包含无关条件的组合逻辑电路设计

## 真 值 表

$B_3B_2B_1B_0$	$F_3F_2F_1F_0$
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 0
0 0 1 1	0 0 1 1
0 1 0 0	0 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 1 0 0
0 1 1 1	1 1 0 1
1 0 0 0	1 1 1 0
1 0 0 1	1 1 1 1



# 包含无关条件的组合逻辑电路设计

## 真 值 表

$B_3B_2B_1B_0$	$F_3F_2F_1F_0$
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 0
0 0 1 1	0 0 1 1
0 1 0 0	0 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 1 0 0
0 1 1 1	1 1 0 1
1 0 0 0	1 1 1 0
1 0 0 1	1 1 1 1



$$F_3 = \sum m(5,6,7,8,9)$$

# 包含无关条件的组合逻辑电路设计

## 真 值 表

$B_3B_2B_1B_0$	$F_3F_2F_1F_0$
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 0
0 0 1 1	0 0 1 1
0 1 0 0	0 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 1 0 0
0 1 1 1	1 1 0 1
1 0 0 0	1 1 1 0
1 0 0 1	1 1 1 1



$$F_3 = \sum m(5,6,7,8,9)$$



$$F_2 = \sum m(4,6,7,8,9)$$



# 包含无关条件的组合逻辑电路设计

## 真 值 表

$B_3B_2B_1B_0$	$F_3F_2F_1F_0$
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 0
0 0 1 1	0 0 1 1
0 1 0 0	0 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 1 0 0
0 1 1 1	1 1 0 1
1 0 0 0	1 1 1 0
1 0 0 1	1 1 1 1



$$F_3 = \sum m(5,6,7,8,9)$$



$$F_2 = \sum m(4,6,7,8,9)$$



$$F_1 = \sum m(2,3,5,8,9)$$

## 包含无关条件的组合逻辑电路设计

真 值 表

$B_3B_2B_1B_0$	$F_3F_2F_1F_0$
0 0 0 0	0 0 0 0
0 0 0 1	0 0 0 1
0 0 1 0	0 0 1 0
0 0 1 1	0 0 1 1
0 1 0 0	0 1 0 0
0 1 0 1	1 0 1 1
0 1 1 0	1 1 0 0
0 1 1 1	1 1 0 1
1 0 0 0	1 1 1 0
1 0 0 1	1 1 1 1



$$F_3 = \sum m(5,6,7,8,9)$$



$$F_2 = \sum m(4,6,7,8,9)$$



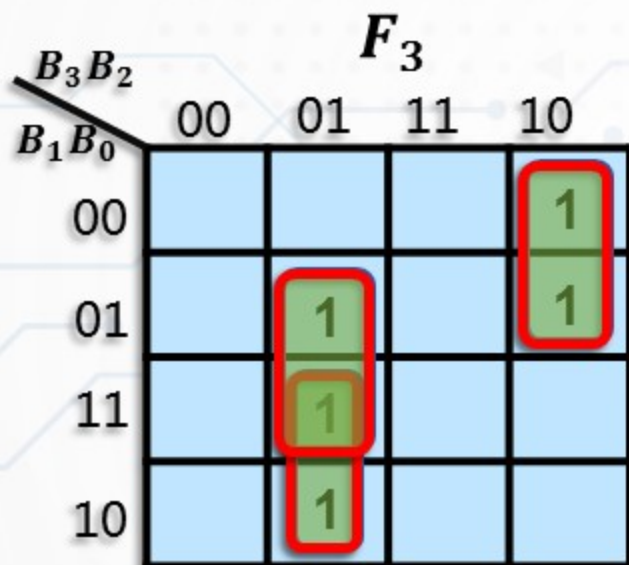
$$F_1 = \sum m(2,3,5,8,9)$$



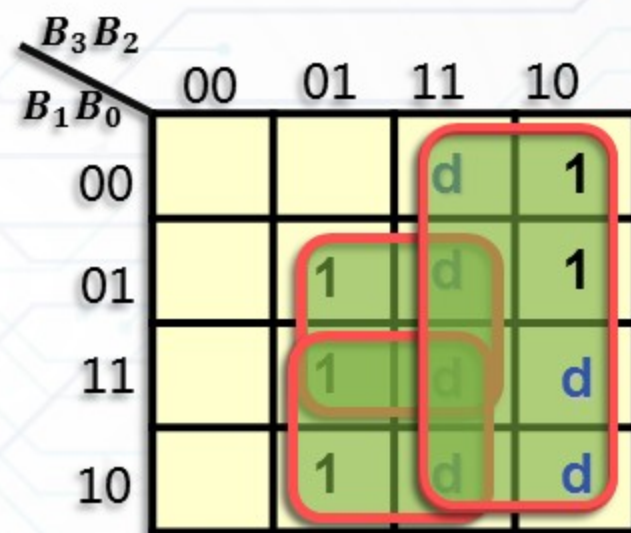
$$F_0 = \sum m(1,3,5,7,9)$$

## 包含无关条件的组合逻辑电路设计

$$F_3 = \sum m(5, 6, 7, 8, 9)$$



$$F_3 = \overline{B_3}B_2B_0 + \overline{B_3}B_2B_1 + B_3\overline{B_2}\overline{B_1}$$

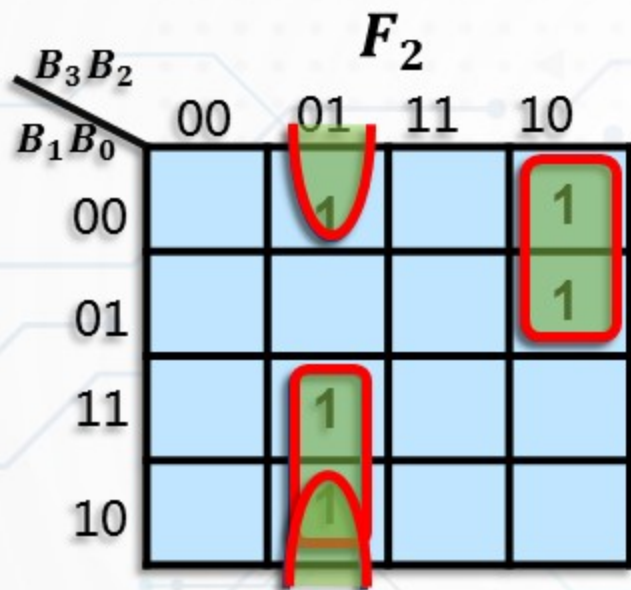


$$F_3 = B_3 + B_2B_1 + B_2B_0$$

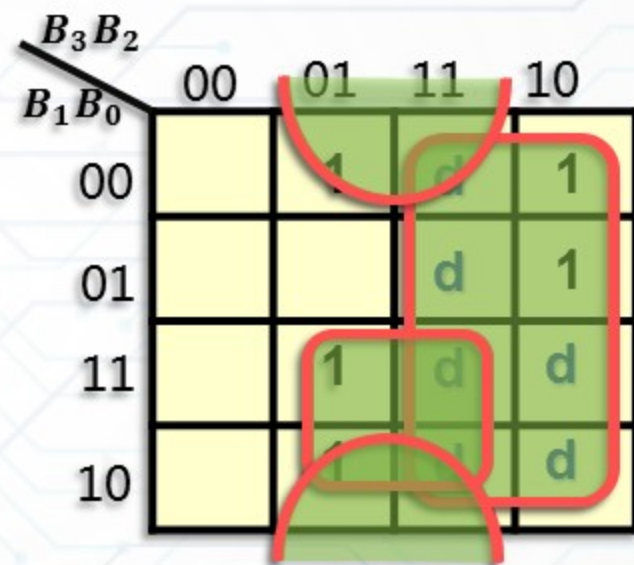


## 包含无关条件的组合逻辑电路设计

$$F_2 = \sum m(4, 6, 7, 8, 9)$$



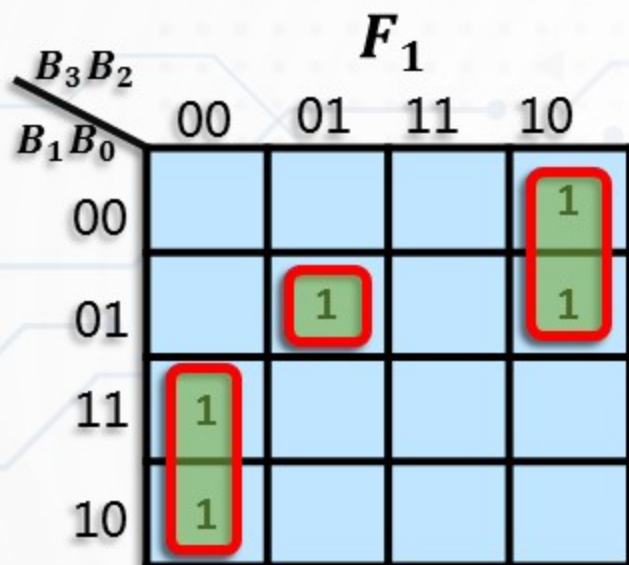
$$F_2 = B_3 \overline{B_2} \overline{B_1} + \overline{B_3} B_2 B_1 + \overline{B_3} B_2 \overline{B_0}$$



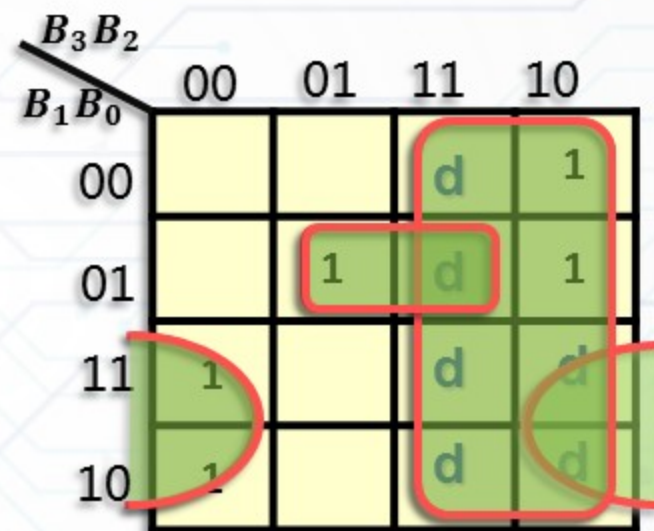
$$F_2 = B_3 + B_2 B_1 + B_2 \overline{B_0}$$

## 包含无关条件的组合逻辑电路设计

$$F_1 = \sum m(2, 3, 5, 8, 9)$$



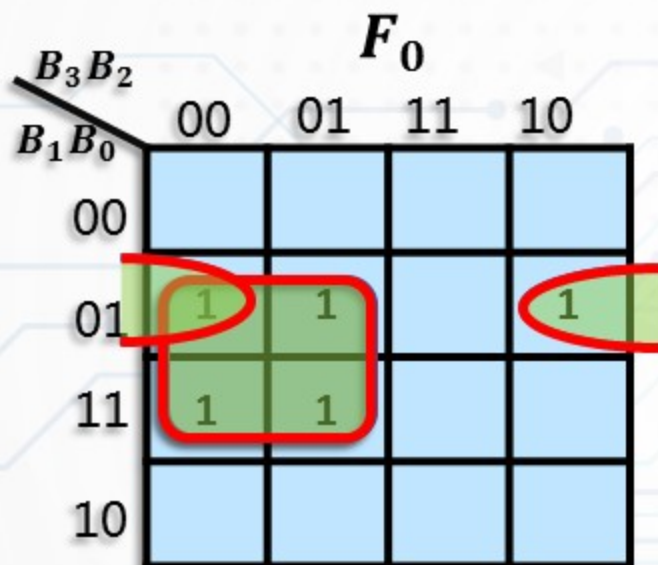
$$F_1 = B_3 \overline{B_2} \overline{B_1} + \overline{B_3} \overline{B_2} B_1 + \overline{B_3} B_2 \overline{B_1} B_0$$



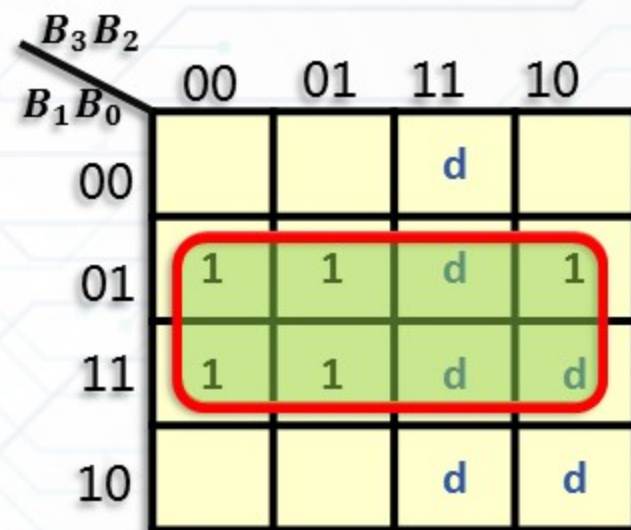
$$F_1 = B_3 + \overline{B_2} B_1 + B_2 \overline{B_1} B_0$$

## 包含无关条件的组合逻辑电路设计

$$F_0 = \sum m(1, 3, 5, 7, 9)$$



$$F_0 = \overline{B_3}B_0 + \overline{B_2}\overline{B_1}B_0$$



$$F_0 = B_0$$



# 包含无关条件的组合逻辑电路设计

## 逻辑电路图



$$F_3 = B_3 + B_2 B_1 + B_2 B_0$$



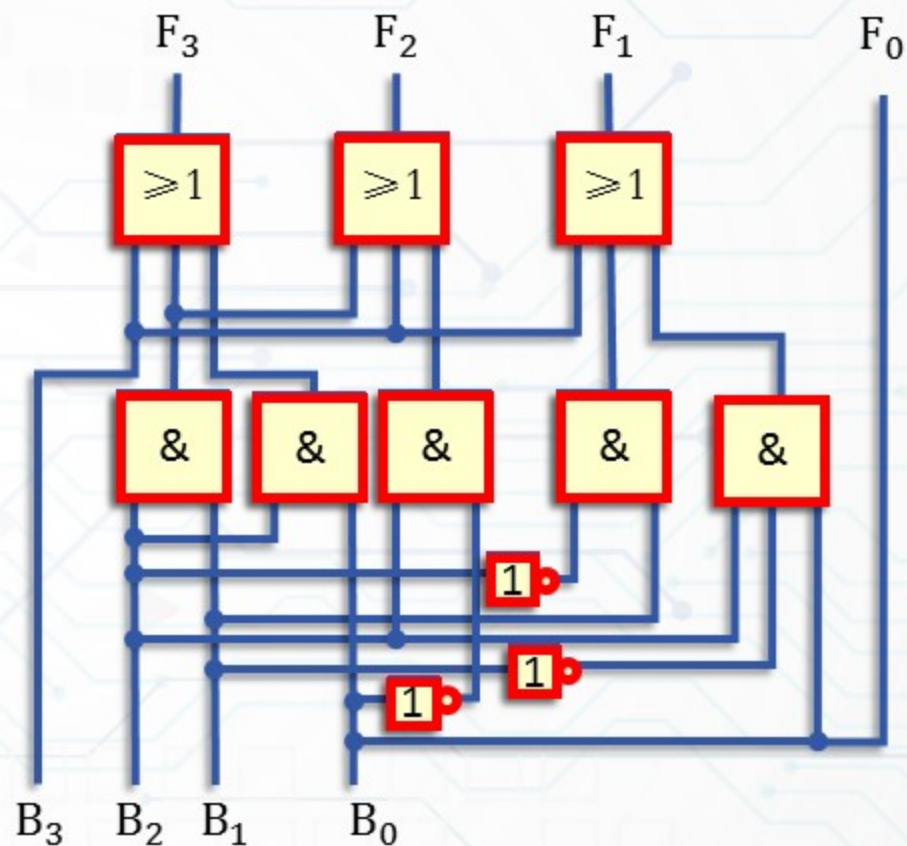
$$F_2 = B_3 + B_2 B_1 + B_2 \overline{B_0}$$



$$F_1 = B_3 + \overline{B_2} B_1 + B_2 \overline{B_1} B_0$$



$$F_0 = B_0$$



## 包含无关条件的组合逻辑电路设计

### 例7

设计一个组合逻辑电路，用于判别以余3码表示的1位十进制数是否为合数。

### 分 析



输入变量：ABCD



输出函数：F



逻辑关系：当ABCD表示的十进制数为合数(4、6、8、9)时，输出F为1，否则F为0



无关项：0000、0001、0010、1101、1110、1111

# 包含无关条件的组合逻辑电路设计

真值表

<i>ABCD</i>	<i>F</i>	<i>ABCD</i>	<i>F</i>
0 0 0 0	d	1 0 0 0	0
0 0 0 1	d	1 0 0 1	1
0 0 1 0	d	1 0 1 0	0
0 0 1 1	0	1 0 1 1	1
0 1 0 0	0	1 1 0 0	1
0 1 0 1	0	1 1 0 1	d
0 1 1 0	0	1 1 1 0	d
0 1 1 1	1	1 1 1 1	d

$$F(A,B,C,D) = \sum m(7,9,11,12) + \sum d(0,1,2,13,14,15)$$



## 包含无关条件的组合逻辑电路设计

## 表达式化简



不考虑无关项

AB \ CD	00	01	11	10
00	d	0	1	0
01	d	0	d	1
11	0	1	d	1
10	d	0	d	0

$$F(A, B, C, D) = A\bar{B}D + AB\bar{C}\bar{D} + \bar{A}BCD$$



考虑无关项

AB \ CD	00	01	11	10
00	d	0	1	0
01	d	0	d	1
11	0	1	d	1
10	d	0	d	0

$$F(A, B, C, D) = AD + AB + BCD$$

# 包含无关条件的组合逻辑电路设计

## 表达式变换



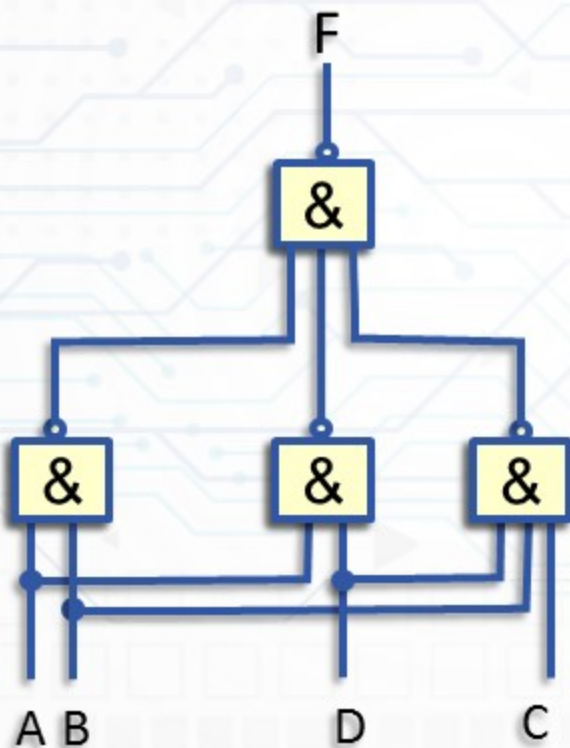
器件选择：与非门

$$F(A, B, C, D) = \overline{\overline{AD} + \overline{AB} + \overline{BCD}} = \overline{\overline{AD}} \overline{\overline{AB}} \overline{\overline{BCD}}$$

## 包含无关条件的组合逻辑电路设计

逻辑电路图

$$F(A, B, C, D) = \overline{\overline{AD}} \overline{\overline{AB}} \overline{\overline{BCD}}$$





# 数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 赵贻竹

04