

数字电路与逻辑设计

Digital circuit and logic design

第三章 集成门电路与触发器

主讲教师 | 于俊清

03

提 纲



数字集成电路的分类



半导体器件的开关特性



门电路



触发器

门电路



简单逻辑门电路



TTL集成逻辑门电路



典型TTL与非门



常用的集成TTL门电路



两种特殊的门电路



CMOS集成逻辑门电路



MOS晶体管的静态开关特性



CMOS集成门电路



正逻辑和负逻辑

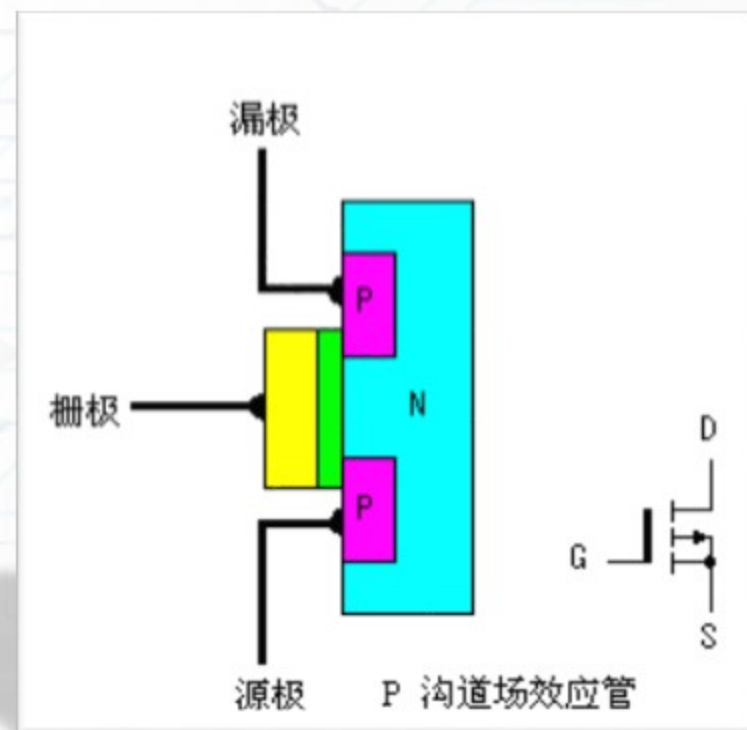
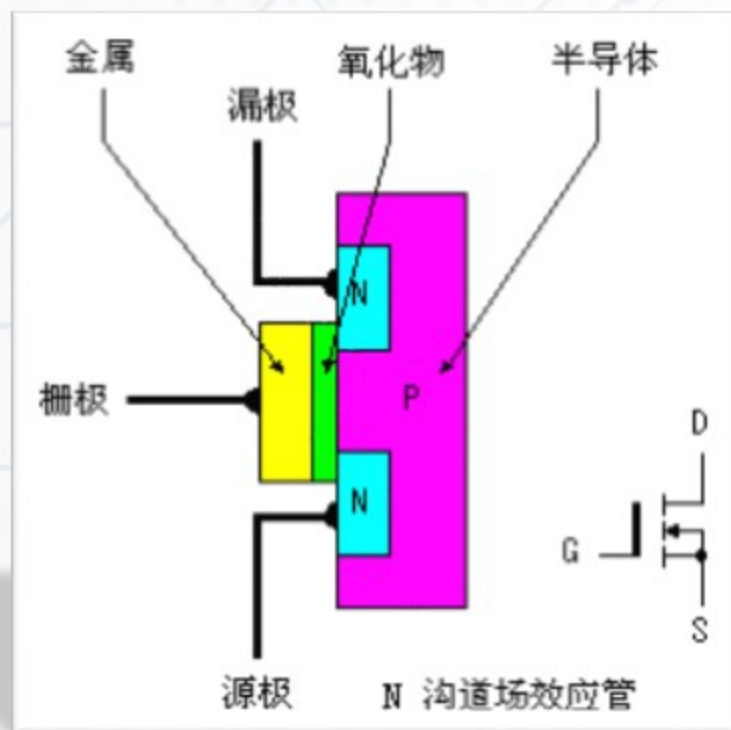
MOS管



MOS管是金属(Metal)、氧化物(Oxide)、半导体(Semiconductor)场效应晶体管



或称“金属—绝缘体(insulator)、半导体”



CMOS集成逻辑门电路

优点



制造工艺简单



集成度高



功耗小



抗干扰能力强

缺点



速度相对TTL电路较低



随着制造工艺的改进，速度已经接近TTL电路

目前，几乎所有的超大规模集成器件，如超大规模存储器件、可编程逻辑器件等都采用CMOS工艺制造

■ CMOS集成逻辑门电路

MOS门电路的二种类型

● 使用P沟道MOS管的PMOS电路

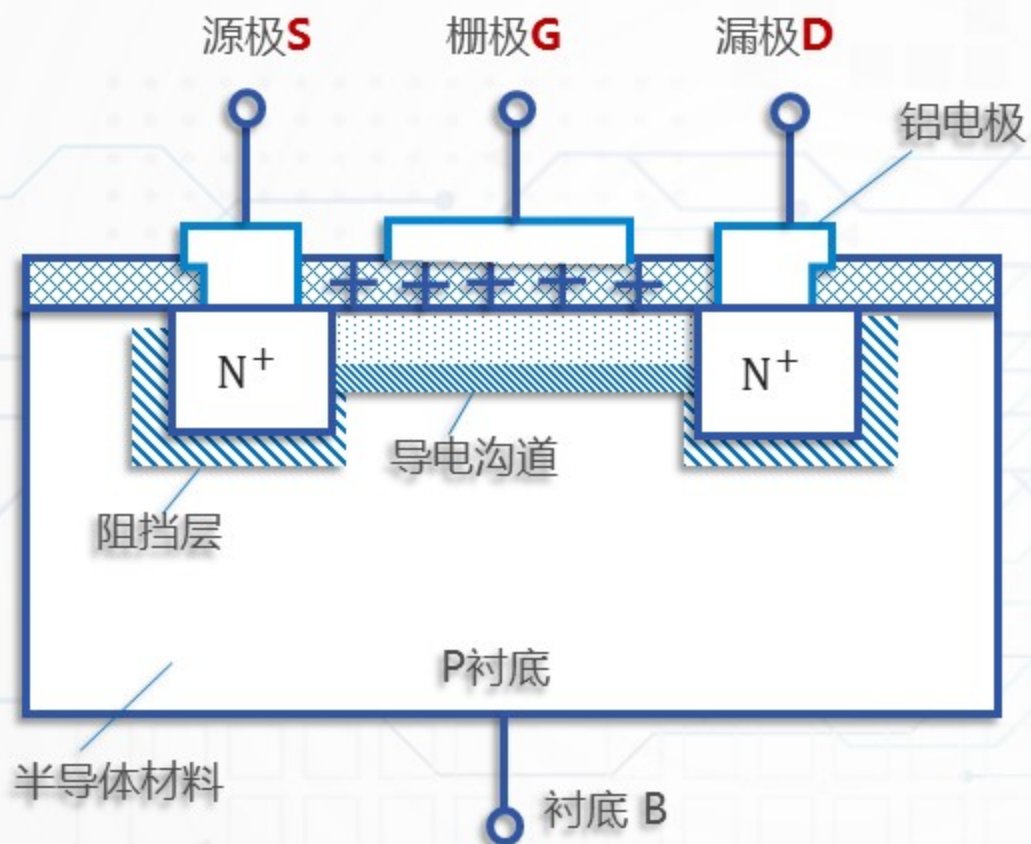
● 使用N沟道MOS管的NMOS电路

● 同时使用PMOS管和NMOS管的CMOS电路



电路性能更优，是当前应用较普遍的逻辑电路

MOS管的开关特性

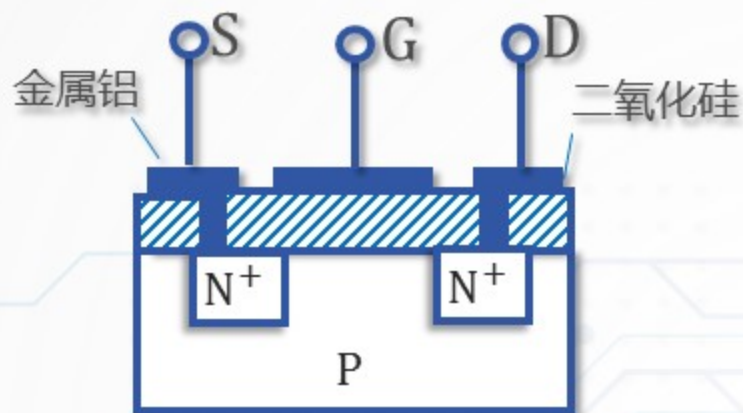


S-Source

G-Gate

D-Drain

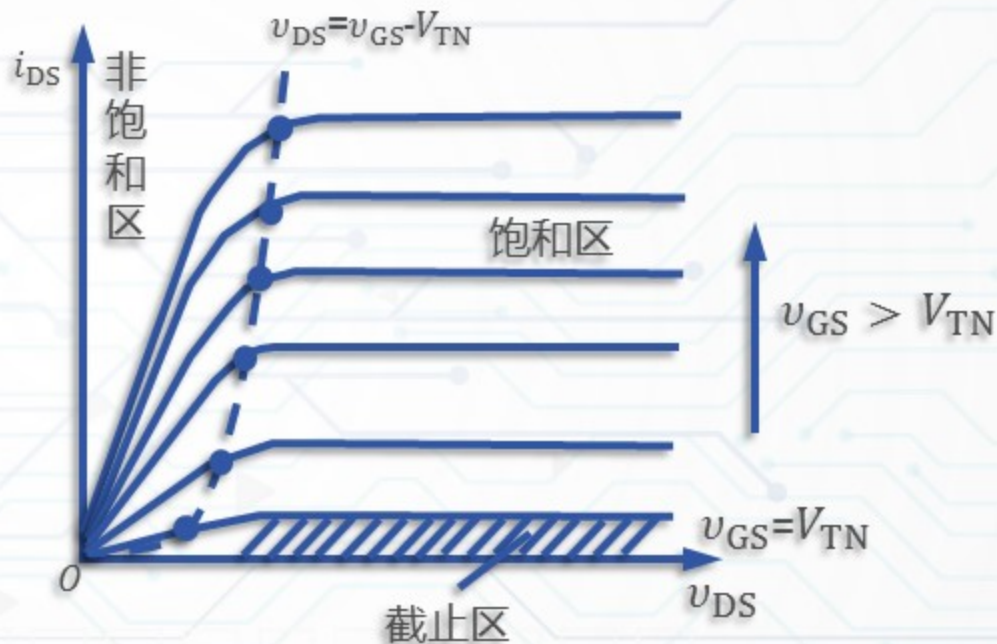
MOS管的开关特性



(a) 结构示意图



(b) 逻辑符号



(c) 输出特性曲线

N沟道增强型MOS管

■ MOS管的开关特性



MOS管作为开关元件，同样工作在截止或导通两种状态



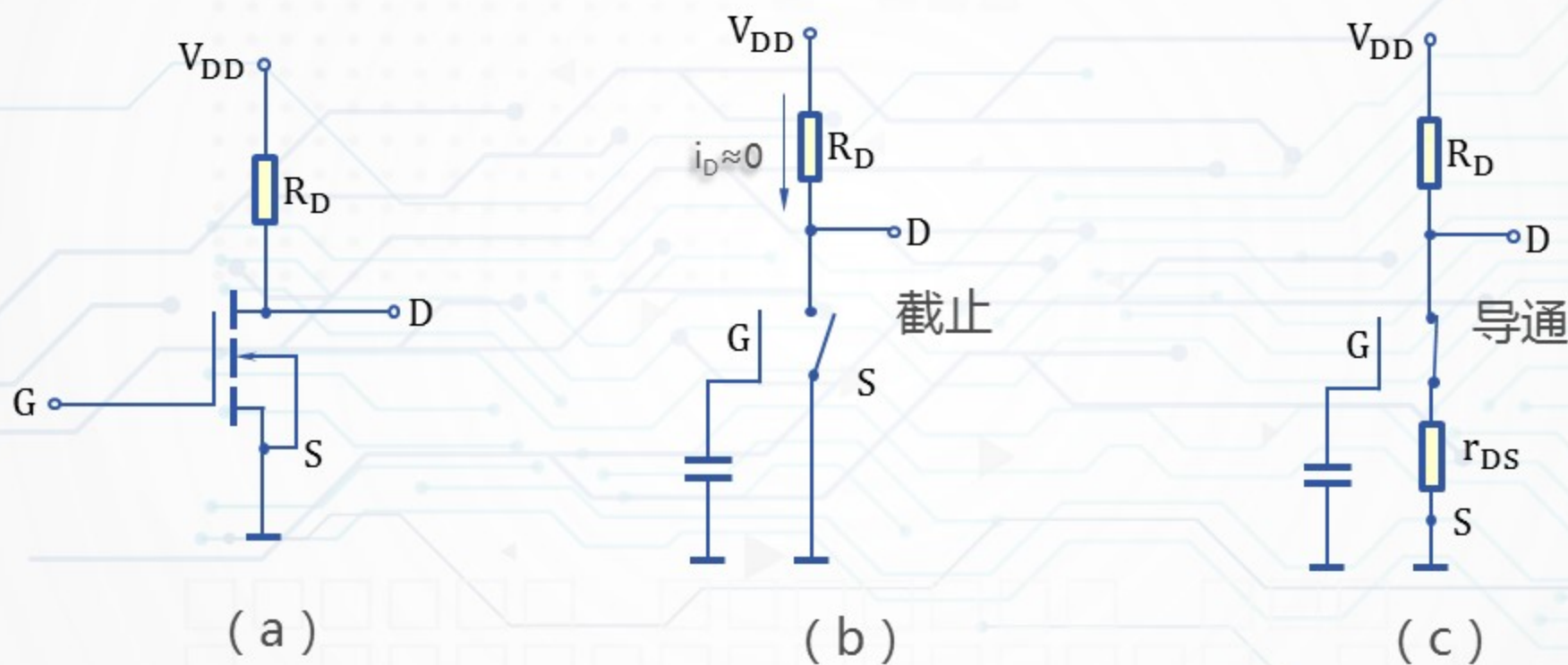
主要由栅源电压决定其工作状态



静态特性



由NMOS增强型管构成的等效开关电路如图所示



NMOS 管静态特性

静态特性



当 $v_{GS} < \text{开启电压 } V_{TN}$ 时



MOS管工作在截止区



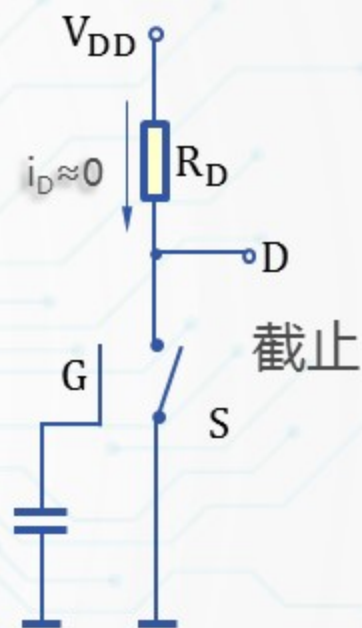
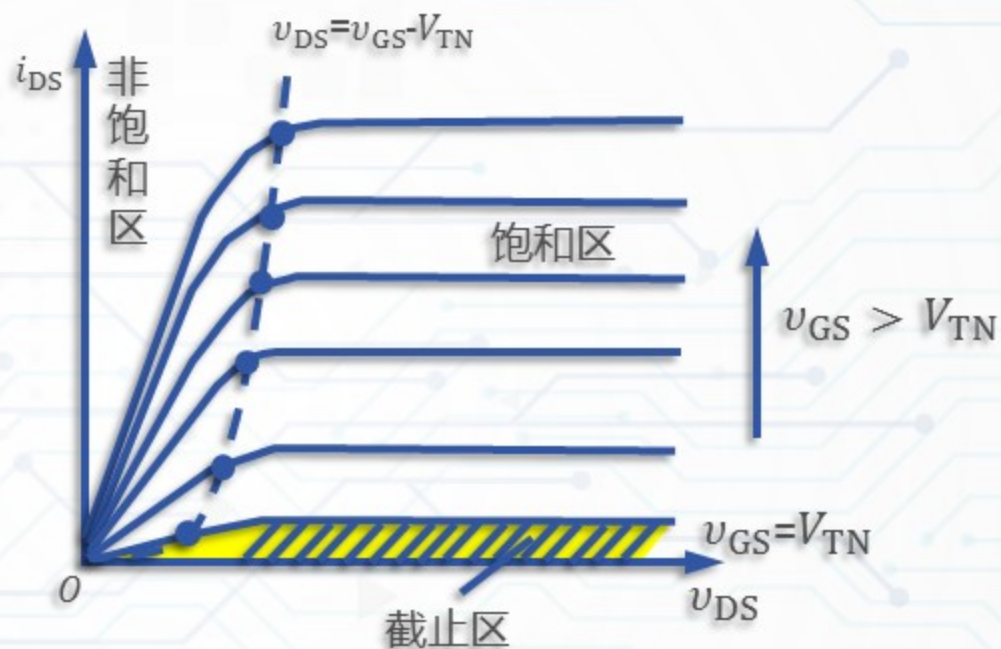
漏源电流 i_{DS} 基本为0



输出电压 $v_{DS} \approx V_{DD}$



MOS管处于“断开”状态



静态特性



当 $V_{GS} > \text{开启电压 } V_{TN}$ 时



工作在饱和区



$$i_{DS} = V_{DD} / (R_D + r_{DS})$$

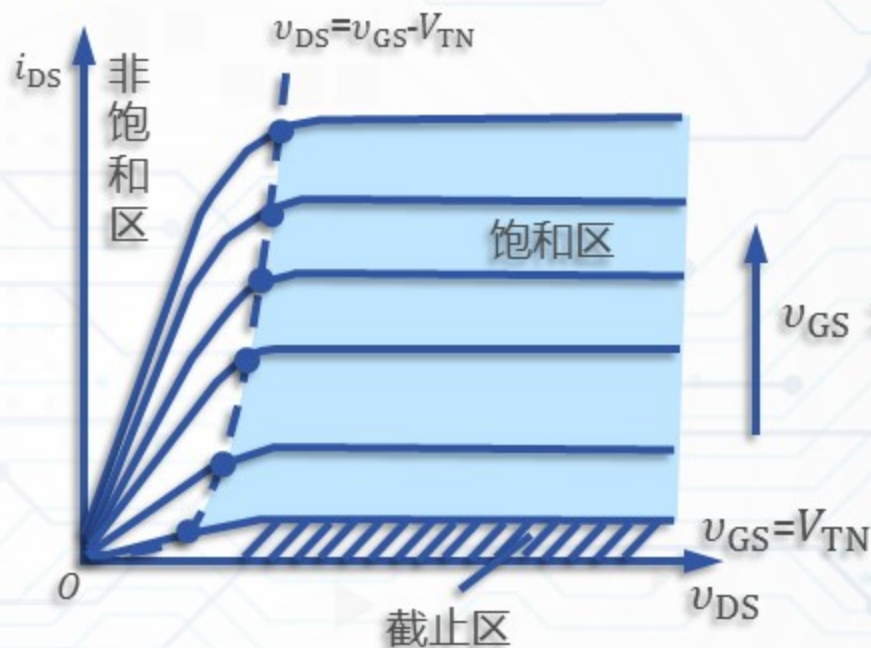


r_{DS} 为 MOS 管导通时的漏源电阻



$$V_{DS} = V_{DD} \cdot r_{DS} / (R_D + r_{DS})$$

若 $r_{DS} \ll R_D$ ，则 $U_{DS} \approx 0V$ ，MOS 管处于“接通”状态



■ 动态特性

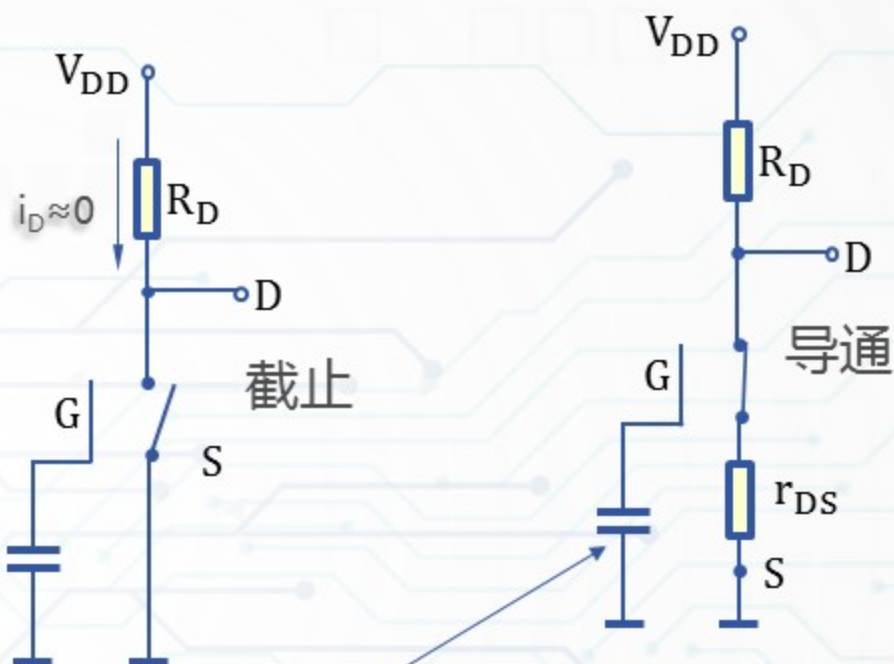
导通和截止时电
荷积累和消散的
时间

主要取决于电路
中杂散电容充、
放电所需时间



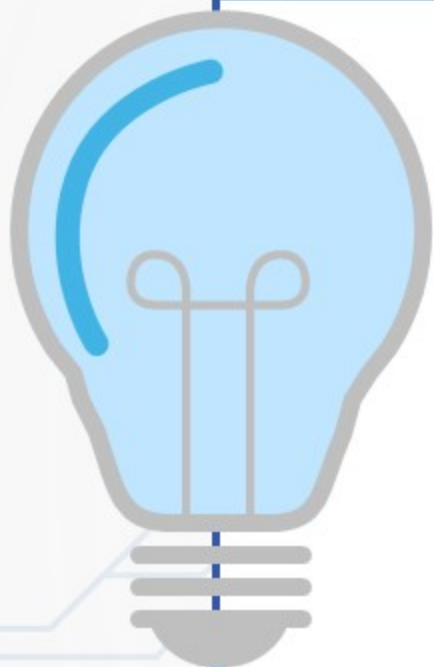
动态特性

当电压 V_G 由高变低，MOS管由导通转换为截止时，电源 V_{DD} 通过 R_D 向杂散电容 C_L 充电，充电时间常数 $\tau_1 = R_D C_L$ 。



当电压 V_D 由低变高，MOS管由截止转换为导通时，杂散电容 C_L 上的电荷通过 r_{DS} 进行放电，其放电时间常数 $\tau_2 \approx r_{DS} C_L$ 。

■ 动态特性



截止到导通的转换时间比由导通到截止的转换时间要短

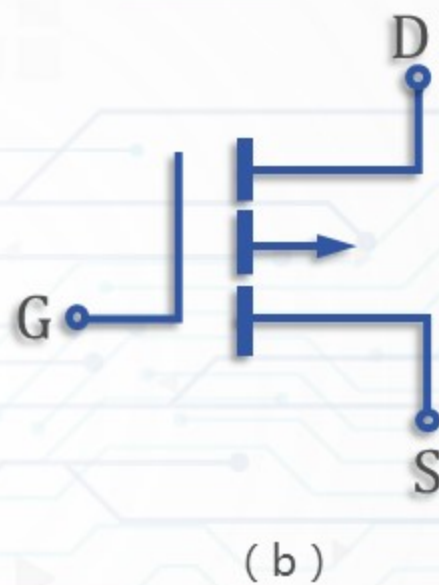
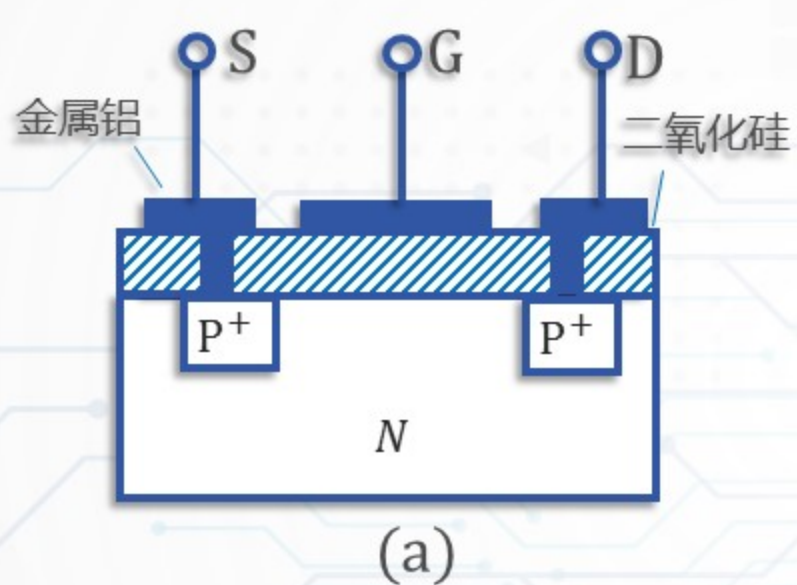


开关速度比晶体三极管的开关速度低



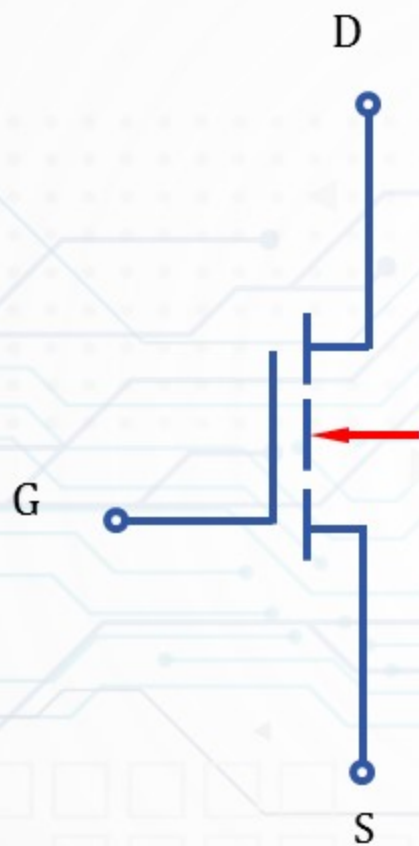
MOS管的充、放电时间较长

CMOS电路

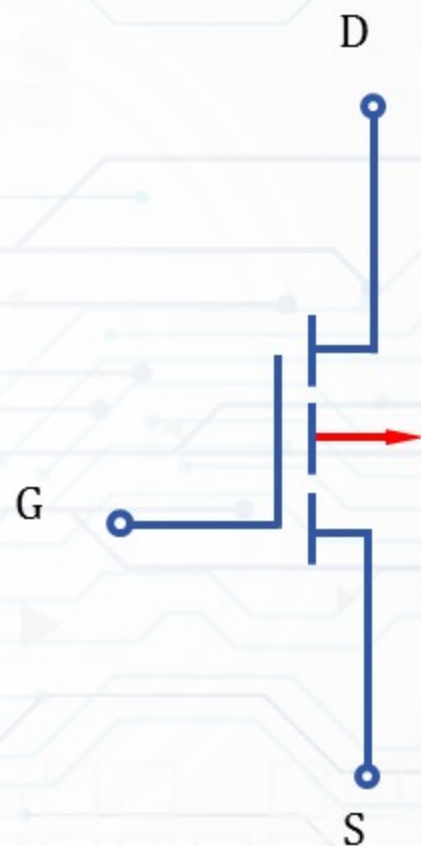


P沟道增强型MOS管

MOS晶体管



(a) NMOS



(b) PMOS

数字电路与逻辑设计

Digital circuit and logic design

谢谢，祝学习快乐！

主讲教师 | 于俊清

03