

**PONTIFÍCIA UNIVERSIDADE CATÓLICA DE MINAS GERAIS INSTITUTO DE CIÊNCIAS
EXATAS E INFORMÁTICA UNIDADE EDUCACIONAL PRAÇA DA LIBERDADE
Bacharelado em Engenharia de Software**

**Ian Asenjo Dominguez Cunha, Laura Lourdes Coutinho Rodrigues, Warley Leandro
dos Anjos**

Trabalho Prático III: Simulador de Instruções do MIPS

**Belo Horizonte
2020**

Ian Asenjo Dominguez Cunha, Laura Lourdes Coutinho Rodrigues, Warley Leandro dos Anjos

Trabalho Prático III: Simulador de Instruções do MIPS

Trabalho sobre Simulador de Instruções do MIPS,
apresentado como requisito parcial à aprovação na disciplina
Arquitetura de Computadores.

Professor: Pedro Henrique

**Belo Horizonte
2020**

SUMÁRIO

1. CATEGORIA

1.1. Unidade Lógica Aritmética

1.2. Banco de Registradores

1.3. Memória Principal

2. METODOLOGIA

3. CONSIDERAÇÕES FINAIS

REFERÊNCIAS

ANEXOS

1.Categoria

1.1 Unidade Lógica Aritmética

A Unidade Lógica Aritmética (ULA) é um componente do caminho de dados que realiza operações lógicas e aritméticas. Normalmente, a ULA recebe dois operandos como entrada, e uma entrada de controle que permite especificar qual operação deverá ser realizada.

Por esse motivo, a construção de uma ULA se baseia em dois fundamentos principais: o controle de fluxo de dados e a construção de circuitos que implementam operações.

Exemplos de operações realizadas pelo componente são lógica (AND,OR,NOT,XOR,NAND) e aritméticas (ADD, SUB, MULT,DIV).

1.2 Banco de Registradores

O componente Banco de Registradores é composto por um conjunto de registradores que são acessados de forma organizada. De uma maneira geral, podem ser executadas operações de leitura dos dados anteriormente gravados e de escrita de dados para modificar as informações internas.As informações que estão sendo processados em um determinado momento devem estar armazenadas no banco de registradores.

1.3 Memória Principal

Sua função é armazenar informações que são ou serão manipuladas pelo sistema para que elas possam ser recuperadas quando necessário.Existem duas únicas operações possíveis que podem ser realizadas em uma memória Load (LW) e Store (SW).

2. Metodologia

Para desenvolvimento do trabalho os grupo utilizou para comunicação as ferramentas Discord e Whatsapp, o desenvolvimento foi feito pelo Visual Studio Code, dispondo do recurso Live Share. As tarefas foram organizadas pelo Trello, em que um membro ficou responsável por auxiliar e o código fonte da aplicação está disponível no GitHub.

A linguagem utilizada para o desenvolvimento do trabalho foi Java, pois todos os integrantes já estão familiarizados com suas ferramentas.

3. Considerações Finais

Este trabalho faz parte de uma série que tem como objetivo final a construção de um simulador de uma máquina MIPS.

Foi implementado um programa que simula o funcionamento de uma máquina MIPS, dotada de Unidade Lógica e Aritmética, Banco de Registradores e Memória Principal.

Referências

https://www2.pcs.usp.br/~labdig/pdf/files_2014/banco-registradores.pdf

<http://www.dca.fee.unicamp.br/~tavares/courses/2015s2/ea773-3.pdf>

https://www.ic.unicamp.br/~pannain/mc722/aulas/arq_hp5.pdf

http://www.ic.uff.br/~boeres/slides_FAC/FAC-aula3.pdf

Anexos

<https://github.com/WarleyLeandro/simulador-de-instrucoes-MIPS>

Figura 1: Trello do time para organização

