ภาควิชาวิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

การทดลองที่ 1 ลอจิกเกต (Logic Gates)

วัตถุประสงค์

1. เพื่อให้นักศึกษาสามารถใช้งานเครื่องมือและอุปกรณ์ สำหรับการทดสอบวงจรดิจิทัลเบื้องต้นได้
2. เพื่อให้นักศึกษาเข้าใจการทำงานของไอซีลอจิกเกตพื้นฐาน
3. เพื่อให้นักศึกษาฝึกใช้งานโปรแกรมทูลช่วยการออกแบบวงจรดิจิตอลเป็น

บทนำ

Logisim : โปรแกรมจำลองการทำงานวงจรดิจิตอล

เป็นโปรแกรมที่ใช้ในการศึกษาและออกแบบวงจรดิจิตอล พัฒนาโดย Dr. Carl Burch สามารถใช้งานได้ง่าย, เป็นโปรแกรมที่ช่วยเรียนรู้และทดลองวงจรดิจิตอลที่นิยมใช้กันในมหาวิทยาลัยทั่วโลก ตัวโปรแกรมมีขนาดเล็กและทำงานโดยไม่จำเป็นที่จะต้องติดตั้งโปรแกรม สามารถ Download ได้จาก https://sourceforge.net/projects/circuit/

วิธีการใช้งาน (สามารถดูได้จาก https://youtu.be/mCkkM-V7NUY)

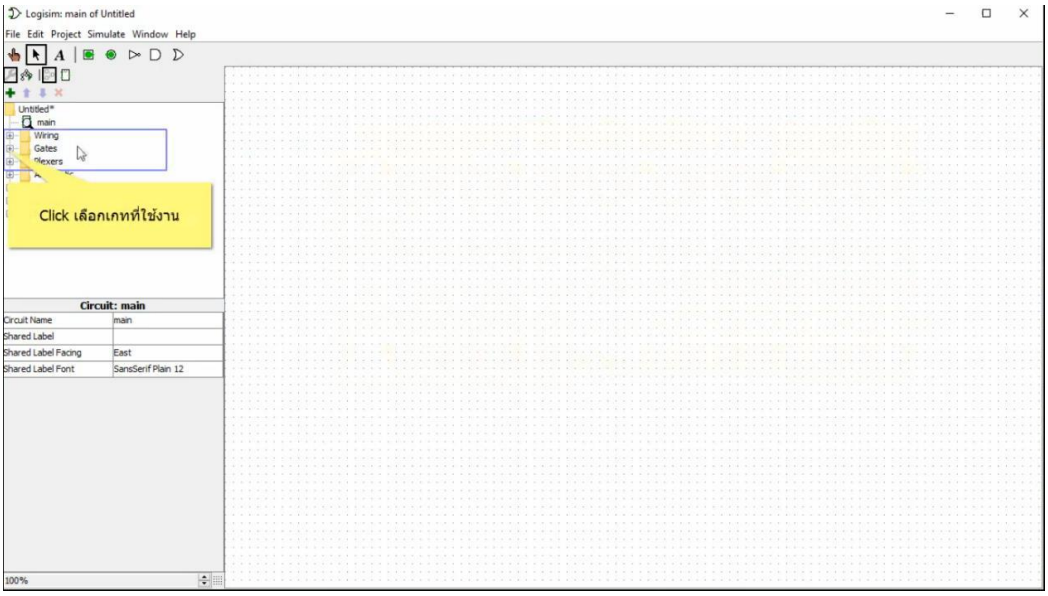
แบบที่ 1 ทดลองสร้างการทำงานวงจรที่สร้างขึ้น

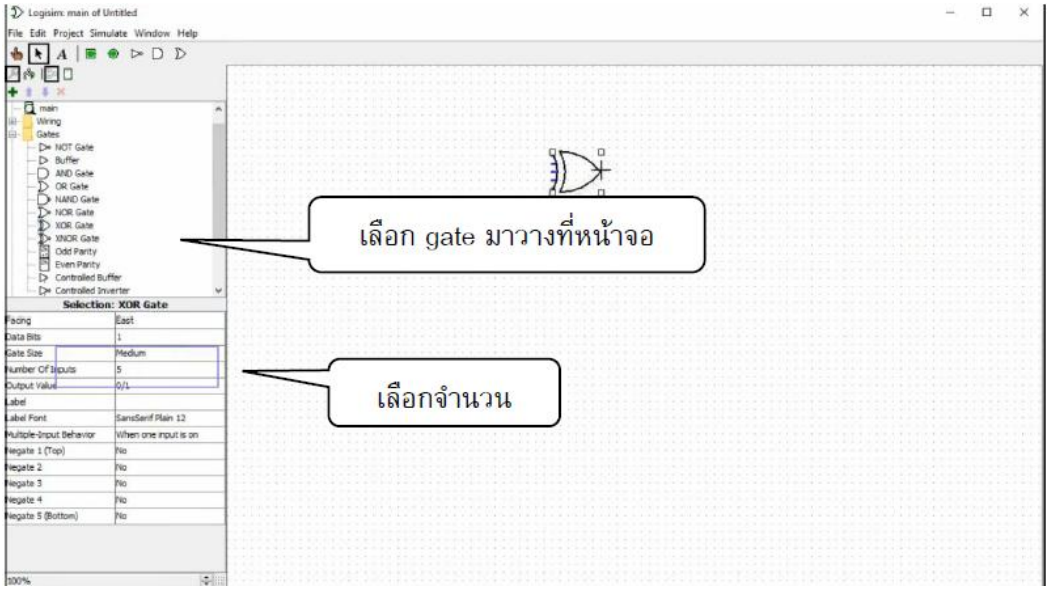
ส่วนที่ 1 : ทดลองการทำงานของวงจรที่สร้างขึ้น

วงจรที่ทดลองคือ Half adder circuit มี Truth table ตามข้างล่างนี้

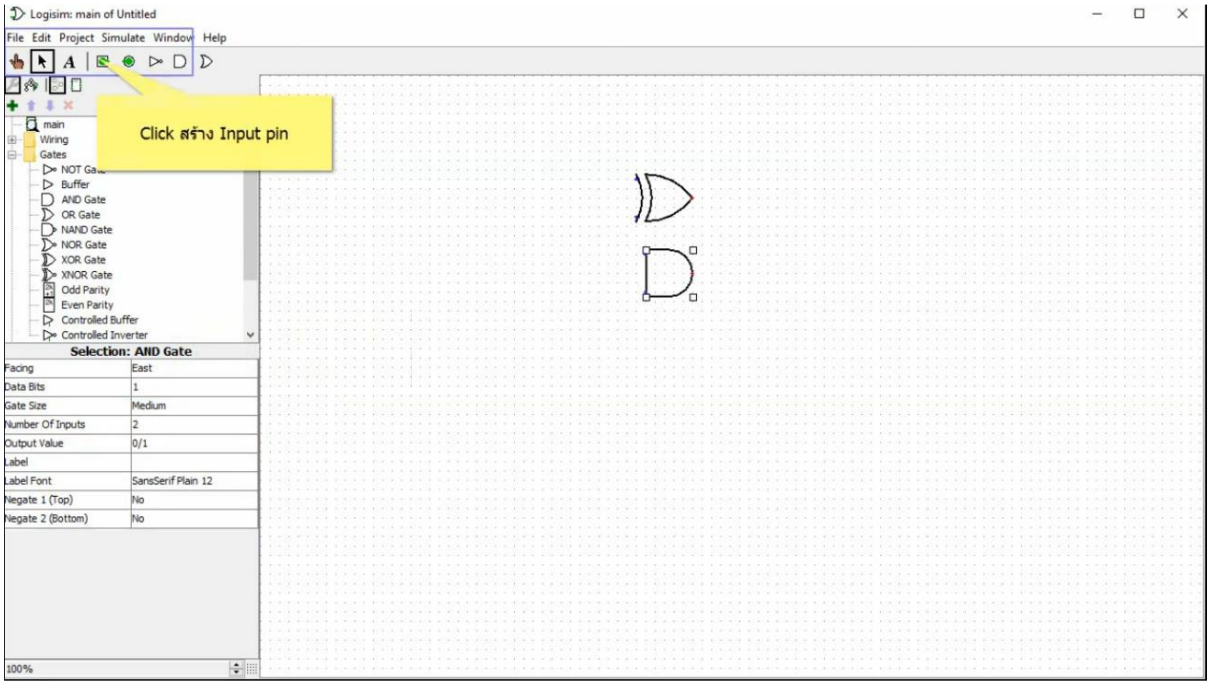
Input		Output	
A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

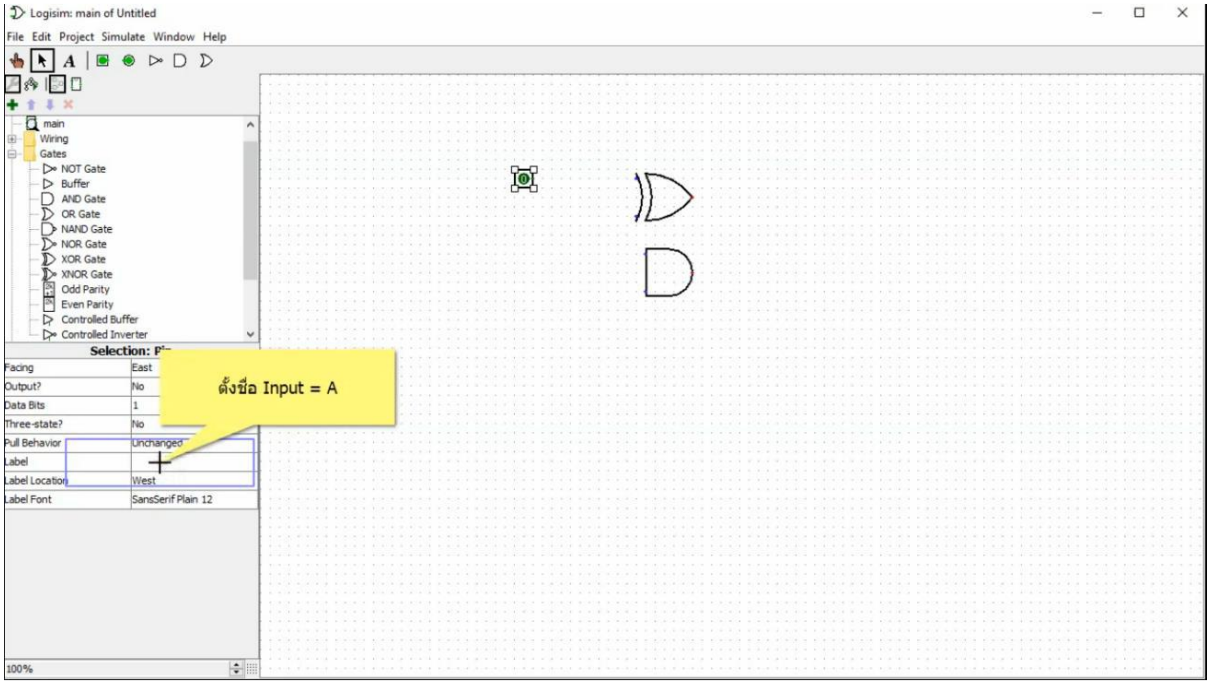
1.Click เลือก Gate ที่จะใช้งาน และนำมาวางที่หน้าจอ



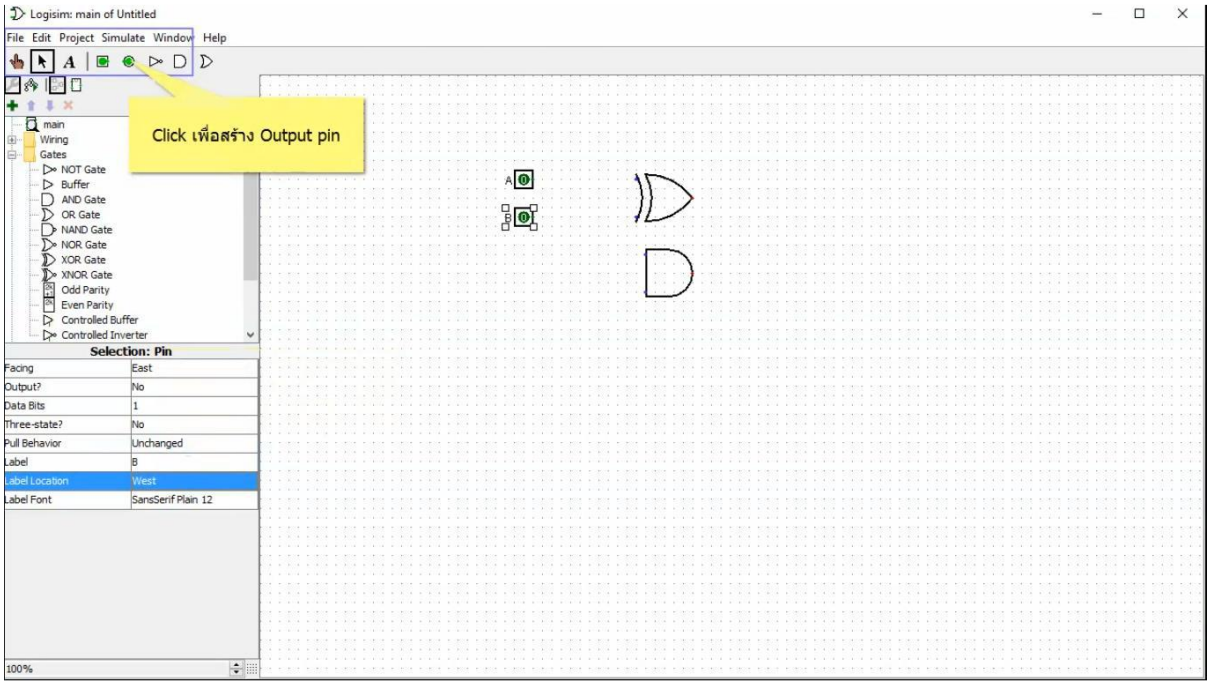


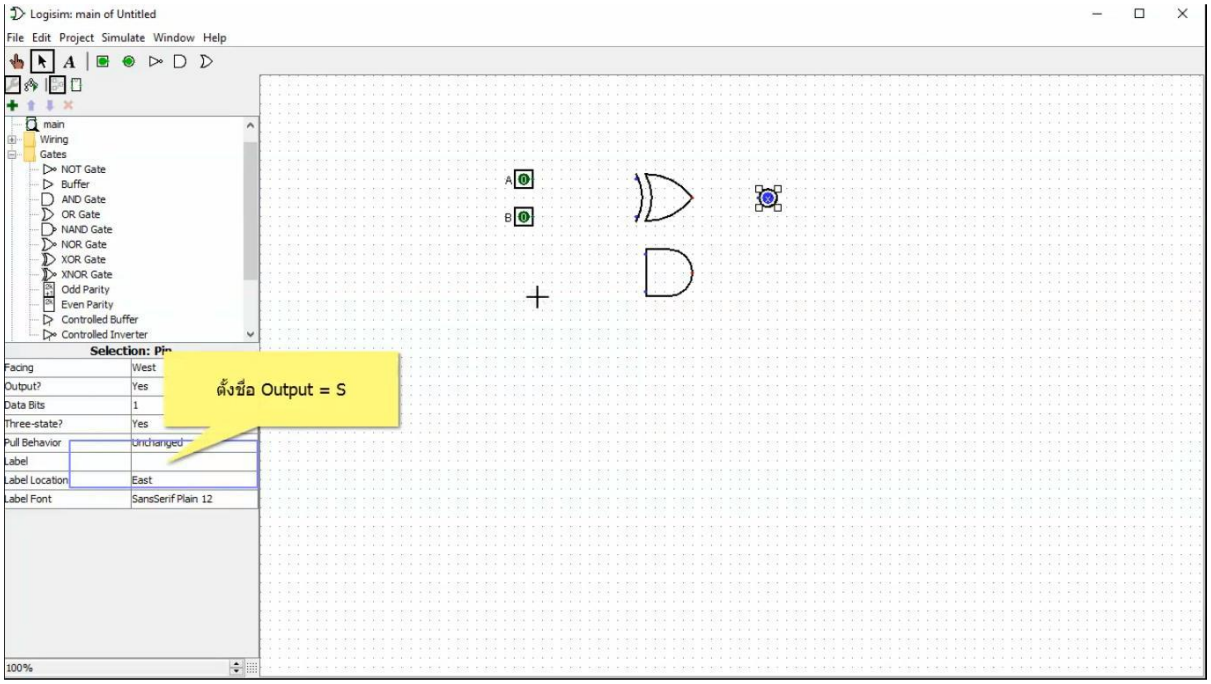
2.สร้าง input pin และตั้งชื่อ



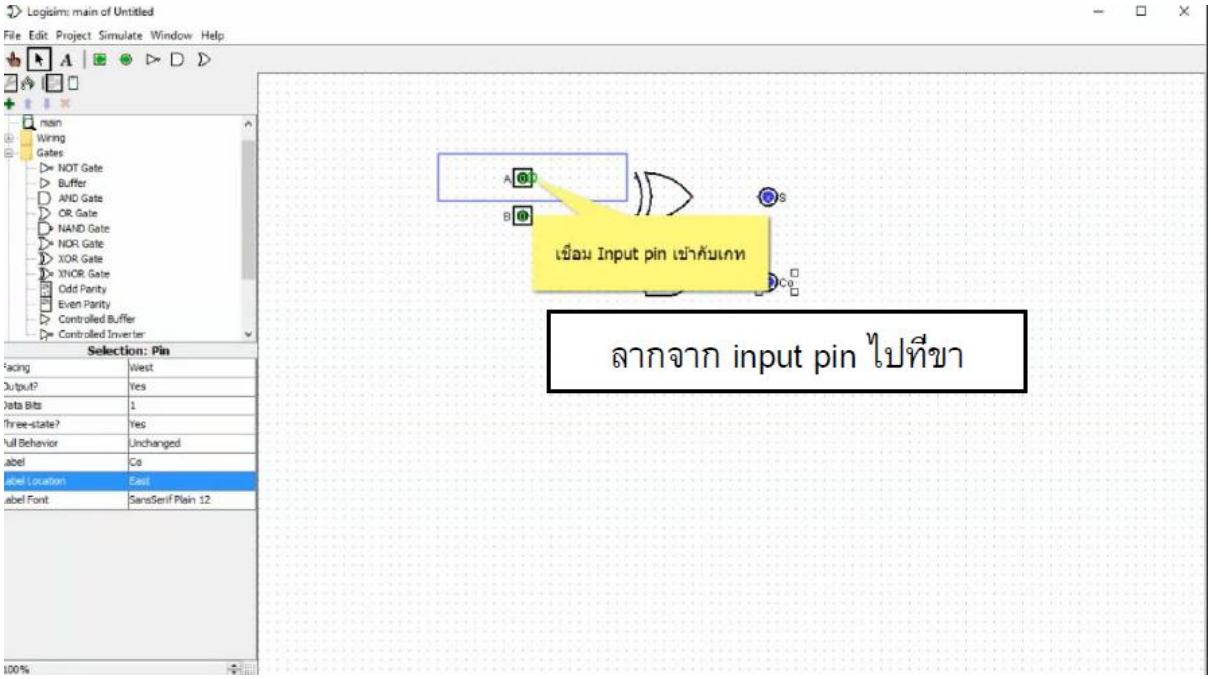


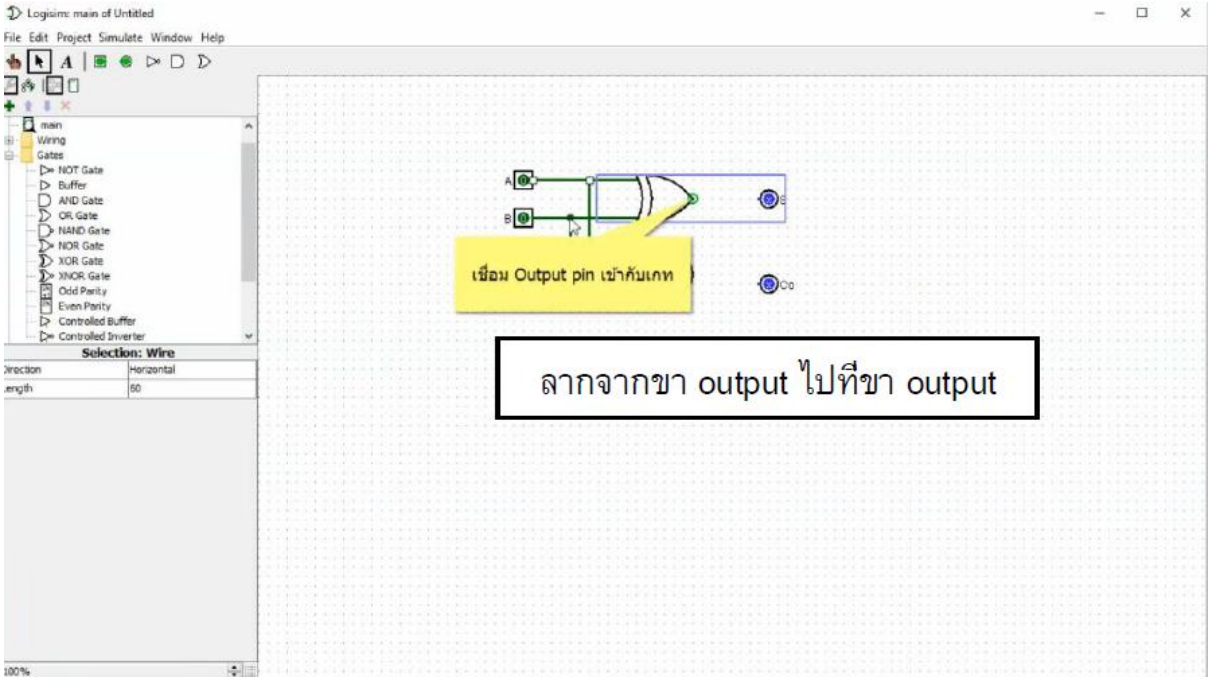
3.สร้าง output pin และตั้งชื่อ



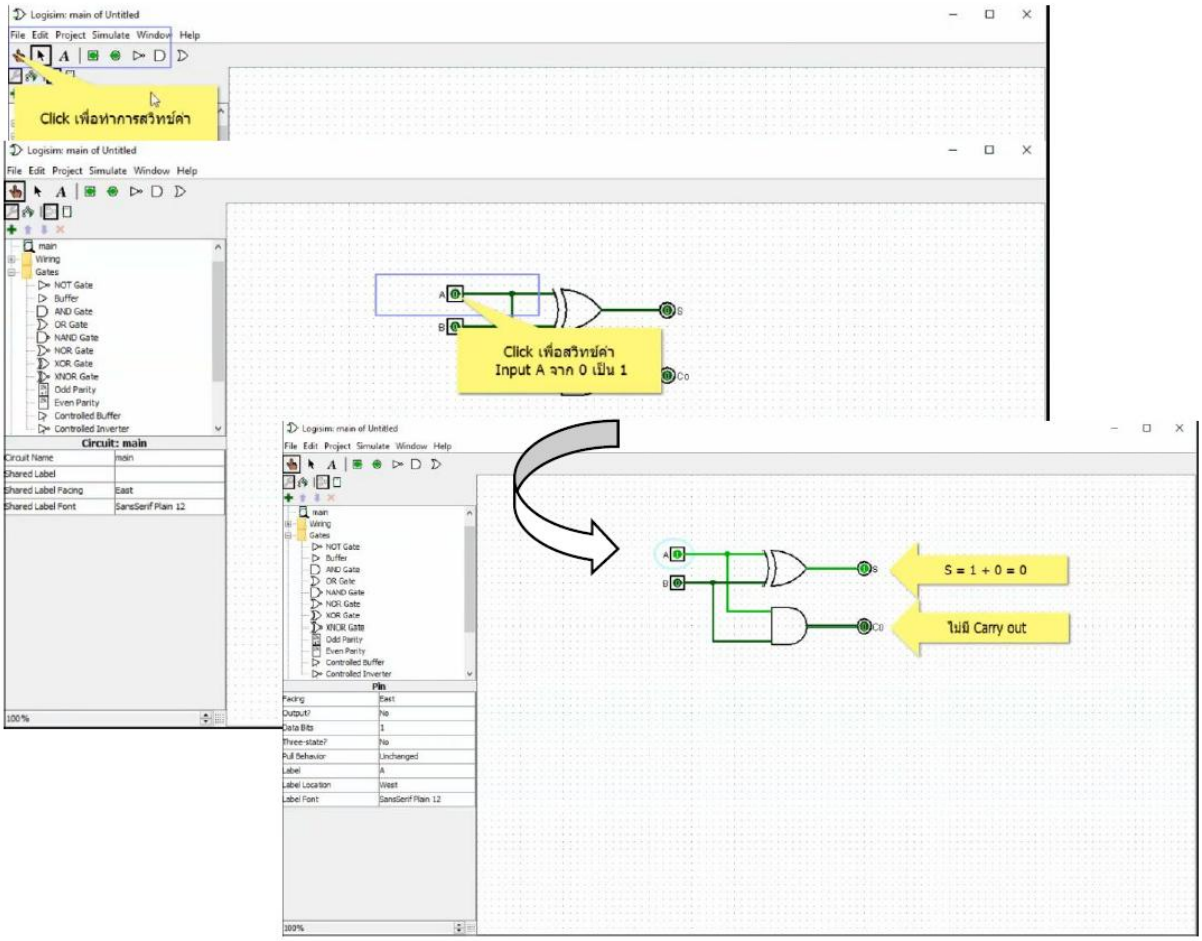


4.เชื่อม input เข้า gate และ output ออกจาก gate





5.Click เพื่อทำการสวิตช์ค่า



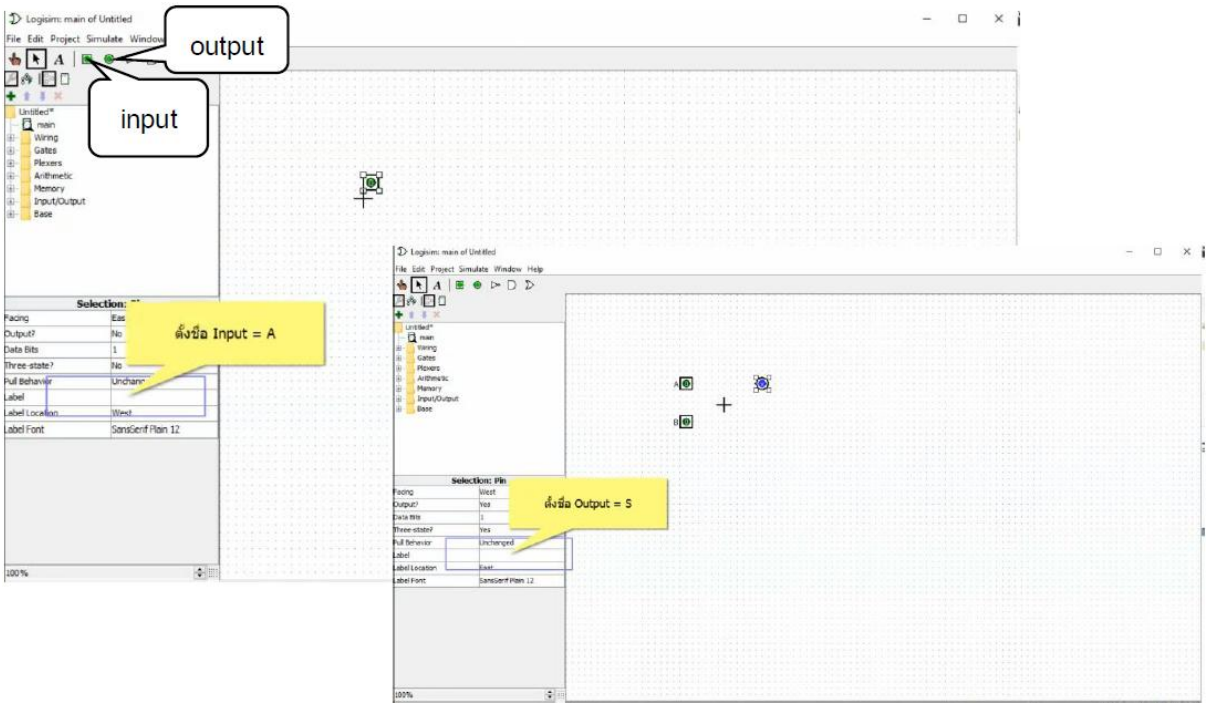
แบบที่ 2 ให้ Logisim สร้างวงจรจาก Truth Table ที่กำหนดมา

ส่วนที่ 2 : ให้ Logisim สร้างวงจรจาก Truth table ที่ต้องการ

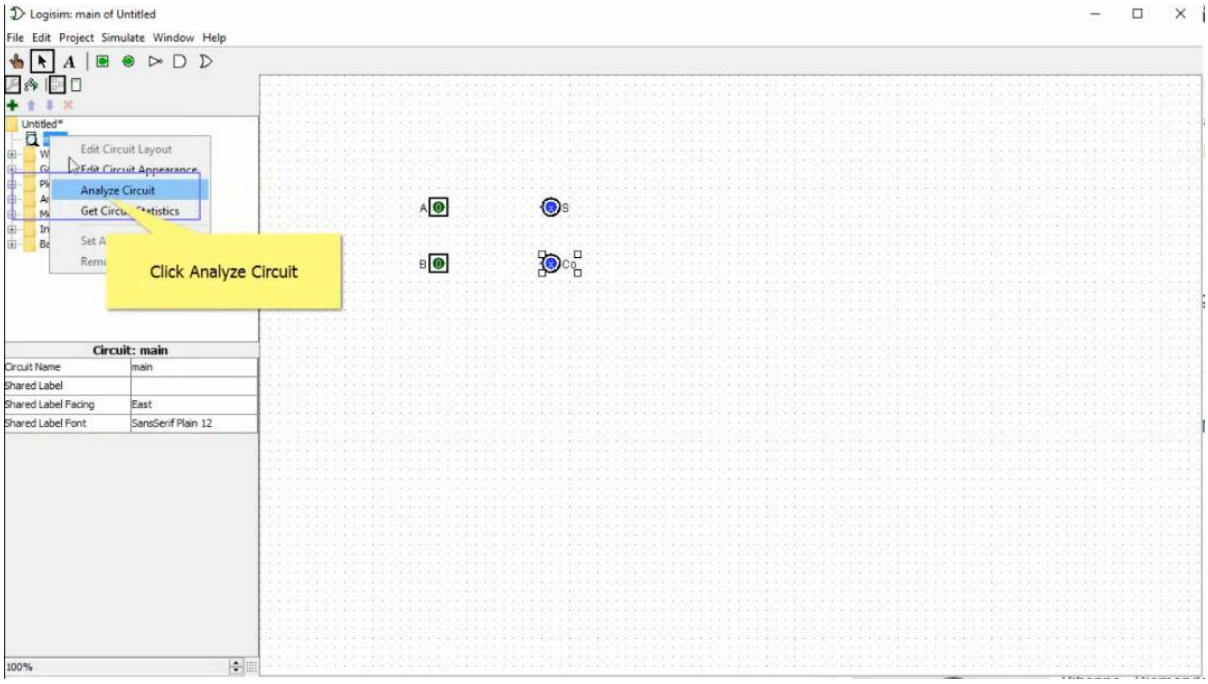
วงจรที่ทดลองคือ Half adder circuit มี Truth table ตามข้างล่างนี้

Input		Output	
A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

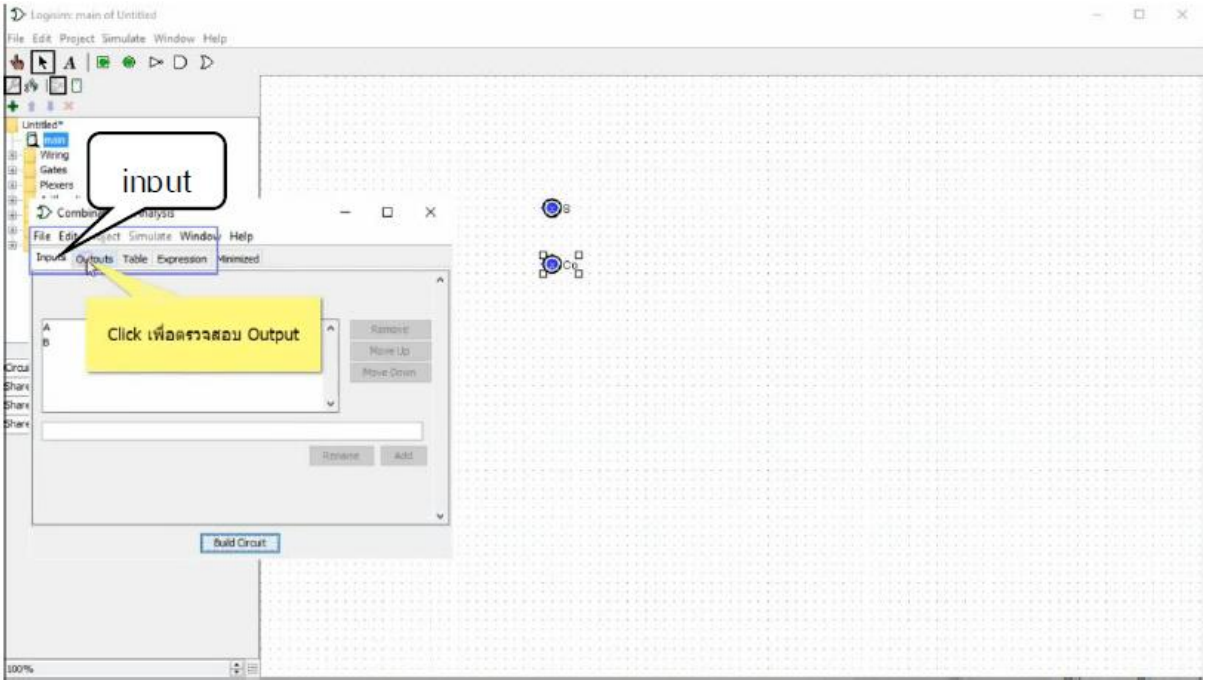
1. สร้าง input pin, output pin และตั้งชื่อ



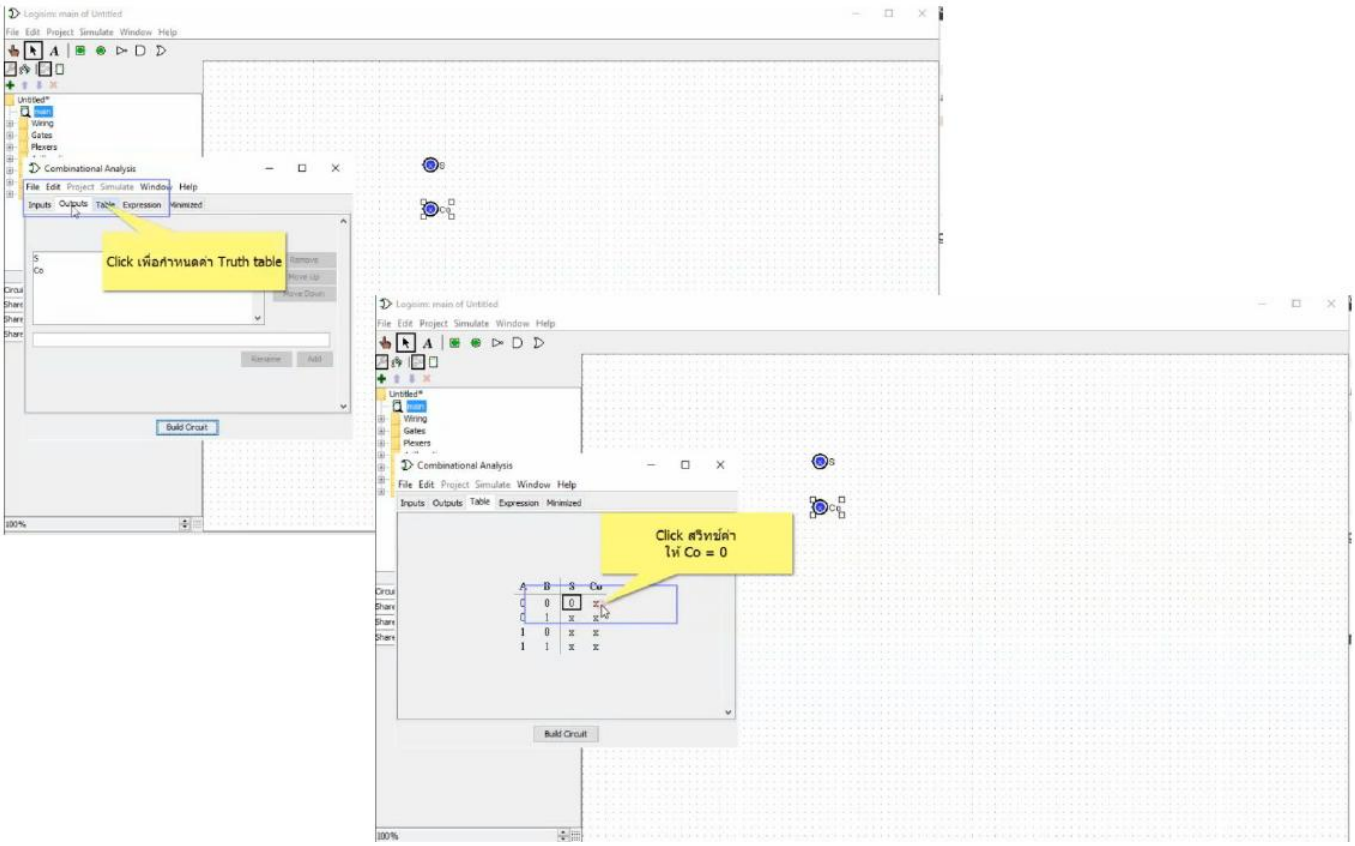
2. Click ขวาที่ main และเลือก analyze circuit



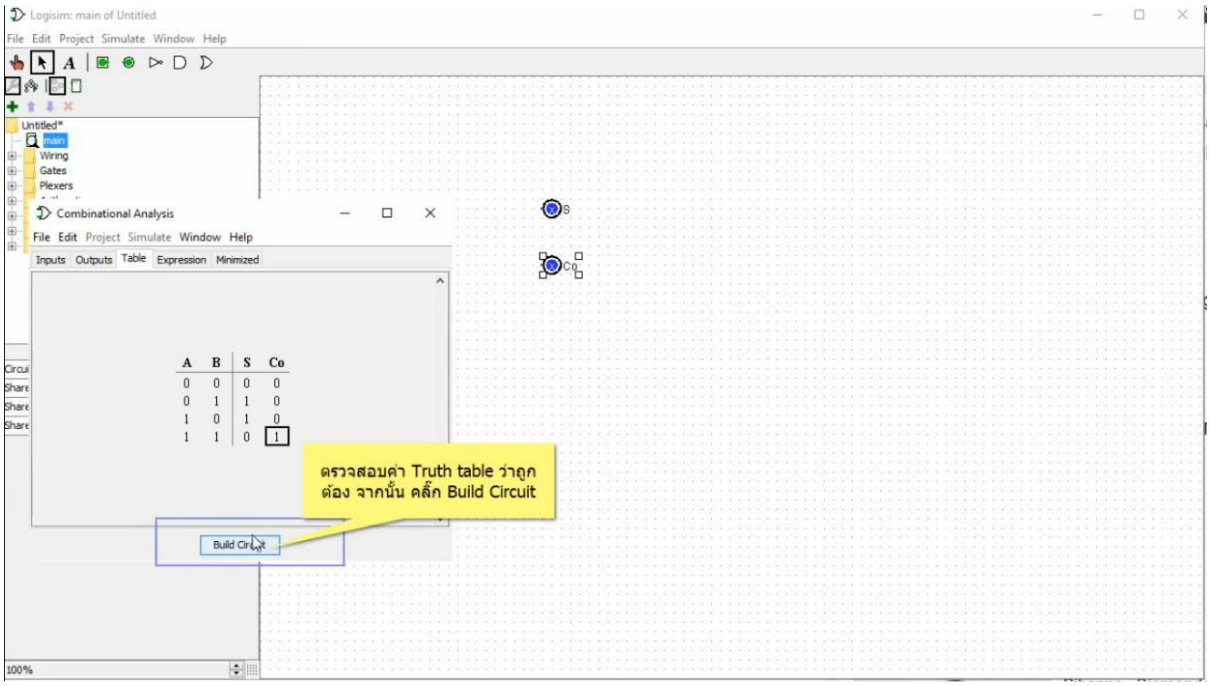
3. Click เพื่อตรวจสอบค่า input และ output

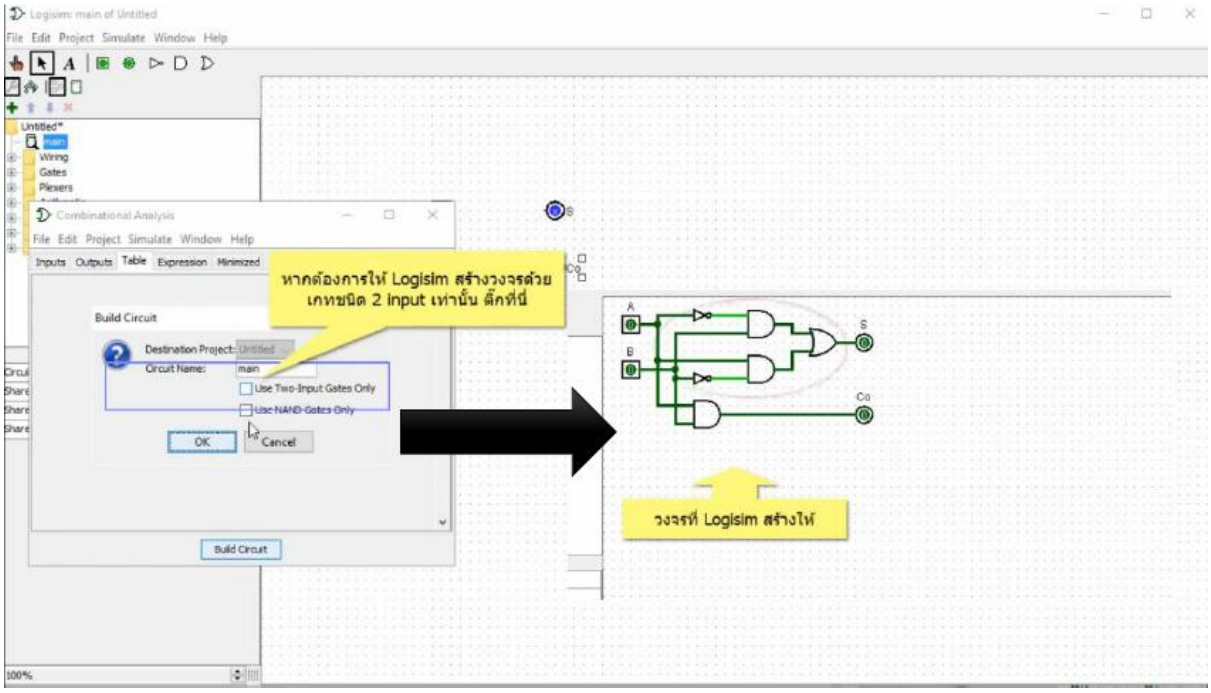


4. Click เพื่อกำหนดค่า table ให้ครบทุกตัว



5.กด build circuit และเลือกรูปแบบ gate ที่ต้องการใช้ จากนั้นกด ok จะได้วงจรออกมา




Logisim: main of Untitled
File Edit Project Simulate Window Help
Untitled*
Main
Wiring
Gates
Plexers
Combinational Analysis
File Edit Project Simulate Window Help
Inputs Outputs Table Expression Minimized
หากต้องการให้ Logisim สร้างวงจรด้วย
เกทชนิด 2 input เท่านั้น ติ๊กที่นี่
Build Circuit
Destination Project: Untitled
Circuit Name: main
Use Two-Input Gates Only
Use NAND Gates Only
OK
Cancel
Build Circuit
A
B
S
Co
วงจรที่ Logisim สร้างให้
100%

ในการทดลองนี้นักศึกษาจะได้ฝึกการใช้งานเครื่องมือและรู้จักกับอุปกรณ์ไอซีลอจิกเกตเบื้องต้น โดยเครื่องมือที่ใช้คือ ลอจิกเทรนเนอร์ (Logic Trainer) สำหรับไอซีลอจิกเกตที่ใช้ทดลองเป็นชนิด AND, OR, NOT (Inverter), XOR และ NAND

รูปที่ 1 ลอจิกเทรนเนอร์

Logic Trainer

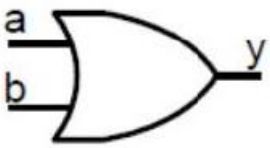
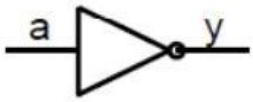
1. **Power Supply** เป็นส่วนจ่ายแรงดันให้กับอุปกรณ์ที่ใช้ในการทดลอง แรงดันที่จ่ายมี 4 ระดับคือ +5V, -5V, +12V และ -12V ส่วน 0V คือ Ground (GND) สำหรับในการทดลองนี้เราใช้แรงดัน **<u>+5V เท่านั้น</u>** หากในวงจรที่นักศึกษากำลังต่อเกิดการลัดวงจร วงจรป้องกันจะทำงาน ดวงไฟโอเวอร์โหลด (Overload) จะสว่างขึ้น นักศึกษาต้องรีบปลดสายจากวงจรที่เชื่อมต่อกับ Power Supply แล้วกดปุ่มรีเซ็ต (Reset) หรือปิดเครื่องแล้วเปิดใหม่ แล้วตรวจหาสาเหตุที่ทำให้เกิดการลัดวงจร
2. **Logic Switch** เป็นส่วนที่ใช้ป้อนอินพุตให้กับวงจรลอจิกประกอบด้วยสวิตช์โยกและดวงไฟแสดงสถานะจำนวน 8 หลัก จาก 0 ถึง 7
    - โยกสวิตช์ไปที่ ON เพื่อป้อนอินพุตลอจิก “1” (แรงดัน 5V) ให้กับวงจรโดยไฟแสดงสถานะสีแดงจะสว่าง
    - โยกสวิตช์ไปที่ OFF เพื่อป้อนอินพุตลอจิก “0” (แรงดัน 0V) ให้กับวงจรโดยไฟแสดงสถานะสีเขียวจะสว่าง

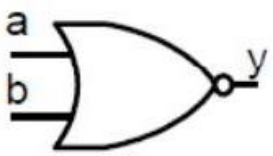
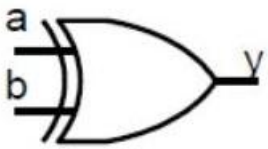
3. **Logic Monitor** เป็นส่วนที่ใช้ตรวจสอบค่าลอจิก โดยใช้หลอดไดโอดเปล่งแสง (LED) จำนวน 8 หลอดสำหรับแสดงผล

- หาก LED สว่างเป็นสีแดง ผลลัพธ์คือลอจิก “1”
- หาก LED สว่างเป็นสีเขียว ผลลัพธ์คือลอจิก “0”
- หาก LED ไม่ติด หมายถึงไม่มีแรงดัน

ไอซีลอจิกเกต

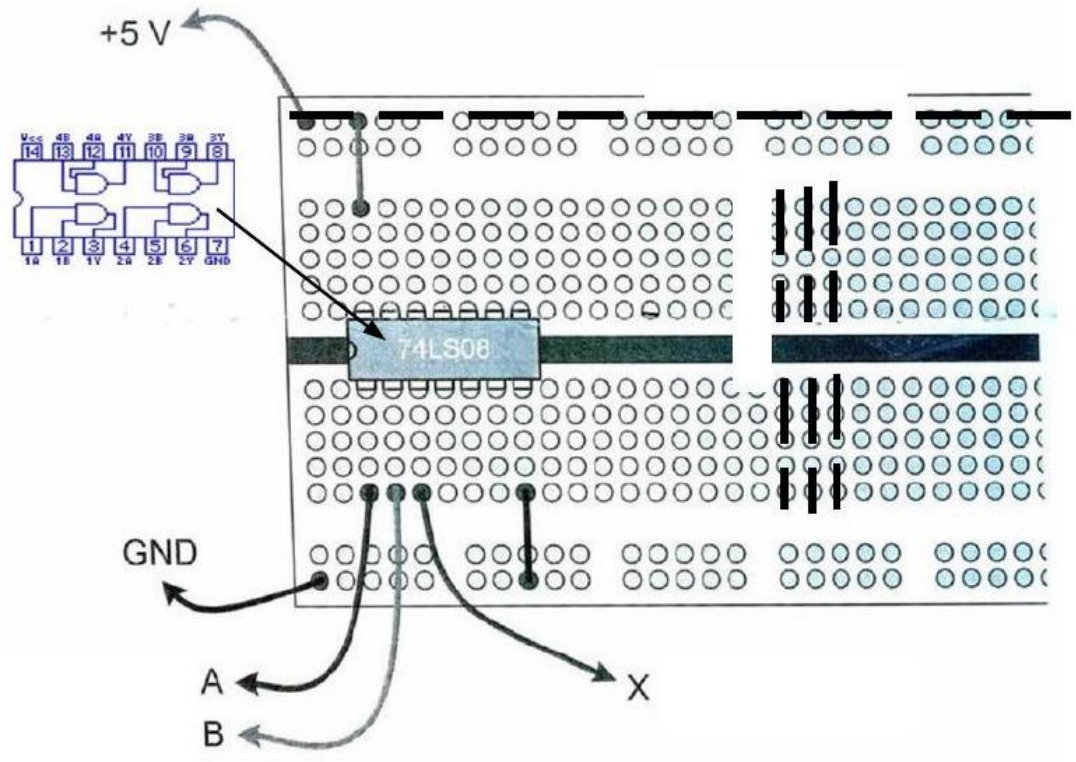
ภายในไอซีลอจิกเกตจะบรรจุเกตต่างๆ ได้แก่ AND, OR, NOT และ XOR เป็นต้นโดยไอซีลอจิกเกตมีมากมายหลายชนิดและหลากหลายแบบ ในการทดลองนี้จะให้นักศึกษารู้จักไอซีลอจิก 6 ชนิดคือ

ลำดับ	สัญลักษณ์/เบอร์ไอซี	Truth Table	รายละเอียด
1	 7408	a b | y 0 0 | 0 0 1 | 0 1 0 | 0 1 1 | 1	**AND gate** จากรูปมีสองอินพุต หนึ่งเอาต์พุตลักษณะของเอาต์พุตมีค่าเป็น “1” ก็ต่อเมื่ออินพุตทั้งหมดเป็น “1” เท่านั้น กรณีอื่นๆ ค่าเอาต์พุตเป็น “0”
2	 7432	a b | y 0 0 | 0 0 1 | 1 1 0 | 1 1 1 | 1	**OR gate** จากรูปมีสองอินพุต หนึ่งเอาต์พุต ลักษณะของเอาต์พุตมีค่าเป็น “0” ก็ต่อเมื่ออินพุตทั้งหมดเป็น “0” เท่านั้น กรณีอื่นๆ ค่าเอาต์พุตเป็น “1”
3	 7404	a | y 0 | 1 1 | 0	**NOT gate** หรือ Inverter มีหนึ่งอินพุต หนึ่งเอาต์พุต ผลลัพธ์ของเอาต์พุตเป็นส่วนกลับจากอินพุต
4	 7400	a b | y 0 0 | 1 0 1 | 1 1 0 | 1 1 1 | 0	**NAND gate** ลักษณะของสัญลักษณ์คล้ายกับ AND gate แต่ทางด้านเอาต์พุตเสมือนมี NOT gate เชื่อมต่ออยู่ภายในดังนั้นเอาต์พุตที่ได้มีลักษณะเป็นส่วนกลับของ AND gate

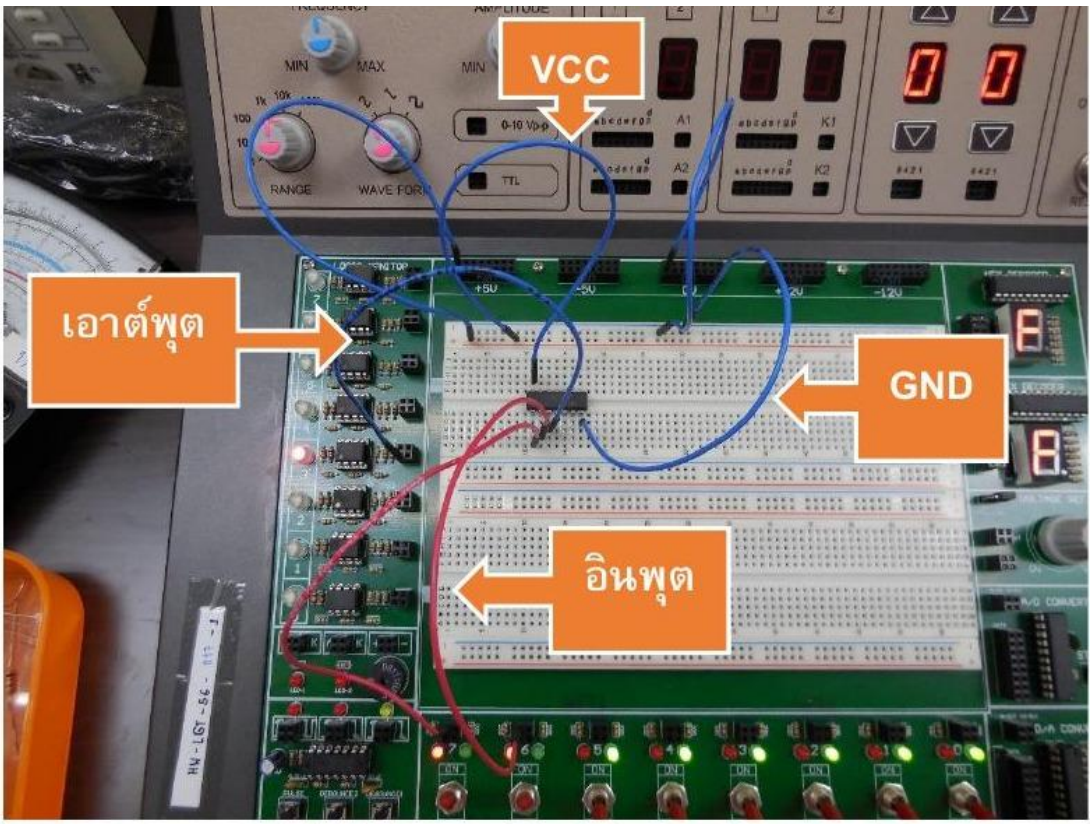
ลำดับ	สัญลักษณ์/เบอร์ไอซี	Truth Table	รายละเอียด
5	 7402	a b y 0 0 1 0 1 0 1 0 0 1 1 0	**NOR gate** ลักษณะของสัญลักษณ์คล้ายกับ OR gate แต่ทางด้านเอาต์พุตเสมือนมี NOT gate เชื่อมต่ออยู่ภายใน ดังนั้นเอาต์พุตที่ได้มีลักษณะเป็นส่วนกลับของ OR gate
6	 7486	a b y 0 0 0 0 1 1 1 0 1 1 1 0	**XOR gate** ย่อมาจาก Exclusive-OR gate ในรูปมีสองอินพุต หนึ่งเอาต์พุต ลักษณะของเอาต์พุตมีค่าเป็น “1” ก็ต่อเมื่ออินพุตไม่เข้าพวก และค่าเอาต์พุตเป็น “0” เมื่ออินพุตทุกตัวเป็น “0” ทั้งหมด หรืออินพุตทุกตัวเป็น “1” ทั้งหมด

<u>ข้อควรทราบ</u>

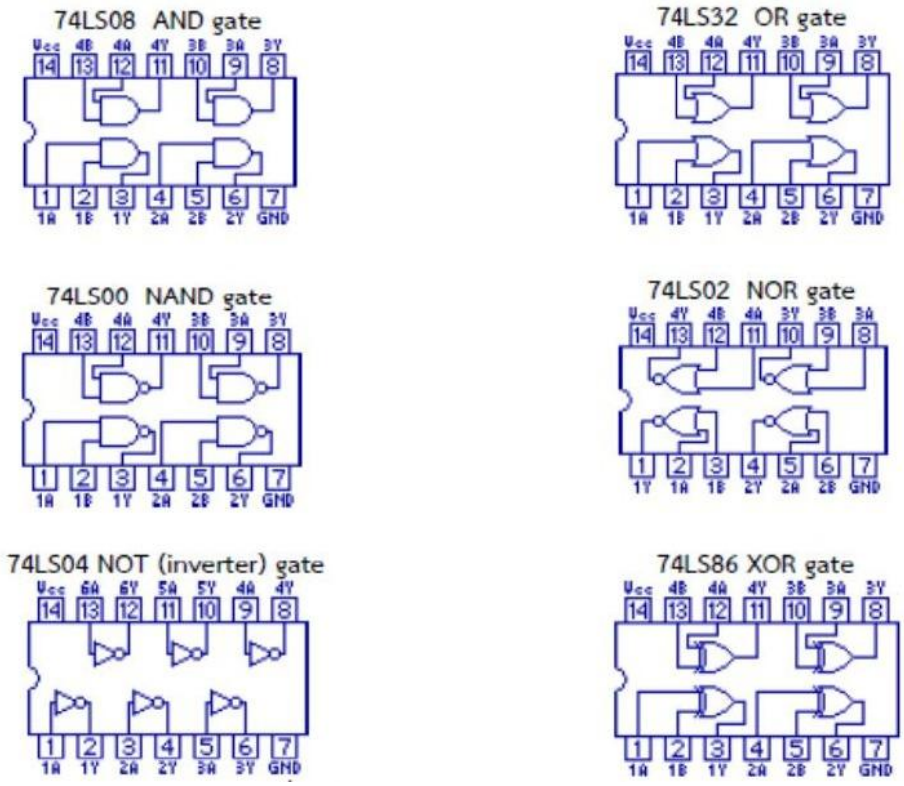
1. ก่อนลงมือทดลองต้องตรวจสอบความสมบูรณ์ด้านความปลอดภัยและการทำงานของอุปกรณ์และไอซีเสมอ!
2. ขา VCC รับแรงดันที่ป้อนให้แก่ไอซีขนาด +5V ส่วนขา GND เป็นขากราวด์ต่อกับ 0V หากต่อสลับขั้วไอซีอาจพังเสียหาย
3. ระดับลอจิก “0” (Low) มีแรงดันช่วง 0-0.5 V และระดับลอจิก “1” (Hi) มีแรงดันช่วง 2.5-5 V
4. การเชื่อมต่อวงจรบนโพรโตบอร์ดมีแนวการเชื่อมต่อในแนวตั้งกับแนวนอน สังเกตจากรูปที่ 2
5. ก่อนการต่อสายต้องตรวจสอบให้แน่ใจว่า ไอซีลอจิกเกตที่ใช้เป็นชนิดใด ขาหนึ่งอยู่ทิศทางใด โดยตรวจสอบได้จากรูปที่ 2 รูปที่ 3 และรูปที่ 4
6. การถอดไอซีออกจากโพรโตบอร์ดให้ใช้ไขควงงัดด้านข้างของไอซีอย่างระมัดระวังเพื่อป้องกันขาไอซีชำรุดและอุบัติเหตุบาดเจ็บจากขาไอซีทิ่มแทง
7. เมื่อนักศึกษาทดลองข้อใดสำเร็จถูกต้อง จึงให้อาจารย์ตรวจสอบการทำงานของวงจรและเซ็นใบตรวจซึ่งอยู่ท้ายเอกสารนี้



รูปที่ 2 ไดอะแกรมแสดงตัวอย่างการต่อวงจร



รูปที่ 3 แสดงตัวอย่างการต่อวงจร



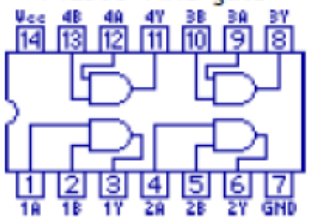
รูปที่ 4 โครงสร้างภายในของไอซีลอจิกเกต

<u>การทดลอง Logic gates</u>

1. ให้นักศึกษาอ่านคู่มือ Logic Trainer และ Logisim ให้เข้าใจก่อนเริ่มทำการทดลอง
2. ให้นักศึกษาอ่านการทดลองทุกข้อก่อน แล้วคำนวณผลลัพธ์ที่น่าจะเกิดขึ้นตามทฤษฎีก่อนทำการทดลอง
3. ให้นักศึกษาต่อวงจรตามรูปด้านล่าง ภายในไอซีลอจิกเกตตัวนี้มี AND gate จำนวน 4 ชุด นักศึกษาสามารถใช้ชุดใดก็ได้ โดยนักศึกษาต้องป้อนอินพุตที่ขา a และ b แล้วตรวจสอบค่าเอาต์พุตที่ขา y เมื่อต่อวงจรเสร็จให้ตรวจสอบความถูกต้องและบันทึกผลการทดลองลงตารางด้านล่าง

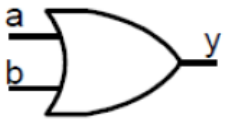
7408

74LS08 AND gate



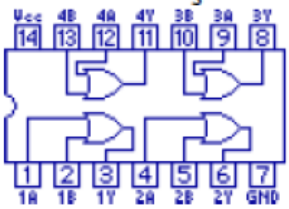
Input		Output (Logic Trainer)	Output (Logisim)
a	**b**	$Y_{logic\ trainer}$	$Y_{logisim}$
0	0	0	0
0	1	0	0
1	0	0	0
1	1	1	1

4. ให้นักศึกษาต่อวงจรแบบเดียวกับการทดลองที่ 1 แต่เปลี่ยน AND gate เป็นเกตอื่นๆ เมื่อต่อวงจรเสร็จให้ตรวจสอบความถูกต้องและบันทึกผลการทดลองลงตารางด้านล่าง



7432

74LS32 OR gate



Input		Output (Logic Trainer)	Output (Logisim)
a	**b**	$Y_{logic\ trainer}$	$Y_{logisim}$
0	0	0	0
0	1	1	1
1	0	1	1
1	1	1	1

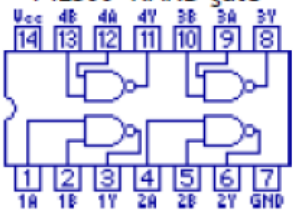
7404

74LS04 NOT (inverter) gate

Input	Output (Logic Trainer)	Output (Logisim)
a	$Y_{logic\ trainer}$	$Y_{logisim}$
0	1	1
1	1	1

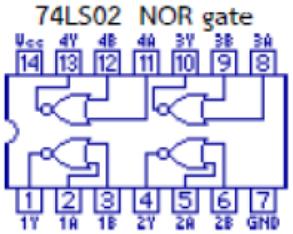
7400

74LS00 NAND gate



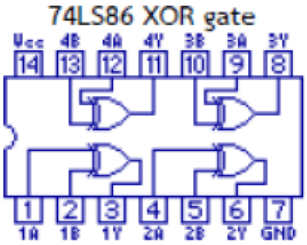
Input		Output (Logic Trainer)	Output (Logisim)
a	**b**	$Y_{logic\ trainer}$	$Y_{logisim}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

7402



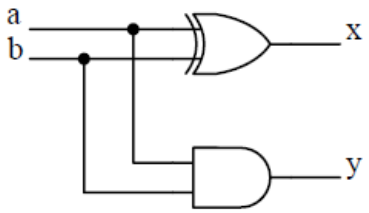
Input		Output (Logic Trainer)	Output (Logisim)
a	**b**	$Y_{logic\ trainer}$	$Y_{logisim}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

7486



Input		Output (Logic Trainer)	Output (Logisim)
a	**b**	$Y_{logic\ trainer}$	$Y_{logisim}$
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

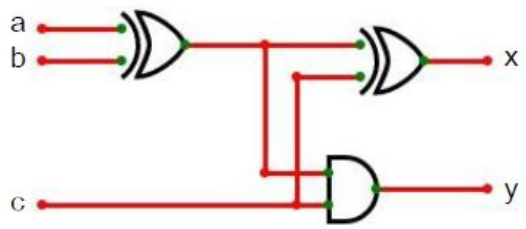
5. ให้นักศึกษาต่อวงจรดังรูปด้านล่าง ซึ่งประกอบด้วยไอซีลอจิกเกตสองตัวเบอร์ 74LS86 กับ 74LS08 ทั้งนี้ต้องพิจารณาจากโครงสร้างภายในจากรูปที่ 4 เพื่อสร้างวงจรขึ้นเอง โดยนักศึกษาต้องป้อนอินพุตที่ขา a และ b แล้วบันทึกค่าเอาต์พุตที่ขา x และ y เมื่อต่อวงจรเสร็จให้ตรวจสอบความถูกต้องและบันทึกผลการทดลองลงตารางด้านล่างแล้วเรียกให้ตรวจ



74LS86 ต่อกับ 74LS08

Input		Output (Logic Trainer)		Output (Logisim)	
a	**b**	**x**	**y**	**x**	**y**
0	0	0	0	0	0
0	1	1	0	1	0
1	0	1	0	1	0
1	1	0	1	0	1

6. ให้นักศึกษาต่อวงจรดังรูปด้านล่าง นักศึกษาจะต้องดูโครงสร้างและเบอร์ไอซีจากรูปที่ 4 โดยนักศึกษาต้องป้อนอินพุตที่ขา a, b และ c แล้วบันทึกค่าเอาต์พุตที่ขา x และ y เมื่อต่อวงจรเสร็จ ให้ตรวจสอบความถูกต้องและบันทึกผลการทดลองลงตารางด้านล่าง

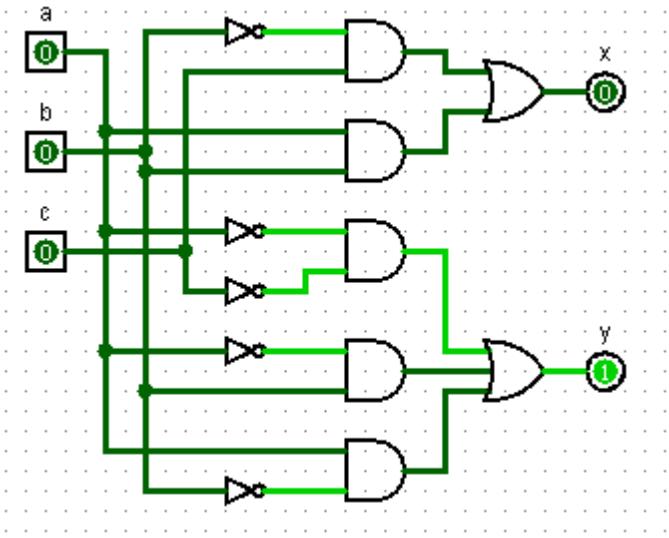


Input			Output (Logic Trainer)		Output (Logisim)	
a	b	c	x	y	x	y
0	0	0	0	0	0	0
0	0	1	1	0	1	0
0	1	0	1	0	1	0
0	1	1	0	1	0	1
1	0	0	1	0	1	0
1	0	1	0	1	0	1
1	1	0	0	0	0	0
1	1	1	1	0	1	0

6.1 ใช้ไอซีเบอร์อะไรบ้างในการสร้างวงจร

7486, 7400

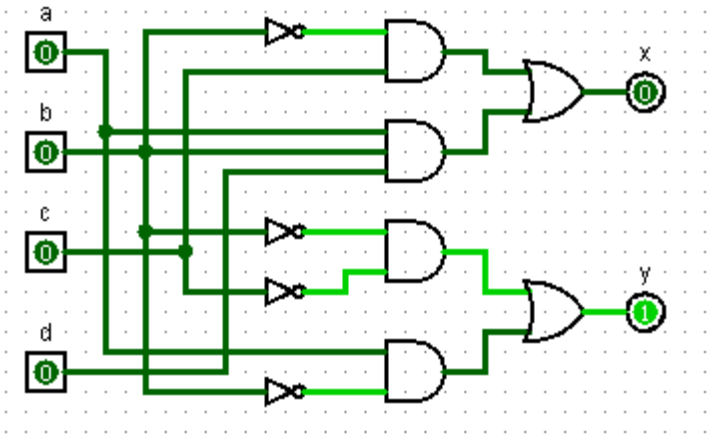
7. ให้นักศึกษาต่อวงจรดังรูปด้านล่าง ****โดยใช้ ‘Logisim’ หรือ ‘Logic Trainer’ เท่านั้น**** และบันทึกผลตามตาราง



a.

ภาพที่ 7.1

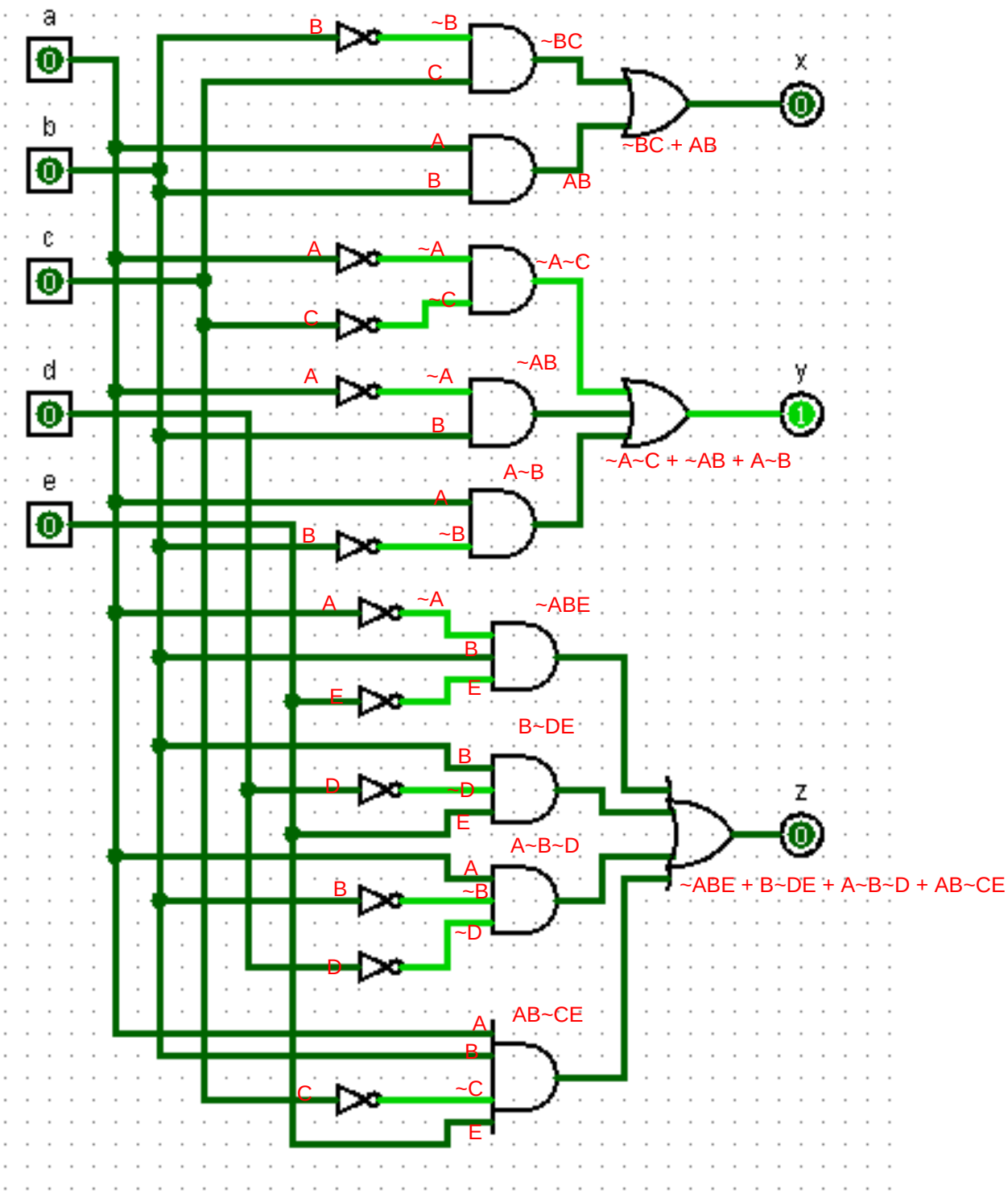
Input			Output	
a	b	c	x	y
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	1
1	0	0	0	1
1	0	1	1	1
1	1	0	1	0
1	1	1	1	0



b.

ภาพที่ 7.2

Input				Output	
a	b	c	d	x	y
0	0	0	0	0	1
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	0
0	1	0	0	0	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	0	0
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	1	1
1	0	1	1	1	1
1	1	0	0	0	0
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	1	0


a
b
c
d
e
x
y
z
B
~B
C
~BC
A
B
AB
~BC + AB
A
~A
C
~C
~A~C
A
~A
B
~AB
~A~C + ~AB + A~B
A
~B
A~B
A
~A
B
E
E
~ABE
B
D
~D
E
B~DE
A
B
~B
~D
D
A~B~D
~ABE + B~DE + A~B~D + AB~CE
A
B
C
~C
E
AB~CE

c.

ภาพที่ 7.3

Input					Output		
a	b	c	d	e	x	y	z
0	0	0	0	0	0	1	0
0	0	0	0	1	0	1	0
0	0	0	1	0	0	1	0
0	0	0	1	1	0	1	0
0	0	1	0	0	1	0	0
0	0	1	0	1	1	0	0
0	0	1	1	0	1	0	0
0	0	1	1	1	1	0	0
0	1	0	0	0	0	1	1
0	1	0	0	1	0	1	1
0	1	0	1	0	0	1	1
0	1	0	1	1	0	1	0
0	1	1	0	0	0	1	1
0	1	1	0	1	0	1	1
0	1	1	1	0	0	1	1
0	1	1	1	1	0	1	0
1	0	0	0	0	0	1	1
1	0	0	0	1	0	1	1
1	0	0	1	0	0	1	0
1	0	0	1	1	0	1	0
1	0	1	0	0	1	1	1
1	0	1	0	1	1	1	1
1	0	1	1	0	1	1	0
1	0	1	1	1	1	1	0
1	1	0	0	0	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	0	1	0	0
1	1	0	1	1	1	0	1
1	1	1	0	0	1	0	0
1	1	1	0	1	1	0	1
1	1	1	1	0	1	0	0
1	1	1	1	1	1	0	0

d. ให้ตรวจสอบผลลัพธ์ที่ทำทดลองเทียบกับผลลัพธ์ที่คำนวณได้ทางทฤษฎีว่าเหมือนหรือแตกต่างกันอย่างไร หากแตกต่างกัน เป็นเพราะเหตุใด

.....

.....

.....

.....

.....

.....