



UNIVERSITE CHEIKH ANTA DIOP DE DAKAR

Ecole Supérieure Polytechnique

Département Génie Informatique

Présentation du cours

Circuits séquentiels et applications

DIC 1 Informatique 2016-2017

M. Ousmane KHOUMA



Circuits séquentiels : La bascule RS (1/2)

A l'instant t , nous avons Q_t et \bar{Q}_t et l'instant $t + 1$, nous avons Q_{t+1} et \bar{Q}_{t+1} .

Les états de sorties Q_{t+1} et \bar{Q}_{t+1} sont représentés par les équations suivantes :

$$Q_{t+1} = \overline{R + \bar{Q}_t} = \bar{R} \cdot Q_t \text{ et } \bar{Q}_{t+1} = \overline{S + Q_t} = \bar{S} \cdot \bar{Q}_t$$

Pour $R = 0$ et $S = 0$, nous avons :

$$Q_{t+1} = Q_t \text{ et } \bar{Q}_{t+1} = \bar{Q}_t$$

Pour $R = 0$ et $S = 1$, nous avons :

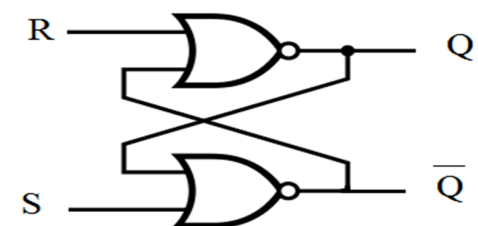
$$Q_{t+1} = Q_t \text{ et } \bar{Q}_{t+1} = 0 \rightarrow Q_{t+1} = 1 \text{ et } \bar{Q}_{t+1} = 0$$

Pour $R = 1$ et $S = 0$, nous avons :

$$Q_{t+1} = 0 \text{ et } \bar{Q}_{t+1} = \bar{Q}_t \rightarrow Q_{t+1} = 0 \text{ et } \bar{Q}_{t+1} = 1$$

Pour $R = 1$ et $S = 1$, nous avons :

$$Q_{t+1} = 0 \text{ et } \bar{Q}_{t+1} = 0$$





Circuits séquentiels : La bascule RS (2/2)

Tables de fonctionnement de la bascule RS

Entrées		Sorties		a)
R	S	Q_{t+1}	\bar{Q}_{t+1}	
0	0	Q_t	\bar{Q}_t	Mémorisation
0	1	1	0	Mise à 1
1	0	0	1	Mise à 0
1	1	0	0	Etat interdit

$R \backslash SQ_t$	00	01	11	10
0	0	1	1	1
1	0	0	$\emptyset=1$	$\emptyset=1$

c)

b)

Entrées		Sorties		
R	S	Q_t	Q_{t+1}	\bar{Q}_{t+1}
0	0	0	0	1
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	\emptyset	\emptyset
1	1	1	\emptyset	\emptyset

$$Q_{t+1} = S + \bar{R}Q_t$$

\emptyset = Etat indéfini



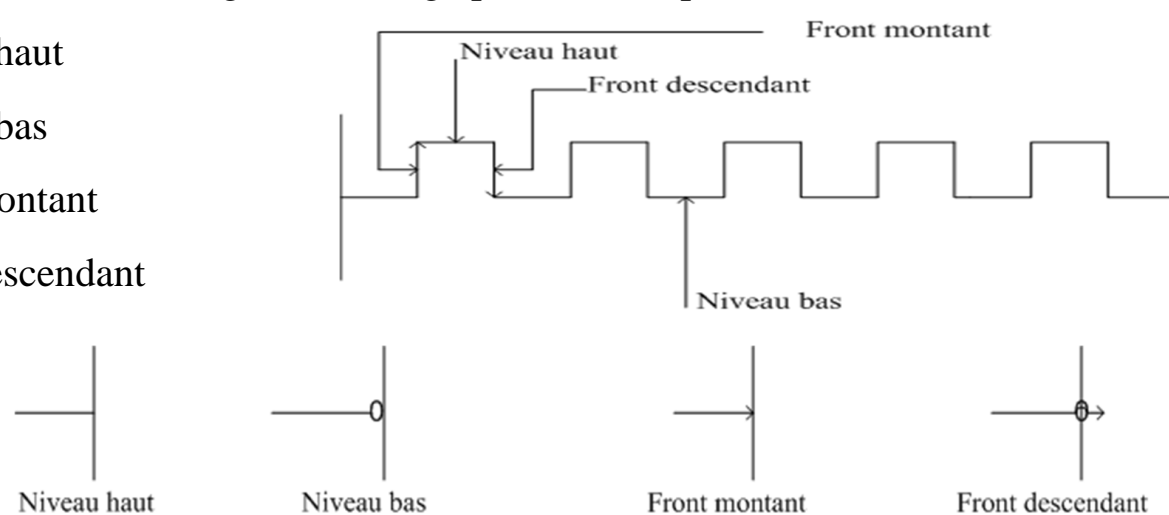
Circuits séquentiels : La bascule RSH (1/2)

Contrairement à la bascule RS, la bascule RSH dispose d'un signal de synchronisation. Cette synchronisation se fait à l'aide d'une horloge.

Ce signal permet d'activer la bascule.

La synchronisation avec le signal d'horloge peut se faire par :

- Niveau haut
- Niveau bas
- Front montant
- Front descendant





Circuits séquentiels : La bascule RSH (2/2)

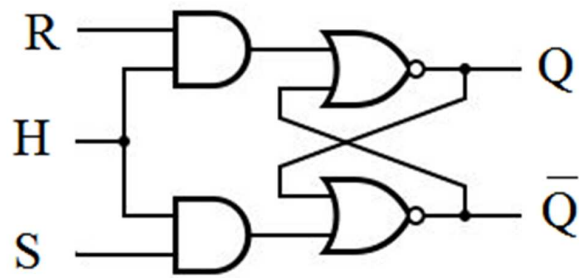


Table de fonctionnement

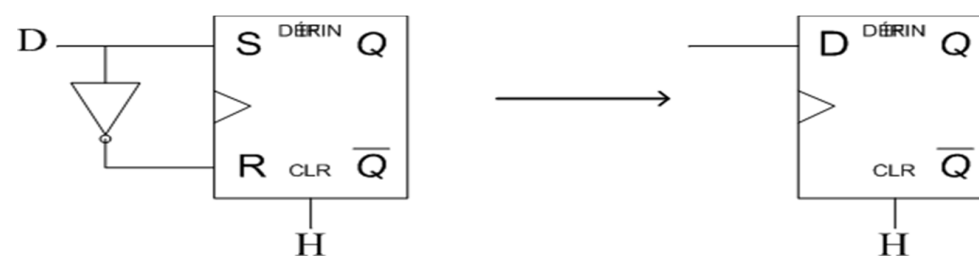
H	R	S	Q_{t+1}
0	\emptyset	\emptyset	Q_t
1	0	0	Q_t
	0	1	1
	1	0	0
	1	1	\emptyset



Circuits séquentiels : La bascule D

La bascule D est obtenue à partir de la bascule RS en complémentant les deux entrée R et S ($R = \bar{S}$).

Dans ce type de bascule, la sortie recopie l'entrée lorsque le signal d'horloge est actif.



D	Q_{t+1}
0	0
1	1

$$Q_{t+1} = D_t$$



Circuits séquentiels : La bascule T

La bascule T change d'état si $T = 1$ et ne change pas d'état si $T = 0$

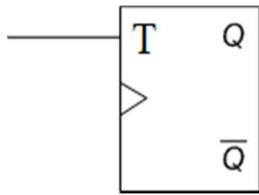


Table de fonctionnement

T	Q_t	Q_{t+1}
0	0	0
0	1	1
1	0	1
1	1	0

T	Q_{t+1}
0	Q_t
1	\bar{Q}_t

$$Q_{t+1} = \bar{T}Q_t + T\bar{Q}_t$$

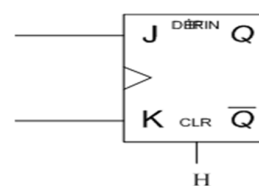
$$Q_{t+1} = T \oplus Q_t \quad \text{Equation caractéristique}$$

La sortie est inversée à chaque signal d'activation. $Q_{t+1} = \bar{Q}_t$



Circuits séquentiels : La bascule JK

Entrées		Sortie	a)
J	K	Q_{t+1}	
0	0	Q_t	Mémorisation
0	1	0	Mise à 0
1	0	1	Mise à 1
1	1	\bar{Q}_t	inversion



J \ K Q_t	00	01	11	10
0	0	1	0	0
1	1	1	0	1

b)

Entrées			Sortie
J	K	Q_t	Q_{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

$$Q_{t+1} = J\bar{Q}_t + \bar{K}Q_t$$

c)



Les compteurs & les décompteurs (1/2)

Les compteurs sont les systèmes séquentiels qui permettent d'enregistrer et d'indiquer un nombre d'événement se succédant dans le temps.

L'élément de base d'un compteur est une bascule de type **D** ou **JK**.

De par sa structure, le compteur compte en binaire. Les compteurs sont classés en deux catégories.

- Les compteurs asynchrones qui sont des compteurs où l'ordre de changement d'état des bascules se fait en cascade. Le signal d'horloge est placé à l'entrée de la première bascule et les entrées d'horloge des autres bascules reçoivent les sorties des bascules qui les précèdent.
- Les compteurs synchrones (ou parallèles). Dans ces compteurs les bascules sont synchronisées à partir d'un même signal d'horloge.

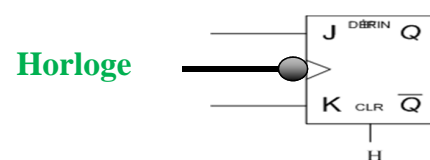


Les compteurs & les décompteurs (2/2)

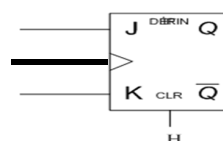
➤ Les Compteurs fonctionnent en front descendant : Horloge



▪ Bascules avec front descendant



La sortie Q sera connecté à l'horloge



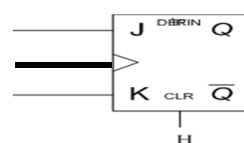
La sortie \bar{Q} sera connecté à l'horloge

▪ Bascules avec front montant

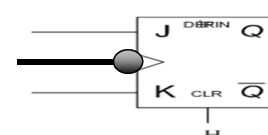
➤ Les décompteurs fonctionnent en front montant : Horloge



▪ Bascules avec front montant



La sortie Q sera connecté à l'horloge



La sortie \bar{Q} sera connecté à l'horloge

▪ Bascules avec front descendant



➤ Compteurs asynchrones modulo $N = 2^n$

Timing diagram for a 4-bit shift register. The diagram shows four input signals: H (clock), C, B, and A. The clock signal H is a periodic square wave. The data signals C, B, and A are also square waves. The output signals are labeled Q, Q-bar, and Q-bar. The diagram shows the state of the register at each clock edge. The initial state is 0000. The sequence of states is: 0000, 1000, 0100, 0010, 0001, 1000, 0100, 0010, 0001, 1000, 0100, 0010, 0001, 1000. The final state is 0000. The diagram is labeled "Timing diagram" and "4-bit shift register".



12



Les compteurs binaires synchrones (1/4)

➤ Réalisation d'un compteur synchrone modulo 8.

Les séquences du compteur : **000, 001, 010, 011, 100, 101, 110, 111, 000...**

Entrées			Sortie	a)	b)			
J	K	Q_t	Q_{t+1}		Q_t	Q_{t+1}	J	K
0	0	0	0		0	0	0	Ø
0	0	1	1		0	1	1	Ø
0	1	0	0		1	0	Ø	1
0	1	1	0		1	1	Ø	0
1	0	0	1					
1	0	1	1					
1	1	0	1					
1	1	1	0					

Table de fonctionnement de la bascule JK

Table d'évolution de JK



Les compteurs binaires synchrones (2/4)

➤ Réalisation d'un compteur synchrone modulo 8.

a)

Entrées		Sortie	
Q_t	Q_{t+1}	J	K
0	0	0	Ø
0	1	1	Ø
1	0	Ø	1
1	1	Ø	0

Table d'évolution de JK

b)

Entrées			Sorties					
Q_A	Q_B	Q_C	J_A	K_A	J_B	K_B	J_C	K_C
0	0	0	0	Ø	0	Ø	1	Ø
0	0	1	0	Ø	1	Ø	Ø	1
0	1	0	0	Ø	Ø	0	1	Ø
0	1	1	1	Ø	Ø	1	Ø	1
1	0	0	Ø	0	0	Ø	1	Ø
1	0	1	Ø	0	1	Ø	Ø	1
1	1	0	Ø	0	Ø	0	1	Ø
1	1	1	Ø	1	Ø	1	Ø	1
0	0	0						

Table d'évolution du compteur

Présent (Q_t)

Futur (Q_{t+1})

Lignes

1

2

3

4

5

6

7

8



Les compteurs binaires synchrones (3/4)

➤ Réalisation d'un compteur synchrone modulo 8.

Tables de Karnaugh

$J_A = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	0	0	1	0
1	0	0	0	0

$$J_A = Q_B Q_C$$

$K_A = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	0	0	0	0
1	0	0	1	0

$$K_A = Q_B Q_C$$

$J_B = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	0	1	0	0
1	0	1	0	0

$$J_B = Q_C$$

$K_B = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	0	0	1	0
1	0	0	1	0

$$K_B = Q_C$$

$J_C = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$$J_C = 1$$

$K_C = ?$

$Q_B Q_C$ Q_A	00	01	11	10
0	0	1	1	0
1	0	1	1	0

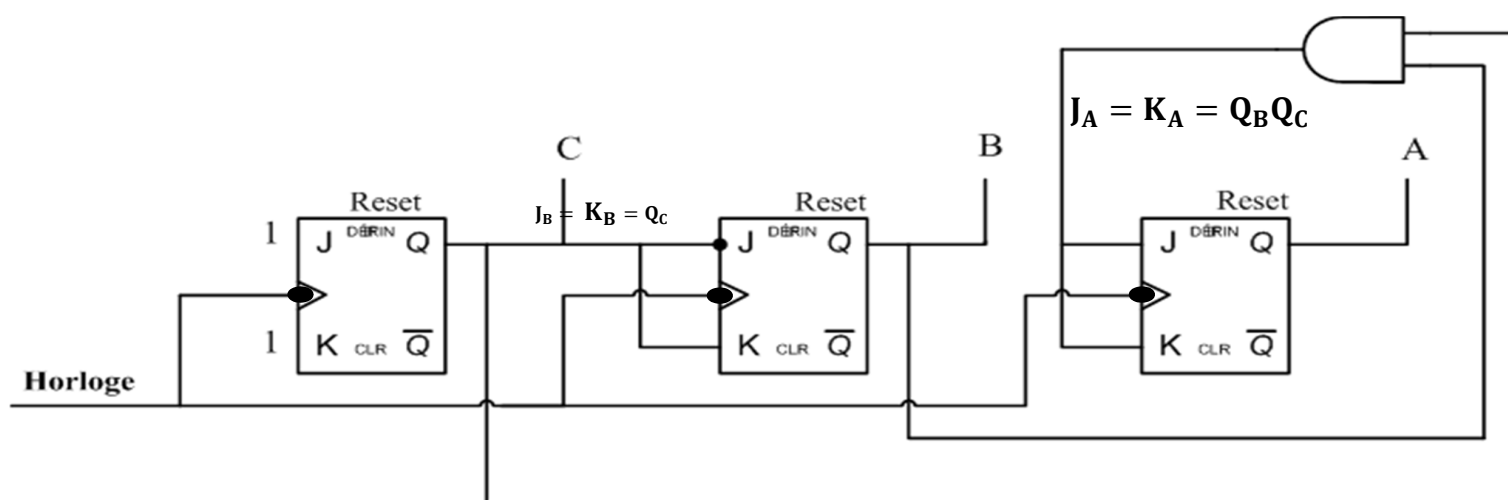
$$K_C = 1$$



Les compteurs binaires synchrones (4/4)

➤ Réalisation d'un compteur synchrone modulo 8.

Schéma du compteur obtenu

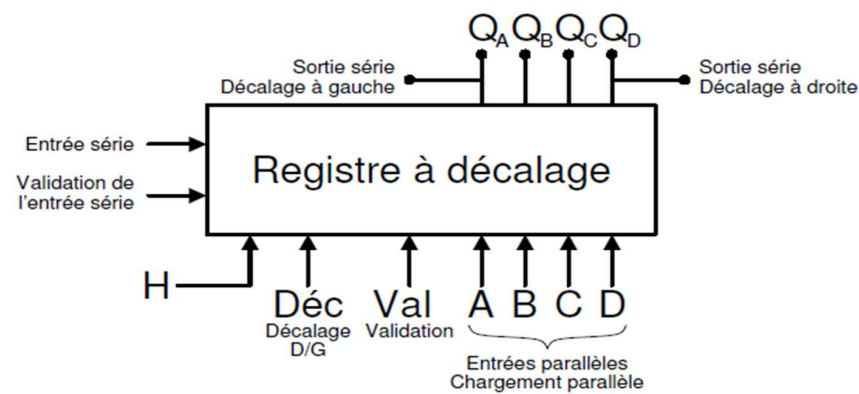




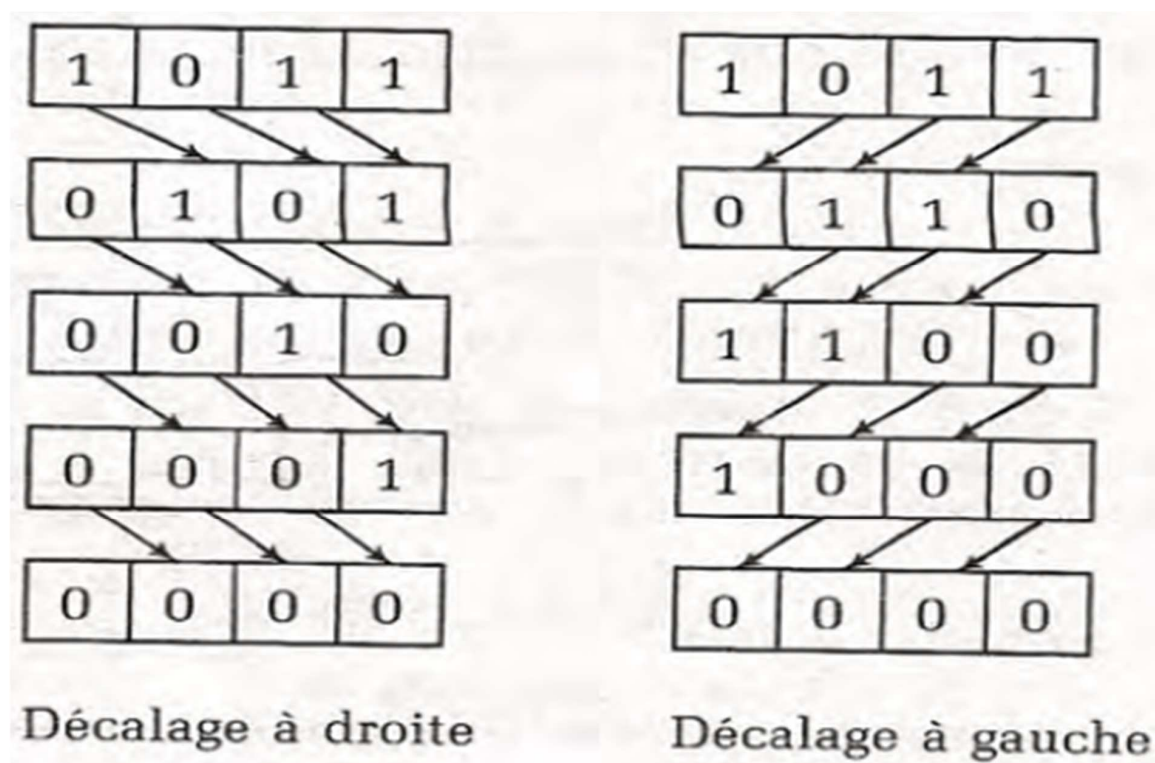
Les registres

Un registre est formé d'un ensemble de bascules. Il permet de stocker des mots de n bits (pour traitement, affichage, mémorisation etc.). La mémorisation d'une information binaire par un registre dépend de la nature de la bascule utilisée.

L'information peut être chargée ou lu en série ou en parallèle. Une seule impulsion d'horloge suffit pour la circulation des états c'est-à-dire toutes les bascules sont commandées par le même signal d'horloge.



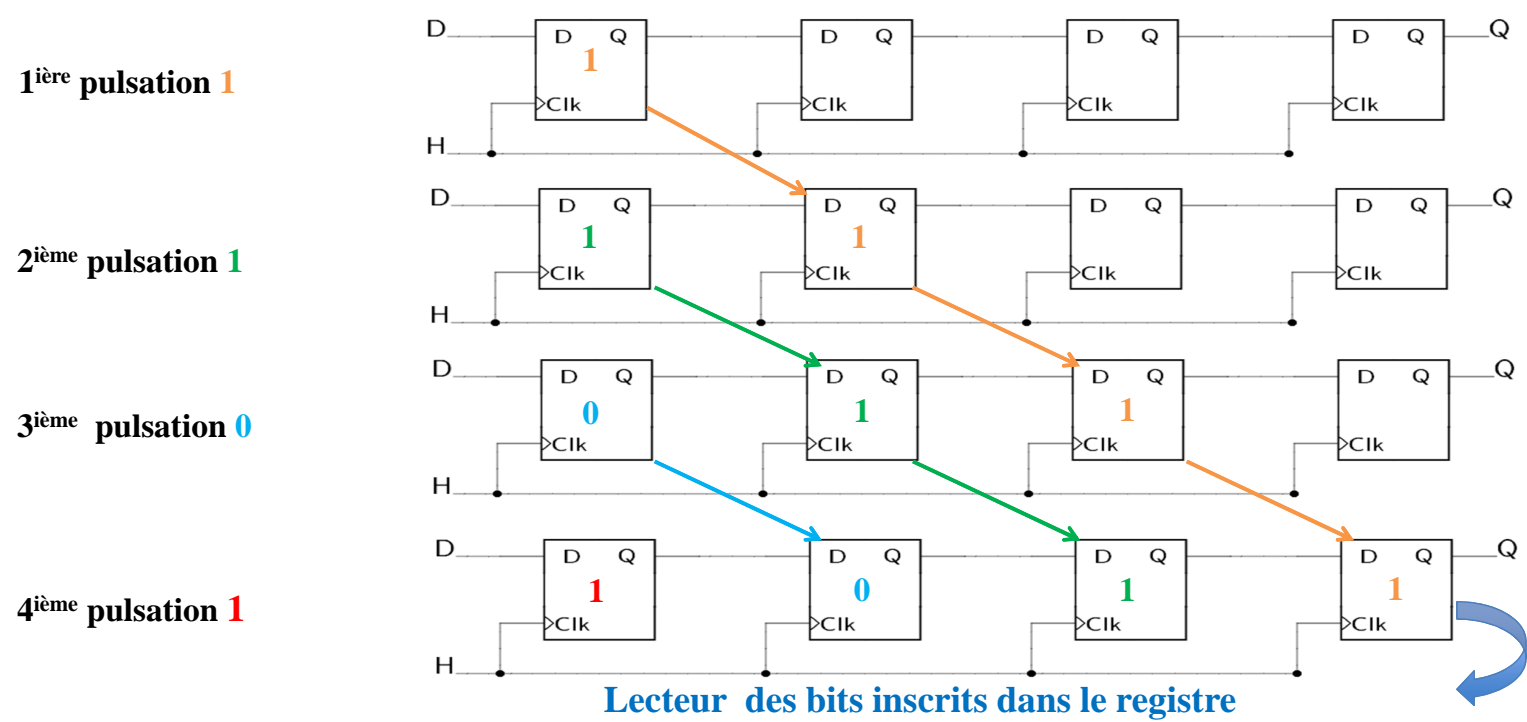
Les registres : **Registre à décalage**



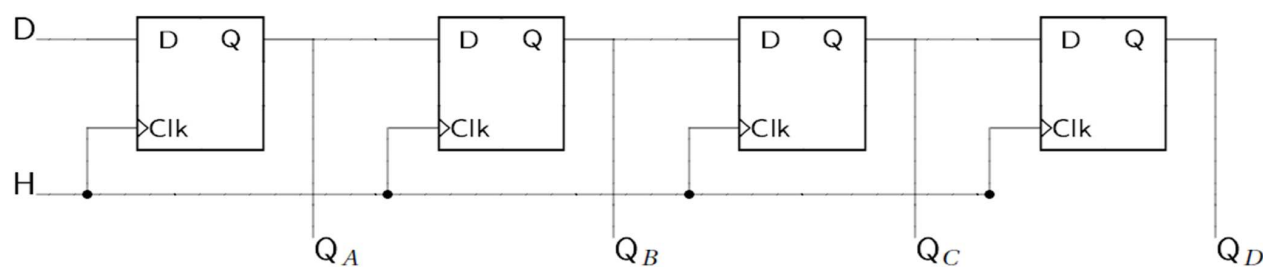


Les registres : **Registre à écriture série et lecture série**

Séquence binaire à écrire dans le registre : **1 0 1 1**



Les registres : **Registre à écriture série et lecture parallèle**



Lorsque l'entrée est stockée, chaque bit apparaît simultanément sur les lignes de sortie.

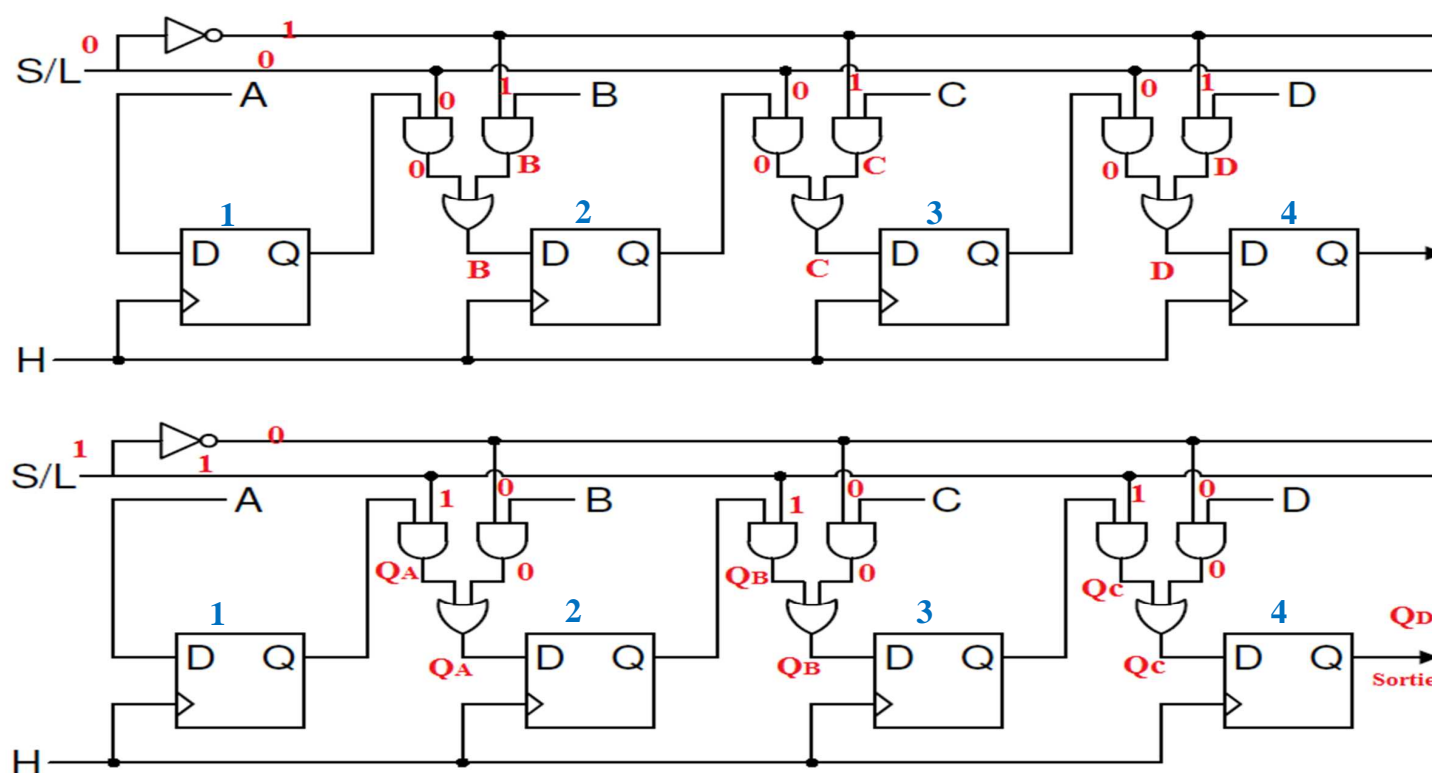
Le registre à décalage est utilisé comme convertisseur série-parallèle. Il est nécessaire à la réception lors d'une transmission série.



S/L = 0
Ecriture

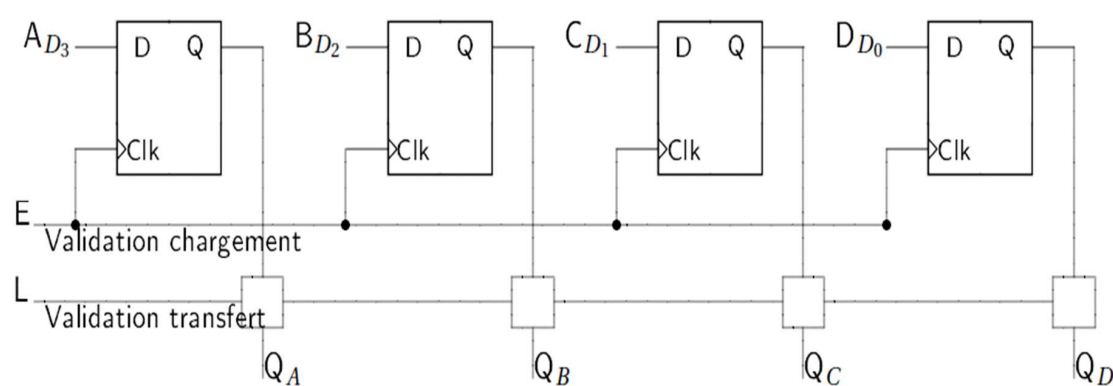
S/L = 1
Lecture

Les registres : Registre à écriture parallèle et lecture série



Les registres : Registre de mémorisation : écriture et lecture parallèles

Tous les bits du mot à traiter sont écrits (entrée écriture E=1), ou lus, (entrée lecture L=1), simultanément.



Ce registre permet le stockage en parallèle et le transfert en parallèle d'un mot de 4 bits.