

华东师范大学计算机科学技术系上机实验报告

课程名称：计算机组成与结构实践

年级：17 级

上机实践成绩：

指导教师：金健

姓名：朱桐

创新实践成绩：

上机实践名称：TODO

学号：10175102111

上机实践日期：2019/09/20

实践编号：实验 1

组号：A

上机实践时间：2 学时

1 实验目的

1. 熟悉和了解地址总线的组成结构
2. 掌握程序段和数据段的寻址规则及地址部件的运用技巧

2 实验设备

Dais-CMX16⁺ 一台

3 实验内容

向 PC、AR 和 SP 中分别存入一个数，并对 PC 中的数执行 PC+1

4 实验原理

地址总线的作用是传递地址信息，输出当前数据总线上发送信息的源地址或接收信息的目的地址。如下图所示本系统设有内存与外设两条地址总线，通过 PC 计数器提供内存（程序存储器）地址，并由地址寄存器 AR 传递内存（数据存储器）地址与外设地址。另外堆栈寄存器 SP 亦可视为地址寄存器，它的堆顶指向数据与程序指针存取地址。

4.1 11 位程序地址

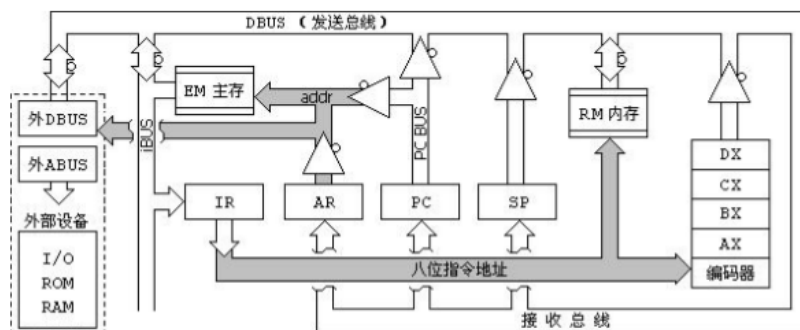


Fig. 4.1: 地址总线组成通路

如图 4.1 所示，本系统从提高信息存取效率的角度设计主内存地址通路，按现代计算机体系结构中最典型的分段存取理念合成主存及外设地址总线 addr，在指令操作“时段”（取操作码与取操作数），以当前程序指针 PC 为址，遇主存数据传递“时段”以当前数据指针 AR 为址。addr 地址的合成通路见图 4.1。其寻址范围为 0 7FFh。

4.2 16 位数据地址

如图 4.1 所示，本系统数据指针由地址锁存器 AR 直接提供，当 LDAR=1 时，在 DRCK 下降沿把数据总线打入 AR。其寻址范围为 0 FFFFh，可达 64KB。

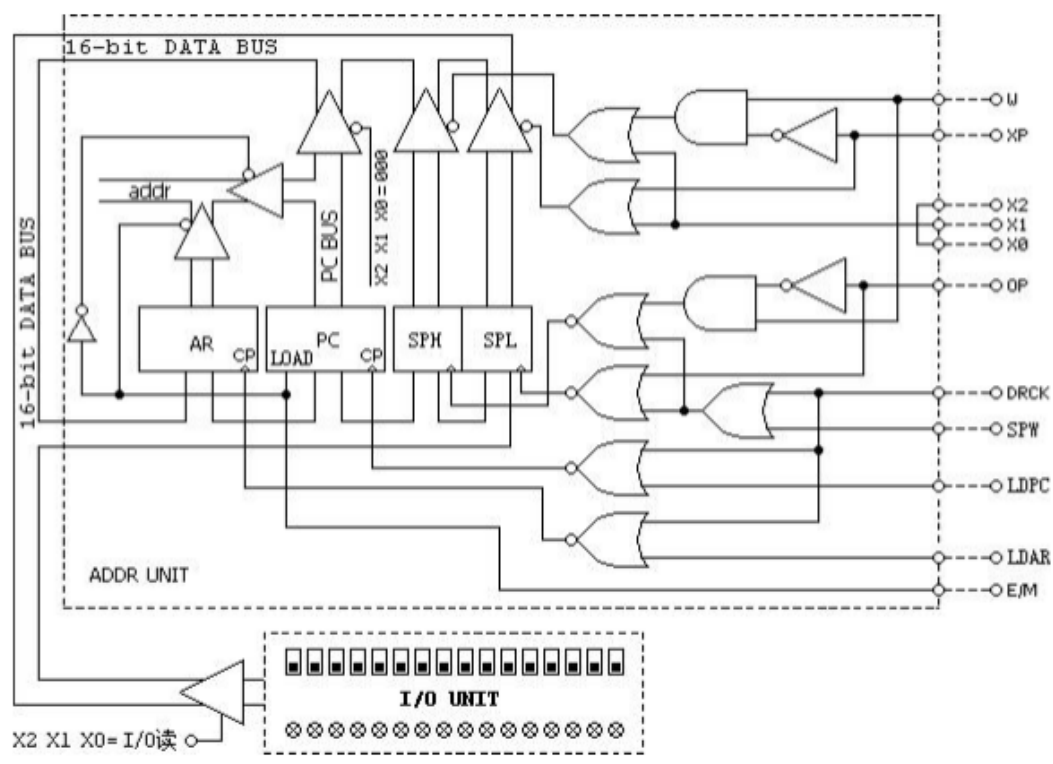


Fig. 4.2: 地址部件控制电路

4.3 程序计数器 PC 的操作

E/M	IP	DRCK	功能
0	0	-	PC 保持
0	1	脉冲	PC=PC+1
1	1	脉冲	BUS->PC

Fig. 4.3: 地址总线组成通路

程序计数器 PC 的操作如上表所示

5 实验步骤

5.1 BUS 到 PC

- 设置 $E/M = 0, IP = 1$, DRCK 脉冲

5.2 BUS 到 SP

- 设置 $SPW = 1$, DRCK 脉冲

5.3 BUS 到 AR

- 设置 $LDAR, DRCK$ 脉冲

5.4 $PC=PC+1$

- 设置 $E/M = 1, IP = 1, DRCK$ 脉冲

6 调试过程、结果与分析

6.1 实验结果

实验结果如下列图片所示

6.2 调试过程与分析

该次实验较为简单，没有调试过程。实验内容顺利完成。

7 总结

8 附件