

华东师范大学计算机科学技术系上机实验报告

课程名称：计算机组成与结构实践 年级：17 级
指导教师：金健 姓名：朱桐
上机实践名称：指令总线运用实验 学号：10175102111
实践编号：实验 5 组号：A

上机实践成绩：
创新实践成绩：
上机实践日期：2019/09/20
上机实践时间：2 学时

1 实验目的

1. 在线模式数据总线与指令寄存器间的数据通路
2. 在线模式主存与指令寄存器间的数据通路
3. 掌握由操作码产生微程序入口地址的过程

2 实验设备

Dais-CMX16⁺ 一台

3 实验内容

分别从 Input 和 Memory 输入 2 个数据到指令寄存器，前者不产生下一条指令，后者产生

4 实验原理

4.1 数据通路

指令总线（IBUS）作为传递指令信息的通道是连接指令部件的纽带，如图 2-7-1 所示，在取指操中指令信息由主存流向指令寄存器 IR 和指令译码器 ID，若取操作数亦可经三态门流向数据总线，指令总线（IBUS）也是主存及 IR 与数据总线之间的互递通路，在主存读写周期与数据总线双向交互信息，在通用寄存器或内存寻址操作中透过数据总线单向传递地址信息。

4.2 指令寄存器 IR

IR 框由 2 片 74LS574 锁存器构成 16 位指令寄存器，主要用于存放指令的操作码与操作数，它的输入端经指令总线（IBUS）分别与主存和数据总线构成取数通路。其锁存输出端编码产生通用寄存器地址，并指定由 IR15 IR8 提供内存地址。

4.3 指令寄存器 ID

ID 框由指令编译电路（CPLD）构成 11 位微地址寄存器，主要用于存放指令排序器所定义的指令起始微地址（亦可称为指令的微程序入口地址）。ID 的输入端经指令总线（IBUS）分别与主存和数据总线构成取数通路。其三态输出端经微总线（BUS）单向流入微程序计数器的输入端口，在时序电路的控制下形成与当前指令相对应的微程序入口地址。

由指令排序格式可知，本装置微控制器在“取指”时按“字节”排序，指令系统微程序入口地址的寻范围为 600 7FFh，最多可支撑 256 条指令的微运行，其容纳率达通用计算机控制器的设计水准。控制器

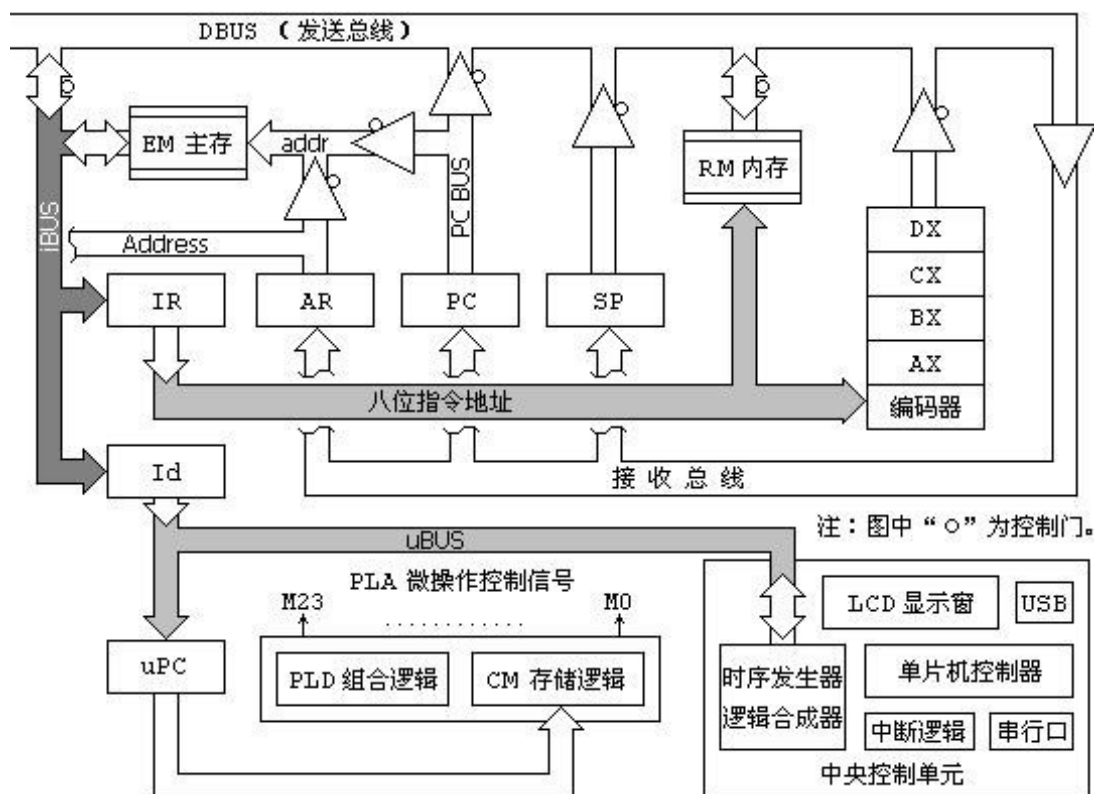


Fig. 4.1: 数据通路

支持指令的变长编码，在模型机的设计与实现中，可根据指令的容纳率动态编制与确定机器指令中操作码的长度（简称指令段）。指令段通常存放在机器指令起始字节的高端。在取指时用“与逻辑”保留指令段屏蔽地址段，例如设计一个八条以下的指令系统模型机，它的指令段长度为三位，存放在机器指令起始字节的“D7 D5”位置，可产生 7C0h、780h、740h、700h、6C0h、680h、640h、600h 共八个微程序入口地址，分别对应机器指令的 E0h、C0h、B0h、80h、60h、40h、20h、00h。

这里仅阐述了指令系统起始微入口的形成途径与排序格式，它的执行涉及微控制器原理，我们按排在微控制器实验中进行。

5 实验步骤

- 调整 pc
- 实现 $IO \rightarrow BUS$
- $BUS \rightarrow IR$
- 显示下址

6 调试过程、结果与分析

input 输入数据到指令寄存器

更换 in 值并将第一个存入的数输入到 IR (MWR=0, K2=1) s

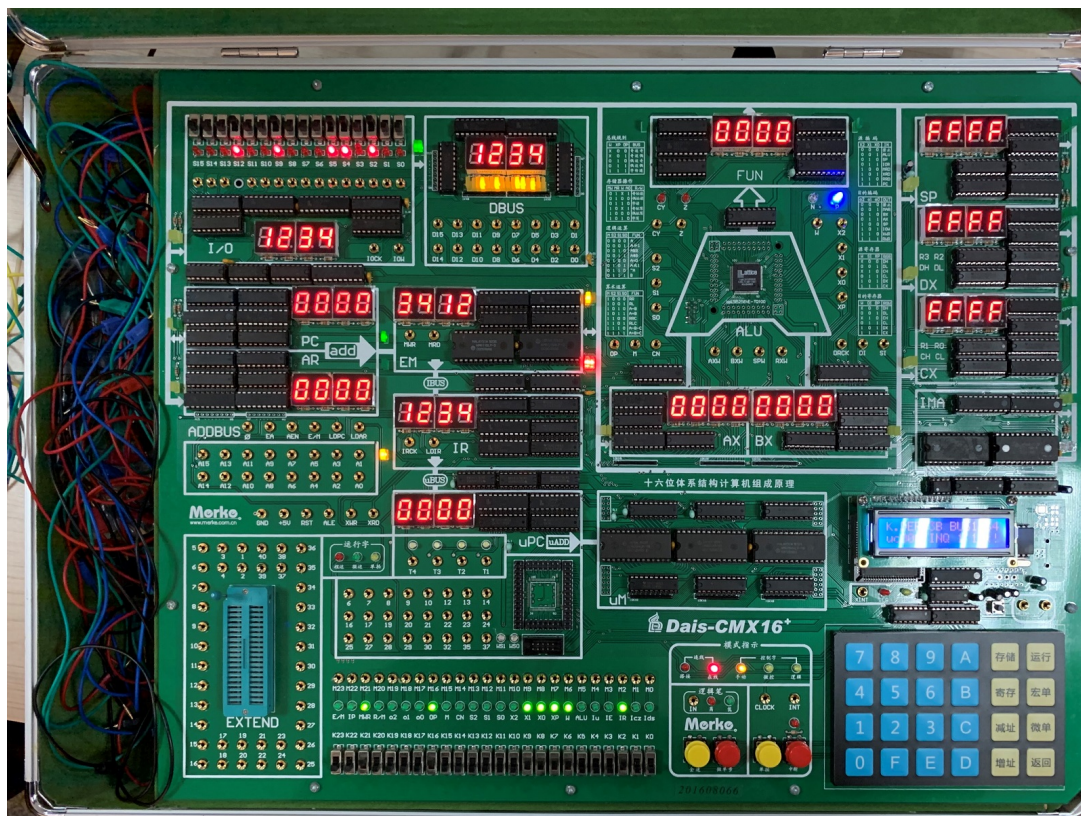


Fig. 6.1: 输入到指令寄存器

7 总结

本次实验使用在线模式，有了极大的便利。实验过程中须注意要及时调整 MWR 和 K2 的值，下表为部分下址：

IR	下址
0020	0640
0001	0602
0002	0604
0040	0680

8 附件

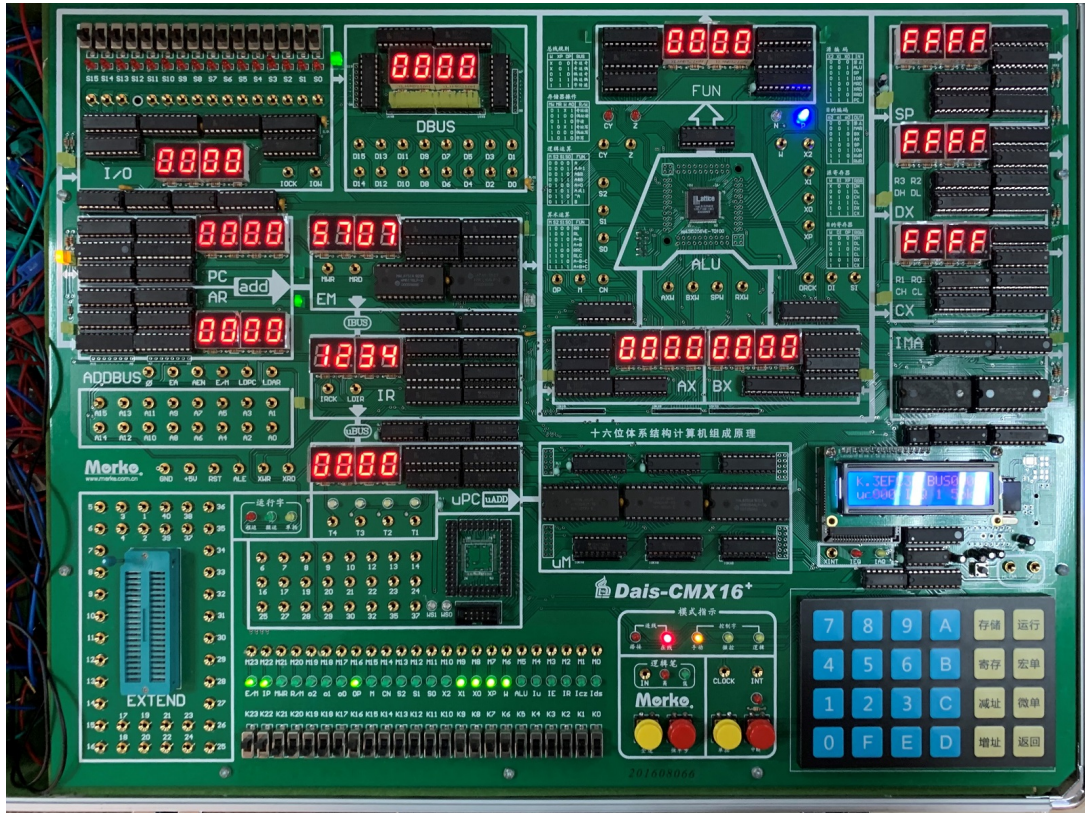


Fig. 6.2: 输入到 IR

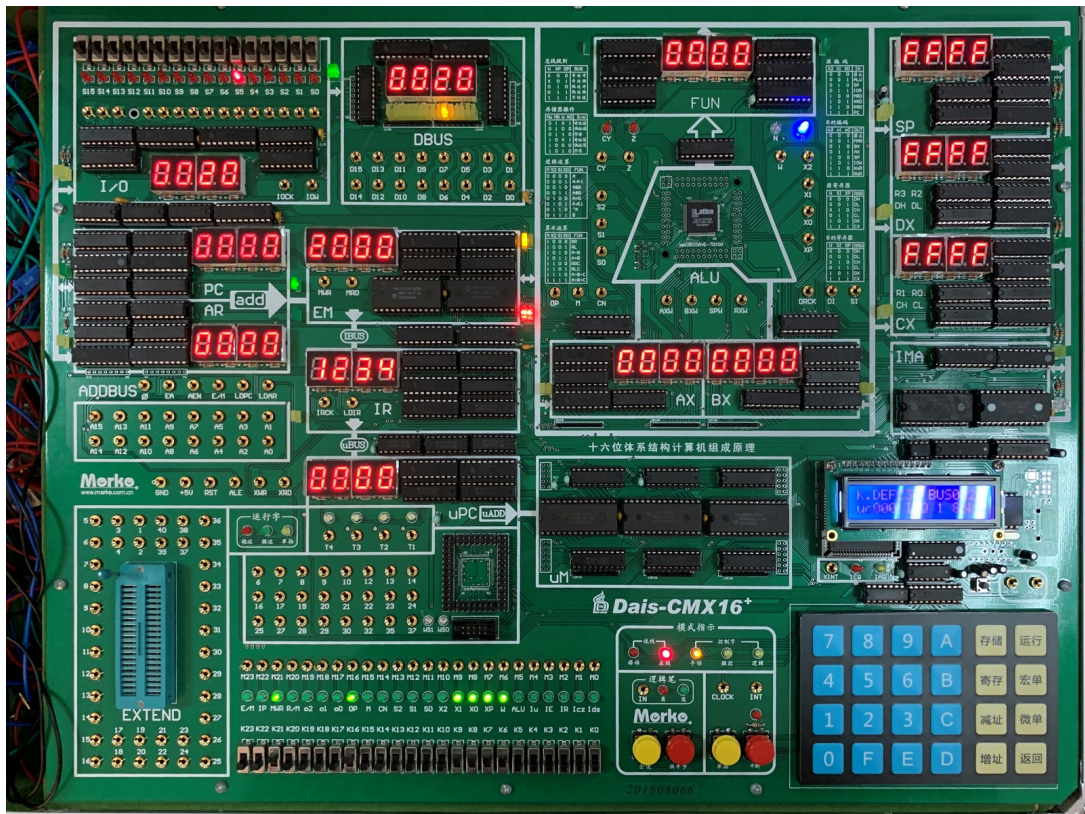


Fig. 6.3: 输入到 IR 2

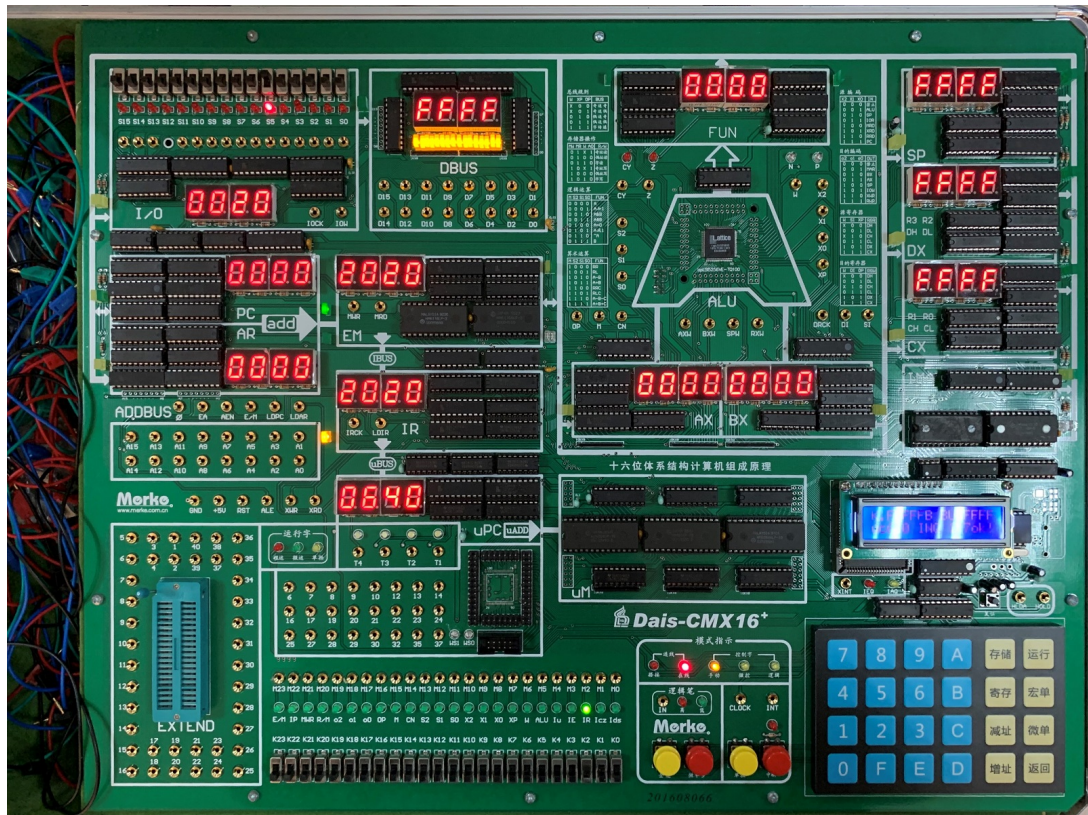


Fig. 6.4: 输入到 IR 3