

# 华东师范大学计算机科学技术系上机实验报告

课程名称：计算机组成与结构实践 年级：17 级  
指导教师：金健 姓名：朱桐  
上机实践名称：准双向 I/O 口和通用 学号：10175102111  
寄存器实验 组号：A  
实践编号：实验 1

上机实践成绩：  
创新实践成绩：  
上机实践日期：2019/09/20  
上机实践时间：2 学时

## 1 实验目的

1. 了解两种控制方式：“手动”和“微控制”
2. 了解两种实验方式：“搭接”和“在线”
3. 理解并学会设置手动搭接实验方式
4. 熟悉与了解准双向 I/O 口的构成原理
5. 掌握准双向 I/O 口的输入/输出特性的运用
6. 熟悉通用寄存器的数据通路
7. 掌握通用寄存器的构成和运用

## 2 实验设备

Dais-CMX16<sup>+</sup> 设备，导线若干

## 3 实验内容

在手动控制模式和搭接实验方式下，实现 I/O 经由总线到寄存器以及寄存器经由总线到 I/O 的数据传输，以及在不同模式（奇数位和偶数位）之间的转换。

## 4 实验原理

### 4.1 总线

总线（Bus）是计算机各种功能部件之间传送信息的公共通信干线，它是由导线组成的传输线束，按照计算机所传输的信息种类，计算机的总线可以划分为数据总线、地址总线和控制总线，分别用来传输数据、数据地址和控制信号。总线是一种内部结构，它是 CPU、内存、输入、输出设备传递信息的公用通道，主机的各个部件通过总线相连接，外部设备通过相应的接口电路再与总线相连接，从而形成了计算机硬件系统。在计算机系统中，各个部件之间传送信息的公共通路叫总线，微型计算机是以总线结构来连接各个功能部件的。

从 I/O 到寄存器以及从寄存器到 I/O 的数据都要经过总线。各种部件与总线连接，不同部件完成不同功能，数据通过总线从一个部件到达另一个部件。

### 4.2 源部件与目的部件

源部件和目的部件一般只有一路数据到达，否则，部件将难以判断应该处理哪一路数据。比如一个 MIPS 指令

### 4.3 字与字节

在 16 位计算机中，一个字 (word) 等于两个字节 (byte)

在 **Dais-CMX16<sup>+</sup>** 计算机中，我们可以一次传输一个字，也可以把 16 位的高 8 位当作奇字节，低 8 位当作偶字节。

### 4.4 开关信号：常开与脉冲

在通常情况下，由部件到总线是由常开开关决定的，因此部件的输入一般会实时更新总线上的数据。在实际实验时，改变 I/O 口，总线上的数据也会及时更新。总线到部件上则是由脉冲控制，脉冲发生时，数据输出到部件。

### 4.5 寄存器组

本次实验用到的是两个通用寄存器组 CX 和 DX。

### 4.6 数据通路

**Dais-CMX16<sup>+</sup>** 向用户提供的是按准双向原理设计的十六位输入/输出 I/O 口，当该位为“1”时才能用作输入源，上电或复位（手动态按【返回】键），该十六位 I/O 口被置位（即为“FFFFh”）。通常情况下，在用作输入的时候就不能再有输出定义。电路结构如图 4.1 所示。该口外接十六位二进制数据开关，适用于外部数据的输入，该口跨接十六个发光二极管，经缓冲驱动四个七段显示，能以二进制和十六进制两种方式显示 I/O 口的输入输出状态。发光管在高电平“1”时发光点亮。

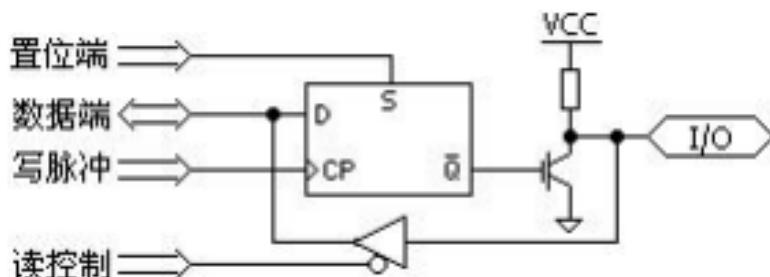


Fig. 4.1: 准双向 I/O 电路

实验中所用的 I/O 口数据通路如图 4.2 所示。I/O 的输入经 2 片 74LS245 缓冲与数据总线相连，I/O 口的输出由 2 片 74LS574 锁存后输出，锁存器的输入端与数据总线相连。

## 5 实验步骤

### 5.1 初始化

#### 5.1.1 工作模式设置

在初始待令状态下，按【减址】键，LCD 显示器提示工作模式选项：按【增址】键，将光标移到“KLD”单元手动模式，按【减址】键确定后，询问用户是否使用搭接方式的选项。操作过程如图 5.1 所示。

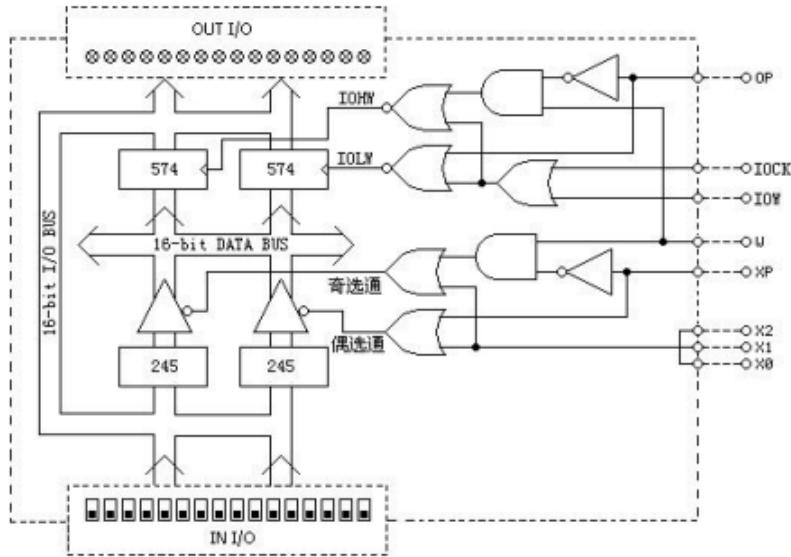


Fig. 4.2: I/O 口数据通路

### 5.1.2 初始化操作

一旦进入手控状态，首先应把实验系统左下方“二进制开关单元”的 24 位微控制开关拨至下方（即低电平信号“0”），使 24 位微控制状态指示灯熄灭，关闭全部控制信号，完成微控制器的初始化操作。

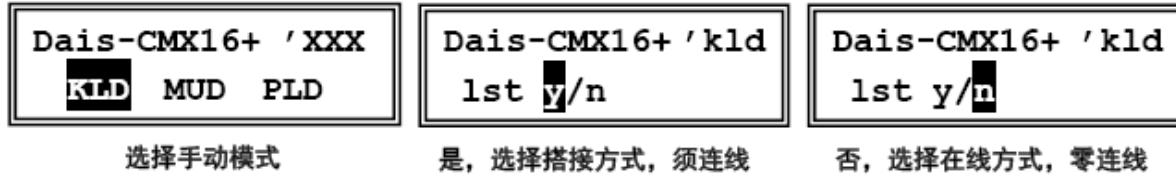


Fig. 5.1: 搭接模式

## 5.2 控制信号

$X_2X_1X_0$  是总线的输入控制信号，用导线将其接到信号开关上以便手动控制。

$W, XP, OP$  分别是传输位长（是否输出高 8 位），输入奇偶位控制和输出部件奇偶位控制。奇偶位控制置为 1 时，输出偶位。不过如果位长控制位和奇偶位控制位同时为 0，则输入输出高 8 位。

$RXW, IOW$  分别控制寄存器读入和 I/O 口输出。当  $RXW = 1$ ，总线输入通用寄存器，否则设置好合适的  $X_2X_1X_0$  寄存器会输入到总线。 $IOW$  同理，置为 1 时 I/O 输出，此时应该把所有开关置为 1。

### 5.2.1 搭接方式

搭接的寻址定义如图5.1所示，连线方式如图5.3所示。

若 I/O 口为输入端，则  $X_2X_1X_0 = 011$ 。如何控制奇数偶数位？ $W$  控制字长而  $XP$  控制是否有偶数位，那么这两个信号孔分别控制奇位和偶位，因此有如下规律图5.4。

## 6 调试过程、结果与分析

课程实验要求的数据传输方式如下表6.1所示

## 2. 搭接方式 I/O 的寻址定义

I/O 口源编址						I/O 口目的编址				
源编码			I/O 编址		注释	目的 I/O 编址			注释	
X2	X1	X0	W	XP		IOW	W	OP	ILOCK	
0	1	1	1	1	IO 字读	1	1	↓	IO 字写	
			0	1	IOL 偶字节读		0	1	↓	IOL 偶字节写
			X	0	IOH 奇字节读		X	0	↓	IOH 奇字节写

Fig. 5.2: 寻址定义

连线	信号孔	接入孔	作用	有效电平
1	ILOCK	CLOCK	单元手动实验状态的时钟来源	下降沿打入
2	W	K6(M6)	总线字长: 1=16 位字操作, 0=8 位字节操作	
3	X2	K10(M10)	源部件定义译码端 X2	
4	X1	K9(M9)		三八译码 八中选一
5	X0	K8(M8)		
6	XP	K7(M7)	源奇偶位: 1=偶寻址, 0=奇寻址	
7	IOW	K17(M17)	I/O 写使能, 本例定义到 M17 位	高电平有效
8	OP	K16(M16)	目的奇偶位: 1=偶寻址, 0=奇寻址	
9	RXW	K19(M19)	寄存器写使能, 本例定义到 M19 位	高电平有效
10	DI	K18(K18)	目标寄存器编号: 1=CX, 0=DX, 定义到 M18	

Fig. 5.3: 寻址定义

## 6.1 I/O 到总线

无论要求如何, I/O 到总线都可分为奇数位到偶数位或者是偶数位到奇数位, 或者是仅奇/偶位传输或者是字传输

首先令  $X_2X_1X_0 = 011(IOR)$  让源部件选择为 I/O, 总线会随着 I/O 的变化而变化。根据搭接方式, XP 选择 I/O 需要传输的奇偶位, 而 OP 选择目的的奇偶位。W 选择传输的总位长。根据图5.4我们可以选择自己需要的模式

## 6.2 总线到通用寄存器

通过 DI 选择目的寄存器, DI=1 则写 CX 寄存器, 反之写 DX 寄存器, RXW 寄存器写为 1, 然后给 DRCK 一个脉冲。一次脉冲只会有一次随之而来的寄存器写操作。总线到寄存器没有奇偶位的控制选择。

## 6.3 寄存器到总线

通过 SI 选择输入的寄存器, SI=1 读入 CX 寄存器, 否则选择 DX 寄存器, 源部件的控制  $X_2X_1X_0 = 110(RRD)$ 。总线会实时更新为读入寄存器中的值。

W XP OP	总线规则
X00	奇→奇
X01	奇→偶
010	偶→奇
011	偶→偶
111	字传递

Fig. 5.4: 控制奇偶位

	INPUT数据	字长	经由寄存器	OUTPUT数据	字长
1	0x1234	字传递	CX	?	字传递
2	0x1234	字传递	CX	?	偶→偶
3	0x5678	奇→奇	DX	?	奇→奇
4	0x5678	偶→偶	DX	?	偶→偶
5	0x9abc	奇→偶	CX	?	偶→奇
6	0x9abc	.....	.....	.....	.....
7	.....	.....	.....	.....	.....
8	.....	.....	.....	.....	.....
9	.....	.....	.....	.....	.....
....	....	....	....	....	....

Fig. 6.1: 实验要求

## 6.4 总线到 I/O

IOW 控制 I/O 写设为 1，然后给 IOCK 一个脉冲，会随着脉冲完成一次总线到 I/O 的写操作。

## 6.5 范例

实现从 I/O 偶位的输入到寄存器奇位，再全部输出寄存器到 I/O

- 按 [返回] 初始化 I/O
- $X_2 X_1 X_0 = 011, XP = 1, W = 0, OP = 0$ ，总线发生变化
- $IOW = 0, RXW = 1, DI = 1, OP = 1$  将数据送到 CX，至此输入完成
- $X_2 X_1 X_0 = 110, SI = 1, XP = W = 1$  总线发生变化，由于这里寄存器只有偶数位，所以字传输还是偶数位传输结果都是一样的
- $IOW = 1IOCK$  脉冲，I/O 口发生变化。此时把所有 I/O 开关置为 1，则能看到输出结果

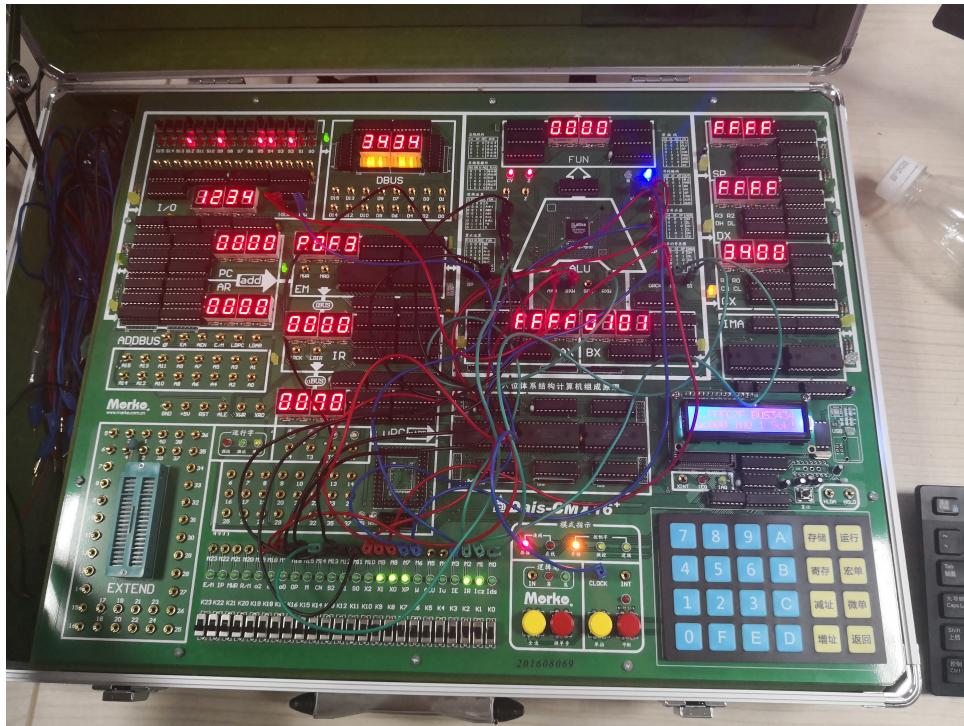


Fig. 6.2: I/O 到寄存器 CX

## 6.6 实验结果

实验结果如图 1 所示

另外需要说明的是，每次操作我们按返回键进行初始化操作，发现 CX 会初始化为 0000，而 DX 为 FFFF

	INPUT 数据	字长	经由寄存器	OUTPUT 数据	字长
1	0x1234	字传递	CX	0x1234	字传递
2	0x1234	字传递	CX	0x0034	偶-> 偶
3	0x5678	奇-> 奇	DX	0x5600	奇-> 奇
4	0x5678	偶-> 偶	DX	0x5600	偶-> 偶
5	0x9abc	奇-> 偶	CX	0x9a00	偶-> 奇
6	0x9abc	偶-> 奇	DX	0xbco0	奇-> 奇
7	0x9abc	奇-> 偶	CX	0x009a	偶-> 偶
8	0x1234	字传递	DX	0x1200	奇-> 奇
9	0x1234	字传递	CX	0x3400	偶-> 奇

Tab. 1: 实验结果

## 7 总结

第一次实验总结了以下经验

1. 在开始之前最好首先了解每个开关的意义，帮助理解并且减少失误
2. 开关最好插在下方对应表示的开关口中，剩余的按照表格填入。这样方便记忆每个插口的位置
3. 每次开始之前先初始化

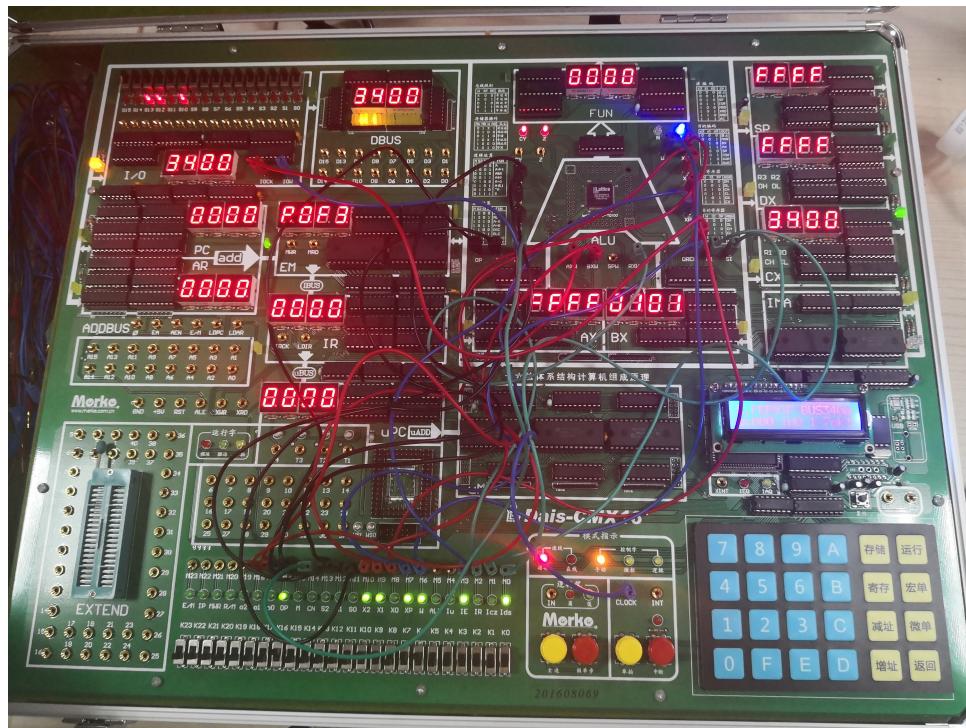


Fig. 6.3: CX 到 I/O

4. 仔细阅读实验指导书
5. 实验箱上每个模块的奇偶位输入都有对应的指示灯，方便指认电路是否连接错误

## 8 附件

无