数字电路仿真中的组合逻辑环路分析

邱伟博 陈逸华 朱青云

December 2024

1 赛题描述:

赛题要求在只有**与门、非门、或门** 和**与非门** 的组合逻辑之中,寻找所有强联通分量(最多有三个环路),分析环路能否振荡以及振荡条件,并讨论如何对环路进行改造,使得会震荡的 SCC 不会震荡并且功能基本与原来电路相同。赛题详细介绍见官方 PDF 文档。project 项目链接: https://github.com/WebberQ/eda

2 赛题一: 找出测试用例中所有的强连通分量

在实践之中,组合逻辑环可能相互嵌套,形成强连通分量。赛题一要求找出组合逻辑之中 所有的 SCC 的信号名称和逻辑门名称,可以参考寻找 SCC 的经典算法——Tarjan 算法实现。

3 赛题二 & 赛题三: 找出不能起振的 SCC 和能起振的 SCC 的起振条件

SCC 内部可能起振,赛题二要求找出所有不能起振的 SCC, 赛题三要求找出能够起振的 SCC, 并给出必要的 SCC 起振条件;

起振条件是 SCC 内有奇数个非的环路,并且环路外部输入不能使得该环路锁定,即与门和与非门负反馈环路外部的输入必须是 1,或门必须是 0。首先用 Johnson 算法判断出有多少环路,并标记每个门位于哪些环路之中;根据每个 SCC 环路的多少(单环、双环或者三环),进行分类讨论。

3.1 单环:

单环起振较为简单、只需使得负反馈环路外部的输入满足条件即可。

3.2 双环:

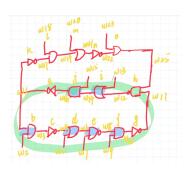
判断双环每个环之中取反的数量,分为一个负反馈环、两个负反馈环和没有负反馈环三种情况。双环情况下我们的算法能够实现找出尽可能多的起振条件,在原题目要求上有所拓展。

- (1) 没有负反馈环不会起振;
- (2) 若有一个负反馈环,该环作为目标环,搜索目标环外的输入,使其能锁定(与门和与非门锁定为 1,或门锁定为 0)则能保持振荡,如果直到返回到该目标振荡环都不能锁定,则不能振荡;
- (3)两个负反馈的环,不考虑延迟情况下假定两个环同时起振,将所有外部输入条件。然后再考虑输出单个环起振,与上一种情况相同分析方法。

编写样例测试代码在三种情况下的运行,完全正确。

示例:

输入电路图:



可见该电路结构含一个负反馈环路,能够起振,振荡条件有

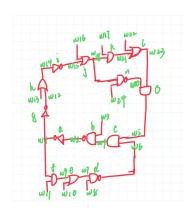
 $Loop\ Condition: b.port2=1, d.port2=0, e.port2=1, f.port2=1, i.port1=0, j.port1=1, o.port1=1\\ Loop\ Condition: b.port2=1, d.port2=0, e.port2=1, f.port2=1, i.port1=0, j.port1=1, l.port1=0, m.port1=0, o.port1=0$

3.3 三环:

- (1) 三个负反馈环,不考虑延迟,认为全部震荡;
- (2)一个负反馈环,搜索需要固定的输入,直到返回到该目标环。由于采用贪心搜索,结果正确率有所损失;
- (3)两个负反馈环,首先将两个振荡环视为一个整体,搜索该整体的外部输入保持锁定的条件;如果两个环不能一起起振,则再搜索是否能够单个环起振。同样由于贪心搜索,正确率有所损失;

编写样例测试运行三种情况,符合预期。

示例:



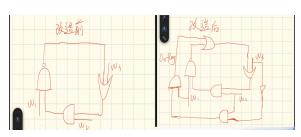
该电路图有两个反馈环,程序输出结果显示可以振荡,振荡条件为:
Loop Condition:b.port1=1,d.port2=1,e.port2=0,f.port2=1,h.port1=0,j.port1=0,
l.port1=1,n.port2=1
可见,两个负反馈环能够同时起振;

4 赛题四:插入最少寄存器断开组合逻辑环

采用贪心算法,记录每个门位于多少个可震荡的逻辑环上,在数量最多的门输出信号线上插入寄存器,插入后更新可震荡的逻辑环,重复以上过程直到所有可震荡的逻辑环都被断开;

5 赛题五:变换并简化逻辑环,能够检测震荡是否发生

假设有 n (k_1, k_2, \cdots, k_n) 个环可以震荡,分别找出 n, n-1, \cdots \cdots , 2, 1 个环发生震荡的条件,对其中包含 $k_j(j=1,2, \cdots, n)$ 震荡的条件取并集即 k_j 的震荡条件。对这些震荡条件做逻辑变化,可以得到 $oscflag_1$, $oscflag_2$, \cdots $oscflag_n$,再用这些 $oscflag_1$, $oscflag_2$, \cdots $oscflag_n$ 通过或门接入 k_1 , \cdots \cdots , k_n 环中,即可完成对电路的改造。而电路的 oscflag 即为 $oscflag_1$, $oscflag_2$, \cdots $oscflag_n$ n 个输入接入或门,即任何一个环震荡都认为电路会发生震荡。

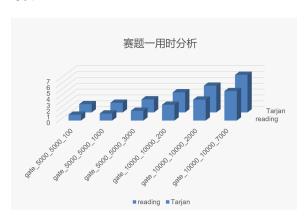


6 结果:

课上展示时老师提出测试用时太短不够准确,于是新添加了 gate_10000_10000 以及 gate_5000_5000 的几个例子进行测试,测试结果如下:



可见,最长时间为第一题用时,第二三四题用时较少。并且具体分析赛题一,我们发现用时最多的其实是 Tarjan 算法;



7 总结:

- (1) 采用 Tarjan 算法求解 SCC;
- (2) 采用分类讨论和 dfs 算法求解振荡条件,其中双环情况较原题有所提高,能够求解尽可能多的振荡条件;
 - (3) 整体结果显示 Tarjan 算法用时较长,进一步可以研究如何更为有效构建 SCC;