

第 3 章习题

3.4 常用组合逻辑电路

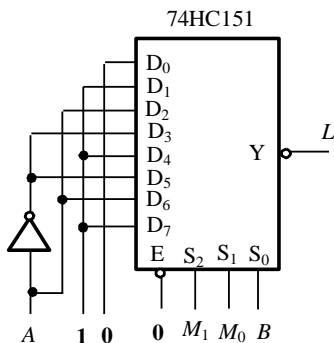
3.4.2 试用逻辑门设计一个译码器，译出对应 $ABCD$ 分别为 **0010**、**1010**、**1110** 状态的 3 个信号。

3.4.4 由译码器 74HC138 和逻辑门组成的电路如图题 3.4.3 所示，试写出输出 L_1 和 L_2 的简化逻辑表达式。

3.4.5 用译码器 74HC138 和适当的逻辑门，实现函数 $F = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + ABC$ 。

3.4.7 应用 74HC151 实现逻辑函数 $Y = \overline{A}\overline{B}\overline{C} + \overline{A}BC + \overline{A}\overline{B}C$ 。

3.4.9 由数据选择器组成的多功能组合逻辑电路如图题 3.4.9 所示。 M_1 、 M_0 为功能选择输入信号， A 、 B 为输入逻辑变量， L 为输出逻辑变量。试分析当 M_1 、 M_0 为不同取值时，输出 L 实现的逻辑功能及表达式。



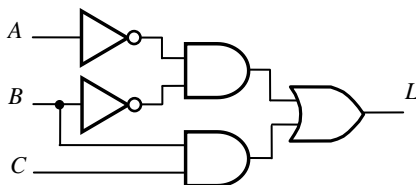
图题 3.4.9

3.4.11 试用 4 位二进制加法器 74HC283 设计一个码转换电路，将余三码转换为 8421BCD 码。

3.4.13 仿照半加器的设计方法，试设计一半减器，所用的门电路由自己选定。

3.5 组合逻辑电路的竞争冒险

3.5.2 判断图题 3.5.2 所示电路在什么条件下产生竞争冒险，怎样修改电路能消除竞争冒险。



图题 3.5.2

3.5.4 画出逻辑函数 $L(A,B,C) = (A + \overline{B})(B + C)$ 的逻辑图，试问电路在什么条件下产生竞争冒险，怎样修改电路能消除竞争冒险。