

姓名: 应逸雯 陈薇羽 学号: 12210159/0460 实验日期: 3.27

CMOS 门电路测试

1. 实验目的

- 熟悉 CMOS 门电路功能测试的方法;
- 学会 CMOS 门电路外特性的测试方法;
- 比较 CMOS 门和 TTL 门的特点。

2. 预习要求

- 复习门电路工作原理及相应逻辑表达式;
- 阅读本实验所用各门电路 IC 的数据手册;
- 熟悉所用集成电路的引线位置及各引线用途;
- 了解 CMOS 门与 TTL 门电路的差异。

3. 实验器材

序号	名 称	型号与规格	数 量	备 注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	面包板		1	
5	元器件	CD4001 1片, CD4069 1片,	2	

4. 实验内容

4.1 CMOS 芯片 CD4001 功能测试

CMOS 集成电路 4000 系列芯片具有较宽的电源电压使用范围, 在+3~+18V 都可以使用。

CMOS 门电路的逻辑高、低电平取值和 TTL 门电路略有不同, 通常高电平为

V_{DD} ，低电平为 0V，本实验电源电压 $V_{DD} = +5V$ 。

按照表 1.1 在输入端加不同的输入逻辑电平，用电压表测试相应的输出值，完成下列真值表。

注意：CMOS 门电路的多余输入端不允许悬空。

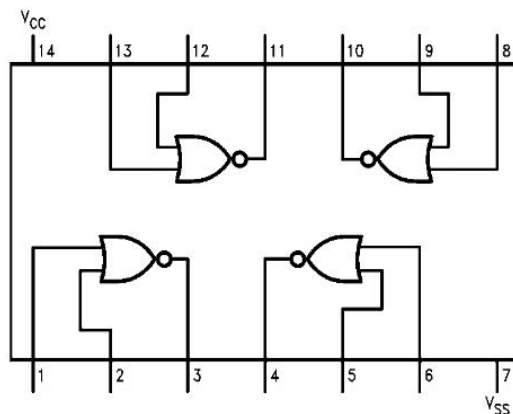


图 1.1 CD4001

表 1.1 CD4001 逻辑功能测试

输入								输出			
1	2	5	6	8	9	12	13	3	4	10	11
0	0	0	1	1	0	1	1	4.326V	0.053mV	0.224mV	0.243mV
0	1	1	1	1	1	1	1	0.019mV	/	/	/
1	0	0	0	0	0	0	0	0.478mV	/	/	/
1	1	1	1	1	1	1	1	0.023mV	/	/	/

4.2 CMOS 门电路 CD4069 电压、电流传输特性测试

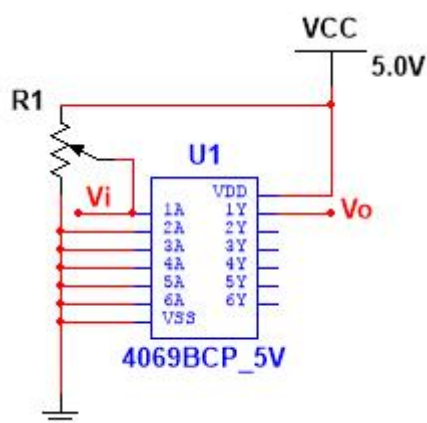


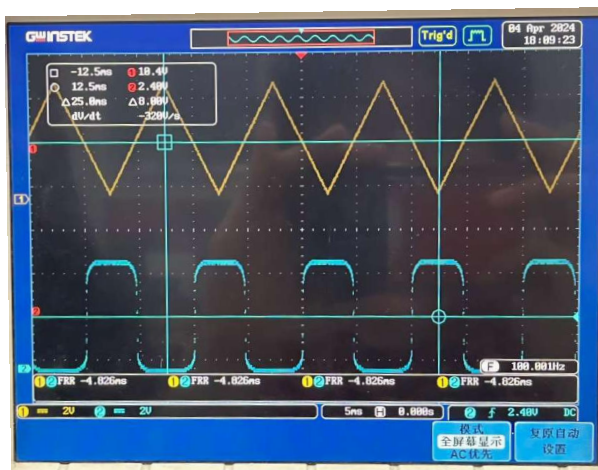
图1.2 CD4069电压传输特性测试

1) 按图 1.2 所示接线，调节电位器 R_p 的阻值，使 V_i 在 $0 \sim V_{DD}$ 变化，测量 V_o 随 V_i 变化的特性曲线。

记录实验数据，画出电压传输特性曲线 $V_o = f(V_i)$ 。

V_i	160 mV	488 mV	800 mV	1.52 V	1.76 V	2.24 V	2.32 V	2.48 V	2.64 V	2.72 V	2.96 V	3.12 V	3.36 V	4.24 V	5.20 V
V_o	4.8 V	4.88 V	4.96 V	4.80 V	4.80 V	4.64 V	4.32 V	4.16 V	1.68 V	160 mV	0 V	80 mV	0 V	-160 mV	-80 mV

电压传输特性曲线：



2) 在 V_i 处接入 5Vpp 的正弦波（最小值为 0V，最大值为 5V），用示波器观察输入输出波形，并利用 XY 显示得到电压传输曲线，将截图附于下方。



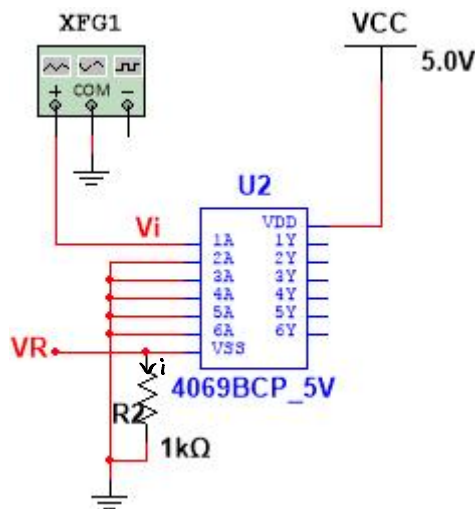
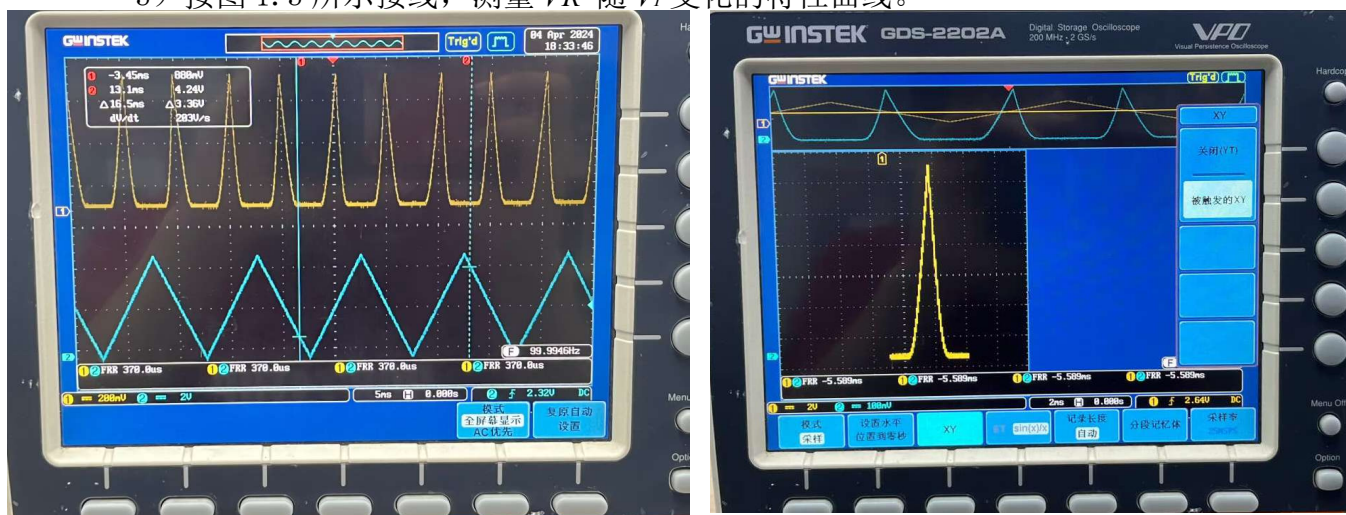


图1.3 CD4069电流传输特性测试

3) 按图 1.3 所示接线，测量 VR 随 Vi 变化的特性曲线。



4) 为什么 3) 中的电压关系曲线反映了 CD4069 的电流传输特性?

$$VR = i \times R_2$$

$VR-Vi$ 曲线反映了 $i-Vi$ 的形状

能够反映电流传输特性

4.3 CD4001平均传输时间 T_{PD} 的测量

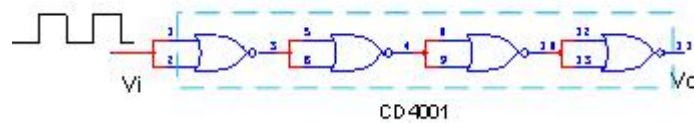


图 1.4 CD4001 平均传输时间的测量

按图1.4所示接线，图中 $V_{DD} = +5V$ ， V_i 输入连续脉冲，观察 V_i 与 V_o 的异同，用双踪示波器观察并记录 V_i ， V_o 的波形，测出CD4001芯片的 T_{PD} 值 $\frac{147\text{ ns}}{4}$

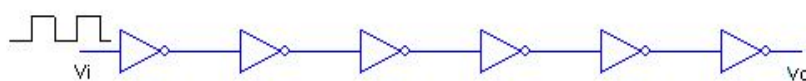
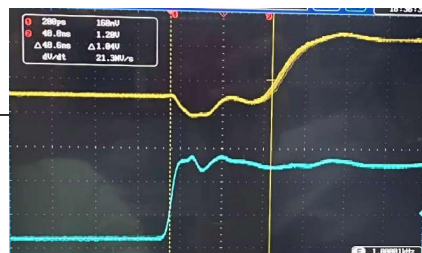
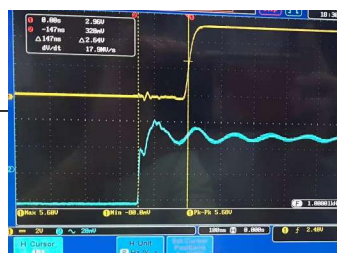


图 1.5 CD4069 平均传输时间的测量

按图 1.5 所示接线，将 CD4001 芯片换成 CD4069 芯片，测出 CD4069 芯片的 T_{PD} 值 $\frac{48.6\text{ ns}}{6} = 8.1\text{ ns}$ (附上测量延时所用的波形图)



5. 思考题

1. CMOS门电路多余的输入端在使用时不允许悬空，其理由是什么？

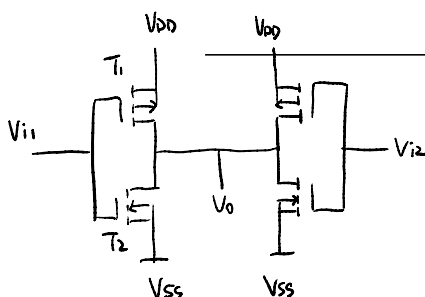
悬空使电位不稳定，且输入阻抗高易干扰电路，使电路产生误动作

2. 一般的CMOS门电路能否进行“线与”？请画出两个CMOS“线与”的示意图，并回答为什么一般的CMOS不可以进行“线与”？什么门电路可以方便的进行“线与”？

CMOS 不能线与。 TTL. OC门 可以线与。

$V_{i1}=0, V_{i2}=1$. T_1, T_4 导通. 输出 $V_{DD}/2$

$V_{i1}=1, V_{i2}=0$. T_2, T_3 导通. 输出 $V_{DD}/2$



附录：IC引脚图

