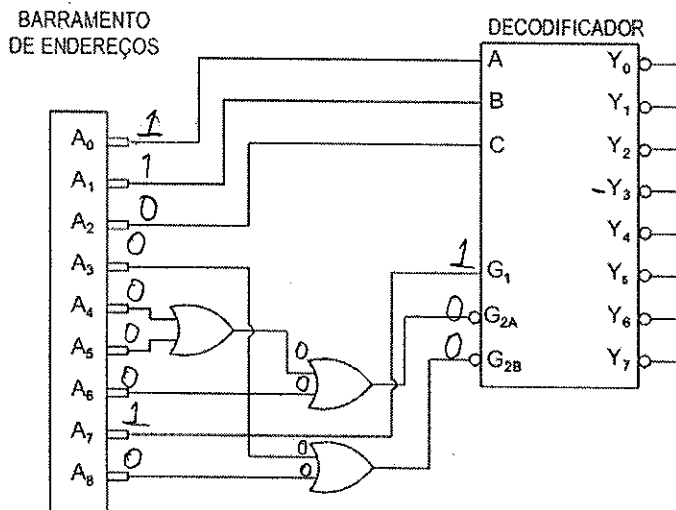


UNIVERSIDADE FEDERAL DE VIÇOSA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
ELT 312 – ELETRÔNICA DIGITAL I

2ª Prova

NOME: _____ MATRÍCULA: _____

1ª Questão: (10 pts) *PETROBRAS*



O circuito apresentado na figura ao lado é um decodificador de endereços, onde o A_8 é o bit mais significativo do barramento de endereços. Para ativar o bit Y_3 do decodificador, o endereço que deverá ser escrito no barramento, na base 10 é

Dados do decodificador:

$$G_{2A} + G_{2B} = \begin{cases} 0, & \text{habilita} \\ 1, & Y_i = 1 \forall i \in [0,7] \end{cases} \quad G_1 = \begin{cases} 0, & Y_i = 1 \forall i \in [0,7] \\ 1, & \text{habilita} \end{cases}$$

$A, B, C \rightarrow$ ativa $Y_i=0$, onde A é o bit menos significativo

$$\left. \begin{array}{l} C - 0 \\ B - 1 \\ A - 1 \end{array} \right\} Y_3$$

$$\begin{array}{cccccccc} A_8 & A_7 & A_6 & A_5 & A_4 & A_3 & A_2 & A_1 & A_0 \\ 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \end{array}$$

$$128 + 3$$

$$\underline{\underline{131}}$$

2ª Questão: (5 pts)

Realize as seguintes operações no sistema do complemento de 2. Use oito bits (incluindo o bit de sinal) para cada número.

- a) Some -3 com 10;
b) Subtraia +3 de -7.

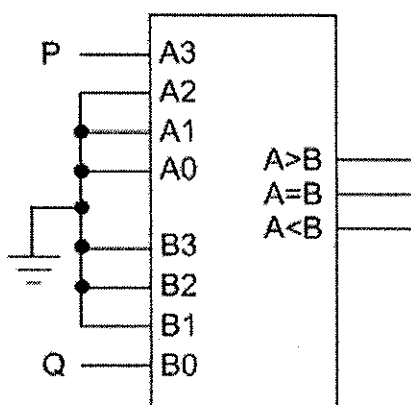
$$\begin{array}{r}
 3 \rightarrow 0000.0011 \\
 1111.1100 \\
 + 1 \\
 \hline
 -3 \quad 1111.1101 \\
 +10 \quad 0000.1010 \\
 \hline
 1.0000.0111 \rightarrow (+7)
 \end{array}$$

$$\begin{array}{r}
 7 \rightarrow 0000.0111 \\
 1111.1000 \\
 + 1 \\
 \hline
 (-7) \quad 1111.1001 \\
 +(-3) \quad 1111.1101 \\
 \hline
 1.1111.0110 \rightarrow (-10)
 \end{array}$$

$$\begin{array}{r}
 0000.1001 \\
 + 1 \\
 \hline
 0000.1010 \rightarrow (-10)
 \end{array}$$

3ª Questão: (10 pts)

PETROBRAS



A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀
P	0	0	0	0	0	0	Q
0							0 → A=B
0							1 → A < B
1							0 → A > B
1							1 → A > B

O circuito acima usa um comparador de igualdade e magnitude para números de 4 bits, como o 7485.

As lógicas das saídas A > B, A = B e A < B, em função de P e Q, são, respectivamente,

- (A) P, P ⊕ Q e Q

- (B) P \bar{Q} , PQ e \bar{P}

- (C) P \bar{Q} , PQ e $\bar{P}Q$

- (D) P, P \bar{Q} e $\bar{P}Q$

- (E) P \bar{Q} , $\bar{P}Q$ e Q

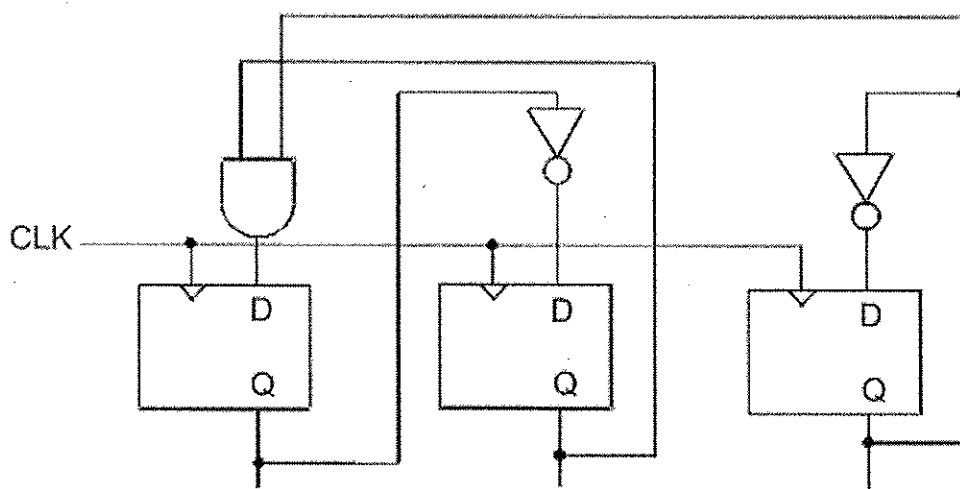
$$\begin{aligned}
 A > B &= P \cdot \bar{Q} + P \cdot Q \\
 A > B &= P(\bar{Q} + Q) \\
 A > B &= P
 \end{aligned}$$

$$\begin{aligned}
 A = B &= P \cdot \bar{Q} \\
 A < B &= \bar{P} \cdot Q
 \end{aligned}$$

$$\begin{aligned}
 A < B &= \bar{P} \cdot Q
 \end{aligned}$$

4ª Questão: (10 pts)

PETRO BRAS



Considerando que os *flip-flops* da figura acima comecem zerados, o número de estados que se repetem indefinidamente é

(A) 3

~~(B) 4~~

(C) 5

(D) 6

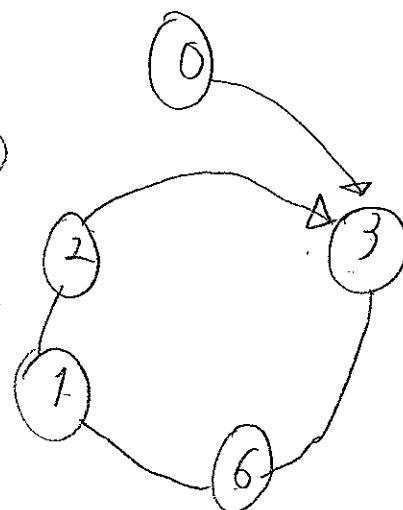
(E) 8

ANTERIOR			PRÓXIMO		
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0
0	0	0	0	1	1
0	1	1	1	1	0
1	1	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1

$$D_0 = \overline{Q_0}$$

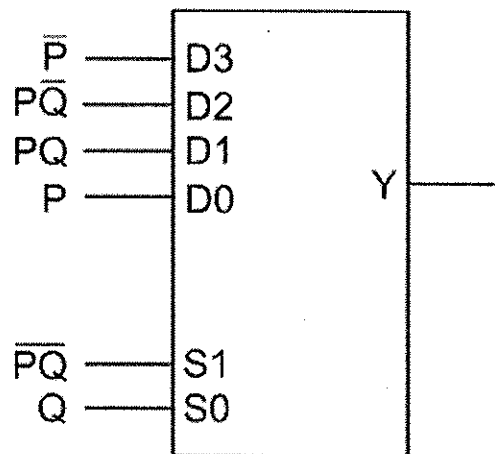
$$D_1 = \overline{Q_2}$$

$$D_2 = Q_0 \cdot Q_1$$



5ª Questão: (10 pts)

PETRU BRAS



O circuito acima usa um multiplexador de 4 entradas para 1 saída.

A lógica da saída Y, em função de P e Q, é

(A) P

$$Y = \bar{S}_1 \bar{S}_0 \cdot D_0 + \bar{S}_1 S_0 \cdot D_1 + S_1 \bar{S}_0 \cdot D_2 + S_1 S_0 \cdot D_3$$

(B) PQ

(C) $P\bar{Q}$

$$Y = P\bar{Q} \cdot \bar{Q} \cdot P + P\bar{Q} \cdot Q \cdot P\bar{Q} + \bar{P}\bar{Q} \cdot P\bar{Q} + \bar{P}\bar{Q} \cdot Q \cdot \bar{P}$$

(D) $P \oplus Q$

$$Y = 0 + P\bar{Q} + \bar{P}\bar{Q} \cdot \bar{Q}P + \bar{P}\bar{Q} \cdot Q\bar{P}$$

~~(E) $P+Q$~~

$$Y = P\bar{Q} + \bar{P}\bar{Q} (\bar{Q}P + Q\bar{P})$$

(15a)

$$Y = P\bar{Q} + \bar{Q}P + Q\bar{P}$$

$$Y = P(\bar{Q} + Q) + \bar{Q}\bar{P}$$

$$Y = P + \bar{Q}\bar{P}$$

(15a)

$$Y = P + Q$$