

Análise do FET para pequenos sinais

Relatório 02 de ELT 311

Wérikson F. O. Alves - 96708

Universidade Federal de Viçosa (UFV), Viçosa, Brasil

e-mails: werikson.alves@ufv.br

Resumo

Este relatório abordará o efeito de pequenos sinais de entrada em circuitos JFET, na configuração Divisor de tensão. Assim, o objetivo principal é verificar a capacidade de amplificação de um circuito JFEET para essa configuração. Por fim, será apresentado os resultados obtidos pela simulação fazendo uma comparação com os resultados calculados.

Introdução

JFet é uma abreviação para Junction Field Effect Transistor, ou, traduzindo, transistor de junção por efeito de campo. O JFET utiliza materiais portadores de carga colocados perpendicularmente e em contato direto com seu canal para que se possa controlar a passagem de corrente elétrica.

Objetivos Gerais e Específicos

De forma geral o objetivo deste relatório será verificar a capacidade de amplificação de um circuito JFET com divisor de tensão, e ao final, fazendo uma comparação entre os valores calculados e os simulados.

Materiais e Métodos

- 01 Transistor BF245C;
 - 01 Fonte de tensão CC ajustável;
 - 01 Fonte de tensão CA ajustável;
 - 01 Gerador de sinais;
 - 01 Osciloscópio;
 - 01 Multímetro digital.
- 01 Resistor de 100 k Ω ;
 - 01 Resistor de 1,8 k Ω ;
 - 01 Resistor de 3,3 k Ω ;
 - 01 Resistor de 47 k Ω ;
 - 03 Capacitores de 10 μ F;

Parte teórica

Dado o circuito da Figura 1, inicialmente, foi realizado uma análise teórica do circuito. Logo, para a análise cc, na qual os capacitores serão considerados como circuito aberto, aplica-se o divisor de tensão nas resistências R_1 e R_2 , dessa forma obtendo a tensão em cada um e a corrente que está passando pelo R_1 , logo:

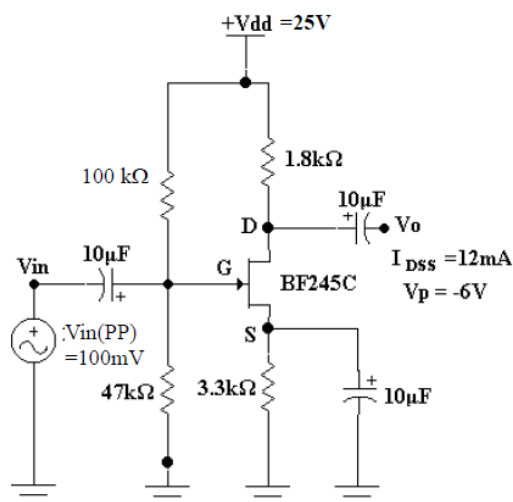


Figura 1: JFET - Divisor de tensão

$$V_{R_1} = V_{DD} \frac{R_1}{R_1 + R_2} = 17,01 \text{ V} \quad (1)$$

$$V_{R_2} = V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 7,99 \text{ V} \quad (2)$$

$$I_{R_1} = \frac{V_{DD} - V_G}{R_1} = 170 \mu\text{A} \quad (3)$$

Em seguida, aplicando LKT na malha *Terra-G-S-Terra* e como $I_D \approx I_S$, obtém-se a Equação 4:

$$V_{GS} = V_G - V_S$$

$$V_{GS} = V_G - I_D R_S \quad (4)$$

Substituindo a Equação 4 na Equação de Shockley, fica-se com apenas uma variável, I_D . Logo, ao resolver a equação, conclui-se:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$I_D = I_{DSS} \left(1 - \frac{V_G - I_D R_S}{V_P} \right)^2 = 3,29 \text{ mA} \quad (5)$$

Agora, sabendo o valor de I_D e que $I_D \approx I_S$, pode-se encontrar o valor de V_{RS} :

$$V_S = V_{RS} = I_D R_S = 10,85 \text{ V} \quad (6)$$

Aplicando o valor de I_D na Equação 4, tem-se:

$$V_{GS} = -2,86 \text{ V} \quad (7)$$

Agora, analisando a queda de tensão no resistor do Dreno e em seguida a diferença nas tensões entre os terminais de dreno e fonte, obtém-se:

$$V_D = V_{DD} - R_D I_D = 19,08 \text{ V} \quad (8)$$

$$V_{DS} = V_D - V_S = 8,23 \text{ V} \quad (9)$$

Agora, para a análise do circuito em CA, ou seja, os capacitores sendo considerados como curto circuito e zerando a fonte cc tem-se:

$$Z_i = R_1 || R_2 \approx 31,97 \text{ k}\Omega \quad (10)$$

$$Z_o = R_D = 1,8 \text{ k}\Omega \quad (11)$$

$$g_m = 2 \cdot \frac{I_{DSS}}{|V_P|} \cdot \left(1 - \frac{V_{GS}}{V_P} \right) = 2,093 \text{ mS} \quad (12)$$

$$A_v = -g_m R_D = -3,77 \quad (13)$$

Parte prática

Para a análise CC, inicialmente foi simulado o circuito da Figura 2, desta forma, completando a tabela 1.

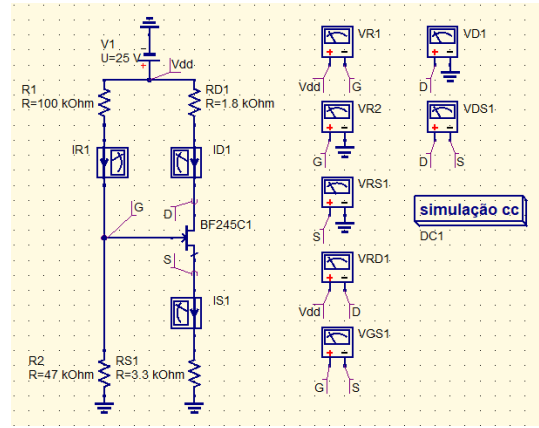


Figura 2: Circuito para análise CC.

Já para a análise CA, foi simulado o circuito da Figura 3,

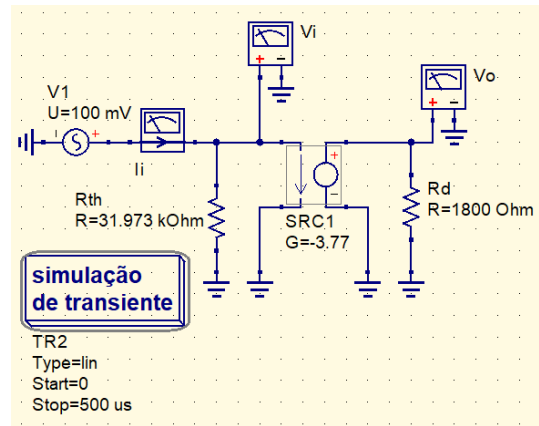


Figura 3: Circuito para análise CA.

Com os valores obtidos, pode-se calcular o valor de A_v :

$$A_v = \frac{V_{op}}{V_{ip}} = -3,76 \quad (14)$$

Depois, foi simulado o circuito completo da Figura 4, no modo CC e CA, preenchendo a tabela 2.

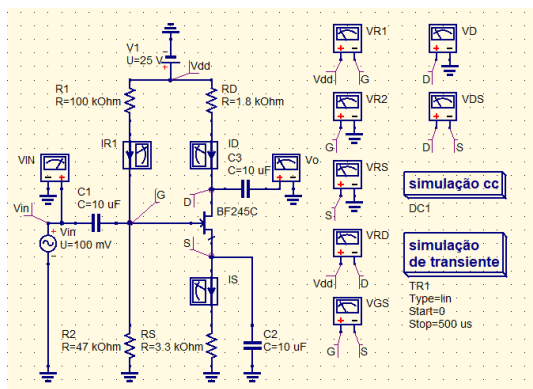


Figura 4: Simulação do circuito completo.

Com o valor de A_v , pode-se encontrar V_o para o circuito completo:

$$V_o = A_v \cdot V_{in} = 0,376 \text{ V} \quad (15)$$

Resultados e Discussões

Para as simulações CC e CA foram preenchidas as tabelas 1 e 2, respectivamente. Além disto, nas tabelas, constam o erro relativo percentual entre os valores calculados e medidos.

Em seguida são apresentados os gráficos referentes aos sinais de entrada e saída, além dos sinais de tensão no ponto G e S. Para obter-se uma boa análise, os valores de pico utilizados foram aproximadamente no mesmo tempo, em todas elas.

Pelos resultados obtidos, pode-se concluir que a componente continua no dreno é igual a 19,1 V a qual corresponde exatamente com o valor de V_D para a simulação CC.

Tabela 1: Valores obtidos na análise CC.

	Valores\\ calculados	Valores\\ medidos	Erro (%)
V_{R1} (V)	17,01	17,00	0
V_{R2} (V)	7,99	7,99	0
V_{RS} (V)	10,85	10,70	1
V_{RD} (V)	5,92	5,86	1
V_{GS} (V)	-2,86	-2,75	4
V_D (V)	19,08	19,10	0
V_{DS} (V)	8,23	8,40	2
I_D (mA)	3,29	3,26	1
I_S (mA)	3,29	3,26	1
I_{R1} μA	170	170	0

Tabela 2: Valores obtidos na análise CA.

	Valores\\ calculados	Valores\\ medidos	Erro (%)
V_{in} (V)	0,10	0,1	0
V_G (V)	8,00	8,09	1
V_S (V)	10,74	10,75	0
V_D (V)	19,08	18,70	2
V_o (V)	-0,376	-0,45	20

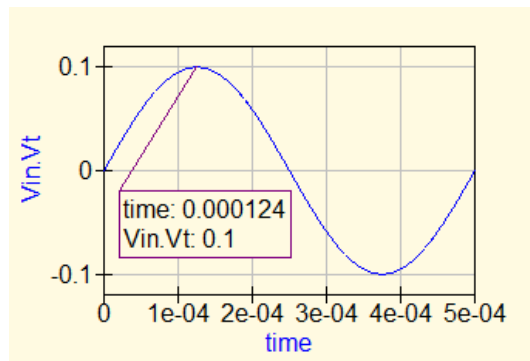


Figura 5: Gráfico para Vin.

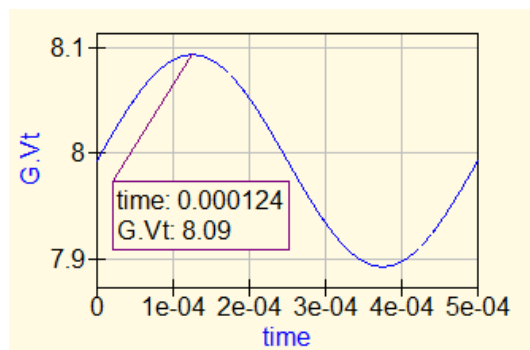


Figura 6: Gráfico para Vg.

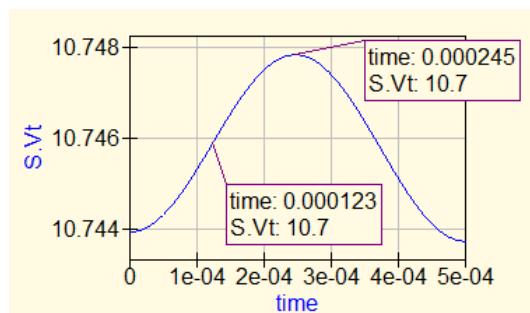


Figura 7: Gráfico para Vs.

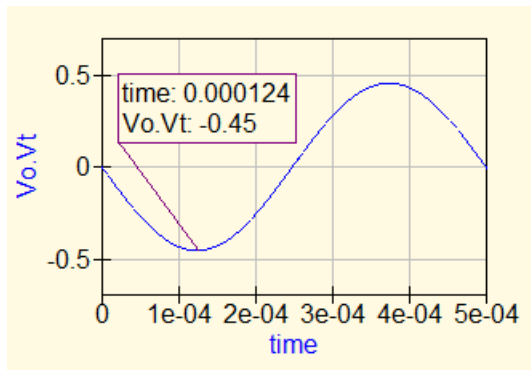


Figura 8: Gráfico para V_o .

Conclusão

Pode-se perceber portanto que os valores calculados e medidos estão bem próximos, revelando que a análise utilizada durante o desenvolvimento está correta, portanto possuindo um erro muito baixo, como pode ser visto nas tabelas 1 e 2. Além disso pelos gráficos anteriores percebe-se que os sinais tendem a seguir o formato de uma senoide sem amortecimento, entretanto a o sinal de V_S possui um período de tempo maior e seus valores de pico variam um pouco com o passar do tempo.

Referências

- [1] R. L. Boylestad and L. Nashelsky, *Dispositivos eletrônicos e teoria de circuitos*, vol. 6. Prentice-Hall do Brasil, 1984.