

QXD0133 - Arquitetura e Organização de Computadores II



Universidade Federal do Ceará - Campus Quixadá

Thiago Werlley
thiagowerlley@ufc.br

18 de outubro de 2025

Capítulo 1

Capítulo 1

Sistemas Embarcados ARM

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.
 - **Exemplo:** ARM7TDMI

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.
 - **Exemplo:** ARM7TDMI
 - Fornece até 120 Dhrystone MIPS

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.
 - **Exemplo:** ARM7TDMI
 - Fornece até 120 Dhrystone MIPS
 - Alta densidade de código

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.
 - **Exemplo:** ARM7TDMI
 - Fornece até 120 Dhrystone MIPS
 - Alta densidade de código
 - Baixo consumo de energia

Sistemas Embarcados ARM

- O núcleo do processador ARM é um componente chave de muitos sistemas embarcados de 32 bits.
 - **Exemplo:** núcleos ARM são amplamente usados em **telefones celulares**
- Longo caminho desde primeiro protótipo ARM1 em 1985.
 - **Exemplo:** ARM7TDMI
 - Fornece até 120 Dhrystone MIPS
 - Alta densidade de código
 - Baixo consumo de energia
 - Ideal para dispositivos embarcados móveis.

Filosofia RISC

- Computador com conjunto de instruções reduzido

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
- Unidades de processamento mais simples

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
- Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software
- Implementada com quatro regras:

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software
- Implementada com quatro regras:
 - Instructions

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software
- Implementada com quatro regras:
 - Instructions
 - Pipelines

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software
- Implementada com quatro regras:
 - Instructions
 - Pipelines
 - Registers

Filosofia RISC

- Computador com conjunto de instruções reduzido
 - do inglês, *Reduced Instruction Set Computer* (RISC)
 - O núcleo ARM usa uma arquitetura RISC.
 - Instruções mais simples
 - 1 ciclo de *clock* por instrução
 - Maior flexibilidade
 - Unidades de processamento mais simples
 - Frequências maiores
 - Operações complexas implementadas em software
- Implementada com quatro regras:
 - Instructions
 - Pipelines
 - Registers
 - Load-store architecture

Filosofia RISC

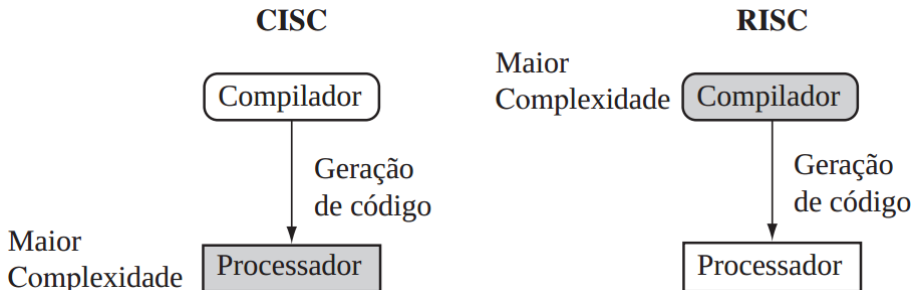


Figura: CISC x RISC. O CISC depende mais do hardware para a funcionalidade da instrução. RISC exige mais do compilador.

Filosofia ARM

- *Advanced RISC Machine* (ARM)

Filosofia ARM

- *Advanced RISC Machine* (ARM)
 - Foco em baixo consumo de energia, com redução da área no chip

Filosofia ARM

- *Advanced RISC Machine* (ARM)
 - Foco em baixo consumo de energia, com redução da área no chip
 - Ideal para dispositivos móveis e sistemas embarcados em geral.

Filosofia ARM

- *Advanced RISC Machine* (ARM)
 - Foco em baixo consumo de energia, com redução da área no chip
 - Ideal para dispositivos móveis e sistemas embarcados em geral.
 - Código de alta densidade

Filosofia ARM

- *Advanced RISC Machine* (ARM)
 - Foco em baixo consumo de energia, com redução da área no chip
 - Ideal para dispositivos móveis e sistemas embarcados em geral.
 - Código de alta densidade
 - Mais dados processados com menos memória

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”
 - ❶ **Nem todas as instruções** são completadas em **apenas 1 ciclo**

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”
 - ① **Nem todas as instruções** são completadas em **apenas 1 ciclo**
 - ② Utilizar um **componente de hardware** que pré-processa um dos **registros** de entrada antes de ser usado por uma instrução.

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”
 - ❶ **Nem todas as instruções** são completadas em **apenas 1 ciclo**
 - ❷ Utilizar um **componente de hardware** que pré-processa um dos **registros** de entrada antes de ser usado por uma instrução.
 - ❸ **Instruções *Thumb*** (16 bits)

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”
 - ❶ **Nem todas as instruções** são completadas em **apenas 1 ciclo**
 - ❷ Utilizar um **componente de hardware** que pré-processa um dos **registros** de entrada antes de ser usado por uma instrução.
 - ❸ **Instruções *Thumb*** (16 bits)
 - ❹ Execução **condicional**

Filosofia ARM

- Segue a filosofia RISC, mas não de forma “**pura**”
 - ❶ **Nem todas as instruções** são completadas em **apenas 1 ciclo**
 - ❷ Utilizar um **componente de hardware** que pré-processa um dos **registros** de entrada antes de ser usado por uma instrução.
 - ❸ **Instruções *Thumb*** (16 bits)
 - ❹ Execução **condicional**
 - ❺ Algumas **instruções complexas**

Software em Sistemas Embarcados

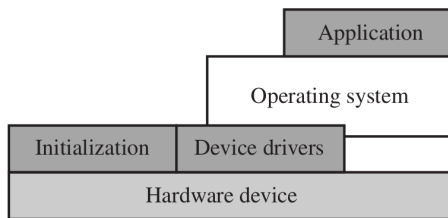


Figura: Camadas de abstração de *software* em execução no *hardware*.

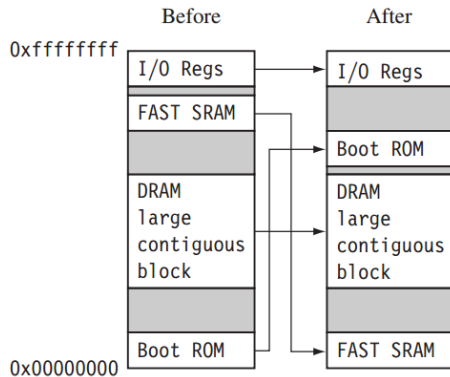


Figura: Remapeamento de memória.

QXD0133 - Arquitetura e Organização de Computadores II



Universidade Federal do Ceará - Campus Quixadá

Thiago Werlley
thiagowerlley@ufc.br

18 de outubro de 2025

Capítulo 1