

摘要

本系统设计了一个可根据输入待测信号分析调制类型，并对调制信号进行解调，测量调频度、最大频偏并输出的测量装置。系统以 AXU3EG 开发板作为主控 FPGA，MSP432 为 MCU 协处理器。信号输入端通过调理电路对信号源信号调理放大，采用 AD9238 模块对输入信号进行采样，经 FPGA 进行混频、滤波、抽样、FFT 和频谱分析等信号处理过程，最后将解调信号通过 DA 模块输出至示波器展示，相关指标输出至 MCU 进行计算，最终将结果显示在液晶屏上。该系统可以实时有效地对信号进行解调并计算指标，一定频率下有着较高的精度和稳定性。

关键词：AXU3EG 信号处理 调制度 正交下变频

1 方案论证与比较

1.1 预期目标

调制度 (m_a 和 m_f) 和最大频偏 Δf 是调幅波及调频波信号的重要指标。对于幅度调制, 调幅度 m_a 定义为调制信号幅度和载波信号幅度之比; 对于频率调制, 调频度 m_f 定义为最大频率偏移 Δf 和中心频率 f_m 之比。

本系统期望对一定频率范围的已调波进行采样、滤波、变频、分析等操作, 能够分辨其调制方式, 计算出调制度等指标, 输出解调信号, 最终将以上结果显示出来。

1.2 技术方案分析论证

信号解调的方案可分为模拟解调和数字解调两种。

模拟解调是指直接使用模拟电路对信号进行混频、解调输出, 再将解调后的信号进行采样进行相关指标的计算。这样做可以避免对高频信号进行采样, 但其缺点也十分明显: 高频的模拟电路存在电路复杂、抗干扰性差、灵活性有限等缺点因此不采用该方案。

数字解调是指通过 AD 模块对高频信号进行采样量化, 再对测量信号进行处理, 包括对信号下变频分解出 I、Q 两路信号, 再根据信号的频谱将其混频搬移至低频后再使用数字方法解调、测量。相比较而言, 数字解调对数据采集硬件要求高, 但更有灵活、输出结果更理想、信噪比更高的优点, 因此本题采用数字解调。

1.3 解调与测量方案论证

(1) 解调方法

针对 AM, 可以采用较容易的包络检波, 将信号的 I 路和 Q 路搬移至低频后, 计算二者平方和, 可以测得信号包络; 针对 FM, 可以采用正交解调, 根据得到的低频 I 路和 Q 路信号计算基带信号。这个求解过程有如下方案:

方案一: 对 I 路、Q 路信号比值求反正切, 可以得到相角, 对相角进行差分可以得到调制信号频率, 从而对信号进行解调。该方案运算量很大, 在 FPGA 中也难以实现, 综合考虑不采用此方案。

方案二: 对方案一进行改进, 对反正切进行求导、差分, 得到改进的解调算法, 通过差分和简单的乘法除法得到解调序列 $m(n)$, 因此使用该算法。

$$\begin{aligned} m(n) &= \frac{I(n)[Q(n)-Q(n-1)]-[I(n)-I(n-1)]Q(n)}{I^2+Q^2} \\ &= \frac{I(n-1)Q(n)-I(n)Q(n-1)}{I^2(n)+Q^2(n)} \end{aligned}$$

1.4 处理器的选择

针对本题任务，考虑使用单片机和 FPGA 两种方案。根据任务要求，应采集高频窄带调制信号，并输出解调信号。考虑到数字解调时会采用 FIR 滤波器、FFT 算法等，对硬件计算性能要求高。单片机适合于对电路进行控制，在信号处理方面，实时性差；而 FPGA 在并行处理方面具有较大优势，信号处理实时性较强。因此，此处我们使用了 FPGA 作为主处理器。

2 系统理论分析与计算

2.1 系统结构分析

经过上述方案与比较，系统的结构框图如下图所示：

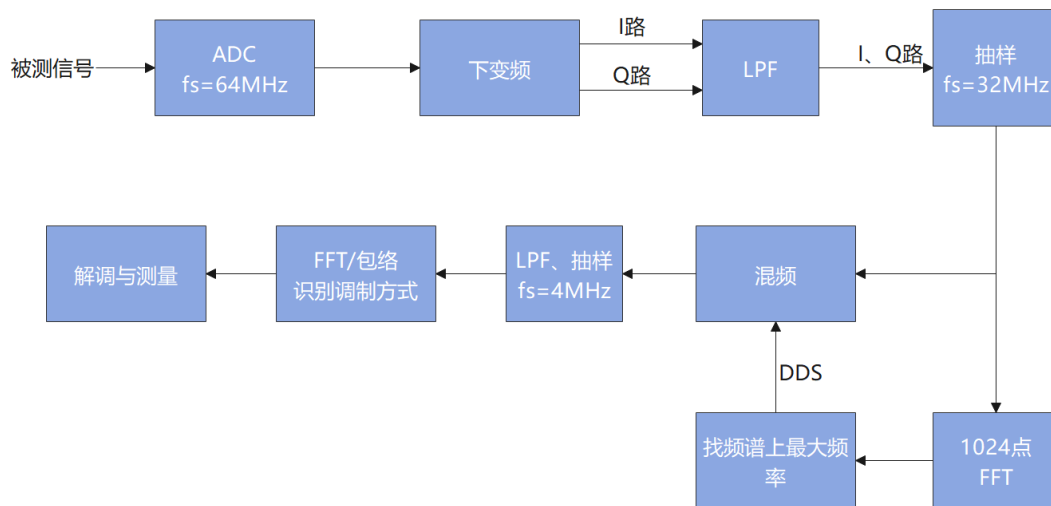


图 1 系统结构框图

待测信号通过外加 AD 模块采样至 FPGA，与 20MHz 信号进行下变频，得到 I 路 Q 路信号，对信号进行滤波、抽样提高频率分辨率；对任一信号进行 FFT 找到准确的频带位置，DDS 合成后对待测信号混频至低频处，对信号滤波、抽样。再由 I 路、Q 路信号求包络、FFT 对识别信号的调制方式，根据具体的调制方式进行解调与测量相关调制。

2.2 各模块的理论分析与计算

2.2.1 AD 采样与下变频模块分析与计算

通过外接 AD 模块进行采样，控制 ADC 采样频率为 64MHz 并保持足够长度采样保持时间，得到较精确的模数转换结果，为后续滤波、抽样等步骤提供准确有效的数据。

假设输入载频 25MHz，调制信号 4kHz，调制度 0.5 的 AM 调制信号和调频度为 6 的 FM 调制信号，64MHz 采样后，与和载频同频的 cos、-sin 信号下变频，得到正交的 I 路、

Q 路信号，经过 matlab 仿真，计算得到二者包络相同，相位相差 $\pi/2$ 。

2.2.2 LPF 与抽样模块分析

设定 FIR 滤波器截止频率 11MHz，采样频率 64MHz，通过函数生成滤波器系统函数，与两路信号卷积后滤去高频成分；再对二者隔点抽样至 32MHz，提高后续 FFT 频谱分辨率。对抽样后的两路信号进行 FFT 求频谱，二者频谱完全一致。

2.2.3 FFT 数据处理与混频模块分析与计算

对任一路信号进行 FFT 运算，找到频率最大点处对应频率，该频率为载波频率。产生该频率的 cos 信号对两路信号进行混频，得到搬移后的两路信号。计算得到调制信号最大带宽为：

$$B = 2(m_f + 1)f_c = 140kHz$$

设置新的 FIR 滤波器截止频率为 140kHz，抽样频率 4MHz，对抽样后的信号进行 FFT，得到下图所示频谱：

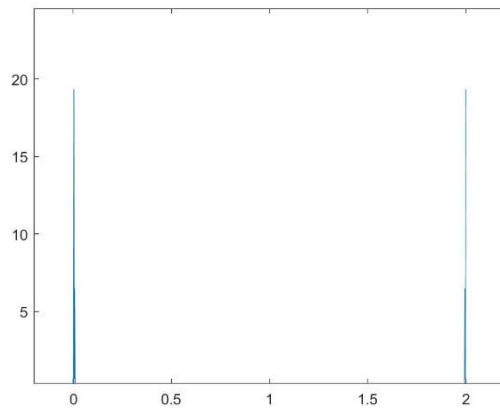


图 2 搬移到低频后，滤波抽样的 I、Q 路信号频谱

2.2.4 解调与指标测量模块分析与计算

对于 AM 信号，可以通过对 I 路、Q 路信号求平方和计算包络进行解调。调幅度可以由解调信号最大值、最小值计算得，公式为：

$$m_a = \frac{\max - \min}{\max + \min}$$

对于 FM 信号，可以通过方案论证中改进的解调算法求得解调序列和其频率。对解调前的信号进行 FFT 得到频带宽度，根据前文中 FM 信号带宽公式可以计算得到调幅度、最大频偏。AM 和 FM 解调频谱如下图所示：

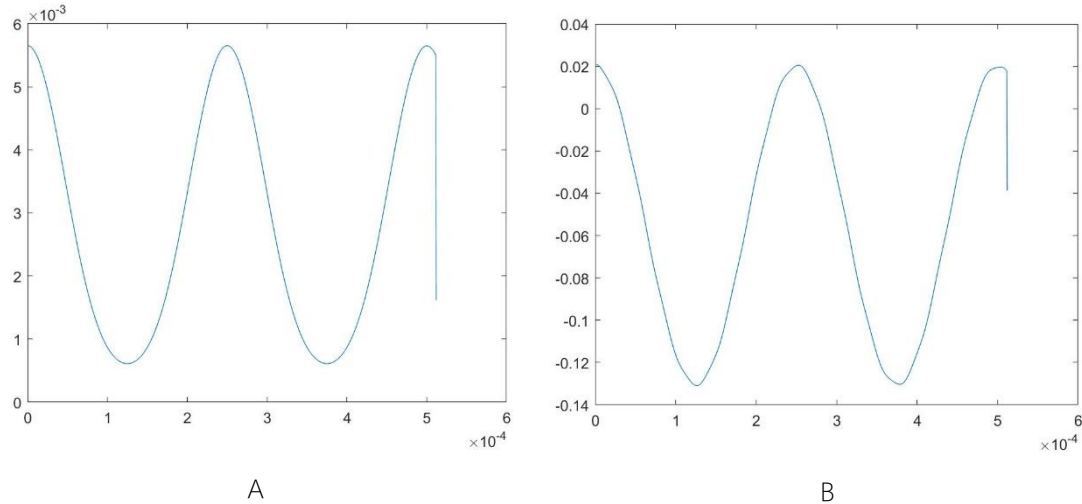


图 3 AM 解调 (A) 与 FM 解调 (B) 波形图

可以看出，不同调制方式的同频信号，经过本系统均可正确解调。经过计算，可以计算出两个调制信号调制度分别为 0.5、6，与生成时设置参数一致，反映了该系统的合理性。

3 电路与程序设计

3.1 总体电路设计

我们采用了 AXU3EG 开发板作为主控 FPGA，MSP432 为 MCU 协处理器的设计方案。首先通过外接调理电路对输入信号进行放大，FPGA 负责控制 ADC 采集信号、信号解调处理与参数计算，MCU 通过与 FPGA 做数据交互，控制显示屏交互界面。ADC 采用 AD9238 芯片，该芯片采样率可达 65MSPS，整体方案设计如图所示。

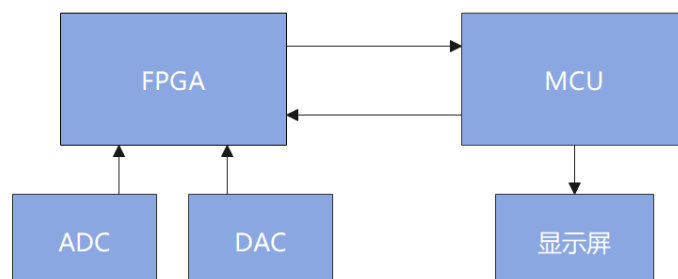


图 4 总体电路设计方案

方案中采用的 AXU3EG 开发板原理图如下

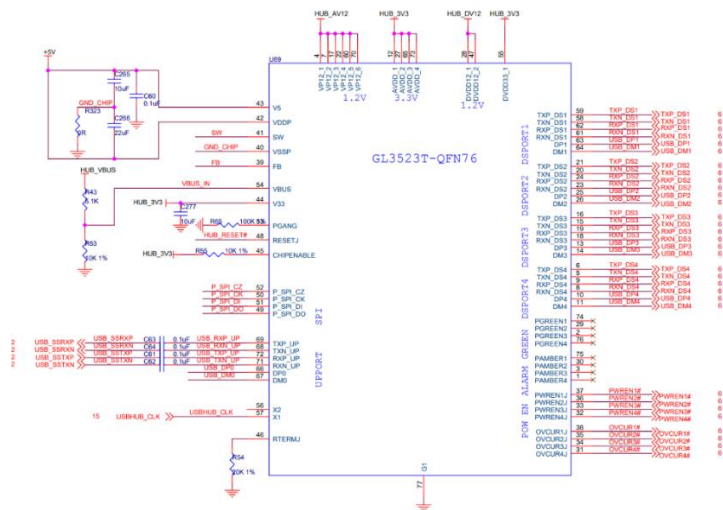


图 5 AXU3EG 开发板原理图

3.2 FPGA 程序设计

程序设计使用自适应的算法，根据待测信号的频带位置自适应地将其搬移至低频，分析已调信号的包络、差分对信号类型进行判断，能够计算出指标并输出解调波形。

信号通过调理电路，系统控制 AD 模块对输入信号进行采样，自动产生固定频率的正交信号对输入信号进行下变频产生正交信号，滤波抽样后使用 FFT 算法，通过 DDS 产生自适应的载波信号对待测信号混频搬移至低频，滤波抽样后计算待测信号的包络解调和差分解调结果，判断其属于 AM 调制信号、FM 调制信号还是未调载波。对于 AM 信号，使用不断比较替换的算法求其波形最值求相关指标；对于 FM 信号，使用 FFT 算法并找到高于频谱上大于阈值最大的频率点求相关指标。最终将解调波形输出至示波器，并每间隔一秒对输出单片机的指标数据进行更新。FPGA 程序流程图如图所示：

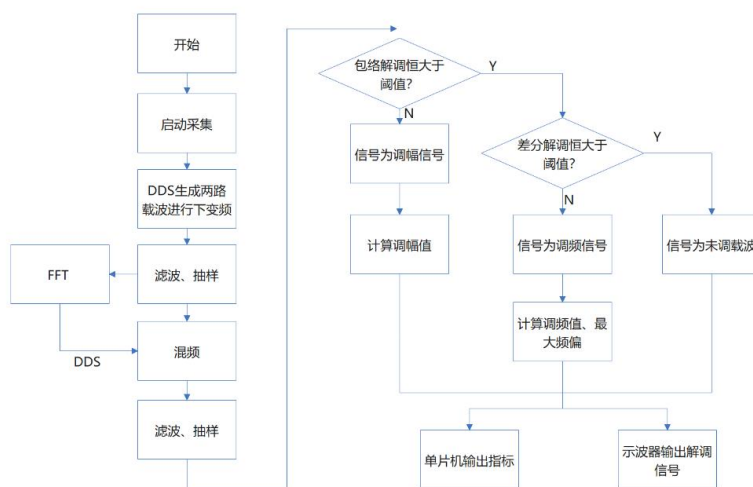


图 6 FPGA 程序流程图

3.3 MCU 程序设计

FPGA 与单片机采用三线 SPI 方式连接，FPGA 通过 SPI 接口输出测量得到的信号参数，以 5 字节为 1 帧发送，由单片机进行计算并通过串口屏幕进行显示。单片机控制流程图如图所示：

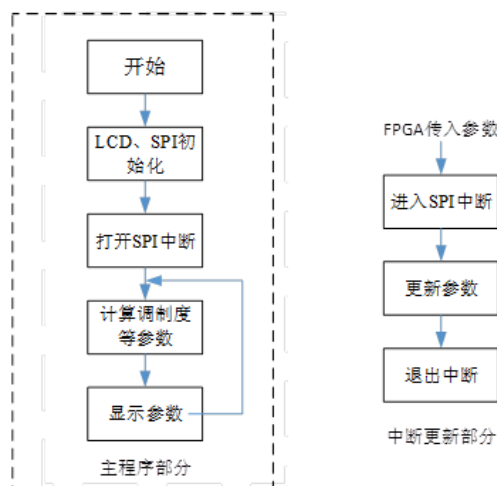


图 7 CMU 程序流程图

4 测试方案与测试结果

4.1 测试仪器

信号发生器：AG 1022F

示波器：UPO 8152Z

4.2 测试方案与结果

4.2.1 软件仿真结果

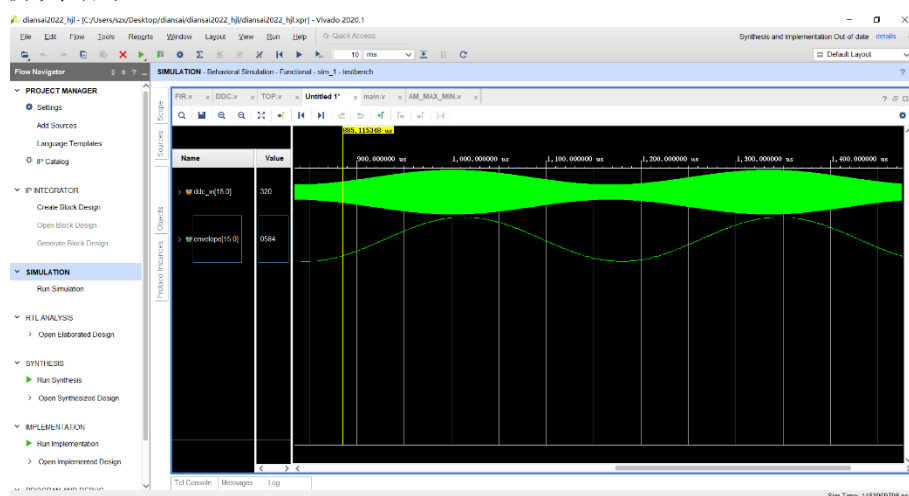


图 8 AM 解调仿真

如图，对 AM 调制信号解调仿真，仿真结果解调效果较好。

4.2.2 硬件测试步骤与结果

确认电路连接无误后，设置信号发生器，载波为固定电压（调理电路可以将电压放大至较大范围），载频范围在 10MHz-30MHz 之间，输出对 5kHz-10kHz 之间的任意信号进行 AM、FM 调制的已调信号或未调制载波。用示波器确认信号参数与设定相同后，将信号接入 ADC 通道进行测量。

在示波器上验证信号的解调结果，周期性对 MCU 输出结果进行更新。下图为 AM 解调结果，当载波频率 25MHz、峰峰值 2V、调制信号频率为 3kHz 时，能成功解调出调制信号。此外，对不同调制方式、调制度的信号进行指标测量，得到以下结果：

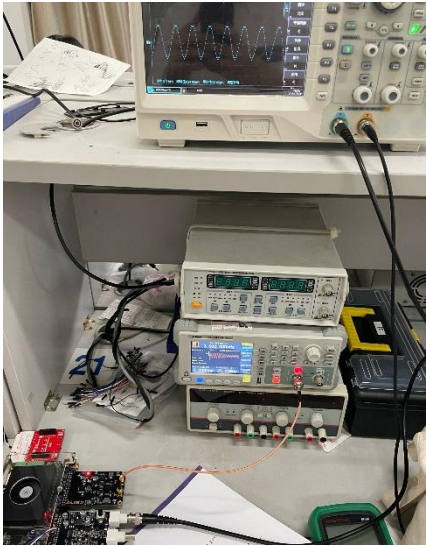


图 9 AM 解调测试图

调制方式	AM	AM	FM	FM	未调载波
载波信号频率/Hz	15M	25M	15M	25M	15M
调制信号频率/Hz	6k	6k	6k	6k	-
调制度设置	0.5	0.6	3	5	-
测量结果	0.54	0.62	3.2	5.3	-
理论最大频偏	-	-	18k	30k	-
测量结果	-	-	19.2k	31.8k	-

表 1 参数测试结果

经计算，AM 调制信号误差绝对值 $|\Delta| < 0.1$ ，FM 调制信号误差绝对值 $|\Delta| < 0.3$ ，满足设计要求。

4.3 测试结果分析

根据上述测试结果，该调制度测量系统可以很好地完成题目的要求，能够对调制方式进行判断，在示波器上输出解调波形并没有明显失真，测量得到的调制度、最大频偏指标误差绝对值可以满足题目中的误差要求。

同时，针对题目的显示要求，将 FPGA 与 MCU 进行数据交互，由 MCU 对参数进行计算并显示在串口屏上，输出测量结果，清晰直观，便于使用。