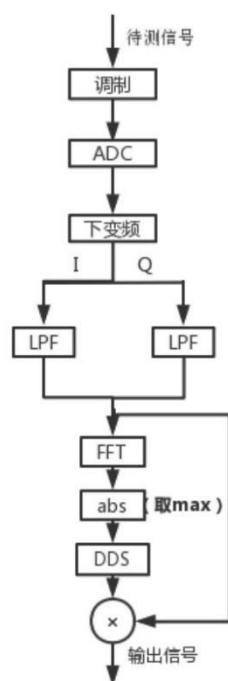


信号调制度测量装置

摘要：对于题目所提出的问题，本文设计了一种基于 FPGA 的信号调制度测量装置。前置放大电路放大输入信号，使其能够满足 ADC 采样所需幅值范围；ADC 采样数据输入 FPGA。通过 DDC 模块实现“下变频，输出信号通过 LPF 模块滤除 DDC 模块引起的高频信号，同时将采样频率从 80MHz 降到 40MHz。该信号与经过 FFT、取模、DDS 处理后的信号作乘，再次通过 LPF 将采样频率降到 4MHz。之后对于该信号求包络、arctan、差分运算即可得到目标值。

关键词：调制度；下变频；LFP；FFT；DDS

1. 设计方案及工作原理



本测量装置期望实现对于来自信号发生器所生成的调制载波进行处理，采

集，分析，然后自主识别其调制方式，即判断载波为调幅（AM）调频（PM）或者未调制；并能显示信号的调制度，并将结果显示在串口屏上。

测量装置的主要原理是 FPGA 实现过程基于实数形式的信号流图，主要涉及到 DDS 产生两路正交本振，ROM 存储待下变频信号，乘法模块，FIR 滤波，时域抽取，使用下变频的混频方式得到 IQ 信号，再使用 FFT 分析得到解调信号的参数，进而测量计算出信号的调制度，使其在串口屏显示，最后通过 DDS 技术还原输出解调信号的波形。

2. 模块介绍

2.1 调制模块

利用可变增益放大器，对信号进行放大和偏移调整，以满足 ADC 模块采样的电压，从而提高精度。

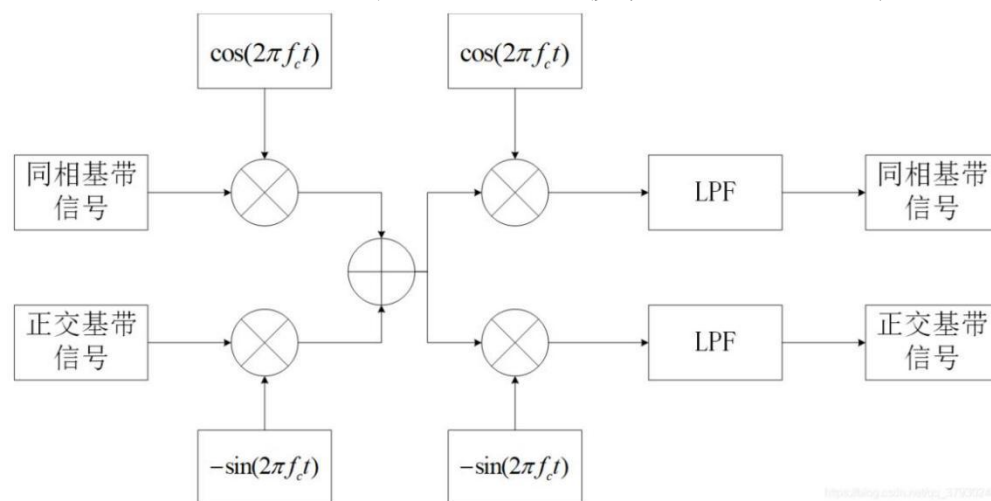
2.2 ADC 模块

采用 80Mhz 采样频率进行采样，满足奈奎斯特采样定理。

2.3 FFT 与 DDS 模块

为了将调制信号变为低中频，我们需要计算出调制信号的频率，运用 DDS 产生正弦信号，运用乘法器并且用低通滤波器过滤高频信号，从而将其调整为低中频。

其中，对应正弦和余弦两路同频载波，其模拟上下变频的系统框图如下：



上图描述的过程可用的数学表达如下：

$$s(t) = I(t)\cos(2\pi f_c t) - Q(t)\sin(2\pi f_c t)$$

I 路：

$$\begin{aligned}
s(t)\cos(2\pi f_c t) &= I(t)\cos^2(2\pi f_c t) - Q(t)\cos(2\pi f_c t) \\
&= I(t)\frac{1+\cos(2\pi f_c t)}{2} - Q(t)\frac{\sin(2\pi^* f_c t)}{2} = \frac{I(t)}{2} \\
s(t)(-\sin(2\pi f_c t)) &= I(t)\cos(2\pi f_c t)\sin(2\pi f_c t) + Q(t)\sin^2(2\pi f_c t) \\
\text{Q 路: } &= I(t)\frac{\sin(2\pi^* f_c t)}{2} + Q(t)\frac{1-\cos(2\pi^* f_c t)}{2} = \frac{Q(t)}{2}
\end{aligned}$$

在下变频后，则需继续进行 FIR 数字滤波^[3]，是在给定所求的理想数字滤波器频率响应 $H_d(e^{j\omega})$ 的前提下，设计一个有限脉冲响应滤波器 $h(n)$ ，使其频率特性 $H(e^{j\omega})$ 逼近 $H_d(e^{j\omega})$ ，从而使 $h(n)$ 逼近 $h_d(n)$ 。整个设计是在时域进行的，关键技术是对脉冲响应的加窗技术，在设计中也需要进行时域-频域之间的转换。

3. 作品创新

^[3] 无乘法的频率变换

现实中，信号是一个窄带的实信号，可表示为：

$$x(t) = a(t)\cos(\varpi_0 t + \theta(t))$$

经 AD 采样后，变成数字信号：

$$x(n) = a(n)\cos(w_0 n + \theta(n))$$

其中 $n = k/f$, k 取 $0, 1, 2, \dots$

通过混频技术，可得到信号的正交变量，数字信号正交混频可表示为：

$$\begin{aligned}
x(n)\cos(w_0 n) &= a(n)\cos(w_0 n + \theta(n))\cos(w_0 n) \\
&= \frac{1}{2}a(n)(\cos\theta(n) + \cos(2w_0 n + \theta(n))) \\
x(n)(-\sin(w_0 n)) &= a(n)\cos(w_0 n + \theta(n))(-\sin(w_0 n)) \\
&= \frac{1}{2}a(n)(\sin\theta(n) + \sin(2w_0 n + \theta(n)))
\end{aligned}$$

频率变换是一种常用的数字信号处理算法，对于 1/4 信号采样率频率变换，有一种简单的实现方法，下面结合实例进行介绍：

ADC 输出的信号，得到 4 路数据，分别用 d_0, d_1, d_2, d_3 表示。在这里，

采样率 $f_s = 1.2\text{GHz}$ ，下变频频率 $f_c = 300\text{MHz}$ ，满足 $f_c = f_s / 4$ 的关系，可以采用下面高效方式进行混频的实现；

$$\cos(2\pi \times f_c/f_s \times n) = \cos(\pi/2 \times n)$$

$$\sin(2\pi \times f_c/f_s \times n) = \sin(\pi/2 \times n)$$

所以，混频可做如下简化处理：

$$d \times \cos(\pi/2 \times n) - j \sin(\pi/2 \times n)$$

。

4. 测试方案与测试结果

4.1 问题一测试方案与结果

测试在 10MHz 载波频率下，调幅信号频率为 1kHz 以步幅 0.5kHz 增长到 3khz，得到结果如下：

调制信号 频率 am	载波频率 (MHz)	调幅度 ma	测量值 ma	误差绝对值
10	1	0.2	0.19	0.01
	2.5	0.3	0.30	0
	3	0.5	0.50	0
	5	0.9	0.90	0.01
	10	1.0	0.99	0.01
20	5	0.2	0.18	0.02
	7	0.6	0.59	0.01
	10	1.0	0.99	0.01
25	5	0.2	0.19	0.01
	9	0.7	0.69	0.01
	10	1.0	0.99	0.01

表 1AM 调幅

4.2 问题二测试方案与结果

载波频率为 10Mhz, 调频信号在从 3KHz 增加到 5KHz, 得到结果如下:

第二问↵					
调频度			最大频偏↵		
理论值	测量值	误差	理论值	测量值	误差↵
2	2.1	0.1	4kHz	4.3kHz	0.3kHz↵
3	3.3	0.3	6kHz	6.2kHz	0.2kHz↵
4	4.1	0.1	8kHz	7.9kHz	0.1kHz↵
5	4.8	0.2	10kHz	10.2kHz	0.2kHz↵
6	6.3	0.3	12kHz	12.5kHz	0.5kHz↵

5. 方案论证与比较

5.1 关于放大器模块

方案一：采用多级运放级联设计放大器，但是多级运放稳定性差，而且调试比较复杂。

方案二是采用 AD603 压控放大器模块，AD603 工作带宽可达到 30Mhz，精度较高且容易实现。

综上所述，本实验选择方案二来实现调理模块即放大器模块。

5.2 关于控制平台

方案一：采用单片机进行控制

采用单片机进行控制，其板载晶振频率低，无法实现高频测量。

方案二：采用 FPGA 进行控制

采用现场可编程逻辑器件 FPGA 进行控制。利用板上丰富的引脚端口，可同时对 DDS 信号源模块，对于信号进行正交下变频处理非常方便。同时还具有频率稳定、采样率高、测量精度高等优点。

综合考虑，单独采用 FPGA 进行处理能够很好的满足题目要求，并且系统结构的搭建也比较简单，同时能保证比较高的测量精度用单片机作为控制单元，FPGA 作为频率测试单元能够满足题目要求，因此选用方案二。

6. 参考文献

【1】

https://blog.csdn.net/qq_37930244/article/details/111415146?ops_request_misc=%257B%2522request%255Fid%2522%253A%2522165916935216780357250496%2522%252C%2522scm%2522%253A%252220140713.130102334..%2522%257D&request_id=165916935216780357250496&biz_id=0&utm_medium=distribute.pc_search_result.none-task-blog-2~all~top_positive~default-1-111415146-null-null.142^v35^pc_rank_34&utm_term=DDC&spm=1018.2226.3001.4187

【2】

https://blog.csdn.net/weixin_43956732/article/details/108925951?ops_request_misc=&request_id=&biz_id=102&utm_term=FIR&utm_medium=distribute.pc_search_result.none-task-blog-2~all~sobaiduweb~default-5-108925951.142^v35^pc_rank_34&spm=1018.2226.3001.4187

【3】

https://blog.csdn.net/m0_61298445/article/details/122878172?spm=1001.2101.3001.6650.4&utm_medium=distribute.pc_relevant.none-task-blog-2%7Edefault%7ECTRLIST%7Edefault-4-122878172-blog-105622159.pc_relevant_default&depth_1-utm_source=distribute.pc_relevant.none-task-blog-2%7Edefault%7ECTRLIST%7Edefault-4-122878172-blog-105622159.pc_relevant_default