

信号调制度测量装置

摘要：调制度是已调波的一个重要参数，反映了载波的幅度、频率或相位受低频调制信号控制的程度。调幅系数测量常用方法有双重检波法、功率计法和频谱仪法；调频系数测量方法有鉴频器和脉冲鉴频器法、极值法等。本设计采用 FPGA 对采样量化后的被测信号进行分析，测量并显示出调制度、最大频偏等，具有成本低、高精度等特点。

关键词：调制度；FPGA；自主识别；解调

1、设计方案与工作原理

1.1 预期目标实现定位与系统原理

调制度（degree of modulation），是已调波的一个重要参数，定义为调制波幅值和载波幅值的比值。

本系统期望实现对任意被测信号的采集、分析，计算并显示出调幅度和调频度，能显示调频度的最大频偏，能自主识别载波的调制方式并在无明显失真的前提下输出解调信号。

测量装置的主要原理是对信号进行滤波和放大后，由 AD 转换器对模拟信号进行采样，再利用 FPGA 开发软件自带的功能模块产生下变频，信号经由 FFT、DDS 和 CPF 等算法处理分别输出调幅度和调频度。

1.2 技术方案分析比较

测量信号调制度的方法大致可分为两类：模拟电路法和数字化方法。

模拟电路法是指直接应用模拟电路对信号进行处理，实现调制度的测量。模拟电路可对模拟信号进行传输、变换、处理、放大、测量和显示等工作，主要包括放大电路、信号运算和处理电路、振荡电路、调制和解调电路及电源等。但其缺点在于：模拟电路的保密性差、抗干扰能力弱，电信号在沿线路的传输过程中会受到外界的和通信系统内部的各种噪声干扰，噪声和信号混合后难以分开，从而使得通信质量下降。

数字化方法是指首先通过数据采集将被测信号量化，再对测量数据进行处理，最后计算出测量度的方法。数字电路同时具有算术运算和逻辑运算功能，不像模拟电路那样易受噪声的干扰，且便于计算机处理和高度集成化。

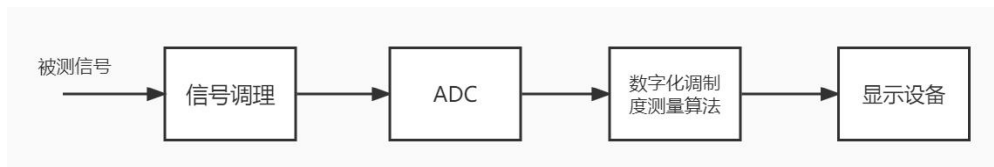


图 1 数字化调制度测量仪原理框图

我们可以使用双重检波法来测调幅度：此法广泛用于调幅度测量仪中，它实质上是一个外差式接收机，已调波在线性包络检波器中被恢复成调制信号和幅度与载波幅度成正比的直流电压 U_c ，然后由峰值检波器检出调制信号的峰值电压 U_a ，分别用两个电压表指示。

本题采用的方法经过采样和量化后的待测信号传输到 FPGA 进行 FFT，将时域信号转移到频域，经 DDS 和低通滤波等处理后对包络进行解调。关于误差来源，因为真实的数据采集很难做到整周期采样，信号的能量被分散到多个能量谱线当中去了，导致频谱泄露，进而产生误差，可以通过合理设置采样频率来减小。同时也要注意将增益加到 FFT 变换结果补偿功率损失。

2 系统软件设计分析

2.1 系统总体工作流程

本设计使用 XC7K325T-FFG900ABX 型号的 FPGA 板子作为数据采集和主控制器，采用基于 FPGA 的 FFT 算法以及数字调制、频域交织、差分调制、正交频分复用等一系列处理，测量出信号的调幅度和调频度等。FPGA 板的内部结构如图 2 所示，基本信号处理流程如图 3 所示。

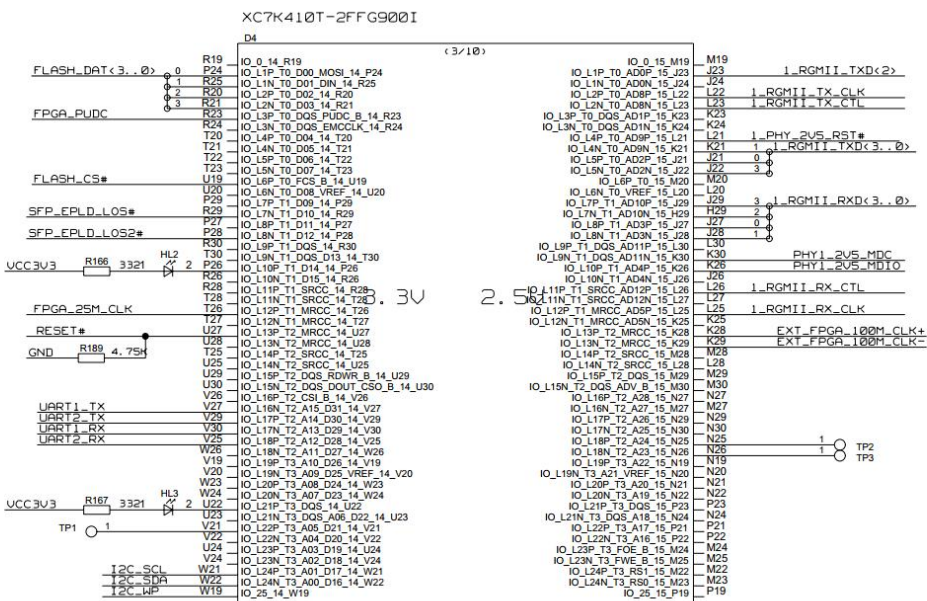


图 2

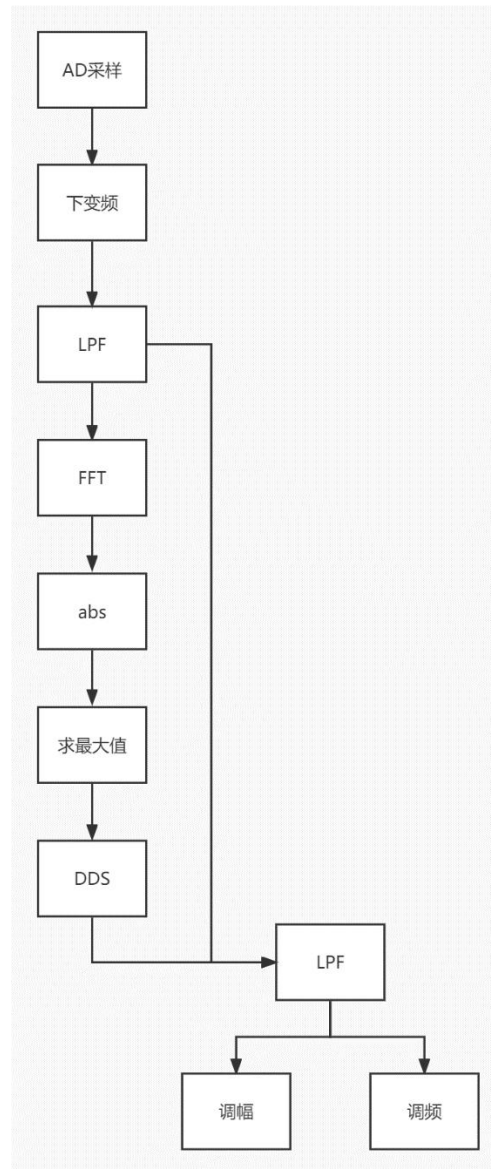


图 3 调制度测量装置总体工作流程

2.2 主要模块程序设计

输入信号的形式为：

$$u_{FM}(t) = U_c \cos(\omega_c t + m_f \sin \Omega t)$$

本系统主要分为以下几个模块：

(1) AD 采样量化模块

通过 FPGA 提供逻辑控制的 ADC 采样，相较于 DSP 和单片机作为 CPU 的 AD 采样系统来说更适合完成对复杂的外围电路逻辑控制，软件运行速度更高，易于软件仿真，节约开发成本和周期，可同时进行采样控制和信号的处理。FPGA 接收 ADC 采样后的高速数据存入 FIFO 缓存，同时读取 FIFO

内数据进行正交变换和低通滤波，由 Nyquist 采样定理可知需要使 $f_s \geq 2f_c$ ，即采样频率应大于输入模拟信号最高频率的 2 倍，因此采样频率选择 $f_s=100\text{MHz}$ 。

(2) FFT 数据处理模块

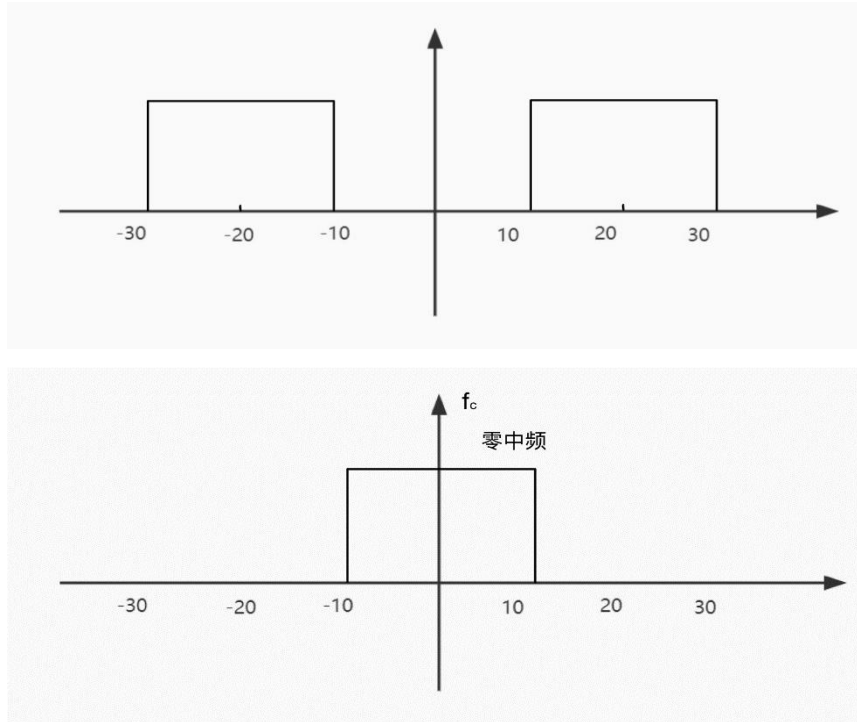


图 4

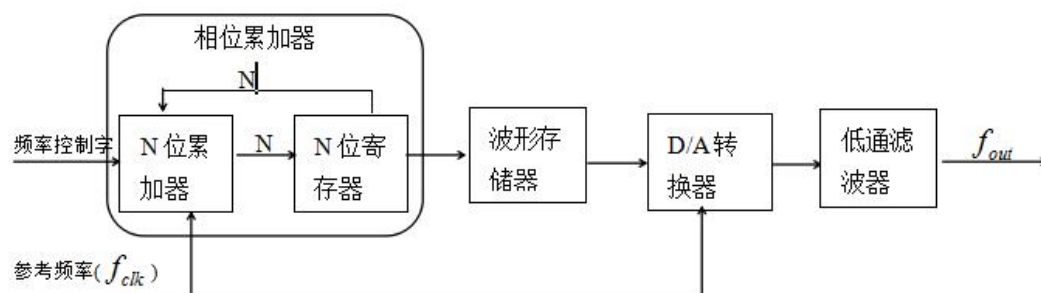
采样后的信号经过下变频（图 4）后分为复信号和实信号，两个信号经过低通滤波后进行 FFT 处理后求得 $X(k)$ ，其虚部为 $X_I(k)$ 实部为 $X_R(k)$ ，根据结果计算出每个点对应的模值：

$$|X(k)| = \sqrt{X_I^2(k) + X_R^2(k)}$$

利用排序算法能将一串数据依照特定顺序进行排列的特点来排列模值序列，从而得到最大值索引。

(3) DDS 模块

DDS 是直接数字式频率合成器，是从相位概念出发直接合成所需波形的一种频率合成技术，通过控制相位的变化速度，直接产生各种不同频率、不同波形信号的一种频率合成方法，其原理结构如下所示：



DDS 原理公式为：

$$f_{out} = kf_c/2^n$$

DDS 输出后与进行 FFT 前的信号通过乘法器频率相乘，经过低通滤波后分别求信号的调幅和调频。

(4) 调幅度和调频度输出模块

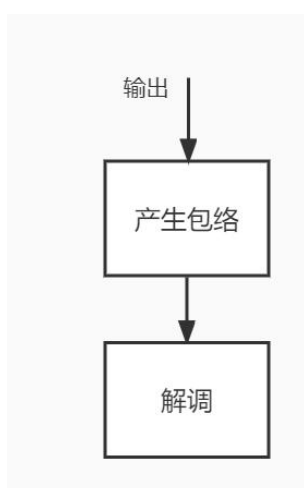


图 5 调幅

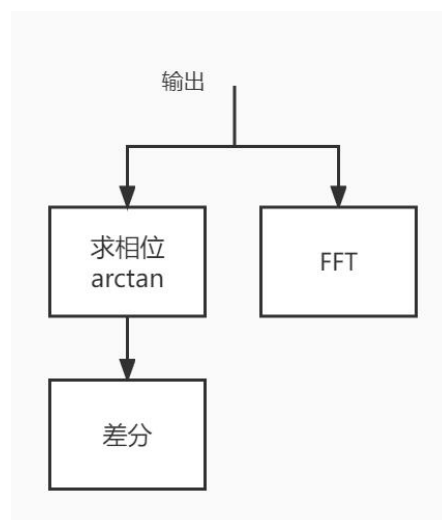


图 6 调频

调幅度测量方法如图 5 所示，先产生包络然后解调输出调幅度，，调频度可以选择直接通过 FFT 或者先通过反正切函数求相位再求差分来求，如图 6 所示。

差分公式为：

$$\varphi(n) = \omega_c't + m_f \sin \Omega t$$

$$\omega(n) = \varphi(n) - \varphi(n-1) = \Delta\varphi + m_f(\sin \Omega n - \sin \Omega(n-1))$$

求最大频偏的公式为：

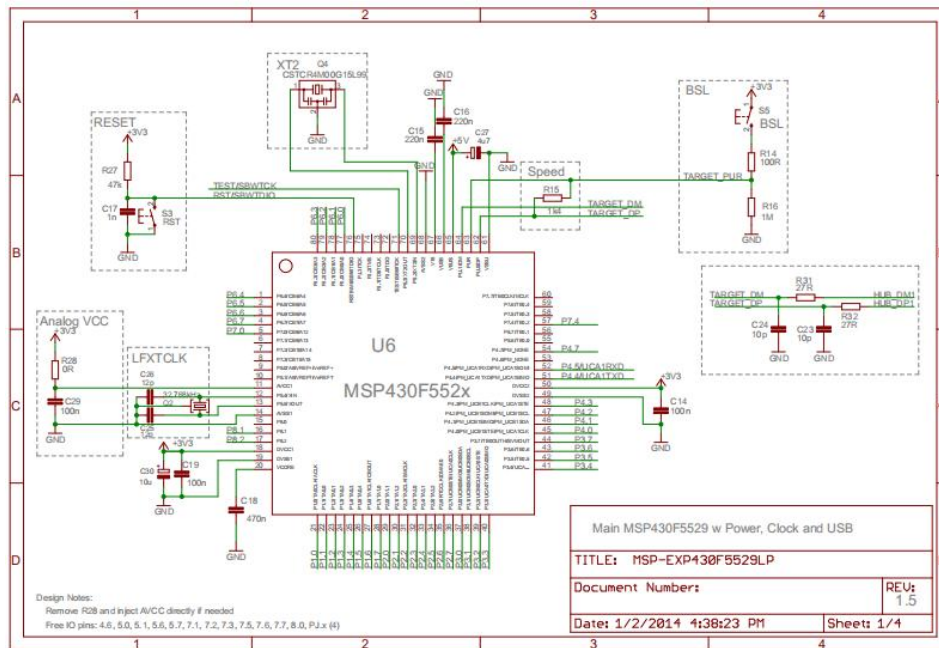
$$f_{max} = m_f F$$

其中， m_f 为被测信号的调频度， F 为调制信号频率。

(5) 显示模块

基于 MSP430F5529 单片机与串口屏通信，通过 RS232 协议接受 FPGA 发送的数据并做格式转换，得到调幅度、调频度、最大频偏等数据，并使其显示在串口屏上，同时将输出的解调信号显示在示波器上。

单片机内部结构如下图所示：



3. 测试结果分析总结

3.1 系统测试结果

信号调制度装置的测试步骤如下：

(1) 设置信号发生器，使之发出电压峰峰值 100mV 的普通单音调幅 (AM) 电压 u_{AM} ，其载频为 10MHz、调制信号为频率 1~3kHz 的正弦信号。测量五次并记录测试结果，求取平均值得测量误差为 0.048。测试理论值、测量值、误差绝对值如下：

问题一		
理论值	测量值	误差
0.2	0.15	0.05
0.4	0.47	0.07

0.6	0.63	0.03
0.8	0.86	0.06
1.0	0.97	0.03

(2) 设置信号发生器，使之发出电压峰峰值 100mV 的单音调频 (FM) 电压 u_{FM} ，其载频为 10MHz、调制信号为频率 3~5kHz 的正弦信号。我们选择测试输入的调制信号频率为 2kHz，测量五次并记录测试结果，求取平均值得调频度 m_f 测量误差为 0.2，最大频偏误差为 500Hz。

问题二					
调频度			最大频偏		
理论值	测量值	误差	理论值	测量值	误差
2	2.3	0.3	4kHz	4.5kHz	0.5kHz
3	3.2	0.2	6kHz	5.8kHz	0.2kHz
4	3.8	0.2	8kHz	8.2kHz	0.2kHz
5	5.1	0.1	10kHz	10.3kHz	0.3kHz
6	5.8	0.2	12kHz	11.5kHz	0.5kHz

(3) 设置信号发生器。载波电压峰峰值 100mV 的高频电压 u_m ，其载频范围为 10MHz~30MHz（频率步进间隔 0.5MHz）。发出信号可能为调幅、调频或未调载波。经多次测试，装置可正确识别调幅、调频或未调载波三种不同信号，并将误差值控制在要求范围内。

3.2 创新与总结

基于 FPGA 对信号进行处理，根据不同的输入信号的调制方式，能判断出输入信号为调幅、调频或未调载波，测量并在串口屏上显示输入信号的调制度、最大频偏等信息，同时用示波器输出解调后的波形，清晰直观，用户友好度高。

由于输入信号载频范围为 10~30M，为提高采样精度，选用 100M 片内 ADC 进行采样量化，再对信号进行下变频使其变为零中频，通过 FFT 对信号进行频谱分析，经过测试，对输入信号失真度测量误差绝对值在题目要求的基础上，可以进一步提高准确度，

整体流程反应时间较快，可以一步到位。

本系统以 FPGA 算法为核心部分，根据 AD 采样采集来的信息，经计算得出所求值，从而达到系统的基本要求。在系统设计中，本设计力求充分发挥软件编程灵活的特点来满足要求，但因为时间有限，还有许多值得修改的地方，在这段时间内，我们充分认识到了团队合作的重要性，积累到了十分宝贵的经验。

4.参考资料及文献

- [1] 许孟杰，刘文臣，刘云．基于 FPGA 的 AD 采样设计 [J]．舰船电子工程, 2015, 35(01):114-118.
- [2] 占锦敏．通信信号调制样式识别算法实现 [D]．杭州电子科技大学, 2021. DOI:10.27075/d.cnki.ghzdc.2021.000463.
- [3] 杨道福．调幅广播信号参数测量的电路设计与实现 [D]．昆明理工大学, 2019. DOI:10.27200/d.cnki.gkmlu.2019.001214.