

# 信号调制度测量装置

**摘 要：**本装置采用数字化测量方法，利用调理电路进行小信号放大，利用高速AD采集数据至FPGA中，在FPGA中综合利用DDS模块、DDC模块、数字滤波器模块、FFT模块等进行信号处理，实现了对AM、FM调制信号的解调和调制度计算，并对调制信号或未调制信号进行自动识别和处理。解调信号通过高速DA模块输出，测量数据通过Uart串口通信由FPGA发送给STM32，经STM32处理后通过串口屏输出最终结果。该方法可以实现对高频被测信号的处理，具有测量速度快，测量精度高、抗干扰能力强、灵活性较强等优点。经测试该作品可以满足题目的精度要求。

**关键词：**调制度；FPGA；DDS；DDC；FFT

## 1. 设计方案工作原理

### 1.1 预期目标实现定位与系统原理

调制度是已调波的一个重要参数，反映了载波的幅度、频率或相位受低频调制信号控制的程度。

本系统期望实现对于来自具有AM/FM调制信号输出功能的信号源的调制信号进行采集、分析，并实现信号调制度的测量，将解调信号显示在示波器上。

测量装置的主要原理是使用DDC、FFT、DDS等对输入待测信号进行解调，获得解调信号，然后计算求得调制度，并将解调信号通过示波器显示，计算结果通过串口屏显示。

### 1.2 技术方案分析比较

测量信号失真度的方法大致可分为两类：模拟法和数字化方法。

模拟法是指直接应用模拟电路对信号进行处理解调，对解调后的信号进行分析，实现调制度测量。主要缺点在于：解调电路的参数难以确定，容易导致解调后的信号产生失真；高阶滤波器难以用模拟方法实现；电路抗干扰能力较差；电路整体灵活性较差难以进行调试。

数字化方法是指首先通过双路高速AD模块对被测信号采样,再对信号进行处理，计算出调制度，并用双路高速DA模块输出解调信号的方法。数字化方法

的优点首先在于可以利用FPGA处理高频信号，且系统抗干扰能力较强，灵活性较强利于调试。其次，数字滤波器可以实现更高的精度和信噪比，可以满足对信号的滤波和抽取需求。此外，数字系统利于使用FFT对信号进行频谱分析，可以适应对频带范围内不同载波频率调制信号的分析，从而满足问题（3）的频带范围要求。

在信号下变频之后需要对信号进行数字滤波处理。从理论上来说用FIR滤波器精度最高，但需要较多的乘法器实现，且由于采样频率较高，因而FIR滤波器需要工作在较高的频率下，使用资源多、功耗大。而相比于一般的FIR滤波器，CIC滤波器不需要乘法器来实现，可以实现高速滤波。因此我们将CIC滤波器用于采样率最高的第一级，再结合一般FIR滤波器或HB滤波器，可以以较低的阶数实现高阶FIR滤波器的功能。

在使用FFT进行频谱分析时，采样率和采样点数决定了频谱分析中的频率分辨率，在利用FFT寻找基波频率控制DDS进行下变频时，由于采样频率较高且对信号频率的测量精度要求不高，故我们设置较少采样点数的FFT以提高系统的运算效率；在利用FFT计算FM调制信号频率时，由于此时采样频率较低且对频率的测量要求较高，因此需要使用采样点数较高的FFT以提高测量精度。

综合上述分析，选择数字方法进行信号的分析和解调，选择CIC+HB+FIR滤波器实现数字低通滤波器，根据不同需求选择不同点数的FFT实现频谱分析和频率测量。

## 2. 理论分析与计算

### 2.1 AM信号调幅度的计算

设高频载波信号 $u_c(t) = U_{cm} \cos \omega_c t$ 的振幅被调制信号 $u_\Omega(t) = U_{\Omega m} \cos \Omega t$ 进行振幅调制，其高频调幅信号为：

$$u_{AM}(t) = U_{AM}(t) \cos \omega_c t = (U_{cm} + k_a U_{\Omega m} \cos \Omega t) \cos \omega_c t = U_{cm} (1 + m_a \cos \Omega t) \cos \omega_c t$$

其中， $k_a$ 为比例常数，称为调制灵敏度。式中， $m_a$ 是受调制后载波电压的变化量 $\Delta U_{cm}$ 与受调时载波电压振幅之比。它表示载波振幅受调制信号控制的程度，称为调幅度。

调幅度的计算公式如下：

$$m_a = \frac{1}{2} (U_{max} - U_{min}) / U_{cm} = (U_{max} - U_{cm}) / U_{cm} = (U_{cm} - U_{min}) / U_{cm}$$

调幅信号的波形如图所示。

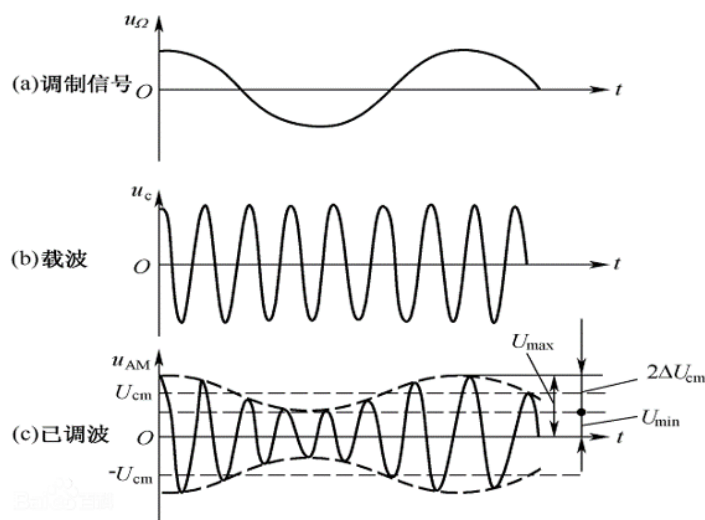


图 1 调幅信号的波形

## 2.2 调频度与最大频偏计算

调频是指根据数字信号的变化改变载波信号的频率。调频就是用调制信号  $x$  去控制高频载波信号的频率。调频信号  $u_s$  的一般表达式可写为

$$u_s = U_m \cos(\omega_c + mx)t$$

式中： $\omega_c$  是载波信号的频率； $U_m$  是调频信号中载波信号的幅值； $m$  为调制度。

下图绘出了这种调频信号的波形。图（a）为调制信号  $x$  的波形，可按任意规律变化；图（b）为频率信号的波形，其频率随  $x$  变化。

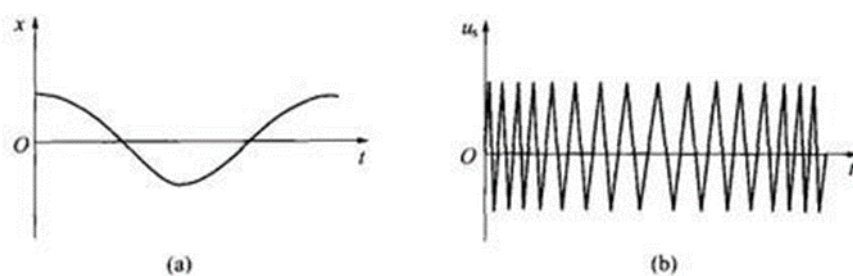


图 2 调频信号波形

设基带信号  $v_b(t) = V_{\Omega} \cos \Omega t$ ，那么 FM 已调波就可以写成

$$s_{FM}(t) = A \cos(\omega t + \frac{k_f V_{\Omega}}{\Omega} \sin \Omega t)。$$

其中，调制度为  $m = \frac{k_f V_{\Omega}}{\Omega}$ ，最大频偏  $\Delta \omega = k_f V_{\Omega}$ 。

### 3. 系统软件设计分析

#### 3.1系统总体工作流程

本设计基于basys3搭载的xc7a35tcp236-1芯片作为主控制器，采用DDC、FFT、DDS等数字信号处理方式对被测信号进行解调，通过计算得到输入信号的调制度。基本信号处理流程如图所示。

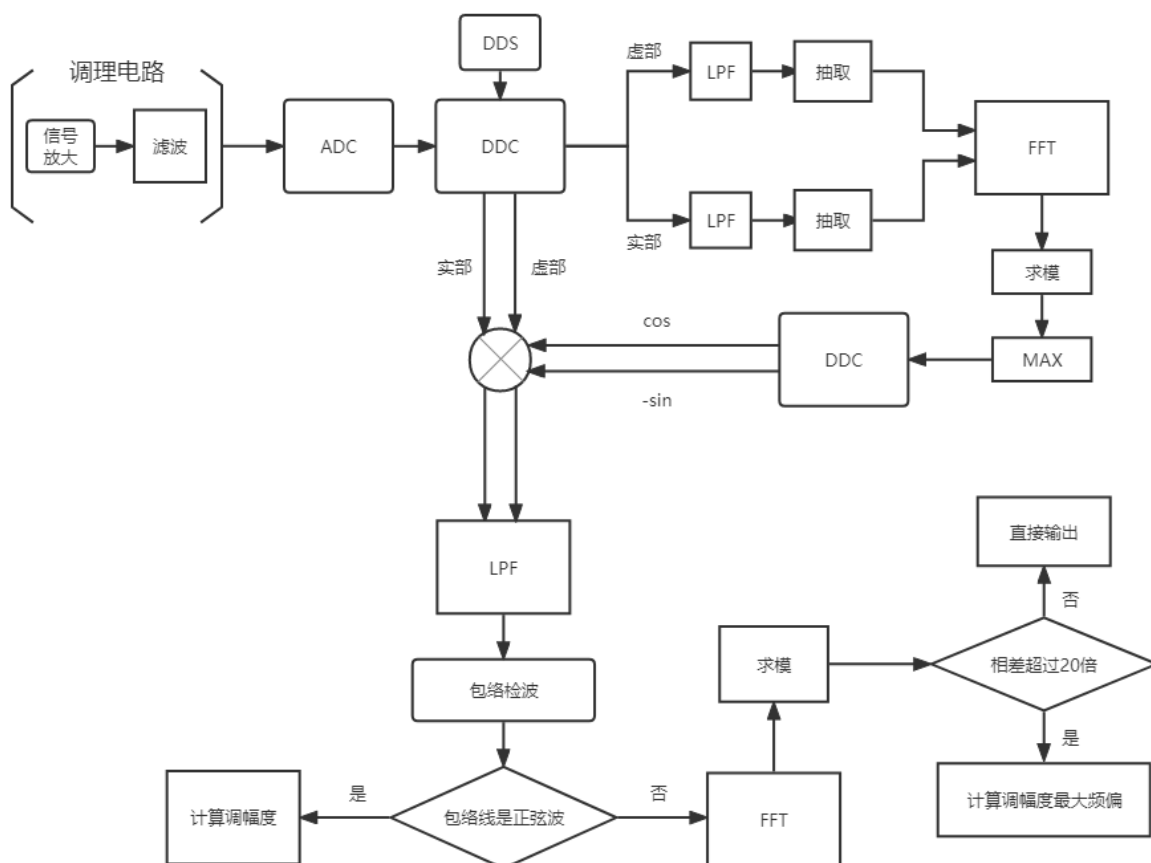


图 3信号解调处理流程

#### 3.2主要模块程序设计

本系统主要分为以下8个模块。

##### (1) 信号调理

用AD603程控放大器模块对100mV信号进行放大至±5V，并对放大后的信号进行滤波处理，确保AD的输入信号不失真。

##### (2) AD采样

AD采样部分采用ATK\_DUAL\_HS\_AD双路高速 AD 模块采集输入信号。高速AD模块采用3PA1030芯片，通过前级调理电路将输入信号映射到0-2V的区间内，可以在时钟的控制下实现高速AD转换。控制两路AD在相反的时钟下对同一信号进行采样，并利用多路复用器对信号进行拼接，可以实现更高频率的AD采样频率。

### （3）DDC和低通滤波

为了将高频信号降到低频，对信号进行多次数字下变频（DDC）处理。DDC的主要目的是将AD采集的数字信号频谱下变频到基带信号，然后完成抽取滤波恢复信号。数字下变频主要包含数字滤波、正交变换、采样、抽取等方式。主要的电路模块由四部分组成：数控振荡、数字混频、采样抽取、数字滤波。在进行第一次DDC后将输入信号作为复信号进行处理。

### （4）采样和FFT

在对下变频信号进行低通滤波后，需要利用CIC抽取器对数据进行采样抽取减小系统运算量。之后对经采样处理后的信号进行FFT变换，以获取信号的频域信息。

### （5）FFT数据处理、DDS和低通滤波

根据FFT结果的实部虚部，计算得到每个点对应的模值：

$$|X(k)| = \sqrt{X_R^2(k) + X_I^2(k)}$$

为确定基波频率，利用排序算法对模值序列进行排序，得到最大值索引。得到最大值索引n后，利用如下公式恢复基波频率F：

$$F = n \cdot F_s / N$$

其中， $F_s$ 为采样频率， $N$ 为FFT点数。利用计算出的基波频率 $F$ 控制DDS的频率控制字，对原始信号与DDS信号进行混频处理，可以将信号的基波分量调理到零中频。

### （6）信号解调与判断

对处理后的复信号进行求模计算，得到解调信号的包络线，取得信号的最大最小值，计算直流分量交流分量；对复信号求相位，计算调频度和最大频偏。如果幅度有变化则为AM,如果幅度未发生变化，则是FM或未调制，对信号进行FFT，利用排序算法对模值序列进行排序，得到最大值索引和次大值索引，做比较，如果相差20倍及以上，则为FM，否则为未调制。

### (7) DAC输出

DAC输出采用3PD5651E芯片，将解调后的信号进行高速DAC输出，输出信号经过调理电路放大后显示在示波器上。

### (8) 测量结果显示

利用串口通信实现FPGA与stm32通信，FPGA将数据传给stm32，在stm32中进行计算。利用stm32控制串口屏，在串口屏上显示测量结果。

## 4. 作品成效总结分析

### 4.1 系统测试与成效分析

调制度测量仪的测试步骤如下：

(1) 要求1：设置函数/任意波形发生器，输出电压峰峰值100mV的普通单音调幅（AM）电压  $u_{AM}$ ，其载频为10MHz、调制信号为频率1~3kHz的正弦信号。

记录信号调制度测量仪的测量结果，测量并显示  $u_{AM}$  的调幅度  $m_a$ ，并在示波器上显示解调信号。

表 1 要求1的相关参数和测试结果表

| 调制信号的<br>频率/kHz | 理论调幅度 | 实际调幅度 | 测量误差绝对值 |
|-----------------|-------|-------|---------|
| 1               | 0.20  | 0.28  | 0.08    |
| 1               | 0.30  | 0.34  | 0.04    |
| 2               | 0.50  | 0.45  | 0.05    |
| 2               | 0.70  | 0.77  | 0.07    |
| 3               | 0.90  | 0.87  | 0.03    |
| 3               | 1.00  | 0.95  | 0.05    |

(2)要求2：设置函数/任意波形发生器，输出电压峰峰值100mV的单音调频（FM）电压  $u_{FM}$ ，其载频为10MHz、调制信号为频率3~5kHz的正弦信号。

记录信号调制度测量仪的测量结果，测量并显示  $u_{FM}$  的调频度  $m_f$ ， $u_{FM}$  的最大频偏  $\Delta f_m$ ，输出解调信号，并在示波器上显示解调信号。

表 2 要求2的相关参数和测试结果

| 调制信号的频率/ $\text{kHz}$ | 理论调幅度 | 实际调幅度 | 测量误差绝对值 | 最大频偏 $\Delta f_m/\text{kHz}$ |
|-----------------------|-------|-------|---------|------------------------------|
| 3                     | 1.00  | 1.25  | 0.25    | 3.77                         |
| 3                     | 2.00  | 1.83  | 0.17    | 5.53                         |
| 4                     | 3.00  | 3.11  | 0.11    | 12.45                        |
| 4                     | 4.00  | 3.77  | 0.23    | 12.57                        |
| 5                     | 5.00  | 5.24  | 0.24    | 26.10                        |
| 5                     | 6.00  | 6.13  | 0.13    | 29.47                        |

(3) 要求3: 设置函数/任意波形发生器, 输出电压峰峰值100mV的高频电压 $u_m$ , 其载频范围为 10MHz~30MHz, 若  $u_m$  为已调波 (AM 或 FM 波) 时, 其调制信号为频率范围 5kHz~10kHz (频率步进间隔 1kHz) 内某一频率的正弦信号。

装置判断并显示调制方式, 若为调幅, 显示调幅度  $m_a$ ; 若为调频, 显示调频度 $m_f$ , 和最大频偏 $\Delta f_m$ , 在示波器上显示解调信号。若为未调载波, 则显示未调制。

表 3 要求3的相关参数和测试结果

| 调制方式                              | 能否判断 | 显示参数      |
|-----------------------------------|------|-----------|
| AM调幅 (载频10MHz, 调制信号5kHz, 调幅度0.30) | 能    | 调幅度: 0.37 |
| FM调频 (载频20MHz, 调制信号7kHz, 调频度3.00) | 能    | 调频度: 2.85 |
| 未调制 (30MHz)                       | 能    | \         |

## 4.2 创新特色与总结展望

基于FPGA的信号调制度测量装置, 测量方便, 运算速度快, 频率范围高, 能耗低。根据输入信号测量装置能自主识别被测信号的三种可能调制方式,

同时设计了可视化串口屏显示，可显示调制方式、调制度；解调信号通过示波器直接显示、清晰直观，用户友好度高。

## **5. 参考资料及文献**

- [1] 杨欣.电子设计从零开始.北京：清华大学出版社，2010
- [2] 曾兴文. 高频电子线路.北京：高等教育出版社，2016
- [3] 钱玲.数字信号处理[M] .北京：电子工业出版社，2018