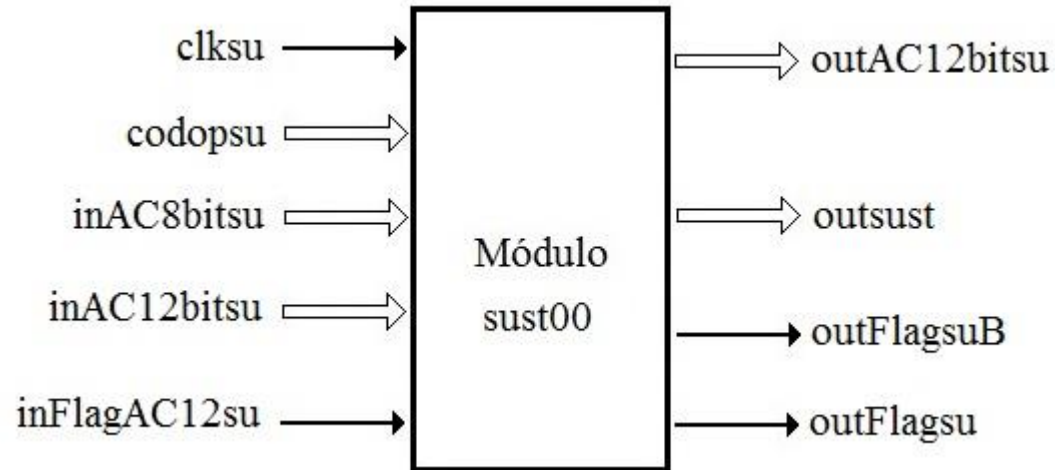
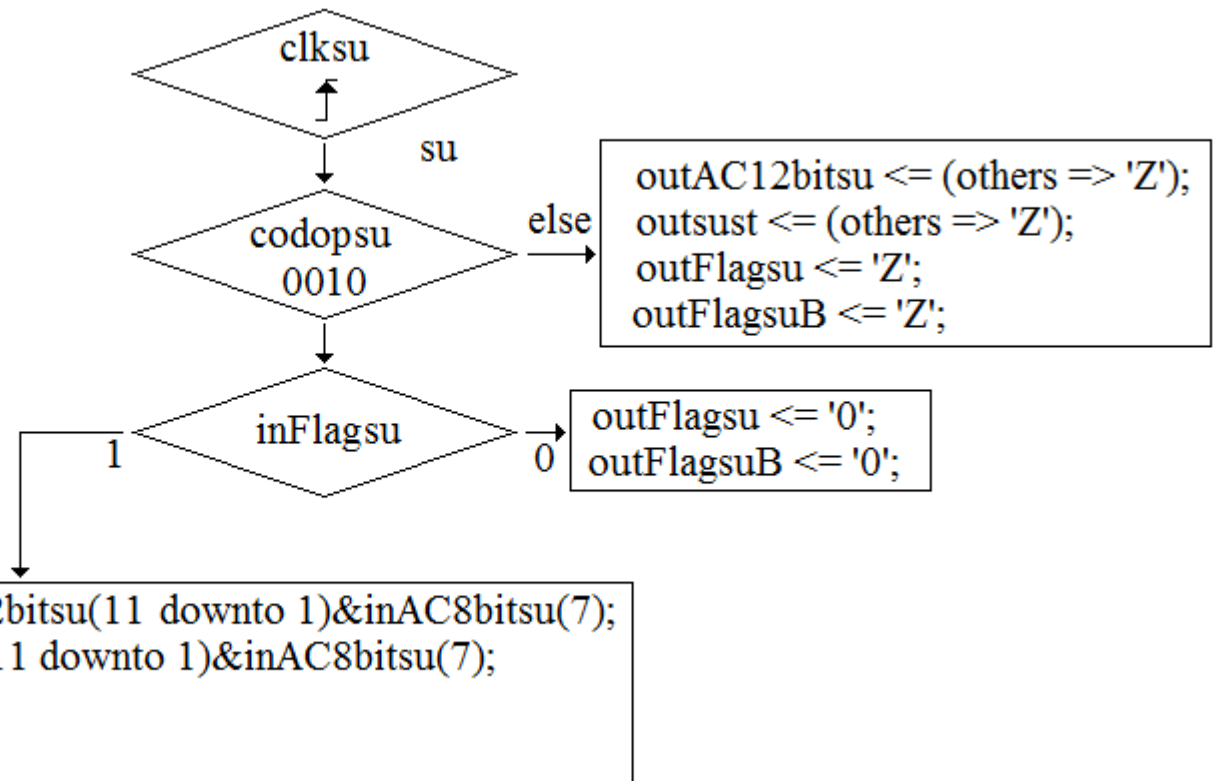
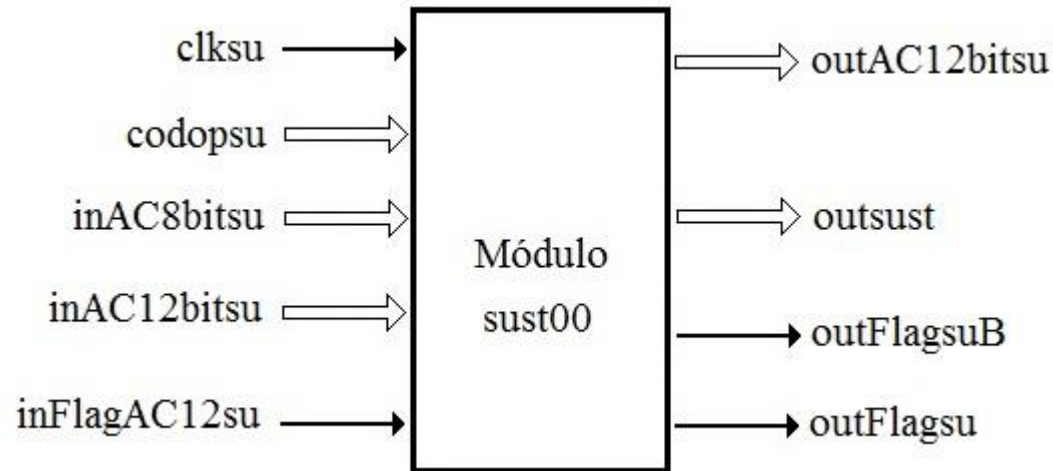


Código VHDL para el circuito de implementación de la instrucción “sust00”



Código VHDL para el circuito de implementación de la instrucción “sust00”



```
outAC12bitsu <= inAC12bitsu(11 downto 1)&inAC8bitsu(7);  
outsust <= inAC12bitsu(11 downto 1)&inAC8bitsu(7);  
outFlagsu <= '1';  
outFlagsuB <= '1';
```