INSTITUTO POLITÉCNICO NACIONAL

ESCUELA SUPERIOR DE CÓMPUTO

PROF. GELACIO CASTILLO CABRERA

GRUPOSDEARQUITECTURADECOMPUTADORAS

PRACTICAS DE EXPERIENCIAS DE APRENDIZAJE PARA EVALUAR EN EL PRIMER PERIODO PARCIAL DEL SEMESTRE AGOSTO-DICIEMBRE 2018

(SERÁN EVALUADAS COMO PRÁCTICAS DE ESTE PERIODO PARCIAL, SIN EMBARGO, SON DE REPASO, CORRESPONDIENTES A LOS CURSOS DE "FUNDAMENTOS DE DISEÑO DIGITAL" Y "DISEÑO DE SISTEMAS DIGITALES")

- 1.- Registro en la página www.latticesemi.com
- 2.- Descarga e instalación de la herramienta Diamond
- 3.- Adquisición de la tarjeta de desarrollo machXO2
- 4.- Construcción del prototipo Fase I
- 5.- Programación e implementación de las siete puertas lógicas básicas.
- 6.- MUX de tres canales de entrada a un canal de salida. Cada canal de tres bits.
- 7.- Sumador restador, cada operando de 4 bits.
- 8.- Sumador restador, cada operando de 8 bits
- 9.- Evaluación del sumador de cuatro bits obtenido con las librerías "arith" y "unsigned". Comparando sus características con los sumadores obtenidos en las practicas 7 y 8.
- 10.- Multiplicador combinatorio de 4 bits.
- 11.- Multiplicador combinatorio de 8 bits.
- 12.- Configuración del oscilador interno del FPGA machXO2.
- 13.- Divisor de frecuencia. Cinco bits de control.
- 14.- Registro de desplazamiento hacia la izquierda.
- 15.- Registro de desplazamiento hacia la derecha.
- 16.- Registro de rotación hacia la izquierda.
- 17.- Registro de rotación hacia la derecha.
- 18.- Barrel de desplazamiento hacia la izquierda.
- 19.- Barrel de desplazamiento hacia la derecha.
- 20.- Barrel de rotación hacia la izquierda.
- 21.- Barrel de rotación hacia la derecha.
- 22.- Palabra de 4 letras.
- 23.- Teclado matricial
- 24.- Detector de secuencia de la secuencia 11010