

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones:

Código de operación	Registro1	Registro 2	Registro 3
Registro de Instrucción (IR)			

Cada segmento en que se encuentra dividida la cadena de bits del **registro de instrucción** recibe el nombre de **Campo**.

El número de campos, el número de bits de cada campo y la función que desempeña cada campo de bits recibe el nombre de **formato de instrucción**.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: (Instrucciones Tipo-R) Definición de los campos

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

opcode: Código de operación. Le indica al procesador qué operación debe realizar.

rs: referencia al primer operando fuente (register source 1)

rt: referencia al segundo operando fuente (register source 2)

rd: referencia al registro destino. Referencia al registro donde se almacena el resultado

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: (Instrucciones Tipo-R: Register-type)

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

shamt: Usado sólo en operaciones de desplazamiento. Cantidad de desplazamiento (*shift amount*).

funct: función. Selecciona la variante específica de la operación en el campo opcode. Opcionalmente se llama código de función. Por ejemplo, **opcode** puede especificar el tipo de operación (aritmética), mientras que **funct** la operación específica “suma”.

Formato de las instrucciones: tamaño fijo, variable o híbrido.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: (Instrucciones Tipo-I: immediate-type)

opcode	rs	rt	imm
Definición de campos en una instrucción MIPS			

rs, imm son usados como operandos fuentes

rt: es usado como destino

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: (Instrucciones Tipo-J: Jump-type)

opcode	Target
Definición de campos en una instrucción MIPS	

Target : Definidas para ser usadas como instrucciones de salto

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: Tipos de operación

Aunque el conjunto de instrucciones varía de una CPU a otra, existen algunos tipos generales de instrucción que son comunes a todas las máquinas. Estos tipos se pueden clasificar en:

Transferencia de datos. Deben especificar: **1)** localización de los operandos fuente y destino; **2)** longitud de los datos a transferir; **3)** Modo de direccionamiento.

Operaciones aritméticas. Los tipos usuales son: **1)** Suma; **2)** Resta; **3)**, Multiplicación; **4)** División; **5)** Valor absoluto; **6)** Negación; **7)** Incremento; **8)** Decremento.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

Tipos de operación:

Operaciones lógicas. NOT, OR, AND, XOR, desplazamientos lógicos a derecha e izquierda, desplazamientos aritméticos a derecha e izquierda, rotaciones a derecha e izquierda.

Conversión. Modifican el formato de los datos (por ejemplo, conversión decimal a binaria o entero a coma flotante).

E/S. Operaciones de lectura/escritura/control de módulos de E/S.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

Tipos de operación:

Control del sistema. Generalmente son operaciones especiales que pueden ejecutarse sólo cuando el procesador se encuentra en un determinado estado o ejecutando un programa privilegiado. Suelen estar reservadas al SO (por ejemplo, modificación de registros de control o acceso a bloques de control de proceso en sistemas multiprogramados).

Transferencia de control. Los tipos usuales son: 1) Salto (condicional e incondicional); 2) Llamada a subrutina.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS: Modos de direccionamiento

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Otras características relevantes de los registros de instrucciones (IR), se irán describiendo a medida que sean necesarias en el desarrollo del curso. Una de esas características el **modo de direccionamiento**, es decir, **el método con el cual queda especificada la ubicación dentro de una instrucción**.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento inmediato: No necesita referencias a memoria para obtener el operando, pero el valor de la constante está limitado por el número de bits del campo. **Esto es, el campo contiene el valor del operando.**

Es utilizado para **definir y utilizar constantes**, así como para fijar **valores iniciales de variables**. El número se almacena en complemento a dos. El bit de más a la izquierda es el bit de signo. Cuando el operando se carga en un registro, el bit de signo se recorre hasta la izquierda de la longitud total de la palabra.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento directo. Requiere sólo un acceso a memoria sin cálculos previos de dirección, pero el margen de memoria que puede direccionar está limitado por el número de bits del campo correspondiente al operando. **Es decir, el campo contiene dirección a localidad de memoria donde se encuentra el operando.**

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento indirecto. Permite aumentar el margen de memoria direccionada respecto al caso anterior, pero requiere dos accesos a memoria, uno para conseguir la dirección y otro para obtener el valor del operando. **Es decir, el campo contiene una dirección de memoria en la cual se encuentra el código de otra dirección de memoria donde se localiza el operando.**

Una desventaja de este modo de direccionamiento es que requiere dos accesos a memoria.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento con registro. Similar al directo, pero en este caso, el campo de dirección contiene referencia a un registro interno en lugar de memoria. El registro contiene el dato sobre el cual se realizará la operación. Suele usarse para MOVer datos de registro a registro.

Desventaja de direccionamiento con registro: Puesto que el número de registros no suele ser grande, el campo de dirección puede ser pequeño, y no se requiere acceso a memoria.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Ventajas del direccionamiento con registro

(A).- Sólo es necesario un campo pequeño de direcciones en la instrucción, debido a que el banco de registros utilizados para este fin no es muy grande. Aquí, los registros son registros internos del procesador.

(B).- No se requieren referencias a memoria.

(C).- El tiempo de acceso aun registro interno de procesador es mucho menor que el tiempo de acceso a memoria.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento indirecto con registro. la instrucción contiene en el campo del operando el numero del registro en el que se almacena la dirección de memoria del operando deseado. La ventaja es que este direccionamiento emplea una referencia menos a memoria que el direccionamiento indirecto.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento indirecto con registro.

Obsérvese que en el registro referenciado desde la instrucción no se encuentra el dato del operando, sino la dirección de memoria donde se encuentra el operando.

También es conocido como **direccionamiento base**.

Esta instrucción puede tomar diferentes formas:

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

Modos de direccionamiento

Direccionamiento indirecto con registro.

El registro referenciado contiene una dirección de memoria, y el campo de dirección contiene un desplazamiento (una constante entera sin signo). Esto puede implicar el uso de los dos campos de operandos.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Instrucciones MIPS:

opcode	rs	rt	rd	shamt	funct
Definición de campos en una instrucción MIPS					

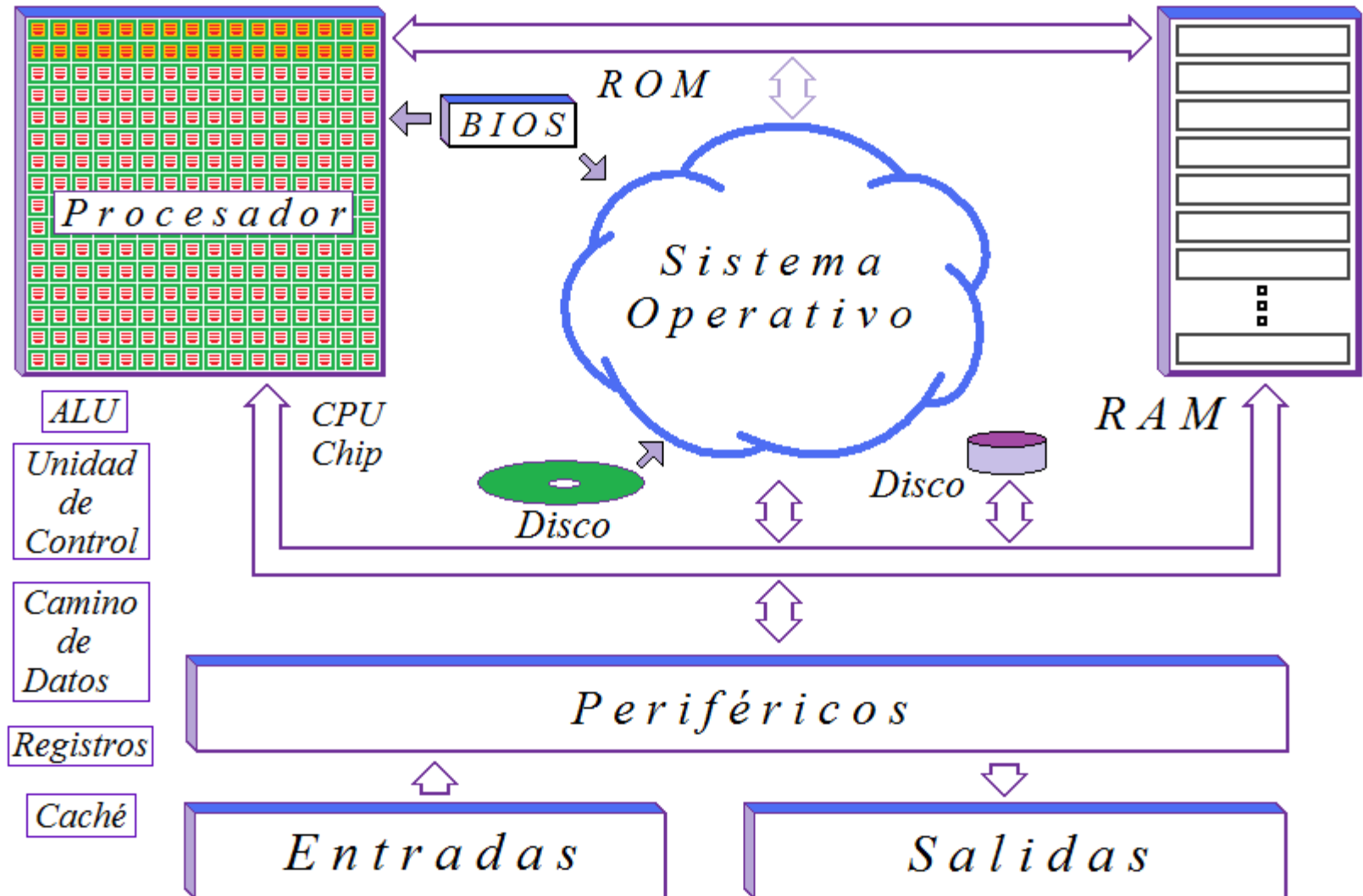
Modos de direccionamiento

Direccionamiento indirecto con registro.

En ocasiones un campo de operando contiene un “*offset*” que es agregado al valor de un registro referido como inmediato [*similar a una constante*]. El valor del registro apunta a un arreglo (o alto de *stack* en memoria), mientras que el *offset* apunta a un elemento del arreglo.

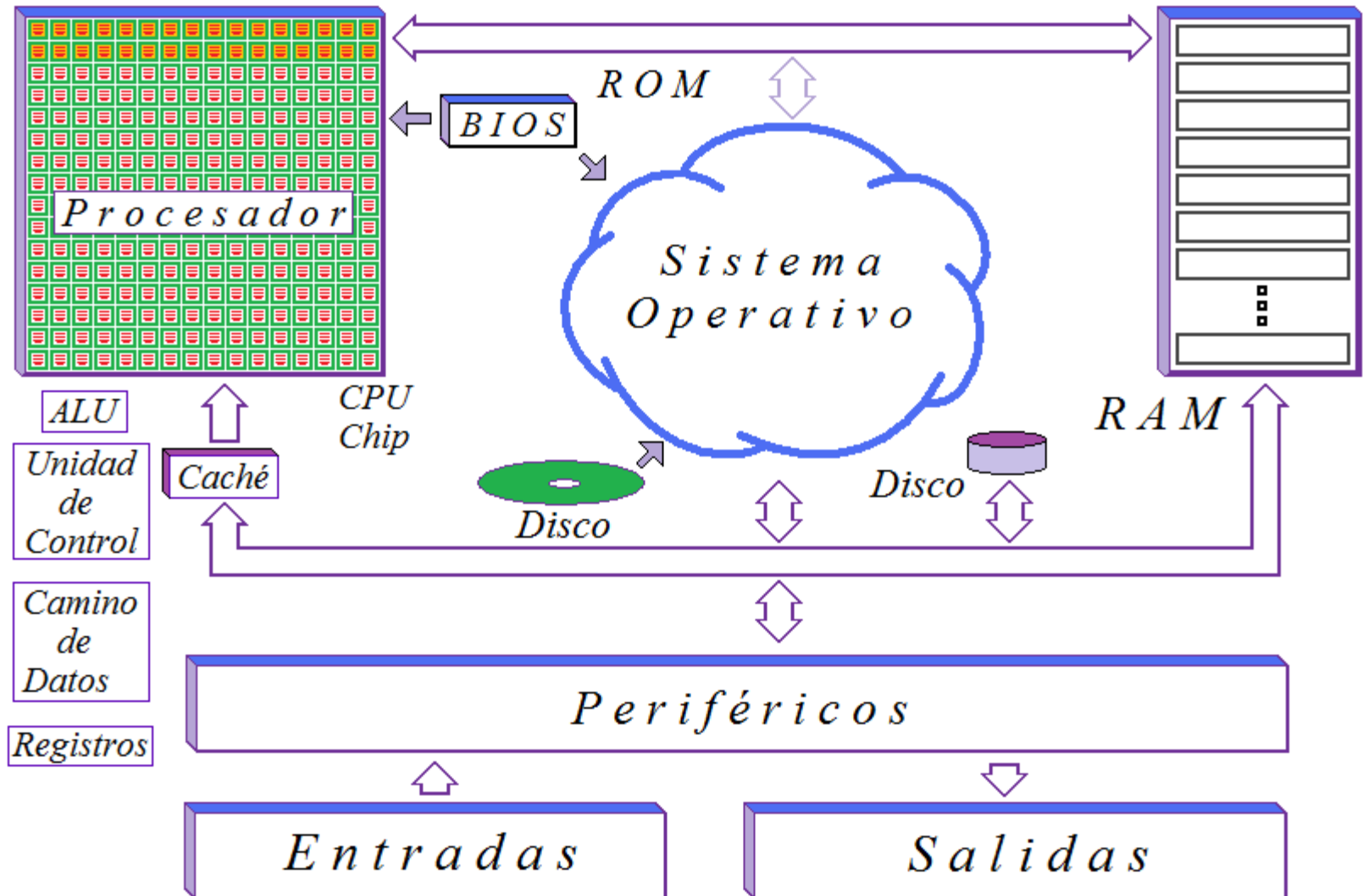
UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



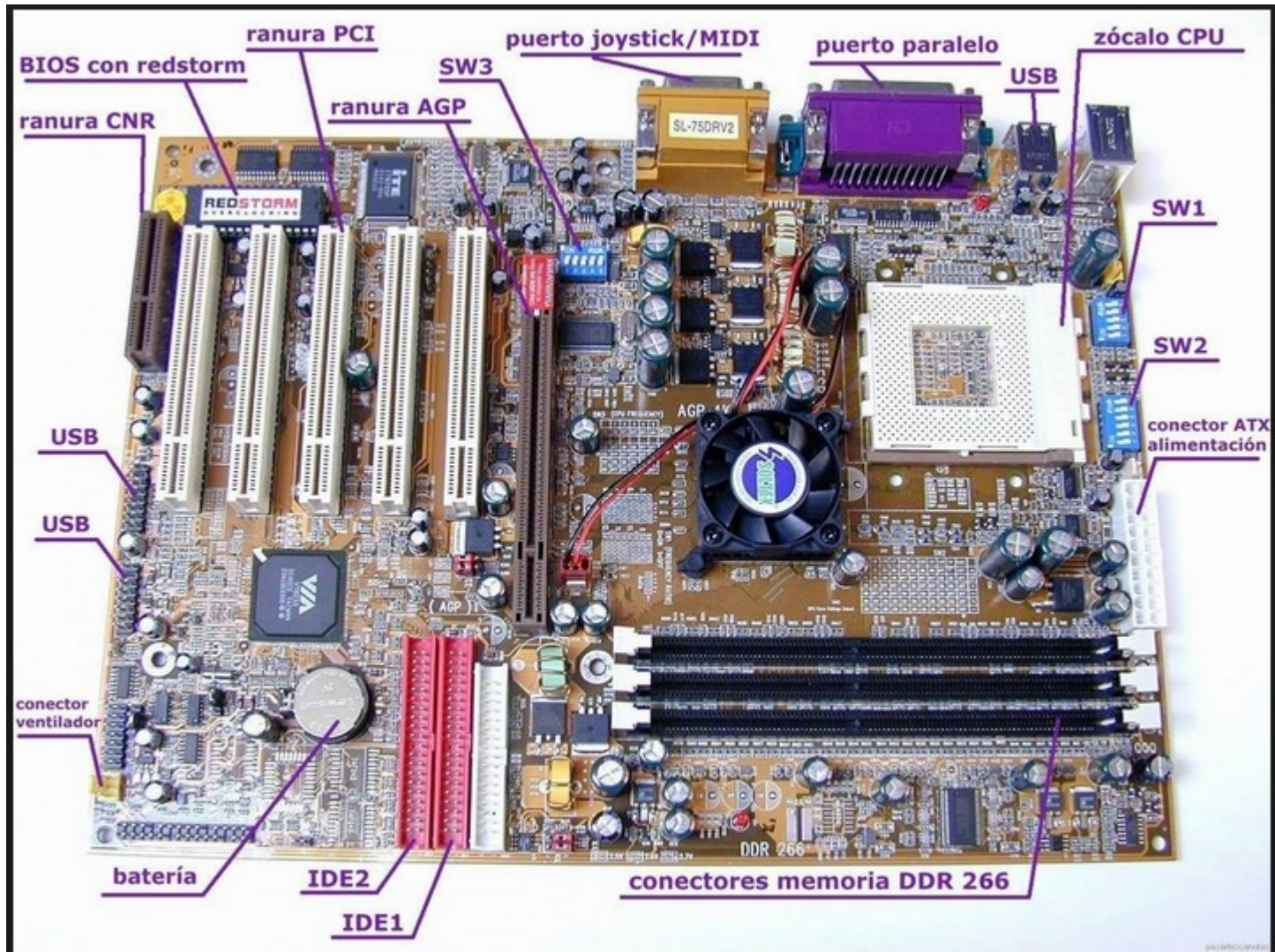
UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



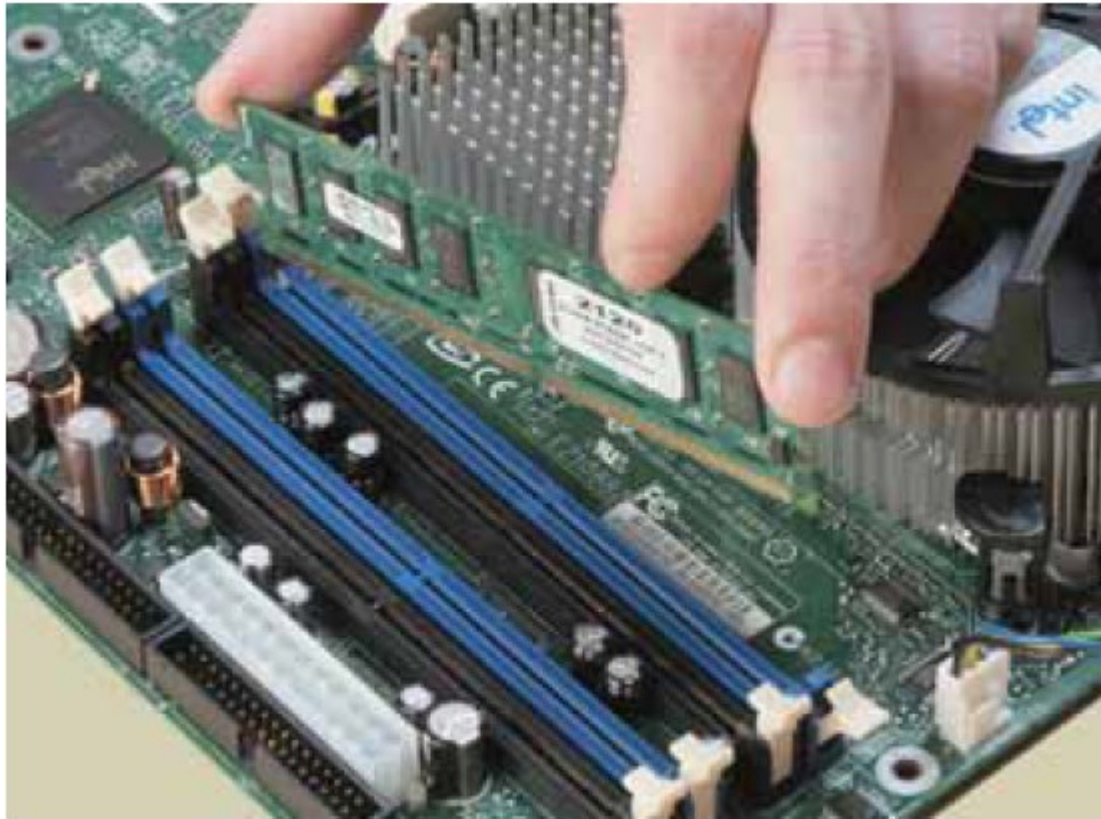
UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



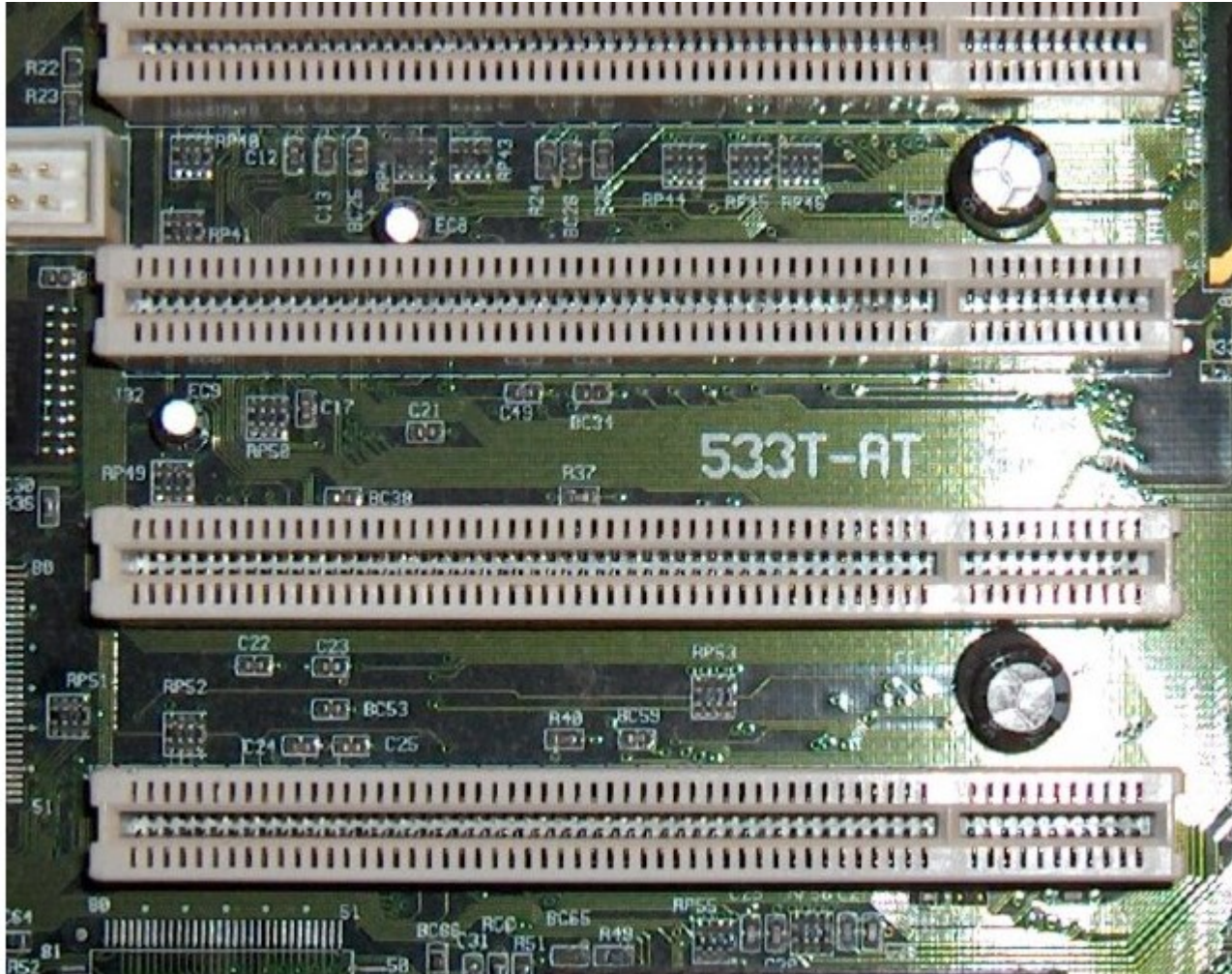
UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



Ranuras PCI

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Peripheral Component Interconnect o PCI es un bus [de ordenador] estándar para conectar dispositivos periféricos directamente a su placa base. Estos dispositivos pueden ser circuitos integrados ajustados en ésta (los llamados "dispositivos planares" en la especificación PCI) o tarjetas de expansión que se ajustan en conectores. Es común en las computadoras personales, donde ha desplazado al ISA como bus estándar, pero también se emplea en otro tipo de ordenadores.

UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

A diferencia de los buses ISA, el bus PCI permite la configuración dinámica de un dispositivo periférico. En el tiempo de arranque del sistema, las tarjetas PCI y el [BIOS](#) interactúan y negocian los recursos solicitados por la tarjeta PCI. Esto permite asignación de [IRQs](#) y direcciones del puerto por medio de un proceso dinámico diferente del bus ISA, donde las IRQs tienen que ser configuradas manualmente usando [jumpers](#) externos. Las últimas revisiones de ISA y el [bus MCA](#) de [IBM](#) ya incorporaban tecnologías que automatizaban todo el proceso de configuración de las tarjetas, pero el bus PCI demostró una mayor eficacia en tecnología [plug and play](#). Aparte de esto, el bus PCI proporciona una descripción detallada de todos los dispositivos PCI conectados a través del espacio de configuración PCI.

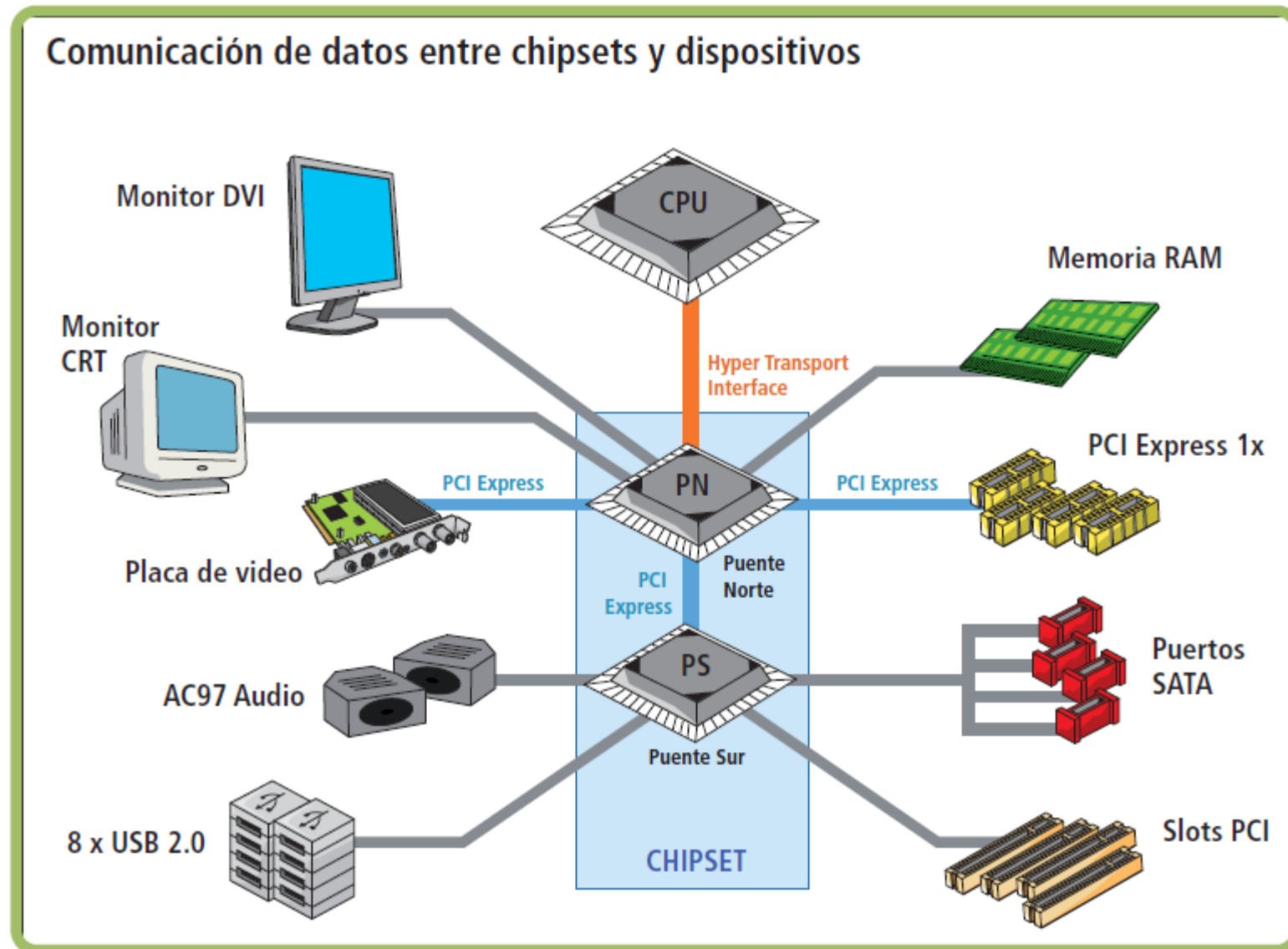
UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

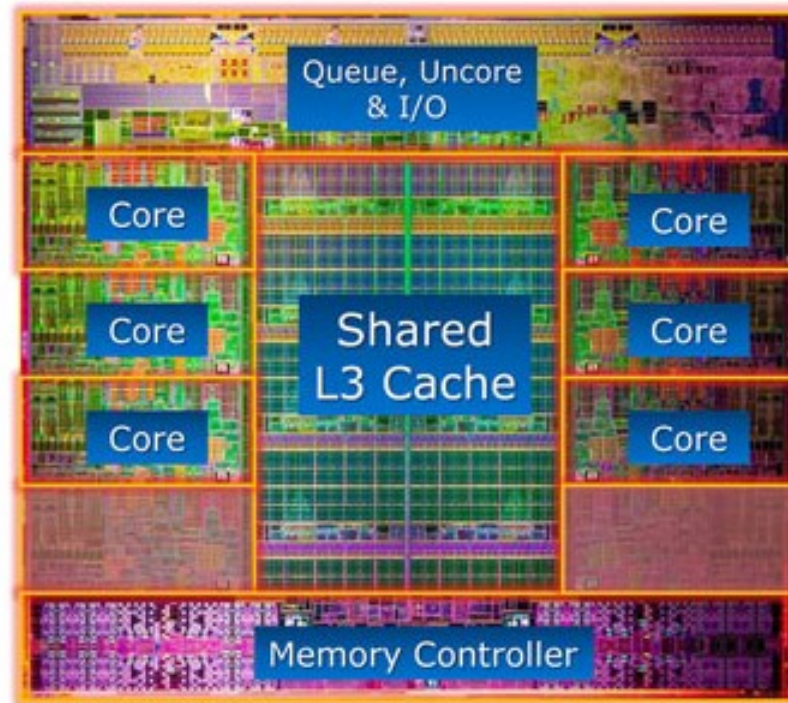
Unidad I: Introducción a la organización y arquitectura de computadoras



UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

Intel® Core™ i7-3960X Processor Die Detail



UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras



UNIDAD DE APRENDIZAJE: Arquitectura de Computadoras

Unidad I: Introducción a la organización y arquitectura de computadoras

