|  |  |  |
| --- | --- | --- |
| HERNÁNDEZ ESCOBEDO FERNANDO | INSTITUTO POLITÉCNICO NACIONAL | ESCUELA SUPERIOR DE CÓMPUTO |
| NUMERO DE LA TAREA  1 | LENGUAJES DE DESCRIPCIÓN DE HARDWARE | 23 DE ENERO DEL 2019 |
| GRUPO (3CM3) | ARQUITECTURA DE COMPUTADORAS |  |

**🡺Lenguaje de Descripción de Hardware (HDL, Harware Description Language)**

Los lenguajes de descripción de hardware son lenguajes que describen el hardware de los sistemas digitales en forma textual. Se parecen a los lenguajes de programación, pero están orientados específicamente a la descripción de las estructuras y el comportamiento del hardware.

Sirven para representar diagramas lógicos, expresiones booleanas y otros circuitos digitales más complejos. Como lenguaje de documentación, un HDL sirve para representar y documentar sistemas digitales en una forma susceptible de ser leída tanto por personas como por computadoras, y es apropiado como lenguaje de intercambio entre diseñadores. El contenido en HDL se puede almacenar, recuperar y procesar fácil y eficazmente con software de computadora. Hay dos aplicaciones del procesamiento de HDL:

* La **simulación lógica**, es la representación de la estructura y el comportamiento de un sistema lógico digital empleando una computadora. El simulador interpreta la descripción en HDL y produce una salida comprensible, digamos un diagrama de temporización, que predice la forma en que se comportará el hardware antes de que se fabrique físicamente. La simulación permite detectar errores funcionales de un diseño sin tener que crear el circuito físico. Los errores detectados durante la simulación se corrigen modificando los enunciados HDL apropiados. El estímulo que prueba la funcionalidad del diseño se denomina

conjunto de pruebas. Así, para simular un sistema digital, el diseño se describe primero en HDL y luego se verifica simulando el diseño y verificándolo con un conjunto de pruebas, que también está escrito en HDL.

* La **síntesis lógica** es el proceso de deducir una lista de componentes y sus interconexiones (lo que se conoce como lista del circuito) a partir del modelo de un sistema digital descrito en HDL. La lista del circuito en el nivel de compuertas sirve para fabricar un circuito integrado o para diagramar una tarjeta de circuitos impresos. La síntesis lógica es similar a la compilación de un programa en un lenguaje de alto nivel convencional. La diferencia es que, en lugar de producir código objeto, la síntesis lógica produce una base de datos con instrucciones para fabricar un circuito digital físico que implementa los enunciados descritos por el código HDL. La síntesis lógica se basa en procedimientos formales exactos que implementan circuitos digitales, y es la parte de un diseño digital que se automatiza con software.

Lenguajes: Hay muchos HDL exclusivos en la industria como por ejemplo ABEL HDL, AHDL, Verilog-A, desarrollados por empresas que diseñan o ayudan a diseñar circuitos integrados. El IEEE (Instituto de Ingenieros en Electricidad y Electrónica) apoya dos HDL estándar: VHDL y Verilog HDL.

Estructura de una descripción LDH:

* Declaración del módulo
  + Nombre del módulo.
  + Definición de entradas y salidas.
* Declaración de señales
  + Nombres y tipos de señales internas.
* Descripción del diseño
  + Estructuras de procesamiento
  + Directivas del simulador.
  + Directivas del pre­procesador (definiciones, etc.).

BIBLIOGRAFÍA.

* Mano, M., (2003), *DISEÑO DIGITAL,* México, PEARSON EDUCACIÓN
* Chico, J. J. (2009). *Introducción a los lenguajes de descripción de hardware,* Recuperado de: <https://www.dte.us.es/docencia/etsii/itis/fc/grupo4/intro_ldh.pdf/at_download/file>
* Lenguaje de descripción de hardware.(2018, febrero 27). Recuperado de: https://es.wikipedia.org/wiki/Lenguaje\_de\_descripci%C3%B3n\_de\_hardware#Lenguajes