

# Семинар №5 по дисциплине «Электроника»

## Тема: Определение параметров логических вентилях

### 1 Теоретическое введение

#### 1.1 Основные параметры и характеристики логических элементов

Логические схемы на входе и выходе должны иметь два устойчивых состояния: логического нуля и логической единицы.

Примеры логических функций, выполняемых схемами:

И-НЕ

X1	X2	Y
0	0	1
0	1	1
1	0	1
1	1	0

ИЛИ-НЕ

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	0

Все возможные логические функции двух аргументов приведены в табл. 1.

Рассмотрим потенциальные элементы: логическое состояние определяется значениями электрического потенциала на входе и выходе.

Основные параметры логических элементов:

**Статические параметры** потенциалы логического 0 и логической 1:  $U^0$ ,  $U^1$ ; порог переключения  $V_{пр}$ ; помехоустойчивость к помехам - положительным и отрицательным:  $U_n^+$ ,  $U_n^-$ ; статическая потребляемая мощность  $P_{ст}$ , ток питания  $I_{пит}$ , **динамические параметры** задержки переключения:  $t_{з}^{01}$  из состояния 0 на выходе в состояние 1,  $t_{з}^{10}$  из 1 на выходе в 0; фронты переключения  $t_{ф}^{01}$  и  $t_{ф}^{10}$ , динамическая потребляемая мощность  $P_{дин}$ .

#### 1.2 Определение статических характеристик и параметров

Передающая характеристика. Основная статическая характеристика логических элементов – передающая:  $U_{вых} = f(U_{вх})$  – зависимость потенциала на выходе от потенциалов на одном из входов, при постоянном значении на других входах. К входам и выходам логических схем подключаются такие же схемы. Передаточные характеристики бывают инвертирующие и неинвертирующие (см. рис. 26).

На рисунках отмечены:

$U_{л} = U^1 - U^0$  – логический перепад;

$\Delta V_{л} = V_{л}^1 - V_{л}^0$  – ширина зоны неопределённости;

$U_{л}^+ = V_{л}^0 - U^0$ ;  $U_{л}^- = U^1 - V_{л}^1$  – помехоустойчивость по положительной и отрицательной помехам, соответственно;

$$U_{\Pi}^{+} + U_{\Pi}^{-} = U_{\text{л}} - \Delta V_{\Pi};$$

Табл. 1

Логические аргументы и	Значение истинности	Запись функции с помощью											
		самостоятель-	нотации	1	2	3	4	5	6	7	8	9	10

Пороги переключения  $V_{\Pi}^0$ ,  $V_{\Pi}^1$  определяются из условия:

$$\left| \frac{dU_{\text{ВЫХ}}}{dU_{\text{ВХ}}} \right| = 1, \quad (1)$$

т.е. при одинаковом масштабе осей X и Y в точках  $V_{\Pi}^0$ ,  $V_{\Pi}^1$  передаточная характеристика наклонена под углом  $45^\circ$ .

Т.к. в хорошо спроектированной схеме  $\Delta V_{\Pi} \ll U_{\text{Л}}$  то  $V_{\Pi}^0 \approx V_{\Pi}^1 \approx V_{\Pi}$

$$U_{\text{Л}} = E_{\text{ПНТ}} \Rightarrow U_{\Pi}^+ + U_{\Pi}^- \leq E_{\text{ПНТ}}.$$

Следует использовать такие схемы, у которых  $V_{\Pi} = (U^0 + U^1)/2$ , т.е. переключение происходит при входном напряжении, равном половине питания, тогда

$$U_n^+ \approx U_n^- \approx U_n = \frac{U_{\text{Л}} - \Delta V_{\Pi}}{2} \quad (2)$$

Помехоустойчивость следует рассчитывать для наихудшего случая:

$$U_{\Pi}^- = V_{\Pi \text{ MIN}}^0 - U_{\text{MAX}}^0; U_{\Pi}^+ = U_{\text{MIN}}^1 - V_{\Pi \text{ MAX}}^1$$

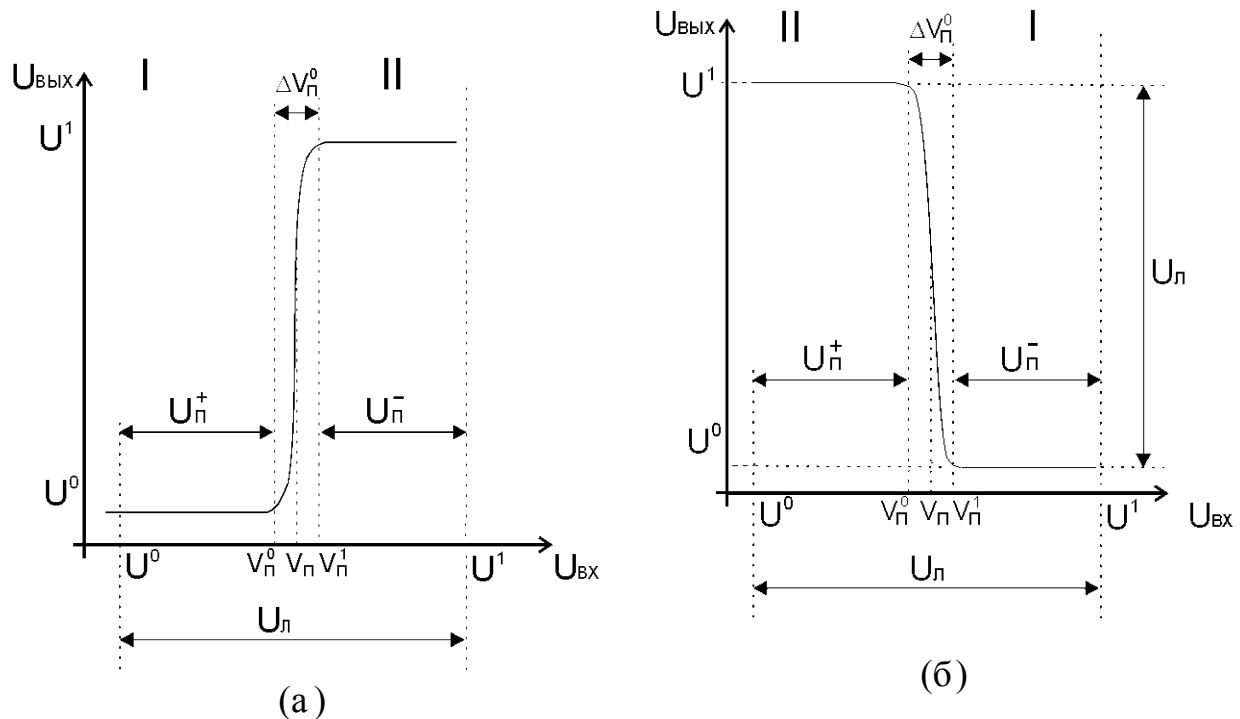


Рис. 1. Неинвертирующая (а) и инвертирующая (б) передаточная характеристика: I – зона логического нуля по выходу, II – зона логической единицы по выходу, III – зона неопределённости

### Статическая мощность потребления схемы:

Статическая мощность потребления схемы характеризует схему в статических состояниях: нуля или единицы. Этот параметр приблизительно соответствует полной мощности потребления в случае, если схема преимущественно находится в статических состояниях (например, длительное время находится в режиме ожидания или работает при низкой частоте переключений). Для расчёта этого параметра следует по графику потребляемого тока определить значения потребляемого тока  $I_{\text{ПНТ}}^0$  и  $I_{\text{ПНТ}}^1$  в

режимах, соответствующих  $U_{\text{вых}} = U^0$  и  $U_{\text{вых}} = U^1$ . После этого средняя мощность рассчитывается как:

$$P_C = \frac{E_{\text{num}}(I_{\text{num}}^0 + I_{\text{num}}^1)}{2} = E_{\text{num}} I_{\text{num}} \quad (3)$$

### 1.3 Определение динамических характеристик и параметров

Для определения задержек  $t_3^{1,0}$ ,  $t_3^{0,1}$  и фронтов переключения используется схема рис. 2. Она состоит из трёх логических схем одной серии: схемы, на выходе которой формируется входной сигнал для исследуемой схемы, самой исследуемой схемы и схемы, которая является нагрузкой для исследуемой. Входной и выходной точкой для этого типа расчёта являются входная и выходная точки самой исследуемой схемы. Дополнительно от входной и выходной точек к земле подключаются ёмкости межсоединений (металлических дорожек—проводников на микросхеме). Такое подключение создаёт для исследуемой схемы условия работы, близкие к реальным: схема получает на вход более реалистичный входной сигнал и имеет реалистическую нагрузку.

На вход подаётся однополярный прямоугольный сигнал (меандр) с короткими фронтами и амплитудой, соответствующей семейству логической схемы. Типовые графики зависимостей  $U_{\text{вх}}(t)$  и  $U_{\text{вых}}(t)$  для определения фронтов и задержек переключения приведены на рис. 3 и 4.

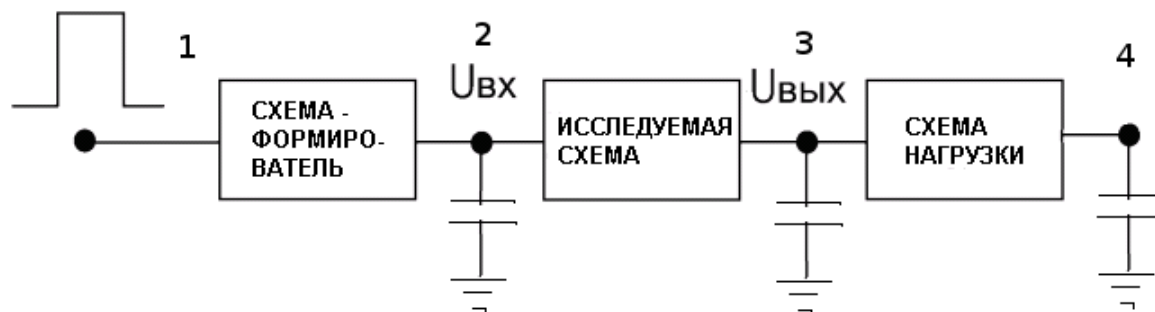


Рис. 2. Схема для определения задержек и фронтов переключения

Время задержки определяется как среднее арифметическое времени задержки переключения с логического нуля на логическую единицу и времени задержки переключения с логической единицы на логический нуль.

$$t_3 = \frac{t_3^{01} + t_3^{10}}{2} \quad (4)$$

Длительность фронтов определяется по уровням 0.1 – 0.9, см. рис. 3.

Для определения предварительного значения для максимально допустимой частоты работы схемы следует увеличивать частоту входного сигнала до тех пор, пока не исчезнет верхняя и/или нижняя полочки (определяемые по уровням 0,9 и 0,1, соответственно). Напряжение при переходном процессе переключения в этом случае должно достигать мини-

мального уровня логической единицы и максимального уровня логического нуля, но не задерживаться в единице и нуле.

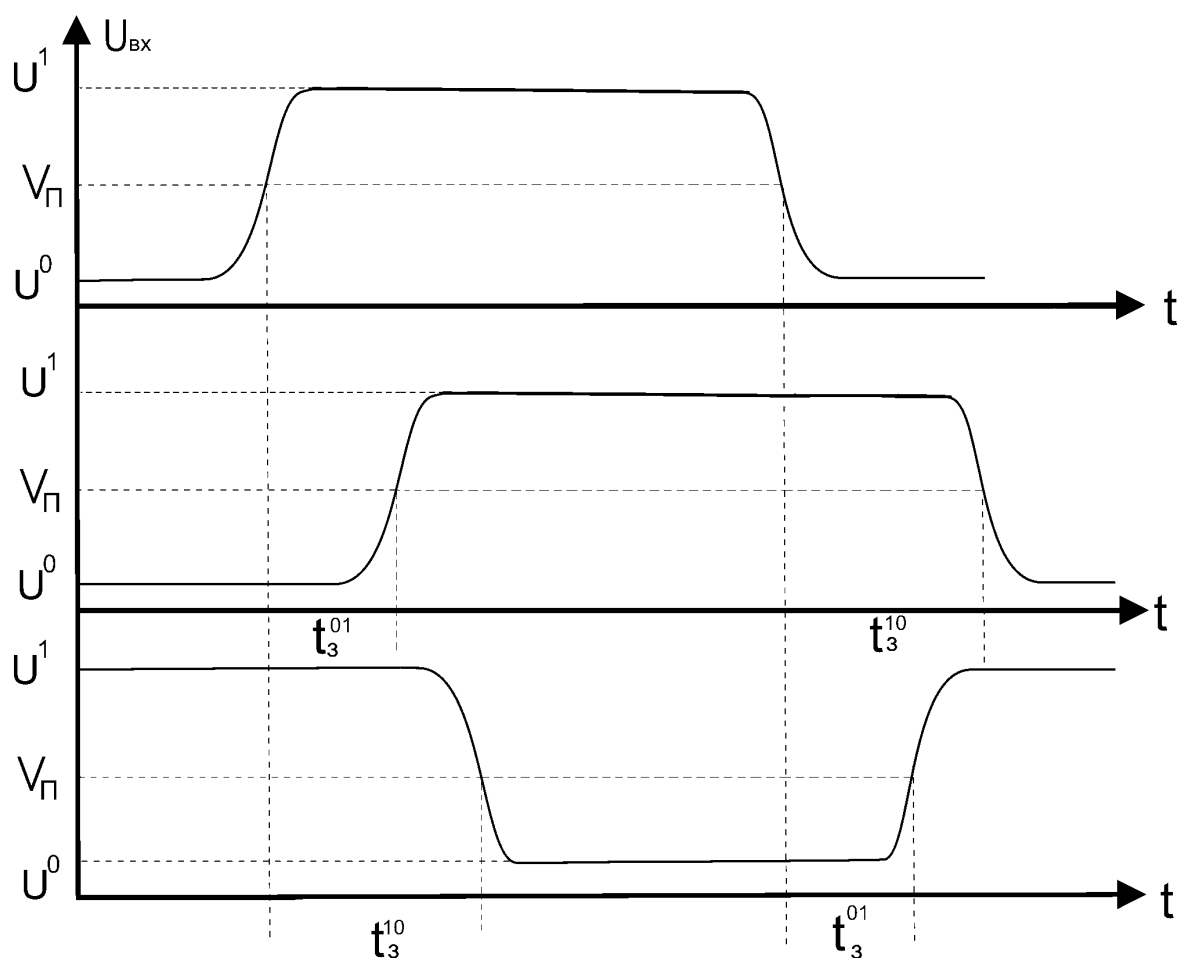


Рис. 3. Определение задержек по переходной характеристике

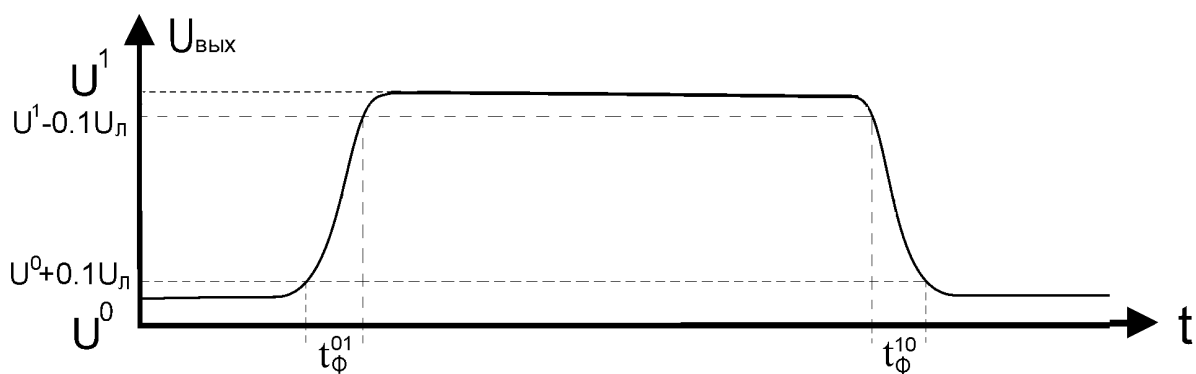


Рис. 4. Определение длительностей фронтов по переходной характеристике

Проверка и корректировка предварительного значения осуществляется следующим образом:

#### Динамическая мощность потребления

Динамическая мощность потребления характеризует схему, работающую при высокой частоте переключений; этот параметр соответствует полной мощности потребления:

$$P_d \approx C_{\Pi} E_{\text{пит}}^2 f_{\Pi} \quad (5)$$

$C_{\Pi}$  – паразитная ёмкость схемы

$f_{\Pi}$  – частота переключения.

Если рассматривается работа логического элемента при максимально допустимой частоте  $f_{\text{max}}$ , то по той же формуле рассчитывается максимальная динамическая потребляемая мощность.

#### 1.4 Особенности логических схем семейства КМОП

КМОП (комплементарная структура металл-оксид-полупроводник; англ. CMOS, complementary metal-oxide-semiconductor) — набор полупроводниковых технологий построения интегральных микросхем и соответствующая ей схемотехника микросхем. Подавляющее большинство современных цифровых микросхем — КМОП.

В схемах данного типа используются как n-канальные, так и p-канальные МДП транзисторы. Это позволяет создать логические схемы, практически не потребляющие мощность в статическом режиме. У таких схем потребляемая мощность на низких и средних частотах на 2-3 порядка меньше, чем у ТТЛ схем, а задержка примерно такая же. Эти схемы применяются при наличии ограничений на потребляемую мощность из-за ограниченных энергоресурсов или жестких требований к тепловому режиму. Однако они технологически сложнее и занимают большую площадь на кристалле.

Особенностью многих логических схем КМОП является инверсный выход, т. е. реализуются логические функции НЕ, И-НЕ, ИЛИ-НЕ и т. п.

Транзисторы в КМОП-схемах часто включены парами («КМОП-парами»), где два транзистора соединены затворами и для них выполняются условия комплементарности:

1. транзисторы в КМОП-паре противоположного типа проводимости;
2. их пороговые напряжения равны по модулю, но противоположны по знаку:  $V_{\text{пор},n} = -V_{\text{пор},p}$ ;
3. значения их удельной крутизны равны:

$$k_{p_n} = k_{p_p}, \text{ откуда } \mu_n \frac{W_n}{L_n} = \mu_p \frac{W_p}{L_p}. \quad (6)$$

где  $k_p$  – коэффициент крутизны,  $W$  и  $L$  – ширина и длина затвора,  $\mu$  – подвижность носителей заряда (электронов и дырок), индексы  $n$  и  $p$  относятся к показателям n- и p-канальных транзисторов, соответственно.

Номинальная ширина затворов n- и p-канальных транзисторов КМОП-схемы определяется исходя из одного из условий комплементарности КМОП-пары, в соответствии с которым должны быть равны значения их крутизны (№3).

Как правило, значения длины обоих типов транзисторов равно минимально допустимому значению в соответствии с нормами проектирования в заданной технологии:  $L_n = L_p = \Delta$ . Отношение значений подвижности электронов и дырок обычно составляет 2..3:  $\mu_n/\mu_p = 2 \dots 3$ , отношение  $W/L$  для n-МОП обычно берут в диапазоне 5..10, откуда определяется номинальная ширина затвора р-канального транзистора.

В дальнейшем при выравнивании токов различных частей схемы размеры транзисторов корректируются.

## 1.5 Примеры логических схем семейства КМОП

### 1.5.1 КМОП-инвертор

Анализ работы. Пусть  $U_{вх} = U_{зип} < U_{он}$ , следовательно, n-канальный  $T_1$  тогда  $U_{зип} = U_{вх} - E < U_{ор}$ , следовательно, р-канальный  $T_2$  открыт и работает в крутой области выходной характеристики, то  $U_{вых} = U^1 = E$ .

Пусть  $U_{вх}$  растёт, когда  $U_{вх} = U_{он}$ ,  $T_1$  открывается и в схеме начинает течь ток.

Пусть  $U_{x_1} = U^1$ , тогда  $T_1'$  - открыт ( $U_{зT_1'} > U_{он}$ ),  $T_2'$  - закрыт  $|U_{зT_2'}| < |U_{ор}| \Rightarrow U_{вых} = U^0 = 0$ , если  $U_{x_1} = U'$  и  $U_{x_2} = U'$  - что то же самое.

Когда  $U_{вх}$  достигает  $E - |U_{ор}|$  транзистор  $T_2$ , запирается и устанавливается  $U_{вых} = U_0 = 0$

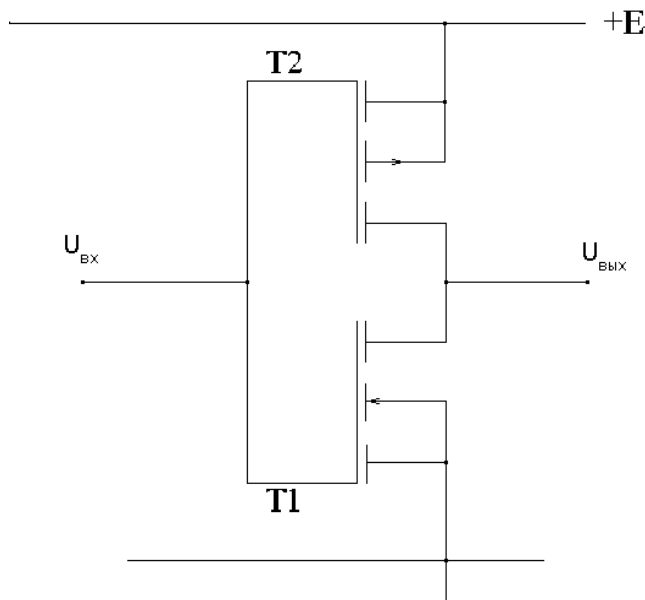


Рис. 5. Принципиальная схема КМОП-инвертора



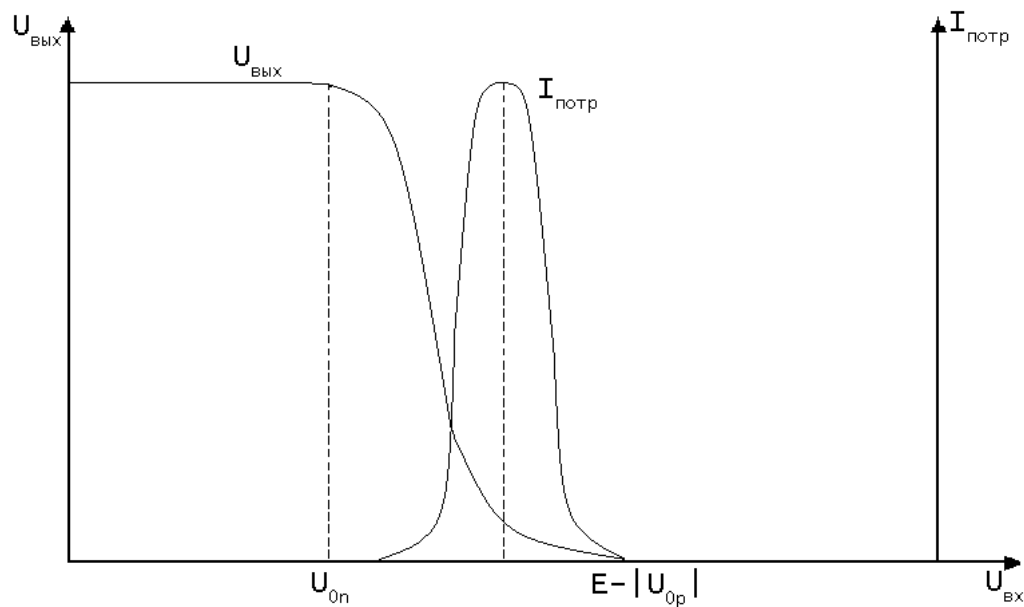


Рис. 6. Передаточная характеристика КМОП-инвертора

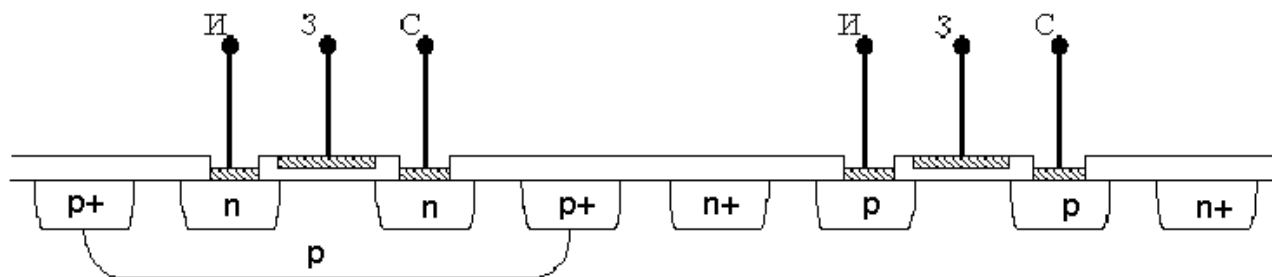


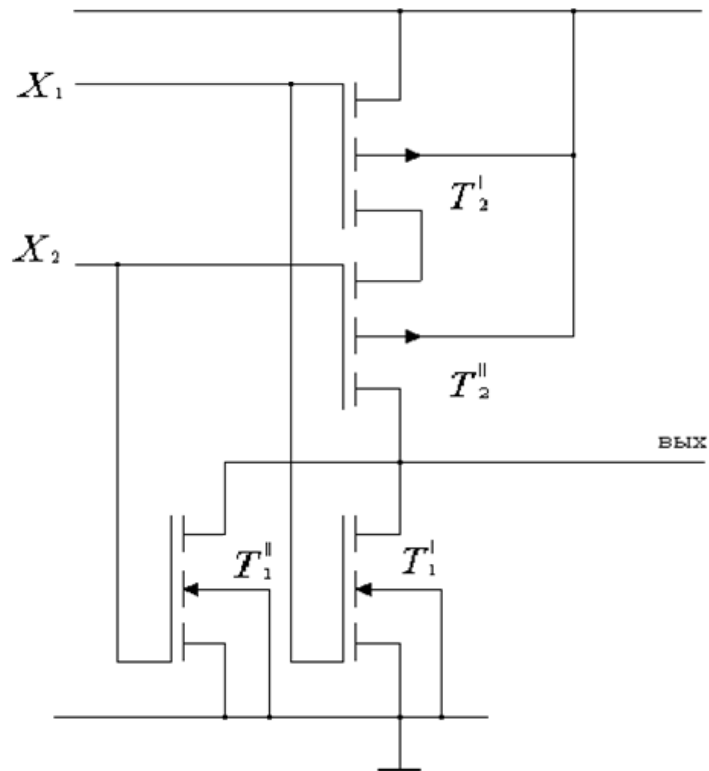
Рис. 7. Разрез физической структуры КМОП-инвертора

Как правило, к выходу логической схемы подключается вход такой же логической схемы, поэтому в статике ток в КМОП-схеме может течь только через транзисторы (вход следующей схемы – затворы её транзисторов, через них ток не течёт):

когда на выходе логический 0, заперт  $T_2 \Rightarrow I_{nm} = 0$ ,

когда на выходе логическая 1, заперт  $T_1 \Rightarrow I_{nm} = 0$ .

### 1.5.2 КМОП-схема ИЛИ-НЕ



$X_1$	$X_2$	$Y$
0	0	1
0	1	0
1	0	0
1	1	0

$$U_{x1} = U^0$$

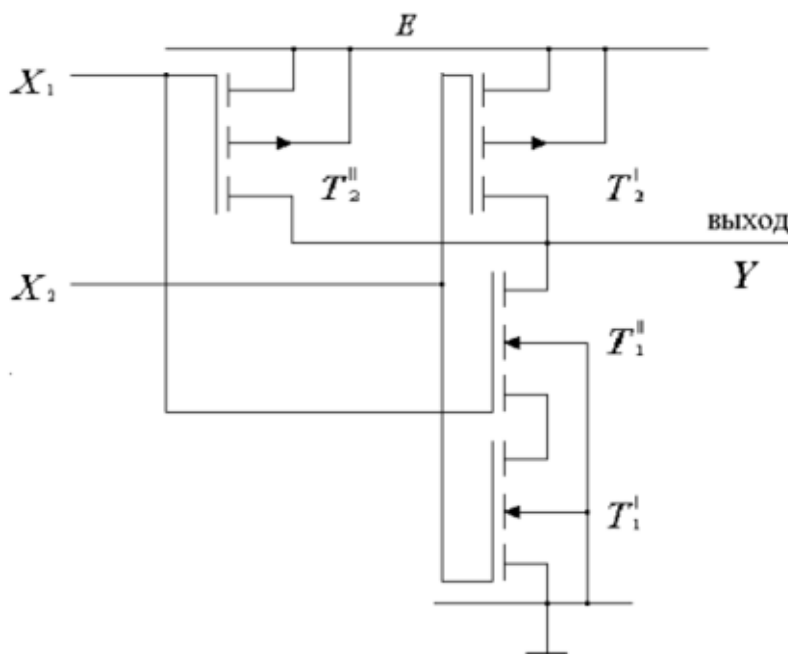
$$U_{x2} = U^0$$

$T_1^I$  и  $T_1^{II}$  оба закрыты

$T_2^I$  и  $T_2^{II}$  оба открыты

$$U_{\text{вых}} = U^I \approx E$$

### 1.5.3 КМОП-схема И-НЕ



$X_1$	$X_2$	$Y$
0	0	1
0	1	1
1	0	1
1	1	0

$$U_{x1} = U^I$$

$$U_{x2} = U^I$$

$T_1^I$  и  $T_1^{II}$  оба открыты

$T_2^I$  и  $T_2^{II}$  оба закрыты

$$U_{\text{вых}} = U^0 \approx 0$$

## 2 Задание для работы

### Задание 1 (4 балла).

- а) Рассчитайте размеры и другие параметры модели р-канальных МОП в соответствии с критериями комплементарности (см. п. 1.4);
- б) промоделируйте статические характеристики схемы для любой пары вход–выход: передаточную и потребляемый ток;
- в) подберите ширину р-канальных транзисторов так, чтобы статические характеристики оказались симметричными в диапазоне  $V_{вх} = (0; V_{пит})$ ;
- г) по результатам моделирования определите статические параметры схемы: уровни логического нуля, единицы, запас помехоустойчивости, средний потребляемый ток, статическую мощность потребления.

### Задание 2 (3 балла).

- а) Промоделируйте переходные характеристики схемы для той же самой пары вход–выход при максимально допустимой частоте входного сигнала;
- б) скорректируйте ширину р-канальных транзисторов так, чтобы фронты и спады на переходной характеристике оказались одинаковыми;
- в) по результатам моделирования определите динамические параметры схемы: времена задержек и фронтов переключения, максимальную рабочую частоту схемы, динамическую мощность потребления.

### Задание 3 (3 балла).

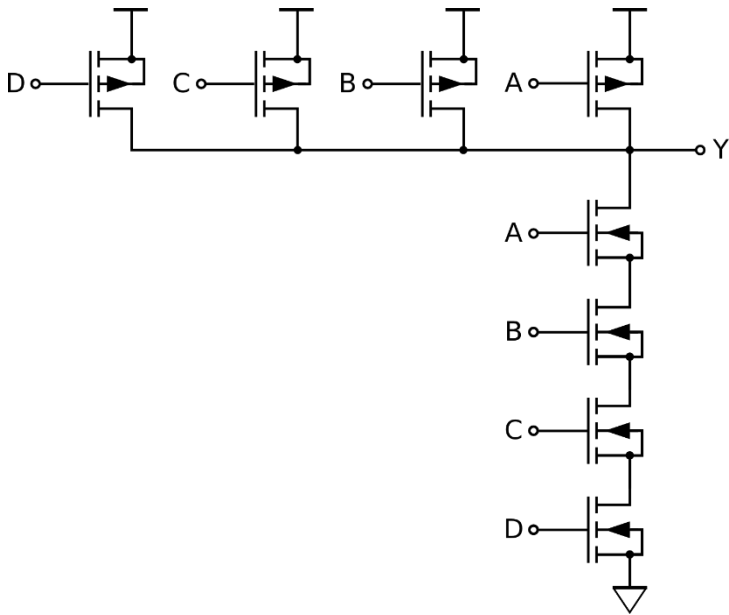
- а) Промоделируйте более реалистичскую переходную характеристику заданной схемы с использованием ёмкостей межсоединений, задающей и нагрузочной схемы того же состава для той же самой пары вход–выход при максимально допустимой частоте входного сигнала;
- б) покажите, как развивается переходной процесс переключения от схемы к схеме: исходный импульс, входное и выходное напряжение исследуемой схемы, выходное напряжение нагрузочной схемы – все эти напряжения должны демонстрировать полное переключение.

### 3 Таблица вариантов

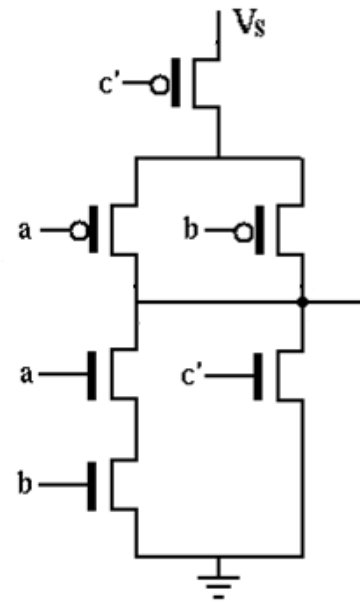
для БИТ-203

№	№ с х е м ы	$V_{\text{пит}},$ В	$Wn,$ мкМ	$Ln,$ мкМ	$\mu_n,$ см <sup>2</sup> /(В·с)	$t_{\text{ос}},$ нМ	$ V_{\text{пол}} ,$ В	$\lambda,$ В <sup>-1</sup>	$C_{\text{зсн}} C_{\text{зш}},$ пФм	$C_{\text{меж}},$ пФ
1	12	2.5	12.5	0.25	270	10	0.43	0.05	0.1	8
2	11	2.5	7.5	0.25	320	10	0.48	0.3	0.1	8
3	10	2.5	7.5	0.25	260	10	0.50	0.25	0.1	8
4	9	2.5	10	0.25	190	10	0.45	0.2	0.1	8
5	8	2.5	7.5	0.25	380	10	0.50	0.15	0.1	8
6	7	2.5	12.5	0.25	400	10	0.40	0.25	0.1	8
7	6	2.5	7.5	0.25	310	10	0.43	0.1	0.1	8
8	5	2.5	5	0.25	330	10	0.38	0.1	0.1	8
9	4	1.8	9	0.18	280	3.6	0.32	0.05	0.1	11.1
10	3	2.5	10	0.25	400	10	0.50	0.05	0.1	8
11	2	1.8	7.2	0.18	200	3.6	0.27	0.25	0.1	11.1
12	1	2.5	12.5	0.25	200	5	0.43	0.2	0.1	8

## 4 Электрические схемы

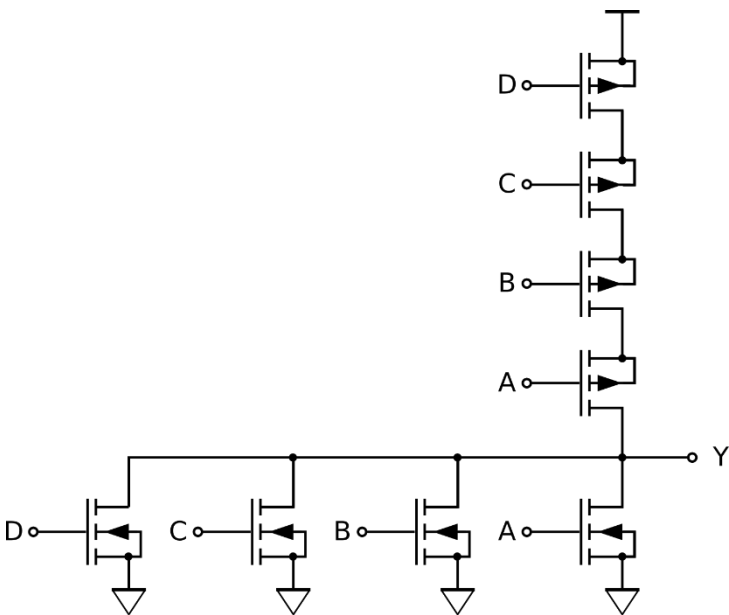


1

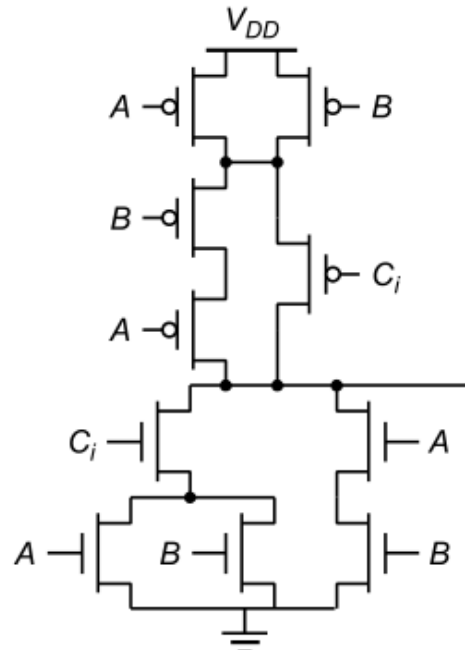


для получения  $C'$   
используйте инвертор

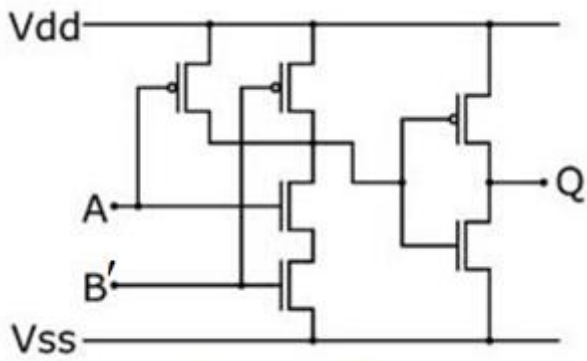
2



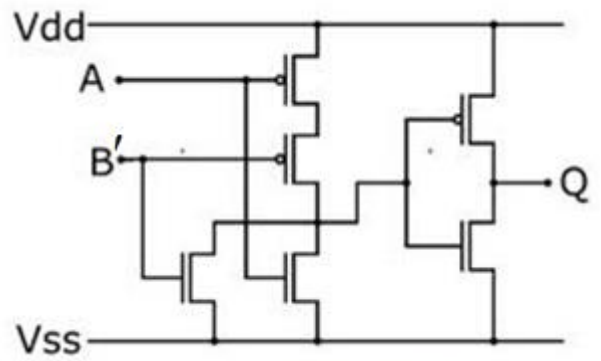
3



4



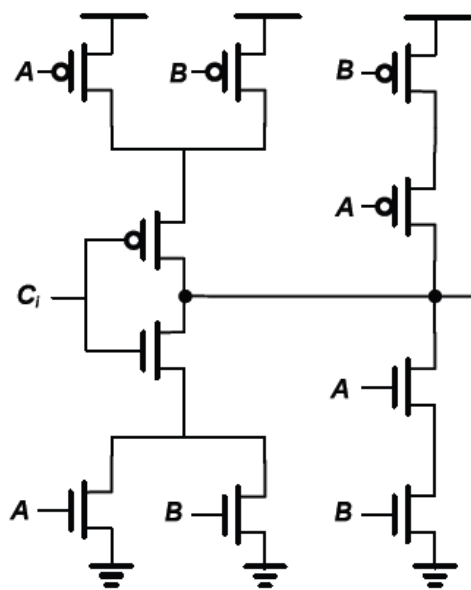
для получения  $B'$   
используйте инвертор



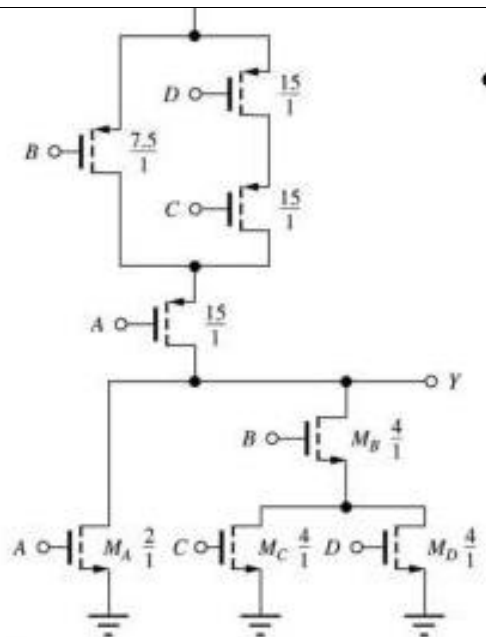
для получения  $B'$   
используйте инвертор

5

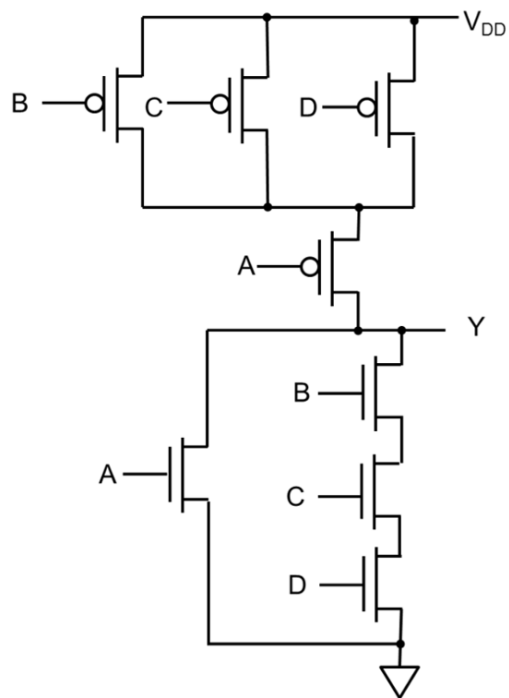
6



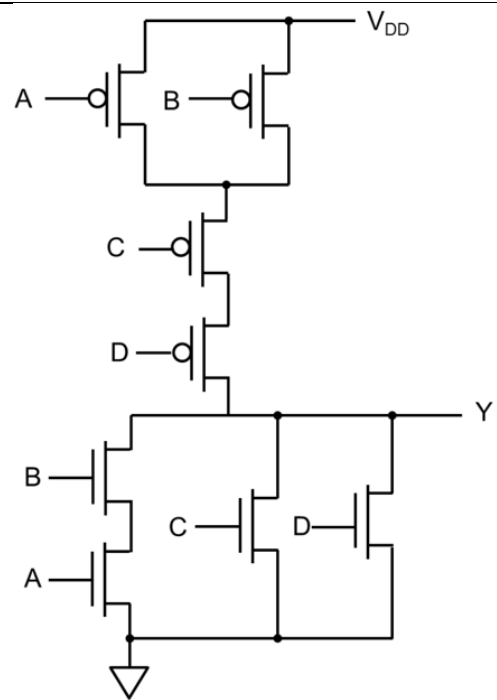
7



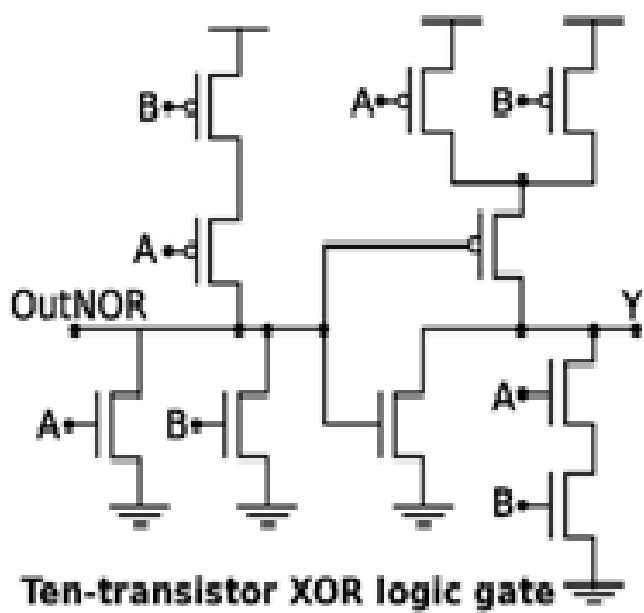
8



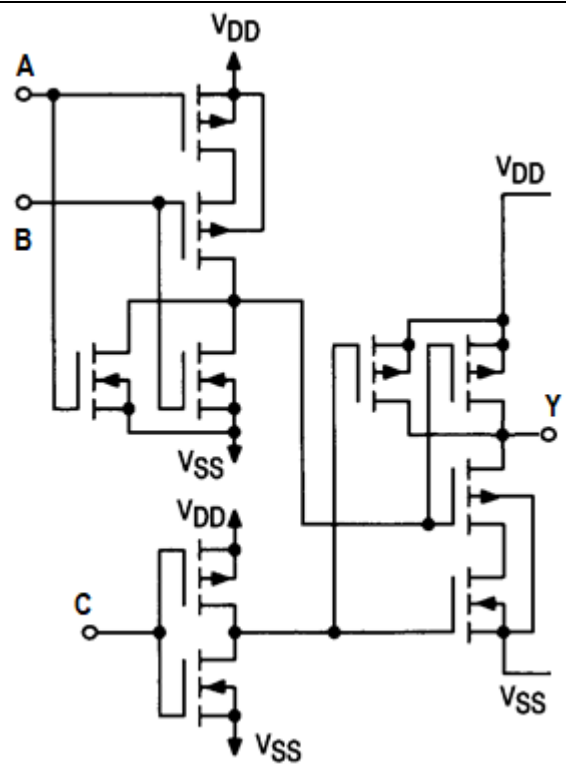
9



10



11



12