

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA  
FACULTAD DE INGENIERÍA  
ORGANIZACIÓN COMPUTACIONAL  
CATEDRÁTICO: ING. OTTO RENE ESCOBAR LEIVA  
TUTOR ACADÉMICO: JUAN PABLO GARCÍA CEBALLOS  
SEGUNDO SEMESTRE DEL 2,025  
SECCIÓN B

## LOGICCALC

GARY DANIEL URIZAR GARCIA	202101146
WILSON WILFREDO PEREZ OTZOY	202300697
WALTER MANUEL MENDOZA PÉREZ	202106830

GUATEMALA, 5 DE SEPTIEMBRE DEL 2,025

# **Índice**

<b>INTRODUCCIÓN</b>	<b>2</b>
<b>GENERALES</b>	<b>4</b>
<b>ESPECÍFICOS</b>	<b>4</b>
<b>CONTENIDO DE LA PRACTICA</b>	<b>6</b>
<b>DIAGRAMAS DE DISEÑO</b>	<b>6</b>
Elaboración propia, 2025.	6
Elaboración propia, 2025.	7
Elaboración propia, 2025.	8
Elaboración propia, 2025.	8
Elaboración propia, 2025.	9
<b>MATERIAL Y EQUIPO UTILIZADO</b>	<b>9</b>
<b>PRESUPUESTO</b>	<b>10</b>
<b>APORTE INDIVIDUAL</b>	<b>12</b>
<b>CONCLUSIONES</b>	<b>13</b>
<b>ANEXOS</b>	<b>14</b>
Elaboración propia, 2025.	14
Elaboración propia, 2025.	15
Elaboración propia, 2025.	15
Elaboración propia, 2025.	16
Elaboración propia, 2025.	16
Elaboración propia, 2025.	17
Elaboración propia, 2025.	17

## INTRODUCCIÓN

La presente práctica consiste en el diseño e implementación de una Unidad Aritmética Lógica (ALU) básica, utilizando lógica combinacional capaz de realizar tres tipos de operaciones:

Operaciones Aritméticas: Suma, resta, multiplicación y potenciación (elevación al cuadrado o al cubo) de dos números binarios (A y B) de cuatro bits. Los resultados se muestran en dos displays de 7 segmentos que manejan condiciones de acarreo (carry), desbordamiento (overflow) así mismo validar que en la resta sea  $A \geq B$  de lo contrario se muestra "EE" (Error).

Para las Operaciones lógicas se utilizan compuertas AND, OR, XNOR y NAND. Realizando la operación comparativa se determina y muestra el número mayor y menor entre A y B en dos displays de 7 segmentos.

La implementación de circuitos combinacionales (sumadores completos, multiplexores, comparadores)

## **OBJETIVOS**

### **GENERALES**

Diseñar, simular e implementar físicamente una Unidad Aritmética Lógica (ALU) básica, capaz de ejecutar operaciones aritméticas, lógicas y comparativas entre dos números binarios de 4 bits, aplicando los principios de la lógica combinacional y cumpliendo con las especificaciones técnicas establecidas.

### **ESPECÍFICOS**

- Implementar las unidades funcionales: Construir utilizando compuertas lógicas y circuitos combinacionales las tres unidades principales de la ALU: la unidad aritmética (suma, resta, multiplicación, potencia), la unidad lógica (AND, OR, XNOR, NAND) y la unidad comparativa, asegurando que sean mutuamente excluyentes en su salida.
- Optimizar el diseño y gestionar las salidas logrando un diseño de circuito que utilice la menor cantidad de componentes posible e implementar el sistema de visualización correcto para cada unidad (displays de 7 segmentos para resultados aritméticos/comparativos y LEDs para resultados lógicos), incluyendo la gestión de condiciones de

error como el desbordamiento o la resta con resultado negativo..

- Validar el funcionamiento integral: Simular exhaustivamente el circuito completo en Proteus para verificar su correcto funcionamiento según la tabla de operaciones y ensamblar el prototipo físico de manera ordenada y legible.

# CONTENIDO DE LA PRACTICA

## DIAGRAMAS DE DISEÑO

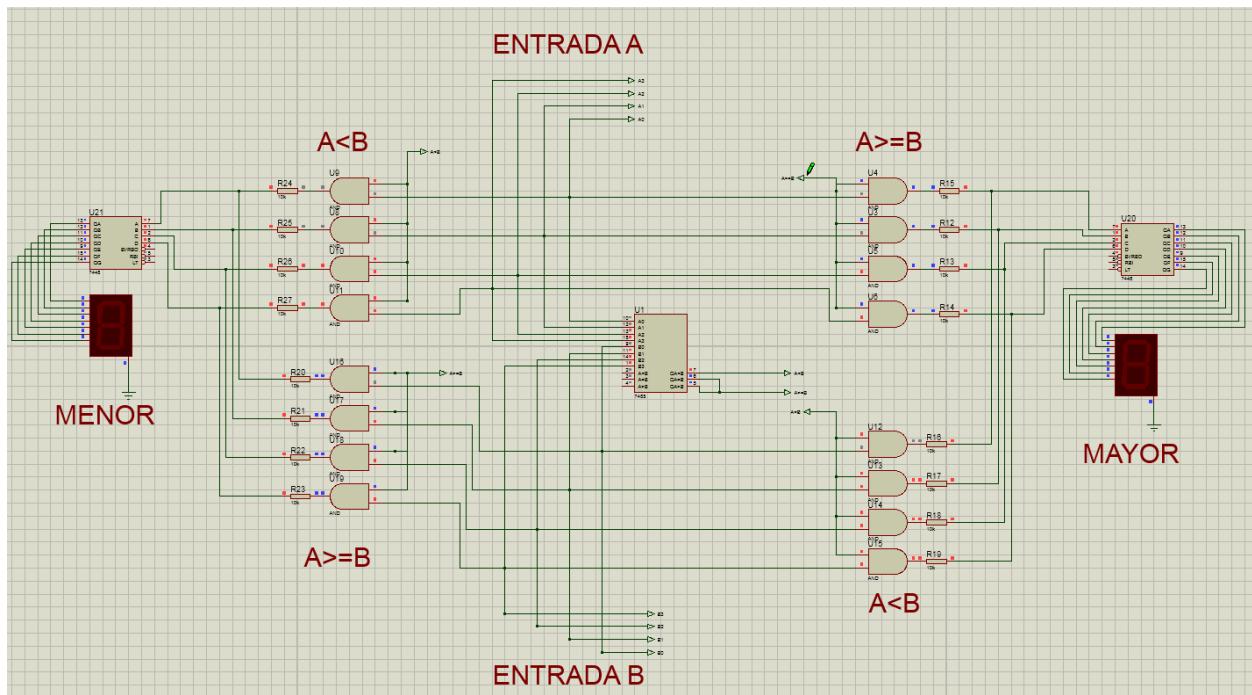
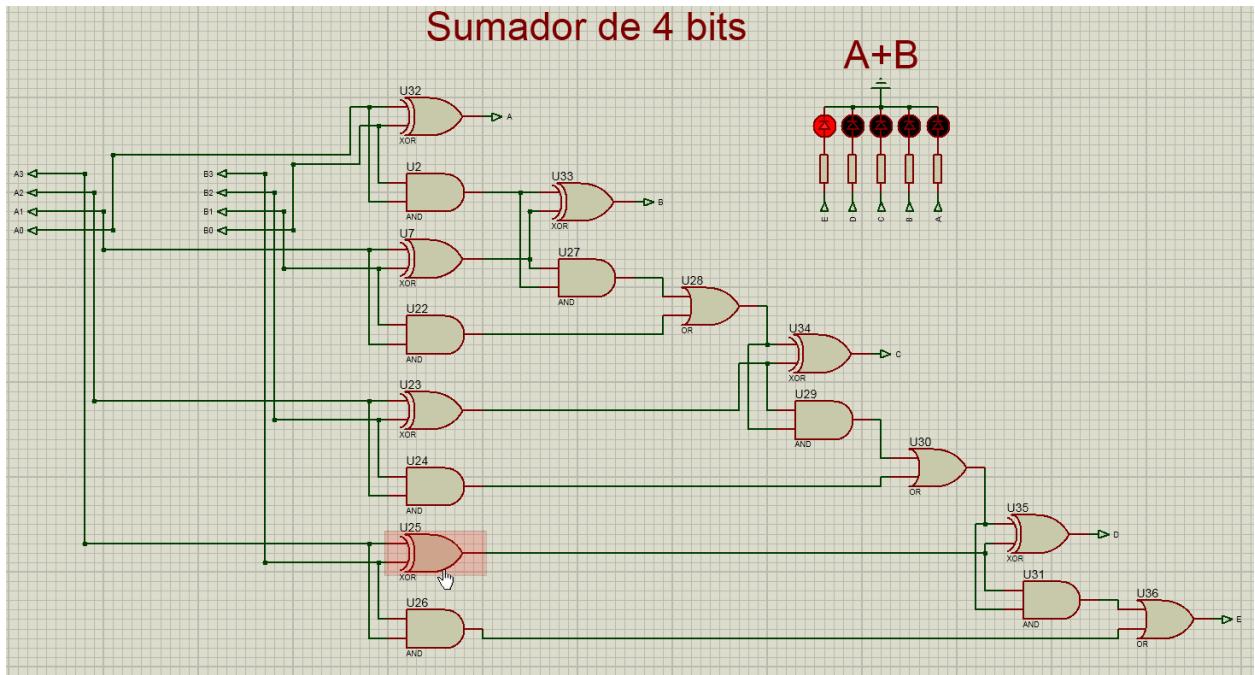


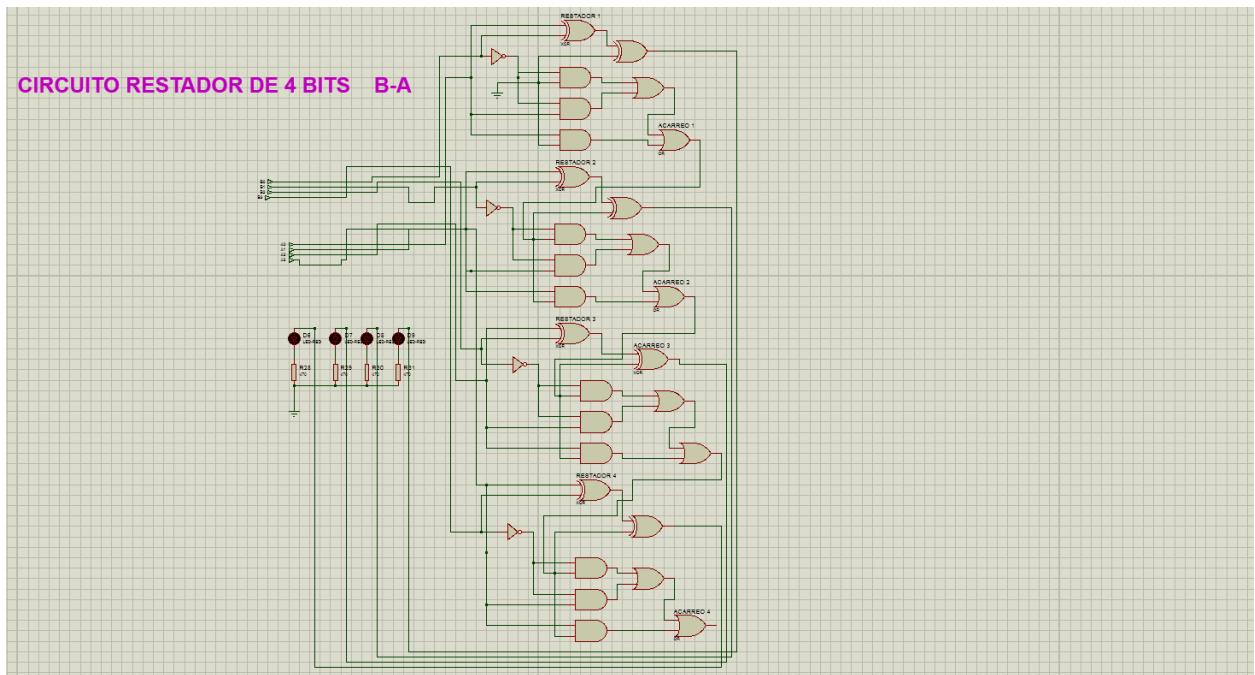
Figura3. Diagrama en Proteus, circuito comparador

Elaboración propia, 2025.



*Figura 3. Diagrama en Proteus, circuito sumador completo de 4 bits*

*Elaboración propia, 2025.*



*Figura 4. Diagrama en Proteus, circuito restador de 4 bits*

*Elaboración propia, 2025.*

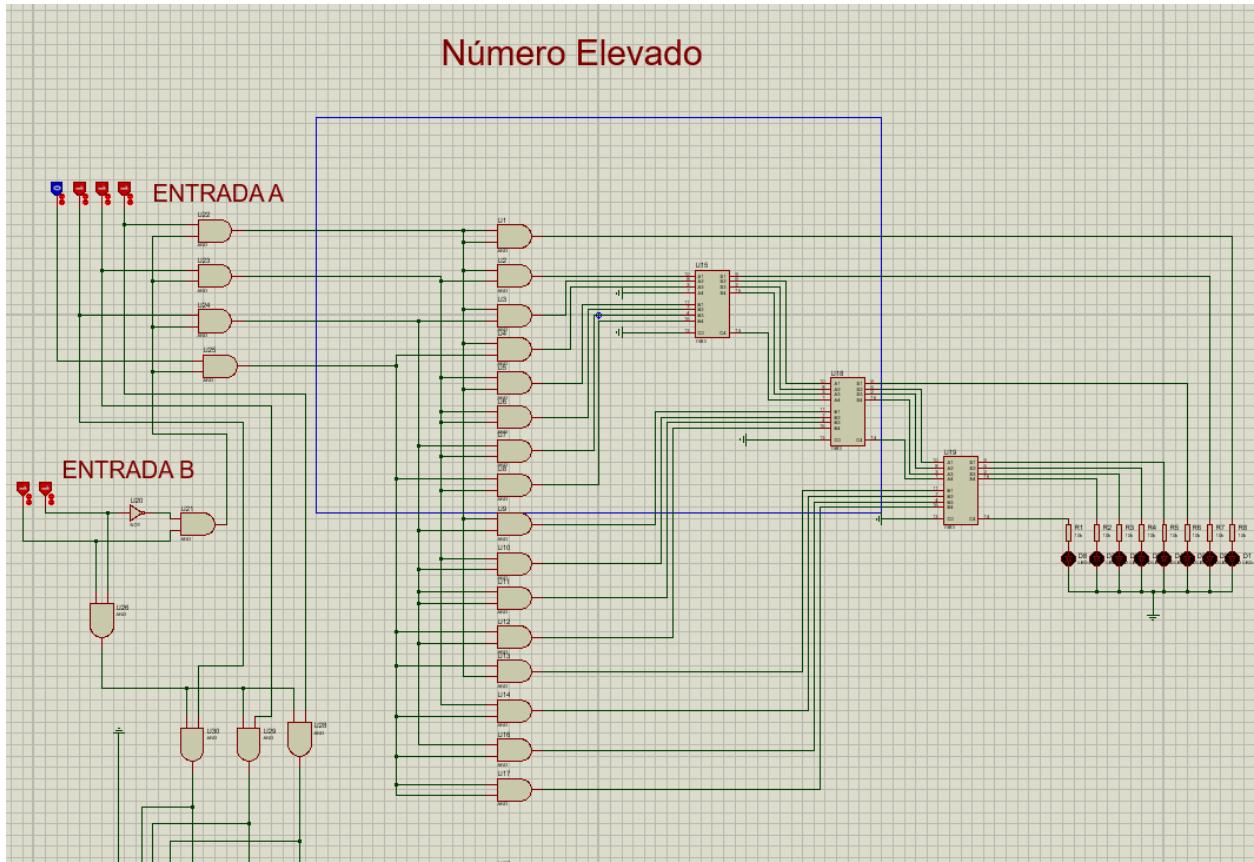
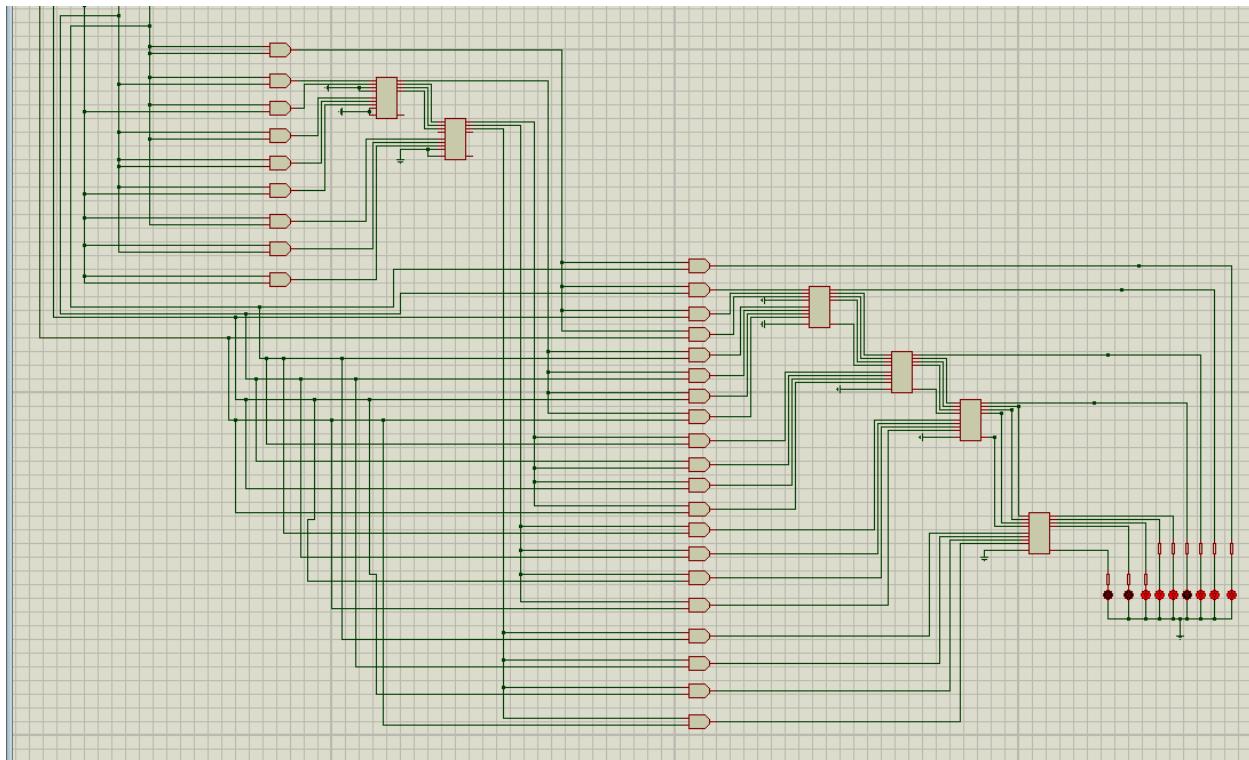


Figura 5. Diagrama en Proteus, circuito de potencia - primera parte

*Elaboración propia, 2025.*



*Figura 6. Diagrama en Proteus, circuito de potencia - segunda parte*

*Elaboración propia, 2025.*

## MATERIAL Y EQUIPO UTILIZADO

Materiales	Especificación
Compuerta AND	74LS08
Compuerta OR	74LS32
Compuerta NOT	74LS04

Compuerta XOR	74LS86
Resistores	1KΩ / 330 Ω
Dip Switch	4 entradas
LED	Diodo Emisor de luz
Protoboard	galletas de 830 puntos
Hoja termotransferible	tamaño carta (21.6 x 27.9 cm)
Placa de circuito Impreso PCB	tamaño 10x15 cm
Plancha	-
Cloruro férrico	Líquido
Cable para protoboard	color negro y rojo
Bateria de 6v	6V

*Tabla 3. Tabla de materiales utilizados.*

*Elaboración propia, 2025.*

## PRESUPUESTO

### PRESUPUESTO DETALLADO

PRACTICA 2 - Unidad Aritmética Lógica básica ALU.

Cantidad	Descripcion	Precio	Subtotal
4	Resistencia de 1k Ω	0,50	2
6	Resistencia de 330 Ω	0,50	3
2	Compuerta OR 74LS32	7,00	14
3	Compuerta AND 74LS08	7,00	21
2	Compuerta XOR 74LS86	7,00	14
1	Inversor NOT 74LS04	7,00	7
1	Protoboard 830 puntos	40,00	40
4	placas 10x15 cm	19,01	76,04
10	Resistencias de 10k Ω	0,50	5
4	Sumador 74LS283	9,00	36
4	LED verde	1,00	4
3	Placas 10x10 cm	14,00	42
1	Tubo de estaño	5,00	5
1	Botella de cloruro ferrico	15,00	15
2	dipsitch de 4 entradas	4,00	8
2	alambre para protoboard rojo	3,00	6
2	alambre para protoboard negro	3,00	6

**TOTAL Q.                    Q304,04**

## **APORTE INDIVIDUAL**

GARY DANIEL URIZAR GARCIA

- Elaboración de la operación de multiplicación de dos números de 4 bits.
- Elaboración de la unidad lógica que evalúa cada bit de entrada.
- Aporte en la elaboración del informe.

WILSON WILFREDO PEREZ OTZOY

- Elaboración de la operación de unidad aritmética de un restador de dos número de cuatro bits, validando que la resta sea positiva, de lo contrario mostrar un error EE.
- Aporte en la elaboración del informe.

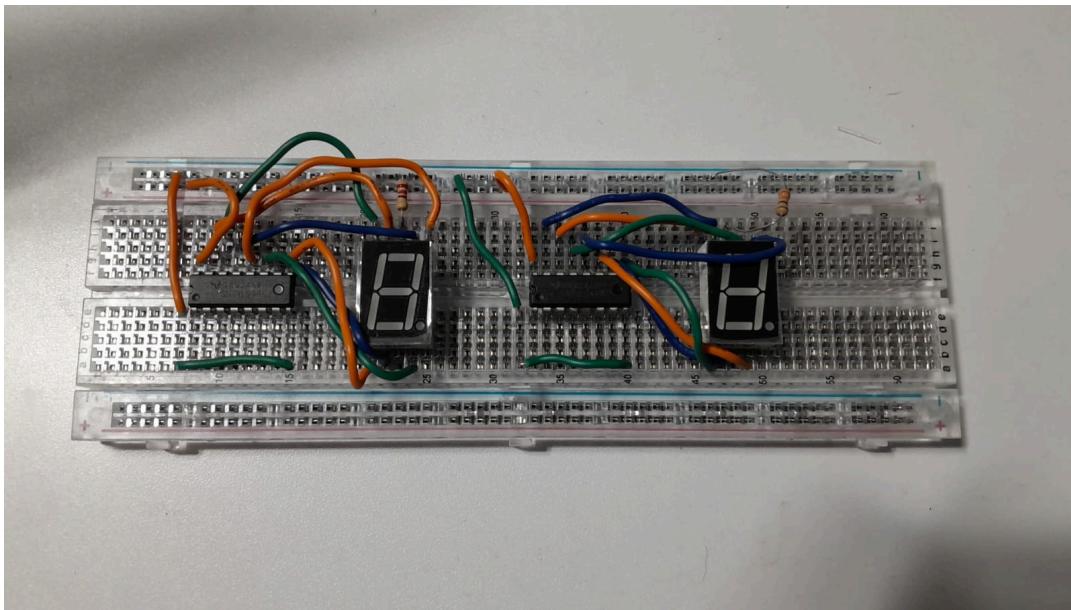
WALTER MANUEL MENDOZA PÉREZ

- Elaboración de la operación de unidad aritmética de un sumador de dos números de cuatro bits.
- Aporte en la elaboración del informe.

## **CONCLUSIONES**

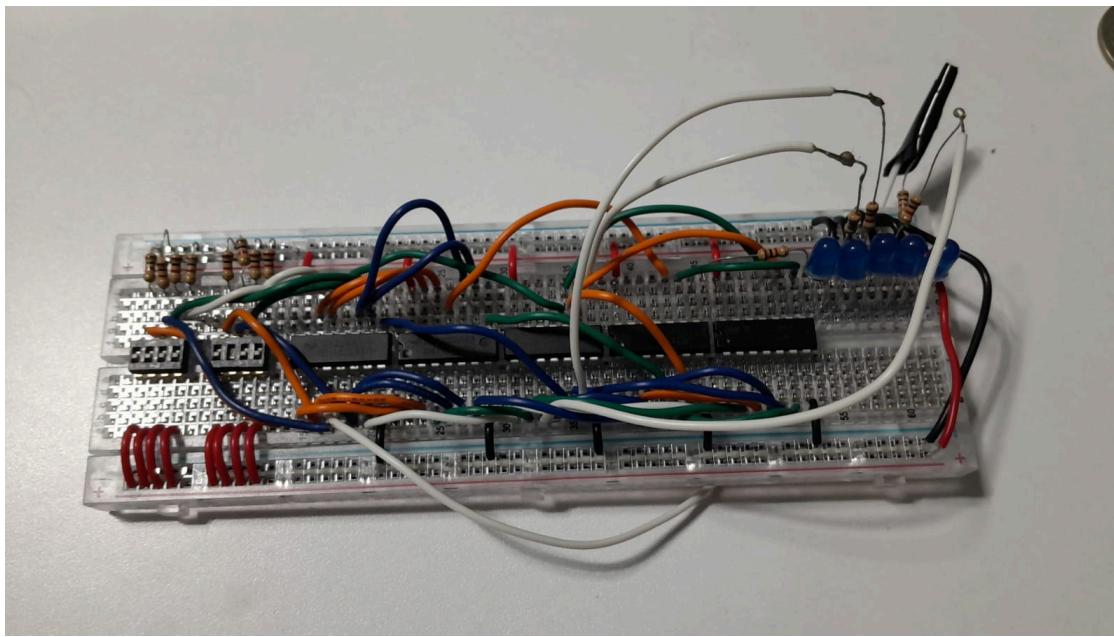
- La elaboración de circuitos lógicos combinacionales y aritméticos en distintas maneras para cada operación aritmética lógica suma resta multiplicación y potencia, implementados en protoboard.
- La implementación de las unidades funcionales mediante lógica combinacional demostró ser fundamental para el éxito de la ALU. Mediante el uso de compuertas lógicas, sumadores y multiplexores, se logró construir de manera efectiva y independiente las unidades aritmética, lógica y comparativa. Este proceso no solo consolidó la comprensión del funcionamiento interno de estos circuitos, sino que también aseguró que las operaciones fueran mutuamente excluyentes, cumpliendo así con el primer objetivo específico de la práctica.
- La utilización de comparadores, decoders o circuitos integrados de compuertas simples, fueron implementadas para la creación de cada sección aritmética diferente, determinando así la calculadora completa con una amplia resolución de operaciones aritméticas.

## ANEXOS



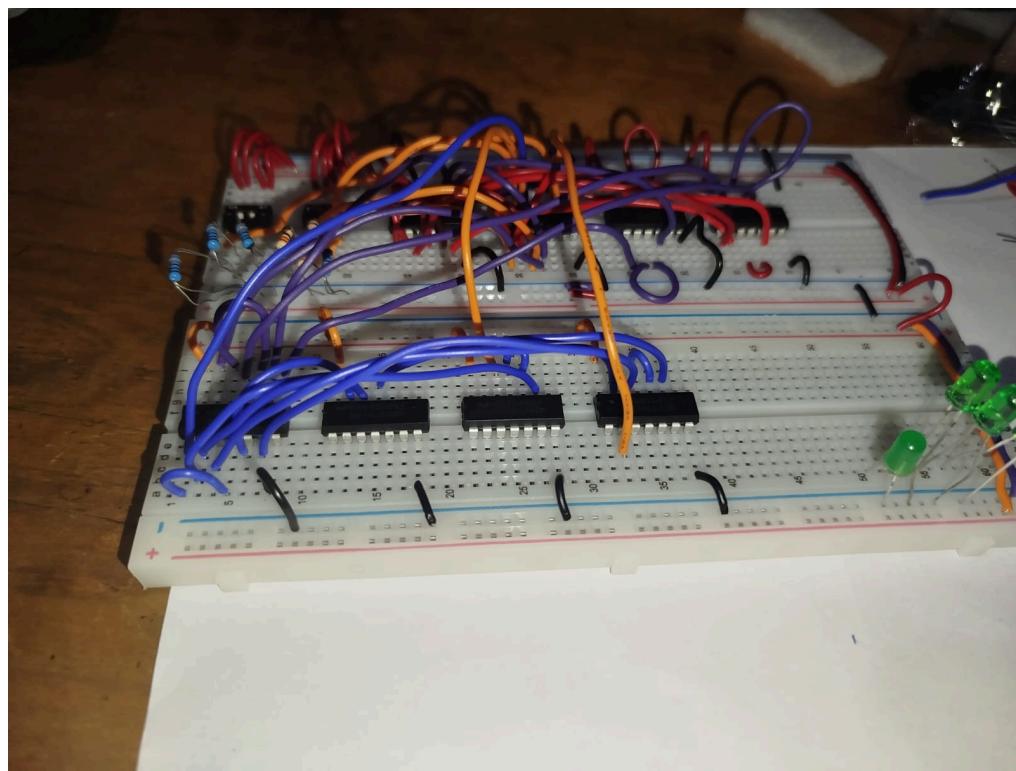
*Una tercera parte del comparador en protoboard.*

*Elaboración propia, 2025.*



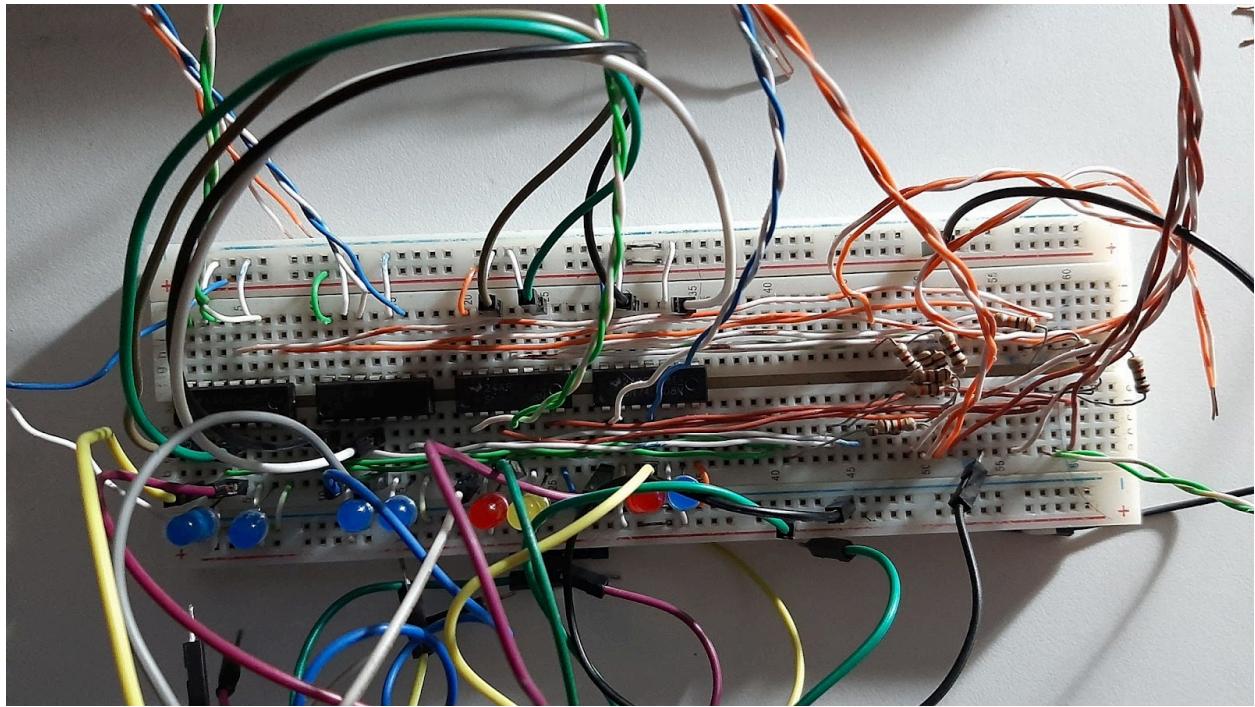
*Sumador de 4 bits en protoboard.*

*Elaboración propia, 2025.*



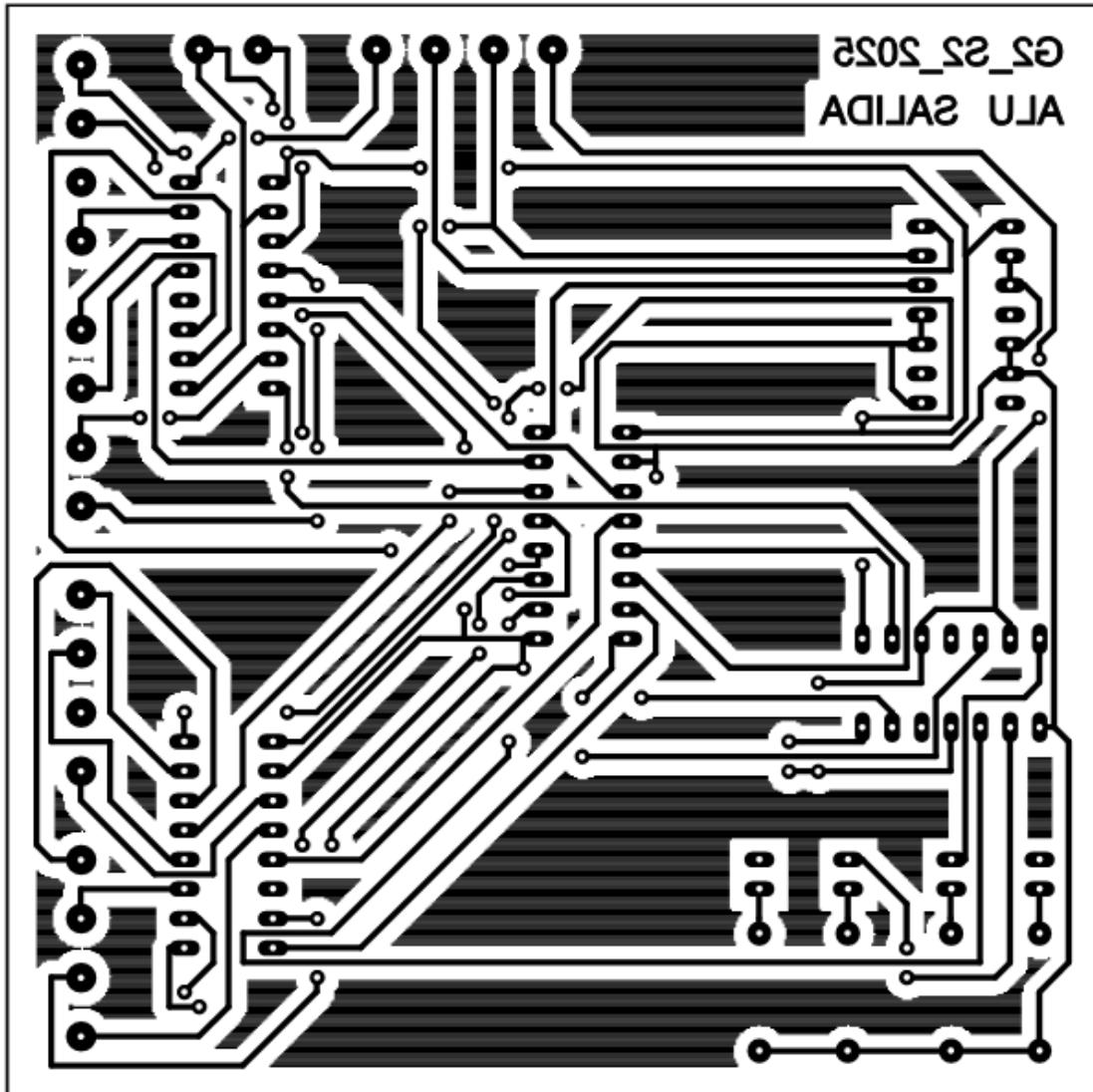
*Restador de 4 bits en protoboard.*

*Elaboración propia, 2025.*



*Segunda parte del comparador en protoboard.*

*Elaboración propia, 2025.*



*Figura C. Diseño PCB para selector y salida de operación lógica binaria.*

*Elaboración propia, 2025.*

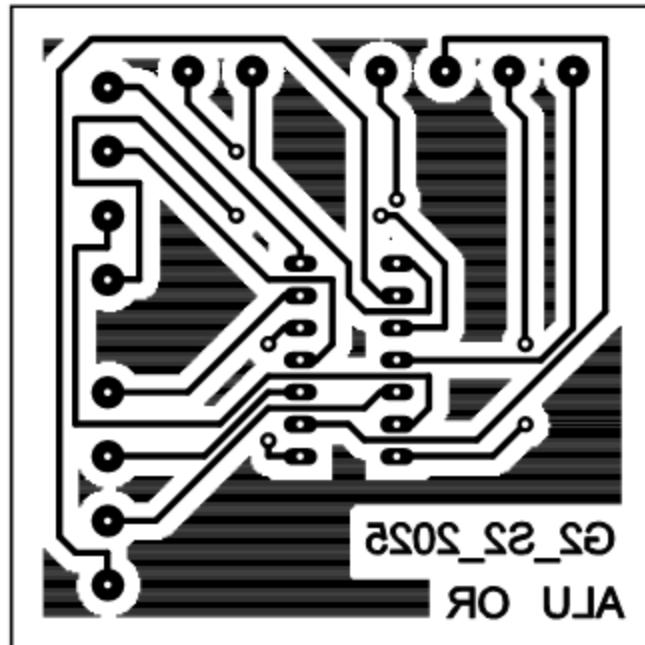


Figura D. Diseño PCB para operación lógica binaria OR

Elaboración propia, 2025.

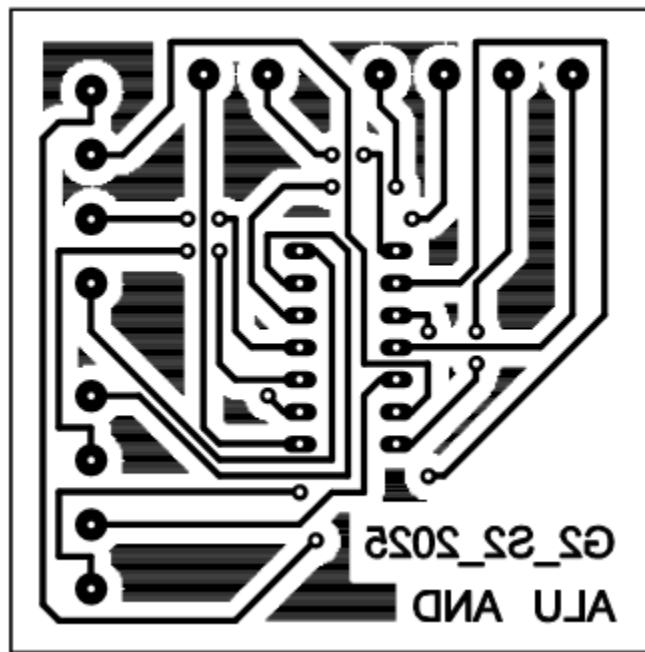


Figura E. Diseño PCB para operación lógica binaria AND

Elaboración propia, 2025.

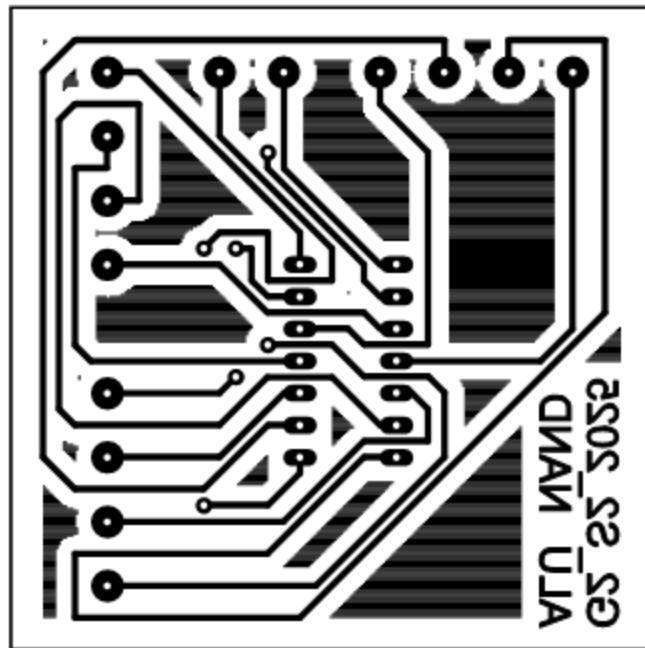


Figura F. Diseño PCB para operación lógica binaria NAND

Elaboración propia, 2025.

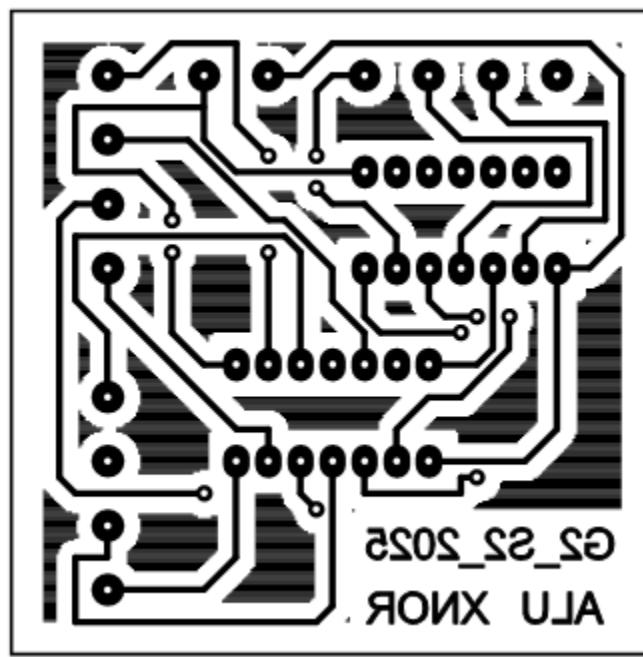


Figura G. Diseño PCB para operación lógica binaria XNOR

Elaboración propia, 2025.

