

一、实验目的.

1. 掌握RS触发器、D触发器、JK触发器的工作原理.
2. 学会正确使用RS触发器、D触发器、JK触发器.

二、实验器材和设备.

二输入四与非门: 74LS00

双D触发器: 74LS74

双JK触发器: 74LS107

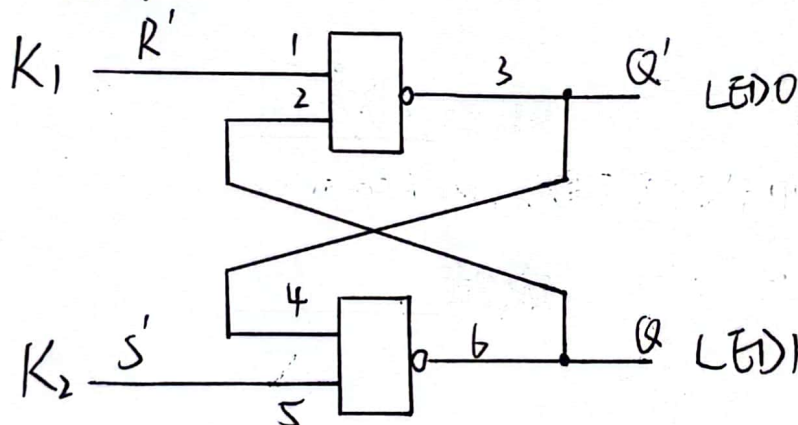
TEC8数字电路实验系统.

TB5102B-EDU双踪示波器.

三、实验内容.

1. 用74LS00构成一个RS触发器。 R' 、 S' 端接电平开关输出, Q 、 Q' 端接电平指示灯。改变 R 、 S 的电平, 观测并记录 Q 、 Q' 的值.

1) 逻辑电路.



2) 真值表

R'	S'	Q^{n+1}	Q'^{n+1}
0	0	X	X
0	1	0	1
1	0	1	0
1	1	Q_n	Q'_n

3) 逻辑功能及特点

当 R' 有效时, Q 置0;

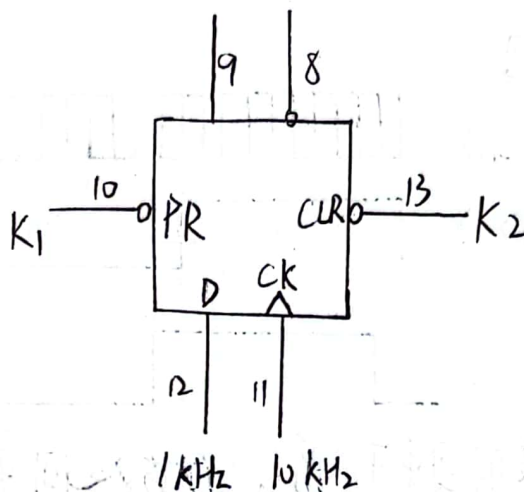
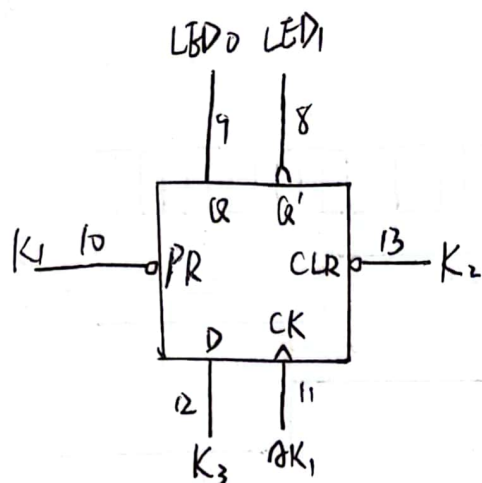
当 S' 有效时, Q 置1.

二者不可同时有效, 否则状态不稳定, 为非法输入.

当 R' 、 S' 都为1时, Q 保持原状.

2. 双D触发器 74LS74 中一个触发器功能测试

1) 实验电路图.



2) 实验现象及真值表、波形图.

① 将 CLR, PR 引脚接电平开关输出, Q, Q' 引脚接电平指示灯。
改变 CLR, PR 的电平, 观察并记录 Q, Q' 的值。

PR	CLR	Q	Q'	(其中 1 表示 LED 发光)
0	0	1	1	
0	1	1	0	
1	0	0	1	
1	1	不变		

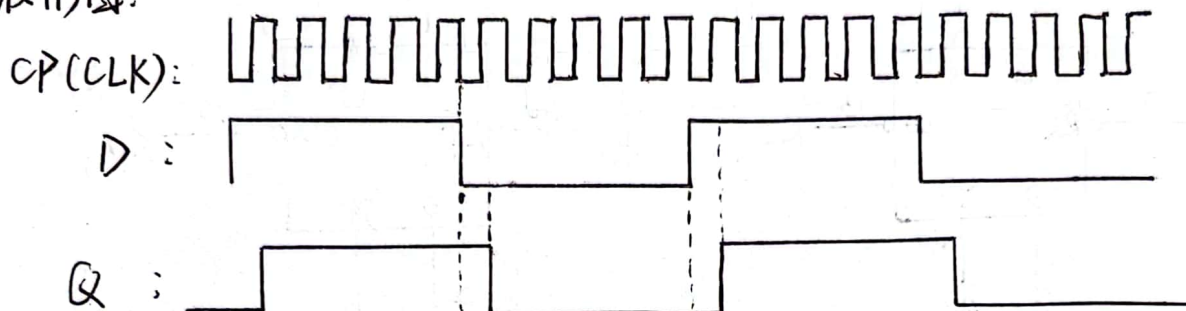
② 在①的基础上, 置 CLR, PR 引脚为高电平, D (数据) 引脚接电平开关输出, CP 引脚接单脉冲。在 D 为高、低电平的情况下, 分别按单脉冲按钮, 观察 Q, Q' 的值。

PR	CLR	CP	D	Q	Q'
1	1	↑	0	0	1
1	1	↑	1	1	0

当 D 为低电平时, 按一次单脉冲, 会变为 Q=0, Q'=1 状态
将 D 接高电平, 不按单脉冲, Q, Q' 不变; 按一次单脉冲,
会变为 Q=1, Q'=0 状态

② 在①的基础上, 将D引脚接1kHz脉冲源, CP引脚接10kHz脉冲源. 用双踪示波器同时观测D端和CP端, 记录波形; 同时观测Q端、Q端, 记录波形, 分析原因.

波形图:



从波形图中可以看出, Q与D之间出现延迟.

分析原因: 1. 门延迟: 芯片内部的逻辑门延迟导致D端信号到达Q端存在一定的传播延迟.

2. 正反馈延迟: 触发器内部的正反馈路径引起的延迟.

3. 脉冲宽度: CP引脚接收到的脉冲可能有一定宽度, D端信号的捕获时间取决于脉冲的宽度.

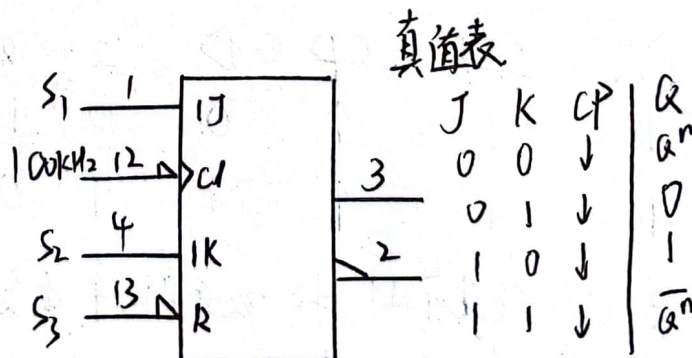
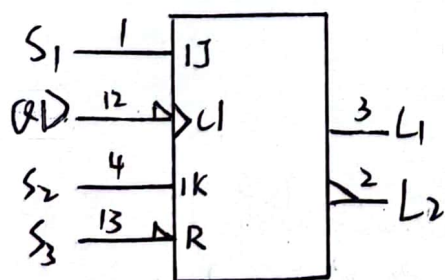
③ D触发器逻辑功能及特点.

逻辑功能: CP=1时, D=0, 将输出置0; D=1, 将输出置1.

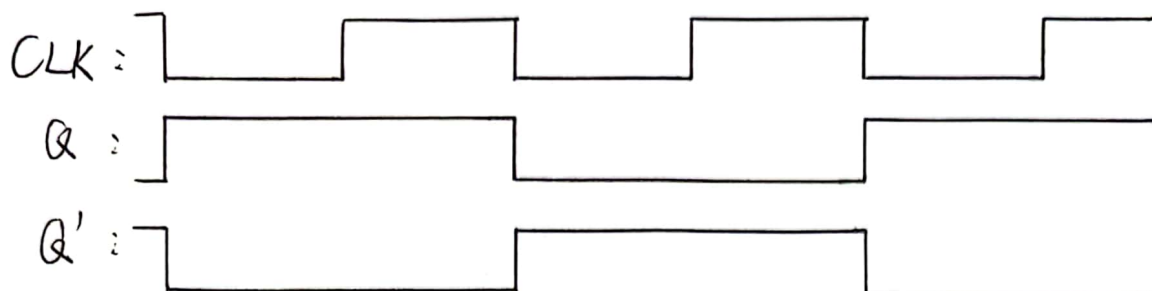
CP=0时, 输入信号不起作用.

3. 制定对双JK触发器74LS107一个JK触发器的测试方案, 并进行测试.

1) 实验电路图.



(2) 波形图.



(3) JK触发器逻辑功能及特点

J=K=0时, Q保持原状; J=0, K=1时, Q为0.

$J=1, K=0$ 时, Q 为 1; $J > K \geq 1$ 时, Q 翻转

特性方程: $Q^* = J\bar{Q} + KQ$

4. RS触发器、D触发器、JK触发器比较

$$RS: \begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ \bar{R} + \bar{S} = 1 \text{ (约束条件)} \end{cases}$$

输入信号直接控制输出状态、

$$D : Q^{n+1} \rightarrow D$$

在CP的上升沿接收输入信号并改变状态
其余时间不变

$$JK: \quad Q^{n+1} = J\bar{Q}^n + KQ^n$$

(特性方程)

在CP下降沿接收输入信号并改变状态
(动作特点)

四. 实验总结

1. 本次触发器实验让我充分了解了RS、D、JK三种触发器的工作原理，对数字逻辑后续课程的学习帮助很大。

2. 通过动短电路, 增强了我的动手能力同时因为这次充分地预习, 在实验时几乎没有遇到困难, 也让我认识到了预习的重要性。