
Dossier de qualification CNU pour le titre de Maître de Conférences

Section 61

William PENSEC

Date de naissance : 26 octobre 1996 (28 ans)

Site web : <https://pensec.fr/fr/>

Mots clés : Génie Informatique, architecture des systèmes embarqués, IoT, sécurité matérielle

I Parcours

Situation actuelle : postdoctorant au Laboratoire Hubert Curien (UMR CNRS 5516), à l'Université Jean Monnet, à Saint-Étienne (42000), France - (01 octobre 2024 / 30 septembre 2025).

Je travaille sur la sécurisation d'implémentations d'algorithmes d'Intelligences Artificielles (IA) sur RISC-V contre des attaques physiques comme les injections de fautes. Mes encadrants sont : Brice COLOMBIER, Vincent GROSSO, et Cédric KILLIAN.

Doctorat : UMR CNRS 6285, Lab-STICC, Université Bretagne, Sud, Lorient (56100), France - (01 octobre 2021 / 30 septembre 2024) - Soutenance le 19 décembre 2024 à Lorient (label Européen).

Titre de la thèse : Extension de la Protection des Processeurs Contre les Menaces Physiques et Logicielles par la Sécurisation du Mécanisme DIFT Contre les Attaques par Injections de Fautes.

Mention : Informatique et Architectures Numériques

Master : Université Bretagne Occidentale, Brest (29200), France - (septembre 2019 / août 2021).

Mention : Informatique, spécialité Logiciels pour les Systèmes Embarqués (LSE) - mention AB.

Licence : Université Bretagne Occidentale, Brest (29200), France - (septembre 2015 / août 2019).

Mention : Informatique : Fondements et Applications.

II Enseignements

J’ai commencé les enseignements en première année de doctorat, en 2021, jusqu’en 2024 pour un total de 136 h. Les attestations sont disponibles à la fin du document dans la section Annexes V.2. J’ai eu la possibilité de dispenser 112 heures de cours à l’IUT de Lorient au département Génie Industriel et Maintenance (GIM), et 24 heures à l’UFR Sciences de l’Université Bretagne Sud (UBS). Les TP dispensés étaient de l’électronique numérique à des groupes entre 12 et 14 étudiants. Les étudiants travaillaient en binôme et devaient rendre un compte rendu à la fin du TP qui était noté par moi-même. J’ai fait ces séances entre 2021 et 2024. Le deuxième cours dispensé est le TD d’électronique numérique qui préparait les étudiants aux TP et à l’examen final. J’ai également dispensé des cours d’introduction à la programmation informatique en deuxième année d’IUT GIM, le cours était fait en langage C entre 2021 et 2023, puis en python entre 2023 et 2024. Chaque séance de TP donnait lieu à un compte rendu noté des exercices. A l’UFR Sciences de Lorient, j’ai pu dispenser un cours à des Master 1 Informatique, c’était un TP Projet dans lequel les étudiants devaient faire de la programmation FPGA en VHDL afin d’afficher quelque chose sur un écran VGA. Les étudiants avaient la liberté de choisir ce qu’ils faisaient (à partir d’objectifs basiques définis) et la majorité ont choisi de faire un jeu sur FPGA (par exemple : snake, space invader, etc). J’ai pu noter les projets des étudiants. Enfin, j’ai pu dispenser un cours d’introduction à la programmation parallèle à des Master 2 de l’UFR Sciences et l’UBS à hauteur de 8h. Il y avait 2 séances de 4 heures et chacune des séances donnait lieu à une note de TP que je devais évaluer.

TABLE 1 – Récapitulatif des enseignements réalisés à l’UBS

Promotion	Nom de l’UE	Type	Effectif	Nombre d’heures	Responsable
BUT GIM 1	Introduction à l’électronique numérique et à la logique booléenne	TD	12	8	Kévin MARTIN
BUT GIM 1	Introduction à l’électronique numérique et à la logique booléenne	TP	12–14	40	Kévin MARTIN
BUT GIM 2 2021-2023	INFO (programmation C)	TP	12–14	44	Kévin MARTIN
BUT GIM 2 2023-2024	INFO (programmation python)	TP	12–14	20	Kévin MARTIN
Master 1	Conception d’Architecture Numérique	TP/Projet	15	16	Johann LAURENT
Master 2	Introduction à la programmation parallèle	TP	13	8	Kévin MARTIN
Total				136	

III Recherche

III.1 Activité de recherche - Thèse de Doctorat

Ma thèse de doctorat s’est déroulée entre le 01 octobre 2021 et le 30 septembre 2024 (36 mois). J’ai demandé à avoir le label Européen pour ma thèse, ce qui implique d’avoir réalisé une mobilité internationale d’une durée minimale de 3 mois, rédiger le manuscrit en anglais ainsi que soutenir en anglais, avec 3 rapporteurs dont au moins 2 dans des établissements hors de

France. Ma date de soutenance est prévue pour être le 19 décembre 2024. Mon jury est composé de :

- Rapporteurs : Nele MENTENS (PU, KU LEUVEN (Belgique) et Leiden University (Pays-Bas)) / Lejla BATINA (PU, Radboud University (Pays-Bas)) / Vincent BEROLLE (PU, INP - Université Grenoble Alpes, Section 61).
- Examineurs : Francesco REGAZZONI (PU/Senior Researcher, University of Amsterdam (Pays-Bas) et Università della Svizzera italiana (Suisse)) / Jean-Max DUTERTRE (PU, École des Mines de Saint-Étienne (Gardanne, France)).
- Directeur de Thèse : Guy GOGNIAT (PU, Université Bretagne Sud, Section 61).
- Co-Directeur de Thèse : Vianney LAPÔTRE (MCF HDR, Université Bretagne Sud, Section 61).

Ma thèse s'est portée sur la protection d'un mécanisme de sécurité, appelé DIFT (Dynamic Information Flow Tracking), en ciblant les systèmes embarqués de type objets connectés / IoT. Ce mécanisme protège un système contre des attaques logicielles (comme par exemple : virus, malwares, injection SQL, débordement de mémoire, etc). L'objectif était donc d'étudier les vulnérabilités de ce mécanisme contre des attaques par injections de fautes (en simulation) puis de proposer des protections afin de renforcer la sécurité des systèmes embarqués.

Ce travail de recherche a mené au total à 3 publications dans des conférences internationales avec actes ainsi qu'une co-publication avec un doctorant de première année, dans laquelle j'ai participé à l'implémentation de contre-mesures (Hamming Code) pour son sujet de thèse. Pendant cette thèse, j'ai eu la possibilité de réaliser une mobilité internationale de 5 mois en Suisse, en 2023, avec Francesco REGAZZONI, à l'Università della Svizzera italiana, à Lugano, qui a donné lieu à un article publié à ISVLSI. Mon travail de thèse va donner lieu à un journal en cours de rédaction pour le journal TCHES (Classé Q1). La date limite de soumission est fixée au 15 janvier 2025.

Par ailleurs, lors de mon stage de fin d'études en Master 2, j'ai pu réaliser un stage en recherche, à Brest, au Lab-STICC. Ce stage a mené à une publication, en 2023, avec mes encadrants de stage, à ICUAS. Ce stage ciblait la détection automatique d'anomalies sur une chaîne de production en exploitant les capteurs présent sur la chaîne ainsi qu'un drone permettant de se rendre en cas de détection sur le lieu et de confirmer ou non l'anomalie via un algorithme d'IA embarquée sur Raspberry Pi.

III.2 Conférences internationales avec comité de lecture avec actes

Le classement des conférences est donné à titre indicatif par le site <https://www.gdr-soc.cnrs.fr/conferences/>.

1. **William PENSEC**, Vianney LAPÔTRE, Guy GOGNIAT, Scripting the Unpredictable : Automate Fault Injection in RTL Simulation for Vulnerability Assessment, 2024 27th Euromicro Conference on Digital System Design (DSD), Paris, France, August 2024, pp. 369-376, <https://doi.org/10.1109/DSD64264.2024.00056>. (Rang B)
2. Kévin Quénéhervé, **William PENSEC**, Philippe TANGUY, Rachid DAFALI, Vianney LAPÔTRE, Exploring Fault Injection Attacks on CVA6 PMP Configuration Flow, 2024 27th Euromicro Conference on Digital System Design (DSD), Paris, France, 2024, pp. 43-50, <https://doi.org/10.1109/DSD64264.2024.00015>. (Rang B)
3. **William PENSEC**, Francesco REGAZZONI, Vianney LAPÔTRE and Guy GOGNIAT, Defending the Citadel : Fault Injection Attacks against Dynamic Information Flow

- Tracking and Related Countermeasures, 2024 IEEE Computer Society Annual Symposium on VLSI (ISVLSI),,, Knoxville, TN, USA, July 2024, <https://doi.org/10.1109/ISVLSI61997.2024.00042>. (Rang A)
4. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Another Break in the Wall : Harnessing Fault Injection Attacks to Penetrate Software Fortresses, Proceedings of the First International Workshop on Security and Privacy of Sensing Systems (Sensors S&P), Istanbul, Türkiye, November 2023, *Best Paper Award*, <https://doi.org/10.1145/3628356.3630116>.
 5. **William PENSEC**, David ESPES and Catherine DEZAN, Smart Anomaly Detection and Monitoring of Industry 4.0 by Drones, International Conference on Unmanned Aircraft Systems (ICUAS), Dubrovnik, Croatia, Juin, <https://doi.org/10.1109/ICUAS54217.2022.9836057>. (Rang B)

III.3 Conférence internationale ou nationale sans actes

1. Vianney LAPÔTRE, **William PENSEC** and Guy GOGNIAT, When in-core Dynamic Information Flow Tracking faces fault injection attacks, 19th International Workshops on Cryptographic architectures embedded in logic devices (CryptArchi), Cantabria, Spain, June 2023, <https://hal.science/hal-04381235>
2. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Unveiling the Invisible Threads : Dynamic Information Flow Tracking and the Intriguing World of Fault Injection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Gardanne, September 2023, <https://hal.science/hal-04727439>

III.4 Présentations invitées

1. Vianney LAPÔTRE, **William PENSEC** and Guy GOGNIAT, Protecting a RISC-V embedded processor against physical and software attacks, BITFLIP by DGA – European Cyber Week, Rennes, November 2023, <https://hal.science/hal-04381708/>
2. **William PENSEC**. Fault Injection Attacks Against an In-Core DIFT Mechanism. CYBERUS summer school, Lorient, July 2023, <https://hal.science/hal-04424945v1>

III.5 Posters

1. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Implementation and evaluation of countermeasures in a DIFT mechanism against Fault Injection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Rennes, October 2024, (Non encore publié)
2. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, FISSA : Fault Injection Simulation for Security Assessment, Journée Nationales du GDR SOC2, Toulouse, June 2024. <https://hal.science/hal-04727380>
3. **William PENSEC**, Vianney LAPÔTRE, Guy GOGNIAT. Automating Fault Injection through CABA Simulation for Vulnerability Assessment. CYBERUS - Spring School, April 2024, Lorient, France. <https://hal.science/hal-04727353>

4. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Unveiling the Invisible Threads : Dynamic Information Flow Tracking and the Intriguing World of Fault Injection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Gardanne, September 2023, <https://hal.science/hal-04727439>
5. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, When in-core DIFT faces fault injection attacks, RISC-V Summit Europe (RISC-V Summit), Barcelona, Spain, June 2023, <https://hal.science/hal-04132319>
6. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Protection of a processor with DIFT against physical attacks, International Winter School on Microarchitectural Security (Mic-Sec Winter School), Paris, December 2022, <https://hal.science/hal-04727408>

IV Responsabilités

Commission de la recherche : J'ai participé à la Commission de la recherche de l'Université Bretagne Sud (UBS) en tant que doctorant élu entre avril 2022 et juin 2024. Dûe à ma participation dans la commission de la recherche, je participais également au Conseil Académique Plénier de l'UBS. Cela a représenté au total 19 séances de 2 heures.

École Doctorale : J'ai été élu au conseil de l'École Doctorale MathSTIC Bretagne Océane entre novembre 2022 et décembre 2024. Cela a représenté 4 séances de 2 heures.

Collège Doctoral de Bretagne : J'ai été élu au conseil du Collège Doctoral de Bretagne parmi les doctorants élus des conseils des écoles doctorales entre janvier 2023 et décembre 2024. Cela a représenté 12 séances de 2 heures.

Organisation d'évènements scientifiques : J'ai aidé, Kévin MARTIN, Professeur des Universités à l'UBS, à organiser l'école d'été AMLE en juin 2022. J'étais, avec un autre doctorant, responsable de l'organisation des sessions posters.

Vulgarisation scientifique : En mars 2023, j'ai eu la chance de participer au concours de vulgarisation scientifique "*Ma thèse en 180 secondes*" (*MT180*). J'ai eu la possibilité d'aller jusqu'en finale régionale, à Rennes. (https://youtu.be/m_whL8xGbMQ)

V Annexes

V.1 Curriculum vitae

William PENSEC

Postdoctorant en Informatique

 26 octobre 1996

 42000 Saint-Etienne

 www.pensec.fr/

 william@pensec.fr

 Permis B - Véhiculé

 Français


Réseaux


 LinkedIn


 Google Scholar

 WilliamPsc


Langues

 Français


 Anglais

 Italien


Informatique

 Développement logiciel


C, Python, C++, Java, JavaScript, Android, Bash, PHP, Ada

 Développement matériel


VHDL, System Verilog, Suite Vivado HLS, Questasim, Assembleur, RISC-V

 Gestion des données


MySQL, JSON, XML

 Systèmes d'exploitation

Linux, Windows


 Microcontrôleurs

Arduino, Raspberry Pi, ZedBoard


 Divers

Latex, TikZ, Chip Whisperer

Centres d'intérêt

 Sport

Natation, vélo, activités nautiques, randonnées

 Loisirs

Voyages, jeux vidéos, films, séries, musique, lecture

Profil

Postdoctorant en Informatique, au Laboratoire Hubert Curien (LabHC) à Saint-Etienne, spécialisé en sécurité matérielle et injection de fautes sur l'architecture RISC-V. Je cherche un poste de Maitre de Conférence pour poursuivre ma carrière professionnelle et approfondir mes recherches dans l'objectif de m'ouvrir à de nouvelles applications de la sécurité matérielle.

Expériences professionnelles

2024 (1 an)	Postdoctorat en Informatique	Laboratoire Hubert Curien - Saint-Etienne
	Évaluation de la sécurité des implémentations FPGA de réseaux neuronaux sur RISC-V	
2023 (5 mois)	Mobilité Internationale	ALaRI - Lugano, Suisse
	Étude et développement de contremesures pour la protection d'un système contre les attaques par injections de fautes (SystemVerilog).	
2021 (5 mois)	Stage de fin d'études (M2)	Lab-STICC
	Développement d'une coopération de drones dans un système hétérogène (C++, Java, TCP/IP, CNN embarqué).	
2020 (2 mois)	Stage en Recherche (M1)	Lab-STICC
	Simulation de drones avec capteurs (GPS et accéléromètre) dans un environnement ouvert (C++, CARES).	

Formation

2021 – 2024	Thèse de Doctorat (Lab-STICC)	Université Bretagne Sud - Lorient
	Protection d'un processeur avec DIFT contre des attaques physiques	
2019 – 2021	Master Logiciel pour les Systèmes Embarqués	Université de Bretagne Occidentale - Brest
2015 – 2019	Licence en Informatique : Fondements et Applications	Université de Bretagne Occidentale - Brest
2014 – 2015	Première Année Commune aux Études de Santé	Université de Bretagne Occidentale - Brest
2014	Baccalauréat S-SVT, spécialité ISN	Lycée de Cornouaille - Quimper

Encadrements

2022	Encadrement d'un étudiant de M2 en projet	Université Bretagne Sud
	Implémentation d'un processeur RISC-V sur une cible FPGA	
2022	Encadrement d'un stagiaire de M1	Université Bretagne Sud
	Attaque physique sur cible FPGA	
2021 – 2024	Cours effectués	Université Bretagne Sud
	TD à hauteur de 136 heures entre la L1 (IUT) et M2.	

Publications

2024	Scripting the Unpredictable : Automate Fault Injection in CABA Simulation for Vulnerability Assessment	
	W. PENSEC, V. LAPÔTRE and G. GOGNIAT, <u>DSD</u>	
2024	Defending the Citadel : Fault Injection Attacks against Dynamic Information Flow Tracking and Related Countermeasures	
	W. PENSEC, F. REGAZZONI, V. LAPÔTRE and G. GOGNIAT, <u>ISVLSI</u>	
2023	Another Break in the Wall : Harnessing Fault Injection Attacks to Penetrate Software Fortresses	
	W. PENSEC, V. LAPÔTRE and G. GOGNIAT, <u>Sensors S&P</u>	
2022	Smart Anomaly Detection and Monitoring of Industry 4.0 by Drones	
	W. PENSEC, D. ESPES, C. DEZAN, <u>ICUAS</u>	

V.2 Attestations d'enseignements



Dr. Johann Laurent
Directeur du Master ISC-SESI
Laboratoire Lab-STICC CNRS UMR6285
Centre de Recherche
Rue Saint Maudé
BP92116 56321 Lorient CEDEX
Tel : 02-97-87-45-63
Email : johann.laurent@univ-ubs.fr

Objet : Attestation de réalisation d'enseignement

Lorient, le 18 novembre 2024,

Madame, Monsieur,

Par la présente, j'atteste que M. PENSEC William a bien réalisé des enseignements de TP/Projet en conception d'architectures numériques au sein du M1 ISC parcours SESI pour un total de 16h EQTD.

Veuillez, Madame, Monsieur agréer mes sincères salutations.

Dr. Johann Laurent



Lorient, le 2 décembre 2024

Objet : Attestation d'enseignement

Madame, Monsieur,

Je, soussigné, Kevin Martin, Professeur à l'Université de Bretagne-Sud, IUT de Lorient, département Génie Industriel et Maintenance, en section 61, et rattaché au laboratoire Lab-STICC, atteste que **William Pensec** a effectué les enseignements suivants :

Module	Niveau	Type	Volume
Électronique numérique	BUT1	TD	8
Électronique numérique	BUT1	TP	40
Programmation en langage C	BUT2	TP	44
Programmation en Python	BUT2	TP	20
Programmation parallèle	M2	TP	8

Sincères salutations,

Kevin Martin
Professeur
Université de Bretagne-Sud
Lab-STICC - UMR CNRS 6285, Lorient