硬體設計與實驗 Lab01 Report 110062271 資工25 林奕為

學習收穫 :

我在這次的Lab01學到了Mux, Demux, D\_Flip\_Flop, Toggle\_Flip\_Flop以及Crossbar等邏輯閘的結構，並且用Verilog實作後，對於Verilog的基本語法和Testbench的撰寫也更加熟悉。

在Crossbar\_4x4\_4bit的模組部分並沒有發現任何的input、output pair的error，根據testbench的測試，任意input皆可到達任意的output。

在 Crossbar\_4x4\_4bit\_fpga的部分在功能上正確實現，但是在LED燈的部分在正確輸出的前提下只能將一個output bit對應到一個LED訊號，並沒有成功將一個bit對應到兩個LED訊號。

Testbench的設計方法 :

Crossbar\_2x2\_4bit

case 1:

先設定 in1 = 4'b0000, in2 = 4'b1111, control = 1'b1

如果 out1 == 4'b1111 && out2 == 4'b0000 就顯示correct!，反之則是false!

case 2:

設定 control = 1'b1

如果 out1 == 4'b0000 && out2 == 4'b1111 就顯示correct!，反之則是false!

Crossbar\_4x4\_4bit

分別將 input 和 output 一一對應並測試在特定的control數值下能否正確輸出，若正確會輸出correct!，反之則是false!

(control中的x代表任意數值，在此用1代替)

測試結果: 任意input皆可正確傳送到特定的output中，未有投影片中所及的input和output pair 的 error.

**Route 1:**

(因為一條input可能有不同路徑到同一output，因此分2個route討論)

case 1 in1 out1 xxx00 case 11 in3 out3 000xx case 4 in2 out2 xx000

case 2 in1 out2 xx001 case 12 in3 out4 01xxx case 5 in3 out3 11xxx

case 3 in1 out3 0x1x1 case 13 in4 out1 x111x case 6 in3 out4 100xx

case 4 in1 out4 1x1x1 case 14 in4 out2 x110x case 7 in4 out3 010xx

case 5 in2 out1 xxx01 case 15 in4 out3 10xxx case 8 in4 out4 110xx

case 6 in2 out2 xxx11 case 16 in4 out4 00xxx

case 7 in2 out3 0x1x0 **Route 2:**

case 8 in2 out4 1x1x0 case 1 in1 out1 xx011

case 9 in3 out1 x011x case 2 in1 out2 xxx10

case 10 in3 out2 x010x case 3 in2 out1 xx010

邏輯電路圖 : (MUX->DFF->Dmux->Crossbar->TFF)

MUX

一張含有 螢幕擷取畫面, 文字, 圖表, 設計 的圖片

自動產生的描述

一張含有 螢幕擷取畫面, 圖表, 文字, 設計 的圖片

自動產生的描述

1bit D Flip-Flop (DFF) with D Latches

一張含有 螢幕擷取畫面, 黑色, 圖表 的圖片

自動產生的描述

一張含有 文字, 螢幕擷取畫面, 圖表 的圖片

自動產生的描述

Dmux  
一張含有 螢幕擷取畫面, 文字, 圖表, 天文學 的圖片

自動產生的描述

一張含有 螢幕擷取畫面, 文字, 圖表 的圖片

自動產生的描述

Crossbar

一張含有 螢幕擷取畫面, 圖表, 行, 天文學 的圖片

自動產生的描述

一張含有 文字, 螢幕擷取畫面, 圖表, 設計 的圖片

自動產生的描述

Toggle\_Flip\_Flop

一張含有 螢幕擷取畫面, 圖表, space, 天文學 的圖片

自動產生的描述

一張含有 螢幕擷取畫面, 圖表, 文字, 設計 的圖片

自動產生的描述