M·K·J

Université de Yaoundé I
Ecole Nationale Superieure
Polytechnique
Département de
Mathématiques et Sciences
Physiques

The Univ[illegible]
National [illegible]
[illegible]
Departm[illegible] [illegible]athematics
and [illegible]ysics

Examen de fin de premier semestre/UE PHY 215 : Travaux pratiques de Physique II
Mercredi 16 Janvier 2019-Durée : 3H/*Examinateur : V.K. Kamgang*

(Tous documents autorisés et Matlab fortement recommandé)
(On écrira directement les réponses aux questions posées sans développement)

I. Etude d'un quadripôle en charge/2pt

On considère le quadripôle représenté sur la figure 1.

I.1. Exprimer dans le détail la matrice de transfert de ce quadripôle. (0.5pt)

I.2. On alimente ce quadripôle à l'aide d'un générateur parfait de tension sinusoïdale $e(t) = \sqrt{2}E_{\text{eff}} \cos \omega t$. Ecrire l'expression de la tension de sortie à vide $\overline{v}_{s0}$ (en modèle complexe). (0.5pt)

I.3. Calculer l'impédance de sortie complexe $\overline{Z}_s$ du quadripôle. (0.5pt)

I.4. On connecte une résistance de charge R_c en sortie du quadripôle. Ecrire la valeur efficace du courant qui la traverse. (0.5pt)

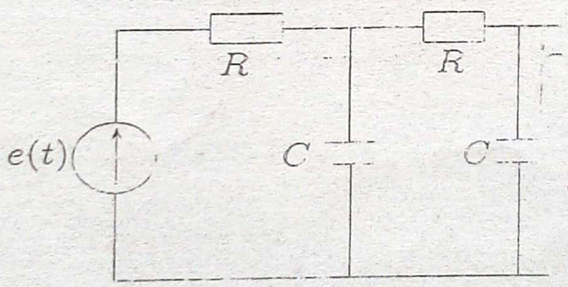

FIGURE 1 – Quadripôle en charge.

II. Réalisation d'un filtre à amplificateur/13pt

II.1. On considère tout d'abord le circuit de la figure 2(a) composé d'une résistance R et d'un condensateur de capacité C alimentant une charge assimilable à une résistance R. On note e la tension d'entrée et s celle de sortie.

Dans un premier temps, la tension d'entrée est une tension continue E.

II.1.1. Etablir l'équation différentielle vérifiée par s. (0.5pt)

II.1.2. Sachant que pour $t < 0$, le circuit a atteint un régime continu et qu'on commence l'alimentation du circuit par la tension continue E à $t = 0$, que peut-on dire de la valeur de la tension s à cet instant ? (0.5pt)

II.1.3. En déduire la résolution de l'équation différentielle en s. (0.5pt)

II.1.4. Représenter la tension $s(t)$ en la justifiant brièvement. (1pt)

II.1.5. Exprimer la tension u aux bornes de R. (0.5pt)

II.1.6. En déduire la représentation de $u(t)$. (0.5pt)

II.2. On remplace la tension continue par une tension sinusoïdale $e(t) = E\cos\omega t$. On s'intéresse au régime permanent.

II.2.1.	Calculer la fonction de transfert du circuit.	(0.5pt)
II.2.2.	Quelle est la nature du filtre obtenu ?	(0.5pt)
II.2.3.	L'écrire sous forme canonique et écrire les expressions du gain H_0 à fréquence nulle et de la fréquence de coupure f_0.	(0.5pt)
II.2.4.	Tracer sur papier semilog, en le justifiant, le diagramme de Bode en gain. On donnera les tracés réel et asymptotique.	(1pt)
II.2.5.	Même question pour le diagramme de Bode en phase.	(1pt)

II.3. On cherche à améliorer ce circuit en utilisant un amplificateur opérationnel comme l'indique la figure 2(b).

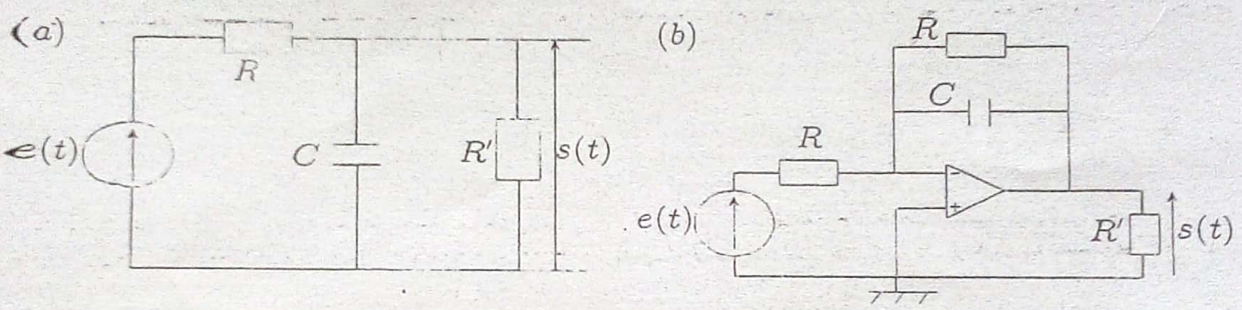

FIGURE 2 – (a) Circuit filtre simple et (b) Filtre à amplificateur.

II.3.1.	Rappeler les hypothèses d'un amplificateur opérationnel idéal.	(0.5pt)
II.3.2.	Qu'appelle-t-on régime linéaire de l'amplificateur opérationnel ?	(0.5pt)
II.3.3.	Quelle est la conséquence du caractère idéal sur le régime linéaire de l'amplificateur opérationnel ? Dans la suite, on se placera dans ces conditions.	(0.5pt)
II.3.4.	Ecrire l'expression de la fonction de transfert du montage.	(0.5pt)
II.3.5.	Comparer le diagramme de Bode de ce filtre avec le précédent.	(1pt)
II.3.6.	En déduire l'intérêt de ce nouveau montage.	(0.5pt)

II.4. On remplace alors la tension sinusoïdale par une tension créneau de période T avec $e(t) = E$ pour $0 \leq t \leq T/2$ et $e(t) = -E$ pour $-T/2 \leq t \leq 0$.

II.4.1. Calculer la décomposition en séries de Fourier de ce signal. On rappelle que celle-ci s'écrit : (0.5pt)

$$a_0/2 + \sum_{n=1}^{+\infty} (a_n \cos(n\omega t) + b_n \sin(n\omega t))$$

avec $a_n = (2/T)\int_{-T/2}^{T/2} e(t)\cos(n\omega t)dt$ et $b_n = (2/T)\int_{-T/2}^{T/2} e(t)\sin(n\omega t)dt$.

II.4.2.	Ecrire, en la justifiant, l'expression générale de $s(t)$.	(0.5pt)
II.4.3.	Le montage précédent peut-il se comporter en dérivateur ? Justifier.	(0.5pt)
II.4.4.	Même question pour un comportement intégrateur.	(0.5pt)
II.4.5.	En déduire la condition portant sur le choix de R et C pour obtenir une sortie quasitriangulaire ?	(0.5pt)

III. Circuit redresseur/3pt

On se propose ici d'étudier le comportement d'un circuit redress
qu'on associe à la diode chacun de ses trois modèles linéaires. Le scl
circuit est représenté figure 3. Celui-ci est constitué d'une diode, c
sistance $R = 33V$ et d'un générateur de tension sinusoïdale $v_e(t)$ d'ar
maximale $E_0 = 10V$ et de période T.
On demande pour ce circuit d'exprimer (et représenter) la tens
bornes de la charge $v_L(t)$ lorsque l'on remplace la diode par son mc

III.1. Diode idéale.

III.2. Seconde approximation ($V_s = 0,7V$).

III.3. Troisième approximation ($V_s = 0,7V$, $R_s = 5V$).

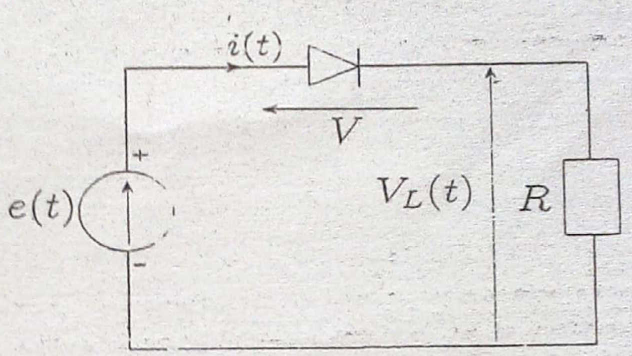

FIGURE 3 – Circuit redresseur.

IV. Circuit logique en commutation/2pt

On considère le circuit représenté sur le schéma de la figure 4. Chacı
deux tensions V_1 et V_2 ne peut prendre que les deux valeurs 0 ou 5
gain en courant du transistor est $\beta = 100$.

IV.1. Calculer la valeur de la tension V_s dans le cas où l'on a $V_1 =$

IV.2. Calculer également la valeur de V_s dans le cas où unè seule d
tensions V_1 et V_2 est égale à 5 V (l'autre restant à 0), puis
cas où elles sont toutes deux égales à 5 V.

IV.3. Conclure sur la fonction réalisée par ce montage.

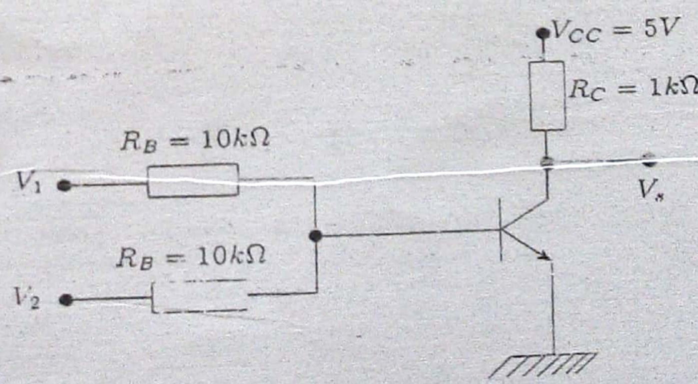

FIGURE 4 – Circuit logique en commutation.