Avantages 12 -> contettemp 1 (develop)
-> prise de risque 1 Thup6 circuitogique programmables PLD (1900) -> prototypage eltemp simular accelere circuit Pogique + cplexe remplace l'associaté de plusieurs -> Support logice per boites logiques

-> sumptificat decablige

-> contraduit Inconvenients.

Inconvenients.

Integral < ASTC.

Somnate > 1 - s facile à atilisé Time To Harket L> pur > 35 Familles PLD 4 TS PAL Pam Array Lugical
4 TS GAL Generic " " Je cahier des changes eloitpnend en compte \_s cont de producto EPLDErnay PLD

FPG Affercación formale

Coltere de Chorades PLD

Coltere de Chorades PLD 1 > perfermano \_s consommato L' Vitesse de fationnemit L' None de portes Lisintégrato L. Consommata La révolut de produit L's Priv afternative N3 Show 2 ASICIAPPSprisc | Circuità Ris Integrated circuits | pammabb a Un GALestu PAL e/açable électriquement achoix de circuit , choix de fondeur \* Panmate du circuit \* intégrat limité \* Concepto du circuit & EPLD 4, integrato « Circuit logique reparmable de grande capacité -> Circuit pammipour Le of PP -> Technologie frace In e peut pas etre repamable. -> circuit didié à un applicato -> "Max penformate

& FPGA a prototypage rapide descircuits numerique à grande capitale' a Cerrains circuits sont reprogrammais le & PAL 4 Parmarose fait par destrude aus fusible a Pachatole PAL Technique de PAL a Fusible intacte = cn. so 11 de truit cabsens de Constituted une PAL -sentrées \_> sorties -> Porloge -s entre de vartidato \_> entre nemise à Zoio - Matrice de pammato Stucturo di Sortie dusPAL 3 structure - Séquentielle -s Versatiles

structure Sortie d'une ptre a Entrès/sontre se quentrelles à régistre. line bascu PeD a Entrés sontie versatiles (VPAL)