ETUDE DES CIRCUITS SEQUENTIELS

I – Introduction aux systèmes séquentiels

A. Définition

Un système est dit séquentiel, lorsque la ou les sorties dépendent de la combinaison des entrées et de l'état précédent des sorties.

Une même cause (même combinaison des entrées) peut produire des effets différents.

le temps peut être une cause déclenchante. L'effet peut persister si la cause disparaît.

B. Prise en compte du temps

1. fonction mémoire;

à l'apparition du signal e, la sortie change d'état, à la disparition du signal la sortie reste dans le même état.Le maintien de la sortie est l'effet mémoire.

2. fonctions retard (s), temporisation;

A l'apparition du signal entrée e, la sortie S ne change d'état qu'au bout d'un certain temps t1, à la disparition du signal la sortie reste dans le même état pendant le temps t2.

3. fonction monostable;

Quelle que soit la durée du signal d'entrée, la sortie a toujours la même durée.

4. fonction comptage;

La sortie change d'état lorsque l'entrée a changée d'état le nombre de fois prédéfini. La sortie est indépendante de l'intervalle entre deux changements mais seulement du nombre de changement.

5. Fonctionnement synchrone ou asynchrone

Un fonctionnement est dit synchrone à un événement extérieur, lorsque la prise en compte de l'évolution des entrées ne s'effectue qu'a des instants précis, un fonctionnement est dit asynchrone lorsque cette prise en compte est effective dès le changement d'état. Cette notion de synchronisation est surtout utilisée dans le fonctionnement des bascules et constituants mémoires pour synchroniser plusieurs composant entre eux.

C. Fonction mémoire

La plupart des traitements ne sont pas uniquement combinatoires mais souvent séquentiels.

Dans un traitement séquentiel le système doit pouvoir mémoriser certaines valeurs pour pouvoir les réutiliser.

Une bascule est un composant qui permet de réaliser la fonction Mémoire.

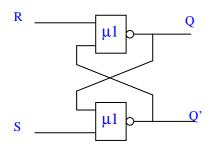
II. Etude des bascules

La bascule (Flip Flop) est un circuit bistable pouvant prendre deux états logiques "0" ou "1" . L'état de la bascule peut être modifié en agissant sur une ou plusieurs entrées. Le nouvel état de la bascule dépend de l'état précédent, c'est l'élément de base des circuits séquentiels. La bascule peut conserver son état pendant une durée quelconque, elle peut donc être utilisée comme mémoire.

Les bascules sont de 4 types : RS, JK, D et T, avec leurs variantes, dont la principale est la maître esclave, d'autre part ces FF peuvent être synchrones ou asynchrones, dotées d'entrées prioritaires, être commandées par des niveaux ou par des fronts.

1) Bascules R S et \overline{R} \overline{S}

Constituées de deux portes NAND ou NOR. (Q'=/Q)



					SQ
R	S	Q	Q'		
0	0	X	X		R — Q'
0	1	1	0		
1	0	0	1		
1	1	0	0	Interdit	Niveau « 1 » actif
					Niveau « 1 » actii

S : Set = mise à un. . .

Q est forcé à un par .S . .

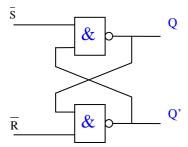
R : Reset = mise à zéro. . .

Q' est forcé à un par R . .

Autre montage : Bascule \overline{R} \overline{S}

(Application: Anti-rebond.)

Interdit



\overline{R}	s	Q	Q'
0	0	1	1
0	1	0	1
1	0	1	0
1	1	X	\bar{x}

Niveau « 0 » actif

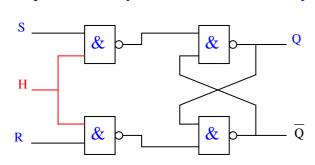
Remarques: Inconvénient

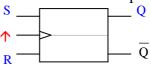
Le cas R=S=1 (bascule RS avec NOR) conduit à un état où les sorties ne sont pas complémentairs (Q=Q') (du même pour NAND), Combinaison à éviter.

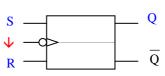
2) Bascule R S H (Bascule synchrone)

C'est une bascule R S dont la prise en compte de l'état des entrées est synchronisée par une impulsion d'horloge. Ceci permet d'éviter l'arrivée accidentelle de "zéro" sur R ou sur S. Lorsque H= 1 fonctionnement identique à une RS.

Lorsque H = .0. il y a mémorisation de l'état précédent. (ce genre de bascule n'est plus fabriqué)

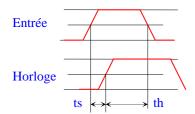






Signal d'horloge: Une bascule synchronisée peut être déclenchée sur le front montant ↑ ou sur le front descendant ↓ de l'impulsion d'horloge.

De plus, afin d'obtenir un fonctionnement correct, le constructeur indique des temps à respecter.



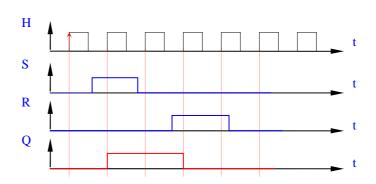
ts: temps de stabilisation .(set up time)

th: temps de maintien (holding time)

Pour l'horloge on précise généralement la largeur de l'impulsion (tw, w : wide), à l'état haut et bas. Chronogramme

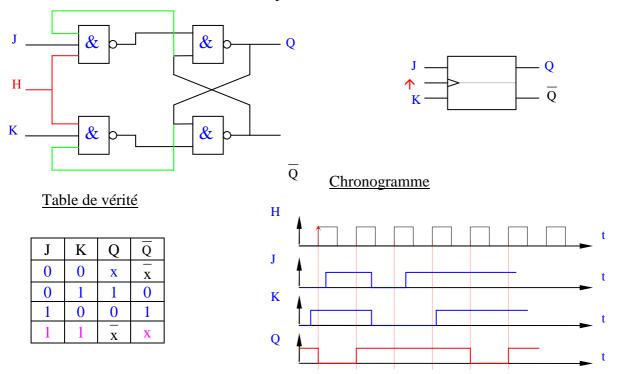
Table de vérité

R	S	Q	$\overline{\overline{Q}}$
0	0	X	X
0	1	1	0
1	0	0	1
1	1	Inte	rdit



3) Bascule J K synchrone

La bascule J K synchrone (simple étage) est obtenue à partir d'une bascule R S H dont les sorties sont rebouclées sur les entrées. Ceci permet d'éliminer l'état indéterminé.



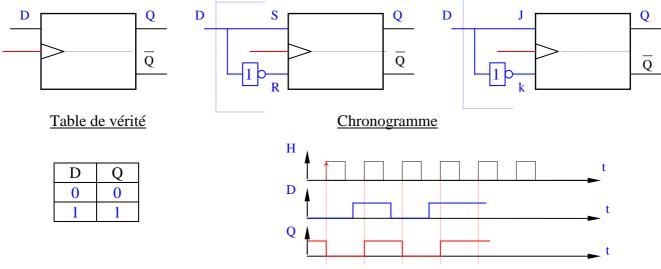
Remarque: Pour J = K = .1., on dit que l'on est dans le mode basculement et l'on définit la bascule « T »(Toggle). Cette bascule passe à l'état opposé à chaque signal d'horloge si T=1si non on a mémorisation de l'état précédent.

<u>Attention:</u> Les montages que nous avons vus sont des montages de principe qui permettent de comprendre le fonctionnement mais ils ne répondent pas à l'exigence « déclenchement sur front ». Les bascules déclenchées sur front possèdent un circuit détecteur de front qui permet leur basculement uniquement sur un front montant ou un front descendant. (bascule edge triggered)

4) Bascule D.

4-1) Bascule D synchrone.

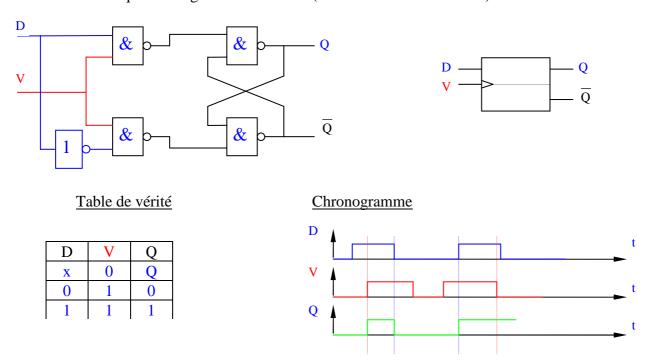
Une bascule D est réalisée à partir d'une bascule R S ou J K dont les entrées sont reliées par un inverseur. Ceci impose donc que les entrées prennent des états complémentaires. Réalisation:



<u>Utilisation:</u> La sortie prend l'état de l'entrée D aprés l'impulsion d'horloge (sur front). Ceci permet par exemple de synchroniser le transfert de données en parallèle. (exemple codeur de clavier).

4-2) Bascule D à verrouillage (Latch).

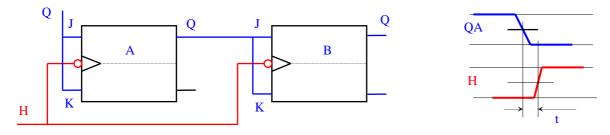
Cette bascule ne possède pas de circuit détecteur de front et la sortie Q prend donc l'état de l'entrée D tant que l'horloge est à l'état haut. (Elle fonctionne sur niveau)



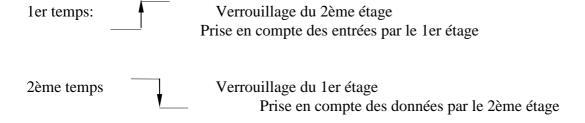
<u>Remarque</u>: On ne parle plus dans cette bascule de l'entrée d'horloge mais plutôt de l'entrée de validation.

5) Bascule Maître-Esclave

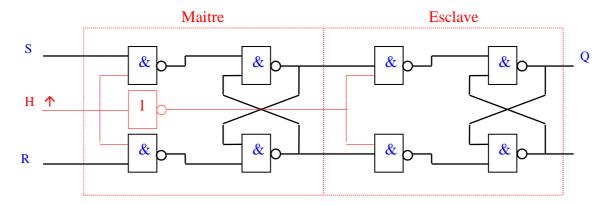
<u>Problème:</u> Les bascules synchrones nécessitent des états stables sur leurs entrées au moment de la transition du signal d'horloge, cela n'est pas toujours possible lorsque plusieurs bascules sont cablées entre elles (ex: en comptage) et l'on a des aléas de fonctionnement.



Solution: Il existe des bascules à 2 étages qui évoluent en 2 temps.



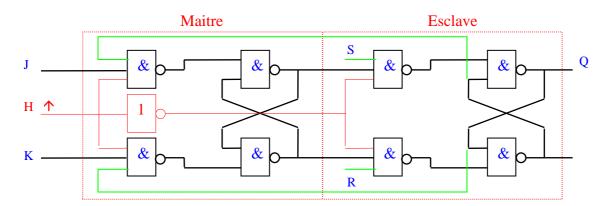
5-1) Bascule R S H Maitre-Esclave.



Lorsque l'horloge est à l'état '1' pour le maître, elle est à l'état '0' pour l'esclave et vice-versa. Lorsque H=1, le maître entreprend la transition désirée, l'esclave est dormant puisque l'horloge est à '0' et maintient la sortie Q dans son état précédent tant que H=1.

Lorsque l'horloge passe à l'état 0, le maître devient (reste) inactif dans son nouveau état et l'esclave entreprend la transition et évolue à son nouveau état.(l'esclave suit le maître).

5-2) Bascule J K Maitre-Esclave.



Remarque: En agissant directement sur la bascule esclave, on peut forcer à "1" ou "0" la sortie Q de la bascule J K (R et S sont des entrées de forçage. : /cl et /pr)

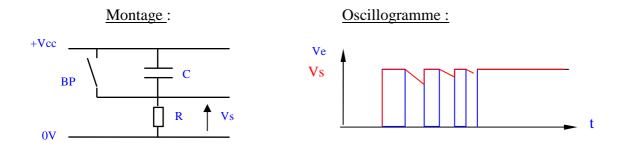
6) Applications à base de bascules

Plusieurs applications telles que l'interface d'un périphérique à 1bit (bascule D), interface d'un afficheur 7segments (7bascules D), interface d'une entrée de commutation unique, interface d'un périphérique et la plus connu :le circuit anti-rebond.

Circuit anti-rebond RC

Le rebond des contacts est un problème qu'il faut absolument éliminer dès que l'on travaille avec des circuits logiques en comptage ou en logique programmée.

Plusieurs solutions permettent de résoudre le problème selon l'utilisation.



Ce circuit a pour avantage d'être fiable et peu onéreux.

Circuit anti-rebond à bascule RS

