

Electronique Numérique

Série TD N°6 Mémoires

Exercice 1

Le plan mémoire de la figure 1 formé de quatre mémoires M1, M2, M3 et M4 est contrôlé par un système de 10 bits d'adresses :

- 1-1- Quel est le nombre de lignes d'adresse de chaque mémoire.
- 1-2- Quel est le nombre de lignes de données de chaque mémoire.
- 1-3- Quelle est la capacité de ce plan mémoire.
- 1-4- Que doivent être les états logiques des entrées d'adresse A8 et A9 pour valider successivement les mémoires M1, M2, M3 et M4. Compléter alors le tableau.

Mémoire validée	Entrées d'adresse	
	A9	A8
M1		
M2		
M3		
M4		

Tableau 1

- 1-5- Si l'adresse de début de la mémoire M1 (premier mot) est 000_H, quelle serait en Hexa l'adresse de la fin de cette mémoire (dernier mot).
- 1-6- Sachant que les mémoires M2, M3 et M4 sont implantées successivement juste après la mémoire M1, donner pour chacune de ces mémoires les adresses de début et de fin.
- 1-7- Laquelle des mémoires est validée lorsque le système de contrôle envoie les adresses suivantes :
a- 0FF_H b- 30D_H c- 219_H d- 3FF_H

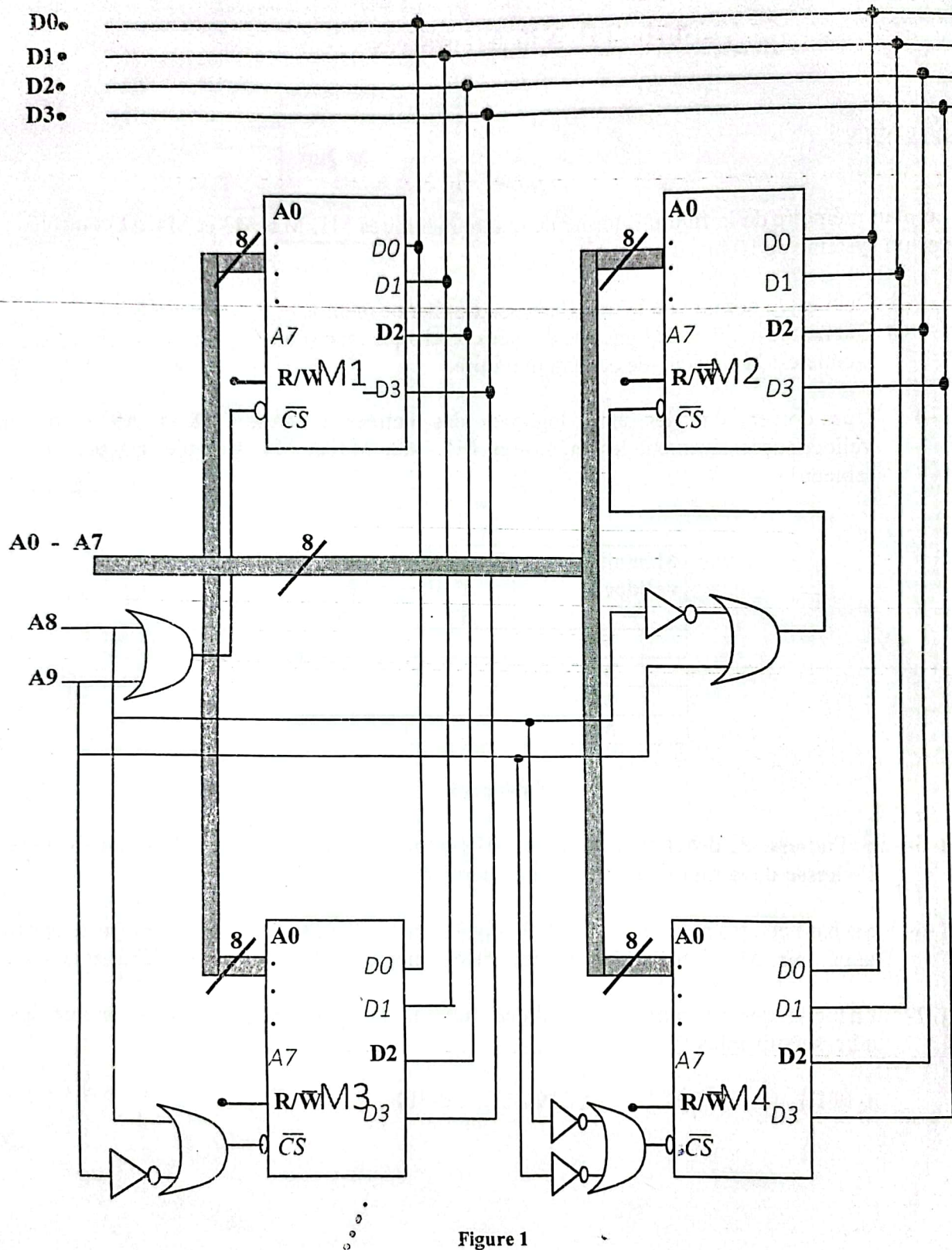


Figure 1

Exercice 2

Soit la mémoire M de la figure 2 :

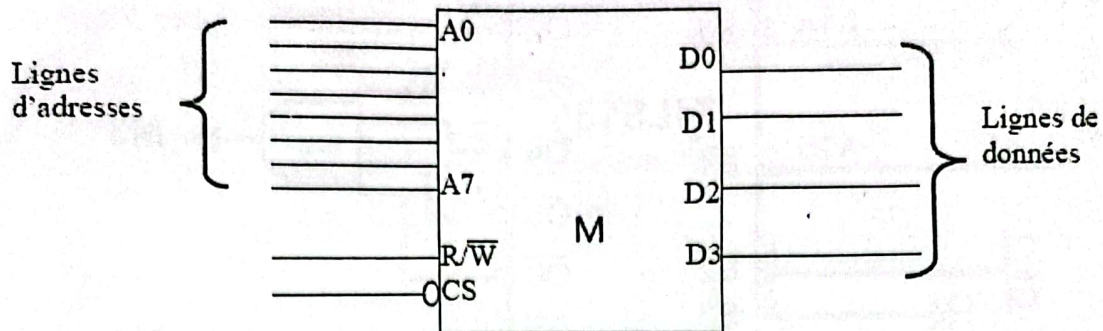


Figure 2

- 1- Quel est le nombre maximum de mots qu'on peut y stocker ?
- 2- On voudrait mémoriser **200 mots** de **8 bits** chacun. Proposer un montage pouvant résoudre ce problème. Utiliser autant de mémoires de ce type qu'il le faut.
- 3- On désire stocker **400 mots** de **4 bits** chacun. Réaliser le montage correspondant avec le même type de mémoire.
- 4- A partir de cette mémoire, on veut obtenir un plan mémoire **512x8**?
 - 4.a- Combien de circuits de mémoire de ce type faudra-t-il ?
 - 4.b- Comment les associer ensemble ?

Exercice 3

On veut fabriquer un plan mémoire comprenant 10 Ko de PROM à partir de l'adresse **D800_H** et 6Ko de RAM à partir de l'adresse **4000_H**. Ce plan mémoire est géré par un microprocesseur délivrant **16 bits** d'adresse.

Sachant que les mémoires PROM et RAM utilisées contiennent toutes 2Ko par boîtier :

- Déterminer les adresses de fin des mémoires RAM et PROM utilisées.
- Proposer un schéma utilisant le décodeur 74138 pour la sélection des différentes mémoires.

Exercice 4

1. On souhaite réaliser une interface d'entrée/sortie : il faut pouvoir adresser 2044 mots (cases) de 1 octet sur la carte interface. Le bus d'adresse est de **16 bits** et le bus de données de **8 bits**, peut-on adresser toutes les cases mémoires ? Expliquer.

2. On considère le montage suivant utilisé par un microprocesseur **6809** à 16 bits d'adresses. Déterminer l'étendue (adresse de début, adresse de fin) et la taille des mémoires M1, M2, M3 et M4.

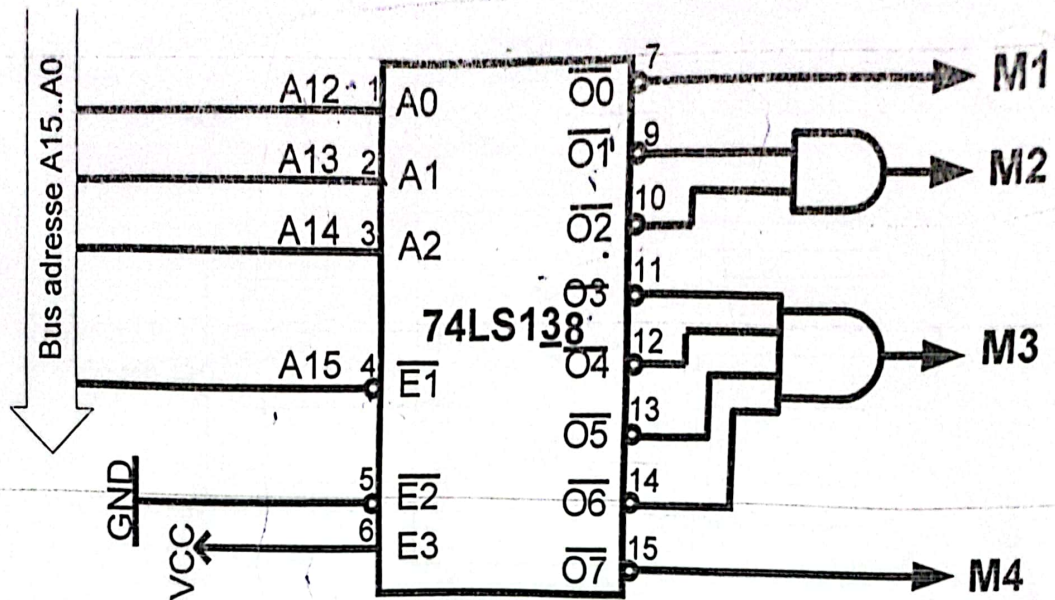


Figure3

Exercice 1:

- 1-1 - nbre de lignes d'adresse de chaque mémoire : 8 lignes de A_0 à A_7
- 1-2 - nbre de lignes de données de chaque mémoire : 4 lignes de D_0 à D_3
- 1-3 - capacité du Plan mémoire:

nb ligne d'adresse totale
 x lignes de données

$$2^{10} \times 4 = 1K \text{ de } 4 \text{ bits de données} = 4K \text{ bits}$$

$$= 1024 \text{ mots de } 4 \text{ bits}$$

- 1-4 -

Mémoire Validée	Entrées d'adresse	
	A_9	A_8
M1	0	0
M2	0	1
M3	1	0
M4	1	1

- 1-5 - Premier mot mémoire de M_1 : $000H$

Dernier mot mémoire de M_1 :

En binaire: 1^{er} mot: $A_9 A_8 A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0$

$0 0 0 0 0 0 0 0 0 0 \rightarrow (000)_H$

Dernier mot: $0 0 1 1 1 1 1 1 1 1 \rightarrow (0FF)_H$

- 1-6 -

Adresses en binaire										En Hexa	Adresses de début et fin
A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0	//////	Boitier
0	0	0	0	0	0	0	0	0	0	$(000)_H$	1 ^{er} mot (M1)
0	0	1	1	1	1	1	1	1	1	$(0FF)_H$	Dernier mot
0	1	0	0	0	0	0	0	0	0	$(100)_H$	1 ^{er} mot (M2)
0	1	1	1	1	1	1	1	1	1	$(1FF)_H$	Dernier mot
1	0	0	0	0	0	0	0	0	0	$(200)_H$	1 ^{er} mot (M3)
1	0	1	1	1	1	1	1	1	1	$(2FF)_H$	Dernier mot
1	1	0	0	0	0	0	0	0	0	$(300)_H$	1 ^{er} mot (M4)
1	1	1	1	1	1	1	1	1	1	$(3FF)_H$	Dernier mot

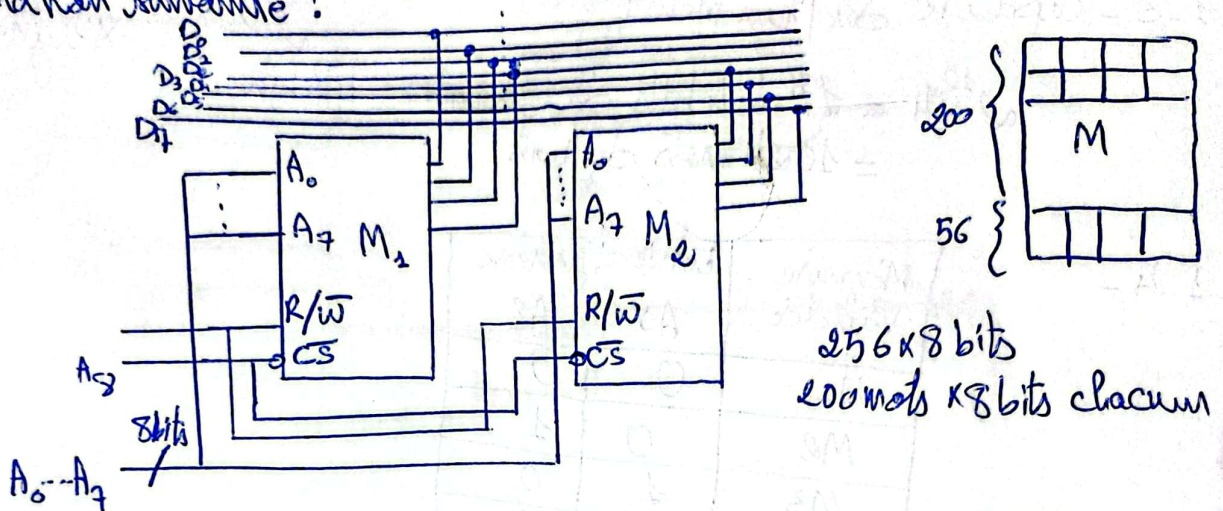
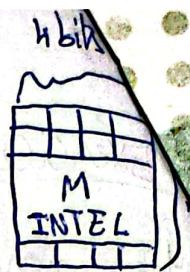
Exercice 2:

-1- nbre maximum de mots qu'on peut stocker :

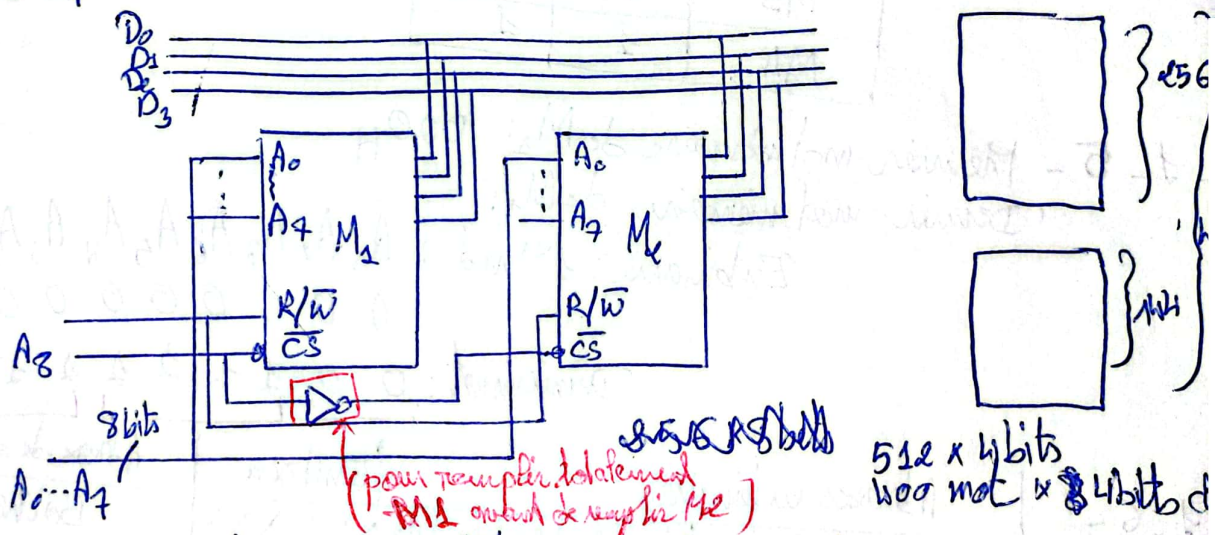
on a 8 lignes d'adresses donc 2^8 mots de 4 bits chacun.

soit 256 mots de 4 bits chacun.

-2- Il s'agit d'une extension de la longueur de mots, on doit utiliser deux mémoires de ce type fonctionnant en même temps. soit la configuration suivante :



-3-

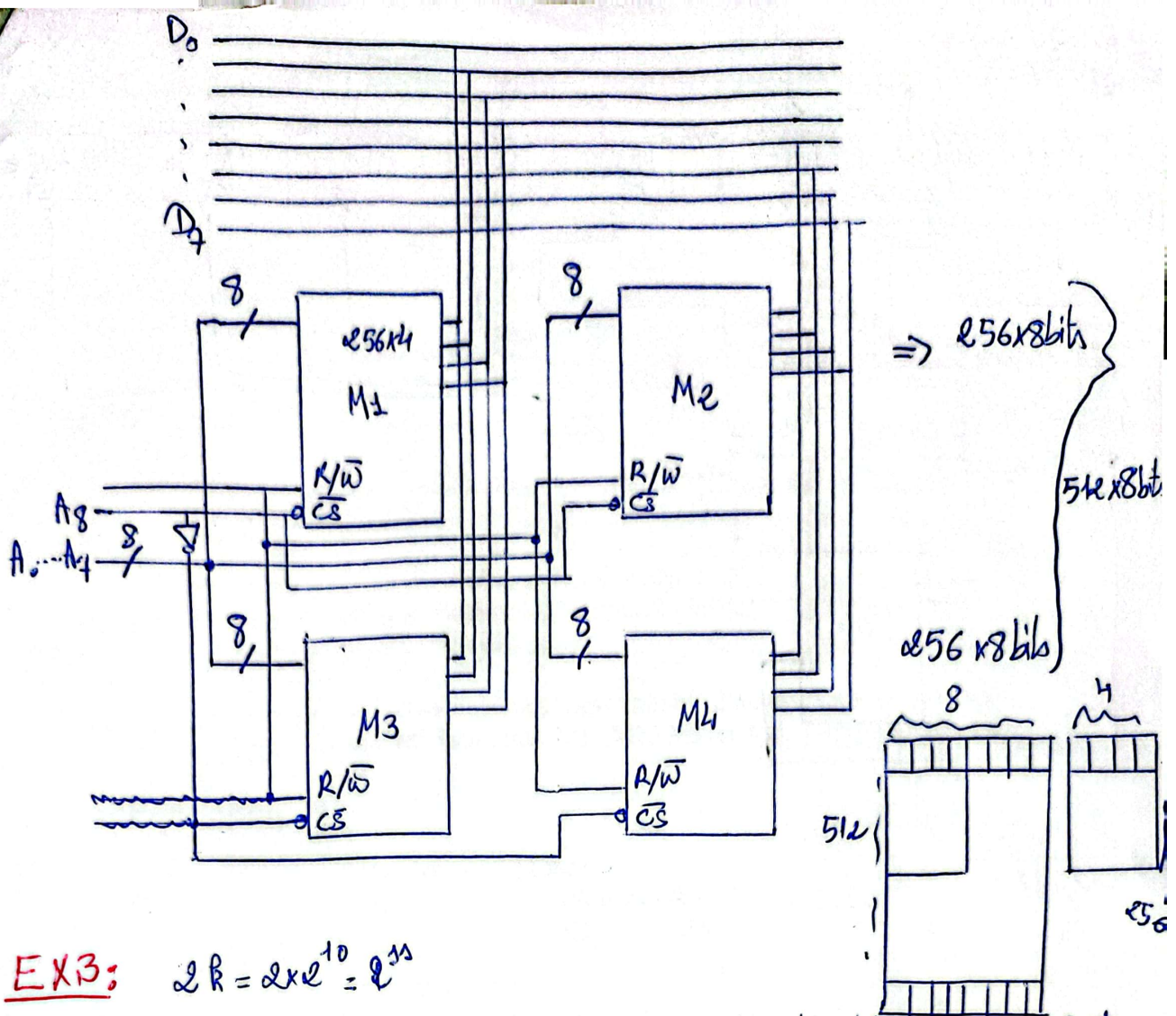


pour former une mémoire 400 x 4 bits il faut utiliser 2 mémoire M1 et M2 :

M1 est utilisé au totalité ; M2 partiellement (144 mots)

soit la configuration suivante :

-4- Pour former un Plan mémoire 512 x 8 bits nous devons avoir une extension du nombre de ligne d'adresse et nombre de ligne de données, soit la configuration



EX3: $2K = 2 \times 2^{10} = 2^{11}$

Hexa	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	Portier
																	non utilise
4000	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RAM ₁
47FF	0	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	RAM ₁
4800	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	RAM ₂
4FFF	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	RAM ₂
5000	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	RAM ₃
57FF	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	RAM ₃
																	non utilise
D800	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	PROM ₁
DFFF	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	PROM ₁
E000	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	PROM ₂
E7FF	1	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	PROM ₂
E800	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	PROM ₃
EFF	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	PROM ₃
F000	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	PROM ₄
F7FF	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	PROM ₄
F000	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	PROM ₅
FFFF	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	PROM ₅

