

Chap 1 Introduction aux Sys Embarqués

Def Embeded system
+ Sys embarqué → sys électronique
et info autonome spécialisée
pour une tâche bien précise.

- partie matérielle
- " Logicielle

Domaine d'application

- Transport
- Aéronautique
- Telecom
- Militaire...

Caractéristique d'un SEE

- dédiée à une app spécifique
- Coût réduit
 - Consommation d'énergie réduite
- Volume ↓
- Fiable
- Capacité mémoire ↑

Expte Compteur de vélo

Fct → Mesure de vitesse et distance

- Contrainte
- Taille
 - Coût
 - Energie et Puissance
 - Poids

Inputs → Indicateur de vitesse

- Touche (mode)

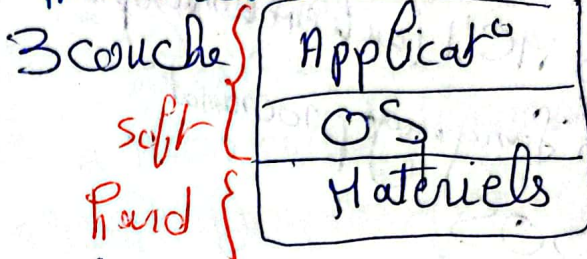
Output → Afficheur LCD

MCU performance → 8b, 104b

Fct principale de SEE

- + Sys de contrôle en boucle fermée
- + Séquençement
- + Traitement du signal
- + Communication et fct de Rx

Architecture



basé sur un CPU ou MCU

processus

- + Equipement permanents

→ CPU : microprocesseur ou microcontrôleur

→ RAM : Mémoire Centrale

- + Eq supplémentaires

→ Mémoire de masse

- + Entrées

→ Capteur / convertisseur

→ Capteurs / bouton / télécommande

→ Lecteur code à barres

- + Sorties

→ Ecran / Afficheur LCD

→ Sys d'alarme ou synthèse vocale

→ Supplémentaire

- + IHM

→ Com. entre l'humain et machine (technique)

Les attributs des SEE

→ Interfaçage avec sys plus large

→ Concurrentiel et comportement réactif

→ Prise en charge des fautes

→ Diagnostic

Les contraintes des S&E

- coût
- ↳ taille et poids
- ↳ puissance et énergie
- ↳ Environnement
- ↳ MCU (au lieu de microprocesseur)
- ↳ langage programmation
- ↳ OS

Concept S&E

4 Codesign Hardware/Software
→ permet de concevoir en même temps le matériel et le logiciel pour une fonctionnalité

→ Etapes du Codesign

- 1/ Spécification
- 2/ Modélisation
- 3/ Partitionnement
- 4/ Synthèse et optimisation
- 5/ Validation
- 6/ Intégration
- 7/ Test d'intégration

→ Avantage Codesign

→ Amélioration des performances

↳ Reconfiguration

Chap 2: système sur puce SOC (System On Chip - SoC)

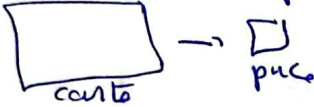
Def SoC

Circuit complexe qui intègre tous les éléments fonctionnels d'un produit sur une même puce et qui comprend :

- processeurs
- Mémoires
- Périphériques
- module analogique

μ processeur
μ contrôleur
FPGA
ASIC
DSP

→ objectif : nbre de composants sur une carte



Processeurs CISC

Complex Instruction Set Computer

- instruction complexe
- limitation accès mémoire
- temps d'exécution long
- (Vax - Motorola 68000, intel Pentium)
- plus efficace

Processeurs RISC

- instruction réduite
- passage simple
- compilation facile
- accès mémoire
- exécution rapide
- (les microprocesseurs)

Microcontrôleurs

Utilisé pour le contrôle embarqué exemple (four, micro-onde)

→ Caractéristique :

- Périphériques sont sur la carte (timer, convertisseurs...)
- pgm et données intégrées au circuit
- accès direct du programmeur

DSP Digital Signal Processing

Utilisé pour les applications de signal

- grande quantité de données numériques
- Filtrage numérique sur TV / Tél

Processeurs ARM

- architecture simple
- faible consommation

Caractéristique

- RISC 32bit
- Load/store
- Structure pipeline

Bus pour SoC

→ Bus AMBA : Advanced Microcontroller Bus Architecture

→ simplifie l'intégration

→ AHBS : Armv High Performance

→ bus rapide

→ ASB : Advanced System

→ plus lent → plus faible consommation

Sys d'Exploitation pour un Soc
→ pour utiliser soft + hard
↳ logiciel tourne sur un SAE

Déf

c'est l'ensemble de pgm pour gérer l'opération
de
↳ contrôle
↳ coordination
↳ utilisation du matériel
+ SEM: SE Mobile

Fct°

↳ gestion mémoire
↳ " microprocesseurs
↳ " sécurité
↳ " sys. Fichiers

Exemple

IOS / Android / Windows mobile

Symbian OS

→ smartphones + PDA

→ 2G/3G

Palm OS / Garnet OS

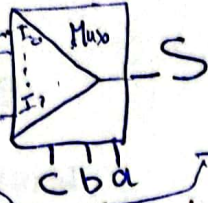
Android

SE open source utilisé par Linux

Exo Chap 7:

Ecrire un pgm VHDL qui realise un multiplexeur
1 parmi 8

Library ieee;
use ieee.std_logic_1164.all;
Entity Mux1_parmi8 is
Architecture of P0w de donnee



$$S = I_0 \bar{c} \bar{b} \bar{a} + I_1 \bar{c} b a + \dots + I_7 c b a$$

$$S = i \text{ and } (\text{not } c) \text{ and } (\text{not } b) \text{ and } (\text{not } a)$$

On i_1 and.

On i_7 and a and b and c

a = 0 & b = 0 & c = 0 Then S = i_0

end if else if

end
end

