# WIZnet Ethernet PCB Design

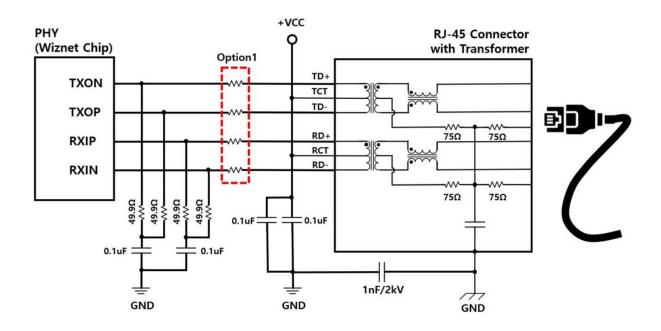
#### 소개

이 문서는 WIZnet Ethernet Chip 설계 참고자료입니다. W5100, W5300, W5500, W7500, W7500P를 이용한 PCB 설계 참고자료를 담고 있습니다. MDI(Mediumdependent Interface), 전원, 부품 배치, MII(Media Independent Interface) 등의 내용이 포함되어 있으며 아래 지침을 따라야 합니다. 지침을 따르지 않으면 이더넷 성능이 저하될 수 있습니다.

# 목차

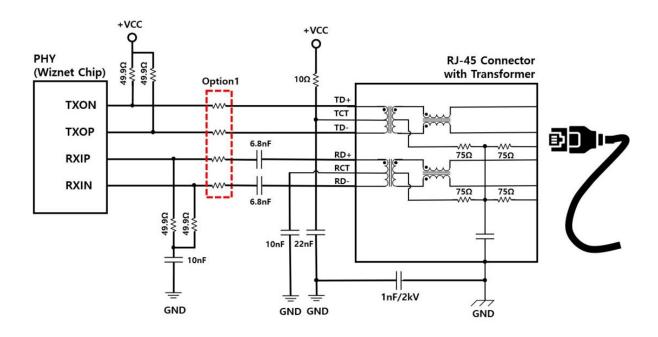
- ✓ SCH Design Guide
  - W6100, W5100S, W5300
  - W5500
  - W7500, W7500P
  - Using RJ-45 without Transformer
- ✓ PCB Design Guide
  - Ethernet Socket
  - MDI
- ✓ EMC
  - EMI
  - EMS

■ W5100, W5100S, W5300, W6100



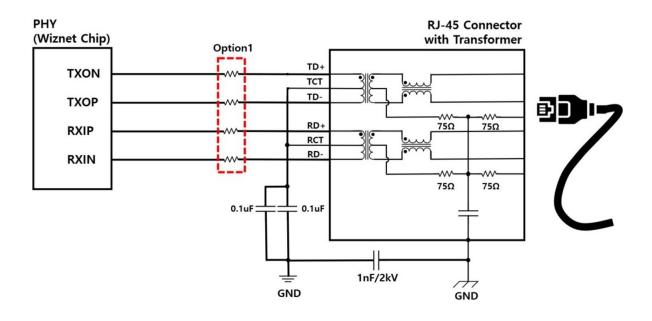
- Ethernet Socket의 내부 회로 구성에 따라 회로가 변경될 수 있습니다. 반드시 Datasheet 를 참고하여 적절한 방법으로 회로 설계를 해야 합니다.
- 변압기가 포함되지 않은 Ethernet Socket을 사용할 경우, 회로의 변압기 부분도 추가로 설계해야 합니다.
- 변압기의 TCT, RCT에 연결된 GND와 TX, RX의 종단저항에 연결된 GND를 일반 GND가 아닌 AGND로 설계할 수 있습니다. 이는 MDI 신호와 시스템 GND 노이즈의 분리를 위한 것이며, 이 경우 AGND의 영역이 충분히 넓어야 합니다. 그렇지 않을 경우 AGND와 시스템 GND는 통합하는 것이 더 유리합니다.
- Option1은 EMC 대비용 댐핑 저항입니다. 공통 모드 노이즈와 차동 모드 노이즈 간섭을 막기 위한 저항이며, 저항 값을 너무 크게 설계할 시 차동 라인의 전압 레벨이 감소하여 이더넷 통신에 문제가 생길 수 있습니다.

#### ■ W5500



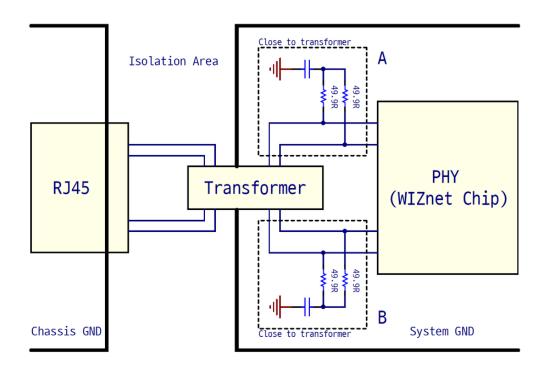
- Ethernet Socket의 내부 회로 구성에 따라 회로가 변경될 수 있습니다. 반드시 Datasheet 를 참고하여 적절한 방법으로 회로 설계를 해야 합니다.
- 변압기가 포함되지 않은 Ethernet Socket을 사용할 경우, 회로의 변압기 부분도 추가로 설계해야 합니다.
- 변압기의 TCT, RCT에 연결된 GND와 TX, RX의 종단저항에 연결된 GND를 일반 GND가 아닌 AGND로 설계할 수 있습니다. 이는 MDI 신호와 시스템 GND 노이즈의 분리를 위한 것이며, 이 경우 AGND의 영역이 충분히 넓어야 합니다. 그렇지 않을 경우 AGND와 시스템 GND는 통합하는 것이 더 유리합니다.
- Option1은 EMC 대비용 댐핑 저항입니다. 공통 모드 노이즈와 차동 모드 노이즈 간섭을 막기 위한 저항이며, 저항 값을 너무 크게 설계할 시 차동 라인의 전압 레벨이 감소하여 이더넷 통신에 문제가 생길 수 있습니다.

■ W7500, W7500P



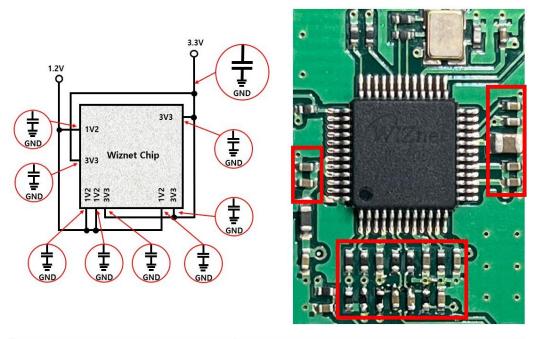
- Ethernet Socket의 내부 회로 구성에 따라 회로가 변경될 수 있습니다. 반드시 Datasheet 를 참고하여 적절한 방법으로 회로 설계를 해야 합니다.
- 변압기가 포함되지 않은 Ethernet Socket을 사용할 경우, 회로의 변압기 부분도 추가로 설계해야 합니다.
- 변압기의 TCT, RCT에 연결된 GND와 TX, RX의 종단저항에 연결된 GND를 일반 GND가 아닌 AGND로 설계할 수 있습니다. 이는 MDI 신호와 시스템 GND 노이즈의 분리를 위한 것이며, 이 경우 AGND의 영역이 충분히 넓어야 합니다. 그렇지 않을 경우 AGND와 시스템 GND는 통합하는 것이 더 유리합니다.
- Option1은 EMC 대비용 댐핑 저항입니다. 공통 모드 노이즈와 차동 모드 노이즈 간섭을 막기 위한 저항이며, 저항 값을 너무 크게 설계할 시 차동 라인의 전압 레벨이 감소하여 이더넷 통신에 문제가 생길 수 있습니다.
- Current Mode PHY로 내부에 종단 저항 회로가 있어, 외부에 종단 저항을 설계하지 않아 도 됩니다.
- W7500은 PHY가 없기 때문에 반드시 PHY 회로를 추가로 설계해주어야 합니다.

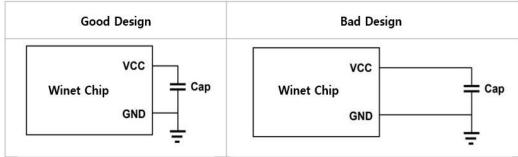
■ Using RJ-45 without Transformer



- Transformer가 없는 Ethernet Socket을 사용한다면 반드시 Transformer 회로설계를 추가적으로 해야 합니다.
- 위의 회로는 일반적인 회로 구성이고, WIZnet Ethernet Chip에서는 W5100, W5100S, W5300, W6100에 해당됩니다.
- Transformer를 기준으로 PHY에서 Transformer 까지가 System GND 영역입니다.
- 종단저항은 신호의 가장 종단에 가깝게 배치하는 것이 좋습니다. (수신측)

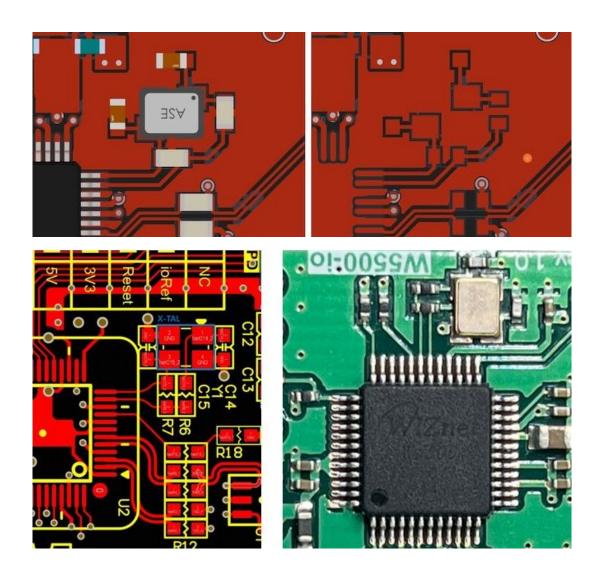
■ Decoupling Capacitor





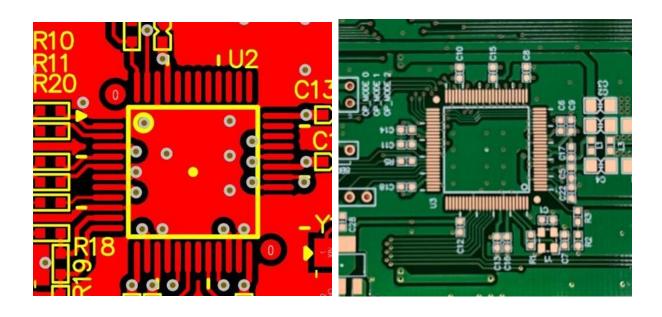
- Decoupling Capacitor는 전원 라인의 노이즈를 제거하기 위해서 사용됩니다.
- 필터링이 목적인만큼 해당 Chip에 최대한 가까이 배치하는 것이 좋습니다.
- 각 전원 라인마다 한 개 이상의 Capacitor를 설계해주는 것이 좋습니다.

Oscillator



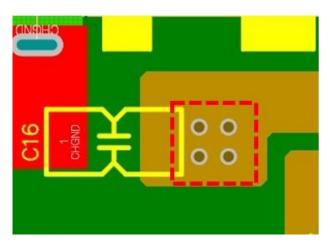
- 고주파 신호이기 때문에 Artwork시 Chip과 같은 Layer로 Via 없이 설계되는 것이 좋습니다.
- 하나의 발진 소자에는 하나의 Chip 만 연결하는 것이 좋습니다.(전류문제, 상호간섭)

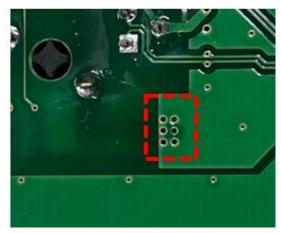
■ GND Plane

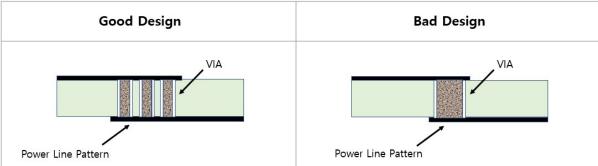


- 칩의 안쪽에도 GND Copper pour를 깔아주는 것이 좋습니다.
- 칩을 가로질러 다른 디지털 라인이 지나가지 않는 것이 좋습니다.
- Via 여러 개를 배치하여 GND 접속성이 좋도록 유지하는 것이 좋습니다.
- AGND와 DGND를 구분 지어주는 것이 좋습니다.
- AGND와 DGND를 구분 지어준다면, 다른 Layer 층이더라도 같은 좌표상에 위치하면 기능적으로 좋지 않습니다.

Power Pattern

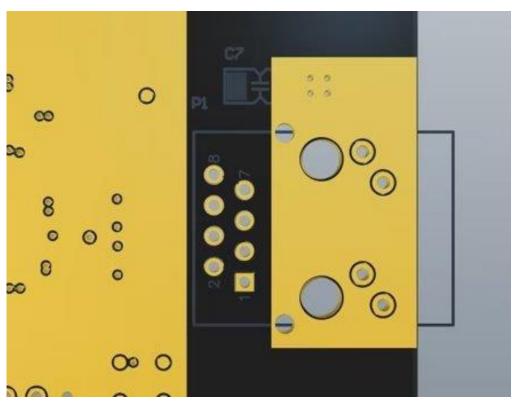


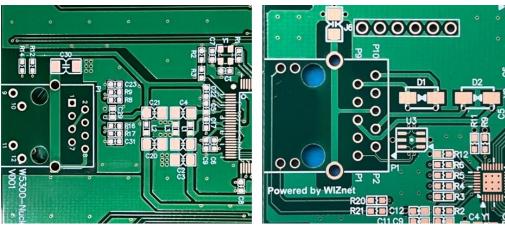




- Power Plane 은 Pattern과 Via도 고려해야 합니다. Pattern은 넓이(Width)와 동박 굵기 (Hight), OZ, 온도에 따라 전류용량이 달라집니다.
- 되도록 하나의 큰 Via 보다는 여러 개의 작은 Via로 설계하는 것이 좋습니다. (전류 용량이 더 큼)

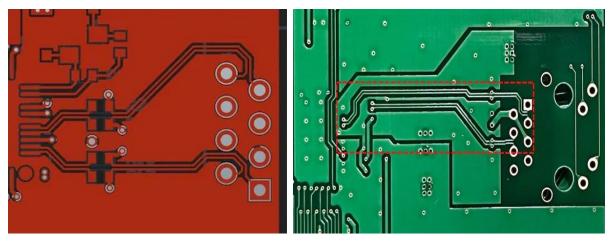
■ Ethernet Socket

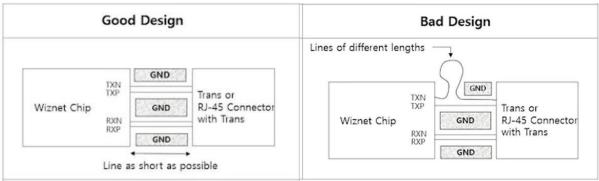




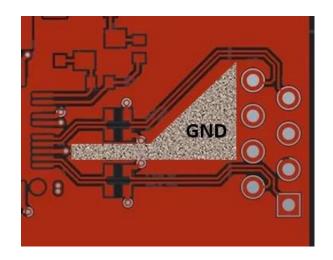
- Transformer 가 없는 RJ-45 Socket을 사용한다면 반드시 Transformer 회로설계를 추가적으로 해야 합니다.
- 위의 회로는 일반적인 회로 구성이고, WIZnet Ethernet Chip에서는 W5100S, W6100, W5300에 해당됩니다.
- Transformer를 기준으로 PHY에서 Transformer까지가 System GND 영역입니다.

■ MDI

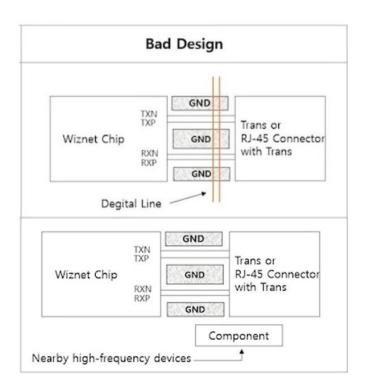




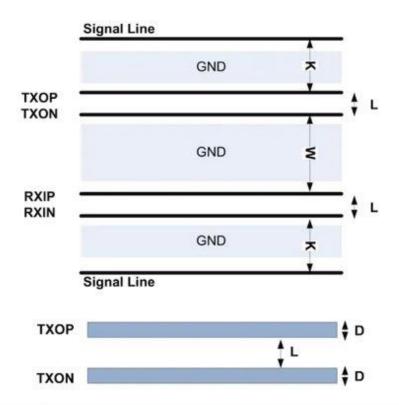
- RJ-45 와 Chip 간의 사이가 최대한 가까워야 합니다.
- Tx, Rx 신호는 차동 신호이기 때문에 각 라인의 길이가 동일해야 합니다. 라인이 다르게 형성된다면, 차동 모드 신호가 공통 모드 노이즈로 전환되어 EMI에 영향을 끼치고, 이더 넷 통신이 문제가 될 수 있습니다.



- TX, RX 사이에 GND 패턴을 놓아 두 라인간의 영향이 없도록 하는 것이 좋습니다.
- 두 라인간의 거리가 서로에게 영향을 안 줄 만큼 넓다면 GND Copper는 없어도 무방합니다.
- GND 처리에 따라 Line의 Impedance가 달라지게 됩니다. 이 부분은 설계할 때, 라인 굵기 및 Clearance로 Impedance Matching이 가능합니다.



- TX, RX 라인에 다른 Digital Line 이 지나가는 것은 좋지 않습니다.
- 주위에 고주파 Device 가 있는 것은 좋지 않습니다. (OCS 등)



	Min	Тур	MAX	Descriptions
D	6mil	2	12mil	TX+/- and RX+/- Trace thickness, ex) 8mil
L	8	-	10mil	Distance between +/- Differential signal, ex) 4mil
w	20mil	2	-	Distance between TX+/- and RX+/- signals, ex) 30mil
K	20mil	5	(e)	Distance between TX+/- and RX+/- signals and others & power, ex) 30mil, separate by GND

- Ethernet Impedance Line 설계를 할 때 최소 조건입니다.
- Ethernet의 Impedance 는 100Ω 입니다.
- 정확한 Impedance 100Ω을 설계하기 위해선 PCB 제조사에 문의를 하여 설계해야 합니다. (Solder Mask, Oz, 공정방법에 따라 Impedance 가 바뀝니다.)